

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載

【部門区分】 第 7 部門第 2 区分

【発行日】 平成 19 年 7 月 12 日 (2007.7.12)

【公開番号】 特開 2006-5207 (P2006-5207A)

【公開日】 平成 18 年 1 月 5 日 (2006.1.5)

【年通号数】 公開・登録公報 2006-001

【出願番号】 特願 2004-180722 (P2004-180722)

【国際特許分類】

H O 1 L 21/331 (2006.01)

H O 1 L 29/732 (2006.01)

H O 1 L 21/822 (2006.01)

H O 1 L 27/04 (2006.01)

H O 1 L 29/78 (2006.01)

H O 1 L 23/52 (2006.01)

H O 1 L 21/3205 (2006.01)

【F I】

H O 1 L 29/72 S

H O 1 L 27/04 H

H O 1 L 29/78 3 O 1 X

H O 1 L 21/88 T

【手続補正書】

【提出日】 平成 19 年 5 月 30 日 (2007.5.30)

【手続補正 1】

【補正対象書類名】 特許請求の範囲

【補正対象項目名】 全文

【補正方法】 変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

バイポーラトランジスタを有し、

(a) 第 1 導電型の半導体基板と、

(b) 前記半導体基板上に形成されたコレクタ用の第 2 導電型の第 1 半導体層と、

(c) 前記第 1 半導体層上に形成され、前記第 1 半導体層より不純物濃度が低いコレクタ用の第 2 導電型の第 2 半導体層と、

(d) 前記第 2 半導体層内に形成され、前記第 1 半導体層と前記第 2 半導体層とを電氣的に接続し、前記第 2 半導体層より不純物濃度が高い第 3 半導体層と、

(e) 前記第 2 半導体層上に形成されたベース用の第 1 導電型の第 4 半導体層と、

(f) 前記第 4 半導体層内に形成されたエミッタ用の第 2 導電型の第 5 半導体層と、

(g) 前記第 4 半導体層および前記第 5 半導体層より上層に形成された第 1 配線層と、

(h) 前記第 1 配線層より上層に形成され、前記第 1 半導体層および前記第 2 半導体層と電氣的に接続されたコレクタ用の第 1 電極と、

(i) 前記第 1 配線層より上層に形成され、前記第 4 半導体層と電氣的に接続されたベース用の第 2 電極と、

(j) 前記第 1 配線層より上層に形成され、前記第 5 半導体層と電氣的に接続されたエミッタ用の第 3 電極とを備え、

前記第 1 配線層に含まれ、前記第 1 電極下および前記第 2 電極下のうちの選択された 1 つ以上に配置された第 1 配線は、基準電位と電氣的に接続されていることを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、

前記第 1 配線は、前記第 5 半導体層および前記第 3 電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 3】

請求項 2 記載の半導体装置において、

前記第 5 半導体層および前記第 3 電極は、前記半導体基板に電氣的に接続されていることを特徴とする半導体装置。

【請求項 4】

請求項 1 記載の半導体装置において、

通信機器のフロントエンド部における低ノイズ増幅器、低ノイズ増幅器バッファ、ドライバおよび電力増幅器のうちの 1 つ以上に用いることを特徴とする半導体装置。

【請求項 5】

請求項 4 記載の半導体装置において、

前記低ノイズ増幅器および低ノイズ増幅器バッファは、1 つの半導体チップ内に形成されていることを特徴とする半導体装置。

【請求項 6】

請求項 4 記載の半導体装置において、

前記ドライバおよび前記電力増幅器は、1 つの半導体チップ内に形成されていることを特徴とする半導体装置。

【請求項 7】

請求項 4 記載の半導体装置において、

前記通信機器の信号の周波数帯は、5 GHz 帯または 2 GHz 帯であることを特徴とする半導体装置。

【請求項 8】

請求項 1 記載の半導体装置において、

前記半導体基板上には複数層の配線層が形成され、

前記第 1 配線層は最下層の配線層であることを特徴とする半導体装置。

【請求項 9】

請求項 8 記載の半導体装置において、

前記第 1 配線層は金属を主成分とすることを特徴とする半導体装置。

【請求項 10】

請求項 1 記載の半導体装置において、

前記半導体基板上には複数層の配線層が形成され、

前記第 1 配線層は最上層の配線層であることを特徴とする半導体装置。

【請求項 11】

請求項 1 記載の半導体装置において、

前記第 1 配線は、前記第 1 電極下にのみ配置され、

前記バイポーラトランジスタの出力は 1 W 以上であることを特徴とする半導体装置。

【請求項 12】

バイポーラトランジスタを有し、

(a) 第 1 導電型の半導体基板と、

(b) 前記半導体基板上に形成されたコレクタ用の第 2 導電型の第 1 半導体層と、

(c) 前記第 1 半導体層上に形成され、前記第 1 半導体層より不純物濃度が低いコレクタ用の第 2 導電型の第 2 半導体層と、

(d) 前記第 2 半導体層内に形成され、前記第 1 半導体層と前記第 2 半導体層とを電氣的に接続し、前記第 2 半導体層より不純物濃度が高い第 3 半導体層と、

(e) 前記第 2 半導体層上に形成されたベース用の第 1 導電型の第 4 半導体層と、

(f) 前記第 4 半導体層内に形成されたエミッタ用の第 2 導電型の第 5 半導体層と、

(g) 前記第 4 半導体層および前記第 5 半導体層より上層に形成された第 1 導電体層と、

(h) 前記第 1 導電体層より上層に形成され、前記第 1 半導体層および前記第 2 半導体層と電氣的に接続されたコレクタ用の第 1 電極と、

(i) 前記第 1 導電体層より上層に形成され、前記第 4 半導体層と電氣的に接続されたベース用の第 2 電極と、

(j) 前記第 1 導電体層より上層に形成され、前記第 5 半導体層と電氣的に接続されたエミッタ用の第 3 電極とを備え、

前記第 1 導電体層は、前記第 4 半導体層と電氣的に接続された第 1 導電体片と、前記第 1 電極下および前記第 2 電極下のうちの選択された 1 つ以上に配置された第 2 導電体片とを含み、

前記第 2 導電体片は、基準電位と電氣的に接続されていることを特徴とする半導体装置。

【請求項 13】

請求項 12 記載の半導体装置において、

前記第 2 導電体片は、前記第 5 半導体層および前記第 3 電極と電氣的に接続されていることを特徴とする半導体装置。

【請求項 14】

請求項 13 記載の半導体装置において、

前記第 5 半導体層および前記第 3 電極は、前記半導体基板に電氣的に接続されていることを特徴とする半導体装置。

【請求項 15】

請求項 12 記載の半導体装置において、

前記第 1 導電体層は、シリコンを主成分とし、表面に前記シリコンと金属との化合物層が形成されていることを特徴とする半導体装置。

【請求項 16】

請求項 12 記載の半導体装置において、

前記第 2 導電体片は、前記第 1 電極下にのみ配置され、

前記バイポーラトランジスタの出力は 1 W 以上であることを特徴とする半導体装置。

【請求項 17】

エミッタ接地型バイポーラトランジスタを有し、

p 型半導体基板と、

前記 p 型半導体基板の主面の第 1 領域上に選択的に形成されたコレクタ用 n 型半導体層と、

前記コレクタ用 n 型半導体層の表面に形成されたベース用 p 型半導体層と、

前記ベース用 p 型半導体層の表面に形成されたエミッタ用 n 型半導体層と、

前記第 1 領域を囲むように前記 p 型半導体基板の主面の第 2 領域上に形成されたアイソレーション用 p 型半導体層と、

前記アイソレーション用 p 型半導体層の表面に形成されたアイソレーション用絶縁膜と

前記エミッタ用 n 型半導体層、前記ベース用 p 型半導体層および前記コレクタ用 n 型半導体層のそれぞれに電氣的に接続されたエミッタ電極、ベース電極およびコレクタ電極と

前記エミッタ電極、前記ベース電極および前記コレクタ電極のそれぞれに電氣的に接続され、前記アイソレーション用絶縁膜上に配置されたワイヤ接続用のエミッタパッド電極、ベースパッド電極およびコレクタパッド電極とを有し、

前記 p 型半導体基板と前記エミッタパッド電極とには、接地電位が供給され、

前記 p 型半導体基板の厚さ方向において、前記ベースパッド電極と前記アイソレーション用絶縁膜との間には、前記ベースパッド電極を構成する導電膜とは別層の導電膜が配置され、

前記別層の導電膜には、前記接地電位が供給されていることを特徴とする半導体装置。

【請求項 18】

請求項 17 記載の半導体装置において、

前記エミッタパッド電極、前記ベースパッド電極および前記コレクタパッド電極は、最上層の導電膜により形成され、

前記別層の導電膜は、前記最上層の導電膜より下層の導電膜により形成されていることを特徴とする半導体装置。