



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0088455
(43) 공개일자 2020년07월22일

(51) 국제특허분류(Int. Cl.)
H04L 5/00 (2006.01) H04B 17/373 (2014.01)
H04B 7/0413 (2017.01) H04B 7/06 (2017.01)
H04W 72/12 (2009.01)
(52) CPC특허분류
H04L 5/0051 (2013.01)
H04B 17/373 (2015.01)
(21) 출원번호 10-2020-7018236
(22) 출원일자(국제) 2018년10월11일
심사청구일자 2020년06월24일
(85) 번역문제출일자 2020년06월24일
(86) 국제출원번호 PCT/CN2018/109895
(87) 국제공개번호 WO 2019/100859
국제공개일자 2019년05월31일
(30) 우선권주장
201711192554.6 2017년11월24일 중국(CN)

(71) 출원인
차이나 아카데미 오브 텔레커뮤니케이션즈 테크놀로지
중국 피.알.베이징 100191 하이 디엔 디스트릭트
쉬에 위엔 로드 넘버 40
(72) 발명자
쑤 신
중국 100191 베이징 하이 디엔 디스트릭트 쉬에
위엔 로드 넘버 40
천 문화
중국 100191 베이징 하이 디엔 디스트릭트 쉬에
위엔 로드 넘버 40
(74) 대리인
유미특허법인
(뒷면에 계속)

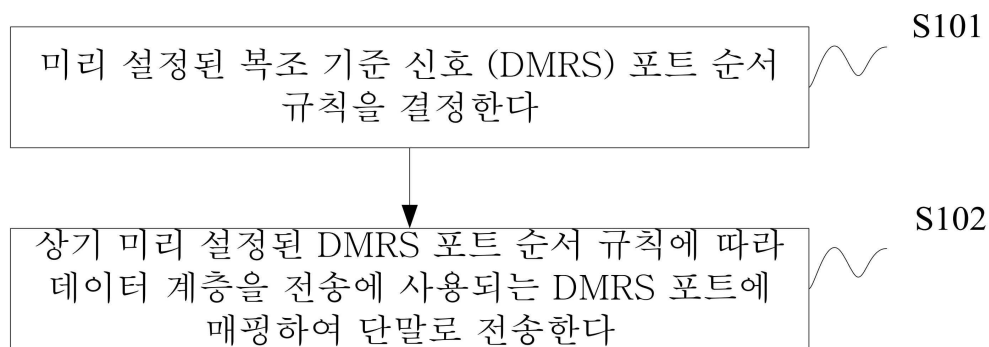
전체 청구항 수 : 총 39 항

(54) 발명의 명칭 데이터 전송 방법 및 장치 및 컴퓨터 저장 매체

(57) 요약

본 출원은 데이터 전송 방법 및 장치 및 컴퓨터 저장 매체를 개시하여 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행하도록 한다. 본 출원의 실시예에서 제공되는 데이터 전송 방법은 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하는 단계; 및 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 단계를 포함한다.

대표도 - 도5



(52) CPC특허분류

H04B 7/0413 (2013.01)

H04B 7/0634 (2013.01)

H04L 5/0023 (2013.01)

H04L 5/0092 (2013.01)

H04W 72/1289 (2013.01)

(72) 발명자

가오 쉼빈

중국 100191 베이징 하이 디엔 디스트릭트 쉬에 위
앤 로드 넘버 40

라케스 탐라카

중국 100191 베이징 하이 디엔 디스트릭트 쉬에 위
앤 로드 넘버 40

명세서

청구범위

청구항 1

미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하는 단계; 및

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 단계를 포함하는 것을 특징으로 하는 데이터 전송 방법.

청구항 2

제1항에 있어서,

미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은,

MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하여 단말로 송신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타내는 것을 특징으로 하는 데이터 전송 방법.

청구항 3

제2항에 있어서,

DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,

상기 QCL 그룹 정보를 단말에 통지하는 것을 특징으로 하는 데이터 전송 방법.

청구항 4

제3항에 있어서,

하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$ 인 것을 특징으로 하는 데이터 전송 방법.

청구항 5

제3항에 있어서,

복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정하는 것을 특징으로 하는 데이터 전송 방법.

청구항 6

제5항에 있어서,

상기 순서 배열 결과는

각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열함으로써

획득되고,

여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트인 것을 특징으로 하는 데이터 전송 방법.

청구항 7

제6항에 있어서,

DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하는 것을 특징으로 하는 데이터 전송 방법.

청구항 8

제3항에 있어서,

상기 QCL 그룹 정보는

DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;

QCL 그룹에 포함되는 CDM 그룹 ; 및

QCL 그룹에 포함되는 DMRS 포트 리스트

중 하나를 포함하고,

여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일한 것을 특징으로 하는 데이터 전송 방법.

청구항 9

제3항에 있어서,

무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)를 통해 상기 DMRS 포트의 QCL 그룹 정보를 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 방식으로 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지하는 것을 특징으로 하는 데이터 전송 방법.

청구항 10

미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하는 단계; 및

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하는 단계를 포

합하는 것을 특징으로 하는 데이터 수신 방법.

청구항 11

제10항에 있어서,

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은,

MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타내는 것을 특징으로 하는 데이터 수신 방법.

청구항 12

제11항에 있어서,

상기 방법에서 또한,

네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신하는 것을 특징으로 하는 데이터 수신 방법.

청구항 13

제12항에 있어서,

하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$ 인 것을 특징으로 하는 데이터 수신 방법.

청구항 14

제12항에 있어서,

복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정하는 것을 특징으로 하는 데이터 수신 방법.

청구항 15

제14항에 있어서,

상기 순서 배열 결과는

각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트

에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열함으로써

획득되고,

여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트인 것을 특징으로 하는 데이터 수신 방법.

청구항 16

제15항에 있어서,

DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하는 것을 특징으로 하는 데이터 수신 방법.

청구항 17

제12항에 있어서,

상기 QCL 그룹 정보는 구체적으로 다음 정보

대응하는 식별자;

QCL 그룹에 포함되는 CDM 그룹; 및

QCL 그룹에 포함되는 DMRS 포트 리스트

중 하나를 포함하고,

여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일한 것을 특징으로 하는 데이터 수신 방법.

청구항 18

제12항에 있어서,

브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어(RRC) 구성, 또는 미디어 액세스 제어(MAC) 제어 유닛(CE), 또는 다운링크 제어 정보(DCI)로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득하는 것을 특징으로 하는 데이터 수신 방법.

청구항 19

메모리 및 프로세서를 포함하고,

상기 메모리는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서는 상기 메모리에 저장된 프로그램 명령을 호출하고, 획득된 프로그램에 따라

미리 설정된 복조 기준 신호(DMRS) 포트 순서 규칙을 결정하고,

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것을 특징으로 하는 데이터 송신 장치.

청구항 20

제19항에 있어서,

상기 프로세서 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은,

MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하여 단말로 송신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

여기서 $i = 0, 1, \dots, M_{\text{symb}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symb}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타내는 것을 특징으로 하는 데이터 송신 장치.

청구항 21

제20항에 있어서,

상기 프로세서는 또한

DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,

상기 QCL 그룹 정보를 단말에 통지하는 것을 특징으로 하는 데이터 송신 장치.

청구항 22

제21항에 있어서,

하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$ 인 것을 특징으로 하는 데이터 송신 장치.

청구항 23

제21항에 있어서,

복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정하는 것을 특징으로 하는 데이터 송신 장치.

청구항 24

제23항에 있어서,

상기 순서 배열 결과는

각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열함으로써

획득되고,

여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트인 것을 특징으로 하는 데이터 송신 장치.

청구항 25

제14항에 있어서,

다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :

DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하는 것을 특징으로 하는 데이터 송신 장치.

청구항 26

제21항에 있어서,

상기 QCL 그룹 정보는,

DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;

QCL 그룹에 포함되는 CDM 그룹 ; 및

QCL 그룹에 포함되는 DMRS 포트 리스트

중 하나를 포함하고,

여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일한 것을 특징으로 하는 데이터 송신 장치.

청구항 27

제21항에 있어서,

상기 프로세서는 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)를 통해 상기 DMRS 포트의 QCL 그룹 정보를 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 방식으로 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지하는 것을 특징으로 하는 데이터 송신 장치.

청구항 28

메모리 및 프로세서를 포함하고,

상기 메모리는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서는 상기 메모리에 저장된 프로그램 명령을 호출하고, 획득된 프로그램에 따라 다음 동작을 실행하도록 구성되고,

미리 설정된 DMRS 포트 순서 규칙을 결정하고,

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것을 특징으로 하는 데이터 수신 장치.

청구항 29

제28항에 있어서,

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은,

MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타내는 것을 특징으로 하는 데이터 수신 장치.

청구항 30

제29항에 있어서,

상기 프로세서는 네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신하는 것을 특징으로 하는 데이터 수신 장치.

청구항 31

제30항에 있어서,

하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$ 인 것을 특징으로 하는 데이터 수신 장치.

청구항 32

제30항에 있어서,

복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정하는 것을 특징으로 하는 데이터 수신 장치.

청구항 33

제32항에 있어서,

상기 순서 배열 결과는

각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열함으로써

획득되고,

여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트인 것을 특징으로 하는 데이터 수신 장치.

청구항 34

제33항에 있어서,

상기 프로세서는,

DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하는 것을 특징으로 하는 데이터 수신 장치.

청구항 35

제30항에 있어서,

상기 QCL 그룹 정보는 구체적으로 다음 정보 중 하나를 포함한다 :

DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;

QCL 그룹에 포함되는 CDM 그룹 ; 및

QCL 그룹에 포함되는 DMRS 포트 리스트

중 하나를 포함하고,

여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일한 것을 특징으로 하는 데이터 수신 장치.

청구항 36

제30항에 있어서,

상기 프로세서는 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득하는 것을 특징으로 하는 데이터 수신 장치.

청구항 37

미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하도록 구성된 결정 유닛; 및

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하도록 구성된 송신 유닛을 포함하는 것을 특징으로 하는 데이터 송신 장치.

청구항 38

미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하도록 구성된 결정 유닛; 및

상기 미리 설정된 DMRS 포트 순서 규칙에 따라 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하도록 구성된 수신 유닛을 포함하는 것을 특징으로 하는 데이터 수신 장치.

청구항 39

제1항 내지 제18항 중 어느 한 항에 따른 방법을 컴퓨터로 실행시키기 위해 사용되는 컴퓨터 실행 가능 명령어를 저장하는 컴퓨터 저장 매체.

발명의 설명

기술 분야

[0001] 본 출원은, 2017년 11월 24일에 중국 특허청에 출원된 출원 번호 제201711192554.6호, "데이터 전송 방법 및 장치 및 컴퓨터 저장 매체"를 발명 명칭으로 하는 중국 특허 출원의 우선권을 주장하며, 상기 중국 특허 출원의 전체 내용은 참조로서 출원에 통합되어 본 출원의 일부분으로 한다.

[0002] 본 발명은 통신 기술 분야에 속한 것으로서, 보다 상세하게는 데이터 전송 방법 및 장치 및 컴퓨터 저장 매체에 관한 것이다.

배경 기술

[0003] 새로운 무선 (New Radio, NR) 시스템에서, 데이터 복조 프로세스는 복조 기준 신호 (Demodulation Reference Signal, DMRS)에 기초한 채널 추정을 필요로 한다. 종래 기술에서, NR 시스템에서의 DMRS는 대응하는 데이터 계층과 동일한 프리 코딩 방식으로 전송된다.

발명의 내용

해결하려는 과제

[0004] 본 출원의 실시예는 데이터 전송 방법 및 장치 및 컴퓨터 저장 매체를 제공하여 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행하도록 한다.

과제의 해결 수단

[0005] 네트워크 측에서, 본 출원의 실시예에서 제공되는 데이터 전송 방법은,

[0006] 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하는 단계; 및

[0007] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 단계를 포함한다.

[0008] 데이터 전송 방법을 채택함으로써, 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙이 결정되고; 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송한다. 이리하여 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행하도록 한다.

[0009] 선택적으로, 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은 구체적으로,

[0010] MIMO (Multiple-Input Multiple-Output) 의 병렬 전송 데이터 계층의 수 v 에 따라 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0011]

[0012] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0013]

[0014] 다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하여 단말로 송신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0015]

[0016] 여기서, $i = 0, 1, \dots, M_{\text{symb}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symb}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을

나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

- [0017] 선택적으로, 상기 방법에서 또한,
- [0018] DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,
- [0019] 상기 QCL 그룹 정보를 단말에 통지한다.
- [0020] 선택적으로, 하나의 QCL 그룹 또는 CDM (Code Division Multiplexing) 그룹 만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$ 이다.
- [0021] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.
- [0022] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :
- [0023] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,
- [0024] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,
- [0025] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.
- [0026] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :
- [0027] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0028] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0029] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.
- [0030] 선택적으로, 상기 QCL 그룹 정보는
- [0031] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;
- [0032] QCL 그룹에 포함되는 CDM 그룹 ; 및
- [0033] QCL 그룹에 포함되는 DMRS 포트 리스트
- [0034] 중 하나를 포함하고,
- [0035] 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하다.
- [0036] 선택적으로, 상기 DMRS 포트의 QCL 그룹 정보는 제어 (RRC) (Radio Resource Control) 구성 또는 MAC (Media Access Control) CE (Control Element) , 또는 다운링크 제어 정보 (DCI) (Downlink Control Information) 를 통해 브로드캐스트, 멀티 캐스트 또는 단말 특정 방식으로 $\#$ 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지한다.
- [0037] 이에 대응하여, 단말 측에서 본 출원의 실시예에서 제공되는 데이터 수신 방법은,
- [0038] 미리 설정된 DMRS 포트 순서 규칙을 결정하는 단계; 및
- [0039] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 단계를 포함한다.
- [0040] 선택적으로, 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은 구체적으로,

[0041] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0042] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0043] 다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0044] 여기서, $i = 0, 1, \dots, M_{\text{layer}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{layer}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0045] 선택적으로, 상기 방법에서 또한,

[0046] 네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신한다.

[0047] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$.

[0048] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.

[0049] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :

[0050] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

[0051] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,

[0052] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.

[0053] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :

[0054] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0055] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0056] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.

[0057] 선택적으로, 상기 QCL 그룹 정보는

[0058] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;

[0059] QCL 그룹에 포함되는 CDM 그룹 ;

[0060] QCL 그룹에 포함되는 DMRS 포트 리스트

- [0064] 중 하나를 포함하고,
- [0065] 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하다.
- [0066] 선택적으로, 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득한다.
- [0067] 네트워크 측에서, 본 출원의 실시예에서 제공되는 데이터 송신 장치는 메모리 및 프로세서를 포함하고, 여기서, 상기 메모리는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서는 상기 메모리에 저장된 프로그램 명령을 호출하고, 획득된 프로그램에 따라 다음 동작을 실행하도록 구성되고,
- [0068] 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하고,
- [0069] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송한다.
- [0070] 선택적으로, 상기 프로세서 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은 구체적으로
- [0071] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :
- $$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$
- [0072]
- [0073] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :
- $$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$
- [0074]
- [0075] 다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하여 단말로 송신하고 :
- $$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$
- [0076]
- [0077] 여기서, $i = 0, 1, \dots, M_{\text{sym}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{sym}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.
- [0078] 선택적으로, 상기 프로세서는 또한
- [0079] DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,
- [0080] 상기 QCL 그룹 정보를 단말에 통지한다.
- [0081] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$ 이다.
- [0082] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.
- [0083] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :
- [0084] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

- [0085] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,
- [0086] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.
- [0087] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :
- [0088] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0089] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0090] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.
- [0091] 선택적으로, 상기 QCL 그룹 정보는 구체적으로
- [0092] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ;
- [0093] QCL 그룹에 포함되는 CDM 그룹 ;
- [0094] QCL 그룹에 포함되는 DMRS 포트 리스트
- [0095] 중 하나를 포함하고,
- [0096] 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고,
- [0097] 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하다.
- [0098] 선택적으로, 상기 프로세서는 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)를 통해 상기 DMRS 포트의 QCL 그룹 정보를 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 방식으로 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지한다.
- [0099] 단말 측에서, 본 출원의 실시예에서 제공되는 데이터 수신 장치는 메모리 및 프로세서를 포함하고, 여기서, 상기 메모리는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서는 상기 메모리에 저장된 프로그램 명령을 호출하고, 획득된 프로그램에 따라 다음 동작을 실행하도록 구성되고,
- [0100] 미리 설정된 DMRS 포트 순서 규칙을 결정하고,
- [0101] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신한다.
- [0102] 선택적으로, 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은 구체적으로,
- [0103] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0104]

- [0105] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0106]

[0107] 다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0108] 여기서, $i = 0, 1, \dots, M_{\text{layer}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{layer}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0110] 선택적으로, 상기 프로세서는 또한 네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신한다.

[0111] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$ 이다.

[0112] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.

[0113] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :

[0114] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

[0115] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,

[0116] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.

[0117] 선택적으로, 상기 프로세서는 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :

[0118] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0119] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0120] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.

[0121] 선택적으로, 상기 QCL 그룹 정보는 구체적으로 다음 정보 중 하나를 포함한다 :

[0122] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자; 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하고,

[0123] QCL 그룹에 포함되는 CDM 그룹 ;

[0124] QCL 그룹에 포함되는 DMRS 포트 리스트.

[0125] 선택적으로, 상기 프로세서는 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득한다.

[0126] 네트워크 측에서, 본 출원의 실시예에 의해 제공되는 다른 데이터 송신 장치는,

[0127] 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하도록 구성된 결정 유닛; 및

[0128] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하도록 구성된 송신 유닛을 포함한다.

[0129] 단말 측에서, 본 출원의 실시예에 의해 제공되는 다른 데이터 수신 장치는

- [0130] 미리 설정된 DMRS 포트 순서 규칙을 결정하도록 구성된 결정 유닛; 및
- [0131] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하도록 구성된 수신 유닛을 포함한다.
- [0132] 본 출원에 다른 실시예에 의해 제공되는 컴퓨터 저장 매체는 컴퓨터 실행 가능 명령어를 제공하고, 상기 컴퓨터 실행 가능 명령어는 상기 컴퓨터로 하여금 위 임의의 방법을 수행하도록 한다.

도면의 간단한 설명

- [0133] 본 발명에 따른 실시예의 기술안을 보다 명확하게 설명하기 위해 이하 실시예의 서술에 필요한 도면을 간략하게 설명한다. 이하 서술한 도면은 단지 본 발명의 일부 실시예에 불과함은 자명하며 해당 분야의 통상의 기술을 가진 자라면 창조력을 발휘하지 않는 한 이들의 도면에 따라 다른 도면을 얻을 수도 있다.
- 도 1은 본 출원의 실시예에 의해 제공되는 제 1 DMRS 패턴을 나타내는 도면이다.
- 도 2는 본 출원의 실시예에 의해 제공되는 제 2 DMRS의 패턴을 나타내는 도면이다.
- 도 3은 본 출원의 실시예에 의해 제공되는 제 3 DMRS의 패턴을 나타내는 도면이다.
- 도 4는 본 출원의 실시예에 의해 제공되는 제 4 DMRS의 패턴을 나타내는 도면이다.
- 도 5는 본 출원의 실시예에서 제공되는 데이터 전송 방법의 흐름도이다.
- 도 6은 본 출원의 실시예에서 제공되는 데이터 수신 방법의 흐름도이다.
- 도 7은 본 출원의 실시예에서 제공되는 데이터 송신 장치의 구조도이다.
- 도 8은 본 출원의 실시예에서 제공되는 데이터 수신 장치의 구조도이다.
- 도 9는 본 출원의 실시예에 의해 제공되는 다른 데이터 송신 장치의 구조도이다.
- 도 10은 본 출원의 실시예에 의해 제공되는 다른 데이터 수신 장치의 구조도이다.

발명을 실시하기 위한 구체적인 내용

- [0134] 본 출원의 실시예는 데이터 전송 방법 및 장치 및 컴퓨터 저장 매체를 제공하여 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행하도록 한다.
- [0135] DMRS 기본 패턴 (front-load DMRS) 구성은 다음을 포함한다.
- [0136] 구성 (Configuration) 1.
- [0137] DMRS 심볼의 수는 1 : 조합 (Combination, comb) 2+ 사이클릭 시프트 ((cyclic shifts, CS) 2를 사용하여 최대 4 개의 포트가 지원된다.
- [0138] 도 1에 도시된 바와 같이, comb2는 주파수 영역 멀티플렉싱을 나타낸다. 예를 들어, 포트 0과 포트 2는 comb2의 멀티플렉싱 관계를 갖는다. CS2는 포트들 사이의 시퀀스가 사이클릭 시프트(cyclic shifts)에 의해 멀티플렉싱됨을 나타낸다. 예를 들어, 포트 0과 1은 CS2의 멀티플렉싱 관계를 갖는다.
- [0139] DMRS 심볼의 수는 2 : comb2+CS2+TD-OCC({1, 1} 및 {1, -1})를 사용하여 최대 8 개의 포트가 지원된다. TD-OCC({1, 1} 및 {1, -1})는 두 개의 포트 사이에 시간 영역 직교 커버 코드 (TD-OCC) 멀티플렉싱이 적용되며 {1, 1} 및 {1, -1}는 두 포트의 멀티플렉싱 계수이다.
- [0140] 도 2에 도시된 바와 같이, TD-OCC는 시간 영역 직교 커버 코드 (Orthogonal Cover Code, OCC) 멀티플렉싱을 나타낸다. 예를 들어, 시간 영역 OCC 멀티플렉싱은 포트 0/1과 4/5 사이에서 채택된다. CS2 멀티플렉싱은 포트 0과 포트 1 사이에, CS2 멀티플렉싱은 포트 4와 포트 5 사이에, 시간 영역 OCC 멀티플렉싱은 포트 0/1과 포트 4/5 사이에 채택된다.
- [0141] 구성 2.
- [0142] DMRS 심볼의 수는 1이다 : 2-FD-OCC (인접 주파수 영역 자원 요소 (Resource Element, RE))를 사용함으로써, 최대 6 개의 포트가 지원된다.

- [0143] 도 3에 도시된 바와 같이, 2-FD-OCC는 주파수 영역 OCC 멀티플렉싱을 나타낸다. 예를 들어, 포트 0과 1 사이에 주파수 영역 OCC 멀티플렉싱이 채택되고, 다른 포트와 함께 주파수 분할 멀티플렉싱 (Frequency-division Multiplexing, FDM)이 채택된다. 예를 들어, FDM은 포트 0/1과 2/3 사이에서 사용된다.
- [0144] DMRS 심볼의 수는 $2 : 2\text{-FD-OCC (인접 주파수 영역 RE)} + \text{TD-OCC}(\{1, 1\} \text{ 및 } \{1, -1\})$ 를 채택함으로써 최대 12 개의 포트가 지원된다.
- [0145] 도 4에 도시된 바와 같이, TD-OCC는 시간 영역 OCC 멀티플렉싱을 나타낸다. 예를 들어, 시간 영역 OCC 멀티플렉싱은 포트 0/1과 6/7 사이에서 채택된다.
- [0146] 전술한 DMRS의 다양한 파일럿 패턴 (pattern) 으로부터, 구성 (configuration)1에서, 최대 지원 포트의 수가 4 를 초과하지 않으면, 도 1의 패턴이 구성에 사용될 수 있다. 최대 지원되는 포트 중 4 개를 초과하지만 8 개를 초과하지 않는 경우 도 2의 패턴을 사용하여 구성할 수 있다. 구성 2에서, 최대 지원 포트의 수가 6을 초과하지 않으면, 도 3의 패턴이 구성에 사용될 수 있으며, 최대 지원 포트의 수가 6을 초과하지만 12를 초과하지 않는 경우, 도 4의 패턴이 구성에 사용될 수 있다. 여기에 설명된 포트 수는 각 자원 위치에서 멀티플렉싱된 모든 단말의 총 포트 수를 나타낸다.
- [0147] 도 1 내지 도 4에서, 처음 2 개의 열은 제어 심볼 필드, 즉 다운링크 제어 채널에 필요한 심볼 위치를 나타내고, 마지막 두 열은 업링크 제어 채널, 즉 PDSCH (Physical Downlink Shared Channel)에 사용될 수 없는 데이터 채널의 심볼 자원에 필요한 심볼 위치일 수 있다.
- [0148] NR 시스템에서, 복수의 송수신 포인트 (Transport Receive Point, TRP)/안테나 패널 또는 서브 어레이가 조정된 전송을 위해 고려될 수 있다. 이 경우, 상이한 TRP/panel에 의해 전송된 신호는 평균 지연, 지연 확산, 평균 도플러 편이, 도플러 확산 및 공역 수신 파라미터와 같은 비교적 독립적인 대규모 특징을 가질 수 있다. 따라서, NR에서, 둘 이상의 기준 신호 채널의 대규모 파라미터가 일치하면 이를 준-코로케이션 (Quasi-colocation, QSI)이라고 한다. 그렇지 않으면 비 QCL이라고 한다. 상기 대규모 파라미터는, 예를 들어 평균 지연, 지연 확산, 도플러 편이, 도플러 확산, 공간 수신 파라미터, 평균 수신 전력 등이다. 또한, QCL은 다음과 같이 더 설명된다 : 단말은 수신된 기준 신호 포트가 동일하거나 상이한 물리적 위치에 있는 사이트 또는 안테나 서브 어레이로부터 온 것으로 판단할 수 없고, 평균 지연, 지연 확산, 도플러 편이, 도플러 확산, 공간 수신 파라미터, 평균 수신 전력과 같은 파라미터 (또는 그 서브 세트)가 같으면 2 개의 기준 신호는 상기 언급된 대규모 파라미터의 의미에서 준-코로케이션되는 것으로 간주될 수 있다.
- [0149] DMRS 포트의 경우, QCL 그룹 (group) 의 개념은 NR 시스템, 즉 DMRS 포트의 QCL 그룹 (짧은 경우 QCL 그룹)으로 정의된다 : QCL 그룹의 DMRS 포트 QCL에 있어서, 상이한 DMRS 포트 QCL 그룹에 속하는 QCL은 준-코로케이션되지 못한다. 동일한 코드 분할 멀티플렉싱 (Code Division Multiplexing, CDM) 그룹의 DMRS 포트가 QCL 관계를 갖도록 NR 시스템에 지정된다. 즉, CDM 그룹에서 기준 신호 포트는 동일한 시간-주파수 자원을 차지하며 직교 코드 워드로 구별된다. 도 4에 도시된 바와 같이 DMRS 설계의 특성으로 인해 하나의 DMRS 심볼의 경우, 포트 0/1은 CDM 관계를 갖고, 포트 2/3은 CDM 관계를 갖고, 포트 0/1과 포트 2/3은 FDM 관계를 갖는다. 도 1 내지 도 4에서, 동일한 방식으로 채워지는 인접한 블록은 CDM 그룹을 구성한다. 각 데이터 채널은 두 개의 QCL 그룹을 지원할 수 있다. 상기 데이터 채널은 예를 들어 물리적 다운링크 공유 채널 (Physical Downlink Shared Channel, PDSCH)이다.
- [0150] 본 출원의 실시 예에서 설명된 DMRS 포트의 QCL 그룹은 간단히 QCL 그룹으로 지칭될 수 있고, DMRS 그룹으로 지칭될 수도 있다.
- [0151] 본 출원의 실시 예에서 설명된 DMRS 포트는 간단히 포트라고 지칭될 수 있고, 또한 안테나 포트라고 지칭될 수도 있다.
- [0152] 본 출원의 실시 예에서 제공되는 특정 방식은 다음 단계들을 포함한다.
- [0153] 단계 I : 네트워크 측은 제어 시그널링을 통해 DMRS 포트의 QCL 그룹 정보 (DMRS 포트의 QCL 그룹화를 나타냄)를 지시한다. DMRS 포트의 QCL 그룹 정보의 내용은 선택적으로 다음 방식 1-1, 1-2 또는 1-3에 나타난 내용이다.
- [0154] DMRS 패턴의 CDM 그룹은 CDM 그룹 1, CDM 그룹 2,...,CDM 그룹 N으로 표시된다. 예를 들어, 현재 DMRS 패턴에 따라 (도 1 내지 4 참조), DMRS 구성 유형 1(DMRS configuration type1)에서 최대 2 개의 CDM 그룹으로 표시되며, DMRS 구성 유형 2 (DMRS configuration type 2)에서 최대 3 개의 CDM 그룹으로 표시된다.

- [0155] 방식 1-1 (예를 들어, 통지는 DCI 또는 MAC CE에 의해 이루어질 수 있다).
- [0156] DMRS 패턴에서 각 CDM 그룹 (CDM 그룹 n의 각 DMRS 포트의 QCL 참조 소스)과 QCL 관계를 갖는 참조 신호에 대응하는 식별자는 각각 제어 시그널링을 통해 통지된다. 예를 들어, CDM 그룹 n과 QCL 관계를 갖는 기준 신호는 Ref_n이고, 대응하는 식별자는 ID_n이며, 즉, ID_n만이 통지될 필요가 있고, 단말은 ID_n에 따라 CDM 그룹 n과 QCL 관계를 갖는 기준 신호가 Ref_n임을 결정할 수 있고, QCL 기준 소스에 따라 QCL 그룹화를 수행할 수 있다. 즉, 동일한 식별자 ID_n을 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 ID_n은 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 식별자 ID_n은 동일하다.
- [0157] 동일한 기준 소스 기준 신호 식별자를 갖는 CDM 그룹의 경우, DMRS 포트에 포함된 DMRS 포트에 의해 형성된 세트는 DMRS 포트의 하나의 QCL 그룹으로 간주될 수 있다. 여기서 "하나"는 하나의 DMRS 포트가 아닌 하나의 그룹, 즉 하나의 QCL 그룹 또는 DMRS 그룹을 의미한다.
- [0158] 방식 1-2 : QCL 그룹 i에 포함된 CDM 그룹은 제어 시그널링을 통해 직접 지시되며, 예를 들어 DMRS 구성 유형 2 (DMRS configuration type 2)의 경우, 제어 시그널링은 QCL 그룹 1이 CDM 그룹 1 및 2를 포함하고 QCL을 포함하고, 그룹 2는 CDM 그룹 3을 포함함을 나타낼 수 있다.
- [0159] 방식 1-3 : QCL 그룹 i에 포함된 DMRS 포트의 포트 리스트는 제어 시그널링을 통해 직접 표시된다. 예를 들어, DMRS 구성 유형 2 (DMRS configuration type 2)의 경우, 데이터 계층의 수가 8인 경우 제어 시그널링은 QCL 그룹 1에 DMRS 포트 0, 1, 6, 7이 포함되고 QCL 그룹 2에 DMRS 포트 2, 3, 8, 9가 포함됨을 나타낼 수 있다.
- [0160] 상기 프로세스에서, DMRS 포트의 QCL 그룹화를 표시하기 위한 제어 정보 (즉, DMRS 포트의 QCL 그룹 정보)는 무선 자원 제어 (Radio Resource Control, RRC) 구성, 또는 미디어 액세스 제어 (Media Access Control, MAC) 제어 유닛 (Control Element, CE), 또는 다운링크 제어 정보 (Downlink Control Information, DCI), 브로드캐스트, 멀티캐스트 또는 단말 특정 (단말 -specific) 방식으로 단말에 통지될 수 있다.
- [0161] 또한, 본 출원에 있어서, 전술한 단계 1은 반드시 수행되어야 하는 단계가 아니라 선택적인 단계이다. 즉, 다음 단계는 독립적으로 존재할 수 있다. 단계 1이 존재하면, 단말은 DMRS 포트의 미리 정해진 순서 규칙과 함께 네트워크 측에 의해 통지된 DMRS 포트의 QCL 그룹 정보에 따라, 단말이 점유한 DMRS 포트의 순서 방식을 추가로 결정할 수 있다. 구체적인 규칙은 실제 요구에 따라 결정될 수 있으며, 일부 규칙의 예시적인 설명은 다음의 실시예에서 제공되지만, 본 발명은 규칙에 제한되지 않는다.
- [0162] 단계 2 : MIMO (Multiple-input Multiple-Output) 병렬 전송 데이터 계층 (layer)의 수 (즉, 복수의 랭크 (rank)) v에 기초하여, 전송 데이터 계층 (각 데이터 계층은 데이터 스트림이다)을 다음과 같이 일련 번호에 따른 전송 신호 벡터로 배열한다.
- $$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$
- [0163]
- [0164] 즉, X는 v 요소를 갖는 열 벡터이고, 위첨자 0, ..., v-1은 요소의 일련 번호, 즉 데이터 계층의 일련 번호이며, 여기서 $i = 0, 1, \dots, M_{\text{synt}}^{\text{layer}} - 1$ 는 각 데이터 계층에서 전송될 $M_{\text{synt}}^{\text{layer}}$ 개의 변조 심볼의 i 번째를 나타낸다.
- [0165] v 개의 DMRS 포트에 의해 형성된 신호 벡터를 Y로 표시하고, 여기서 세트 $\{P_0, \dots, P_{v-1}\}$ 에 포함된 포트는 DCI에 의해 지시되며, 그의 순서 배열 방식은 단계 3에 의해 결정된다.
- $$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$
- [0166]
- [0167] 여기서, Y는 v 개의 요소를 갖는 열 벡터이며, 위첨자 $P_0, \dots, P_{v-1}$ 은 y에서의 요소의 숫자이고, 위첨자 $P_0, \dots, P_{v-1}$ 은 v 개의 DMRS 포트의 일련 번호이며, $i = 0, 1, \dots, M_{\text{synt}}^{\text{layer}} - 1$ 는 데이터 계층 데이터 계층에서 전송될 $M_{\text{synt}}^{\text{layer}}$ 개의 변조 심볼의 i 번째를 나타낸다.

[0168] 단계 3 : 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행한다. 옵션 방식은 다음 방식 3-1, 3-2, 3-3, 3-4, 3-5에 설명되어 있다.

[0169] 경우 I : 하나의 QCL 그룹 또는 CDM 그룹이 있는 경우 :

[0170] DCI에서 단말에 할당된 v 개의 DMRS 포트의 일련 번호는 미리 설정된 DMRS 포트 순서 규칙에 따라 $P_0 < P_1 < \dots, P_{v-1}$ 이 되도록 정렬된다.

[0171] 다음 수식으로 v 개의 데이터 계층 (데이터의 데이터 계층이라고도 하며, 각 데이터 계층 데이터는 각각의 데이터 계층이며, 동시 병렬 전송을 위한 데이터의 데이터 계층의 수 v 는 동시 병렬 전송을 위한 데이터의 데이터 계층의 수 v 임)을 v 개의 DMRS 포트에 매핑한다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0172]

[0173] 상기 식은 벡터에서 대응하는 요소가 동일함을 나타낸다. 즉, 데이터 계층은 전송에 사용된 DMRS 포트에 매핑되고, 마찬가지로 데이터 계층은 전송에 사용된 DMRS 포트에 매핑되고; 동일한 매핑은 다음 맵핑에서 유사하게 사용되며, 여기에서는 더 이상 설명하지 않는다.

[0174] 예를 들어, DMRS 구성 유형 2 (DMRS configuration type 2)의 경우, 데이터 계층의 수가 $v = 8$ 이고 DCI의 DMRS 포트 0, 1, 6, 7 및 포트 2, 3, 8, 9가 단말에 할당되는 경우, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 8은 전송에 사용되는 DMRS 포트 0, 1, 2, 3, 6, 7, 8, 9에 매핑된다.

[0175] 경우 II : 복수의 QCL 그룹 또는 CDM 그룹이 있는 경우 :

[0176] 순서 배열은 포트 그룹 내에서, 즉 각 서브 세트 내에서, DMRS 포트 서브 세트 내의 DMRS 포트의 일련 번호를 순서 배열하여 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호의 순서 결과를 각 서브 세트 내에서 얻는다. 구체적으로, 단계 1에서 구성/지시된 DMRS 포트의 QCL 그룹 정보에 따라, DCI에 지시된 DMRS 포트를 DMRS 포트가 속하는 각각의 QCL 그룹에서 순서 배열하고, 여기서 DMRS 포트의 일련 번호는 각각의 QCL 그룹에서 (작은 것에서 큰 것까지) 오름차순으로 배열된다.

[0177] 순서 배열은 포트 그룹들 사이에서, 즉, 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하며, 구체적으로, 위 그룹화 및 순서 배열에 의해 얻은 포트 서브 세트에서, 전술한 바와 같이, 포트 서브 세트는 각각의 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 오름차순으로 (작은 것에서 큰 것까지) 순서가 배열되며, 즉, 서브 세트에서, 가장 작은 DMRS 포트 일련 번호를 갖는 서브 세트가 앞쪽으로 배열되며 (물론, 서브 세트 중 DMRS 포트 일련 번호의 순서는 다른 원리에 따라 수행될 수도 있으며, 또는 서브 세트 중에서, 가장 큰 DMRS 포트 일련 번호를 갖는 서브 세트가 앞쪽으로 배열됨), 여기서, 각 포트 서브 세트는 서브 세트로 약칭될 수 있으며 즉 하나의 QCL 그룹 내의 DMRS 포트이다.

[0178] 본 출원의 실시예에 따른 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.

[0179] 위 포트 그룹 내에서의 순서와 전술한 포트 그룹들 간의 순서의 조합은 다른 미리 설정된 DMRS 포트 순서 규칙으로 간주될 수 있다. 다음 방식에도 동일하게 적용되며 나중에 설명은 반복하지 않는다.

[0180] v 개의 DMRS 포트는 전술한 순서 결과에 따라 벡터로 배열된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0181]

[0182] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0183]

[0184] 예를 들어, DMRS 구성 타입 2의 경우, 데이터 계층의 수가 $v = 8$ 이고 DCI의 DMRS 포트 0, 1, 6, 7 및 포트 2, 3, 8, 9가 단말에 할당되는 경우 그 후, 단계 1로부터, 단말은 그것의 DMRS 포트가 서브 세트 1 (포트 {0, 1, 6, 7이 포함됨} (오름차순) 포함) 및 서브 세트 2 (포트 {2, 3, 8, 9가 포함됨} (오름차순)에 대응하는 2 개의 QCL 그룹으로 분할됨을 알게 된다. 포트 서브 세트 1에서 가장 작은 DMRS 포트 일련 번호는 0이고 서브 세트 2에서 가장 작은 DMRS 포트 일련 번호 2보다 작기 때문에 포트 서브 세트가 추가로 정렬된다. 즉, 서브 세트 1은 서브 세트 2보다 먼저 배치되고 포트는 0, 1, 6, 7, 2, 3, 8, 9의 순서로 되어 있으며, 결과적으로 P0, P1, P2, P3은 각각 0, 1, 6, 7과 같고 P4, P5, P6, P7은 각각 2, 3, 8, 9와 같다. 마지막으로 v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0185]

[0186] 즉, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 8은 각각 전송에 사용되는 DMRS 포트 0, 1, 6, 7, 2, 3, 8, 9에 매핑된다.

[0187] 방식 3-2 :

[0188] 포트 그룹 내에서의 순서 : DMRS 패턴에서 DMRS 포트의 CDM 그룹 관계에 따라, DCI로 표시된 DMRS 포트는 포트가 속하는 각각의 CDM 그룹에서 순서 배열된다. 각 CDM 그룹의 DMRS 포트는 작은 순서에서 큰 순서로 오름차순으로 배열된다.

[0189] 포트 그룹들 사이의 순서 : 전술한 바와 같이 그룹화 및 순서 배열에 의해 획득된 포트 서브 세트에서, 포트 서브 세트는 각각의 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 오름차순 (작은 것부터 큰 것까지)으로 정렬되며, 즉, 가장 작은 DMRS 포트 일련 번호를 갖는 서브 세트가 순서는 앞쪽으로 배열되며, 여기서 각 서브 세트는 하나의 CDM 그룹에서 DMRS 포트이다.

[0190] v 개의 DMRS 포트는 전술한 순서에 따라 벡터로 배열된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0191]

[0192] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0193]

[0194] 예를 들어, DMRS 구성 타입 2의 경우, 데이터 계층의 수가 $v = 8$ 이고 DCI의 DMRS 포트 0, 1, 6, 7 및 포트 2, 3, 8, 9가 단말에 할당되는 경우 그리고 나서, DMRS 패턴으로부터, 단말은 그것의 DMRS 포트가 CDM 그룹 1 (포트 {0, 1, 6, 7}가 포함 (오름차순) 포함) 및 CDM 그룹 2 (포트 {2, 3, 8, 9}가 포함, 오름차순)에 대응하는 2 개의 CDM 그룹으로 분할됨을 알게 된다. 포트 서브 세트 1에서 가장 작은 DMRS 포트 일련 번호 (예 : 포트 {0, 1, 6, 7})가 0이고 서브 세트 2 (예 : 포트 {2, 3, 8, 9})에서 가장 작은 DMRS 포트 일련 번호 2보다 작기 때문에, 포트 서브 세트의 순서는 추가로 배열된다. 서브 세트 1은 서브 세트 2보다 먼저 배열되고 포트는 0, 1, 6, 7, 2, 3, 8, 9의 순서로 되어 있으며, 결과적으로 P0, P1, P2, P3은 각각 0, 1, 6, 7과 같고 P4, P5, P6, P7은 각각 2, 3, 8, 9와 같습니다. 마지막으로 v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0195]

[0196] 즉, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 8은 각각 전송에 사용되는 DMRS 포트 0, 1, 6, 7, 2, 3, 8, 9에 매핑된다.

[0197] 방식 3-3 :

[0198] 포트 그룹 내에서의 순서 : DMRS 패턴에서 DMRS 포트의 CDM 그룹 관계에 따라, DCI로 표시된 DMRS 포트는 포트가 속하는 각각의 CDM 그룹에서 순서 배열된다. 각 그룹의 DMRS 포트는 작은 순서에서 큰 순서로 오름차순으로 배열된다.

[0199] 포트 그룹들 사이의 순서 : 상기 언급된 서브 세트는 이들이 속하는 CDM 그룹의 일련 번호에 기초하여 오름차순으로 배열된다.

[0200] v 개의 DMRS 포트는 전송한 순서에 따라 벡터로 배열된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0201]

[0202] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0203]

[0204] 예를 들어, DMRS 구성 유형 2의 경우, 데이터 계층의 수가 v = 8이고 DCI의 DMRS 포트 0, 1, 6, 7 및 포트 2, 3, 8, 9가 단말에 할당되는 경우 그리고 나서, DMRS 패턴으로부터, 단말은 그것의 DMRS 포트가 CDM 그룹 1 (포트 {0, 1, 6, 7}포함 (오름차순)) 및 CDM 그룹 2 (포트 {2, 3, 8, 9}포함 (오름차순))에 대응하는 2 개의 CDM 그룹으로 분할됨을 알게 된다. 그 후, 각각의 서브 세트가 속하는 CDM 그룹의 일련 번호에 따라 (물론, 상술된 방식 3-1의 경우 II의 경우에, 서브 세트는 또한 각각의 서브 세트가 있는 QCL 그룹의 일련 번호에 따라 정렬될 수 있음) 포트 서브 세트의 수서는 추가로 정렬된다 (예 : {CDM 그룹 1, CDM 그룹 2}). 서브 세트 1 (즉, 포트 {0, 1, 6, 7})은 서브 세트 2 (예 : 포트 {2, 3, 8, 9})보다 먼저 배열된다. 포트는 0, 1, 6, 7, 2, 3, 8, 9의 순서이다. 결과적으로 P0, P1, P2, P3은 각각 0, 1, 6, 7과 같고 P4, P5, P6, P7은 각각 2, 3, 8, 9와 같다. 마지막으로 v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0205]

[0206] 즉, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 8은 각각 전송에 사용되는 DMRS 포트 0, 1, 6, 7, 2, 3, 8, 9에 매핑된다.

[0207] 방식 3-4 (전술한 방식 3-1과 비교할 수 있음).

[0208] 경우 I : 하나의 QCL 그룹 또는 CDM 그룹이 존재하는 경우 :

[0209] DCI에서 단말에 할당된 v 개의 DMRS 포트는 $P_0 < P_1 < \dots, P_{v-1}$ 을 보장하도록 배열된다.

[0210] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0211]

[0212] 예를 들어, DMRS 구성 유형 2의 경우, 데이터 계층의 수가 $v = 8$ 이고 DCI의 DMRS 포트 0, 1, 6, 7 및 포트 2, 3, 8, 9가 단말에 할당되는 경우, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 8은 전송에 사용되는 DMRS 포트 0, 1, 2, 3, 6, 7, 8, 9에 매핑된다.

[0213] 경우 II : 하나 이상의 QCL 그룹이 있는 경우 :

[0214] 포트 그룹 내 순서 : 단계 1에서 구성/지시된 DMRS 포트의 QCL 그룹 관계에 따라 DCI에 표시된 DMRS 포트의 순서는 DMRS 포트가 속하는 각각의 QCL 그룹에서 배열된다. 각 QCL 그룹의 DMRS 포트는 작은 순서에서 큰 순서로 오름차순으로 배열된다.

[0215] 포트 그룹들 사이의 순서 : 전술한 바와 같이 그룹화 및 순서 배열에 의해 획득된 포트 서브 세트에서, 포트 서브 세트는 각 서브 세트에 포함된 DMRS 포트의 수에 기초하여 오름차순 (작은 것부터 큰 것까지)으로 순서가 정해지고; 즉, DMRS 포트의 수가 적은 서브 세트는 순서 배열에 우선하며 (물론, 더 많은 수의 DMRS 포트를 포함하는 서브 세트도 순서에 우선할 수 있다), 서브 세트는 하나의 QCL 그룹에 있는 DMRS에 의해 형성된 세트이다.

[0216] v 개의 DMRS 포트는 전술한 순서에 따라 벡터로 배열된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0217]

[0218] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0219]

[0220] 예를 들어, DMRS 구성 유형 2의 경우, 데이터 계층의 수가 $v = 7$ 인 경우, 예를 들어, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 각각 DMRS 포트 0 DCI의, 1, 6, 7 및 포트 2, 3, 8이 단말에 할당된 다음, 단계 1로부터 단말은 그것의 DMRS 포트가 서브 세트 1 (포트 {0, 1, 6, 7} (오름차순) 및 서브 세트 2 (포트 {2, 3, 8 포함} (오름차순)) 각각에 대응하는 두 개의 QCL 그룹으로 분할됨을 알게 된다. 그 후, 포트 서브 세트 1이 서브 세트 2의 DMRS 포트 수 (3)보다 큰 4 개의 DMRS 포트를 포함하기 때문에, 포트 서브 세트는 {서브 세트 2, 서브 세트 1}을 얻도록 추가로 순서 배열된다. 즉, P0, P1, P2는 각각 2, 3, 8과 같고, P3, P4, P5, P6, P7은 각각 0, 1, 6, 7과 같다. 마지막으로 v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0221]

[0222] 즉, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7은 각각 전송 동안 사용되는 DMRS 포트 2, 3, 8, 0, 1, 6, 7에 매핑된다.

[0223] 방식 3-5 (방식 3-3과 비교할 수 있음) :

[0224] 포트 그룹 내에서 정렬 : DMRS 패딩에서 DMRS 포트의 CDM 그룹 관계에 따라 DCI에 표시된 DMRS 포트는 포트가 속한 각 CDM 그룹에서 정렬된다. 여기서 각 그룹 내의 DMRS 포트의 일련 번호는 작은 순서에서 큰 순서로 오름차순으로 정렬된다.

[0225] 포트 그룹들 사이의 순서 : 상기 언급된 서브 세트에 포함된 DMRS 포트의 수는 적은 수에서 큰 수의 오름차순으로 배열되고, 즉, 더 적은 수의 DMRS 포트를 포함하는 서브 세트가 순서에 우선한다 (물론, 더 많은 수의 DMRS

포트를 포함하는 서브 세트도 순서에 우선할 수 있다).

[0226] v 개의 DMRS 포트는 전술한 순서에 따라 벡터로 배열된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0228] v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0230] 예를 들어, DMRS 구성 유형 2의 경우, 데이터 계층의 수가 $v = 7$ 인 경우, 예를 들어, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7, 각각 DMRS 포트 0 DCI의, 1, 6, 7 및 포트 2, 3, 8이 단말에 할당된 다음 DMRS 패턴에서 단말은 DMRS 포트가 CDM 그룹 1 (포트 {0, 1, 6, 7} (오름차순) 및 CDM 그룹 2 (포트 {2, 3, 8 포함) (오름차순)에 대응하는 두 개의 CDM 그룹으로 분할됨을 알게 된다. 그 다음, 각각의 서브 세트에 포함된 포트의 수에 따라, 포트 서브 세트의 순서가 추가로 배열된다 (즉, {CDM 그룹 1, CDM 그룹 2}). 결과적으로 P0, P1, P2는 각각 2, 3, 8과 같고 P3, P4, P5, P6, P7은 각각 0, 1, 6, 7과 같다. 마지막으로 v 개의 데이터 계층은 다음 공식에 따라 v 개의 DMRS 포트에 매핑된다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0232] 즉, 데이터 계층 0, 1, 2, 3, 4, 5, 6, 7은 각각 전송 동안 사용되는 DMRS 포트 2, 3, 8, 0, 1, 6, 7에 매핑된다.

[0233] 전술한 실시예들 중 어느 곳에서나 언급된 것에서 작은 것부터 큰 것까지의 순서는 큰 것에서 작은 것 (내림차순)으로의 순서로 유사하게 대체될 수 있으며, 특정 순서의 방법은 본 출원의 실시예에서 제한되지 않음에 유의해야 한다. 또한, 본 출원의 실시예는 v 개의 DMRS 포트에 구성된 벡터를 결정하기 위한 전술한 몇 가지 방법으로 제한되지 않으며, v 개의 DMRS 포트와 v 개의 데이터 계층 사이의 특정 매핑 방식을 정의하지도 않는다. 본 출원의 실시예들에 기초하여 당업자에게 생각할 수 있는 다른 대안들은 본 출원의 보호 범위 내에 있다.

[0234] 또한, 본 출원의 실시예에서 설명된 미리 설정된 DMRS 포트 순서 규칙은 네트워크 측 및 단말 측에서 미리 설정될 수 있다. 즉, 동일한 DMRS 포트 순서 규칙이 양쪽에 설정된다. 데이터 계층을 동일한 방식으로 전송에 사용된 DMRS 포트에 매핑하기 위해, 네트워크 측 및 단말 측에서 동일한 공식이 설정될 수 있다.

[0235] 또한, 전술한 단계 2 및 3은 하나의 단계로 결합될 수 있다.

[0236] 요약하면, 도 5를 참조하면, 네트워크 측에서, 본 출원의 실시예에서 제공되는 데이터 전송 방법네트워크 측에서, 본 출원의 실시예에서 제공되는 데이터 전송 방법은 다음의 단계들을 포함한다.

[0237] S101 : 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정한다.

[0238] S102 : 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송한다.

[0239] 데이터 전송 방법을 채택함으로써, 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙이 결정되고; 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송한다. 이리하여 미리 설정된 DMRS 포트 순서 규칙에 따라 전송에 사용되는 DMRS 포트에 데이터 계층을 매핑하고 전송을 수행하도록 한다.

[0240] 선택적으로, 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은 구체적으로

[0241] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0242] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0243] 다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하고 데이터 계층을 전송한다.

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0244] 여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $p_0, \dots, p_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0245] 선택적으로, 상기 방법에서 또한,

[0246] DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,

[0247] 상기 QCL 그룹 정보를 단말에 통지한다.

[0248] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $p_0 < p_1 < \dots, p_{v-1}$ 이다. 예를 들어 방식 3-1의 경우 I과 방식 3-4의 경우 I이다.

[0249] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다. 예를 들어 방식 3-1의 경우 II이며; 방식 3-4의 경우 II; 및 방식 3-2, 방식 3-3 및 방식 3-5이다.

[0250] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :

[0251] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

[0252] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,

[0253] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.

[0254] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :

[0255] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고, 예를 들어 방식 3-1의 경우 II, 방식 3-2이다.

[0256] 또는, 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고, 예를 들어 위 방식 3-3이다.

[0257] 또는, 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고, 예를 들어 위 방식 3-5이다.

[0258] 선택적으로, 상기 QCL 그룹 정보는 다음 정보 (즉, 위 방식 1-1, 1-2 또는 1-3의 내용) 중의 하나이다 :

[0262] ◎ DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자 ; 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하고,

[0263] ◎ QCL 그룹에 포함되는 CDM 그룹 ;

[0264] ◎ QCL 그룹에 포함되는 DMRS 포트 리스트.

[0265] 선택적으로, 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)를 통해 상기 DMRS 포트의 QCL 그룹 정보를 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 방식으로 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지한다.

[0266] 이에 대응하여, 도 6을 참조하면, 단말 측에서, 본 출원의 실시예에서 제공되는 데이터 수신 방법은 다음의 단계를 포함한다.

[0267] S201 : 미리 설정된 DMRS 포트 순서 규칙을 결정한다.

[0268] S202 : 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신한다.

[0269] 선택적으로, 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은 구체적으로,

[0270] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0271]

[0272] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0273]

[0274] 다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0275]

[0276] 여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0277] 선택적으로, 상기 방법에서 또한,

[0278] 네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신한다.

[0279] 단말은 DMRS 포트의 미리 정해진 순서 규칙과 함께, DMRS 포트의 QCL 그룹 정보에 따라, 단말이 점유하는 DMRS 포트의 순서 배열 방식을 추가로 결정할 수 있다. 구체적으로, 예를 들어, 포트 그룹 내의 순서 및 포트 그룹 사이의 순서의 내용은 전술한 각각의 방식에 관련된다.

[0280] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$.

[0281] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.

- [0282] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :
- [0283] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,
- [0284] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,
- [0285] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.
- [0286] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :
- [0287] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0288] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0289] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.
- [0290] 선택적으로, 상기 QCL 그룹 정보는 구체적으로 다음 정보 중 하나를 포함한다 :
- [0291] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자; 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하고,
- [0292] QCL 그룹에 포함되는 CDM 그룹 ;
- [0293] QCL 그룹에 포함되는 DMRS 포트 리스트.
- [0294] 선택적으로, 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI) 로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득한다.
- [0295] 네트워크 측에서, 도 7을 참조하면, 본 출원의 실시예에서 제공되는 데이터 전송 장치는 메모리 (520) 및 프로세서 (500)를 포함하고, 여기서, 상기 메모리 (520)는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서 (500)는 상기 메모리 (520)에 저장된 프로그램 명령을 호출하고, 획득된 프로그램에 따라 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하고,
- [0296] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 송수신기 (510)를 통해 단말로 전송한다.
- [0297] 도 7의 버스 인터페이스, 송수신기 (510) 등은 모두 본 출원의 실시예에서 제공되는 데이터 전송 장치에서 선택적인 장치로서 존재할 수 있으며 필수 불가결하다는 것이 아님을 유의해야 한다.
- [0298] 선택적으로, 상기 프로세서 (500) 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전송하는 것은 구체적으로
- [0299] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

[0300]
$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0301] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0302]

[0303] 다음 공식에 따라 v 개의 데이터 계층을 v 개의 DMRS 포트에 매핑하여 단말로 송신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0304]

[0305] 여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0306] 선택적으로, 상기 프로세서 (500)는 또한,

[0307] DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 결정하고,

[0308] 상기 QCL 그룹 정보를 단말에 통지한다.

[0309] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$.

[0310] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.

[0311] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :

[0312] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,

[0313] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,

[0314] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.

[0315] 선택적으로, 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :

[0316] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0317] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,

[0318] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.

[0319] 선택적으로, 상기 QCL 그룹 정보는 구체적으로 다음 정보 중 하나를 포함한다 :

[0320] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자; 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하고,

[0321] QCL 그룹에 포함되는 CDM 그룹 ;

[0322] QCL 그룹에 포함되는 DMRS 포트 리스트.

[0323] 선택적으로, 상기 프로세서 (500)무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)를 통해 상기 DMRS 포트의 QCL 그룹 정보를 브로드캐스트, 멀티캐스트 또는 단말

특정 방식으로 방식으로 상기 DMRS 포트의 QCL 그룹 정보를 상기 단말에 통지한다.

[0324] 송수신기 (510) 는 프로세서 (500)의 제어하에 데이터를 수신 및 전송하도록 구성된다.

[0325] 여기서, 도 7에서, 버스 아키텍처는 임의의 수량의 서로 접속하는 버스와 브릿지를 포함할 수 있으며, 구체적으로는 프로세서 (500)를 비롯한 하나 혹은 복수의 프로세서 및 메모리 (520)를 비롯한 메모리의 각 종 회로에 의해 연결된다. 버스 아키텍처는 주변 장치, 전류 차단 장치 및 전력 관리 회로 등과 같은 각 종 다른 회로를 한 데다 연결할 수 있다. 이는 본 발명의 분야에서 주지되는 사항이므로 더 이상 설명하지 않는다. 버스 인터페이스는 인터페이스를 제공한다. 송수신기 (510)는 복수의 부채일 수 있으며, 즉, 송신기와 수신기를 포함하여, 전송 매질에서 다른 다양한 장치와 통신하는 엘리먼트를 제공한다. 프로세서 (500)는 버스 아키텍처와 일반 처리에 대한 관리를 담당하며, 메모리 (520)는 프로세서 (500)가 동작할 때 사용하는 데이터를 기억할 수 있다.

[0326] 프로세서 (500)는 중앙 처리 장치 (Central Processing Unit, CPU), 주문형 집적 회로 (Application Specific Integrated Circuit, ASIC), 필드 프로그램 가능 게이트 어레이 (Field-Programmable Gate Array, FPGA), 또는 복잡한 프로그램 가능 논리 장치 (Complex Programmable Logic Device, CPLD) 일 수 있다.

[0327] 도 8을 참조하면, 단말 측에서, 본 출원의 실시예에서 제공되는 데이터 수신 장치는 데이터 수신 장치는 메모리 (620) 및 프로세서 (600)를 포함하고, 여기서, 상기 메모리 (620)는 프로그램 명령을 저장하도록 구성되고, 상기 프로세서 (600)는 상기 메모리 (620)에 저장된 프로그램 명령들을 호출하고, 획득된 프로그램에 따라 미리 설정된 DMRS 포트 순서 규칙을 결정하고,

[0328] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 송수신기 (610)를 통해 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신한다.

[0329] 도 8의 메모리 (620) 및 프로세서 (600) 이외의 장치는 본 출원의 실시예에서 제공되는 데이터 수신 장치에 존재하는 선택적인 장치이며, 필수적인 장치가 아님에 유의해야 한다.

[0330] 선택적으로, 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하는 것은 구체적으로,

[0331] MIMO의 병렬 전송 데이터 계층의 수 v 에 기초하여, 일련 번호에 기초하여 데이터 계층을 다음의 전송 신호 벡터로 배열하고 :

$$\begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0332] v 개의 DMRS 포트에 의해 형성된 다음 신호 벡터를 결정하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix}$$

[0333] 다음 공식에 따라 전송에 사용되는 DMRS 포트에 매핑되어 전송된 데이터 계층을 수신하고 :

$$\begin{bmatrix} y^{(p_0)}(i) \\ \vdots \\ y^{(p_{v-1})}(i) \end{bmatrix} = \begin{bmatrix} x^{(0)}(i) \\ \vdots \\ x^{(v-1)}(i) \end{bmatrix}$$

[0334] 여기서 $i = 0, 1, \dots, M_{\text{symp}}^{\text{layer}} - 1$ 이고, i 는 각 데이터 계층에서 전송될 $M_{\text{symp}}^{\text{layer}}$ 개의 변조 심볼들 중 i 번째 변조 심볼을 나타내고; $P_0, \dots, P_{v-1}$ 는 v 개의 DMRS 포트의 일련 번호를 나타낸다.

[0335] 선택적으로, 상기 프로세서 (600)는 또한, 네트워크 측에 의해 통지된 DMRS 포트의 QCL (Quasi-Co-Location) 그룹 정보를 수신한다.

[0336] 선택적으로, 하나의 QCL 그룹 또는 CDM 그룹만이 존재하면 상기 $P_0 < P_1 < \dots, P_{v-1}$.

- [0340] 선택적으로, 복수의 QCL 그룹 또는 CDM 그룹이 존재하는 경우, v 개의 DMRS 포트의 일련 번호에 따른 순서 배열 결과에 따라 v 개의 DMRS 포트에 의해 형성된 상기 신호 벡터를 결정한다.
- [0341] 선택적으로, 상기 순서 배열 결과는 다음의 방식으로 얻은 것이고 :
- [0342] 각 서브 세트 내에서, DMRS 포트의 일련 번호에 근거하여 서브 세트의 순서를 배열하여 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과를 획득하고,
- [0343] 각 DMRS 포트 서브 세트에 대응하는 DMRS 포트 일련 번호에 따른 서브 세트의 순서 배열 결과에 따라 DMRS 포트 서브 세트 간의 순서를 배열하고,
- [0344] 여기서, 상기 각 DMRS 포트 서브 세트는 각 CDM 그룹 또는 QCL 그룹에 포함되는 DMRS 포트에 의해 형성된 세트이다.
- [0345] 선택적으로, 상기 프로세서 (600) 다음의 일 방식으로 상기 DMRS 포트 서브 세트 간의 순서를 배열하고 :
- [0346] DMRS 포트 서브 세트에서 가장 작은 DMRS 포트 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0347] 각 DMRS 포트 서브 세트에 대응하는 CDM 그룹 또는 QCL 그룹의 일련 번호에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열하고; 또는,
- [0348] 각 DMRS 포트 서브 세트에 포함되는 DMRS 포트의 수에 기초하여 상기 DMRS 포트 서브 세트 간의 순서를 배열한다.
- [0349] 선택적으로, 상기 QCL 그룹 정보는 구체적으로 다음 정보 중 하나를 포함한다 :
- [0350] DMRS 패턴에서 각 CDM 과 QCL 관계를 갖는 기준 신호에 대응하는 식별자; 여기서, 동일한 식별자를 갖는 CDM 그룹에 포함되는 DMRS 포트가 동일한 QCL 그룹을 형성하고, 상이한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 상이하고, 동일한 QCL 그룹의 DMRS 포트에 대응하는 상기 식별자가 동일하고,
- [0351] QCL 그룹에 포함되는 CDM 그룹 ;
- [0352] QCL 그룹에 포함되는 DMRS 포트 리스트.
- [0353] 선택적으로, 상기 프로세서 (600) 브로드캐스트, 멀티캐스트 또는 단말 특정 방식으로 상기 통지를 수신하고, 상기 통지에서의 무선 자원 제어 (RRC) 구성, 또는 미디어 액세스 제어 (MAC) 제어 유닛 (CE), 또는 다운링크 제어 정보 (DCI)로부터 상기 DMRS 포트의 QCL 그룹 정보를 획득한다.
- [0354] 송수신기 (610) 는 프로세서 (600)의 제어하에 데이터를 수신 및 송신하도록 구성된다.
- [0355] 여기서, 도 8에서, 버스 아키텍처는 임의의 수량의 서로 접속하는 버스와 브릿지를 포함할 수 있으며, 구체적으로는 프로세서 (600)를 비롯한 하나 혹은 복수의 프로세서 및 메모리 (620)를 비롯한 메모리의 각 종 회로에 의해 연결된다. 버스 아키텍처는 주변 장치, 전류 차단 장치 및 전력 관리 회로 등과 같은 각 종 다른 회로를 한 데다 연결할 수 있다. 이는 본 발명의 분야에서 주지되는 사항이므로 더 이상 설명하지 않는다. 버스 인터페이스는 인터페이스를 제공한다. 송수신기 (610)는 복수의 요소, 즉 송신기 및 수신기를 포함할 수 있고, 전송 매체를 통해 다양한 다른 장치와 통신하기 위한 유닛을 제공한다. 상이한 사용자 장치에 대해, 사용자 인터페이스 (630)는 주변 연결 및 내부 연결을 만족할 수 있는 장치의 인터페이스일 수 있다. 연결된 장치는 키패드, 디스플레이, 스피커, 마이크로폰, 조이 스틱 등일 수 있으며, 이에 한정되지 않는다.
- [0356] 프로세서 (600)는 버스 아키텍처와 일반 처리에 대한 관리를 담당하며, 메모리 (620)는 프로세서 (600)가 동작할 때 사용하는 데이터를 기억할 수 있다.
- [0357] 선택적으로, 프로세서 (600)는 CPU (Central Processing Unit), ASIC (Application Specific Integrated Circuit), FPGA (Field-Programmable Gate Array) 또는 CPLD (Complex Programmable Logic Device) 일 수 있다.
- [0358] 네트워크 측에서, 도 9를 참조하면, 본 출원의 실시예에 의해 제공되는 다른 데이터 송신 장치는
- [0359] 미리 설정된 복조 기준 신호 (DMRS) 포트 순서 규칙을 결정하도록 구성된 결정 유닛 (11); 및
- [0360] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 데이터 계층을 전송에 사용되는 DMRS 포트에 매핑하여 단말로 전

송하도록 구성된 송신 유닛 (12)을 포함한다.

- [0361] 단말 측에서, 도 10을 참조하면, 본 출원의 실시예에 의해 제공되는 다른 데이터 수신 장치는
- [0362] 미리 설정된 DMRS 포트 순서 규칙을 결정하도록 구성된 결정 유닛 (21); 및
- [0363] 상기 미리 설정된 DMRS 포트 순서 규칙에 따라 복조 기준 신호 (DMRS) 포트에 매핑되어 전송된 데이터 계층을 수신하도록 구성된 수신 유닛 (22)을 포함한다.
- [0364] 본 출원의 실시예는 전송한 정보 지시 또는 결정 방법을 실행하기 위한 프로그램을 포함하여, 전송한 컴퓨팅 장치에 대한 컴퓨터 프로그램 명령을 저장하도록 구성된 컴퓨터 저장 매체를 제공한다.
- [0365] 상기 컴퓨터 저장 매체는 자기 메모리 (플로피 디스크, 하드 디스크, 자기 테이프, 광 자기 디스크 (예를 들어, 플로피 디스크, 하드 디스크, 자기 테이프(MO) 등), 광학 메모리 (예 : CD, DVD, BD, HVD 등) 및 반도체 메모리 (예 : ROM, EPROM, EEPROM, 비휘발성 메모리 (NAND 플래시)) 및 솔리드 스테이트 드라이브 (SSD)) 를 포함하지만 이에 제한되지 않는 컴퓨터에 의해 액세스될 수 있는 임의의 이용 가능한 매체 또는 데이터 저장 장치일 수 있다.
- [0366] 본 출원의 실시예에서 제공되는 방법은 단말 장치에 적용될 수 있고, 네트워크 장치에도 적용될 수 있다.
- [0367] 여기서, 본 발명에 따른 실시예에 있어서, 유저 단말기 (UE, User Equipment) 는 MS (Mobile Station) , 모바일 단말기 (Mobile Terminal) , 휴대폰 (Mobile Telephone) , handset 및 이동식 장치 (portable equipment) 등을 포함하나 이에 한정되지 않는다. 이 유저 단말기는 무선 접속망 (Radio Access Network, RAN) 을 통해 하나 또는 복수의 코어망과 통신할 수 있으며, 예를 들어, 유저 단말기는 휴대폰 (또는 셀룰러라 칭함) , 무선 통신 기능을 구비한 컴퓨터 등 일 수 있으며, 유저 단말기는 휴대식, 소형화, 이동식, 컴퓨터 내에 내장되거나 차량에 탑재되는 이동 장치일 수 있다.
- [0368] 본 발명에 따른 실시예에서, 네트워크 장치는 기지국 (예를 들어, 접근점) 일 수 있으며 네트워크에 접근되어 무선 인터페이스에서 하나 또는 복수의 섹터를 통해 무선 단말과 통신하는 장치를 가르킨다. 기지국은 무선 단말과 접근망의 다른 부분의 라우터로 할 수 있으며 수신한 무선 인터페이스 프레임과 IP 패킷을 서로 전환시킨다. 여기서 접근망의 다른 부분은 국제 프로토콜 (IP) 네트워크 를 포함할 수 있다. 기지국은 무선 인터페이스 속성에 대한 관리를 협조할 수도 있다. 예를 들어, 기지국은 GSM 또는 CDMA 내의 기지국 (Base Transceiver Station, BTS) 일 수 있으며, WCDMA 내의 기지국 (NodeB) 일 수도 있고, LTE 중의 강화형 기지국 (NodeB 또는 eNB 또는 e-NodeB, evolutionary Node B) , 또는 5G NR에서의 기지국(gNB)일 수도 있으며, 본 발명은 이에 대해 한정하지 않는다.
- [0369] 해당 분야의 통상의 지식을 가진 자라면 본 발명에 따른 실시예는 방법, 시스템 또는 컴퓨터 프로그램 제품으로서 제공될 수 있다는 점은 자명한 것이다. 따라서, 본 발명은 완전 하드웨어적인 실시예, 완전 소프트웨어적인 실시예 또는 소프트웨어 및 하드웨어 결합 실시예의 형식을 채용할 수 있다. 또한, 본 발명은 컴퓨터 실행 가능 프로그램 코드가 포함되는 컴퓨터 사용 가능 저장 매체(디스크 메모리와 광학 메모리 등이 포함되지만 이에 제한되지 않음) 상에서 실행되는 하나 또는 복수의 컴퓨터 프로그램 제품의 형식을 채용할 수 있다.
- [0370] 본 발명은 본 발명에 따른 실시예에 의한 방법, 장치(시스템) 및 컴퓨터 프로그램 제품의 흐름도 및/또는 블록도를 참조하여 설명된다. 컴퓨터 프로그램 지령을 통해 흐름도 및/또는 블록도의 각 절차 및/블록과 흐름도 및/또는 블록도의 절차 및/또는 블록의 결합을 실현할 수 있음을 이해해야 한다. 이러한 컴퓨터 프로그램 지령을 범용 컴퓨터, 전용 컴퓨터, 삽입식 프로세서 또는 기타 프로그래밍 가능한 데이터 처리 장치의 프로세서에 제공하여 하나의 머신을 생성함으로써, 컴퓨터 또는 기타 프로그래밍 가능한 데이터 처리 장치의 프로세서에 의해 실행되는 지령을 통해, 흐름도의 하나 또는 복수의 절차 및/또는 블록도의 하나 또는 복수의 블록에서 지정되는 기능을 구현하기 위한 장치를 생성할 수 있다.
- [0371] 이러한 컴퓨터 프로그램 지령은 또한, 컴퓨터 또는 기타 프로그래밍 가능한 데이터 처리 장치를 특정된 방식으로 작동하도록 가이드하는 컴퓨터 독출 가능한 메모리에 저장됨으로써 해당 컴퓨터 독출 가능한 메모리 내에 저장된 지령을 통해 지령 장치를 포함하는 제조품을 생성할 수 있으며, 해당 지령 장치는 흐름도의 하나 또는 복수의 절차 및/또는 블록도의 하나 또는 복수의 블록에서 지정된 기능을 구현한다.
- [0372] 이러한 컴퓨터 프로그램 지령은 또한, 컴퓨터 또는 기타 프로그래밍 가능한 데이터 처리 장치에 장착함으로써 컴퓨터 또는 기타 프로그래밍 가능한 장치상에서 일련의 조작 단계를 실행하여 컴퓨터적으로 구현되는 처리를 생성할 수 있으며, 따라서 컴퓨터 또는 기타 프로그래밍 가능한 장치상에서 실행되는 지령은 흐름도의 하나 또

는 복수의 절차 및/또는 블록도의 하나 또는 복수의 블록에서 지정된 기능을 구현하기 위한 단계를 제공한다.

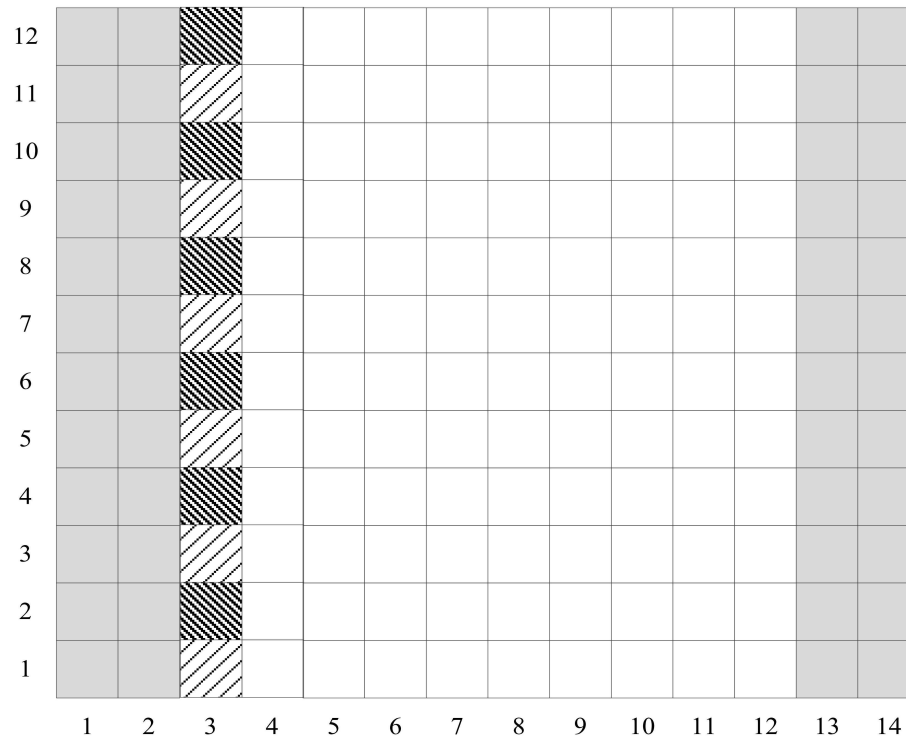
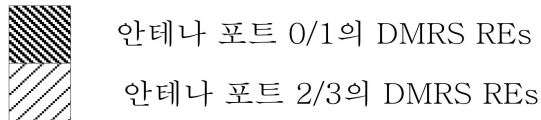
[0373]

비록 본 발명의 바람직한 실시예를 설명하였지만, 해당 분야의 통상의 기술자라면 기본적인 창조성 개념만 알게 된다면 이러한 실시예에 대해 다른 변경과 수정을 진행할 수 있다. 따라서, 첨부되는 청구범위는 바람직한 실시예 및 본 발명의 범위에 속하는 모든 변경과 변형을 포함하는 것으로 해석되어야 할 것이다.

도면

도면1

패턴 : 최대 4 개의 포트가 지원됨



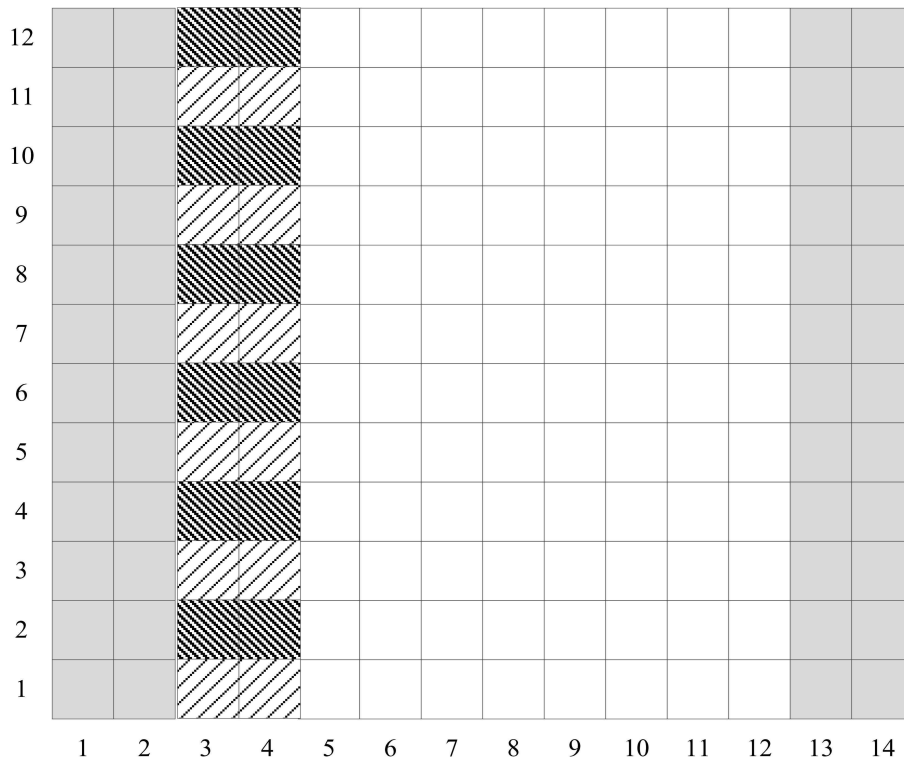
도면2

패턴 : 최대 8 개의 포트가 지원됨



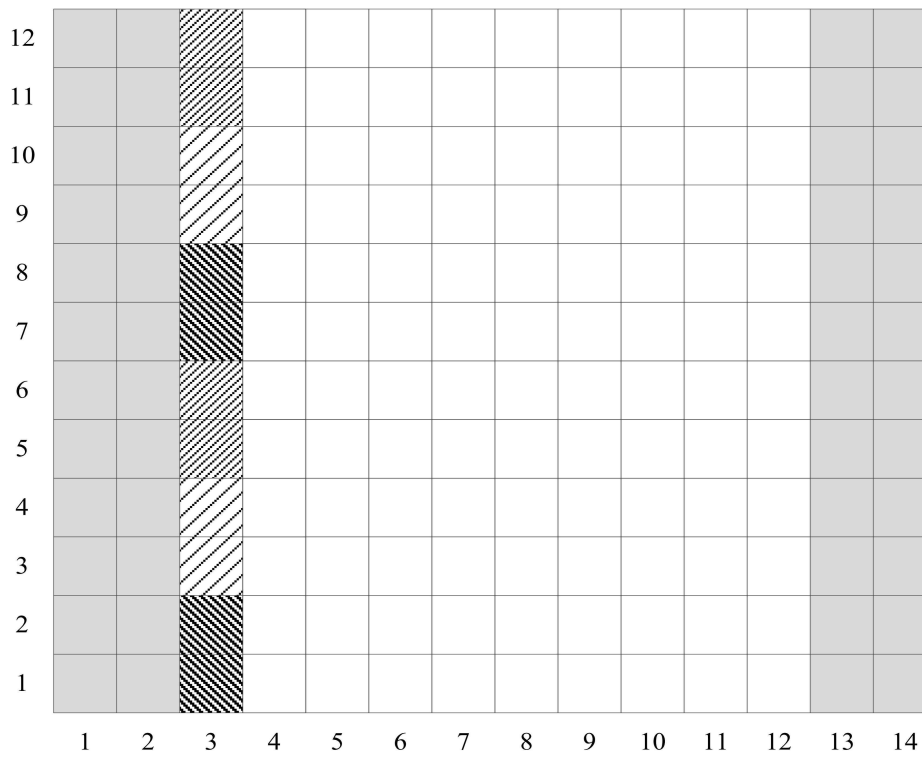
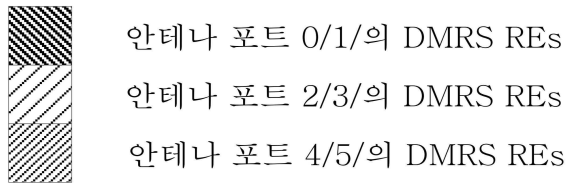
안테나 포트 0/1/4/5의 DMRS REs

안테나 포트 2/3/6/7의 DMRS REs



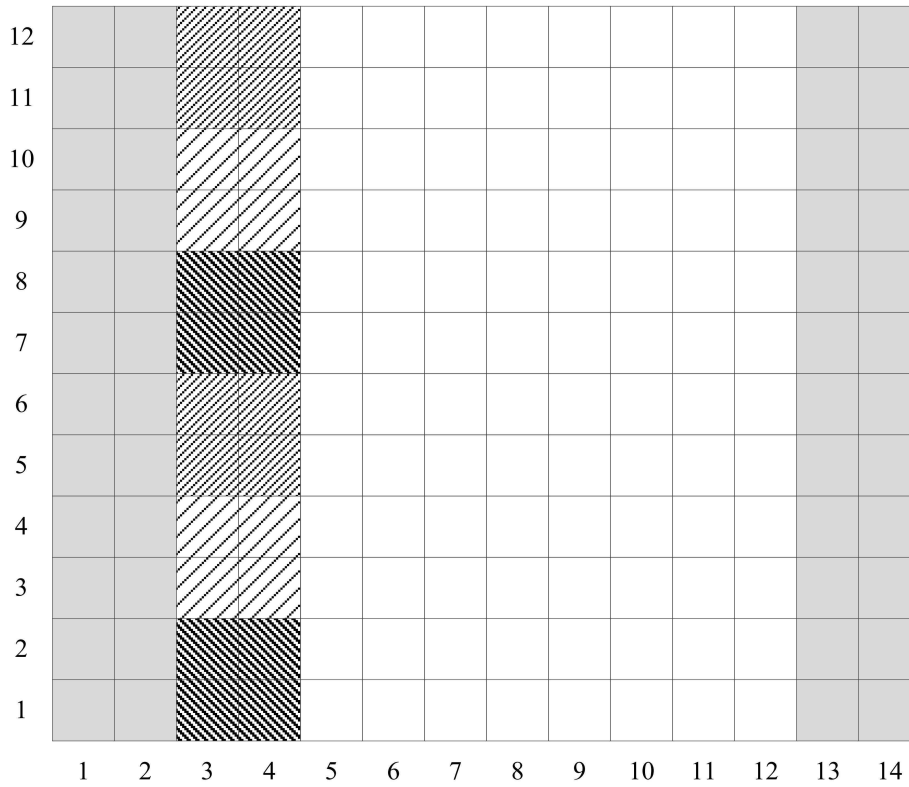
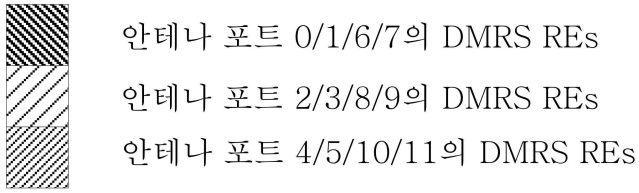
도면3

패턴 : 최대 6 개의 포트가 지원됨

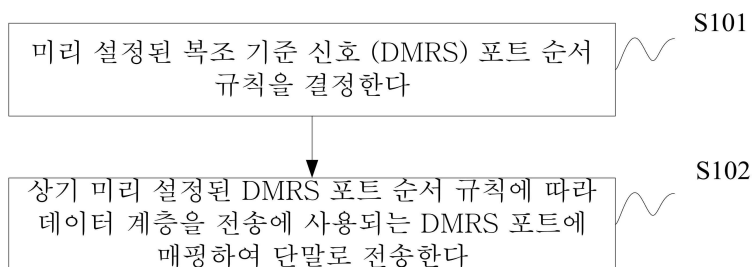


도면4

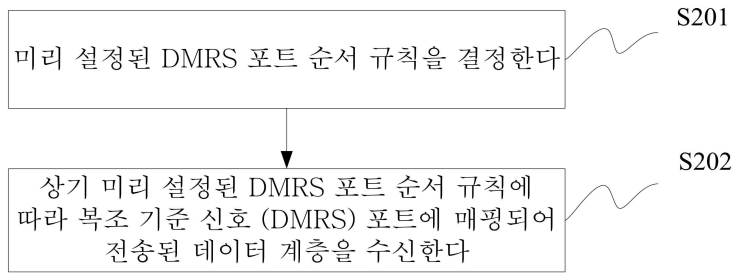
패턴 : 최대 12 개의 포트가 지원됨



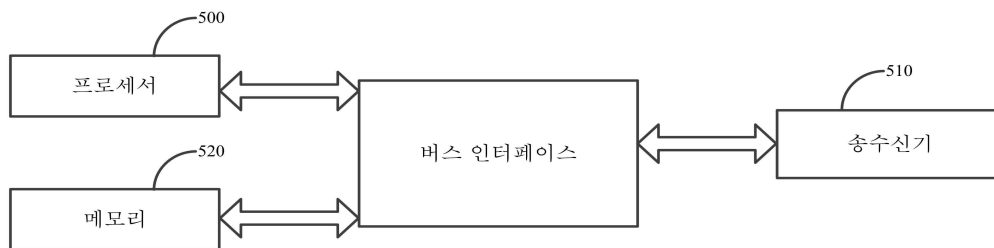
도면5



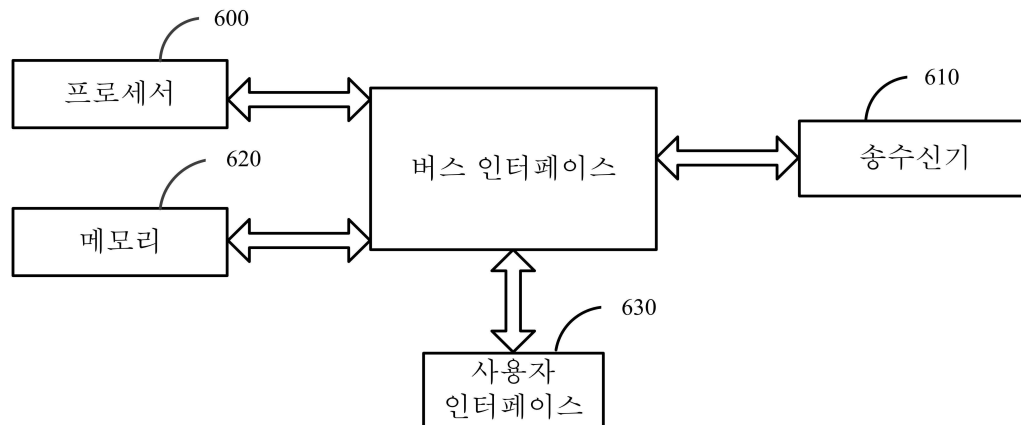
도면6



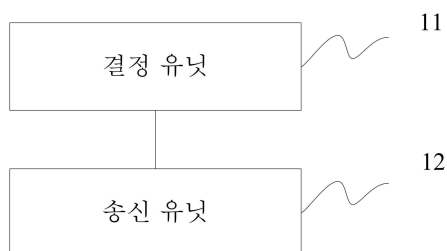
도면7



도면8



도면9



도면10

