

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 10 月 4 日 (04.10.2018)



(10) 国际公布号
WO 2018/176567 A1

(51) 国际专利分类号:
H01L 21/77 (2017.01) H01L 27/12 (2006.01)

LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(21) 国际申请号: PCT/CN2017/082814

(22) 国际申请日: 2017 年 5 月 3 日 (03.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710197970.9 2017年3月29日 (29.03.2017) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO.,

(72) 发明人: 周志超 (ZHOU, Zhichao); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) Title: ARRAY SUBSTRATE MANUFACTURING METHOD

(54) 发明名称: 一种阵列基板的制作方法

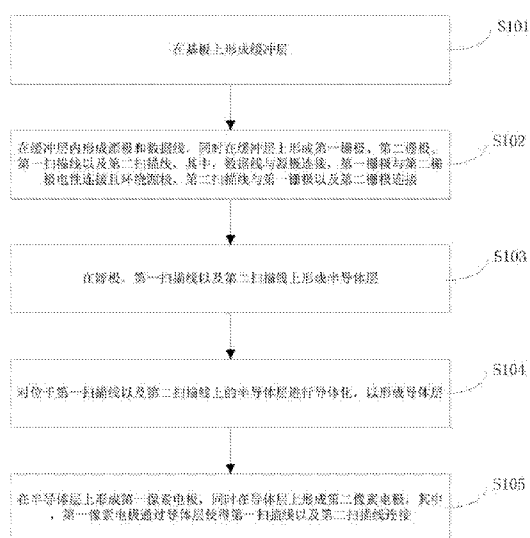


图 1

S100 Form a buffer layer on a substrate
S102 Form a source and data line in the buffer layer, and form, on the buffer layer, a first gate, a second gate, a first scan line, and a second scan line, wherein the data line is connected to the source, the first gate and the second gate are electrically connected to and surround the source, and the second scan line is connected to the first gate and the second gate
S103 Form, on the source, first scan line, and second scan line, a semiconductor layer
S104 Perform conductor conversion on the semiconductor layer located on the first scan line and the second scan line to form a conductor layer
S105 Form a first pixel electrode on the semiconductor layer, and form a second pixel electrode on the conductor layer, wherein the first pixel electrode connects, by means of the conductor layer, the first scan line and the second scan line

(57) Abstract: An array substrate manufacturing method, comprising: forming a buffer layer (12) on a substrate (11); forming a source (106) and a data line (105) in the buffer layer (12), and forming, on the buffer layer (12), a first gate (103), a second gate (104), a first scan line (101), and a second scan line (102); forming a semiconductor layer (17); performing conductor conversion on the semiconductor layer (17) located on the first scan line (101) and the second scan line (102) to form a conductor layer (21); and forming a first pixel electrode on the semiconductor layer (17), and forming a second pixel electrode on the conductor layer (21).

(57) 摘要: 一种阵列基板的制作方法, 包括: 在基板 (11) 上形成缓冲层 (12); 在缓冲层 (12) 内形成源极 (106) 和数据线 (105), 同时在缓冲层 (12) 上形成第一栅极 (103)、第二栅极 (104)、第一扫描线 (101) 以及第二扫描线 (102); 形成半导体层 (17); 对位于第一扫描线 (101) 以及第二扫描线 (102) 上的半导体层 (17) 进行导体化, 以形成导体层 (21); 在半导体层 (17) 上形成第一像素电极, 同时在导体层 (21) 上形成第二像素电极。

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

一种阵列基板的制作方法

技术领域

- [1] 本发明涉及液晶面板技术领域，尤其涉及一种阵列基板的制作方法。

背景技术

- [2] 在液晶面板工业中，通过阵列基板来控制液晶的排列，从而实现不同灰度光线的显示，阵列基板为液晶面板中的重要部分，其生产也属于液晶面板制造过程中的重要工艺。
- [3] 现有的采用环形栅极结构的阵列基板，由于其优越的性能，越来越受到人们的重视。然而该环形栅极结构的阵列基板运用于量产时，其工艺步骤较步骤，成本较高。
- [4] 故，有必要提供一种阵列基板的制作方法，以解决现有技术所存在的问题。

对发明的公开

技术问题

- [5] 本发明的目的在于提供一种阵列基板的制作方法，以解决现有技术中阵列基板的工艺步骤复杂，成本较高的问题。

问题的解决方案

技术解决方案

- [6] 本发明提供一种阵列基板的制作方法，包括：
- [7] 基板；
- [8] 在所述基板上形成缓冲层；
- [9] 在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线，其中，所述数据线与所述源极连接，所述第一栅极与所述第二栅极电性连接且环绕所述源极，所述第二扫描线与所述第一栅极以及所述第二栅极连接；
- [10] 在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层；
- [11] 对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以

形成导体层；

- [12] 在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极，其中，所述第一像素电极通过所述导体层使得所述第一扫描线以及所述第二扫描线连接；
- [13] 所述在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤，包括：
- [14] 在所述缓冲层上形成一光阻层；
- [15] 通过黄光工艺和蚀刻工艺，形成第一栅极区域、第二栅极区域、第一扫描线区域、第二扫描线区域、源极区域以及数据线区域；
- [16] 在所述光阻层上形成金属层，以覆盖所述第一栅极区域、所述第二栅极区域、所述第一扫描线区域、所述第二扫描线区域、所述源极区域以及所述数据线区域；
- [17] 通过剥离工艺，去除所述光阻层以及位于所述光阻层上的所述金属层；
- [18] 所述在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层的步骤，包括：
- [19] 在所述缓冲层上形成一绝缘层，以覆盖所述源极、所述数据线、所述第一栅极、所述第二栅极、所述第一扫描线以及所述第二扫描线；
- [20] 在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面；
- [21] 在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层。
- [22] 在本发明的阵列基板的制作方法中，所述在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面的步骤，包括：
- [23] 在所述绝缘层上形成所述光阻层；
- [24] 通过黄光工艺与蚀刻工艺，使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面。
- [25] 在本发明的阵列基板的制作方法中，所述在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层的步骤，包括：
- [26] 在所述光阻层上形成所述半导体层，以覆盖所述第一扫描线、所述第二扫描线

以及所述源极；

[27] 通过剥离工艺去除所述光阻层上的所述半导体层。

[28] 在本发明的阵列基板的制作方法中，所述对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤，包括：

[29] 通过黄光工艺，形成光阻层，以使得位于所述第一扫描线以及所述第二扫描线上的所述半导体层裸露在外面；

[30] 对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[31] 在本发明的阵列基板的制作方法中，可使用氩气、氮气以及氨气对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[32] 在本发明的阵列基板的制作方法中，所述在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤，包括：

[33] 通过黄光工艺，形成光阻层，以使得所述导体层、所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域裸露在外面；

[34] 在所述光阻层上形成像素电极层，以覆盖所述导体层所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域。

[35] 通过剥离工艺去除所述光阻层以及位于所述光阻层上的所述像素电极层。

[36] 在本发明的阵列基板的制作方法中，所述半导体层的材料为铟镓锌氧化物。

[37] 在本发明的阵列基板的制作方法中，所述缓冲层为氮化硅层、氧化硅层或氧化铝层。

[38] 本发明还提供一种阵列基板的制作方法，包括：

[39] 基板；

[40] 在所述基板上形成缓冲层；

[41] 在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线，其中，所述数据线与所述源极连接，所述第一栅极与所述第二栅极电性连接且环绕所述源极，所述第二扫描线与所述第一栅极以及所述第二栅极连接；

[42] 在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层；

[43] 对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以

形成导体层；

- [44] 在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极，其中，所述第一像素电极通过所述导体层使得所述第一扫描线以及所述第二扫描线连接。
- [45] 在本发明的阵列基板的制作方法中，所述在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤，包括：
- [46] 在所述缓冲层上形成一光阻层；
- [47] 通过黄光工艺和蚀刻工艺，形成第一栅极区域、第二栅极区域、第一扫描线区域、第二扫描线区域、源极区域以及数据线区域；
- [48] 在所述光阻层上形成金属层，以覆盖所述第一栅极区域、所述第二栅极区域、所述第一扫描线区域、所述第二扫描线区域、所述源极区域以及所述数据线区域；
- [49] 通过剥离工艺，去除所述光阻层以及位于所述光阻层上的所述金属层。
- [50] 在本发明的阵列基板的制作方法中，所述在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层的步骤，包括：
- [51] 在所述缓冲层上形成一绝缘层，以覆盖所述源极、所述数据线、所述第一栅极、所述第二栅极、所述第一扫描线以及所述第二扫描线；
- [52] 在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面；
- [53] 在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层。
- [54] 在本发明的阵列基板的制作方法中，所述在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面的步骤，包括：
- [55] 在所述绝缘层上形成所述光阻层；
- [56] 通过黄光工艺与蚀刻工艺，使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面。
- [57] 在本发明的阵列基板的制作方法中，所述在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层的步骤，包括：

- [58] 在所述光阻层上形成所述半导体层，以覆盖所述第一扫描线、所述第二扫描线以及所述源极；
- [59] 通过剥离工艺去除所述光阻层上的所述半导体层。
- [60] 在本发明的阵列基板的制作方法中，所述对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤，包括：
- [61] 通过黄光工艺，形成光阻层，以使得位于所述第一扫描线以及所述第二扫描线上的所述半导体层裸露在外面；
- [62] 对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。
- [63] 在本发明的阵列基板的制作方法中，可使用氩气、氮气以及氨气对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。
- [64] 在本发明的阵列基板的制作方法中，所述在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤，包括：
- [65] 通过黄光工艺，形成光阻层，以使得所述导体层、所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域裸露在外面；
- [66] 在所述光阻层上形成像素电极层，以覆盖所述导体层所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域。
- [67] 通过剥离工艺去除所述光阻层以及位于所述光阻层上的所述像素电极层。
- [68] 在本发明的阵列基板的制作方法中，所述半导体层的材料为铟镓锌氧化物。
- [69] 在本发明的阵列基板的制作方法中，所述缓冲层为氮化硅层、氧化硅层或氧化铝层。

发明的有益效果

有益效果

- [70] 本发明的阵列基板的制作方法包括：基板；在基板上形成缓冲层；在缓冲层内形成源极和数据线，同时在缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线；在源极、第一扫描线以及第二扫描线上形成半导体层；对位于第一扫描线以及第二扫描线上的半导体层进行导体化，以形成导体层；在半导体层上形成第一像素电极，同时在导体层上形成第二像素电极。本发明中阵列基板的制作方法，其工艺步骤较简单，提高了生产效率，减小了生产成本。

对附图的简要说明

附图说明

- [71] 为了让本发明的上述内容能更明显易懂，下文特举优选实施例，并配合所附图式，作详细说明如下：
- [72] 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。
- [73] 图1为本发明优选实施例提供的阵列基板的制作方法的流程示意图；
- [74] 图2A-2D为图1所示阵列基板的制作方法中形成源极、数据线、第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤对应的结构示意图；
- [75] 图3A-3E为图1所示阵列基板的制作方法中在源极、第一扫描线以及第二扫描线上形成半导体层的步骤对应的结构示意图；
- [76] 图4A-4C为图1所示阵列基板的制作方法中在源极、第一扫描线以及第二扫描线上形成半导体层对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤对应的结构示意图；
- [77] 图5A-5C为图1所示阵列基板的制作方法中在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤对应的结构示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [78] 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。
- [79] 参阅图1，图1为本发明优选实施例提供的阵列基板的制作方法的流程示意图。如图1所示，本优选实施例的阵列基板的制作方法，包括：
- [80] 步骤S101，在基板上形成缓冲层；
- [81] 步骤S102，在缓冲层内形成源极和数据线，同时在缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线，其中，数据线与所述源极连接，第一栅极与

第二栅极电性连接且环绕源极，第二扫描线与第一栅极以及第二栅极连接；

[82] 步骤S103，在源极、第一扫描线以及第二扫描线上形成半导体层；

[83] 步骤S104，对位于第一扫描线以及第二扫描线上的半导体层进行导体化，以形成导体层；

[84] 步骤S105，在半导体层上形成第一像素电极，同时在导体层上形成第二像素电极，其中，第一像素电极通过导体层使得第一扫描线以及第二扫描线连接。

[85] 具体的，在步骤S102中，请参阅图2A-2D，图2A-2D为图1所示阵列基板的制作方法中形成源极、数据线、第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤对应的结构示意图；图2D中的上图为阵列基板的俯视图，下图为阵列基板A-A方向的剖视图。如图2A所示，在一基板11上依次形成缓冲层12和光阻层13；随后，如图2B所示，通过黄光工艺和蚀刻工艺，形成第一栅极区域133、第二栅极区域134、第一扫描线区域131、第二扫描线区域132、源极区域122以及数据线区域121；接着，如图2C所示，在光阻层13上形成金属层14，以覆盖第一栅极区域133、第二栅极区域134、第一扫描线区域132、第二扫描线区域131、源极区域122以及数据线区域121；最后，如图2D所示，通过剥离工艺，去除光阻层13以及位于光阻层13上的金属层14。特别的，数据线105与源极连接106，第一栅极103与第二栅极104电性连接且环绕源极106，第二扫描线102与第一栅极103以及第二栅极104连接。

[86] 具体的，在步骤S103中，请参阅图3A-3E，图3A-3E为图1所示阵列基板的制作方法中在源极、第一扫描线以及第二扫描线上形成半导体层的步骤对应的结构示意图。如图3A所示，首先，如图3A所示，在缓冲层12上形成一绝缘层15，以覆盖源极106、数据线105、第一栅极103、第二栅极104、第一扫描线101以及第二扫描线102。

[87] 接着，在绝缘层15上形成光阻层16，以使得源极106、第一扫描线101以及第二扫描线102裸露在外面；具体的，如图3B所示，在绝缘层15上形成光阻层16；随后，如图3C所示，通过黄光工艺与蚀刻工艺，使得源极106、第一扫描线101以及第二扫描线102裸露在外面。

[88] 最后，在源极106、第一扫描线101以及第二扫描线102上形成半导体层17。具

体的，如图3D所示，在光阻层16上形成半导体层17，以覆盖第一扫描线101、第二扫描线102以及源极106；随后，如图3E所示，通过剥离工艺去除光阻层16上的半导体层17。

[89] 具体的，在步骤S104中，请参阅图4A-4C，图4A-4C为图1所示阵列基板的制作方法中在源极、第一扫描线以及第二扫描线上形成半导体层对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤对应的结构示意图。如图4A所示，通过黄光工艺，形成光阻层18，以使得位于第一扫描线101以及第二扫描线102上的半导体层裸露在外面；随后如图4B所示，对位于第一扫描线101以及第二扫描线102上的半导体层进行导体化，以形成导体层21，本优选实施例使用氩气、氮气以及氨气对位于所述第一扫描线101以及所述第二扫描线102上的半导体层进行导体化；最后，如图4C所示，去除光阻层18。

[90] 具体的，在步骤S105中，请参阅图5A-5C，图5A-5C为图1所示阵列基板的制作方法中在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤对应的结构示意图。如图5A所示，通过黄光工艺，形成光阻层19，以使得导体层21、半导体层17以及所述第一扫描线101与第二扫描线102之间的区域裸露在外面；随后，如图5B所示，在光阻层19上形成像素电极层20，以覆盖所述导体层21、半导体层17以及位于第一扫描线101与第二扫描线102之间的区域。最后，如图5C所示，通过剥离工艺去除光阻层19以及位于光阻层19上的像素电极层20。

[91] 优选的，该半导体层17的材料为铟镓锌氧化物；该缓冲层12为氮化硅层、氧化硅层或氧化铝层。

[92] 本发明的阵列基板的制作方法包括：基板；在基板上形成缓冲层；在缓冲层内形成源极和数据线，同时在缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线；在源极、第一扫描线以及第二扫描线上形成半导体层；对位于第一扫描线以及第二扫描线上的半导体层进行导体化，以形成导体层；在半导体层上形成第一像素电极，同时在导体层上形成第二像素电极。本发明中阵列基板的制作方法，其工艺步骤较简单，提高了生产效率，减小了生产成本。

[93] 综上，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种阵列基板的制作方法，其包括：

基板；

在所述基板上形成缓冲层；

在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线，其中，所述数据线与所述源极连接，所述第一栅极与所述第二栅极电性连接且环绕所述源极，所述第二扫描线与所述第一栅极以及所述第二栅极连接；

在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层；

对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层；

在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极，其中，所述第一像素电极通过所述导体层使得所述第一扫描线以及所述第二扫描线连接；

所述在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤，包括：

在所述缓冲层上形成一光阻层；

通过黄光工艺和蚀刻工艺，形成第一栅极区域、第二栅极区域、第一扫描线区域、第二扫描线区域、源极区域以及数据线区域；

在所述光阻层上形成金属层，以覆盖所述第一栅极区域、所述第二栅极区域、所述第一扫描线区域、所述第二扫描线区域、所述源极区域以及所述数据线区域；

通过剥离工艺，去除所述光阻层以及位于所述光阻层上的所述金属层；

所述在所述源极、所述第一扫描线以及所述第二扫描线上形成半

导体层的步骤，包括：

在所述缓冲层上形成一绝缘层，以覆盖所述源极、所述数据线、所述第一栅极、所述第二栅极、所述第一扫描线以及所述第二扫描线；

在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面；

在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层。

[权利要求 2] 根据权利要求1所述的阵列基板的制作方法，其中所述在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面的步骤，包括：

在所述绝缘层上形成所述光阻层；

通过黄光工艺与蚀刻工艺，使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面。

[权利要求 3] 根据权利要求1所述的阵列基板的制作方法，其中所述在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层的步骤，包括：

在所述光阻层上形成所述半导体层，以覆盖所述第一扫描线、所述第二扫描线以及所述源极；

通过剥离工艺去除所述光阻层上的所述半导体层。

[权利要求 4] 根据权利要求1所述的阵列基板的制作方法，其中所述对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤，包括：

通过黄光工艺，形成光阻层，以使得位于所述第一扫描线以及所述第二扫描线上的所述半导体层裸露在外面；

对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[权利要求 5] 根据权利要求4所述的阵列基板的制作方法，其中可使用氩气、氮

气以及氨气对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[权利要求 6] 根据权利要求1所述的阵列基板的制作方法，其中所述在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤，包括：

通过黄光工艺，形成光阻层，以使得所述导体层、所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域裸露在外面；

在所述光阻层上形成像素电极层，以覆盖所述导体层所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域。

通过剥离工艺去除所述光阻层以及位于所述光阻层上的所述像素电极层。

[权利要求 7] 根据权利要求1所述的阵列基板的制作方法，其中所述半导体层的材料为铟镓锌氧化物。

[权利要求 8] 根据权利要求1所述的阵列基板的制作方法，其中所述缓冲层为氮化硅层、氧化硅层或氧化铝层。

[权利要求 9] 一种阵列基板的制作方法，其包括：

基板；

在所述基板上形成缓冲层；

在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线，其中，所述数据线与所述源极连接，所述第一栅极与所述第二栅极电性连接且环绕所述源极，所述第二扫描线与所述第一栅极以及所述第二栅极连接；

在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层；

对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层；

在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极，其中，所述第一像素电极通过所述导体层使得所述第一扫描线以及所述第二扫描线连接。

[权利要求 10]

根据权利要求9所述的阵列基板的制作方法，其中所述在所述缓冲层内形成源极和数据线，同时在所述缓冲层上形成第一栅极、第二栅极、第一扫描线以及第二扫描线的步骤，包括：

在所述缓冲层上形成一光阻层；

通过黄光工艺和蚀刻工艺，形成第一栅极区域、第二栅极区域、第一扫描线区域、第二扫描线区域、源极区域以及数据线区域；

在所述光阻层上形成金属层，以覆盖所述第一栅极区域、所述第二栅极区域、所述第一扫描线区域、所述第二扫描线区域、所述源极区域以及所述数据线区域；

通过剥离工艺，去除所述光阻层以及位于所述光阻层上的所述金属层。

[权利要求 11]

根据权利要求9所述的阵列基板的制作方法，其中所述在所述源极、所述第一扫描线以及所述第二扫描线上形成半导体层的步骤，包括：

在所述缓冲层上形成一绝缘层，以覆盖所述源极、所述数据线、所述第一栅极、所述第二栅极、所述第一扫描线以及所述第二扫描线；

在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面；

在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层。

[权利要求 12]

根据权利要求11所述的阵列基板的制作方法，其中所述在所述绝缘层上形成光阻层，以使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面的步骤，包括：

在所述绝缘层上形成所述光阻层；

通过黄光工艺与蚀刻工艺，使得所述源极、所述第一扫描线以及所述第二扫描线裸露在外面。

[权利要求 13]

根据权利要求11所述的阵列基板的制作方法，其中所述在所述源极、所述第一扫描线以及所述第二扫描线上形成所述半导体层的步骤，包括：

在所述光阻层上形成所述半导体层，以覆盖所述第一扫描线、所述第二扫描线以及所述源极；

通过剥离工艺去除所述光阻层上的所述半导体层。

[权利要求 14]

根据权利要求9所述的阵列基板的制作方法，其中所述对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化，以形成导体层的步骤，包括：

通过黄光工艺，形成光阻层，以使得位于所述第一扫描线以及所述第二扫描线上的所述半导体层裸露在外面；

对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[权利要求 15]

根据权利要求14所述的阵列基板的制作方法，其中可使用氩气、氮气以及氨气对位于所述第一扫描线以及所述第二扫描线上的所述半导体层进行导体化。

[权利要求 16]

根据权利要求9所述的阵列基板的制作方法，其中所述在所述半导体层上形成第一像素电极，同时在所述导体层上形成第二像素电极的步骤，包括：

通过黄光工艺，形成光阻层，以使得所述导体层、所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域裸露在外面；

在所述光阻层上形成像素电极层，以覆盖所述导体层所述半导体层以及位于所述第一扫描线与所述第二扫描线之间的区域。

通过剥离工艺去除所述光阻层以及位于所述光阻层上的所述像素电极层。

- [权利要求 17] 根据权利要求9所述的阵列基板的制作方法，其中所述半导体层的材料为铟镓锌氧化物。
- [权利要求 18] 根据权利要求9所述的阵列基板的制作方法，其中所述缓冲层为氮化硅层、氧化硅层或氧化铝层。

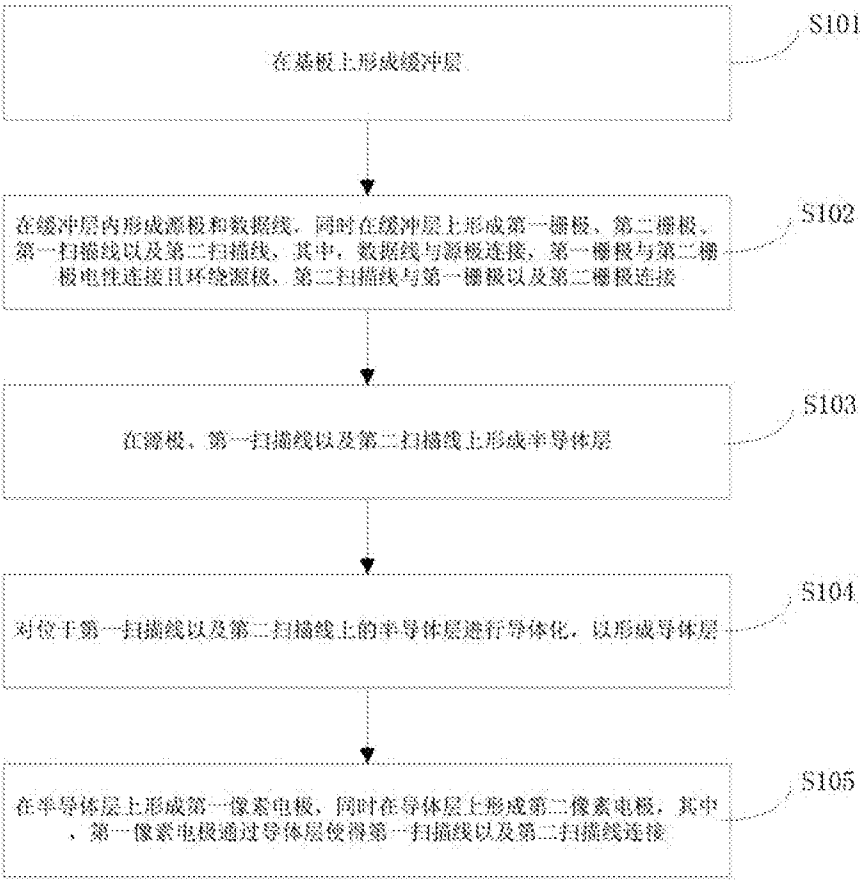


图 1

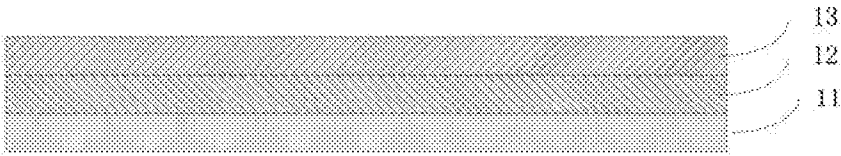


图 2A

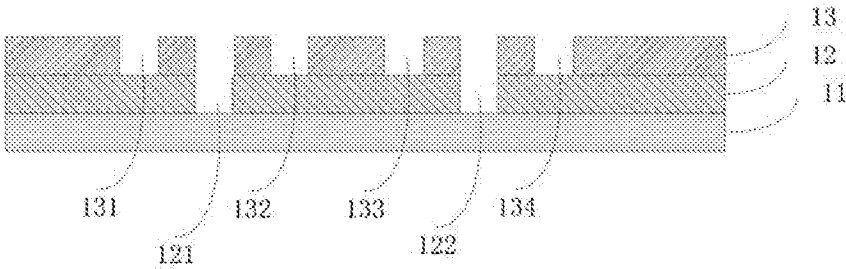


图 2B

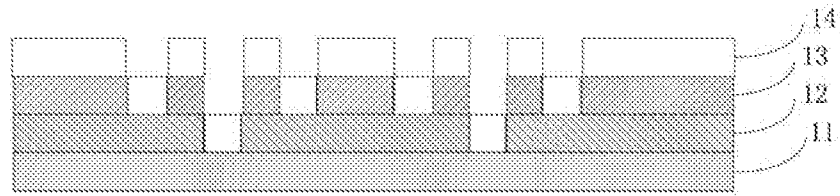


图 2C

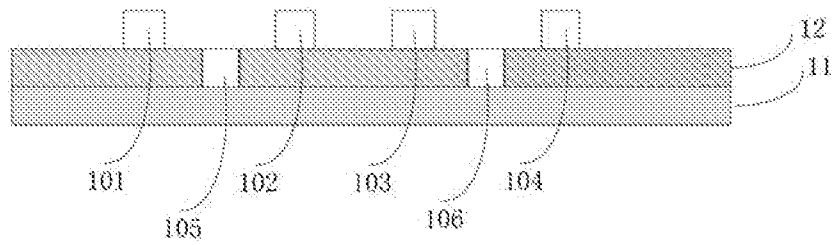
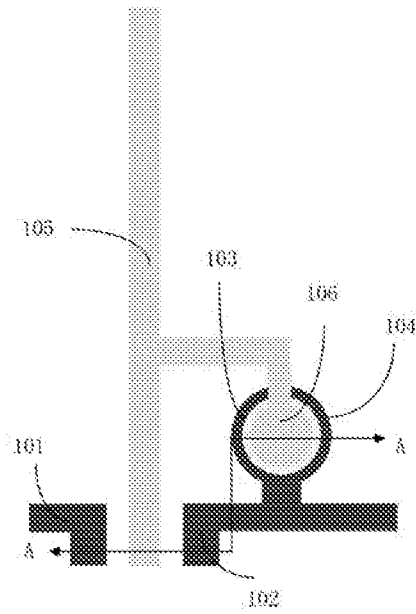


图 2D

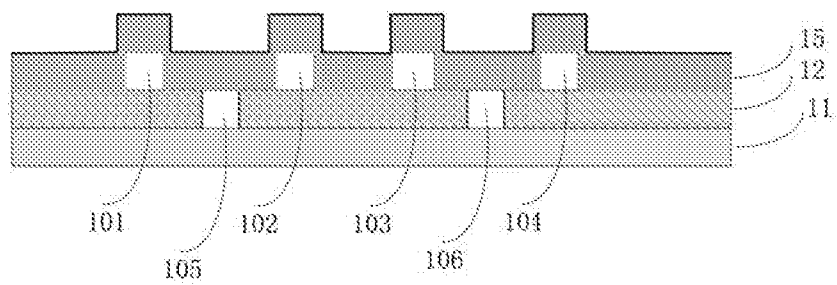


图 3A

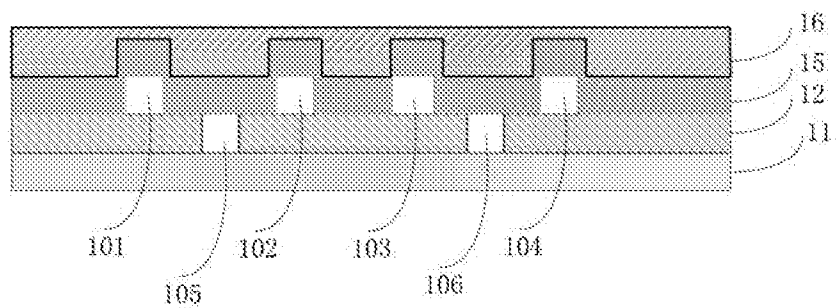


图 3B

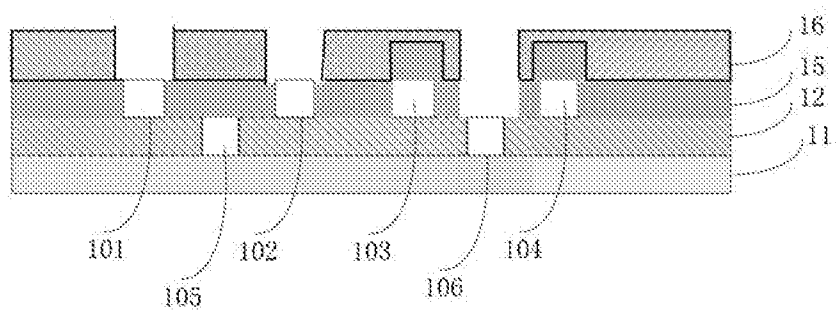


图 3C

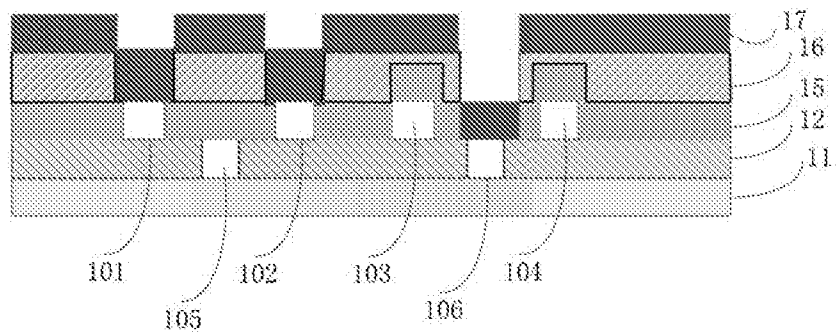


图 3D

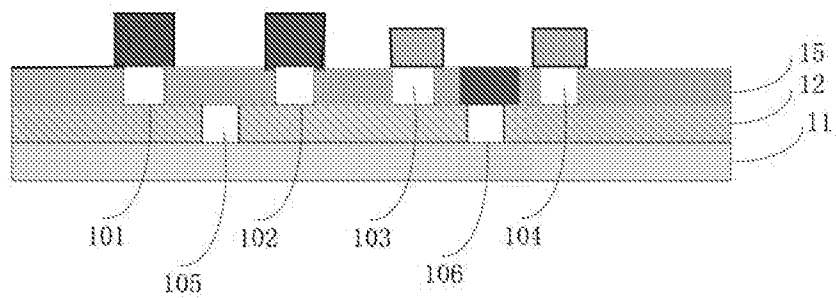


图 3E

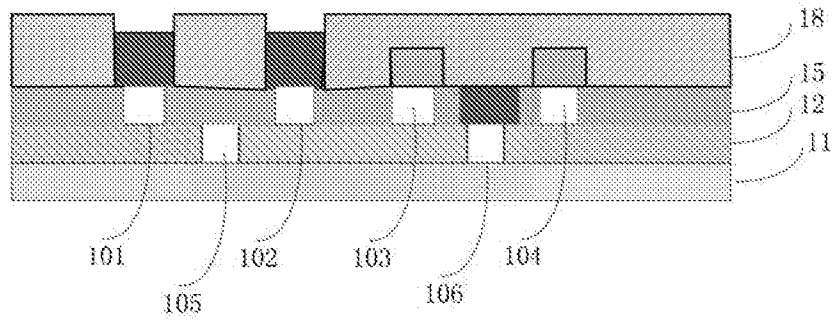


图 4A

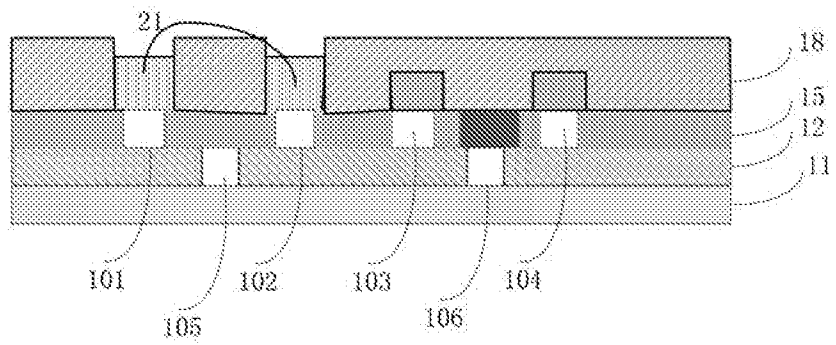


图 4B

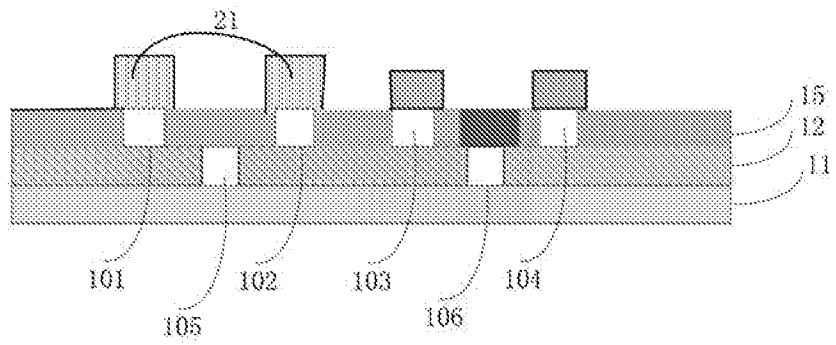


图 4C

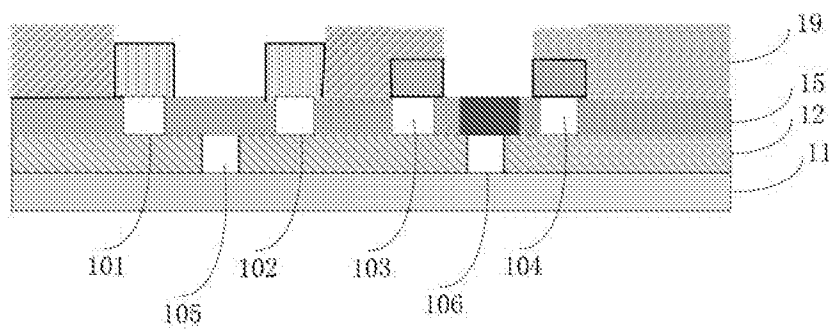


图 5A

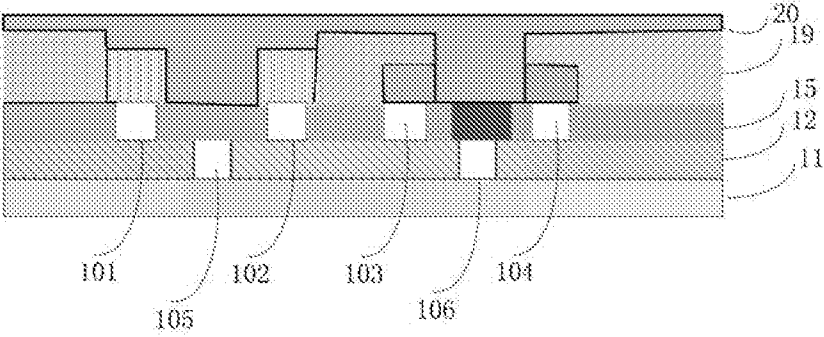


图 5B

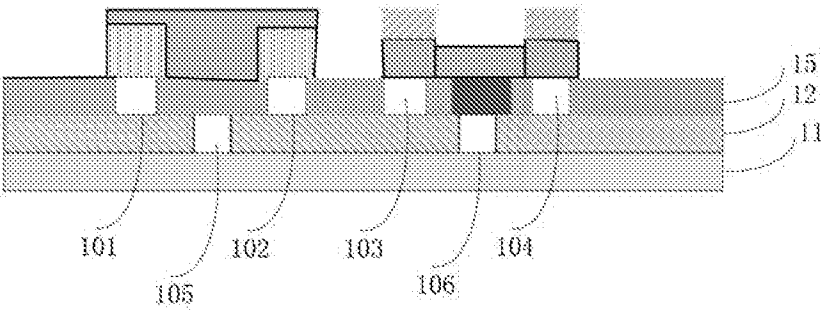


图 5C

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/082814

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2017.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: 基板, 液晶, 工艺, 步骤, 制作, 制造, 缓冲, 源极, 数据线, 栅极, 栅线, 栅极线, 扫描, 半导体, 导体, 导电, 像素, substrate, liquid, manufactur+, process, buffer+, source, data, gate, scan, semiconduct+, conduct+, pixel.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 105977206 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 28 September 2016 (28.09.2016), description, paragraphs [0024]-[0050], and figures 1-6	1-18
A	CN 105914213 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 31 August 2016 (31.08.2016), entire document	1-18
A	CN 106129086 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 16 November 2016 (16.11.2016), entire document	1-18
A	CN 103489872 A (AU OPTRONICS CORP.), 01 January 2014 (01.01.2014), entire document	1-18
A	KR 20050081053 A (SAMSUNG ELECTRONICS CO., LTD.), 18 August 2005 (18.08.2005), entire document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search
04 December 2017

Date of mailing of the international search report
05 January 2018

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LI, Xuechun
Telephone No. (86-10) 61648138

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/082814

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105977206 A	28 September 2016	None	
CN 105914213 A	31 August 2016	None	
CN 106129086 A	16 November 2016	None	
CN 103489872 A	01 January 2014	TW 1508269 B	11 November 2015
		TW 201501274 A	01 January 2015
		CN 103489872 B	28 October 2015
KR 20050081053 A	18 August 2005	None	

国际检索报告

国际申请号

PCT/CN2017/082814

A. 主题的分类

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI:基板, 液晶, 工艺, 步骤, 制作, 制造, 缓冲, 源极, 数据线, 栅极, 栅线, 栅极线, 扫描, 半导体, 导体, 导电, 像素, substrate, liquid, manufactur+, process, buffer+, source, data, gate, scan, semiconduct+, conduct+, pixel.

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 105977206 A (深圳市华星光电技术有限公司) 2016年 9月 28日 (2016 - 09 - 28) 说明书第[0024]-[0050]段, 图1-6	1-18
A	CN 105914213 A (深圳市华星光电技术有限公司) 2016年 8月 31日 (2016 - 08 - 31) 全文	1-18
A	CN 106129086 A (深圳市华星光电技术有限公司) 2016年 11月 16日 (2016 - 11 - 16) 全文	1-18
A	CN 103489872 A (友达光电股份有限公司) 2014年 1月 1日 (2014 - 01 - 01) 全文	1-18
A	KR 20050081053 A (SAMSUNG ELECTRONICS CO., LTD.) 2005年 8月 18日 (2005 - 08 - 18) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 12月 4日

国际检索报告邮寄日期

2018年 1月 5日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李雪春

电话号码 (86-10)61648138

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/082814

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105977206	A	2016年 9月 28日	无			
CN	105914213	A	2016年 8月 31日	无			
CN	106129086	A	2016年 11月 16日	无			
CN	103489872	A	2014年 1月 1日	TW	I508269	B	2015年 11月 11日
				TW	201501274	A	2015年 1月 1日
				CN	103489872	B	2015年 10月 28日
KR	20050081053	A	2005年 8月 18日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)