(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月2日(02.07.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/137606 A1

(51) 国際特許分類:
H01L 27/04 (2006.01)　*H01L 21/8234* (2006.01)
G06F 21/55 (2013.01)　*H01L 27/06* (2006.01)
G06F 21/75 (2013.01)　*H01L 27/146* (2006.01)
G06F 21/87 (2013.01)　*H04N 5/357* (2011.01)
H01L 21/82 (2006.01)　*H04N 5/369* (2011.01)

(21) 国際出願番号：　PCT/JP2019/048896

(22) 国際出願日：　2019年12月13日(13.12.2019)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2018-242203　2018年12月26日(26.12.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 宮本　宗 (**MIYAMOTO Takashi**); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 秋下 徹(**AKISHITA Toru**); 〒1080075 東京都港区港南1丁目7番1号 ソニーグローバルマニュファクチャリング＆オペレーションズ株式会社内 Tokyo (JP). 樋渡 玄良(**HIWATARI Harunaga**); 〒1080075 東京都港区港南1丁目7番1号 ソニーグローバルマニュファクチャリング＆オペレーションズ株式会社内 Tokyo (JP).

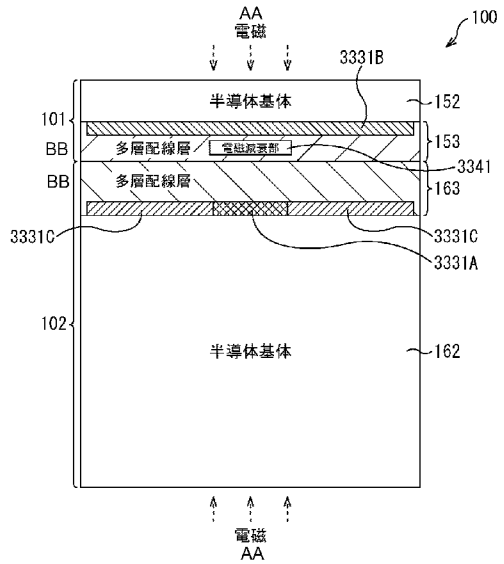
(74) 代理人: 西川 孝，外 (**NISHIKAWA Takashi** et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋FNビル4階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,

(54) **Title:** SEMICONDUCTOR DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称： 半導体装置および電子機器

FIG. 264



152, 162 Semiconductor substrate
3341 Electromagnetism attenuation part
AA Electromagnetism
BB Multilayered wiring layer

(57) **Abstract:** The present invention relates to a semiconductor device and an electronic apparatus that enable more effective countermeasures against defects caused by electromagnetism. This semiconductor device comprises: a first substrate that allows the transmission of at least some electromagnetism; a first transistor group that relates to protected information; and an electromagnetism attenuation part that causes electromagnetism to attenuate in at least one section between the first substrate and the first transistor group. This technology can be applied, for example, in a solid-state imaging device or similar.

(57) 要約：本技術は、電磁による不具合をより効果的に対策できるようにする半導体装置および電子機器に関する。 半導体装置は、電磁の少なくとも一部を透過させる第1の基体と、被保護情報に関わる第1のトランジスタ群と、第1の基体と第1のトランジスタ群との間の少なくとも一部に、電磁を減衰させる電磁減衰部とを備える。本技術は、例えば、固体撮像装置等に適用できる。

WO 2020/137606 A1

[続葉有]

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

明　細　書

発明の名称 ： 半導体装置および電子機器

技術分野

[0001]　本技術は、半導体装置および電子機器に関し、特に、電磁による不具合をより効果的に対策できるようにした半導体装置および電子機器に関する。

背景技術

[0002]　半導体チップにおける機能ブロックのレイアウトを知った上での特定箇所への攻撃、例えばマイクロプロービングやフォールトインジェクション、電磁波解析等に対する耐タンパ性を向上する方法として、同一の暗号計算を並列に実行する複数のＩＣチップを積層させる方法が存在する（例えば、特許文献１参照）。これは、半導体装置の外側から到来する電磁（以下、外来電磁と称する。）による不具合の対策方法の一例である。

[0003]　また、サイドチャネル攻撃を検知することができる検知装置を提供する方法として、サイドチャネル攻撃の対象となる暗号処理回路などの情報処理装置に近接して配置されたインダクタとしてのコイルまたはキャパシタを有し、コイルのインダクタンスまたはキャパシタのキャパシタンスの変化を検知する検知手段の出力に基づいてサイドチャネル攻撃によるプローブの接近またはＬＳＩパッケージの開封を判定する方法が存在する（例えば、特許文献２参照）。これは、半導体装置の内側から漏洩する電磁（以下、漏洩電磁と称する。）による不具合の対策方法の一例である。

先行技術文献

特許文献

[0004] 特許文献1：特開２０１６－５８７７７号公報

特許文献2：特開２０１７－７９３３６号公報

発明の概要

発明が解決しようとする課題

[0005]　ただし、上述した特許文献１および特許文献２に開示の技術は、半導体が

裏面型構造である場合について考慮されておらず、裏面型構造の半導体に好適な構造が望まれる。

[0006] 本技術はこのような状況に鑑みてなされたものであり、電磁による不具合をより効果的に対策できるようにするものである。

課題を解決するための手段

[0007] 本技術の第１の側面の半導体装置は、電磁の少なくとも一部を透過させる第１の基体と、被保護情報に関わる第１のトランジスタ群と、前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部とを備える。

[0008] 本技術の第２の側面の電子機器は、電磁の少なくとも一部を透過させる第１の基体と、被保護情報に関わる第１のトランジスタ群と、前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部とを備える半導体装置を備える。

[0009] 本技術の第１および第２の側面においては、電磁の少なくとも一部を透過させる第１の基体と、被保護情報に関わる第１のトランジスタ群と、前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部とが設けられる。

[0010] 半導体装置及び電子機器は、独立した装置であっても良いし、他の装置に組み込まれるモジュールであっても良い。

図面の簡単な説明

[0011] [図1]導体ループの変化による誘導起電力の変化を説明する図である。

[図2]本技術を適用した固体撮像装置の構成例を示すブロック図である。

[図3]画素・アナログ処理部の主な構成要素例を示すブロック図である。

[図4]画素アレイの詳細な構成例を示す図である。

[図5]画素の構成例を示す回路図である。

[図6]固体撮像装置の断面構造例を示すブロック図である。

[図7]能動素子群が形成された領域から成る回路ブロックの平面配置例を示す概略構成図である。

[図8]遮光構造による遮光対象領域と、能動素子群の領域および緩衝領域との位置関係例を示す図である。

[図9]導体層A及びBの第１の比較例を示す図である。

[図10]第１の比較例に流れる電流条件を示す図である。

[図11]第１の比較例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図12]導体層A及びBの第１の構成例を示す図である。

[図13]第１の構成例に流れる電流条件を示す図である。

[図14]第１の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図15]導体層A及びBの第２の構成例を示す図である。

[図16]第２の構成例に流れる電流条件を示す図である。

[図17]第２の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図18]導体層A及びBの第２の比較例を示す図である。

[図19]第２の比較例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図20]導体層A及びBの第３の比較例を示す図である。

[図21]第３の比較例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図22]導体層A及びBの第３の構成例を示す図である。

[図23]第３の構成例に流れる電流条件を示す図である。

[図24]第３の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図25]導体層A及びBの第４の構成例を示す図である。

[図26]導体層A及びBの第５の構成例を示す図である。

[図27]導体層A及びBの第６の構成例を示す図である。

[図28]第４乃至第６の構成例に対応する誘導性ノイズのシミュレーション結

果を示す図である。

[図29]導体層A及びBの第７の構成例を示す図である。

[図30]第７の構成例に流れる電流条件を示す図である。

[図31]第７の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図32]導体層A及びBの第８の構成例を示す図である。

[図33]導体層A及びBの第９の構成例を示す図である。

[図34]導体層A及びBの第１０の構成例を示す図である。

[図35]第８乃至第１０の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図36]導体層A及びBの第１１の構成例を示す図である。

[図37]第１１の構成例に流れる電流条件を示す図である。

[図38]第１１の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図39]導体層A及びBの第１２の構成例を示す図である。

[図40]導体層A及びBの第１３の構成例を示す図である。

[図41]第１２及び第１３の構成例に対応する誘導性ノイズのシミュレーション結果を示す図である。

[図42]半導体基板におけるパッドの第１の配置例を示す平面図である。

[図43]半導体基板におけるパッドの第２の配置例を示す平面図である。

[図44]半導体基板におけるパッドの第３の配置例を示す平面図である。

[図45]X方向とY方向とで抵抗値が異なる導体の例を示す図である。

[図46]導体層A及びBの第２の構成例のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図47]導体層A及びBの第５の構成例のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図48]導体層A及びBの第６の構成例のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図49]導体層A及びBの第２の構成例のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図50]導体層A及びBの第５の構成例のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図51]導体層A及びBの第６の構成例のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。

[図52]導体層A及びBの第２の構成例のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図53]導体層A及びBの第５の構成例のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図54]導体層A及びBの第６の構成例のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図55]導体層A及びBの第２の構成例のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図56]導体層A及びBの第５の構成例のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図57]導体層A及びBの第６の構成例のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。

[図58]導体層A及びBの各構成例を形成する網目状導体の変形例を示す図である。

[図59]レイアウト自由度の向上を説明するための図である。

[図60]電圧降下(IR-Drop)の低減を説明するための図である。

[図61]電圧降下(IR-Drop)の低減を説明するための図である。

[図62]容量性ノイズの低減を説明するための図である。

[図63]導体層の主導体部と引出し導体部を説明する図である。

[図64]導体層A及びBの第１１の構成例を示す図である。

[図65]導体層A及びBの第１４の構成例を示す図である。

[図66]導体層A及びBの第１４の構成例の第１変形例を示す図である。

[図67]導体層A及びBの第１４の構成例の第２変形例を示す図である。

[図68]導体層A及びBの第１４の構成例の第３変形例を示す図である。

[図69]導体層A及びBの第１５の構成例を示す図である。

[図70]導体層A及びBの第１５の構成例の第１変形例を示す図である。

[図71]導体層A及びBの第１５の構成例の第２変形例を示す図である。

[図72]導体層A及びBの第１６の構成例を示す図である。

[図73]導体層A及びBの第１６の構成例の第１変形例を示す図である。

[図74]導体層A及びBの第１６の構成例の第２変形例を示す図である。

[図75]導体層A及びBの第１７の構成例を示す図である。

[図76]導体層A及びBの第１７の構成例の第１変形例を示す図である。

[図77]導体層A及びBの第１７の構成例の第２変形例を示す図である。

[図78]導体層A及びBの第１８の構成例を示す図である。

[図79]導体層A及びBの第１９の構成例を示す図である。

[図80]導体層A及びBの第１９の構成例の変形例を示す図である。

[図81]導体層A及びBの第２０の構成例を示す図である。

[図82]導体層A及びBの第２１の構成例を示す図である。

[図83]導体層A及びBの第２２の構成例を示す図である。

[図84]第２２の構成例における導体層Bの他の構成例を示す図である。

[図85]導体層A及びBの第２３の構成例を示す図である。

[図86]導体層A及びBの第２４の構成例を示す図である。

[図87]導体層A及びBの第２５の構成例を示す図である。

[図88]導体層A及びBの第２６の構成例を示す図である。

[図89]導体層A及びBの第２７の構成例を示す図である。

[図90]導体層A及びBの第２８の構成例を示す図である。

[図91]第２８の構成例における導体層Aの他の構成例を示す図である。

[図92]基板上に形成された導体層Aの全体を示す平面図である。

[図93]パッドの第４の配置例を示す平面図である。

[図94]パッドの第５の配置例を示す平面図である。

[図95]パッドの第６の配置例を示す平面図である。

[図96]パッドの第７の配置例を示す平面図である。

[図97]パッドの第８の配置例を示す平面図である。

[図98]パッドの第９の配置例を示す平面図である。

[図99]パッドの第１０の配置例を示す平面図である。

[図100]パッドの第１１の配置例を示す平面図である。

[図101]パッドの第１２の配置例を示す平面図である。

[図102]パッドの第１３の配置例を示す平面図である。

[図103]パッドの第１４の配置例を示す平面図である。

[図104]パッドの第１５の配置例を示す平面図である。

[図105]パッドの第１６の配置例を示す平面図である。

[図106]パッドの第１７の配置例を示す平面図である。

[図107]パッドの第１８の配置例を示す平面図である。

[図108]パッドの第１９の配置例を示す平面図である。

[図109]Victim導体ループとAggressor導体ループの基板配置例を示す断面図である。

[図110]Victim導体ループとAggressor導体ループの基板配置例を示す断面図である。

[図111]３種類の基板が積層された構造におけるVictim導体ループとAggressor導体ループの配置例を説明する図である。

[図112]３種類の基板が積層された構造におけるVictim導体ループとAggressor導体ループの配置例を説明する図である。

[図113]固体撮像装置を成す第１の半導体基板と第２の半導体基板とのパッケージ積層例を示す図である。

[図114]導電性シールドを設けた構成例を示す断面図である。

[図115]導電性シールドを設けた構成例を示す断面図である。

[図116]導電性シールドの信号線に対する配置と平面形状の第１の構成例を示す図である。

[図117]導電性シールドの信号線に対する配置と平面形状の第２の構成例を示す図である。

[図118]導電性シールドの信号線に対する配置と平面形状の第３の構成例を示す図である。

[図119]導電性シールドの信号線に対する配置と平面形状の第４の構成例を示す図である。

[図120]導体層が３層ある場合の配置例を示す図である。

[図121]導体層が３層ある場合の問題を説明する図である。

[図122]３層導体層の第１の構成例を示す図である。

[図123]３層導体層の第２の構成例を示す図である。

[図124]３層導体層の第２の構成例の第１変形例を示す図である。

[図125]３層導体層の第２の構成例の第２変形例を示す図である。

[図126]３層導体層の第３の構成例を示す図である。

[図127]３層導体層の第３の構成例の変形例を示す図である。

[図128]３層導体層の第４の構成例を示す図である。

[図129]３層導体層の第４の構成例の第１変形例を示す図である。

[図130]３層導体層の第４の構成例の第２変形例を示す図である。

[図131]３層導体層の第５の構成例を示す図である。

[図132]３層導体層の第６の構成例を示す図である。

[図133]３層導体層の第６の構成例の変形例を示す図である。

[図134]３層導体層の第７の構成例を示す図である。

[図135]３層導体層の第８の構成例を示す図である。

[図136]３層導体層の第８の構成例の第１変形例を示す図である。

[図137]３層導体層の第８の構成例の第２変形例を示す図である。

[図138]３層導体層の第８の構成例の第３変形例を示す図である。

[図139]３層導体層の第８の構成例の第４変形例を示す図である。

[図140]３層導体層の第８の構成例の第５変形例を示す図である。

[図141]３層導体層の第９の構成例を示す図である。

[図142]３層導体層の第９の構成例の第１変形例を示す図である。

[図143]３層導体層の第９の構成例の第２変形例を示す図である。

[図144]３層導体層の第９の構成例の第３変形例を示す図である。

[図145]３層導体層の第９の構成例の第４変形例を示す図である。

[図146]３層導体層の第１０の構成例を示す図である。

[図147]３層導体層の第１０の構成例の変形例を示す図である。

[図148]３層導体層の第１１の構成例を示す図である。

[図149]３層導体層の第１２の構成例を示す図である。

[図150]３層導体層の第１２の構成例の第１変形例を示す図である。

[図151]３層導体層の第１２の構成例の第２変形例を示す図である。

[図152]３層導体層の第１３の構成例を示す図である。

[図153]３層導体層の第１４の構成例を示す図である。

[図154]３層導体層の第１４の構成例の第１変形例を示す図である。

[図155]３層導体層の第１４の構成例の第２変形例を示す図である。

[図156]３層導体層の第１４の構成例の第３変形例乃至第５変形例を示す図である。

[図157]３層導体層の第１４の構成例の第６変形例乃至第８変形例を示す図である。

[図158]３層導体層の第１４の構成例の第９変形例乃至第１１変形例を示す図である。

[図159]３層導体層の第１４の構成例の第１２変形例乃至第１４変形例を示す図である。

[図160]３層導体層の第１４の構成例の第１５変形例乃至第１７変形例を示す図である。

[図161]３層導体層の第１４の構成例の第１８変形例乃至第２０変形例を示す図である。

[図162]３層導体層の第１４の構成例の第２１変形例乃至第２３変形例を示す図である。

[図163]３層導体層の第１４の構成例の第２４変形例乃至第２６変形例を示す図である。

[図164]網目状導体の容量性ノイズについて説明する図である。

[図165]所定のずらし量を設定した網目状導体の容量性ノイズについて説明する図である。

[図166]網目状導体の第１のずらし構成例の導体幅および間隙幅を説明する図である。

[図167]網目状導体の第１のずらし構成例の平面図である。

[図168]網目状導体の第１のずらし構成例の平面図である。

[図169]第１のずらし構成例の容量性ノイズの理論値を示す図である。

[図170]第１のずらし構成例の容量性ノイズの理論値を示す図である。

[図171]網目状導体の定義を説明する図である。

[図172]網目状導体の定義を説明する図である。

[図173]第１のずらし構成例の第１および第２変形例を示す平面図である。

[図174]第１のずらし構成例の第３および第４変形例を示す平面図である。

[図175]第１のずらし構成例の第５および第６変形例を示す平面図である。

[図176]第１のずらし構成例の第７および第８変形例を示す平面図である。

[図177]第１のずらし構成例の第９および第１０変形例を示す平面図である。

[図178]第１のずらし構成例の第１１および第１２変形例を示す平面図である。

[図179]第１のずらし構成例の第１３および第１４変形例を示す平面図である。

[図180]第１のずらし構成例の第１５および第１６変形例を示す平面図である。

[図181]第１のずらし構成例の第１７および第１８変形例を示す平面図である。

[図182]網目状導体の第２のずらし構成例の平面図である。

[図183]第２のずらし構成例の容量性ノイズの理論値を示す図である。

[図184]第２のずらし構成例の容量性ノイズの理論値を示す図である。

[図185]網目状導体の第３のずらし構成例の導体幅および間隙幅を説明する図である。

[図186]網目状導体の第３のずらし構成例の平面図である。

[図187]網目状導体の第３のずらし構成例の平面図である。

[図188]第３のずらし構成例の容量性ノイズの理論値を示す図である。

[図189]第３のずらし構成例の容量性ノイズの理論値を示す図である。

[図190]網目状導体の第４のずらし構成例の導体幅および間隙幅を説明する図である。

[図191]網目状導体の第４のずらし構成例の平面図である。

[図192]網目状導体の第４のずらし構成例の平面図である。

[図193]第４のずらし構成例の容量性ノイズの理論値を示す図である。

[図194]第４のずらし構成例の容量性ノイズの理論値を示す図である。

[図195]網目状導体の第５のずらし構成例の導体幅および間隙幅を説明する図である。

[図196]網目状導体の第５のずらし構成例の平面図である。

[図197]網目状導体の第５のずらし構成例の平面図である。

[図198]網目状導体の第５のずらし構成例の平面図である。

[図199]第５のずらし構成例の容量性ノイズの理論値を示す図である。

[図200]第５のずらし構成例の容量性ノイズの理論値を示す図である。

[図201]網目状導体の第６のずらし構成例の導体幅および間隙幅を説明する図である。

[図202]網目状導体の第６のずらし構成例の平面図である。

[図203]網目状導体の第６のずらし構成例の平面図である。

[図204]第６のずらし構成例の容量性ノイズの理論値を示す図である。

[図205]第６のずらし構成例の容量性ノイズの理論値を示す図である。

[図206]網目状導体の第７のずらし構成例の導体幅および間隙幅を説明する図である。

[図207]網目状導体の第７のずらし構成例の平面図である。

[図208]網目状導体の第７のずらし構成例の平面図である。

[図209]第７のずらし構成例の容量性ノイズの理論値を示す図である。

[図210]第７のずらし構成例の容量性ノイズの理論値を示す図である。

[図211]固体撮像装置が２電源と３電源を取る場合の概念図である。

[図212]３電源の第１の構成例の平面図である。

[図213]３電源の第１の構成例の平面図である。

[図214]３電源の第１の構成例の第１変形例の平面図である。

[図215]３電源の第１の構成例の第１変形例の平面図である。

[図216]３電源の第１の構成例の第２変形例の平面図である。

[図217]３電源の第１の構成例の第２変形例の平面図である。

[図218]３電源の第１の構成例の第３変形例の平面図である。

[図219]３電源の第１の構成例の第３変形例の平面図である。

[図220]３電源の第１の構成例の第４変形例の平面図である。

[図221]３電源の第１の構成例の第４変形例の平面図である。

[図222]３電源の第２の構成例の平面図である。

[図223]３電源の第２の構成例の平面図である。

[図224]３電源の第２の構成例の平面図である。

[図225]３電源の第２の構成例の平面図である。

[図226]３電源の第２の構成例の第１変形例の平面図である。

[図227]３電源の第２の構成例の第２変形例の平面図である。

[図228]３電源の第３の構成例の平面図である。

[図229]３電源の第３の構成例の平面図である。

[図230]３電源の第３の構成例の平面図である。

[図231]３電源の第３の構成例の平面図である。

[図232]３電源の第３の構成例の第１変形例の平面図である。

[図233]３電源の第３の構成例の第１変形例の平面図である。

[図234]３電源の第３の構成例の第２変形例の平面図である。

[図235]３電源の第３の構成例の第３変形例の平面図である。

[図236]３電源の第３の構成例の第４変形例および第５変形例の平面図である。

[図237]３電源の第４の構成例の平面図である。

[図238]３電源の第４の構成例の平面図である。

[図239]３電源の第４の構成例の平面図である。

[図240]３電源の第４の構成例の平面図である。

[図241]３電源の第５の構成例の平面図である。

[図242]３電源の第５の構成例の平面図である。

[図243]３電源の第５の構成例の平面図である。

[図244]３電源の第５の構成例の平面図である。

[図245]３電源の第５の構成例の第１変形例の平面図である。

[図246]３電源の第５の構成例の第１変形例の平面図である。

[図247]３電源の第５の構成例の第２変形例および第３変形例の平面図である。

[図248]３電源の第６の構成例の平面図である。

[図249]３電源の第６の構成例の第１変形例の平面図である。

[図250]３電源の第６の構成例の第２変形例の平面図である。

[図251]３電源の第６の構成例の第３変形例の平面図である。

[図252]３電源の第６の構成例の第４変形例の平面図である。

[図253]３電源の第６の構成例の第５変形例の平面図である。

[図254]３電源の第７の構成例の平面図である。

[図255]３電源の第７の構成例の変形例の平面図である。

[図256]３電源の第８の構成例の平面図である。

[図257]３電源の第８の構成例の第１変形例の平面図である。

[図258]３電源の第８の構成例の第２変形例の平面図である。

[図259]３電源の第８の構成例の第３変形例の平面図である。

[図260]３電源の第８の構成例の第４変形例の平面図である。

[図261]３電源の第９の構成例の平面図である。

[図262]撮像装置の構成例を示すブロック図である。

[図263]被保護回路を備える裏面照射型のイメージセンサの概略構成例を示す断面図である。

[図264]本技術を適用した固体撮像装置の第１の積層構造例を示す断面図である。

[図265]本技術を適用した固体撮像装置の第２の積層構造例を示す断面図である。

[図266]本技術を適用した固体撮像装置の第２の積層構造例の変形例を示す断面図である。

[図267]本技術を適用した固体撮像装置の第３の積層構造例を示す断面図である。

[図268]第２の積層構造例の変形例のさらに詳細な断面図である。

[図269]電磁減衰部の効果を説明する図である。

[図270]電磁減衰部の効果を説明する図である。

[図271]電磁減衰部の効果を説明する図である。

[図272]電磁減衰部の効果を説明する図である。

[図273]電磁減衰部の効果を説明する図である。

[図274]電磁減衰部と被保護回路との位置関係を説明する図である。

[図275]電磁減衰部と被保護回路との位置関係を説明する図である。

[図276]電磁減衰部と被保護回路との位置関係を説明する図である。

[図277]攻撃プローブを説明する図である。

[図278]攻撃プローブを検知する検知領域と検知回路を説明する図である。

[図279]本技術を適用した固体撮像装置の主な回路構成を示すブロック図である。

[図280]プローブ判定処理を含む認証処理を行う第１の基本処理のフローチャートである。

[図281]図２８０の認証処理の詳細を示すフローチャートである。

[図282]図２８１のプローブ判定処理として実行可能な第１の処理を示すフローチャートである。

[図283]図２８１のプローブ判定処理として実行可能な第２の処理を示すフローチャートである。

[図284]プローブ判定処理を含む認証処理を行う第２の基本処理のフローチャートである。

[図285]プローブ判定処理を含む認証処理を行う第３の基本処理のフローチャートである。

[図286]電磁検知機能を含む場合の固体撮像装置の模式図である。

[図287]検知領域が第２の半導体基板の多層配線層に形成された場合の詳細断面図である。

[図288]検知領域が第１の半導体基板の多層配線層に形成された場合の詳細断面図である。

[図289]画素アレイと重畳しないように検知領域を設けた固体撮像装置の模式図である。

[図290]検知部がコイルで構成される場合の例を示す図である。

[図291]被保護領域と重畳しないように検知領域を設けた固体撮像装置の模式図である。

[図292]被保護領域と重畳しないように検知領域を設けた固体撮像装置の模式図である。

[図293]偽検知領域を設けた固体撮像装置の模式図である。

[図294]偽検知領域を設けた固体撮像装置の模式図である。

[図295]検知部としてのコイルが制御線または信号線を含む固体撮像装置の模式図である。

[図296]検知部に着目した固体撮像装置の回路構成例を示すブロック図である。

[図297]複数の検知領域を有する場合の検知部の構成例を示すブロック図である。

[図298]複数の検知領域を有する場合の検知部の構成例を示すブロック図である。

[図299]検知回路の詳細構成例を示すブロック図である。

[図300]基板破損検知機能を付加した固体撮像装置の回路構成例を示すブロック図である。

[図301]結像状態の変化を用いて認証処理を行う場合の認証処理のフローチャートである。

[図302]レンズ状態を用いて認証処理を行う場合の認証処理のフローチャートである。

[図303]振動部を設けた撮像装置の構成例を示すブロック図である。

[図304]体内情報取得システムの概略的な構成の一例を示すブロック図である。

[図305]内視鏡手術システムの概略的な構成の一例を示す図である。

[図306]カメラヘッド及びＣＣＵの機能構成の一例を示すブロック図である。

[図307]車両制御システムの概略的な構成の一例を示すブロック図である。

[図308]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0012] 以下、本技術を実施するための最良の形態（以下、実施の形態と称する）について、図面を参照しながら詳細に説明する。なお、説明は、以下の順序で行なう。

１．Victim導体ループと磁束

２．本技術の実施の形態である固体撮像装置の構成例

３．ホットキャリア発光に対する遮光構造

４．導体層A及びBの構成例

５．導体層A及びBが形成される半導体基板における電極の配置例

６．導体層A及びBの構成例の変形例

７．網目状導体の変形例

８．様々な効果

９．引き出し部が異なる構成例

１０．パッドとの接続構成例

１１．導電性シールドの配置例

１２．導体層が３層ある場合の構成例

１３．応用例

１４．網目状導体のずらし構成例

１５．３電源の構成例

１６．撮像装置の構成例

１７．電磁に対する耐タンパ性を考慮した構成例

１８．体内情報取得システムへの応用例

１９．内視鏡手術システムへの応用例

２０．移動体への応用例

[0013] ＜１．Victim導体ループと磁束＞

例えば、CMOSイメージセンサ等の固体撮像装置（半導体装置）において電源配線の近傍にVictim導体ループが形成される回路が存在する場合、Victim導体ループのループ面内を通過する磁束が変化すると、Victim導体ループに発生する誘導起電力が変化し、画素信号にノイズが発生することがあった。なお、Victim導体ループは、少なくとも一部に導体を含んで形成されていればよい。また、Victim導体ループが全て導体で形成されていてもよい。

[0014] ここで、Victim導体ループ（第１の導体ループ）とは、近傍で生じた磁界強度の変化に影響を受ける側の導体ループを指す。一方、Victim導体ループの近傍に存在し、流れる電流の変化によって磁界強度に変化を生じさせ、Victim導体ループに対して影響を及ぼす側の導体ループをAggressor導体ループ（第２の導体ループ）と称する。

[0015] 図１は、Victim導体ループの変化による誘導起電力の変化を説明する図である。例えば、図１に示されるCMOSイメージセンサ等の固体撮像装置は、ピクセル基板１０とロジック基板２０とが、上からその順に積層されて構成される。図１の固体撮像装置においては、ピクセル基板１０の画素領域にVicti

m導体ループ１１（１１Ａ，１１Ｂ）の少なくとも一部が形成され、そのピクセル基板１０に積層されるロジック基板２０の、このVictim導体ループ１１の近傍には、（デジタル）電源を供給するための電源配線２１が形成される。

[0016] そして、ピクセル基板１０上のVictim導体ループ１１のループ面内には、この電源配線２１による磁束が通過し、それによってVictim導体ループ１１に誘導起電力が発生する。

[0017] なお、Victim導体ループ１１に発生する誘導起電力Vemfは次式（１）および（２）によって算出できる。なお、Φは磁束、Ｈは磁界強度、μは透磁率、ＳはVictim導体ループ１１の面積をそれぞれ示す。

[0018] [数1]

$$\Phi = \int_S \mu H \cdot dS$$

・・・（１）

[数2]

$$V_{emf} = -\frac{d\Phi}{dt}$$

・・・（２）

[0019] ピクセル基板１０の画素領域に形成されるVictim導体ループ１１のループ経路は、画素信号を読み出す読み出し対象画素として選択される画素の位置によって変わる。図１の例の場合、画素Aが選択された際に形成されるVictim導体ループ１１Ａのループ経路は、画素Aと異なる位置の画素Bが選択された際に形成されるVictim導体ループ１１Ｂのループ経路と異なる。換言すると、選択される画素の位置によって、導体ループの実効的な形状が変化する。

[0020] このようにVictim導体ループ１１のループ経路が変化すると、Victim導体ループのループ面内を通過する磁束が変化し、それによってVictim導体ループに発生する誘導起電力が大きく変化することがあった。また、その誘導起電力の変化により、画素から読み出される画素信号にノイズ（誘導性ノイズ

）が生じることがあった。そして、この誘導性ノイズにより、撮像画像に縞状の画像ノイズが発生することがあった。つまり、撮像画像の画質が低減することがあった。

[0021] そこで、本開示では、Victim導体ループおける誘導起電力による誘導性ノイズの発生を抑制する技術を提案する。

[0022] ＜２．本技術の実施の形態である固体撮像装置（半導体装置）の構成例＞

図２は、本技術の実施の形態である固体撮像装置の主な構成例を示すブロック図である。

[0023] 図２に示される固体撮像装置１００は、被写体からの光を光電変換して画像データとして出力するデバイスである。例えば、固体撮像装置１００は、CMOSを用いた裏面照射型CMOSイメージセンサ等として構成される。

[0024] 図２に示されるように、固体撮像装置１００は、第１の半導体基板１０１と第２の半導体基板１０２とが積層されて構成される。

[0025] 第１の半導体基板１０１には、画素やアナログ回路等を有する画素・アナログ処理部１１１が形成されている。第２の半導体基板１０２には、デジタル回路等を有するデジタル処理部１１２が形成されている。

[0026] 第１の半導体基板１０１および第２の半導体基板１０２は、互いに絶縁された状態で重畳される。つまり、画素・アナログ処理部１１１の構成と第２の半導体基板１０２の構成とは、基本的に互いに絶縁されている。なお、図示を省略しているが、画素・アナログ処理部１１１に形成される構成と、デジタル処理部１１２に形成される構成とは、必要に応じて（必要な部分が）、例えば、導体ビア（VIA）、シリコン貫通ビア（TSV）、Cu-Cu接合、Au-Au接合、若しくは、Al-Al接合等の同種金属接合、Cu-Au接合、Cu-Al接合、若しくは、Au- Al接合等の異種金属接合、または、ボンディングワイヤ等を介して互いに電気的に接続される。

[0027] なお、図２においては、積層された２層の基板からなる固体撮像装置１００を例に説明したが、固体撮像装置１００を構成する基板の積層数は任意である。例えば単層であってもよいし、３層以上であってもよい。以下におい

ては、図２の例のように２層の基板により構成される場合について説明する。

[0028] 図３は、画素・アナログ処理部１１１に形成される主な構成要素例を示すブロック図である。

[0029] 図３に示されるように、画素・アナログ処理部１１１には、画素アレイ１２１、A/D変換部１２２、および垂直走査部１２３等が形成される。

[0030] 画素アレイ１２１は、フォトダイオード等の光電変換素子をそれぞれ有する複数の画素１３１（図４）が縦横に配置されている。

[0031] A/D変換部１２２は、画素アレイ１２１の各画素１３１から読み出されたアナログ信号等をA/D変換し、その結果得られるデジタルの画素信号を出力する。

[0032] 垂直走査部１２３は、画素アレイ１２１の各画素１３１のトランジスタ（図５の転送トランジスタ１４２等）の動作を制御する。つまり、画素アレイ１２１の各画素１３１に蓄積された電荷は、垂直走査部１２３に制御されて読み出され、画素信号として、単位画素のカラム毎に信号線１３２（図４）を介してA/D変換部１２２に供給され、A/D変換される。

[0033] A/D変換部１２２は、そのA/D変換結果（デジタルの画素信号）を、画素１３１のカラム毎に、デジタル処理部１１２に形成されるロジック回路（図示せず）に供給する。

[0034] 図４は、画素アレイ１２１の詳細な構成例を示す図である。画素アレイ１２１には、画素１３１－１１乃至１３１－ＭＮが形成されている（Ｍ，Ｎは任意の自然数）。すなわち、画素アレイ１２１には、M行N列の画素１３１が行列状（アレイ状）に配置されている。以下、画素１３１－１１乃至１３１－ＭＮを個々に区別する必要が無い場合、画素１３１と称する。

[0035] 画素アレイ１２１には、信号線１３２－１乃至１３２－Ｎと、制御線１３３－１乃至１３３－Ｍが形成されている。以下、信号線１３２－１乃至１３２－Ｎを個々に区別する必要が無い場合、信号線１３２と称し、制御線１３３－１乃至１３３－Ｍを個々に区別する必要が無い場合、制御線１３３と称

する。

[0036] 画素１３１には、カラム（列）毎に、そのカラムに対応する信号線１３２が接続されている。また、画素１３１には、行毎に、その行に対応する制御線１３３に接続されている。画素１３１に対しては、制御線１３３を介して、垂直走査部１２３からの制御信号が伝送される。

[0037] 画素１３１からは、信号線１３２を介して、アナログの画素信号がA/D変換部１２２に出力される。

[0038] 次に、図５は、画素１３１の構成例を示す回路図である。画素１３１は、光電変換素子としてのフォトダイオード１４１、転送トランジスタ１４２、リセットトランジスタ１４３、増幅トランジスタ１４４、およびセレクトトランジスタ１４５を有する。

[0039] フォトダイオード１４１は、受光した光をその光量に応じた電荷量の光電荷（ここでは、光電子）に光電変換してその光電荷を蓄積する。フォトダイオード１４１のアノード電極はGNDに接続され、カソード電極は転送トランジスタ１４２を介してフローティングディフュージョン（FD）に接続される。もちろん、フォトダイオード１４１のカソード電極が電源に接続され、アノード電極が転送トランジスタ１４２を介してフローティングディフュージョンに接続され、光電荷を光正孔として読み出す方式としてもよい。

[0040] 転送トランジスタ１４２は、フォトダイオード１４１からの光電荷の読み出しを制御する。転送トランジスタ１４２は、ドレイン電極がフローティングディフュージョンに接続され、ソース電極がフォトダイオード１４１のカソード電極に接続される。また、転送トランジスタ１４２のゲート電極には、垂直走査部１２３（図３）から供給される転送制御信号TRGを伝送する転送制御線が接続される。転送制御信号TRG（すなわち、転送トランジスタ１４２のゲート電位）がオフ状態のとき、フォトダイオード１４１からの光電荷の転送が行われない（フォトダイオード１４１において光電荷が蓄積される）。転送制御信号TRG（すなわち、転送トランジスタ１４２のゲート電位）がオン状態のとき、フォトダイオード１４１に蓄積された光電荷がフローティン

グディフュージョンに転送される。

[0041] リセットトランジスタ１４３は、フローティングディフュージョンの電位をリセットする。リセットトランジスタ１４３は、ドレイン電極が電源電位に接続され、ソース電極がフローティングディフュージョンに接続される。また、リセットトランジスタ１４３のゲート電極には、垂直走査部１２３から供給されるリセット制御信号RSTを伝送するリセット制御線が接続される。リセット制御信号RST（すなわち、リセットトランジスタ１４３のゲート電位）がオフ状態のとき、フローティングディフュージョンは電源電位と切り離されている。リセット制御信号RST（すなわち、リセットトランジスタ１４３のゲート電位）がオン状態のとき、フローティングディフュージョンの電荷が電源電位に排出されて、フローティングディフュージョンがリセットされる。

[0042] 増幅トランジスタ１４４は、フローティングディフュージョンの電圧に応じた電気信号（アナログ信号）を出力する（電流を流す）。増幅トランジスタ１４４は、ゲート電極がフローティングディフュージョンに接続され、ドレイン電極が（ソースフォロワ）電源電圧に接続され、ソース電極がセレクトトランジスタ１４５のドレイン電極に接続されている。例えば、増幅トランジスタ１４４は、リセットトランジスタ１４３によってリセットされたフローティングディフュージョンの電圧に応じた電気信号としてのリセット信号（リセットレベル）を画素信号としてセレクトトランジスタ１４５に出力する。また、増幅トランジスタ１４４は、転送トランジスタ１４２によって光電荷が転送されたフローティングディフュージョンの電圧に応じた電気信号としての光蓄積信号（信号レベル）を画素信号としてセレクトトランジスタ１４５に出力する。

[0043] セレクトトランジスタ１４５は、増幅トランジスタ１４４から供給される電気信号の信号線(VSL)１３２（すなわち、A/D変換部１２２）への出力を制御する。セレクトトランジスタ１４５は、ドレイン電極が増幅トランジスタ１４４のソース電極に接続され、ソース電極が信号線１３２に接続されてい

る。また、セレクトトランジスタ１４５のゲート電極には、垂直走査部１２３から供給されるセレクト制御信号SELを伝送するセレクト制御線が接続される。セレクト制御信号SEL（すなわち、セレクトトランジスタ１４５のゲート電位）がオフ状態のとき、増幅トランジスタ１４４と信号線１３２は電気的に切り離されている。したがって、この状態のとき、当該画素１３１から画素信号としてのリセット信号や光蓄積信号が出力されない。セレクト制御信号SEL（すなわち、セレクトトランジスタ１４５のゲート電位）がオン状態のとき、当該画素１３１が選択状態となる。つまり、増幅トランジスタ１４４と信号線１３２が電気的に接続され、増幅トランジスタ１４４から出力される画素信号としてのリセット信号や光蓄積信号が、信号線１３２を介してA/D変換部１２２に供給される。すなわち、当該画素１３１から画素信号としてのリセット信号や光蓄積信号が読み出される。

[0044] なお、画素１３１の構成は任意であり、図５の例に限定されない。

[0045] 以上のように構成される画素・アナログ処理部１１１においては、画素信号としてのアナログ信号の読み出しの対象として画素１３１が選択されると、上述した各種トランジスタを制御する制御線１３３や、信号線１３２、電源配線（アナログ電源配線、デジタル電源配線）等により、様々なVictim導体ループ（ループ形状（環状）の導体）が形成される。このVictim導体ループのループ面内に、近傍の配線等から発生する磁束が通過することにより誘導起電力が発生する。

[0046] Victim導体ループとしては、制御線１３３または信号線１３２の少なくとも一方の一部の配線を含んでいればよい。また、制御線１３３の一部を含むVictim導体ループと、信号線１３２の一部を含むVictim導体ループとがそれぞれ独立のVictim導体ループとして存在してもよい。さらに、Victim導体ループは、その一部または全部が第２の半導体基板１０２に含まれていてもよい。さらに、Victim導体ループは、ループ経路が可変であってもよいし、固定であってもよい。

[0047] Victim導体ループを成す制御線１３３と信号線１３２の配線方向は互いに

略直交することが望ましいが、互いに略平行であってもよい。

[0048] なお、他の導体ループの近傍に存在する導体ループは、Victim導体ループになり得る。例えば、近傍のAggressorループに流れる電流の変化によって磁界強度に変化が生じても、影響を受けない導体ループであっても、Victim導体ループとなり得る。

[0049] Victim導体ループでは、その近傍に存在する配線（Aggressor導体ループ）に高周波信号が流れて、Aggressor導体ループの周辺の磁界強度が変化すると、その影響によりVictim導体ループに誘導起電力が生じ、Victim導体ループにノイズが発生することがあった。特に、Victim導体ループの近傍に、互いに同一の方向に電流が流れる配線が密集する場合、磁界強度の変化が大きくなり、Victim導体ループに発生する誘導起電力（すなわちノイズ）も大きくなる。

[0050] そこで、本開示では、Aggressor導体ループのループ面から生じる磁束の方向を調整し、その磁界がAggressor導体ループを通過させないようにする。

[0051] ＜３．ホットキャリア発光に対する遮光構造＞

図６は、固体撮像装置１００の断面構造例を示す図である。

[0052] 上述したように、固体撮像装置１００は、第１の半導体基板１０１と、第２の半導体基板１０２とが積層されて構成される。

[0053] 第１の半導体基板１０１には、例えば、光電変換部となるフォトダイオード１４１と、複数の画素トランジスタ（図５の転送トランジスタ１４２乃至セレクトトランジスタ１４５）とからなる画素単位が２次元的に複数配列された画素アレイが形成される。

[0054] フォトダイオード１４１は、例えば、半導体基体１５２に形成されたウェル領域内にn型半導体領域と基体表面側（図中、下側）のp型半導体領域を有して形成される。半導体基体１５２上には、複数の画素トランジスタ（図５の転送トランジスタ１４２乃至セレクトトランジスタ１４５）が形成される。

[0055] 半導体基体１５２の表面側には、層間絶縁膜を介して複数層の配線が配置

された多層配線層１５３が形成される。配線は、例えば銅配線で形成される。画素トランジスタ及び垂直走査部１２３等は、異なる配線層の配線同士が、配線層間を貫通する接続導体により所要箇所で接続される。半導体基体１５２の裏面（図中、上側の面）上には、例えば、反射防止膜、所定領域を遮光する遮光膜、及び、各フォトダイオード１４１に対応する位置に設けられたカラーフィルタやマイクロレンズ等の光学部材１５５が形成される。

[0056] 一方、第２の半導体基板１０２には、デジタル処理部１１２（図２）としてのロジック回路が形成される。ロジック回路は、例えば、半導体基体１６２のp型の半導体ウェル領域に形成された、複数のMOSトランジスタ１６４からなる。

[0057] さらに、半導体基体１６２上には、層間絶縁膜を介して配線が配置された配線層を複数備える多層配線層１６３が形成される。図６では、多層配線層１６３を形成する複数の配線層のうちの２層の配線層（配線層１６５A，１６５Ｂ）を示している。

[0058] 固体撮像装置１００においては、配線層１６５Aおよび配線層１６５Bによって遮光構造１５１を成している。

[0059] ここで、第２の半導体基板１０２において、MOSトランジスタ１６４等の能動素子が形成されている領域を能動素子群１６７とする。第２の半導体基板１０２では、例えば、複数のnMOSトランジスタやpMOSトランジスタ等の能動素子を組み合わせて一つの機能を実現するための回路が構成される。そして、この能動素子群１６７が形成された領域を、回路ブロック（図７の回路ブロック２０２乃至２０４に相当）とする。なお、第２の半導体基板１０２に形成される能動素子としては、MOSトランジスタ１６４以外にダイオード等も存在し得る。

[0060] そして、第２の半導体基板１０２の多層配線層１６３において、配線層１６５Aと配線層１６５Bから成る遮光構造１５１が、能動素子群１６７とフォトダイオード１４１との間に存在することにより、能動素子群１６７から発生するホットキャリア発光がフォトダイオード１４１に漏れ込むことを抑制

している（詳細は後述する）。

[0061] 以下、遮光構造１５１を成す配線層１６５Aと配線層１６５Bのうち、フォトダイオード１４１等が形成された第１の半導体基板１０１に近い方の配線層１６５Aを導体層A（第１の導体層）と称することにする。また、能動素子群１６７に近い方の配線層１６５Bを導体層B（第２の導体層）と称することにする。

[0062] ただし、フォトダイオード１４１等が形成された第１の半導体基板１０１に近い方の配線層１６５Aを導体層B、能動素子群１６７に近い方の配線層１６５Bを導体層Aとしてもよい。さらに、導体層A及びBの間には、絶縁層、半導体層、他の導体層等のいずれかが設けられていてもよい。また、導体層A及びBの間以外にも、絶縁層、半導体層、他の導体層等のいずれかが設けられていてもよい。

[0063] 導体層Aや導体層Bは、回路基板や半導体基板や電子機器の中で最も電流の流れやすい導体層であることが望ましいが、その限りではない。

[0064] 導体層Aと導体層Bの一方が、回路基板や半導体基板や電子機器の中で１番目に電流の流れやすい導体層であり、他方が、回路基板や半導体基板や電子機器の中で２番目に電流の流れやすい導体層であることが望ましいが、その限りではない。

[0065] 導体層Aと導体層Bの一方が、回路基板や半導体基板や電子機器の中で最も電流の流れにくい導体層ではないことが望ましいが、その限りではない。導体層Aと導体層Bの両方が、回路基板や半導体基板や電子機器の中で最も電流の流れにくい導体層ではないことが望ましいが、その限りではない。

[0066] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１の中で１番目に電流の流れやすい導体層であり、他方が、第１の半導体基板１０１の中で２番目に電流の流れやすい導体層であってもよい。

[0067] 例えば、導体層Aと導体層Bの一方が、第２の半導体基板１０２の中で１番目に電流の流れやすい導体層であり、他方が、第２の半導体基板１０２の中で２番目に電流の流れやすい導体層であってもよい。

[0068] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１の中で１番目に電流の流れやすい導体層であり、他方が、第２の半導体基板１０２の中で１番目に電流の流れやすい導体層であってもよい。

[0069] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１の中で１番目に電流の流れやすい導体層であり、他方が、第２の半導体基板１０２の中で２番目に電流の流れやすい導体層であってもよい。

[0070] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１の中で２番目に電流の流れやすい導体層であり、他方が、第２の半導体基板１０２の中で１番目に電流の流れやすい導体層であってもよい。

[0071] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１の中で２番目に電流の流れやすい導体層であり、他方が、第２の半導体基板１０２の中で２番目に電流の流れやすい導体層であってもよい。

[0072] 例えば、導体層Aと導体層Bの一方が、第１の半導体基板１０１または第２の半導体基板１０２の中で最も電流の流れにくい導体層ではなくてもよい。

[0073] 例えば、導体層Aと導体層Bの両方が、第１の半導体基板１０１または第２の半導体基板１０２の中で最も電流の流れにくい導体層ではなくてもよい。

[0074] なお、上述した１番目は、３番目や４番目やＮ番目（Ｎは正数）として置き換え可能であり、上述した２番目も、３番目や４番目やＮ番目（Ｎは正数）として置き換え可能である。

[0075] なお、上述した回路基板や半導体基板や電子機器の中で電流の流れやすい導体層は、回路基板の中で電流の流れやすい導体層、半導体基板の中で電流の流れやすい導体層、電子機器の中で電流の流れやすい導体層、の何れかであると考えてもよい。また、上述した回路基板や半導体基板や電子機器の中で電流の流れにくい導体層は、回路基板の中で電流の流れにくい導体層、半導体基板の中で電流の流れにくい導体層、電子機器の中で電流の流れにくい導体層、の何れかであると考えてもよい。また、上述した電流の流れやすい導体層をシート抵抗の低い導体層とし、電流の流れにくい導体層をシート抵抗の高い導体層としても、それぞれ置き換え可能である。

[0076] なお、導体層A及びBに用いる導体の材料としては、銅、アルミ、タングステン、クロム、ニッケル、タンタル、モリブデン、チタン、金、銀、鉄等の金属、若しくは、これらの何れかを少なくとも含む混合物、化合物、または、合金が主に用いられる。また、シリコン、ゲルマニウム、化合物半導体、有機半導体等の半導体が含まれていてもよい。さらに、綿、紙、ポリエチレン、ポリ塩化ビニル、天然ゴム、ポリエステル、エポキシ樹脂、メラミン樹脂、フェノール樹脂、ポリウレタン、合成樹脂、マイカ、石綿、ガラス繊維、磁器等の絶縁体が含まれていてもよい。

[0077] 遮光構造１５１を成す導体層A及びBは、電流が流されることによってAggressor導体ループと成り得る。

[0078] 次に、遮光構造１５１によって遮光される領域（遮光対象領域）について説明する。

[0079] 図７は、半導体基体１６２における、能動素子群１６７が形成された領域から成る回路ブロックの平面配置例を示す概略構成図である。

[0080] 図７のAは、複数の回路ブロック２０２乃至２０４が一括して遮光構造１５１による遮光対象領域とされる場合の例であり、回路ブロック２０２，２０３および２０４の全てを含む領域２０５が遮光対象領域となる。

[0081] 図７のBは、複数の回路ブロック２０２乃至２０４が個別に遮光構造１５１による遮光対象領域とされる場合の例であり、回路ブロック２０２，２０３、および２０４のそれぞれを含む領域２０６，２０７、および２０８が個別に遮光対象領域となり、領域２０６乃至２０８以外の領域２０９が遮光非対象領域とされる。

[0082] 図７のBに示した例の場合、遮光構造１５１を成す導体層A及びBのレイアウトの自由度が制限されることを回避することができる。しかしながら、導体層A及びBのレイアウトが複雑化するため、導体層A及びBのレイアウトを設計するために多大な労力が必要となる。

[0083] 遮光構造１５１を成す導体層A及びBのレイアウトを容易に設計するためには、図７のAに示した例を採用し、複数の回路ブロックを一括して遮光対象領

域とすることが望ましい。

[0084] そこで、本開示では、導体層A及びBのレイアウトの自由度が制限されることを回避しつつ、レイアウトを容易に設計できる導体層A及びBの構造を提案する。

[0085] なお、本実施の形態における遮光対象領域には、ホットキャリア発光の発光源となる能動素子群１６７の領域を表す回路ブロックに加えて、回路ブロックの周辺にも遮光対象領域となるように緩衝領域を設けるようにする。回路ブロックの周囲に緩衝領域を設けることにより、回路ブロックから斜め方向に射出されるホットキャリア発光がフォトダイオード１４１に漏れ込むことを抑止できる。

[0086] 図８は、遮光構造１５１による遮光対象領域と、能動素子群の領域および緩衝領域との位置関係例を示す図である。

[0087] 図８に示す例では、能動素子群１６７が形成された領域と、能動素子群１６７の周囲の緩衝領域１９１が遮光対象領域１９４としており、遮光対象領域１９４に対向するように、遮光構造１５１が形成される。

[0088] ここで、能動素子群１６７から遮光構造１５１までの長さを層間距離１９２とする。また、能動素子群１６７の端部から配線による遮光構造１５１の端部までの長さを緩衝領域幅１９３とする。

[0089] 遮光構造１５１は、緩衝領域幅１９３が、層間距離１９２よりも大きくなるように形成する。これにより、点光源として発生するホットキャリア発光の斜め成分についても遮光することが可能となる。

[0090] なお、緩衝領域幅１９３の適切な値は、遮光構造１５１と能動素子群１６７との層間距離１９２に依存して変わる。例えば、層間距離１９２が長い場合、能動素子群１６７からのホットキャリア発光の斜め成分を十分に遮蔽できるように緩衝領域１９１を大きく設ける必要がある。一方、層間距離１９２が短い場合、緩衝領域１９１を大きく設けなくても能動素子群１６７からのホットキャリア発光を十分に遮光することができる。従って、多層配線層１６３を構成する複数の配線層のうち、能動素子群１６７に近い配線層を用

いて遮光構造１５１を形成するようにすれば、導体層A及びBのレイアウトの自由度を向上させることができる。ただし、能動素子群１６７に近い配線層を用いて遮光構造１５１を形成することは、能動素子群１６７に近い配線層のレイアウト制約などにより、難しい場合が多い。本技術では、能動素子群１６７から遠い配線層を用いて遮光構造１５１を形成する場合でも、高いレイアウト自由度が得られる。

[0091] ＜４．導体層A及びBの構成例＞

以下、本技術を適用した固体撮像装置１００におけるAggressor導体ループと成り得る、遮光構造１５１を成す導体層A（配線層１６５A）および導体層B（配線層１６５B）の構成例について説明するが、その前に、構成例の比較対象とする比較例について説明する。

[0092] ＜第１の比較例＞

図９は、遮光構造１５１を成す導体層A及びBの、後述する複数の構成例と比較するための第１の比較例を示す平面図である。なお、図９のAは導体層Aを、図９のBは導体層Bを示している。図９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0093] 第１の比較例における導体層Aは、Y方向に長い直線状導体２１１が、X方向に導体周期FXAで周期的に配置されている。なお、導体周期FXA＝X方向の導体幅WXA＋X方向の間隙幅GXAである。各直線状導体２１１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0094] 第１の比較例における導体層Bは、Y方向に長い直線状導体２１２が、X方向に導体周期FXBで周期的に配置されている。なお、導体周期FXB＝X方向の導体幅WXB＋X方向の間隙幅GXBである。各直線状導体２１２は、例えば、プラス電源に接続される配線（Vdd配線）である。ここで、導体周期FXB＝導体周期FXAである。

[0095] なお、各直線状導体２１１をVdd配線とし、各直線状導体２１２をVss配線とするように、導体層A及びBの接続先を入れ替えてもよい。

[0096] 図９のCは、図９のAとBにそれぞれ示した導体層A及びBをフォトダイオード

１４１側（裏面側）から見た状態を示している。第１の比較例の場合、図９のCに示されるように、導体層Aを構成する直線状導体２１１と、導体層Bを構成する直線状導体２１２とを重ねて配置した場合に、導体部分が重畳する重複部分が生じるように、直線状導体２１１，２１２が形成されるので、能動素子群１６７からのホットキャリア発光を十分に遮光することができる。なお、重複部分の幅を重複幅とも称する。

[0097] 図１０は、第１の比較例（図９）に流れる電流条件を示す図である。

[0098] 導体層Aを構成する直線状導体２１１と、導体層Bを構成する直線状導体２１２に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である直線状導体２１２に、電流が、図面の上側から下側に流れるとき、Vss配線である直線状導体２１１に、電流が、図面の下側から上側に流れるものとする。

[0099] 第１の比較例に、図１０に示したように電流が流れる場合、Vss配線である直線状導体２１１と、Vdd配線である直線状導体２１２との間には、図１０の平面図において、隣接する直線状導体２１１及び２１２を含んで形成される、ループ面がXY平面にほぼ平行な導体ループによって、略Z方向の磁束が発生し易くなる。

[0100] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、図１０に示されるように信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0101] さらに、Aggressor導体ループの構成次第では、誘導起電力はVictim導体ループの寸法に比例するので、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0102] 第１の比較例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略Z方向）と、Victim導体ループに誘導起電力を生じさせ易い磁束の方向（Z方向）とが略一致するので、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）が予想される。

[0103] 図１１は、第１の比較例を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0104] 図１１のAは、固体撮像装置１００から出力される、誘導性ノイズが生じた画像を示している。図１１のBは、図１１のAに示した画像の線分X1－X2における画素信号の変化を示している。図１１のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L1を示している。図１１のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0105] 以下、図１１のCに示した実線L1を、遮光構造１５１を成す導体層A及びBの構成例を固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果との比較に用いることにする。

[0106] ＜第１の構成例＞

図１２は、導体層A及びBの第１の構成例を示している。なお、図１２のAは導体層Aを、図１２のBは導体層Bを示している。図１２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0107] 第１の構成例における導体層Aは、面状導体２１３から成る。面状導体２１３は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0108] 第１の比較例における導体層Bは、面状導体２１４から成る。面状導体２１４は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0109] なお、面状導体２１３をVdd配線とし、面状導体２１４をVss配線とするように、導体層A及びBの接続先を入れ替えてもよい。以降に説明する各構成例においても同様とする。

[0110] 図１２のCは、図１２のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図１２のCにお

ける斜線が交差するハッチングの領域２１５は、導体層Aの面状導体２１３と、導体層Bの面状導体２１４とが重複する領域を示している。したがって、図１２のCの場合は、導体層Aの面状導体２１３と、導体層Bの面状導体２１４との全面が重なっていることを示している。第１の構成例の場合、導体層Aの面状導体２１３と、導体層Bの面状導体２１４との全面が重なるので、能動素子群１６７からのホットキャリア発光を確実に遮光することができる。

[0111] 図１３は、第１の構成例（図１２）に流れる電流条件を示す図である。

[0112] 導体層Aを構成する面状導体２１３と、導体層Bを構成する面状導体２１４に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である面状導体２１４に、電流が、図面の上側から下側に流れるとき、Vss配線である面状導体２１３に、電流が、図面の下側から上側に流れるものとする。

[0113] 第１の構成例に、図１３に示したように電流が流れる場合、Vss配線である面状導体２１３と、Vdd配線である面状導体２１４との間には、面状導体２１３及び２１４が配置された断面において、面状導体２１３及び２１４（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0114] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、図１３に示されるように信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z軸方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0115] さらに、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0116] 第１の構成例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略X方向や略Y方向）と、Victim導体ループに誘導起電力を生じさせる磁束の方向（Z方向）とが略直交して略９０度異なる。換言すれば、Aggressor導体ループから磁束が発生するループ面の方向と、Victim導体ループに誘導起電力を発生させるループ面の方向とが略９０度異なる。そのため、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）は、第１の比較例の場合に比べて少ないことが予想される。

[0117] 図１４は、第１の構成例（図１２）を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0118] 図１４のAは、固体撮像装置１００から出力される、誘導性ノイズが生じ得る画像を示している。図１４のBは、図１４のAに示した画像の線分X1－X2における画素信号の変化を示している。図１４のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L11を示している。図１４のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。なお、図１４のCの点線L1は、第１の比較例（図９）に対応するものである。

[0119] 図１４のCに示した実線L11と点線L1を比較して明らかなように、第１の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができる。よって、固体撮像装置１００から出力される画像における誘導性ノイズの発生を抑止することができる。

[0120] ＜第２の構成例＞

図１５は、導体層A及びBの第２の構成例を示している。なお、図１５のAは導体層Aを、図１５のBは導体層Bを示している。図１５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0121] 第２の構成例における導体層Aは、網目状導体２１６から成る。網目状導体２１６におけるX方向の導体幅をWXA、間隙幅をGXA、導体周期をFXA（＝導体幅WXA＋間隙幅GXA）、端部幅をEXA（＝導体幅WXA/2）とする。また、網目状導体２１６におけるY方向の導体幅をWYA、間隙幅をGYA、導体周期をFYA（＝

導体幅WYA＋間隙幅GYA）、端部幅をEYA（＝導体幅WYA/2）とする。網目状導体２１６は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0122] 第２の構成例における導体層Bは、網目状導体２１７から成る。網目状導体２１７におけるX方向の導体幅をWXB、間隙幅をGXB、導体周期をFXB（＝導体幅WXB＋間隙幅GXB）、端部幅をEXB（＝導体幅WXB/2）とする。また、網目状導体２１７におけるY方向の導体幅をWYB、間隙幅をGYB、導体周期をFYB（＝導体幅WYB＋間隙幅GYB）、端部幅をEYB（＝導体幅WYB/2）とする。網目状導体２１７は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0123] なお、網目状導体２１６と網目状導体２１７は、以下の関係を満たすことが望ましい。

導体幅WXA＝導体幅WYA＝導体幅WXB＝導体幅WYB

間隙幅GXA＝間隙幅GYA＝間隙幅GXB＝間隙幅GYB

端部幅EXA＝端部幅EYA＝端部幅EXB＝端部幅EYB

導体周期FXA＝導体周期FYA＝導体周期FXB＝導体周期FYB

[0124] 図１５のCは、図１５のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図１５のCにおける斜線が交差するハッチングの領域２１８は、導体層Aの網目状導体２１６と、導体層Bの網目状導体２１７とが重複する領域を示している。第２の構成例の場合、導体層Aを成す網目状導体２１６の間隙と導体層Bを成す網目状導体２１７の間隙が一致するので、能動素子群１６７からのホットキャリア発光を十分に遮光することはできない。ただし、後述するように、誘導性ノイズの発生を抑えることはできる。

[0125] 図１６は、第２の構成例（図１５）に流れる電流条件を示す図である。

[0126] 導体層Aを構成する網目状導体２１６と、導体層Bを構成する網目状導体２１７に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である網目状導体２１７に、電流が、図面の上側から下側に流れるとき、Vss配線である網目状導体２１６

に、電流が、図面の下側から上側に流れるものとする。

[0127] 第２の構成例に、図１６に示したように電流が流れる場合、Vss配線である網目状導体２１６と、Vdd配線である網目状導体２１７との間には、網目状導体２１６及び２１７が配置された断面において、網目状導体２１６及び２１７（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0128] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、図１６に示されるように信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0129] さらに、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0130] 第２の構成例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略X方向や略Y方向）と、Victim導体ループに誘導起電力を生じさせる磁束の方向（Z方向）とが略直交して略９０度異なる。換言すれば、Aggressor導体ループから磁束が発生するループ面の方向と、Victim導体ループに誘導起電力を発生させるループ面の方向とが略９０度異なる。そのため、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）は、第１の比較例に比べて少ないことが予想される。

[0131] 図１７は、第２の構成例（図１５）を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0132] 図１７のAは、固体撮像装置１００から出力される、誘導性ノイズが生じ得

る画像を示している。図１７のBは、図１７のAに示した画像の線分X1－X2における画素信号の変化を示している。図１７のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L21を示している。図１７のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。なお、図１７のCの点線L1は、第１の比較例（図９）に対応するものである。

[0133] 図１７のCに示した実線L21と点線L1を比較して明らかなように、第２の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができる。よって、固体撮像装置１００から出力される画像における誘導性ノイズの発生を抑止することができる。

[0134] ＜第２の比較例＞

第２の構成例（図１５）では、導体層Aを成す網目状導体２１６と導体層Bを成す網目状導体２１７の関係として、導体周期FXA＝導体周期FYA＝導体周期FXB＝導体周期FYBを満たすようにしている。

[0135] このように、導体層AのX方向の導体周期FXAと、導体層AのY方向の導体周期FYAと、導体層BのX方向の導体周期FXBと、導体層BのX方向の導体周期FYBとを一致させると、誘導性ノイズの発生を抑えることができる。

[0136] 図１８および図１９は、導体層Aと導体層Bの全ての導体周期を一致させると、誘導性ノイズの発生を抑えることができることを説明するための図である。

[0137] 図１８のAは、図１５に示した第２の構成例と比較するための、第２の構成例を変形した第２の比較例を示している、この第２の比較例は、第２の構成例における導体層Aを成す網目状導体２１６のX方向の間隙幅GXAとY方向の間隙幅GYAを広げて、X方向の導体周期FXAとY方向の導体周期FYAを、第２の構成例の５倍にしたものである。なお、第２の比較例における導体層Bを成す網目状導体２１７は、第２の構成例と同じものとする。

[0138] 図１８のBは、図１５のCに示した第２の構成例を図１８のAと同倍率で示したものである。

[0139] 図１９は、第２の比較例（図１８のA）と、第２の構成例（図１８のB）を

固体撮像装置１００に適用した場合のミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、第２の比較例に流れる電流条件は、図１６に示した場合と同様とする。図１９の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0140] 図１９における実線L21は、第２の構成例に対応し、点線L31は第２の比較例に対応するものである。

[0141] 実線L21と点線L31を比較して明らかなように、第２の構成例は、第２の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0142] ＜第３の比較例＞

ところで、第２の比較例における導体層Aを成す網目状導体の導体幅を広げた場合にも誘導性ノイズの発生を抑えることができる。

[0143] 図２０および図２１は、導体層Aを成す網目状導体の導体幅を広げると、誘導性ノイズの発生を抑えることができることを説明するための図である。

[0144] 図２０のAは、図１８のAに示した第２の比較例を再掲したものである。

[0145] 図２０のBは、第２の比較例と比べるための、第２の構成例を変形した第３の比較例を示している、この第３の比較例は、第２の構成例における導体層Aを成す網目状導体２１６のX方向とY方向の導体幅WXA, WYAを第２の構成例の５倍に広げたものである。なお、第３の比較例における導体層Bを成す網目状導体２１７は、第２の構成例と同じものとする。

[0146] 図２１は、第３の比較例と、第２の比較例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、第３の比較例に流れる電流条件は、図１６に示した場合と同様とする。図２１の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0147] 図２１における実線L41は、第３の比較例に対応し、点線L31は第２の比較例に対応するものである。

[0148] 実線L41と点線L31を比較して明らかなように、第３の比較例は、第２の比

較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0149] ＜第３の構成例＞

次に、図２２は、導体層A及びBの第３の構成例を示している。なお、図２２のAは導体層Aを、図２２のBは導体層Bを示している。図２２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0150] 第３の構成例における導体層Aは、面状導体２２１から成る。面状導体２２１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0151] 第３の構成例における導体層Bは、網目状導体２２２から成る。網目状導体２２２におけるX方向の導体幅をWXB、間隙幅をGXB、導体周期をFXB（＝導体幅WXB＋間隙幅GXB）とする。また、網目状導体２２２におけるY方向の導体幅をWYB、間隙幅をGYB、導体周期をFYB（＝導体幅WYB＋間隙幅GYB）、端部幅をEYBとする。網目状導体２２２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0152] なお、網目状導体２２２は、以下の関係を満たすことが望ましい。

導体幅WXB＝導体幅WYB

間隙幅GXB＝間隙幅GYB

端部幅EYB＝導体幅WYB/2

導体周期FXB＝導体周期FYB

[0153] 上述した関係のように、X方向とY方向で導体幅、導体周期、間隙幅を揃えることにより、網目状導体２２２のX方向とY方向とで配線抵抗や配線インピーダンスが均一になるので、X方向とY方向とで磁界耐性や電圧降下を均等にすることができる。

[0154] また、端部幅EYBを導体幅WYBの1/2とすることにより、網目状導体２２２の端部周辺で発生する磁界によってVictim導体ループに生じる誘導起電力を抑制することができる。

[0155] 図２２のCは、図２２のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図２２のCにお

ける斜線が交差するハッチングの領域２２３は、導体層Aの面状導体２２１と、導体層Bの網目状導体２２２とが重複する領域を示している。第３の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0156] 図２３は、第３の構成例（図２２）に流れる電流条件を示す図である。

[0157] 導体層Aを構成する面状導体２２１と、導体層Bを構成する網目状導体２２２に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である網目状導体２２２に、電流が、図面の上側から下側に流れるとき、Vss配線である面状導体２２１に流れる電流は、図面の下側から上側に流れるものとする。

[0158] 第３の構成例に、図２３に示したように電流が流れる場合、Vss配線である面状導体２２１と、Vdd配線である網目状導体２２２との間には、面状導体２２１と網目状導体２２２が配置された断面において、面状導体２２１と網目状導体２２２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0159] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0160] さらに、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0161] 第３の構成例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略X方向や略Y方向）と、Victim

導体ループに誘導起電力を生じさせる磁束の方向（Z方向）とが略直交して略９０度異なる。換言すれば、Aggressor導体ループから磁束が発生するループ面の方向と、Victim導体ループに誘導起電力を発生させるループ面の方向とが略９０度異なる。そのため、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）は、第１の比較例に比べて少ないことが予想される。

[0162] 図２４は、第３の構成例（図２２）を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0163] 図２４のAは、固体撮像装置１００から出力される、誘導性ノイズが生じ得る画像を示している。図２４のBは、図２４のAに示した画像の線分X1－X2における画素信号の変化を示している。図２４のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L51を示している。図２４のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。なお、図２４のCの点線L1は、第１の比較例（図９）に対応するものである。

[0164] 図２４のCに示した実線L51と点線L1を比較して明らかなように、第３の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができる。よって、固体撮像装置１００から出力される画像における誘導性ノイズの発生を抑止することができる。

[0165] ＜第４の構成例＞

次に、図２５は、導体層A及びBの第４の構成例を示している。なお、図２５のAは導体層Aを、図２５のBは導体層Bを示している。図２５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0166] 第４の構成例における導体層Aは、網目状導体２３１から成る。網目状導体２３１におけるX方向の導体幅をWXA、間隙幅をGXA、導体周期をFXA（＝導体幅WXA＋間隙幅GXA）、端部幅をEXA（＝導体幅WXA/2）とする。また、網目状導体２３１におけるY方向の導体幅をWYA、間隙幅をGYA、導体周期をFYA（＝導体幅WYA＋間隙幅GYA）とする。網目状導体２３１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0167] 第４の構成例における導体層Bは、網目状導体２３２から成る。網目状導体２３２におけるX方向の導体幅をWXB、間隙幅をGXB、導体周期をFXB（＝導体幅WXB＋間隙幅GXB）とする。また、網目状導体２３２におけるY方向の導体幅をWYB、間隙幅をGYB、導体周期をFYB（＝導体幅WYB＋間隙幅GYB）、端部幅をEYB（＝導体幅WYB/2）とする。網目状導体２３２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0168] なお、網目状導体２３１と網目状導体２３２は、以下の関係を満たすことが望ましい。

導体幅WXA＝導体幅WYA＝導体幅WXB＝導体幅WYB

間隙幅GXA＝間隙幅GYA＝間隙幅GXB＝間隙幅GYB

端部幅EXA＝端部幅EYB

導体周期FXA＝導体周期FYA＝導体周期FXB＝導体周期FYB

導体幅WYA＝2×重複幅＋間隙幅GYA、導体幅WXA＝2×重複幅＋間隙幅GXA

導体幅WYB＝2×重複幅＋間隙幅GYB、導体幅WXB＝2×重複幅＋間隙幅GXB

[0169] ここで、重複幅とは、導体層Aの網目状導体２３１と、導体層Bの網目状導体２３２とを重ねて配置した場合に、導体部分が重複する重複部分の幅である。

[0170] 上述した関係のように、網目状導体２３１と網目状導体２３２のX方向とY方向の導体周期を全て揃えることにより、網目状導体２３１の電流分布と、網目状導体２３２の電流分布とを略均等、且つ、逆特性にできるので、網目状導体２３１の電流分布によって生じる磁界と、網目状導体２３２の電流分布によって生じる磁界とを効果的に相殺できる。

[0171] また、網目状導体２３１と網目状導体２３２のX方向とY方向の導体周期、導体幅、間隙幅を全て揃えることにより、網目状導体２３１と網目状導体２３２のX方向とY方向とで配線抵抗や配線インピーダンスが均一になるので、X方向とY方向とで磁界耐性や電圧降下を均等にすることができる。

[0172] また、網目状導体２３１の端部幅EXAを導体幅WXAの1/2とすることにより、網目状導体２３１の端部周辺で発生する磁界によってVictim導体ループに生

じる誘導起電力を抑制することができる。また、網目状導体２３２の端部幅EYBを導体幅WYBの1/2とすることにより、網目状導体２３１の端部周辺で発生する磁界によってVictim導体ループに生じる誘導起電力を抑制することができる。

[0173] なお、導体層Aの網目状導体２３１のX方向に端部を設ける代わりに、導体層Bの網目状導体２３２のX方向の端部を設けるようにしてもよい。また、導体層Bの網目状導体２３２のY方向の端部を設ける代わりに、導体層Aの網目状導体２３１のY方向に端部を設けるようにしてもよい。

[0174] 図２５のCは、図２５のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図２５のCにおける斜線が交差するハッチングの領域２３３は、導体層Aの網目状導体２３１と、導体層Bの網目状導体２３２とが重複する領域を示している。第４の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0175] ただし、導体層Aの網目状導体２３１と、導体層Bの網目状導体２３２とにより、完全にホットキャリア発光を遮光するためには、以下の関係を満たす必要がある。

導体幅WYA≧間隙幅GYA

導体幅WXA≧間隙幅GXA

導体幅WYB≧間隙幅GYB

導体幅WXB≧間隙幅GXB

[0176] この場合、以下の関係が満たされることになる。

導体幅WYA＝２×重複幅＋間隙幅GYA

導体幅WXA＝２×重複幅＋間隙幅GXA

導体幅WYB＝２×重複幅＋間隙幅GYB

導体幅WXB＝２×重複幅＋間隙幅GXB

[0177] 第４の構成例に、図２３に示した場合と同様に電流が流れる場合、Vss配線

である網目状導体２３１と、Vdd配線である網目状導体２３２との間には、網目状導体２３１及び２３２が配置された断面において、網目状導体２３１及び２３２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0178] ＜第５の構成例＞

次に、図２６は、導体層A及びBの第５の構成例を示している。なお、図２６のAは導体層Aを、図２６のBは導体層Bを示している。図２６における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0179] 第５の構成例における導体層Aは、網目状導体２４１から成る。網目状導体２４１は、第４の構成例（図２５）における導体層Aを成す網目状導体２３１をY方向に導体周期FYA/2だけ移動したものである。網目状導体２４１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0180] 第５の構成例における導体層Bは、網目状導体２４２から成る。網目状導体２４２は、第４の構成例（図２５）における導体層Bを成す網目状導体２３２と同様の形状を有するので、その説明は省略する。網目状導体２４２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0181] なお、網目状導体２４１と網目状導体２４２は、以下の関係を満たすことが望ましい。

導体幅WXA＝導体幅WYA＝導体幅WXB＝導体幅WYB

間隙幅GXA＝間隙幅GYA＝間隙幅GXB＝間隙幅GYB

端部幅EXA＝端部幅EYB

導体周期FXA＝導体周期FYA＝導体周期FXB＝導体周期FYB

導体幅WYA＝2×重複幅＋間隙幅GYA、導体幅WXA＝2×重複幅＋間隙幅GXA

導体幅WYB＝2×重複幅＋間隙幅GYB、導体幅WXB＝2×重複幅＋間隙幅GXB

[0182] ここで、重複幅とは、導体層Aの網目状導体２４１と、導体層Bの網目状導体２４２とを重ねて配置した場合に、導体部分が重複する重複部分の幅である。

[0183] 図２６のCは、図２６のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図２６のCにおける斜線が交差するハッチングの領域２４３は、導体層Aの網目状導体２４１と、導体層Bの網目状導体２４２とが重複する領域を示している。第５の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0184] また、第５の構成例の場合、網目状導体２４１と網目状導体２４２との重複する領域２４３がX方向に連なる。網目状導体２４１と網目状導体２４２との重複する領域２４３では、網目状導体２４１と網目状導体２４２に互いに極性が異なる電流が流れるので、領域２４３から生じる磁界が互いに打ち消されることになる。よって、領域２４３付近における誘導性ノイズの発生を抑えることができる。

[0185] 第５の構成例に、図２３に示した場合と同様に電流が流れる場合、Vss配線である網目状導体２４１と、Vdd配線である網目状導体２４２との間には、網目状導体２４１及び２４２が配置された断面において、網目状導体２４１及び２４２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0186] ＜第６の構成例＞

次に、図２７は、導体層A及びBの第６の構成例を示している。なお、図２７のAは導体層Aを、図２７のBは導体層Bを示している。図２７における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0187] 第６の構成例における導体層Aは、網目状導体２５１から成る。網目状導体２５１は、第４の構成例（図２５）における導体層Aを成す網目状導体２３１と同様の形状を有するので、その説明は省略する。網目状導体２５１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0188] 第６の構成例における導体層Bは、網目状導体２５２から成る。網目状導体

２５２は、第４の構成例（図２５）における導体層Bを成す網目状導体２３２をX方向に導体周期FXB/2だけ移動したものである。網目状導体２５２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0189] なお、網目状導体２５１と網目状導体２５２は、以下の関係を満たすことが望ましい。

導体幅WXA＝導体幅WYA＝導体幅WXB＝導体幅WYB

間隙幅GXA＝間隙幅GYA＝間隙幅GXB＝間隙幅GYB

端部幅EXA＝端部幅EYB

導体周期FXA＝導体周期FYA＝導体周期FXB＝導体周期FYB

導体幅WYA＝2×重複幅＋間隙幅GYA、導体幅WXA＝2×重複幅＋間隙幅GXA

導体幅WYB＝2×重複幅＋間隙幅GYB、導体幅WXB＝2×重複幅＋間隙幅GXB

[0190] ここで、重複幅とは、導体層Aの網目状導体２５１と、導体層Bの網目状導体２５２とを重ねて配置した場合に、導体部分が重複する重複部分の幅である。

[0191] 図２７のCは、図２７のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図２７のCにおける斜線が交差するハッチングの領域２５３は、導体層Aの網目状導体２５１と、導体層Bの網目状導体２５２とが重複する領域を示している。第６の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0192] 第６の構成例に、図２３に示した場合と同様に電流が流れる場合、Vss配線である網目状導体２５１と、Vdd配線である網目状導体２５２との間には、網目状導体２５１及び２５２が配置された断面において、網目状導体２５１及び２５２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0193] さらに、第６の構成例の場合、網目状導体２５１と網目状導体２５２の重

複する領域２５３がY方向に連なる。この網目状導体２５１と網目状導体２５２との重複する領域２５３では、網目状導体２５１と網目状導体２５２に互いに極性が異なる電流が流れるので、領域２５３から生じる磁界が互いに打ち消されることになる。よって、領域２５３付近における誘導性ノイズの発生を抑えることができる。

[0194] ＜第４乃至第６の構成例のシミュレーション結果＞

図２８は、第４乃至第６の構成例（図２５乃至図２７）を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、第４乃至第６の構成例に流れる電流条件は、図２３に示した場合と同様とする。図２８の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0195] 図２８のAにおける実線L52は、第４の構成例（図２５）に対応するものであり、点線L1は第１の比較例（図９）に対応するものである。実線L52と点線L1を比較して明らかなように、第４の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0196] 図２８のBにおける実線L53は、第５の構成例（図２６）に対応するものであり、点線L1は第１の比較例（図９）に対応するものである。実線L53と点線L1を比較して明らかなように、第５の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0197] 図２８のCにおける実線L54は、第６の構成例（図２７）に対応するものであり、点線L1は第１の比較例（図９）に対応するものである。実線L54と点線L1を比較して明らかなように、第６の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0198] また、実線L52乃至L54を比較して明らかなように、第６の構成例は、第４の構成例及び第５の構成例に比べて、Victim導体ループに生じさせる誘導起

電力の変化をより抑えることができ、誘導性ノイズをより抑制できることがわかる。

[0199] ＜第７の構成例＞

次に、図２９は、導体層A及びBの第７の構成例を示している。なお、図２９のAは導体層Aを、図２９のBは導体層Bを示している。図２９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0200] 第７の構成例における導体層Aは、面状導体２６１から成る。面状導体２６１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0201] 第７の構成例における導体層Bは、網目状導体２６２と中継導体３０１から成る。網目状導体２６２は、第３の構成例（図２２）における導体層Bの網目状導体２２２と同様の形状を有するので、その説明は省略する。網目状導体２６２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0202] 中継導体（他の導体）３０１は、網目状導体２６２の導体ではない間隙領域に配置されて網目状導体２６２と電気的に絶縁されており、導体層Aの面状導体２６１が接続されたVssに接続される。

[0203] 中継導体３０１の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０１は、網目状導体２６２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０１は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０１は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０１は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0204] 図２９のCは、図２９のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図２９のCにおける斜線が交差するハッチングの領域２６３は、導体層Aの面状導体２６１と、導体層Bの網目状導体２６２とが重複する領域を示している。第７の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７

が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0205] また、第７の構成例の場合、中継導体３０１を設けたことにより、Vss配線である面状導体２６１を略最短距離または短距離で能動素子群１６７と接続することができる。面状導体２６１と能動素子群１６７とを略最短距離または短距離で接続することにより、面状導体２６１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0206] 図３０は、第７の構成例（図２９）に流れる電流条件を示す図である。

[0207] 導体層Aを構成する面状導体２６１と、導体層Bを構成する網目状導体２６２に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である網目状導体２６２に、電流が、図面の上側から下側に流れるとき、Vss配線である面状導体２６１に、電流が、図面の下側から上側に流れるものとする。

[0208] 第７の構成例に、図３０に示したように電流が流れる場合、Vss配線である面状導体２６１と、Vdd配線である網目状導体２６２との間には、面状導体２６１と網目状導体２６２が配置された断面において、面状導体２６１と網目状導体２６２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0209] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0210] さらに、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0211] 第７の構成例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略X方向や略Y方向）と、Victim導体ループに誘導起電力を生じさせる磁束の方向（Z方向）とが略直交して略９０度異なる。換言すれば、Aggressor導体ループから磁束が発生するループ面の方向と、Victim導体ループに誘導起電力を発生させるループ面の方向とが略９０度異なる。そのため、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）は、第１の比較例に比べて少ないことが予想される。

[0212] 図３１は、第７の構成例（図２９）を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0213] 図３１のAは、固体撮像装置１００から出力される、誘導性ノイズが生じ得る画像を示している。図３１のBは、図３１のAに示した画像の線分X1－X2における画素信号の変化を示している。図３１のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L61を示している。図３１のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。なお、図３１のCの点線L51は、第３の構成例（図２２）に対応するものである。

[0214] 図３１のCに示した実線L61と点線L51を比較して明らかなように、第７の構成例は、第３の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化を悪化させないことがわかる。すなわち、導体層Bの網目状導体２６２の間隙に中継導体３０１が配置された第７の構成例でも、固体撮像装置１００から出力される画像における誘導性ノイズの発生を、第３の構成例と同じ程度に抑制することができる。ただし、このシミュレーション結果は、面状導体２６１が能動素子群１６７と接続されておらず、かつ、網目状導体２６２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、面状導体２６１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体２６２と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、面状導体２６１や網目状導体２

６２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０１を設けたことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0215] ＜第８の構成例＞

次に、図３２は、導体層A及びBの第８の構成例を示している。なお、図３２のAは導体層Aを、図３２のBは導体層Bを示している。図３２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0216] 第８の構成例における導体層Aは、網目状導体２７１から成る。網目状導体２７１は、第４の構成例（図２５）における導体層Aの網目状導体２３１と同様の形状を有するので、その説明は省略する。網目状導体２７１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0217] 第８の構成例における導体層Bは、網目状導体２７２と中継導体３０２から成る。網目状導体２７２は、第４の構成例（図２５）における導体層Bの網目状導体２３２と同様の形状を有するので、その説明は省略する。網目状導体２３２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0218] 中継導体（他の導体）３０２は、網目状導体２７２の導体ではない間隙領域に配置されて、網目状導体２７２と電気的に絶縁されており、導体層Aの網目状導体２７１が接続されたVssに接続される。

[0219] なお、中継導体３０２の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０２は、網目状導体２７２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０２は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０２は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０２は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0220] 図３２のCは、図３２のAとBにそれぞれ示した導体層A及びBをフォトダイオ

ード１４１側（裏面側）から見た状態を示している。ただし、図３２のCにおける斜線が交差するハッチングの領域２７３は、導体層Aの網目状導体２７１と、導体層Bの網目状導体２７２とが重複する領域を示している。第８の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0221] 第８の構成例に、図３０に示した場合と同様に電流が流れる場合、Vss配線である網目状導体２７１と、Vdd配線である網目状導体２７２との間には、網目状導体２７１及び２７２が配置された断面において、網目状導体２７１及び２７２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0222] また、第８の構成例の場合、中継導体３０２を設けたことにより、Vss配線である網目状導体２７１を略最短距離または短距離で能動素子群１６７と接続することができる。網目状導体２７１と能動素子群１６７とを略最短距離または短距離で接続することにより、網目状導体２７１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0223] ＜第９の構成例＞

次に、図３３は、導体層A及びBの第９の構成例を示している。なお、図３３のAは導体層Aを、図３３のBは導体層Bを示している。図３３における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0224] 第９の構成例における導体層Aは、網目状導体２８１から成る。網目状導体２８１は、第５の構成例（図２６）における導体層Aの網目状導体２４１と同様の形状を有するので、その説明は省略する。網目状導体２８１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0225] 第９の構成例における導体層Bは、網目状導体２８２と中継導体３０３から成る。網目状導体２８２は、第５の構成例（図２６）における導体層Bの網目状導体２４２と同様の形状を有するので、その説明は省略する。網目状導体

２８２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0226] 中継導体（他の導体）３０３は、網目状導体２８２の導体ではない間隙領域に配置されて、網目状導体２８２と電気的に絶縁されており、導体層Aの網目状導体２８１が接続されたVssに接続される。

[0227] なお、中継導体３０３の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０３は、網目状導体２８２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０３は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０３は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０３は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0228] 図３３のCは、図３３のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図３３のCにおける斜線が交差するハッチングの領域２８３は、導体層Aの網目状導体２８１と、導体層Bの網目状導体２８２とが重複する領域を示している。第９の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0229] 第９の構成例に、図３０に示した場合と同様に電流が流れる場合、Vss配線である網目状導体２８１と、Vdd配線である網目状導体２８２との間には、網目状導体２８１及び２８２が配置された断面において、網目状導体２８１及び２８２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0230] また、第９の構成例の場合、中継導体３０３を設けたことにより、Vss配線である網目状導体２８１を略最短距離または短距離で能動素子群１６７と接

続することができる。網目状導体２８１と能動素子群１６７とを略最短距離または短距離で接続することにより、網目状導体２８１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0231] ＜第１０の構成例＞

次に、図３４は、導体層A及びBの第１０の構成例を示している。なお、図３４のAは導体層Aを、図３４のBは導体層Bを示している。図３４における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0232] 第１０の構成例における導体層Aは、網目状導体２９１から成る。網目状導体２９１は、第６の構成例（図２７）における導体層Aの網目状導体２５１と同様の形状を有するので、その説明は省略する。網目状導体２９１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0233] 第１０の構成例における導体層Bは、網目状導体２９２と中継導体３０４から成る。網目状導体２９２は、第６の構成例（図２７）における導体層Bの網目状導体２５２と同様の形状を有するので、その説明は省略する。網目状導体２９２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0234] 中継導体（他の導体）３０４は、網目状導体２９２の導体ではない間隙領域に配置されて、網目状導体２９２と電気的に絶縁されており、導体層Aの網目状導体２９１が接続されたVssに接続される。

[0235] なお、中継導体３０４の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０４は、網目状導体２９２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０４は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０４は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０４は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0236] 図３４のCは、図３４のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図３４のCにおける斜線が交差するハッチングの領域２９３は、導体層Aの網目状導体２９１と、導体層Bの網目状導体２９２とが重複する領域を示している。第１０の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0237] 第１０の構成例に、図３０に示した場合と同様に電流が流れる場合、Vss配線である網目状導体２９１と、Vdd配線である網目状導体２９２との間には、網目状導体２９１及び２９２が配置された断面において、網目状導体２９１及び２９２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0238] また、第１０の構成例の場合、中継導体３０４を設けたことにより、Vss配線である網目状導体２９１を略最短距離または短距離で能動素子群１６７と接続することができる。網目状導体２９１と能動素子群１６７とを略最短距離または短距離で接続することにより、網目状導体２９１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0239] ＜第８乃至第１０の構成例のシミュレーション結果＞

図３５は、第８乃至第１０の構成例（図３２乃至図３４）を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、第８乃至第１０の構成例に流れる電流条件は、図３０に示した場合と同様とする。図３５の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0240] 図３５のAにおける実線L62は、第８の構成例（図３２）に対応するものであり、点線L52は、第４の構成例（図２５）に対応するものである。実線L62と点線L52を比較して明らかなように、第８の構成例は、第４の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化を悪化させないことが

わかる。すなわち、導体層Bの網目状導体２７２の間隙に中継導体３０２が配置された第８の構成例でも、固体撮像装置１００から出力される画像における誘導性ノイズの発生を第４の構成例と同じ程度に抑制することができる。ただし、このシミュレーション結果は、網目状導体２７１が能動素子群１６７と接続されておらず、かつ、網目状導体２７２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、網目状導体２７１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体２７２と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、網目状導体２７１や網目状導体２７２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０２を設けたことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0241] 図３５のBにおける実線L63は、第９の構成例（図３３）に対応するものであり、点線L53は、第５の構成例（図２６）に対応するものである。実線L63と点線L53を比較して明らかなように、第９の構成例は、第５の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化を悪化させないことがわかる。すなわち、導体層Bの網目状導体２８２の間隙に中継導体３０３が配置された第９の構成例でも、固体撮像装置１００から出力される画像における誘導性ノイズの発生を第５の構成例と同じ程度に抑制することができる。ただし、このシミュレーション結果は、網目状導体２８１が能動素子群１６７と接続されておらず、かつ、網目状導体２８２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、網目状導体２８１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体２８２と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、網目状導体２８１や網目状導体２８２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０３を設け

たことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0242] 図３５のCにおける実線L64は、第１０の構成例に（図３４）対応するものであり、点線L54は、第６の構成例（図２７）に対応するものである。実線L64と点線L54を比較して明らかなように、第１０の構成例は、第６の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化を悪化させないことがわかる。すなわち、導体層Bの網目状導体２９２の間隙に中継導体３０４が配置された第１０の構成例でも、固体撮像装置１００から出力される画像における誘導性ノイズの発生を第６の構成例と同じ程度に抑制することができる。ただし、このシミュレーション結果は、網目状導体２９１が能動素子群１６７と接続されておらず、かつ、網目状導体２９２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、網目状導体２９１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体２９２と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、網目状導体２９１や網目状導体２９２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０４を設けたことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0243] また、実線L62乃至L64を比較して明らかなように、第１０の構成例は、第８の構成例及び第９の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化をより抑えることができ、誘導性ノイズをより抑制できることがわかる。

[0244] ＜第１１の構成例＞

次に、図３６は、導体層A及びBの第１１の構成例を示している。なお、図３６のAは導体層Aを、図３６のBは導体層Bを示している。図３６における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0245] 第１１の構成例における導体層Aは、X方向（第１の方向）の抵抗値とY方向(第２の方向)の抵抗値が異なる網目状導体３１１から成る。網目状導体３１１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0246] 網目状導体３１１におけるX方向の導体幅をWXA、間隙幅をGXA、導体周期をFXA（＝導体幅WXA＋間隙幅GXA）、端部幅をEXA（＝導体幅WXA/2）とする。また、網目状導体３１１におけるY方向の導体幅をWYA、間隙幅をGYA、導体周期をFYA（＝導体幅WYA＋間隙幅GYA）、端部幅をEYA（＝導体幅WYA/2）とする。網目状導体３１１においては、間隙幅GYA＞間隙幅GXAが満たされる。したがって、網目状導体３１１の間隙領域は、Y方向がX方向よりも長い形状を有しており、X方向とY方向とで抵抗値が異なり、Y方向の抵抗値がX方向の抵抗値よりも小さくなる。

[0247] 第１１の構成例における導体層Bは、X方向の抵抗値とY方向の抵抗値が異なる網目状導体３１２から成る。網目状導体３１２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0248] 網目状導体３１２におけるX方向の導体幅をWXB、間隙幅をGXB、導体周期をFXB（＝導体幅WXB＋間隙幅GXB）とする。また、網目状導体３１２におけるY方向の導体幅をWYB、間隙幅をGYB、導体周期をFYB（＝導体幅WYB＋間隙幅GYB）、端部幅をEYB（＝導体幅WYB/2）とする。網目状導体３１２においては、間隙幅GYB＞間隙幅GXBが満たされる。したがって、網目状導体３１２の間隙領域は、Y方向がX方向よりも長い形状を有しており、X方向とY方向とで抵抗値が異なり、Y方向の抵抗値がX方向の抵抗値よりも小さくなる。

[0249] なお、網目状導体３１１のシート抵抗値が網目状導体３１２のシート抵抗値よりも大きい場合、網目状導体３１１と網目状導体３１２は、以下の関係を満たすことが望ましい。

導体幅WYA≧導体幅WYB

導体幅WXA≧導体幅WXB

間隙幅GXA≦間隙幅GXB

間隙幅GYA≦間隙幅GYB

[0250] 反対に、網目状導体３１１のシート抵抗値が網目状導体３１２のシート抵抗値よりも小さい場合、網目状導体３１１と網目状導体３１２は、以下の関係を満たすことが望ましい。

導体幅WYA≦導体幅WYB

導体幅WXA≦導体幅WXB

間隙幅GXA≧間隙幅GXB

間隙幅GYA≧間隙幅GYB

[0251] さらに、網目状導体３１１，３１２のシート抵抗値と導体幅については、以下の関係を満たすことが望ましい。

（網目状導体３１１のシート抵抗値）／（網目状導体３１２のシート抵抗値）

≒導体幅WYA/導体幅WYB

（網目状導体３１１のシート抵抗値）／（網目状導体３１２のシート抵抗値）

≒導体幅WXA/導体幅WXB

[0252] 本明細書で開示する寸法関係に関わる限定は必須ではなく、網目状導体３１１の電流分布と、網目状導体３１２の電流分布とが、略均等、略同一、または、略類似した電流分布であり、且つ、逆特性な電流分布となるように構成されていることが望ましい。

[0253] 例えば、網目状導体３１１のX方向の配線抵抗と網目状導体３１１のY方向の配線抵抗との比と、網目状導体３１２のX方向の配線抵抗と網目状導体３１２のY方向の配線抵抗との比とが、略同一となるように構成されていることが望ましい。

[0254] また、網目状導体３１１のX方向の配線インダクタンスと網目状導体３１１のY方向の配線インダクタンスとの比と、網目状導体３１２のX方向の配線インダクタンスと網目状導体３１２のY方向の配線インダクタンスとの比とが、略同一となるように構成されていることが望ましい。

[0255] また、網目状導体３１１のX方向の配線キャパシタンスと網目状導体３１１

のY方向の配線キャパシタンスとの比と、網目状導体３１２のX方向の配線キャパシタンスと網目状導体３１２のY方向の配線キャパシタンスとの比とが、略同一となるように構成されていることが望ましい。

[0256] また、網目状導体３１１のX方向の配線インピーダンスと網目状導体３１１のY方向の配線インピーダンスとの比と、網目状導体３１２のX方向の配線インピーダンスと網目状導体３１２のY方向の配線インピーダンスとの比とが、略同一となるように構成されていることが望ましい。

[0257] 換言すると、（網目状導体３１１のX方向の配線抵抗×網目状導体３１２のY方向の配線抵抗）≒（網目状導体３１２のX方向の配線抵抗×網目状導体３１１のY方向の配線抵抗）、

（網目状導体３１１のX方向の配線インダクタンス×網目状導体３１２のY方向の配線インダクタンス）≒（網目状導体３１２のX方向の配線インダクタンス×網目状導体３１１のY方向の配線インダクタンス）、

（網目状導体３１１のX方向の配線キャパシタンス×網目状導体３１２のY方向の配線キャパシタンス）≒（網目状導体３１２のX方向の配線キャパシタンス×網目状導体３１１のY方向の配線キャパシタンス）、または、

（網目状導体３１１のX方向の配線インピーダンス×網目状導体３１２のY方向の配線インピーダンス）≒（網目状導体３１２のX方向の配線インピーダンス×網目状導体３１１のY方向の配線インピーダンス）、

の何れかの関係を満たすことが望ましいが、この関係を満たすことが必須ではない。

[0258] なお、上述した配線抵抗、配線インダクタンス、配線キャパシタンス、および、配線インピーダンスは、それぞれ、導体抵抗、導体インダクタンス、導体キャパシタンス、および、導体インピーダンスに、置き換え可能である。

[0259] なお、上述したインピーダンスZ、抵抗R、インダクタンスL、キャパシタンスCの間には、角周波数ωおよび虚数単位jによってZ=R+jωL+1÷（jωC）の関係がある。

[0260] なお、これらの比の関係は、網目状導体３１１および網目状導体３１２の全体として満たされていてもよいし、網目状導体３１１および網目状導体３１２における一部の範囲内で満たされていてもよく、任意の範囲内で満たされていればよい。

[0261] さらに、電流分布が略均等または略同一または略類似、且つ、逆特性となるように調整する回路が設けられていてもよい。

[0262] 上述した関係を満たすことにより、網目状導体３１１の電流分布と、網目状導体３１２の電流分布とを略均等、且つ、逆特性にできるので、網目状導体３１１の電流分布によって生じる磁界と、網目状導体３１２の電流分布によって生じる磁界とを効果的に相殺できる。

[0263] 図３６のCは、図３６のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図３６のCにおける斜線が交差するハッチングの領域３１３は、導体層Aの網目状導体３１１と、導体層Bの網目状導体３１２とが重複する領域を示している。第１１の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0264] また、第１１の構成例の場合、網目状導体３１１と網目状導体３１２との重複する領域３１３がX方向に連なる。網目状導体３１１と網目状導体３１２との重複する領域３１３では、網目状導体３１１と網目状導体３１２に互いに極性が異なる電流が流れるので、領域３１３から生じる磁界が互いに打ち消されることになる。よって、領域３１３付近における誘導性ノイズの発生を抑えることができる。

[0265] また、第１１の構成例の場合、網目状導体３１１のY方向の間隙幅GYAとX方向の間隙幅GXAが異なるように形成されるとともに、網目状導体３１２のY方向の間隙幅GYBとX方向の間隙幅GXBが異なるように形成される。

[0266] このように、網目状導体３１１，３１２をX方向とY方向の間隙幅に差異を設けた形状とすることにより、実際に導体層を設計、製造する際の、配線領

域の寸法、空隙領域の寸法、各導体層における配線領域の占有率等の制約を守ることができ、配線レイアウトの設計の自由度を高めることができる。また、間隙幅に差異を設けない場合に比較して、電圧降下(IR-Drop)や誘導性ノイズなどの観点で有利なレイアウトに配線を設計することができる。

[0267] 図３７は、第１１の構成例（図３６）に流れる電流条件を示す図である。

[0268] 導体層Aを構成する網目状導体３１１と、導体層Bを構成する網目状導体３１２に対しては、端部では均等にAC電流が流れるものとする。ただし、電流方向は、時間によって変化し、例えば、Vdd配線である網目状導体３１２に、電流が、図面の上側から下側に流れるとき、Vss配線である網目状導体３１１に、電流が、図面の下側から上側に流れるものとする。

[0269] 第１１の構成例に、図３７に示したように電流が流れる場合、Vss配線である網目状導体３１１と、Vdd配線である網目状導体３１２との間には、網目状導体３１１及び３１２が配置された断面において、網目状導体３１１及び３１２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0270] 一方、導体層A及びBから成る遮光構造１５１が形成された第２の半導体基板１０２に積層された第１の半導体基板１０１の画素アレイ１２１においては、信号線１３２と制御線１３３から成るVictim導体ループがXY平面に形成される。XY平面に形成されるVictim導体ループは、Z方向の磁束によって誘導起電力が生じ易く、誘導起電力の変化が大きいほど、固体撮像装置１００から出力される画像が悪化する（誘導性ノイズが増す）ことになる。

[0271] さらに、画素アレイ１２１において選択画素が移動されることにより、信号線１３２と制御線１３３から成るVictim導体ループの実効的な寸法が変化されると、誘導起電力の変化が顕著になる。

[0272] 第１１の構成例の場合、導体層A及びBから成る遮光構造１５１のAggressor導体ループのループ面から生じる磁束の方向（略X方向や略Y方向）と、Victim導体ループに誘導起電力を生じさせる磁束の方向（Z方向）とが略直交して

略９０度異なる。換言すれば、Aggressor導体ループから磁束が発生するループ面の方向と、Victim導体ループに誘導起電力を発生させるループ面の方向とが略９０度異なる。そのため、固体撮像装置１００から出力される画像の悪化（誘導性ノイズの発生）は、第１の比較例に比べて少ないことが予想される。

[0273] 図３８は、第１１の構成例（図３６）を、固体撮像装置１００に適用した場合に生じる誘導性ノイズのシミュレーション結果を示している。

[0274] 図３８のAは、固体撮像装置１００から出力される、誘導性ノイズが生じ得る画像を示している。図３８のBは、図３８のAに示した画像の線分X1－X2における画素信号の変化を示している。図３８のCは、画像に誘導性ノイズを生じさせた誘導起電力を表す実線L71を示している。図３８のCの横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。なお、図３８のCの点線L1は、第１の比較例（図９）に対応するものである。

[0275] 図３８のCに示した実線L71と点線L1を比較して明らかなように、第１１の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力の変化を抑えることができ、誘導性ノイズを抑制できることがわかる。

[0276] なお、第１１の構成例は、XY平面状で９０度回転させて用いてもよい。また、９０度に限らず任意の角度に回転させて用いてもよい。例えば、X軸やY軸に対して斜めに構成してもよい。

[0277] ＜第１２の構成例＞

次に、図３９は、導体層A及びBの第１２の構成例を示している。なお、図３９のAは導体層Aを、図３９のBは導体層Bを示している。図３９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0278] 第１２の構成例における導体層Aは、網目状導体３２１から成る。網目状導体３２１は、第１１の構成例（図３６）における導体層Aの網目状導体３１１と同様の形状を有するので、その説明は省略する。網目状導体３２１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0279] 第１２の構成例における導体層Bは、網目状導体３２２と中継導体３０５から成る。網目状導体３２２は、第１１の構成例（図３６）における導体層Bの網目状導体３１２と同様の形状を有するので、その説明は省略する。網目状導体３２２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0280] 中継導体（他の導体）３０５は、網目状導体３２２の導体ではないY方向に長い長方形の間隙領域に配置されて、網目状導体３２２と電気的に絶縁されており、導体層Aの網目状導体３２１が接続されたVssに接続される。

[0281] なお、中継導体３０５の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０５は、網目状導体３２２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０５は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０５は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０５は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0282] 図３９のCは、図３９のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図３９のCにおける斜線が交差するハッチングの領域３２３は、導体層Aの網目状導体３２１と、導体層Bの網目状導体３２２とが重複する領域を示している。第１２の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0283] 第１２の構成例に、図３７に示した場合と同様に電流が流れる場合、Vss配線である網目状導体３２１と、Vdd配線である網目状導体３２２との間には、網目状導体３２１及び３２２が配置された断面において、網目状導体３２１及び３２２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向およ

び略Y方向の磁束が発生し易くなる。

[0284] さらに、第１２の構成例の場合、網目状導体３２１と網目状導体３２２との重複する領域３２３がX方向に連なる。網目状導体３２１と網目状導体３２２との重複する領域３２３では、網目状導体３２１と網目状導体３２２に互いに極性が異なる電流が流れるので、領域３２３から生じる磁界が互いに打ち消されることになる。よって、領域３２３付近における誘導性ノイズの発生を抑えることができる。

[0285] また、第１２の構成例の場合、中継導体３０５を設けたことにより、Vss配線である網目状導体３２１を略最短距離または短距離で能動素子群１６７と接続することができる。網目状導体３２１と能動素子群１６７とを略最短距離または短距離で接続することにより、網目状導体３２１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0286] なお、第１２の構成例は、XY平面状で９０度回転させて用いてもよい。また、９０度に限らず任意の角度に回転させて用いてもよい。例えば、X軸やY軸に対して斜めに構成してもよい。

[0287] ＜第１３の構成例＞

次に、図４０は、導体層A及びBの第１３の構成例を示している。なお、図４０のAは導体層Aを、図４０のBは導体層Bを示している。図４０における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0288] 第１３の構成例における導体層Aは、網目状導体３３１から成る。網目状導体３３１は、第１１の構成例（図３６）における導体層Aの網目状導体３１１と同様の形状を有するので、その説明は省略する。網目状導体３３１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0289] 第１３の構成例における導体層Bは、網目状導体３３２と中継導体３０６から成る。網目状導体３３２は、第１１の構成例（図３６）における導体層Bの網目状導体３１２と同様の形状を有するので、その説明は省略する。網目状導体３３２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0290] 中継導体（他の導体）３０６は、第１２の構成例（図３９）における中継導体３０５を、間隔を空けて複数（図４０の場合は１０）に分割したものである。中継導体３０６は、網目状導体３３２のY方向に長い長方形の間隙領域に配置されて、網目状導体３３２と電気的に絶縁されており、導体層Aの網目状導体３３１が接続されたVssに接続される。中継導体の分割数やVssへの接続の有無は、領域によって異ならせてもよい。この場合には、設計時に電流分布を微調整できるので、誘導性ノイズ抑制や電圧降下(IR-Drop)低減に繋げることができる。

[0291] なお、中継導体３０６の形状は任意であり、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体３０６の分割数は、任意に変更することができる。中継導体３０６は、網目状導体３３２の間隙領域の中央その他の任意の位置に配置することができる。中継導体３０６は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体３０６は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体３０６は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。

[0292] 図４０のCは、図４０のAとBにそれぞれ示した導体層A及びBをフォトダイオード１４１側（裏面側）から見た状態を示している。ただし、図４０のCにおける斜線が交差するハッチングの領域３３３は、導体層Aの網目状導体３３１と、導体層Bの網目状導体３３２とが重複する領域を示している。第１３の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われていることになるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0293] 第１３の構成例に、図３７に示した場合と同様に電流が流れる場合、Vss配線である網目状導体３３１と、Vdd配線である網目状導体３３２との間には、網目状導体３３１及び３３２が配置された断面において、網目状導体３３１及び３３２（の断面）を含んで形成される、ループ面がX軸にほぼ垂直な導体

ループおよびループ面がY軸にほぼ垂直な導体ループによって、略X方向および略Y方向の磁束が発生し易くなる。

[0294] さらに、第１３の構成例の場合、網目状導体３３１と網目状導体３３２との重複する領域３３３がX方向に連なる。領域３３３では、網目状導体３３１と網目状導体３３２に互いに極性が異なる電流が流れるので、領域３３３から生じる磁界が互いに打ち消されることになる。よって、領域３３３付近における誘導性ノイズの発生を抑えることができる。

[0295] また、第１３の構成例の場合、中継導体３０６を設けたことにより、Vss配線である網目状導体３３１を略最短距離または短距離で能動素子群１６７と接続することができる。網目状導体３３１と能動素子群１６７とを略最短距離または短距離で接続することにより、網目状導体３３１と能動素子群１６７の間の電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0296] さらに、第１３の構成例では、中継導体３０６が複数に分割されていることにより、導体層Aにおける電流分布と、導体層Bとにおける電流分布とを、略均一、かつ、逆極性にすることができるので、導体層Aから生じる磁界と導体層Bから生じる磁界とを互いに打ち消すことができる。したがって、第１３の構成例では、外的要因によるVdd配線とVss配線との電流分布差を生じさせ難くすることができる。よって、第１６の構成例は、XY平面の電流分布が複雑である場合や、網目状導体３３１，３３２に接続される導体のインピーダンスがVdd配線とVss配線とで異なる場合に好適である。

[0297] なお、第１３の構成例は、XY平面状で９０度回転させて用いてもよい。また、９０度に限らず任意の角度に回転させて用いてもよい。例えば、X軸やY軸に対して斜めに構成してもよい。

[0298] ＜第１２及び第１３の構成例のシミュレーション結果＞

図４１は、第１２の構成例（図３９）及び第１３の構成例（図４０）を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、第１２及び第１３の構成例に流れる電流条件は、図３７に示した場合と同様とする。図

４１の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0299] 図４１のAにおける実線L72は、第１２の構成例（図３９）に対応するものであり、点線L1は、第１の比較例（図９）に対応するものである。実線L72と点線L1を比較して明らかなように、第１２の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力を変化させないことがわかる。よって、第１２の構成例は、第１の比較例に比べて、固体撮像装置１００から出力される画像における誘導性ノイズを抑制することができる。ただし、このシミュレーション結果は、網目状導体３２１が能動素子群１６７と接続されておらず、かつ、網目状導体３２２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、網目状導体３２１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体３２２と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、網目状導体３２１や網目状導体３２２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０５を設けたことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0300] 図４１のBにおける実線L73は、第１３の構成例（図４０）に対応するものであり、点線L1は、第１の比較例（図９）に対応するものである。実線L73と点線L1を比較して明らかなように、第１３の構成例は、第１の比較例に比べて、Victim導体ループに生じさせる誘導起電力を変化させないことがわかる。よって、第１３の構成例は、第１の比較例に比べて、固体撮像装置１００から出力される画像における誘導性ノイズを抑制することができる。ただし、このシミュレーション結果は、網目状導体３３１が能動素子群１６７と接続されておらず、かつ、網目状導体３３２が能動素子群１６７と接続されていない場合のシミュレーション結果である。例えば、網目状導体３３１と能動素子群１６７の少なくとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合や、網目状導体３３２と能動素子群１６７の少な

くとも一部が導体ビア等を介して略最短距離または短距離で接続されている場合には、網目状導体３３１や網目状導体３３２に流れる電流量が位置に応じて徐々に小さくなる。このような場合には、中継導体３０６を設けたことにより、電圧降下やエネルギ損失や誘導性ノイズが半分以下へ大幅に改善される条件もある。

[0301] ＜５．導体層A及びBが形成される半導体基板における電極の配置例＞

次に、上述した導体層A及びBの第１１乃至第１３の構成例のように、X方向とY方向とで抵抗値が異なる導体が形成される半導体基板における電極の配置について説明する。

[0302] なお、以下の説明では、Y方向の抵抗値がX方向の抵抗値よりも小さい導体（網目状導体３３１，３３２）を含む導体層A及びBから成る第１３の構成例（図４０）が半導体基板に形成される場合を例にして説明する。ただし、Y方向の抵抗値がX方向の抵抗値よりも小さい導体を含む導体層A及びBの第１１および第１２の構成例が半導体基板に形成される場合についても同様とする。

[0303] 半導体基板に形成される導体層A及びBの第１３の構成例では、導体（網目状導体３３１，３３２）のY方向の抵抗値がX方向の抵抗値よりも小さいので、Y方向に電流が流れ易い。したがって、導体層A及びBの第１３の構成例の導体における電圧降下（IR-Drop）をできるだけ小さくするためには、半導体基板に配置する複数のパッド（電極）を、抵抗値が小さい方向であるY方向よりも、抵抗値が大きい方向であるX方向に密に配置することが望ましいが、X方向よりもY方向に密に配置してもよい。

[0304] ＜半導体基板におけるパッドの第１の配置例＞

図４２は、半導体基板においてY方向よりもX方向に密にパッドを配置した第１の配置例を示す平面図である。なお、図４２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0305] 図４２のAは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の１辺にパッドを配置した場合を示している。図４２のBは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配

線領域４００のY方向で対向する２辺にパッドを配置した場合を示している。なお、図中の点線矢印は、そこに流れる電流の向きの一例を示しており、点線矢印で示した電流による電流ループ４１１が生じる。点線矢印で示した電流の方向は、時々刻々と変化する。

[0306] 図４２のCは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の３辺にパッドを配置した場合を示している。図４２のDは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の４辺にパッドを配置した場合を示している。図４２のEは配線領域４００に複数形成される導体層A及びBの第１３の構成例の向きを示している。

[0307] 配線領域４００に配置されるパッド４０１はVdd配線に接続され、パッド４０２は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0308] 図４２に示した第１の配置例の場合、パッド４０１及び４０２は、それぞれ、１又は隣接して配置された複数（図４２の場合、２）のパッドから成る。パッド４０１と４０２とは、隣接して配置される。１のパッドからなるパッド４０１と１のパッドからなるパッド４０２とは、隣接して配置され、２のパッドからなるパッド４０１と２のパッドからなるパッド４０２とは、隣接して配置される。パッド４０１と４０２との極性（接続先がVdd配線またはVss配線）は逆極性とされている。配線領域４００に配置するパッド４０１の数と、パッド４０２の数は略同数とする。

[0309] これにより、配線領域４００に形成される導体層A及びBのそれぞれに流れる電流分布を略均一、かつ、逆極性にできるので、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力を効果的に相殺することができる。

[0310] また、図４２のB，C，Dに示されるように、配線領域４００の２辺以上にパッドを形成した場合、対向する辺で向かい合うパッドの極性が逆極性とされている。これにより、図４２のBに点線矢印で示したように、配線領域４００のX座標が共通であってY座標が異なる位置には、同じ方向の電流が分布し易

くなる。

[0311] ＜半導体基板におけるパッドの第２の配置例＞

次に、図４３は、半導体基板においてY方向よりもX方向に密にパッドを配置した第２の配置例を示す平面図である。なお、図４３における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0312] 図４３のAは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００のY方向で対向する２辺にパッドを配置した場合を示している。なお、図中の点線矢印は、そこに流れる電流の向きを示しており、点線矢印で示した電流による電流ループ４１２が生じる。点線矢印で示した電流の方向は、時々刻々と変化する。

[0313] 図４３のBは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の３辺にパッドを配置した場合を示している。図４３のCは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の４辺にパッドを配置した場合を示している。図４３のDは、配線領域４００に複数形成される導体層A及びBの第１３の構成例の向きを示している。

[0314] 配線領域４００に配置されるパッド４０１はVdd配線に接続され、パッド４０２は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0315] 図４３に示した第２の配置例の場合、パッド４０１及び４０２は、隣接して配置された複数（図４３の場合、２）のパッドから成る。パッド４０１と４０２とは、隣接して配置される。１のパッドからなるパッド４０１と１のパッドからなるパッド４０２とは、隣接して配置され、２のパッドからなるパッド４０１と２のパッドからなるパッド４０２とは、隣接して配置される。パッド４０１と４０２との極性（接続先がVdd配線またはVss配線）は逆極性とされている。配線領域４００に配置するパッド４０１の数と、パッド４０２の数は略同数とする。

[0316] これにより、配線領域４００に形成される導体層A及びBのそれぞれに流れる電流分布を略均一、かつ、逆極性にできるので、導体層A及びBのそれぞれ

から生じる磁界とそれに基づく誘導起電力を効果的に相殺することができる。

[0317] さらに、第２の配置例では、対向する辺で向かい合うパッドの極性を同極性としている。ただし、対向する辺で向かい合うパッドの一部は極性が逆極性であってもよい。これにより、配線領域４００には、図４２のBに示した電流ループ４１１に比べて小さい電流ループ４１２が生じることになる。電流ループは、その大きさが磁界の分布範囲に影響し、電界ループが小さい程、磁界の分布範囲が狭くなる。したがって、第２の配置例は、第１の配置例に比べて、磁界の分布範囲が狭くなる。よって、第２の配置例は、第１の配置例に比べて、生じる誘導起電力と、それに基づく誘導性ノイズを小さくすることができる。

[0318] ＜半導体基板におけるパッドの第３の配置例＞

次に、図４４は、半導体基板においてY方向よりもX方向に密にパッドを配置した第３の配置例を示す平面図である。なお、図４４における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0319] 図４４のAは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の１辺にパッドを配置した場合を示している。図４４のBは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００のY方向で対向する２辺にパッドを配置した場合を示している。なお、図中の点線矢印は、そこに流れる電流の向きを示しており、点線矢印で示した電流による電流ループ４１３が生じる。

[0320] 図４４のCは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の３辺にパッドを配置した場合を示している。図４４のDは、導体層A及びBから成る第１３の構成例（図４０）が複数形成される配線領域４００の４辺にパッドを配置した場合を示している。図４４のEは、配線領域４００に複数形成される導体層A及びBの第１３の構成例の向きを示している。

[0321] 配線領域４００に配置されるパッド４０１はVdd配線に接続され、パッド４

０２は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0322] 図４４に示した第３の配置例の場合、隣接して配置した複数（図４４の場合、２）のパッドから成るパッド群を成す各パッドの極性（接続先がVdd配線またはVss配線）が逆極性とされている。配線領域４００の１辺または全ての辺に配置したパッド４０１の数と、パッド４０２の数は略同数とする。

[0323] さらに、第３の配置例では、対向する辺で向かい合うパッドの極性を同極性としている。ただし、対向する辺で向かい合うパッドの一部は、極性が逆極性であってもよい。

[0324] これにより、配線領域４００には、図４３のAに示した電流ループ４１２よりも小さい電流ループ４１３が生じることになる。したがって、第３の配置例は、第２の配置例に比べて、磁界の分布範囲が狭くなる。よって、第３の配置例は、第２の配置例に比べて、生じる誘導起電力と、それに基づく誘導性ノイズを小さくすることができる。

[0325] ＜Y方向の抵抗値とX方向の抵抗値とが異なる導体の例＞

図４５は、導体層A及びBを構成する導体の他の例を示す平面図である。すなわち、図４５は、Y方向の抵抗値とX方向の抵抗値とが異なる導体の例を示す平面図である。なお、図４５のA乃至Cは、Y方向の抵抗値がX方向の抵抗値よりも小さい例を示し、図４５のD乃至Ｆは、X方向の抵抗値がY方向の抵抗値よりも小さい例を示している。

[0326] 図４５のAは、X方向の導体幅WXとY方向の導体幅WYが等しく、X方向の間隙幅GXがY方向の間隙幅GYよりも狭い網目状導体を示している。図４５のBは、X方向の導体幅WXがY方向の導体幅WYよりも広く、X方向の間隙幅GXがY方向の間隙幅GYよりも狭い網目状導体を示している。図４５のCは、X方向の導体幅WXとY方向の導体幅WYが等しく、X方向の間隙幅GXがY方向の間隙幅GYと等しく、導体幅WYを有するX方向に長い部分の、導体幅WXを有するY方向に長い部分と交差しない領域に穴が設けられた網目状導体を示している。

[0327] 図４５のDは、X方向の導体幅WXとY方向の導体幅WYが等しく、X方向の間隙幅GXがY方向の間隙幅GYよりも広い網目状導体を示している。図４５のEは、X

方向の導体幅WXがY方向の導体幅WYよりも狭く、X方向の間隙幅GXがY方向の間隙幅GYよりも広い網目状導体を示している。図４５のFは、X方向の導体幅WXとY方向の導体幅WYが等しく、X方向の間隙幅GXがY方向の間隙幅GYと等しく、導体幅WXを有するY方向に長い部分の、導体幅WYを有するX方向に長い部分と交差しない領域に穴が設けられた網目状導体を示している。

[0328] 図４２乃至図４４に示した配線領域４００におけるパッドの第１乃至第３の配置例は、図４５のA乃至Cに示したようなY方向の抵抗値がX方向の抵抗値よりも小さく、Y方向に電流が流れ易い導体を配線領域４００に形成した場合に、その導体における電圧降下（IR-Drop）を抑制する効果がある。

[0329] また、図４２乃至図４４に示した配線領域４００におけるパッドの第１乃至第３の配置例は、図４５のD乃至Fに示したようなX方向の抵抗値がY方向の抵抗値よりも小さく、X方向に電流が流れ易い導体を配線領域４００に形成した場合に、電流がX方向に拡散し易くなり、配線領域４００の辺に配置されたパッドの近傍における磁界が集中しにくくなるので、誘導性ノイズの発生を抑制できる効果が期待できる。

[0330] ＜６．導体層A及びBの構成例の変形例＞

次に、上述した導体層A及びBの第１乃至第１３の構成例のうちのいくつかの構成例についての変形例について説明する。

[0331] 図４６は、導体層A及びBの第２の構成例（図１５）のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図４６のAは導体層A及びBの第２の構成例、図４６のBは導体層A及びBの第２の構成例の変形例を示している。

[0332] 図４６のCは、図４６のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図１３に示した場合と同様とする。図４６の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0333] 図４６のCにおける実線L81は、図４６のBに示した変形例に対応するもので

あり、点線L21は第２の構成例（図１５）に対応するものである。実線L81と点線L21を比較して明らかなように、この変形例は、第２の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が若干少ない。よって、この変形例は、第２の構成例に比較して誘導性ノイズを若干抑制できることがわかる。

[0334] 図４７は、導体層A及びBの第５の構成例（図２６）のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図４７のAは導体層A及びBの第５の構成例、図４７のBは導体層A及びBの第５の構成例の変形例を示している。

[0335] 図４７のCは、図４７のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図４７の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0336] 図４７のCにおける実線L82は、図４７のBに示した変形例に対応するものであり、点線L53は第５の構成例（図２６）に対応するものである。実線L82と点線L53を比較して明らかなように、この変形例は、第５の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化がとても少ない。よって、この変形例は、第５の構成例に比較して誘導性ノイズをより一層抑制できることがわかる。

[0337] 図４８は、導体層A及びBの第６の構成例（図２７）のX方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図４８のAは導体層A及びBの第６の構成例、図４８のBは導体層A及びBの第６の構成例の変形例を示している。

[0338] 図４８のCは、図４８のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図４８の横軸は画像のX軸座標、縦軸は誘導起電

力の大きさを示している。

[0339] 図４８のCにおける実線L83は、図４８のBに示した変形例に対応するものであり、点線L54は第６の構成例（図２７）に対応するものである。実線L83と点線L54を比較して明らかなように、この変形例は、第６の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が少ない。よって、この変形例は、第６の構成例に比較して誘導性ノイズをより抑制できることがわかる。

[0340] 図４９は、導体層A及びBの第２の構成例（図１５）のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図４９のAは導体層A及びBの第２の構成例、図４９のBは導体層A及びBの第２の構成例の変形例を示している。

[0341] 図４９のCは、図４９のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図１３に示した場合と同様とする。図４９の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0342] 図４９のCにおける実線L111は、図４９のBに示した変形例に対応するものであり、点線L21は第２の構成例に対応するものである。実線L111と点線L21を比較して明らかなように、この変形例は、第２の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が若干少ない。よって、この変形例は、第２の構成例に比較して誘導性ノイズを若干抑制できることがわかる。

[0343] 図５０は、導体層A及びBの第５の構成例（図２６）のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図５０のAは導体層A及びBの第５の構成例、図５０のBは導体層A及びBの第５の構成例の変形例を示している。

[0344] 図５０のCは、図５０のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導

起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５０の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0345] 図５０のCにおける実線L112は、図５０のBに示した変形例に対応するものであり、点線L53は第５の構成例に対応するものである。実線L112と点線L53を比較して明らかなように、この変形例は、第５の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化がとても少ない。よって、この変形例は、第５の構成例に比較して誘導性ノイズをより一層抑制できることがわかる。

[0346] 図５１は、導体層A及びBの第６の構成例（図２７）のY方向の導体周期を1/2倍に変形した変形例とその効果を示す図である。なお、図５１のAは導体層A及びBの第６の構成例、図５１のBは導体層A及びBの第６の構成例の変形例を示している。

[0347] 図５１のCは、図５１のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５１の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0348] 図５１のCにおける実線L113は、図５１のBに示した変形例に対応するものであり、点線L54は第６の構成例に対応するものである。実線L113と点線L54を比較して明らかなように、この変形例は、第６の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が少ない。よって、この変形例は、第６の構成例に比較して誘導性ノイズをより抑制できることがわかる。

[0349] 図５２は、導体層A及びBの第２の構成例（図１５）のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５２のAは導体層A及びBの第２の構成例、図５２のBは導体層A及びBの第２の構成例の変形例を示している。

[0350] 図５２のCは、図５２のBに示した変形例を固体撮像装置１００に適用した

場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図１３に示した場合と同様とする。図５２の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0351] 図５２のCにおける実線L121は、図５２のBに示した変形例に対応するものであり、点線L21は第２の構成例に対応するものである。実線L121と点線L21を比較して明らかなように、この変形例は、第２の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が若干少ない。よって、この変形例は、第２の構成例に比較して誘導性ノイズを若干抑制できることがわかる。

[0352] 図５３は、導体層A及びBの第５の構成例（図２６）のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５３のAは導体層A及びBの第５の構成例、図５３のBは導体層A及びBの第５の構成例の変形例を示している。

[0353] 図５３のCは、図５３のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５３の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0354] 図５３のCにおける実線L122は、図５３のBに示した変形例に対応するものであり、点線L53は第５の構成例に対応するものである。実線L122と点線L53を比較して明らかなように、この変形例は、第５の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化がとても少ない。よって、この変形例は、第５の構成例に比較して誘導性ノイズをより一層抑制できることがわかる。

[0355] 図５４は、導体層A及びBの第６の構成例（図２７）のX方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５４のAは導体層A及びBの第６の構成例、図５４のBは導体層A及びBの第６の構成例の変形例を示

している。

[0356] 図５４のCは、図５４のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５４の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0357] 図５４のCにおける実線L123は、図５４のBに示した変形例に対応するものであり、点線L54は第６の構成例に対応するものである。実線L123と点線L54を比較して明らかなように、この変形例は、第６の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が少ない。よって、この変形例は、第６の構成例に比較して誘導性ノイズをより抑制できることがわかる。

[0358] 図５５は、導体層A及びBの第２の構成例（図１５）のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５５のAは導体層A及びBの第２の構成例、図５５のBは導体層A及びBの第２の構成例の変形例を示している。

[0359] 図５５のCは、図５５のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図１３に示した場合と同様とする。図５５の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0360] 図５５のCにおける実線L131は、図５５のBに示した変形例に対応するものであり、点線L21は第２の構成例に対応するものである。実線L131と点線L21を比較して明らかなように、この変形例は、第２の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が若干少ない。よって、この変形例は、第２の構成例に比較して誘導性ノイズを若干抑制できることがわかる。

[0361] 図５６は、導体層A及びBの第５の構成例（図２６）のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５６のAは導体層A及

びBの第５の構成例、図５６のBは導体層A及びBの第５の構成例の変形例を示している。

[0362] 図５６のCは、図５６のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５６の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0363] 図５６のCにおける実線L132は、図５６のBに示した変形例に対応するものであり、点線L53は第５の構成例に対応するものである。実線L132と点線L53を比較して明らかなように、この変形例は、第５の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化がとても少ない。よって、この変形例は、第５の構成例に比較して誘導性ノイズをより一層抑制できることがわかる。

[0364] 図５７は、導体層A及びBの第６の構成例（図２７）のY方向の導体幅を2倍に変形した変形例とその効果を示す図である。なお、図５７のAは導体層A及びBの第６の構成例、図５７のBは導体層A及びBの第６の構成例の変形例を示している。

[0365] 図５７のCは、図５７のBに示した変形例を固体撮像装置１００に適用した場合のシミュレーション結果として、画像に誘導性ノイズを生じさせる誘導起電力の変化を示している。なお、この変形例に流れる電流条件は、図２３に示した場合と同様とする。図５７の横軸は画像のX軸座標、縦軸は誘導起電力の大きさを示している。

[0366] 図５７のCにおける実線L133は、図５７のBに示した変形例に対応するものであり、点線L54は第６の構成例に対応するものである。実線L133と点線L54を比較して明らかなように、この変形例は、第６の構成例に比べて、Victim導体ループに生じさせる誘導起電力の変化が少ない。よって、この変形例は、第６の構成例に比較して誘導性ノイズをより抑制できることがわかる。

[0367] ＜７．網目状導体の変形例＞

次に、図５８は、上述した導体層A及びBの各構成例に適用できる網目状導体の変形例を示す平面図である。

[0368] 図５８のAは、上述した導体層A及びBの各構成例に採用されている網目状導体の形状を簡略化して示したものである。上述した導体層A及びBの各構成例に採用されている網目状導体は、間隙領域が矩形であり、矩形の各間隙領域がX方向とY方向にそれぞれ直線状に配置されていた。

[0369] 図５８のBは、網目状導体の第１の変形例を簡略化して示したものである。網目状導体の第１の変形例は、間隙領域が矩形であり、各間隙領域がX方向には直線状に配置され、Y方向には段毎にずれて配置される。

[0370] 図５８のCは、網目状導体の第２の変形例を簡略化して示したものである。網目状導体の第２の変形例は、間隙領域が菱形であり、各間隙領域が斜め方向には直線状に配置される。

[0371] 図５８のDは、網目状導体の第３の変形例を簡略化して示したものである。網目状導体の第３の変形例は、間隙領域が矩形以外の円形または多角形（図５８のDの場合、８角形）であり、各間隙領域がX方向とY方向にそれぞれ直線状に配置される。

[0372] 図５８のEは、網目状導体の第４の変形例を簡略化して示したものである。網目状導体の第４の変形例は、間隙領域が矩形以外の円形または多角形（図５８のEの場合、８角形）であり、各間隙領域がX方向には直線状に配置され、Y方向には段毎にずれて配置される。

[0373] 図５８のFは、網目状導体の第５の変形例を簡略化して示したものである。網目状導体の第５の変形例は、間隙領域が矩形以外の円形または多角形（図５８のFの場合、８角形）であり、各間隙領域が斜め方向に直線状に配置される。

[0374] なお、導体層A及びBの各構成例に適用できる網目状導体の形状は、図５８に示した変形例に限らず、網目状であればよい。

[0375] ＜８．様々な効果＞

＜レイアウト設計自由度の向上＞

上述したように、導体層A及びBの各構成例では、面状導体または網目状導体を採用している。一般に、網目状導体（格子状導体）は、X方向およびY方向に対して周期的な配線構造を有している。よって、周期構造の単位（１周期分）となる基本周期構造を有する網目状導体を設計すれば、その基本周期構造をX方向やY方向に繰り返して配置することにより、直線状導体を用いる場合に比較して、簡単に配線のレイアウトが設計できる。換言すると、網目状導体を用いた場合、直線状導体を用いるよりもレイアウト自由度が向上する。したがって、レイアウト設計に要する工数や時間や費用を圧縮できる。

[0376] 図５９は、所定の条件を満たす回路配線のレイアウトを、直線状導体を用いて設計する場合の設計工数と、網目状導体（格子状導体）を用いて設計する場合の設計工数とをシミュレーションした結果を示す図である。

[0377] 図５９の場合、直線状導体を用いて設計する場合の設計工数を100%とすれば、網目状導体（格子状導体）を用いて設計するときの設計工数は40%程度となり、大幅に設計工数を減らすことができることがわかる。

[0378] ＜電圧降下(IR-drop)の低減＞

図６０は、XY平面に配置された同じ材質であって形状が異なる導体に対して同じ条件でDC電流をY方向に流した場合における電圧変化を示す図である。

[0379] 図６０のAは直線状導体、図６０のBは網目状導体、図６０のCは面状導体のそれぞれに対応し、色の濃淡が電圧を表している。図６０のA,B,Cを比較すると、電圧変化は、直線状導体が最も大きく、次に網目状導体、面状導体の順であることがわかる。

[0380] 図６１は、図６０のAに示した直線状導体の電圧降下を100%として、網目状導体と面状導体の電圧降下を相対的にグラフ化して示す図である。

[0381] 図６１からも明らかなように、面状導体および網目状導体は、直線状導体に比較して、半導体装置の駆動にとって致命的な障害となり得る電圧降下（IR-Drop）を低減できることがわかる。

[0382] ただし、現在の半導体基板の加工プロセスでは、面状導体を製造できない場合が多いことが知られている。よって、導体層A及びBには、ともに網目状

導体を用いる構成例を採用することが現実的である。ただし、半導体基板の加工プロセスが進化して面状導体を製造できるようになった場合には、その限りではない。メタル層の中でも最上層メタルや最下層メタルについては、面状導体を製造できる場合もある。

[0383] ＜容量性ノイズの低減＞

導体層A及びBを形成する導体（面状導体または網目状導体）は、信号線１３２および制御線１３３から成るVictim導体ループに対して誘導性ノイズだけでなく、容量性ノイズを生じさせることが考えられる。

[0384] ここで、容量性ノイズとは、導体層A及びBを形成する導体に電圧が印加された場合に、その導体と信号線１３２や制御線１３３との間の容量結合によって、信号線１３２や制御線１３３に電圧が発生し、さらに、印加電圧が変化することにより、信号線１３２や制御線１３３に電圧ノイズが生じることを指す。この電圧ノイズは、画素信号のノイズとなる。

[0385] 容量性ノイズの大きさは、導体層A及びBを形成する導体と、信号線１３２や制御線１３３等の配線との間の静電容量や電圧にほぼ比例すると考えられる。静電容量については、2枚の導体（一方が導体、他方が配線でもよい）の重なり合う面積がSであり、2枚の導体の間隔がdで平行に配置され、導体の間に誘電率εの誘電体が均一に充てんされている場合、2枚の導体間の静電容量C=ε*S/dである。したがって、2枚の導体の重なり合う面積Sが広いほど、容量性ノイズは大きくなることがわかる。

[0386] 図６２は、XY平面に配置された同じ材質であって形状が異なる導体と、他の導体（配線）との静電容量の違いを説明するための図である。

[0387] 図６２のAは、Y方向に長い直線状導体と、その直線状導体とZ方向に間隔を空けてY方向に直線状に形成されている配線５０１，５０２（信号線１３２や制御線１３３に相当する）を示している。ただし、配線５０１は、その全体が直線状導体の導体領域と重なり合うが、配線５０２は、その全体が直線状導体の間隙領域と重なり合い、導体領域と重なり合う面積を有していない。

[0388] 図６２のBは、網目状導体と、その網目状導体とZ方向に間隔を空けてY方向

に直線状に形成されている配線５０１，５０２を示している。ただし、配線５０１は、その全体が網目状導体の導体領域と重なり合うが、配線５０２は、その略半分が網目状導体の導体領域と重なり合う。

[0389] 図６２のCは、面状導体と、その面状導体とZ方向に間隔を空けてY方向に直線状に形成されている配線５０１，５０２を示している。ただし、配線５０１，５０２は、その全体が面状導体の導の領域と重なり合う。

[0390] 図６２のA,B,Cにおける導体（直線状導体、網目状導体、または面状導体）と配線５０１の静電容量と、導体（直線状導体、網目状導体、または面状導体）と配線５０２の静電容量との差分を比較した場合、直線状導体が最も大きく、次に、網目状導体、面状導体の順となる。

[0391] すなわち、直線状導体では、配線のXY座標の違いによる、直線状導体と配線との静電容量の差が大きく、容量性ノイズの発生も大きく異なることになる。よって、画像においては視認性が高い画素信号のノイズになる可能性が有る。

[0392] これに対して、網目状導体や面状導体では、直線状導体に比較して、配線のXY座標の違いによる、導体と配線との静電容量の差が小さいので、容量性ノイズの発生をより小さくすることができる。よって、容量性ノイズに起因する画素信号のノイズを抑制することができる。

[0393] ＜放射性ノイズの低減＞

上述したように、導体層A及びBの各構成例のうち、第１の構成例以外の構成例では、網目状導体を用いている。網目状導体には、放射性ノイズを低減する効果が期待できる。ここで、放射性ノイズは、固体撮像装置１００の内部から外部への放射性ノイズ（不要輻射）と、固体撮像装置１００の外部から内部への放射性ノイズ（伝達されるノイズ）を含むものとする。

[0394] 固体撮像装置１００の外部から内部への放射性ノイズは、信号線１３２等における電圧ノイズや画素信号のノイズを発生させ得るので、導体層A及びBの少なくとも一方に網目状導体を用いた構成例を採用した場合、電圧ノイズや画素信号のノイズを抑制する効果を期待できる。

[0395] 網目状導体の導体周期は、網目状導体が低減できる放射性ノイズの周波数帯に影響するので、導体層A及びBのそれぞれに導体周期が異なる網目状導体を用いた場合、導体層A及びBに同じ導体周波数の網目状導体を用いた場合に比べて、より広い周波数帯の放射性ノイズを低減させることができる。

[0396] なお、上述した効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0397] ＜９．引き出し部が異なる構成例＞

ところで、例えば、導体層Aである配線層１６５Aまたは導体層Bである配線層１６５Bがパッド４０１または４０２に接続される場合には、図４２乃至図４４に示したように、パッド４０１または４０２に接続するための配線引出部が設けられる。配線引出し部は、通常、パッドのサイズに合わせて、配線幅が狭く形成される。

[0398] そこで、例えば、配線層１６５A（導体層A）を、図６３のAに示されるように、主導体部１６５Aaと、引出し導体部１６５Abとに分けて考える。主導体部１６５Aaは、能動素子群１６７からのホットキャリア発光を遮光するとともに、誘導性ノイズの発生を抑止することを主目的とする部分であり、引出し導体部１６５Abよりも広い面積を有する。引出し導体部１６５Abは、主導体部１６５Aaとパッド４０２とを接続し、GNDやマイナス電源（Vss）等の所定の電圧を主導体部１６５Aaに供給することを主目的とする部分である。引出し導体部１６５Abは、X方向（第１の方向）またはY方向(第２の方向)の少なくとも一方の長さ（幅）が、主導体部１６５Aaの長さ（幅）よりも短く（狭く）なっている。図６３のAにおいて一点鎖線で示される主導体部１６５Aaと引出し導体部１６５Abとの接続部分を、接合部と称する。

[0399] 同様に、配線層１６５B（導体層B）を、図６３のBに示されるように、主導体部１６５Baと、引出し導体部１６５Bbとに分けて考える。主導体部１６５Baは、能動素子群１６７からのホットキャリア発光を遮光するとともに、誘導性ノイズの発生を抑止することを主目的とする部分であり、引出し導体部１６５Bbよりも広い面積を有する。引出し導体部１６５Bbは、主導体部１６５B

aとパッド４０１とを接続し、プラス電源（Vdd）等の所定の電圧を主導体部１６５Baに供給することを主目的とする部分である。引出し導体部１６５Bbは、X方向（第１の方向）またはY方向(第２の方向)の少なくとも一方の長さ（幅）が、主導体部１６５Baの長さ（幅）よりも短く（狭く）なっている。図６３のBにおいて一点鎖線で示される主導体部１６５Baと引出し導体部１６５Bbとの接続部分を、接合部と称する。

[0400] なお、配線層１６５A（導体層A）と配線層１６５B（導体層B）を区別することなく、主導体部１６５Aaと主導体部１６５Baを総称する場合、および、引出し導体部１６５Abと引出し導体部１６５Bbを総称する場合には、それぞれ、主導体部１６５aと引出し導体部１６５bのように称する。

[0401] 図６３では、理解を容易にするため、引出し導体部１６５Abおよび引出し導体部１６５Bbは、パッド４０１または４０２に接続されることを前提として説明したが、必ずしもパッド４０１または４０２に接続される必要はなく、他の配線または電極と接続されればよい。

[0402] また、図６３では、パッド４０１とパッド４０２が、略同一な形状で、略同一な位置に配置される例を示したがこの限りではない。例えば、パッド４０１とパッド４０２とが、互いに異なる形状であってもよく、互いに異なる位置に配置されていてもよい。また、パッド４０１とパッド４０２とが、図６３で示した一例よりも小さい寸法で構成されていてもよく、配線層１６５Aでは互いに接触ないように構成されていてもよく、配線層１６５Bでは互いに接触ないように構成されていてもよく、複数設けられていてもよい。

[0403] さらに、主導体部１６５Aaと引出し導体部１６５Abとで、Y方向の端部位置が略一致している例を図６３で示したがこの限りではない。例えば、主導体部１６５Aaと引出し導体部１６５Abとで、端部位置が一致しないように構成されていてもよい。同様に、主導体部１６５Baと引出し導体部１６５Bbとで、Y方向の端部位置が略一致している例を図６３で示したがこの限りではない。例えば、主導体部１６５Baと引出し導体部１６５Bbとで、端部位置が一致しないように構成されていてもよい。これらの主導体部１６５aと引出し導体

部１６５bの形状および位置、パッド４０１および４０２との関係については、以下で説明する各構成例についても同様である。

[0404] 上述した第１乃至第１３の構成例では、配線層１６５Aについて、主導体部１６５Aaと引出し導体部１６５Abとを特に区別することなく、主導体部１６５Aaと引出し導体部１６５Abの両方が、面状導体や網目状導体等の同一の配線パタンで形成されていた。

[0405] 配線層１６５Bについても、主導体部１６５Baと引出し導体部１６５Bbとを特に区別することなく、主導体部１６５Baと引出し導体部１６５Bbの両方が、面状導体や網目状導体等の同一の配線パタンで形成されていた。

[0406] 図６４は、上述した第１乃至第１３の構成例の一例として、図３６に示した第１１の構成例を、異なる配線パタンを用いて配線層１６５Aおよび配線層１６５Bに適用した例を示している。

[0407] 図６４のAは導体層A（配線層１６５A）を、図６４のBは導体層B（配線層１６５B）を示している。図６４における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0408] 図３６に示した第１１の構成例では、図３６のAに示した導体層Aの網目状導体３１１は、X方向における導体幅WXAが間隙幅GXAよりも広い形状の例であったが、図６４のAの導体層Aの網目状導体８１１は、X方向における導体幅WXAが間隙幅GXAよりも狭い形状となっている。また、Y方向については、図３６のAに示した網目状導体３１１は、導体幅WYAが間隙幅GYAよりも狭い形状の例であったが、図６４のAの導体層Aの網目状導体８１１は、導体幅WYAが間隙幅GYAよりも広い形状となっている。図３６のAに示した導体層Aの網目状導体３１１は、導体幅WYAと導体幅WXAとが略同一な形状の例であったが、図６４のAの導体層Aの網目状導体８１１は、導体幅WYAが導体幅WXAよりも広い形状となっている。そして、図６４のAの導体層Aの網目状導体８１１は、主導体部１６５Aaと引出し導体部１６５Abのいずれにおいても、X方向については導体周期FXAで同一パタンが周期的に配置されており、Y方向については、導体周期FYAで同一パタンが周期的に配置されている。

[0409] 導体層Bについては、図６４のBの導体層Bの網目状導体８１２の、X方向における導体幅WXBに対する間隙幅GXBの比（間隙幅GXB／導体幅WXB）が、図３６のBに示した導体層Bの網目状導体３１２の、X方向における導体幅WXBに対する間隙幅GXBの比（間隙幅GXB／導体幅WXB）よりも大きな形状となっている。換言すれば、図６４のBの導体層Bの網目状導体８１２では、導体幅WXBと間隙幅GXBとの差が、図３６のBに示した導体層Bの網目状導体３１２よりも大きくなっている。Y方向については、図６４のBの導体層Bの網目状導体８１２の導体幅WYBに対する間隙幅GYBの比（間隙幅GYB／導体幅WYB）が、図３６のBに示した導体層Bの網目状導体３１２の導体幅WYBに対する間隙幅GYBの比（間隙幅GYB／導体幅WYB）よりも小さくなっている。図３６のBに示した導体層Bの網目状導体３１２は、導体幅WYBと導体幅WXBとが略同一な形状の例であったが、図６４のBの導体層Bの網目状導体８１２は、導体幅WYBが導体幅WXBよりも広い形状となっている。そして、図６４のBの導体層Bの網目状導体８１２は、主導体部１６５Baと引出し導体部１６５Bbのいずれにおいても、X方向については導体周期FXBで同一パタンが周期的に配置されており、Y方向については、導体周期FYBで同一パタンが周期的に配置されている。

[0410] 図６４のCは、図６４のAとBにそれぞれ示した導体層A及びBを導体層A側（フォトダイオード１４１側）から見た状態を示している。図６４のCでは、導体層Aと重なって隠れる導体層Bの領域は示されていない。

[0411] 図６４のCに示されるように、第１１の構成例の場合、導体層Aまたは導体層Bの少なくとも一方によって能動素子群１６７が覆われることになるので、能動素子群１６７からのホットキャリア発光を遮光することができるとともに、誘導性ノイズの発生を抑えることができる。

[0412] このように、上述した第１乃至第１３の構成例は、配線層１６５A（導体層A）について、主導体部１６５Aaと引出し導体部１６５Abとを、特に区別することなく、同一の配線パタンで形成し、配線層１６５B（導体層B）についても、主導体部１６５Baと引出し導体部１６５Bbとを、特に区別することなく、同一の配線パタンで形成した例であった。

[0413] しかしながら、引出し導体部１６５bは、主導体部１６５aよりも小さい面積で形成されるため、電流が集中する部分であり、配線抵抗を小さくしたり、主導体部１６５aにおいて電流が拡散しやすい構成にすることが望ましい。

[0414] そこで、以下では、配線層１６５A（導体層A）のうち、引出し導体部１６５Abの配線パタンを主導体部１６５Aaと異なる配線パタンにし、配線層１６５B（導体層B）についても、引出し導体部１６５Bbの配線パタンを主導体部１６５Baと異なる配線パタンにした構成例について説明する。

[0415] ＜第１４の構成例＞

図６５は、導体層A及びBの第１４の構成例を示している。なお、図６５のAは導体層Aを、図６５のBは導体層Bを示している。図６５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0416] 第１４の構成例における導体層Aは、図６５のAに示されるように、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体８２１Abとからなる。網目状導体８２１Aaと網目状導体８２１Abは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0417] 主導体部１６５Aaの網目状導体８２１Aaは、X方向においては、導体幅WXAaおよび間隙幅GXAaを有し、導体周期FXAaで同一パタンが周期的に配置されて構成され、Y方向においては、導体幅WYAaおよび間隙幅GYAaを有し、導体周期FYAaで同一パタンが周期的に配置されて構成されている。したがって、網目状導体８２１Aaは、X方向またはY方向の少なくとも一方において、所定の基本パタンが導体周期で繰り返し配列される繰り返しパタンを含む形状である。

[0418] 引出し導体部１６５Abの網目状導体８２１Abは、X方向においては、導体幅WXAbおよび間隙幅GXAbを有し、導体周期FXAbで同一パタンが周期的に配置されて構成され、Y方向においては、導体幅WYAbおよび間隙幅GYAbを有する。したがって、網目状導体８２１Abは、X方向またはY方向の少なくとも一方において、所定の基本パタンが導体周期で繰り返し配列される繰り返しパタンを含む形状である。

[0419] また、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体８２１Abの、対応する導体幅WXA、間隙幅GXA、導体幅WYA、および、間隙幅GYAどうしを比較すると、少なくとも一つは異なる値となっており、引出し導体部１６５Abの網目状導体８２１Abの繰り返しパタンは、主導体部１６５Aaの網目状導体８２１Aaの繰り返しパタンと異なるパタンである。

[0420] 主導体部１６５Aaの網目状導体８２１AaのY方向の全長LAaと、引出し導体部１６５Abの網目状導体８２１AbのY方向の全長LAbとを比較すると、網目状導体８２１Aaの全長LAaは、網目状導体８２１Abの全長LAbよりも長い。したがって、引出し導体部１６５Abの網目状導体８２１Abは、主導体部１６５Aaの網目状導体８２１Aaよりも局所的に電流が集中するため、電圧降下（特にIR-Drop）が大きい。

[0421] ここで、引出し導体部１６５Abの網目状導体８２１Abの繰り返しパタンは、主導体部１６５Aaに向かうX方向を第１の方向として、少なくとも第１の方向に電流が流れる形状であり、第１の方向に直交する第２の方向（Y方向）の導体幅（配線幅）WYAbは、主導体部１６５Aaの網目状導体８２１Aaの第２の方向の導体幅（配線幅）WYAaよりも大きく形成されている。これにより、電流集中箇所である引出し導体部１６５Abの網目状導体８２１Abの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。なお、導体幅WYAbが導体幅WYAaよりも大きい例を用いて説明したがこの限りではなく、例えば導体幅WXAbが導体幅WXAaよりも大きく形成されていてもよい。これにより、網目状導体８２１Abの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。

[0422] また、主導体部１６５Aaの網目状導体８２１Aaの少なくとも一部は、X方向（第１の方向）よりもY方向（第２の方向）に電流が流れやすいパタン（形状）となっている。具体的には、配線幅（導体幅WXAa、導体幅WYAa）、配線間隔（間隙幅GXAa、間隙幅GYAa）の少なくとも一方が異なることにより、X方向よりもY方向の配線抵抗が小さく形成されている。これにより、網目状導体８２１Abの全長LAbよりも長い全長LAaを有する主導体部１６５Aaにおいて、Y方

向へ電流が拡散しやすくなるので、主導体部１６５Aaと引出し導体部１６５Abの接合部周辺における電極集中を緩和でき、誘導性ノイズをさらに改善することができる。

[0423] 第１４の構成例における導体層Bは、図６５のBに示されるように、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体８２２Bbとからなる。網目状導体８２２Baと網目状導体８２２Bbは、例えば、プラス電源に接続される配線（Vdd配線）である。

[0424] 主導体部１６５Baの網目状導体８２２Baは、X方向においては、導体幅WXBaおよび間隙幅GXBaを有し、導体周期FXBaで同一パタンが周期的に配置されて構成され、Y方向においては、導体幅WYBaおよび間隙幅GYBaを有し、導体周期FYBaで同一パタンが周期的に配置されて構成されている。したがって、網目状導体８２２Baは、X方向またはY方向の少なくとも一方において、所定の基本パタンが導体周期で繰り返し配列される繰り返しパタンを含む形状である。

[0425] 引出し導体部１６５Bbの網目状導体８２２Bbは、X方向においては、導体幅WXBbおよび間隙幅GXBbを有し、導体周期FXBbで同一パタンが周期的に配置されて構成され、Y方向においては、導体幅WYBbおよび間隙幅GYBbを有する。したがって、網目状導体８２２Bbは、X方向またはY方向の少なくとも一方において、所定の基本パタンが導体周期で繰り返し配列される繰り返しパタンを含む形状である。

[0426] また、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体８２２Bbの、対応する導体幅WXB、間隙幅GXB、導体幅WYB、および、間隙幅GYBどうしを比較すると、少なくとも一つは異なる値となっており、引出し導体部１６５Bbの網目状導体８２２Bbの繰り返しパタンは、主導体部１６５Baの網目状導体８２２Baの繰り返しパタンと異なるパタンである。

[0427] 主導体部１６５Baの網目状導体８２２BaのY方向の全長LBaと、引出し導体部１６５Bbの網目状導体８２２BbのY方向の全長LBbとを比較すると、網目状導体８２２Baの全長LBaは、網目状導体８２２Bbの全長LBbよりも長い。した

がって、引出し導体部１６５Bbの網目状導体８２２Bbは、主導体部１６５Baの網目状導体８２２Baよりも局所的に電流が集中するため、電圧降下（特にIR-Drop）が大きい。

[0428] ここで、引出し導体部１６５Bbの網目状導体８２２Bbの繰り返しパタンは、主導体部１６５Baに向かうX方向を第１の方向として、少なくとも第１の方向に電流が流れる形状であり、第１の方向に直交する第２の方向（Y方向）の導体幅（配線幅）WYBbは、主導体部１６５Baの網目状導体８２２Baの第２の方向の導体幅（配線幅）WYBaよりも大きく形成されている。これにより、電流集中箇所である引出し導体部１６５Bbの網目状導体８２２Bbの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。なお、導体幅WYBbが導体幅WYBaよりも大きい例を用いて説明したがこの限りではなく、例えば導体幅WXBbが導体幅WXBaよりも大きく形成されていてもよい。これにより、網目状導体８２２Bbの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。

[0429] また、主導体部１６５Baの網目状導体８２２Baの少なくとも一部は、X方向（第１の方向）よりもY方向（第２の方向）に電流が流れやすいパタン（形状）となっている。具体的には、配線幅（導体幅WXBa、導体幅WYBa）、配線間隔（間隙幅GXBa、間隙幅GYBa）の少なくとも一方が異なることにより、X方向よりもY方向の配線抵抗が小さく形成されている。これにより、網目状導体８２２Bbの全長LBbよりも長い全長LBaを有する主導体部１６５Baにおいて、Y方向へ電流が拡散しやすくなるので、主導体部１６５Baと引出し導体部１６５Bbの接合部周辺における電極集中を緩和でき、誘導性ノイズをさらに改善することができる。

[0430] 以上のように、第１４の構成例によれば、配線層１６５A（導体層A）において、引出し導体部１６５Abの網目状導体８２１Abの繰り返しパタンを、主導体部１６５Aaの網目状導体８２１Aaの繰り返しパタンと異なるパタンで形成し、主導体部１６５Aaと引出し導体部１６５Abとを電気的に接続することにより、引出し導体部１６５Abの配線抵抗を小さくし、電圧降下をさらに改

善することができる。配線層１６５B（導体層B）についても、引出し導体部１６５Bbの網目状導体８２２Bbの繰り返しパタンを、主導体部１６５Baの網目状導体８２２Baの繰り返しパタンと異なるパタンで形成し、主導体部１６５Baと引出し導体部１６５Bbとを電気的に接続することにより、引出し導体部１６５Bbの配線抵抗を小さくし、電圧降下をさらに改善することができる。

[0431] また、図６５のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われる。すなわち、配線層１６５Aの主導体部１６５Aaと配線層１６５Bの主導体部１６５Baとは遮光構造を成し、配線層１６５Aの引出し導体部１６５Abと配線層１６５Bの引出し導体部１６５Bbとは遮光構造を成している。これにより、上述した第１乃至第１３の構成例と同様に、第１４の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0432] ＜第１４の構成例の変形例＞

図６６乃至図６８は、第１４の構成例の第１乃至第３変形例を示している。なお、図６６乃至図６８のA乃至Cは、図６５のA乃至Cにそれぞれ対応し、同一の符号を付してあるので、共通する部分の説明は適宜省略し、異なる部分について説明する。

[0433] 図６５に示した第１４の構成例では、配線層１６５A（導体層A）において、主導体部１６５Aaと引出し導体部１６５Abとの接合部は、主導体部１６５Aaの外周を囲む矩形の辺上に配置されていたが、これに限られない。

[0434] 例えば、図６６のAに示されるように、引出し導体部１６５Abの網目状導体８２１Abが、主導体部１６５Aaの外周を囲む矩形の内側に入り込むように、主導体部１６５Aaと引出し導体部１６５Abが接続されてもよい。

[0435] また例えば、図６７のAおよび図６８のAに示されるように、引出し導体部１６５Abの網目状導体８２１Abの主導体部１６５Aaに向かって伸びる導体幅WYAbの複数の配線のうち、一部の配線のみが、主導体部１６５Aaの外周を囲む矩形の内側に入り込むように、主導体部１６５Aaと引出し導体部１６５Abが

接続されてもよい。図６７のAの引出し導体部１６５Abの網目状導体８２１Abは、導体幅WYAbの２本の配線のうち、上側の配線が、主導体部１６５Aaの外周を囲む矩形の内側に入り込むように伸びており、図６８のAの引出し導体部１６５Abの網目状導体８２１Abは、下側の配線が、主導体部１６５Aaの外周を囲む矩形の内側に入り込むように伸びている。

[0436] 配線層１６５B（導体層B）についても同様である。すなわち、図６５に示した第１４の構成例では、主導体部１６５Baと引出し導体部１６５Bbとの接合部は、主導体部１６５Baの外周を囲む矩形の辺上に配置されていたが、これに限られない。

[0437] 例えば、図６６のBに示されるように、引出し導体部１６５Bbの網目状導体８２２Bbが、主導体部１６５Baの外周を囲む矩形の内側に入り込むように、主導体部１６５Baと引出し導体部１６５Bbが接続されてもよい。

[0438] また例えば、図６７のBおよび図６８のBに示されるように、引出し導体部１６５Bbの網目状導体８２２Bbの主導体部１６５Baに向かって伸びる導体幅WYBbの複数の配線のうち、一部の配線のみが、主導体部１６５Baの外周を囲む矩形の内側に入り込むように、主導体部１６５Baと引出し導体部１６５Bbが接続されてもよい。図６７のBの引出し導体部１６５Bbの網目状導体８２２Bbは、導体幅WYBbの２本の配線のうち、上側の配線が、主導体部１６５Baの外周を囲む矩形の内側に入り込むように伸びており、図６８のBの引出し導体部１６５Bbの網目状導体８２２Bbは、下側の配線が、主導体部１６５Baの外周を囲む矩形の内側に入り込むように伸びている。

[0439] 図６６乃至図６８のように、主導体部１６５aと引出し導体部１６５bとの接続する部分の形状は、複雑に構成されていてもよい。

[0440] 図６６乃至図６８に示した第１４の構成例の第１乃至第３変形例は、引出し導体部１６５Abの網目状導体８２１Abが、主導体部１６５Aaの外周を囲む矩形の内側に入り込むように、主導体部１６５Aaと引出し導体部１６５Abが接続されていたが、主導体部１６５Aaの網目状導体８２１Aaが、主導体部１６５Aaの外周を囲む矩形の外側に張り出し、引出し導体部１６５Ab側へ入り

込んでもよい。また、主導体部１６５Baの網目状導体８２２Baが、主導体部１６５Baの外周を囲む矩形の外側に張り出し、引出し導体部１６５Bb側へ入り込んでもよい。

[0441] ＜第１５の構成例＞

図６９は、導体層A及びBの第１５の構成例を示している。なお、図６９のAは導体層Aを、図６９のBは導体層Bを示している。図６９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0442] 第１５の構成例における導体層Aは、図６９のAに示されるように、主導体部１６５Aaの網目状導体８３１Aaと、引出し導体部１６５Abの網目状導体８３１Abとからなる。網目状導体８３１Aaと網目状導体８３１Abは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0443] 主導体部１６５Aaの網目状導体８３１Aaは、図６５に示した第１４の構成例における主導体部１６５Aaの網目状導体８２１Aaと同様である。一方、引出し導体部１６５Abの網目状導体８３１Abは、図６５に示した第１４の構成例における引出し導体部１６５Abの網目状導体８２１Abと異なる。

[0444] 具体的には、引出し導体部１６５Abの網目状導体８３１AbのY方向の間隙幅GYAbが、主導体部１６５Aaの網目状導体８３１AaのY方向の間隙幅GYAaよりも小さく形成されている。図６５に示した第１４の構成例では、引出し導体部１６５Abの網目状導体８２１AbのY方向の間隙幅GYAbは、主導体部１６５Aaの網目状導体８２１AaのY方向の間隙幅GYAaと同一である。

[0445] このように、引出し導体部１６５Abの網目状導体８３１AbのY方向の間隙幅GYAbを、主導体部１６５Aaの網目状導体８３１AaのY方向の間隙幅GYAaよりも小さく形成することにより、電流集中箇所である引出し導体部１６５Abの網目状導体８３１Abの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。なお、間隙幅GYAbが間隙幅GYAaよりも小さい例を用いて説明したがこの限りではなく、例えば間隙幅GXAbが間隙幅GXAaよりも小さく形成されていてもよい。これにより、網目状導体８３１Abの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。

[0446] 第１５の構成例における導体層Bは、図６９のBに示されるように、主導体部１６５Baの網目状導体８３２Baと、引出し導体部１６５Bbの網目状導体８３２Bbとからなる。網目状導体８３２Baと網目状導体８３２Bbは、例えば、プラス電源に接続される配線（Vdd配線）である。

[0447] 主導体部１６５Baの網目状導体８３２Baは、図６５に示した第１４の構成例における主導体部１６５Baの網目状導体８２２Baと同様である。一方、引出し導体部１６５Bbの網目状導体８３２Bbは、図６５に示した第１４の構成例における引出し導体部１６５Bbの網目状導体８２２Bbと異なる。

[0448] 具体的には、引出し導体部１６５Bbの網目状導体８３２BbのY方向の間隙幅GYBbが、主導体部１６５Baの網目状導体８３２BaのY方向の間隙幅GYBaよりも小さく形成されている。図６５に示した第１４の構成例では、引出し導体部１６５Bbの網目状導体８２２BbのY方向の間隙幅GYBbは、主導体部１６５Baの網目状導体８２２Baの第２の方向の間隙幅GYBaと同一である。

[0449] このように、引出し導体部１６５Bbの網目状導体８３２BbのY方向の間隙幅GYBbを、主導体部１６５Baの網目状導体８３２BaのY方向の間隙幅GYBaよりも小さく形成することにより、電流集中箇所である引出し導体部１６５Bbの網目状導体８３２Bbの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。なお、間隙幅GYBbが間隙幅GYBaよりも小さい例を用いて説明したがこの限りではなく、例えば間隙幅GXBbが間隙幅GXBaよりも小さく形成されていてもよい。これにより、網目状導体８３２Bbの配線抵抗を小さくできるため、電圧降下をさらに改善することができる。

[0450] また、図６９のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われる。すなわち、配線層１６５Aの主導体部１６５Aaと配線層１６５Bの主導体部１６５Baとは遮光構造を成し、配線層１６５Aの引出し導体部１６５Abと配線層１６５Bの引出し導体部１６５Bbとは遮光構造を成している。これにより、第１５の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0451] ＜第１５の構成例の第１変形例＞

図７０は、第１５の構成例の第１変形例を示している。なお、図７０のAは導体層Aを、図７０のBは導体層Bを示している。図７０のCは、図７０のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図７０における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0452] 第１５の構成例の第１変形例では、配線層１６５Aの引出し導体部１６５AbのY方向の全ての間隙幅GYAbが均等でない点が、図６９に示した第１５の構成例と異なる。具体的には、図７０のAに示されるように、配線層１６５Aの引出し導体部１６５Abの網目状導体８３１Abは、小さい間隙幅GYAb1と、大きい間隙幅GYAb2の２種類の間隙幅GYAbを有する。

[0453] また、配線層１６５Bの引出し導体部１６５BbのY方向の全ての間隙幅GYBbが均等でない点が、図６９に示した第１５の構成例と異なる。具体的には、図７０のBに示されるように、配線層１６５Bの引出し導体部１６５Bbの網目状導体８３２Bbは、小さい間隙幅GYBb1と、大きい間隙幅GYBb2の２種類の間隙幅GYBbを有する。

[0454] 第１５の構成例の第１変形例においても、図７０のCに示されるように、導体層Aと導体層Bを重ねた状態では、配線層１６５Aの引出し導体部１６５Abと配線層１６５Bの引出し導体部１６５Bbとは遮光構造を成している。

[0455] ＜第１５の構成例の第２変形例＞

図７１は、第１５の構成例の第２変形例を示している。なお、図７１のAは導体層Aを、図７１のBは導体層Bを示している。図７１のCは、図７１のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図７１における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0456] 第１５の構成例の第２変形例では、配線層１６５Aの引出し導体部１６５AbのY方向の全ての導体幅WYAbが均等でない点が、図６９に示した第１５の構成例と異なる。具体的には、図７１のAに示されるように、配線層１６５Aの引

出し導体部１６５Abの網目状導体８３１Abは、小さい導体幅WYAb1と、大きい導体幅WYAb2の２種類の導体幅WYAbを有する。

[0457] また、配線層１６５Bの引出し導体部１６５BbのY方向の全ての導体幅WYBbが均等でない点が、図６９に示した第１５の構成例と異なる。具体的には、図７１のBに示されるように、配線層１６５Bの引出し導体部１６５Bbの網目状導体８３２Bbは、小さい導体幅WYBb1と、大きい導体幅WYBb2の２種類の導体幅WYBbを有する。

[0458] 第１５の構成例の第２変形例においても、図７１のCに示されるように、導体層Aと導体層Bを重ねた状態では、配線層１６５Aの引出し導体部１６５Abと配線層１６５Bの引出し導体部１６５Bbとは遮光構造を成している。

[0459] 第１５の構成例の第１変形例および第２変形例のように、配線層１６５Aの引出し導体部１６５Abの間隙幅GYAbまたは導体幅WYAb、配線層１６５Bの引出し導体部１６５Bbの間隙幅GYBbまたは導体幅WYBbを不均一にすることで、配線の自由度を高めることができる。各導体層では、一般的に導体領域の占有率に関する制約があるが、配線の自由度が高まることで、占有率の制約内で、引出し導体部１６５Abおよび１６５Bbの配線抵抗を、最大限に小さくできるため、電圧降下をさらに改善することができる。なお、全ての間隙幅GYAbが均等でない例と、全ての間隙幅GYBbが均等でない例と、全ての導体幅WYAbが均等でない例と、全ての導体幅WYBbが均等でない例とを用いて説明したが、この限りではない。例えば、X方向の全ての間隙幅GXAb、X方向の全ての間隙幅GXBb、X方向の全ての導体幅WXAb、または、X方向の全ての導体幅WXBbが、均等でないように構成されていてもよい。これらの場合にも配線の自由度を高めることができるため、上記と同様の理由で電圧降下をさらに改善することができる。

[0460] ＜第１６の構成例＞

図７２は、導体層A及びBの第１６の構成例を示している。なお、図７２のAは導体層Aを、図７２のBは導体層Bを示している。図７２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0461] 図７２のAに示される第１６の構成例の導体層Aは、図６５に示した第１４の構成例の導体層Aと同様であるので、説明は省略する。

[0462] 図７２のBに示される第１６の構成例の導体層Bは、図６５に示した第１４の構成例の導体層Bに、中継導体８４１がさらに追加された構成を有する。より詳しくは、主導体部１６５Baは、網目状導体８２２Baと複数の中継導体８４１で構成され、引出し導体部１６５Bbは、第１４の構成例と同様の網目状導体８２２Bbからなる。

[0463] 主導体部１６５Baにおいて、中継導体８４１は、網目状導体８２２Baの導体ではないY方向に長い長方形の間隙領域に配置されて、網目状導体８２２Baと電気的に絶縁されており、例えば、導体層Aの網目状導体８２１Aaが接続されたVss配線に接続される。中継導体８４１は、網目状導体８２２Baの間隙領域内に、１または複数個配置される。図７２のBは、２行１列の配置で計２個の中継導体８４１が網目状導体８２２Baの間隙領域内に配置された例を示している。

[0464] 図７２のBでは、主導体部１６５Baの全領域のうち、網目状導体８２２Baの一部の間隙領域内のみに中継導体８４１を配置している。

[0465] しかしながら、主導体部１６５Baの全領域の間隙領域内に、中継導体８４１を配置してもよい。また、第１６の構成例の導体層Bは、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内には、中継導体８４１を配置していないが、網目状導体８２２Bbの間隙領域内にも、中継導体８４１を配置してもよい。

[0466] ＜第１６の構成例の第１変形例＞

図７３は、第１６の構成例の第１変形例を示している。

[0467] 図７３の第１６の構成例の第１変形例では、導体層Bの主導体部１６５Baの全領域の間隙領域内に、中継導体８４１が配置されるとともに、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内にも、中継導体８４１が配置されている。図７３の第１変形例におけるその他の構成は、図７２に示した第１６の構成例と同様である。

[0468] ＜第１６の構成例の第２変形例＞

図７４は、第１６の構成例の第２変形例を示している。

[0469] 図７４の第１６の構成例の第２変形例は、導体層Bの主導体部１６５Baの全領域の間隙領域内に、中継導体８４１を配置した点で、第１変形例と同様である。一方、第１６の構成例の第２変形例は、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内に、中継導体８４１と異なる中継導体８４２が配置されている点で、第１変形例と異なる。図７４の第２変形例におけるその他の構成は、図７２に示した第１６の構成例と同様である。

[0470] 第２変形例のように、導体層Bの主導体部１６５Baの網目状導体８２２Baの間隙領域内に配置される中継導体８４１と、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内に配置される中継導体８４２とは、個数や形状が異なっていてもよい。

[0471] 図７２に示した第１６の構成例の導体層Bのように、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内に、中継導体８４１を配置しない場合には、配線（網目状導体８２２Bb）の自由度を高めることができる。各導体層では、一般的に導体領域の占有率に関する制約があるが、配線の自由度が高まることで、占有率の制約内で、引出し導体部１６５Bbの配線抵抗を、最大限に小さくできるため、電圧降下をさらに改善することができる。

[0472] 一方、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内に、中継導体８４１または中継導体８４２等を配置した場合には、引出し導体部１６５Bbの領域内や、引出し導体部１６５Bbと同じ平面位置の上下層に、MOSトランジスタやダイオード等の能動素子を配置する場合に、電圧降下をさらに改善することができる。

[0473] また、導体層Bの主導体部１６５Baの網目状導体８２２Baの間隙領域内に配置される中継導体８４１と、引出し導体部１６５Bbの網目状導体８２２Bbの間隙領域内に配置される中継導体８４２とで、個数や形状を異ならせることにより、主導体部１６５Baと引出し導体部１６５Bbとで、各導体層の導体領域の占有率を最大限に活用することができるので、配線抵抗を小さくするこ

とで、電圧降下をさらに改善することができる。

[0474] なお、中継導体８４１の形状は任意であるが、回転対称または鏡面対称などのように対称な円形または多角形が望ましい。中継導体８４１は、網目状導体８２２Baの間隙領域の中央その他の任意の位置に配置することができる。中継導体８４１は、導体層Aとは異なるVss配線としての導体層に接続されるようにしてもよい。中継導体８４１は、導体層Bよりも能動素子群１６７に近い側のVss配線としての導体層に接続されるようにしてもよい。中継導体８４１は、Z方向に延伸された導体ビア(VIA)を介して、導体層Aとは異なる導体層や、導体層Bよりも能動素子群１６７に近い側の導体層等に接続することができる。中継導体８４２についても同様である。

[0475] 図７２乃至図７４の第１６の構成例では、導体層Bの網目状導体８２２Baおよび８２２Bbの間隙領域内に中継導体８４１または８４２を配置する例を示したが、導体層Aの網目状導体８２１Aaおよび８２１Abの間隙領域内に、同一のまたは異なる中継導体を配置してもよい。

[0476] ＜第１７の構成例＞

図７５は、導体層A及びBの第１７の構成例を示している。なお、図７５のAは導体層Aを、図７５のBは導体層Bを示している。図７５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0477] 図７５のAに示される第１７の構成例における導体層Aを、図６５のAに示した第１４の構成例の導体層Aと比較すると、主導体部１６５Aaの網目状導体８５１Aaの形状、および、引出し導体部１６５Abの網目状導体８５１Abの形状が異なる。

[0478] 換言すれば、図６５のAに示した第１４の構成例における網目状導体８２１Aaの間隙領域が、縦長の長方形状であったのに対して、図７５のAに示される第１７の構成例における網目状導体８５１Aaの間隙領域は、横長の長方形状である。また、図６５のAの網目状導体８２１Abの間隙領域が、縦長の長方形状であったのに対し、図７５のAの網目状導体８５１Abの間隙領域は、横長の長方形状である。

[0479] 図７５のAの引出し導体部１６５Abの網目状導体８５１Abは、主導体部１６５Aaに向かうX方向（第１の方向）に直交するY方向（第２の方向）よりも、X方向に電流が流れやすい点で、図６５のAの第１４の構成例における網目状導体８２１Abと共通する。

[0480] 一方、図７５のAの主導体部１６５Aaの網目状導体８５１Aaは、Y方向よりも、X方向に電流が流れやすい形状となっているのに対して、図６５のAの第１４の構成例における主導体部１６５Aaの網目状導体８２１Aaは、Y方向に電流が流れやすい形状となっている。

[0481] すなわち、図７５のAに示される第１７の構成例における導体層Aは、主導体部１６５Aaの電流が流れやすい方向が、図６５のAの第１４の構成例の導体層Aと異なる。

[0482] また、第１７の構成例における導体層Aの主導体部１６５Aaは、X方向よりもY方向に電流が流れやすいように補強した補強導体８５３を含む。補強導体８５３の導体幅WXAcは、網目状導体８５１AaのX方向の導体幅WXAaおよびY方向の導体幅WYAaの一方または両方より大きく形成されることが望ましい。補強導体８５３の導体幅WXAcは、網目状導体８５１AaのX方向の導体幅WXAaおよびY方向の導体幅WYAaのいずれか小さい方の導体幅よりも大きく形成される。なお、図７５の例では、補強導体８５３が形成されたX方向の位置は、主導体部１６５Aaの領域内のうち、引出し導体部１６５Abに最も近い位置とされているが、接合部の近傍の位置であればよい。

[0483] 主導体部１６５Aaの網目状導体８５１Aaを、X方向に電流が流れやすい形状で形成できることで、最小限の基本パタンの繰り返しでレイアウトを作成できるので、配線レイアウトの設計の自由度が高まる。また、MOSトランジスタやダイオード等の能動素子の配置によっては電圧降下をさらに改善することができる。

[0484] そして、Y方向に電流が流れやすいように補強した補強導体８５３を設けることで、主導体部１６５AaにおいてY方向へ電流が拡散しやすくなるので、主導体部１６５Aaと引出し導体部１６５Abとの接合部周辺における電流集中を

緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0485] 図７５のBに示される第１７の構成例における導体層Bを、図６５のBに示した第１４の構成例の導体層Bと比較すると、主導体部１６５Baの網目状導体８５２Baの形状、および、引出し導体部１６５Bbの網目状導体８５２Bbの形状が異なる。

[0486] 換言すれば、図６５のBに示した第１４の構成例における網目状導体８２２Baの間隙領域が、縦長の長方形状であったのに対して、図７５のBに示される第１７の構成例における網目状導体８５２Baの間隙領域は、横長の長方形状である。また、図６５のBの網目状導体８２２Bbの間隙領域が、縦長の長方形状であったのに対し、図７５のBの網目状導体８５２Bbの間隙領域は、横長の長方形状である。

[0487] 図７５のBの引出し導体部１６５Bbの網目状導体８５２Bbは、主導体部１６５Baに向かうX方向（第１の方向）に直交するY方向（第２の方向）よりも、X方向に電流が流れやすい点で、図６５のBの第１４の構成例における網目状導体８２２Bbと共通する。

[0488] 一方、図７５のBの主導体部１６５Baの網目状導体８５２Baは、Y方向よりも、X方向に電流が流れやすい形状となっているのに対して、図６５のBの第１４の構成例における主導体部１６５Baの網目状導体８２２Baは、Y方向に電流が流れやすい形状となっている。

[0489] すなわち、図７５のBに示される第１７の構成例における導体層Bは、主導体部１６５Baの電流が流れやすい方向が、図６５のBの第１４の構成例の導体層Bと異なる。

[0490] また、第１７の構成例における導体層Bの主導体部１６５Baは、X方向よりもY方向に電流が流れやすいように補強した補強導体８５４を含む。補強導体８５４の導体幅WXBcは、網目状導体８５２BaのX方向の導体幅WXBaおよびY方向の導体幅WYBaの一方または両方より大きく形成されることが望ましい。補

強導体８５４の導体幅WXBcは、網目状導体８５２BaのX方向の導体幅WXBaおよびY方向の導体幅WYBaのいずれか小さい方の導体幅よりも大きく形成される。図７５の例では、補強導体８５４が形成されたX方向の位置は、主導体部１６５Baの領域内のうち、引出し導体部１６５Bbに最も近い位置とされているが、接合部の近傍の位置であればよい。

[0491] 図７５のCに示されるように、導体層Aの補強導体８５３と、導体層Bの補強導体８５４は、重なる位置に形成される。導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第１７の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。なお、例えば補強導体８５３または補強導体８５４の付近での遮光が必要ない場合は、補強導体８５３と補強導体８５４とが重なる位置に形成されていなくてもよい。また、例えば主導体部１６５aの電流分布次第では、補強導体８５３と補強導体８５４のうちの少なくとも一方を設けないようにしてもよい。

[0492] 主導体部１６５Baの網目状導体８５２Baを、X方向に電流が流れやすい形状で形成できることで、最小限の基本パタンの繰り返しでレイアウトを作成できるので、配線レイアウトの設計の自由度が高まる。また、MOSトランジスタやダイオード等の能動素子の配置によっては電圧降下をさらに改善することができる。

[0493] そして、Y方向に電流が流れやすいように補強した補強導体８５４を設けることで、主導体部１６５Baにおいて第２の方向へ電流が拡散しやすくなるので、主導体部１６５Baと引出し導体部１６５Bbとの接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0494] さらに、図７５のBに示される第１７の構成例における導体層Bは、主導体部１６５Baの網目状導体８５２Baの少なくとも一部の間隙領域内に、中継導体８５５が配置されている点で、図６５のBの第１４の構成例の導体層Bと異

なる。この中継導体８５５は、配置してもよいし、しなくてもよい。

[0495] ＜第１７の構成例の第１変形例＞

図７６は、第１７の構成例の第１変形例を示している。

[0496] 第１７の構成例の第１変形例では、図７６のAに示される導体層Aの補強導体８５３が、主導体部１６５AaのY方向の全長に渡って形成されるのではなく、Y方向の一部に形成されている点が、図７５のAに示した第１７の構成例の導体層Aと異なる。より具体的には、図７６の第１変形例では、導体層Aの補強導体８５３が、接合部のY方向位置を除いたY方向位置に形成されている。第１変形例における導体層Aのその他の構成は、図７５のAに示した第１７の構成例の導体層Aと同様である。

[0497] 導体層Bについても同様に、図７６のBに示される導体層Bの補強導体８５４が、主導体部１６５BaのY方向の全長に渡って形成されるのではなく、Y方向の一部に形成されている点が、図７５のBに示した第１７の構成例の導体層Bと異なる。より具体的には、図７６の第１変形例では、導体層Bの補強導体８５４が、接合部のY方向位置を除いたY方向位置に形成されている。第１変形例における導体層Bのその他の構成は、図７５のAに示した第１７の構成例の導体層Bと同様である。

[0498] ＜第１７の構成例の第２変形例＞

図７７は、第１７の構成例の第２変形例を示している。

[0499] 第１７の構成例の第２変形例では、図７７のAに示される導体層Aの補強導体８５３が、主導体部１６５AaのY方向の全長に渡って形成されるのではなく、Y方向の一部に形成されている点が、図７５のAに示した第１７の構成例の導体層Aと異なる。より具体的には、図７７の第２変形例では、導体層Aの補強導体８５３が、接合部のY方向位置のみに形成されている。第２変形例における導体層Aのその他の構成は、図７５のAに示した第１７の構成例の導体層Aと同様である。

[0500] 導体層Bについても同様に、図７７のBに示される導体層Bの補強導体８５４が、主導体部１６５BaのY方向の全長に渡って形成されるのではなく、Y方向

の一部に形成されている点が、図７５のBに示した第１７の構成例の導体層Bと異なる。より具体的には、図７７の第２変形例では、導体層Bの補強導体８５４が、接合部のY方向位置のみに形成されている。第２変形例における導体層Bのその他の構成は、図７５のAに示した第１７の構成例の導体層Bと同様である。

[0501] 第１７の構成例の第１変形例および第２変形例のように、導体層Aの補強導体８５３および導体層Bの補強導体８５４は、必ずしも主導体部１６５AaのY方向の全長に渡って形成される必要はなく、所定の一部のY方向領域に形成してもよい。

[0502] ＜第１８の構成例＞

図７８は、導体層A及びBの第１８の構成例を示している。なお、図７８のAは導体層Aを、図７８のBは導体層Bを示している。図７８のCは、図７８のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図７８における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0503] 図７８に示される第１８の構成例は、図７５に示した第１７の構成例の一部を変更した構成を有する。図７８において、図７５と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0504] 図７８のAに示される第１８の構成例の導体層Aは、X方向に電流が流れやすい形状の網目状導体８５１Aaと、Y方向に電流が流れやすいように補強した補強導体８５３とを備える点で、図７５に示した第１７の構成例と共通する。

[0505] 一方、第１８の構成例の導体層Aは、Y方向よりもX方向に電流が流れやすいように補強した補強導体８５６をさらに備える点で、図７５に示した第１７の構成例と異なる。補強導体８５６の導体幅WYAcは、網目状導体８５１AaのX方向の導体幅WXAaおよびY方向の導体幅WYAaの一方または両方より大きく形成されることが望ましい。補強導体８５６の導体幅WYAcは、網目状導体８５１AaのX方向の導体幅WXAaおよびY方向の導体幅WYAaのいずれか小さい方の導体幅よりも大きく形成される。補強導体８５６は、主導体部１６５Aaの領域内に

、Y方向の所定の間隔で複数本配置してもよいし、所定のY方向位置に１本でもよい。

[0506] X方向に電流が流れやすいように補強した補強導体８５６を設けることで、補強導体８５３によるY方向だけでなく、X方向へも電流が流れやすくすることができ、主導体部１６５Aaと引出し導体部１６５Abとの接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0507] 図７８のBに示される第１８の構成例の導体層Bは、X方向に電流が流れやすい形状の網目状導体８５２Baと、Y方向に電流が流れやすいように補強した補強導体８５４とを備える点で、図７５に示した第１７の構成例と共通する。

[0508] 一方、第１８の構成例の導体層Bは、Y方向よりもX方向に電流が流れやすいように補強した補強導体８５７をさらに備える点で、図７５に示した第１７の構成例と異なる。補強導体８５７の導体幅WYBcは、網目状導体８５２BaのX方向の導体幅WXBaおよびY方向の導体幅WYBaの一方または両方より大きく形成されることが望ましい。補強導体８５７の導体幅WYBcは、網目状導体８５２BaのX方向の導体幅WXBaおよびY方向の導体幅WYBaのいずれか小さい方の導体幅よりも大きく形成される。補強導体８５７は、主導体部１６５Baの領域内に、Y方向の所定の間隔で複数本配置してもよいし、所定のY方向位置に１本でもよい。

[0509] 図７８のCに示されるように、導体層Aの補強導体８５６と、導体層Bの補強導体８５７は、重なる位置に形成される。導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第１８の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。なお、例えば補強導体８５６または補強導体８５７の付近での遮光が必要ない場合は、補強導体８５６と補強導体８５７とが重なる位置に形成されていなくてもよい。また、例えば主導体部１６５aの電流分布次第では、補強導体８５６と補強導体８５７のうちの少なくと

も一方を設けないようにしてもよい。

[0510] X方向に電流が流れやすいように補強した補強導体８５７を設けることで、補強導体８５４によるY方向だけでなく、X方向へも電流が流れやすくすることができ、主導体部１６５Baと引出し導体部１６５Bbとの接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0511] 図７５の第１７の構成例では、Y方向に電流が流れやすいように補強した補強導体８５３および８５４を備える構成を示し、図７８の第１８の構成例では、補強導体８５３および８５４に加えて、X方向に電流が流れやすいように補強した補強導体８５６および８５７を備える構成を示した。

[0512] 図示は省略するが、第１７の構成例または第１８の構成例の変形例として、導体層Aが、補強導体８５３を備えず、補強導体８５６を備え、導体層Bが、補強導体８５４を備えず、補強導体８５７を備えた構成としてもよい。換言すれば、補強導体としては、補強導体８５６と８５７のみを備えた構成としてもよい。

[0513] X方向に電流が流れやすいように補強した補強導体８５６を設けることで、補強導体８５３を備えない場合であっても、配線抵抗の関係性によってはY方向へ電流が拡散しやすくすることができ、主導体部１６５Aaと引出し導体部１６５Abとの接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0514] X方向に電流が流れやすいように補強した補強導体８５７を設けることで、補強導体８５４を備えない場合であっても、配線抵抗の関係性によってはY方向へ電流が拡散しやすくすることができ、主導体部１６５Baと引出し導体部１６５Bbとの接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0515] ＜第１９の構成例＞

図７９は、導体層A及びBの第１９の構成例を示している。なお、図７９のAは導体層Aを、図７９のBは導体層Bを示している。図７９のCは、図７９のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図７９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0516] 図７９に示される第１９の構成例は、図７５に示した第１７の構成例の一部を変更した構成を有する。図７９において、図７５と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0517] 図７９のAに示される第１９の構成例の導体層Aは、図７５に示した第１７の構成例の補強導体８５３が補強導体８７１に置き換えられている点で相違し、その他の点で共通する。補強導体８７１は、Y方向に伸びる複数本の配線からなる。補強導体８７１を構成する各配線は、間隙幅GXAdでX方向に均等に離れて配置されている。間隙幅GXAdは、主導体部１６５Aaの網目状導体８５１Aaの間隙幅GXAaよりも小さく構成されている。

[0518] 図７９のBに示される第１９の構成例の導体層Bは、図７５に示した第１７の構成例の補強導体８５４が補強導体８７２に置き換えられている点で相違し、その他の点で共通する。補強導体８７２は、Y方向に伸びる複数本の配線からなる。補強導体８７２を構成する各配線は、間隙幅GXBdでX方向に均等に離れて配置されている。間隙幅GXBdは、主導体部１６５Baの網目状導体８５２Baの間隙幅GXBaよりも小さく構成されている。

[0519] 図７９のCに示されるように、導体層Aの補強導体８７１と、導体層Bの補強導体８７２は、重なる位置に形成される。導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第１９の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。なお、例えば補強導体８７１または補強導体８７２の付近での遮光が必要ない場合は、補強導体８７１と補強導体８７２とが重なる位置に形成されていなくてもよい。また、例えば主導体部１６

５aの電流分布次第では、補強導体８７１と補強導体８７２のうちの少なくとも一方を設けないようにしてもよい。

[0520] ＜第１９の構成例の変形例＞

図８０は、第１９の構成例の変形例を示している。

[0521] 図７９に示した第１９の構成例では、導体層Aの補強導体８７１を構成する複数本の配線が間隙幅GXAdでX方向に均等に離れて配置されていた。導体層Bの補強導体８７２を構成する複数本の配線も、間隙幅GXAdでX方向に均等に離れて配置されていた。

[0522] これに対して、第１９の構成例の変形例である図８０では、導体層Aの補強導体８７１を構成する複数本の配線において、隣接する配線の間隙幅GXAdが、それぞれ異なる幅となっている。各間隙幅GXAdの少なくとも一つは、主導体部１６５Aaの網目状導体８５１Aaの間隙幅GXAaよりも小さく構成されている。導体層Bの補強導体８７２を構成する複数本の配線において、隣接する配線の間隙幅GXBdが、それぞれ異なる幅となっている。各間隙幅GXBdの少なくとも一つは、主導体部１６５Baの網目状導体８５２Baの間隙幅GXBaよりも小さく構成されている。

[0523] なお、図８０の例では、複数の間隙幅GXAdおよび間隙幅GXBdは、左側から徐々に短くなるように形成されているが、これに限らず、右側から徐々に短くなるように形成してもよいし、ランダムな幅としてもよい。

[0524] 以上のように、間隙幅GXAdおよびGXBdが、均等ではなく、変調されている点を除いて、図８０の第１９の構成例の変形例は、図７９に示した第１９の構成例と同様である。

[0525] 図７９および図８０に示した第１９の構成例およびその変形例のように、導体層Aの補強導体８７１および導体層Bの補強導体８７２は、所定の間隙幅GXAdまたはGXBdで配置した複数本の配線で構成することができる。

[0526] Y方向に電流が流れやすいように補強した補強導体８７１および８７２を設けることで、Y方向へ電流が拡散しやすくなるので、接合部周辺における電流集中を緩和できる。局所的に電流集中する場合は、集中箇所に起因して誘導

性ノイズが悪化するが、電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。図７９および図８０に示した第１９の構成例およびその変形例では、X方向の間隙幅GXAaまたは間隙幅GXBaよりも小さい間隙幅を少なくとも含み、Y方向に電流が流れやすいように補強した補強導体８７１および８７２を備える構成を示したがこの限りではない。例えば、図示は省略するが、Y方向の間隙幅GYAaまたは間隙幅GYBaよりも小さい間隙幅を少なくとも含み、図７８の第１８の構成例と同様にX方向に電流が流れやすいように補強した補強導体を備える構成としてもよい。また、X方向に電流が流れやすいように補強した補強導体を備える構成、Y方向に電流が流れやすいように補強した補強導体を備える構成、X方向に電流が流れやすいように補強した補強導体とY方向に電流が流れやすいように補強した補強導体とを両方備える構成、の何れであってもよい。これらの場合にも、配線抵抗の関係性によっては電流集中を緩和できるので、誘導性ノイズをさらに改善することができる。

[0527] ＜第２０の構成例＞

図８１は、導体層A及びBの第２０の構成例を示している。なお、図８１のAは導体層Aを、図８１のBは導体層Bを示している。図８１のCは、図８１のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８１における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0528] 図８１に示される第２０の構成例は、図７２に示した第１６の構成例の一部を変更した構成を有する。図８１において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0529] 図８１のAに示される第２０の構成例の導体層Aは、主導体部１６５Aaが網目状導体８２１Aaからなる点で、図７２に示した第１６の構成例の導体層Aと共通する。一方、第２０の構成例の導体層Aは、引出し導体部１６５Abが網目状導体８２１Abとは異なる網目状導体８８１Abからなる点で、図７２に示した第１６の構成例の導体層Aと相違する。

[0530] 図８１のBに示される第２０の構成例の導体層Bは、主導体部１６５Baが、

網目状導体８２２Baと間隙領域内に配置された中継導体８４１とを有する点で、図７２に示した第１６の構成例の導体層Bと共通する。第２０の構成例の導体層Bは、引出し導体部１６５Bbが網目状導体８２２Bbとは異なる網目状導体８８２Bbからなる点で、図７２に示した第１６の構成例の導体層Bと相違する。

[0531] すなわち、第２０の構成例は、図７２に示した第１６の構成例と、引出し導体部１６５bの繰り返しパタンの形状が異なる。

[0532] 図８１のCに示されるように、導体層Aと導体層Bとを重ねた状態では、引出し導体部１６５bの一部の領域が開口された領域となっている。

[0533] このように、導体層Aと導体層Bの全ての領域で遮光構造を採用する必要はなく、例えば、MOSトランジスタやダイオード等の能動素子を配置しない領域では、遮光しなくてもよい。

[0534] 図８１の第２０の構成例は、導体層Aおよび導体層Bの引出し導体部１６５bの一部の領域が、遮光しない構成であるが、導体層Aおよび導体層Bの主導体部１６５aの一部の領域を、遮光しない構成としてもよい。遮光が不要な領域については、遮光構造を採用しないことで、配線レイアウトの設計の自由度がさらに増大するので、誘導性ノイズをさらに改善し、電圧降下もさらに改善する配線パタンを採用することができる。

[0535] ＜第２１の構成例＞

上述した第１４乃至第２０の構成例では、主導体部１６５aと接続される引出し導体部１６５bの導体層が、いずれも網目状導体で構成される例であった。

[0536] しかしながら、引出し導体部１６５bの導体層は、網目状導体に限定されず、主導体部１６５aと同様に、面状導体や直線状導体で構成されてもよい。

[0537] 以下の第２１乃至第２４の構成例では、引出し導体部１６５bの導体層が面状導体や直線状導体で形成された構成例について説明する。

[0538] 図８２は、導体層A及びBの第２１の構成例を示している。なお、図８２のAは導体層Aを、図８１のBは導体層Bを示している。図８２のCは、図８２のAと

Bにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８２における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0539] 図８２に示される第２１の構成例は、図７２に示した第１６の構成例の引出し導体部１６５bの導体層を変更した構成を有する。図８２において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0540] 図８２のAに示される第２１の構成例の導体層Aの引出し導体部１６５Abには、第１６の構成例の網目状導体８２１Abに代えて、X方向に長い直線状導体８９１Abが、Y方向に導体周期FYAbで周期的に配置されている。導体周期FYAbは、Y方向の導体幅WYAbとY方向の間隙幅GYAbとの和に等しい（導体周期FYAb＝Y方向の導体幅WYAb＋Y方向の間隙幅GYAb）。

[0541] 図８２のBに示される第２１の構成例の導体層Bの引出し導体部１６５Bbには、第１６の構成例の網目状導体８２２Bbに代えて、X方向に長い直線状導体８９２Bbが、Y方向に導体周期FYBbで周期的に配置されている。導体周期FYBbは、Y方向の導体幅WYBbとY方向の間隙幅GYBbとの和に等しい（導体周期FYBb＝Y方向の導体幅WYBb＋Y方向の間隙幅GYBb）。

[0542] 図８２のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第２１の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0543] ＜第２２の構成例＞

図８３は、導体層A及びBの第２２の構成例を示している。なお、図８３のAは導体層Aを、図８３のBは導体層Bを示している。図８３のCは、図８３のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８３における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0544] 図８３に示される第２２の構成例は、図７２に示した第１６の構成例の引

出し導体部１６５bの導体層を変更した構成を有する。図８３において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0545] 図８３のAに示される第２２の構成例の導体層Aの引出し導体部１６５Abには、第１６の構成例の網目状導体８２１Abに代えて、面状導体９０１Abが配置されている。面状導体９０１Abは、Y方向の導体幅WYAbを有する。

[0546] 図８３のBに示される第２２の構成例の導体層Bの引出し導体部１６５Bbには、第１６の構成例の網目状導体８２２Bbに代えて、面状導体９０２Bbが配置されている。面状導体９０２Bbは、Y方向の導体幅WYBbを有する。

[0547] 図８３のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第２２の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0548] なお、第２２の構成例においては、図８３のBに示した導体層Bに代えて、図８４のAまたはBの導体層Bを採用してもよい。

[0549] 図８４のAおよびBに示される導体層Bは、図８３のBに示した導体層Bと、引出し導体部１６５bのみが異なる。

[0550] 図８４のAの導体層Bの引出し導体部１６５Bbには、図８３のBに示した面状導体９０１Abに代えて、X方向に長い直線状導体９０３Bbが、Y方向に導体周期FYBbで周期的に配置されている。なお、導体周期FYBb＝Y方向の導体幅WYBb＋Y方向の間隙幅GYBbである。

[0551] 図８４のBの導体層Bの引出し導体部１６５Bbには、図８３のBに示した面状導体９０１Abに代えて、網目状導体９０４Bbが設けられている。網目状導体９０４Bbは、X方向においては、導体幅WXBbおよび間隙幅GXBbを有し、導体周期FXBbで同一パタンが周期的に配置されて構成され、Y方向においては、導体幅WYBbおよび間隙幅GYBbを有し、導体周期FYBbで同一パタンが周期的に配置されて構成される。したがって、網目状導体９０４Bbは、X方向またはY方向の少なくとも一方において、所定の基本パタンが導体周期で繰り返し配列さ

れる繰り返しパタンを含む形状である。

[0552] 図８４のAまたはBの導体層Bと、図８３のAに示した導体層Aとを重ねた状態の平面図は、図８３のCと同様となる。

[0553] ＜第２３の構成例＞

図８５は、導体層A及びBの第２３の構成例を示している。なお、図８５のAは導体層Aを、図８５のBは導体層Bを示している。図８５のCは、図８５のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0554] 図８５に示される第２３の構成例は、図７２に示した第１６の構成例の引出し導体部１６５bの導体層を変更した構成を有する。図８５において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0555] 図８５のAに示される第２３の構成例の導体層Aの引出し導体部１６５Abには、第１６の構成例の網目状導体８２１Abに代えて、X方向に長い直線状導体９１１Abが、Y方向に導体周期FYAbで周期的に配置されるとともに、X方向に長い直線状導体９１２Abが、Y方向に導体周期FYAbで周期的に配置されている。直線状導体９１１Abは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体９１２Abは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体周期FYAbは、Y方向の導体幅WYAbとY方向の間隙幅GYAbとの和に等しい（導体周期FYAb＝導体幅WYAb＋間隙幅GYAb）。

[0556] 図８５のBに示される第２３の構成例の導体層Bの引出し導体部１６５Bbには、第１６の構成例の網目状導体８２２Bbに代えて、X方向に長い直線状導体９１３Bbが、Y方向に導体周期FYBbで周期的に配置されるとともに、X方向に長い直線状導体９１４Bbが、Y方向に導体周期FYBbで周期的に配置されている。直線状導体９１３Bbは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体９１４Bbは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体周期FYBbは、Y方向の導体幅WYBbとY方向の間隙幅

GYBbとの和に等しい（導体周期FYBb＝導体幅WYBb＋間隙幅GYBb）。

[0557] 導体層Aの引出し導体部１６５Abの直線状導体９１２Abは、主導体部１６５Aaの網目状導体８２１Aaと電気的に接続されるとともに、導体層Bの引出し導体部１６５Bbの直線状導体９１４Bbと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されている。

[0558] 導体層Bの引出し導体部１６５Bbの直線状導体９１３Bbは、主導体部１６５Baの網目状導体８２２Baと電気的に接続されるとともに、導体層Aの引出し導体部１６５Abの直線状導体９１１Abと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されている。

[0559] 図８５のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第２１の構成例においても、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0560] 上述した第１４乃至第２２の構成例では、引出し導体部１６５bにおいて、極性が異なるVdd配線とVss配線が、同じ平面領域に重なるように配置されていたが、図８５の第２３の構成例のように、極性が異なるVdd配線とVss配線が、異なる平面領域となるようにずらして配置し、導体層Aと導体層Bの両方を用いて、GNDやマイナス電源、プラス電源を伝送するようにしてもよい。

[0561] なお、導体層Aの引出し導体部１６５Abの直線状導体９１１Abは、導体層Bの引出し導体部１６５Bbの直線状導体９１３Bbと電気的に接続せずに、ダミー配線としてもよい。導体層Bの引出し導体部１６５Bbの直線状導体９１４Bbは、導体層Aの引出し導体部１６５Abの直線状導体９１２Abと電気的に接続せずに、ダミー配線としてもよい。

[0562] なお、１群の直線状導体９１１Abと１群の直線状導体９１２Abとが、隣接配置される一例を図８５で示したが、この限りではない。例えば、複数群の直線状導体９１１Abと複数群の直線状導体９１２Abとが設けられており、１群の直線状導体９１１Abと１群の直線状導体９１２Abとが、交互に配置されていてもよい。

[0563] また、複数本の直線状導体を含む直線状導体９１１Abと複数本の直線状導体を含む直線状導体９１２Abとが、隣接配置される一例を図８５で示したが、この限りではない。例えば、１本の直線状導体９１１Abと１本の直線状導体９１２Abとが、交互に配置されていてもよい。

[0564] また、１群の直線状導体９１３Bbと１群の直線状導体９１４Bbとが、隣接配置される一例を図８５で示したが、この限りではない。例えば、複数群の直線状導体９１３Bbと複数群の直線状導体９１４Bbとが設けられており、１群の直線状導体９１３Bbと１群の直線状導体９１４Bbとが、交互に配置されていてもよい。

[0565] また、複数本の直線状導体を含む直線状導体９１３Bbと複数本の直線状導体を含む直線状導体９１４Bbとが、隣接配置される一例を図８５で示したが、この限りではない。例えば、１本の直線状導体９１３Bbと１本の直線状導体９１４Bbとが、交互に配置されていてもよい。

[0566] ＜第２４の構成例＞

図８６は、導体層A及びBの第２４の構成例を示している。なお、図８６のAは導体層Aを、図８６のBは導体層Bを示している。図８６のCは、図８６のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８６における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0567] 図８６に示される第２４の構成例は、図７２に示した第１６の構成例の引出し導体部１６５bの導体層を変更した構成を有する。図８６において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0568] 図８６のAに示される第２４の構成例の導体層Aの引出し導体部１６５Abには、第１６の構成例の網目状導体８２１Abに代えて、Y方向に長い直線状導体９２１Abが、X方向に導体周期FXAbで周期的に配置されるとともに、Y方向に長い直線状導体９２２Abが、X方向に導体周期FXAbで周期的に配置されている。直線状導体９２１Abは、例えば、プラス電源に接続される配線（Vdd配線）

である。直線状導体９２２Abは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体周期FXAbは、X方向の導体幅WXAbとX方向の間隙幅GXAbとの和に等しい（導体周期FXAb＝導体幅WXAb＋間隙幅GXAb）。

[0569] 図８６のBに示される第２４の構成例の導体層Bの引出し導体部１６５Bbには、第１６の構成例の網目状導体８２２Bbに代えて、Y方向に長い直線状導体９２３Bbが、X方向に導体周期FXBbで周期的に配置されるとともに、Y方向に長い直線状導体９２４Bbが、X方向に導体周期FXBbで周期的に配置されている。直線状導体９２３Bbは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体９２４Bbは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体周期FXBbは、X方向の導体幅WXBbとX方向の間隙幅GXBbとの和に等しい（導体周期FXBb＝導体幅WXBb＋間隙幅GXBb）。

[0570] 導体層Aの引出し導体部１６５Abの直線状導体９２２Abは、導体層Bの引出し導体部１６５Bbの直線状導体９２４Bbと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されるとともに、直線状導体９２４Bbを介して、主導体部１６５Aaの網目状導体８２１Aaと電気的に接続されている。

[0571] すなわち、例えばGNDやマイナス電源は、引出し導体部１６５bにおいて、導体層Aの直線状導体９２２Abと、導体層Bの直線状導体９２４Bbとを交互に伝送されて、主導体部１６５Aaの網目状導体８２１Aaに到達する。

[0572] 導体層Bの引出し導体部１６５Bbの直線状導体９２３Bbは、導体層Aの引出し導体部１６５Abの直線状導体９２１Abと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されるとともに、直線状導体９２１Abを介して、主導体部１６５Baの網目状導体８２２Baと電気的に接続されている。

[0573] すなわち、例えばプラス電源は、引出し導体部１６５bにおいて、導体層Aの直線状導体９２１Abと、導体層Bの直線状導体９２３Bbとを交互に伝送されて、主導体部１６５Baの網目状導体８２２Baに到達する。

[0574] 図８６のCに示されるように、導体層Aと導体層Bを重ねた状態では、導体層Aと導体層Bの少なくとも一方によって能動素子群１６７が覆われるので、第２１の構成例においても、能動素子群１６７からのホットキャリア発光を遮

光することができる。

[0575] 上述した第１４乃至第２２の構成例では、引出し導体部１６５bにおいて、極性が異なるVdd配線とVss配線が、同じ平面領域に重なるように配置されていたが、図８６の第２４の構成例のように、極性が異なるVdd配線とVss配線が、異なる平面領域となるようにずらして配置し、導体層Aと導体層Bの両方を用いて、GNDやマイナス電源、プラス電源を伝送するようにしてもよい。

[0576] 以上、図８２乃至図８６に示した第２１乃至第２４の構成例のように、引出し導体部１６５bの導体層は、網目状導体に限定されず、面状導体や直線状導体で構成してもよい。また、導体層AまたはBの１層だけではなく、導体層AおよびBの２層を用いてもよい。

[0577] このような構成とすることにより、配線のレイアウト制約を満たす、配線レイアウトの設計の自由度をさらに改善する、誘導性ノイズをさらに改善する、電圧降下をさらに改善する、などのいずれかの効果を奏することができる。

[0578] ＜第２５の構成例＞

図８７は、導体層A及びBの第２５の構成例を示している。なお、図８７のAは導体層Aを、図８７のBは導体層Bを示している。図８７のCは、図８７のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８７における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0579] 図８７に示される第２５の構成例は、図７２に示した第１６の構成例に一部を追加した構成を有する。図８６において、図７２と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0580] 図８７のAに示される第２５の構成例の導体層Aは、図７２に示した第１６の構成例における主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体８２１Abとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９４１が追加されている。なお、導体９４１は、配線レイアウトを効率よく設計するために繰り返しパタンを含む形状であること

が望ましいが、繰り返しパタンを含まない形状であってもよい。導体９４１のパタンは任意の形状を取り得るため、図８７のAの導体９４１では、特に規定せず、面状で表している。導体９４１は、網目状導体８２１Aaと網目状導体８２１Abの両方と電気的に接続されている。換言すれば、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体８２１Abとが、導体９４１を介して電気的に接続されている。

[0581] 図８７のBに示される第２５の構成例の導体層Bは、図７２に示した第１６の構成例における主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体８２２Bbとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９４２が追加されている。なお、導体９４２は、配線レイアウトを効率よく設計するために繰り返しパタンを含む形状であることが望ましいが、繰り返しパタンを含まない形状であってもよい。導体９４２のパタンは任意の形状を取り得るため、図８７のBの導体９４２では、特に規定せず、面状で表している。導体９４２は、網目状導体８２２Baと網目状導体８２２Bbの両方と電気的に接続されている。換言すれば、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体８２２Bbとが、導体９４２を介して電気的に接続されている。

[0582] 第２５の構成例によれば、導体層Aにおいて、所定の導体９４１を介して、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体８２１Abとを接続することにより、配線レイアウトの設計の自由をさらに改善することができ、パッド近傍の自由度を特に改善することができる。

[0583] 導体層Bにおいても、所定の導体９４２を介して、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体８２２Bbとを接続することにより、配線レイアウトの設計の自由をさらに改善することができ、パッド近傍の自由度を特に改善することができる。

[0584] ＜第２６の構成例＞

図８８は、導体層A及びBの第２６の構成例を示している。なお、図８８のAは導体層Aを、図８８のBは導体層Bを示している。図８８のCは、図８８のAと

Bにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８８における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0585] 図８８に示される第２６の構成例は、図８７に示した第２５の構成例の一部を変更した構成を有する。図８６において、図８７と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0586] 図８８のAに示される第２６の構成例の導体層Aは、主導体部１６５Aaについては、図８７に示した第２５の構成例と同様の網目状導体８２１Aaを備える。また、引出し導体部１６５Abについては、第２６の構成例の導体層Aは、第２５の構成例と同様の網目状導体８２１Abと導体９４１をY方向に所定の間隔で複数備える。換言すれば、図８８のAの第２６の構成例の導体層Aは、図８７に示した第２５の構成例の引出し導体部１６５Abの網目状導体８２１Abと導体９４１を、Y方向に所定の間隔で複数設けるように変形した構成である。なお、複数の導体９４１は、それらの全てが同一であってもよいし、同一でなくてもよい。

[0587] 図８８のBに示される第２６の構成例の導体層Bは、主導体部１６５Baについては、図８７に示した第２５の構成例と同様の網目状導体８２２Baを備える。また、引出し導体部１６５Bbについては、第２６の構成例の導体層Bは、第２５の構成例と同様の網目状導体８２２Bbと導体９４２をY方向に所定の間隔で複数備える。換言すれば、図８８のBの第２６の構成例の導体層Bは、図８７に示した第２５の構成例の引出し導体部１６５Bbの網目状導体８２２Bbと導体９４２を、Y方向に所定の間隔で複数設けるように変形した構成である。なお、複数の導体９４２は、それらの全てが同一であってもよいし、同一でなくてもよい。

[0588] このような構成とすることにより、配線のレイアウト制約を満たす、配線レイアウトの設計の自由度をさらに改善する、誘導性ノイズをさらに改善する、電圧降下をさらに改善する、などのいずれかの効果を奏することができる。

[0589] ＜第２７の構成例＞

図８９は、導体層A及びBの第２７の構成例を示している。なお、図８９のAは導体層Aを、図８９のBは導体層Bを示している。図８９のCは、図８９のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図８９における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0590] 図８９に示される第２７の構成例は、図８８に示した第２６の構成例の一部を変更した構成を有する。図８９において、図８８と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0591] 図８９のAに示される第２７の構成例の導体層Aの主導体部１６５Aaは、図８８に示した第２６の構成例と同様の網目状導体８２１Aaを備える。第２７の構成例の導体層Aの引出し導体部１６５Abは、網目状導体９５１Abと網目状導体９５２Abを備える。網目状導体９５１Abおよび網目状導体９５２Abの形状は、いずれも、X方向の導体幅WXAbおよび間隙幅GXAb並びにY方向の導体幅WYAbおよび間隙幅GYAbからなる。ただし、網目状導体９５２Abは、例えば、プラス電源に接続される配線（Vdd配線）であり、網目状導体９５１Abは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0592] 主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体９５１Abとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９６１が配置されている。主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５Abの網目状導体９５２Abとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９６２が配置されている。なお、導体９６１または９６２は、配線レイアウトを効率よく設計するために繰り返しパタンを含む形状であることが望ましいが、繰り返しパタンを含まない形状であってもよい。導体９６１および９６２のパタンは任意の形状を取り得るため、図８９のAの導体９６１および９６２では、特に規定せず、面状で表している。

[0593] 図８９のBに示される第２７の構成例の導体層Bの主導体部１６５Baは、図

８８に示した第２６の構成例と同様の網目状導体８２２Baを備える。第２７の構成例の導体層Bの引出し導体部１６５Bbは、網目状導体９５３Bbと網目状導体９５４Bbを備える。網目状導体９５３Bbおよび網目状導体９５４Bbの形状は、いずれも、X方向の導体幅WXBbおよび間隙幅GXBb並びにY方向の導体幅WYBbおよび間隙幅GYBbからなる。ただし、網目状導体９５４Bbは、例えば、プラス電源に接続される配線（Vdd配線）であり、網目状導体９５３Bbは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0594] 主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体９５３Bbとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９６３が配置されている。主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５Bbの網目状導体９５４Bbとの間に、それらと異なる繰り返しパタンを任意で含む形状の導体９６４が配置されている。なお、導体９６３または９６４は、配線レイアウトを効率よく設計するために繰り返しパタンを含む形状であることが望ましいが、繰り返しパタンを含まない形状であってもよい。導体９６３および９６４のパタンは任意の形状を取り得るため、図８９のBの導体９６３および９６４では、特に規定せず、面状で表している。

[0595] 導体層Aの導体９６１は、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５bの網目状導体９５１Abまたは９５３Bbのうちの少なくとも一方と、直接的または例えば導体９６３の少なくとも一部のような導体を介して間接的に、電気的に接続されている。換言すれば、主導体部１６５Aaの網目状導体８２１Aaと、引出し導体部１６５bの網目状導体９５１Abまたは９５３Bbのうちの少なくとも一方とが、導体９６１を介して電気的に接続されている。また、引出し導体部１６５Abの網目状導体９５１Abは、導体層Bの引出し導体部１６５Bbの網目状導体９５３Bbと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されていてもよい。導体９６１と導体９６３も、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0596] 導体層Bの導体９６４は、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５bの網目状導体９５２Abまたは９５４Bbのうちの少なくとも一方と、直接的または例えば導体９６２の少なくとも一部のような導体を介して間接的に、電気的に接続されている。換言すれば、主導体部１６５Baの網目状導体８２２Baと、引出し導体部１６５bの網目状導体９５２Abまたは９５４Bbのうちの少なくとも一方とが、導体９６４を介して電気的に接続されている。また、引出し導体部１６５Abの網目状導体９５２Abは、導体層Bの引出し導体部１６５Bbの網目状導体９５４Bbと、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されていてもよい。導体９６２と導体９６４も、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0597] 例えば、上述した図８８の第２６の構成例において、主導体部１６５aおよび引出し導体部１６５bのそれぞれについて、同じ平面位置の導体層Aと導体層Bの極性を見ると、導体層Aの主導体部１６５Aaと導体層Bの主導体部１６５Baは、極性がVss配線とVdd配線とで異なる極性となっており、導体層Aの引出し導体部１６５Abと導体層Bの引出し導体部１６５Bbも、異なる極性となっている。

[0598] これに対して、図８９の第２７の構成例において、主導体部１６５aおよび引出し導体部１６５bのそれぞれについて、同じ平面位置の導体層Aと導体層Bの極性を見ると、導体層Aの主導体部１６５Aaと導体層Bの主導体部１６５Baは、極性がVss配線とVdd配線とで異なる極性となっているが、導体層Aの引出し導体部１６５Abと導体層Bの引出し導体部１６５Bbは、同じ極性となっている。このような極性配置により、上下の導体層Aおよび導体層Bを構成した場合、上下の導体層Aと導体層Bが電気的に接続された引出し導体部１６５bを、パッド（電極）とすることができる。

[0599] 第２７の構成例によれば、配線のレイアウト制約を満たす、配線レイアウトの設計の自由度をさらに改善する、誘導性ノイズをさらに改善する、電圧降下をさらに改善する、などのいずれかの効果を奏することができる。

[0600] ＜第２８の構成例＞

図９０は、導体層A及びBの第２８の構成例を示している。なお、図９０のAは導体層Aを、図９０のBは導体層Bを示している。図９０のCは、図９０のAとBにそれぞれ示した導体層A及びBを導体層A側から見た状態を示している。図９０における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0601] 図９０に示される第２８の構成例は、図８９に示した第２７の構成例の一部を変更した構成を有する。図９０において、図８９と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0602] 図９０に示される第２８の構成例は、導体層Aの引出し導体部１６５Abの形状のみが、図８９の第２７の構成例と異なり、その他の点は、図８９の第２７の構成例と共通する。

[0603] 具体的には、図８９の第２７の構成例における導体層Aの引出し導体部１６５Abには、X方向の導体幅WXAbおよび間隙幅GXAb並びにY方向の導体幅WYAbおよび間隙幅GYAbの形状からなる網目状導体９５１Abおよび網目状導体９５２Abが形成されていた。

[0604] これに対して、図９０の第２８の構成例における導体層Aの引出し導体部１６５Abには、X方向の導体幅WXAbおよびY方向の導体幅WYAbの形状からなる面状導体９７１Abおよび面状導体９７２Abが形成されている。

[0605] 換言すれば、図９０の第２８の構成例では、導体層Aの引出し導体部１６５Abにおいて、図８９の第２７の構成例における網目状導体９５１Abに代えて、面状導体９７１Abが設けられ、網目状導体９５２Abに代えて、面状導体９７２Abが設けられている。

[0606] 図８９に示した第２７の構成例は、上下の導体層Aおよび導体層Bの引出し導体部１６５bの形状を同一形状とした例であるが、図９０の第２８の構成例のように、異なる形状としてもよい。

[0607] さらに言えば、図９０の第２８の構成例では、導体層Aの引出し導体部１６５Abの形状を面状としたが、図９１のAに示される導体層Aの引出し導体部１

６５Abの網目状導体９７３Abおよび網目状導体９７４Abのように、同じ網目状であっても、図９１のAの導体層Aの網目状導体９７３Abと図９０のBの導体層Bの網目状導体９５３Bbとで遮光構造を成し、図９１のAの導体層Aの網目状導体９７４Abと図９０のBの導体層Bの網目状導体９５４Bbとで遮光構造を成すように構成してもよい。さらに、X方向の導体幅WXAbまたは間隙幅GXAbやY方向の導体幅WYAbまたは間隙幅GYAbを、導体層Bの引出し導体部１６５Bbの網目状導体９５３Bbまたは網目状導体９５４Bbと略同一な大きさの形状としてもよい。

[0608] あるいはまた、図９１のBに示される導体層Aの引出し導体部１６５Abの網目状導体９７５Abおよび網目状導体９７６Abのように、X方向の導体幅WXAbまたは間隙幅GXAbを、図９０のBの導体層Bの引出し導体部１６５Bbの網目状導体９５３Bbまたは網目状導体９５４Bbよりも小さい形状としてもよい。さらに、図９１のBの導体層Aの網目状導体９７５Abと図９０のBの導体層Bの網目状導体９５３Bbとで遮光構造を成し、図９１のBの導体層Aの網目状導体９７６Abと図９０のBの導体層Bの網目状導体９５４Bbとで遮光構造を成すように構成してもよい。加えて、図示は省略するが、導体層Aの引出し導体部１６５AbのY方向の導体幅WYAbまたは間隙幅GYAbを、導体層Bの引出し導体部１６５Bbの網目状導体９５３Bbまたは網目状導体９５４Bbよりも小さい形状としてもよく、導体層Aの引出し導体部１６５AbのX方向の導体幅WXAbまたは間隙幅GXAbや、Y方向の導体幅WYAbまたは間隙幅GYAbを、導体層Bの引出し導体部１６５Bbの網目状導体９５３Bbまたは網目状導体９５４Bbよりも大きい形状としてもよい。

[0609] 図９１のAおよびBは、図９０の第２８の構成例における導体層Aのその他の構成例を示している。

[0610] ＜第１４乃至第２８の構成例のまとめ＞

図６５乃至図９０で示した第１４乃至第２８の構成例は、導体層Aおよび導体層Bのいずれも、主導体部１６５aと引出し導体部１６５bの繰り返しパタンが、異なるパタン（形状）で構成される。

[0611] 導体層A（第１の導体層）は、面状、直線状、または、網目状の繰り返しパタン（第１の基本パタン）をX方向またはY方向の同一平面上に繰り返し配列した形状の導体を含む主導体部１６５Aa（第１導体部）と、面状、直線状、または、網目状の繰り返しパタン（第４の基本パタン）をX方向またはY方向の同一平面上に繰り返し配列した形状の導体を含む引出し導体部１６５Ab（第４導体部）とを備える。ここで、主導体部１６５Aaの導体の繰り返しパタンと引出し導体部１６５Abの導体の繰り返しパタンは異なる形状であり、主導体部１６５Aaの導体と引出し導体部１６５Abの導体との間には、それらのパタンとパタンの異なる導体があってもよい。

[0612] 導体層B（第２の導体層）は、面状、直線状、または、網目状の繰り返しパタン（第２の基本パタン）をX方向またはY方向の同一平面上に繰り返し配列した形状の導体を含む主導体部１６５Ba（第２導体部）と、面状、直線状、または、網目状の繰り返しパタン（第３の基本パタン）をX方向またはY方向の同一平面上に繰り返し配列した形状の導体を含む引出し導体部１６５Bb（第３導体部）とを備える。ここで、主導体部１６５Baの導体の繰り返しパタンと引出し導体部１６５Bbの導体の繰り返しパタンは異なる形状であり、主導体部１６５Baの導体と引出し導体部１６５Bbの導体との間には、それらのパタンとパタンの異なる導体があってもよい。

[0613] 上述した各構成例において、例えばGNDやマイナス電源に接続される配線（Vss配線）として説明した導体は、例えばプラス電源に接続される配線（Vdd配線）であってもよく、例えばプラス電源に接続される配線（Vdd配線）として説明した導体は、例えばGNDやマイナス電源に接続される配線（Vss配線）でもよい。

[0614] 上述した各構成例において、主導体部１６５Aaの導体のY方向の全長LAaが、引出し導体部１６５Abの導体のY方向の全長LAbよりも長い構成としたが、全長LAaと全長LAbとが同一若しくは略同一、または、全長LAaが全長LAbよりも短い構成であってもよい。

[0615] 同様に、主導体部１６５BaのY方向の全長LBaが、引出し導体部１６５BbのY

方向の全長LBbよりも長い構成としたが、全長LBaと全長LBbとが同一若しくは略同一、または、全長LBaが全長LBbよりも短い構成であってもよい。

[0616] 上述した各構成例において、主導体部１６５Aaおよび主導体部１６５Baの繰り返しパタンの例として、電流がX方向よりもY方向へ流れやすい繰り返しパタンを用いた構成例については、電流がX方向へ流れやすい繰り返しパタン例にしてもよいし、逆に、電流がY方向よりもX方向へ流れやすい繰り返しパタンを用いた構成例については、電流がY方向へ流れやすい繰り返しパタン例にしてもよい。また、電流がX方向およびY方向へ同程度に流れやすい繰り返しパタン例でもよい。

[0617] 上述した各構成例において、導体層A（配線層１６５A）の主導体部１６５Aaと、導体層B（配線層１６５B）の主導体部１６５Baの導体のパタンは、第１乃至第１３の構成例で説明したパタンのいずれの構成でもよい。なお、上述した各構成例の一部では、全ての導体周期や全ての導体幅や全ての間隙幅が均等である一例を用いて説明したが、この限りではない。例えば、導体周期や導体幅や間隙幅は、不均等であってもよく、位置によって導体周期や導体幅や間隙幅を変調させた形状であってもよい。また、上述した各構成例の一部では、Vdd配線とVss配線とで、導体周期、導体幅、間隙幅、配線形状、配線位置、または配線本数などが略同一である一例を用いて説明したが、この限りではない。例えば、Vdd配線とVss配線とで、導体周期が異なっていてもよく、導体幅が異なっていてもよく、間隙幅が異なっていてもよく、配線形状が異なっていてもよく、配線位置が異なっていてもよく、配線位置にズレやズラシがあってもよく、配線本数が異なっていてもよい。

[0618] ＜１０．パッドとの接続構成例＞

次に、図９２乃至図１０８を参照して、導体層AおよびBとパッドとの関係について説明する。

[0619] 図９２は、基板上に形成された導体層Aの全体を示す平面図である。

[0620] 導体層A（配線層１６５A）は、上述したように、主導体部１６５Aaと引出し導体部１６５Abとで構成される。

[0621] 導体層Aとは別にパッドが設けられる場合、図９２のAに示されるように、引出し導体部１６５Abは、パッド１００１に近い位置に設けられ、主導体部１６５Aaとパッド１００１とを接続する。一方、図９２のBに示されるように、引出し導体部１６５Abがパッド１００１を構成する場合もある。

[0622] 主導体部１６５Aaは、基板１０００の主要な領域、例えば、基板中央領域に、引出し導体部１６５Abよりも広い面積で形成され、主導体部１６５Aaの領域内またはその領域面に垂直なZ方向の他層に形成されているMOMSトランジスタやダイオード等の能動素子を遮光する。

[0623] なお、図９２は、導体層Aの配置および形状の一例を示すものであり、導体層Aの配置および形状は、この例に限られない。したがって、主導体部１６５Aa、引出し導体部１６５Ab、および、パッド１００１が形成される基板１０００内の位置および面積は任意であり、主導体部１６５Aaおよび引出し導体部１６５Abの領域内またはその領域面に垂直なZ方向の他層に能動素子が形成されていなくてもよい。引出し導体部１６５Abは、パッド１００１に近い位置に設けられていなくてもよい。また、主導体部１６５Aaに対する引出し導体部１６５Abおよびパッド１００１の配置は、図９２のように、主導体部１６５Aaの四辺のX方向側の辺でなく、Y方向側の辺でもよいし、X方向側およびY方向側の両方の辺でもよい。さらに、パッド１００１の個数も、図９２のように、各辺に２個ではなく、１個または３個以上でもよい。

[0624] 図９２は、導体層A（配線層１６５A）の例を示したが、導体層B（配線層１６５B）についても同様である。

[0625] このような構成とすることにより、配線のレイアウト制約を満たす、配線レイアウトの設計の自由度をさらに改善する、誘導性ノイズをさらに改善する、電圧降下をさらに改善する、などのいずれかの効果を奏することができる。

[0626] 図９２では、パッド１００１が、例えば、プラス電源に接続される電極（Vdd電極）であるか、GNDやマイナス電源に接続される電極（Vss電極）であるかは特に区別しなかったが、これらを区別した場合のパッド１００１の配置

について、以下説明する。

[0627] ＜パッドの第４の配置例＞

図９３は、パッドの第４の配置例を示している。

[0628] 図９３のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0629] 図９３のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0630] 図９３のCは、図９３のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0631] 図９３において、パッド１００１ｓは、例えばGNDやマイナス電源（Vss）が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源（Vdd）が供給されるパッド１００１を表す。

[0632] 図９３のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、例えば、図８９に示した第２７の構成例のように引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0633] 図９３のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺であって、導体層Aにおいてパッド１００１ｓが配置された辺と同じ辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、例えば、図８９に示した第２７の構成例のように引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0634] 図９３のCに示されるように、導体層AとBが積層された状態では、パッド１

００１ｓおよびパッド１００１ｄの配置は、それらをY方向に交互に配置した交互配置となっている。この場合、図４２乃至図４４を参照して説明したように、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力を効果的に相殺することができるので、誘導性ノイズをさらに改善することができる。ただし、Y方向に対して対称配置ではないため、広範囲にパッド１００１が配置される場合には、つまり、主導体部１６５Aa若しくは１６５Ba、引出し導体部１６５Ab若しくは１６５Bb、または、導体１０１１若しくは１０１２が、パッド１００１の配列方向へ長い場合（図９３ではX方向よりもY方向が長い場合）には、相殺しきれない磁界が存在し、Victim導体ループが大きくなるにつれて蓄積されて誘導起電力が増大して、誘導性ノイズが悪化する場合もあり得る。

[0635] ＜パッドの第５の配置例＞

図９４は、パッドの第５の配置例を示している。

[0636] 図９４のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0637] 図９４のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0638] 図９４のCは、図９４のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0639] 図９４において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0640] 図９４のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0641] 図９４のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺であって、導体層Aにおいてパッド１００１ｓが配置された辺と同じ辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0642] 図９４のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。この場合、図９３に示した交互配置と比較して、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力をさらに効果的に相殺することができるので、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0643] ＜パッドの第６の配置例＞

図９５は、パッドの第６の配置例を示している。

[0644] 図９５のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0645] 図９５のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0646] 図９５のCは、図９５のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0647] 図９５において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0648] 図９５のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、

引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0649] 図９５のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺であって、導体層Aにおいてパッド１００１ｓが配置された辺と同じ辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0650] 図９５のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。さらに、１組を構成する４個のパッド１００１ｓおよびパッド１００１ｄも、Y方向の中心線を基準に片方の２個のパッド１００１をY方向に折り返して配置した鏡面対称配置となっている。このような鏡面配置の２段構成とした場合、図９４に示した１段構成の鏡面配置と比較して、残存磁界の蓄積される範囲が狭いので、誘導起電力がさらに効果的に相殺され、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0651] ＜パッドの第７の配置例＞

図９６は、パッドの第７の配置例を示している。

[0652] 図９６のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0653] 図９６のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0654] 図９６のCは、図９６のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0655] 図９６において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0656] 図９６のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0657] 図９６のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0658] 図９６のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、それらをY方向に交互に配置された交互配置となっている。この場合、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力を効果的に相殺することができるので、誘導性ノイズをさらに改善することができる。ただし、Y方向に対して対称配置ではないため、広範囲にパッド１００１が配置される場合には、つまり、主導体部１６５Aa若しくは１６５Ba、引出し導体部１６５Ab若しくは１６５Bb、または、導体１０１１若しくは１０１２が、パッド１００１の配列方向へ長い場合（図９６ではX方向よりもY方向が長い場合）には、相殺しきれない磁界が存在し、Victim導体ループが大きくなるにつれて蓄積されて誘導起電力が増大して、誘導性ノイズが悪化する場合もあり得る。

[0659] ＜パッドの第８の配置例＞

図９７は、パッドの第８の配置例を示している。

[0660] 図９７のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0661] 図９７のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0662] 図９７のCは、図９７のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0663] 図９７において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0664] 図９７のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0665] 図９７のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0666] 図９７のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。この場合、図９６に示した交互配置と比較して、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力をさらに効果的に相殺することができるので、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0667] ＜パッドの第９の配置例＞

図９８は、パッドの第９の配置例を示している。

[0668] 図９８のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0669] 図９８のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0670] 図９８のCは、図９８のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0671] 図９８において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0672] 図９８のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0673] 図９８のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0674] 図９８のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。さらに、１組を構成する４個のパッド１００１ｓおよびパッド１００１ｄも、Y方向の中心線を

基準に片方の２個のパッド１００１をY方向に折り返して配置した鏡面対称配置となっている。このような鏡面配置の２段構成とした場合、図９７に示した１段構成の鏡面配置と比較して、残存磁界の蓄積される範囲が狭いので、誘導起電力がさらに効果的に相殺され、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0675] ＜パッドの第１０の配置例＞

図９９は、パッドの第１０の配置例を示している。

[0676] 図９９のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0677] 図９９のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0678] 図９９のCは、図９９のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0679] 図９９において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0680] 図９９のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0681] 図９９のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、１つのパッド１００１ｄが接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0682] 図９９のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、それらをY方向に交互に配置した交互配置となっている。この場合、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力を効果的に相殺することができるので、誘導性ノイズをさらに改善することができる。ただし、Y方向に対して対称配置ではないため、広範囲にパッド１００１が配置される場合には、つまり、主導体部１６５Aa若しくは１６５Ba、引出し導体部１６５Ab若しくは１６５Bb、または、導体１０１１若しくは１０１２が、パッド１００１の配列方向へ長い場合（図９９ではX方向よりもY方向が長い場合）には、相殺しきれない磁界が存在し、Victim導体ループが大きくなるにつれて蓄積されて誘導起電力が増大して、誘導性ノイズが悪化する場合もあり得る。

[0683] ＜パッドの第１１の配置例＞

図１００は、パッドの第１１の配置例を示している。

[0684] 図１００のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0685] 図１００のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0686] 図１００のCは、図１００のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0687] 図１００において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0688] 図１００のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0689] 図１００のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、１つのパッド１００１ｄが接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0690] 図１００のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。この場合、図９９に示した交互配置と比較して、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力をさらに効果的に相殺することができるので、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0691] ＜パッドの第１２の配置例＞

図１０１は、パッドの第１２の配置例を示している。

[0692] 図１０１のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0693] 図１０１のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0694] 図１０１のCは、図１０１のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0695] 図１０１において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0696] 図１０１のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよ

いし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0697] 図１０１のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、１つのパッド１００１ｄが接続されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0698] 図１０１のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。さらに、１組を構成する４個のパッド１００１ｓおよびパッド１００１ｄも、Y方向の中心線を基準に片方の２個のパッド１００１をY方向に折り返して配置した鏡面対称配置となっている。このような鏡面配置の２段構成とした場合、図１００に示した１段構成の鏡面配置と比較して、残存磁界の蓄積される範囲が狭いので、誘導起電力がさらに効果的に相殺され、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0699] ＜パッドの第１３の配置例＞

図１０２は、パッドの第１３の配置例を示している。

[0700] 図１０２のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0701] 図１０２のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0702] 図１０２のCは、図１０２のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0703] 図１０２において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供

給されるパッド１００１を表す。

[0704] 図１０２のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１が接続されている。また、複数の引出し導体部１６５Abの一部には、導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0705] 図１０２のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２が接続されている。また、複数の引出し導体部１６５Bbの一部には、導体１０１２を介して、１つのパッド１００１ｄが配置されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0706] 図１０２のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、それらをY方向に交互に配置した交互配置となっている。この場合、導体層A及びBのそれぞれから生じる磁界とそれに基づく誘導起電力を効果的に相殺することができるので、誘導性ノイズをさらに改善することができる。ただし、Y方向に対して対称配置ではないため、広範囲にパッド１００１が配置される場合には、つまり、主導体部１６５Aa若しくは１６５Ba、引出し導体部１６５Ab若しくは１６５Bb、または、導体１０１１若しくは１０１２が、パッド１００１の配列方向へ長い場合（図１０２ではX方向よりもY方向が長い場合）には、相殺しきれない磁界が存在し、Victim導体ループが大きくなるにつれて蓄積されて誘導起電力が増大して、誘導性ノイズが悪化する場合もあり得る。

[0707] ＜パッドの第１４の配置例＞

図１０３は、パッドの第１４の配置例を示している。

[0708] 図１０３のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0709] 図１０３のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0710] 図１０３のCは、図１０３のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0711] 図１０３において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0712] 図１０３のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１が接続されている。また、複数の引出し導体部１６５Abの一部には、導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0713] 図１０３のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２が接続されている。また、複数の引出し導体部１６５Bbの一部には、導体１０１２を介して、１つのパッド１００１ｄが配置されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0714] 図１０３のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。この場合、図１０２に示した交互配置と比較して、導体層A及びBのそれぞれから生じる磁界

とそれに基づく誘導起電力をさらに効果的に相殺することができるので、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0715] ＜パッドの第１５の配置例＞

図１０４は、パッドの第１５の配置例を示している。

[0716] 図１０４のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0717] 図１０４のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0718] 図１０４のCは、図１０４のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0719] 図１０４において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0720] 図１０４のAに示されるように、矩形形状の主導体部１６５Aaの所定の一辺に、複数の引出し導体部１６５Abが接続され、各引出し導体部１６５Abの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１１が接続されている。また、複数の引出し導体部１６５Abの一部には、導体１０１１を介して、１つのパッド１００１ｓが接続されている。導体１０１１は省略されてもよいし、あってもよい。また、導体１０１１は、主導体部１６５Aaと引出し導体部１６５Abとの間にあってもよい。

[0721] 図１０４のBに示されるように、矩形形状の主導体部１６５Baの所定の一辺に、複数の引出し導体部１６５Bbが接続され、各引出し導体部１６５Bbの外周部に、所定の繰り返しパタンを任意で含む形状の導体１０１２が接続されている。また、複数の引出し導体部１６５Bbの一部には、導体１０１２を介して、１つのパッド１００１ｄが配置されている。導体１０１２は省略されてもよいし、あってもよい。また、導体１０１２は、主導体部１６５Baと引出し導体部１６５Bbとの間にあってもよい。

[0722] 図１０４のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、Y方向に連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。さらに、１組を構成する４個のパッド１００１ｓおよびパッド１００１ｄも、Y方向の中心線を基準に片方の２個のパッド１００１をY方向に折り返して配置した鏡面対称配置となっている。このような鏡面配置の２段構成とした場合、図１０３に示した１段構成の鏡面配置と比較して、残存磁界の蓄積される範囲が狭いので、誘導起電力がさらに効果的に相殺され、パッド以外のレイアウト次第では誘導性ノイズをさらに改善することができる。

[0723] 図９３乃至図１０４を参照して説明したパッドの配置例では、導体層AおよびBの主導体部１６５aの所定の一辺に接続されるパッド総数が８個であって、Y方向に連続する８個のパッド１００１の配列を、交互配置、１段構成の鏡面配置、および、２段構成の鏡面配置とした例を説明したが、８個以外のパッド総数で、交互配置、１段構成の鏡面配置、および、２段構成の鏡面配置としてもよい。交互配置または鏡面配置とする１組のパッド数も、上述した２個や４個に限らず、任意である。

[0724] また、１つの引出し導体部１６５bに接続されるパッドの個数も、図９３乃至図１０４に示した１個または２個の例に限らず、３個以上でもよい。

[0725] さらに、図９３乃至図１０４では、簡単のため、矩形形状の導体層AおよびBの主導体部１６５aの所定の一辺のみ複数のパッド１００１が接続される例を示したが、図９３乃至図１０４に示した辺以外の一辺でもよいし、任意の二辺、三辺、または、四辺でもよい。

[0726] パッド総数が８の場合を例に説明したが、この限りではない。パッド数を増やしてもよく、パッド数を減らしてもよい。

[0727] パッド配置例として示した各構成要素は、その一部または全部が省略されていてもよく、その一部または全部が変化していてもよく、その一部または全部が変更されていてもよく、その一部または全部が他の構成要素で置き換

えられていてもよく、その一部または全部に他の構成要素が追加されていてもよい。また、パッド配置例として示した各構成要素はその一部または全部が複数に分割されていてもよく、その一部または全部が複数に分離されていてもよく、分割または分離された複数の構成要素の少なくとも一部で機能や特徴を異ならせていてもよい。さらに、パッド配置例として示した各構成要素の少なくとも一部を任意に組み合わせて、異なるパッド配置としてもよい。さらに、パッド配置例として示した各構成要素の少なくとも一部を移動させて、異なるパッド配置としてもよい。さらに、パッド配置例として示した各構成要素の少なくとも一部の組み合わせに結合要素や中継要素を加えて、異なるパッド配置としてもよい。さらに、パッド配置例として示した各構成要素の少なくとも一部の組み合わせに切り替え要素や切り替え機能を加えて、異なるパッド配置としてもよい。

[0728] ＜パッドの第１６の配置例＞

次に、図１０５乃至図１０８を参照して、導体層AおよびBの矩形形状の主導体部１６５aの隣接する二辺に複数のパッド１００１を配置する場合の直交パッド配置例について説明する。

[0729] 図１０５は、パッドの第１６の配置例を示している。

[0730] 図１０５のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0731] 図１０５のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0732] 図１０５のCは、図１０５のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0733] 図１０５において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0734] 図１０５のAに示されるように、矩形形状の主導体部１６５Aaの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複

数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0735] 図１０５のBに示されるように、矩形形状の主導体部１６５Baの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0736] 図１０５のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、矩形形状の主導体部１６５aの隣接する二辺に、パッド１００１ｓおよびパッド１００１ｄが交互に配置された交互配置となっている。また、交互に配置された二辺のパッド１００１ｓおよびパッド１００１ｄのうち、各辺の端部のパッド１００１の極性は、いずれも、GNDやマイナス電源に接続されるパッド１００１ｓとなっている。このように、パッド１００１ｓおよびパッド１００１ｄを交互に配置した二辺の複数のパッド１００１のうち、基板１０００の角部に最も近い端部のパッド１００１の極性を同相とし、かつ、ESD（electrostatic discharge）耐性が高い方の極性であるパッド１００１ｓとすることにより、ESD耐性を高めることができる。

[0737] なお、ESD耐性を考慮すると、パッド１００１ｓおよびパッド１００１ｄを交互に配置した二辺の端部のパッド１００１の極性を、例えばGNDやマイナス電源に接続されるパッド１００１ｓとすることが好ましいが、例えばプラス電源に接続されるパッド１００１ｄとしてもよい。

[0738] ＜パッドの第１７の配置例＞

図１０６は、パッドの第１７の配置例を示している。

[0739] 図１０６のAは、導体層A（配線層１６５A）と、それに接続されるパッド１

００１ｓの配置例を示す平面図である。

[0740] 図１０６のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0741] 図１０６のCは、図１０６のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0742] 図１０６において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0743] 図１０６のAに示されるように、矩形形状の主導体部１６５Aaの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0744] 図１０６のBに示されるように、矩形形状の主導体部１６５Baの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0745] 図１０６のCに示されるように、導体層AとBが積層された状態では、図９５のCに示したパッド配置例と同様に、連続する４個のパッド１００１ｓおよびパッド１００１ｄを１組として、１組のパッド１００１をY方向に折り返して順次配置した鏡面対称配置となっている。また、鏡面対称に配置された二辺のパッド１００１ｓおよびパッド１００１ｄのうち、各辺の端部のパッド１００１の極性は、いずれも、GNDやマイナスに接続されるパッド１００１ｓとなっている。このように、パッド１００１ｓおよびパッド１００１ｄを鏡面対称に配置した二辺の複数のパッド１００１のうち、基板１０００の角部に

最も近い端部のパッド１００１の極性を同相とし、かつ、ESD耐性が高い方の極性であるパッド１００１ｓとすることにより、ESD耐性を高めることができる。また、鏡面対称に配置することにより、Vss配線とVdd配線とでインピーダンス差が小さく、電流差が小さくなるので、図１０５の第１６の配置例よりもさらに、誘導性ノイズを改善することができる。

[0746] なお、ESD耐性を考慮すると、パッド１００１ｓおよびパッド１００１ｄを鏡面対称に配置した二辺の端部のパッド１００１の極性を、例えばGNDやマイナス電源に接続されるパッド１００１ｓとすることが好ましいが、例えばプラス電源に接続されるパッド１００１ｄとしてもよい。

[0747] ＜パッドの第１８の配置例＞

図１０７は、パッドの第１８の配置例を示している。

[0748] 図１０７のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0749] 図１０７のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0750] 図１０７のCは、図１０７のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0751] 図１０７において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0752] 図１０７のAに示されるように、矩形形状の主導体部１６５Aaの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0753] 図１０７のBに示されるように、矩形形状の主導体部１６５Baの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複

数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0754] 図１０７のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、図１０５に示したパッド配置例と同様に、パッド１００１ｓおよびパッド１００１ｄが交互に配置された交互配置となっている。ただし、二辺に配置されたパッド１００１ｓおよびパッド１００１ｄのうち、各辺の端部のパッド１００１の極性がパッド１００１ｓとパッド１００１ｄの逆相となっている点が、図１０５に示したパッド配置例と異なる。このように、パッド１００１ｓおよびパッド１００１ｄを交互に配置した二辺の複数のパッド１００１のうち、基板１０００の角部に最も近い端部のパッド１００１の極性を逆相とすることにより、Vss配線とVdd配線とのインピーダンス差をさらに小さくすることができ、電流差がさらに小さくなるので、図１０６の第１７の配置例よりもさらに、誘導性ノイズを改善することができる。

[0755] ＜パッドの第１９の配置例＞

図１０８は、パッドの第１９の配置例を示している。

[0756] 図１０８のAは、導体層A（配線層１６５A）と、それに接続されるパッド１００１ｓの配置例を示す平面図である。

[0757] 図１０８のBは、導体層B（配線層１６５B）と、それに接続されるパッド１００１ｄの配置例を示す平面図である。

[0758] 図１０８のCは、図１０８のAとBにそれぞれ示した導体層AおよびBと、パッド１００１ｓおよびパッド１００１ｄを積層した状態の平面図である。

[0759] 図１０８において、パッド１００１ｓは、例えばGNDやマイナス電源が供給されるパッド１００１を表し、パッド１００１ｄは、例えばプラス電源が供給されるパッド１００１を表す。

[0760] 図１０８のAに示されるように、矩形形状の主導体部１６５Aaの隣接する二

辺に、所定の繰り返しパタンを任意で含む形状の導体１０１１を介して、複数のパッド１００１ｓが所定の間隔で接続されている。各パッド１００１ｓは、引出し導体部１６５Abで構成してもよいし、導体１０１１が引出し導体部１６５Abで構成されてもよい。また、パッド１００１ｓが引出し導体部１６５Abである場合、導体１０１１は省略されてもよいし、あってもよい。

[0761] 図１０８のBに示されるように、矩形形状の主導体部１６５Baの隣接する二辺に、所定の繰り返しパタンを任意で含む形状の導体１０１２を介して、複数のパッド１００１ｄが所定の間隔で接続されている。各パッド１００１ｄは、引出し導体部１６５Bbで構成してもよいし、導体１０１２が引出し導体部１６５Bbで構成されてもよい。また、パッド１００１ｄが引出し導体部１６５Bbである場合、導体１０１２は省略されてもよいし、あってもよい。

[0762] 図１０８のCに示されるように、導体層AとBが積層された状態では、パッド１００１ｓおよびパッド１００１ｄの配置は、図１０６に示したパッド配置例と同様に、パッド１００１ｓおよびパッド１００１ｄが鏡面対称配置となっている。ただし、二辺に配置されたパッド１００１ｓおよびパッド１００１ｄのうち、各辺の端部のパッド１００１の極性がパッド１００１ｓとパッド１００１ｄの逆相となっている点が、図１０６に示したパッド配置例と異なる。このように、パッド１００１ｓおよびパッド１００１ｄを鏡面対称に配置した二辺の複数のパッド１００１のうち、基板１０００の角部に最も近い端部のパッド１００１の極性を逆相とすることにより、Vss配線とVdd配線とのインピーダンス差をさらに小さくすることができ、電流差がさらに小さくなるので、図１０６の第１７の配置例よりもさらに、誘導性ノイズを改善することができる。

[0763] 図１０５乃至図１０８を参照して説明したパッドの第１６乃至第１９の配置例では、矩形形状の主導体部１６５aの隣接する二辺に、導体１０１１または１０１２を介して、複数のパッド１００１が所定の間隔で配置された例について説明したが、パッド１００１が配置される辺は、二辺に限らず、三辺または四辺でもよい。

[0764] また、図１０５乃至図１０８を参照して説明したパッドの第１６乃至第１９の配置例では、一辺に配置されるパッド１００１の形態として、図９３の交互配置と、図９５の２段構成の鏡面配置を採用した例を示したが、図９４の１段構成の鏡面配置を採用し、かつ、角部に最も近い端部のパッド１００１の極性を同相または逆相とする形態でもよい。

[0765] さらに、図１０５乃至図１０８を参照して説明したパッドの第１６乃至第１９の配置例は、引出し導体部１６５bが省略された形態であるが、図９６乃至図１０４のように、矩形形状の主導体部１６５Aaの辺に引出し導体部１６５bを備えた構成に対して、図９３の交互配置、図９４の１段構成の鏡面配置、または、図９５の２段構成の鏡面配置を採用し、かつ、角部に最も近い端部のパッド１００１の極性を同相または逆相とする形態でもよい。

[0766] なお、引出し導体部１６５Abおよび１６５Bb、並びに、導体１０１１および１０１２は、例えば、GNDまたはマイナス電源が、パッド１００１ｓから主導体部１６５Aaへ供給され、逆極性のプラス電源が、パッド１００１ｄから主導体部１６５Baへ供給されるように構成することが望ましいが、その限りではない。換言すれば、引出し導体部１６５Abおよび１６５Bb、並びに、導体１０１１および１０１２は、パッド１００１から供給される、例えばGNDまたはマイナス電源と逆極性のプラス電源とが完全短絡しないように構成することが望ましいが、その限りではない。なお、図９２乃至図１０８の少なくとも一部では、複数のパッド１００１ｓを配置する例、複数のパッド１００１ｄを配置する例、複数の導体１０１１を配置する例、複数の導体１０１２を配置する例、複数の引出し導体部１６５Abを配置する例、複数の引出し導体部１６５Bbを配置する例、などを示したが、それぞれの図において、全てのパッド１００１ｓが同一であってもよいし、全てのパッド１００１ｓが同一ではなくてもよいし、全てのパッド１００１ｄが同一であってもよいし、全てのパッド１００１ｄが同一ではなくてもよいし、全ての導体１０１１が同一であってもよいし、全ての導体１０１１が同一ではなくてもよいし、全ての導体１０１２が同一であってもよいし、全ての導体１０１２が同一では

なくてもよいし、全ての引出し導体部１６５Abが同一であってもよいし、全ての引出し導体部１６５Abが同一ではなくてもよいし、全ての引出し導体部１６５Bbが同一であってもよいし、全ての引出し導体部１６５Bbが同一ではなくてもよい。なお、基板１０００において主導体部１６５aへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の隣接する二辺において主導体部１６５aへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の対向する二辺において主導体部１６５aへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の一辺において主導体部１６５aへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の隣接する二辺において少なくとも２つの引出し導体部１６５bへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の対向する二辺において少なくとも２つの引出し導体部１６５bへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の一辺において少なくとも１つの引出し導体部１６５bへ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の隣接する二辺において少なくとも２組の導体１０１１および１０１２へ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の対向する二辺において少なくとも２組の導体１０１１および１０１２へ直接的または間接的に接続されるパッド１００１ｓの総数とパッド１００１ｄの総数とが同数または略同数であること、基板１０００の所定の一辺において少なくとも１組の導体１０１１および１０１２へ直接的または間接的に接続されるパッド１００１ｓの

総数とパッド１００１ｄの総数とが同数または略同数であること、のうちの少なくとも何れかを満たすことが望ましいが、その限りではない。例えば、上記のパッド１００１ｓの総数とパッド１００１ｄの総数とが同数ではなくてもよいし、上記のパッド１００１ｓの総数とパッド１００１ｄの総数とが略同数ではなくてもよい。

[0767] ＜Victim導体ループとAggressor導体ループの基板配置例＞

図１０９は、Victim導体ループとAggressor導体ループの基板配置例を示している。

[0768] 図１０９のAは、上述してきたVictim導体ループとAggressor導体ループの基板配置例を模式的に示した断面図である。

[0769] 上述した各構成例においては、図１０９のAに示されるように、Victim導体ループ１１０１が第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bが第２の半導体基板１０２に含まれ、かつ、第１の半導体基板１０１と第２の半導体基板１０２が積層された構造について説明した。

[0770] しかしながら、第１の半導体基板１０１と第２の半導体基板１０２とを積層せず、図１０９のBのように、第１の半導体基板１０１と第２の半導体基板１０２が隣接して配置された構造、または、図１０９のCのように、第１の半導体基板１０１と第２の半導体基板１０２が所定の間隔を開けて、同一平面に配置された構造でもよい。

[0771] さらに、Victim導体ループとAggressor導体ループの基板配置は、図１１０のA乃至Iに示されるような各種の配置構成を採用することができる。

[0772] 図１１０のAは、Victim導体ループ１１０１が第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２の間に、第３の半導体基板１０３が挿入されて、第１の半導体基板１０１乃至第３の半導体基板１０３が積層された構造を示している。

[0773] 図１１０のBは、Victim導体ループ１１０１が第１の半導体基板１０１に含

まれ、Aggressor導体ループ１１０２Aが第２の半導体基板１０２に含まれ、Aggressor導体ループ１１０２Bが第３の半導体基板１０３に含まれて、かつ、第１の半導体基板１０１乃至第３の半導体基板１０３が、その順で積層された構造を示している。

[0774] 図１１０のCは、Victim導体ループ１１０１が第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２の間に、支持基板１０４が挿入されて、第１の半導体基板１０１、支持基板１０４、および第２の半導体基板１０２が、その順で積層された構造を示している。支持基板１０４は省略され、第１の半導体基板１０１と第２の半導体基板１０２が所定の間隙を開けて配置されてもよい。

[0775] 図１１０のDは、Victim導体ループ１１０１が第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２が、支持基板１０４上に載置されて、所定の間隔を開けて同一平面に配置された構造を示している。支持基板１０４は省略され、別の箇所で第１の半導体基板１０１と第２の半導体基板１０２が同一平面に配置されるように支持されてもよい。

[0776] 図１１０のEは、Victim導体ループ１１０１およびAggressor導体ループ１１０２Aが第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２が積層された構造を示している。ここで、第１の半導体基板１０１内のVictim導体ループ１１０１が形成されたXY平面上の領域は、第２の半導体基板１０２内のAggressor導体ループ１１０２Aおよび１１０２Bが形成されたXY平面上の領域と、少なくとも一部で重なっている。

[0777] 図１１０のFは、Victim導体ループ１１０１が第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２

が積層された構造を示している。ここで、第１の半導体基板１０１内のVictim導体ループ１１０１が形成されたXY平面上の領域は、第２の半導体基板１０２内のAggressor導体ループ１１０２Aおよび１１０２Bが形成されたXY平面上の領域と完全に異なる領域でもよいし、一部が重なる領域でもよい。

[0778] 図１１０のGは、Victim導体ループ１１０１およびAggressor導体ループ１１０２Aが第１の半導体基板１０１に含まれ、Aggressor導体ループ１１０２Bが第２の半導体基板１０２に含まれて、かつ、第１の半導体基板１０１と第２の半導体基板１０２が積層された構造を示している。ここで、第１の半導体基板１０１内のVictim導体ループ１１０１が形成されたXY平面上の領域は、Aggressor導体ループ１１０２Aおよび１１０２Bが形成されたXY平面上の領域と異なる領域となっている。

[0779] 図１１０のHは、Victim導体ループ１１０１と、Aggressor導体ループ１１０２Aおよび１１０２Bとが、１枚の半導体基板１０５に含まれた構造を示している。ただし、１枚の半導体基板１０５内で、Victim導体ループ１１０１が形成されたXY平面上の領域は、Aggressor導体ループ１１０２Aおよび１１０２Bが形成されたXY平面上の領域と、少なくとも一部で重なっている。

[0780] 図１１０のIは、Victim導体ループ１１０１と、Aggressor導体ループ１１０２Aおよび１１０２Bとが、１枚の半導体基板１０５に含まれた構造を示している。ただし、１枚の半導体基板１０５内で、Victim導体ループ１１０１が形成されたXY平面上の領域は、Aggressor導体ループ１１０２Aおよび１１０２Bが形成されたXY平面上の領域と異なる領域となっている。

[0781] 図１１０のA乃至Iに示した各基板の積層順を反対にして、Victim導体ループ１１０１と、Aggressor導体ループ１１０２Aおよび１１０２Bの位置を上下逆にしてもよい。

[0782] 以上のように、Victim導体ループ１１０１と、Aggressor導体ループ１１０２Aおよび１１０２Bが含まれる半導体基板の枚数、配置、支持基板の有無は、各種の構造をとり得る。

[0783] Victim導体ループのループ面を通過する磁束を発生させるAggressor導体ル

ープは、Victim導体ループと重畳していてもよいし、重畳していなくてもよい。さらに、Aggressor導体ループは、Victim導体ループが形成される半導体基板に積層された複数の半導体基板に形成されるようにしてもよいし、Victim導体ループと同一の半導体基板に形成されるようにしてもよい。

[0784] さらに、Aggressor導体ループは、半導体基板ではなく、例えばプリント基板、フレキシブルプリント基板、インターポーザ基板、パッケージ基板、無機基板、または、有機基板など、様々な基板が考えられるが、導体を含むまたは導体を形成できる何かしらの基板であればよく、半導体基板が封止されたパッケージ等の半導体基板以外の回路に存在してもよい。一般的に、Victim導体ループに対するAggressor導体ループの距離は、Aggressor導体ループが半導体基板に形成された場合、Aggressor導体ループがパッケージに形成された場合、Aggressor導体ループがプリント基板に形成された場合の順に短くなる。Victim導体ループに生じ得る誘導性ノイズや容量性ノイズは、Victim導体ループに対するAggressor導体ループの距離が短いほど増大し易くなるので、本技術は、Victim導体ループに対するAggressor導体ループの距離が短いほど効果を奏することができる。さらに、基板のみに限定されず、ボンディングワイヤやリード線やアンテナ線や電力線やGND線や同軸線やダミー線や板金などのような、導線や導板に代表される導体自体に対しても、本技術を適用することができる。

[0785] 次に、図１１１に示されるように、半導体基板１１２１、パッケージ基板１１２２、および、プリント基板１１２３の３種類の基板が積層された構造において、Victim導体ループの少なくとも一部である導体１１０１（以下、Victim導体ループ１１０１と称する。）と、Aggressor導体ループの少なくとも一部である導体１１０２Aおよび１１０２B（以下、Aggressor導体ループ１１０２Aおよび１１０２Bと称する。）が配置される配置例について説明する。なお、図示は省略するが、上述したVictim導体ループまたはAggressor導体ループは、半導体基板１１２１、パッケージ基板１１２２、および、プリント基板１１２３、のうちの２つ以上の基板に配置される導体を少なくとも含

んで構成される場合もある。半導体基板１１２１は、パッケージ基板、インターポーザ基板、プリント基板、フレキシブルプリント基板、無機基板、有機基板、導体を含む基板、または、導体を形成できる基板、の何れかに置き換え可能である。また、パッケージ基板１１２２は、半導体基板、インターポーザ基板、プリント基板、フレキシブルプリント基板、無機基板、有機基板、導体を含む基板、または、導体を形成できる基板、の何れかに置き換え可能である。さらに、プリント基板１１２３は、半導体基板、パッケージ基板、インターポーザ基板、フレキシブルプリント基板、無機基板、有機基板、導体を含む基板、または、導体を形成できる基板、の何れかに置き換え可能である。

[0786] 図１１２のA乃至Rは、図１１１に示した３種類の基板が積層された積層構造におけるVictim導体ループとAggressor導体ループの配置例を示している。

[0787] 図１１２のAは、Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bの全てが、半導体基板１１２１に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないパッケージ基板１１２２およびプリント基板１１２３は、省略されてもよい。

[0788] 図１１２のBは、Victim導体ループ１１０１とAggressor導体ループ１１０２Aが、半導体基板１１２１に含まれ、Aggressor導体ループ１１０２Bが、パッケージ基板１１２２に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないプリント基板１１２３は、省略されてもよい。

[0789] 図１１２のCは、Victim導体ループ１１０１とAggressor導体ループ１１０２Aが、半導体基板１１２１に含まれ、Aggressor導体ループ１１０２Bが、プリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないパッケージ基板１１２２は、省略されてもよい。

[0790] 図１１２のDは、Victim導体ループ１１０１が半導体基板１１２１に含まれ

、Aggressor導体ループ１１０２Aおよび１１０２Bがパッケージ基板１１２２に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないプリント基板１１２３は、省略されてもよい。

[0791] 図１１２のEは、Victim導体ループ１１０１が半導体基板１１２１に含まれ、Aggressor導体ループ１１０２Aがパッケージ基板１１２２に含まれ、Aggressor導体ループ１１０２Bがプリント基板１１２３に含まれた積層構造の模式図を示している。

[0792] 図１１２のFは、Victim導体ループ１１０１が半導体基板１１２１に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bがプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないパッケージ基板１１２２は、省略されてもよい。

[0793] 図１１２のGは、Aggressor導体ループ１１０２Aおよび１１０２Bが半導体基板１１２１に含まれ、Victim導体ループ１１０１がパッケージ基板１１２２に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないプリント基板１１２３は、省略されてもよい。

[0794] 図１１２のHは、Aggressor導体ループ１１０２Aが半導体基板１１２１に含まれ、Aggressor導体ループ１１０２BおよびVictim導体ループ１１０１がパッケージ基板１１２２に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないプリント基板１１２３は、省略されてもよい。

[0795] 図１１２のIは、Aggressor導体ループ１１０２Aが半導体基板１１２１に含まれ、Victim導体ループ１１０１がパッケージ基板１１２２に含まれ、Aggressor導体ループ１１０２Bがプリント基板１１２３に含まれた積層構造の模式図を示している。

[0796] 図１１２のJは、Victim導体ループ１１０１とAggressor導体ループ１１０

２Aおよび１１０２Bの全てが、パッケージ基板１１２２に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１およびプリント基板１１２３は、省略されてもよい。

[0797] 図１１２のKは、Victim導体ループ１１０１とAggressor導体ループ１１０２Aが、パッケージ基板１１２２に含まれ、Aggressor導体ループ１１０２Bがプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１は、省略されてもよい。

[0798] 図１１２のLは、Victim導体ループ１１０１がパッケージ基板１１２２に含まれ、Aggressor導体ループ１１０２Aおよび１１０２Bがプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１は、省略されてもよい。

[0799] 図１１２のMは、Aggressor導体ループ１１０２Aおよび１１０２Bが半導体基板１１２１に含まれ、Victim導体ループ１１０１がプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないパッケージ基板１１２２は、省略されてもよい。

[0800] 図１１２のNは、Aggressor導体ループ１１０２Aが半導体基板１１２１に含まれ、Aggressor導体ループ１１０２Bがパッケージ基板１１２２に含まれ、Victim導体ループ１１０１がプリント基板１１２３に含まれた積層構造の模式図を示している。

[0801] 図１１２のOは、Aggressor導体ループ１１０２Aが半導体基板１１２１に含まれ、Aggressor導体ループ１１０２BおよびVictim導体ループ１１０１がプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されないパッケージ基板１１２２は、省略されてもよい。

[0802] 図１１２のPは、Aggressor導体ループ１１０２Aおよび１１０２Bがパッケージ基板１１２２に含まれ、Victim導体ループ１１０１がプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１は、省略されてもよい。

[0803] 図１１２のQは、Aggressor導体ループ１１０２Aがパッケージ基板１１２２に含まれ、Aggressor導体ループ１１０２BおよびVictim導体ループ１１０１がプリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１は、省略されてもよい。

[0804] 図１１２のRは、Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bの全てが、プリント基板１１２３に含まれた積層構造の模式図を示している。Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bのいずれも形成されない半導体基板１１２１およびパッケージ基板１１２２は、省略されてもよい。

[0805] 図１１２のA乃至Rに示した各基板の積層順を反対にして、Victim導体ループ１１０１、Aggressor導体ループ１１０２A、または、Aggressor導体ループ１１０２Bの位置を上下逆にしてもよい。

[0806] 以上のように、Victim導体ループ１１０１とAggressor導体ループ１１０２Aおよび１１０２Bは、半導体基板１１２１、パッケージ基板１１２２、プリント基板１１２３の任意の領域に形成することができる。

[0807] ＜固体撮像装置１００を成す第１の半導体基板１０１と第２の半導体基板１０２とのパッケージ積層例＞

図１１３は、固体撮像装置１００を成す第１の半導体基板１０１と第２の半導体基板１０２とのパッケージ積層例を示す図である。

[0808] 第１の半導体基板１０１と第２の半導体基板１０２は、パッケージとして、互いにどのように積層されていてもよい。

[0809] 例えば、図１１３のAに示されるように、第１の半導体基板１０１と第２の

半導体基板１０２をそれぞれ個別に封止材を用いて封止し、その結果得られるパッケージ６０１とパッケージ６０２とを積層してもよい。

[0810] また、図１１３のBまたはCに示されるように、第１の半導体基板１０１と第２の半導体基板１０２を積層した状態で封止材により封止し、パッケージ６０３を生成してもよい。この場合、ボンディングワイヤ６０４は、図１１３のBに示されるように、第２の半導体基板１０２に接続してもよいし、図１１３のCに示されるように、第１の半導体基板１０１に接続してもよい。

[0811] また、パッケージとしては、どのような形態であってもよい。例えば、CSP (Chip Size Package) やWL-CSP (Wafer Level Chip Size Package) であってもよく、パッケージでインターポーザ基板や再配線層が用いられていてもよい。また、パッケージがないどのような形態であってもよい。例えば、COB (Chip On Board) として半導体基板が実装されていてもよい。例えば、BGA (Ball Grid Array) 、COB (Chip On Board) 、COT (Chip On Tape) 、CSP (Chip Size Package／Chip Scale Package) 、DIMM (Dual In-line Memory Module) 、DIP (Dual In-line Package) 、FBGA (Fine-pitch Ball Grid Array) 、FLGA (Fine-pitch Land Grid Array) 、FQFP (Fine-pitch Quad Flat Package) 、HSIP (Single In-line Package with Heatsink) 、LCC (Leadless Chip Carrier) 、LFLGA (Low profile Fine pitch Land Grid Array) 、LGA (Land Grid Array) 、LQFP (Low-profile Quad Flat Package) 、MC-FBGA (Multi-Chip Fine-pitch Ball Grid Array) 、MCM (Multi-Chip Module) 、MCP (Multi-Chip Package) 、M-CSP (Molded Chip Size Package) 、MFP (Mini Flat Package) 、MQFP (Metric Quad Flat Package) 、MQUAD (Metal Quad) 、MSOP (Micro Small Outline Package) 、PGA (Pin Grid Array) 、PLCC (Plastic Leaded Chip Carrie) 、PLCC (Plastic Leadless Chip Carrie) 、QFI (Quad Flat I-leaded Package) 、QFJ (Quad Flat J-leaded Package) 、QFN (Quad Flat non-leaded Package) 、QFP (Quad Flat Package) 、QTCP (Quad Tape Carrier Package) 、QUIP (Quad In-line Package) 、SDIP (Shrink Dual In-line Package) 、SIMM (Single In-line Memory Module) 、

SIP (Single In-line Package) 、S-MCP (Stacked Multi Chip Package) 、SNB (Small Outline Non-leaded Board) 、SOI (Small Outline I-leaded Package) 、SOJ (Small Outline J-leaded Package) 、SON (Small Outline Non-leaded Package) 、SOP (Small Outline Package) 、SSIP (Shrink Single In-line Package) 、SSOP (Shrink Small Outline Package) 、SZIP (Shrink Zigzag In-line Package) 、TAB (Tape-Automated Bonding) 、TCP (Tape Carrier Package) 、TQFP (Thin Quad Flat Package) 、TSOP (Thin Small Outline Package) 、TSSOP (Thin Shrink Small Outline Package) 、UCSP (Ultra Chip Scale Package) 、UTSOP (Ultra Thin Small Outline Package) 、VSO (Very Short Pitch Small Outline Package) 、VSOP (Very Small Outline Packag) 、WL-CSP (Wafer Level Chip Size Package) 、ZIP (Zigzag In-line Package) 、μMCP (Micro Multi-Chip Package) 、の何れの形態であってもよい。

[0812] 本技術は、例えば、CCD(Charge-Coupled Device)イメージセンサ、CCDセンサ、CMOSセンサ、MOSセンサ、IR(Infrared)センサ、UV(Ultraviolet)センサ、ToF(Time of Flight)センサ、測距センサのような何れのセンサや回路基板や装置や電子機器などにも適用できる。

[0813] また、本技術は、トランジスタやダイオードやアンテナのような何かしらデバイスをアレイ配置したセンサや回路基板や装置や電子機器で好適であり、何かしらデバイスを略同一平面上にアレイ配置したセンサや回路基板や装置や電子機器で特に好適であるが、その限りではない。

[0814] 本技術は、例えば、メモリデバイスが関わる各種のメモリセンサ、メモリ用回路基板、メモリ装置、または、メモリを含む電子機器、CCDが関わる各種のCCDセンサ、CCD用回路基板、CCD装置、または、CCDを含む電子機器、CMOSが関わる各種のCMOSセンサ、CMOS用回路基板、CMOS装置、または、CMOSを含む電子機器、MOSが関わる各種のMOSセンサ、MOS用回路基板、MOS装置、または、MOSを含む電子機器、発光デバイスが関わる各種のディスプレイセンサ、ディスプレイ用回路基板、ディスプレイ装置、または、ディスプレイを含む

電子機器、発光デバイスが関わる各種のレーザセンサ、レーザ用回路基板、レーザ装置、または、レーザを含む電子機器、アンテナデバイスが関わる各種のアンテナセンサ、アンテナ用回路基板、アンテナ装置、または、アンテナを含む電子機器、などにも適用できる。これらの中でも、ループ経路が可変のVictim導体ループを含むセンサ、回路基板、装置、または、電子機器、制御線若しくは信号線を含むセンサ、回路基板、装置、または、電子機器、水平制御線若しくは垂直信号線を含むセンサ、回路基板、装置、または、電子機器などで好適だが、その限りではない。

[0815] ＜１１．導電性シールドの配置例＞

上述した構成例では、導体層A（配線層１６５A）と導体層B（配線層１６５B）の構成を工夫することにより、誘導性ノイズを小さくできることについて説明したが、導電性シールドをさらに設けることで、誘導性ノイズをさらに改善する構成について説明する。

[0816] 図１１４および図１１５は、図６に示した第１の半導体基板１０１と第２の半導体基板１０２とが積層された固体撮像装置１００に対して、導電性シールドを設けた構成例を示す断面図である。

[0817] なお、図１１４および図１１５において、導電性シールド以外の構成については、図６に示した構造と同様であるので、その説明は適宜省略する。

[0818] 図１１４のAは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第１の構成例を示す断面図である。

[0819] 図１１４のAでは、第１の半導体基板１０１の多層配線層１５３内に、導電性シールド１１５１が形成されている。

[0820] 図１１４のBは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第２の構成例を示す断面図である。

[0821] 図１１４のBでは、第２の半導体基板１０２の多層配線層１６３内に、導電性シールド１１５１が形成されている。

[0822] 図１１４のCは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第３の構成例を示す断面図である。

[0823] 図１１４のCでは、第１の半導体基板１０１と第２の半導体基板１０２の多層配線層それぞれに、導電性シールド１１５１が形成されている。より具体的には、第１の半導体基板１０１の多層配線層１５３内に、導電性シールド１１５１Aが形成され、第２の半導体基板１０２の多層配線層１６３内に、導電性シールド１１５１Bが形成されている。

[0824] 図１１５のAは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第４の構成例を示す断面図である。

[0825] 図１１５のAでは、第１の半導体基板１０１と第２の半導体基板１０２の多層配線層それぞれに導電性シールド１１５１が形成され、かつ、それらが接合されている。より具体的には、第１の半導体基板１０１の多層配線層１５３内の、第２の半導体基板１０２の多層配線層１６３との接合面に、導電性シールド１１５１Aが形成され、第２の半導体基板１０２の多層配線層１６３内の、第１の半導体基板１０１の多層配線層１５３との接合面に、導電性シールド１１５１Bが形成され、導電性シールド１１５１Aと１１５１Bとが、例えば、Cu-Cu接合、Au-Au接合、またはAl-Al接合などの同種金属接合や、Cu-Au接合、Cu-Al接合、またはAu- Al接合などの異種金属接合により接合されている。

[0826] なお、図１１４のCおよび図１１５のAは、導電性シールド１１５１Aと１１５１Bの平面領域が一致している例であるが、少なくとも一部が重畳し、接合されていればよい。

[0827] 図１１５のBは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第５の構成例を示す断面図である。

[0828] 図１１５のBでは、導体層Aである配線層１６５Aが、導電性シールド１１５１としての機能を兼ね備える構成である。配線層１６５Aの一部が、導電性シールド１１５１であってもよい。

[0829] 図１１５のCは、図６に示した固体撮像装置１００に対して導電性シールドを設けた第６の構成例を示す断面図である。

[0830] 図１１５のCの第６の構成例は、図１１４のAに示した第１の構成例と同様

に、多層配線層１５３内に導電性シールド１１５１が形成されているが、導電性シールド１１５１が形成されている平面領域が、導体層Aである配線層１６５A、および、導体層Bである配線層１６５Bの平面領域よりも小さく構成されている。

[0831] 図１１４のAの第１の構成例のように、導電性シールド１１５１が形成されている平面領域の面積は、導体層Aである配線層１６５A、および、導体層Bである配線層１６５Bの平面領域の面積以上である方が好ましいが、図１１５のBのように、小さく構成されていてもよい。

[0832] 図１１４および図１１５の第１乃至第６の構成例のように、導電性シールド１１５１を設けることにより、誘導性ノイズをさらに改善することができる。

[0833] 図１１４および図１１５の第１乃至第６の構成例は、導電性シールド１１５１で遮蔽する配線層が、配線層１６５Aおよび１６５Bの２層の例であるが、１層でもよい。

[0834] 図１１４および図１１５の第１乃至第６の構成例において、導電性シールド１１５１の代わりに、磁性シールドを用いてもよい。この磁性シールドは、導電性であっても、非導電性であってもよい。磁性シールドが導電性である場合には、誘導性ノイズおよび容量性ノイズをさらに改善することができる。

[0835] 次に、図１１６乃至図１１９を参照して、第１の半導体基板１０１内に形成されている信号線１３２に対する導電性シールド１１５１の配置と平面形状について説明する。

[0836] 図１１６乃至図１１９は、導電性シールド１１５１の信号線１３２に対する配置と平面形状の第１乃至第４の構成例を示している。図１１６乃至図１１９の第１乃至第４の構成例において、導電性シールド１１５１の平面形状以外は同一である。

[0837] 図１１６のAは、第１の半導体基板１０１においてアナログの画素信号が伝送される信号線１３２と、導電性シールド１１５１、および、配線層１６５A

とのZ方向の位置関係を示す断面図である。図１１６のBは、導電性シールド１１５１の平面形状を示す平面図である。

[0838] 図１１６のAに示されるように、信号線１３２と配線層１６５Aとの間に、導電性シールド１１５１が配置される。図１１６のBに示されるように、導電性シールド１１５１の平面形状は面状に形成することができる。

[0839] あるいはまた、図１１７のAおよびBの第２の構成例のように、導電性シールド１１５１の平面形状は直線状に形成され、各直線状領域が、信号線１３２と１対１に対応して重畳するように形成することができる。

[0840] あるいはまた、図１１７のAおよびBの第２の構成例のように導電性シールド１１５１の各直線状領域が信号線１３２と１対１に対応する必要はなく、例えば、図１１８のAおよびBの第３の構成例のように、複数本の信号線１３２に対して１つの直線状領域が重畳するように形成されてもよい。図１１８は、２本の信号線１３２に対して導電性シールド１１５１の１つの直線状領域が対応する平面形状であるが、３本以上の信号線１３２に対応する平面形状でもよい。

[0841] あるいはまた、導電性シールド１１５１の平面形状が直線状に形成されるのではなく、図１１９のAおよびBの第４の構成例のように、網目状に形成されてもよい。網目状の導電性シールド１１５１の縦方向（Y方向）に伸びる縦導体と、横方向（X方向）に伸びる横導体の導体幅、間隙幅、および、導体周期は、異なっていても同一でもよい。

[0842] 図１１６乃至図１１９の第１乃至第４の構成例において、導電性シールド１１５１は１層であったが、図１１４のCおよび図１１５のAに示したように２層とすることもできる。また、図１１６乃至図１１９に示した配線層１６５Aは、配線層１６５Bとしても同様である。

[0843] 導電性シールド１１５１は、信号線１３２の全領域と重畳する位置に形成されていたが、一部の領域と重畳する位置でもよいし、重畳しない位置でもよい。ただし、ノイズは信号線経由で伝搬されることが多いため、信号線１３２と重畳する位置にあることが好ましい。

[0844] 第１の半導体基板１０１においてアナログの画素信号が伝送される信号線１３２に対する導電性シールド１１５１の形成位置を説明したが、画素信号伝送用の信号線１３２ではなく、他の信号伝送用の信号線でもよいし、制御線、配線、導体、GNDであってもよい。ノイズを効率的に逃がすため、導電性シールド１１５１は、GNDやマイナス電源に接続されることが好ましいが、他の制御線、他の信号線、他の導体、他の配線に接続されてもよい。あるいは、導電性シールド１１５１は、他の制御線、他の信号線、他の導体、他の配線等に接続されていなくてもよい。

[0845] 導電性シールド１１５１を設けることにより、誘導性ノイズおよび容量性ノイズをさらに改善することができる。

[0846] ＜１２．導体層が３層ある場合の構成例＞

＜導体層が３層ある場合の配置例＞

上述した各構成例では、配線層１６５Aである導体層Aと、配線層１６５Bである導体層Bの２層の導体層の配線パタンについて説明した。

[0847] しかしながら、配線層１６５A（導体層A）と配線層１６５B（導体層B）の２層の導体層の近傍に、さらに第３の導体層が配置される場合がある。

[0848] 第３の導体層は、例えば、配線層１６５Aである導体層AのVss配線に、GNDやマイナス電源を中継するための配線、配線層１６５Bである導体層BのVdd配線に、プラス電源を中継するための配線、あるいは、導体層Aまたは導体層Bの電圧降下（IR-Drop）をできるだけ小さくするための補強用の配線などとして用いられる。

[0849] 第３の導体層を、上述した各構成例の配線層１６５Aおよび１６５Bや導体層Aおよび導体層Bの呼称に対応して、配線層１６５Cまたは導体層Cと称することとすると、第３の導体層である配線層１６５Cは、配線層１６５Aおよび１６５Bに対して、図１２０のA乃至Cのいずれかの位置関係で配置される。

[0850] 図１２０のA乃至Cは、配線層１６５Aおよび１６５Bに対する配線層１６５Cの配置例を示す断面模式図である。

[0851] 第１の半導体基板１０１には、画素１３１のトランジスタを制御する制御

線１３３の少なくとも一部、または、画素信号を伝送する信号線１３２の少なくとも一部を含む配線層１７０（第４の導体層）が形成され、第２の半導体基板１０２には、MOSトランジスタ１６４等の能動素子を含む能動素子層１７１が形成されている。この制御線１３３の少なくとも一部または信号線１３２の少なくとも一部が、前述したVictim導体ループ（Victim導体ループ１１やVictim導体ループ１１０１）の少なくとも一部を構成していてもよいが、その限りではない。

[0852] 図６等を参照して説明したように、配線層１６５Aは、第１の半導体基板１０１の配線層１７０側、配線層１６５Bは、能動素子層１７１側に配置されている。

[0853] この配線層１６５Aおよび１６５Bの配置に対して、配線層１６５C（導体層C）は、図１２０のAに示されるように、配線層１６５Bと能動素子層１７１との間に配置される場合がある。この場合、各配線層は、第１の半導体基板１０１側から、配線層１７０、配線層１６５A、配線層１６５B、配線層１６５C、能動素子層１７１の順序で積層される。

[0854] あるいはまた、配線層１６５C（導体層C）は、図１２０のBに示されるように、配線層１６５Aと配線層１６５Bとの間に配置される場合がある。この場合、各配線層は、第１の半導体基板１０１側から、配線層１７０、配線層１６５A、配線層１６５C、配線層１６５B、能動素子層１７１の順序で積層される。

[0855] さらには、配線層１６５C（導体層C）は、図１２０のCに示されるように、配線層１７０と配線層１６５Aとの間に配置される場合がある。この場合、各配線層は、第１の半導体基板１０１側から、配線層１７０、配線層１６５C、配線層１６５A、配線層１６５B、能動素子層１７１の順序で積層される。

[0856] なお、図１２０は、配線層１６５A乃至１６５Cの３つの導体層の位置関係を説明した図であり、第１の半導体基板１０１の配線層１７０や、第２の半導体基板１０２の能動素子層１７１の配置は逆でもよい。また、第１の半導体基板１０１が信号線１３２または制御線１３３の何れか一方を備えていな

くてもよく、第１の半導体基板１０１が信号線１３２および制御線１３３を両方とも備える場合であっても、信号線１３２または制御線１３３の何れか一方の少なくとも一部が配線層１７０に形成されていればよい。また、信号線１３２または制御線１３３は、第１の半導体基板１０１ではなく、第２の半導体基板１０２が備えていてもよい。また、信号線１３２または制御線１３３は、第１の半導体基板１０１および第２の半導体基板１０２が少なくとも一部を備えていてもよく、例えば第１の半導体基板１０１および第２の半導体基板１０２を少なくとも跨いで構成されていてもよい。また、配線層１６５A、配線層１６５B、および、配線層１６５Cのうちの少なくとも１つの何れかの配線層は、第１の半導体基板１０１ではなく、第２の半導体基板１０２が備えていてもよい。また、第１の半導体基板１０１の配線層１７０や、第２の半導体基板１０２の能動素子層１７１の配置は省略されてもよい。また、第１の半導体基板１０１と第２の半導体基板１０２とは、別体ではなくて、１つの半導体基板として一体で構成させていてもよい。また、配線層１７０をVictim導体ループ１１０１、配線層１６５AをAggressor導体ループ１１０２A、配線層１６５BをAggressor導体ループ１１０２B、としてそれぞれ解釈し、図１０９乃至図１１２で示した基板配置例の任意の位置に配線層１６５Cが配置されていてもよく、配線層１６５A乃至１６５Cの３つの導体層の位置関係が図１２０に示す位置関係であることが望ましいが、その限りではない。

[0857] ＜導体層が３層ある場合の問題＞

上述した各構成例では、導体層A（配線層１６５A）と導体層B（配線層１６５B）の２層の導体層において、能動素子群１６７からのホットキャリア発光を遮光し、かつ、誘導性ノイズ、容量性ノイズ、または電圧降下を少なくとも改善する配線レイアウトを提案したが、第３の導体層の配線レイアウトによっては、誘導性ノイズが悪化してしまうことがあり得る。

[0858] 図１２１は、配線層１６５Cの配線パタンの一例を示す図である。

[0859] 図１２１のAは導体層C（配線層１６５C）を、図１２１のBは導体層A（配線

層１６５A）を、図１２１のCは導体層B（配線層１６５B）を示している。

[0860] また、図１２１のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２１のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２１のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0861] 図１２１における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[0862] 図１２１の導体層A（配線層１６５A）および導体層B（配線層１６５B）には、図３６を参照して説明した、X方向（第１の方向）の抵抗値とY方向(第２の方向)の抵抗値が異なる網目状導体を用いた第１１の構成例が採用されている。

[0863] 図１２１のBの導体層Aは、網目状導体１２０１から成る。網目状導体１２０１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。網目状導体１２０１は、導体周期FXAおよび導体周期FYAの基本パタン（第１の基本パタン）を同一平面上に繰り返し配置した形状の導体となっている。網目状導体１２０１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0864] 網目状導体１２０１においては、導体幅WXA＞導体幅WYA、かつ、間隙幅GYA＞間隙幅GXAである。網目状導体１２０１の間隙領域は、Y方向がX方向よりも長い形状を有しており、X方向とY方向とで抵抗値が異なり、Y方向の抵抗値がX方向の抵抗値よりも小さくなる。したがって、網目状導体１２０１は、X方向よりもY方向の方が、電流が流れやすい。

[0865] 図１２１のCの導体層Bは、網目状導体１２０２から成る。網目状導体１２０２は、X方向の導体幅WXB、間隙幅GXB、および、導体周期FXBを有し、Y方向の導体幅WYB、間隙幅GYB、および、導体周期FYBを有する。網目状導体１２０２は、導体周期FXBおよび導体周期FYBの基本パタン（第２の基本パタン）を同一平面上に繰り返し配置した形状の導体となっている。網目状導体１２０２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[0866] 網目状導体１２０２においては、導体幅WXB＞導体幅WYB、かつ、間隙幅GYB

＞間隙幅GXBである。網目状導体１２０２の間隙領域は、Y方向がX方向よりも長い形状を有しており、X方向とY方向とで抵抗値が異なり、Y方向の抵抗値がX方向の抵抗値よりも小さくなる。したがって、網目状導体１２０２は、X方向よりもY方向の方が、電流が流れやすい。

[0867] 導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２とは差動構造となっている。すなわち、第１１の構成例等において説明したように、導体層Aの網目状導体１２０１の電流分布と、導体層Bの網目状導体１２０２の電流分布とが、略均等、且つ、逆特性である。ここで、略均等とは、均等とみなせる範囲の差とするが、例えば、少なくとも２倍を超えない範囲の差であればよい。さらに具体的に言えば、導体層Aの網目状導体１２０１と、導体層Bの網目状導体１２０２の端部では、略均等にAC電流が流れ、電流方向が、網目状導体１２０１と網目状導体１２０２とで逆向きである。その結果、網目状導体１２０１の電流分布によって生じる磁界と、網目状導体１２０２の電流分布によって生じる磁界とが効果的に相殺される。これにより、誘導性ノイズを抑制することができる。

[0868] また、図１２１のFに示されるように、導体層Aと導体層Bの積層により、開口される領域が存在しなくなるので、能動素子群１６７からのホットキャリア発光を遮光することができる。

[0869] 一方、図１２１のAの導体層Cは、電流の流れやすいシート抵抗の低い導体層であり、X方向に長い直線状導体１２１１Aと、X方向に長い直線状導体１２１１Bとが、Y方向に交互に周期的に配置されている。直線状導体１２１１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２１１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１２１１Aは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Aの網目状導体１２０１と電気的に接続されている。導体層Aの網目状導体１２０１と導体層Cの直線状導体１２１１Aとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。直線状導体１２１１Bは、例えば、半導体基板の外周部のパッド（不図示）に接続

され、導体層Bの網目状導体１２０２と電気的に接続されている。導体層Bの網目状導体１２０２と導体層Cの直線状導体１２１１Bとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0870] 直線状導体１２１１Aは、Y方向の導体幅WYCAを有し、直線状導体１２１１Bは、Y方向の導体幅WYCBを有し、直線状導体１２１１Aの導体幅WYCAは、直線状導体１２１１Bの導体幅WYCBよりも大きい（導体幅WYCA＞導体幅WYCB）。Y方向の直線状導体１２１１Aと直線状導体１２１１Bとの間は、間隙幅GYCの間隙となっている。そして、１本の直線状導体１２１１Aおよび直線状導体１２１１Bが、導体周期FYC（＝導体幅WYCA＋導体幅WYCB＋２×間隙幅GYC）で、Y方向に周期的に配置されている。

[0871] 直線状導体１２１１Aおよび直線状導体１２１１Bが、導体周期FYCでY方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２１１Aの導体幅WYCAと、直線状導体１２１１Bの導体幅WYCBとが異なるため、所定の平面範囲における複数本の直線状導体１２１１Aの導体幅WYCAの総和と、複数本の直線状導体１２１１Bの導体幅WYCBの総和とが大きく異なる。この場合、直線状導体１２１１Aの電流分布と、直線状導体１２１１Bの電流分布とが大きく異なるため、誘導性ノイズの発生を抑圧できず、誘導性ノイズが悪化する。具体的には、直線状導体１２１１Aと直線状導体１２１１BとでX方向の抵抗値が大きく異なるので、直線状導体１２１１Aと直線状導体１２１１Bとで電流分布が大きく異なり、直線状導体１２１１Bに流れる総電流量よりも直線状導体１２１１Aに流れる総電流量が大きくなる。また、電流保存の法則（キルヒホッフの第一法則）に従って、網目状導体１２０１に流れる総電流量よりも網目状導体１２０２に流れる総電流量が大きくなる。これにより、網目状導体１２０１と網目状導体１２０２とで電流分布が大きく異なるため、誘導性ノイズの発生を抑圧できず、誘導性ノイズが悪化する。

[0872] したがって、導体層Cの配線レイアウトによっては、導体層Aまたは導体層Bの２層の導体層において誘導性ノイズを抑制した効果が削減されてしまう。

[0873] そこで、以下では、配線層１６５A乃至１６５Cの３つの導体層の積層構造を有する場合に、誘導性ノイズを効果的に削減する構成について説明する。なお、誘導性ノイズの大きさ次第では、図１２１の構成例を適用できる場合もあるため、図１２１の構成例は排除されない。

[0874] ＜３層導体層の第１の構成例＞

図１２２は、３層導体層の第１の構成例を示している。

[0875] 図１２２のAは導体層C（配線層１６５C）を、図１２２のBは導体層A（配線層１６５A）を、図１２２のCは導体層B（配線層１６５B）を示している。

[0876] また、図１２２のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２２のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２２のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0877] 図１２２のBの導体層Aは、図１２１と同じ網目状導体１２０１で構成される。すなわち、網目状導体１２０１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。網目状導体１２０１は、導体周期FXAおよび導体周期FYAの基本パタン（第１の基本パタン）を同一平面上に繰り返し配置した形状の導体となっている。網目状導体１２０１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[0878] 図１２２のCの導体層Bは、図１２１と同じ網目状導体１２０２で構成される。すなわち、網目状導体１２０２は、X方向の導体幅WXB、間隙幅GXB、および、導体周期FXBを有し、Y方向の導体幅WYB、間隙幅GYB、および、導体周期FYBを有する。網目状導体１２０２は、導体周期FXBおよび導体周期FYBの基本パタン（第２の基本パタン）を同一平面上に繰り返し配置した形状の導体となっている。網目状導体１２０２は、例えば、プラス電源に接続される配線（Vdd配線）である。網目状導体１２０１と網目状導体１２０２の導体周期は同一である。すなわち、導体周期FXA＝導体周期FXBおよび導体周期FYA＝導体周期FYBである。なお、略同一でもよい。ここで、略同一とは、同一とみなせる範囲の差とするが、例えば、少なくとも２倍を超えない範囲の差であれば

よい。

[0879] 図１２２のAの導体層Cは、電流の流れやすいシート抵抗の低い導体層であり、X方向に長い直線状導体１２２１A（第３の基本パタン）と、X方向に長い直線状導体１２２１B（第４の基本パタン）とを、Y方向に交互に周期的に配置して構成されている。

[0880] 直線状導体１２２１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２２１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１２２１Aと直線状導体１２２１Bは、電流方向が互いに逆方向となる差動導体（差動構造）である。直線状導体１２２１Aは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Aの網目状導体１２０１と電気的に接続されている。導体層Aの網目状導体１２０１と導体層Cの直線状導体１２２１Aとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。直線状導体１２２１Bは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Bの網目状導体１２０２と電気的に接続されている。導体層Bの網目状導体１２０２と導体層Cの直線状導体１２２１Bとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0881] 直線状導体１２２１Aは、Y方向の導体幅WYCAを有し、直線状導体１２２１Bは、Y方向の導体幅WYCBを有し、直線状導体１２２１Aの導体幅WYCAと、直線状導体１２２１Bの導体幅WYCBとは同一である（導体幅WYCA＝導体幅WYCB）。なお、導体幅WYCAと導体幅WYCBとは、同一でなくても略同一でもよい（導体幅WYCA≒導体幅WYCB）。Y方向の直線状導体１２２１Aと直線状導体１２２１Bとの間は、間隙幅GYCの間隙となっている。

[0882] そして、１本の直線状導体１２２１Aおよび直線状導体１２２１Bが、導体周期FYC（＝導体幅WYCA＋導体幅WYCB＋２×間隙幅GYC）で、Y方向に周期的に配置されている。直線状導体１２２１Aの導体周期FYCと、直線状導体１２２１Bの導体周期FYCとが、同一または略同一である。

[0883] また、導体層Cの直線状導体１２２１Aの繰り返し周期である導体周期FYCは

、導体層Aの網目状導体１２０１のY方向の繰り返し周期である導体周期FYAの整数倍である。図１２２は、導体周期FYCが、導体周期FYAの２倍の例である。

[0884] 導体層Cの直線状導体１２２１Bの繰り返し周期である導体周期FYCは、導体層Bの網目状導体１２０２のY方向の繰り返し周期である導体周期FYBの整数倍である。図１２２は、導体周期FYCが、導体周期FYBの２倍の例である。

[0885] なお、導体幅WYCA、導体幅WYCB、および、間隙幅GYCは、任意の値に設計することができる。

[0886] 直線状導体１２２１Aおよび直線状導体１２２１Bが、導体周期FYCでY方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの導体幅WYCAと、直線状導体１２２１Bの導体幅WYCBとが同一または略同一であるため、所定の平面範囲における複数本の直線状導体１２２１Aの導体幅WYCAの総和と、複数本の直線状導体１２２１Bの導体幅WYCBの総和とが同一または略同一となる。これにより、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[0887] また、例えば、導体層Cが、図１２０のCに示したように、配線層１７０の近傍に配置されている場合、導体層Cの直線状導体１２２１Aおよび直線状導体１２２１Bと、配線層１７０の信号線１３２や制御線１３３との間の容量結合による容量性ノイズが生じ得るが、直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[0888] 図１２２のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光することができることは勿論、図１２２のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和することができる

ので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善することができる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[0889] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２２１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２２１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくすることができるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善することができる。

[0890] ＜３層導体層の第２の構成例＞

図１２３は、３層導体層の第２の構成例を示している。

[0891] 図１２３のAは導体層C（配線層１６５C）を、図１２３のBは導体層A（配線層１６５A）を、図１２３のCは導体層B（配線層１６５B）を示している。

[0892] また、図１２３のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２３のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２３のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0893] 図１２３のBの導体層Aは、図１２２の第１の構成例と同じ網目状導体１２０１であり、図１２３のCの導体層Bは、図１２２の第１の構成例と同じ網目状導体１２０２であるので、その説明は省略する。

[0894] 図１２３のAの導体層Cは、X方向に長い直線状導体１２２２Aと、X方向に長い直線状導体１２２２Bとを、それぞれ２本単位で、Y方向に交互に周期的に配置して構成されている。

[0895] 直線状導体１２２２Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２２２Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１２２２Aと直線状導体１２２２Bは、電流方向が互いに逆方向となる差動導体である。直線状導体１２２２Aは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Aの網目状導体１２０１と電気的に接続されている。導体層Aの網目状導体１２０１と導体層Cの直線状導体１２２２Aとが、例えばZ方向に延伸された導体ビア（VIA）

等を介して電気的に接続されてもよい。直線状導体１２２２Bは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Bの網目状導体１２０２と電気的に接続されている。導体層Bの網目状導体１２０２と導体層Cの直線状導体１２２２Bとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0896] 直線状導体１２２２Aは、Y方向の導体幅WYCAを有し、直線状導体１２２２Bは、Y方向の導体幅WYCBを有し、直線状導体１２２２Aの導体幅WYCAと、直線状導体１２２２Bの導体幅WYCBとは同一である（導体幅WYCA＝導体幅WYCB）。なお、導体幅WYCAと導体幅WYCBとは、同一でなくても略同一でもよい（導体幅WYCA≒導体幅WYCB）。Y方向に隣接する直線状導体１２２２Aどうし、直線状導体１２２２Bどうし、または、直線状導体１２２２Aと直線状導体１２２２Bとの間は、間隙幅GYCの間隙となっている。

[0897] そして、２本の直線状導体１２２２Aおよび２本の直線状導体１２２２Bが、導体周期FYC（＝２×導体幅WYCA＋２×導体幅WYCB＋４×間隙幅GYC）で、Y方向に周期的に配置されている。換言すれば、２本の直線状導体１２２２Aの導体周期FYCと、２本の直線状導体１２２２Bの導体周期FYCとが、同一または略同一である。

[0898] なお、導体幅WYCA、導体幅WYCB、および、間隙幅GYCは、任意の値に設計することができる。また、図１２３では２本の直線状導体１２２２Aおよび１２２２Bが周期的に配置されている例を示したがこの限りではなく、例えば３本以上の直線状導体が周期的に配置されていてもよい。また、図１２３では直線状導体１２２２Aと直線状導体１２２２Bとで同じ本数の直線状導体が周期的に配置されている例を示したがこの限りではなく、直線状導体１２２２Aと直線状導体１２２２Bとで異なる本数の直線状導体が周期的に配置されていてもよい。

[0899] 直線状導体１２２２Aおよび直線状導体１２２２Bが、導体周期FYCでY方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２２Aの導体幅WYCAと、直線状導体１２２２Bの導体幅WYCBとが同

一または略同一であるため、所定の平面範囲における複数本の直線状導体１２２２Aの導体幅WYCAの総和と、複数本の直線状導体１２２２Bの導体幅WYCBの総和とが同一または略同一となる。これにより、直線状導体１２２２Aの電流分布と、直線状導体１２２２Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[0900] また、例えば、導体層Cが、図１２０のCに示したように、配線層１７０の近傍に配置されている場合、導体層Cの直線状導体１２２２Aおよび直線状導体１２２２Bと、配線層１７０の信号線１３２や制御線１３３との間の容量結合による容量性ノイズが生じ得るが、直線状導体１２２２Aおよび直線状導体１２２２Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[0901] 図１２３のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光することができ、図１２３のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても一定範囲の遮光性が保たれている。これにより、導体層AとBの遮光制約を緩和することができるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善することができる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[0902] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２２２Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２２２Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくすることができるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善することができる。

[0903] ＜３層導体層の第２の構成例の変形例＞

図１２４は、３層導体層の第２の構成例の第１変形例を示している。

[0904] 図１２４のA乃至Fは、図１２３のA乃至Fにそれぞれ対応し、同一の符号を

付した共通する部分の説明は適宜省略し、異なる部分について説明する。

[0905] 図１２３の第２の構成例では、導体層Cにおいて、Y方向に隣接する２本の直線状導体１２２２AのY方向の導体幅WYCAは同一であった。これに対して、図１２４の第１変形例では、Y方向に隣接する２本の直線状導体１２２２Aの導体幅が導体幅WYCA1と導体幅WYCA2とで異なる（導体幅WYCA1＜導体幅WYCA2）。なお、導体幅WYCA1、および、導体幅WYCA2は、任意の値に設計することができる。

[0906] 同様に、図１２３の第２の構成例では、導体層Cにおいて、Y方向に隣接する２本の直線状導体１２２２BのY方向の導体幅WYCBは同一であった。これに対して、図１２４の第１変形例では、Y方向に隣接する２本の直線状導体１２２２Bの導体幅が導体幅WYCB1と導体幅WYCB2とで異なる（導体幅WYCB1＜導体幅WYCB2）。なお、導体幅WYCB1、および、導体幅WYCB2は、任意の値に設計することができる。

[0907] 図１２４の第１変形例において、直線状導体１２２２Aおよび１２２２Bの導体幅の違い以外は、図１２３の第２の構成例と同様である。

[0908] 図１２５は、３層導体層の第２の構成例の第２変形例を示している。

[0909] 図１２５のA乃至Fは、図１２３のA乃至Fにそれぞれ対応し、同一の符号を付した共通する部分の説明は適宜省略し、異なる部分について説明する。

[0910] 図１２５の第２変形例では、導体層Cにおいて、Y方向に隣接する２本の直線状導体１２２２Aの導体幅が異なる点で、図１２３の第２の構成例と相違し、図１２４の第１変形例と共通する。また、Y方向に隣接する２本の直線状導体１２２２Bの導体幅が異なる点で、図１２３の第２の構成例と相違し、図１２４の第１変形例と共通する。

[0911] 一方、図１２４に示した第１変形例では、導体幅が異なる２本の直線状導体１２２２Aの配列が、２本の直線状導体１２２２Bの配列と同じであった。具体的には、２本の直線状導体１２２２Aが、導体幅の細い（導体幅WYCA1の）直線状導体１２２２A、導体幅の導体幅の太い（導体幅WYCA2の）直線状導体１２２２A、の順でY方向に配列されている場合、２本の直線状導体１２２

２Bも、導体幅の細い（導体幅WYCB1の）直線状導体１２２２B、導体幅の導体幅の太い（導体幅WYCB2の）直線状導体１２２２B、の順でY方向に配列されていた。

[0912] これに対して、図１２５の第２変形例では、導体幅が異なる２本の直線状導体１２２２Aの配列が、２本の直線状導体１２２２Bの配列と異なる。具体的には、２本の直線状導体１２２２Aが、導体幅の細い（導体幅WYCA1の）直線状導体１２２２A、導体幅の太い（導体幅WYCA2の）直線状導体１２２２A、の順でY方向に配列されている場合、２本の直線状導体１２２２Bは、導体幅の導体幅の太い（導体幅WYCB1の）直線状導体１２２２B、導体幅の細い（導体幅WYCB2の）直線状導体１２２２B、の順でY方向に配列されている。換言すれば、導体幅の異なる２本の直線状導体１２２２Aと１２２２Bとが、Y方向で鏡面対称に配置されている。

[0913] 図１２５の第２変形例において、直線状導体１２２２Aおよび１２２２Bの導体幅の違い以外は、図１２３の第２の構成例と同様である。

[0914] 図１２４および図１２５の第１変形例および第２変形例においても、導体層Cを所定の平面範囲（平面領域）で見ると、所定の平面範囲における複数本の直線状導体１２２２Aの導体幅WYCA1およびWYCA2の総和と、複数本の直線状導体１２２２Bの導体幅WYCB1およびWYCB2の総和とが同一または略同一となる。これにより、直線状導体１２２２Aの電流分布と、直線状導体１２２２Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制できる。

[0915] 図１２４および図１２５の第１変形例および第２変形例においても、容量性ノイズを大きく改善し、導体層AとBの遮光制約を緩和できる。また、配線抵抗を下げて、電圧降下を改善できる。さらに、導体層A及びBのレイアウトの自由度を向上させることができる。

[0916] ＜３層導体層の第３の構成例＞

図１２６は、３層導体層の第３の構成例を示している。

[0917] 図１２６のAは導体層C（配線層１６５C）を、図１２６のBは導体層A（配線

層１６５A）を、図１２６のCは導体層B（配線層１６５B）を示している。

[0918] また、図１２６のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２６のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２６のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0919] 図１２６のBの導体層Aは、図１２２の第１の構成例と同じ網目状導体１２０１であり、図１２６のCの導体層Bは、図１２２の第１の構成例と同じ網目状導体１２０２であるので、その説明は省略する。

[0920] 図１２６のAの導体層Cは、X方向に長い直線状導体１２２３Aと、X方向に長い直線状導体１２２３Bのそれぞれが、Y方向に交互に周期的に配置されている点で、図１２２の第１の構成例と同様である。ただし、図１２２の第１の構成例では、Y方向に順に配列される直線状導体１２２１Aの導体幅は、全て導体幅WYCAで同一であった。

[0921] これに対して、図１２６の第３の構成例では、Y方向に交互に周期的に配置される直線状導体１２２３Aと直線状導体１２２３Bのうち、直線状導体１２２３Aについては、異なる導体幅WYCA1と導体幅WYCA2の直線状導体１２２３AがY方向に交互に配列されているのに対して、直線状導体１２２３Bについては、同じ導体幅WYCBの直線状導体１２２３Aが配列されている。

[0922] 図１２６の第３の構成例において、直線状導体１２２３Aおよび１２２３Bの導体幅の違い以外は、図１２２の第１の構成例と同様である。

[0923] すなわち、直線状導体１２２３Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２２３Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１２２３Aと直線状導体１２２３Bは、電流方向が互いに逆方向となる差動導体である。直線状導体１２２３Aは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Aの網目状導体１２０１と電気的に接続されている。導体層Aの網目状導体１２０１と導体層Cの直線状導体１２２３Aとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。直線状導体１２２３Bは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Bの

網目状導体１２０２と電気的に接続されている。導体層Bの網目状導体１２０２と導体層Cの直線状導体１２２３Bとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0924] Y方向に隣接する直線状導体１２２３Aと直線状導体１２２３Bとの間は、間隙幅GYCの間隙となっている。そして、２本の直線状導体１２２３Aおよび２本の直線状導体１２２３Bが、導体周期FYC（＝導体幅WYCA1＋導体幅WYCA2＋２×導体幅WYCB＋４×間隙幅GYC）で、Y方向に周期的に配置されている。なお、導体幅WYCA1、導体幅WYCA2、導体幅WYCB、および、間隙幅GYCは、任意の値に設計できる。また、図１２６では２本の直線状導体１２２３Aおよび１２２３Bが周期的に配置されている例を示したがこの限りではなく、例えば３本以上の直線状導体が周期的に配置されていてもよい。また、図１２６では直線状導体１２２３Aと直線状導体１２２３Bとで同じ本数の直線状導体が周期的に配置されている例を示したがこの限りではなく、直線状導体１２２３Aと直線状導体１２２３Bとで異なる本数の直線状導体が周期的に配置されていてもよい。

[0925] 直線状導体１２２３Aおよび直線状導体１２２３Bが、導体周期FYCでY方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、所定の平面範囲における複数本の直線状導体１２２３Aの導体幅WYCA1およびWYCA2の総和と、複数本の直線状導体１２２３Bの導体幅WYCBの総和とが同一または略同一となる。これにより、直線状導体１２２３Aの電流分布と、直線状導体１２２３Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制できる。

[0926] 図１２６の第３の構成例においても、容量性ノイズを大きく改善し、導体層AとBの遮光制約を緩和できる。また、配線抵抗を下げて、電圧降下を改善できる。さらに、導体層A及びBのレイアウトの自由度を向上させることができる。

[0927] ＜３層導体層の第３の構成例の変形例＞

図１２７は、３層導体層の第３の構成例の変形例を示している。

[0928] 図１２７のA乃至Fは、図１２６のA乃至Fにそれぞれ対応し、同一の符号を付した共通する部分の説明は適宜省略し、異なる部分について説明する。

[0929] 図１２６の第３の構成例では、導体層Cにおいて、Y方向に交互に周期的に配置される直線状導体１２２３Aと直線状導体１２２３Bのうち、直線状導体１２２３Aの導体幅が導体幅WYCA1と導体幅WYCA2の２種類存在し、各直線状導体１２２３Bは同じ導体幅WYCBであった。

[0930] これに対して、図１２７の第３の構成例の変形例では、導体層Cにおいて、Y方向に交互に周期的に配置される直線状導体１２２３Aと直線状導体１２２３Bのうち、各直線状導体１２２３Aが同じ導体幅WYCAであり、直線状導体１２２３Bの導体幅が導体幅WYCB1と導体幅WYCB2の２種類存在する。図１２７の第３の構成例の変形例では、直線状導体１２２３Bについては、異なる導体幅WYCB1と導体幅WYCB2の直線状導体１２２３BがY方向に交互に配列されている。

[0931] 図１２７の第３の構成例の変形例において、直線状導体１２２３Aおよび１２２３Bの導体幅の違い以外は、図１２６の第３の構成例と同様である。

[0932] 直線状導体１２２３Aおよび直線状導体１２２３Bが、導体周期FYCでY方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、所定の平面範囲における複数本の直線状導体１２２３Aの導体幅WYCAの総和と、複数本の直線状導体１２２３Bの導体幅WYCB1およびWYCB2の総和とが同一または略同一となる。これにより、直線状導体１２２３Aの電流分布と、直線状導体１２２３Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制できる。

[0933] 図１２７の第３の構成例の変形例においても、容量性ノイズを大きく改善し、導体層AとBの遮光制約を緩和できる。また、配線抵抗を下げて、電圧降下を改善できる。さらに、導体層A及びBのレイアウトの自由度を向上させることができる。

[0934] ＜３層導体層の第４の構成例＞

図１２８は、３層導体層の第４の構成例を示している。

[0935] 図１２８のAは導体層C（配線層１６５C）を、図１２８のBは導体層A（配線層１６５A）を、図１２８のCは導体層B（配線層１６５B）を示している。

[0936] また、図１２８のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２８のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２８のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0937] 図１２８の第４の構成例において、図１２２に示した第１の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[0938] 図１２８のAの導体層Cは、図１２２に示した第１の構成例の導体層Cと同様である。すなわち、導体層Cは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとを、導体周期FYCでY方向に交互に周期的に配置して構成されている。

[0939] 図１２８のBの導体層Aは、図１２１と同じ網目状導体１２０１を有する。また、導体層Aは、網目状導体１２０１のX方向の間隙幅GXAおよびY方向の間隙幅GYAを有する間隙の内側に、中継導体１２４１（第１の中継導体）を有する。中継導体１２４１は、網目状導体１２０１の全ての間隙に、１対１に配置されている。中継導体１２４１どうしの間隔、換言すれば、中継導体１２４１の周期も、導体周期FXAおよびFYAである。

[0940] 中継導体１２４１は、例えば、プラス電源に接続される配線（Vdd配線）であり、図１２０のCに示した積層順の場合には、導体層Bの網目状導体１２０２と、導体層Cの直線状導体１２２１Bとを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続する。換言すれば、導体層Bの網目状導体１２０２と、導体層Cの直線状導体１２２１Bとが、導体層Aの中継導体１２４１を介して、電気的に接続されている。また、中継導体１２４１は、例えば、図１２０のAに示した積層順の場合には、導体層Bの網目状導体１２０２と、導体層A乃至Cとは異なる導体層の導体とを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続してもよい。また、中継導体１２４１は、例えば、図１２０のBに示した積層順の場合には、導体層Cの直線状導体１

２２１Bと、導体層A乃至Cとは異なる導体層の導体とを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続してもよい。また、中継導体１２４１は、その全てが電気的な接続に用いられていなくてもよく、その全てが電気的な接続に用いられていてもよく、その一部が電気的な接続に用いられていてもよい。

[0941] 中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２２１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0942] 図１２８のCの導体層Bは、図１２１と同じ網目状導体１２０２を有する。また、導体層Bは、網目状導体１２０２のX方向の間隙幅GXBおよびY方向の間隙幅GYBを有する間隙の内側に、中継導体１２４２（第２の中継導体）を有する。中継導体１２４２は、網目状導体１２０２の全ての間隙に、１対１に配置されている。中継導体１２４２どうしの間隔、換言すれば、中継導体１２４２の周期も、導体周期FXBおよびFYBである。

[0943] 中継導体１２４２は、例えば、GNDやマイナス電源に接続される配線（Vss配線）であり、図１２０のAに示した積層順の場合には、導体層Aの網目状導体１２０１と、導体層Cの直線状導体１２２１Aとを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続する。換言すれば、導体層Bの網目状導体１２０１と、導体層Cの直線状導体１２２１Aとが、導体層Bの中継導体１２４２を介して、電気的に接続されている。また、中継導体１２４２は、例えば、図１２０のCに示した積層順の場合には、導体層Aの網目状導体１２０１と、導体層A乃至Cとは異なる導体層の導体とを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続してもよい。また、中継導体１２４２は、例えば、図１２０のBに示した積層順の場合には、導体層Cの直線状導体１２２１Aと、導体層A乃至Cとは異なる導体層の導体とを、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続してもよい。また、中継導体１２４２は、その全てが電気的な接続に用いられていなくてもよく、その全てが電気的な接続に用いられていてもよく、その一部が電気的な接

続に用いられていてもよい。

[0944] 中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２２１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[0945] また、図１２８のAの直線状導体１２２１Aおよび直線状導体１２２１Bは、X方向に長い導体であるので、電流が流れやすい方向はX方向である。また、図１２８のBおよびCの網目状導体１２０１および１２０２の電流が流れやすい方向は、Y方向である。したがって、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[0946] 図１２８のFに示されるように、導体層AとBの積層が遮光構造となっている。また、図１２８のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、能動素子群１６７からのホットキャリア発光を遮光できる。また、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。導体層A及びBのレイアウトの自由度を向上させることができる。

[0947] ＜３層導体層の第４の構成例の変形例＞

図１２９は、３層導体層の第４の構成例の第１変形例を示している。

[0948] 図１２９のAは導体層C（配線層１６５C）を、図１２９のBは導体層A（配線層１６５A）を、図１２９のCは導体層B（配線層１６５B）を示している。

[0949] また、図１２９のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１２９のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１２９のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0950] 図１２９において、図１２８に示した第４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分

に着目して説明する。

[0951] 第４の構成例の第１変形例では、図１２９のAの導体層Cの構成のみが、図１２８と異なる。

[0952] 図１２８のAの導体層Cでは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとが、導体周期FYCでY方向に交互に周期的に配置して構成されていた。また、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なっていた。

[0953] これに対して、図１２９のAの導体層Cでは、Y方向に長い直線状導体１２５１Aと、Y方向に長い直線状導体１２５１Bとが、X方向に交互に周期的に配置して構成されている。

[0954] また、図１２９のAの直線状導体１２５１Aおよび直線状導体１２５１BはY方向に長い導体であるので、電流が流れやすい方向はY方向である。また、図１２８のBおよびCの網目状導体１２０１および１２０２の電流が流れやすい方向は、Y方向である。これにより、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。略９０度と、方向についての略同一とは、２つの方向の差分が９０度または同一角度とみなせる範囲であればよいが、９０度または同一角度に対して、少なくとも４５度以上の差はない状態とする。

[0955] 直線状導体１２５１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２５１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１２５１Aと直線状導体１２５１Bは、電流方向が互いに逆方向となる差動導体である。直線状導体１２５１Aは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Aの網目状導体１２０１と電気的に接続されている。導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。直線状導体１２５１Bは、例えば、半導体基板の外周部のパッド（不図示）に接続され、導体層Bの網目状導体１２

０２と電気的に接続されている。導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが、例えばZ方向に延伸された導体ビア（VIA）等を介して電気的に接続されてもよい。

[0956] 直線状導体１２５１Aは、X方向の導体幅WXCAを有し、直線状導体１２５１Bは、X方向の導体幅WXCBを有し、直線状導体１２５１Aの導体幅WXCAと、直線状導体１２５１Bの導体幅WXCBとは同一または略同一である（導体幅WXCA＝導体幅WXCB，導体幅WXCA≒導体幅WXCB）。Y方向の直線状導体１２５１Aと直線状導体１２５１Bとの間は、間隙幅GXCの間隙となっている。

[0957] そして、１本の直線状導体１２５１Aおよび直線状導体１２５１Bが、導体周期FXC（＝導体幅WXCA＋導体幅WXCB＋２×間隙幅GXC）で、X方向に周期的に配置されている。換言すれば、直線状導体１２５１Aの導体周期FXCと、直線状導体１２５１Bの導体周期FXCとが、同一または略同一である。

[0958] また、導体層Cの直線状導体１２５１Aの繰り返し周期である導体周期FXCは、導体層Aの網目状導体１２０１のX方向の繰り返し周期である導体周期FXAの整数倍である。図１２９は、導体周期FXCが、導体周期FYAの２倍の例である。

[0959] 導体層Cの直線状導体１２５１Bの繰り返し周期である導体周期FXCは、導体層Bの網目状導体１２０２のX方向の繰り返し周期である導体周期FXBの整数倍である。図１２９は、導体周期FXCが、導体周期FXBの２倍の例である。

[0960] なお、導体幅WXCA、導体幅WXCB、および、間隙幅GXCは、任意の値に設計できる。

[0961] 直線状導体１２５１Aおよび直線状導体１２５１Bが、導体周期FXCでX方向に周期的に配置された導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの導体幅WXCAと、直線状導体１２５１Bの導体幅WXCBとが同一または略同一であるため、所定の平面範囲における複数本の直線状導体１２５１Aの導体幅WXCAの総和と、複数本の直線状導体１２５１Bの導体幅WXCBの総和とが同一または略同一となる。これにより、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため

、誘導性ノイズの発生を抑制できる。

[0962] また、例えば、導体層Cが、図１２０のCに示したように、配線層１７０の近傍に配置されている場合、導体層Cの直線状導体１２５１Aおよび直線状導体１２５１Bと、配線層１７０の信号線１３２や制御線１３３との間の容量結合による容量性ノイズが生じ得るが、直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善できる。

[0963] 図１２９のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１２９のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[0964] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善できる。

[0965] 図１３０は、３層導体層の第４の構成例の第２変形例を示している。

[0966] 図１３０のA乃至Fは、図１２９のA乃至Fにそれぞれ対応し、同一の符号を付した共通する部分の説明は適宜省略し、異なる部分について説明する。

[0967] 図１２９の第１変形例では、導体層Aの網目状導体１２０１および導体層Bの網目状導体１２０２の間隙の位置を見ると、X方向の位置が異なり、Y方向の位置が一致している。

[0968] 一方、図１３０の第２変形例の、導体層Aの網目状導体１２０１および導体層Bの網目状導体１２０２の間隙の位置を見ると、X方向の位置が一致し、Y方

向の位置が異なる。

[0969] 換言すれば、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の、配線層１７０の信号線１３２が伸びる方向（Y方向）と同一または略同一の方向の導体を、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２とで比較すると、積層方向からみて全ての導体が重複している。このような構成の導体層Aと導体層Bは、図２７で示した導体層A及びBの第６の構成例に相当し、図２８のCのシミュレーション結果で示したように誘導性ノイズを大幅に改善することができる。

[0970] 導体層Aの中継導体１２４１と、導体層Bの中継導体１２４２の位置を比較すると、図１２９の第１変形例では、X方向の位置が異なり、Y方向の位置が一致している。一方、図１３０の第２変形例では、X方向の位置が一致し、Y方向の位置が異なる。

[0971] 図１２９の第１変形例では、導体層AとBの積層、および、導体層AとCの積層が遮光構造となっており、遮光性が保たれている。一方、図１３０の第２変形例では、導体層AとCの積層、および、導体層BとCの積層が遮光構造となっており、遮光性が保たれている。

[0972] 図１３０の第２変形例において、上述した点以外は、図１２９の第１の変形例と同様である。

[0973] 図１３０の第２変形例においても、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制できる。

[0974] また、容量性ノイズをX方向で完全相殺することが可能なので、容量性ノイズを大きく改善できる。導体層AとCの積層、および、導体層BとCの積層が遮光構造であるので、導体層AとBの遮光制約を大幅に緩和できる。また、配線抵抗を下げて、電圧降下を改善できる。さらに、導体層A及びBのレイアウトの自由度を向上させることができる。

[0975] ＜３層導体層の第５の構成例＞

図１３１は、３層導体層の第５の構成例を示している。

[0976] 図１３１のAは導体層C（配線層１６５C）を、図１３１のBは導体層A（配線層１６５A）を、図１３１のCは導体層B（配線層１６５B）を示している。

[0977] また、図１３１のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３１のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３１のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0978] 図１３１の第５の構成例において、図１２８に示した第４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[0979] 図１３１のBの導体層Aは、網目状導体１２６１を有する。網目状導体１２６１が、図１２８に示した第４の構成例の網目状導体１２０１と異なる点は、X方向の間隙幅GXAとY方向の間隙幅GYAとの比である。具体的には、図１２８に示した第４の構成例の導体層Aの網目状導体１２０１は、（間隙幅GYA/間隙幅GXA）＞１であるが、図１３１のBの第５の構成例の導体層Aの網目状導体１２６１は、（間隙幅GYA/間隙幅GXA）＜１である。

[0980] 換言すれば、図１２８に示した第４の構成例の導体層Aの網目状導体１２０１は、導体幅WXA＞導体幅WYA、かつ、間隙幅GYA＞間隙幅GXAであり、Y方向に電流が流れやすい導体であるのに対して、図１３１のBの第５の構成例の導体層Aの網目状導体１２６１は、導体幅WXA＜導体幅WYA、かつ、間隙幅GYA＜間隙幅GXAであり、X方向に電流が流れやすい導体である。

[0981] さらに、換言すれば、図１２８に示した第４の構成例の導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なっているのに対して、図１３１のBの第５の構成例の導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。図１３１の第５の構成例の場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[0982] 図１２８に示した第４の構成例では、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の間隙の位置を比較すると、X方向の位置が異なり、Y方向の位置が一致している。

[0983] 一方、図１３１のBの第５の構成例では、導体層Aの網目状導体１２６１と導体層Bの網目状導体１２６２の間隙のX方向の位置が一致し、Y方向の位置が異なる。

[0984] 換言すれば、導体層Aの網目状導体１２６１と導体層Bの網目状導体１２６２の、配線層１７０の信号線１３２が伸びる方向（Y方向）と同一または略同一の方向の導体を、導体層Aの網目状導体１２６１と導体層Bの網目状導体１２６２とで比較すると、積層方向からみて全ての導体が重複している。このような構成の導体層Aと導体層Bは、図２７で示した導体層A及びBの第６の構成例に相当し、図２８のCのシミュレーション結果で示したように誘導性ノイズを大幅に改善することができる。

[0985] 図１３０の第２変形例において、上述した点以外は、図１２８に示した第４の構成例と同様である。

[0986] 図１３１のAの導体層Cについては、図１２８に示した第４の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[0987] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[0988] 図１３１のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３１のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[0989] さらに、導体層Aの網目状導体１２６１と導体層Cの直線状導体１２２１Aとが電気的に接続され、導体層Bの網目状導体１２６２と導体層Cの直線状導体１２２１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善できる。

[0990] ＜３層導体層の第６の構成例＞

図１３２は、３層導体層の第６の構成例を示している。

[0991] 図１３２のAは導体層C（配線層１６５C）を、図１３２のBは導体層A（配線層１６５A）を、図１３２のCは導体層B（配線層１６５B）を示している。

[0992] また、図１３２のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３２のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３２のFは、導体層Aと導体層Bとの積層状態の平面図である。

[0993] 図１３２の第６の構成例において、図１２８に示した第４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[0994] 図１３２の第６の構成例は、図１２８に示した第４の構成例における、導体層Aの中継導体１２４１の一部を省略した構成である。具体的には、図１２８の第４の構成例では、網目状導体１２０１の行列状の全ての間隙内に、中継導体１２４１が形成されていたのに対して、図１３２の第６の構成例では、中継導体１２４１が形成された行と、中継導体１２４１が形成されていない行とが、Y方向に、行単位で交互に配置されている。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２２１BのXY平面領域内に位置する。

[0995] このように、網目状導体１２０１の各間隙内に形成される中継導体１２４１は、全ての間隙内に配置せずに間引いて、間隙の一部に対して配置するようにしてもよい。導体層Aにおける配線領域の占有率等の制約を守ることができ、配線レイアウトの設計の自由度を高めることができる。

[0996] 図１３２の第６の構成例において、上述した点以外は、図１２８に示した第４の構成例と同様である。

[0997] 図１３２のAの導体層Cについては、図１２８に示した第４の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[0998] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[0999] 図１３２のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３２のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1000] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２２１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1001] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２２１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1002] 図１３２の第６の構成例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1003] ＜３層導体層の第６の構成例の変形例＞

図１３３は、３層導体層の第６の構成例の変形例を示している。

[1004] 図１３３のAは導体層C（配線層１６５C）を、図１３３のBは導体層A（配線層１６５A）を、図１３３のCは導体層B（配線層１６５B）を示している。

[1005] また、図１３３のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３３のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３３のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1006] 図１３３において、図１３２に示した第６の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1007] 第６の構成例の変形例では、導体層Aと導体層Cの構成が、図１３２の第６の構成例と異なる。

[1008] 図１３２のAの導体層Cでは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとが、Y方向に交互に周期的に配置して構成されていた。これにより、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なっていた。

[1009] これに対して、図１３３のAの導体層Cでは、Y方向に長い直線状導体１２５１Aと、Y方向に長い直線状導体１２５１Bとが、X方向に交互に周期的に配置して構成されている。これにより、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1010] 次に、図１３２のBの導体層Aでは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された行と、形成されていない行とが、Y方向に、行単位で交互に配置されていた。

[1011] これに対して、図１３３のBの導体層Aでは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されている。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２５１BのXY平面領域内に位置する。

[1012] 図１３３の第６の構成例の変形例において、上述した点以外は、図１３２に示した第６の構成例と同様である。

[1013] 図１３３のAの導体層Cについては、図１２９に示した第４の構成例の第１変形例の導体層Cと同一である。したがって、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1014] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1015] 図１３３のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３３のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1016] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善できる。

[1017] なお、図１３３の第６の構成例の変形例では、導体層Aの中継導体１２４１が間引かれ、導体層Bの中継導体１２４２は間引かれない構成としたが、導体層Aの中継導体１２４１が間引かれずに、導体層Bの中継導体１２４２が間引かれる構成も可能である。

[1018] ＜３層導体層の第７の構成例＞

図１３４は、３層導体層の第７の構成例を示している。

[1019] 図１３４のAは導体層C（配線層１６５C）を、図１３４のBは導体層A（配線層１６５A）を、図１３４のCは導体層B（配線層１６５B）を示している。

[1020] また、図１３４のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３４のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３４のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1021] 図１３４の第７の構成例において、図１３１に示した第５の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1022] 第７の構成例では、図１３４のBの導体層Aの構成のみが、図１３１の第５の構成例と異なる。第７の構成例の導体層BおよびCは、図１３１の第５の構成例の導体層BおよびCと同様である。

[1023] 第７の構成例における図１３４のBの導体層Aは、網目状導体１２７１を有する。また、導体層Aでは、網目状導体１２７１のX方向の間隙幅GXAおよびY方向の間隙幅GYAを有する間隙の内側に、中継導体１２４１が形成されていない。

[1024] 換言すれば、図１３４のBの網目状導体１２７１の間隙幅GXAおよび間隙幅GYAは、図１３１のBの網目状導体１２６１の間隙幅GXAおよび間隙幅GYAよりも小さく、中継導体１２４１を形成するほど十分な間隙がない。

[1025] 図１３４の第７の構成例において、上述した点以外は、図１３１に示した第５の構成例と同様である。

[1026] 図１３４のAの導体層Cについては、図１３１に示した第５の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1027] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改

善することができる。

[1028] 図１３４のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３４のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1029] 図１３４の第７の構成例は、特に、導体層A乃至Cの３層を電気的に接続できる積層順、具体的には、図１２０のBに示した積層順に好適である。図１２０のBに示した導体層A、C、Bの積層順の場合、導体層Aの網目状導体１２７１と、導体層Cの直線状導体１２２１Aとが、平面領域が重複する領域の一部において、Z方向の導体ビアで接続でき、導体層Bの網目状導体１２６２および中継導体１２４２が、それぞれ、導体層Cの直線状導体１２２１Bおよび１２２１Aと、電流特性が共通の導体どうしで、かつ、平面領域が重複する領域の一部において、Z方向の導体ビアで接続できる。

[1030] ＜３層導体層の第８の構成例＞

図１３５は、３層導体層の第８の構成例を示している。

[1031] 図１３５のAは導体層C（配線層１６５C）を、図１３５のBは導体層A（配線層１６５A）を、図１３５のCは導体層B（配線層１６５B）を示している。

[1032] また、図１３５のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３５のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３５のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1033] 図１３５の第８の構成例は、図１２８に示した第４の構成例の一部を変更した構成を有しており、第４構成例と比較して、図１３５の第８構成例について説明する。なお、図１３５においては、図１２８と対応する部分については同一の符号を付してある。

[1034] 図１３５のAの導体層Cは、図１２８のAに示した第４構成例の導体層Cと同

様である。すなわち、導体層Cは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとを、Y方向に交互に周期的に配置して構成されている。

[1035] 図１２８のBの導体層Aは、図１２８に示した第４の構成例における、導体層Aの中継導体１２４１の一部を省略した構成である。具体的には、図１２８の第４の構成例では、網目状導体１２０１の行列状の全ての間隙内に、中継導体１２４１が形成されていたのに対して、図１３５の第８の構成例では、中継導体１２４１が形成された行と、中継導体１２４１が形成されていない行とが、Y方向に、行単位で交互に配置されている。

[1036] 図１２８のCの導体層Bも、同様に、図１２８に示した第４の構成例における、導体層Bの中継導体１２４２の一部を省略した構成である。具体的には、図１２８の第４の構成例では、網目状導体１２０１の行列状の全ての間隙内に、中継導体１２４２が形成されていたのに対して、図１３５の第８の構成例では、中継導体１２４２が形成された行と、中継導体１２４２が形成されていない行とが、Y方向に、行単位で交互に配置されている。

[1037] したがって、図１３５の第８の構成例は、図１２８に示した第４の構成例から、導体層Aについては、網目状導体１２０１の行列状の各間隙に配置された中継導体１２４１を行単位で１行おきに間引き、導体層Bについては、網目状導体１２０２の行列状の各間隙に配置された中継導体１２４２を行単位で１行おきに間引いた構成を有する。

[1038] 図１３５の第８の構成例において、上述した点以外は、図１２８に示した第４の構成例と同様である。

[1039] 図１３５のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1040] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改

善することができる。

[1041] 図１３５のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３５のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1042] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２２１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1043] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２２１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1044] 図１３５の第８の構成例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1045] ＜３層導体層の第８の構成例の第１変形例＞

図１３６は、３層導体層の第８の構成例の第１変形例を示している。

[1046] 図１３６のAは導体層C（配線層１６５C）を、図１３６のBは導体層A（配線層１６５A）を、図１３６のCは導体層B（配線層１６５B）を示している。

[1047] また、図１３６のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３６のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３６のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1048] 図１３６において、図１３５に示した第８の構成例と対応する部分につい

ては同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1049] 第８の構成例の第１変形例では、導体層A乃至Cの構成が、図１３５の第８の構成例と異なる。

[1050] 図１３５のAに示した導体層Cでは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとが、Y方向に交互に周期的に配置して構成されていた。これにより、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なっていた。

[1051] これに対して、図１３６のAの導体層Cでは、Y方向に長い直線状導体１２５１Aと、Y方向に長い直線状導体１２５１Bとが、X方向に交互に周期的に配置して構成されている。これにより、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1052] 次に、図１３５のBに示した導体層Aでは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された行と、形成されていない行とが、Y方向に、行単位で交互に配置されていた。

[1053] これに対して、図１３６のBの導体層Aでは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されている。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２５１BのXY平面領域内に位置する。

[1054] また、図１３５のCに示した導体層Bでは、網目状導体１２０２の行列状の間隙内に、中継導体１２４２が形成された行と、形成されていない行とが、Y方向に、行単位で交互に配置されていた。

[1055] これに対して、図１３６のCの導体層Bでは、網目状導体１２０２の行列状の間隙内に、中継導体１２４２が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されている。

[1056] 図１３６の第８の構成例の第１変形例において、上述した点以外は、図１３５に示した第８の構成例と同様である。

[1057] 図１３６のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1058] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1059] 図１３６のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３６のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1060] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善できる。

[1061] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２５１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1062] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２５１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1063] ＜３層導体層の第８の構成例の第２変形例＞

図１３７は、３層導体層の第８の構成例の第２変形例を示している。

[1064] 図１３７のAは導体層C（配線層１６５C）を、図１３７のBは導体層A（配線層１６５A）を、図１３７のCは導体層B（配線層１６５B）を示している。

[1065] また、図１３７のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３７のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３７のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1066] 図１３７において、図１３５に示した第８の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1067] 第８の構成例の第２変形例では、導体層Aと導体層Bの構成が、図１３５の第８の構成例と異なる。

[1068] 図１３７のBの導体層Aは、図１３５に示した第８の構成例と比較すると、網目状導体１２０１の中継導体１２４１が形成されていない間隙内に、Y方向の導体幅WYAd1を有する補強導体１２８１が新たに追加されている。補強導体１２８１は、X方向の導体幅が間隙幅GXAで、X方向に長い直線状導体である。

[1069] 図１３７のCの導体層Bは、図１３５に示した第８の構成例と比較すると、網目状導体１２０２の中継導体１２４２が形成されていない間隙内に、Y方向の導体幅WYBd1を有する補強導体１２８２が新たに追加されている。補強導体１２８２は、X方向の導体幅が間隙幅GXBで、X方向に長い直線状導体である。

[1070] 図１３７の第８の構成例の第２変形例において、上述した点以外は、図１３５に示した第８の構成例と同様である。

[1071] 図１３７のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1072] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1073] 図１３７のFに示されるように、導体層AとBの積層が遮光構造となっており

、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３７のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1074] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２２１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1075] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２２１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1076] 図１３７の第８の構成例の第２変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1077] 導体層Aにおいて、中継導体１２４１を間引きした位置に、X方向に長い補強導体１２８１を配置したことにより、配線抵抗を小さくできるため、電圧降下をさらに改善することができる。電圧降下が改善されることにより、誘導性ノイズも改善できる。

[1078] 導体層Bにおいて、中継導体１２４２を間引きした位置に、X方向に長い補強導体１２８２を配置したことにより、配線抵抗を小さくできるため、電圧降下をさらに改善することができる。電圧降下が改善されることにより、誘導性ノイズも改善できる。

[1079] ＜３層導体層の第８の構成例の第３変形例＞

図１３８は、３層導体層の第８の構成例の第３変形例を示している。

[1080] 図１３８のAは導体層C（配線層１６５C）を、図１３８のBは導体層A（配線層１６５A）を、図１３８のCは導体層B（配線層１６５B）を示している。

[1081] また、図１３８のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３８のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３８のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1082] 図１３８において、図１３５に示した第８の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1083] 第８の構成例の第３変形例では、導体層Aと導体層Bの構成が、図１３５の第８の構成例と異なる。

[1084] 最初に、導体層Aについて見ると、図１３５に示した第８の構成例では、網目状導体１２０１の行列状の各間隙は、Y方向の間隙幅GYAを共通に有していた。換言すれば、Y方向の間隙幅GYAは、網目状導体１２０１の行列状の全ての間隙で同一であった。

[1085] これに対して、図１３８のBの導体層Aでは、中継導体１２４１が形成されている間隙は、Y方向の間隙幅GYAを有し、中継導体１２４１が形成されていない間隙は、間隙幅GYAよりも小さいY方向の間隙幅GYAd1（間隙幅GYA＞間隙幅GYAd1）を有する。

[1086] 次に、導体層Bについて見ると、図１３５に示した第８の構成例では、網目状導体１２０２の行列状の各間隙は、Y方向の間隙幅GYBを共通に有していた。換言すれば、Y方向の間隙幅GYBは、網目状導体１２０２の行列状の全ての間隙で同一であった。

[1087] これに対して、図１３８のBの導体層Aでは、中継導体１２４２が形成されている間隙は、Y方向の間隙幅GYBを有し、中継導体１２４２が形成されていない間隙は、間隙幅GYBよりも小さいY方向の間隙幅GYBd1（間隙幅GYB＞間隙幅GYBd1）を有する。

[1088] 図１３８の第８の構成例の第３変形例において、上述した点以外は、図１３５に示した第８の構成例と同様である。

[1089] 図１３８のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1090] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1091] 図１３８のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３８のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1092] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２２１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1093] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２２１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1094] 図１３８の第８の構成例の第３変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1095] 導体層Aにおいて、中継導体１２４１を間引きした位置の間隙幅GYAd1を、中継導体１２４１が形成されている位置の間隙幅GYAよりも小さくしたことに

より、配線抵抗を小さくできるため、電圧降下をさらに改善することができる。電圧降下が改善されることにより、誘導性ノイズも改善できる。

[1096] 導体層Bにおいて、中継導体１２４２を間引きした位置の間隙幅GYBd1を、中継導体１２４２が形成されている位置の間隙幅GYBよりも小さくしたことにより、配線抵抗を小さくできるため、電圧降下をさらに改善することができる。電圧降下が改善されることにより、誘導性ノイズも改善できる。

[1097] なお、図１３８の第８の構成例の第３変形例において、導体層Aの網目状導体１２０１のY方向の導体幅WYAを太くすることで、中継導体１２４１を間引きした位置の間隙幅GYAd1を、中継導体１２４１が形成されている位置の間隙幅GYAよりも小さくしてもよいし、Y方向の導体幅WYAは図１３５の第８の構成例と同じでもよい。導体層Bの網目状導体１２０２についても同様である。

[1098] ＜３層導体層の第８の構成例の第４変形例＞

図１３９は、３層導体層の第８の構成例の第４変形例を示している。

[1099] 図１３９のAは導体層C（配線層１６５C）を、図１３９のBは導体層A（配線層１６５A）を、図１３９のCは導体層B（配線層１６５B）を示している。

[1100] また、図１３９のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１３９のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１３９のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1101] 図１３９の第８の構成例の第４変形例は、図１３６の第８の構成例の第１変形例の一部を変更した構成を有する。図１３９では、図１３６と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1102] 図１３６の第１変形例では、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の間隙の位置を比較すると、X方向の位置が異なり、Y方向の位置が一致している。

[1103] 一方、図１３９の第４変形例では、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の間隙の位置を比較すると、X方向の位置が一致し、Y方向の位置が異なる。

[1104] 図１３９の第８の構成例の第４変形例において、上述した点以外は、図１３６の第１変形例と同様である。例えば、導体層Aにおいて、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されている点、導体層Bにおいて、網目状導体１２０２の行列状の間隙内に、中継導体１２４２が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されている点も同様である。

[1105] また、図１３９の第８の構成例の第４変形例は、図１３０に示した第４の構成例の第２変形例から、導体層Aにおいて、中継導体１２４１を列単位で１列おきに間引き、導体層Bにおいて、中継導体１２４２を列単位で１列おきに間引いた構成に相当する。

[1106] 図１３９のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1107] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1108] 図１３９のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層において遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1109] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善

できる。

[1110] 図１３９のAの導体層Cでは、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1111] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２５１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1112] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２５１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1113] ＜３層導体層の第８の構成例の第５変形例＞

図１４０は、３層導体層の第８の構成例の第５変形例を示している。

[1114] 図１４０のAは導体層C（配線層１６５C）を、図１４０のBは導体層A（配線層１６５A）を、図１４０のCは導体層B（配線層１６５B）を示している。

[1115] また、図１４０のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４０のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４０のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1116] 図１４０の第８の構成例の第５変形例は、図１３６に示した第８の構成例の第１変形例の一部を変更した構成を有する。図１４０では、図１３６と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1117] 第８の構成例の第５変形例では、導体層Bの構成のみが、図１３６の第８の構成例の第１変形例と異なる。

[1118] 図１３６の第１変形例では、導体層Bは、網目状導体１２０２の行列状の間隙内に、中継導体１２４２が形成された列と、形成されていない列とが、X方向に、列単位で交互に配置されていた。換言すれば、中継導体１２４１が列単位で１列おきに間引かれていた。

[1119] これに対して、図１４０の導体層Bは、網目状導体１２０２の行列状の間隙内に、中継導体１２４２が形成された列と、形成されていない列とが、X方向に、２列単位で交互に配置されている。換言すれば、中継導体１２４１が２列単位で２列おきに間引かれている。

[1120] 図１４０の第８の構成例の第５変形例において、上述した点以外は、図１３６の第８の構成例の第１変形例と同様である。

[1121] 図１４０のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1122] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1123] 図１４０のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１４０のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1124] さらに、導体層Aの網目状導体１２０１と導体層Cの直線状導体１２５１Aとが電気的に接続され、導体層Bの網目状導体１２０２と導体層Cの直線状導体１２５１Bとが電気的に接続される場合には、導体層AおよびBの電流量を小さくできるので、導体層AまたはBからの誘導性ノイズや電圧降下をさらに改善できる。

[1125] 図１４０のAの導体層Cでは、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1126] 導体層Aに中継導体１２４１を設けたことにより、網目状導体１２０２と直線状導体１２５１Bとを略最短距離または短距離で接続して電源を引き込むことが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1127] 導体層Bに中継導体１２４２を設けたことにより、網目状導体１２０１と直線状導体１２５１Aとを略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1128] ＜３層導体層の第９の構成例＞

図１４１は、３層導体層の第９の構成例を示している。

[1129] 図１４１のAは導体層C（配線層１６５C）を、図１４１のBは導体層A（配線層１６５A）を、図１４１のCは導体層B（配線層１６５B）を示している。

[1130] また、図１４１のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４１のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４１のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1131] 図１４１の第９の構成例は、図１３２の第６の構成例の一部を変更した構成を有する。図１４１では、図１３２と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1132] 第９の構成例では、導体層Aの構成のみが、図１３２の第６の構成例と異なる。

[1133] 図１３２の第６の構成例の導体層Aは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された行と、中継導体１２４１が形成されていない行とが、Y方向に、行単位で交互に配置されていた。

[1134] 図１４１の第９の構成例の導体層Aは、図１３２の第６の構成例の導体層Aの中継導体１２４１が形成されていない行の間隙に、中継導体１２４３（第３の中継導体）が新たに設けられた構成を有する。中継導体１２４３は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[1135] すなわち、図１４１の第９の構成例の導体層Aは、網目状導体１２０１を有し、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成され

た行と、中継導体１２４３が形成された列とが、Y方向に、行単位で交互に配置された構成を有する。

[1136] 例えば、図１４１の第９の構成例の導体層A乃至Cが、導体層B、導体層C、導体層Aの順で、導体層Cが真ん中に配置される積層順である場合、導体層Bの中継導体１２４２は、導体層Cの直線状導体１２２１AとZ方向の導体ビアで接続し、導体層Bの網目状導体１２０２は、導体層Cの直線状導体１２２１Bと、Z方向の導体ビアで接続できる。また、導体層Aの中継導体１２４１は、導体層Cの直線状導体１２２１BとZ方向の導体ビアで接続し、中継導体１２４３は、導体層Cの直線状導体１２２１AとZ方向の導体ビアで接続できる。さらに、導体層Aの網目状導体１２０１と、導体層Cの直線状導体１２２１Aとを、Z方向の導体ビアで接続できる。また、中継導体１２４３は、導体層A乃至Cとは異なる導体層の導体と、Z方向の導体ビアで接続してもよい。また、中継導体１２４３は、その全てが電気的な接続に用いられていなくてもよく、その全てが電気的な接続に用いられていてもよく、その一部が電気的な接続に用いられていてもよい。

[1137] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２２１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1138] 導体層Aに中継導体１２４３を設けたことにより、直線状導体１２２１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1139] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２２１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1140] 図１４１の第９の構成例において、上述した点以外は、図１３２の第６の構成例と同様である。

[1141] 図１４１のAの導体層Cについては、図１３２の第６の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直

線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1142] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1143] 図１４１のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１４１のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1144] 図１４１の第９の構成例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1145] ＜３層導体層の第９の構成例の第１変形例＞

図１４２は、３層導体層の第９の構成例の第１変形例を示している。

[1146] 図１４２のAは導体層C（配線層１６５C）を、図１４２のBは導体層A（配線層１６５A）を、図１４２のCは導体層B（配線層１６５B）を示している。

[1147] また、図１４２のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４２のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４２のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1148] 第９の構成例の第１変形例は、図１３３の第６の構成例の第１変形例の一部を変更した構成を有する。図１４２では、図１３３と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について

説明する。

[1149] 第９の構成例の第１変形例では、導体層Aの構成のみが、図１３３の第６の構成例の第１変形例と異なる。

[1150] 図１３３の第６の構成例の第１変形例の導体層Aは、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された列と、中継導体１２４１が形成されていない列とが、Y方向に、列単位で交互に配置されていた。

[1151] 図１４２の第９の構成例の第１変形例の導体層Aは、図１３３の第６の構成例の第１変形例の導体層Aの中継導体１２４１が形成されていない列の間隙に、中継導体１２４３が新たに設けられた構成を有する。

[1152] すなわち、図１４２の第９の構成例の第１変形例の導体層Aは、網目状導体１２０１を有し、網目状導体１２０１の行列状の間隙内に、中継導体１２４１が形成された列と、中継導体１２４３が形成された列とが、X方向に、列単位で交互に配置された構成を有する。

[1153] 例えば、図１４２の第９の構成例の導体層A乃至Cが、導体層B、導体層C、導体層Aの順で、導体層Cが真ん中に配置される積層順である場合、導体層Bの中継導体１２４２は、導体層Cの直線状導体１２５１Aと接続し、導体層Bの網目状導体１２０２は、導体層Cの直線状導体１２５１Bと、Z方向の導体ビアで接続できる。また、導体層Aの中継導体１２４１は、導体層Cの直線状導体１２５１Bと接続し、中継導体１２４３は、導体層Cの直線状導体１２５１Aと接続できる。さらに、導体層Aの網目状導体１２０１と、導体層Cの直線状導体１２５１Aとを、Z方向の導体ビアで接続できる。

[1154] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２５１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1155] 導体層Aに中継導体１２４３を設けたことにより、直線状導体１２５１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1156] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２５１Aと

略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1157] 図１４２の第９の構成例の第１変形例において、上述した点以外は、図１３３の第６の構成例の第１変形例と同様である。

[1158] 図１４２のAの導体層Cについては、図１３２の第６の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1159] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1160] 図１４２のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１４２のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1161] 図１４２の第９の構成例の第１変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1162] ＜３層導体層の第９の構成例の第２変形例＞

図１４３は、３層導体層の第９の構成例の第２変形例を示している。

[1163] 図１４３のAは導体層C（配線層１６５C）を、図１４３のBは導体層A（配線層１６５A）を、図１４３のCは導体層B（配線層１６５B）を示している。

[1164] また、図１４３のDは、導体層Aと導体層Cとの積層状態の平面図であり、図

１４３のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４３のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1165] 第９の構成例の第２変形例は、図１４１の第９の構成例の一部を変更した構成を有する。図１４３では、図１４１と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1166] 第９の構成例の第２変形例では、導体層Bの構成のみが、図１４１の第９の構成例と異なる。

[1167] 図１４１の第９の構成例の導体層Bは、網目状導体１２０２を有し、網目状導体１２０２の行列状の全ての間隙内に、中継導体１２４２が形成されていた。

[1168] これに対して、図１４３の第９の構成例の第２変形例では、網目状導体１２０１の各間隙内に、中継導体１２４２が形成された行と、中継導体１２４４（第４の中継導体）が形成された行とが、Y方向に、行単位で交互に配置されている。中継導体１２４４は、例えば、プラス電源に接続される配線（Vdd配線）である。

[1169] 例えば、図１４３の第９の構成例の第２変形例の導体層A乃至Cが、導体層B、導体層A、導体層Cの順で、導体層Aが真ん中に配置される積層順である場合、導体層Bの中継導体１２４２は、導体層Aの網目状導体１２０１とZ方向の導体ビアで接続し、導体層Bの中継導体１２４４は、導体層Bの網目状導体１２０２と、導体層A乃至Cとは異なる導体層の導体を介して接続する。また、導体層Bの網目状導体１２０２は、導体層Aの中継導体１２４１と、Z方向の導体ビアで接続できる。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２２１BとZ方向の導体ビアで接続し、中継導体１２４３は、導体層Cの直線状導体１２２１AとZ方向の導体ビアで接続できる。さらに、導体層Aの網目状導体１２０１は、導体層Cの直線状導体１２２１Aと、Z方向の導体ビアで接続できる。なお、中継導体１２４４は、その全てが電気的な接続に用いられていなくてもよく、その全てが電気的な接続に用いられていてもよく、その一部が電気的な接続に用いられていてもよい。図１４３の第９の構成例の第２変

形例では、位置ずれがあるものの、導体層A及びBおけるVdd配線の形状とVss配線の形状とが同一または略同一である。そのため、導体層A乃至Cのレイアウトを容易に設計できる場合があり、Vdd配線とVss配線とを好適な電流関係または電圧関係にしやすい場合がある。

[1170] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２２１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1171] 導体層Aに中継導体１２４３を設けたことにより、直線状導体１２２１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1172] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２２１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1173] 導体層Bに中継導体１２４４を設けたことにより、直線状導体１２２１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1174] 図１４３の第９の構成例の第２変形例において、上述した点以外は、図１４１の第９の構成例と同様である。

[1175] 図１４３のAの導体層Cについては、図１４１の第９の構成例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1176] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1177] 図１４３のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図

１４３のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1178] 図１４３の第９の構成例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1179] ＜３層導体層の第９の構成例の第３変形例＞

図１４４は、３層導体層の第９の構成例の第３変形例を示している。

[1180] 図１４４のAは導体層C（配線層１６５C）を、図１４４のBは導体層A（配線層１６５A）を、図１４４のCは導体層B（配線層１６５B）を示している。

[1181] また、図１４４のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４４のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４４のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1182] 第９の構成例の第３変形例は、図１４２の第９の構成例の第１変形例の一部を変更した構成を有する。図１４４では、図１４２と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1183] 第９の構成例の第３変形例では、導体層Bの構成のみが、図１４２の第９の構成例の第１変形例と異なる。

[1184] 図１４２の第９の構成例の第１変形例の導体層Bは、網目状導体１２０２を有し、網目状導体１２０２の行列状の全ての間隙内に、中継導体１２４２が形成されていた。

[1185] これに対し、図１４４の第９の構成例の第３変形例の導体層Bは、網目状導体１２０２を有し、網目状導体１２０２の行列状の間隙内に、中継導体１２

４２が形成された列と、中継導体１２４４が形成された列とが、X方向に、列単位で交互に配置された構成を有する。

[1186] 例えば、図１４４の第９の構成例の第３変形例の導体層A乃至Cが、導体層B、導体層A、導体層Cの順で、導体層Aが真ん中に配置される積層順である場合、導体層Bの中継導体１２４２は、導体層Aの網目状導体１２０１とZ方向の導体ビアで接続し、導体層Bの中継導体１２４４は、導体層Bの網目状導体１２０２と、導体層A乃至Cとは異なる導体層の導体を介して接続する。また、導体層Bの網目状導体１２０２は、導体層Aの中継導体１２４１と、Z方向の導体ビアで接続できる。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２５１BとZ方向の導体ビアで接続し、中継導体１２４３は、導体層Cの直線状導体１２５１AとZ方向の導体ビアで接続できる。さらに、導体層Aの網目状導体１２０１は、導体層Cの直線状導体１２５１Aと、Z方向の導体ビアで接続できる。図１４４の第９の構成例の第３変形例では、位置ずれがあるものの、導体層A及びBにおけるVdd配線の形状とVss配線の形状とが同一または略同一である。そのため、導体層A乃至Cのレイアウトを容易に設計できる場合があり、Vdd配線とVss配線とを好適な電流関係または電圧関係にしやすい場合がある。

[1187] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２５１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1188] 導体層Aに中継導体１２４３を設けたことにより、直線状導体１２５１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1189] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２５１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1190] 導体層Bに中継導体１２４４を設けたことにより、直線状導体１２５１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ

損失、または、誘導性ノイズを低減できる。

[1191] 図１４４の第９の構成例の第３変形例において、上述した点以外は、図１４２の第９の構成例の第１変形例と同様である。

[1192] 図１４４のAの導体層Cについては、図１４２の第９の構成例の第１変形例の導体層Cと同一である。したがって、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1193] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1194] 図１４４のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１４４のDに示されるように、導体層AとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1195] 図１４４の第９の構成例の第３変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1196] ＜３層導体層の第９の構成例の第４変形例＞

図１４５は、３層導体層の第９の構成例の第４変形例を示している。

[1197] 図１４５のAは導体層C（配線層１６５C）を、図１４５のBは導体層A（配線層１６５A）を、図１４５のCは導体層B（配線層１６５B）を示している。

[1198] また、図１４５のDは、導体層Aと導体層Cとの積層状態の平面図であり、図

１４５のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４５のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1199] 第９の構成例の第４変形例は、図１４４の第９の構成例の第３変形例の一部を変更した構成を有する。図１４５では、図１４４と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1200] 図１４４の第３変形例では、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の間隙の位置を比較すると、X方向の位置が異なり、Y方向の位置が一致している。

[1201] 一方、図１４５の第４変形例では、導体層Aの網目状導体１２０１と導体層Bの網目状導体１２０２の間隙の位置を比較すると、X方向の位置が一致し、Y方向の位置が異なる。

[1202] また例えば、導体層Aの中継導体１２４１と、導体層Bの中継導体１２４４の位置を比較すると、図１４４の第３変形例では、X方向の位置が異なり、Y方向の位置が一致している。一方、図１４５の第４変形例では、X方向の位置が一致し、Y方向の位置が異なる。

[1203] また例えば、導体層Aの中継導体１２４３と、導体層Bの中継導体１２４２の位置を比較すると、図１４４の第３変形例では、X方向の位置が異なり、Y方向の位置が一致している。一方、図１４５の第４変形例では、X方向の位置が一致し、Y方向の位置が異なる。

[1204] 図１４４の第３変形例では、導体層AとBの積層、および、導体層AとCの積層が遮光構造となっており、遮光性が保たれている。一方、図１４５の第４変形例では、導体層AとCの積層、および、導体層BとCの積層が遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1205] また、例えば、図１４５の第９の構成例の第４変形例の導体層A乃至Cが、

導体層B、導体層C、導体層Aの順で、導体層Cが真ん中に配置される積層順である場合、導体層Bの中継導体１２４２は、導体層Cの直線状導体１２５１AとZ方向の導体ビアで接続し、導体層Bの中継導体１２４４は、導体層Cの直線状導体１２５１BとZ方向の導体ビアで接続する。また、導体層Bの網目状導体１２０２は、導体層Cの直線状導体１２５１Bと、Z方向の導体ビアで接続できる。導体層Aの中継導体１２４１は、導体層Cの直線状導体１２５１BとZ方向の導体ビアで接続し、中継導体１２４３は、導体層Cの直線状導体１２５１AとZ方向の導体ビアで接続できる。さらに、導体層Aの網目状導体１２０１は、導体層Cの直線状導体１２５１Aと、Z方向の導体ビアで接続できる。また、中継導体１２４４は、導体層A乃至Cとは異なる導体層の導体と、Z方向の導体ビアで接続してもよい。

[1206] 図１４５の第４変形例において、上述した点以外は、図１４４の第３の変形例と同様である。

[1207] 図１４５のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２５１Aの電流分布と、直線状導体１２５１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1208] 直線状導体１２５１Aおよび直線状導体１２５１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1209] 図１４５の第９の構成例の第４変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、同一または略同一である。この場合、配線レイアウトによっては、電圧降下をさらに改善できる。

[1210] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２５１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1211] 導体層Aに中継導体１２４３を設けたことにより、直線状導体１２５１Aと

略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1212] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２５１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1213] 導体層Bに中継導体１２４４を設けたことにより、直線状導体１２５１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1214] ＜３層導体層の第１０の構成例＞

図１４６は、３層導体層の第１０の構成例を示している。

[1215] 図１４６のAは導体層C（配線層１６５C）を、図１４６のBは導体層A（配線層１６５A）を、図１４６のCは導体層B（配線層１６５B）を示している。

[1216] また、図１４６のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４６のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４６のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1217] 第１０の構成例は、図１２８の第４の構成例の一部を変更した構成を有する。図１４６では、図１２８と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1218] 第１０の構成例では、導体層Cの構成のみが、図１２８の第４の構成例と異なる。

[1219] 図１４６のAの導体層Cは、X方向に長い直線状導体１２９１Aと、X方向に長い直線状導体１２９１Bとを、Y方向に交互に周期的に配置して構成されている。直線状導体１２１９Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１２９１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1220] 図１２８の第４の構成例において、図１２８のAの導体層Cの直線状導体１２２１Aの繰り返し周期である導体周期FYCは、図１２８のBの導体層Aの網目状導体１２０１のY方向の繰り返し周期である導体周期FYAの２倍であった。

[1221] これに対して、図１４６のAの導体層Cの直線状導体１２９１Aの繰り返し周期である導体周期FYCは、図１４６のBの導体層Aの網目状導体１２０１のY方向の繰り返し周期である導体周期FYAの１倍である。

[1222] 同様に、図１２８の第４の構成例では、図１２８のAの導体層Cの直線状導体１２２１Bの導体周期FYCは、図１２８のCの導体層Bの網目状導体１２０２の導体周期FYBの２倍であったが、図１４６のAの導体層Cの直線状導体１２９１Bの導体周期FYCは、図１４６のCの導体層Bの網目状導体１２０２の導体周期FYBの１倍である。

[1223] 図１４６の第１０の構成例において、上述した点以外は、図１２８の第４の構成例と同様である。

[1224] 図１４６のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２９１Aの電流分布と、直線状導体１２９１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1225] 直線状導体１２９１Aおよび直線状導体１２９１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1226] 図１４６のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３２のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても、一定範囲で、遮光性が保たれている。これにより、導体層AとBの遮光制約を緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1227] 図１４６の第１０の構成例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）ので、誘導性ノイズをさらに改善できる。

[1228] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１２９１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1229] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２９１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1230] ＜３層導体層の第１０の構成例の変形例＞

図１４７は、３層導体層の第１０の構成例の変形例を示している。

[1231] 図１４７のAは導体層C（配線層１６５C）を、図１４７のBは導体層A（配線層１６５A）を、図１４７のCは導体層B（配線層１６５B）を示している。

[1232] また、図１４７のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４７のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４７のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1233] 第１０の構成例の変形例は、図１２８の第４の構成例の一部を変更した構成を有する。図１４７では、図１２８と対応する部分については同一の符号を付し、その部分の説明は適宜省略し、異なる部分について説明する。

[1234] 第１０の構成例の変形例では、導体層Cの構成のみが、図１２８の第４の構成例と異なる。

[1235] 図１４７のAの導体層Cは、X方向に長い直線状導体１３０１Aと、X方向に長い直線状導体１３０１Bとを、Y方向に交互に周期的に配置して構成されている。直線状導体１３０１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体１３０１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体１３０１Aと直線状導体１３０１Bとの間隔は、間隙幅GYC1と間隙幅GYC2とで交互に配置されている。

[1236] 図１２８の第４の構成例において、図１２８のAの導体層Cの直線状導体１２２１Aの繰り返し周期である導体周期FYCは、図１２８のBの導体層Aの網目状導体１２０１のY方向の繰り返し周期である導体周期FYAの２倍であった。

[1237] これに対して、図１４７のAの導体層Cの直線状導体１３０１Aの繰り返し周

期である導体周期FYCは、図１４７のBの導体層Aの網目状導体１２０１のY方向の繰り返し周期である導体周期FYAの（１／整数）倍である。図１４７は、導体周期FYCが、導体周期FYAの１／２倍の例である。

[1238] 同様に、図１２８の第４の構成例では、図１２８のAの導体層Cの直線状導体１２２１Bの導体周期FYCは、図１２８のCの導体層Aの網目状導体１２０２の導体周期FYBの２倍であったが、図１４７のAの導体層Cの直線状導体１３０１Bの導体周期FYCは、図１４７のCの導体層Bの網目状導体１２０２の導体周期FYBの（１／整数）倍である。図１４７は、導体周期FYCが、導体周期FYBの１／２倍の例である。

[1239] 図１４７の第１０の構成例の変形例において、上述した点以外は、図１２８の第４の構成例と同様である。

[1240] 図１４７のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１３０１Aの電流分布と、直線状導体１３０１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1241] 直線状導体１３０１Aおよび直線状導体１３０１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1242] 図１４７のFに示されるように、導体層AとBの積層により、能動素子群１６７からのホットキャリア発光を遮光できることは勿論、図１３２のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても、一定範囲で、遮光性が保たれている。これにより、導体層AとBの遮光制約を緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1243] 図１４７の第１０の構成例の変形例において、導体層Cの電流が流れやすい方向と、導体層AおよびBの電流が流れやすい方向は、略直交して略９０度異なる。これにより、電流が拡散しやすくなる（電流が集中しにくくなる）の

で、誘導性ノイズをさらに改善できる。

[1244] 導体層Aに中継導体１２４１を設けたことにより、直線状導体１３０１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1245] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１３０１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1246] ＜３層導体層の第１１の構成例＞

上述した３層導体層の第１乃至第１０の構成例では、導体層Aおよび導体層Bの構成として、X方向の抵抗値とY方向の抵抗値が異なる網目状導体を用いた第１１の構成例を採用して説明した。換言すれば、導体層Aおよび導体層Bとして、図１２８の第４の構成例の網目状導体１２０１および１２０２や、図１３１の第５の構成例の網目状導体１２６１および１６０２のように、X方向の間隙幅GXAとY方向の間隙幅GYAとが異なり、X方向の間隙幅GXBとY方向の間隙幅GYBとが異なる構成を採用して説明した。

[1247] しかしながら、導体層Aおよび導体層Bは、図１２乃至図４１で説明した導体層A及びBの第１乃至第１３の構成例のいずれをも採用することができる。

[1248] 次の、図１４８乃至図１５２では、導体層C（配線層１６５C）については、図１２２等で採用した構成で統一し、導体層Aおよび導体層Bが、X方向とY方向の抵抗値が同一の網目状導体を採用した構成について説明する。

[1249] 図１４８は、３層導体層の第１１の構成例を示している。

[1250] 図１４８のAは導体層C（配線層１６５C）を、図１４８のBは導体層A（配線層１６５A）を、図１４８のCは導体層B（配線層１６５B）を示している。

[1251] また、図１４８のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４８のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４８のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1252] 図１４８の第１１の構成例において、図１２８に示した第４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略

して、異なる部分に着目して説明する。

[1253] 図１４８のAの導体層Cは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとを、導体周期FYCでY方向に交互に周期的に配置して構成されている。

[1254] 図１４８のBの導体層Aは、網目状導体１３１１から成る。網目状導体１３１１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。ここで、導体幅WXA＝導体幅WYA、間隙幅GXA＝間隙幅GYA、および、導体周期FXA＝導体周期FYAである。また、網目状導体１２０１の各間隙には、中継導体１２４１が配置されている。中継導体１２４１どうしの間隔、換言すれば、中継導体１２４１の周期も、導体周期FXAおよびFYAである。網目状導体１３１１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[1255] 図１４８のCの導体層Bは、網目状導体１３１２から成る。網目状導体１３１２は、X方向の導体幅WXB、間隙幅GXB、および、導体周期FXBを有し、Y方向の導体幅WYB、間隙幅GYB、および、導体周期FYBを有する。ここで、導体幅WXB＝導体幅WYB、間隙幅GXB＝間隙幅GYB、および、導体周期FXB＝導体周期FYBである。また、網目状導体１３１２の各間隙には、中継導体１２４２が配置されている。中継導体１２４２どうしの間隔、換言すれば、中継導体１２４２の周期も、導体周期FXBおよびFYBである。網目状導体１３１２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[1256] 図１４８のBおよびCに示されるように、導体層Aに形成された中継導体１２４１の平面位置と、導体層Bに形成された中継導体１２４２の平面位置は同じである。換言すれば、導体層Aの網目状導体１３１１と、導体層Bの網目状導体１３１２とは、積層方向から見て全て重複している。このような構成の導体層Aと導体層Bは、図１５で示した導体層A及びBの第２の構成例に相当し、図１７のシミュレーション結果で示したように誘導性ノイズを大幅に改善することができる。

[1257] そのため、導体層C（配線層１６５C）を、図１２０のBに示したように、導

体層A（配線層１６５A）と導体層B（配線層１６５B）の間に配置して、導体層Aの網目状導体１３１１と、導体層Cの直線状導体１２２１Aとが、Z方向の導体ビアで接続され、導体層Bの網目状導体１３１２と、導体層Cの直線状導体１２２１Bとが、Z方向の導体ビアで接続される積層順に好適である。

[1258] 導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1259] 導体層Cの直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1260] 図１４８のFに示されるように、導体層Aと導体層Bの積層は、遮光構造となっていないが、図１４８のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層によって遮光構造となっており、遮光性が保たれている。これにより、能動素子群１６７からのホットキャリア発光を遮光できる。また、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。導体層A及びBのレイアウトの自由度を向上させることができる。

[1261] ＜３層導体層の第１２の構成例＞

図１４９は、３層導体層の第１２の構成例を示している。

[1262] 図１４９のAは導体層C（配線層１６５C）を、図１４９のBは導体層A（配線層１６５A）を、図１４９のCは導体層B（配線層１６５B）を示している。

[1263] また、図１４９のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１４９のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１４９のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1264] 図１４９の第１２の構成例において、図１２８に示した第４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略

して、異なる部分に着目して説明する。

[1265] 図１４９のAの導体層Cは、X方向に長い直線状導体１２２１Aと、X方向に長い直線状導体１２２１Bとを、導体周期FYCでY方向に交互に周期的に配置して構成されている。

[1266] 図１４９のBの導体層Aは、面状導体１３２１から成る。面状導体１３２１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。

[1267] 図１４９のCの導体層Bは、面状導体１３２２から成る。面状導体１３２２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[1268] 導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1269] 直線状導体１２２２Aおよび直線状導体１２２２Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1270] 図１４９のFに示されるように、導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホットキャリア発光を遮光することができ、図１４９のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和することができるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善することができる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1271] この３層導体層の第１２の構成例は、図１２０のBに示したような、導体層C（配線層１６５C）を、導体層A（配線層１６５A）と導体層B（配線層１６５B）の間に配置して、導体層Aの面状導体１３２１と、導体層Cの直線状導体１２２１Aとが、Z方向の導体ビアで接続され、導体層Bの面状導体１３２２と、導体層Cの直線状導体１２２１Bとが、Z方向の導体ビアで接続される積層順に

好適である。

[1272] ＜３層導体層の第１２の構成例の変形例＞

図１５０は、３層導体層の第１２の構成例の第１変形例を示している。

[1273] 図１５０のAは導体層C（配線層１６５C）を、図１５０のBは導体層A（配線層１６５A）を、図１５０のCは導体層B（配線層１６５B）を示している。

[1274] また、図１５０のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５０のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５０のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1275] 図１５０において、図１４８および図１４９に示した第１１および第１２の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1276] 第１２の構成例の第１変形例では、図１５０のCの導体層Bの構成のみが、図１４９と異なる。

[1277] 図１５０のCの導体層Bは、網目状導体１３１２と、その間隙に形成された中継導体１２４２とから成る。

[1278] 図１４９に示した第１２の構成例は、導体層Aについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１１および中継導体１２４１を、面状導体１３２１に変更し、導体層Bについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１２および中継導体１２４２を、面状導体１３２２に変更した構成である。

[1279] これに対して、図１５０の第１２の構成例の第１変形例は、導体層Aについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１１および中継導体１２４１を、面状導体１３２１に変更し、導体層Bについては、図１４８に示した３層導体層の第１１の構成例と同じ、網目状導体１３１２および中継導体１２４２とした構成である。

[1280] 図１５１は、３層導体層の第１２の構成例の第２変形例を示している。

[1281] 図１５１のAは導体層C（配線層１６５C）を、図１５１のBは導体層A（配線層１６５A）を、図１５１のCは導体層B（配線層１６５B）を示している。

[1282] また、図１５１のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５１のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５１のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1283] 図１５１において、図１４８および図１４９に示した第１１および第１２の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1284] 第１２の構成例の第２変形例では、図１５１のBの導体層Aの構成のみが、図１４９と異なる。

[1285] 図１４９に示した第１２の構成例は、導体層Aについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１１および中継導体１２４１を、面状導体１３２１に変更し、導体層Bについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１２および中継導体１２４２を、面状導体１３２２に変更した構成である。

[1286] これに対して、図１５１の第１２の構成例の第２変形例は、導体層Aについては、図１４８に示した３層導体層の第１１の構成例と同じ、網目状導体１３１１および中継導体１２４１とし、導体層Bについては、図１４８に示した３層導体層の第１１の構成例の網目状導体１３１２および中継導体１２４２を、面状導体１３２２に変更した構成である。

[1287] 第１変形例および第２変形例においても、図１４９に示した第１２の構成例と同様の作用効果を奏する。

[1288] すなわち、導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1289] 直線状導体１２２２Aおよび直線状導体１２２２Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1290] 導体層AとBの積層が遮光構造となっており、能動素子群１６７からのホッ

トキャリア発光を遮光することができることは勿論、導体層AとCとの積層、および、導体層BとCとの積層においても遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和することができるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善することができる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1291] 図１５０の第１変形例は、特に、導体層A乃至Cの３層を電気的に接続できる積層順、具体的には、図１２０のAおよびBに示した積層順に好適である。例えば、図１２０のAに示した導体層A、B、Cの積層順の場合、導体層Aの面状導体１３２１と、導体層Bの中継導体１２４２とが接続でき、導体層Bの網目状導体１３１２および中継導体１２４２が、それぞれ、導体層Cの直線状導体１２２１Bおよび１２２１Aと、電流特性が共通の導体どうしで、かつ、平面領域が重複する領域の一部において、Z方向の導体ビアで接続できる。

[1292] 図１５１の第２変形例は、特に、導体層A乃至Cの３層を電気的に接続できる積層順、具体的には、図１２０のBおよびCに示した積層順に好適である。例えば、図１２０のBに示した導体層A、C、Bの積層順の場合、導体層Aの網目状導体１３１１および中継導体１２４１が、それぞれ、導体層Cの直線状導体１２２１Aおよび１２２１Bと、電流特性が共通の導体どうしで、かつ、平面領域が重複する領域の一部において、Z方向の導体ビアで接続でき、導体層Bの面状導体１３２２と、導体層Cの直線状導体１２２１Bとが、接続できる。

[1293] ＜３層導体層の第１３の構成例＞

図１５２は、３層導体層の第１３の構成例を示している。

[1294] 図１５２のAは導体層C（配線層１６５C）を、図１５２のBは導体層A（配線層１６５A）を、図１５２のCは導体層B（配線層１６５B）を示している。

[1295] また、図１５２のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５２のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５２のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1296] 図１５２の第１２の構成例において、図１４８に示した第１１の構成例と

対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1297] 第１３の構成例では、図１５２のBの導体層Aの構成のみが、図１４８と異なる。

[1298] 図１５２のBの導体層Aは、網目状導体１３３１から成る。網目状導体１３３１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。網目状導体１３３１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。ここで、導体幅WXA＝導体幅WYA、間隙幅GXA＝間隙幅GYA、および、導体周期FXA＝導体周期FYAである。ただし、網目状導体１３３１の間隙の間隙幅GXAおよび間隙幅GYAは、導体層Bの網目状導体１３１２の間隙の間隙幅GXBおよび間隙幅GYBよりも小さい（間隙幅GXA＝間隙幅GYA＜間隙幅GXB＝間隙幅GYB）。また、網目状導体１３３１の間隙内には、中継導体は形成されていない。

[1299] 図１５２の第１３の構成例において、上述した点以外は、図１４８の第１１の構成例と同様である。

[1300] 図１５２のAの導体層Cを所定の平面範囲（平面領域）で見ると、直線状導体１２２１Aの電流分布と、直線状導体１２２１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1301] 直線状導体１２２１Aおよび直線状導体１２２１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1302] 図１５２のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層のそれぞれが遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1303] 導体層Bに中継導体１２４２を設けたことにより、直線状導体１２２１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1304] 図１５２の第１３の構成例は、特に、導体層A乃至Cの３層を電気的に接続できる積層順、具体的には、図１２０のBに示した積層順に好適である。例えば、図１２０のBに示した導体層A、C、Bの積層順の場合、導体層Aの網目状導体１３３１が、導体層Cの直線状導体１２２１AとZ方向の導体ビアで接続でき、導体層Bの網目状導体１３１２および中継導体１２４２が、それぞれ、導体層Cの直線状導体１２２１Bおよび１２２１Aと、電流特性が共通の導体どうしで、かつ、平面領域が重複する領域の一部において、Z方向の導体ビアで接続できる。

[1305] ＜３層導体層の第１４の構成例＞

上述した３層導体層の第１乃至第１３の構成例では、導体層Cの構成として、いわゆる縦縞または横縞の配線パタンである、X方向に長い直線状導体か、または、Y方向に長い直線状導体を用いた構成を採用して説明した。

[1306] しかしながら、導体層Cは、縦縞または横縞の配線パタンに限られない。

[1307] 次の、図１５３乃至図１６３では、導体層Cが、縦縞または横縞の配線パタン以外の構成を有する場合について説明する。

[1308] 図１５３は、３層導体層の第１４の構成例を示している。

[1309] 図１５３のAは導体層C（配線層１６５C）を、図１５３のBは導体層A（配線層１６５A）を、図１５３のCは導体層B（配線層１６５B）を示している。

[1310] また、図１５３のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５３のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５３のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1311] 図１５３の第１４の構成例において、図１４８に示した第１１の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1312] 第１４の構成例では、図１５３のAの導体層Cの構成のみが、図１４８と異

なる。

[1313] 図１５３のAの導体層Cは、複数の矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。矩形状導体１３４１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。矩形状導体１３４１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1314] 具体的には、矩形状導体１３４１Aを、X方向に間隙幅GXCを空けて繰り返し配置した行と、矩形状導体１３４１Bを、X方向に間隙幅GXCを空けて繰り返し配置した行とが、Y方向に交互に周期的に配置されている。矩形状導体１３４１Aおよび１３４１Bは、X方向には導体周期FXCで繰り返し配置され、Y方向には導体周期FYCで繰り返し配置されている。矩形状導体１３４１Aと矩形状導体１３４１BとのY方向の間には、間隙幅GYCの間隙がある。矩形状導体１３４１Aは、X方向の導体幅WXCAおよびY方向の導体幅WYCAを有し、矩形状導体１３４１Bは、X方向の導体幅WXCBおよびY方向の導体幅WYCBを有する。ここで、導体幅WXCA、WYCA、WXCB、および、WYCBは同一である（導体幅WXCA＝導体幅WYCA＝導体幅WXCB＝導体幅WYCB）。

[1315] 図１５３の第１４の構成例において、上述した点以外は、図１４８の第１１の構成例と同様である。

[1316] 図１５３のAの導体層Cを所定の平面範囲（平面領域）で見ると、矩形状導体１３４１Aの電流分布と、矩形状導体１３４１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1317] 矩形状導体１３４１Aおよび矩形状導体１３４１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1318] 図１５３のDおよびEに示されるように、導体層AとCとの積層、および、導体層BとCとの積層のそれぞれが遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層Aと

Bの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1319] 導体層Aに中継導体１２４１を設けたことにより、矩形状導体１３４１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1320] 導体層Bに中継導体１２４２を設けたことにより、矩形状導体１３４１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1321] ＜３層導体層の第１４の構成例の変形例＞

図１５４は、３層導体層の第１４の構成例の第１変形例を示している。

[1322] 図１５４のAは導体層C（配線層１６５C）を、図１５４のBは導体層A（配線層１６５A）を、図１５４のCは導体層B（配線層１６５B）を示している。

[1323] また、図１５４のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５４のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５４のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1324] 図１５４において、図１５３に示した第１４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1325] 第１４の構成例の第１変形例では、図１５４のAの導体層Cの構成のみが、図１５３と異なり、導体層AおよびBの構成は、図１５３と同様である。

[1326] 図１５４のAの導体層Cは、複数の矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５３と共通するが、隣接する列で、Y方向の導体周期FYCの１／４だけ、配置がずれている点が異なる。X方向の繰り返し周期である導体周期FXCは、２列単位となる。

[1327] 図１５５は、３層導体層の第１４の構成例の第２変形例を示している。

[1328] 図１５５のAは導体層C（配線層１６５C）を、図１５５のBは導体層A（配線

層１６５A）を、図１５５のCは導体層B（配線層１６５B）を示している。

[1329] また、図１５５のDは、導体層Aと導体層Cとの積層状態の平面図であり、図１５５のEは、導体層Bと導体層Cとの積層状態の平面図であり、図１５５のFは、導体層Aと導体層Bとの積層状態の平面図である。

[1330] 図１５５において、図１５３に示した第１４の構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略して、異なる部分に着目して説明する。

[1331] 第１４の構成例の第２変形例では、図１５５のAの導体層Cの構成のみが、図１４９と異なり、導体層AおよびBの構成は、図１４９と同様である。

[1332] 図１５５のAの導体層Cは、複数の矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１４９と共通するが、隣接する列で、Y方向の導体周期FYCの１／２だけ、配置がずれている点が異なる。X方向の繰り返し周期である導体周期FXCは、２列単位となる。なお、矩形状導体１３４１Aおよび１３４１Bの、隣接する列でのY方向のずらし量は、任意の値に設計することができる。

[1333] 図１５４および図１５５の第１４の構成例の第１変形例および第２変形例において、導体層Cを所定の平面範囲（平面領域）で見ると、矩形状導体１３４１Aの電流分布と、矩形状導体１３４１Bの電流分布とが同一または略同一となるため、誘導性ノイズの発生を抑制することができる。

[1334] また、第１４の構成例の第１変形例および第２変形例において、矩形状導体１３４１Aおよび矩形状導体１３４１Bは、Y方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1335] 図１５５の第１４の構成例の第２変形例では、さらに、矩形状導体１３４１Aおよび矩形状導体１３４１Bは、X方向に同じ配線パタンの繰り返しとなっているので、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる

。

[1336] 図１５４の第１４の構成例の第１変形例では、導体層AとBの積層、導体層AとCとの積層、および、導体層BとCとの積層により、一定範囲で、遮光性が保たれている。これにより、導体層AとBの遮光制約を若干緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1337] 図１５５の第１４の構成例の第２変形例では、導体層AとCとの積層、および、導体層BとCとの積層のそれぞれが遮光構造となっており、遮光性が保たれている。これにより、導体層AとBの遮光制約を大幅に緩和できるので、導体層AとBの導体面積を最大限に利用することができ、配線抵抗を下げて、電圧降下をさらに改善できる。また、導体層A及びBのレイアウトの自由度を向上させることができる。

[1338] 導体層Aに中継導体１２４１を設けたことにより、矩形状導体１３４１Bと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1339] 導体層Bに中継導体１２４２を設けたことにより、矩形状導体１３４１Aと略最短距離または短距離で接続することが可能となり、電圧降下、エネルギ損失、または、誘導性ノイズを低減できる。

[1340] ＜３層導体層の第１４の構成例におけるその他の変形例＞

以下では、図１５６乃至図１６３を参照して、図１５３に示した３層導体層の第１４の構成例のその他の変形例について説明する。

[1341] なお、第１４の構成例の変形例は、図１５４および図１５５の第１および第２変形例と同様に、導体層Cの構成のみが変更されるため、図１５６乃至図１６３では、導体層Cの構成のみを図示する。また、図１５６乃至図１６３では、図１５３のAに示した第１４の構成例の導体層Cと比較して、導体層Cの構成を説明する。

[1342] 図１５６のAは、３層導体層の第１４の構成例の第３変形例の導体層Cを示

している。

[1343] 図１５６のAの導体層Cは、複数の矩形状導体１３４２Aおよび１３４２Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。矩形状導体１３４２Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。矩形状導体１３４２Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1344] 図１５６のAの導体層Cが図１５３のAの導体層Cと異なる点は、矩形状導体１３４２Aおよび１３４２Bの導体サイズ、即ち、導体幅WXCA、WYCA、WXCB、および、WYCBである。なお、導体幅WXCA、WYCA、WXCB、および、WYCBは同一である（導体幅WXCA＝導体幅WYCA＝導体幅WXCB＝導体幅WYCB）。

[1345] 図１５６のAの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1346] また、矩形状導体１３４２Aおよび１３４２Bの導体サイズを、図１５３のAに示した第１４の構成例よりも大きくすることにより、配線抵抗をより下げることができる。

[1347] 図１５６のBは、３層導体層の第１４の構成例の第４変形例の導体層Cを示している。

[1348] 図１５６のBの導体層Cは、複数の矩形状導体１３４２Aおよび１３４２Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５６のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／４だけ、配置がずれている点が異なる。X方向の繰り返し周期である導体周期FXCは、２列単位となる。

[1349] 図１５６のBの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1350] 図１５６のCは、３層導体層の第１４の構成例の第５変形例の導体層Cを示している。

[1351] 図１５６のCの導体層Cは、複数の矩形状導体１３４２Aおよび１３４２Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５６のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／２だけ、配置がずれている点が異なる。隣接する行で、X方向の導体周期FXCの１／２だけ、配置がずれているとも言える。X方向の導体周期FXCは、２列単位であり、Y方向の導体周期FYCは、２行単位である。なお、矩形状導体１３４２Aおよび１３４２Bの、隣接する列でのY方向のずらし量は、任意の値に設計することができる。

[1352] 図１５６のCの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1353] さらに、図１５６のCの導体層Cは、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1354] 図１５７のAは、３層導体層の第１４の構成例の第６変形例の導体層Cを示している。

[1355] 図１５７のAの導体層Cは、複数の矩形状導体１３４３Aおよび１３４３Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。矩形状導体１３４３Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。矩形状導体１３４３Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1356] 図１５７のAの導体層Cが図１５３のAの導体層Cと異なる点は、矩形状導体１３４３Aおよび１３４３Bの導体サイズ、具体的には、導体幅WXCAおよびWXCBである。なお、矩形状導体１３４３Aおよび１３４３Bは長方形であり、導体幅WXCA＞導体幅WYCA、かつ、導体幅WXCB＞導体幅WYCBである。また、導体幅WXCAと導体幅WXCBとが等しく、導体幅WYCAと導体幅WYCBとが等しい（導体幅WXCA＝導体幅WXCB，導体幅WYCA＝導体幅WYCB）。

[1357] 図１５７のAの導体層Cは、容量性ノイズをY方向で完全相殺することが可能

である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1358] 図１５７のBは、３層導体層の第１４の構成例の第７変形例の導体層Cを示している。

[1359] 図１５７のBの導体層Cは、複数の矩形状導体１３４３Aおよび１３４３Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５７のAと共通するが、隣接する行で、X方向の導体周期FXCの１／２だけ、配置がずれている点が異なる。Y方向の繰り返し周期である導体周期FYCは、２行単位となる。なお、矩形状導体１３４３Aおよび１３４３Bの、隣接する行でのX方向のずらし量は、任意の値に設計することができる。

[1360] 図１５７のBの導体層Cは、矩形状導体１３４３Aおよび矩形状導体１３４３Bが、Y方向に同じ配線パタンの繰り返しではないので、容量性ノイズをY方向で完全相殺できないX位置が存在する。

[1361] そこで、X方向の導体周期FXCの１／２だけずらす場合には、図１５７のCの導体層Cのように構成することができる。

[1362] 図１５７のCは、３層導体層の第１４の構成例の第８変形例の導体層Cを示している。

[1363] 図１５７のCの導体層Cは、Y方向に隣接する矩形状導体１３４３Aおよび１３４３Bの２行単位で、X方向の導体周期FXCの１／２だけ配置をずらし、所定の繰り返し周期で同一平面上に繰り返し配置して構成される。

[1364] 図１５７のCの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1365] なお、矩形状導体１３４３Aおよび１３４３Bの、隣接する２行単位でのX方向のずらし量は、任意の値に設計することができる。また、矩形状導体１３４３Aおよび１３４３Bの２行単位でのX方向のずらしは、隣接する２行の矩形状導体ではなく、隣接しない２行の矩形状導体をずらしてもよい。また、矩形状導体１３４３Aおよび１３４３Bの２行単位でのX方向のずらしは、所定の

平面範囲（平面領域）で見る場合の、矩形状導体１３４３AのY方向の導体幅の総和と、矩形状導体１３４３BのY方向の導体幅の総和とが同一であれば容量性ノイズをY方向で完全相殺することができるので、２行単位である必要はない。換言すると、矩形状導体１３４３Aおよび１３４３Bを、隣接する隣接しないに関わらず、２行以上の複数行単位で、任意の値に設計したずらし量で、X方向にずらしてもよく、所定の平面範囲（平面領域）で見る場合の、矩形状導体１３４３AのY方向の導体幅の総和と、矩形状導体１３４３BのY方向の導体幅の総和とが同一または略同一である場合に好適だが、その限りではない。

[1366] 図１５８のAは、３層導体層の第１４の構成例の第９変形例の導体層Cを示している。

[1367] 図１５８のAの導体層Cは、複数の矩形状導体１３４４Aおよび１３４４Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。矩形状導体１３４４Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。矩形状導体１３４４Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1368] 図１５８のAの導体層Cが図１５７のAの導体層Cと異なる点は、矩形状導体１３４４Aおよび１３４４Bの導体サイズ、具体的には、導体幅WXCAおよびWXCBである。図１５８のAの矩形状導体１３４４Aと１３４４Bの導体幅WXCAおよびWXCBは、図１５７のAの矩形状導体１３４３Aと１３４３Bの導体幅WXCAおよびWXCBよりも大きい。

[1369] なお、矩形状導体１３４４Aおよび１３４４Bは長方形であり、導体幅WXCA＞導体幅WYCA、かつ、導体幅WXCB＞導体幅WYCBである。また、導体幅WXCAと導体幅WXCBとが等しく、導体幅WYCAと導体幅WYCBとが等しい（導体幅WXCA＝導体幅WXCB，導体幅WYCA＝導体幅WYCB）。

[1370] 図１５８のAの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1371] 図１５８のBは、３層導体層の第１４の構成例の第１０変形例の導体層Cを示している。

[1372] 図１５８のBの導体層Cは、複数の矩形状導体１３４４Aおよび１３４４Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５８のAと共通するが、隣接する行で、X方向の導体周期FXCの１／３だけ、配置がずれている点が異なる。Y方向の繰り返し周期である導体周期FYCは、６行単位となる。

[1373] 図１５８のBの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1374] 図１５８のCは、３層導体層の第１４の構成例の第１１変形例の導体層Cを示している。

[1375] 図１５８のCの導体層Cは、Y方向に隣接する矩形状導体１３４４Aおよび１３４４Bの２行単位で、X方向の導体周期FXCの１／３だけ、配置をずらし、所定の繰り返し周期で同一平面上に繰り返し配置して構成される。

[1376] 図１５８のCの導体層Cは、容量性ノイズをY方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1377] 図１５９のAは、３層導体層の第１４の構成例の第１２変形例の導体層Cを示している。

[1378] 図１５９のAの導体層Cは、複数の矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。

[1379] 図１５９のAの導体層Cが図１５３のAの導体層Cと異なる点は、矩形状導体１３４１Aおよび１３４１Bの配列方向である。具体的には、図１５３のAの導体層Cでは、矩形状導体１３４１Aおよび１３４１Bのそれぞれは、導体周期FXCでX方向に繰り返し配置され、矩形状導体１３４１Aおよび１３４１Bは、Y方向に交互に周期的に配置されていた。これに対して、図１５９のAの導体層Cでは、矩形状導体１３４１Aおよび１３４１Bのそれぞれは、導体周期FYCでY

方向に繰り返し配置され、矩形状導体１３４１Aおよび１３４１Bは、X方向に交互に周期的に配置されている。

[1380] 図１５９のAの導体層Cは、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1381] 図１５９のBは、３層導体層の第１４の構成例の第１３変形例の導体層Cを示している。

[1382] 図１５９のBの導体層Cは、複数の矩形状導体１３６１Aおよび１３６１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。矩形状導体１３６１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。矩形状導体１３６１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1383] 図１５９のBの導体層Cが図１５９のAの導体層Cと異なる点は、矩形状導体１３６１Aおよび１３６１Bの導体サイズ、具体的には、導体幅WYCAおよびWYCBである。なお、矩形状導体１３６１Aおよび１３６１Bは長方形であり、導体幅WXCA＜導体幅WYCA、かつ、導体幅WXCB＜導体幅WYCBである。また、導体幅WXCAと導体幅WXCBとが等しく、導体幅WYCAと導体幅WYCBとが等しい（導体幅WXCA＝導体幅WXCB，導体幅WYCA＝導体幅WYCB）。

[1384] 図１５９のBの導体層Cは、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1385] なお、図示は省略するが、矩形状導体１３６１Aおよび１３６１Bを、隣接する列で、Y方向の導体周期FYCの１／２だけずらし、所定の繰り返し周期で同一平面上に繰り返し配置する構成や、隣接する列で、Y方向の導体周期FYCの１／３だけずらす構成も可能である。また、矩形状導体１３６１Aおよび１３６１Bの、隣接する列でのY方向のずらし量は、任意の値に設計することができる。また、矩形状導体１３６１Aおよび１３６１Bを、隣接する隣接しないに関わらず、２列以上の複数列単位で、任意の値に設計したずらし量で、Y

方向にずらしてもよく、所定の平面範囲（平面領域）で見る場合の、矩形状導体１３６１AのX方向の導体幅の総和と、矩形状導体１３６１BのX方向の導体幅の総和とが同一または略同一である場合に好適だが、その限りではない。

[1386] 図１５９のCは、３層導体層の第１４の構成例の第１４変形例の導体層Cを示している。

[1387] 図１５９のCの導体層Cは、X方向に隣接する矩形状導体１３６１Aおよび１３６１Bの２列単位で、Y方向の導体周期FYCの１／２だけ、配置をずらし、所定の繰り返し周期で同一平面上に繰り返し配置して構成される。

[1388] 図１５９のCの導体層Cは、容量性ノイズをX方向で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1389] 図１６０のAは、３層導体層の第１４の構成例の第１５変形例の導体層Cを示している。

[1390] 図１６０のAの導体層Cは、２個の矩形状導体１３４１Aと２個の矩形状導体１３４１Bを、X方向およびY方向に所定の繰り返し周期で同一平面上に配置して構成されている。隣接する矩形状導体１３４１Aどうしの間隙、隣接する矩形状導体１３４１Bどうしの間隙、および、隣接する矩形状導体１３４１Aと１３４１Bとの間隙は、X方向に間隙幅GXC、Y方向に間隙幅GYCを有する。２個の矩形状導体１３４１Aと２個の矩形状導体１３４１Bは、X方向には導体周期FXCで繰り返し配置され、Y方向には導体周期FYCで繰り返し配置されている。

[1391] 図１６０のBは、３層導体層の第１４の構成例の第１６変形例の導体層Cを示している。

[1392] 図１６０のBの導体層Cは、複数の矩形状導体１３４３Aおよび１３４３Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５７のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／２だけ、配置がずれている点が異なる。隣接する行で、配置がX方向の導体周期FXCの１／２だけずれているとも言える。X方向の導体周期FXCは、２列単位であり、Y

方向の導体周期FYCは、２行単位である。

[1393] 図１６０のCは、３層導体層の第１４の構成例の第１７変形例の導体層Cを示している。

[1394] 図１６０のCの導体層Cは、複数の矩形状導体１３４４Aおよび１３４４Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５８のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／２だけ、配置がずれている点が異なる。隣接する行で、配置がX方向の導体周期FXCの１／２だけずれているとも言える。X方向の導体周期FXCは、２列単位であり、Y方向の導体周期FYCは、２行単位である。図１６０のBの導体層Cと、図１６０のCの導体層Cとは、X方向の導体幅WXCAおよびWXCBが異なるだけである。

[1395] 図１６０のA乃至Cの導体層Cは、容量性ノイズをX方向およびY方向の両方で完全相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1396] 図１６１のAは、３層導体層の第１４の構成例の第１８変形例の導体層Cを示している。

[1397] 図１６１のAの導体層Cは、２個の矩形状導体１３４１Aと２個の矩形状導体１３４１Bを、X方向およびY方向に所定の繰り返し周期で同一平面上に配置して構成される点で図１５６のAと共通するが、２列単位で、Y方向の導体周期FYCの１／４だけ、配置がずれている点が異なる。

[1398] 図１６１のBは、３層導体層の第１４の構成例の第１９変形例の導体層Cを示している。

[1399] 図１６１のBの導体層Cは、複数の矩形状導体１３４３Aおよび１３４３Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５７のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／４だけ、配置がずれている点が異なる。

[1400] 図１６１のCは、３層導体層の第１４の構成例の第２０変形例の導体層Cを示している。

[1401] 図１６１のCの導体層Cは、導体１３８１Aおよび１３８１Bを、Y方向に所定

の繰り返し周期で同一平面上に配置して構成されている。導体１３８１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体１３８１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。

[1402] 導体１３８１Aは、図１６１のBのX方向に配列された全ての矩形状導体１３４３Aを最短経路で接続した形状を有する。導体１３８１Bは、図１６１のBのX方向に配列された全ての矩形状導体１３４３Bを最短経路で接続した形状を有する。図１６１のCの間隙幅GXCおよび間隙幅GYCは、隣接する導体間のX方向およびY方向の最小幅に相当する。なお、導体１３８１Aおよび導体１３８１Bは、図１６１のBのX方向に配列された全ての矩形状導体を最短経路で接続した形状でなくてもよく、例えば、ミアンダ形状であってもよく、蛇行した形状であってもよい。

[1403] 図１６１のA乃至Cの導体層Cは、Y方向については容量性ノイズを完全相殺し、X方向については一部の容量性ノイズを相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1404] 図１６２のAは、３層導体層の第１４の構成例の第２１変形例の導体層Cを示している。

[1405] 図１６２のAの導体層Cは、複数の矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５３のAと共通するが、隣接する列で、Y方向の導体周期FYCの１／４だけ、配置がずれている点が異なる。

[1406] 図１６２のBは、３層導体層の第１４の構成例の第２２変形例の導体層Cを示している。

[1407] 図１６２のBの導体層Cは、導体１３８２Aおよび１３８２Bを、X方向の導体周期FXCおよびY方向の導体周期FYCで同一平面上に周期的に配置して構成されている。導体１３８２Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体１３８２Bは、例えば、プラス電源に接続される配線（Vdd配線）である。導体１３８２Aは、X方向の導体幅WXCAおよびY方向の導体

幅WYCAを有し、導体１３８２Bは、X方向の導体幅WXCBおよびY方向の導体幅WYCBを有する。図１６２のBの間隙幅GXCおよび間隙幅GYCは、隣接する導体間のX方向およびY方向の最小幅に相当する。

[1408] 導体１３８２Aは、図１６２のAのX方向に配列された２個の矩形状導体１３４１Aを最短経路で接続した形状を有する。導体１３８２Bは、図１６２のAのX方向に配列された２個の矩形状導体１３４１Bを最短経路で接続した形状を有する。なお、導体１３８２Aおよび導体１３８２Bは、最短経路で接続した形状でなくてもよく、図１６２のAのX方向に配列された２個以上の矩形状導体を電気的に接続した形状であればよい。

[1409] 図１６２のCは、３層導体層の第１４の構成例の第２３変形例の導体層Cを示している。

[1410] 図１６２のCの導体層Cは、導体１３８３Aおよび１３８３Bを、Y方向に所定の繰り返し周期で同一平面上に配置して構成されている。導体１３８３Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体１３８３Bは、例えば、プラス電源に接続される配線（Vdd配線）である。導体１３８３Aは、Y方向の導体幅WYCAを有し、導体１３８２Bは、Y方向の導体幅WYCBを有する。図１６２のCの間隙幅GXCおよび間隙幅GYCは、隣接する導体間のX方向およびY方向の最小幅に相当する。

[1411] 導体１３８３Aは、図１６２のAのX方向に配列された全ての矩形状導体１３４１Aを最短経路で接続した形状を有する。導体１３８３Bは、図１６２のAのX方向に配列された全ての矩形状導体１３４１Bを最短経路で接続した形状を有する。なお、導体１３８３Aおよび導体１３８３Bは、図１６２のAのX方向に配列された全ての矩形状導体を最短経路で接続した形状でなくてもよく、例えば、ミアンダ形状であってもよく、蛇行した形状であってもよい。

[1412] 図１６２のA乃至Cの導体層Cは、Y方向については容量性ノイズを完全相殺し、X方向については一部の容量性ノイズを相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。

[1413] 図１６３のAは、３層導体層の第１４の構成例の第２４変形例の導体層Cを示している。

[1414] 図１６３のAの導体層Cは、矩形状導体１３４１Aおよび１３４１Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成される点で図１５３のAと共通するが、隣接する列で、配置がY方向の導体周期FYCの１／４だけずれている領域と、ずれていない領域が混在する点が異なる。図１６３のAの導体層Cは、Y方向の位置ずれがない２個の矩形状導体１３４１Aおよび１３４１BのX方向中心を基準として、導体周期FXCでX方向に折り返して繰り返し配置した構成を有する。

[1415] 図１６３のBは、３層導体層の第１４の構成例の第２５変形例の導体層Cを示している。

[1416] 図１６３のBの導体層Cは、矩形状導体１３７１Aおよび１３７１Bを配置し、導体１３８２Aおよび１３８２Bを、所定の繰り返し周期で同一平面上に繰り返し配置して構成されている。

[1417] 図１６３のBの導体層Cは、矩形状導体１３７１Aおよび１３７１BのX方向中心で導体１３８２Aおよび１３８２Bを折り返した構成を有し、導体１３８２Aおよび１３８２Bを導体周期FXCでX方向に繰り返し配置した構成を有する。

[1418] 図１６３のCは、３層導体層の第１４の構成例の第２６変形例の導体層Cを示している。

[1419] 図１６３のCの導体層Cは、導体１３９１Aおよび１３９１Bを、Y方向に所定の繰り返し周期で同一平面上に配置して構成されている。導体１３９１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。導体１３９１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。導体１３９１Aは、Y方向の導体幅WYCAを有し、導体１３９１Bは、Y方向の導体幅WYCBを有する。図１６３のCの間隙幅GXCおよび間隙幅GYCは、隣接する導体間のX方向およびY方向の最小幅に相当する。

[1420] 導体１３９１Aは、図１６３のBのX方向に配列された全ての矩形状導体１３７１Aおよび導体１３８２Aを最短経路で接続した形状を有する。導体１３９

１Bは、図１６３のBのX方向に配列された全ての矩形状導体１３７１Bおよび導体１３８２Bを最短経路で接続した形状を有する。なお、導体１３９１Aおよび導体１３９１Bは、図１６３のBのX方向に配列された全ての矩形状導体を最短経路で接続した形状でなくてもよく、例えば、ミアンダ形状であってもよく、蛇行した形状であってもよい。

[1421] 図１６３のCの導体層Cは、図１６３のBの導体層Cと同じ領域単位で、導体周期FXCでX方向に折り返して繰り返し配置した構成を有する。

[1422] 図１６３のA乃至Cの導体層Cは、X方向に鏡面対称な導体配置となっている。

[1423] 図１６３のA乃至Cの導体層Cは、Y方向については容量性ノイズを完全相殺し、X方向については一部の容量性ノイズを相殺することが可能である。容量性ノイズは、導体層Cが配線層１７０に近いほど、大きく改善することができる。一部の具体例を上述したが、第１乃至第１４の構成例またはその変形例（図１２２乃至図１６３）は、特に、導体層A乃至Cの３層を、Z方向に延伸された導体ビア（VIA）等を介して電気的に接続できる積層順に好適である。具体的には、図１２２乃至図１２７、図１３４、図１４８、図１４９、および、図１５２乃至図１６３に示した構成例並びにその変形例は、図１２０のBに示した積層順に好適である。また、図１５０に示した構成例およびその変形例は、図１２０のAおよびBに示した積層順に好適である。また、図１２９、図１３１、図１３３、図１３５乃至図１３８、図１４０、図１４２乃至図１４４、図１４６、図１４７、および、図１５１に示した構成例並びにその変形例は、図１２０のBおよびCに示した積層順に好適である。また、図１２８、図１３０、図１３２、図１３９、図１４１、および、図１４５に示した構成例並びにその変形例は、図１２０のA乃至Cに示した積層順に好適である。

[1424] ＜３層導体層のその他の変形例＞

上述した各構成例において、例えばGNDやマイナス電源に接続される配線（Vss配線）として説明した導体は、例えばプラス電源に接続される配線（Vdd配線）であってもよく、例えばプラス電源に接続される配線（Vdd配線）とし

て説明した導体は、例えばGNDやマイナス電源に接続される配線（Vss配線）でもよい。VddまたはVssとする電圧は、GNDと電源でもよいし、電圧が異なる２種類の電源でもよい。VddまたはVssとする電圧は、２つの極性が異なることが望ましいが、その限りではない。導体層A、B、C間をZ方向に延伸して接続する導体ビア(VIA)の個数または総面積は、所定の平面範囲（平面領域）において、VddとVssとで同じであることが望ましいが、その限りではない。間隙内に配置する中継導体を間引く場合には、上述した例以外の間引き方、例えば、ランダムに間引くなどしてもよい。

[1425] 導体層Cは、電流の流れやすいシート抵抗の低い導体層としたが、電流の流れにくいシート抵抗の高い導体層としてもよい。導体層Cは、回路基板や半導体基板や電子機器の中で最も電流の流れにくい導体層ではないことが望ましいが、その限りではない。導体層Cは、回路基板や半導体基板や電子機器の中で最も電流の流れやすい導体層であることが望ましいが、その限りではない。導体層Cは、導体層Aと導体層Bとの少なくとも一方よりも電流の流れやすい導体層であることが望ましいが、その限りではない。導体層Cは、回路基板や半導体基板や電子機器の中で導体層Aの次に電流の流れやすい導体層であることが望ましいが、その限りではない。導体層Cは、回路基板や半導体基板や電子機器の中で導体層Bの次に電流の流れやすい導体層であることが望ましいが、その限りではない。例えば、導体層Cは、第１の半導体基板１０１または第２の半導体基板１０２の中で１番目に電流の流れにくい導体層であってもよい。例えば、導体層Cは、第１の半導体基板１０１または第２の半導体基板１０２の中で１番目に電流の流れやすい導体層であってもよい。例えば、導体層Cは、第１の半導体基板１０１または第２の半導体基板１０２の中で２番目に電流の流れやすい導体層であってもよい。例えば、導体層Cは、第１の半導体基板１０１または第２の半導体基板１０２の中で３番目に電流の流れやすい導体層であってもよい。例えば、導体層Cは、第１の半導体基板１０１または第２の半導体基板１０２の中で導体層Aの次に電流の流れやすい導体層であってもよい。例えば、導体層Cは、第１の半導体基板１０１または第２の半導

体基板１０２の中で導体層Bの次に電流の流れやすい導体層であってもよい。

[1426] なお、上述した回路基板や半導体基板や電子機器の中で電流の流れやすい導体層は、回路基板の中で電流の流れやすい導体層、半導体基板の中で電流の流れやすい導体層、電子機器の中で電流の流れやすい導体層、の何れかであると考えてもよい。また、上述した回路基板や半導体基板や電子機器の中で電流の流れにくい導体層は、回路基板の中で電流の流れにくい導体層、半導体基板の中で電流の流れにくい導体層、電子機器の中で電流の流れにくい導体層、の何れかであると考えてもよい。また、上述した電流の流れやすい導体層をシート抵抗の低い導体層とし、電流の流れにくい導体層をシート抵抗の高い導体層としても、それぞれ置き換え可能である。

[1427] 導体層Cに用いる導体の材料としては、銅、アルミ、タングステン、クロム、ニッケル、タンタル、モリブデン、チタン、金、銀、鉄等の金属、若しくは、これらの何れかを少なくとも含む混合物、化合物、または、合金が主に用いられる。また、シリコン、ゲルマニウム、化合物半導体、有機半導体等の半導体が含まれていてもよい。さらに、綿、紙、ポリエチレン、ポリ塩化ビニル、天然ゴム、ポリエステル、エポキシ樹脂、メラミン樹脂、フェノール樹脂、ポリウレタン、合成樹脂、マイカ、石綿、ガラス繊維、磁器等の絶縁体が含まれていてもよい。また、導体層Cは、最上層メタルまたは最下層メタル、つまり最上層または最下層の導体層であってもよく、Cu-Cu接合、Au-Au接合、またはAl-Al接合などの同種金属接合や、Cu-Au接合、Cu-Al接合、またはAu- Al接合などの異種金属接合に用いられる導体層であってもよい。

[1428] 導体層A乃至Cの各導体層の平面配置は、X方向を反転させてもよいし、Y方向を反転させてもよい。また、時計回りに所定角度（例えば、９０度）回転させてもよいし、反時計回りに所定角度（例えば、－９０度）回転させてもよい。また、上述した各構成例の一部では、全ての導体周期や全ての導体幅や全ての間隙幅が均等である一例を用いて説明したが、この限りではない。例えば、導体周期や導体幅や間隙幅は、不均等であってもよく、位置によって導体周期や導体幅や間隙幅を変調させた形状であってもよい。また、上述

した各構成例の一部では、Vdd配線とVss配線とで、導体周期、導体幅、間隙幅、配線形状、配線位置、または配線本数などが略同一である一例を用いて説明したが、この限りではない。例えば、Vdd配線とVss配線とで、導体周期が異なっていてもよく、導体幅が異なっていてもよく、間隙幅が異なっていてもよく、配線形状が異なっていてもよく、配線位置が異なっていてもよく、配線位置にズレやズラシがあってもよく、配線本数が異なっていてもよい。

[1429] ＜１３．応用例＞

本開示による技術は、上記各実施の形態および、その変形例または応用例の説明に限定されず種々の変形実施が可能である。上記各実施の形態および、その変形例または応用例における各構成要素は、その一部が省略されていてもよく、その一部または全部が変化していてもよく、その一部または全部が変更されていてもよく、その一部が他の構成要素で置き換えられていてもよく、その一部または全部に他の構成要素が追加されていてもよい。また、上記各実施の形態および、その変形例または応用例における各構成要素は、その一部または全部が複数に分割されていてもよく、その一部または全部が複数に分離されていてもよく、分割または分離された複数の構成要素の少なくとも一部で機能や特徴を異ならせていてもよい。さらに、上記各実施の形態および、その変形例または応用例における各構成要素の少なくとも一部を組み合わせて、異なる実施の形態としてもよい。さらに、上記各実施の形態および、その変形例または応用例における各構成要素の少なくとも一部を移動させて、異なる実施の形態としてもよい。さらに、上記各実施の形態および、その変形例または応用例における各構成要素の少なくとも一部の組み合わせに結合要素や中継要素を加えて、異なる実施の形態としてもよい。さらに、上記各実施の形態および、その変形例または応用例における各構成要素の少なくとも一部の組み合わせに切り替え要素や切り替え機能を加えて、異なる実施の形態としてもよい。

[1430] 本実施の形態である固体撮像装置１００においてAggressor導体ループと成

り得る導体層A及びBをそれぞれ形成する導体は、Vdd配線またはVss配線とされていた。つまり、導体層A及びBには、少なくとも一部の領域で互いに逆方向に電流が流れており、ある時刻において、導体層Aには図中上から下方向に電流が流れるとき、導体層Bには図中下から上方向に電流が流れていた。なお、電流の大きさは互いに同一であることが望ましい。なお、導体層A及びBを形成する導体が第２の半導体基板内に構成される例を用いて説明したが、この限りではない。例えば、第１の半導体基板内に構成されていてもよく、一部または全部が第２の半導体基板以外に構成されていてもよい。

[1431] 導体層A及びBに流れる信号としては、時間方向に電流の方向が変化する差動信号であれば、VddやVss以外のどのような信号が流れるようにしてもよい。つまり、導体層A及びBは、時間ｔに応じて電流Ｉが変化する（微小時間ｄｔの微小電流変化がｄＩである）信号が流れていればよい。なお、導体層A及びBに基本的にはDC電流が流れていても、電流の立ち上がり、電流の時間遷移、電流の立ち下がり、などがある場合は、時間ｔに応じて電流Ｉが変化している。

[1432] 例えば、導体層Aに流れる電流の大きさと、導体層Bに流れる電流の大きさとが互いに同一でなくてもよい。逆に、導体層Aに流れる電流の大きさと、導体層Bに流れる電流の大きさとが互いに同一である（導体層A及びBに、時間に応じて変化する電流が略同一のタイミングで流れる）ようにしてもよい。一般的には、導体層A及びBに、時間に応じて変化する電流が略同一のタイミングで流れる場合の方が、導体層Aに流れる電流の大きさと、導体層Bに流れる電流の大きさとが互いに同一でない場合よりも、Victim導体ループに発生する誘導起電力の大きさをより抑制することができる。一方、導体層A及びBに流れる信号が差動信号でなくてもよい。例えば、両方ともVdd配線、両方ともVss配線、両方ともGND配線、同じ種類の信号線、異なる種類の信号線、などの何れであってもよい。また、導体層A及びBを形成する導体が、電源や信号源とは接続されない導体であってもよい。これらの場合には、誘導性ノイズを抑制できるという効果が低下するものの、それ以外の発明効果は得られる

。

[1433] また、導体層A及びBには、例えばクロック信号のような、所定の周波数の周波数信号が流れるようにしてもよい。また、導体層A及びBには、例えば、交流電源電流が流れるようにしてもよい。また、導体層A及びBには、例えば、同一の周波数信号が流れるようにしてもよい。また、導体層A及びBには、複数の周波数成分を含む信号が流れるようにしてもよい。一方、時間ｔに応じて電流Ｉが全く変化しないDC信号が流れていてもよい。この場合には、誘導性ノイズを抑制できるという効果は得られないが、それ以外の発明効果は得られる。一方、信号が流れないようにしてもよい。この場合には、誘導性ノイズ抑制、容量性ノイズ抑制、電圧降下(IR-Drop)低減、の効果は得られないが、それ以外の発明効果は得られる。

[1434] ＜１４．網目状導体のずらし構成例＞

＜網目状導体の第１のずらし構成例＞

ところで、上述した導体層A及び導体層Bにおいて、網目状導体を採用した構成例をいくつか提案してきた。

[1435] 例えば、図１５に示した第２の構成例では、網目状導体２１６から成る導体層Aと、網目状導体２１７から成る導体層Bを示した。図２５に示した第４の構成例では、網目状導体２３１から成る導体層Aと、網目状導体２３２から成る導体層Bを示した。

[1436] また、網目状導体の間隙領域内に、中継導体が配置された構成例も提案されている。

[1437] 例えば、図３２に示した第８の構成例では、網目状導体２７１から成る導体層Aと、網目状導体２７２と中継導体３０２から成る導体層Bを示した。中継導体３０２は、網目状導体２７２の導体ではない間隙領域内に配置された非網目状の導体である。網目状導体の間隙領域内に配置される中継導体の個数は１個に限られない。例えば、図４０の導体層Bの中継導体３０６のように複数配置される場合もある。

[1438] さらに、例えば、図１２８に示した３層導体層の第４の構成例のように、

導体層Aと導体層Bのそれぞれが、中継導体を有している場合もある。

[1439] 上述したような、網目状導体がXY方向に同一位置への繰り返しとなっている配線パタンでは、容量性ノイズについては不利な側面がある。

[1440] 具体的には、例えば、図１６４の左側に示されるように、網目状導体１５０１と、その間隙領域内に配置された中継導体１５０２とで構成される導体層１５１１がある。網目状導体１５０１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。中継導体１５０２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[1441] 網目状導体１５０１と中継導体１５０２とで構成される導体層１５１１の上側または下側の層には、Victim導体ループの一部を構成する配線１５１２が配置されている。配線１５１２は、例えば、固体撮像装置１００の信号線１３２や制御線１３３に相当する。

[1442] 信号線１３２は、X方向よりもY方向に長く配線され、画素アレイ１２１に複数本、所定の周期幅（例えば画素単位）で周期的に配置される。信号線１３２は、各画素１３１のセレクトトランジスタ１４５によって選択されたとき、信号が伝送される。制御線１３３は、Y方向よりもX方向に長く配線され、画素アレイ１２１に複数本、所定の周期幅（例えば画素単位）で周期的に配置される。制御線１３３は、垂直走査部１２３によって選択されたとき、信号が伝送される。

[1443] 配線１５１２のようにY方向に長い直線状導体に対して、導体層１５１１の網目状導体１５０１と中継導体１５０２とが影響を及ぼす部分、すなわち、配線１５１２と重なるようなY方向の直線状に、Vdd配線およびVss配線をそれぞれ積算すると、図１６４の右側に示されるように、Vddによる総電荷量と、Vssによる総電荷量とが、大きく異なる。このVdd配線によるプラス側容量とVss配線によるマイナス側容量との差分が、容量性ノイズを発生させる。

[1444] 容量性ノイズとは、図６２等を参照して説明したように、導体層を形成する導体に電圧が印加された場合に、その導体と配線との間の容量結合によって、配線に電圧が発生し、さらに、印加電圧が変化することにより、配線に

電圧ノイズが生じることを指す。この電圧ノイズは、画素信号のノイズとなる。

[1445] これに対して、図１６５の左側の導体層１６１１のように、Victim導体ループの一部を構成する配線１５１２の長手方向に直交する方向に対して、所定のずらし量を設定した導体層が、本件発明者らによって考えられた。

[1446] 導体層１６１１は、網目状導体１６０１と、その間隙領域内に配置された中継導体１６０２とで構成される。網目状導体１６０１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。中継導体１６０２は、例えば、プラス電源に接続される配線（Vdd配線）である。

[1447] このように、配線１５１２の長手方向に直交する方向に対して所定のずらし量を設けた場合、Y方向の直線状に、Vdd配線およびVss配線をそれぞれ積算すると、図１６５の右側に示されるように、Vddによる総電荷量と、Vssによる総電荷量とを略同一にすることができる。また、網目状導体１６０１と中継導体１６０２の電圧の極性は、VddとVssとで反対（逆極性）である。そのため、導体層１６１１によれば、Victim導体である配線１５１２における容量性ノイズを相殺することができる。Y方向積算のVdd配線とVss配線とが一致する場合には、容量性ノイズは完全相殺することができる。

[1448] 以下では、網目状導体の導体層において、Victim導体の長手方向に直交する方向に対して所定のずらし量を設けることにより、容量性ノイズを軽減、好ましくは完全相殺する構成例について説明する。

[1449] 最初に、図１６６を参照して、ずらし量を設けた網目状導体の第１の構成例（網目状導体の第１のずらし構成例）としての導体層１６１１を構成する網目状導体１６０１と中継導体１６０２の導体幅および間隙幅について説明する。

[1450] 網目状導体１６０１は、X方向については、導体幅WDXと間隙幅GDXとを有し、周期幅FDX（＝導体幅WDX＋間隙幅GDX）による導体幅WDXおよび間隙幅GDXの繰り返しパタンである。また、Y方向については、網目状導体１６０１は、導体幅WDYと間隙幅GDYとを有し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）による

導体幅WDYおよび間隙幅GDYの繰り返しパタンである。ただし、網目状導体１６０１では、Y方向の周期幅FDYが繰り返されるごとに、X方向の導体幅WDXと間隙幅GDXの導体配置が、所定のずれ量PDXだけ、X方向にずれている。この周期幅FDY単位のX方向のずれ量PDXを、以下、周期ずれPDXとも称する。

[1451] 中継導体１６０２は、網目状導体１６０１のX方向の間隙幅GDXとY方向の間隙幅GDYの間隙領域内に配置されている。中継導体１６０２は、X方向の導体幅CDXと、Y方向の導体幅CDYとを有する矩形であり、X方向の導体幅CDXよりも、Y方向の導体幅CDYが大きい（CDY>CDX）縦長の長方形である。

[1452] 中継導体１６０２のX方向の一方の端面は、網目状導体１６０１に対して第１の間隙幅GDX1だけ離れており、X方向の他方の端面は、網目状導体１６０１に対して第２の間隙幅GDX2だけ離れている。網目状導体１６０１のX方向の間隙幅GDXは、中継導体１６０２のX方向の導体幅CDXと、第１の間隙幅GDX1と、第２の間隙幅GDX2との合計に等しい。すなわち、GDX＝CDX＋GDX1＋GDX2である。

[1453] 中継導体１６０２のY方向の一方の端面は、網目状導体１６０１に対して第１の間隙幅GDY1だけ離れており、Y方向の他方の端面は、網目状導体１６０１に対して第２の間隙幅GDY2だけ離れている。網目状導体１６０１のY方向の間隙幅GDYは、中継導体１６０２のY方向の導体幅CDYと、第１の間隙幅GDY1と、第２の間隙幅GDY2との合計に等しい。すなわち、GDY＝CDY＋GDY1＋GDY2である。

[1454] ここで、網目状導体１６０１と中継導体１６０２の導体幅と間隙の大小関係は、以下のようであると定義する。

[1455] 図１６６に示されるように、任意の実数をAとして、網目状導体１６０１のX方向の導体幅WDXと、Y方向の導体幅WDYとは、２Aとなる幅である。換言すれば、網目状導体１６０１のX方向の導体幅WDXとY方向の導体幅WDYの１／２を実数Aとする。また、X方向の第１の間隙幅GDX1と第２の間隙幅GDX2も、２Aとする。

[1456] 中継導体１６０２のX方向の導体幅CDXは、６Aに設定され、Y方向の導体幅C

DYは、７Aに設定される。Y方向の第１の間隙幅GDY1と第２の間隙幅GDY2は、１Aに設定される。

[1457] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、１２Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１１Aに相当する。

[1458] 図１６７および図１６８は、周期ずれPDXを様々な値に設定した導体層１６１１の平面図である。

[1459] 図１６７のAは、周期ずれPDXをゼロに設定した導体層１６１１の平面図である。なお、周期ずれPDXをゼロに設定した導体層１６１１は、図１６４の網目状導体１５０１に相当する。

[1460] 図１６７のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／１２に設定した導体層１６１１の平面図である。

[1461] 図１６７のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／１２に設定した導体層１６１１の平面図である。

[1462] 図１６７のDは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／１２に設定した導体層１６１１の平面図である。

[1463] 図１６８のAは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／１２に設定した導体層１６１１の平面図である。

[1464] 図１６８のBは、周期ずれPDXを５A、即ち、X方向の繰り返し周期（周期幅FDX）の５／１２に設定した導体層１６１１の平面図である。

[1465] 図１６８のCは、周期ずれPDXを６A、即ち、X方向の繰り返し周期（周期幅FDX）の６／１２に設定した導体層１６１１の平面図である。

[1466] 図１６９は、図１６７および図１６８のように周期ずれPDXを様々な値に設定した導体層１６１１の容量性ノイズの理論値を示したグラフである。

[1467] 図１６９の横軸は、導体層１６１１のX方向の位置を示す座標を表し、縦軸は、各X位置におけるVdd配線とVss配線の容量性ノイズを表す。なお、Vdd配線の印加電圧（Vdd印加電圧）とVss配線の印加電圧（Vss印加電圧）の絶対値は同一であるとする。例えば、Vdd印加電圧が＋１Vで、Vss印加電圧が－１V

であるような場合が想定される。

[1468] 図１６９に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１２、２／１２、または、５／１２とした場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。

[1469] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の３／１２、４／１２、または、６／１２とした場合には、容量性ノイズの変化量および絶対値はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1470] 図１７０は、中継導体１６０２を省略した導体層１６１１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１６０２を省略した導体層１６１１の図示は省略するが、図１６７および図１６８の各導体層１６１１から、中継導体１６０２を取り除いたものに相当する。

[1471] 中継導体１６０２がない場合には、図１７０に示されるように、容量性ノイズの絶対値はゼロにはならないが、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。容量性ノイズの変化量がゼロとなるずらし量は、中継導体１６０２がある場合と同じである。すなわち、周期ずれPDXを、X方向の繰り返し周期の１／１２、２／１２、または、５／１２とした場合に、容量性ノイズの変化量がゼロとなっている。その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の３／１２、４／１２、または、６／１２とした場合には、容量性ノイズの変化量はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1472] 図１６９と図１７０のグラフより、容量性ノイズの変化量がゼロとなる場合は、以下の条件のときである。

[1473] まず、前提として、周期ずれPDXは、網目状導体１６０１のX方向の周期幅FDX（＝１２A）とは異なる値に設定される。

[1474] 周期ずれPDXが２A、すなわち網目状導体１６０１のX方向の導体幅WDXと同じ場合に、容量性ノイズの変化量がゼロとなる。また、周期ずれPDXが１Aである場合と、周期ずれPDXが５Aである場合にも、容量性ノイズの変化量がゼロとなる。

[1475] 周期ずれPDXが１Aまたは５Aである場合には、１２行単位で、容量性ノイズの変化量がゼロとなる。これに対して、周期ずれPDXが２Aである場合には、６行単位で、容量性ノイズの変化量がゼロとなる。周期ずれPDXが網目状導体１６０１の導体幅WDXと等しい場合には、少ない行数で容量性ノイズの変化量をゼロにすることができるので、配線レイアウトの自由度を高めることができる。

[1476] 周期ずれPDXが網目状導体１６０１のX方向の繰り返し周期の３／１２（＝３A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷４ではない場合に、容量性ノイズの変化量がゼロとなる。

[1477] 周期ずれPDXが網目状導体１６０１のX方向の繰り返し周期の４／１２（＝４A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷３ではない場合に、容量性ノイズの変化量がゼロとなる。

[1478] 周期ずれPDXが網目状導体１６０１のX方向の繰り返し周期の６／１２（＝６A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1479] 中継導体１６０２がある場合には、容量性ノイズの変化量がゼロとなるだけではなく、容量性ノイズの絶対値もゼロにすることができる。中継導体１６０２がない場合には、容量性ノイズの変化量はゼロとなるが、容量性ノイズの絶対値はゼロにはならない。

[1480] また、中継導体１６０２がある場合の方が、中継導体１６０２がない場合よりも、容量性ノイズの改善効果が大きい。

[1481] 図１６７乃至図１７０の例では、周期ずれPDXが、周期幅FDX（＝１２A）の

半分である６Aとなるまで、X軸のプラス方向へずらした例について説明したが、X軸のマイナス方向へずらした場合も同様である。より詳しくは、周期ずれPDXを、X軸のマイナス方向へ１A、２A、３A、４A、５A、６Aずらした場合の容量性ノイズは、それぞれ、図１６９および図１７０において、X軸のプラス方向へ１A、２A、３A、４A、５A、６Aずらした場合の容量性ノイズの理論値と同様である。

[1482] また、周期ずれPDXを、X軸のプラス方向へ７A、８A、９A、１０A、１１Aずらした場合の容量性ノイズは、それぞれ、図１６９および図１７０において、X軸のマイナス方向へ５A、４A、３A、２A、１Aずらした場合の容量性ノイズの理論値と同様である。換言すれば、周期ずれPDXを、X軸のプラス方向へ７A、８A、９A、１０A、１１Aずらした場合の容量性ノイズは、それぞれ、X軸のプラス方向へ５A、４A、３A、２A、１Aずらした場合の容量性ノイズの理論値と同様である。

[1483] さらに言えば、周期ずれPDXを、X軸のプラス方向へ１３A、１４A、１５A、１６A、１７A、１８Aずらした場合の容量性ノイズは、それぞれ、図１６９および図１７０において、X軸のプラス方向へ１A、２A、３A、４A、５A、６Aずらした場合の容量性ノイズの理論値と同様である。X軸のマイナス方向へ１３A、１４A、１５A、１６A、１７A、１８Aずらした場合も同様である。

[1484] 以上の網目状導体の第１のずらし構成例である導体層１６１１によれば、X方向の周期ずれPDXを設けることにより、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。そしてさらに、例えば、周期ずれPDXを、網目状導体１６０１のX方向の導体幅WDXと同じに設定した場合など、周期ずれPDXが所定の条件の場合には、容量性ノイズの変化量をゼロにすることができる。

[1485] さらに、網目状導体１６０１の間隙領域内に、中継導体１６０２を設けた場合には、容量性ノイズの変化量がゼロの場合には、容量性ノイズの絶対値もゼロにすることができる。

[1486] 以下の３つの条件を満たす場合には、容量性ノイズの変化量も絶対値もゼ

ロ、即ち、容量性ノイズを完全相殺することができる。以下、完全相殺の第１乃至第３条件という。

１．所定範囲内のVdd導体の面積＝所定範囲内のVss導体の面積

（導体幅CDX）×（導体幅CDY）＝

｛（導体幅CDY）＋(第１の間隙幅GDY1)＋(第２の間隙幅GDY2)｝×（導体幅WDX)

＋｛（導体幅CDX）＋(第１の間隙幅GDX1)＋(第２の間隙幅GDX2)｝×（導体幅WDY)

＋（導体幅WDX）×（導体幅WDY)

２．（導体幅CDY）×｛最少行数－｛（導体幅WDX）＋(第１の間隙幅GDX1)＋(第２の間隙幅GDX2)｝÷導体幅WDX｝＝（導体幅WDY）×最少行数＋（導体幅CDY）＋(第１の間隙幅GDY1)＋(第２の間隙幅GDY2)

３．周期ずれPDX×相殺行数＝整数N×｛(導体幅WDX)＋(第１の間隙幅GDX1)＋（導体幅CDX）＋(第２の間隙幅GDX2)｝

[1487] 完全相殺の第１条件は、所定範囲内の網目状導体１６０１の導体面積と、所定範囲内の中継導体１６０２の導体面積が一致することを意味するが、厳密な一致ではなく、略同一であってもよい。略同一とは、同一とみなすことができる所定の範囲（誤差）で一致していることをいう。第２条件における最少行数とは、周期ずれPDXが導体幅WDXである場合に容量性ノイズを完全相殺できる、網目状導体１６０１の最も少ない行数を表す。例外はあるが、網目状導体１６０１の行数が最少行数の整数倍である場合に、容量性ノイズを完全相殺できる条件が存在する。第２条件は、「最少行数＝｛（第１の間隙幅GDY1）＋（第２の間隙幅GDY2）＋（導体幅CDY）＋（導体幅CDY）×｛（導体幅WDX）＋（第１の間隙幅GDX1）＋（第２の間隙幅GDX2）｝÷導体幅WDX｝÷｛（導体幅CDY）－（導体幅WDY）｝」へ変形できるので、最少行数を計算可能であり、数式左辺（最少行数）が整数値であるため数式右辺も整数値となる。なお、第２条件は、所定範囲内の網目状導体１６０１のY方向の導体長さの総和と、所定範囲内の中継導体１６０２のY方向の導体長さの総和と、が

一致する場合に完全相殺できることから導出した数式である。つまり、最少行数に関わらず、所定範囲内の網目状導体１６０１のY方向の導体長さの総和と、所定範囲内の中継導体１６０２のY方向の導体長さの総和と、が同一または略同一であることが望ましい。第３条件における相殺行数とは、容量性ノイズを完全相殺できる網目状導体１６０１の行数を表す。第３条件における整数Nとは、容量性ノイズを完全相殺できる条件を表す。例外はあるが、相殺行数は整数であり、「周期ずれPDX×相殺行数」が「(導体幅WDX)＋(第１の間隙幅GDX1)＋（導体幅CDX）＋(第２の間隙幅GDX2)」の整数倍（N倍）となる場合に、すなわち周期幅FDXの整数倍（N倍）となる場合に、容量性ノイズを完全相殺できる条件が存在する。換言すると、相殺行数分の周期ずれPDXの総和（周期ずれPDX×相殺行数）と、周期幅FDXの整数倍（N倍）と、が同一または略同一であることが望ましい。また、例外もあり得るが、相殺行数が最少行数の整数倍となる場合に、容量性ノイズを完全相殺できる条件が存在する。また、網目状導体１６０１の行数が相殺行数をさらに整数倍した行数であれば容量性ノイズを完全相殺できる。なお、容量性ノイズを完全相殺するためには第１条件を少なくとも満たす必要があると考えられるが、第１乃至第３条件のうち第２条件または第３条件の少なくとも一方を満たす場合にも容量性ノイズの少なくとも一部を相殺できる場合があるので、第１乃至第３条件のうちの少なくとも一部のみ満たしてもよい。また、その場合に、最少行数または相殺行数を網目状導体１６０１の行数として解釈してもよい。

[1488] 周期ずれPDXを多少なりとも設けることにより、容量性ノイズの変化量がゼロではない場合であっても、容量性ノイズの改善効果を大きくすることができる。

[1489] なお、上述した第１のずらし構成例では、Vdd印加電圧とVss印加電圧の絶対値は同一であるとしたが、必ずしも同一でなくてもよい。例えば、Vdd印加電圧がプラス電源（＋１V）で、Vss印加電圧がGND(０V)であってもよい。Vdd印加電圧とVss印加電圧とで絶対値が同一でない場合であっても、X方向の周期ずれPDXを設けることにより、容量性ノイズの少なくとも一部は相殺される

ので、容量性ノイズの改善効果が得られる。また、Vdd印加電圧とVss印加電圧とが同一でない場合であっても、例えばVdd導体とVss導体とで電流方向が異なり（特に略逆向き）、電圧降下(IR-Drop)の電圧変化によって生じる容量性ノイズがVdd導体とVss導体とで逆極性となることで、容量性ノイズが完全相殺される場合もある。

[1490] 図１７１を参照して、X方向の周期ずれPDXを有する網目状導体１６０１を定義する。

[1491] 網目状導体１６０１は、X方向へ配線された複数本の導体１６５１と、隣接する２本の導体１６５１の間にY方向へ配線された複数本の導体１６５２とに分けることができる。

[1492] 網目状導体１６０１は、Y方向（第１の方向）へ、周期幅FDY（第１の周期幅）で配置された導体幅WDY（第１の導体幅）の２本以上の導体１６５１で構成される第１の導体群１６６１と、Y方向に直交するX方向（第２の方向）へ周期幅FDX（第２の周期幅）で配置された導体幅WDX（第２の導体幅）の２本以上の導体１６５２で構成される第２の導体群１６６２とを含む。

[1493] さらに、網目状導体１６０１は、２本以上の導体１６５２で構成される第２の導体群１６６２の少なくとも一部（例えば、全部）を、Y方向へ周期幅FDYの１倍を移動させて、かつ、X方向へ周期ずれPDX（第３の周期幅）の１倍を移動させた位置に配置される第１の移動体群１６６３を含む。ここで、周期ずれPDXと周期幅FDXとは異なる。

[1494] また、網目状導体１６０１が、２本以上の導体１６５２で構成される第２の導体群１６６２の少なくとも一部（例えば、全部）を、Y方向へ周期幅FDYのM倍を移動させて、かつ、X方向へ周期ずれPDX（第３の周期幅）のM倍を移動させた位置に配置される第Mの移動体群１６６３（M＝２，３，４，５，・・，L（Lは２以上の整数））をさらに含む場合、網目状導体１６０１は、図１７２に示されるようになる。

[1495] 図１７１及び図１７２のように、網目状導体１６０１が、周期幅FDXとは異なる周期ずれPDXを設けた構成を有することにより、X方向およびY方向に直交

するZ方向から見て、網目状導体１６０１の少なくとも一部に対して重畳する位置に配置される配線（導体）に対する容量性ノイズを軽減、好ましくは完全相殺することができる。この配線としては、例えば、図１６４および図１６５で説明したように、固体撮像装置１００の信号線１３２や制御線１３３などが挙げられる。

[1496] ＜網目状導体の第１のずらし構成例の変形例＞

図１７３乃至図１８１は、網目状導体の第１のずらし構成例の各種の変形例を示している。

[1497] なお、図１７３乃至図１８１では、周期ずれPDXは、２A、即ち、網目状導体１６０１の導体幅WDXとされている。また、図１７３乃至図１８１の各種の変形例の説明では、簡単のため、図１６７および図１６８に示した網目状導体の第１のずらし構成例を、周期ずらしの基本構成例と称し、周期ずらしの基本構成例と異なる部分についてのみ説明する。

[1498] 図１７３のAは、網目状導体の第１のずらし構成例の第１変形例を示す平面図である。

[1499] 図１７３のAの第１変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、間隙領域内の左寄りに変更されている点が異なる。周期ずらしの基本構成例では、（第１の間隙幅GDX1）＝（第２の間隙幅GDX2）であったが、第１変形例では、（第１の間隙幅GDX1）＜（第２の間隙幅GDX2）となっている。

[1500] 図１７３のBは、網目状導体の第１のずらし構成例の第２変形例を示す平面図である。

[1501] 図１７３のBの第２変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、間隙領域内の右寄りに変更されている点が異なる。周期ずらしの基本構成例では、（第１の間隙幅GDX1）＝（第２の間隙幅GDX2）であったが、第２変形例では、（第１の間隙幅GDX1）＞（第２の間隙幅GDX2）となっている。

[1502] 図１７４のAは、網目状導体の第１のずらし構成例の第３変形例を示す平面

図である。

[1503] 図１７４のAの第３変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、間隙領域内の上寄りに変更されている点が異なる。周期ずらしの基本構成例では、（第１の間隙幅GDY1）＝（第２の間隙幅GDY2）であったが、第３変形例では、（第１の間隙幅GDY1）＜（第２の間隙幅GDY2）となっている。

[1504] 図１７４のBは、網目状導体の第１のずらし構成例の第４変形例を示す平面図である。

[1505] 図１７４のBの第４変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、間隙領域内の下寄りに変更されている点が異なる。周期ずらしの基本構成例では、（第１の間隙幅GDY1）＝（第２の間隙幅GDY2）であったが、第４変形例では、（第１の間隙幅GDY1）＞（第２の間隙幅GDY2）となっている。

[1506] 図１７５のAは、網目状導体の第１のずらし構成例の第５変形例を示す平面図である。

[1507] 図１７５のAの第５変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、上寄りと下寄りが１列ごとの交互配置に変更されている点が異なる。上寄りと下寄りそれぞれにおける（第１の間隙幅GDY1）と（第２の間隙幅GDY2）の大小関係は、第３変形例と第４変形例と同様である。

[1508] 図１７５のBは、網目状導体の第１のずらし構成例の第６変形例を示す平面図である。

[1509] 図１７５のBの第６変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２の配置が、上寄りと下寄りが１行ごと、かつ、１列ごとの交互配置に変更されている点が異なる。上寄りと下寄りそれぞれにおける（第１の間隙幅GDY1）と（第２の間隙幅GDY2）の大小関係は、第３変形例と第４変形例と同様である。

[1510] なお、図示は省略するが、同様に、右寄りと左寄りが１列ごとの交互配置

や、右寄りと左寄りが１行ごと、かつ、１列ごとの交互配置も可能である。

[1511] 図１７６のAは、網目状導体の第１のずらし構成例の第７変形例を示す平面図である。

[1512] 図１７６のAの第７変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、ペアとなる２行で内側寄りとされた２行をY方向へ繰り返した配置に変更されている点が異なる。上寄りと下寄りそれぞれにおける（第１の間隙幅GDY1）と（第２の間隙幅GDY2）の大小関係は、第３変形例と第４変形例と同様である。

[1513] 図１７６のBは、網目状導体の第１のずらし構成例の第８変形例を示す平面図である。

[1514] 図１７６のBの第８変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、ペアとなる２行で内側寄りと外側寄りが２列ごと、かつ、２行ごととされた２行をY方向へ繰り返した配置に変更されている点が異なる。上寄りと下寄りそれぞれにおける（第１の間隙幅GDY1）と（第２の間隙幅GDY2）の大小関係は、第３変形例と第４変形例と同様である。

[1515] 図１７７のAは、網目状導体の第１のずらし構成例の第９変形例を示す平面図である。

[1516] 図１７７のAの第９変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、左右方向に均等に２つに分離された構成となっている点が異なる。分離された２つの中継導体１６０２は、分離方向（X方向）に鏡面対称に配置されている。

[1517] 図１７７のBは、網目状導体の第１のずらし構成例の第１０変形例を示す平面図である。

[1518] 図１７７のBの第１０変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、左右方向に２つに分離され、それら２つの上下方向（Y方向）の配置が異なる構成となっている点が異なる。

[1519] 図１７８のAは、網目状導体の第１のずらし構成例の第１１変形例を示す平面図である。

[1520] 図１７８のAの第１１変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、左右方向に不均等に２つの分離された構成となっている点が異なる。図１７８のAの第１１変形例では、分離された２つのうち、左側が、右側よりも大きい構成となっているが、右側が、左側よりも大きい構成も取り得る。また、上下方向に不均等に２つに分離された構成も取り得る。

[1521] 図１７８のBは、網目状導体の第１のずらし構成例の第１２変形例を示す平面図である。

[1522] 図１７８のBの第１２変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、分離せずに左右方向に２分割し、上下方向にずらした構成となっている点が異なる。図１７８のBの第１２変形例では、上下方向にずらした左側と右側の２つのうち、左側を上方向へ、右側を下方向へずらした構成となっているが、右側を上方向、左側を下方向へすらした構成も取り得る。また、上下方向の中心から左右方向にずらした構成も取り得る。

[1523] 図１７９のAは、網目状導体の第１のずらし構成例の第１３変形例を示す平面図である。

[1524] 図１７９のAの第１３変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、左右方向に均等に３つに分離された構成となっている点が異なる。

[1525] なお、図示は省略するが、このような左右方向に均等３分離構成の他、２分離構成において示した図１７７および図１７８と同様の構成も可能である。例えば、上下方向の均等３分離構成、不均等な左右方向の３分離構成、不均等な上下方向の３分離構成、左右方向の均等３分離で上下方向にずらした構成、上下方向の均等３分離で左右方向にずらした構成、分離せずに３分割を上下方向にずらした構成、分離せずに３分割を左右方向にずらした構成、なども可能である。

[1526] 図１７９のBは、網目状導体の第１のずらし構成例の第１４変形例を示す平面図である。

[1527] 図１７９のBの第１４変形例では、周期ずらしの基本構成例と比較して、中

継導体１６０２が、上下左右方向に均等に４つに分離された構成となっている点が異なる。

[1528] 中継導体１６０２を４分離した構成においても、不均等な分離や、分離した４つを上下方向または左右方向の少なくとも一方にずらした構成、分離せずにずらした構成なども取り得る。

[1529] 図１７７乃至図１７９では、中継導体１６０２が２分離、３分離、または、４分離で構成される例について説明したが、５分離以上の任意の分離数も可能である。図１８０では、５分離と９分離の例について説明する。

[1530] 図１８０のAは、網目状導体の第１のずらし構成例の第１５変形例を示す平面図である。

[1531] 図１８０のAの第１５変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、５つに分離された構成となっている点が異なる。図１８０のAの例では、分離された５つのうち、真ん中の１つの領域が大きいが、このような５つのサイズ関係や配置関係も一例であり、これに限定されない。

[1532] 図１８０のBは、網目状導体の第１のずらし構成例の第１６変形例を示す平面図である。

[1533] 図１８０のBの第１６変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、９つに分離された構成となっている点が異なる。図１８０のBの例では、分離された９つのうち、真ん中の１つの領域が大きいが、このような９つのサイズ関係や配置関係も一例であり、これに限定されない。

[1534] 図１８１のAは、網目状導体の第１のずらし構成例の第１７変形例を示す平面図である。

[1535] 図１８１のAの第１７変形例では、周期ずらしの基本構成例と比較して、中継導体１６０２が、内側に１つ以上の間隙（穴）を有する構成となっている点が異なる。間隙の個数や位置、および、形状は、この例に限定されない。

[1536] 図１８１のBは、網目状導体の第１のずらし構成例の第１８変形例を示す平面図である。

[1537] 図１８１のBの第１８変形例では、周期ずらしの基本構成例と比較して、中

継導体１６０２が、内側の導体を外側の導体で包囲するような構成となっている点が異なる。導体の個数や位置、および、形状は、この例に限定されない。

[1538] 図１７３乃至図１８１を参照して説明したように、中継導体１６０２は、網目状導体１６０１の間隙領域内に中央配置されている必要はない。中継導体１６０２は、例えば、X方向またはY方向に偏りをもった配置であってもよく、複数配置されていてもよい。また、中継導体１６０２は、X方向またはY方向に非対称形状であってもよく、X方向またはY方向に対称形状であってもよく、回転対称形状であってもよい。なお、図１７３乃至図１８１のそれぞれの変形例における容量性ノイズの理論値は、第１のずらし構成例において周期ずれPDXが２Aである場合と同様に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロである。

[1539] なお、中継導体１６０２が、どのような形状、配置であっても、中継導体１６０２は、上述した完全相殺の第１条件を少なくとも満たすように形成される。

[1540] 図１７３乃至図１８１で示した第１変形例乃至第１８変形例では、例えば、設計の自由度や、間隙領域内に対する別の導体、何かしらの素子または物体の配置の自由度が向上する。

[1541] さらに、中継導体１６０２は、他の導体層と他の導体層を電気的に接続する導体でなく、他の導体層と他の導体層を電気的に接続しない導体である非網目状導体でもよい。ただし、中継導体１６０２は、他の導体層どうしを電気的に接続しない非網目状体ではなく、他の導体層どうしを電気的に中継する導体であることが望ましい。中継導体１６０２とした場合には、電源引き込みのための配線レイアウトの自由度が向上する。また、MOSトランジスタやダイオード等の能動素子の配置によっては、電圧降下をさらに改善することができる。また、中継導体１６０２があることで誘導性ノイズが改善され、中継導体１６０２を複数配置（分離配置、分割配置）することで誘導性ノイズがさらに改善される場合もある。

[1542] ＜網目状導体の第２のずらし構成例＞

図１８２は、網目状導体の第２のずらし構成例を示す平面図である。

[1543] 網目状導体の第２のずらし構成例では、網目状導体または中継導体の寸法の一部を変更した場合であっても、容量性ノイズの変化量をゼロとすることができることを示す。

[1544] 図１８２の導体層１７１１は、網目状導体１７０１と中継導体１７０２とで構成される。

[1545] 図１８２の導体層１７１１は、中継導体１７０２のY方向の導体幅CDYと、第１の間隙幅GDY1および第２の間隙幅GDY2の寸法が、上述した第１のずらし構成例と異なるように変更されている。

[1546] 具体的には、図１６６に示したように、網目状導体１６０１のX方向の導体幅WDXとY方向の導体幅WDYの１／２を実数Aとして、上述した第１のずらし構成例では、中継導体１７０２のY方向の導体幅CDYが７A、第１の間隙幅GDY1および第２の間隙幅GDY2が、それぞれ、１Aとされていた。

[1547] これに対して、図１８２の第２のずらし構成例では、中継導体１７０２のY方向の導体幅CDYが８A、第１の間隙幅GDY1および第２の間隙幅GDY2が、それぞれ、２Aとされている。

[1548] 換言すれば、上述した第１のずらし構成例では、網目状導体１６０１のY方向の間隙幅GDYが、９Aであったのに対して、第２のずらし構成例では、１２Aに拡大されている。

[1549] 第２のずらし構成例において、その他の導体幅や間隙幅の寸法は、第１のずらし構成例と同様である。第２のずらし構成例においても、上述した完全相殺の第１条件を少なくとも満たしている。

[1550] 図１８３は、第２のずらし構成例において、第１のずらし構成例と同様に、周期ずれPDXを様々な値に設定した導体層１７１１の容量性ノイズの理論値を示したグラフである。

[1551] 図１８３のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図１８３のグラフのスケールも、図１６９に合わせて示し

ている。

[1552] 図１８３に示されるように、第２のずらし構成例においても、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１２、２／１２、または、５／１２とした場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。

[1553] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の３／１２、４／１２、または、６／１２とした場合には、容量性ノイズの変化量および絶対値はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1554] Y方向の寸法を拡大した第２のずらし構成例では、図１８３において破線で示される、周期ずれPDXがゼロ、即ち、周期ずれなしの場合の容量性ノイズが、第１のずらし構成例のときの周期ずれなしの場合の容量性ノイズよりも悪化している。これによって、周期ずれPDXを設定したことによって、改善効果が高まっていることが分かる。

[1555] 図１８４は、第２のずらし構成例において、中継導体１７０２がない場合の容量性ノイズの理論値を示したグラフである。

[1556] 図１８４のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図１８４のグラフのスケールも、図１６９に合わせて示している。

[1557] 中継導体１６０２がない場合には、図１８４に示されるように、容量性ノイズの絶対値はゼロにはならないが、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。容量性ノイズの変化量がゼロとなるずらし量は、中継導体１６０２がある場合と同じである。すなわち、周期ずれPDXを、X方向の繰り返し周期の１／１２、２／１２、または、５／１２とした場合に、容量性ノイズの変化量がゼロとなっている。

[1558] 図１８３と図１８４のグラフより、第２のずらし構成例において、容量性

ノイズの変化量がゼロとなる条件は、第１のずらし構成例のときと同様である。

[1559] 即ち、周期ずれPDXは、網目状導体１７０１のX方向の周期幅FDX（＝１２A）とは異なる値に設定される。

[1560] 周期ずれPDXが２A、すなわち網目状導体１７０１のX方向の導体幅WDXと同じ場合に、容量性ノイズの変化量がゼロとなる。また、周期ずれPDXが１Aである場合と、周期ずれPDXが５Aである場合にも、容量性ノイズの変化量がゼロとなる。

[1561] 周期ずれPDXが１Aまたは５Aである場合には、１２行単位で、容量性ノイズの変化量がゼロとなる。これに対して、周期ずれPDXが２Aである場合には、６行単位で、容量性ノイズの変化量がゼロとなる。周期ずれPDXが網目状導体１７０１の導体幅WDXと等しい場合には、少ない行数で容量性ノイズの変化量をゼロにすることができるので、配線レイアウトの自由度を高めることができる。

[1562] 周期ずれPDXが網目状導体１７０１のX方向の繰り返し周期の３／１２（＝３A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷４ではない場合に、容量性ノイズの変化量がゼロとなる。

[1563] 周期ずれPDXが網目状導体１７０１のX方向の繰り返し周期の４／１２（＝４A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷３ではない場合に、容量性ノイズの変化量がゼロとなる。

[1564] 周期ずれPDXが網目状導体１７０１のX方向の繰り返し周期の６／１２（＝６A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1565] 中継導体１７０２がある場合には、容量性ノイズの変化量がゼロとなるだけではなく、容量性ノイズの絶対値もゼロにすることができる。中継導体１７０２がない場合には、容量性ノイズの変化量はゼロとなるが、容量性ノイズの絶対値はゼロにはならない。

[1566] また、中継導体１７０２がある場合の方が、中継導体１７０２がない場合

よりも、容量性ノイズの改善効果が大きい。

[1567] ＜網目状導体の第３のずらし構成例＞

上述した第１および第２のずらし構成例では、容量性ノイズの変化量がゼロとなるときの周期ずれPDXの条件が、中継導体が有る場合と無い場合で同じであった。

[1568] 次に、中継導体が有る場合と無い場合で、容量性ノイズの変化量がゼロとなるときの周期ずれPDXの条件が異なる例を、第３のずらし構成例として示す。

[1569] 図１８５は、網目状導体の第３のずらし構成例としての導体層の導体幅および間隙幅を説明する平面図である。

[1570] 図１８５の導体層１７３１は、網目状導体１７２１と中継導体１７２２とで構成される。

[1571] 網目状導体１７２１は、任意の実数をAとして、３Aに設定された導体幅WDXと、１Aに設定された導体幅WDYとを有する。網目状導体１７２１の間隙領域内は、６Aに設定された間隙幅GDXと、１７Aに設定された間隙幅GDYとで形成されている。

[1572] 網目状導体１７２１の間隙領域内に配置された中継導体１７２２は、４Aに設定された導体幅CDXと、１５Aに設定された導体幅CDYとを有する矩形であり、X方向の導体幅CDXよりも、Y方向の導体幅CDYが大きい（CDY>CDX）縦長の長方形である。網目状導体１７２１と中継導体１７２２との間は、X方向の第１の間隙幅GDX1および第２の間隙幅GDX2のいずれも、１Aに設定されている。また、Y方向の第１の間隙幅GDY1および第２の間隙幅GDY2のいずれも、１Aに設定されている。

[1573] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、９Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１８Aに相当する。第３のずらし構成例において、実数Aは、網目状導体１７２１のX方向の導体幅WDXの１／３に等しい。

[1574] 第３のずらし構成例においても、上述した完全相殺の第１条件は少なくと

も満たしている。

[1575] 図１８６および図１８７は、網目状導体の第３のずらし構成例としての導体層１７３１において周期ずれPDXを様々な値に設定した平面図である。

[1576] 図１８６のAは、周期ずれPDXをゼロに設定した導体層１７３１の平面図である。

[1577] 図１８６のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／９に設定した導体層１７３１の平面図である。

[1578] 図１８６のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／９に設定した導体層１７３１の平面図である。

[1579] 図１８７のAは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／９に設定した導体層１７３１の平面図である。

[1580] 図１８７のBは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／９に設定した導体層１７３１の平面図である。

[1581] 図１８８は、図１８６および図１８７のように周期ずれPDXを様々な値に設定した導体層１７３１の容量性ノイズの理論値を示したグラフである。

[1582] 図１８８のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図１８８のグラフのスケールも、図１６９に合わせて示している。Vdd印加電圧とVss印加電圧の条件も同様とする。

[1583] 図１８８に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／９、２／９、または、４／９とした場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。周期ずれPDXを、X方向の繰り返し周期の１／９（＝１A）、２／９（＝２A）、または、４／９（＝４A）とした場合、９行単位で、容量性ノイズの変化量がゼロとなる。

[1584] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の３／９とした場合には、容量性ノイズの変化量および絶対値はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量

性ノイズの変化量を少なくすることができる。

[1585] 以上より、中継導体１７２２を備える第３のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1586] まず、前提として、周期ずれPDXは、網目状導体１７２１のX方向の周期幅FDX（＝９A）とは異なる値に設定される。

[1587] 周期ずれPDXが１A、２A、または、４Aである場合に、９行単位で、容量性ノイズの変化量がゼロとなる。また、周期ずれPDXが網目状導体１７２１のX方向の繰り返し周期の３／９（＝３A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝９A）÷３ではない場合に、容量性ノイズの変化量がゼロとなる。

[1588] 図１８９は、中継導体１７２２を省略した導体層１７３１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１７２２を省略した導体層１７３１の図示は省略するが、図１８６および図１８７の各導体層１７３１から、中継導体１７２２を取り除いたものに相当する。

[1589] 中継導体１７２２がない場合には、図１８９に示されるように、容量性ノイズの絶対値はゼロにはならないが、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。容量性ノイズの変化量がゼロとなるずらし量は、中継導体１７２２がある場合と異なる。具体的には、周期ずれPDXを、X方向の繰り返し周期の１／９、２／９、３／９、または、４／９とした場合に、容量性ノイズの変化量がゼロとなっている。周期ずれPDXを、X方向の繰り返し周期の１／９（＝１A）、２／９（＝２A）、または、４／９（＝４A）とした場合、９行単位で、容量性ノイズの変化量がゼロとなる。周期ずれPDXを、X方向の繰り返し周期の３／９（＝３A）とした場合、３行単位で、容量性ノイズの変化量がゼロとなる。

[1590] 以上より、中継導体１７２２を備えない第３のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1591] まず、前提として、周期ずれPDXは、網目状導体１７２１のX方向の周期幅F

DX（＝９A）とは異なる値に設定される。

[1592] 周期ずれPDXが１A、２A、または、４Aである場合に、９行単位で、容量性ノイズの変化量がゼロとなる。また、周期ずれPDXが網目状導体１７２１のX方向の繰り返し周期の３／９（＝３A）と同じ場合にも、３行単位で、容量性ノイズの変化量がゼロとなる。

[1593] したがって、第３のずらし構成例において、周期ずれPDXを網目状導体１７２１の導体幅WDX＝３Aと同じに設定した場合、中継導体１７２２がある場合には、容量性ノイズの変化量がゼロとならないが、中継導体１７２２がない場合には、容量性ノイズの変化量がゼロとなる。すなわち、第３のずらし構成例では、中継導体１７２２がある場合とない場合で、容量性ノイズの変化量がゼロとなるときの周期ずれPDXの条件が異なっている。

[1594] 網目状導体１７２１の導体部と間隙領域との形状関係により、網目状導体１７２１の導体幅WDXの整数倍と周期幅FDXとが一致し、周期ずれPDXと導体幅WDXとが一致する場合には、容量性ノイズが均等に分散されるので、中継導体１７２２がないと容量性ノイズ変化量をゼロにすることができる。

[1595] ＜網目状導体の第４のずらし構成例＞

上述した第１乃至第３のずらし構成例では、中継導体がX方向よりもY方向が長い縦長形状の例について説明した。

[1596] 次に、中継導体がX方向よりもY方向が短い横長形状の例を、第４のずらし構成例として示す。

[1597] 図１９０は、網目状導体の第４のずらし構成例としての導体層の導体幅および間隙幅を説明する平面図である。

[1598] 図１９０の導体層１７７１は、網目状導体１７６１と中継導体１７６２とで構成される。

[1599] 網目状導体１７６１は、任意の実数をAとして、２Aに設定された導体幅WDXと、２Aに設定された導体幅WDYとを有する。網目状導体１７６１の間隙領域は、１２Aに設定された間隙幅GDXと、１０Aに設定された間隙幅GDYとで形成されている。

[1600] 網目状導体１７６１の間隙領域内に配置された中継導体１７６２は、８Aに設定された導体幅CDXと、６Aに設定された導体幅CDYとを有する矩形であり、Y方向の導体幅CDYよりも、X方向の導体幅CDXが大きい（CDX>CDY）横長の長方形である。網目状導体１７６１と中継導体１７６２との間は、X方向の第１の間隙幅GDX1および第２の間隙幅GDX2のいずれも、２Aに設定されている。また、Y方向の第１の間隙幅GDY1および第２の間隙幅GDY2のいずれも、２Aに設定されている。

[1601] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、１４Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１２Aに相当する。第４のずらし構成例において、実数Aは、網目状導体１７６１のX方向の導体幅WDXの１／２に等しい。

[1602] 第４のずらし構成例においても、上述した完全相殺の第１条件は少なくとも満たしている。

[1603] 図１９１および図１９２は、網目状導体の第４のずらし構成例としての導体層１７７１において周期ずれPDXを様々な値に設定した平面図である。

[1604] 図１９１のAは、周期ずれPDXをゼロに設定した導体層１７７１の平面図である。

[1605] 図１９１のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／１４に設定した導体層１７７１の平面図である。

[1606] 図１９１のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／１４に設定した導体層１７７１の平面図である。

[1607] 図１９１のDは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／１４に設定した導体層１７７１の平面図である。

[1608] 図１９２のAは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／１４に設定した導体層１７７１の平面図である。

[1609] 図１９２のBは、周期ずれPDXを５A、即ち、X方向の繰り返し周期（周期幅FDX）の５／１４に設定した導体層１７７１の平面図である。

[1610] 図１９２のCは、周期ずれPDXを６A、即ち、X方向の繰り返し周期（周期幅F

DX）の６／１４に設定した導体層１７７１の平面図である。

[1611] 図１９２のDは、周期ずれPDXを７A、即ち、X方向の繰り返し周期（周期幅FDX）の７／１４に設定した導体層１７７１の平面図である。

[1612] 図１９３は、図１９１および図１９２のように周期ずれPDXを様々な値に設定した導体層１７７１の容量性ノイズの理論値を示したグラフである。

[1613] 図１９３のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図１９３のグラフのスケールも、図１６９に合わせて示している。Vdd印加電圧とVss印加電圧の条件も同様とする。

[1614] 図１９３に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１４、２／１４、３／１４、４／１４、５／１４、または、６／１４とした場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。

[1615] 周期ずれPDXを、X方向の繰り返し周期の１／１４（＝１A）、３／１４（＝３A）、または、５／１４（＝５A）とした場合、１４行単位で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。

[1616] 周期ずれPDXを、X方向の繰り返し周期の２／１４（＝２A）、４／１４（＝４A）、または、６／１４（＝６A）とした場合、７行単位で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。これは、周期ずれPDXが網目状導体１７２１の導体幅WDXと等しい場合に加えて、導体幅WDXの整数倍と等しい場合にも、少ない行数で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。導体幅WDXの整数倍が、周期幅FDX（＝１４A）÷３、周期幅FDX（＝１４A）÷４と一致しない場合には、周期ずれPDXが導体幅WDXの整数倍と等しい場合にも、少ない行数で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。

[1617] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の７／１４とした場合には、容量性ノイズの変化量および絶対値はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容

量性ノイズの変化量を少なくすることができる。

[1618] 以上より、中継導体１７６２を備える第４のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1619] まず、前提として、周期ずれPDXは、網目状導体１７６１のX方向の周期幅FDX（＝１４A）とは異なる値に設定される。

[1620] 周期ずれPDXが２A、すなわち網目状導体１７６１のX方向の導体幅WDXと同じ場合に、容量性ノイズの変化量および絶対値はゼロとなる。また、周期ずれPDXが１A、３A、４A、５A、および、６Aである場合にも、容量性ノイズの変化量および絶対値はゼロとなる。

[1621] 逆に言えば、周期ずれPDXが網目状導体１７６１のX方向の繰り返し周期の７／１４（＝７A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１４A）÷２ではない場合に、容量性ノイズの変化量および絶対値がゼロとなる。

[1622] 図１９４は、中継導体１７６２を省略した導体層１７７１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１７６２を省略した導体層１７７１の図示は省略するが、図１９１および図１９２の各導体層１７７１から、中継導体１７６２を取り除いたものに相当する。

[1623] 図１９４に示されるように、中継導体１７６２がない場合においても、容量性ノイズの変化量がゼロとなるずらし量は、中継導体１７６２がある場合と同じである。ただし、容量性ノイズの絶対値はゼロとならない。

[1624] 以上より、中継導体１７６２を備えない第４のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1625] まず、前提として、周期ずれPDXは、網目状導体１７６１のX方向の周期幅FDX（＝１４A）とは異なる値に設定される。

[1626] 周期ずれPDXが２A、すなわち網目状導体１７６１のX方向の導体幅WDXと同じ場合に、容量性ノイズの変化量はゼロとなる。また、周期ずれPDXが１A、３A、４A、５A、および、６Aである場合にも、容量性ノイズの変化量はゼロ

となる。

[1627] 逆に言えば、周期ずれPDXが網目状導体１７６１のX方向の繰り返し周期の７／１４（＝７A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１４A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1628] ＜網目状導体の第５のずらし構成例＞

次に、網目状導体のX方向の導体幅WDXが広い場合の例を、第５のずらし構成例として示す。

[1629] 図１９５は、網目状導体の第５のずらし構成例としての導体層の導体幅および間隙幅を説明する平面図である。

[1630] 図１９５の導体層１７９１は、網目状導体１７８１と中継導体１７８２とで構成される。

[1631] 網目状導体１７８１は、任意の実数をAとして、４Aに設定された導体幅WDXと、２Aに設定された導体幅WDYとを有する。網目状導体１７８１の間隙領域は、１２Aに設定された間隙幅GDXと、１６Aに設定された間隙幅GDYとで形成されている。

[1632] 網目状導体１７８１の間隙領域内に配置された中継導体１７８２は、８Aに設定された導体幅CDXと、１２Aに設定された導体幅CDYとを有する矩形であり、X方向の導体幅CDXよりも、Y方向の導体幅CDYが大きい（CDY>CDX）縦長の長方形である。網目状導体１７８１と中継導体１７８２との間は、X方向の第１の間隙幅GDX1および第２の間隙幅GDX2のいずれも、２Aに設定されている。また、Y方向の第１の間隙幅GDY1および第２の間隙幅GDY2のいずれも、２Aに設定されている。

[1633] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、１６Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１８Aに相当する。第５のずらし構成例において、実数Aは、網目状導体１７８１のX方向の導体幅WDXの１／４に等しい。

[1634] 第５のずらし構成例においても、上述した完全相殺の第１条件は少なくとも満たしている。

[1635] 図１９６乃至図１９８は、網目状導体の第５のずらし構成例としての導体層１７９１において周期ずれPDXを様々な値に設定した平面図である。

[1636] 図１９６のAは、周期ずれPDXをゼロに設定した導体層１７９１の平面図である。

[1637] 図１９６のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／１６に設定した導体層１７９１の平面図である。

[1638] 図１９６のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／１６に設定した導体層１７９１の平面図である。

[1639] 図１９７のAは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／１６に設定した導体層１７９１の平面図である。

[1640] 図１９７のBは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／１６に設定した導体層１７９１の平面図である。

[1641] 図１９７のCは、周期ずれPDXを５A、即ち、X方向の繰り返し周期（周期幅FDX）の５／１６に設定した導体層１７９１の平面図である。

[1642] 図１９８のAは、周期ずれPDXを６A、即ち、X方向の繰り返し周期（周期幅FDX）の６／１６に設定した導体層１７９１の平面図である。

[1643] 図１９８のBは、周期ずれPDXを７A、即ち、X方向の繰り返し周期（周期幅FDX）の７／１６に設定した導体層１７９１の平面図である。

[1644] 図１９８のCは、周期ずれPDXを８A、即ち、X方向の繰り返し周期（周期幅FDX）の８／１６に設定した導体層１７９１の平面図である。

[1645] 図１９９は、図１９６乃至図１９８のように周期ずれPDXを様々な値に設定した導体層１７７１の容量性ノイズの理論値を示したグラフである。

[1646] 図１９９のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図１９９のグラフのスケールも、図１６９に合わせて示している。Vdd印加電圧とVss印加電圧の条件も同様とする。

[1647] 図１９９に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１６（＝１A）、２

／１６（＝２A）、３／１６（＝３A）、４／１６（＝４A）、５／１６（＝５A）、６／１６（＝６A）、または、７／１６（＝７A）とした場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値がゼロとなっている。

[1648] 逆に言えば、周期ずれPDXが網目状導体１７８１のX方向の繰り返し周期の８／１６（＝８A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１６A）÷２ではない場合に、容量性ノイズの変化量および絶対値がゼロとなる。

[1649] 周期ずれPDXを、X方向の繰り返し周期の１／１６（＝１A）、３／１６（＝３A）、５／１６（＝５A）、または、７／１６（＝７A）とした場合、１６行単位で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。

[1650] 周期ずれPDXを、X方向の繰り返し周期の２／１６（＝２A）、または、６／１６（＝６A）とした場合、８行単位で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。

[1651] 周期ずれPDXを、X方向の繰り返し周期の４／１６（＝４A）した場合、４行単位で、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となる。

[1652] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の８／１６とした場合には、容量性ノイズの変化量および絶対値はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1653] 以上より、中継導体１７６２を備える第５のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1654] まず、前提として、周期ずれPDXは、網目状導体１７８１のX方向の周期幅FDX（＝１６A）とは異なる値に設定される。

[1655] 周期ずれPDXが４A、すなわち網目状導体１７８１のX方向の導体幅WDXと同じ場合に、容量性ノイズの変化量および絶対値はゼロとなる。

[1656] また、周期ずれPDXが２Aおよび６Aである場合にも、容量性ノイズの変化量

および絶対値はゼロとなる。周期ずれPDXを２Aとした場合、周期ずれPDXは導体幅WDXの半分の１倍に等しい。周期ずれPDXを６Aとした場合、周期ずれPDXは導体幅WDXの半分の３倍に等しい。さらに言えば、周期ずれPDXを４Aとした場合、周期ずれPDXは導体幅WDXの半分の２倍に等しい。

[1657] 上述した第４のずらし構成例のように、網目状導体のX方向の導体幅WDXを狭く設定した場合には、周期ずれPDXが網目状導体１７２１の導体幅WDXの整数倍と等しい場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となった。

[1658] これに対して、網目状導体のX方向の導体幅WDXを広く設定した場合には、周期ずれPDXが網目状導体１７２１の導体幅WDXの半分の整数倍と等しい場合に、容量性ノイズの変化量がゼロ、かつ、容量性ノイズの絶対値となっている。

[1659] このように、周期ずれPDXが、導体幅WDXの整数倍だけでなく、導体幅WDXの半分の整数倍に等しい場合に、容量性ノイズの変化量および絶対値がゼロとなる場合もある。

[1660] 図２００は、中継導体１７８２を省略した導体層１７９１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１７８２を省略した導体層１７９１の図示は省略するが、図１９６乃至図１９８の各導体層１７９１から、中継導体１７８２を取り除いたものに相当する。

[1661] 図２００に示されるように、中継導体１７８２がない場合においても、容量性ノイズの変化量がゼロとなるずらし量は、中継導体１７８２がある場合と同じである。ただし、容量性ノイズの絶対値はゼロとならない。

[1662] ＜網目状導体の第６のずらし構成例＞

上述した第１乃至第５のずらし構成例では、網目状導体のX方向の導体幅WDXと間隙幅GDXとの関係に着目すると、間隙幅GDXが導体幅WDXよりも大きい例（間隙幅GDX＞導体幅WDX）を説明した。

[1663] 次の第６のずらし構成例では、間隙幅GDXが導体幅WDXよりも小さい例（間

隙幅GDX＜導体幅WDX）について説明する。

[1664] 図２０１は、網目状導体の第６のずらし構成例としての導体層の導体幅および間隙幅を説明する平面図である。

[1665] 図２０１の導体層１８１１は、網目状導体１８０１と中継導体１８０２とで構成される。

[1666] 網目状導体１８０１は、任意の実数をAとして、６Aに設定された導体幅WDXと、６Aに設定された導体幅WDYとを有する。網目状導体１８０１の間隙領域は、４Aに設定された間隙幅GDXと、４Aに設定された間隙幅GDYとで形成されている。したがって、導体幅WDX（＝６A）が間隙幅GDX（＝４A）よりも大きくなっている。

[1667] 網目状導体１８０１の間隙領域内に配置された中継導体１８０２は、２Aに設定された導体幅CDXと、２Aに設定された導体幅CDYとを有する矩形であり、X方向の導体幅CDXとY方向の導体幅CDYとが同じ（CDY＝CDX）正方形である。網目状導体１８０１と中継導体１８０２との間は、X方向の第１の間隙幅GDX1および第２の間隙幅GDX2のいずれも、１Aに設定されている。また、Y方向の第１の間隙幅GDY1および第２の間隙幅GDY2のいずれも、１Aに設定されている。

[1668] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、１０Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１０Aに相当する。

[1669] 第６のずらし構成例では、所定範囲内における網目状導体１８０１の導体面積と中継導体１８０２の導体面積を比較すると、網目状導体１８０１の導体面積の方が大きくなっており、上述した完全相殺の第１条件は満たしていない。

[1670] 図２０２および図２０３は、網目状導体の第６のずらし構成例としての導体層１８１１において周期ずれPDXを様々な値に設定した平面図である。

[1671] 図２０２のAは、周期ずれPDXをゼロに設定した導体層１８１１の平面図である。

[1672] 図２０２のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／１０に設定した導体層１８１１の平面図である。

[1673] 図２０２のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／１０に設定した導体層１８１１の平面図である。

[1674] 図２０３のAは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／１０に設定した導体層１８１１の平面図である。

[1675] 図２０３のBは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／１０に設定した導体層１８１１の平面図である。

[1676] 図２０３のCは、周期ずれPDXを５A、即ち、X方向の繰り返し周期（周期幅FDX）の５／１０に設定した導体層１８１１の平面図である。

[1677] 図２０４は、図２０２および図２０３のように周期ずれPDXを様々な値に設定した導体層１８１１の容量性ノイズの理論値を示したグラフである。

[1678] 図２０４のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図２０４のグラフのスケールも、図１６９に合わせて示している。Vdd印加電圧とVss印加電圧の条件も同様とする。

[1679] 図２０４に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１０（＝１A）、２／１０（＝２A）、３／１０（＝３A）、または、４／１０（＝４A）とした場合に、容量性ノイズの変化量がゼロとなっている。なお、容量性ノイズの絶対値はゼロとならない。

[1680] 逆に言えば、周期ずれPDXが網目状導体１８０１のX方向の繰り返し周期の５／１０（＝５A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１０A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1681] 周期ずれPDXを、X方向の繰り返し周期の１／１０（＝１A）、または、３／１０（＝３A）とした場合、１０行単位で、容量性ノイズの変化量がゼロとなる。

[1682] 周期ずれPDXを、X方向の繰り返し周期の２／１０（＝２A）、または、４／１０（＝４A）とした場合、５行単位で、容量性ノイズの変化量がゼロとなる

。

[1683] その他の周期ずれPDXの場合、具体的には、周期ずれPDXを、X方向の繰り返し周期の５／１０とした場合には、容量性ノイズの変化量はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1684] 以上より、中継導体１８０２を備える第６のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1685] まず、前提として、周期ずれPDXは、網目状導体１８０１のX方向の周期幅FDX（＝１０A）とは異なる値に設定される。

[1686] 周期ずれPDXが４A、すなわち網目状導体１８０１のX方向の間隙幅GDXと同じ場合に、容量性ノイズの変化量はゼロとなる。また、周期ずれPDXが１A、２A、および３Aである場合にも、容量性ノイズの変化量はゼロとなる。

[1687] 図２０４のグラフにはないが、周期ずれPDXが間隙幅GDX（＝４A）の２倍である８Aである場合、周期幅FDXは１０Aであり、８／１０＝（１０－２）／１０なので、周期ずれPDXが２Aである場合と等価となるので、容量性ノイズの変化量はゼロとなる。また、周期ずれPDXが間隙幅GDX（＝４A）の３倍である１２Aである場合、周期幅FDXは１０Aであり、１２／１０＝（１０＋２）／１０なので、周期ずれPDXが２Aである場合と等価となるので、容量性ノイズの変化量はゼロとなる。

[1688] したがって、間隙幅GDXが導体幅WDXよりも大きい網目状導体１８０１を有する導体層１８１１では、間隙幅GDXの整数倍であるとき、容量性ノイズの変化量をゼロとすることができる。ただし、周期ずれPDXが１Aまたは３Aである場合も、容量性ノイズの変化量はゼロとなるので、間隙幅GDXの整数倍に限定されるわけではない。

[1689] 図２０５は、中継導体１８０２を省略した導体層１８１１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１８０２を省略した導体層１８１１の図示は省略するが、図２０２および図２０３の各導体層１８１１から、中継導体１８０２を取り除

いたものに相当する。

[1690] 図２０５に示されるように、中継導体１８０２がない場合においても、容量性ノイズの変化量がゼロとなるずらし量は、中継導体１８０２がある場合と同じである。ただし、容量性ノイズの絶対値はゼロとならない。

[1691] ＜網目状導体の第７のずらし構成例＞

次に、網目状導体のX方向の導体幅WDXと間隙幅GDXとが等しい場合の例（導体幅WDX＝間隙幅GDX）を、第７のずらし構成例として示す。

[1692] 図２０６は、網目状導体の第７のずらし構成例としての導体層の導体幅および間隙幅を説明する平面図である。

[1693] 図２０６の導体層１８３１は、網目状導体１８２１と中継導体１８２２とで構成される。

[1694] 網目状導体１８２１は、任意の実数をAとして、６Aに設定された導体幅WDXと、６Aに設定された導体幅WDYとを有する。網目状導体１８２１の間隙領域は、６Aに設定された間隙幅GDXと、６Aに設定された間隙幅GDYとで形成されている。したがって、導体幅WDX（＝６A）と間隙幅GDX（＝６A）とが等しくなっている。

[1695] 網目状導体１８２１の間隙領域内に配置された中継導体１８２２は、２Aに設定された導体幅CDXと、２Aに設定された導体幅CDYとを有する矩形であり、X方向の導体幅CDXとY方向の導体幅CDYとが同じ（CDY＝CDX）正方形である。網目状導体１８２１と中継導体１８２２との間は、X方向の第１の間隙幅GDX1および第２の間隙幅GDX2のいずれも、２Aに設定されている。また、Y方向の第１の間隙幅GDY1および第２の間隙幅GDY2のいずれも、２Aに設定されている。

[1696] したがって、周期幅FDX（＝導体幅WDX＋間隙幅GDX）は、任意の実数Aを用いて表すと、１２Aに相当し、周期幅FDY（＝導体幅WDY＋間隙幅GDY）は、１２Aに相当する。

[1697] 第７のずらし構成例では、所定範囲内における網目状導体１８０１の導体面積と中継導体１８０２の導体面積を比較すると、網目状導体１８０１の導

体面積の方が大きくなっており、上述した完全相殺の第１条件は満たしていない。

[1698] 図２０７および図２０８は、網目状導体の第７のずらし構成例としての導体層１８３１において周期ずれPDXを様々な値に設定した平面図である。

[1699] 図２０７のAは、周期ずれPDXをゼロに設定した導体層１８３１の平面図である。

[1700] 図２０７のBは、X方向の周期ずれPDXを１A、即ち、X方向の繰り返し周期（周期幅FDX）の１／１２に設定した導体層１８３１の平面図である。

[1701] 図２０７のCは、周期ずれPDXを２A、即ち、X方向の繰り返し周期（周期幅FDX）の２／１２に設定した導体層１８３１の平面図である。

[1702] 図２０７のDは、周期ずれPDXを３A、即ち、X方向の繰り返し周期（周期幅FDX）の３／１２に設定した導体層１８３１の平面図である。

[1703] 図２０８のAは、周期ずれPDXを４A、即ち、X方向の繰り返し周期（周期幅FDX）の４／１２に設定した導体層１８３１の平面図である。

[1704] 図２０８のBは、周期ずれPDXを５A、即ち、X方向の繰り返し周期（周期幅FDX）の５／１２に設定した導体層１８３１の平面図である。

[1705] 図２０８のCは、周期ずれPDXを６A、即ち、X方向の繰り返し周期（周期幅FDX）の６／１２に設定した導体層１８３１の平面図である。

[1706] 図２０９は、図２０７および図２０８のように周期ずれPDXを様々な値に設定した導体層１８３１の容量性ノイズの理論値を示したグラフである。

[1707] 図２０９のグラフの横軸および縦軸は図１６９と同様であるので、説明は省略する。なお、図２０９のグラフのスケールも、図１６９に合わせて示している。Vdd印加電圧とVss印加電圧の条件も同様とする。

[1708] 図２０９に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。より具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１２（＝１A）、２／１２（＝２A）、または、５／１２（＝５A）とした場合に、容量性ノイズの変化量がゼロとなっている。なお、容量性ノイズの絶対値はゼロとならない。

[1709] 逆に言えば、周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の３／１２（＝３A）、４／１２（＝４A）、および、６／１２（＝６A）とは異なる場合、換言すれば、周期ずれPDXが、周期幅FDX（＝１２A）÷４、周期幅FDX（＝１２A）÷３、および、周期幅FDX（＝１２A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1710] 周期ずれPDXを、X方向の繰り返し周期の１／１２（＝１A）、または、５／１２（＝５A）とした場合、１２行単位で、容量性ノイズの変化量がゼロとなる。

[1711] 周期ずれPDXを、X方向の繰り返し周期の２／１２（＝２A）とした場合、６行単位で、容量性ノイズの変化量がゼロとなる。X方向の導体幅WDXと間隙幅GDXとが等しい網目状導体１８２１では、周期ずれPDXが、中継導体１８２２のX方向の導体幅CDX（＝２A）と同じ場合に、少ない行数で、容量性ノイズの変化量をゼロにすることができる。周期ずれPDXが、網目状導体１８２１のX方向の導体幅WDX（＝６A）と同じ場合には、容量性ノイズの変化量をゼロにならない。

[1712] 周期ずれPDXを、網目状導体１８２１のX方向の繰り返し周期の３／１２（＝３A）、４／１２（＝４A）、および、６／１２（＝６A）とした場合には、容量性ノイズの変化量はゼロとならないが、周期ずれPDXがゼロ、即ち、周期ずれなしの場合よりも、容量性ノイズの変化量を少なくすることができる。

[1713] 以上より、中継導体１８２２を備える第７のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1714] まず、前提として、周期ずれPDXは、網目状導体１８２１のX方向の周期幅FDX（＝１２A）とは異なる値に設定される。

[1715] 周期ずれPDXが２A、すなわち中継導体１８２２のX方向の導体幅CDXと同じ場合に、容量性ノイズの変化量はゼロとなる。また、周期ずれPDXが１A、および、５Aである場合にも、容量性ノイズの変化量はゼロとなる。

[1716] 周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の３／１２（＝３A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷

４ではない場合に、容量性ノイズの変化量がゼロとなる。

[1717] 周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の４／１２（＝４A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷３ではない場合に、容量性ノイズの変化量がゼロとなる。

[1718] 周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の６／１２（＝６A）とは異なる場合、換言すれば、周期ずれPDXが周期幅FDX（＝１２A）÷２ではない場合に、容量性ノイズの変化量がゼロとなる。

[1719] 図２１０は、中継導体１８２２を省略した導体層１８３１において、周期ずれPDXを様々な値に設定した場合の容量性ノイズの理論値を示したグラフである。中継導体１８２２を省略した導体層１８３１の図示は省略するが、図２０７および図２０８の各導体層１８３１から、中継導体１８２２を取り除いたものに相当する。

[1720] 中継導体１８２２がない場合においても、図２１０に示されるように、周期ずれPDXが所定の値の場合に、容量性ノイズの変化量がゼロとなっている。ただし、容量性ノイズの変化量がゼロとなるずらし量は、中継導体１８２２がある場合と異なる。具体的には、周期ずれPDXを、X方向の繰り返し周期の１／１２、２／１２、３／１２、５／１２、または、６／１２とした場合に、容量性ノイズの変化量がゼロとなっている。

[1721] 周期ずれPDXを、X方向の繰り返し周期の３／１２（＝３A）とした場合、４行単位で、容量性ノイズの変化量がゼロとなる。周期ずれPDXを、X方向の繰り返し周期の２／１２（＝２A）とした場合、６行単位で、容量性ノイズの変化量がゼロとなる。

[1722] 周期ずれPDXを、X方向の繰り返し周期の６／１２（＝６A）とした場合、２行単位で、容量性ノイズの変化量がゼロとなる。

[1723] 以上より、中継導体１８２２を備えない第７のずらし構成例においては、以下の条件の場合に、容量性ノイズの変化量をゼロにすることができる。

[1724] まず、前提として、周期ずれPDXは、網目状導体１８２１のX方向の周期幅FDX（＝１２A）とは異なる値に設定される。

[1725] 周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の１／１２（＝１A）、２／１２（＝２A）、３／１２（＝３A）、５／１２（＝５A）、または、６／１２（＝６A）である場合、容量性ノイズの変化量がゼロとなる。網目状導体１８２１のX方向の繰り返し周期の１／１２（＝１A）、２／１２（＝２A）、３／１２（＝３A）、および、６／１２（＝６A）は、それぞれ、周期ずれPDXが、周期幅FDX（＝１２A）÷１２、周期幅FDX（＝１２A）÷６、周期幅FDX（＝１２A）÷４、および、周期幅FDX（＝１２A）÷２であると言い換えることができる。したがって、周期ずれPDXが、周期幅FDX÷偶数の整数である場合に、容量性ノイズの変化量がゼロとなる。周期ずれPDXを、X方向の繰り返し周期の６／１２（＝６A）とした場合である、周期ずれPDXが周期幅FDX（＝１２A）÷２である場合に、最も少ない行数で、容量性ノイズの変化量がゼロとなり好適であるが、これに限られない。

[1726] また、周期ずれPDXが網目状導体１８２１のX方向の繰り返し周期の４／１２（＝４A）とは異なる場合、換言すれば、周期ずれPDXが、周期幅FDX（＝１２A）÷３ではない場合に、容量性ノイズの変化量がゼロとなる。

[1727] したがって、第７のずらし構成例においては、中継導体１８２２がある場合とない場合で、容量性ノイズの変化量がゼロとなるときの周期ずれPDXの条件が異なっている。

[1728] 網目状導体１８２１の導体部と間隙領域との形状関係により、周期ずれPDXの偶数の整数倍と周期幅FDXとが一致する場合には、容量性ノイズが均等に分散されるので、中継導体１８２２がないと容量性ノイズ変化量をゼロにすることができる。

[1729] ＜網目状導体のずらし構成例の変形例＞

上述した網目状導体の第１乃至第７のずらし構成例の少なくとも１つに対して、以下のような変形を行った構成も可能である。

[1730] 例えば、網目状導体のY方向の導体幅WDYを間隙幅GDYよりも大きくしたり（導体幅WDY＞間隙幅GDY）、X方向の導体幅WDXを間隙幅GDXよりも大きくしてもよい（導体幅WDX＞間隙幅GDX）。この場合、遮光性や導体占有率の観点で有

利になる。

[1731] 反対に、例えば、網目状導体のY方向の導体幅WDYを間隙幅GDYと同じか、または、それより小さくしたり（導体幅WDY≦間隙幅GDY）、X方向の導体幅WDXを間隙幅GDXと同じか、または、それより小さくしてもよい（導体幅WDX≦間隙幅GDX）。この場合、容量性ノイズの相殺性の観点で有利になる。

[1732] 上述した網目状導体のずらし構成例では、X軸のプラス方向へずらした例を用いて説明したが、X軸のマイナス方向へずらしてもよい。また、X軸のプラス方向への１行または複数行のずらしと、X軸のマイナス方向への１行または複数行のずらしとを交互に配置するなど、X軸のプラス方向へのずらしとマイナス方向へのずらしを組み合わせて構成してもよい。

[1733] 上述した網目状導体のずらし構成を有する導体層は、Victim導体に近い導体層である場合に特に好適だが、その限りではない。網目状導体のずらし構成を有する導体層は、上述した導体層A（配線層１６５A）または導体層B（配線層１６５B）の網目状導体に適用される例として説明したが、導体層AまたはB以外の導体層にも適用可能である。例えば、導体層C（配線層１６５C）でもよいし、回路基板、半導体基板、または、電子機器のなかの何れかの導体層に適用されてもよい。また、網目状導体のずらし構成を有する導体層を２層以上備えてもよく、その場合にはこの２層のそれぞれ導体層における周期ずれ量が互いに同一または略同一であることが誘導性ノイズの観点で望ましいが、周期ずれ量を互いに異ならせてもよい。また、網目状導体を有する導体層を２層以上備え、一部の導体層の網目状導体には周期ずれを設けて、他の導体層の網目状導体には周期ずれを設けないようにしてもよい。また、一つの導体層内に、周期ずれ量が互いに異なる網目状導体を複数備えてもよく、周期ずれを設けた網目状導体と周期ずれを設けない網目状導体との両方を備えてもよい。

[1734] 網目状導体または中継導体としての配線の周期（配線周期）、配線の幅（配線幅）、配線の間隙幅、配線の周期ずれは、位置によって変調された構造であってもよい。例えば、配線周期、配線幅、間隙幅、周期ずれは、X方向ま

たはY方向の距離に応じて徐々に大きくなる構造であってもよく、X方向またはY方向の距離に応じて徐々に小さくなる構造であってもよい。さらに、X方向またはY方向の距離に応じて徐々に大きくなる構造と、X方向またはY方向の距離に応じて徐々に小さくなる構造を組み合わせた構造や交互に配置した構造であってもよい。

[1735] 網目状導体または中継導体の少なくとも一部の導体は、複数個または複数本に分離されていてもよく、図１７８のBのように、分離されてはいないが、複数個または複数本に分割された形状が結合した形状でもよい。また、網目状導体の少なくとも一部が、切断して分離された形状であってもよい。

[1736] 上述した網目状導体のずらし構成例では、網目状導体が、GNDやマイナス電源に接続される配線（Vss配線）であり、中継導体が、プラス電源に接続される配線（Vdd配線）であるとして説明した。また、Vdd印加電圧とVss印加電圧の絶対値が同一である例について説明した。

[1737] しかしながら、Vdd印加電圧とVss印加電圧は、反対でもよい。すなわち、網目状導体が、プラス電源に接続される配線（Vdd配線）であり、中継導体が、GNDやマイナス電源に接続される配線（Vss配線）であってもよい。また、Vdd印加電圧とVss印加電圧の絶対値が同一ではない電圧でもよい。例えば、例えば、Vdd印加電圧がプラス電源（例えば、＋１V）で、Vss印加電圧がGND(０V)であってもよい。

[1738] 網目状導体に印加される電圧と、中継導体に印加される電圧は、上記の例に限らず、別の電源であってもよく、何かしらの２種類の電源であればよい。この場合、２種類の電源の極性が互いに異なることが望ましいが、その限りではない。

[1739] 網目状導体のずらし構成を有する導体層の平面配置は、X方向を反転させてもよいし、Y方向を反転させてもよい。また、時計回りに所定角度（例えば、９０度）回転させてもよいし、反時計回りに所定角度（例えば、－９０度）回転させてもよい。

[1740] 本開示では、網目状導体の周期ずれによって容量性ノイズが改善される効

果を示したが、周期ずれがない網目状導体と中継導体を除外するものではない。上述したように、周期ずれがない導体層についても、中継導体の有り無しいずれも、導体層A（配線層１６５A）または導体層B（配線層１６５B）の網目状導体として適用できる。

[1741] 中継導体は、例えば、円形、多角形、対称形状、非対称形状、星形状、放射形状など、どのような形状でもよく、複雑な形状でもよい。また、上述した網目状導体のずらし構成において、中継導体とした導体は、他の導体層どうしを電気的に中継しない導体でもよく、網目状導体の間隙領域内に配置される非網目状の導体（非網目状導体）であればよい。中継導体を含む非網目状導体は、網目状導体の各間隙領域の全てに配置されていてもよいし、所定の一部の間隙領域のみに配置されていてもよい。

[1742] ＜１５．３電源の構成例＞

次に、固体撮像装置１００が３電源を有する場合の導体層（配線層１６５）の構成例について説明する。

[1743] 上述した各種の構成例において、導体層AおよびB（配線層１６５Aおよび１６５B）の２層や、導体層A乃至C（配線層１６５A乃至１６５C）の３層のいずれの場合においても、配線層に供給される電源は、例えば、プラス電源とされるVddと、例えば、GNDやマイナス電源とされるVssの２つであるとして説明した。

[1744] しかしながら、固体撮像装置１００は、例えば、第１の電源Vdd、第２の電源Vss１、第３の電源Vss2の３電源で制御される場合もある。

[1745] 図２１１は、固体撮像装置１００が２電源と３電源を取る場合の概念図を示している。

[1746] 図２１１のAは、これまで説明した固体撮像装置１００が２電源で制御される場合の概念図である。

[1747] 固体撮像装置１００に含まれる回路ブロック２００１には、配線２０１１を介して電源Vddが供給されるとともに、配線２０１２を介して電源Vssが供給される。回路ブロック２００１は、能動素子群１６７が形成された回路ブ

ロックであり、例えば、図７の回路ブロック２０２乃至２０４などに相当する。配線２０１１および２０１２は、上述した各種の構成例において、２層の場合の導体層AおよびBや、３層の場合の導体層A乃至Cに含まれる配線（導体）に相当する。ただし、配線２０１１および２０１２には、他の導体層の導体が含まれていてもよく、上述した各種の構成例において説明した配線（導体）とは異なる構成の導体が含まれていてもよい。

[1748] 図２１１のBは、固体撮像装置１００が３電源で制御される場合の第１構成例の概念図である。

[1749] ３電源で制御される場合の第１構成例では、配線２０２１を介して第１の電源Vddが回路ブロック２００１に供給されるとともに、配線２０２２を介して第２の電源Vss1が回路ブロック２００１に供給され、配線２０２３を介して第３の電源Vss2が回路ブロック２００１に供給される。第２の電源Vss1および第３の電源Vss2は、配線２０２２および２０２３を介して回路ブロック２００１に常時供給される構成でもよいし、回路ブロック２００１が内部で配線２０２２および２０２３との接続を制御し、動作モード等に応じて第２の電源Vss1または第３の電源Vss2のいずれか一方を選択してもよい。

[1750] 図２１１のCは、固体撮像装置１００が３電源で制御される場合の第２構成例の概念図である。

[1751] ３電源で制御される場合の第２構成例では、選択部２００２が、回路ブロック２００１とは別に設けられている。選択部２００２は、回路ブロック２００１の制御にしたがい、動作モード等に応じて第２の電源Vss1または第３の電源Vss2の少なくとも一方を選択する。換言すれば、選択部２００２は、第１の電源Vdd、配線２０２１、回路ブロック２００１、配線２０２２、および、第２の電源Vss1を含む第１の経路か、または、第１の電源Vdd、配線２０２１、回路ブロック２００１、配線２０２３、および、第３の電源Vss2を含む第２の経路の少なくとも一方を選択する。

[1752] 図２１１のDは、固体撮像装置１００が３電源で制御される場合の第３構成例の概念図である。

[1753] ３電源で制御される場合の第３構成例は、第２の電源Vss1と第３の電源Vss2の選択を制御する制御部２００３も、回路ブロック２００１とは別に設けられた構成である。制御部２００３は、第２の電源Vss1と第３の電源Vss2の選択を判断して選択部２００２に指令し、選択部２００２は、制御部２００３の指令に基づいて、第２の電源Vss1または第３の電源Vss2の少なくとも一方を選択する。

[1754] 図２１１のB乃至Dの３電源の各構成は、いずれも、回路ブロック２００１が、配線２０２１を介して第１の電源Vddに電気的に接続され、配線２０２２を介して第２の電源Vss1に電気的に接続され、配線２０２３を介して第３の電源Vss2に電気的に接続される構成である。

[1755] なお、図２１１のB乃至Dの３電源の各構成で、第２の電源Vss1および第３の電源Vss2を選択して動作する場合には、第２の電源Vss1または第３の電源Vss2のいずれか一方を択一的に選択する構成でもよいし、第２の電源Vss1と第３の電源Vss2とが同時に選択されてもよい。

[1756] ３電源の電源電圧の大小関係は、第１の電源Vddが第２の電源Vss1よりも大きく、第１の電源Vddが第３の電源Vss2よりも大きい。第２の電源Vss1および第３の電源Vss2は同じか、または、第２の電源Vss1の方が第３の電源Vss2よりも大きい。すなわち、第１の電源Vdd＞第２の電源Vss1、第１の電源Vdd＞第３の電源Vss2、第２の電源Vss1≧第３の電源Vss2である。固体撮像装置１００が、第２の電源Vss1を選択したときの総消費電力は、第３の電源Vss2を選択したときの総消費電力と同じか、または、それより大きい。また、固体撮像装置１００が、第２の電源Vss1を選択したときの総電流量は、第３の電源Vss2を選択したときの総電流量と同じか、または、それより大きい。これらの場合には、「第１の電源Vddが電気的に接続されるパッド（Vddパッド）の総数≧第３の電源Vss2が電気的に接続されるパッド（Vss2パッド）の総数」、「第２の電源Vss1が電気的に接続されるパッド（Vss1パッド）の総数≧第３の電源Vss2が電気的に接続されるパッド（Vss2パッド）の総数」とすることができる。すなわち、総消費電力や総電流量による制約が小さいため、

第３の電源Vss2が電気的に接続されるパッドの総数を、第１の電源Vddまたは第２の電源Vss1が電気的に接続されるパッドの総数よりも小さくすることが可能である。さらに、「第１の電源Vddが電気的に接続されるパッドの総数≒第２の電源Vss1が電気的に接続されるパッドの総数」としてもよい。なお、３電源の場合のパッド配置については、上述した２電源の場合のパッド配置例を応用すればよいので、詳細を割愛する。例えば、Vddパッド、Vss1パッド、および、Vss2パッドを、任意の一辺、二辺、三辺、または、四辺において、上述した交互配置や鏡面対称配置とすればよい。

[1757] 第１の電源Vddは、例えば、０V以上の電源であり、固定電圧でもよいし、可変電圧であってもよい。第２の電源Vss1および第３の電源Vss2は、例えば、GNDやマイナス電源である。より具体的には、例えば、第２の電源Vss1がGND(接地)であり、第３の電源Vss2がマイナス電源の構成や、第２の電源Vss1が第１の負の電源電圧であり、第３の電源Vss2が第１の負の電源電圧と異なる第２の負の電源電圧の構成などを取り得る。本実施の形態において、第１の電源Vdd、第２の電源Vss1および第３の電源Vss2とは、回路ブロック２００１に供給される電源電圧レベルを区別するものであり、GND(接地)も含むものとする。また、第２の電源Vss1および第３の電源Vss2が、どちらもGNDであったり、同一電圧のマイナス電源でもよい。換言すれば、第１の電源Vdd、第２の電源Vss1、および、第３の電源Vss2は、第２の電源Vss1と第３の電源Vss2が同じ電源電圧である２系統の３電源でもよいし、第２の電源Vss1と第３の電源Vss2が異なる電源電圧である３系統の３電源でもよい。

[1758] なお、以下では、第１の電源Vddに接続される導体をVdd導体、第２の電源Vss1に接続される導体をVss1導体、第３の電源Vss2に接続される導体をVss2導体とも称する。

[1759] また、３電源の組合せとしては、第１の電源Vdd1、第２の電源Vdd2、および、第３の電源Vssのように、０以上の電源電圧を２つにした構成も取り得る。第１の電源Vdd1、第２の電源Vdd2、および、第３の電源Vssの構成は、以下で説明する第１の電源Vdd、第２の電源Vss1、および、第３の電源Vss2の構成

を適宜置き換えて適用可能であるので、説明は省略する。第１の電源Vdd1、第２の電源Vdd2、および、第３の電源Vssの構成の場合、第１の電源Vdd1または第２の電源Vdd2の択一的選択または同時選択となり、第３の電源Vssが共通に利用される要素となる。

[1760] ＜３電源の第１の構成例＞

以下、固体撮像装置１００が３電源で制御される場合の配線層の構成例について説明する。初めに、多層配線層１６３を形成する複数の配線層のうちの２層の配線層（配線層１６５A、１６５B）に３電源の配線を配置する場合の構成例を説明し、次に、３層の配線層（配線層１６５A乃至１６５C）に３電源の配線を配置する場合の構成例を説明する。上述した例と同様に、配線層１６５Aは導体層A、配線層１６５Bは導体層B、配線層１６５Cは導体層Cと称して説明する。

[1761] 図２１２および図２１３は、３電源の第１の構成例を示している。

[1762] 図２１２および図２１３における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1763] 図２１２のAは、導体層A（配線層１６５A）の平面図であり、図２１２のBは、導体層B（配線層１６５B）の平面図を示している。なお、図２１２は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1764] 図２１２のAの導体層Aは、Y方向に長い３本の直線状導体２１０１乃至２１０３を所定の順番でX方向に配置し、その３本の直線状導体２１０１乃至２１０３を、X方向に周期的に配置して構成されている。

[1765] 直線状導体２１０１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１０２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１０３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1766] したがって、図２１２のAでは、３本の直線状導体２１０１乃至２１０３は、Vdd配線、Vss2配線、Vss1配線の順番でX軸のプラス方向に配置されているが、３本の直線状導体２１０１乃至２１０３が配置される順番は、この例に

限られず、任意の順番とすることができる。

[1767] 直線状導体２１０１は、X方向の導体幅WXADを有し、直線状導体２１０２は、X方向の導体幅WXAS1を有し、直線状導体２１０３は、X方向の導体幅WXAS2を有している。直線状導体２１０１の導体幅WXAD、直線状導体２１０２の導体幅WXAS1、および、直線状導体２１０３の導体幅WXAS2は、例えば同一である（導体幅WXAD＝導体幅WXAS1＝導体幅WXAS2）。また、直線状導体２１０１乃至２１０３の隣り合う２本の間は、間隙幅GXAの間隙となっている。

[1768] 直線状導体２１０１は、導体周期FXADでX方向に周期的に配置され、直線状導体２１０２は、導体周期FXAS1でX方向に周期的に配置されている。同様に、直線状導体２１０３は、導体周期FXAS2でX方向に周期的に配置されている。この導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2は、例えば同一である（導体周期FXAD＝導体周期FXAS1＝導体周期FXAS2）。

[1769] したがって、導体層Aの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１０１のX方向の導体幅WXADの総和と、第２の電源Vss1に接続される直線状導体２１０２のX方向の導体幅WXAS1の総和と、第３の電源Vss2に接続される直線状導体２１０３のX方向の導体幅WXAS2の総和とが、同一となる。また、導体層Aの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１０１の導体面積と、第２の電源Vss1に接続される直線状導体２１０２の導体面積と、第３の電源Vss2に接続される直線状導体２１０３の導体面積とが、同一となる。

[1770] 図２１２のBの導体層Bは、Y方向に長い３本の直線状導体２１１１乃至２１１３を所定の順番でX方向に配置し、その３本の直線状導体２１１１乃至２１１３を、X方向に周期的に配置して構成されている。

[1771] 直線状導体２１１１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１１２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１１３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1772] したがって、図２１２のBでは、３本の直線状導体２１１１乃至２１１３は

、Vdd配線、Vss2配線、Vss1配線の順番でX軸のプラス方向に配置されているが、３本の直線状導体２１０１乃至２１０３が配置される順番は、この例に限られず、任意の順番とすることができる。

[1773] 直線状導体２１１１は、X方向の導体幅WXBDを有し、直線状導体２１１２は、X方向の導体幅WXBS1を有し、直線状導体２１１３は、X方向の導体幅WXBS2を有している。直線状導体２１１１の導体幅WXBD、直線状導体２１１２の導体幅WXBS1、および、直線状導体２１１３の導体幅WXBS2は、例えば同一である（導体幅WXBD＝導体幅WXBS1＝導体幅WXBS2）。直線状導体２１１１乃至２１１３の隣り合う２本の間は、間隙幅GXBの間隙となっている。

[1774] そして、直線状導体２１１１は、導体周期FXBDでX方向に周期的に配置されている。直線状導体２１１２は、導体周期FXBS1でX方向に周期的に配置され、直線状導体２１１３は、導体周期FXBS2でX方向に周期的に配置されている。この導体周期FXBD、導体周期FXBS1、および、導体周期FXBS2は、例えば同一である（導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2）。

[1775] したがって、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１１１のX方向の導体幅WXBDの総和と、第２の電源Vss1に接続される直線状導体２１１２のX方向の導体幅WXBS1の総和と、第３の電源Vss2に接続される直線状導体２１１３のX方向の導体幅WXBS2の総和とが、同一である。また、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１１１の導体面積と、第２の電源Vss1に接続される直線状導体２１１２の導体面積と、第３の電源Vss2に接続される直線状導体２１１３の導体面積とが、同一である。

[1776] 次に、導体層Aおよび導体層Bにおいて、同じ第１の電源Vddに接続される直線状導体２１０１と直線状導体２１１１とを比較すると、導体幅WXADおよび導体幅WXBDは同一であり、導体周期FXADおよび導体周期FXBDも同一である。ただし、直線状導体２１０１と直線状導体２１１１のX方向の位置が異なる。直線状導体２１０１と直線状導体２１１１のX方向位置のずれ量は、X方向の間隙幅GXAおよびGXB以上であり、かつ、X方向の導体幅WXADおよびWXBD以下と

なる関係、より好適には、X方向の間隙幅GXAおよびGXBより大きく、かつ、X方向の導体幅WXADおよびWXBDより小さくなる関係を有する。

[1777] また、第２の電源Vss1に接続される直線状導体２１０２と直線状導体２１１２とを比較すると、導体幅WXAS1および導体幅WXBS1は同一であり、導体周期FXAS1および導体周期FXBS1も同一である。ただし、直線状導体２１０２と直線状導体２１１２のX方向の位置が異なる。直線状導体２１０２と直線状導体２１１２のX方向位置のずれ量も、X方向の間隙幅GXAおよびGXB以上であり、かつ、X方向の導体幅WXAS1およびWXBS1以下となる関係、より好適には、X方向の間隙幅GXAおよびGXBより大きく、かつ、X方向の導体幅WXAS1およびWXBS1より小さくなる関係を有する。

[1778] さらに、第３の電源Vss2に接続される直線状導体２１０３と直線状導体２１１３とを比較すると、導体幅WXAS2および導体幅WXBS2は同一であり、導体周期FXAS2および導体周期FXBS2も同一である。ただし、直線状導体２１０３と直線状導体２１１３のX方向の位置が異なる。直線状導体２１０３と直線状導体２１１３のX方向位置のずれ量も、X方向の間隙幅GXAおよびGXB以上であり、かつ、X方向の導体幅WXAS2およびWXBS2以下となる関係、より好適には、X方向の間隙幅GXAおよびGXBより大きく、かつ、X方向の導体幅WXAS2およびWXBS2より小さくなる関係を有する。

[1779] 図２１３は、図２１２のAの導体層Aと図２１２のBの導体層Bとの積層状態を示す平面図である。

[1780] 導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の導体幅および間隙幅との間に、上述した好適な関係を有する場合、図２１３に示されるように、導体層Aと導体層Bの積層により遮光構造を成すことができ、ホットキャリア発光を遮光することができる。

[1781] また、導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の間隙幅および導体幅との間に、上述した好適な関係を有する場合、導体層AおよびBの同一の電源に接続される直線状導体どうしが、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア（VIA）等を介して電気的に接続さ

れてもよい。電圧降下(IR-Drop)の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1782] また例えば、図２１１の選択部２００２等によって、第２の電源Vss1または第３の電源Vss2のいずれか一方が選択された場合、導体層AおよびBは、いずれも差動構造を構成する。具体的には、第２の電源Vss1が選択された場合、導体層Aにおいては、第１の電源Vddに接続される直線状導体２１０１の電流分布と、第２の電源Vss1に接続される直線状導体２１０２の電流分布とが略均等、且つ、逆特性となり、第３の電源Vss2が選択された場合、第１の電源Vddに接続される直線状導体２１０１の電流分布と、第３の電源Vss2に接続される直線状導体２１０３の電流分布とが略均等、且つ、逆特性となる。また、導体層Bにおいては、第２の電源Vss1が選択された場合、第１の電源Vddに接続される直線状導体２１１１の電流分布と、第２の電源Vss1に接続される直線状導体２１１２の電流分布とが略均等、且つ、逆特性となり、第３の電源Vss2が選択された場合、第１の電源Vddに接続される直線状導体２１１１の電流分布と、第３の電源Vss2に接続される直線状導体２１１３の電流分布とが略均等、且つ、逆特性となる。ここで、略均等とは、均等とみなせる範囲の差とするが、例えば、少なくとも２倍を超えない範囲の差であればよい。これにより、非差動構造よりも誘導性ノイズを抑制することができる。また、対称構造であるため、ノイズ設計が容易となる。

[1783] ＜３電源の第１の構成例の第１変形例＞

図２１４および図２１５は、３電源の第１の構成例の第１変形例を示している。

[1784] 図２１４および図２１５における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1785] 図２１４のAは、導体層Aの平面図であり、図２１４のBは、導体層Bの平面図を示している。なお、図２１４は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1786] 図２１４のAの導体層Aは、図２１２のAに示した第１の構成例の導体層Aと同じであるので、説明は省略する。

[1787] 図２１４のBの導体層Bでは、Y方向に長い直線状導体２１２１乃至２１２３が、それぞれ２本単位で所定の順番でX方向に並んで配置されている。また、２本単位の直線状導体２１２１乃至２１２３は、X方向に周期的に配置されている。

[1788] 換言すれば、第２の構成例の導体層Bは、第１の構成例の導体層BのVdd配線、Vss2配線、および、Vss1配線である直線状導体２１１１乃至２１１３を、それぞれ、２本の直線状導体２１２１乃至２１２３に置き換え、X方向に周期的に配置した構成である。

[1789] 直線状導体２１２１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１２２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１２３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1790] したがって、図２１４のBでは、２本単位の直線状導体２１２１乃至２１２３は、Vdd配線、Vss2配線、Vss1配線の順番でX軸のプラス方向に配置されているが、２本単位の直線状導体２１２１乃至２１２３が配置される順番は、この例に限られず、任意の順番とすることができる。

[1791] 直線状導体２１２１は、X方向の導体幅WXBDを有し、直線状導体２１２２は、X方向の導体幅WXBS1を有し、直線状導体２１２３は、X方向の導体幅WXBS2を有している。直線状導体２１２１の導体幅WXBD、直線状導体２１２２の導体幅WXBS1、および、直線状導体２１２３の導体幅WXBS2は、例えば同一である（導体幅WXBD＝導体幅WXBS1＝導体幅WXBS2）。直線状導体２１２１乃至２１２３の隣り合う２本の間は、間隙幅GXBの間隙となっている。

[1792] そして、２本の直線状導体２１２１は、導体周期FXBDでX方向に周期的に配置されている。２本の直線状導体２１２２は、導体周期FXBS1でX方向に周期的に配置され、２本の直線状導体２１２３は、導体周期FXBS2でX方向に周期的に配置されている。この導体周期FXBD、導体周期FXBS1、および、導体周期

FXBS2は、例えば同一である（導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2）。

[1793] したがって、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１２１のX方向の導体幅WXBDの総和と、第２の電源Vss1に接続される直線状導体２１２２のX方向の導体幅WXBS1の総和と、第３の電源Vss2に接続される直線状導体２１２３のX方向の導体幅WXBS2の総和とが、同一である。また、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１２１の導体面積と、第２の電源Vss1に接続される直線状導体２１２２の導体面積と、第３の電源Vss2に接続される直線状導体２１２３の導体面積とが、同一である。

[1794] 導体層Bにおいて、第２の電源Vss1または第３の電源Vss2のいずれか一方が選択された場合、導体層Bは差動構造を構成するので、非差動構造よりも誘導性ノイズを抑制することができ、ノイズ設計が容易となる。

[1795] 図２１５は、図２１４のAの導体層Aと図２１４のBの導体層Bとの積層状態を示す平面図である。

[1796] 導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の導体幅および間隙幅とを所定の条件に設定することで、図２１５に示されるように、導体層Aと導体層Bの積層状態で遮光構造とすることができ、ホットキャリア発光を遮光することができる。

[1797] 導体層AおよびBの同一の電源に接続される直線状導体どうしは、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1798] 図２１４に示した第１の構成例の第１変形例では、図２１２に示した３電源の第１の構成例の導体層AおよびBのうち、導体層BのVdd配線、Vss2配線、および、Vss1配線である直線状導体２１１１乃至２１１３を、それぞれ、２本の直線状導体２１２１乃至２１２３に置き換え、X方向に周期的に配置した

構成とした。

[1799] しかしながら、２本単位の直線状導体２１２１乃至２１２３の周期的配置ではなく、３本以上の所定本数の周期的配置としてもよい。

[1800] また例えば、図２１２に示した３電源の第１の構成例の導体層AおよびBのうち、導体層AのVdd配線、Vss2配線、および、Vss1配線である直線状導体２１０１乃至２１０３を、それぞれ、２本の直線状導体２１２１乃至２１２３に置き換え、X方向に周期的に配置した構成も可能である。

[1801] あるいはまた、導体層AおよびBの両方のVdd配線、Vss2配線、および、Vss1配線を、それぞれ、２本以上の所定本数の直線状導体２１２１乃至２１２３に置き換え、X方向に周期的に配置した構成とすることも可能である。この場合、導体層AおよびBの直線状導体２１２１乃至２１２３の導体幅、導体周期、および間隙幅は、導体層Aと導体層Bとで同一であってもよいし、異なっていてもよい。導体幅、導体周期、および間隙幅のいずれか１つまたは２つが導体層Aと導体層Bとで同一で、他が異なっていてもよい。

[1802] ＜３電源の第１の構成例の第２変形例＞

図２１６および図２１７は、３電源の第１の構成例の第２変形例を示している。

[1803] 図２１６および図２１７における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1804] 図２１６のAは、導体層Aの平面図であり、図２１６のBは、導体層Bの平面図を示している。なお、図２１６は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1805] 図２１２のAに示した第１構成例の導体層Aは、X方向に周期的に配置される３本のVdd導体、Vss1導体、および、Vss2導体が同一の導体幅で構成されていたが、図２１６のAの第２変形例の導体層Aでは、Vdd導体とVss1導体とは同一の導体幅であるが、Vss2導体の導体幅が、Vdd導体とVss1導体の導体幅よりも小さく構成されている（導体幅WXAD＝導体幅WXAS1＞導体幅WXAS2）。

[1806] 具体的には、図２１６のAの導体層Aは、Y方向に長い３本の直線状導体２１

３１乃至２１３３を所定の順番でX方向に配置し、その３本の直線状導体２１３１乃至２１３３を、X方向に周期的に配置して構成されている。

[1807] 直線状導体２１３１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１３２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１３３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1808] 直線状導体２１３１は、X方向の導体幅WXADを有し、直線状導体２１３２は、X方向の導体幅WXAS1を有し、直線状導体２１３３は、X方向の導体幅WXAS2を有している。直線状導体２１３１の導体幅WXADと直線状導体２１３２の導体幅WXAS1は、例えば同一であり（導体幅WXAD＝導体幅WXAS1）、直線状導体２１３３の導体幅WXAS2は、直線状導体２１３１の導体幅WXADおよび直線状導体２１３２の導体幅WXAS1よりも小さく構成されている（導体幅WXAD＝導体幅WXAS1＞導体幅WXAS2）。また、直線状導体２１３１乃至２１３３の隣り合う２本の間は、間隙幅GXAの間隙となっている。

[1809] 直線状導体２１３１は、導体周期FXADでX方向に周期的に配置され、直線状導体２１３２は、導体周期FXAS1でX方向に周期的に配置されている。同様に、直線状導体２１３３は、導体周期FXAS2でX方向に周期的に配置されている。この導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2は、例えば同一である（導体周期FXAD＝導体周期FXAS1＝導体周期FXAS2）。

[1810] したがって、導体層Aの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１３１のX方向の導体幅WXADの総和と、第２の電源Vss1に接続される直線状導体２１３２のX方向の導体幅WXAS1の総和とが、同一である。そして、第３の電源Vss2に接続される直線状導体２１３３のX方向の導体幅WXAS2の総和は、第２の電源Vss1に接続される直線状導体２１３２のX方向の導体幅WXAS1の総和よりも小さい。

[1811] また、導体層Aの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１３１の導体面積と、第２の電源Vss1に接続される直線状導体２１３２の導体面積とが、同一である。そして、第３の電源Vss2に接続され

る直線状導体２１３３の導体面積は、第２の電源Vss1に接続される直線状導体２１３２の導体面積よりも小さい。

[1812] 図２１６のBの第２変形例の導体層Bも、第２変形例の導体層Aと同様に、Vdd導体とVss1導体が同一の導体幅で構成され、Vss2導体の導体幅が、Vdd導体とVss1導体の導体幅よりも小さく構成されている。

[1813] 具体的には、図２１６のBの導体層Bは、Y方向に長い３本の直線状導体２１４１乃至２１４３を所定の順番でX方向に配置し、その３本の直線状導体２１４１乃至２１４３を、X方向に周期的に配置して構成されている。

[1814] 直線状導体２１４１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１４２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１４３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1815] 直線状導体２１４１は、X方向の導体幅WXBDを有し、直線状導体２１４２は、X方向の導体幅WXBS1を有し、直線状導体２１４３は、X方向の導体幅WXBS2を有している。直線状導体２１４１の導体幅WXBDと、直線状導体２１４２の導体幅WXBS1は、例えば同一であり（導体幅WXBD＝導体幅WXBS1）、直線状導体２１４３の導体幅WXBS2は、直線状導体２１４１の導体幅WXBDおよび直線状導体２１４２の導体幅WXBS1よりも小さく構成されている（導体幅WXBD＝導体幅WXBS1＞導体幅WXBS2）。また、直線状導体２１４１乃至２１４３の隣り合う２本の間は、間隙幅GXBの間隙となっている。

[1816] 直線状導体２１４１は、導体周期FXBDでX方向に周期的に配置され、直線状導体２１４２は、導体周期FXBS1でX方向に周期的に配置されている。同様に、直線状導体２１４３は、導体周期FXBS2でX方向に周期的に配置されている。この導体周期FXBD、導体周期FXBS1、および、導体周期FXBS2は、例えば同一である（導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2）。

[1817] したがって、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１４１のX方向の導体幅WXBDの総和と、第２の電源Vss1に接続される直線状導体２１４２のX方向の導体幅WXBS1の総和とが、同一であ

る。そして、第３の電源Vss2に接続される直線状導体２１４３のX方向の導体幅WXBS2の総和は、第２の電源Vss1に接続される直線状導体２１４２のX方向の導体幅WXBS1の総和よりも小さい。

[1818] また、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１４１の導体面積と、第２の電源Vss1に接続される直線状導体２１４２の導体面積とが、同一である。そして、第３の電源Vss2に接続される直線状導体２１４３の導体面積は、第２の電源Vss1に接続される直線状導体２１４２の導体面積よりも小さい。

[1819] 図２１７は、図２１６のAの導体層Aと図２１６のBの導体層Bとの積層状態を示す平面図である。

[1820] 導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の導体幅および間隙幅とを所定の条件に設定することで、図２１７に示されるように、導体層Aと導体層Bの積層状態で遮光構造とすることができ、ホットキャリア発光を遮光することができる。

[1821] 導体層AおよびBの同一の電源に接続される直線状導体どうしは、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1822] 以上のように構成される３電源の第１の構成例の第２変形例の導体層Aおよび導体層Bにおいては、Vss2導体のX方向の導体幅の総和が、Vss1導体のX方向の導体幅の総和よりも小さいため、第３の電源Vss2を選択したときの総電流量が、第２の電源Vss1を選択したときの総電流量よりも小である場合には、Vss2導体に流れる総電流量が、Vss1導体に流れる総電流量よりも小さく、Vss1導体よりもVss2導体の方が電圧降下しにくくなる。これにより、電圧降下の許容レベルを満たす範囲内であれば、Vss2導体の導体抵抗を、Vss1導体よりも大きくすることが可能である。Vss2導体の導体幅WXAS2が小さくなると、Vdd導体およびVss1導体を密に配置することができるので、配線領域が同一面積

である前提で比較すると、Vdd導体およびVss1導体の電圧降下が改善されることにつながる。また、導体周期が短くなることで、磁界を生じさせるAggressorループの面積が小さくなることから、図４６乃至図５７を参照して説明したように、誘導性ノイズも改善することができる。

[1823] ＜３電源の第１の構成例の第３変形例＞

図２１８および図２１９は、３電源の第１の構成例の第３変形例を示している。

[1824] 図２１８および図２１９における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1825] 図２１８のAは、導体層Aの平面図であり、図２１８のBは、導体層Bの平面図を示している。なお、図２１８は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1826] 図２１２のAに示した第１構成例の導体層Aは、X方向に周期的に配置される３本のVdd導体、Vss1導体、および、Vss2導体が同一の導体幅で構成されていたが、図２１８のAの第３変形例の導体層Aでは、Vss1導体の導体幅が、Vdd導体の導体幅よりも小さく構成され、さらに、Vss2導体の導体幅が、Vss1導体の導体幅よりも小さく構成されている（導体幅WXAD＞導体幅WXAS1＞導体幅WXAS2）。

[1827] 具体的には、図２１８のAの導体層Aは、Y方向に長い３本の直線状導体２１５１乃至２１５３を所定の順番でX方向に配置し、その３本の直線状導体２１５１乃至２１５３を、X方向に周期的に配置して構成されている。

[1828] 直線状導体２１５１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１５２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１５３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1829] 直線状導体２１５１は、X方向の導体幅WXADを有し、直線状導体２１５２は、X方向の導体幅WXAS1を有し、直線状導体２１５３は、X方向の導体幅WXAS2を有している。直線状導体２１５１の導体幅WXADは、直線状導体２１５２の

導体幅WXAS1よりも大きく（導体幅WXAD＞導体幅WXAS1）、直線状導体２１５３の導体幅WXAS2は、直線状導体２１５２の導体幅WXAS1よりも小さく構成されている（導体幅WXAS1＞導体幅WXAS2）。また、直線状導体２１５１乃至２１５３の隣り合う２本の間は、間隙幅GXAの間隙となっている。

[1830] 直線状導体２１５１は、導体周期FXADでX方向に周期的に配置され、直線状導体２１５２は、導体周期FXAS1でX方向に周期的に配置されている。同様に、直線状導体２１５３は、導体周期FXAS2でX方向に周期的に配置されている。この導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2は、例えば同一である（導体周期FXAD＝導体周期FXAS1＝導体周期FXAS2）。

[1831] したがって、導体層Aの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１５２のX方向の導体幅WXAS1の総和は、第１の電源Vddに接続される直線状導体２１５１のX方向の導体幅WXADの総和よりも小さい。そして、第３の電源Vss2に接続される直線状導体２１５３のX方向の導体幅WXAS2の総和は、第２の電源Vss1に接続される直線状導体２１５２のX方向の導体幅WXAS1の総和よりも小さい。

[1832] 導体層Aの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１５２の導体面積は、第１の電源Vddに接続される直線状導体２１５１の導体面積よりも小さい。そして、第３の電源Vss2に接続される直線状導体２１５３の導体面積は、第２の電源Vss1に接続される直線状導体２１５２の導体面積よりも小さい。すなわち、導体層AのVdd導体、Vss1導体、および、Vss2導体の各導体面積が異なる。

[1833] 図２１８のBの第３変形例の導体層Bも、第３変形例の導体層Aと同様に、Vss1導体の導体幅が、Vdd導体の導体幅よりも小さく構成され、Vss2導体の導体幅が、Vss1導体の導体幅よりも小さく構成されている（導体幅WXBD＞導体幅WXBS1＞導体幅WXBS2）。

[1834] 具体的には、図２１８のBの導体層Bは、Y方向に長い３本の直線状導体２１６１乃至２１６３を所定の順番でX方向に配置し、その３本の直線状導体２１６１乃至２１６３を、X方向に周期的に配置して構成されている。

[1835] 直線状導体２１６１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１６２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１６３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1836] 直線状導体２１６１は、X方向の導体幅WXBDを有し、直線状導体２１６２は、X方向の導体幅WXBS1を有し、直線状導体２１６３は、X方向の導体幅WXAB2を有している。直線状導体２１６１の導体幅WXBDは、直線状導体２１６２の導体幅WXBS1よりも大きく（導体幅WXBD＞導体幅WXBS1）、直線状導体２１６３の導体幅WXBS2は、直線状導体２１６２の導体幅WXBS1よりも小さく構成されている（導体幅WXBS1＞導体幅WXBS2）。また、直線状導体２１６１乃至２１６３の隣り合う２本の間は、間隙幅GXBの間隙となっている。

[1837] 直線状導体２１６１は、導体周期FXBDでX方向に周期的に配置され、直線状導体２１６２は、導体周期FXBS1でX方向に周期的に配置されている。同様に、直線状導体２１６３は、導体周期FXBS2でX方向に周期的に配置されている。この導体周期FXBD、導体周期FXBS1、および、導体周期FXBS2は、例えば同一である（導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2）。

[1838] したがって、導体層Bの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１６２のX方向の導体幅WXBS1の総和は、第１の電源Vddに接続される直線状導体２１６１のX方向の導体幅WXBDの総和よりも小さい。そして、第３の電源Vss2に接続される直線状導体２１６３のX方向の導体幅WXBS2の総和は、第２の電源Vss1に接続される直線状導体２１６２のX方向の導体幅WXBS1の総和よりも小さい。

[1839] また、導体層Bの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１６２の導体面積は、第１の電源Vddに接続される直線状導体２１６１の導体面積よりも小さい。そして、第３の電源Vss2に接続される直線状導体２１６３の導体面積は、第２の電源Vss1に接続される直線状導体２１６２の導体面積よりも小さい。すなわち、導体層BのVdd導体、Vss1導体、および、Vss2導体の各導体面積が異なる。

[1840] 図２１９は、図２１８のAの導体層Aと図２１８のBの導体層Bとの積層状態を示す平面図である。

[1841] 導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の導体幅および間隙幅とを所定の条件に設定することで、図２１９に示されるように、導体層Aと導体層Bの積層状態で遮光構造とすることができ、ホットキャリア発光を遮光することができる。

[1842] 導体層AおよびBの同一の電源に接続される直線状導体どうしは、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1843] 以上のように構成される３電源の第１の構成例の第３変形例の導体層Aおよび導体層Bにおいては、Vss2導体のX方向の導体幅の総和が、Vss1導体のX方向の導体幅の総和よりも小さいため、第３の電源Vss2を選択したときの総電流量が、第２の電源Vss1を選択したときの総電流量よりも小である場合には、Vss2導体に流れる総電流量が、Vss1導体に流れる総電流量よりも小さく、Vss1導体よりもVss2導体の方が電圧降下しにくくなる。これにより、電圧降下の許容レベルを満たす範囲内であれば、Vss2導体の導体抵抗を、Vss1導体よりも大きくすることが可能である。

[1844] 第２の電源Vss1と第３の電源Vss2を選択して切り替える構成では、Vdd導体は共通に利用される要素となる。Vss1導体およびVss2導体よりも共通に利用されるVdd導体を電圧降下しにくくすることで、Vdd導体およびVss1導体の組合せと、Vdd導体およびVss2導体の組合せとの両方の電圧降下を改善できる場合がある。また、第３変形例は、第２変形例よりも導体が密に配置されるので、電圧降下や誘導性ノイズをさらに改善できる場合がある。

[1845] ＜３電源の第１の構成例の第４変形例＞

図２２０および図２２１は、３電源の第１の構成例の第４変形例を示している。

[1846] 図２２０および図２２１における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1847] 図２２０のAは、導体層Aの平面図であり、図２２０のBは、導体層Bの平面図を示している。なお、図２２０は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1848] 図２２０のAに示した第１構成例の導体層Aは、X方向に周期的に配置される３本のVdd導体、Vss1導体、および、Vss2導体が同一の導体幅で構成されていたが、図２２０のAの第４変形例の導体層Aでは、Vss1導体およびVss2導体の導体幅が、Vdd導体の導体幅よりも小さく構成され、かつ、Vss1導体およびVss2導体の導体幅が同一に構成されている（導体幅WXAD＞導体幅WXAS1＝導体幅WXAS2）。

[1849] 具体的には、図２２０のAの導体層Aは、Y方向に長い３本の直線状導体２１７１乃至２１７３を所定の順番でX方向に配置し、その３本の直線状導体２１７１乃至２１７３を、X方向に周期的に配置して構成されている。

[1850] 直線状導体２１７１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１７２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１７３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1851] 直線状導体２１７１は、X方向の導体幅WXADを有し、直線状導体２１７２は、X方向の導体幅WXAS1を有し、直線状導体２１７３は、X方向の導体幅WXAS2を有している。直線状導体２１７１の導体幅WXADは、直線状導体２１７２の導体幅WXAS1と、直線状導体２１７３の導体幅WXAS2の両方よりも大きく、直線状導体２１７２の導体幅WXAS1と、直線状導体２１７３の導体幅WXAS2は、例えば同一である（導体幅WXAD＞導体幅WXAS1＝導体幅WXAS2）。また、直線状導体２１７１乃至２１７３の隣り合う２本の間は、間隙幅GXAの間隙となっている。

[1852] 直線状導体２１７１は、導体周期FXADでX方向に周期的に配置され、直線状導体２１７２は、導体周期FXAS1でX方向に周期的に配置されている。同様に

、直線状導体２１７３は、導体周期FXAS2でX方向に周期的に配置されている。この導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2は、例えば同一である（導体周期FXAD＝導体周期FXAS1＝導体周期FXAS2）。

[1853] したがって、導体層Aの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１７２のX方向の導体幅WXAS1の総和と、第３の電源Vss2に接続される直線状導体２１７３のX方向の導体幅WXAS2の総和のそれぞれは、第１の電源Vddに接続される直線状導体２１７１のX方向の導体幅WXADの総和よりも小さい。そして、第２の電源Vss1に接続される直線状導体２１７２のX方向の導体幅WXAS1の総和と、第３の電源Vss2に接続される直線状導体２１７３のX方向の導体幅WXAS2の総和は、等しい。

[1854] また、導体層Aの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１７２の導体面積と、第３の電源Vss2に接続される直線状導体２１７３の導体面積のそれぞれは、第１の電源Vddに接続される直線状導体２１７１の導体面積よりも小さい。そして、第２の電源Vss1に接続される直線状導体２１７２の導体面積と、第３の電源Vss2に接続される直線状導体２１７３の導体面積は、等しい。

[1855] 図２２０のBの第４変形例の導体層Bも、第４変形例の導体層Aと同様に、Vss1導体およびVss2導体の導体幅が、Vdd導体の導体幅よりも小さく構成され、かつ、Vss1導体およびVss2導体の導体幅が同一に構成されている（導体幅WXBD＞導体幅WXBS1＝導体幅WXBS2）。

[1856] 具体的には、図２２０のBの導体層Bは、Y方向に長い３本の直線状導体２１８１乃至２１８３を所定の順番でX方向に配置し、その３本の直線状導体２１８１乃至２１８３を、X方向に周期的に配置して構成されている。

[1857] 直線状導体２１８１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１８２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１８３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1858] 直線状導体２１８１は、X方向の導体幅WXBDを有し、直線状導体２１８２は

、X方向の導体幅WXBS1を有し、直線状導体２１８３は、X方向の導体幅WXAB2を有している。直線状導体２１８１の導体幅WXBDは、直線状導体２１８２の導体幅WXBS1と、直線状導体２１８３の導体幅WXBS2の両方よりも大きく、直線状導体２１８２の導体幅WXBS1と、直線状導体２１８３の導体幅WXBS2は、例えば同一である（導体幅WXBD＞導体幅WXBS1＝導体幅WXBS2）。また、直線状導体２１８１乃至２１８３の隣り合う２本の間は、間隙幅GXBの間隙となっている。

[1859] 直線状導体２１８１は、導体周期FXBDでX方向に周期的に配置され、直線状導体２１８２は、導体周期FXBS1でX方向に周期的に配置されている。同様に、直線状導体２１８３は、導体周期FXBS2でX方向に周期的に配置されている。この導体周期FXBD、導体周期FXBS1、および、導体周期FXBS2は、同一である（導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2）。

[1860] したがって、導体層Bの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１８２のX方向の導体幅WXBS1の総和と、第３の電源Vss2に接続される直線状導体２１８３のX方向の導体幅WXBS2の総和のそれぞれは、第１の電源Vddに接続される直線状導体２１８１のX方向の導体幅WXBDの総和よりも小さい。そして、第２の電源Vss1に接続される直線状導体２１８２のX方向の導体幅WXBS1の総和と、第３の電源Vss2に接続される直線状導体２１８３のX方向の導体幅WXBS2の総和は、等しい。

[1861] また、導体層Bの所定範囲内の矩形領域では、第２の電源Vss1に接続される直線状導体２１８２の導体面積と、第３の電源Vss2に接続される直線状導体２１８３の導体面積のそれぞれは、第１の電源Vddに接続される直線状導体２１８１の導体面積よりも小さい。そして、第２の電源Vss1に接続される直線状導体２１８２の導体面積と、第３の電源Vss2に接続される直線状導体２１８３の導体面積は、等しい。

[1862] 図２２１は、図２２０のAの導体層Aと図２２０のBの導体層Bとの積層状態を示す平面図である。

[1863] 導体層Aと導体層Bの直線状導体のX方向位置のずれ量と、X方向の導体幅お

よび間隙幅とを所定の条件に設定することで、図２２１に示されるように、導体層Aと導体層Bの積層状態で遮光構造とすることができ、ホットキャリア発光を遮光することができる。

[1864] 導体層AおよびBの同一の電源に接続される直線状導体どうしは、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1865] 以上のように構成される３電源の第１の構成例の第４変形例の導体層Aおよび導体層Bにおいては、第２の電源Vss1と第３の電源Vss2を選択して切り替える構成において、Vdd導体およびVss1導体の組合せと、Vdd導体およびVss2導体の組合せとの構造差を小さく構成することができる。これにより、例えば、第２の電源Vss1と第３の電源Vss2が同一の電源電圧である場合、電圧降下の差や誘導性ノイズの差を小さくすることができる。また、第４変形例は、第３変形例よりも導体が密に配置されるので、電圧降下や誘導性ノイズをさらに改善できる場合がある。

[1866] 上述した３電源の第１の構成例と、その第１変形例乃至第４変形例では、導体層Aおよび導体層Bとで遮光構造を成す例を説明したが、導体層Aおよび導体層Bの積層状態が必ずしも遮光構造となる必要はない。例えば、X方向の間隙幅が、X方向の位置ズレよりも大きい構成や、X方向の位置ずれがX方向の導体幅よりも大きい構成、X方向の位置ずれがゼロまたはゼロに近い値であってもよい。なお、導体層Aおよび導体層Bの直線状導体の構成次第では、X方向の位置ずれがX方向の導体幅よりも大きい構成であっても、導体層Aおよび導体層Bの積層状態が遮光構造となる場合もある。また、導体層Aおよび導体層Bのいずれか一方を設けない構成としてもよいし、導体層Aおよび導体層Bのいずれかが上述した構成以外の導体配置であってもよい。導体層Aおよび導体層Bの積層状態が遮光構造ではない場合であっても、電圧降下や誘導性ノイズを改善できる。

[1867] ＜３電源の第２の構成例＞

図２２２および図２２３は、３電源の第２の構成例を示している。

[1868] 図２２２および図２２３における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1869] 図２２２のAは、導体層Aの平面図であり、図２２２のBは、導体層Bの平面図を示している。なお、図２２２は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1870] 上述した第１の構成例およびその変形例が、導体層Aと導体層Bの直線状導体の繰り返し方向が同じX方向であったのに対して、第２の構成例は、導体層Aの直線状導体の繰り返し方向と、導体層Bの直線状導体の繰り返し方向とが、X方向とY方向で直交する方向となる構成である。

[1871] 図２２２のAの導体層Aは、図２１２のAに示した第１の構成例の導体層Aと同じであるので、説明は省略する。導体層AのY方向に長い直線状導体２１０１乃至２１０３の繰り返し方向は、X方向である。

[1872] これに対して、図２２２のBの導体層Bの直線状導体の繰り返し方向は、導体層Aの繰り返し方向であるX方向に直交するY方向となっている。

[1873] 具体的には、導体層Bは、X方向に長い３本の直線状導体２１９１乃至２１９３を所定の順番でY方向に配置し、その３本の直線状導体２１９１乃至２１９３を、Y方向に周期的に配置して構成されている。

[1874] 直線状導体２１９１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２１９２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２１９３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1875] したがって、図２２２のBでは、３本の直線状導体２１９１乃至２１９３は、Vdd配線、Vss2配線、Vss1配線の順番でY軸のプラス方向に配置されているが、３本の直線状導体２１９１乃至２１９３が配置される順番は、この例に限られず、任意の順番とすることができる。

[1876] 直線状導体２１９１は、Y方向の導体幅WYBDを有し、直線状導体２１９２は

、Y方向の導体幅WYBS1を有し、直線状導体２１９３は、Y方向の導体幅WYBS2を有している。直線状導体２１９１の導体幅WYBD、直線状導体２１９２の導体幅WYBS1、および、直線状導体２１９３の導体幅WYBS2は、例えば同一である（導体幅WYBD＝導体幅WYBS1＝導体幅WYBS2）。直線状導体２１９１乃至２１９３の隣り合う２本の間は、間隙幅GYBの間隙となっている。

[1877] そして、直線状導体２１９１は、導体周期FYBDでY方向に周期的に配置されている。直線状導体２１９２は、導体周期FYBS1でY方向に周期的に配置され、直線状導体２１９３は、導体周期FYBS2でY方向に周期的に配置されている。この導体周期FYBD、導体周期FYBS1、および、導体周期FYBS2は、例えば同一である（導体周期FYBD＝導体周期FYBS1＝導体周期FYBS2）。

[1878] したがって、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１９１のY方向の導体幅WYBDの総和と、第２の電源Vss1に接続される直線状導体２１９２のY方向の導体幅WYBS1の総和と、第３の電源Vss2に接続される直線状導体２１９３のY方向の導体幅WYBS2の総和とが、同一である。

[1879] また、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２１９１の導体面積と、第２の電源Vss1に接続される直線状導体２１９２の導体面積と、第３の電源Vss2に接続される直線状導体２１９３の導体面積とが、同一である。

[1880] 図２２３は、図２２２のAの導体層Aと図２２２のBの導体層Bとの積層状態を示す平面図である。

[1881] 図２２３に示されるように、第２の構成例による導体層Aと導体層Bとの積層、すなわち、Y方向に長い直線状導体２１０１乃至２１０３の周期的配置を有する導体層Aと、X方向に長い直線状導体２１９１乃至２１９３の周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[1882] 導体層AおよびBの同一の電源に接続される直線状導体どうしが、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に

接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1883] 図２２４のAは、導体層Aと導体層BのVdd導体である直線状導体２１０１と直線状導体２１９１のみの積層状態を示す平面図である。

[1884] 図２２４のBは、導体層Aと導体層BのVss1導体である直線状導体２１０２と直線状導体２１９２のみの積層状態を示す平面図である。

[1885] 図２２５は、導体層Aと導体層BのVss2導体である直線状導体２１０３と直線状導体２１９３のみの積層状態を示す平面図である。

[1886] 導体層AおよびBの同一の電源に接続される直線状導体どうしをZ方向の導体ビア等により電気的に接続した場合には、図２２４および図２２５に示されるように、導体層Aと導体層Bの２層で、Vdd導体、Vss1導体、および、Vss2導体の３電源の網目状構造を実現することができる。例えば、図２５に示した導体層A及びBの第４の構成例のように、網目状導体の導体層を用いて３電源を実現する場合には、３層の導体層が必要になるため、３電源の第２の構成例によれば少ない積層数で、配線のレイアウト自由度を高めることができる。

[1887] 導体層Aと導体層Bの２層で３電源の網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[1888] 上述した３電源の第２の構成例によれば、導体層Aおよび導体層Bにおいて、同じ第１の電源Vddに接続される直線状導体２１０１と直線状導体２１９１とを比較すると、導体幅WXADと導体幅WYBDは異なるが、導体幅WXADと導体幅WYBDとを同一の構成としてもよい。同様に、導体周期FXADと導体周期FYBDも異なるが、導体周期FXADと導体周期FYBDとを同一の構成としてもよい。

[1889] ＜３電源の第２の構成例の第１変形例＞

図２２６は、３電源の第２の構成例の第１変形例を示している。

[1890] 図２２６における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1891] 図２２６のAは、導体層Aの平面図であり、図２２６のBは、導体層Bの平面図を示している。なお、図２２６は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。第２の構成例の第１変形例においては、導体層Aと導体層Bとの積層状態を示す平面図は、省略する。

[1892] 図２２６のAの導体層Aは、図２１６のAに示した第１の構成例の第２変形例の導体層Aと同じである。換言すれば、図２２２のAに示した第２の構成例の導体層Aは、Vdd導体、Vss1導体、および、Vss2導体が同一の導体幅で構成されていたが、図２２６の第１変形例の導体層Aは、Vdd導体とVss1導体が同一の導体幅で構成され、Vss2導体の導体幅が、Vdd導体とVss1導体の導体幅よりも小さく設定された構成である（導体幅WXAD＝導体幅WXAS1＞導体幅WXAS2）。これにより、第１変形例では、X方向の導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2が、第２の構成例よりも小さくなっている。

[1893] 図２２６のBの導体層Bは、図２２２のBに示した第２の構成例の導体層Bと同じであるので、説明は省略する。

[1894] ＜３電源の第２の構成例の第２変形例＞

図２２７は、３電源の第２の構成例の第２変形例を示している。

[1895] 図２２７における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1896] 図２２７のAは、導体層Aの平面図であり、図２２７のBは、導体層Bの平面図を示している。なお、図２２７は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。第２の構成例の第２変形例においては、導体層Aと導体層Bとの積層状態を示す平面図は、省略する。

[1897] 図２２７のAの導体層Aは、図２２６のAに示した第２の構成例の第１変形例の導体層Aと同じである。即ち、導体層Aは、Vss2導体の導体幅が、同一の導体幅で形成されたVdd導体とVss1導体の導体幅よりも小さく設定された構成である（導体幅WXAD＝導体幅WXAS1＞導体幅WXAS2）。

[1898] 図２２７のBの導体層Bは、図２２６のBに示した第２の構成例の第１変形例の導体層Bと比較して、第３の電源Vss2に接続されるVss2導体の導体幅を小さくした構成を有する。

[1899] 具体的には、導体層Bは、X方向に長い３本の直線状導体２２０１乃至２２０３を所定の順番でY方向に配置し、その３本の直線状導体２２０１乃至２２０３を、Y方向に周期的に配置して構成されている。

[1900] 直線状導体２２０１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２２０２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２２０３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1901] 直線状導体２２０１は、Y方向の導体幅WYBDを有し、直線状導体２２０２は、Y方向の導体幅WYBS1を有し、直線状導体２２０３は、Y方向の導体幅WYBS2を有している。直線状導体２２０１の導体幅WYBDと、直線状導体２２０２の導体幅WYBS1は、例えば同一であり、直線状導体２２０３の導体幅WYBS2は、直線状導体２２０１の導体幅WYBDおよび直線状導体２２０２の導体幅WYBS1よりも小さく構成されている（導体幅WYBD＝導体幅WYBS1＞導体幅WYBS2）。直線状導体２２０１乃至２２０３の隣り合う２本の間は、間隙幅GYBの間隙となっている。

[1902] そして、直線状導体２２０１は、導体周期FYBDでY方向に周期的に配置されている。直線状導体２２０２は、導体周期FYBS1でY方向に周期的に配置され、直線状導体２２０３は、導体周期FYBS2でY方向に周期的に配置されている。この導体周期FYBD、導体周期FYBS1、および、導体周期FYBS2は、例えば同一である（導体周期FYBD＝導体周期FYBS1＝導体周期FYBS2）。第２変形例では、Y方向の導体周期FYBD、導体周期FYBS1、および、導体周期FYBS2が、図２２２に示した第２の構成例よりも小さくなっている。

[1903] 図２２６に示した第１変形例のように、第２の構成例と比較して、導体層AのVss2導体の導体幅WXBS2を小さくして、X方向の導体周期（導体周期FXAD、導体周期FXAS1、および、導体周期FXAS2）を小さくした構成や、図２２７に

示した第２変形例のように、導体層Aだけでなく、導体層BのVss2導体の導体幅WYBS2も小さくして、導体層AのX方向の導体周期と、導体層BのY方向の導体周期（導体周期FYBD、導体周期FYBS1、および、導体周期FYBS2）の両方を小さくした構成が可能である。導体周期を小さくすることで、誘導性ノイズを改善でき、電圧降下も改善できる場合がある。

[1904] 第１変形例および第２変形例では、導体層Aおよび導体層Bのいずれにおいても、Vss2導体のみの導体幅を、Vdd導体よりも小さくしたが、Vss1導体とVss2導体の両方の導体幅を、Vdd導体よりも小さく構成しても良い。その場合のVss1導体とVss2導体の導体幅は、同一でもよいし、異なっていてもよい。

[1905] 導体層Aと導体層Bとで、Vdd導体、Vss1導体、および、Vss2導体の電流分布を同一にするためには、Vdd導体、Vss1導体、および、Vss2導体の導体幅の比率を、導体層Aおよび導体層Bとで同一にすることが望ましいが、異なっていてもよい。例えば、２倍以上、３倍以上、４倍以上・・・のように導体層Aよりも導体層Bのシート抵抗が大きければ大きいほど、導体層Aと導体層Bとでの導体幅の比率の大きな不一致を許容できる。

[1906] ＜３電源の第３の構成例＞

図２２８および図２２９は、３電源の第３の構成例を示している。

[1907] 図２２８および図２２９における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1908] 図２２８のAは、導体層Aの平面図であり、図２２８のBは、導体層Bの平面図を示している。なお、図２２８は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1909] 導体層Aについては、上述した第１の構成例および第２の構成例が、同じX位置では、Y位置が異なっても同一の電源に接続されるY方向に長い直線状導体であったのに対して、図２２８のAの導体層Aは、矩形状のVdd導体、矩形状のVss1導体、および、矩形状のVss2導体が、Y方向に、所定の周期で繰り返し配置されている点が異なる。

[1910] より詳しくは、導体層Aの所定のX位置において、第１の電源Vddに接続され

る矩形状導体２２１１（以下、矩形状Vdd導体２２１１と称する。）、第２の電源Vss1に接続される矩形状導体２２１２（以下、矩形状Vss1導体２２１２と称する。）、および、第３の電源Vss2に接続される矩形状導体２２１３（以下、矩形状Vss2導体２２１３と称する。）が、その順番で、Y軸のプラス方向に周期的に配置されている。ただし、３本の矩形状導体２２１１乃至２２１３が配置される順番は、この例に限られず、任意の順番とすることができる。矩形状Vdd導体２２１１は、X方向の導体幅WXADおよびY方向の導体幅WYADを有する。矩形状Vss1導体２２１２は、X方向の導体幅WXAS1およびY方向の導体幅WYAS1を有する。矩形状Vss2導体２２１３は、X方向の導体幅WXAS2およびY方向の導体幅WYAS2を有する。隣接する矩形状導体どうしの間は、X方向に間隙幅GXA、Y方向に間隙幅GYBの間隙となっている。

[1911] 矩形状Vdd導体、矩形状Vss1導体、または、矩形状Vss2導体のいずれかである矩形状導体が配置されるX方向の周期（矩形状導体周期）は、X方向の導体幅＋X方向の間隙幅であり、Y方向の周期（矩形状導体周期）は、Y方向の導体幅＋Y方向の間隙幅である。

[1912] また、導体層Aは、矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３のセットがY方向に周期的に配置された列を、隣接する３列で１つのグループとし、X方向に隣接するグループどうしの間隙の位置が、隣りのグループの間隙位置のY方向の中間となるように、矩形状導体のY方向位置がグループ単位でずらされている。

[1913] さらに、１つのグループを構成する３列について、各列の矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３の配置に注目すると、各列の同じY方向位置には、同じ電源に接続される矩形状導体が配置されないように、各列の矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体のY方向位置がずらされている。一方、接続される電源別に３列内の矩形状導体の配置を見ると、例えば、矩形状Vdd導体２２１１は、Y軸のプラス方向に矩形状導体周期ずれるごとに、・・・、左列、中央列、右列、左列、中央列、右列、・・・の位置に配置されている。矩形状Vss1導体２２

１２、および、矩形状Vss2導体２２１３の配置についても同様である。

[1914] 矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体の位置を列ごとにずらした配置とすることで、磁界の分布が分散されるので、誘導性ノイズを低減できる。また、１列内に、Vdd導体（矩形状Vdd導体）と、Vss導体（矩形状Vss1導体および矩形状Vss2導体）とを交互に配置することで、容量性ノイズを低減できる。さらに、３列を１つのグループとし、矩形状導体のY方向位置をグループ単位でずらすことで、磁界の分布がさらに分散され、誘導性ノイズをさらに低減できる。

[1915] 一方、図２２８のBの導体層Bは、図２２２のBに示した第２の構成例の導体層Bと同じであるので、説明は省略する。

[1916] 図２２９は、図２２８のAの導体層Aと図２２８のBの導体層Bとの積層状態を示す平面図である。

[1917] 図２２９に示されるように、矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体のY方向位置を列ごとにずらした３列を１つのグループとし、かつ、矩形状導体のY方向位置をグループ単位でずらした導体層Aと、X方向に長い直線状導体２１９１乃至２１９３の周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[1918] 導体層AおよびBの同一の電源に接続される直線状導体どうしが、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1919] 図２３０のAは、導体層Aと導体層BのVdd導体である矩形状Vdd導体２２１１と直線状導体２１９１のみの積層状態を示す平面図である。

[1920] 図２３０のBは、導体層Aと導体層BのVss1導体である矩形状Vss1導体２２１２と直線状導体２１９２のみの積層状態を示す平面図である。

[1921] 図２３１は、導体層Aと導体層BのVss2導体である矩形状Vss2導体２２１３

と直線状導体２１９３のみの積層状態を示す平面図である。

[1922] ３電源の第３の構成例によれば、矩形状導体のY方向位置をグループ単位でずらした構成としたことによって、導体層AおよびBの同一の電源に接続される導体どうしを電気的に接続した場合には、図２３０および図２３１に示されるように、導体層Aと導体層Bの２層で、擬似的な網目状構造を構成することができるので、X方向およびY方向の両方へ電流を流すことができ、配線のレイアウト自由度を高めることができる。導体層BがX方向またはY方向の直線状導体の周期的配置で構成される場合には、導体層Aのグループ単位のY方向の周期ずれを無くすると、導体層Aと導体層Bの２層で、X方向およびY方向の両方へ電流を流すことは難しくなるが、導体層Aがグループ単位のY方向の周期ずれを設けることによって、擬似的な網目状構造が実現できるので、配線のレイアウト自由度を高めることができる。例えば、導体層BがX方向またはY方向の斜め方向に伸びる斜線状導体や階段状導体である場合には、導体層Aのグループ単位のY方向の周期ずれは設けなくてもよい。勿論、導体層Aのグループ単位のY方向の周期ずれを設けてもよい。

[1923] 導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[1924] ＜３電源の第３の構成例の第１変形例＞

図２３２および図２３３は、３電源の第３の構成例の第１変形例を示している。

[1925] 図２３２および図２３３における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1926] 図２３２のAは、導体層Aの平面図であり、図２３２のBは、導体層Bの平面図を示している。なお、図２３２は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1927] 図２３２のAの導体層Aは、図２２８のAに示した第３の構成例の導体層Aと

同じであるので、説明は省略する。

[1928] 図２３２のBの導体層Bは、図２２８のBに示した第３の構成例の導体層Bと比較すると、Vdd導体、Vss1導体、および、Vss2導体の各導体幅が、より小さく構成されている点が異なる。

[1929] 具体的には、導体層Bは、X方向に長い３本の直線状導体２２２１乃至２２２３を所定の順番でY方向に配置し、その３本の直線状導体２２２１乃至２２２３を、Y方向に周期的に配置して構成されている。

[1930] 直線状導体２２２１は、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２２２２は、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２２２３は、第３の電源Vss2に接続される配線（Vss2配線）である。

[1931] したがって、図２３２のBでは、３本の直線状導体２２２１乃至２２２３は、Vdd配線、Vss2配線、Vss1配線の順番でY軸のプラス方向に配置されているが、３本の直線状導体２２２１乃至２２２３が配置される順番は、この例に限られず、任意の順番とすることができる。

[1932] 直線状導体２２２１は、Y方向の導体幅WYBDを有し、直線状導体２２２２は、Y方向の導体幅WYBS1を有し、直線状導体２２２３は、Y方向の導体幅WYBS2を有している。直線状導体２２２１の導体幅WYBD、直線状導体２２２２の導体幅WYBS1、および、直線状導体２２２３の導体幅WYBS2は、例えば同一である（導体幅WYBD＝導体幅WYBS1＝導体幅WYBS2）。直線状導体２２２１乃至２２２３の隣り合う２本の間は、間隙幅GYBの間隙となっている。

[1933] そして、直線状導体２２２１の導体幅WYBD、直線状導体２２２２の導体幅WYBS1、および、直線状導体２２２３の導体幅WYBS2は、図２２８のBに示した第３の構成例における直線状導体２１９１の導体幅WYBD、直線状導体２１９２の導体幅WYBS1、および、直線状導体２１９３の導体幅WYBS2よりも小さい。例えば、導体幅WYBD、導体幅WYBS1、および、導体幅WYBS2は、図２３２のBでは、間隙幅GYBと同一の幅である。

[1934] 直線状導体２２２１は、導体周期FYBDでY方向に周期的に配置されている。

直線状導体２２２２は、導体周期FYBS1でY方向に周期的に配置され、直線状導体２２２３は、導体周期FYBS2でY方向に周期的に配置されている。この導体周期FYBD、導体周期FYBS1、および、導体周期FYBS2は、例えば同一である（導体周期FYBD＝導体周期FYBS1＝導体周期FYBS2）。

[1935] したがって、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２２２１のY方向の導体幅WYBDの総和と、第２の電源Vss1に接続される直線状導体２２２２のY方向の導体幅WYBS1の総和と、第３の電源Vss2に接続される直線状導体２２２３のY方向の導体幅WYBS2の総和とが、同一である。

[1936] また、導体層Bの所定範囲内の矩形領域では、第１の電源Vddに接続される直線状導体２２２１の導体面積と、第２の電源Vss1に接続される直線状導体２２２２の導体面積と、第３の電源Vss2に接続される直線状導体２２２３の導体面積とが、同一である。

[1937] 図２３３は、図２３２のAの導体層Aと図２３２のBの導体層Bとの積層状態を示す平面図である。

[1938] 図２３３に示されるように、矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体のY方向位置を列ごとにずらした３列を１つのグループとし、かつ、矩形状導体のY方向位置がグループ単位でずらした導体層Aと、X方向に長い直線状導体２２２１乃至２２２３の周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[1939] 導体層AおよびBの同一の電源に接続される直線状導体どうしが、位置が重複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1940] 第３の構成例の第１変形例のように、導体層Bの直線状導体の導体幅を極めて小さくして、導体層Aと導体層Bの導体幅が異なるように構成してもよい。

この場合、導体層Bの導体周期も、導体層Aの導体周期よりも小さくなる。導体周期が短くなることで、磁界を生じさせるAggressorループの面積が小さくなることから、誘導性ノイズを改善することができる。

[1941] ＜３電源の第３の構成例の第２変形例＞

図２３４は、３電源の第３の構成例の第２変形例を示している。

[1942] 図２３４における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1943] 図２３４のAは、導体層Aの平面図であり、図２３４のBは、導体層Bの平面図を示している。なお、図２３４は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。第３の構成例の第２変形例においては、導体層Aと導体層Bとの積層状態を示す平面図は、省略する。

[1944] 図２３４のAの導体層Aは、図２２８のAに示した第３の構成例の導体層Aと比較すると、どちらも「（導体幅WYAD＋間隙幅GYA）＝（導体幅WYAS1＋間隙幅GYA）＝（導体幅WYAS2＋間隙幅GYA）＝（５×導体周期FYBD）＝（５×導体周期FYBS1）＝（５×導体周期FYBS2）」の関係となっているが、グループ単位のY方向の周期ずれが異なる。

[1945] 即ち、図２２８のAに示した第３の構成例の導体層Aでは、隣接する３列で構成されるグループは、X軸のプラス側に隣接する他のグループと、間隙の位置が、隣りのグループの間隙位置のY方向の中間となるように、Y方向の矩形状導体周期の１／２だけ、ずらされていた。

[1946] これに対して、図２３４のAに示される導体層Aでは、隣接する３列で構成される所定のグループに対して、X軸のプラス側に隣接する他のグループの間隙の位置が、Y軸のプラス方向に、導体周期FYBDの２倍（≠Y方向の矩形状導体周期の１／２）だけ、ずらされている。基準とする所定のグループに対して、X軸のプラス側に隣接する他のグループは、導体周期FYBDの２倍（≠Y方向の矩形状導体周期の１／２）だけ、Y軸のプラス方向に規則的にずらされている。このように、「（導体幅WYAD＋間隙幅GYA）＝（導体幅WYAS1＋間隙幅GYA）＝（導体幅WYAS2＋間隙幅GYA）＝（整数N1×導体周期FYBD）＝（整数N1

×導体周期FYBS1）＝（整数N1×導体周期FYBS2）」の関係を満たし、Y軸のプラス方向のずらし量が「整数N2×導体周期FYBD」である場合には、所定範囲内の矩形領域において、矩形状導体２２１１に接続される直線状導体２２２１の本数と、矩形状導体２２１２に接続される直線状導体２２２２の本数と、矩形状導体２２１３に接続される直線状導体２２２３の本数と、を同一にすることができる。換言すると、所定範囲内の矩形領域において、矩形状導体２２１１に接続される直線状導体２２２１の導体面積の総和と、矩形状導体２２１２に接続される直線状導体２２２２の導体面積の総和と、矩形状導体２２１３に接続される直線状導体２２２３の導体面積の総和と、を同一にすることができる。このような場合には、Vdd導体、Vss1導体、および、Vss2導体の電流分布を同一の電流分布に近づけられるため、誘導性ノイズを改善できる。なお、斜線状導体や階段状導体を用いずに、X方向およびY方向の両方へ電流を流すためには、「（導体幅WYAD＋間隙幅GYA）＝（導体幅WYAS1＋間隙幅GYA）＝（導体幅WYAS2＋間隙幅GYA）＞（導体周期FYBD＝導体周期FYBS1＝導体周期FYBS2）」の条件を満たす必要がある。つまり、「整数N1＞１」であることが望ましいが、X方向およびY方向の両方へ電流を流すためには、さらに「整数N1＞整数N2≧１」の条件を満たす必要がある。ただし、誘導性ノイズの許容レベルを満たす範囲内であれば、これらの関係を満たさないようにしてもよい。

[1947] 図２３４のBの導体層Bは、図２３２のBに示した第３の構成例の第１変形例の導体層Bと同じであるので、説明は省略する。

[1948] ＜３電源の第３の構成例の第３変形例＞

図２３５は、３電源の第３の構成例の第３変形例を示している。

[1949] 図２３５における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1950] 図２３５のAは、導体層Aの平面図であり、図２３５のBは、導体層Bの平面図を示している。なお、図２３５は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。第３の構成例の第３変形例においては、導体層A

と導体層Bとの積層状態を示す平面図は、省略する。

[1951] 図２３５のAの導体層Aは、図２２８のAに示した第３の構成例の導体層Aと比較すると、グループ単位のY方向の周期ずれが異なる。

[1952] 即ち、図２２８のAに示した第３の構成例の導体層Aでは、隣接する３列で構成されるグループは、X軸のプラス側に隣接する他のグループと、間隙の位置が、隣りのグループの間隙位置のY方向の中間となるように、Y方向の矩形状導体周期の１／２だけ、ずらされていた。

[1953] これに対して、図２３５のAに示される導体層Aでは、隣接する３列で構成される所定のグループに対して、X軸のプラス側に隣接する他のグループの間隙の位置が、導体周期FYBDの２倍（≠Y方向の矩形状導体周期の１／２）だけ、ずらされている。

[1954] ただし、図２３４に示した第２変形例では、基準とする所定のグループに対して、X軸のプラス側に隣接する他のグループが、Y軸のプラス方向に導体周期FYBDの２倍だけずらす配置と、Y軸のマイナス方向に導体周期FYBDの２倍だけずらす配置とが交互に配置されていたのに対して、図２３５の第３変形例では、X軸のプラス側に隣接する他のグループが、常にY軸のプラス方向に導体周期FYBDの２倍だけずらされている。

[1955] 図２３５のBの導体層Bは、図２３２のBに示した第３の構成例の第１変形例の導体層Bと同じであるので、説明は省略する。

[1956] 第３変形例および第４変形例のように、グループ単位のY方向の周期ずれは、プラス方向でも、マイナス方向でもよく、また、プラス方向とマイナス方向の任意の組合せでもよい。導体層Aと導体層Bとの積層状態を示す平面図は省略するが、図２３０および図２３１のように、導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することができ、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、配線のレイアウト自由度を高めることができる。さらに、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[1957] ＜３電源の第３の構成例の第４変形例および第５変形例＞

図２３６は、３電源の第３の構成例の第４変形例および第５変形例を示している。

[1958] 図２３６における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1959] 図２３６のAおよびBは、いずれも導体層Aの平面図を示している。図２３６のAは、第３の構成例の第４変形例の導体層Aの平面図であり、図２３６のBは、第３の構成例の第５変形例の導体層Aの平面図である。

[1960] 導体層Bの平面図は省略するが、導体層Bは、例えば、図２２８のBに示した第３の構成例の導体層Bや、図２３２のBに示した第３の構成例の第１変形例の導体層Bとされる。導体層Aと導体層Bの積層状態を示す平面図も省略する。

[1961] 図２３６のAに示される第４変形例の導体層A、および、図２３６のBに示される第５変形例の導体層Aは、矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体のY方向位置を列ごとにずらした３列を１つのグループとし、かつ、矩形状導体のY方向位置がグループ単位でずらされている点で、図２３５のAに示した第３の構成例の第３変形例の導体層Aと共通する。

[1962] 一方、図２３５のAに示した第３の構成例の第３変形例の導体層Aは、矩形状導体のX方向の導体幅が、矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体で同一であった。これに対して、図２３６のAの第４変形例の導体層Aは、矩形状Vss2導体のX方向の導体幅が、矩形状Vdd導体、および、矩形状Vss1導体のX方向の導体幅よりも小さく構成されている。

[1963] より詳しくは、第１の電源Vddに接続される矩形状導体２２５１（以下、矩形状Vdd導体２２５１と称する。）は、X方向の導体幅WXADおよびY方向の導体幅WYADを有する。第２の電源Vss1に接続される矩形状導体２２５２（以下、矩形状Vss1導体２２５２と称する。）は、X方向の導体幅WXAS1およびY方向の導体幅WYAS1を有する。第３の電源Vss2に接続される矩形状導体２２５３（以下、矩形状Vss2導体２２５３と称する。）は、X方向の導体幅WXAS2およびY方向の導体幅WYAS2を有する。そして、矩形状Vdd導体２２５１のX方向の導体幅WXADと矩形状Vss1導体２２５２のX方向の導体幅WXAS1とは等しく、矩形状Vss

2導体２２５３のX方向の導体幅WXAS2は、導体幅WXADおよび導体幅WXAS1よりも小さい。

[1964] 一方、図２３６のBの第５変形例の導体層Aは、矩形状Vss1導体および矩形状Vss2導体の両方のX方向の導体幅が、矩形状Vdd導体のX方向の導体幅よりも小さく構成されている。

[1965] より詳しくは、矩形状Vss1導体２２５２のX方向の導体幅WXAS1と、矩形状Vss2導体２２５３のX方向の導体幅WXAS2とが等しく、その導体幅WXAS1と導体幅WXAS2は、矩形状Vdd導体２２５１のX方向の導体幅WXADよりも小さい（導体幅WXAD＞導体幅WXAS1＝導体幅WXAS2）。

[1966] このように、矩形状Vdd導体、矩形状Vss1導体、および、矩形状Vss2導体のX方向の導体幅は、同一でもよいし、異なっていてもよい。図示は省略するが、矩形状Vss1導体２２５２のX方向の導体幅WXAS1が、矩形状Vdd導体２２５１のX方向の導体幅WXADよりも小さく、矩形状Vss2導体２２５３のX方向の導体幅WXAS2が、矩形状Vss1導体２２５２のX方向の導体幅WXAS1よりも小さくてもよい（導体幅WXAD＞導体幅WXAS1＞導体幅WXAS2）。

[1967] Vss2導体の導体幅が小さくなると、Vdd導体およびVss1導体を密に配置することができるので、配線領域が同一面積である前提で比較すると、Vdd導体およびVss1導体の電圧降下が改善されることにつながる。Vss1導体およびVss2導体の両方のX方向の導体幅が小さくなると、配線領域が同一面積である前提で比較すると、Vdd導体の電圧降下が改善されることにつながる。また、導体周期が短くなることで、磁界を生じさせるAggressorループの面積が小さくなることから、誘導性ノイズも改善することができる。

[1968] ＜３電源の第４の構成例＞

図２３７および図２３８は、３電源の第４の構成例を示している。

[1969] 図２３７および図２３８における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1970] 図２３７のAは、導体層Aの平面図であり、図２３７のBは、導体層Bの平面図を示している。なお、図２３７は、各導体層の全領域と考えても良いし、

一部の領域と考えても良い。

[1971] 導体層Aは、図２２８のAに示した第３の構成例の導体層Aと同様に、矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３のセットを、X方向およびY方向に配列して構成される点で共通するが、第３の構成例の導体層Aとは配列の規則が異なる。

[1972] 具体的には、第４の構成例の導体層Aは、矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３のセットがY方向に周期的に配置された列を、X方向の矩形状導体周期でX方向に周期的に配置して構成されている。導体層Aの所定の列と、X軸のプラス側に隣接する他の列との間隙の位置を比較すると、矩形状導体の間隙の位置が、隣りの列の間隙位置のY方向の中間となるように、Y方向の矩形状導体周期の１／２だけ、ずらされている。これにより、導体層Aは、各列の矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３のY方向の位置が、X軸のプラス側に行くごとに、Y軸のプラス側にY方向の矩形状導体周期の１／２だけずれた、擬似的な階段状構造となっている。ただし、Y方向の矩形状導体周期のずらし量は、Y方向の矩形状導体周期の１／２である必要はなく、導体周期FYBDの整数倍であることが望ましいが、任意の値に設計できる。

[1973] 一方、図２３７のBの導体層Bは、図２２８のBに示した第３の構成例の導体層Bと同じであるので、説明は省略する。

[1974] 図２３８は、図２３７のAの導体層Aと図２３７のBの導体層Bとの積層状態を示す平面図である。

[1975] 図２３８に示されるように、矩形状Vdd導体２２１１、矩形状Vss1導体２２１２、および、矩形状Vss2導体２２１３のセットをY方向に周期的に配置した列を擬似的な階段状にずらしてX軸プラス方向に周期的に配置した導体層Aと、X方向に長い直線状導体２１９１乃至２１９３の周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[1976] 導体層AおよびBの同一の電源に接続される直線状導体どうしが、位置が重

複する所定の一部の領域で、Z方向に延伸された導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される直線状導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1977] 図２３９のAは、導体層Aと導体層BのVdd導体である矩形状Vdd導体２２１１と直線状導体２１９１のみの積層状態を示す平面図である。

[1978] 図２３９のBは、導体層Aと導体層BのVss1導体である矩形状Vss1導体２２１２と直線状導体２１９２のみの積層状態を示す平面図である。

[1979] 図２４０は、導体層Aと導体層BのVss2導体である矩形状Vss2導体２２１３と直線状導体２１９３のみの積層状態を示す平面図である。

[1980] ３電源の第４の構成例によれば、各電源に接続される矩形状導体のY方向位置が階段状となるように、矩形状導体のY方向位置を列単位でずらした構成としたことによって、導体層AおよびBの同一の電源に接続される導体どうしをZ方向の導体ビア等で電気的に接続した場合には、図２３９および図２４０に示されるように、導体層Aと導体層Bの２層で、擬似的な網目状構造を構成することができるので、X方向およびY方向の両方へ電流を流すことができ、配線のレイアウト自由度を高めることができる。

[1981] 導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[1982] ＜３電源の第５の構成例＞

図２４１および図２４２は、３電源の第５の構成例を示している。

[1983] 図２４１および図２４２における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[1984] 図２４１のAは、導体層Aの平面図であり、図２４１のBは、導体層Bの平面図を示している。なお、図２４１は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[1985] 図２４１のAの導体層Aは、第１の電源Vddに接続される１本の直線状導体２２７１の１列と、その両隣りの、第２の電源Vss1に接続される矩形状導体２２７２（以下、矩形状Vss1導体２２７２と称する。）と、第３の電源Vss2に接続される矩形状導体２２７３（以下、矩形状Vss2導体２２７３と称する。）とがY方向に交互に配置された２列とからなる３列のグループを、X方向に周期的に配置して構成されている。

[1986] 直線状導体２１７１は、X方向の導体幅WXADで、Y方向に延伸して配置されている。矩形状Vss1導体２２７２は、X方向の導体幅WXAS1およびY方向の導体幅WYAS1を有する。矩形状Vss2導体２２７３は、X方向の導体幅WXAS2およびY方向の導体幅WYAS2を有する。X方向の導体幅WXAD、導体幅WXAS1、および、導体幅WXAS2は、例えば同一である（導体幅WXAD＝導体幅WYAS1＝導体幅WYAS2）。隣接する導体どうしの間は、X方向に間隙幅GXA、Y方向に間隙幅GYBの間隙となっている。

[1987] １つのグループを構成する３列において、両側の各列に配置された矩形状Vss1導体２２７２と矩形状Vss2導体２２７３の配置に注目すると、一方の列の矩形状Vss1導体２２７２が配置されている箇所に対応する他方の列には矩形状Vss2導体２２７３を配置するようにして、同じY位置の直線状導体２２７１の両側に、矩形状Vss1導体２２７２と矩形状Vss2導体２２７３が配置されている。また、両側の２列の矩形状Vss1導体２２７２と矩形状Vss2導体２２７３との間のY方向の間隙位置は同じである。

[1988] さらに、X方向に隣接する２つのグループの矩形状Vss1導体２２７２と矩形状Vss2導体２２７３の配置に注目すると、隣接する２つのグループの矩形状Vss1導体２２７２と矩形状Vss2導体２２７３のY方向位置は、Y方向の矩形状導体周期の１／２だけ、ずらして配置されている。

[1989] 図２４１のBの導体層Bは、図２２８のBに示した第３の構成例の導体層Bと同じであるので、説明は省略する。

[1990] 図２４２は、図２４１のAの導体層Aと図２４１のBの導体層Bとの積層状態を示す平面図である。

[1991] 図２４２に示されるように、Y方向に長い直線状導体２２７１の１列と、その両側の、矩形状Vss1導体２２７２と矩形状Vss2導体２２７３とが交互に配置された２列とからなる３列のグループをX方向に周期的に配置した導体層Aと、X方向に長い直線状導体２１９１乃至２１９３のY方向への周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[1992] 同一の電源に接続される導体層AおよびBの導体どうしが、位置が重複する所定の一部の領域で、Z方向の導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される導体層AおよびBの導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[1993] 図２４３のAは、導体層Aと導体層BのVdd導体である直線状導体２２７１と直線状導体２１９１のみの積層状態を示す平面図である。

[1994] 図２４３のBは、導体層Aと導体層BのVss1導体である矩形状Vss1導体２２７２と直線状導体２１９２のみの積層状態を示す平面図である。

[1995] 図２４４は、導体層Aと導体層BのVss2導体である矩形状Vss2導体２２７３と直線状導体２１９３のみの積層状態を示す平面図である。

[1996] ３電源の第５の構成例によれば、導体層AおよびBの同一の電源に接続される導体どうしを電気的に接続した場合には、図２４３および図２４４に示されるように、Vdd導体については導体層Aと導体層Bの２層で網目状構造を構成し、Vss1導体とVss2導体については導体層Aと導体層Bの２層で擬似的な網目状構造を構成することができるので、X方向およびY方向の両方へ電流を流すことができ、配線のレイアウト自由度を高めることができる。第２の電源Vss1と第３の電源Vss2を選択して切り替える構成において共通に利用されるVdd導体を網目状構造とし、Vss1導体とVss2導体を擬似的な網目状構造とすることで、共通に利用されるVdd導体の方を、Vss1導体とVss2導体よりも電圧降下を小さくすることができる。共通に利用される要素であるVdd導体の電圧降下を改善することで、積層の導体層全体としての電圧降下を改善できる。

[1997] 導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[1998] ＜３電源の第５の構成例の第１変形例＞

図２４５および図２４６は、３電源の第５の構成例の第１変形例を示している。

[1999] 図２４５および図２４６における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2000] 図２４５のAは、導体層Aの平面図であり、図２４５のBは、導体層Bの平面図を示している。なお、図２４５は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2001] 図２４５のAの導体層Aは、図２４１のAに示した第５の構成例の導体層Aと比較すると、Y方向に長い直線状導体２２７１の１列と、その両側の、矩形状Vss1導体２２７２と矩形状Vss2導体２２７３とが交互に配置された２列とからなる３列のグループをX方向に周期的に配置した点で共通する。

[2002] しかし、Y方向に長い直線状導体２２７１の両側の２列の矩形状Vss1導体２２７２と矩形状Vss2導体２２７３の配置が、図２４１のAに示した第５の構成例の導体層Aと異なる。

[2003] すなわち、図２４１のAに示した第５の構成例の導体層Aでは、Y方向に長い直線状導体２２７１の両側に配置される矩形状Vss1導体２２７２と矩形状Vss2導体２２７３のY方向の間隙位置が同じとなっていた。

[2004] これに対して、図２４５のAの導体層Aでは、Y方向に長い直線状導体２２７１の両側に配置される矩形状Vss1導体２２７２と矩形状Vss2導体２２７３のY方向の間隙位置が異なる。具体的には、右側の列のY方向の間隙位置と、左側の列のY方向の間隙位置とは、Y方向の矩形状導体周期の１／２だけ、ずれている。ただし、Y方向の矩形状導体周期のずらし量は、Y方向の矩形状導体周期の１／２である必要はなく、導体周期FYBDの整数倍であることが望ましい

が、任意の値に設計できる。

[2005] また、Y方向に長い直線状導体２２７１と、その両側の２列を１つのグループとして、X方向に隣接する２つのグループの矩形状Vss1導体２２７２と矩形状Vss2導体２２７３の配置に注目すると、隣接する２つのグループの矩形状Vss1導体２２７２と矩形状Vss2導体２２７３の配置が反対となっている。

[2006] 図２４５のBの導体層Bは、図２４１のBに示した第５の構成例の導体層Bと同じであるので、説明は省略する。

[2007] 図２４６は、図２４５のAの導体層Aと図２４５のBの導体層Bとの積層状態を示す平面図である。

[2008] 図２４６に示されるように、Y方向に長い直線状導体２２７１の１列と、その両側の、矩形状Vss1導体２２７２と矩形状Vss2導体２２７３とが交互に配置された２列とからなる３列のグループをX方向に周期的に配置した導体層Aと、X方向に長い直線状導体２１９１乃至２１９３の周期的配置を有する導体層Bとの積層では、完全な遮光構造を実現することはできないが、一定程度の遮光性を備えることができる。

[2009] 同一の電源に接続される導体層AおよびBの導体どうしが、位置が重複する所定の一部の領域で、Z方向の導体ビア等を介して電気的に接続されてもよい。電圧降下の観点では、同一の電源に接続される導体層AおよびBの導体どうしを電気的に接続することが望ましいが、その限りではなく、接続されなくてもよい。

[2010] 第５の構成例の第１変形例においても、導体層AおよびBの同一の電源に接続される導体どうしを電気的に接続した場合には、Vdd導体については導体層Aと導体層Bの２層で網目状構造を構成し、Vss1導体とVss2導体については導体層Aと導体層Bの２層で擬似的な網目状構造を構成することができるので、X方向およびY方向の両方へ電流を流すことができ、配線のレイアウト自由度を高めることができる。第２の電源Vss1と第３の電源Vss2を選択して切り替える構成において共通に利用されるVdd導体を網目状構造とし、Vss1導体とVss2導体を擬似的な網目状構造とすることで、共通に利用されるVdd導体の方を、

Vss1導体とVss2導体よりも電圧降下を小さくすることができる。共通に利用される要素であるVdd導体の電圧降下を改善することで、積層の導体層全体としての電圧降下を改善できる。

[2011] 導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[2012] ＜３電源の第５の構成例の第２変形例および第３変形例＞

図２４７は、３電源の第５の構成例の第２変形例および第３変形例を示している。

[2013] 図２４７における座標系は、いずれも、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2014] 図２４７のAおよびBは、いずれも導体層Aの平面図を示している。図２４７のAは、第５の構成例の第２変形例の導体層Aの平面図であり、図２４７のBは、第５の構成例の第３変形例の導体層Aの平面図である。

[2015] 導体層Bの平面図は省略するが、導体層Bは、例えば、図２４１のBに示した第５の構成例の導体層Bと同じである。導体層Aと導体層Bの積層状態を示す平面図も省略する。

[2016] 図２４７のAの第２変形例の導体層Aは、矩形状Vss1導体および矩形状Vss2導体の両方のX方向の導体幅が、矩形状Vdd導体のX方向の導体幅よりも小さく構成されている。

[2017] すなわち、図２４１のAに示した第５の構成例の導体層Aでは、直線状導体２１７１のX方向の導体幅WXADと、矩形状Vss1導体２２７２のX方向の導体幅WXAS1と、矩形状Vss2導体２２７３のX方向の導体幅WXAS2とが同じに構成されていた（導体幅WXAD＝導体幅WYAS1＝導体幅WYAS2）。

[2018] これに対して、図２４７のAの第２変形例の導体層Aでは、矩形状Vss1導体２２７２のX方向の導体幅WXAS1と、矩形状Vss2導体２２７３のX方向の導体幅WXAS2とが等しく、その導体幅WXAS1と導体幅WXAS2は、直線状導体２１７１の

X方向の導体幅WXADよりも小さく構成されている（導体幅WXAD＞導体幅WXAS1＝導体幅WXAS2）。その他の構成は、図２４１のAに示した第５の構成例の導体層Aと同様である。

[2019] なお、図２４７のAの導体層Aは、矩形状Vss1導体２２７２のX方向の導体幅WXAS1と、矩形状Vss2導体２２７３のX方向の導体幅WXAS2とが同じ幅であるが、異なる構成としても良い。すなわち、矩形状Vss1導体２２７２のX方向の導体幅WXAS1が、直線状導体２１７１のX方向の導体幅WXADよりも小さく、矩形状Vss2導体２２７３のX方向の導体幅WXAS2が、矩形状Vss1導体２２７２のX方向の導体幅WXAS1よりも小さくなるように構成してもよい（導体幅WXAD＞導体幅WXAS1＞導体幅WXAS2）。

[2020] 図２４７のAの第２変形例によれば、Vss1導体およびVss2導体のX方向の導体幅を小さくすることで密に配置することができるので、X方向の導体周期を小さくすることで、誘導性ノイズを改善でき、電圧降下も改善できる場合がある。共通に利用されるVdd導体を電圧降下しにくくすることで、Vdd導体およびVss1導体の組合せと、Vdd導体およびVss2導体の組合せとの両方の電圧降下を改善できる場合がある。

[2021] Vdd導体については導体層Aと導体層Bの２層で網目状構造を構成し、Vss1導体とVss2導体については導体層Aと導体層Bの２層で擬似的な網目状構造を構成することができるので、X方向およびY方向の両方へ電流を流すことができ、配線のレイアウト自由度を高めることができる。

[2022] 一方、図２４７のBの第３変形例の導体層Aは、第３の電源Vss2に接続される１本の直線状導体２２８３と、その両隣りの、第１の電源Vddに接続される第１の電源Vddに接続される矩形状導体２２８１（以下、矩形状Vdd導体２２８１と称する。）と、第２の電源Vss1に接続される矩形状導体２２８２（以下、矩形状Vss1導体２２８２と称する。）と、がY方向に交互に配置された２列とからなる３列のグループを、X方向に周期的に配置して構成されている。

[2023] したがって、図２４７のBの第３変形例の導体層Aは、図２４１のAに示した第５の構成例の導体層AのVdd導体、Vss1導体、および、Vss2導体の配置を入

れ替えた構成であり、１つのグループを構成する３列の真ん中の列を、Vdd導体ではなく、Vss2導体とし、その両側を、Vdd導体とVss1導体とした構成である。Y方向にVdd導体とVss1導体とが交互に配置されているので、容量性ノイズをキャンセルできる。

[2024] また、図２４７のBの第３変形例によれば、導体層Aと導体層Bの２層で３電源の擬似的な網目状構造を実現することにより、電流がX方向へ拡散しやすくなるので、誘導性ノイズを改善できる。また、パッド配置によっては、パッド端からみた導体抵抗を小さくできるので、電圧降下を改善できる。

[2025] ＜３電源の第６の構成例＞

次に、３層の配線層（配線層１６５A乃至１６５C）によって３電源を実現する構成例について説明する。

[2026] 図２４８は、３電源の第６の構成例を示している。

[2027] 図２４８における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2028] 図２４８のAは導体層A（配線層１６５A）を、図２４８のBは導体層B（配線層１６５B）を、図２４８のCは導体層C（配線層１６５C）を示している。

[2029] また、図２４８のDは、導体層Aと導体層Bとの積層状態の平面図であり、図２４８のEは、導体層Aと導体層Cとの積層状態の平面図であり、図２４８のFは、導体層Bと導体層Cとの積層状態の平面図である。なお、図２４８は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2030] 図２４８のAの導体層Aは、網目状導体２３０１で構成される。すなわち、網目状導体２３０１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。網目状導体２３０１は、導体周期FXAおよび導体周期FYAの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３０１は、例えば、第２の電源Vss1に接続される配線（Vss1配線）である。

[2031] 図２４８のBの導体層Bは、網目状導体２３０２で構成される。すなわち、網目状導体２３０２は、X方向の導体幅WXB、間隙幅GXB、および、導体周期FX

Bを有し、Y方向の導体幅WYB、間隙幅GYB、および、導体周期FYBを有する。網目状導体２３０２は、導体周期FXBおよび導体周期FYBの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３０２は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。網目状導体２３０１と網目状導体２３０２の導体周期は、例えば同一で、導体周期FXA＝導体周期FXBおよび導体周期FYA＝導体周期FYBである。

[2032] 図２４８のCの導体層Cは、網目状導体２３０３で構成される。すなわち、網目状導体２３０３は、X方向の導体幅WXC、間隙幅GXC、および、導体周期FXCを有し、Y方向の導体幅WYC、間隙幅GYC、および、導体周期FYCを有する。網目状導体２３０３は、導体周期FXCおよび導体周期FYCの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３０３は、例えば、第３の電源Vss2に接続される配線（Vss2配線）である。網目状導体２３０１と網目状導体２３０３の導体周期は、例えば同一で、導体周期FXB＝導体周期FXCおよび導体周期FYB＝導体周期FYCである。

[2033] 図２４８の導体層A乃至Cは、例えば、導体層Bが真ん中となるように、導体層A、B、Cの順で積層される。この場合、Vdd導体とVss1導体との距離と、Vdd導体とVss2導体との距離との両方を小さくすることができ、誘導性ノイズを改善することができる。しかしながら、導体層Bが必ずしも真ん中である必要はない。

[2034] Vss1導体である網目状導体２３０１、Vdd導体である網目状導体２３０２、および、Vss2導体である網目状導体２３０３の形状が完全に一致した例を示しているが、他の領域では、形状が異なる領域があってもよい。

[2035] ＜３電源の第６の構成例の第１変形例＞

図２４９乃至図２５３は、図２４８に示した第６の構成例の第１変形例乃至第５変形例を示している。

[2036] 図２４９乃至図２５３において、導体層A（配線層１６５A）、導体層B（配線層１６５B）、導体層C（配線層１６５C）、導体層Aと導体層Bとの積層状態の平面図、導体層Aと導体層Cとの積層状態の平面図、導体層Bと導体層Cとの

積層状態の平面図の配列は、図２４８と同様である。座標系についても同様である。

[2037] 図２４９は、３電源の第６の構成例の第１変形例を示している。

[2038] 図２４８に示した第６の構成例では、導体層Aを、第２の電源Vss1に接続されるVss1導体とし、導体層Cを、第３の電源Vss2に接続されるVss2導体としたが、図２４９の第１変形例は、導体層AとCの両方を、同一の電源Vss（第２の電源Vss1または第３の電源Vss2）に接続されるVss導体とした構成である。

[2039] 図２４９の例では、導体層Aは、網目状導体２３０１aで構成され、導体層Cは、網目状導体２３０１cで構成されており、網目状導体２３０１aおよび２３０１cは、いずれも、第２の電源Vss1に接続される網目状導体２３０１と同一である。

[2040] 図２４９のBの導体層Bは、図２４８に示した第６の構成例と同様、網目状導体２３０２で構成される。

[2041] 第６の構成例の第１変形例は、導体層BのVdd導体を、２層のVss導体で挟み込んだ構造とすることにより、誘導性ノイズのさらなる改善を期待でき、２層の積層構造から３層の積層構造にすることで、電圧降下のさらなる改善も期待できる。なお、導体層Bのシート抵抗と、導体層Aおよび導体層Bを合わせたシート抵抗とが略同一であることが好ましいが、その限りではない。

[2042] ＜３電源の第６の構成例の第２変形例＞

図２５０は、３電源の第６の構成例の第２変形例を示している。

[2043] 図２５０のAの導体層Aは、第２の電源Vss1に接続される網目状導体２３０１と中継導体２３０４からなる。中継導体２３０４は、網目状導体２３０１の導体ではない間隙領域に配置されて網目状導体２３０１と電気的に絶縁されており、例えば、導体層Bの網目状導体２３０２と他の導体層に電気的に接続される。

[2044] 図２５０のBの導体層Bは、図２４８に示した第６の構成例と同様、第１の電源Vddに接続される網目状導体２３０２で構成される。

[2045] 図２５０のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３０

３と中継導体２３０５からなる。中継導体２３０５は、網目状導体２３０３の導体ではない間隙領域に配置されて網目状導体２３０３と電気的に絶縁されており、例えば、導体層Bの網目状導体２３０２と他の導体層に電気的に接続される。

[2046] 図２５０の例では、中継導体２３０４および中継導体２３０５の平面形状は、内側に間隙を有する所定の導体幅の矩形形状とされているが、これに限らず、間隙領域内に形成可能な形状であればよい。

[2047] ＜３電源の第６の構成例の第３変形例＞

図２５１は、３電源の第６の構成例の第３変形例を示している。

[2048] 図２５１に示される第６の構成例の第３変形例は、導体層Aおよび導体層Cが第６の構成例の第２変形例と同様に構成され、導体層Bのみが第６の構成例の第２変形例と異なる構成とされている。

[2049] 具体的には、図２５１のAの導体層Aは、第２の電源Vss1に接続される網目状導体２３０１と中継導体２３０４からなる。

[2050] 図２５１のBの導体層Bは、矩形状の導体を間隙を設けて所定の周期でY方向に配置した列と、内側に間隙を有する所定の導体幅の矩形状の導体を間隙を設けて所定の周期でY方向に配置した列とをX方向に交互に配置した形状である網目状導体２３０６で構成される。網目状導体２３０６は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。

[2051] 図２５１のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３０３と中継導体２３０５からなる。

[2052] ＜３電源の第６の構成例の第４変形例＞

図２５２は、３電源の第６の構成例の第４変形例を示している。

[2053] 図２５２に示される第６の構成例の第４変形例は、図２５０に示した第６の構成例の第２変形例の導体層Aおよび導体層Cの中継導体を置き換えた構成である。

[2054] 具体的には、図２５２のAの導体層Aは、第２の電源Vss1に接続される網目状導体２３０１と中継導体２３１１からなる。図２５０に示した第２変形例

の導体層Aの中継導体２３０４は、内側に間隙を有する所定の導体幅の矩形状の導体とされていた。これに対して、第４変形例の中継導体２３１１は、網目状導体２３０１の間隙領域内に４か所に分散配置された矩形状の導体とされている。

[2055] 図２５２のBの導体層Bは、図２４８に示した第６の構成例と同様、第１の電源Vddに接続される網目状導体２３０２で構成される。

[2056] 図２５２のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３０３と中継導体２３１２からなる。図２５０に示した第２変形例の導体層Cの中継導体２３０５は、内側に間隙を有する所定の導体幅の矩形状の導体とされていた。これに対して、第４変形例の中継導体２３１２は、網目状導体２３０３の間隙領域内に４か所に分散配置された矩形状の導体とされている。

[2057] ＜３電源の第６の構成例の第５変形例＞

図２５３は、３電源の第６の構成例の第５変形例を示している。

[2058] 図２５３に示される第６の構成例の第５変形例は、図２５２に示した第６の構成例の第４変形例に対し、共通の中継導体を有し、網目状導体を置き換えた構成である。

[2059] 具体的には、図２５３のAの導体層Aは、第２の電源Vss1に接続される網目状導体２３２１と中継導体２３１１からなる。網目状導体２３２１は、X方向の導体幅WXAとY方向の導体幅WYAが図２５２に示した第４変形例の網目状導体２３０１よりも太く、X方向の間隙幅GXAとY方向の間隙幅GYAが狭く形成されており、間隙領域の四隅を非導体部として、そこに中継導体２３１１が配置されている。

[2060] 図２５３のBの導体層Bは、矩形状の導体を間隙を設けて所定の周期でY方向に配置した列と、内側に間隙を有する所定の導体幅の矩形形状を間隙を設けて所定の周期でY方向に配置した列とをX方向に交互に配置した形状である網目状導体２３２２で構成される。網目状導体２３２２は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。

[2061] 図２５３のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３２

３と中継導体２３１２からなる。網目状導体２３２３は、X方向の導体幅WXCとY方向の導体幅WYCが図２５２に示した第４変形例の網目状導体２３０３よりも太く、X方向の間隙幅GXCとY方向の間隙幅GYCが狭く形成されており、間隙領域の四隅を非導体部として、そこに中継導体２３１２が配置されている。

[2062] 図２５０乃至図２５３の第２変形例乃至第５変形例は、いずれも、導体層Aと導体層Cの形状が完全に一致し、導体層Aと導体層Bの形状、および、導体層Bと導体層Cの形状は一致していない構成である。しかしながら、どの２つの導体層の形状を一致させるか否かは任意に設計できる。また、導体層の一部の領域で形状が一致し、他の領域では、形状が一致していない構成でもよい。

[2063] ＜３電源の第７の構成例＞

図２５４は、３電源の第７の構成例を示している。

[2064] 図２５４における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2065] 図２５４のAは導体層A（配線層１６５A）を、図２５４のBは導体層B（配線層１６５B）を、図２５４のCは導体層C（配線層１６５C）を示している。

[2066] また、図２５４のDは、導体層Aと導体層Bとの積層状態の平面図であり、図２５４のEは、導体層Aと導体層Cとの積層状態の平面図であり、図２５４のFは、導体層Bと導体層Cとの積層状態の平面図である。なお、図２５４は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2067] 図２５４のAの導体層Aは、網目状導体２３３１で構成される。すなわち、網目状導体２３３１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。網目状導体２３３１は、導体周期FXAおよび導体周期FYAの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３３１は、例えば、第２の電源Vss1に接続される配線（Vss1配線）である。

[2068] 図２５４のBの導体層Bは、網目状導体２３３２で構成される。すなわち、

網目状導体２３３２は、X方向の導体幅WXB、間隙幅GXB、および、導体周期FXBを有し、Y方向の導体幅WYB、間隙幅GYB、および、導体周期FYBを有する。網目状導体２３３２は、導体周期FXBおよび導体周期FYBの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３３２は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。網目状導体２３３１と網目状導体２３３２の導体周期は、例えば同一で、導体周期FXA＝導体周期FXBおよび導体周期FYA＝導体周期FYBである。

[2069] 図２５４のCの導体層Cは、網目状導体２３３３で構成される。すなわち、網目状導体２３３３は、X方向の導体幅WXC、間隙幅GXC、および、導体周期FXCを有し、Y方向の導体幅WYC、間隙幅GYC、および、導体周期FYCを有する。網目状導体２３３３は、導体周期FXCおよび導体周期FYCの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３３３は、例えば、第３の電源Vss2に接続される配線（Vss2配線）である。網目状導体２３３１と網目状導体２３３３の導体周期は同一で、導体周期FXB＝導体周期FXCおよび導体周期FYB＝導体周期FYCである。

[2070] 導体層Aの網目状導体２３３１と導体層Cの網目状導体２３３３の導体部の位置は、X方向およびY方向のいずれにおいても重複しているが、導体層Aの網目状導体２３３１と導体層Bの網目状導体２３３２の導体部の位置は、X方向位置は重複しているがY方向位置がずれている。換言すれば、導体層Aの網目状導体２３３１の間隙領域は、導体層Bの網目状導体２３３２の導体部に位置し、導体層Cの網目状導体２３３３の間隙領域は、導体層Bの網目状導体２３３２の導体部に位置している。これにより、図２５４のDおよびFに示されるように、導体層Aと導体層Bの積層が遮光構造を成し、導体層Bと導体層Cの積層が遮光構造を成している。これにより、ホットキャリア発光を遮光することができる。

[2071] ＜３電源の第７の構成例の変形例＞

図２５５は、３電源の第７の構成例の変形例を示している。

[2072] 図２５５における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して

垂直な方向をZ軸とする。

[2073] 図２５５のAは導体層A（配線層１６５A）を、図２５５のBは導体層B（配線層１６５B）を、図２５５のCは導体層C（配線層１６５C）を示している。

[2074] また、図２５５のDは、導体層Aと導体層Bとの積層状態の平面図であり、図２５５のEは、導体層Aと導体層Cとの積層状態の平面図であり、図２５５のFは、導体層Bと導体層Cとの積層状態の平面図である。なお、図２５５は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2075] 図２５５のAの導体層Aは、第２の電源Vss1に接続される網目状導体２３３１と、矩形形状の中継導体２３４１で構成される。換言すれば、図２５５のAの導体層Aは、図２５４のAに示した網目状導体２３３１の間隙領域に、中継導体２３４１を追加した構成であるが、中継導体２３４１を配置するため、網目状導体２３３１の間隙領域が、図２５４のAの網目状導体２３３１よりも大きく形成されている。中継導体２３４１は、網目状導体２３３１の導体ではない間隙領域に配置されて網目状導体２３３１と電気的に絶縁されており、例えば、導体層Bの網目状導体２３３２と他の導体層に電気的に接続される。

[2076] 図２５５のBの導体層Bは、図２５４に示した第７の構成例と同様、第１の電源Vddに接続される網目状導体２３３２で構成される。

[2077] 図２５５のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３３３と、矩形形状の中継導体２３４２で構成される。換言すれば、図２５５のCの導体層Cは、図２５４のCに示した網目状導体２３３３の間隙領域に、中継導体２３４２を追加した構成であるが、中継導体２３４２を配置するため、網目状導体２３３３の間隙領域が、図２５４のCの網目状導体２３３３よりも大きく形成されている。中継導体２３４２は、網目状導体２３３３の導体ではない間隙領域に配置されて網目状導体２３３３と電気的に絶縁されており、例えば、導体層Bの網目状導体２３３２と他の導体層に電気的に接続される。

[2078] 第７の構成例の変形例においても、図２５５のDおよびFに示されるように

、導体層Aと導体層Bの積層が遮光構造を成し、導体層Bと導体層Cの積層が遮光構造を成している。これにより、ホットキャリア発光を遮光することができる。

[2079] なお、図２５４および図２５５の第７の構成例およびその変形例においては、２層の積層により遮光構造を実現する構成としたが、２層の積層では遮光構造を成さないが、３層の積層により遮光構造を成すように構成してもよい。

[2080] ＜３電源の第８の構成例＞

図２５６は、３電源の第８の構成例を示している。

[2081] 図２５６における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2082] 図２５６のAは導体層A（配線層１６５A）を、図２５６のBは導体層B（配線層１６５B）を、図２５６のCは導体層C（配線層１６５C）を示している。

[2083] また、図２５６のDは、導体層Aと導体層Bとの積層状態の平面図であり、図２５６のEは、導体層Aと導体層Cとの積層状態の平面図であり、図２５６のFは、導体層Bと導体層Cとの積層状態の平面図である。なお、図２５６は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2084] 図２５６のAの導体層Aは、図２５４に示した第７の構成例と同様、第２の電源Vss1に接続される網目状導体２３３１で構成される。

[2085] 図２５６のBの導体層Bは、第１の電源Vddに接続される網目状導体２３３２と、矩形形状の中継導体２３５１で構成される。換言すれば、図２５６のBの導体層Bは、図２５４のBに示した第７の構成例の網目状導体２３３２の間隙領域に、中継導体２３５１を追加した構成であるが、中継導体２３５１を配置するため、網目状導体２３３２の間隙領域が、図２５４のBの網目状導体２３３２よりも大きく形成されている。中継導体２３５１は、網目状導体２３３２の導体ではない間隙領域に配置されて網目状導体２３３２と電気的に絶縁されており、例えば、導体層Aの網目状導体２３３１、および、導体層Cの中継導体２３５３に電気的に接続される。

[2086] 図２５６のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３３３と、矩形形状の中継導体２３５２および２３５３とで構成される。換言すれば、図２５６のCの導体層Cは、図２５４のCに示した第７の構成例の網目状導体２３３３の間隙領域に、中継導体２３５２および２３５３を追加した構成であるが、中継導体２３５２および２３５３を配置するため、網目状導体２３３３の間隙領域が、図２５４のCの網目状導体２３３３よりも大きく形成されている。中継導体２３５２は、網目状導体２３３３の導体ではない間隙領域に配置されて網目状導体２３３３と電気的に絶縁されており、例えば、導体層Bの網目状導体２３３２と他の導体層に電気的に接続される。中継導体２３５３は、網目状導体２３３３の導体ではない間隙領域に配置されて網目状導体２３３３と電気的に絶縁されており、例えば、導体層Bの中継導体２３５１と他の導体層に電気的に接続される。

[2087] 導体層Aの網目状導体２３３１と、導体層Bの網目状導体２３３２の導体部の位置は、X方向位置は一部重複しているがY方向位置がずれている。これにより、導体層Aと導体層Bの積層が遮光構造を成している。また、導体層Aの網目状導体２３３１と、導体層Cの網目状導体２３３３の導体部の位置は、X方向位置およびY方向位置のいずれもずれている。これにより、導体層Aと導体層Cの積層が遮光構造を成している。これにより、ホットキャリア発光を遮光することができる。

[2088] 図２５６の第８の構成例においては、網目状導体の導体部のX方向位置を導体層Bと導体層Cとでずらして配置することで、導体層Aおよび導体層BのVdd導体やVss導体を、導体層Cよりも下層または上層へ短い経路で、Z方向に延伸された導体ビア等を介して電気的に接続することができる。

[2089] なお、図２５６の第８の構成例では、導体層A乃至Cのなかで、導体幅が最も大きい網目状導体で構成される導体層Aには中継導体を設けていないが、導体層Aにも中継導体を設けてもよい。

[2090] ＜３電源の第８の構成例の第１変形例＞

図２５７乃至図２６０は、３電源の第８の構成例の第１変形例乃至第４変

形例を示している。

[2091] 図２５７乃至図２６０において、導体層A（配線層１６５A）、導体層B（配線層１６５B）、導体層C（配線層１６５C）、導体層Aと導体層Bとの積層状態の平面図、導体層Aと導体層Cとの積層状態の平面図、導体層Bと導体層Cとの積層状態の平面図の配列は、図２４８と同様である。座標系についても同様である。

[2092] 図２５７は、３電源の第８の構成例の第１変形例を示している。

[2093] 図２５７のAの導体層Aは、網目状導体２３６１で構成される。すなわち、網目状導体２３６１は、X方向の導体幅WXA、間隙幅GXA、および、導体周期FXAを有し、Y方向の導体幅WYA、間隙幅GYA、および、導体周期FYAを有する。網目状導体２３６１は、導体周期FXAおよび導体周期FYAの基本パタンを同一平面上に繰り返し配置した形状の導体となっている。網目状導体２３６１は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。

[2094] 図２５７のBの導体層Bは、第２の電源Vss1に接続される網目状導体２３６２と、矩形形状の中継導体２３６３で構成される。中継導体２３６３は、網目状導体２３６２の導体ではない間隙領域に配置されて網目状導体２３６２と電気的に絶縁されており、例えば、導体層Aの網目状導体２３６１と、導体層Cの中継導体２３５２に電気的に接続される。

[2095] 図２５７のCの導体層Cは、図２５６に示した第８の構成例と同様、第３の電源Vss2に接続される網目状導体２３３３と、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とで構成される。

[2096] したがって、図２５７の第１変形例は、図２５６の第８の構成例に対して、導体層Aと導体層Bにおける電源の接続先を入れ替えた構成である。図２５７の第１変形例は、例えば、導体層Aが導体層Bまたは導体層Cよりもシート抵抗の小さい導体層である場合に、シート抵抗が小さい導体層Aを、Vdd導体とした構成である。このような場合には、導体層Aが中継導体を設けない構成とすることが、電圧降下の観点では望ましい。このように、シート抵抗が小さ

い導体層Aには、第２の電源Vss1と第３の電源Vss2を選択して切り替える構成において共通に利用される電源に接続されている導体層（Vdd導体）とすることができる。

[2097] ＜３電源の第８の構成例の第２変形例＞

図２５８は、３電源の第８の構成例の第２変形例を示している。

[2098] 図２５８のAの導体層Aは、図２５７のAの第１変形例と同様、第１の電源Vddに接続される網目状導体２３６１で構成される。

[2099] 図２５８のBの導体層Bは、第２の電源Vss1に接続される網目状導体２３６２と、矩形形状の中継導体２３７１および２３７２とで構成される。中継導体２３７１は、網目状導体２３６２の導体ではない間隙領域に配置されて網目状導体２３６２と電気的に絶縁されており、例えば、導体層Aの網目状導体２３６１と、導体層Cの中継導体２３５２に電気的に接続される。中継導体２３７２は、網目状導体２３６２の導体ではない間隙領域に配置されて網目状導体２３６２と電気的に絶縁されており、例えば、導体層Cの網目状導体２３３３と他の導体層に電気的に接続される。

[2100] 図２５８のCの導体層Cは、図２５６に示した第８の構成例と同様、第３の電源Vss2に接続される網目状導体２３３３と、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とで構成される。

[2101] したがって、図２５８の第２変形例は、図２５７の第１変形例に対して、導体層Bの中継導体を置き換えた構成である。

[2102] ＜３電源の第８の構成例の第３変形例＞

図２５９は、３電源の第８の構成例の第３変形例を示している。

[2103] 図２５９のAの導体層Aは、図２５８のAの第２変形例と同様、第１の電源Vddに接続される網目状導体２３６１で構成される。

[2104] 図２５９のBの導体層Bは、図２５８のBの第２変形例と同様、第２の電源Vss1に接続される網目状導体２３６２と、第１の電源Vddに接続される矩形形状の中継導体２３７１と、第３の電源Vss2に接続される矩形形状の中継導体２

３７２とで構成される。

[2105] 図２５９のCの導体層Cは、図２５８のCの第２変形例と同様、第３の電源Vss2に接続される網目状導体２３３３と、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とで構成される。

[2106] したがって、図２５９の第３変形例は、図２５８に示した第２変形例と導体構成は同じであるが、導体層A乃至Cの位置関係が第２変形例と異なる。

[2107] 具体的には、導体層Aと導体層BのX方向位置について、図２５８に示した第２変形例と、図２５９の第３変形例とを比較すると、図２５８に示した第２変形例では、導体層Aの網目状導体２３６１の間隙領域の位置に、導体層Bの網目状導体２３６２の導体部が配置されているが、図２５９の第３変形例では、導体層Aの網目状導体２３６１の導体部の位置に、導体層Bの網目状導体２３６２の導体部が配置されている。導体層Bと導体層Cの位置関係は、第２変形例と第３変形例とで同じである。

[2108] 図２５９のD乃至Fの２層の積層状態は、第２変形例と第３変形例とで同じである。

[2109] 図２５８に示した第２変形例と、図２５９の第３変形例とは、導体層Bと導体層CがVss1導体またはVss2導体として網目状導体を備えるとともに、その間隙領域内に矩形状の２つの中継導体を配置した構成である点で共通する。この第２変形例と第３変形例の構成では、Vss1導体の形状とVss2導体の形状とが擬似的に同一となるので、Vdd導体およびVss1導体の組合せと、Vdd導体およびVss2導体の組合せとで電圧降下の差や、誘導性ノイズの差を小さくできるため、好適な場合がある。なお、勿論、Vss1導体の形状とVss2導体の形状とを擬似的に同一としない構成も可能である。

[2110] ＜３電源の第８の構成例の第４変形例＞

図２６０は、３電源の第８の構成例の第４変形例を示している。

[2111] 図２６０のAの導体層Aは、図２５８のAの第２変形例と同様、第１の電源Vddに接続される網目状導体２３６１で構成される。

[2112] 図２６０のBの導体層Bは、第２の電源Vss1に接続される網目状導体２３６２と、第１の電源Vddに接続される矩形形状の中継導体２３６３で構成される。したがって、導体層Bは、網目状導体２３６２と、矩形形状の中継導体２３６３を備える点で、図２５７のBに示した第１変形例の導体層Bと共通するが、中継導体２３６３の矩形形状が、第１変形例と異なる。中継導体２３６３の矩形形状は、第１変形例では、X方向とY方向の導体幅の差が大きい矩形形状であったが、第４変形例では、X方向とY方向の導体幅の差が小さく、正方形に近い矩形形状とされている。

[2113] 図２６０のCの導体層Cは、第３の電源Vss2に接続される網目状導体２３３３と、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とで構成される。したがって、導体層Cは、網目状導体２３３３と、中継導体２３５２と、中継導体２３５３とを備える点で、図２５７のCに示した第１変形例の導体層Cと共通するが、網目状導体２３３３の導体幅（導体幅WXBおよび導体幅WYB）と間隙幅（間隙幅GXBおよび間隙幅GYB）が異なる。図２６０のCの第４変形例の導体幅が、図２５７のCに示した第１変形例の導体幅よりも極めて細く形成されている。これにより、網目状導体２３３３の間隙領域が大きく変更され、第４変形例の中継導体２３５２および２３５３のX方向およびY方向の導体幅は、逆に、第１変形例の中継導体２３５２および２３５３よりも大きく変更されている。

[2114] したがって、第４変形例では、Vss2導体である網目状導体２３３３の導体幅が、Vdd導体である網目状導体２３６１の導体幅と、Vss1導体である網目状導体２３６２の導体幅よりも極めて小さく構成されている。このように、Vdd導体とVss1導体の導体幅をできるだけ大きく確保することで、電圧降下の観点で、Vdd導体とVss1導体を優先させた構成とすることができる。あるいはまた、Vss1導体である網目状導体２３６２の導体幅も、Vdd導体である網目状導体２３６１の導体幅よりも極めて小さく構成し、電圧降下の観点で、Vdd導体のみを優先させた構成としてもよい。逆に、Vss1導体またはVss2導体の少な

くとも一方を、Vdd導体よりも電圧降下の観点で優先させた構成としてもよい。

[2115] ＜３電源の第９の構成例＞

図２６１は、３電源の第９の構成例を示している。

[2116] 図２６１における座標系は、横方向をX軸、縦方向をY軸、XY平面に対して垂直な方向をZ軸とする。

[2117] 図２６１のAは導体層A（配線層１６５A）を、図２６１のBは導体層B（配線層１６５B）を、図２６１のCは導体層C（配線層１６５C）を示している。

[2118] また、図２６１のDは、導体層Aと導体層Bとの積層状態の平面図であり、図２６１のEは、導体層Aと導体層Cとの積層状態の平面図であり、図２６１のFは、導体層Bと導体層Cとの積層状態の平面図である。なお、図２６１は、各導体層の全領域と考えても良いし、一部の領域と考えても良い。

[2119] 図２６１のAの導体層Aは、X方向に長い直線状導体２４１１と、X方向に長い直線状導体２４１２とを、Y方向に交互に周期的に配置して構成されている。

[2120] 直線状導体２４１１は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２４１２は、例えば、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２４１１と直線状導体２４１２は、電流方向が互いに逆方向となる差動導体（差動構造）である。

[2121] 直線状導体２４１１は、Y方向の導体幅WYADを有し、直線状導体２４１２は、Y方向の導体幅WYAS1を有し、直線状導体２４１１の導体幅WYADと、直線状導体２４１２の導体幅WYAS1とは、例えば同一である（導体幅WYAD＝導体幅WYAS1）。Y方向の直線状導体２４１１と直線状導体２４１２との間は、間隙幅GYAの間隙となっている。

[2122] X方向に長い直線状導体２４１１は、導体周期FYAD（＝導体幅WYAD＋導体幅WYAS1＋２×間隙幅GYA）で、Y方向に周期的に配置されている。X方向に長い直線状導体２４１２は、導体周期FYAS1（＝導体幅WYAD＋導体幅WYAS1＋２×間隙幅GYA）で、Y方向に周期的に配置されている。直線状導体２４１１の導

体周期FYADと、直線状導体２４１２の導体周期FYAS1は、例えば同一である（導体周期FYAD＝導体周期FYAS1）。

[2123] 図２６１のBの導体層Bは、Y方向に長い直線状導体２４２１と、Y方向に長い直線状導体２４２２とを、X方向に交互に周期的に配置して構成されている。

[2124] 直線状導体２４２１は、例えば、第１の電源Vddに接続される配線（Vdd配線）である。直線状導体２４２２は、例えば、第２の電源Vss1に接続される配線（Vss1配線）である。直線状導体２４２１と直線状導体２４２２は、電流方向が互いに逆方向となる差動導体（差動構造）である。

[2125] 直線状導体２４２１は、X方向の導体幅WXBDを有し、直線状導体２４２２は、X方向の導体幅WXBS1を有し、直線状導体２４２１の導体幅WXBDと、直線状導体２４２２の導体幅WXBS1とは、例えば同一である（導体幅WXBD＝導体幅WXBS1）。X方向の直線状導体２４２１と直線状導体２４２２との間は、間隙幅GXBの間隙となっている。

[2126] Y方向に長い直線状導体２４２１は、導体周期FXBD（＝導体幅WXBD＋導体幅WXBS1＋２×間隙幅GXB）で、X方向に周期的に配置されている。Y方向に長い直線状導体２４２２は、導体周期FXBS1（＝導体幅WXBD＋導体幅WXBS1＋２×間隙幅GXB）で、X方向に周期的に配置されている。直線状導体２４２１の導体周期FXBDと、直線状導体２４２２の導体周期FXBS1は、例えば同一である（導体周期FXBD＝導体周期FXBS1）。

[2127] 図２６１のCの導体層Cは、図２５６に示した第８の構成例と同様、第３の電源Vss2に接続される網目状導体２３３３と、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とで構成される。

[2128] 図２６１のDおよびFに示されるように、導体層Aと導体層Bとの積層、および、導体層Bと導体層Cとの積層では、完全な遮光構造とならないが、図２６１のEに示されるように、導体層Aと導体層Cとの積層が遮光構造を成している。

[2129] 図２６１のように、第９の構成例は、導体層AをVdd導体とVss1導体の差動構成とし、導体層BをVdd導体とVss1導体の差動構成とし、導体層Aと導体層Bとで、配線方向を直交させた構成とされる。そして、導体層Cが、第３の電源Vss2に接続される網目状導体（Vss2導体）で構成される。また、導体層Cには、第１の電源Vddに接続される矩形形状の中継導体２３５２と、第２の電源Vss1に接続される矩形形状の中継導体２３５３とが設けられる。中継導体２３５２と中継導体２３５３の一方、または、両方は省略してもよい。

[2130] ＜３電源の第１乃至第９の構成例の変形例＞

上述した３電源を備える第１の構成例乃至第９の構成例の直線状導体、網目状導体、または、矩形状導体において、同一であるとして説明したものは、略同一であってもよい。例えば、同一の導体幅、同一の導体周期、および、同一の導体面積は、それぞれ、略同一の導体幅、略同一の導体周期、略同一の導体面積であってもよい。ここで、略同一とは、同一とみなせる範囲の差とするが、例えば、少なくとも２倍を超えない範囲の差であればよい。

[2131] 導体層A乃至Cの任意の２つの導体層どうしで、同一の電源に接続される導体の重なる領域では、必要に応じて、Z方向に延伸された導体ビア等を介して電気的に接続することができる。

[2132] 上述した導体層Aと導体層Bの２層、または、導体層A乃至Cの３層の積層の例において、導体層Aと導体層Bの積層順は任意に決定することができる。また、上述した各構成例において、第１の電源Vddに接続される導体（Vdd導体）として説明した導体を、第２の電源Vss1または第３の電源Vss2に接続される導体としてもよいし、第２の電源Vss1に接続される導体（Vss1導体）として説明した導体を、第１の電源Vddまたは第３の電源Vss2に接続される導体としてもよいし、第３の電源Vss2に接続される導体（Vss2導体）として説明した導体を、第１の電源Vddまたは第２の電源Vss1に接続される導体としてもよい。上述した各構成例では、間隙幅GXA、GXB、GYA、および、GYBのそれぞれが位置によらず同一である例を用いて説明したが、これらの間隙幅は、位置によって異ならせてもよく、位置に応じて変調させてもよい。また、導体幅W

XAD、WXAS1、WXAS2、WXBD、WXBS1、WXBS2、WYAD、WYAS1、WYAS2、WYBD、WYBS1、および、WYBS2のそれぞれが位置によらず同一である例を一部に用いて説明したが、これらの導体幅は位置によって異ならせてもよく、位置に応じて変調させてもよい。また、「導体幅WYAD＝導体幅WYAS1＝導体幅WYAS2」を満たすことが好適だと考えられるが、満たさないように構成してもよい。また、導体周期FXAD、FXAS1、FXAS2、FXBD、FXBS1、FXBS2、FYAD、FYAS1、FYBD、FYBS1、FYBS2、FXA、FXB、FXC、FYA、FYB、および、FYCのそれぞれが位置によらず同一である例を一部に用いて説明したが、これらの導体周期は、位置によって異ならせてもよく、位置に応じて変調させてもよい。また、「導体周期FXAD＝導体周期FXAS1＝導体周期FXAS2」、「導体周期FXBD＝導体周期FXBS1＝導体周期FXBS2」、「導体周期FYAD＝導体周期FYAS1」、「導体周期FYBD＝導体周期FYBS1＝導体周期FYBS2」、「導体周期FXA＝導体周期FXB＝導体周期FXC」、または、「導体周期FYA＝導体周期FYB＝導体周期FYC」の条件を満たすことが好適だと考えられるが、満たさない構成でもよい。また、上述した網目状導体の少なくとも一部または全部を面状導体または直線状導体としてもよい。なお、固体撮像装置が３電源を取る場合の構成例および変形例を説明したが、これらを応用して、固体撮像装置が４電源以上を取りうる構成例および変形例も可能である。例えば４電源の場合、第１乃至第３の電源のうちの少なくとも１つを第４の電源と置き換えてもよく、第１の経路と第２の経路とのうちの少なくとも１つを、第４の電源に接続された第３の経路と置き換えてもよい。また、第１乃至第３の電源に加えて第４の電源を追加し、第１の経路と第２の経路に加えて、第４の電源に接続された第３の経路を追加してもよい。固体撮像装置が５電源以上を取る場合についても同様に考えて適用できる。

[2133] ＜１６．撮像装置の構成例＞

上述した固体撮像装置１００は、例えば、デジタルカメラやビデオカメラ等のカメラシステム、撮像機能を有する携帯電話、撮像機能を備えた他の機器、又は、フラッシュメモリ等の高感度アナログ素子を有する半導体装置を

備える電子機器に適用することができる。

[2134] 図２６２は、電子機器の一例として、撮像装置７００の構成例を示すブロック図である。

[2135] 撮像装置７００は、固体撮像素子７０１、固体撮像素子７０１に入射光を導く光学レンズ群７０２、固体撮像素子７０１と光学レンズ群７０２との間に設けられたシャッタ機構７０３と、光学レンズ群７０２およびシャッタ機構７０３とを駆動する駆動部７０４を有する。さらに、撮像装置７００は、固体撮像素子７０１の出力信号を処理する信号処理回路７０５と、撮像装置７００全体の動作を制御する制御部７０６とを有する。

[2136] 固体撮像素子７０１は、上述した固体撮像装置１００に相当する。光学レンズ群７０２は、フォーカス用のレンズ、ズーム用のレンズなどを含む複数の光学レンズから成り、被写体からの像光（入射光）を固体撮像素子７０１に入射させる。これにより、固体撮像素子７０１内に、一定期間、信号電荷が蓄積される。シャッタ機構７０３は、入射光の固体撮像素子７０１への光照射期間及び遮光期間を制御する。固体撮像素子７０１は、制御部７０６の制御に基づいて、被写体を撮像して得られた撮像信号を、信号処理回路７０５および制御部７０６に供給する。なお、固体撮像素子７０１は、光学レンズ群７０２またはシャッタ機構７０３の少なくとも一方を省略した構成としてもよい。また、光学レンズ群７０２は、ズーム用のレンズまたはフォーカス用のレンズの一方を省略したり、１枚のレンズのみで構成してもよい。

[2137] 駆動部７０４は、制御部７０６の制御に基づいて、光学レンズ群７０２及びシャッタ機構７０３を駆動する。具体的には、駆動部７０４は、光学レンズ群７０２の１つ以上の光学レンズを光軸方向に移動させるとともに、シャッタ機構７０３を開状態または閉状態に制御する。ただし、駆動部７０４が光学レンズ群７０２またはシャッタ機構７０３の少なくとも一方を制御しない構成としてもよい。

[2138] 信号処理回路７０５は、固体撮像素子７０１から出力された画像信号に対して、例えば、デモザイク処理等の各種の信号処理を施す。そして、各種信

号処理が施された信号（映像信号）は、メモリなどの記憶媒体（不図示）に記憶される、又は、モニタ（不図示）に出力される。

[2139] 制御部７０６は、撮像装置７００全体の動作を制御する。例えば、制御部７０６は、固体撮像素子７０１から供給される撮像信号に基づいて、撮像タイミングなどを制御する撮像制御信号を、固体撮像素子７０１に供給する。また例えば、制御部７０６は、光学レンズ群７０２のフォーカス位置やズーム位置、シャッタ機構７０３の開閉状態などを指令する駆動命令を駆動部７０４に供給する。

[2140] 上述の撮像装置７００等の電子機器によれば、固体撮像装置１００に相当する固体撮像素子７０１が備える少なくとも２層の配線層１６５により、周辺回路部における動作時のMOSトランジスタ、ダイオード等の能動素子からのホットキャリア発光等の光の受光素子へ漏れ込みによるノイズ発生を抑制することができる。従って、画質が向上した高品質画像を出力する電子機器を提供することができる。

[2141] ＜１７．電磁に対する耐タンパ性を考慮した構成例＞

次に、固体撮像装置１００に対して、電磁に対する耐タンパ性を向上させる構成例について説明する。

[2142] 上述した固体撮像装置１００には、外部等からの意図しない電磁に対して保護されるべき被保護情報が格納された回路が所定領域に形成されている場合がある。

[2143] ここで、電磁とは、「光、レーザ、電波、電磁波、電磁場、磁場、電場」を総称したものする。光、レーザ、および、電波は、電磁波の一種であり、電磁波は、電磁場の変動が波動として空間中を伝播したものであり、電磁場（電磁界）には、磁場（磁界）および電場（電界）が含まれるため、「光、レーザ、電波、電磁波、電磁場、磁場、電場」を総称して、「電磁」と呼ぶことにする。

[2144] 被保護情報とは、例えば、固有情報、生体情報、個人情報、暗号に関連する情報などである。被保護情報が格納されるRAMやROM等の記憶回路は、被保

護情報に関連する回路（以下、被保護回路とも称する。）である。また例えば、公開鍵暗号方式、共通鍵暗号方式、独自暗号方式などの何かしらの暗号方式に対応した回路（以下、暗号回路とも称する。）を被保護回路として含めてもよい。公開鍵暗号方式としては、例えば、ECC（Elliptic Curve Cryptography）やRSA（Rivest Shamir Adleman）などが挙げられる。共通鍵暗号方式としては、例えば、AES（Advanced Encryption Standard）やDES（Data Encryption Standard）などが挙げられる。暗号回路には、暗号に関連する情報が格納される記憶回路、暗号に関連する情報に必要な情報を生成する回路、暗号に関連する情報を用いる回路などを含めても良い。また、処理や演算やデータやビット列やビット値が誤動作または改竄されると不具合のある回路や、何かしらの対象の正当性を確認する認証回路を、被保護回路としてもよい。

[2145] 一般に、イメージセンサやToF（Time Of Flight）センサに代表される受光センサでは、受光感度を高めるため、裏面照射型のセンサ構造が用いられる。

[2146] 図２６３は、被保護回路を備える裏面照射型のイメージセンサの概略構成例を示している。

[2147] 図２６３のAは、裏面照射型のイメージセンサの断面図であり、図２６３のBは、裏面照射型のイメージセンサの平面図である。

[2148] 図２６３のイメージセンサ３３０１は、図２６３のAに示されるように、半導体基板３３１１が支持基板３３１２に接合されて構成されている。半導体基板３３１１は、半導体基体３３２１と、図中、下側となる半導体基体３３２１の表面側に形成された多層配線層３３２２とを含んで構成される。図中、上側となる半導体基体３３２１の裏面側には、光電変換部であるフォトダイオードが形成されており、イメージセンサ３３０１は、裏面照射型のイメージセンサである。半導体基体３３２１の裏面上には、例えば、反射防止膜、所定領域を遮光する遮光膜、及び、カラーフィルタやマイクロレンズ等が形成されている。

[2149] 多層配線層３３２２には、層間絶縁膜を介して複数層の配線が形成されている。多層配線層３３２２の一部として、半導体基体３３２１の表面側に形成されたトランジスタ群３３３１は、例えば、第１のトランジスタ群３３３１A、第２のトランジスタ群３３３１B、および、第３のトランジスタ群３３３１Cとに分類することができる。第１のトランジスタ群３３３１Aは、例えば、被保護回路に含まれる１個以上のMOSトランジスタなどである。第２のトランジスタ群３３３１Bは、例えば、転送トランジスタ１４２、リセットトランジスタ１４３、増幅トランジスタ１４４、セレクトトランジスタ１４５などの１個以上の画素トランジスタである。第３のトランジスタ群３３３１Cは、例えば、上述したロジック回路の一部として形成されているMOSトランジスタ１６４など、１個以上のMOSトランジスタなどである。

[2150] 第１のトランジスタ群３３３１A、第２のトランジスタ群３３３１B、および、第３のトランジスタ群３３３１Cの平面方向の配置は、例えば、図２６３のBに示されるように、第２のトランジスタ群３３３１Bの領域は、画素アレイの領域に対応した領域となり、それ以外の領域に、第１のトランジスタ群３３３１Aと、第３のトランジスタ群３３３１Cとが配置される。

[2151] 図２６３に示したような裏面照射型のセンサ構造では、多層配線層３３２２が受光路に設けられていないため、受光感度を高くすることができる。しかしながら、このセンサ構造は、受光感度を高くするため半導体基体３３２１の厚みが薄く形成されるので、外来電磁または漏洩電磁によって不具合が生じやすい構造だと考えられる。例えば、半導体基体３３２１の厚みが薄く、外来電磁が透過しやすい（減衰しにくい）構造であるため、受光路の一部である半導体基体３３２１側からの電磁によって、トランジスタ群３３３１を含む回路に不具合が生じやすい。例えば、半導体基体３３２１の厚みが薄く、漏洩電磁が減衰しにくい構造であるため、受光路の一部である半導体基体３３２１側からは、トランジスタ群３３３１を含む回路から生じる電磁情報が透過しやすく（漏洩しやすく）、外部の回路、装置または機器の不具合や、漏洩電磁を用いた攻撃の懸念がある。例えば、第１のトランジスタ群３

３３１Aを含む回路が被保護回路である場合、換言すると、第１のトランジスタ群３３３１Aの実装領域が、被保護回路が形成された被保護領域である場合には、電磁を用いた攻撃（電磁攻撃）のセキュリティ脅威の懸念がある。

[2152] そこで、以下では、裏面照射型のイメージセンサが被保護回路を備える場合に好適な、外来電磁または漏洩電磁による不具合をより効果的に対策できる構造例について説明する。

[2153] ＜電磁減衰部を備える第１の積層構造例＞

図２６４は、本技術を適用した固体撮像装置の第１の積層構造例を示す断面図である。

[2154] 図２６４乃至図２６８において、上述した構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[2155] 図２６４に示される固体撮像装置１００は、図６等で示した構造と同様に、第１の半導体基板１０１と第２の半導体基板１０２とが積層されて構成されている。

[2156] 第１の半導体基板１０１は、半導体基体１５２と、その表面側（図中、下側）に形成された多層配線層１５３とを含んで構成される。半導体基体１５２の裏面側（図中、上側）には、光電変換部となるフォトダイオード１４１（図６）が形成されている。半導体基体１５２の裏面上には、例えば、反射防止膜、所定領域を遮光する遮光膜、及び、カラーフィルタやマイクロレンズ等が形成されている。また、半導体基体１５２の表面側（図中、下側）の上には、図５の転送トランジスタ１４２乃至セレクトトランジスタ１４５などの画素１３１に関わる第２のトランジスタ群３３３１Bが形成されている。

[2157] 半導体基体１５２の表面側に形成された多層配線層１５３の少なくとも一部には、外来電磁または漏洩電磁を減衰させる電磁減衰部３３４１が設けられている。電磁減衰部３３４１は、例えば、画素アレイ１２１の各画素１３１の画素信号を伝送する信号線１３２の少なくとも一部、および、垂直走査部１２３からの制御信号を伝送する制御線１３３の少なくとも一部で構成される。

[2158] 一方、第２の半導体基板１０２は、半導体基体１６２と、その光入射面側（第１の半導体基板１０１側）に形成された多層配線層１６３とを備える。多層配線層１６３のうち、半導体基体１６２上には、被保護情報に関わる１個以上のMOSトランジスタである第１のトランジスタ群３３３１Aと、複数のMOSトランジスタ１６４からなる第３のトランジスタ群３３３１Cとが形成されている。第１のトランジスタ群３３３１Aの領域は、第１の半導体基板１０１の多層配線層１５３に形成された電磁減衰部３３４１の領域と対応して形成されている。

[2159] 以上の電磁減衰部３３４１を備える第１の積層構造例によれば、第１の半導体基板１０１と第２の半導体基板１０２の積層方向に、半導体基体１５２、第２のトランジスタ群３３３１B、第１のトランジスタ群３３３１A、半導体基体１６２の順序の位置関係で、配置されている。

[2160] より具体的には、被保護情報に関わる第１のトランジスタ群３３３１Aは、電磁の少なくとも一部を透過させる半導体基体１５２から遠い半導体基体１６２側の多層配線層１６３のトランジスタ層に実装されている。半導体基体１５２から近い多層配線層１５３のトランジスタ層には、例えば転送トランジスタ１４２乃至セレクトトランジスタ１４５などの第２のトランジスタ群３３３１Bが実装されている。そして、半導体基体１５２と第１のトランジスタ群３３３１Aとの間、かつ、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に（好適には重複する領域よりも広い領域に）第２のトランジスタ群３３３１Bが配置されている。この場合には、攻撃者に対する物理的障害を厚み方向に確保できるので、セキュリティ脅威が小さくなると考えられる。

[2161] また、第２のトランジスタ群３３３１Bが実装される領域の近傍（隣接層）には、多層配線層１５３に配線として導体が配置され、電磁が減衰するので攻撃しにくい構造だと考えられる。具体的には、多層配線層１５３において、第２のトランジスタ群３３３１Bと重複する領域の少なくとも一部、かつ、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に（好適に

は、重複する領域よりも広い領域）に、電磁減衰部３３４１として信号線１３２および制御線１３３が配置される。信号線１３２および制御線１３３は網目状構造（網目状導体）を成しており、この網目状導体が電磁を減衰させる。

[2162] また、被保護情報に大きくは関わらない回路に含まれる第３のトランジスタ群３３３１Cは、第１のトランジスタ群３３３１Aを囲うように配置することがさらに望ましいが、その限りではない。この場合には、攻撃者に対する物理的障害を平面方向に確保できるので、セキュリティ脅威がさらに小さくなると考えられる。

[2163] 半導体基体１６２は、支持強度を確保するため、半導体基体１５２の、少なくとも２倍以上、できれば５倍以上、好適には１０倍以上の厚みであることが望ましい。また、半導体基体１６２は受光路に含まれないため、半導体基体１６２の外側には、基板（例えば、半導体基板、パッケージ基板、または、プリント基板など）や、金属材料（例えば、金属膜、金属箔、または、金属板など）をさらに配置することができる。これらの理由により、図２６４の第１の積層構造例は、半導体基体１６２側からの攻撃に対しても有利な構造だと考えられる。

[2164] 以上より、電磁減衰部３３４１を備える第１の積層構造例によれば、外来電磁または漏洩電磁によるセキュリティ脅威を小さくすることができる。

[2165] ＜電磁減衰部を備える第２の積層構造例＞

図２６５は、本技術を適用した固体撮像装置の第２の積層構造例を示す断面図である。

[2166] 図２６５において、図２６４の第１の積層構造例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[2167] 図２６４の第１の積層構造例では、電磁減衰部３３４１が、第１の半導体基板１０１の多層配線層１５３のみに形成されていた。

[2168] これに対して、図２６５の第２の積層構造例では、電磁減衰部３３４１が、第１の半導体基板１０１の多層配線層１５３と、第２の半導体基板１０２

の多層配線層１６３の両方に形成されている。具体的には、多層配線層１５３に電磁減衰部３３４１Aが形成されており、多層配線層１６３に電磁減衰部３３４１Bが形成されている。

[2169] 図２６５の第２の積層構造例では、電磁減衰部３３４１Aと電磁減衰部３３４１Bとが接合されておらず、離れて配置されているが、電磁減衰部３３４１Aと電磁減衰部３３４１Bとが接合されて配置してもよい。

[2170] 図２６６は、第２の積層構造例の変形例であり、電磁減衰部３３４１Aと電磁減衰部３３４１Bとを少なくとも一部で電気的に接合して配置した例を示している。このように、電磁減衰部３３４１Aと電磁減衰部３３４１Bとを接合して配置した場合には、電磁減衰部３３４１（３３４１Aと３３４１B）が、第１の半導体基板１０１と第２の半導体基板１０２との接合を強化することができる。

[2171] 電磁減衰部３３４１Aは、直接的または間接的に、第２のトランジスタ群３３３１Bと電気的に結線されていてもよい。この場合、電磁減衰部３３４１Aを第２のトランジスタ群３３３１Bの導体配線の一部と見なすこともできる。例えば、電磁減衰部３３４１Aとしての網目状導体または面状導体は、第２のトランジスタ群３３３１Bの導体配線として共用することができるので、第２のトランジスタ群３３３１Bと電気的に結線することが望ましいが、その限りではない。

[2172] 電磁減衰部３３４１Bは、直接的または間接的に、第１のトランジスタ群３３３１Aと電気的に結線されていてもよい。この場合、電磁減衰部３３４１Bを第１のトランジスタ群３３３１Aの導体配線の一部と見なすこともできる。例えば、電磁減衰部３３４１Bとしての網目状導体または面状導体は、第１のトランジスタ群３３３１Aの導体配線として共用することができるので、第１のトランジスタ群３３３１Aと電気的に結線することが望ましいが、その限りではない。

[2173] 電磁減衰部３３４１Bは、直接的または間接的に、第３のトランジスタ群３３３１Cと電気的に結線されていてもよい。この場合、電磁減衰部３３４１B

を第３のトランジスタ群３３３１Cの導体配線の一部と見なすこともできる。例えば、電磁減衰部３３４１Bとしての網目状導体または面状導体は、第３のトランジスタ群３３３１Cの導体配線として共用することができるので、第３のトランジスタ群３３３１Cと電気的に結線することが望ましいが、その限りではない。

[2174] 電磁減衰部３３４１Bは、直接的または間接的に、第１のトランジスタ群３３３１Aおよび第３のトランジスタ群３３３１Cと電気的に結線されていてもよい。この場合には、第１のトランジスタ群３３３１Aへ対する直接的な影響（例えば、電磁攻撃、誘導性ノイズ、容量性ノイズ）が緩和されるため、望ましい場合もあると考えられる。

[2175] 反対に、電磁減衰部３３４１は、直接的または間接的に、第１乃至第３のトランジスタ群３３３１A乃至３３４１Cと電気的に断線されていてもよい。この場合、電磁減衰部３３４１と第１乃至第３のトランジスタ群３３３１A乃至３３４１Cとが電気的に絶縁していると見なすこともできる。第１乃至第３のトランジスタ群３３３１A乃至３３４１Cへ対する直接的な影響が緩和されるため、このような絶縁構成が望ましい場合もあると考えられる。構成次第では、電気的に断線されている電磁減衰部３３４１を、導電性シールド１１５１として共用することもできる。すなわち、電磁減衰部３３４１を、第２の半導体基板１０２からの容量性ノイズを防ぐシールドと、外側からの電磁を防ぐシールドとの共用とすることができる。

[2176] ＜電磁減衰部を備える第３の積層構造例＞

図２６７は、本技術を適用した固体撮像装置の第３の積層構造例を示す断面図である。

[2177] 図２６７において、図２６４の第１の積層構造例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[2178] 図２６４の第１の積層構造例では、電磁減衰部３３４１と半導体基体１５２との間に、第２のトランジスタ群３３３１Bが形成されていた。

[2179] これに対して、図２６７の第３の積層構造例では、電磁減衰部３３４１と

半導体基体１５２との間に、第２のトランジスタ群３３３１Bが形成されていない。換言すれば、第２のトランジスタ群３３３１Bと重複しない領域、かつ、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に（好適には、重複する領域よりも広い領域）に、電磁減衰部３３４１が配置されている。

[2180] 半導体基体１５２と第１のトランジスタ群３３３１Aとの間に第２のトランジスタ群３３３１Bを配置しない場合でも、多層配線層１５３および多層配線層１６３の厚み分は攻撃源に対する物理的障害を厚み方向に追加することができるので、セキュリティ脅威が小さくなると考えられる。ただし、電磁減衰部３３４１は、半導体基体１５２と第１のトランジスタ群３３３１Aとの間、かつ、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に、好適には重複する領域よりも広い領域に、配置することが望ましい。

[2181] ＜第２の積層構造例の詳細断面図＞

図２６８は、図２６６に示した第２の積層構造例の変形例のさらに詳細な断面図を示している。

[2182] すなわち、図２６８は、接合された電磁減衰部３３４１Aと電磁減衰部３３４１Bとを有する固体撮像装置１００の詳細断面図である。

[2183] 半導体基体１６２の多層配線層１６３に形成された第３のトランジスタ群３３３１Cには、MOSトランジスタ１６４を含み、第１のトランジスタ群３３３１Aには、MOSトランジスタ３３３２を含む。

[2184] 多層配線層１６３には、多層配線層１６３を形成する複数の配線層の一部として、２層の配線層１６５Aおよび１６５Ｂが配置されている。この配線層１６５Aおよび配線層１６５Bは、接合された電磁減衰部３３４１Aおよび電磁減衰部３３４１Bと、第１のトランジスタ群３３３１Aおよび第３のトランジスタ群３３３１Cとの間に配置されている。

[2185] ２層の配線層１６５Aおよび１６５Ｂは、上述したように、面状導体や網目状導体で構成することができ、この場合、配線層１６５Aおよび１６５Ｂも、電磁減衰部３３４１として機能することができる。導体が、面状導体、網目

状導体、導体コイル（複数回巻いていない導体ループも含む）、導体配線である場合に電磁を減衰することができるので、それらの導体は、電磁減衰部３３４１として機能する。なお、導体コイルについては、コイルの内側領域も電磁減衰部３３４１の一部であると考えることができる。

[2186] 電磁減衰部３３４１Aと電磁減衰部３３４１Bは、それぞれが面状導体または網目状導体でもよいし、電磁減衰部３３４１Aと電磁減衰部３３４１Bの２層で、面状導体または網目状導体となるような構造でもよい。例えば、電磁減衰部３３４１Aと電磁減衰部３３４１Bそれぞれを、一方向へ周期的に配置した直線状導体で構成し、これらの２つの直線状導体の重複する領域の少なくとも一部を電気的に接合することで面状導体としてもよい。電磁減衰部３３４１Aと電磁減衰部３３４１Bとしての２つの直線状導体の電源およびGNDの区別がない（同じ極性である）場合には、遮光構造を成しているため、重複領域の少なくとも一部を電気的に接合することで面状導体と見なすことができる。同様に、一方向へ周期的に配置した直線状導体を１つの導体層（例えば、電磁減衰部３３４１A）に設け、それと直交する方向へ周期的に配置した直線状導体を残り１つの導体層（例えば、電磁減衰部３３４１B）に設けて、これらの２つの導体層の重複する領域の少なくとも一部を電気的に接合することで網目状導体としてもよい。ただし、直線状導体は矩形状導体であってもよい。換言すると、少なくとも一部が重複する導体を２つの導体層（電磁減衰部３３４１Aと電磁減衰部３３４１B）に備え、導体層の重複領域の少なくとも一部が電気的に接合されていてもよい。電磁減衰部３３４１Aと電磁減衰部３３４１Bとは、例えば、導体ビア（VIA）、Cu-Cu接合、Au-Au接合、若しくは、Al-Al接合等の同種金属接合、Cu-Au接合、Cu-Al接合、若しくは、Au－Al接合等の異種金属接合を介して、互いに電気的に接続することができる。誘導性ノイズおよび容量性ノイズの対策に加え、被保護領域を保護でき、接合を強化することができる。

[2187] このように、相対的にシート抵抗が小さい（電流が流れやすい）4つの導体層、すなわち、電磁減衰部３３４１Aおよび電磁減衰部３３４１Bと、配線層

１６５Aおよび配線層１６５Ｂとを、電磁減衰部３３４１とするような構成が、電磁を減衰させてセキュリティ脅威を小さくするのに好適だと考えられる。

[2188] 電磁を減衰させることでセキュリティ脅威を小さくするためには、電磁減衰部３３４１として、面状導体または網目状導体からなる配線層１６５Aおよび配線層１６５Bや、図１１４乃至図１１９に示した導電性シールド１１５１などを、半導体基体１５２と第１のトランジスタ群３３３１Aとの間、かつ、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に（好適には重複する領域よりも広い領域に）設けることが望ましい。実装効率の観点では、配線層１６５Aおよび配線層１６５Bが遮光構造１５１を構成することが望ましい。電磁減衰部３３４１は、１つの導体層で成していてもよく、２層以上の複数の導体層で成していてもよい。また、２つ以上の複数の面状または網目状導体が、厚み方向に配置されて、電磁減衰部３３４１を成してもよい。第１のトランジスタ群３３３１Aと重複する領域に画素がなくてもよい。さらには、第１の半導体基板１０１を設けないようにしてもよい。

[2189] ＜電磁減衰部の効果＞

図２６９乃至図２７３を参照して、電磁減衰部３３４の効果を確認したシミュレーション結果について説明する。

[2190] 図２６９は、シミュレーションを行ったときのシミュレーション条件のイメージ図である。

[2191] 積層された導体層A（配線層１６５A）と導体層B（配線層１６５B）を挟んで対向する位置の一方で電磁界を発生させ、他方に発生する誘導起電力が測定（シミュレーション測定）される。

[2192] 初めに、発明者らは、電磁減衰部３３４１と比較する比較例として、導体層Aと導体層Bとして、図２７０に示されるような直線状導体を用いて、誘導起電力の測定を行った。

[2193] 図２７０のAは、導体層Aの平面図を示している。導体層Aは、Y方向に長い直線状導体３３６１Aと、Y方向に長い直線状導体３３６１Bとが、X方向に交

互に周期的に配置して構成されている。

[2194] 直線状導体３３６１Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体３３６１Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体３３６１Aと直線状導体３３６１Bは、電流方向が互いに逆方向となる差動導体である。直線状導体３３６１Aと直線状導体３３６１Bの詳細は、例えば、図１２９の導体層Cと同様である。

[2195] 図２７０のBは、導体層Bの平面図を示している。導体層Bは、Y方向に長い直線状導体３３６２Aと、Y方向に長い直線状導体３３６２Bとが、X方向に交互に周期的に配置して構成されている。

[2196] 直線状導体３３６２Aは、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。直線状導体３３６２Bは、例えば、プラス電源に接続される配線（Vdd配線）である。直線状導体３３６２Aと直線状導体３３６２Bは、電流方向が互いに逆方向となる差動導体である。直線状導体３３６２Aと直線状導体３３６２Bの詳細は、例えば、図１２９の導体層Cと同様である。

[2197] 導体層AとBは、遮光構造となるように積層されている。

[2198] 図２７１は、図２７０に示した導体層AとBを用いた誘導起電力のシミュレーション結果を示している。

[2199] 図２７１には、図２７０に示した導体層AとBを配置しない場合の誘導起電力を１００％として、導体層Aのみを配置した場合と、導体層AとBを配置した場合に発生する誘導起電力（の比）が示されている。

[2200] 図２７１のシミュレーション結果によれば、導体層AとBを配置しない場合と比較して、導体層Aのみを配置した場合、および、導体層AとBの両方を配置した場合のいずれも、誘導起電力は、８０％程度までしか低下しない。

[2201] 次に、発明者らは、電磁減衰部３３４１を構成する導体層Aと導体層Bとして、図２７２に示されるような網目状導体を用いて、誘導起電力の測定を行った。なお、電磁界を発生させる際の電圧印加条件は、図２７０における場合と同一である。

[2202] 図２７２のAは、導体層Aの平面図を示している。導体層Aは、網目状導体３

３７１から成る。網目状導体３３７１は、例えば、GNDやマイナス電源に接続される配線（Vss配線）である。網目状導体３３７１の詳細は、例えば、図３６の導体層Aと同様である。Vdd配線とVss配線とを区別しない場合には、網目状導体３３７１のX方向の導体周期は、図２７０のAの導体層AのX方向の導体周期と同一である。

[2203] 図２７２のBは、導体層Bの平面図を示している。導体層Bは、網目状導体３３７２から成る。網目状導体３３７２は、例えば、プラス電源に接続される配線（Vdd配線）である。網目状導体３３７２の詳細は、例えば、図３６の導体層Bと同様である。Vdd配線とVss配線とを区別しない場合には、網目状導体３３７２のX方向の導体周期は、図２７０のBの導体層BのX方向の導体周期と同一である。

[2204] 導体層AとBは、遮光構造となるように積層されている。

[2205] 図２７３は、図２７２に示した導体層AとBを用いた誘導起電力のシミュレーション結果を示している。

[2206] 図２７３には、図２７２に示した導体層AとBを配置しない場合の誘導起電力を１００％として、導体層Aのみを配置した場合と、導体層AとBを配置した場合に発生する誘導起電力（の比）が示されている。

[2207] 図２７３のシミュレーション結果によれば、導体層AとBを配置しない場合と比較して、導体層Aのみを配置した場合には、誘導起電力が４０％程度まで低下し、導体層AとBの両方を配置した場合には、誘導起電力が２０％程度まで低下する。したがって、電磁減衰部３３４１としての導体層AおよびBは、図２７０における場合と比較して、電磁遮蔽の効果が大きいことが分かる。これは、導体層AとBを網目状導体で構成した場合、導体層AとBに円電流（渦電流）が発生しやすいことによる。

[2208] 以上のように、第１の半導体基板１０１と第２の半導体基板１０２とが積層されて構成された固体撮像装置１００において、被保護情報に関連する被保護回路としての第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に、好適には、重複する領域よりも広い領域に、電磁減衰部３３４１

を設けることにより、電磁による不具合をより効果的に対策することができる。

[2209] ＜電磁減衰部と被保護回路との位置関係＞

図２７４乃至図２７６を参照して、電磁減衰部３３４１と、被保護情報に関連する被保護回路としての第１のトランジスタ群３３３１Aとの位置関係について説明する。

[2210] 上述した例において、電磁減衰部３３４１が配置される領域は、第１の半導体基板１０１の半導体基体１５２と第１のトランジスタ群３３３１Aとの間で、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部であればよいことを説明したが、具体的には、図２７４乃至図２７６に示されるような位置関係を取り得る。

[2211] 図２７４のAは、電磁減衰部３３４１が配置される領域が、被保護回路である第１のトランジスタ群３３３１Aの領域と同じか、それより大きい場合の概念図を示している。

[2212] なお、図２７４乃至図２７６において、電磁減衰部３３４１は、多層配線層１５３または１６３の一方または両方に配置され、第１のトランジスタ群３３３１Aは、半導体基体１６２上面に配置されている。

[2213] 図２７４のBは、電磁減衰部３３４１が配置される領域が、被保護回路である第１のトランジスタ群３３３１Aの領域より小さい場合の概念図を示している。

[2214] 図２７５のAは、電磁減衰部３３４１が配置される領域の重心と、被保護回路である第１のトランジスタ群３３３１Aの領域の重心とがずれている場合の概念図を示している。電磁減衰部３３４１が配置される領域と、第１のトランジスタ群３３３１Aの領域の大きさは、任意であり、少なくとも一部が重複していればよい。

[2215] 図２７４のA、図２７４のB、および、図２７５のAでは、電磁減衰部３３４１および第１のトランジスタ群３３３１Aの領域を円形状で表したが、それらの領域の形状は任意であり、円形状に限られない。例えば、図２７５のBに示

されるように、電磁減衰部３３４１の領域が、長方形状であってもよい。すなわち、図２７５のBは、電磁減衰部３３４１の領域の形状と、第１のトランジスタ群３３３１Aの領域の形状とが異なる場合の概念図を示している。

[2216] 電磁減衰部３３４１の領域と、第１のトランジスタ群３３３１Aの領域は、それぞれ１つとは限られない。電磁減衰部３３４１または第１のトランジスタ群３３３１Aの少なくとも一方が複数の領域に分割されている場合においても、電磁減衰部３３４１の領域と、第１のトランジスタ群３３３１Aの領域の少なくとも一部とが重複していればよい。

[2217] 図２７６のAは、電磁減衰部３３４１と第１のトランジスタ群３３３１Aの領域が、それぞれ２箇所に分かれて配置されている場合の概念図を示している。

[2218] 電磁減衰部３３４１－１は、半導体基体１６２上面に形成された第１のトランジスタ群３３３１A－１に対して少なくとも一部が重複するように、多層配線層１５３または１６３に配置されている。

[2219] 電磁減衰部３３４１－２は、半導体基体１６２上面に形成された第１のトランジスタ群３３３１A－２に対して少なくとも一部が重複するように、多層配線層１５３または１６３に配置されている。

[2220] なお、分割して配置された電磁減衰部３３４１または第１のトランジスタ群３３３１Aの複数の領域の大小関係は、任意である。すなわち、（電磁減衰部３３４１－１の領域面積）＞（電磁減衰部３３４１－２の領域面積）、（電磁減衰部３３４１－１の領域面積）＝（電磁減衰部３３４１－２の領域面積）、（電磁減衰部３３４１－１の領域面積）＜（電磁減衰部３３４１－２の領域面積）のいずれでもよい。同様に、（第１のトランジスタ群３３３１A－１）＞（第１のトランジスタ群３３３１A－２）、（第１のトランジスタ群３３３１A－１）＝（第１のトランジスタ群３３３１A－２）、（第１のトランジスタ群３３３１A－１）＜（第１のトランジスタ群３３３１A－２）のいずれでもよい。

[2221] 図２７６のBは、第１のトランジスタ群３３３１Aの領域が複数配置され、

電磁減衰部３３４１は、複数の第１のトランジスタ群３３３１Aの領域と重複するように配置されている場合の概念図を示している。

[2222] 図２７６のAのように、第１のトランジスタ群３３３１Aの領域ごとに電磁減衰部３３４１を配置する場合に比べて、図２７６のBのように、電磁減衰部３３４１の領域が、複数の第１のトランジスタ群３３３１Aの領域を含むように電磁減衰部３３４１を配置した場合、被保護領域の特定を困難にさせることができるので望ましいが、その限りではない。

[2223] 図２７６のAおよびBは、複数に分割して配置された場合の電磁減衰部３３４１と第１のトランジスタ群３３３１Aの領域の数が２個である例であるが、２個に限らず、３個以上としてもよい。

[2224] ＜プローブ検知機能＞

電磁減衰部３３４１は、攻撃プローブを検知するプローブ検知機能を含むようにすることができる。

[2225] 例えば、図２７７に示されるように、第２の半導体基板１０２に形成された被保護領域としての第１のトランジスタ群３３３１Aに対して、攻撃プローブ３３８１による攻撃が行われる場合を想定する。

[2226] 図２７７のAに示されるように、被保護領域である第１のトランジスタ群３３３１Aの近傍に攻撃プローブ３３８１が存在する場合が、攻撃力が大きくなるため、最も避けるべき状態である。一方、図２７７のBに示されるように、被保護領域である第１のトランジスタ群３３３１Aの領域から攻撃プローブ３３８１の位置が離れている場合や、電磁界の発生領域が被保護領域と合致していない場合は、攻撃力が小さくなるため、電磁の影響は小さい。

[2227] したがって、電磁減衰部３３４１が、攻撃プローブを検知する検知部を備える場合、検知部は、被保護領域の近傍に攻撃プローブ３３８１が存在することを検知できればよい。

[2228] そこで、例えば、図２６４を参照して説明したように、電磁減衰部３３４１が、例えば、第１の半導体基板１０１の画素アレイ１２１の各画素１３１の画素信号を伝送する信号線１３２、および、垂直走査部１２３からの制御

信号を伝送する制御線１３３の一部で構成されるとする。

[2229] すなわち、図２７８に示されるように、第２の半導体基板１０２に形成された被保護領域としての第１のトランジスタ群３３３１Aの領域に対応する、第１の半導体基板１０１の画素アレイ１２１の領域の各画素１３１の信号線１３２および制御線１３３が、少なくとも電磁減衰部３３４１に相当する。被保護領域としての第１のトランジスタ群３３３１Aの領域に対応する画素アレイ１２１の領域を検知領域３３９１と称することとすると、検知領域３３９１に含まれる各画素１３１（のフォトダイオード１４１、転送トランジスタ１４２乃至セレクトトランジスタ１４５など）が、検知部（検知回路）３３９２に相当する。

[2230] 被保護領域としての第１のトランジスタ群３３３１Aの領域と、検知領域３３９１との位置関係は、図２７４乃至図２７６を参照して説明した、被保護領域としての第１のトランジスタ群３３３１Aの領域と電磁減衰部３３４１との位置関係と同様である。すなわち、領域サイズの大小や、重心のずれがあってもよい。また、被保護領域と検知領域３３９１とが複数あってもよい。検知領域３３９１と、第１のトランジスタ群３３３１Aの領域の少なくとも一部とが重複していればよい。検知領域３３９１は、攻撃が想定される攻撃プローブ３３８１の形状に合わせた領域としてもよい。

[2231] 図２７９は、固体撮像装置１００の主な回路構成を示すブロック図である。

[2232] 固体撮像装置１００は、画素アレイ１２１、A/D変換部１２２、垂直走査部１２３、参照信号生成部１２４、水平走査部１２５、出力バッファ１２６、信号処理回路１２７、および、制御部１２８等を有する。

[2233] 図２７９は、図３に示した画素アレイ１２１、A/D変換部１２２、および垂直走査部１２３に、参照信号生成部１２４、水平走査部１２５、出力バッファ１２６、信号処理回路１２７、および、制御部１２８を追加して示した構成であるので、図３と同じ部分の説明は省略する。

[2234] A/D変換部１２２は、画素アレイ１２１の画素列単位に、コンパレータ（比

較器）３４０１とアップダウンカウンタ３４０２とを有する。コンパレータ３４０１は、同列の画素１３１から出力されるアナログの画素信号と、参照信号生成部１２４からのランプ信号RAMPとを比較し、その結果である比較結果信号をアップダウンカウンタ３４０２に出力する。アップダウンカウンタ３４０２は、コンパレータ３４０１からの比較結果信号に基づいて比較時間をカウントすることで、アナログの画素信号をデジタルの画素信号に変換する。

[2235] 参照信号生成部１２４は、時間経過に応じてレベル（電圧）が階段状に変化するランプ信号RAMPを生成し、A/D変換部１２２の各コンパレータ３４０１に供給する。

[2236] 水平走査部１２５は、シフトレジスタやアドレスデコーダなどによって構成され、A/D変換部１２２の各アップダウンカウンタ３４０２に一時的に保持されている画素データ（AD変換後の画素信号）を、所定の順番で出力バッファ１２６に出力する。

[2237] 出力バッファ１２６は、例えば、バファリングだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。

[2238] 信号処理回路１２７は、出力バッファ１２６から供給される画素データを用いて、所定の信号処理を行う。本実施の形態では、例えば、信号処理回路１２７は、検知領域３３９１に含まれる検知部３３９２としての画素１３１の画素信号に基づいて、攻撃プローブ３３８１の有無を判定するプローブ判定処理を行う。プローブ判定処理は、例えば、被保護情報に関連する処理を行う際に必要とされる認証処理の一部として実行することができる。

[2239] 制御部１２８は、装置外部から、入力クロックと、動作モードなどを指令するデータを受け取り、固体撮像装置１００全体の動作を制御する。例えば、制御部１２８は、入力されたマスタクロックに基づいて、垂直同期信号や水平同期信号を生成する。垂直同期信号は垂直走査部１２３に供給され、水平同期信号は水平走査部１２５に供給される。また例えば、制御部１２８は

、動作モードに応じた各種の制御信号を、垂直走査部１２３や信号処理回路１２７などに供給する。

[2240] 図２８０は、プローブ判定処理を含む認証処理を行う第１の基本処理のフローチャートである。

[2241] 第１の基本処理では、初めに、ステップＳ１において、制御部１２８は、認証指示があったか否かを判定する。認証指示は、例えば、装置外部から供給される。ステップＳ１で、認証指示がないと判定された場合、ステップＳ２の処理がスキップされ、第１の基本処理が終了する。

[2242] 一方、ステップＳ１で、認証指示があったと判定された場合、処理はステップＳ２に進み、制御部１２８は、固体撮像装置１００の各部を制御し、認証処理を実行する。

[2243] 図２８１は、図２８０のステップＳ２で実行される認証処理の詳細を示すフローチャートである。

[2244] 認証処理では、ステップＳ１１において、制御部１２８は、プローブ判定処理を実行する。プローブ判定処理としては、後述する図２８２のプローブ判定処理や、図２８３のプローブ判定処理を採用することができる。プローブ判定処理により、被保護領域の近傍での攻撃プローブ３３８１の有無が判定される。ステップＳ１１の後、処理はステップＳ１２に進む。

[2245] ステップＳ１２において、制御部１２８は、攻撃される可能性があるか否かを判定する。プローブ判定処理の結果が、攻撃プローブ有りの場合、制御部１２８は、攻撃される可能性があると判定する。プローブ判定処理の結果が、攻撃プローブなしの場合、制御部１２８は、攻撃される可能性がないと判定する。

[2246] ステップＳ１２で、攻撃される可能性があると判定された場合、処理はステップＳ１３に進み、制御部１２８は、非認証処理を実行して、認証処理を終了する。認証処理の終了により、第１の基本処理が終了する。

[2247] 「非認証処理」の例としては、先頭処理からの再実行、後続処理のスキップまたは強制終了、後続処理に似たダミー処理の実行、固体撮像装置１００

が搭載されている電子機器の使用者へ対する通知、固体撮像装置１００が搭載されている半導体装置や電子機器自体の強制終了または強制ロック、半導体装置や電子機器の外への被害状況送信、攻撃者への警告通知、振動で反撃、など様々な処理が挙げられる。

[2248] 一方、ステップＳ１２で、攻撃される可能性がないと判定された場合、処理はステップＳ１４に進み、制御部１２８は、本認証処理を実行して、認証処理を終了する。認証処理の終了により、第１の基本処理が終了する。

[2249] なお、「認証処理」には、暗号に関わる処理を含めることができる。例えば、認証処理として、「個体認証」「生体認証」「個人認証」「電子署名」「デジタル署名」「RSA（前述）」「DSA：Digital Signature Algorithm」「ECDSA：Elliptic Curve Digital Signature Algorithm」「PUF：Physically Unclonable Function」「MAC：Message Authentication Code」「HMAC：Hash-based Message Authentication Code」「ハッシュ関数」「署名生成」「署名検証」「署名受理」「署名通過」「鍵生成」「鍵交換」「公開鍵」「検証鍵」「秘密鍵」「署名鍵」「乱数生成」「改竄検出」「暗号化」「復号」「秘匿通信」「セキュリティ」等の何れかの用語に関連する処理であったり、これらの用語の組合せを用いるような処理を行うことができる。

[2250] 図２８２は、図２８１のステップＳ１１のプローブ判定処理として実行可能な第１の処理（第１のプローブ判定処理）を示すフローチャートである。

[2251] 初めに、ステップＳ３１において、制御部１２８は、被保護領域に対応する検知領域３３９１の受光処理を行わせる。被保護領域に対応する検知領域３３９１は、被保護領域と少なくとも一部が重複していればよい。検知部３３９２としての、画素アレイ１２１の検知領域３３９１の各画素１３１は、制御部１２８の制御にしたがい、受光処理を行う。受光処理により得られた検知部３３９２としての各画素１３１の画素信号は、信号処理回路１２７に供給される。

[2252] ステップＳ３２において、信号処理回路１２７は、受光処理によって得られた受光情報と、閾値情報とを比較する。より具体的には、信号処理回路１

２７は、検知領域３３９１の各画素１３１の画素値が、閾値情報として内部に予め記憶されている閾値よりも小さいか否かを比較する。検知領域３３９１の画素値が閾値よりも小さい場合、即ち、被保護領域の上方が暗状態である場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が有ると判定する。一方、検知部３３９２としての各画素１３１の画素値が閾値以上である場合、即ち、被保護領域の上方が明状態である場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が無いと判定する。

[2253] 第１のプローブ判定処理では、以上のように、被保護領域に対応する検知領域３３９１の受光情報と、内部に予め記憶されている閾値情報との比較により、被保護領域の近傍での攻撃プローブ３３８１の有無を判定することができる。

[2254] 図２８３は、図２８１のステップＳ１１のプローブ判定処理として実行可能な第２の処理（第２のプローブ判定処理）を示すフローチャートである。

[2255] 初めに、ステップＳ４１において、制御部１２８は、被保護領域に対応する検知領域３３９１の第１受光処理を行わせる。検知部３３９２としての、画素アレイ１２１の検知領域３３９１の各画素１３１は、制御部１２８の制御にしたがい、第１受光処理を行う。第１受光処理により得られた検知領域３３９１の各画素１３１の画素信号は、信号処理回路１２７に供給される。

[2256] ステップＳ４２において、制御部１２８は、被保護領域に対応する検知領域３３９１の第２受光処理を行わせる。検知部３３９２としての、画素アレイ１２１の検知領域３３９１の各画素１３１は、制御部１２８の制御にしたがい、第２受光処理を行う。第２受光処理により得られた検知領域３３９１の各画素１３１の画素信号は、信号処理回路１２７に供給される。第１受光処理と、第２受光処理とは、受光処理の対象領域は検知領域３３９１で同一であるが、受光タイミングが異なる。

[2257] ステップＳ４３において、信号処理回路１２７は、第１受光処理によって得られた第１受光情報と、第２受光処理によって得られた第２受光情報とを

比較する。より具体的には、信号処理回路１２７は、第２受光処理における画素値が、第１受光処理における画素値よりも所定値以上の差分を有して低いか否かを比較する。第２受光処理における画素値が、第１受光処理における画素値よりも所定値以上の差分を有して低い場合、即ち、被保護領域の上方が暗状態に変化した場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が有ると判定する。一方、検知部３３９２としての各画素１３１の画素値が所定値以内で変化がないと判定される場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が無いと判定する。

[2258] 第２のプローブ判定処理では、以上のように、受光タイミングが異なる第１受光情報と第２受光情報との比較により、被保護領域の近傍での攻撃プローブ３３８１の有無を判定することができる。

[2259] なお、上述した第２のプローブ判定処理は、被保護領域の上方が暗状態に変化した場合を検出したが、第１受光処理における画素値と、第２受光処理における画素値との差分が所定値以上はないが、内部に予め記憶されている閾値よりも小さく、暗状態が継続的に続いていると判定される場合も、被保護領域の近傍に攻撃プローブ３３８１が有ると判定することができる。また、被保護領域の上方が暗状態に変化した場合を検出し、その後に継続的に暗状態が続いていると判定される場合に、被保護領域の近傍に攻撃プローブ３３８１が有ると判定するようにしてもよい。

[2260] また、上述した第２のプローブ判定処理では、第１受光処理と第２受光処理とで、受光タイミングを異ならせたが、受光タイミングは同一とし、受光処理の対象領域を異ならせてもよい。例えば、検知部３３９２としての画素アレイ１２１の検知領域３３９１の各画素１３１が、第１受光処理を行い、画素アレイ１２１の検知領域３３９１と異なる領域の各画素１３１が、第２受光処理を行う。信号処理回路１２７は、第１受光処理における画素値が、第２受光処理における画素値よりも所定値以上の差分を有して低いか否かを比較する。第１受光処理における画素値が、第２受光処理における画素値よりも所定値以上の差分を有して低い場合、即ち、被保護領域の上方が他の領

域よりも暗状態である場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が有ると判定する。一方、第１受光処理における画素値と第２受光処理における画素値とが所定値以内である場合、信号処理回路１２７は、被保護領域の近傍に攻撃プローブ３３８１が無いと判定する。

[2261] このように、第２のプローブ判定処理では、受光領域が異なる第１受光情報と第２受光情報との比較により、被保護領域の近傍での攻撃プローブ３３８１の有無を判定してもよい。

[2262] 図２８４は、プローブ判定処理を含む認証処理を行う第２の基本処理のフローチャートである。

[2263] 第２の基本処理では、初めに、ステップＳ６１において、制御部１２８は、認証指示があったか否かを判定する。認証指示は、例えば、装置外部から供給される。

[2264] ステップＳ６１で、認証指示があったと判定された場合、処理はステップＳ６２に進み、制御部１２８は、固体撮像装置１００の各部を制御し、仮認証処理を実行する。仮認証処理は、認証処理の前に簡易的に実行される認証処理である。

[2265] そして、ステップＳ６２の後、ステップＳ６３において、制御部１２８は、図２８１で説明した認証処理を実行する。

[2266] 一方、ステップＳ６１で、認証指示がないと判定された場合、ステップＳ６２およびＳ６３の処理がスキップされ、第２の基本処理が終了する。

[2267] 図２８５は、プローブ判定処理を含む認証処理を行う第３の基本処理のフローチャートである。

[2268] 第３の基本処理では、初めに、ステップＳ８１において、制御部１２８は、受光指示があったか否かを判定する。

[2269] ステップＳ８１で、受光指示があったと判定された場合、処理はステップＳ８２に進み、制御部１２８は、画素アレイ１２１に、撮像画像を生成するための受光処理である主受光処理を実行させる。主受光処理が終了すると、第３の基本処理が終了する。

[2270] 一方、ステップＳ８１で、受光指示がなかったと判定された場合、処理はステップＳ８３に進み、制御部１２８は、認証指示があったか否かを判定する。ステップＳ８３で、認証指示がないと判定された場合、ステップＳ８４の処理がスキップされ、第３の基本処理が終了する。

[2271] 一方、ステップＳ８３で、認証指示があったと判定された場合、処理はステップＳ８４に進み、制御部１２８は、図２８１で説明した認証処理を実行する。認証処理の終了後、第３の基本処理が終了する。ただし、ステップＳ８３およびステップＳ８４の処理の挿入位置は、ステップＳ８１の前、ステップＳ８１のＹＥＳとステップＳ８２との間、または、ステップＳ８２の後、のうちの少なくとも何れかとしてもよい。

[2272] 固体撮像装置１００は、以上の第１乃至第３の基本処理のいずれかを実行することにより、攻撃プローブを検知することができる。

[2273] なお、上述した第１乃至第３の基本処理では、認証指示があったか否かを判定し、認証指示があった場合に、図２８１の認証処理を行うようにしたが、認証指示の有無の判定を省略し、定期的に認証処理を行うようにしてもよい。

[2274] また、図２８２および図２８３のプローブ判定処理における受光情報として、出力バッファ１２６から信号処理回路１２７に入力される画素データを用いたが、それ以外の途中段階の信号、例えば、信号線１３２を伝送するアナログの画素信号、コンパレータ３４０１の出力信号、アップダウンカウンタ３４０２の出力信号などを用いてもよい。受光情報は、測距や深さやToFの少なくとも何れかに関連する情報、画素１３１、信号線１３２、および、制御線１３３の少なくとも何れかに関連する情報であってもよい。

[2275] また、画素アレイ１２１の各画素１３１が受光する入射光は、可視光線、RGB（Red/Green/Blue）、赤外線（近赤外線、遠赤外線）、紫外線、X線、ガンマ線等の任意の波長の光とすることができる。画素アレイ１２１の全画素領域の受光情報取得（全受光）は必須ではない。

[2276] ＜電磁検知機能＞

電磁減衰部３３４１は、電磁を検知（測定）する電磁検知機能を含むようにすることができる。

[2277] 図２８６は、電磁減衰部３３４１が電磁検知機能を含む場合の固体撮像装置１００の模式図である。

[2278] 第２の半導体基板１０２上面に形成された被保護領域としての第１のトランジスタ群３３３１Aに対して、攻撃プローブ３３８１の有無による電気的なパラメータの変化を検出することにより電磁を検知する検知部（検知回路）３４５１が、多層配線層１６３に配置される。

[2279] 検知部３４５１は、電気的なパラメータの値、電気的なパラメータの変化量、または電気的なパラメータに応じて変化する電気的なパラメータの値や変化量に基づいて、プローブ有無を判断する。具体的には、例えば、導体コイル、導体ループ、電極、電極対、温度検出部、静磁気検出部、静電気検出部、または、光検出部が、検知部３４５１となり得る。検知部３４５１は、電圧値、電流値、電力値、周波数、周期、位相、振幅、波形高さ、波形時間幅、波形時間傾き、L値（インダクタンス）、C値（キャパシタンス）、R値（レジスタンス）、Z値（インピーダンス）、Q値（Quality factor）、K値（結合係数）、M値（相互インダクタンス）、温度、熱量、磁界強度、磁荷強度、磁束密度、磁束、誘導起電力、電界強度、電荷密度、電束密度、電束、電荷蓄積量、光量、光束、光束発散度、光度エネルギ、光度、輝度、照度、視感度、発光効率、エネルギ損失、波長、または、これらの何れかに応じて変化する電気的なパラメータに基づいて、プローブ有無を判断することができる。換言すると、検知部３４５１は、電磁に関連する情報に基づいてプローブ有無を判断するものであればよい。

[2280] 検知部３４５１が配置されている領域は、電磁を検知する検知領域３４５２でもある。検知部３４５１の一部は、例えば、第３のトランジスタ群３３３１Cに含まれるトランジスタなど、検知領域３４５２以外の領域に形成されてもよい。被保護領域としての第１のトランジスタ群３３３１Aの領域と、検知領域３４５２との位置関係は、図２７４乃至図２７６を参照して説明した

、第１のトランジスタ群３３３１Aの領域と電磁減衰部３３４１との位置関係と同様である。したがって、検知領域３４５２は、第１のトランジスタ群３３３１Aの領域と、少なくとも一部が重複していればよい。

[2281] 検知領域３４５２は、多層配線層１５３または多層配線層１６３の少なくとも一方に設定することができ、図２８６は、検知領域３４５２が、第２の半導体基板１０２側である多層配線層１６３に設定されている例である。

[2282] 検知部３４５１による電磁検知処理は、図２８０乃至図２８５を参照して説明した第１乃至第３の基本処理と同様に行うことができる。検知部３４５１による電磁検知処理では、図２８２および図２８３のプローブ判定処理における「受光処理」、「第１受光処理」、および、「第２受光処理」が、それぞれ、電磁を測定して検知する「検知処理」、「第１検知処理」、および、「第２検知処理」に置き換えて実行される。図２８５の第３の基本処理では、電磁測定時に混入するノイズを低減させるために、ステップＳ８２の主受光処理と、ステップＳ８４の認証処理とで実行タイミングを異ならせる（重複させない）ことが望ましいが、その限りではない。ステップＳ８２の主受光処理と、ステップＳ８４の認証処理との実行タイミングが、一部重複してもよい。

[2283] 図２８７は、検知領域３４５２が多層配線層１６３に形成された場合の詳細断面図である。

[2284] 検知領域３４５２は、多層配線層１６３内の、電磁減衰部３３４１としても機能する配線層１６５Ｂ（導体層B）と、第１のトランジスタ群３３３１Aとの間で、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に配置されている。検知領域３４５２は、配線層１６５Aと配線層１６５Ｂとの間でもよい。さらに、検知領域３４５２は、配線層１６５Aまたは１６５Ｂにあってもよい。ただし、配線層１６５Aまたは１６５Ｂが網目状導体で構成され、網目状導体の周期性を妨げるように検知領域３４５２が配線層１６５Aまたは１６５Ｂにあると、誘導性ノイズが悪化するので、網目状導体の周期性を妨げないことが望ましいが、その限りではない。

[2285] 図２８８は、検知領域３４５２が多層配線層１５３に形成された場合の詳細断面図である。

[2286] 検知領域３４５２は、多層配線層１５３内の第２のトランジスタ群３３３１Bと、第１のトランジスタ群３３３１Aとの間で、第１のトランジスタ群３３３１Aと重複する領域の少なくとも一部に配置されている。多層配線層１５３には、電磁減衰部３３４１も配置されている。

[2287] 検知領域３４５２を多層配線層１５３に配置した場合、および、多層配線層１６３に配置した場合のいずれにおいても、検知領域３４５２は、第１のトランジスタ群３３３１Aの領域と少なくとも一部が重複しており、好適には、第１のトランジスタ群３３３１Aの領域よりも広い領域に設定される。

[2288] 図２８７に示したように、検知領域３４５２を多層配線層１６３に配置した場合には、検知部３４５１の一部に含まれる第３のトランジスタ群３３３１Cのトランジスタと短い距離で接続できるので、検知部３４５１が検知する周波数帯域を高くする（高域まで伸ばす）ことが可能となる。検知部３４５１の周波数帯域を高くすることで、高い周波数の攻撃を検知しやすくすることができる。

[2289] 一方で、検知領域３４５２を多層配線層１６３に配置した場合には、多層配線層１５３に配置した場合よりも、攻撃プローブ自体や攻撃プローブが発する電磁へ対する感度が低下する。また、配線層１６５Aおよび配線層１６５Bや、被保護領域である第１のトランジスタ群３３３１Aがノイズ発生源となる場合もある。これらの理由により、図２８８に示したように、ノイズ発生源よりも積層方向の外側（ノイズ発生源と攻撃プローブとの間）、すなわち、第１の半導体基板１０１側に検知領域３４５２を設けることが望ましい場合もある。この場合、第２の半導体基板１０２に検知領域３４５２を配置する場合よりも、高い精度で攻撃を検知することができる。

[2290] 検知領域３４５２を第１の半導体基板１０１側の多層配線層１５３に配置する場合、図２８９に示されるように、第１の半導体基板１０１の画素アレイ１２１と重畳しないように、検知部３４５１の検知領域３４５２を設けて

もよい。

[2291] 図２９０は、検知部３４５１をコイルで構成した場合の例を示している。

[2292] 攻撃プローブ３３８１が、コイル、金属、または、磁性体の何れかを少なくとも含む場合、検知部３４５１をコイルで構成することができる。コイルで構成された検知部３４５１は、コイル端の電圧を測定することでコイルの応答を観測してもよいし、コイルに信号源や発振源を接続して測定することでコイルの応答を観測してもよい。測定の際には、周波数スイープ(sweep)をさせてもよい。

[2293] 図２９０のAは、検知部３４５１が相殺検知コイルで構成される例を示している。

[2294] 図２９０のAの検知部３４５１は、コイル径に差がある外側コイル３４６１A（第１の導体コイル）と、内側コイル３４６１B（第２の導体コイル）とを接続した構成とされている。この場合、ノイズ発生源によって生じる、外側コイル端の誘導起電力と内側コイル端の誘導起電力とが逆極性になるので、ノイズ発生源からの電磁（電磁ノイズ）を相殺させて、攻撃プローブ３３８１からの電磁に対する応答を観測することができる。特に、ノイズ発生源によって生じる、外側コイル端の誘導起電力と内側コイル端の誘導起電力とが、逆極性かつ、同一（略同一も含む）であることが望ましい。例えば、ノイズ発生源に対して内側コイル３４６１Bよりも積層方向の外側の導体層に外側コイル３４６１Aを配置し、「外側コイル３４６１Aのコイル外径＞内側コイル３４６１Bのコイル外径」または「外側コイル３４６１Aのコイル外径＞内側コイル３４６１Bのコイル内径」または「外側コイル３４６１Aのコイル内径＞内側コイル３４６１Bのコイル外径」とすればよい。一方、「外側コイル３４６１Aのコイル巻き数＞内側コイル３４６１Bのコイル巻き数」として、「外側コイル３４６１Aのコイル外径≦内側コイル３４６１Bのコイル外径」等にしてもよい。

[2295] 図２９０のBは、検知部３４５１が２重検知コイルで構成される例を示している。

[2296] 図２９０のBの検知部３４５１は、コイル径に差がある外側コイル３４６１Aと、内側コイル３４６１Bとを分離した構成とされている。この場合、「外側コイル３４６１Aの反応＞内側コイル３４６１Bの反応」が検出された場合に、攻撃プローブ３３８１が有りと判断できるコイル構造にすればよく、外側コイル３４６１Aと内側コイル３４６１Bの径や巻き数の関係は、図２９０のAと同様の構造が一例として考えられる。厳密には「外側コイル３４６１Aの反応＞内側コイル３４６１Bの反応＋マージン」が望ましく、この関係が満たされる場合には、図２９０のAと同様の構造は必須ではない。

[2297] 図２９０のCは、検知部３４５１が１重検知コイルで構成される例を示している。

[2298] 図２９０のCの検知部３４５１は、１重のコイル３４６２で構成されている。この場合には、測定を２回実施し、１回目と２回目とで測定結果の差分が大きい場合に、攻撃プローブ３３８１が有ると判断することができる。測定を複数回実施し、第１測定群と第２測定群とで測定結果を比較して判断してもよい。

[2299] 検知部３４５１をコイルで構成した場合の検知方法については、例えば、特許第5976385号公報（特開2013-236422号公報）に開示の方法を用いることができる。

[2300] 図２９１および図２９２は、検知領域３４５２を、被保護領域である第１のトランジスタ群３３３１Aの領域と重複しないように配置した構成例を示している。

[2301] 図２９１は、検知領域３４５２を多層配線層１６３に配置した図２８６の構造において、検知領域３４５２を、被保護領域である第１のトランジスタ群３３３１Aの領域と重複しないように配置した構成例を示している。なお、図２９１では、多層配線層１５３の図示が省略されている。

[2302] 図２９２は、検知領域３４５２を画素アレイ１２１と重畳しないように多層配線層１５３に配置した図２８９の構造において、検知領域３４５２を、被保護領域である第１のトランジスタ群３３３１Aの領域と重複しないように

配置した構成例を示している。なお、図２９２では、多層配線層１６３の図示が省略されている。

[2303] 上述した例では、検知領域３４５２が、第１のトランジスタ群３３３１Aの領域と少なくとも一部が重複することとして説明したが、磁界攻撃、電界攻撃またはレーザ攻撃などの電磁攻撃で被保護領域を攻撃する際には、膨大な電磁が生じるため、図２９１および図２９２のように、重複しない配置でも攻撃を検知できる場合がある。また、被保護領域（第１のトランジスタ群３３３１Aの領域）の実装位置をさらに特定しにくくなる、という利点がある。

[2304] 図２９３および図２９４は、偽検知領域を設けた例を示している。

[2305] 攻撃者は被保護領域の実装位置を知らないはずであるので、被保護領域の実装位置を特定しにくくするために、１または複数の偽（ダミー）の検知領域を設けることができる。

[2306] 図２９３は、検知領域３４５２を多層配線層１６３に配置した図２８６の構造において、「真」の検知領域３４５２の他に、「偽」の検知領域３４５２Dを設けた例を示している。図２９３では、２個の「真」の検知領域３４５２の周辺に、１０個の「偽」の検知領域３４５２Dが配置されている。図２９３では、便宜上、半導体基体１５２や多層配線層１５３の図示が省略されている。

[2307] 図２９４は、検知領域３４５２を画素アレイ１２１と重畳しないように多層配線層１５３に配置した図２８９の構造において、「真」の検知領域３４５２の他に、「偽」の検知領域３４５２Dを設けた例を示している。図２９４では、１個の「真」の検知領域３４５２の周辺に、１５個の「偽」の検知領域３４５２Dが配置されている。図２９４では、便宜上、半導体基体１５２や多層配線層１６３の図示が省略されている。

[2308] 図２９３および図２９４のように、「真」の検知領域３４５２は、１個でもよいし、複数でもよい。また、「真」の検知領域３４５２の位置は、図２９１および図２９２のように、被保護領域と重複しないように配置してもよい。「真」の検知領域３４５２は、例えば、被保護領域から相対的に近い位

置に実装する必要はなく、相対的に遠い位置に実装してもよい。また、「偽」の検知領域３４５２Dを設けないで、全てを「真」の検知領域３４５２としてもよい。

[2309] さらに、検知部３４５１が、図２９０に示したようにコイルで構成される場合、検知部３４５１としてのコイルが、画素アレイ１２１の各画素１３１の画素信号を伝送する信号線１３２、または、垂直走査部１２３からの制御信号を伝送する制御線１３３を含むように構成することができる。

[2310] 図２９５のAは、検知部３４５１としてのコイルが、１本の制御線１３３の少なくとも一部または全部を含む場合を示している。

[2311] 図２９５のBは、検知部３４５１としてのコイルが、２本の制御線１３３の少なくとも一部または全部を含む場合を示している。

[2312] 図２９５のCは、検知部３４５１としてのコイルが、１本の信号線１３２の少なくとも一部または全部を含む場合を示している。

[2313] 図２９５のDは、検知部３４５１としてのコイルが、２本の信号線１３２の少なくとも一部または全部を含む場合を示している。

[2314] 導体ループも導体コイルに含まれるので、１本以上の信号線１３２または制御線１３３を含む導体ループを、検知部３４５１の一部として利用することができる。この場合、画素アレイ１２１の膨大な導体コイルを切り替え可能なので、コイル位置を参考に、被保護領域の実装位置を攻撃者が予想することを困難にすることができる。

[2315] ＜検知部の回路構成例＞

次に、攻撃プローブを検知する検知部３３９２、および、電磁を検知する検知部３４５１の回路構成例について説明する。

[2316] 図２９６は、攻撃プローブを検知する検知部３３９２に着目した固体撮像装置１００の回路構成例を示すブロック図である。

[2317] なお、電磁を検知する検知部３４５１の回路構成例も、図２９６と同様に構成することができるので、検知部３４５１についての説明は省略する。

[2318] 攻撃プローブを検知する検知部３３９２は、第１の半導体基板１０１の検

知領域３３９１に形成された領域側検知回路３４８１と、第２の半導体基板１０２側に形成された検知回路３４８２とで構成される。検知回路３４８２のトランジスタは、第３のトランジスタ群３３３１Cに含まれる。領域側検知回路３４８１が形成された検知領域３３９１は、第１のトランジスタ群３３３１Aが形成された被保護領域３４９１と対応する位置（例えば、重複する領域）に形成されている。

[2319] 第２の半導体基板１０２には、固体撮像装置１００の全体の動作を制御する制御部１２８も配置される。検知回路３４８２は、制御部１２８の制御に従い、攻撃プローブを検知する処理、即ち、図２８２または図２８３のプローブ判定処理を実行する。制御部１２８はまた、被保護領域３４９１に記憶されている被保護情報を用いた認証処理も行う。

[2320] 図２９６は、第１の半導体基板１０１に形成される検知領域３３９１が１つの領域で構成される場合の例であるが、検知領域３３９１は、複数の領域に分けて構成される場合もある。

[2321] 図２９７および図２９８は、第１の半導体基板１０１に形成される検知領域３３９１が複数（X個）の領域で構成される場合の検知部３３９２の構成例を示している。

[2322] 図２９７および図２９８において、第１の半導体基板１０１に形成されるX個の検知領域３３９１－１乃至３３９１－Xそれぞれに、領域側検知回路３４８１が配置される。すなわち、検知領域３３９１－１乃至３３９１－Xに配置される領域側検知回路３４８１が、領域側検知回路３４８１－１乃至３４８１－Xである。

[2323] 図２９７は、領域側検知回路３４８１－１乃至３４８１－Xが並列接続される検知部３３９２の構成例を示すブロック図である。

[2324] 図２９８は、領域側検知回路３４８１－１乃至３４８１－Xが直列接続される検知部３３９２の構成例を示すブロック図である。

[2325] このように、検知領域３３９１が複数の領域ごとに複数個で構成される場合、複数の領域側検知回路３４８１を並列接続し、検知信号を検知回路３４

８２へ出力する構成としてもよいし、複数の領域側検知回路３４８１を直列接続し、検知信号を検知回路３４８２へ出力する構成としてもよい。また、並列接続と直列接続を組み合わせたり、並列接続と直列接続を適宜選択する構成としてもよい。

[2326] 図２９９は、検知回路３４８２の詳細構成例を示すブロック図である。

[2327] 検知回路３４８２は、選択部３５０１、フィルタ部３５０２、増幅部３５０３、サンプルホールド部３５０４、AD変換部３５０５、および、出力バッファ部３５０６を備える。

[2328] 選択部３５０１は、制御部１２８からの選択信号に応じて、領域側検知回路３４８１－１乃至３４８１－Xの１つ以上と選択的に接続し、接続した領域側検知回路３４８１からの出力を取得する。領域側検知回路３４８１－１乃至３４８１－Xのいずれか１つと接続した場合には、GNDを経由した電流経路が構成されるが、２つ以上と接続した場合には、GNDへ接続しない（GNDを省略する）ようにしてもよい。

[2329] フィルタ部３５０２は、選択部３５０１が出力した検知信号をフィルタリングし、不要ノイズを除去する。増幅部３５０３は、フィルタ処理後の検知信号を、ゲイン切替信号に応じたゲインで増幅する。サンプルホールド部３５０４は、増幅部３５０３からの検知信号をサンプリング値として一時的に保持する。AD変換部３５０５は、サンプルホールド部３５０４でホールドされたサンプリング値を、参照信号に応じてデジタル値に変換する。出力バッファ部３５０６は、AD変換部３５０５によって生成された検知結果としてのデジタル値を出力する。

[2330] 検知回路３４８２の一部または全部は、画素アレイ１２１の画素回路の一部や、A/D変換部１２２、垂直走査部１２３、水平走査部１２５、出力バッファ１２６等の周辺回路部の一部と共用（流用）する構成としてもよい。

[2331] なお、検知回路３４８２は、入力値（例えば誘導起電力に応じて変化する電圧値）が過大または過小である場合に、つまり入力値が閾値を超える場合にのみ、検知結果を出力するように構成してもよい。

[2332] ＜破損検知も行う回路構成例＞

攻撃者が第１の半導体基板１０１を切削するとセキュリティ脅威は大きくなる。そこで、攻撃プローブを検知する検知部３３９２には、基板の破損を検知する基板破損検知機能を付加することができる。

[2333] 図３００のAおよびBは、基板破損検知機能を付加した場合の固体撮像装置１００の回路構成例を示すブロック図である。

[2334] 図３００のAでは、第２の半導体基板１０２に、検知回路３４８２とは別に、破損検知回路３５３１が設けられている。破損検知回路３５３１は、第１の半導体基板１０１の領域側検知回路３４８１からの検知信号を取得して、第１の半導体基板１０１の破損を検知する。例えば、領域側検知回路３４８１が画素アレイ１２１の画素１３１の画素回路である場合には、画素１３１が破損すると異常値や固定値などが出力されるので、領域側検知回路３４８１は、その出力値に基づいて破損を検知することができる。例えば、領域側検知回路３４８１がコイルである場合には、コイルが破損すると短絡状態または開放状態となるので、領域側検知回路３４８１は、その状態の出力値に基づいて破損を検知することができる。破損が検知された場合には、プローブ判定処理で攻撃プローブ有りと判定された場合と同様に、制御部１２８は、本認証処理を実行しなければよい。これにより、第１の半導体基板１０１の破損によるセキュリティ攻撃を未然に防止することができる。

[2335] 図３００のBは、領域側検知回路３４８１からの検知信号を破損検知に用いるのではなく、領域側検知回路３４８１とは別に、破損検知用の検知回路を第１の半導体基板１０１に設けた構成である。第１の半導体基板１０１の領域側破損検知回路３５３２は、破損検知用の検知信号を、破損検知回路３５３１に出力する。

[2336] 図２９６および図３００において、第１の半導体基板１０１側に配置した領域側検知回路３４８１および領域側破損検知回路３５３２の少なくとも一方は、第２の半導体基板１０２側に配置してもよいし、反対に、検知回路３４８２および破損検知回路３５３１の少なくとも一方は、第１の半導体基板

１０１側に配置してもよい。あるいはまた、領域側検知回路３４８１、領域側破損検知回路３５３２、検知回路３４８２、および、破損検知回路３５３１の少なくとも１つが、第１の半導体基板１０１と第２の半導体基板１０２とを跨ぐように配置してもよい。

[2337] さらに、破損検知回路３５３１は、検知回路３４８２に組み込んでもよく、反対に、検知回路３４８２を省略して破損検知回路３５３１を設け、破損検知のみを行う構成も可能である。電磁を検知する検知部３４５１に基板破損検知機能を付加する場合も同様に構成することができる。すなわち、固体撮像装置１００には、攻撃プローブを検知する攻撃プローブ検知機能、電磁を検知する電磁検知機能、基板の破損を検知する基板破損検知機能の少なくとも一つを任意に選択した回路構成が可能である。

[2338] ＜撮像装置７００による電磁検出＞

次に、図２６２に示した固体撮像素子７０１（固体撮像装置１００に対応）が搭載された撮像装置７００において、固体撮像素子７０１内部による電磁の検出ではなく、固体撮像素子７０１以外の状態検出による電磁攻撃の検出について説明する。

[2339] 例えば、図２６２に示した撮像装置７００において、固体撮像素子７０１を電磁攻撃しようとする場合には、光学レンズ群７０２の所定のレンズを正常位置から外す必要がある。したがって、光学レンズ群７０２のレンズの有無により、固体撮像素子７０１の受光面における結像状態が変化するため、結像状態の変化を検出することにより、電磁攻撃を検出することができる。

[2340] 図３０１は、結像状態の変化を用いて認証処理を行う場合の認証処理のフローチャートである。図３０１の認証処理は、図２８０のステップＳ２、図２８４のステップＳ６３、および、図２８５のステップＳ８４の認証処理として、図２８１の認証処理の代わりに実行することができる。

[2341] 初めに、ステップＳ１０１において、制御部７０６は、光学レンズ群７０２のレンズ位置およびシャッタ機構７０３の状態を所定の状態に設定し（所定の制御値に制御し）、固体撮像素子７０１に、撮像画像を生成するための

受光処理である主受光処理を実行させる。

[2342] ステップＳ１０１の後、ステップＳ１０２において、制御部７０６は、固体撮像素子７０１からの出力（撮像信号）に基づいて、結像が異常状態であるか否かを判定する。例えば、制御部７０６は、主受光処理で得られた各画素の画素値が全て暗状態を示す画素値となっている場合や、全て明状態を示す画素値となっている場合、焦点の合っていない「ぼやけた状態」の画素値となっている場合（例えば、各画素の画素値の差異が閾値よりも小さい場合）、有効画素領域の一部に過大光がある状態となっている場合に、結像が異常状態であると判定することができる。また、１回の撮像に限らず、２回以上の撮像を固体撮像素子７０１に行わせた場合の複数回の出力に基づいて、結像が異常状態であるか否かを判定してもよい。例えば、１回目の主受光処理と２回目の主受光処理とによる各画素の画素値の差異に基づいて、結像が異常状態であるか否かを判定することができる。１回目の主受光処理と２回目の主受光処理とで、光学レンズ群７０２のレンズ位置を変更してもよい。

[2343] ステップＳ１０２で、結像が異常状態であると判定された場合、処理はステップＳ１０３に進み、制御部７０６は、非認証処理を実行して、認証処理を終了する。

[2344] 一方、ステップＳ１０２で、結像が異常状態ではないと判定された場合、処理はステップＳ１０４に進み、制御部７０６は、本認証処理を実行して、認証処理を終了する。

[2345] なお、ステップＳ１０２における、結像が異常状態であるか否かの判定は、固体撮像素子７０１からの出力（撮像信号）の代わりに、信号処理回路７０５による信号処理後の信号を用いてもよい。

[2346] また、ステップＳ１０２の判定は、固体撮像素子７０１が出力する、平面情報である２次元分布情報に、深さ情報（奥行情報）を加えた３次元分布情報、つまり多次元情報に基づいて、行うようにしてもよい。なお、深さ情報を取得できれば、規定の距離よりも近い近距離に物体があるか否かを判定し、近距離に物体があると判定される場合は、ステップＳ１０４の本認証処理

を実行しないようにしてもよい。

[2347] 図３０２は、光学レンズ群７０２のレンズ状態を用いて認証処理を行う場合の認証処理のフローチャートである。図３０２の認証処理は、図２８０のステップＳ２、図２８４のステップＳ６３、および、図２８５のステップＳ８４の認証処理として、図２８１の認証処理の代わりに実行することができる。

[2348] 初めに、ステップＳ１１１において、制御部７０６は、駆動部７０４を介して、光学レンズ群７０２のレンズ位置情報を取得する。例えば、制御部７０６は、光学レンズ群７０２の駆動可能なレンズの現在位置情報をそのまま読み出してもよいし、駆動可能なレンズを所定のレンズ位置に移動させた後で、移動後のレンズ位置情報を読み出してもよい。

[2349] ステップＳ１１１の後、ステップＳ１１２において、制御部７０６は、取得したレンズ位置情報に基づいて、レンズが外れているか否かを判定する。例えば、制御部７０６は、取得したレンズの位置情報が正常な駆動範囲外の値である場合や、所定のレンズ位置に移動させた場合にエラー等が発生した場合に、レンズが外れていると判定することができる。

[2350] ステップＳ１１２で、レンズが外れていると判定された場合、処理はステップＳ１１３に進み、制御部７０６は、非認証処理を実行して、認証処理を終了する。

[2351] 一方、ステップＳ１１２で、レンズが外れていないと判定された場合、処理はステップＳ１１４に進み、制御部７０６は、本認証処理を実行して、認証処理を終了する。

[2352] 以上のように、撮像に関連する情報（撮像情報）や、レンズに関わる情報（レンズ情報）に基づいて、電磁攻撃される可能性があるかどうかを判断し、本認証処理を実行するか否かを判定することができる。

[2353] なお、レンズ外しの有無を、上述したような制御状態や撮像状態から検出するのではなく、電気的接点や機械的接点を設けることで検出するようにしてもよい。ただし、電気的接点は延長線を電気的に接続することで、機械的

接点は固形物を固定させることで、検知を無効化させてレンズを正常位置から簡単に外される可能性がある。そのため、撮像情報やレンズ位置情報に基づく方が、合理的かつ低価格に電磁攻撃を対策できると考えられる。ただし、固体撮像素子７０１および光学レンズ群７０２を、工具なしで完全分離することが難しいように構成してもよい。例えば、固体撮像素子７０１および光学レンズ群７０２の周囲を、融着や溶接を用いて金属体によって完全に覆ってもよい。

[2354] 図３０１および図３０２の認証処理により、セキュリティ脅威を簡単に低減することができる。

[2355] ＜振動部を備える撮像装置７００の構成例＞

攻撃プローブ３３８１は、被攻撃対象（半導体基板）に対して攻撃を行う場合、密着させると攻撃しやすい（攻撃力が高い）ため、被攻撃対象に密着させて攻撃することも想定される。

[2356] そこで、被攻撃対象である固体撮像素子７０１が搭載された撮像装置７００に、スマートフォンや携帯電話等に搭載されているバイブレーション機能を実行する振動部（振動モータ）を設けることができる。

[2357] 図３０３は、振動部を設けた撮像装置７００の構成例を示すブロック図である。

[2358] 図３０３の撮像装置７００は、振動部７０７が追加されている点以外は、図２６２の撮像装置７００と同様であるので、振動部７０７以外の説明は省略する。

[2359] 振動部７０７は、制御部７０６からの振動指示に従い、装置全体を振動させる。振動部７０７は、例えばスマートフォンやフィーチャーフォン等におけるバイブレーション機能を実現する。制御部７０６は、攻撃プローブ３３８１が存在することを検知した場合に、振動部７０７に振動指示を出力し、装置全体を振動させる。これにより、攻撃プローブ３３８１を折る（破壊する）といった反撃が可能になる。また、被攻撃対象（半導体基板）のボンディングワイヤ等が剥き出しの状態で攻撃される場合もあるので、被攻撃対象

または攻撃プローブ３３８１を振動させて、攻撃プローブ３３８１によってボンディングワイヤや被攻撃対象の一部を破壊することで、被攻撃対象を正常動作できなくする（破壊する）といった反撃が可能になる。被攻撃対象が、直接的または間接的に、外部の振動部（反撃手段の一例）と電気的に接続されていれば、これらのように反撃することが可能になる。

[2360] なお、認証処理の回数が、規定回数を超える場合に振動（反撃）するようにしてもよく、一定時間内に規定回数を超える場合に振動するようにしてもよい。また、認証処理を開始する前に振動させて、振動後に認証処理を開始するようにしてもよい。この振動は、認証処理ごとに毎回行ってもよく、振動動作を間引いて振動させない場合を設けてもよい。振動指示（反撃指示）に必要な情報を、固体撮像素子７０１から出力できるようにしてもよい。

[2361] 以上、説明したように、電磁減衰部３３４１、攻撃プローブを検知する検知部（検知回路）３３９２、電磁を検知（測定）する検知部（検知回路）３４５１、または、基板の破損を検知する破損検知回路３５３１を備える固体撮像装置１００や撮像装置７００によれば、外来電磁または漏洩電磁のうちの少なくとも一方による不具合を対策することができるが、本技術は、セキュリティ不具合の対策だけに限定されない。例えば、太陽光や宇宙線や放射線のうちの少なくとも何れかの外来電磁による不具合を対策することができる。また、半導体装置または電子機器からの電磁波妨害（EMI：Electromagnetic Interference）、半導体装置または電子機器のノイズ耐性や電磁感受性（EMS：Electromagnetic Susceptibility）を改善することができる。これらの理由により、半導体装置または電子機器の信頼性を高めるのに、本技術は特に好適だと考えられる。

[2362] ＜１８．体内情報取得システムへの応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、カプセル型内視鏡を用いた患者の体内情報取得システムに適用されてもよい。

[2363] 図３０４は、本開示に係る技術が適用され得る、カプセル型内視鏡を用い

た患者の体内情報取得システムの概略的な構成の一例を示すブロック図である。

[2364] 体内情報取得システム１００００１は、カプセル型内視鏡１０１００と、外部制御装置１０２００とから構成される。

[2365] カプセル型内視鏡１０１００は、検査時に、患者によって飲み込まれる。カプセル型内視鏡１０１００は、撮像機能及び無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置１０２００に順次無線送信する。

[2366] 外部制御装置１０２００は、体内情報取得システム１００００１の動作を統括的に制御する。また、外部制御装置１０２００は、カプセル型内視鏡１０１００から送信されてくる体内画像についての情報を受信し、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。

[2367] 体内情報取得システム１００００１では、このようにして、カプセル型内視鏡１０１００が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した体内画像を随時得ることができる。

[2368] カプセル型内視鏡１０１００と外部制御装置１０２００の構成及び機能についてより詳細に説明する。

[2369] カプセル型内視鏡１０１００は、カプセル型の筐体１０１０１を有し、その筐体１０１０１内には、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、給電部１０１１５、電源部１０１１６、及び制御部１０１１７が収納されている。

[2370] 光源部１０１１１は、例えばＬＥＤ（Ｌｉｇｈｔ Ｅｍｉｔｔｉｎｇ Ｄｉｏｄｅ）等の光源から構成され、撮像部１０１１２の撮像視野に対して光を照射する。

[2371] 撮像部１０１１２は、撮像素子、及び当該撮像素子の前段に設けられる複

数のレンズからなる光学系から構成される。観察対象である体組織に照射された光の反射光（以下、観察光という）は、当該光学系によって集光され、当該撮像素子に入射する。撮像部１０１１２では、撮像素子において、そこに入射した観察光が光電変換され、その観察光に対応する画像信号が生成される。撮像部１０１１２によって生成された画像信号は、画像処理部１０１１３に提供される。

[2372] 画像処理部１０１１３は、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）やＧＰＵ（Ｇｒａｐｈｉｃｓ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）等のプロセッサによって構成され、撮像部１０１１２によって生成された画像信号に対して各種の信号処理を行う。画像処理部１０１１３は、信号処理を施した画像信号を、ＲＡＷデータとして無線通信部１０１１４に提供する。

[2373] 無線通信部１０１１４は、画像処理部１０１１３によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ１０１１４Ａを介して外部制御装置１０２００に送信する。また、無線通信部１０１１４は、外部制御装置１０２００から、カプセル型内視鏡１０１００の駆動制御に関する制御信号を、アンテナ１０１１４Ａを介して受信する。無線通信部１０１１４は、外部制御装置１０２００から受信した制御信号を制御部１０１１７に提供する。

[2374] 給電部１０１１５は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、及び昇圧回路等から構成される。給電部１０１１５では、いわゆる非接触充電の原理を用いて電力が生成される。

[2375] 電源部１０１１６は、二次電池によって構成され、給電部１０１１５によって生成された電力を蓄電する。図３０４では、図面が煩雑になることを避けるために、電源部１０１１６からの電力の供給先を示す矢印等の図示を省略しているが、電源部１０１１６に蓄電された電力は、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、及び制

御部１０１１７に供給され、これらの駆動に用いられ得る。

[2376] 制御部１０１１７は、ＣＰＵ等のプロセッサによって構成され、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、及び、給電部１０１１５の駆動を、外部制御装置１０２００から送信される制御信号に従って適宜制御する。

[2377] 外部制御装置１０２００は、ＣＰＵ，ＧＰＵ等のプロセッサ、又はプロセッサとメモリ等の記憶素子が混載されたマイクロコンピュータ若しくは制御基板等で構成される。外部制御装置１０２００は、カプセル型内視鏡１０１００の制御部１０１１７に対して制御信号を、アンテナ１０２００Ａを介して送信することにより、カプセル型内視鏡１０１００の動作を制御する。カプセル型内視鏡１０１００では、例えば、外部制御装置１０２００からの制御信号により、光源部１０１１１における観察対象に対する光の照射条件が変更され得る。また、外部制御装置１０２００からの制御信号により、撮像条件（例えば、撮像部１０１１２におけるフレームレート、露出値等）が変更され得る。また、外部制御装置１０２００からの制御信号により、画像処理部１０１１３における処理の内容や、無線通信部１０１１４が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

[2378] また、外部制御装置１０２００は、カプセル型内視鏡１０１００から送信される画像信号に対して、各種の画像処理を施し、撮像された体内画像を表示装置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、ＮＲ（Ｎｏｉｓｅ　ｒｅｄｕｃｔｉｏｎ）処理及び／若しくは手ブレ補正処理等）、並びに／又は拡大処理（電子ズーム処理）等、各種の信号処理を行うことができる。外部制御装置１０２００は、表示装置の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置１０２００は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させてもよい。

[2379] 以上、本開示に係る技術が適用され得る体内情報取得システムの一例につ

いて説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１０１１２に適用することができる。具体的には、撮像部１０１１２として、上述した固体撮像装置１００を適用することができる。撮像部１０１１２に本開示に係る技術を適用することにより、撮像部１０１１２に本開示に係る技術を適用することにより、ノイズの発生が抑制され、より鮮明な術部画像を得ることができるため、検査の精度が向上する。

[2380] ＜１９．内視鏡手術システムへの応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[2381] 図３０５は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[2382] 図３０５では、術者（医師）１１１３１が、内視鏡手術システム１１００を用いて、患者ベッド１１１３３上の患者１１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１０００は、内視鏡１１１００と、気腹チューブ１１１１１やエネルギ処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

[2383] 内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[2384] 鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介

して患者１１１３２の体腔内の観察対象に向かって照射される。なお、内視鏡１１１００は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[2385] カメラヘッド１１１０２の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、ＲＡＷデータとしてカメラコントロールユニット（ＣＣＵ： Ｃａｍｅｒａ Ｃｏｎｔｒｏｌ Ｕｎｉｔ）１１２０１に送信される。

[2386] ＣＣＵ１１２０１は、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）やＧＰＵ（Ｇｒａｐｈｉｃｓ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）等によって構成され、内視鏡１１１００及び表示装置１１２０２の動作を統括的に制御する。さらに、ＣＣＵ１１２０１は、カメラヘッド１１１０２から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[2387] 表示装置１１２０２は、ＣＣＵ１１２０１からの制御により、当該ＣＣＵ１１２０１によって画像処理が施された画像信号に基づく画像を表示する。

[2388] 光源装置１１２０３は、例えばＬＥＤ（Ｌｉｇｈｔ Ｅｍｉｔｔｉｎｇ Ｄｉｏｄｅ）等の光源から構成され、術部等を撮影する際の照射光を内視鏡１１１００に供給する。

[2389] 入力装置１１２０４は、内視鏡手術システム１１０００に対する入力インタフェースである。ユーザは、入力装置１１２０４を介して、内視鏡手術システム１１０００に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡１１１００による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[2390] 処置具制御装置１１２０５は、組織の焼灼、切開又は血管の封止等のためのエネルギ処置具１１１１２の駆動を制御する。気腹装置１１２０６は、内

視鏡１１１００による視野の確保及び術者の作業空間の確保の目的で、患者１１１３２の体腔を膨らめるために、気腹チューブ１１１１１を介して当該体腔内にガスを送り込む。レコーダ１１２０７は、手術に関する各種の情報を記録可能な装置である。プリンタ１１２０８は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[2391] なお、内視鏡１１１００に術部を撮影する際の照射光を供給する光源装置１１２０３は、例えばＬＥＤ、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。ＲＧＢレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置１１２０３において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、ＲＧＢレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド１１１０２の撮像素子の駆動を制御することにより、ＲＧＢそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[2392] また、光源装置１１２０３は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド１１１０２の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[2393] また、光源装置１１２０３は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Ｎａｒｒｏｗ　Ｂａｎｄ　Ｉｍａｇｉｎｇ）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行

われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニングリーン（ＩＣＧ）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置１１２０３は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[2394] 図３０６は、図３０５に示すカメラヘッド１１１０２及びＣＣＵ１１２０１の機能構成の一例を示すブロック図である。

[2395] カメラヘッド１１１０２は、レンズユニット１１４０１と、撮像部１１４０２と、駆動部１１４０３と、通信部１１４０４と、カメラヘッド制御部１１４０５と、を有する。ＣＣＵ１１２０１は、通信部１１４１１と、画像処理部１１４１２と、制御部１１４１３と、を有する。カメラヘッド１１１０２とＣＣＵ１１２０１とは、伝送ケーブル１１４００によって互いに通信可能に接続されている。

[2396] レンズユニット１１４０１は、鏡筒１１１０１との接続部に設けられる光学系である。鏡筒１１１０１の先端から取り込まれた観察光は、カメラヘッド１１１０２まで導光され、当該レンズユニット１１４０１に入射する。レンズユニット１１４０１は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[2397] 撮像部１１４０２は、撮像素子で構成される。撮像部１１４０２を構成する撮像素子は、１つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部１１４０２が多板式で構成される場合には、例えば各撮像素子によってＲＧＢそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部１１４０２は、３Ｄ（Ｄｉｍｅｎｓｉｏｎａｌ）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための１対の撮像素子を有するように構成されてもよい。３Ｄ表示が行われることにより、術者１１１３１は術部における生体組織の奥行きをより正確に把握することが可能になる。

なお、撮像部１１４０２が多板式で構成される場合には、各撮像素子に対応して、レンズユニット１１４０１も複数系統設けられ得る。

[2398] また、撮像部１１４０２は、必ずしもカメラヘッド１１１０２に設けられなくてもよい。例えば、撮像部１１４０２は、鏡筒１１１０１の内部に、対物レンズの直後に設けられてもよい。

[2399] 駆動部１１４０３は、アクチュエータによって構成され、カメラヘッド制御部１１４０５からの制御により、レンズユニット１１４０１のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部１１４０２による撮像画像の倍率及び焦点が適宜調整され得る。

[2400] 通信部１１４０４は、ＣＣＵ１１２０１との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４０４は、撮像部１１４０２から得た画像信号をＲＡＷデータとして伝送ケーブル１１４００を介してＣＣＵ１１２０１に送信する。

[2401] また、通信部１１４０４は、ＣＣＵ１１２０１から、カメラヘッド１１１０２の駆動を制御するための制御信号を受信し、カメラヘッド制御部１１４０５に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[2402] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてＣＣＵ１１２０１の制御部１１４１３によって自動的に設定されてもよい。後者の場合には、いわゆるＡＥ（Ａｕｔｏ　Ｅｘｐｏｓｕｒｅ）機能、ＡＦ（Ａｕｔｏ　Ｆｏｃｕｓ）機能及びＡＷＢ（Ａｕｔｏ　Ｗｈｉｔｅ　Ｂａｌａｎｃｅ）機能が内視鏡１１１００に搭載されていることになる。

[2403] カメラヘッド制御部１１４０５は、通信部１１４０４を介して受信したＣＣＵ１１２０１からの制御信号に基づいて、カメラヘッド１１１０２の駆動

を制御する。

[2404] 通信部１１４１１は、カメラヘッド１１１０２との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４１１は、カメラヘッド１１１０２から、伝送ケーブル１１４００を介して送信される画像信号を受信する。

[2405] また、通信部１１４１１は、カメラヘッド１１１０２に対して、カメラヘッド１１１０２の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[2406] 画像処理部１１４１２は、カメラヘッド１１１０２から送信されたＲＡＷデータである画像信号に対して各種の画像処理を施す。

[2407] 制御部１１４１３は、内視鏡１１１００による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部１１４１３は、カメラヘッド１１１０２の駆動を制御するための制御信号を生成する。

[2408] また、制御部１１４１３は、画像処理部１１４１２によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置１１２０２に表示させる。この際、制御部１１４１３は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部１１４１３は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギ処置具１１１１２の使用時のミスト等を認識することができる。制御部１１４１３は、表示装置１１２０２に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者１１１３１に提示されることにより、術者１１１３１の負担を軽減することや、術者１１１３１が確実に手術を進めることが可能になる。

[2409] カメラヘッド１１１０２及びＣＣＵ１１２０１を接続する伝送ケーブル１１４００は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[2410] ここで、図示する例では、伝送ケーブル１１４００を用いて有線で通信が行われていたが、カメラヘッド１１１０２とＣＣＵ１１２０１との間の通信は無線で行われてもよい。

[2411] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、カメラヘッド１１１０２の撮像部１１４０２に適用することができる。具体的には、撮像部１１４０２として、上述した固体撮像装置１００を適用することができる。撮像部１１４０２に本開示に係る技術を適用することにより、ノイズの発生が抑制され、より鮮明な術部画像を得ることができるため、術者が術部を確実に確認することが可能になる。

[2412] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[2413] ＜２０．移動体への応用例＞

さらに、本開示に係る技術は、例えば、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[2414] 図３０７は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[2415] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図３０７に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（ｉｎｔｅｒｆａｃｅ）１２０５３が図示されている。

[2416] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[2417] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[2418] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[2419] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[2420] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検

出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[2421] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Ａｄｖａｎｃｅｄ　Ｄｒｉｖｅｒ　Ａｓｓｉｓｔａｎｃｅ　Ｓｙｓｔｅｍ）の機能実現を目的とした協調制御を行うことができる。

[2422] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[2423] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[2424] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少

なくとも一方の出力信号を送信する。図３０７の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[2425] 図３０８は、撮像部１２０３１の設置位置の例を示す図である。

[2426] 図３０８では、車両１２１００は、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[2427] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。撮像部１２１０１及び１２１０５で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[2428] なお、図３０８には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[2429] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得

する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[2430] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[2431] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[2432] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか

否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[2433] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部１２０３１に適用することができる。具体的には、撮像部１２０３１として、上述した固体撮像装置１００を適用することができる。撮像部１２０３１に本開示に係る技術を適用することにより、ノイズの発生が抑制され、より見やすい撮影画像を得ることができるため、ドライバによる運転を適切に支援することが可能になる。

[2434] 本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[2435] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、本明細書に記載されたもの以外の効果があってもよい。

[2436] なお、本技術は、以下の構成を取ることができる。

（１）

電磁の少なくとも一部を透過させる第１の基体と、

被保護情報に関わる第１のトランジスタ群と、

前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部と

を備える半導体装置。

（２）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群と、第２の基体とを備え、

前記第２の基体の厚みは、前記第１の基体の厚みよりも厚く、

前記第１の基体、前記第２のトランジスタ群、前記第１のトランジスタ群、および、前記第２の基体は、前記第１の基体、前記第２のトランジスタ群、前記第１のトランジスタ群、前記第２の基体の順序の位置関係で、積層方向に配置されている

前記（１）に記載の半導体装置。

（３）

前記第１のトランジスタ群は、公開鍵暗号方式、共通鍵暗号方式、または、独自暗号方式の少なくとも何れかの暗号方式に関連する暗号回路の少なくとも一部である

前記（１）または（２）に記載の半導体装置。

（４）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部、かつ、前記第２のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

前記（１）乃至（３）のいずれかに記載の半導体装置。

（５）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ

群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部、かつ、前記第２のトランジスタ群の領域と重複しない領域に配置されている

前記（１）乃至（３）のいずれかに記載の半導体装置。

（６）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された面状または網目状導体であり、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

前記（１）乃至（５）のいずれかに記載の半導体装置。

（７）

積層された第１の基板と第２の基板とを備え、

前記電磁減衰部は、第１の導体層と第２の導体層とで構成された面状または網目状導体であり、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置され、

前記第１の基板は、前記第１の基体と前記第１の導体層とを備え、

前記第２の基板は、前記第２の導体層と前記第１のトランジスタ群とを備え、

前記第１の導体層の導体と前記第２の導体層の導体とは、前記積層方向から見て重複する領域の少なくとも一部で電気的に接合されている

前記（１）乃至（６）のいずれかに記載の半導体装置。

（８）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

前記（１）乃至（７）のいずれかに記載の半導体装置。

（９）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、前記第１のトランジスタ群の領域と重複しない領域に配置されている

前記（１）乃至（７）のいずれかに記載の半導体装置。

（１０）

前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、

前記導体コイルは、第１の導体コイルおよび第２の導体コイルを備える

前記（１）乃至（９）のいずれかに記載の半導体装置。

（１１）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群と、前記電磁減衰部とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、直接的または間接的に、前記第２のトランジスタ群と電気的に結線されている

前記（１）乃至（１０）のいずれかに記載の半導体装置。

（１２）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記電磁減衰部と、前記第１のトランジスタ群と、第３のトランジスタ群とを備え、

前記電磁減衰部は、直接的または間接的に、前記第１のトランジスタ群または前記第３のトランジスタ群の少なくとも一方と電気的に結線されている

前記（１）乃至（１１）のいずれかに記載の半導体装置。

（１３）

積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、前記第１および第２のトランジスタ群と電気的に断線されている

前記（１）乃至（１０）のいずれかに記載の半導体装置。

（１４）

前記電磁減衰部は、プローブの有無を検知する検知部を含む

前記（１）乃至（１３）のいずれかに記載の半導体装置。

（１５）

前記電磁減衰部は、電磁の有無を検知する検知部を含む

前記（１）乃至（１４）のいずれかに記載の半導体装置。

（１６）

前記電磁減衰部は、前記第１の基体の破損の有無を検知する検知部を含む

前記（１）乃至（１５）のいずれかに記載の半導体装置。

（１７）

前記被保護情報に関わる処理を制御する制御部を備え、

前記制御部は、前記第１の基体の近傍に配置されているレンズに関わる情報に基づいて、前記被保護情報に関わる処理の少なくとも一部の実行可否を判断する

前記（１）乃至（１６）のいずれかに記載の半導体装置。

（１８）

前記被保護情報に関わる処理を制御する制御部を備え、

前記制御部は、撮像により得られた多次元情報に基づいて、前記被保護情報に関わる処理の少なくとも一部の実行可否を判断する

前記（１）乃至（１７）のいずれかに記載の半導体装置。

（１９）

電磁の少なくとも一部を透過させる第１の基体と、

被保護情報に関わる第１のトランジスタ群と、

前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部と

を備える半導体装置

を備える電子機器。

（２０）

振動部をさらに備える

前記（１９）に記載の電子機器。

符号の説明

[2437] １０　ピクセル基板，　１１　Victim導体ループ，　２０　ロジック基板，　２１　電源配線，　１００　固体撮像装置，　１０１　第１の半導体基板，　１０２　第２の半導体基板，　１２１　画素アレイ，　１２２　A/D変換部，　１２３　垂直走査部，　１３１　画素，　１３２　信号線，　１３３　制御線，　１４１　フォトダイオード，　Vdd　第１の電源，　Vss1　第２の電源，　Vss2　第３の電源，　１５２　半導体基体，　１５３　多層配線層，　１６２　半導体基体，　１６３　多層配線層，　１６５A乃至１６５C　配線層，７００　撮像装置，　７０１　固体撮像素子，　７０２　光学レンズ群，　７０３　シャッタ機構，　７０４　駆動部，　７０６　制御部，　７０７　振動部，　３３３１　トランジスタ群，　３３３１A　第１のトランジスタ群，　３３３１B　第２のトランジスタ群，　３３３１C　第３のトランジスタ群，　３３４１　電磁減衰部，　３３８１　攻撃プローブ，　３

３９１　検知領域，　３３９２　検知部，　３４５１　検知部，　３４５２　検知領域，　３４６１Ａ　外側コイル，　３４６１Ｂ　内側コイル，　３４６２　コイル，　３４８１　領域側検知回路，　３４８２　検知回路，　３４９１　被保護領域，　３５３１　破損検知回路，　３５３２　領域側破損検知回路

請求の範囲

[請求項1] 電磁の少なくとも一部を透過させる第１の基体と、

被保護情報に関わる第１のトランジスタ群と、

前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部と

を備える半導体装置。

[請求項2] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群と、第２の基体とを備え、

前記第２の基体の厚みは、前記第１の基体の厚みよりも厚く、

前記第１の基体、前記第２のトランジスタ群、前記第１のトランジスタ群、および、前記第２の基体は、前記第１の基体、前記第２のトランジスタ群、前記第１のトランジスタ群、前記第２の基体の順序の位置関係で、積層方向に配置されている

請求項１に記載の半導体装置。

[請求項3] 前記第１のトランジスタ群は、公開鍵暗号方式、共通鍵暗号方式、または、独自暗号方式の少なくとも何れかの暗号方式に関連する暗号回路の少なくとも一部である

請求項１に記載の半導体装置。

[請求項4] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部、かつ、前記第２のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

請求項１に記載の半導体装置。

[請求項5] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部、かつ、前記第２のトランジスタ群の領域と重複しない領域に配置されている

請求項１に記載の半導体装置。

[請求項6] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された面状または網目状導体であり、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

請求項１に記載の半導体装置。

[請求項7] 積層された第１の基板と第２の基板とを備え、

前記電磁減衰部は、第１の導体層と第２の導体層とで構成された面状または網目状導体であり、積層方向から見て、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置され、

前記第１の基板は、前記第１の基体と前記第１の導体層とを備え、

前記第２の基板は、前記第２の導体層と前記第１のトランジスタ群とを備え、

前記第１の導体層の導体と前記第２の導体層の導体とは、前記積層方向から見て重複する領域の少なくとも一部で電気的に接合されている

請求項１に記載の半導体装置。

[請求項8] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、前記第１のトランジスタ群の領域と重複する領域の少なくとも一部に配置されている

請求項１に記載の半導体装置。

[請求項9] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、前記第１のトランジスタ群の領域と重複しない領域に配置されている

請求項１に記載の半導体装置。

[請求項10] 前記電磁減衰部は、単一または複数の導体層で構成された導体コイルであり、

前記導体コイルは、第１の導体コイルおよび第２の導体コイルを備える

請求項１に記載の半導体装置。

[請求項11] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群と、前記電磁減衰部とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、直接的または間接的に、前記第２のトランジスタ群と電気的に結線されている

請求項１に記載の半導体装置。

[請求項12] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体を備え、

前記第２の基板は、前記電磁減衰部と、前記第１のトランジスタ群

と、第３のトランジスタ群とを備え、

前記電磁減衰部は、直接的または間接的に、前記第１のトランジスタ群または前記第３のトランジスタ群の少なくとも一方と電気的に結線されている

請求項１に記載の半導体装置。

[請求項13] 積層された第１の基板と第２の基板とを備え、

前記第１の基板は、前記第１の基体と、画素に関わる第２のトランジスタ群とを備え、

前記第２の基板は、前記第１のトランジスタ群を備え、

前記電磁減衰部は、前記第１および第２のトランジスタ群と電気的に断線されている

請求項１に記載の半導体装置。

[請求項14] 前記電磁減衰部は、プローブの有無を検知する検知部を含む

請求項１に記載の半導体装置。

[請求項15] 前記電磁減衰部は、電磁の有無を検知する検知部を含む

請求項１に記載の半導体装置。

[請求項16] 前記電磁減衰部は、前記第１の基体の破損の有無を検知する検知部を含む

請求項１に記載の半導体装置。

[請求項17] 前記被保護情報に関わる処理を制御する制御部を備え、

前記制御部は、前記第１の基体の近傍に配置されているレンズに関わる情報に基づいて、前記被保護情報に関わる処理の少なくとも一部の実行可否を判断する

請求項１に記載の半導体装置。

[請求項18] 前記被保護情報に関わる処理を制御する制御部を備え、

前記制御部は、撮像により得られた多次元情報に基づいて、前記被保護情報に関わる処理の少なくとも一部の実行可否を判断する

請求項１に記載の半導体装置。

[請求項19] 電磁の少なくとも一部を透過させる第１の基体と、

被保護情報に関わる第１のトランジスタ群と、

前記第１の基体と前記第１のトランジスタ群との間の少なくとも一部に、前記電磁を減衰させる電磁減衰部と

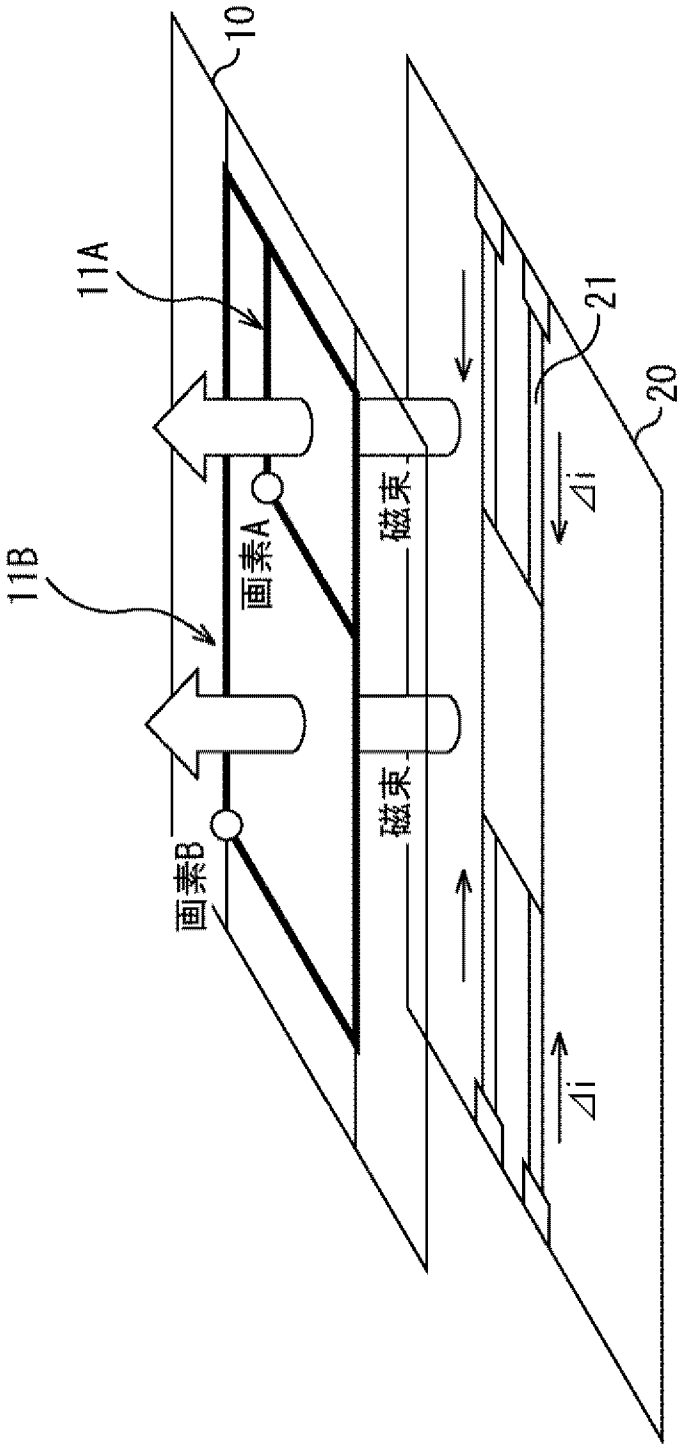
を備える半導体装置

を備える電子機器。

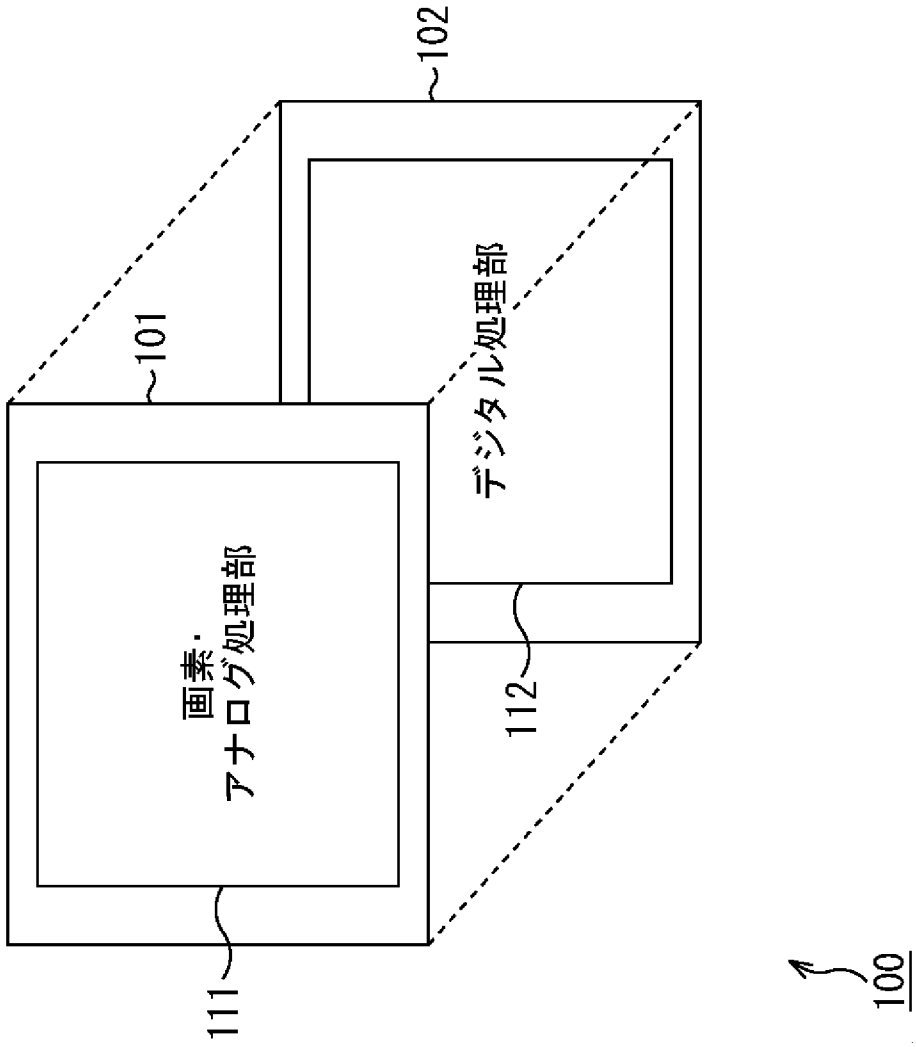
[請求項20] 振動部をさらに備える

請求項１９に記載の電子機器。

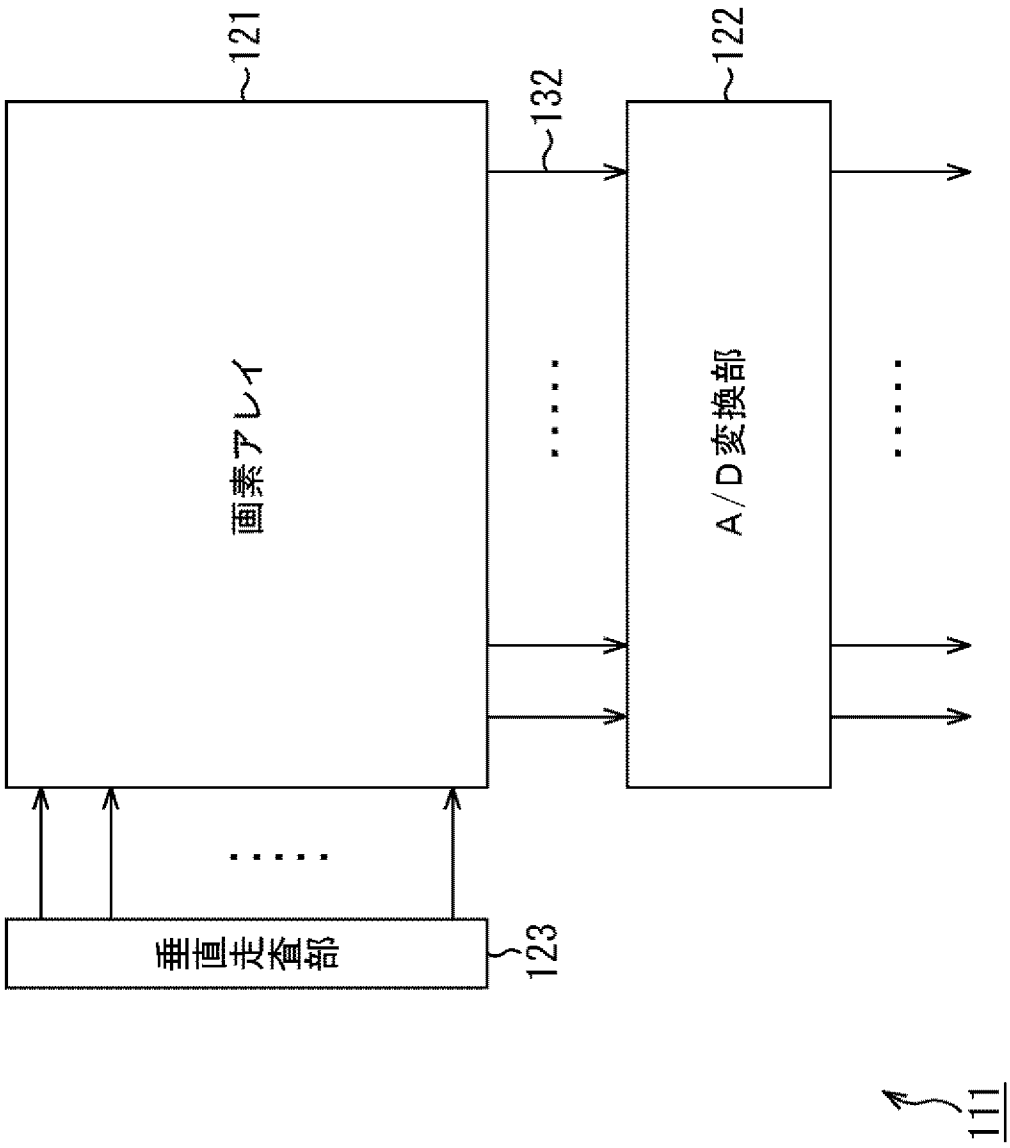
[図1]
FIG. 1



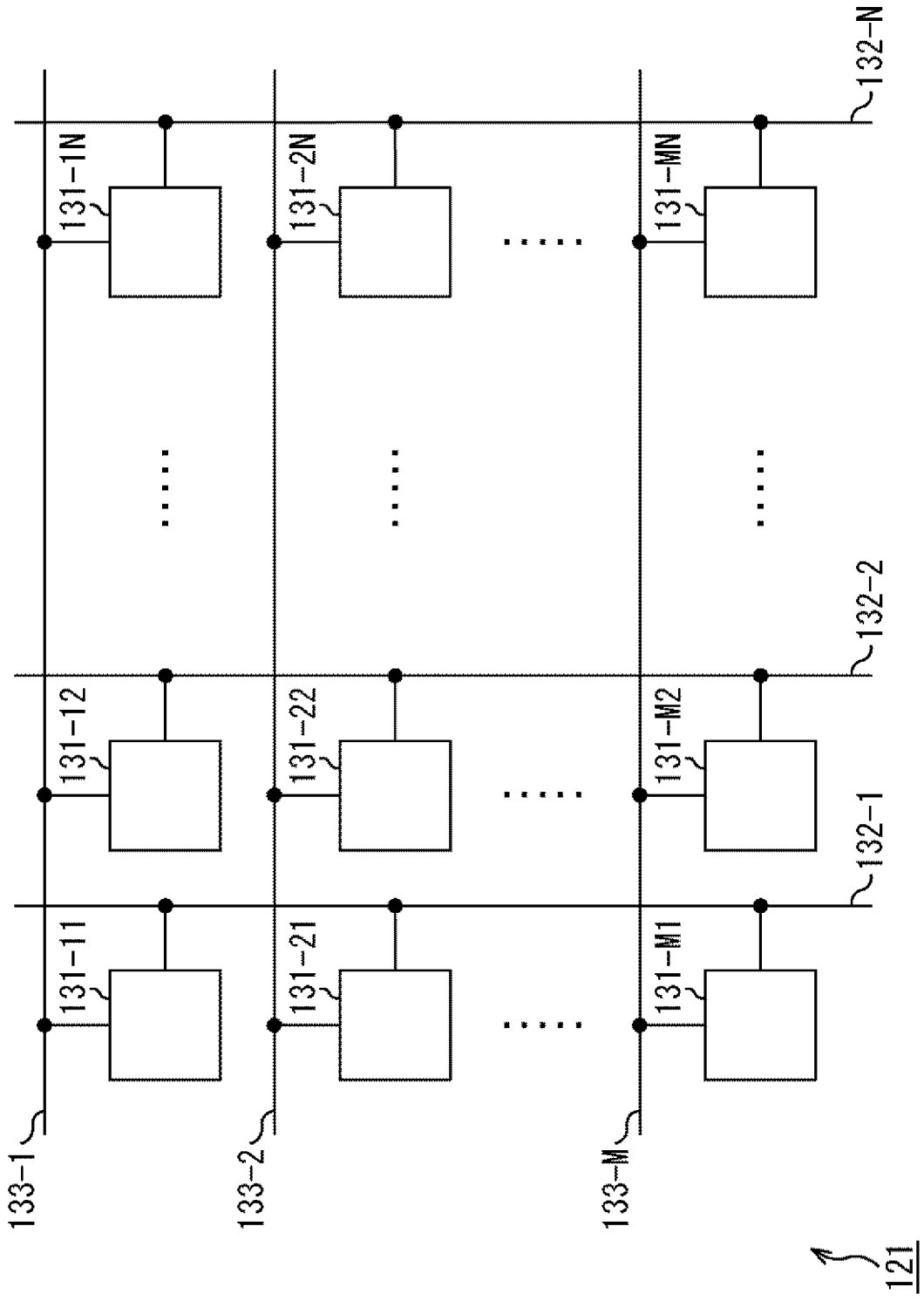
[図2]
FIG. 2



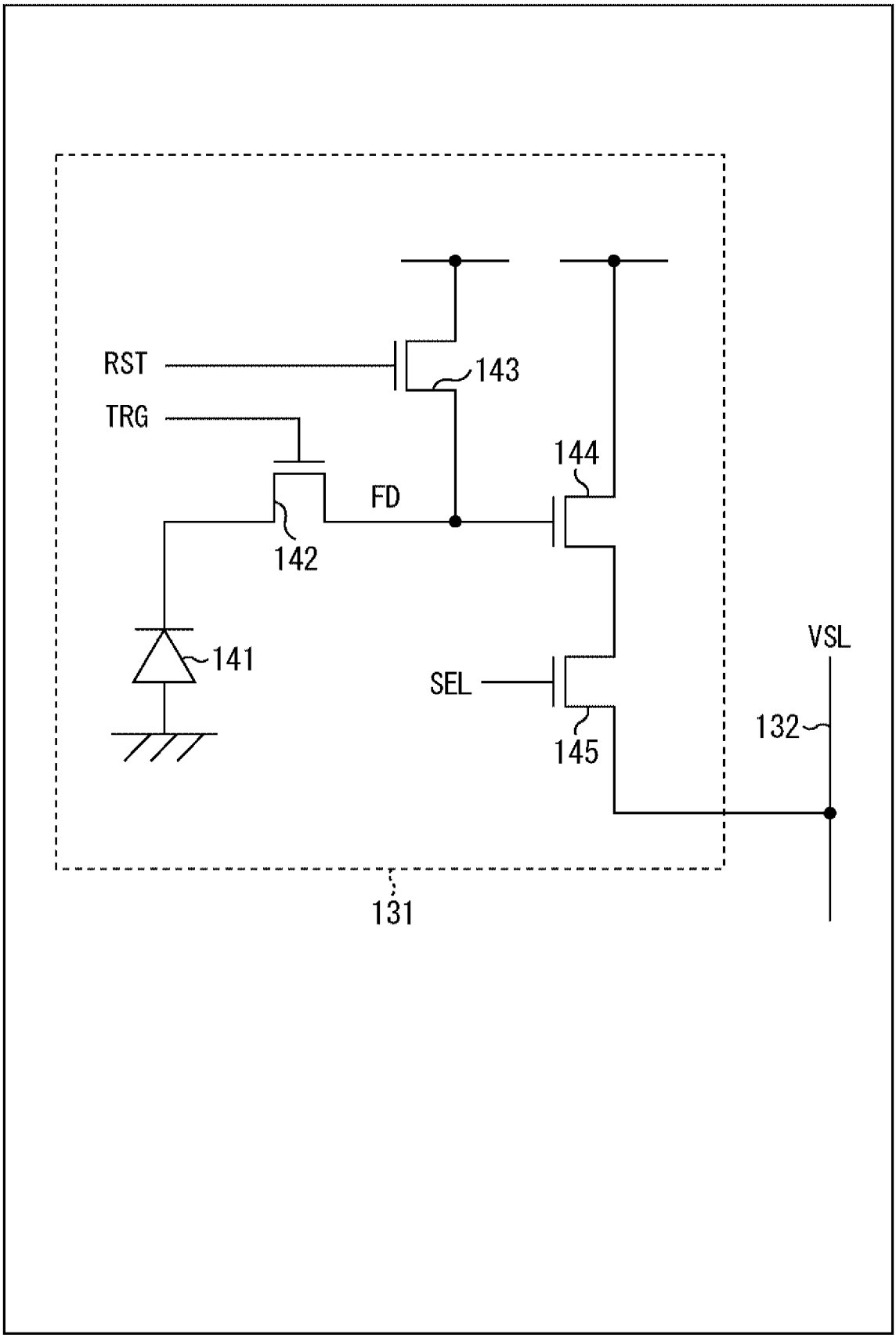
[図3]
FIG. 3



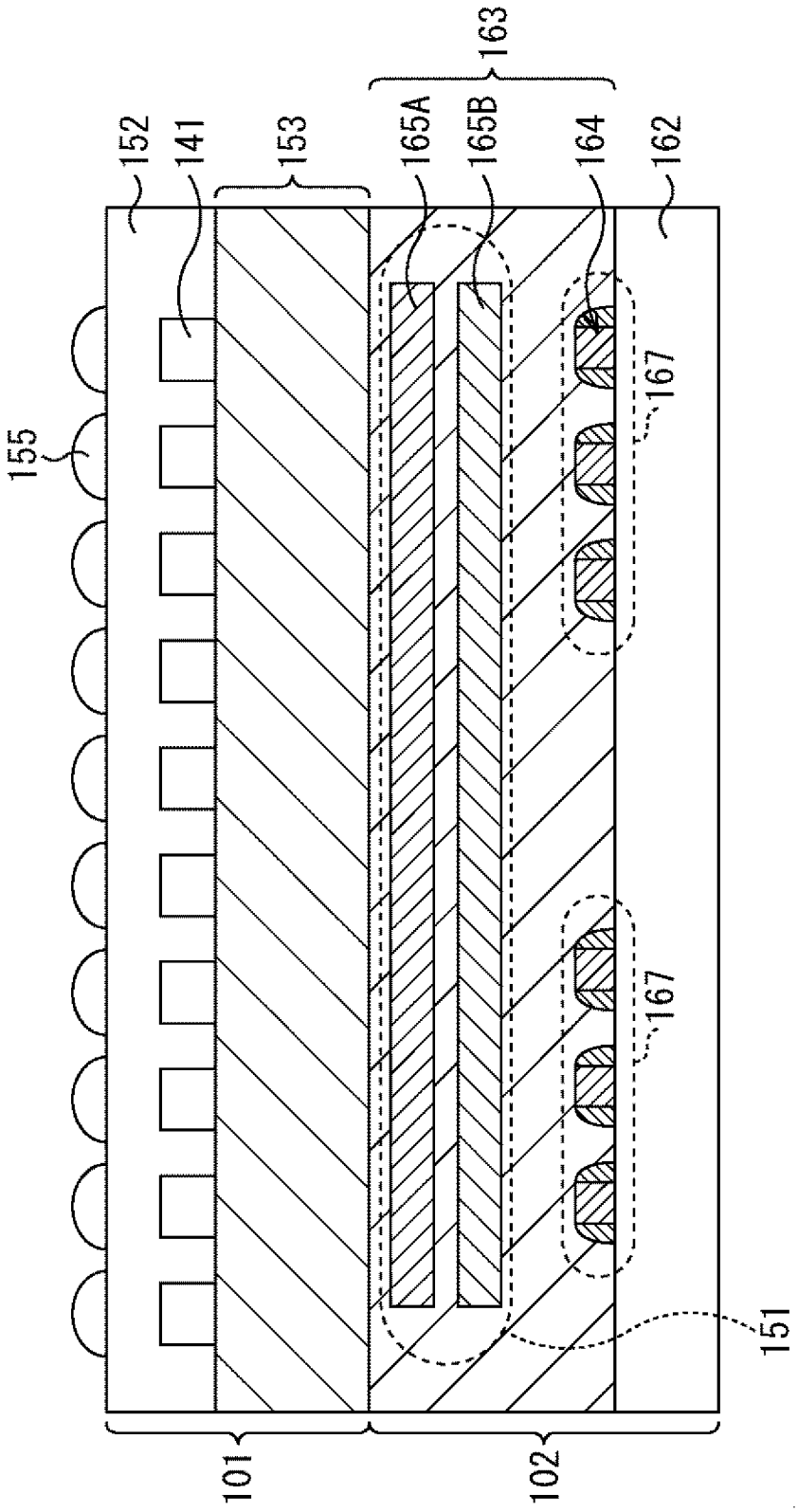
[図4]
FIG. 4


132-N
131-1N
131-2N
131-MN
132-2
131-12
131-22
131-M2
132-1
131-11
131-21
131-M1
133-1
133-2
133-M
121

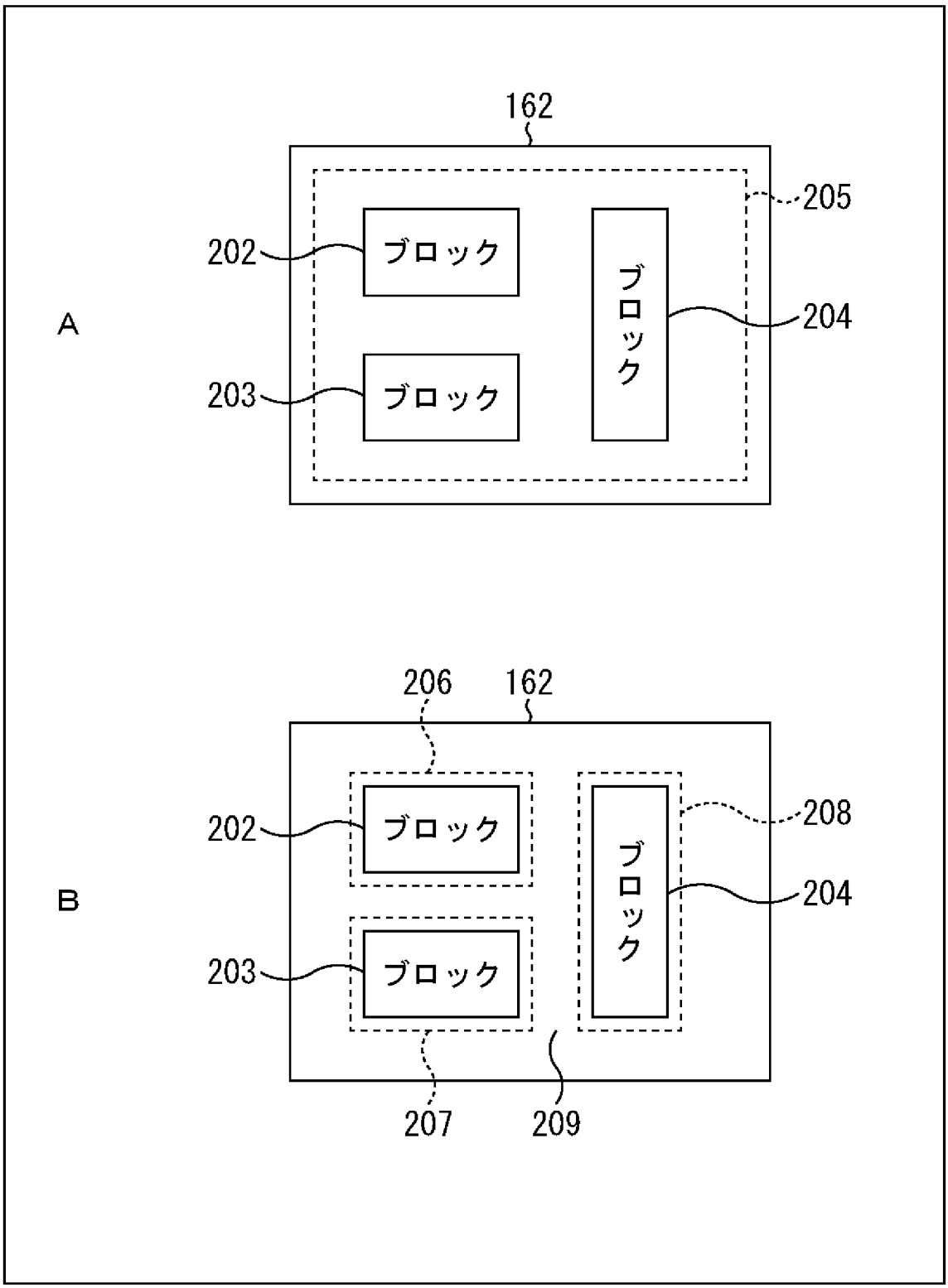
[図5]
FIG. 5



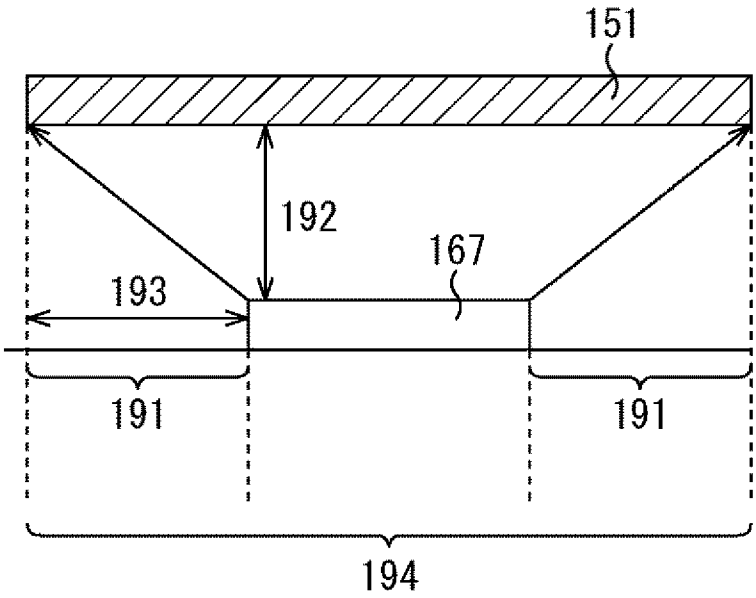
[図6]
FIG. 6



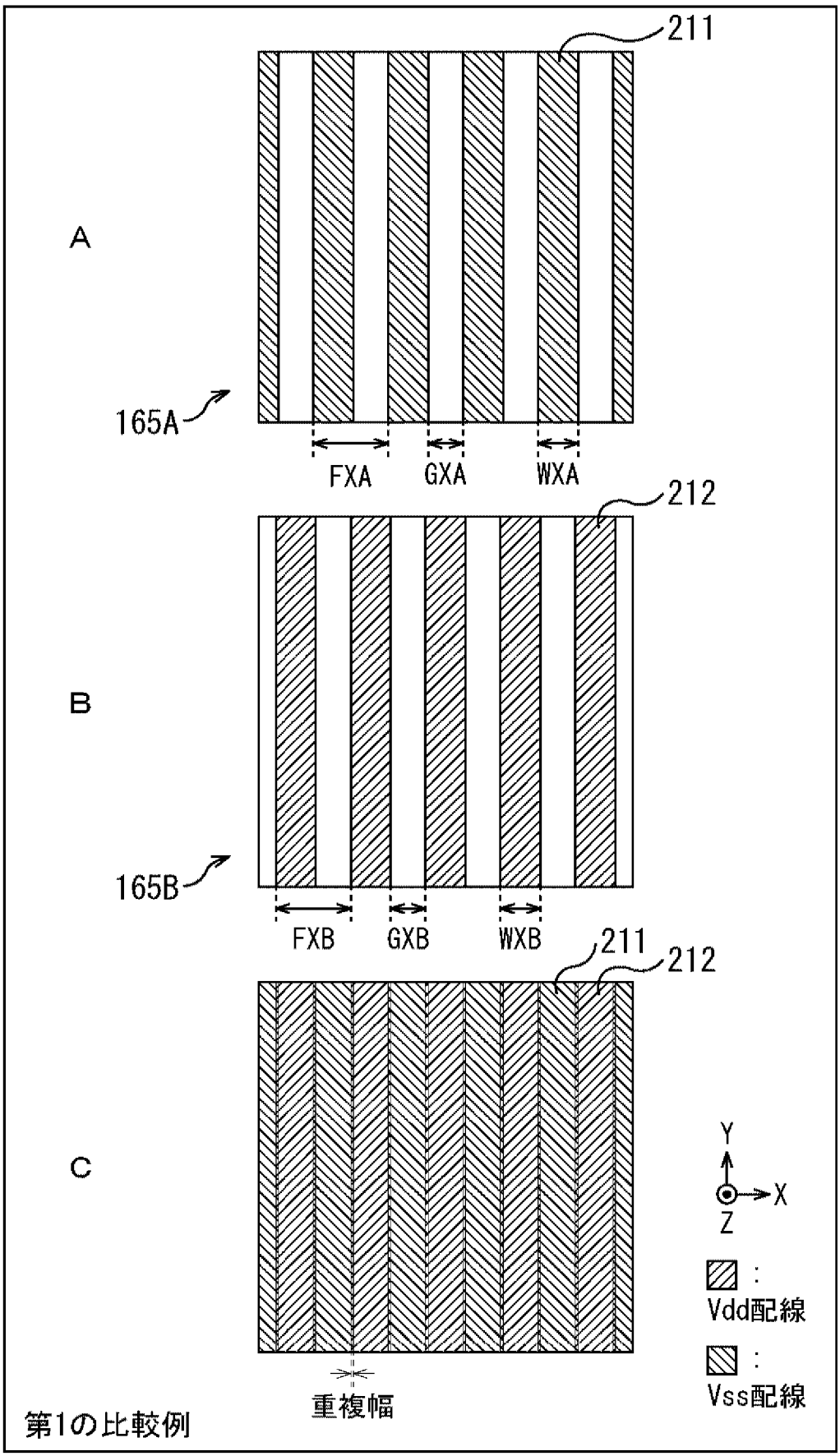
[図7]
FIG. 7


A
162
205
202
ブロック
204
ブロック
203
ブロック
B
206
162
208
202
ブロック
204
ブロック
203
ブロック
207
209

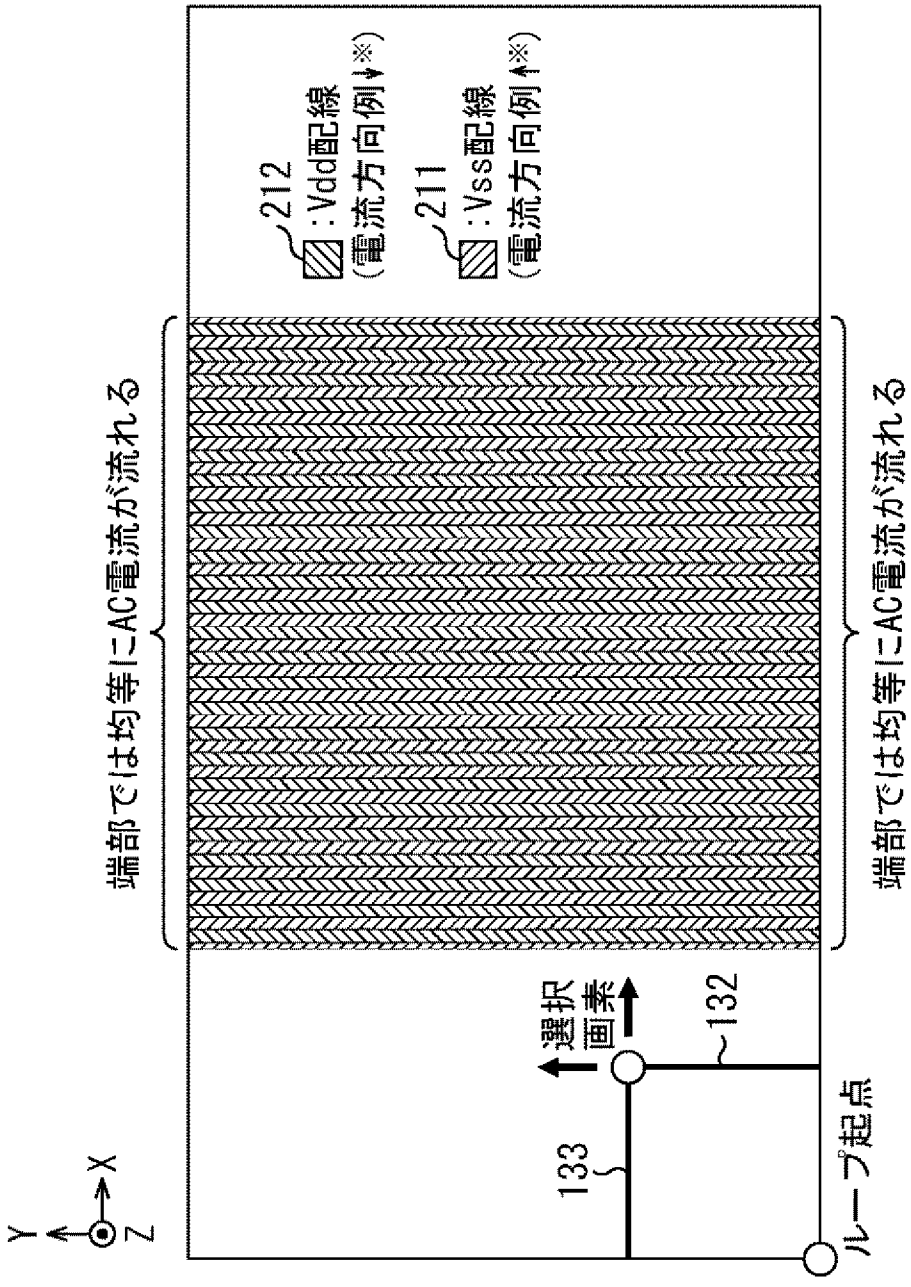
[図8]
FIG. 8



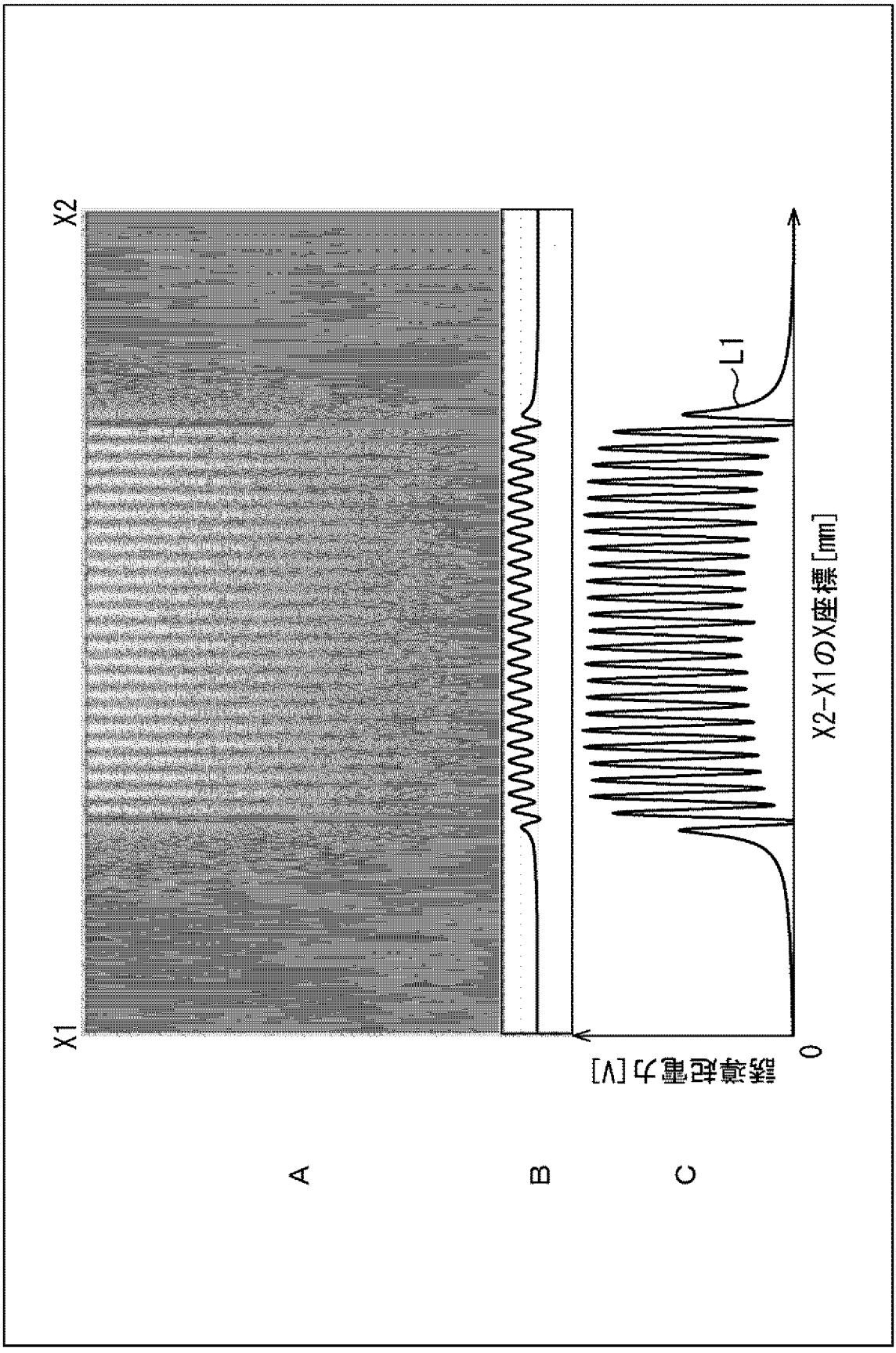
[図9]
FIG. 9


211
A
165A
FXA
GXA
WXA
212
B
165B
FXB
GXB
WXB
211
212
C
Y
X
Z
:
Vdd配線
:
Vss配線
重複幅
第1の比較例

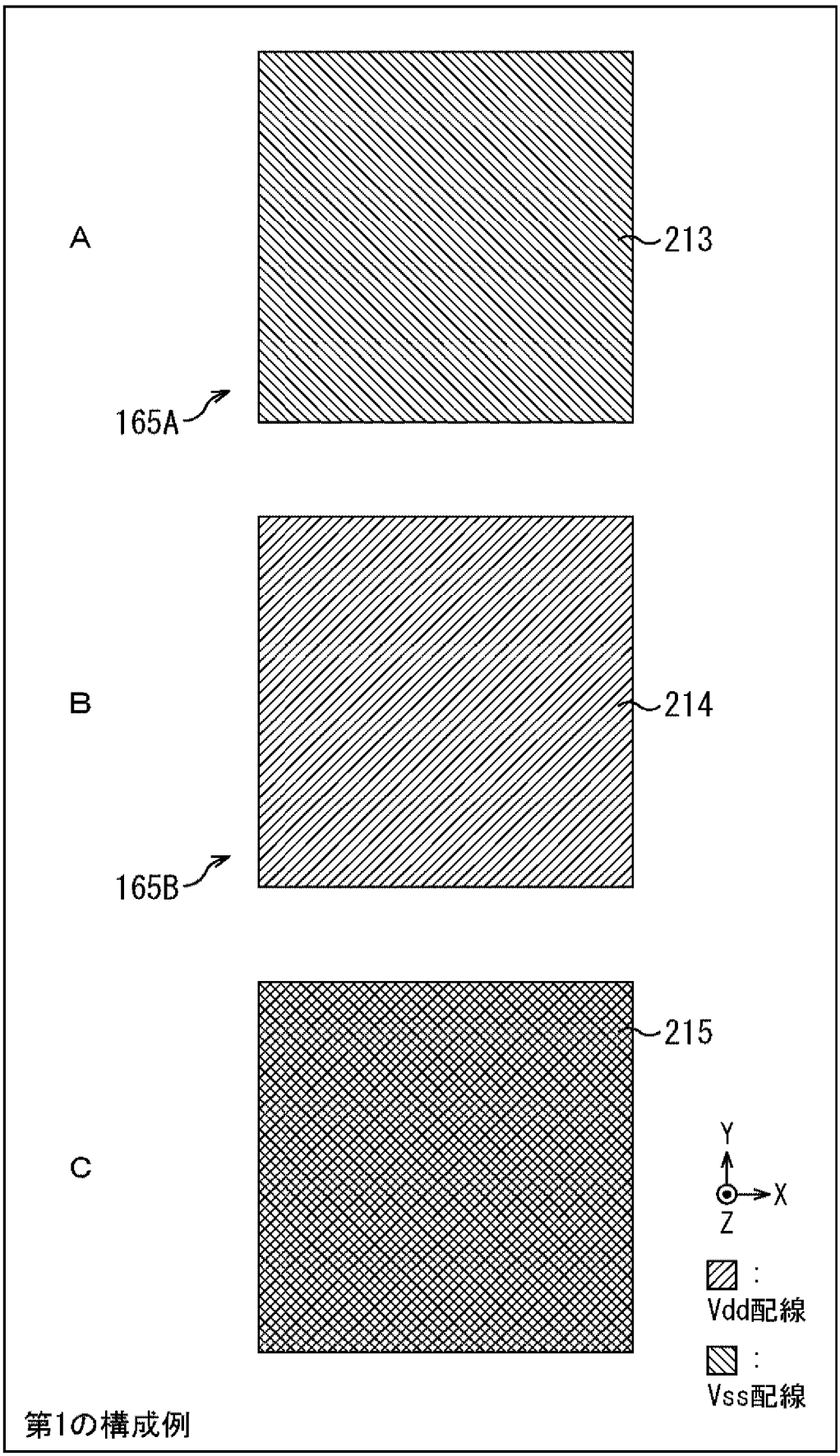
[図10]
FIG. 10


212
:Vdd配線
(電流方向例↓※)
211
:Vss配線
(電流方向例↑※)
端部では均等にAC電流が流れる
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

[図11]
FIG. 11

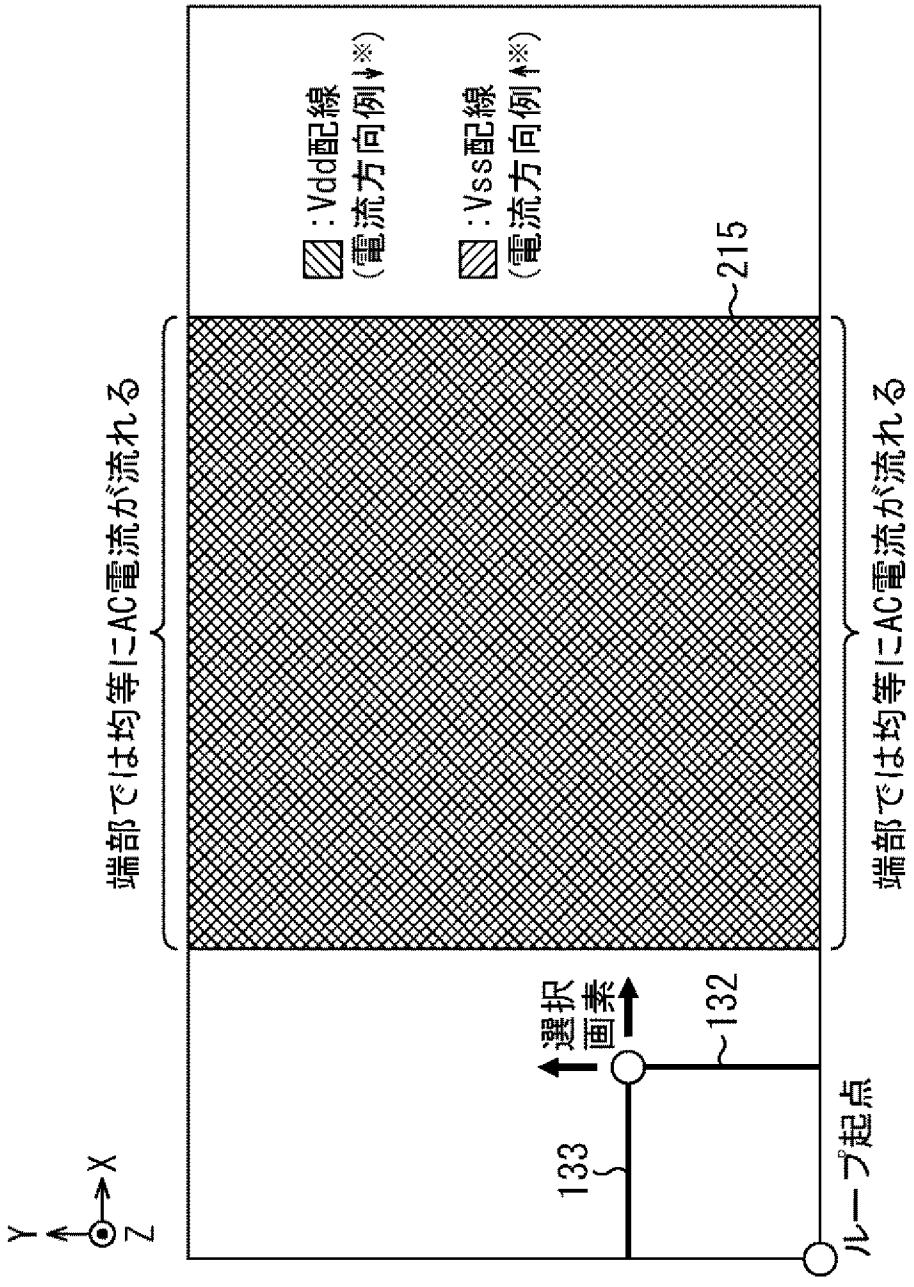


[図12]
FIG. 12

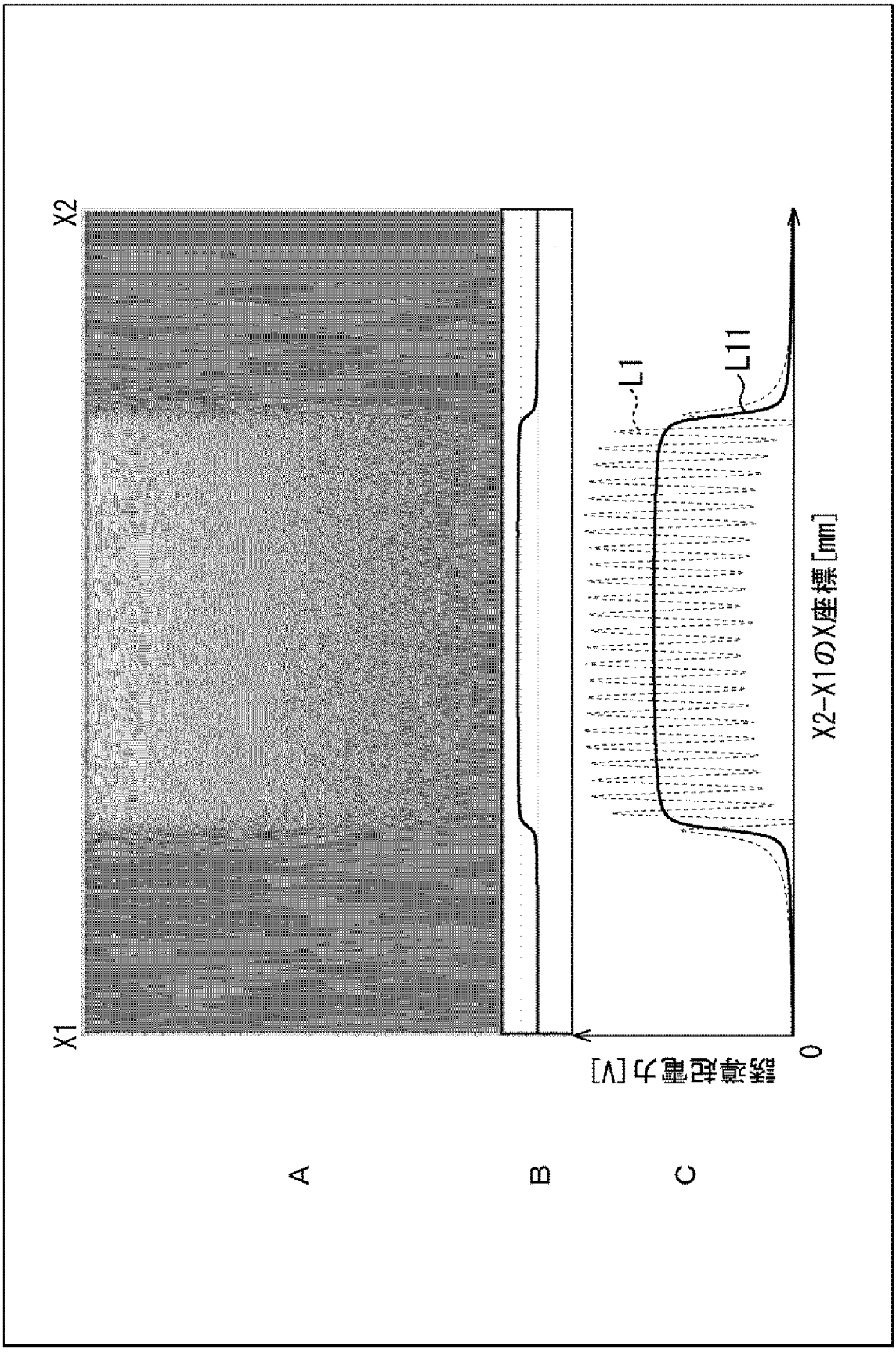


第1の構成例

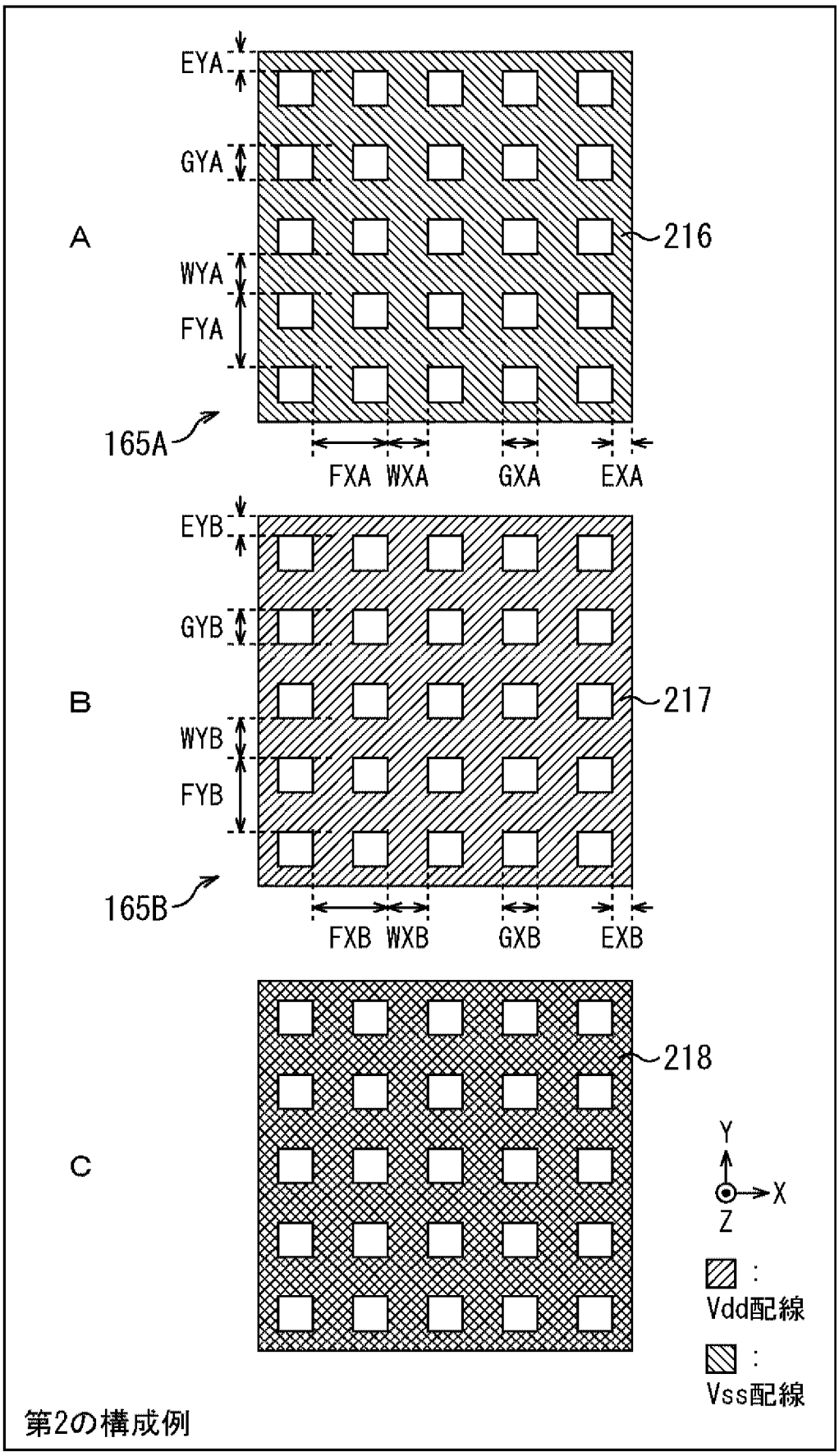
[図13]
FIG. 13


端部では均等にAC電流が流れる
:Vdd配線
(電流方向例↓※)
:Vss配線
(電流方向例↑※)
215
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

[図14]
FIG. 14

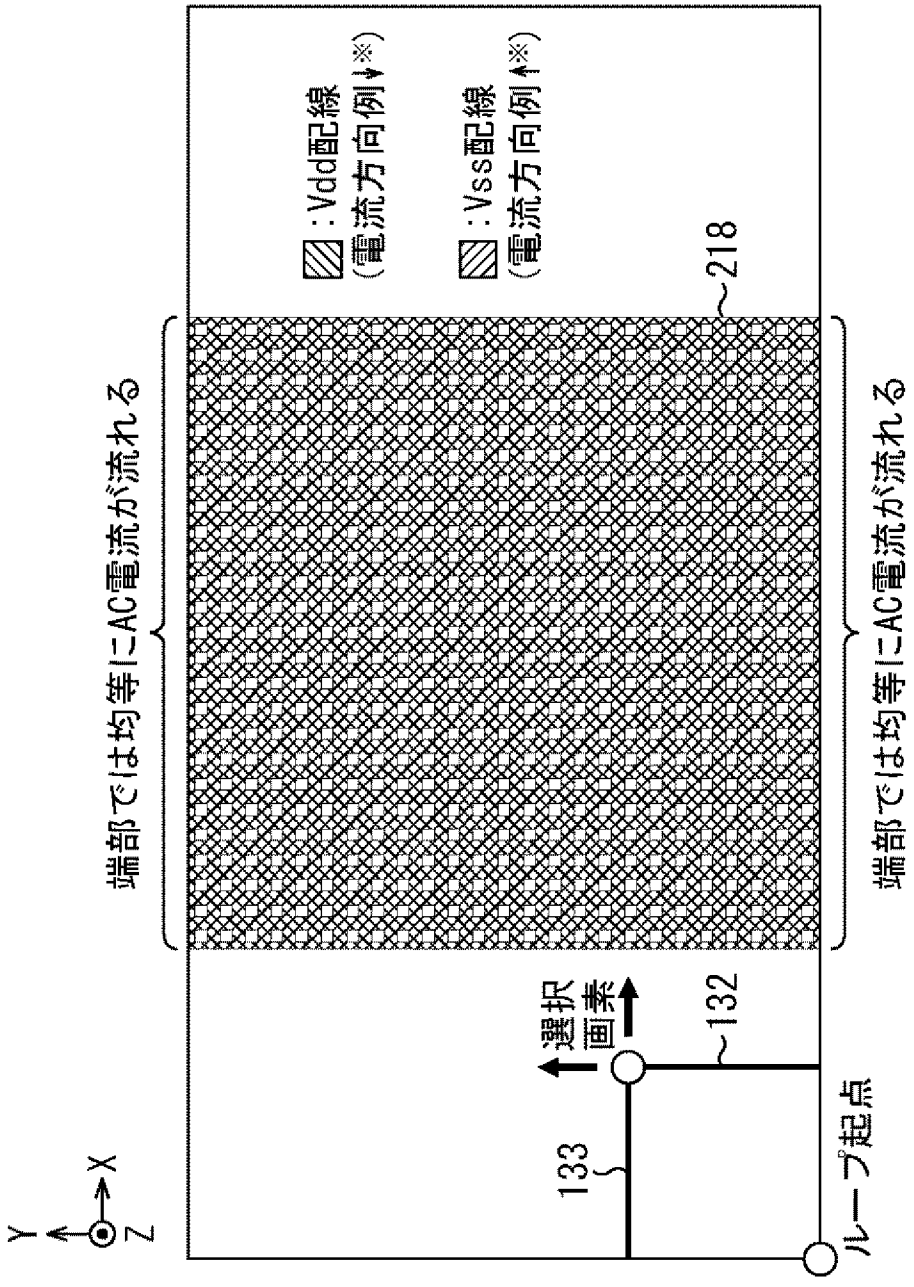


[図15]
FIG. 15

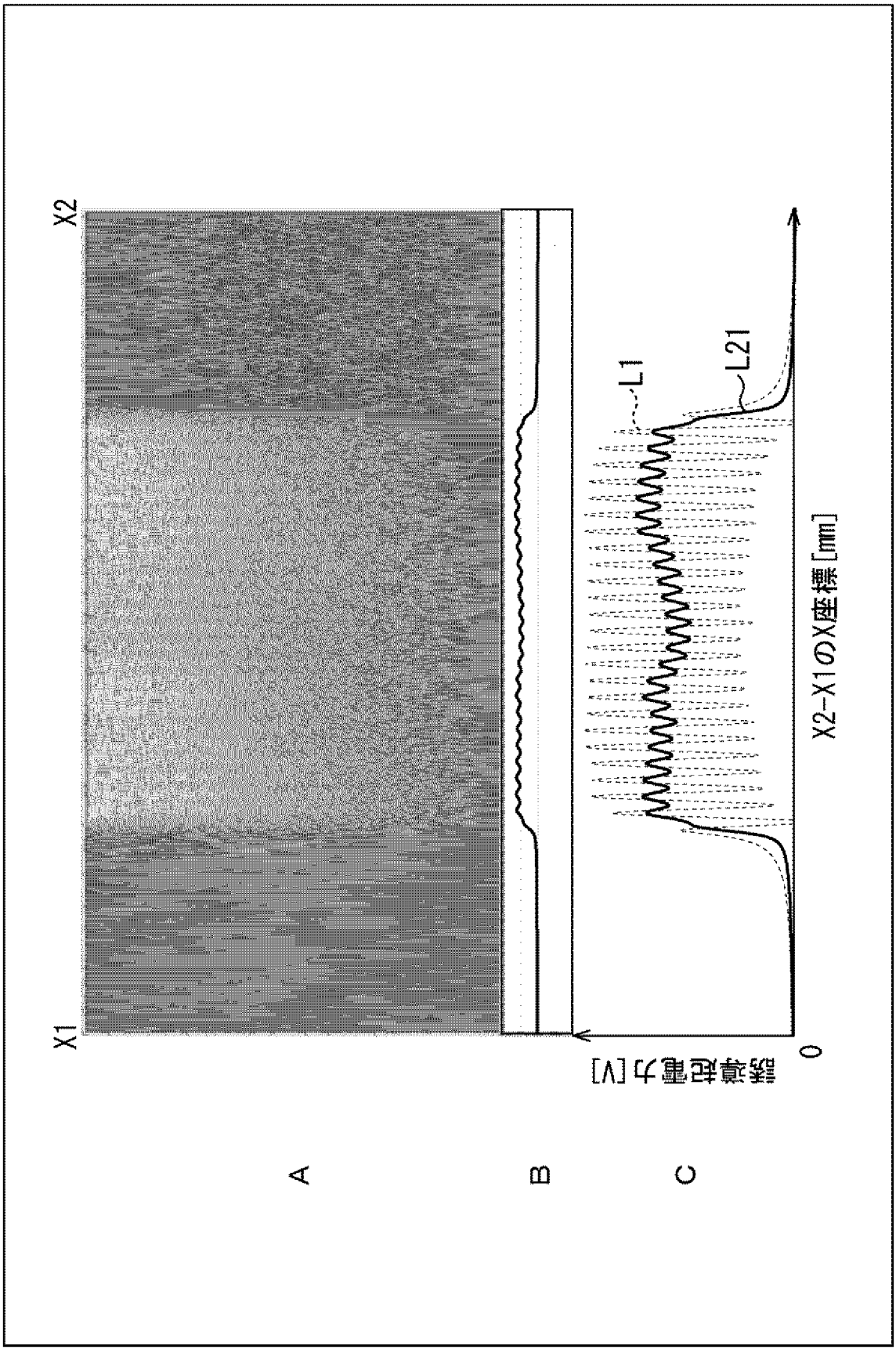


第2の構成例

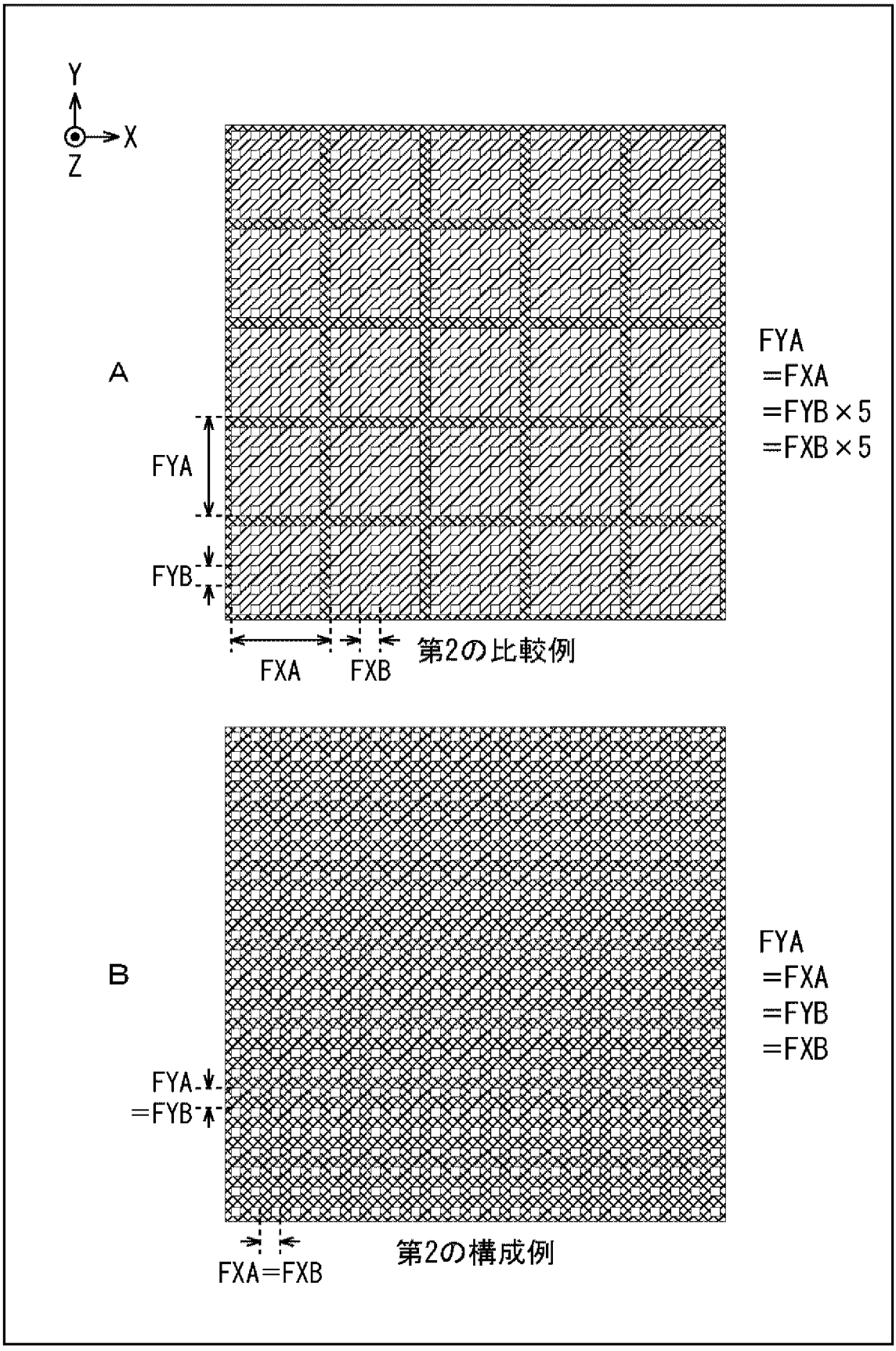
[図16]
FIG. 16


端部では均等にAC電流が流れる
:Vdd配線
(電流方向例↓※)
:Vss配線
(電流方向例↑※)
218
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

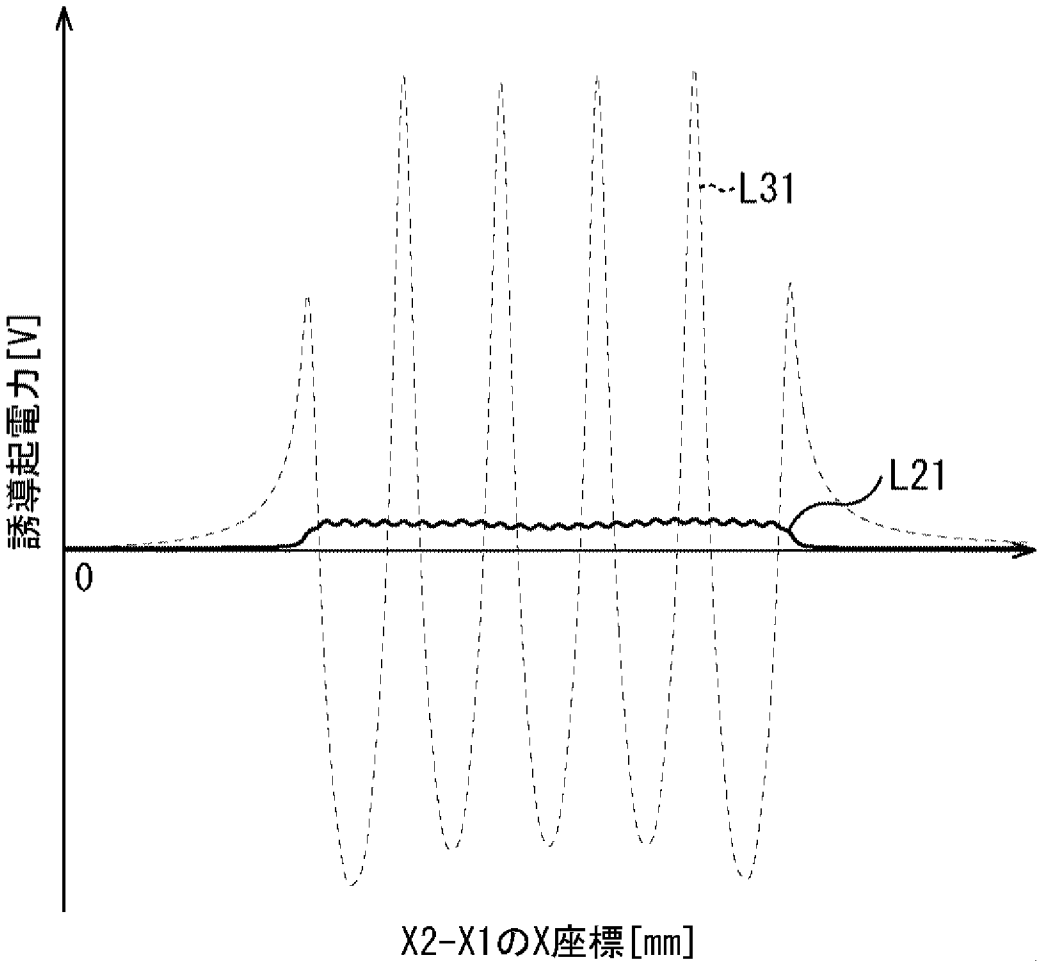
[図17]
FIG. 17



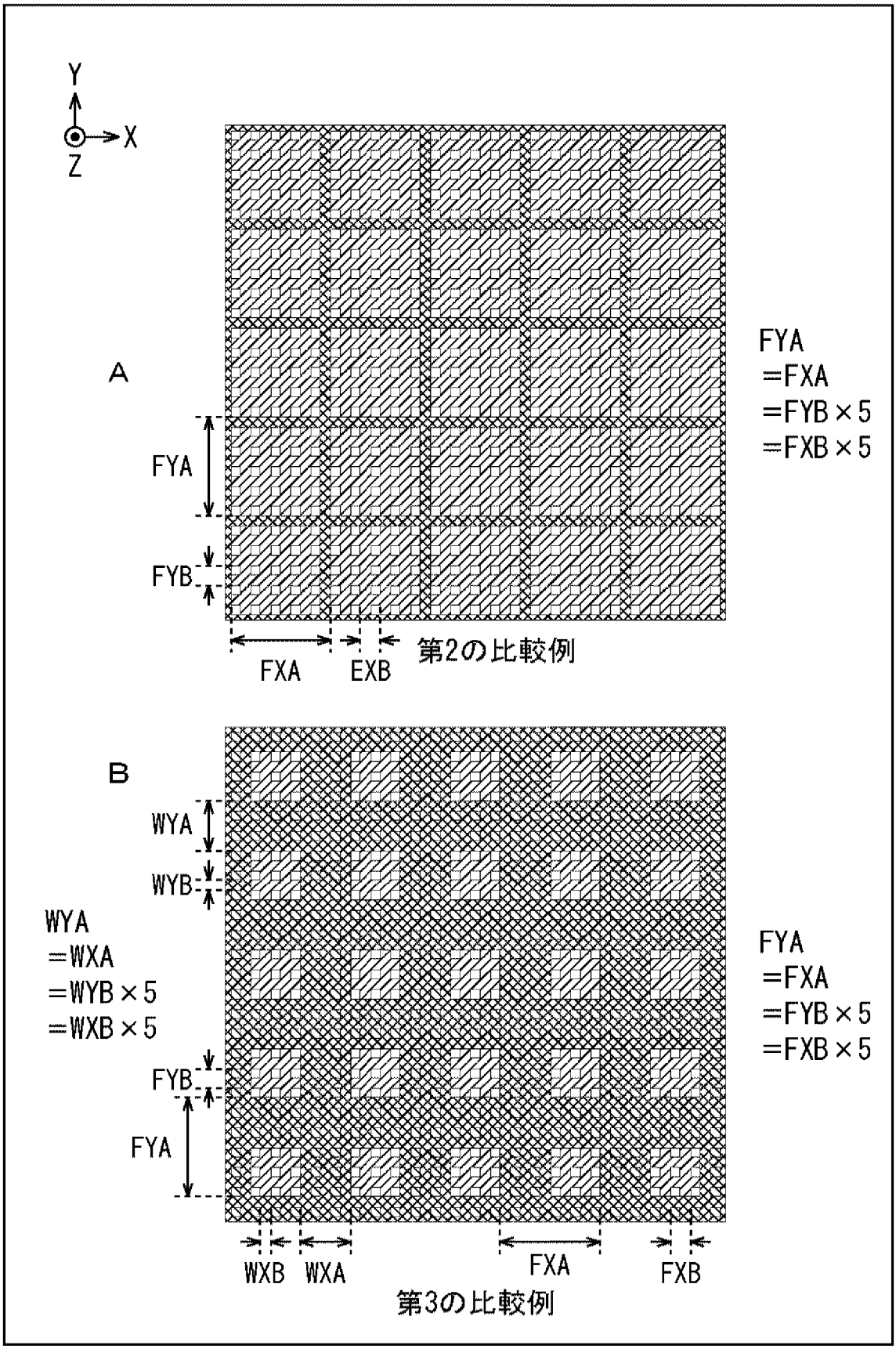
[図18]
FIG. 18


Y
X
Z
A
FYA
FYB
FXA
FXB
第2の比較例
FYA
=FXA
=FYB×5
=FXB×5
B
FYA
=FYB
FXA=FXB
第2の構成例
FYA
=FXA
=FYB
=FXB

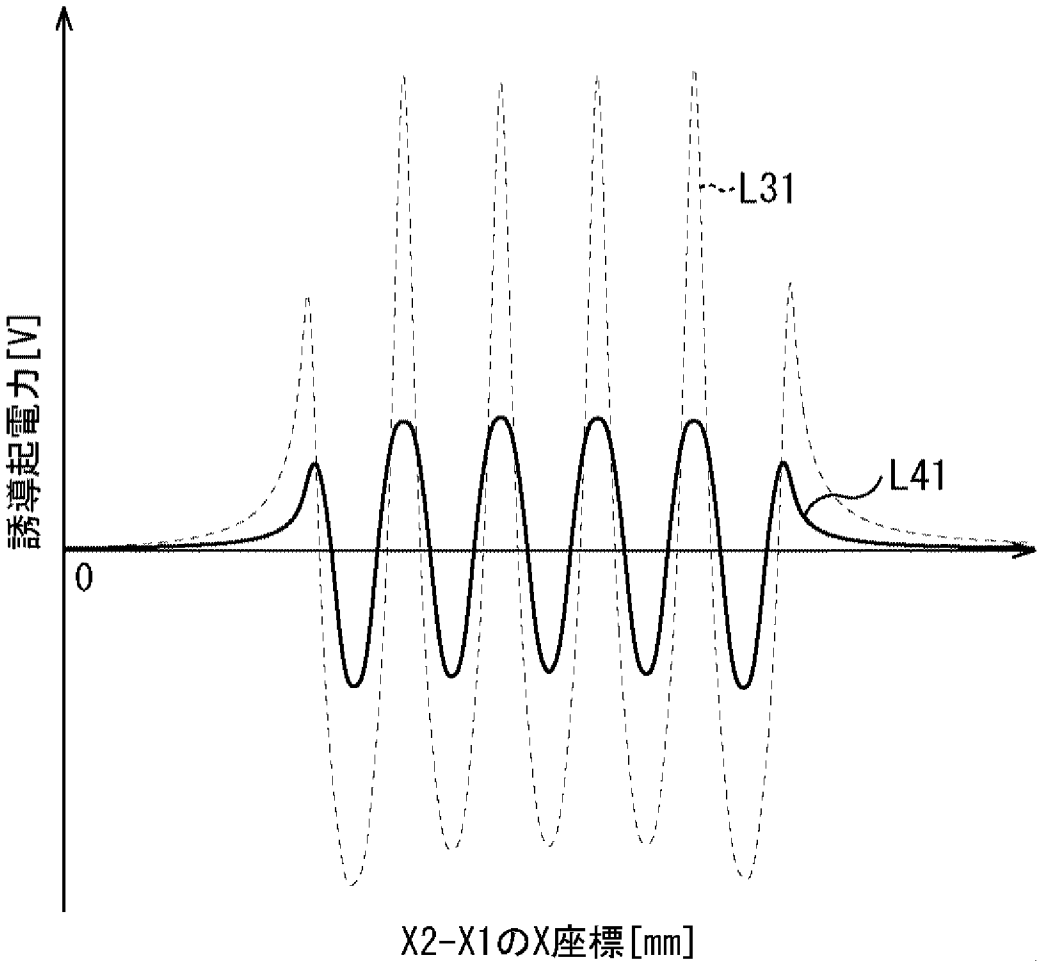
[図19]
FIG. 19



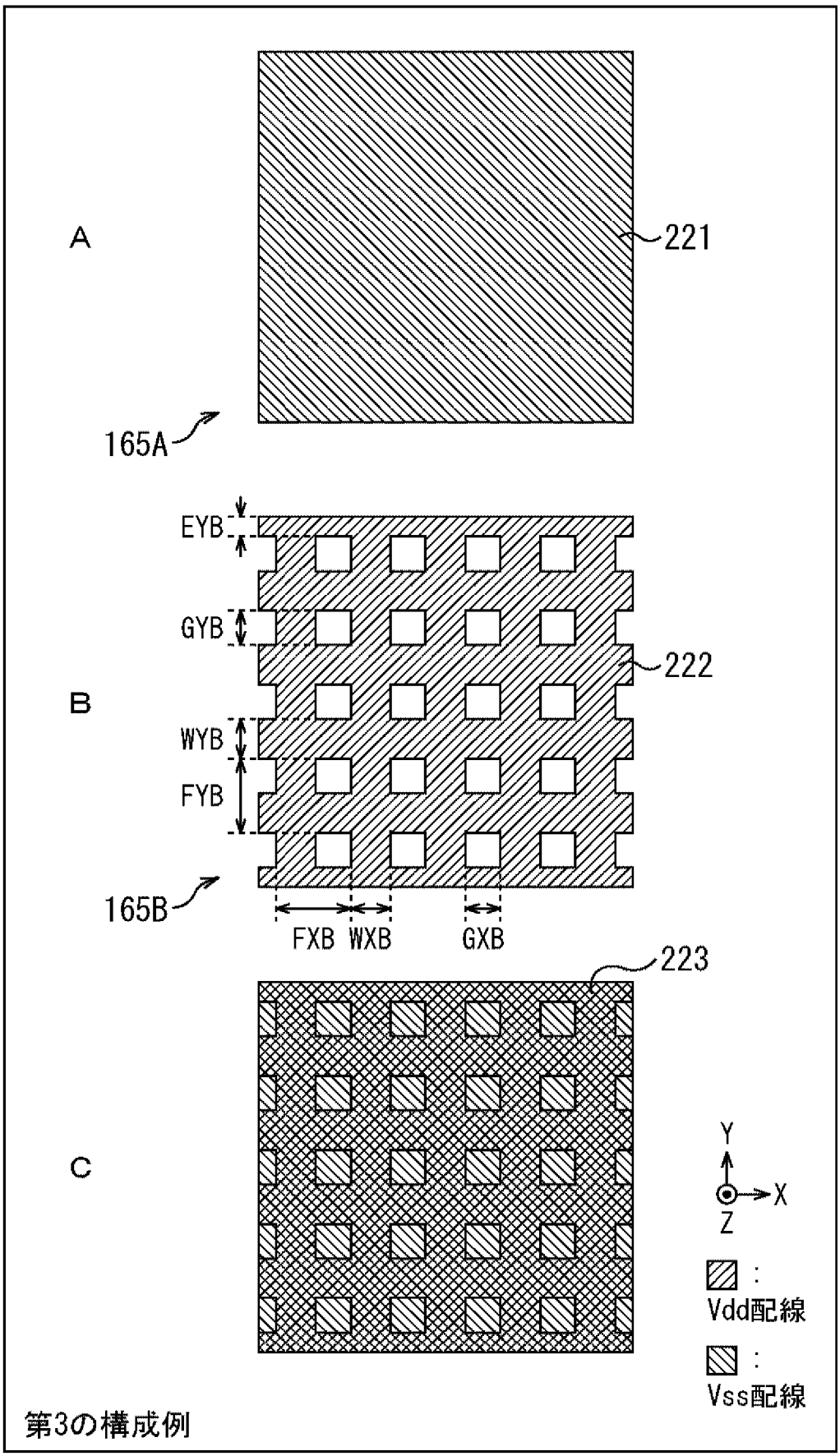
[図20]
FIG. 20


Y
X
Z
A
FYA
FYB
FXA
EXB
第2の比較例
FYA
=FXA
=FYB×5
=FXB×5
B
WYA
WYB
WYA
=WXA
=WYB×5
=WXB×5
FYB
FYA
WXB
WXA
FXA
FXB
第3の比較例
FYA
=FXA
=FYB×5
=FXB×5

[図21]
FIG. 21

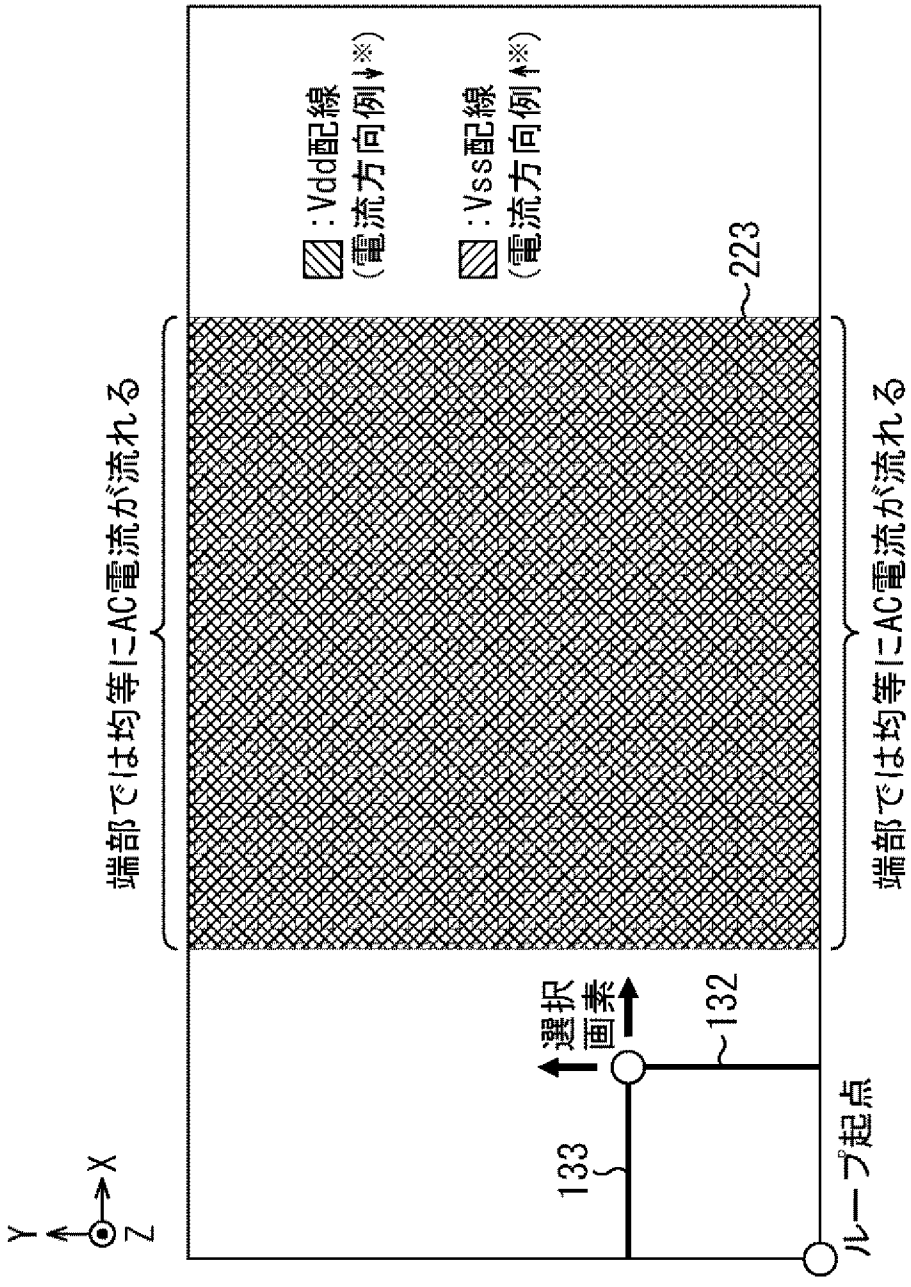


[図22]
FIG. 22

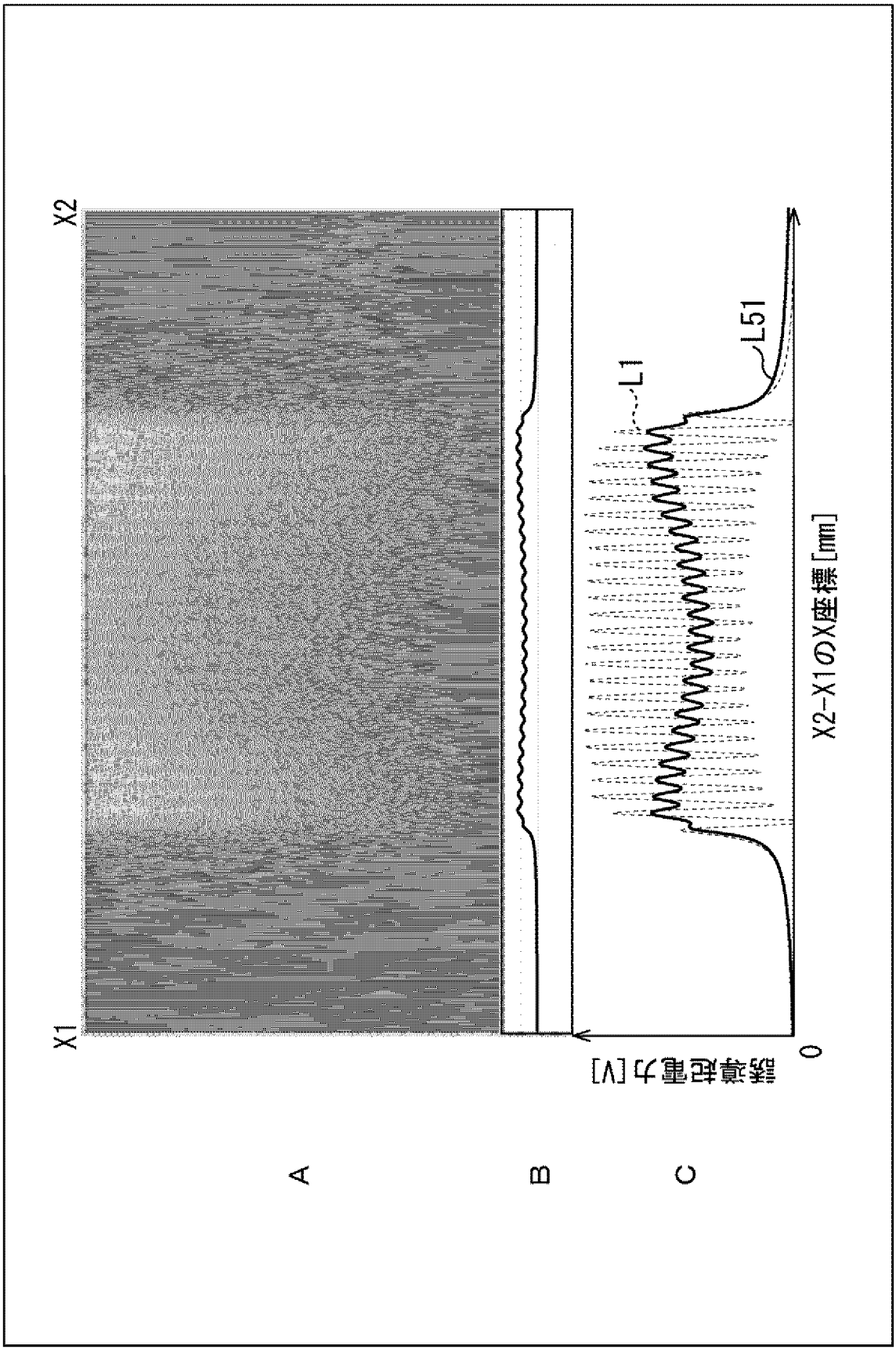


第3の構成例

[図23]
FIG. 23

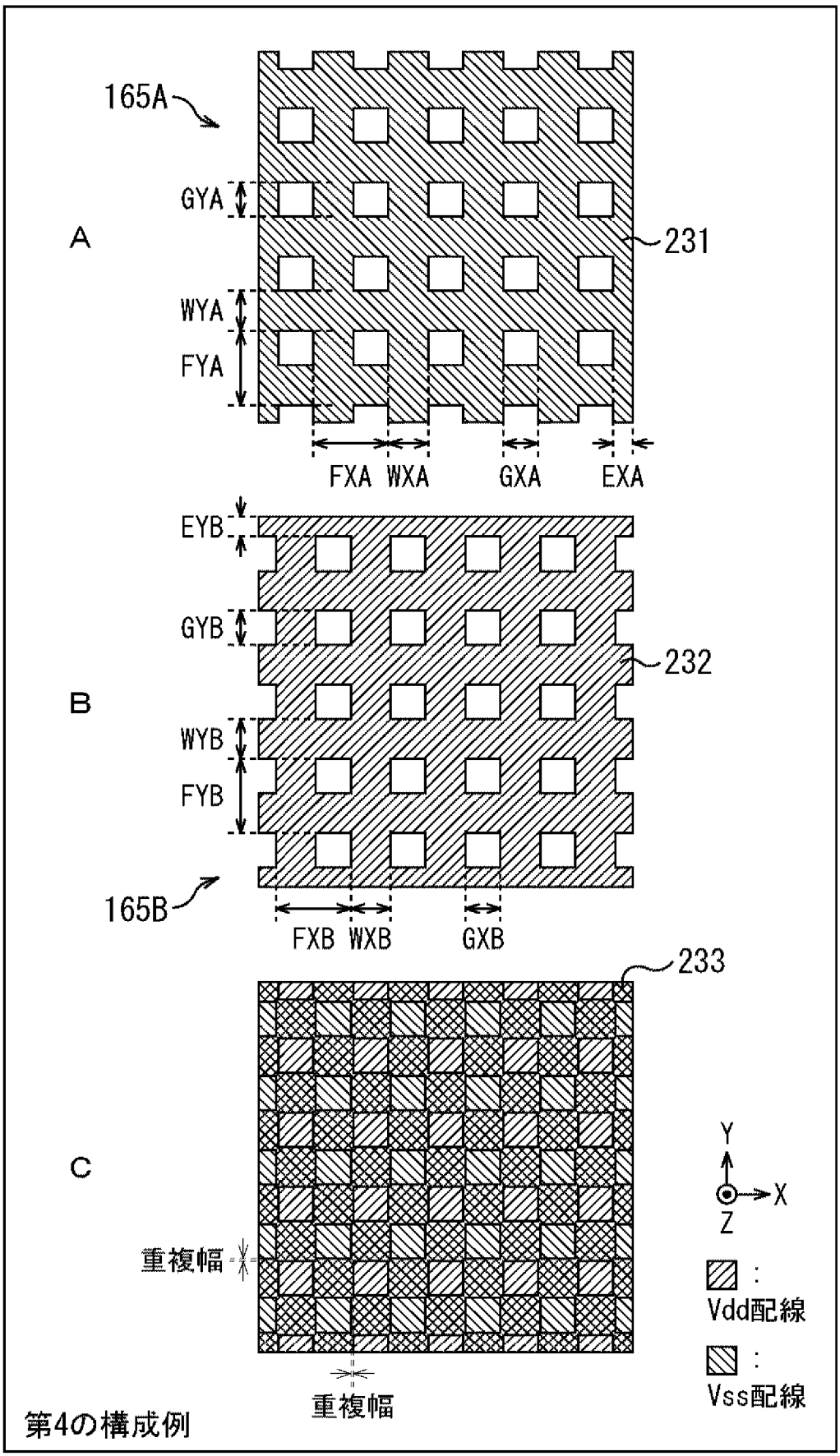

端部では均等にAC電流が流れる
:Vdd配線
(電流方向例↓※)
:Vss配線
(電流方向例↑※)
223
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

[図24]
FIG. 24



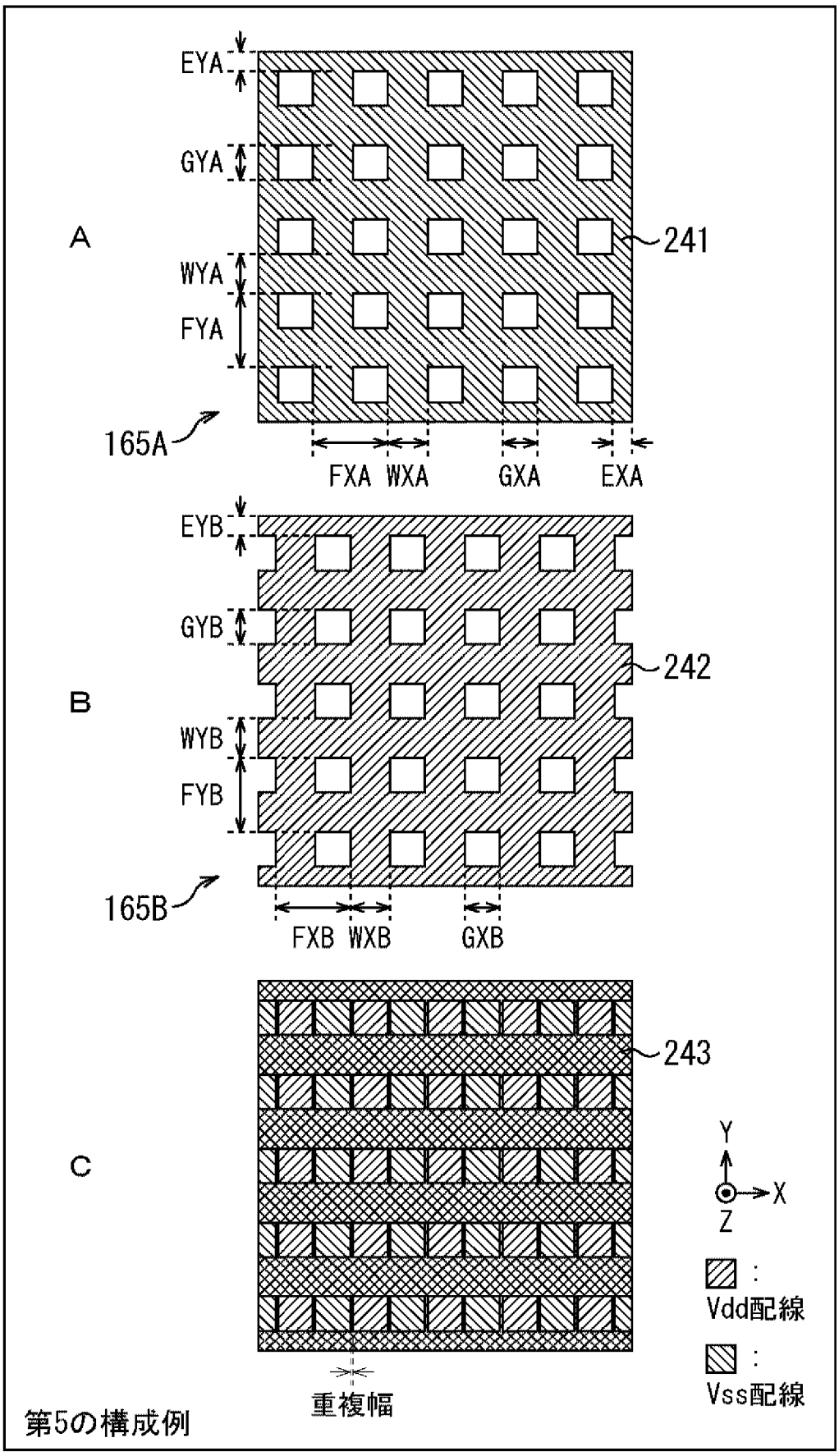
[図25]

FIG. 25



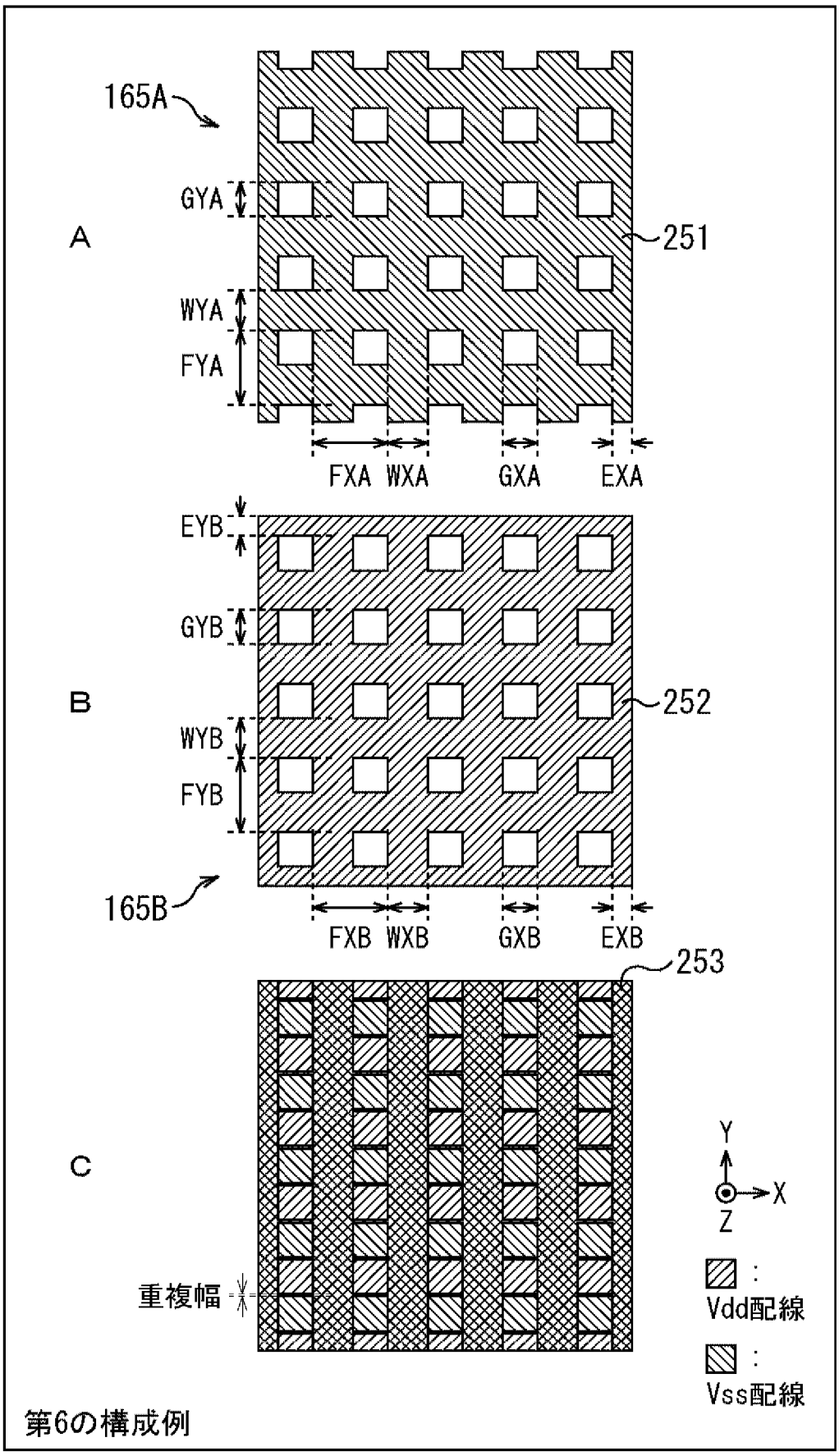
第4の構成例

[図26]
FIG. 26


EYA
GYA
A
WYA
FYA
241
165A
FXA
WXA
GXA
EXA
EYB
GYB
B
242
WYB
FYB
165B
FXB
WXB
GXB
243
C
Y
X
Z
:
Vdd配線
:
Vss配線
重複幅
第5の構成例

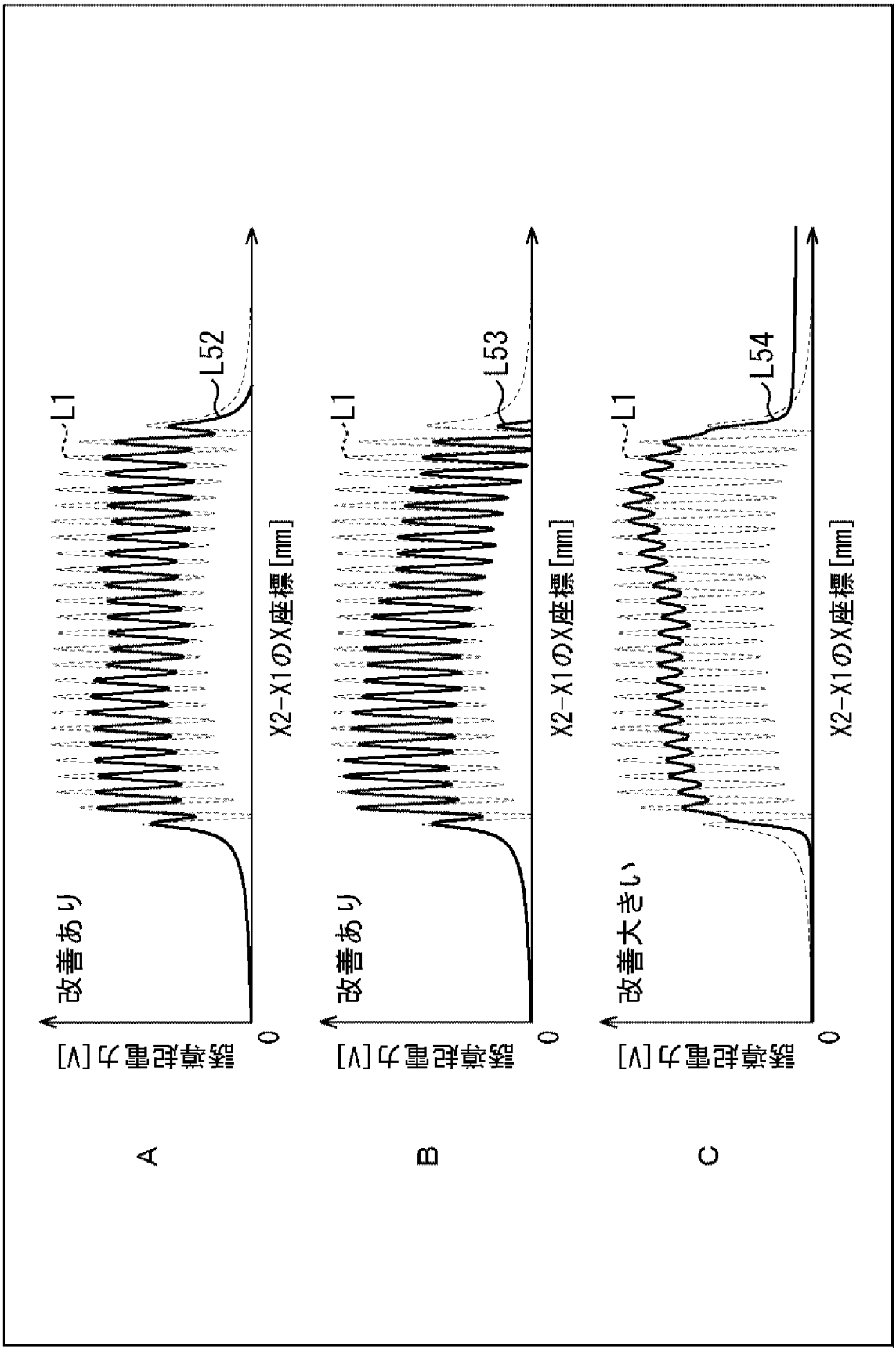
[図27]

FIG. 27

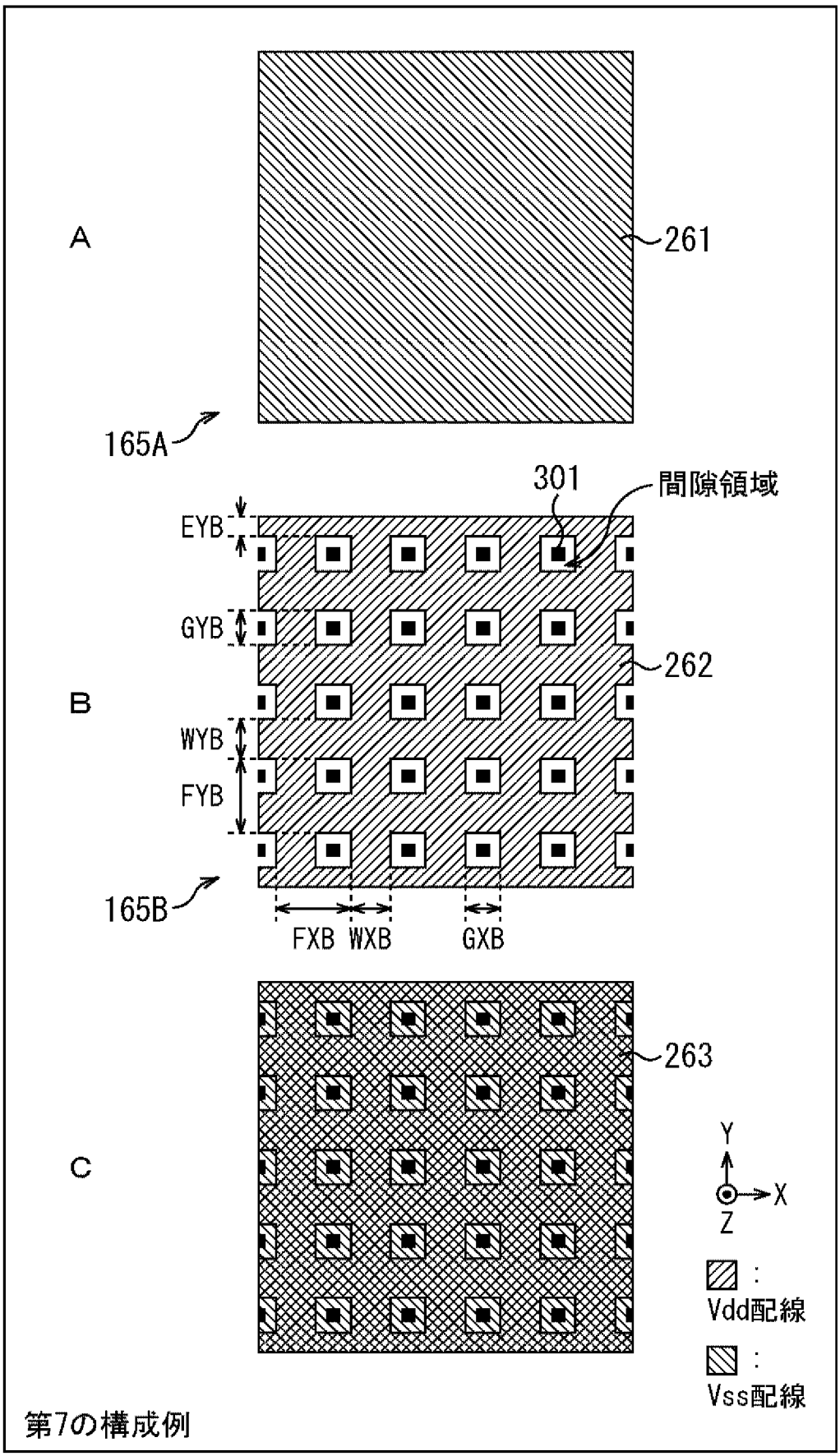


第6の構成例

[図28]
FIG. 28

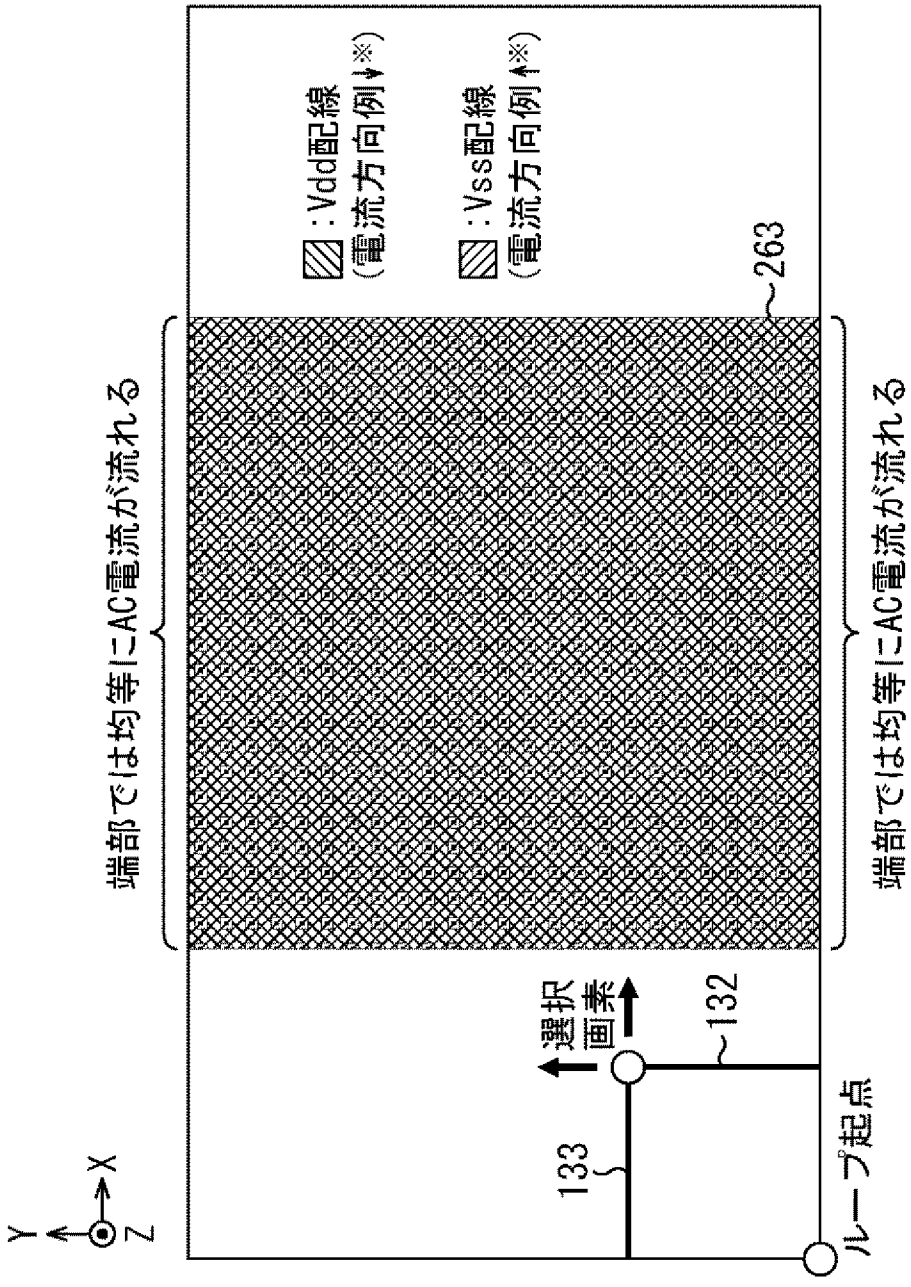

A
誘導起電力[V]
改善あり
L1
L52
0
X2-X1のX座標[mm]
B
誘導起電力[V]
改善あり
L1
L53
0
X2-X1のX座標[mm]
C
誘導起電力[V]
改善大きい
L1
L54
0
X2-X1のX座標[mm]

[図29]
FIG. 29

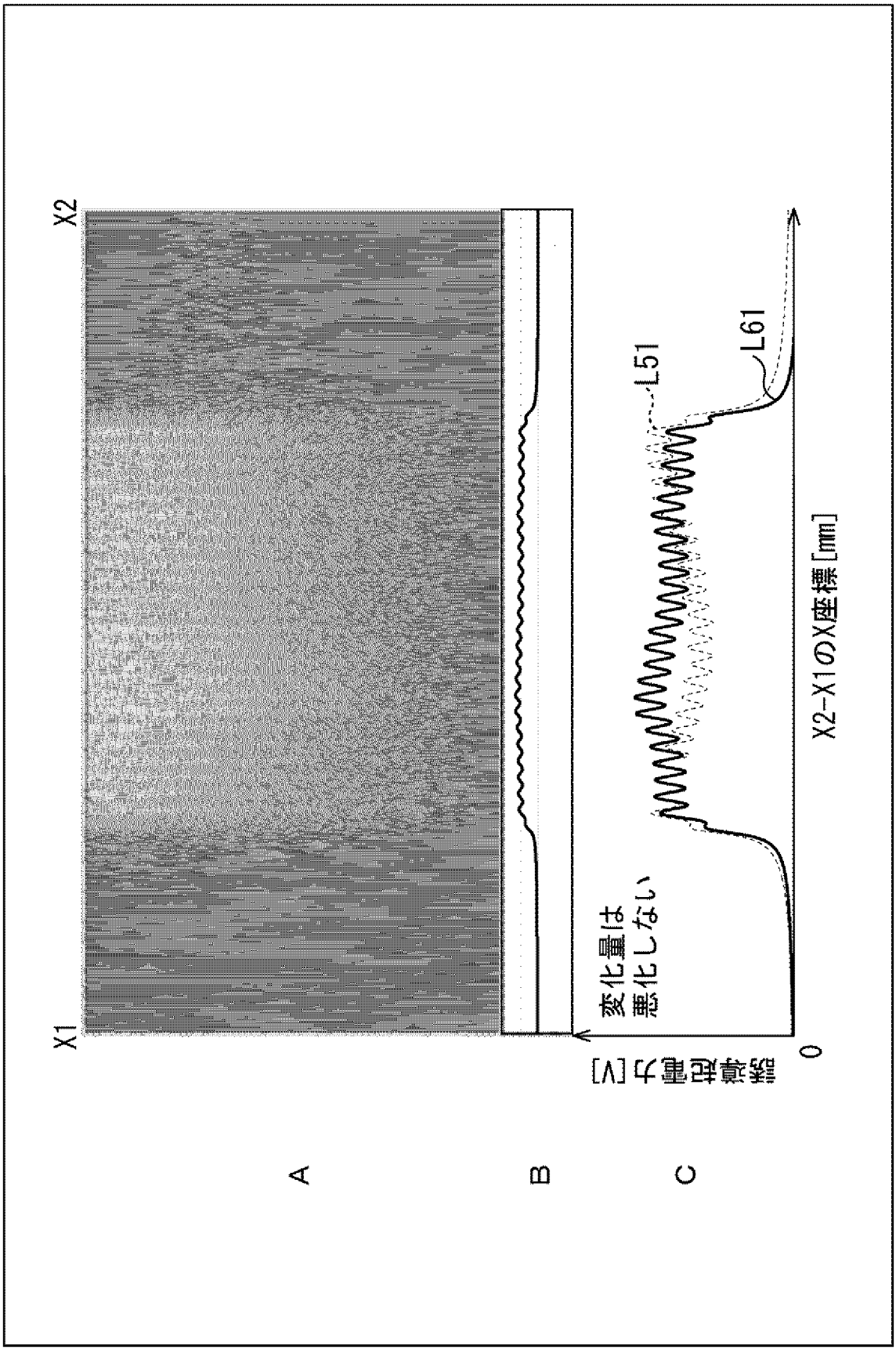


第7の構成例

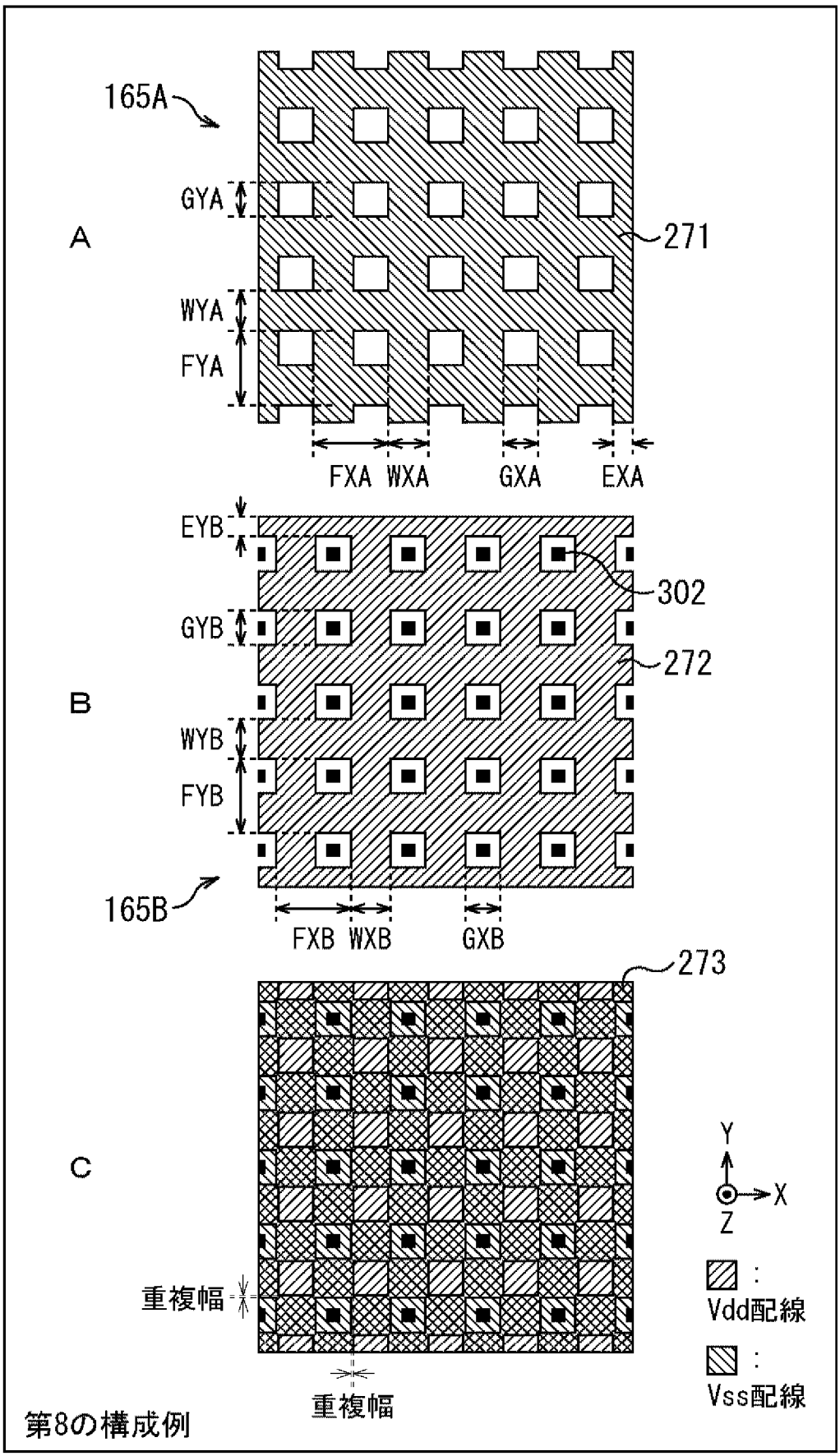
[図30]
FIG. 30


端部では均等にAC電流が流れる
:Vdd配線
(電流方向例↓※)
:Vss配線
(電流方向例↑※)
263
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

[図31]
FIG. 31

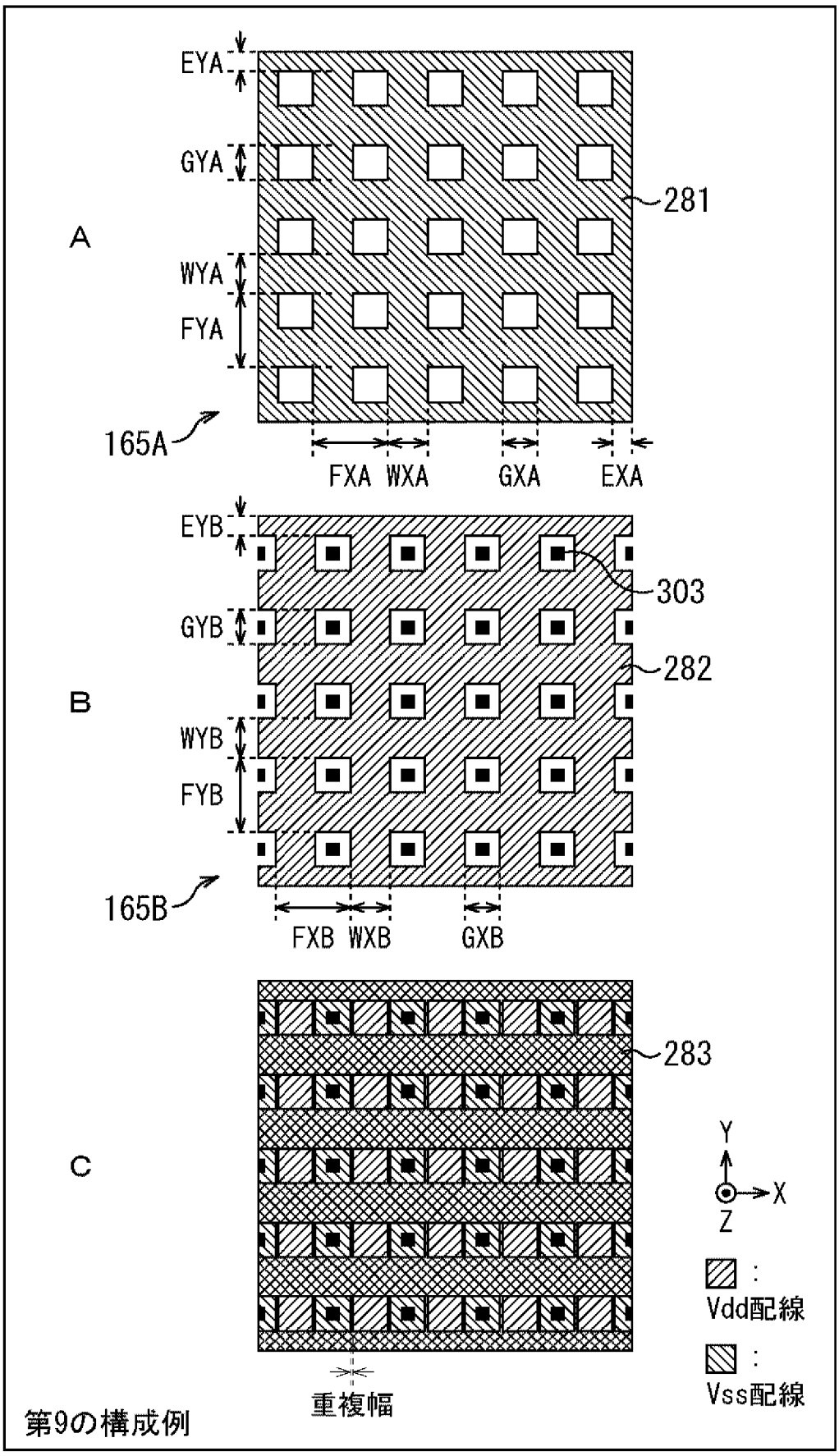


[図32]
FIG. 32



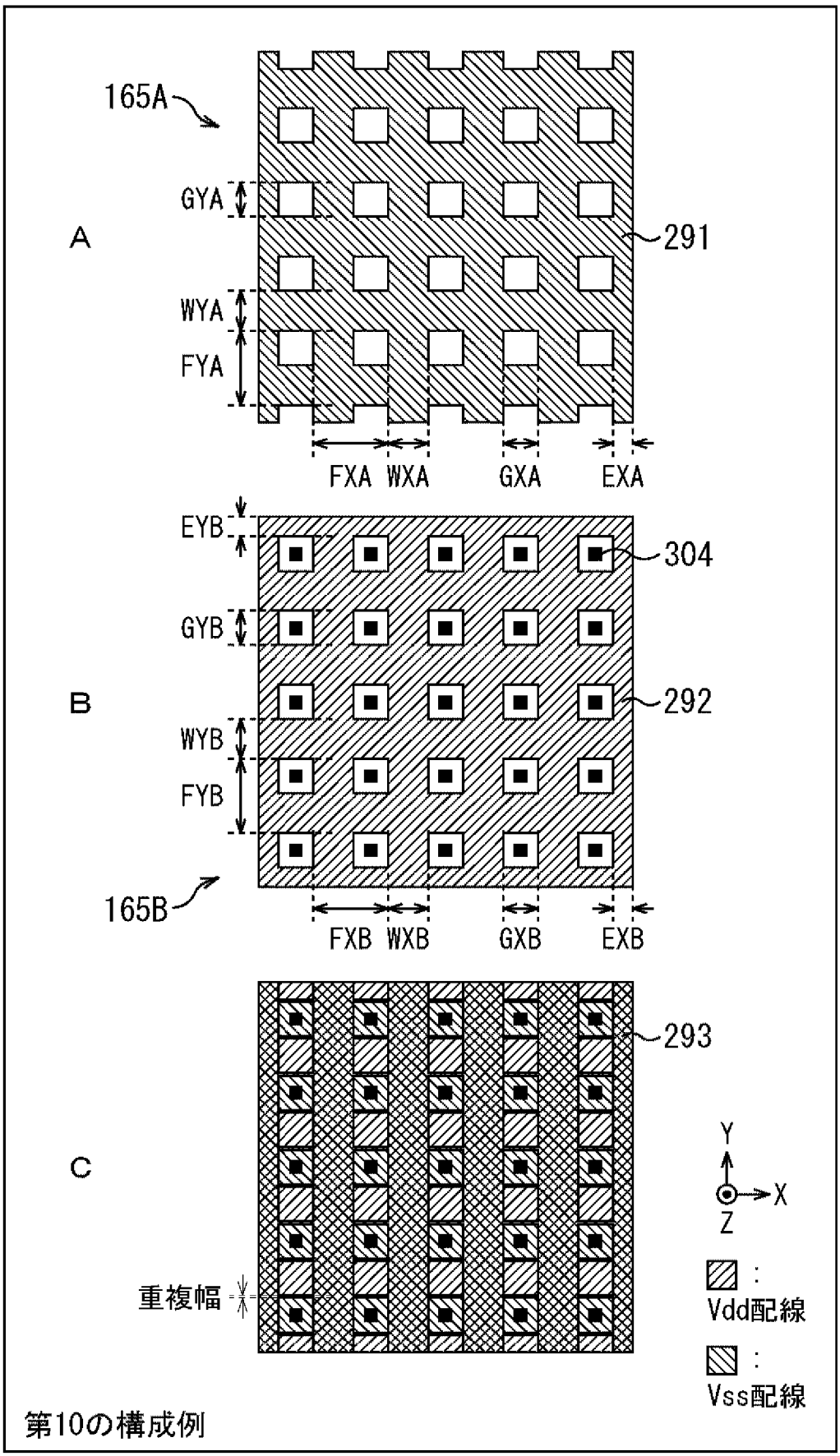
第8の構成例

[図33]
FIG. 33



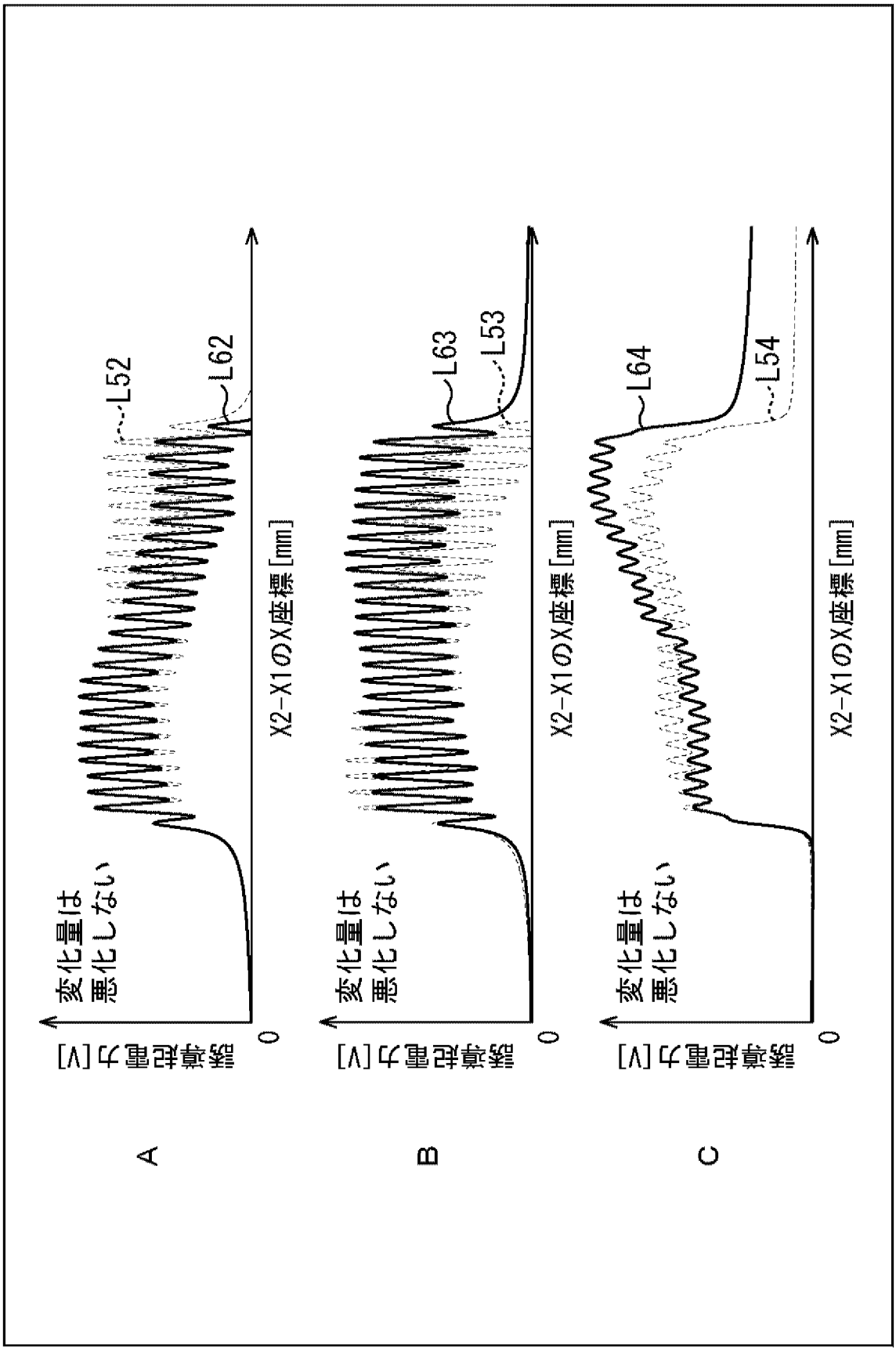
第9の構成例

[図34]
FIG. 34

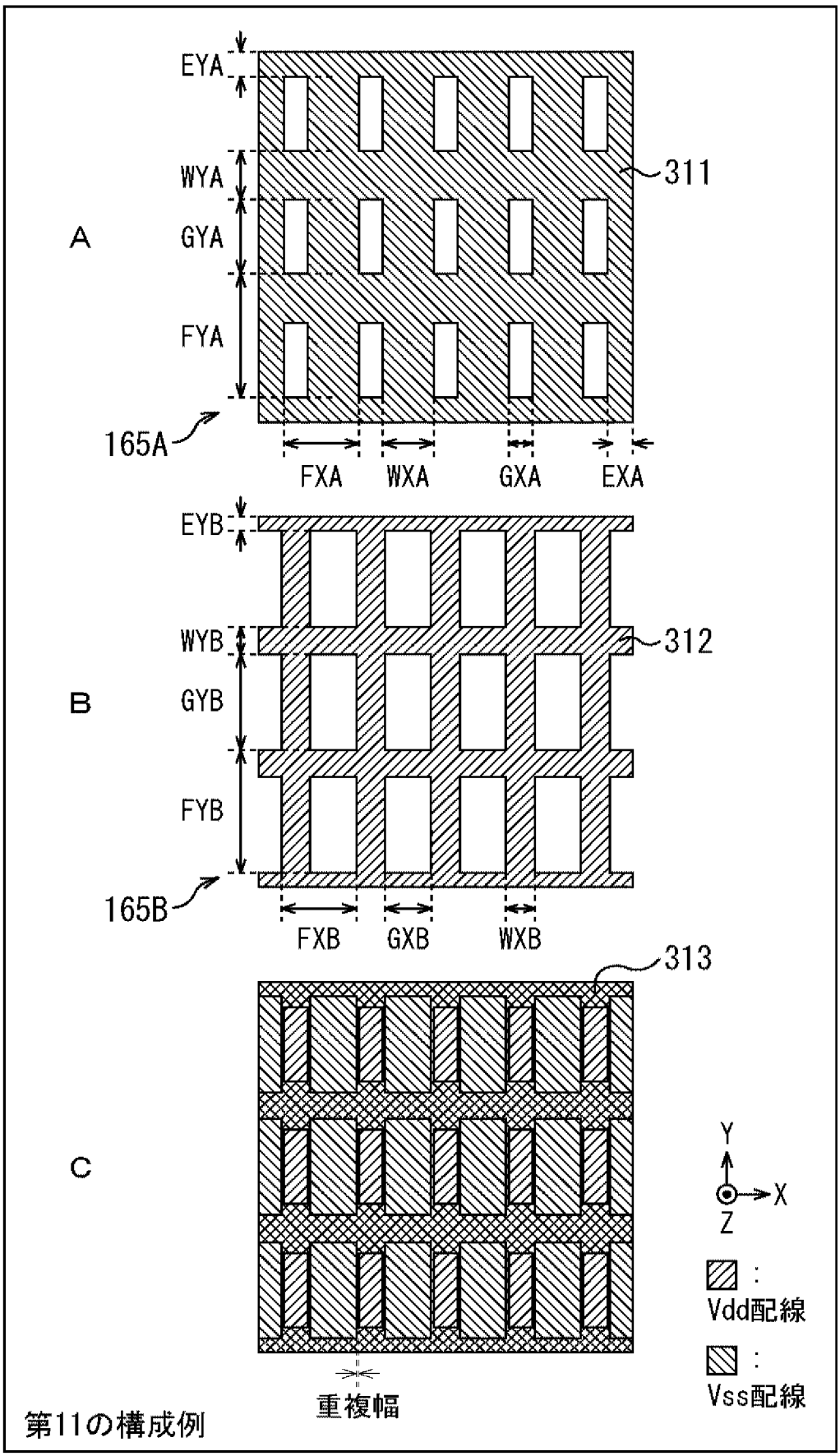


第10の構成例

[図35]
FIG. 35

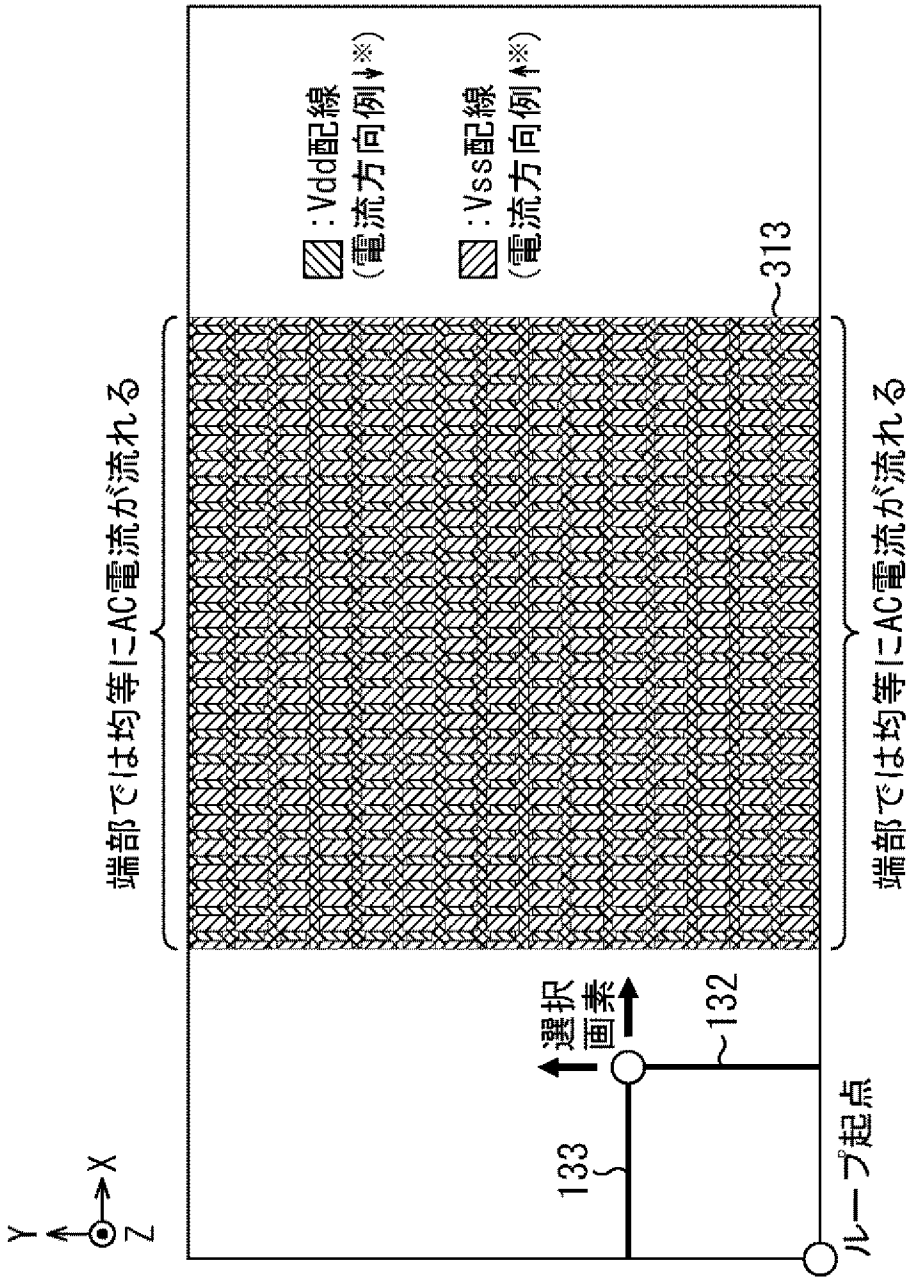

A
誘導起電力[V]
0
X2-X1のX座標[mm]
変化量は
悪化しない
L52
L62
B
誘導起電力[V]
0
X2-X1のX座標[mm]
変化量は
悪化しない
L63
L53
C
誘導起電力[V]
0
X2-X1のX座標[mm]
変化量は
悪化しない
L64
L54

[図36]
FIG. 36

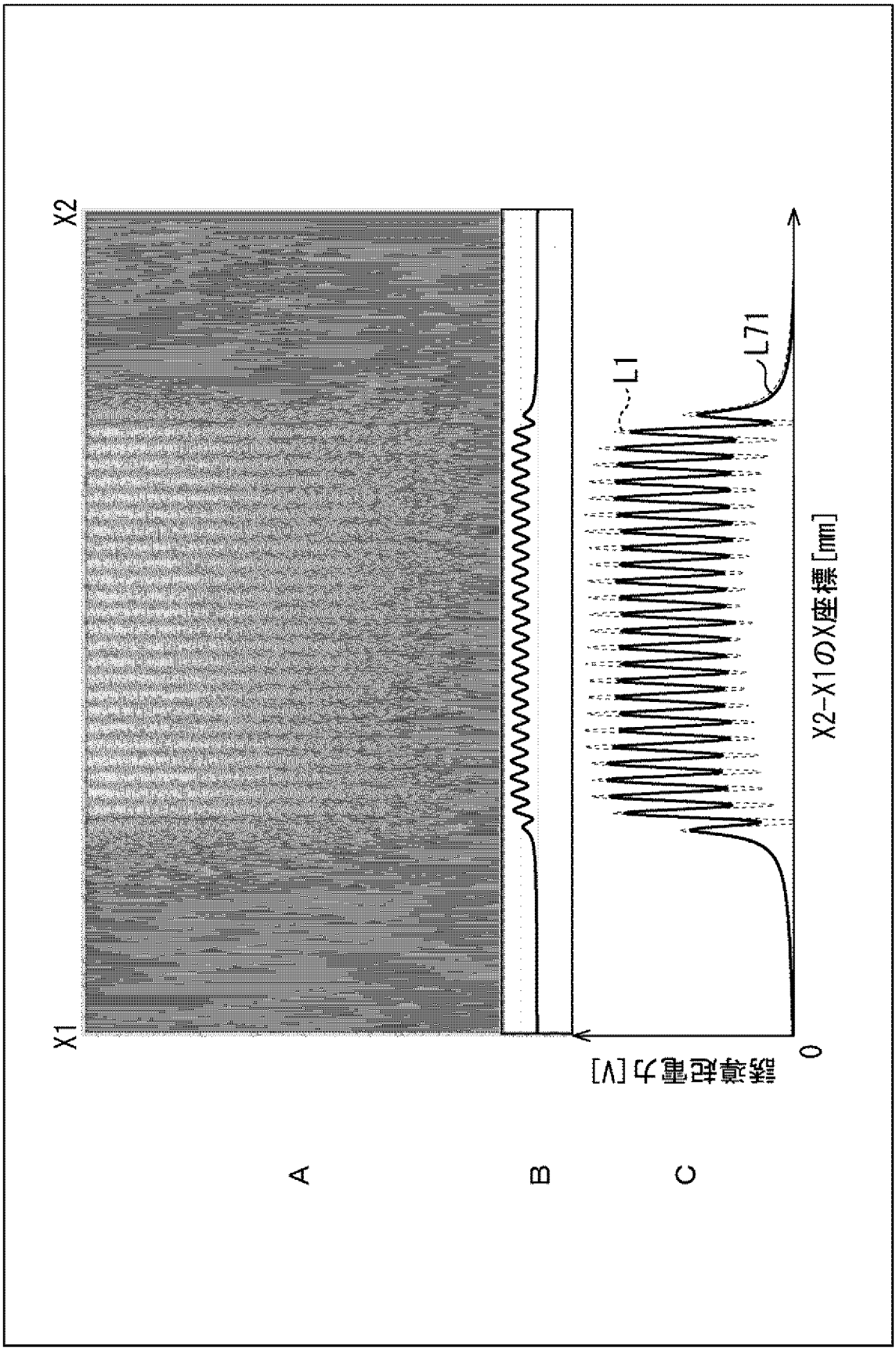


第11の構成例

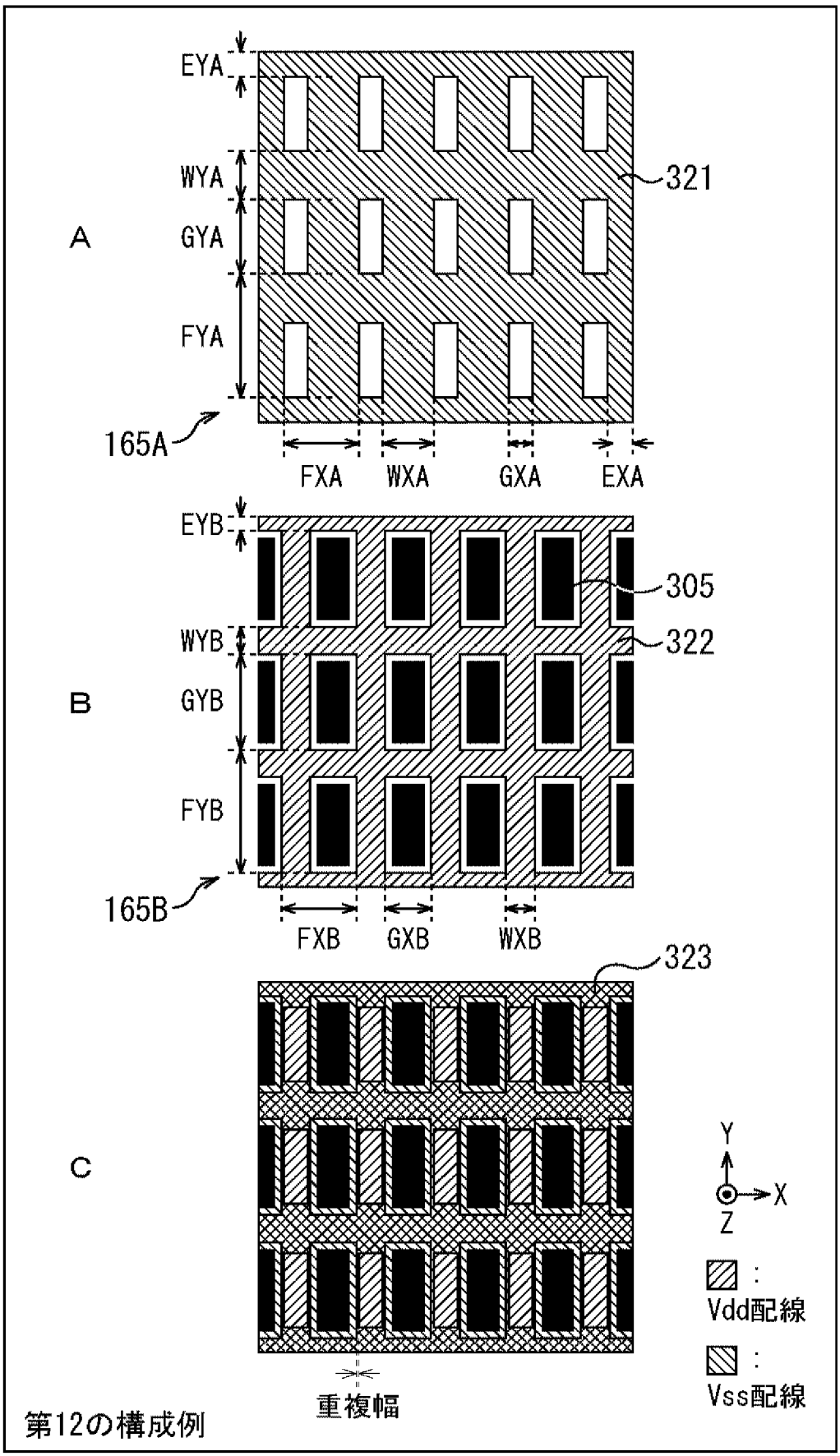
[図37]
FIG. 37


端部では均等にAC電流が流れる
:Vdd配線
(電流方向例↓※)
:Vss配線
(電流方向例↑※)
313
端部では均等にAC電流が流れる
選択画素
132
133
ループ起点
X
Y
Z

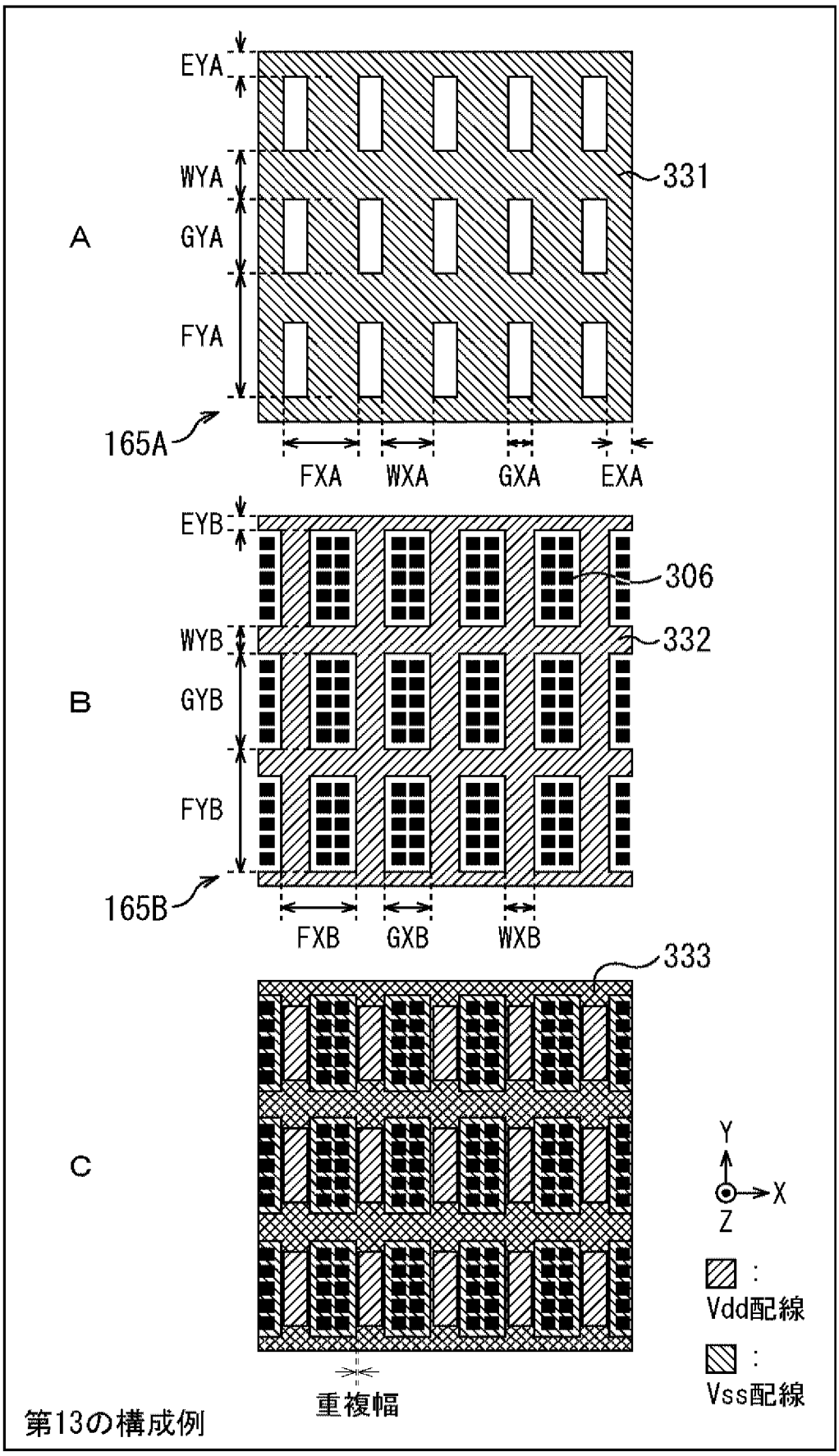
[図38]
FIG. 38



[図39]
FIG. 39

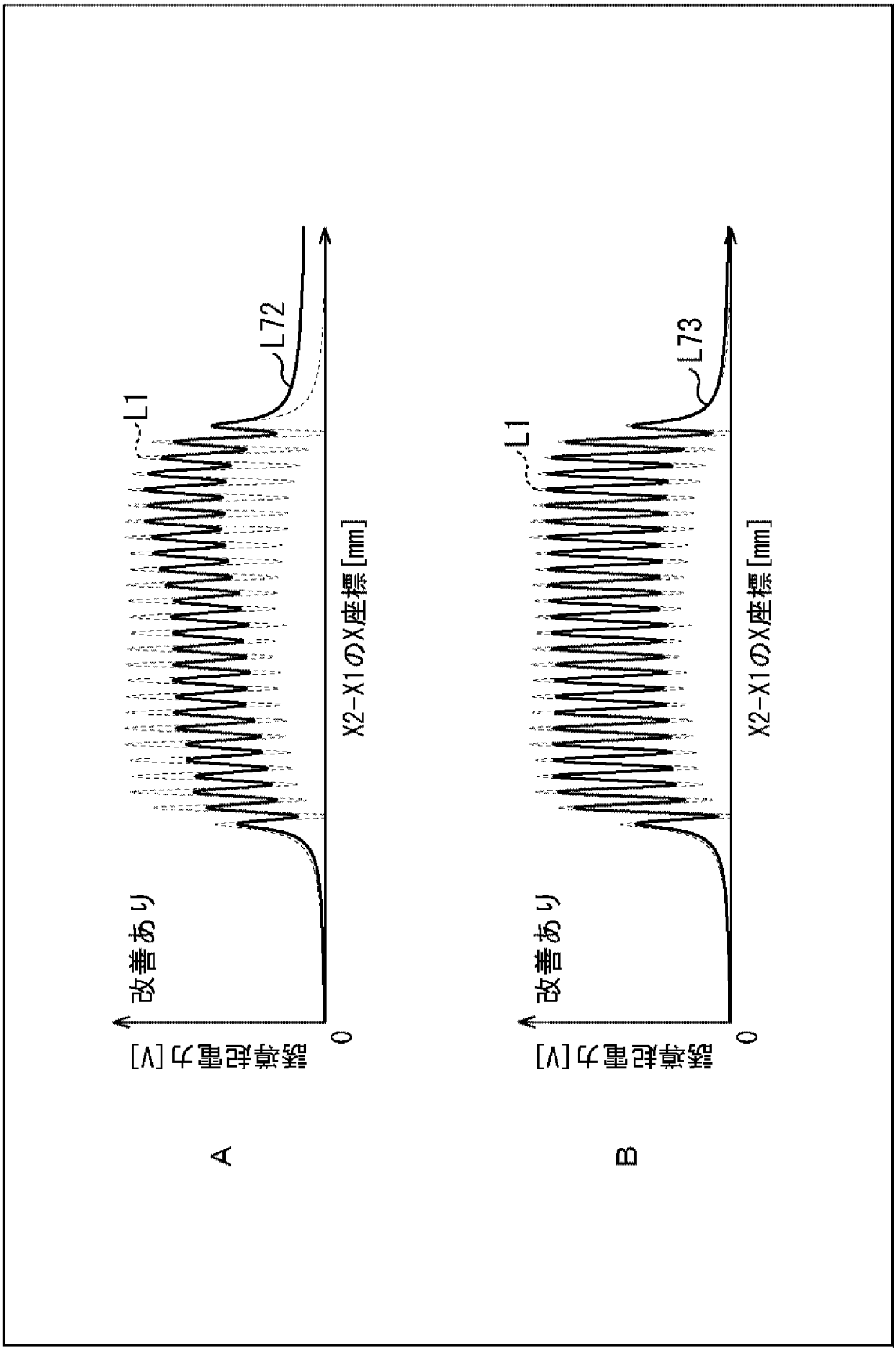

EYA
WYA
GYA
FYA
321
A
165A
FXA
WXA
GXA
EXA
EYB
305
WYB
322
GYB
B
FYB
165B
FXB
GXB
WXB
323
C
Y
X
Z
:
Vdd配線
:
Vss配線
重複幅
第12の構成例

[図40]
FIG. 40

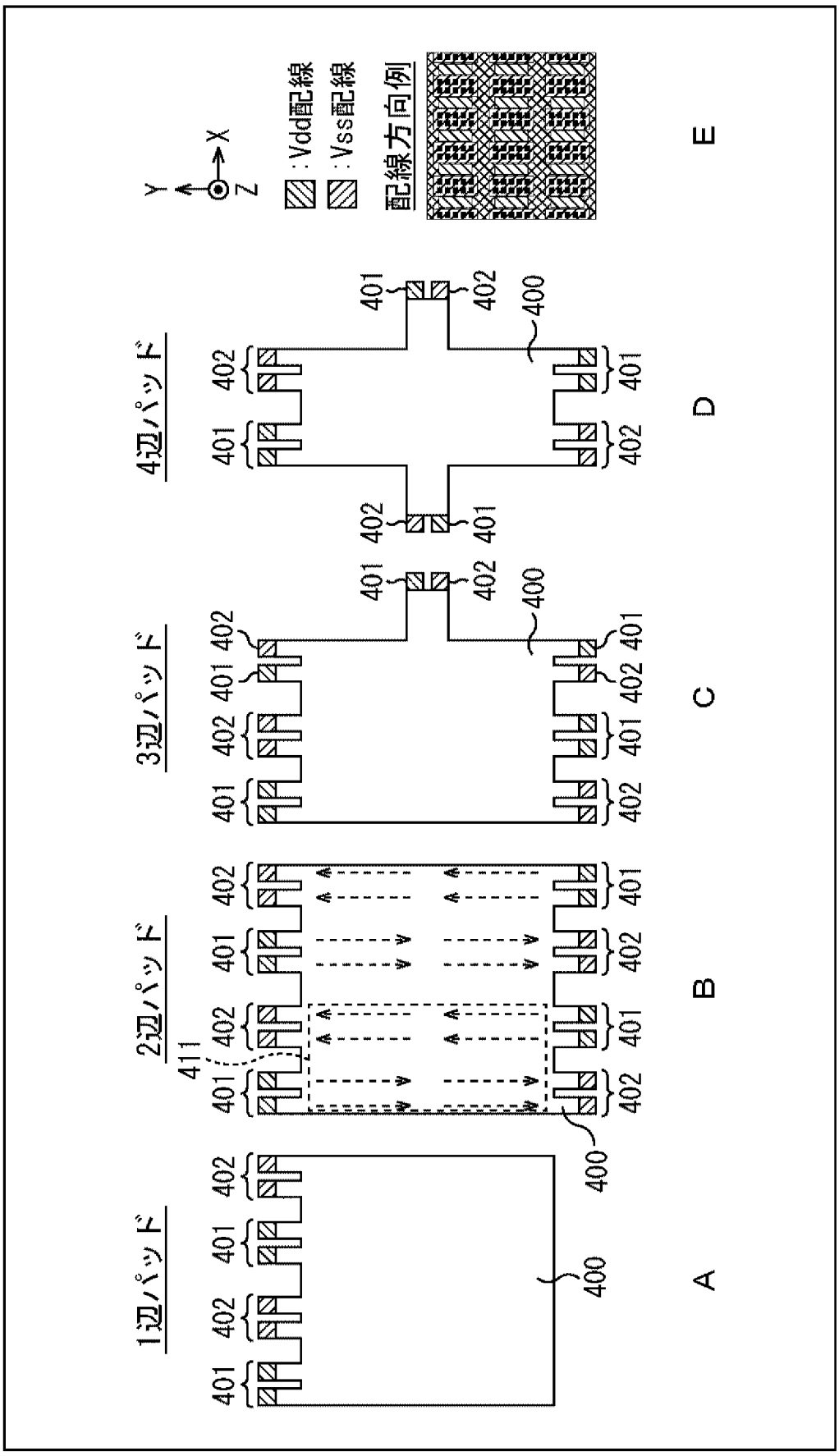


第13の構成例

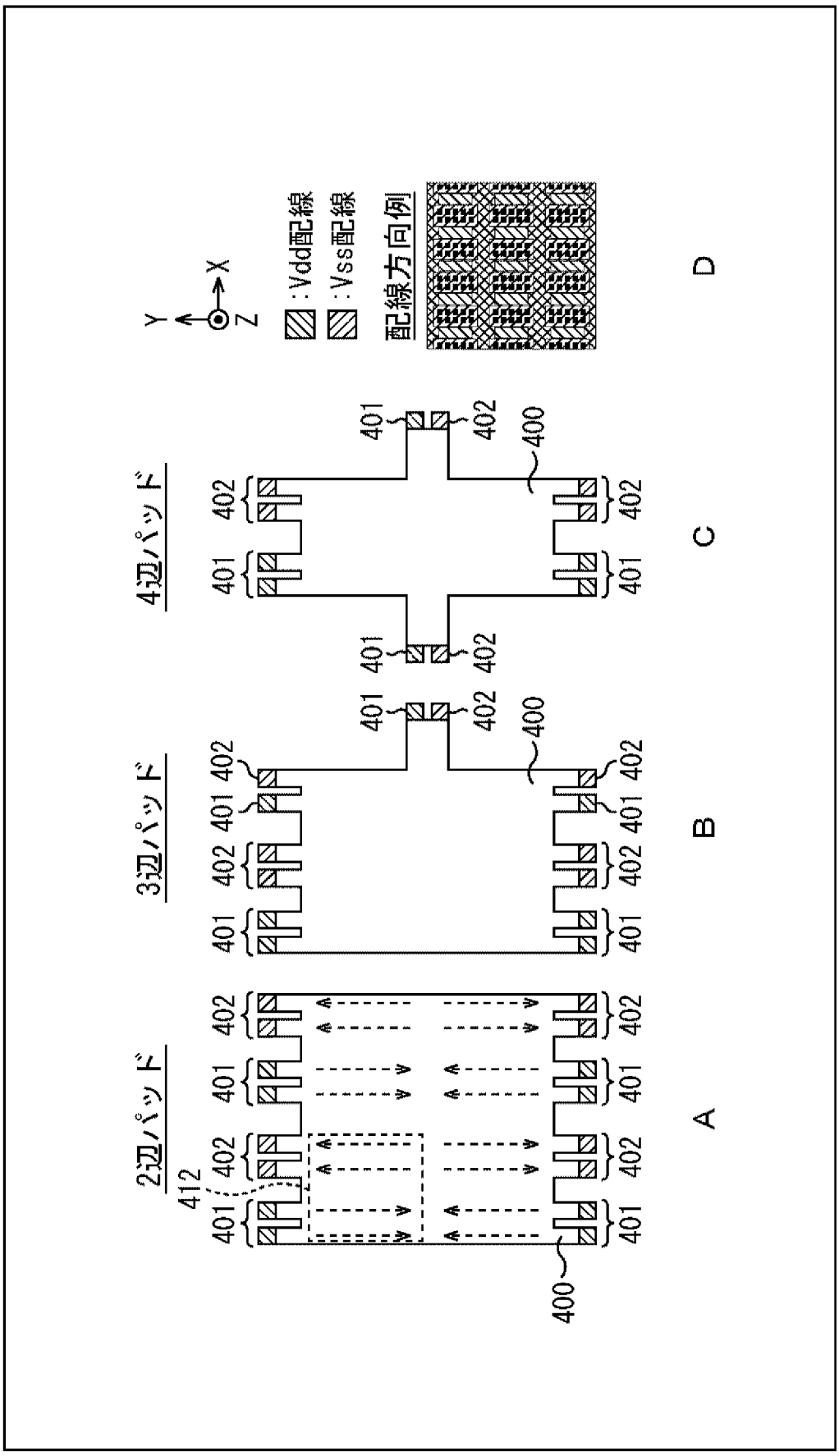
[図41]
FIG. 41


誘導起電力[V]
改善あり
0
X2-X1のX座標[mm]
L1
L72
A
誘導起電力[V]
改善あり
0
X2-X1のX座標[mm]
L1
L73
B

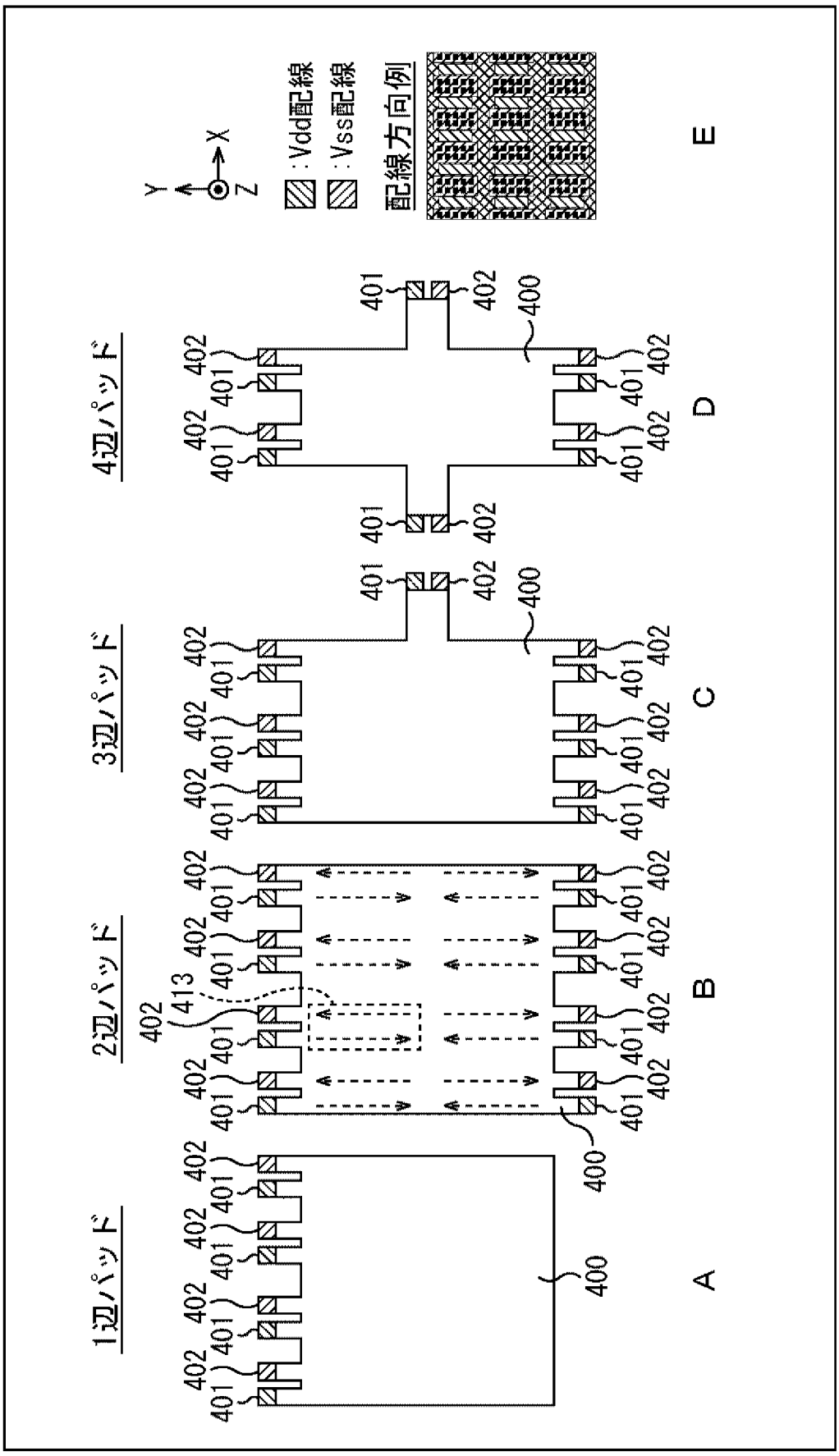
[図42]
FIG. 42


1辺パッド
2辺パッド
3辺パッド
4辺パッド
401
402
400
411
A
B
C
D
E
Y
X
Z
:Vdd配線
:Vss配線
配線方向例

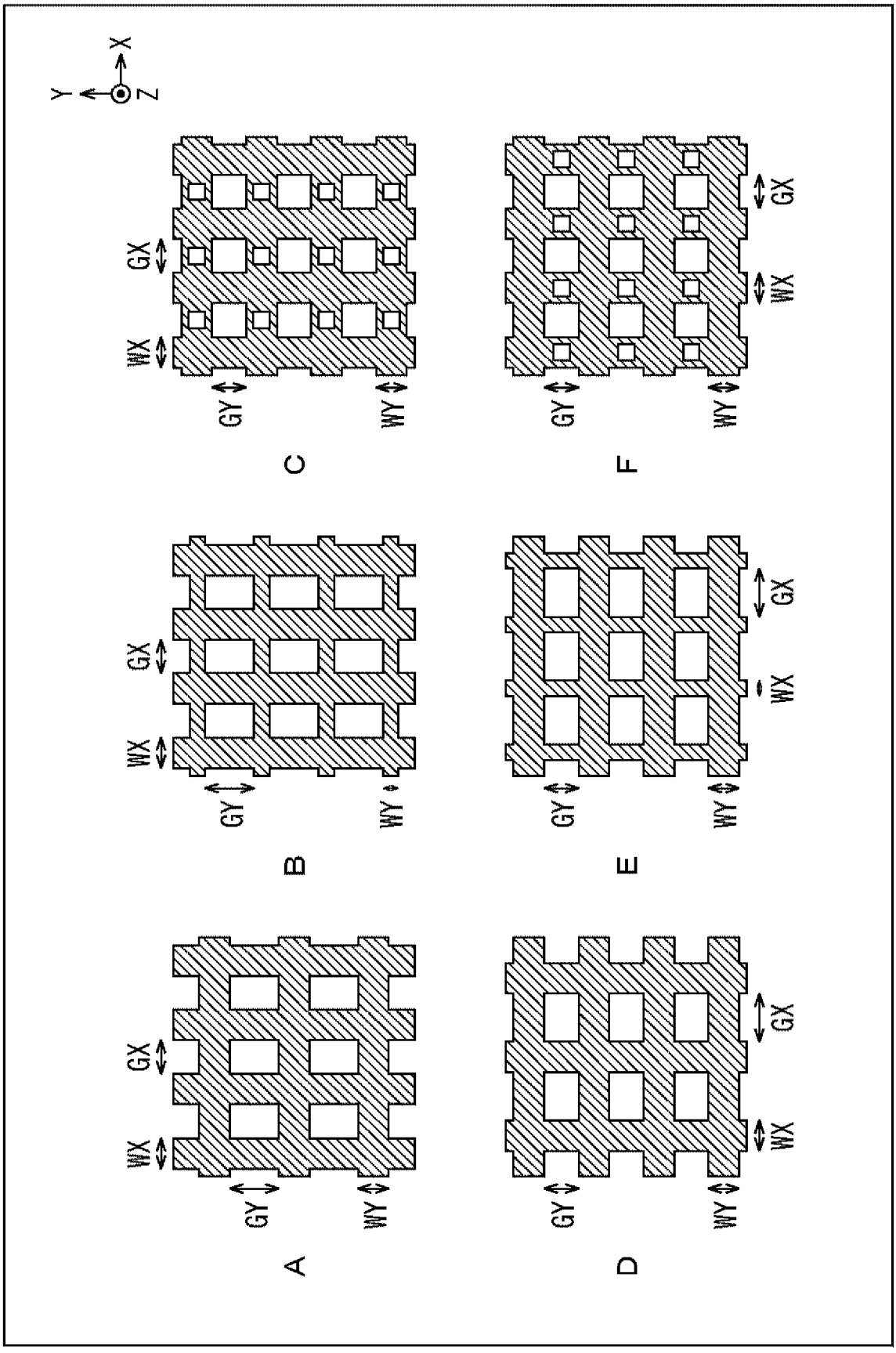
[図43]
FIG. 43



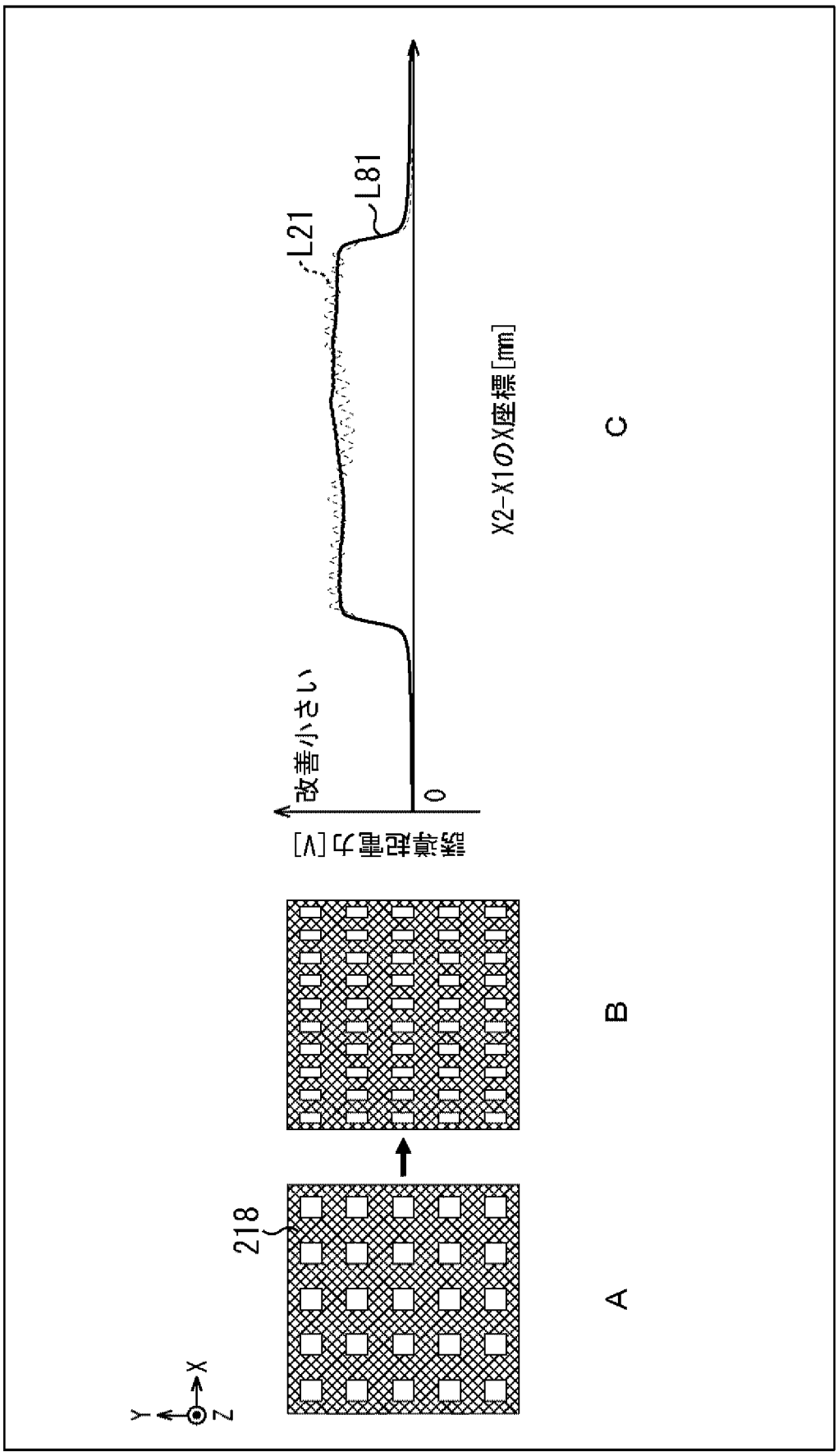
[図44]
FIG. 44


1辺パッド
2辺パッド
3辺パッド
4辺パッド
A
B
C
D
E
400
401
402
413
Y
X
Z
:Vdd配線
:Vss配線
配線方向例

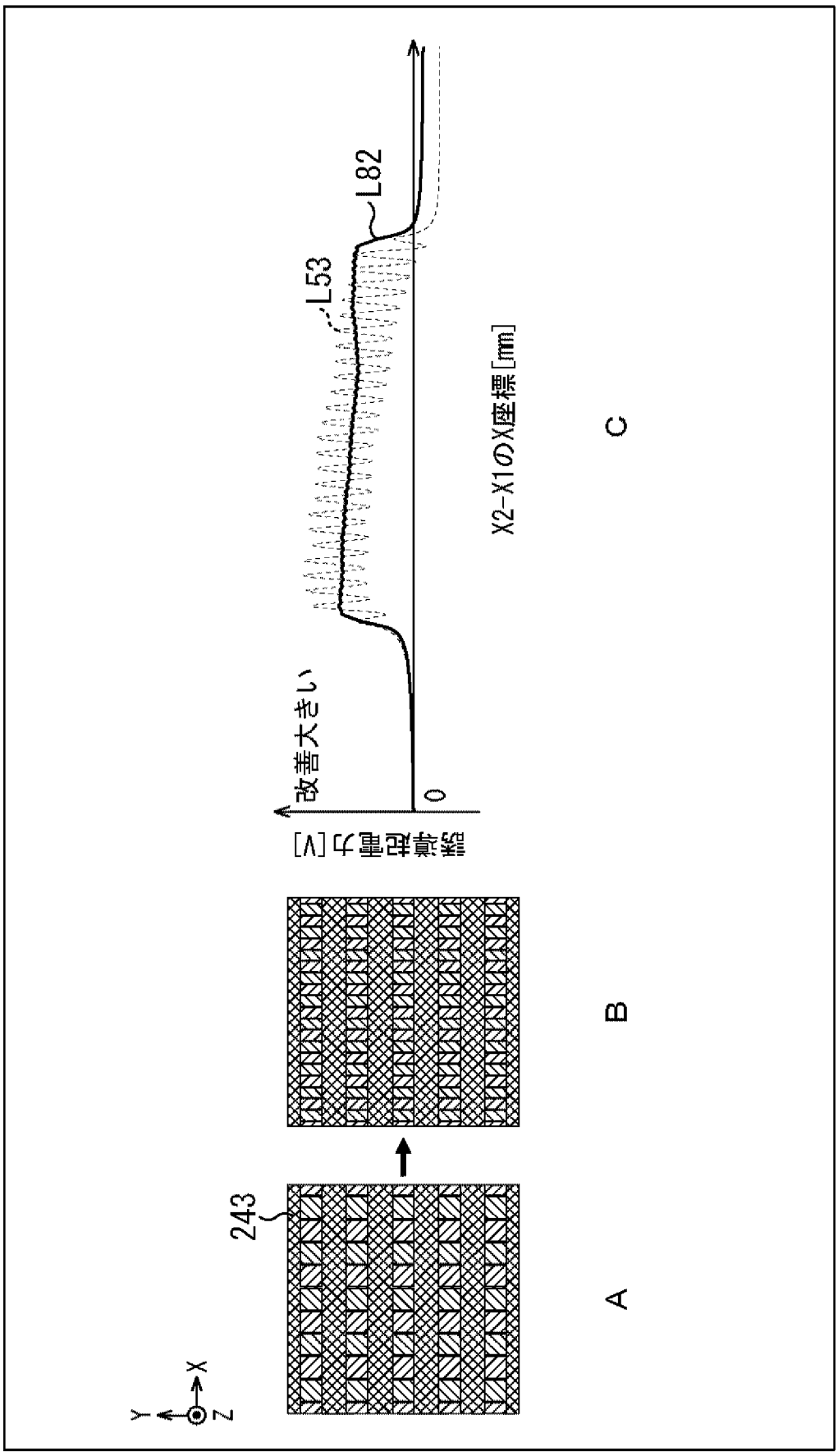
[図45]
FIG. 45



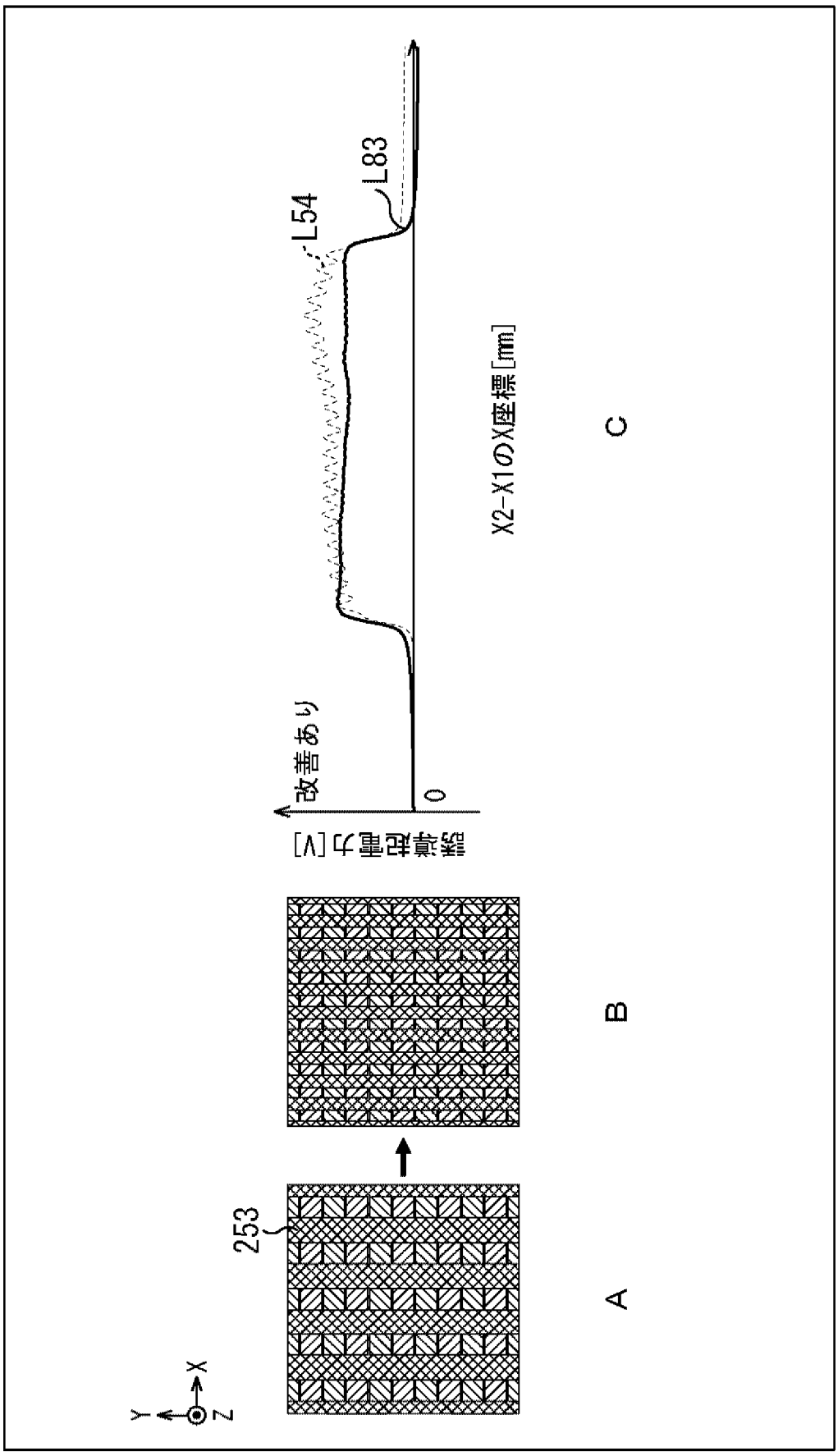
[図46]
FIG. 46



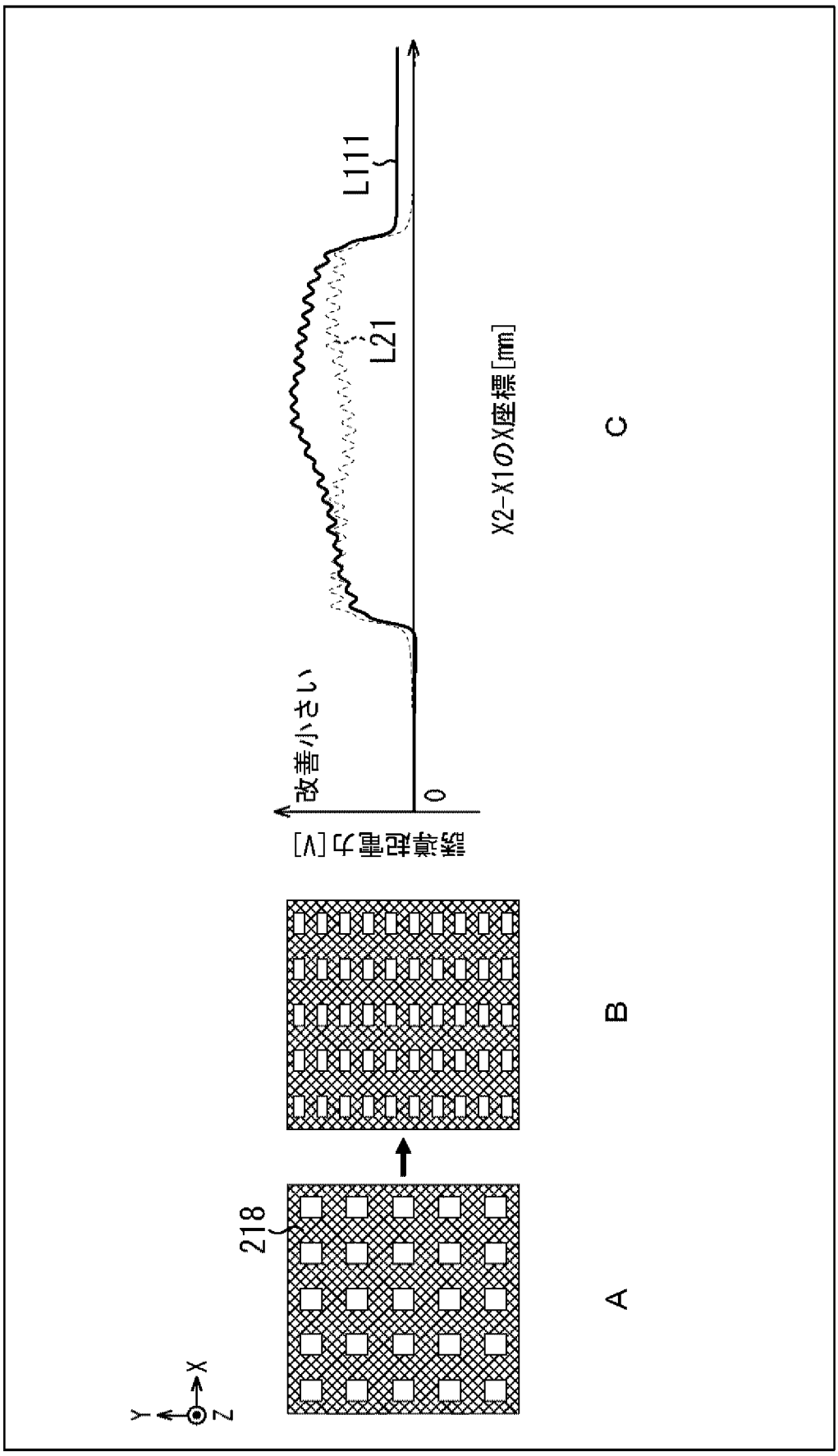
[図47]
FIG. 47



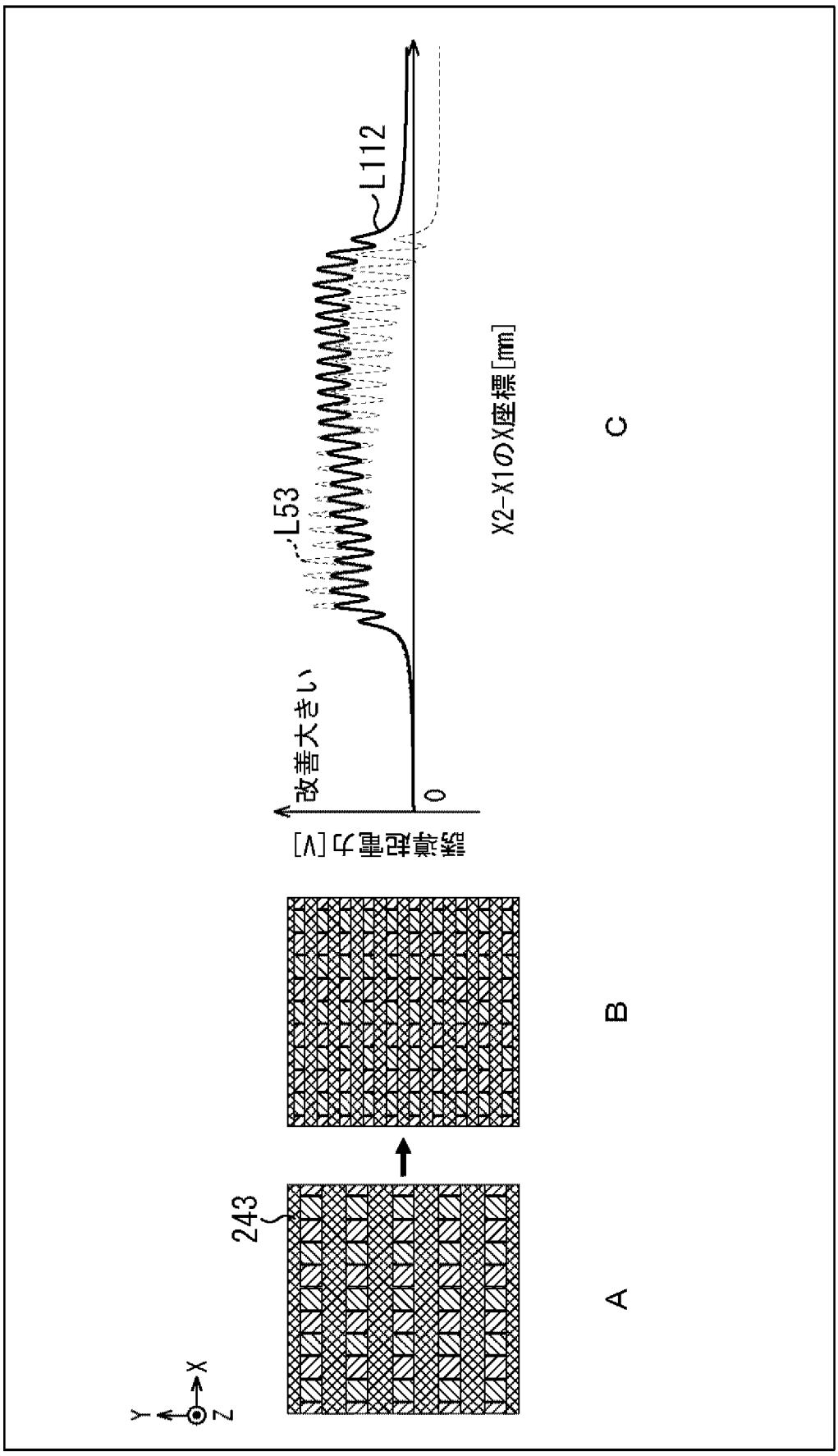
[図48]
FIG. 48



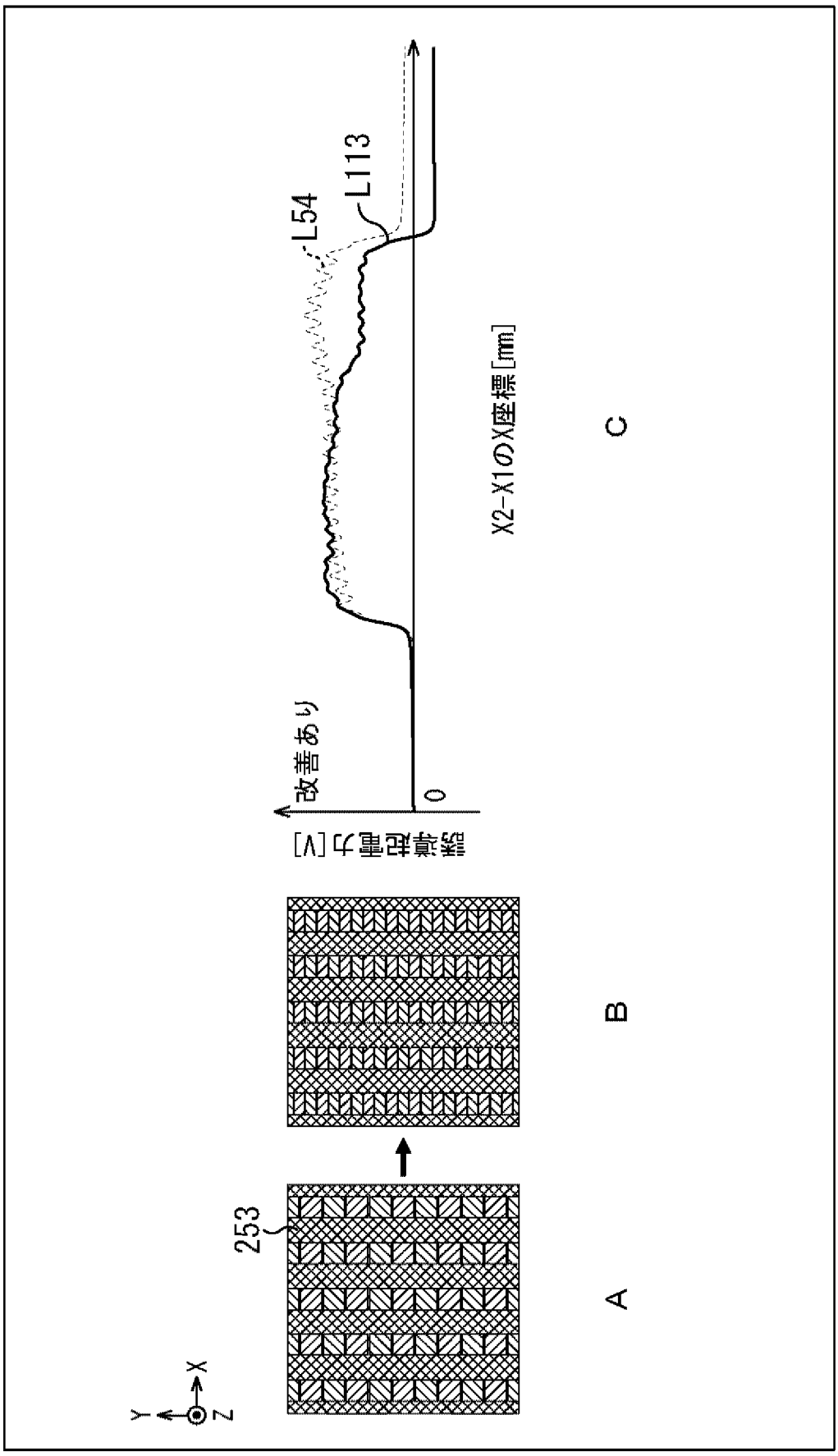
[図49]
FIG. 49



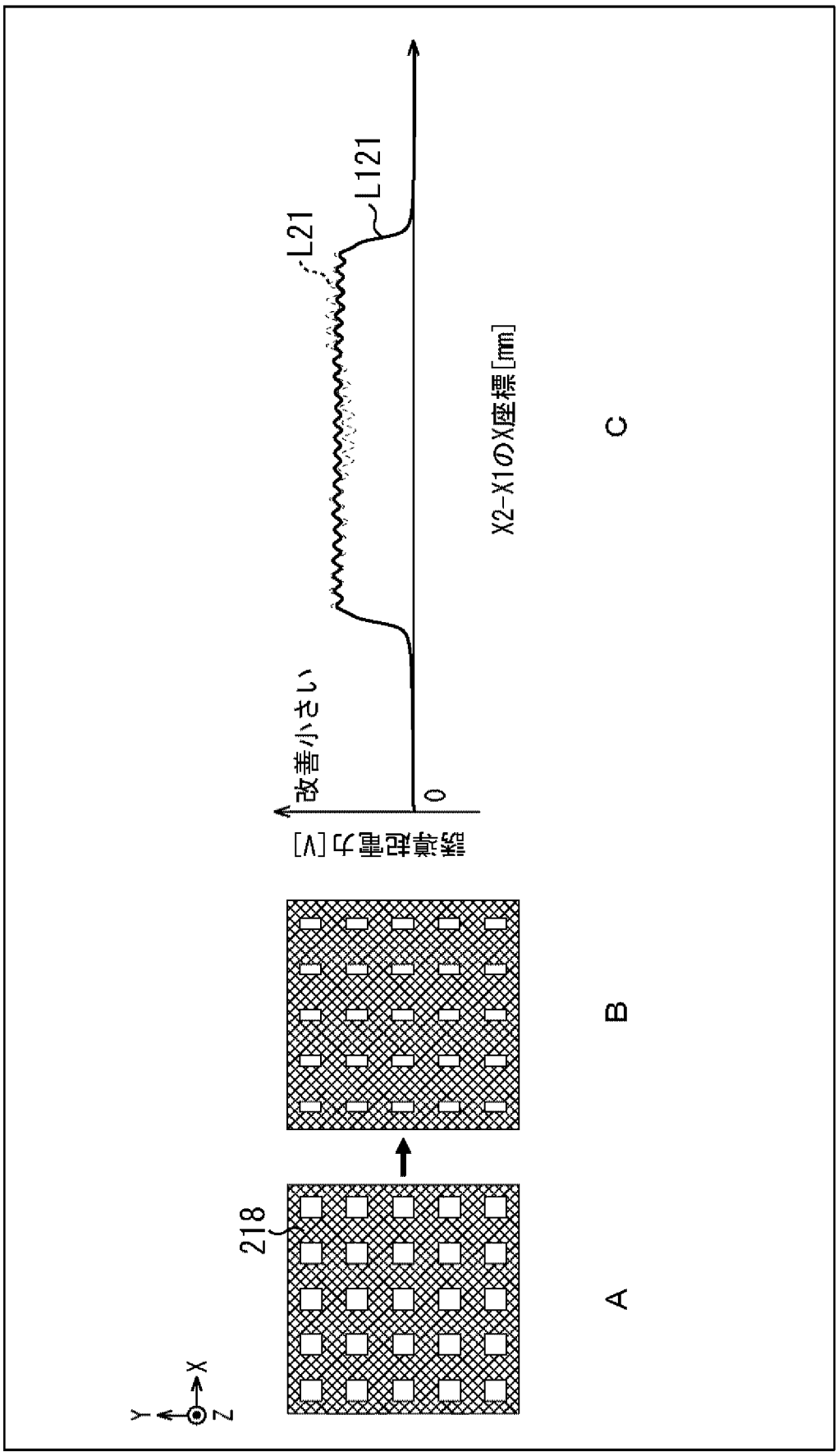
[図50]
FIG. 50



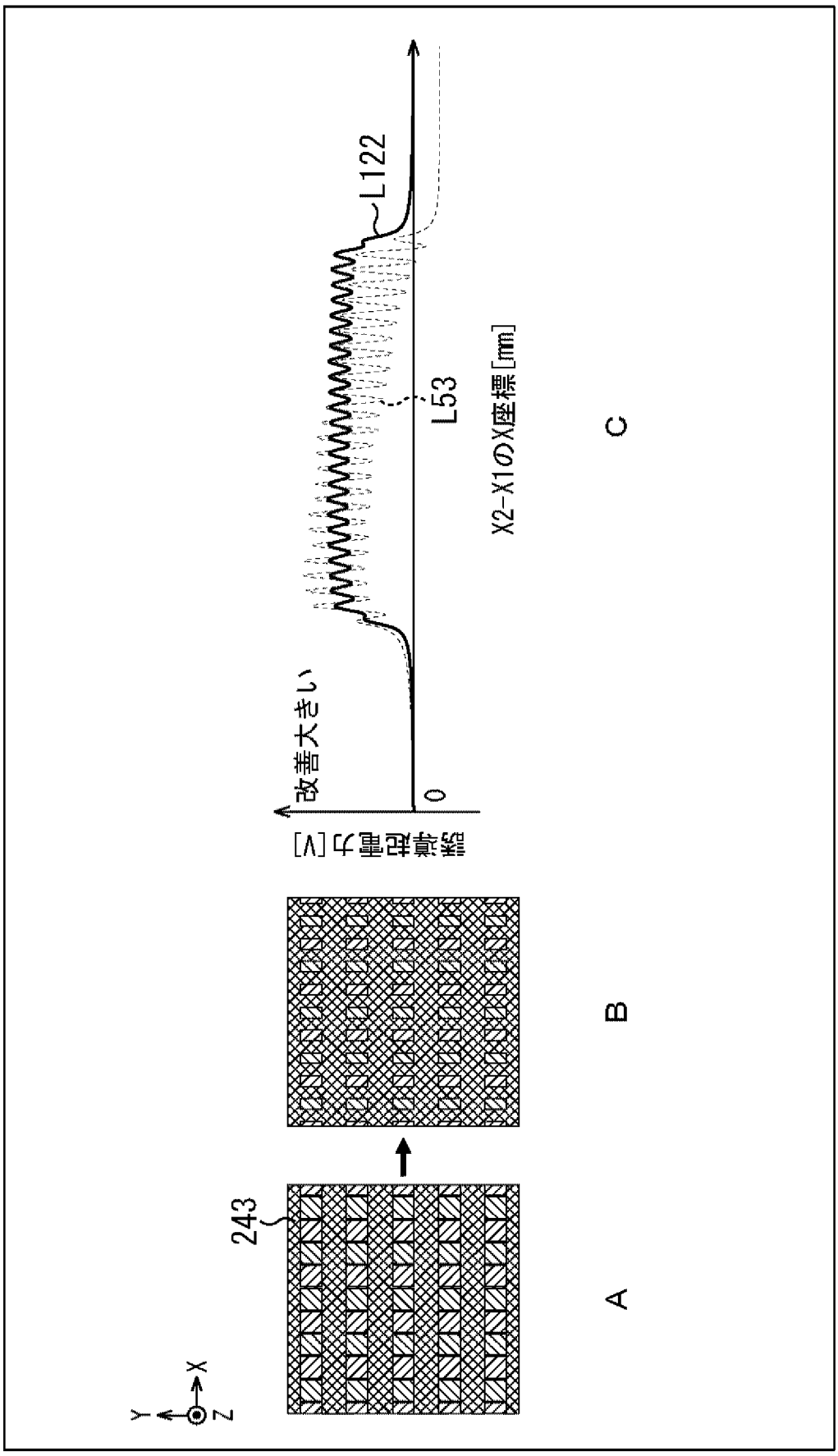
[図51]
FIG. 51



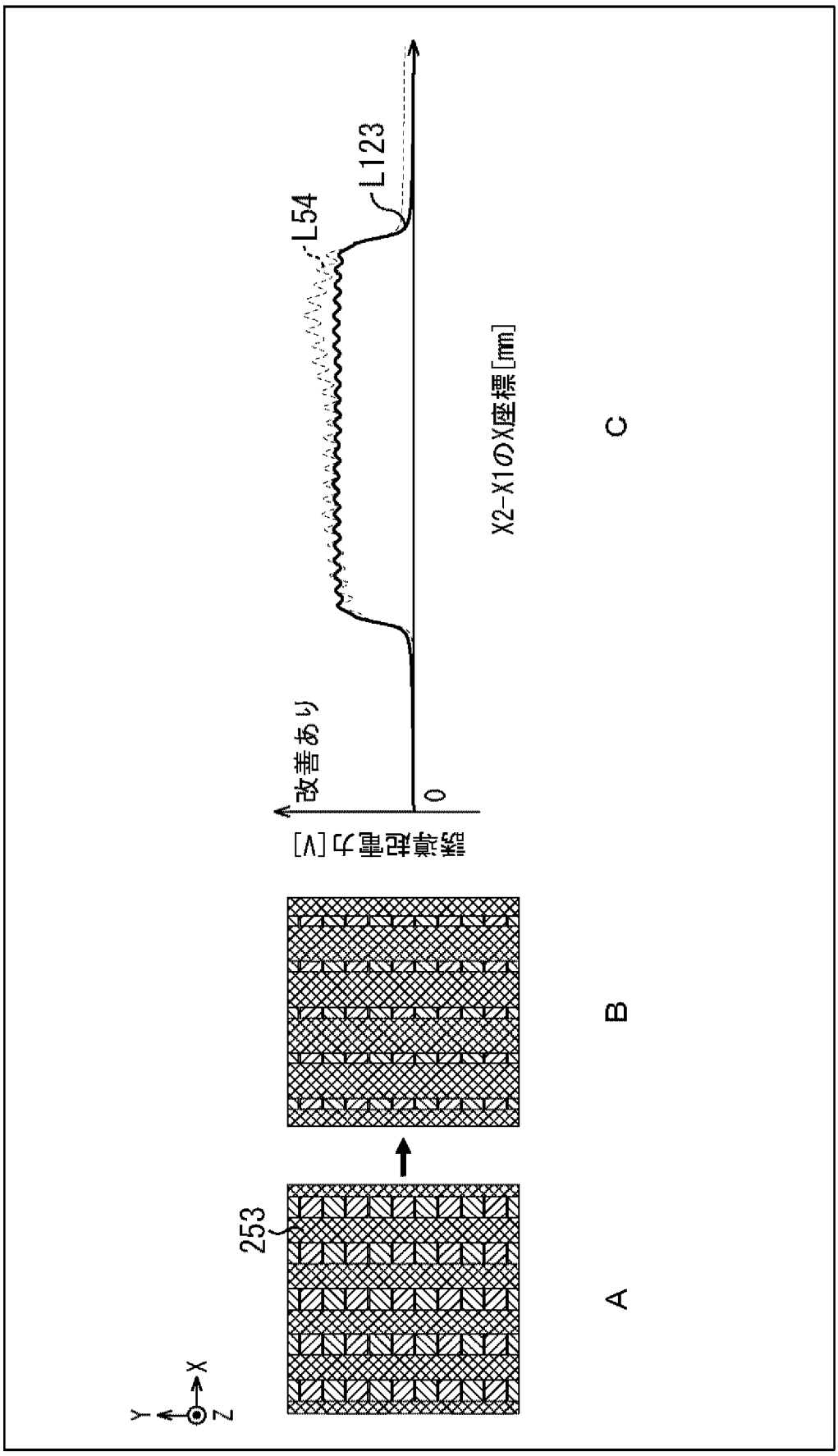
[図52]
FIG. 52



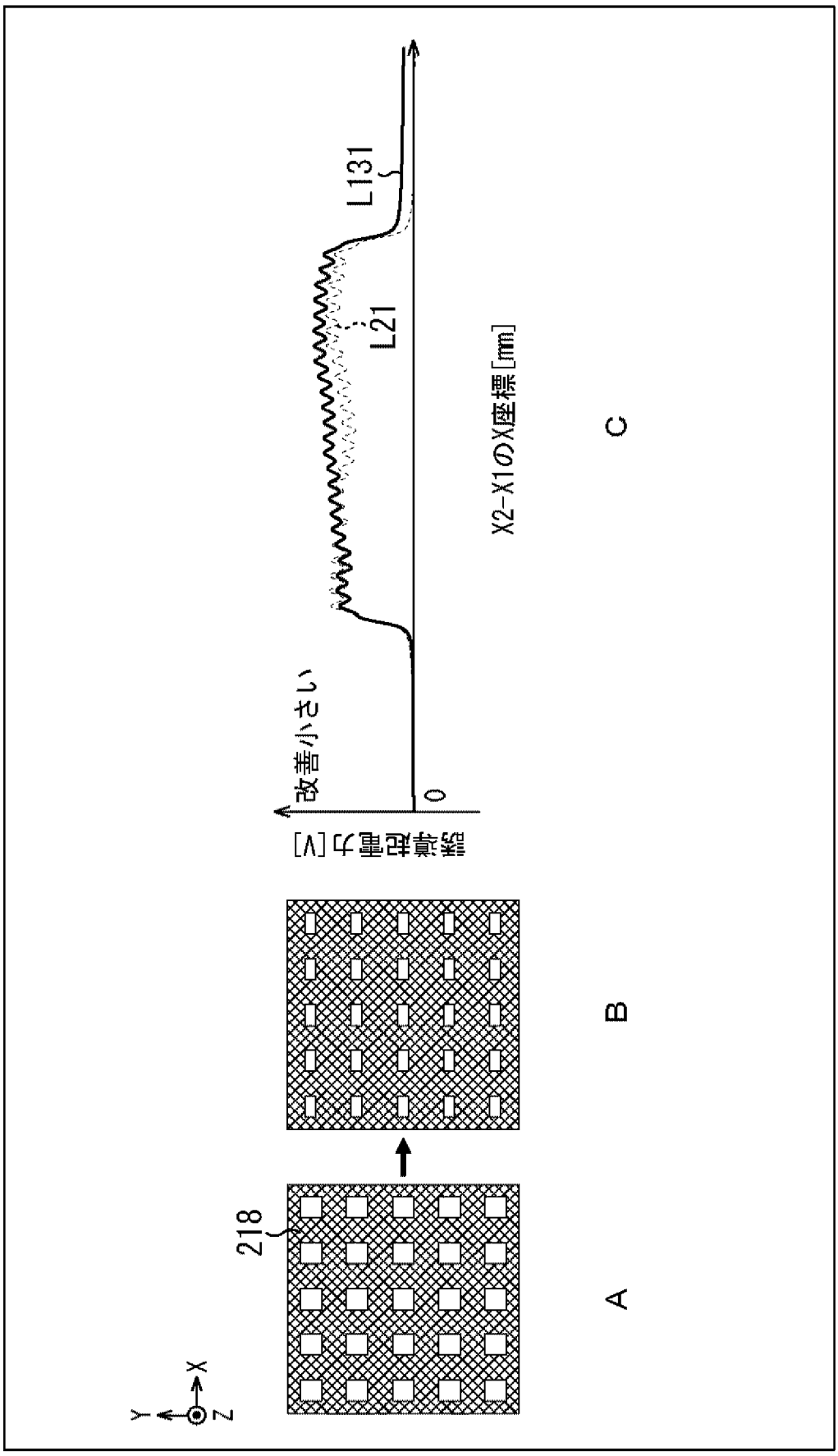
[図53]
FIG. 53



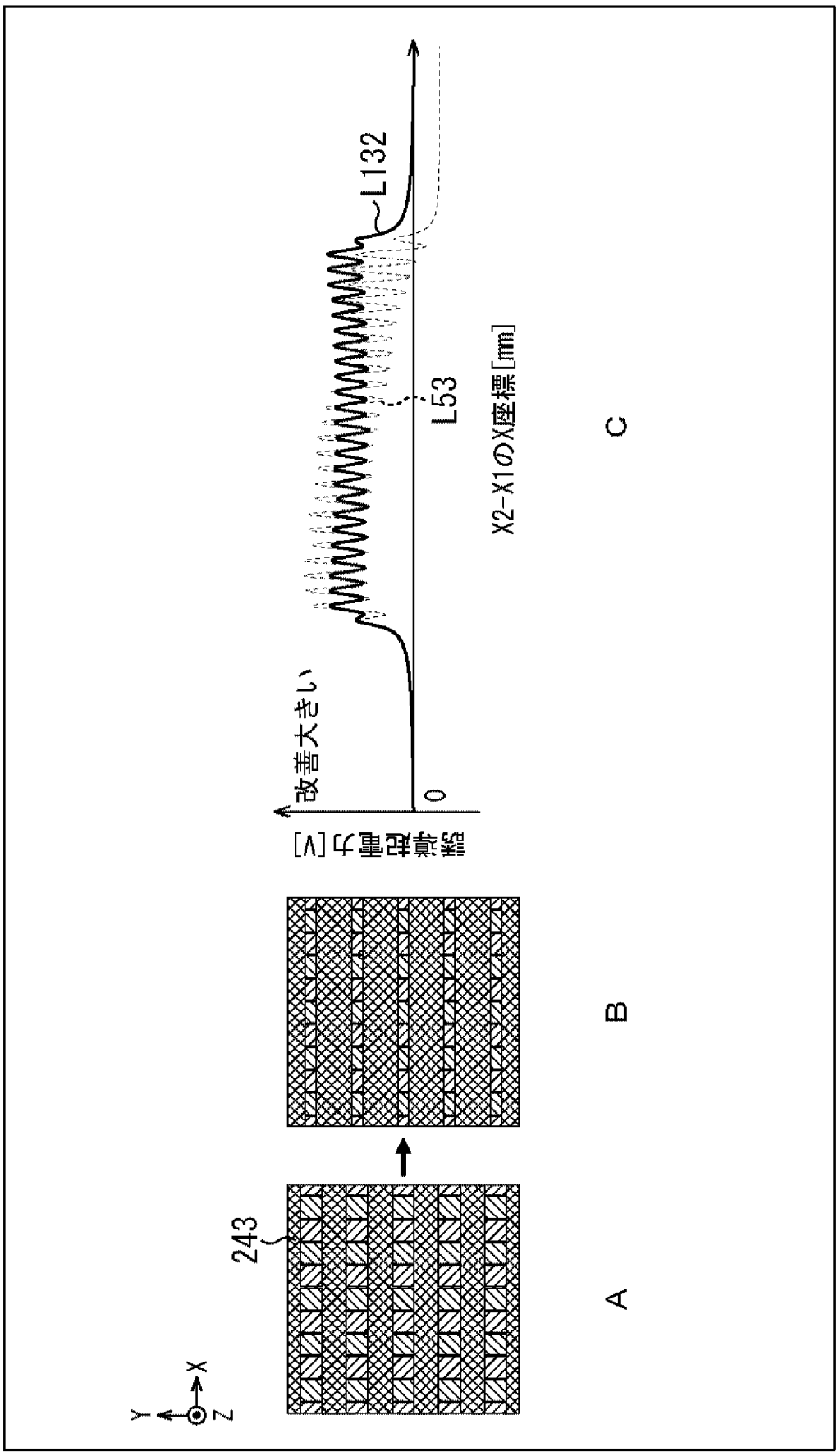
[図54]
FIG. 54



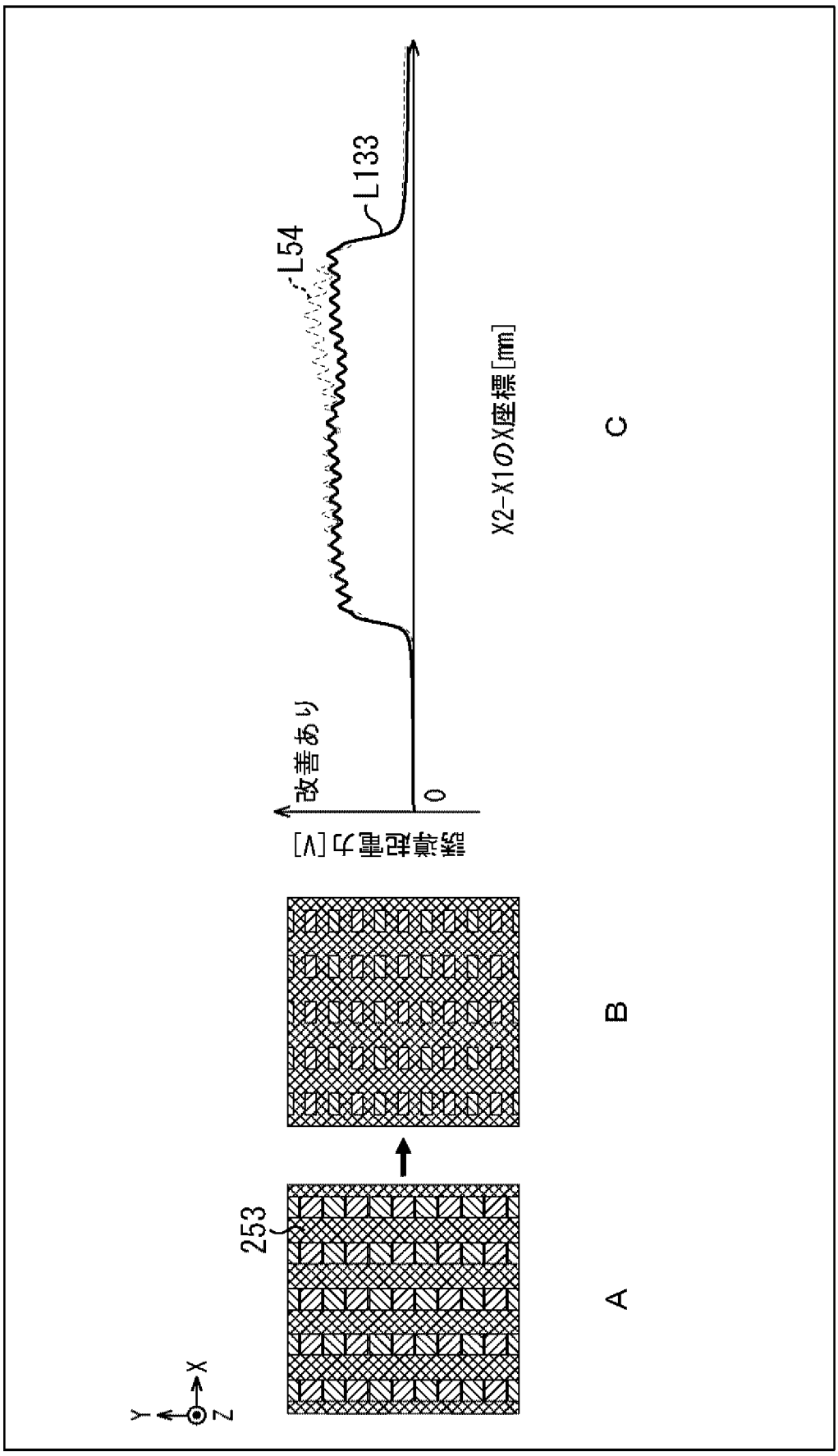
[図55]
FIG. 55



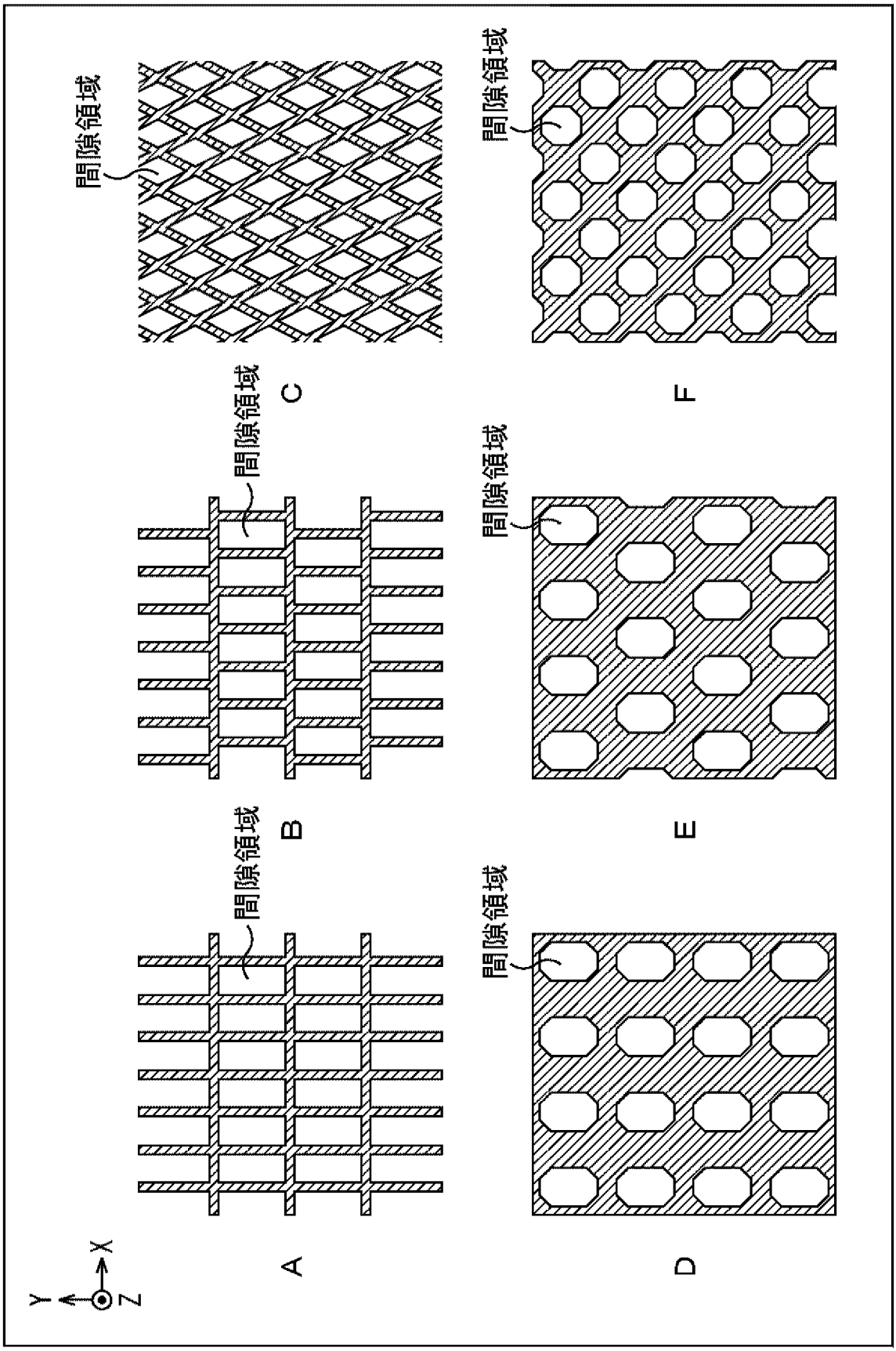
[図56]
FIG. 56



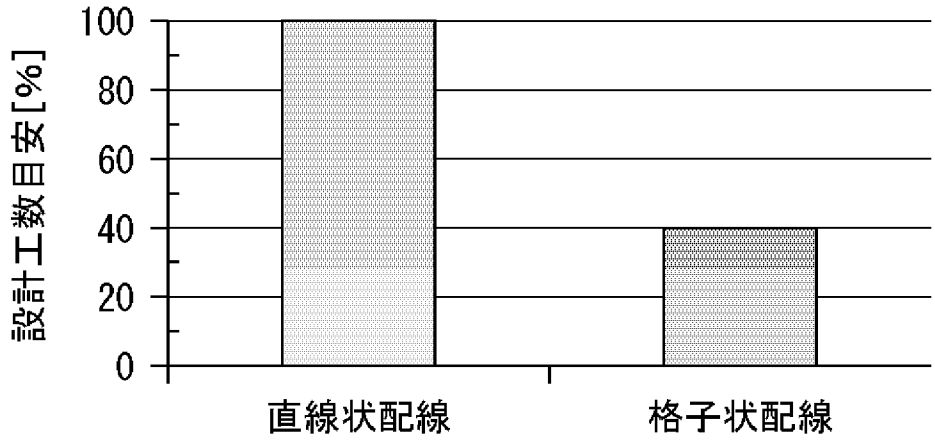
[図57]
FIG. 57



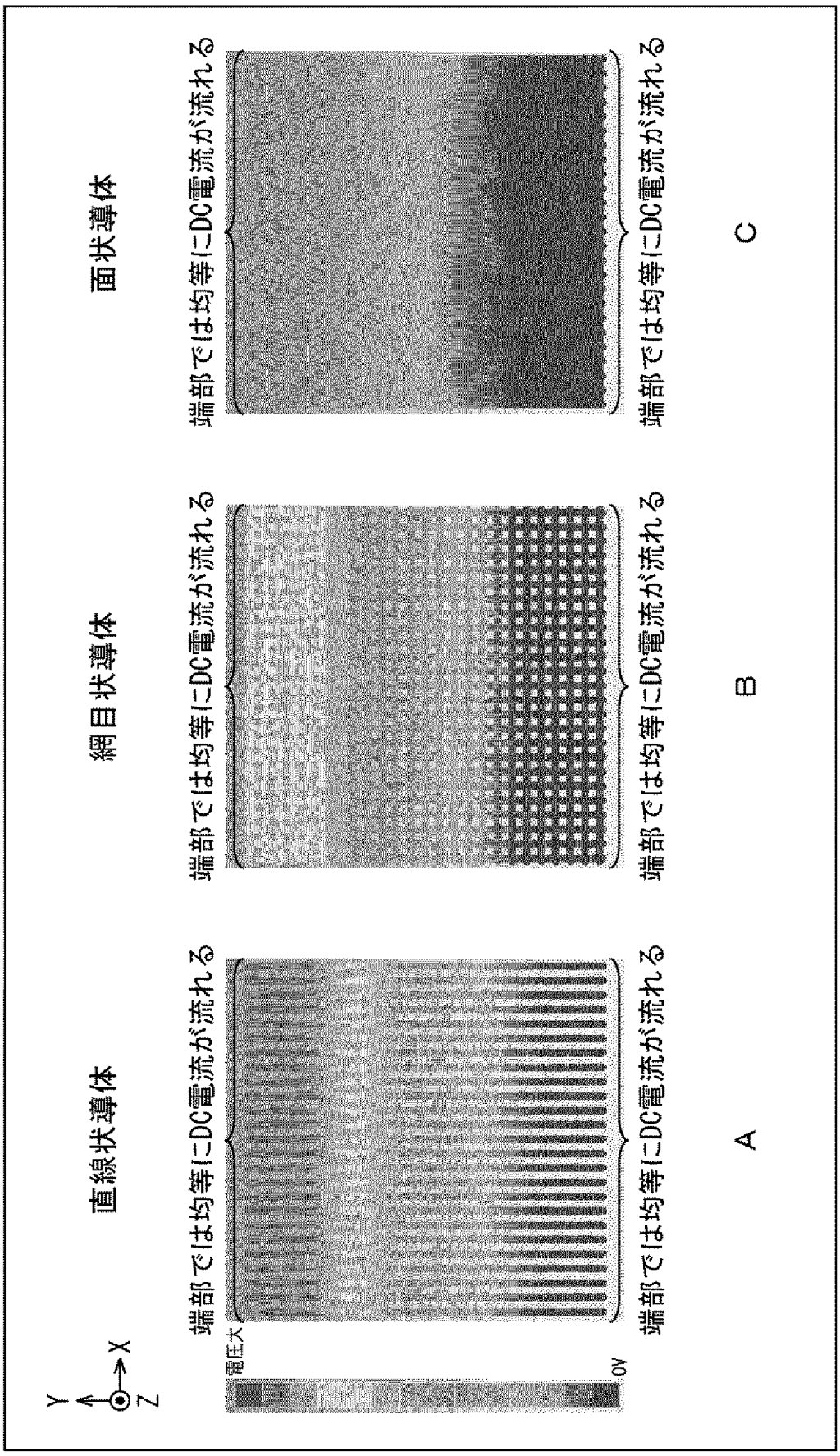
[図58]
FIG. 58



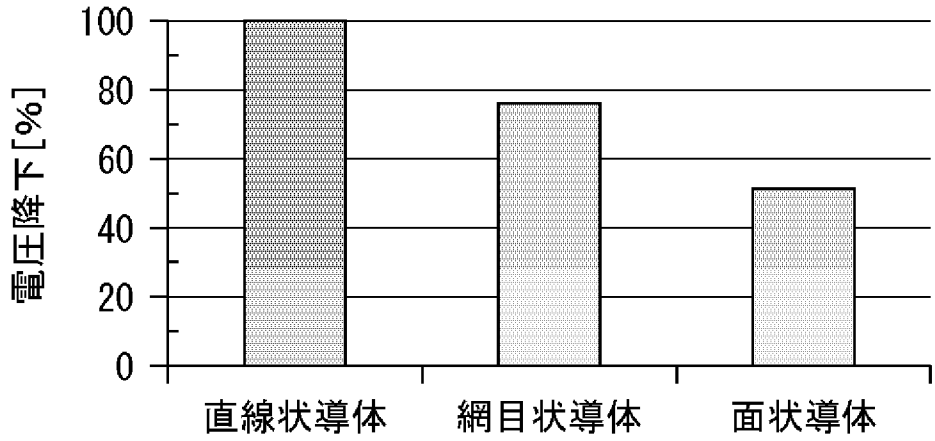
[図59]
FIG. 59



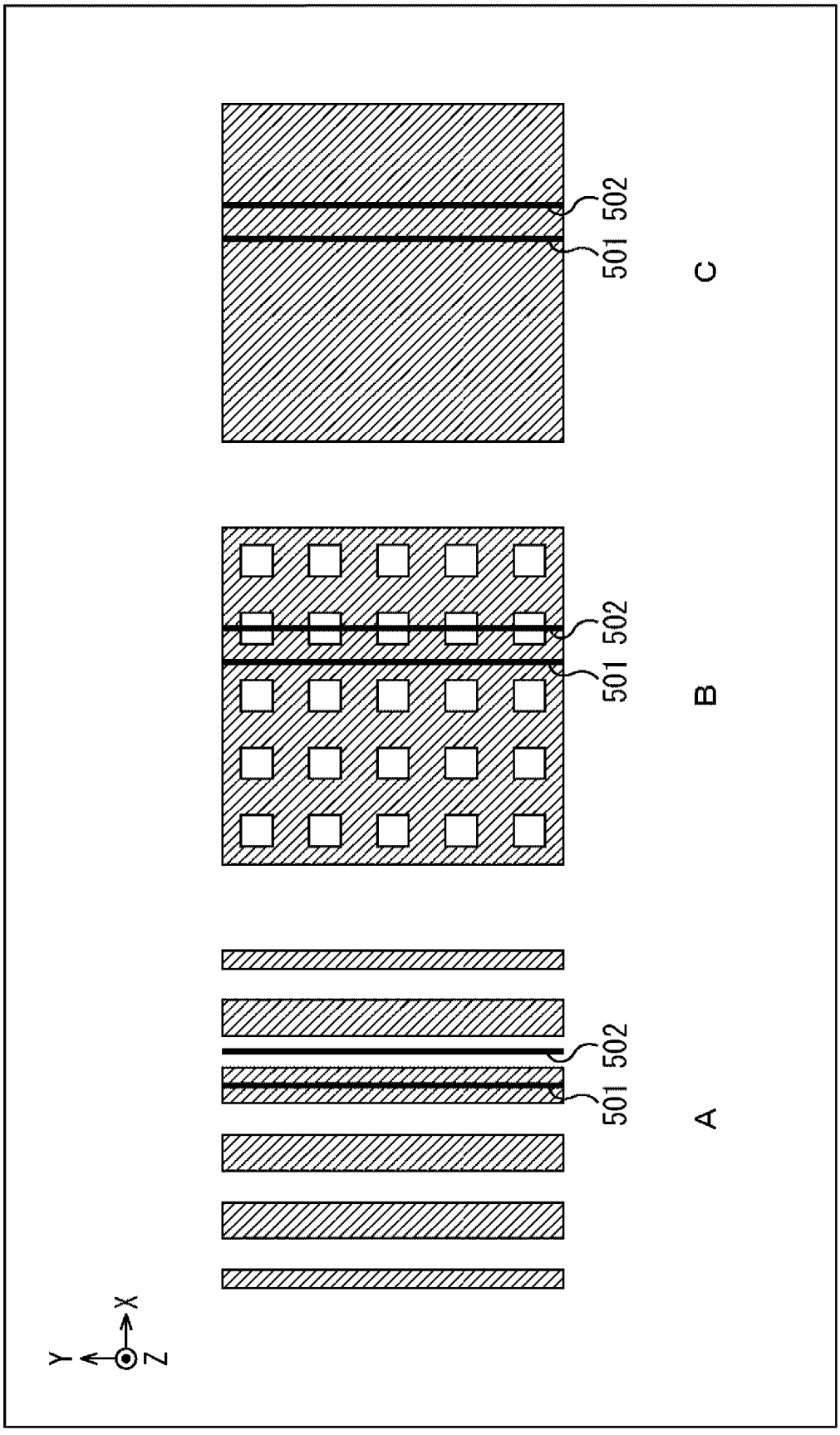
[図60]
FIG. 60


直線状導体
網目状導体
面状導体
端部では均等にDC電流が流れる
端部では均等にDC電流が流れる
端部では均等にDC電流が流れる
端部では均等にDC電流が流れる
端部では均等にDC電流が流れる
端部では均等にDC電流が流れる
電圧大
0V
X
Y
Z
A
B
C

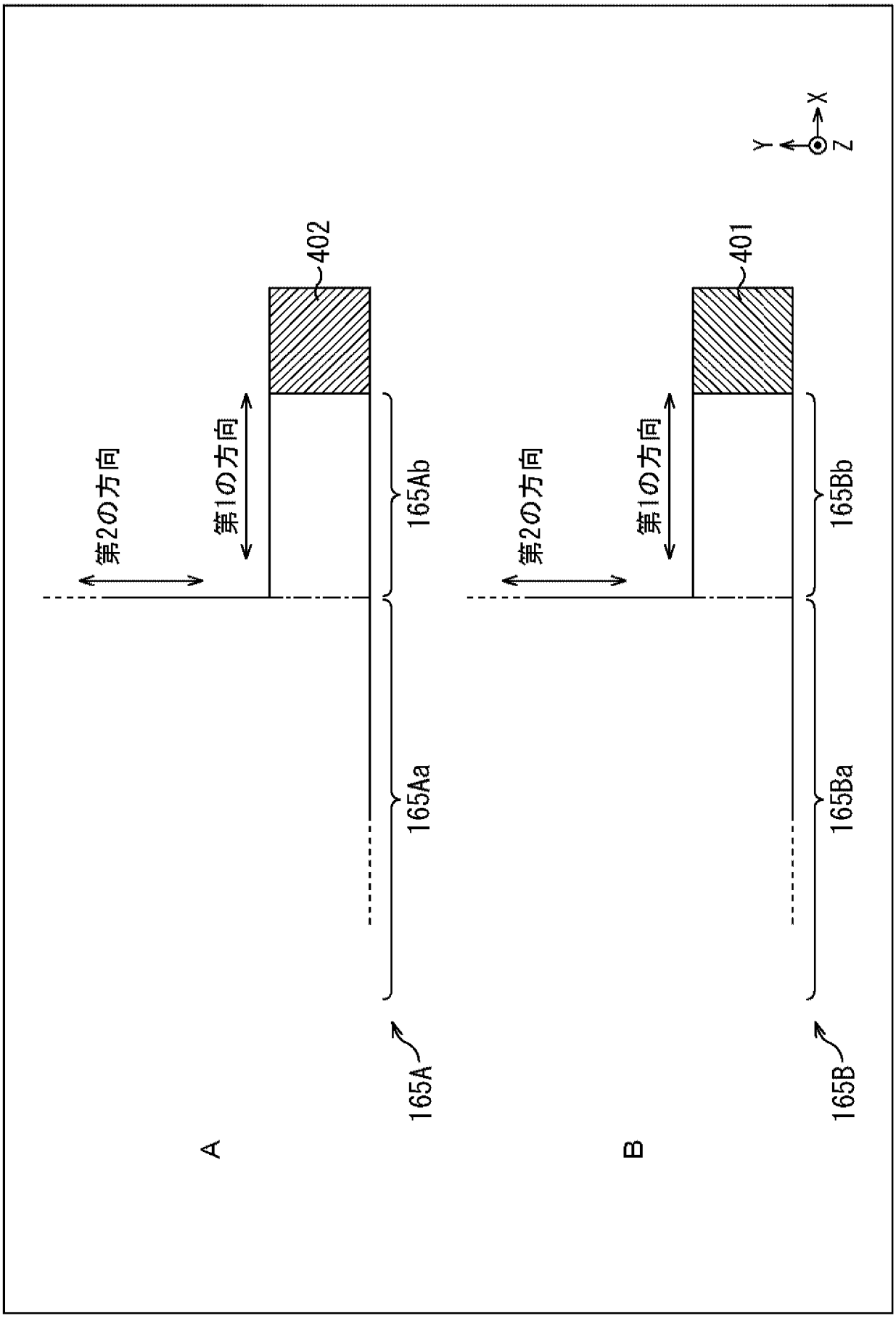
[図61]
FIG. 61



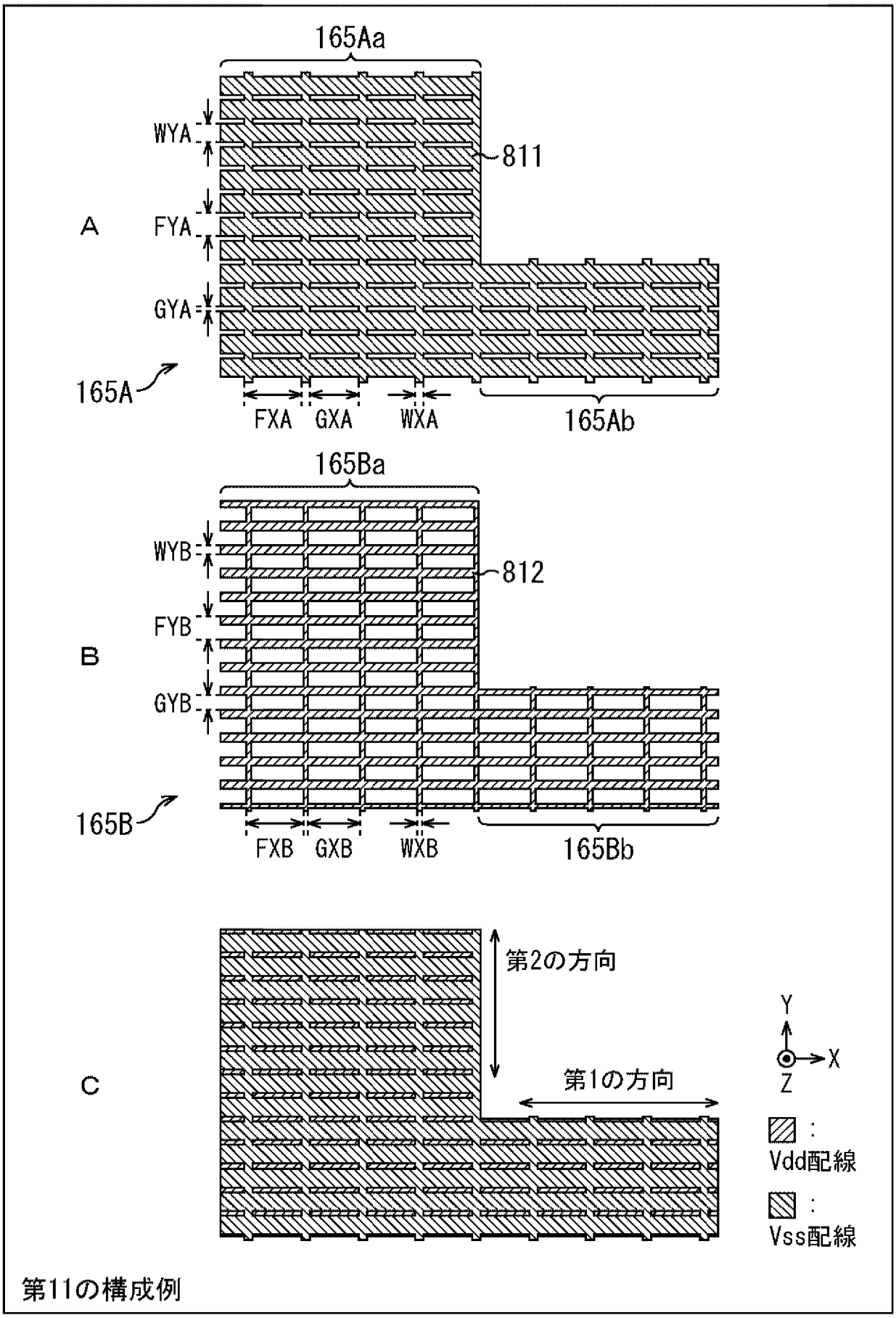
[図62]
FIG. 62



[図63]
FIG. 63

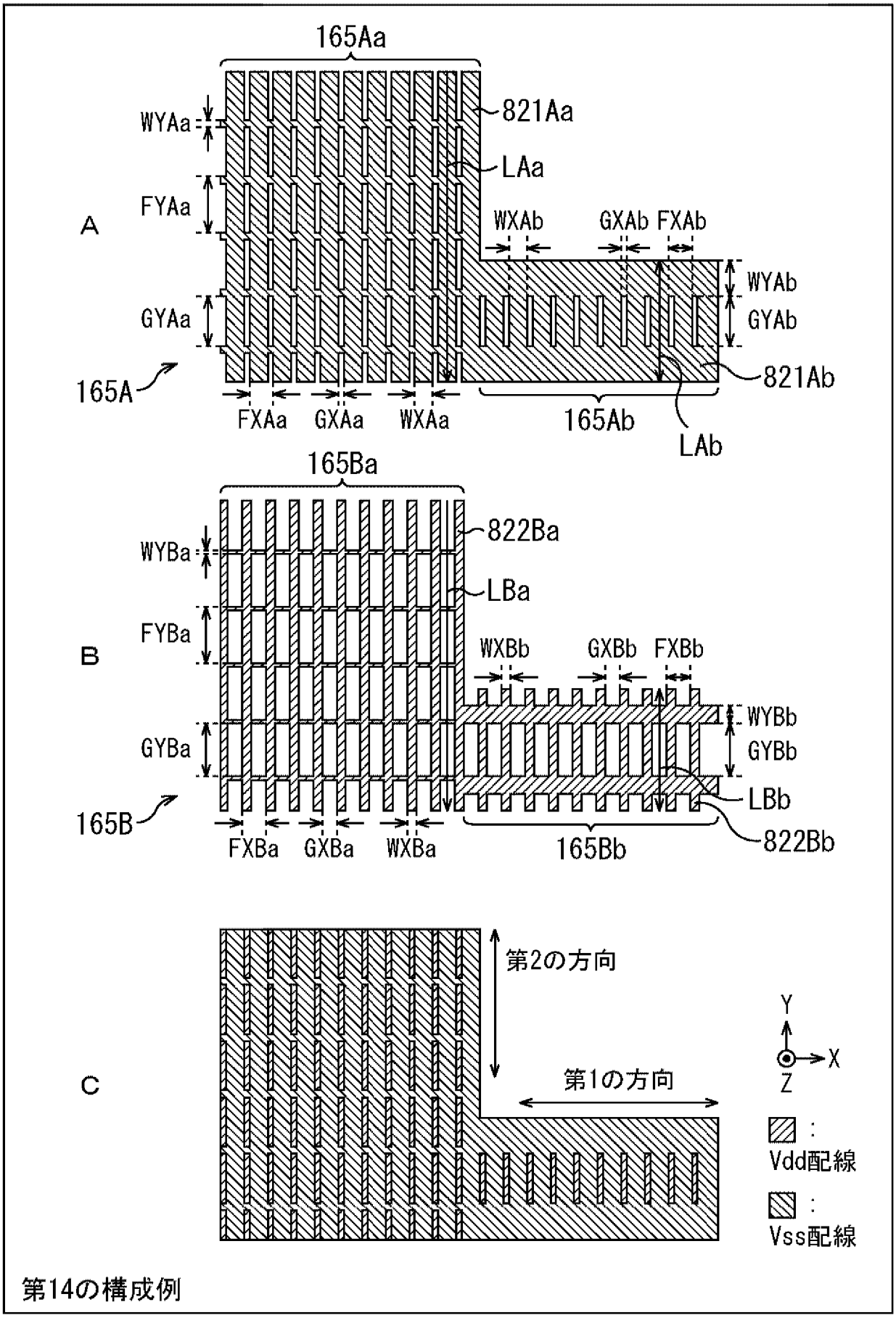


[図64]
FIG. 64



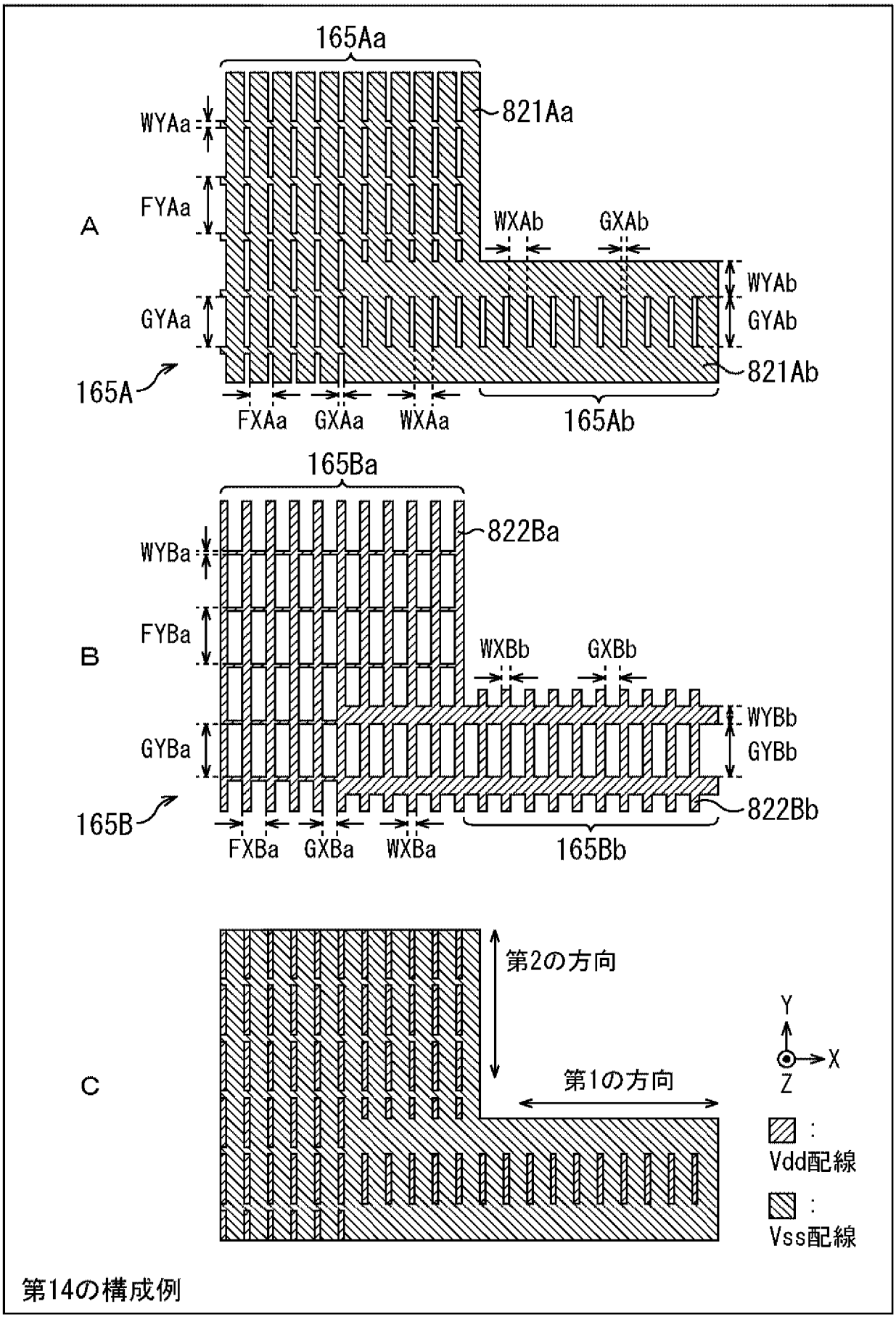
第11の構成例

[図65]
FIG. 65



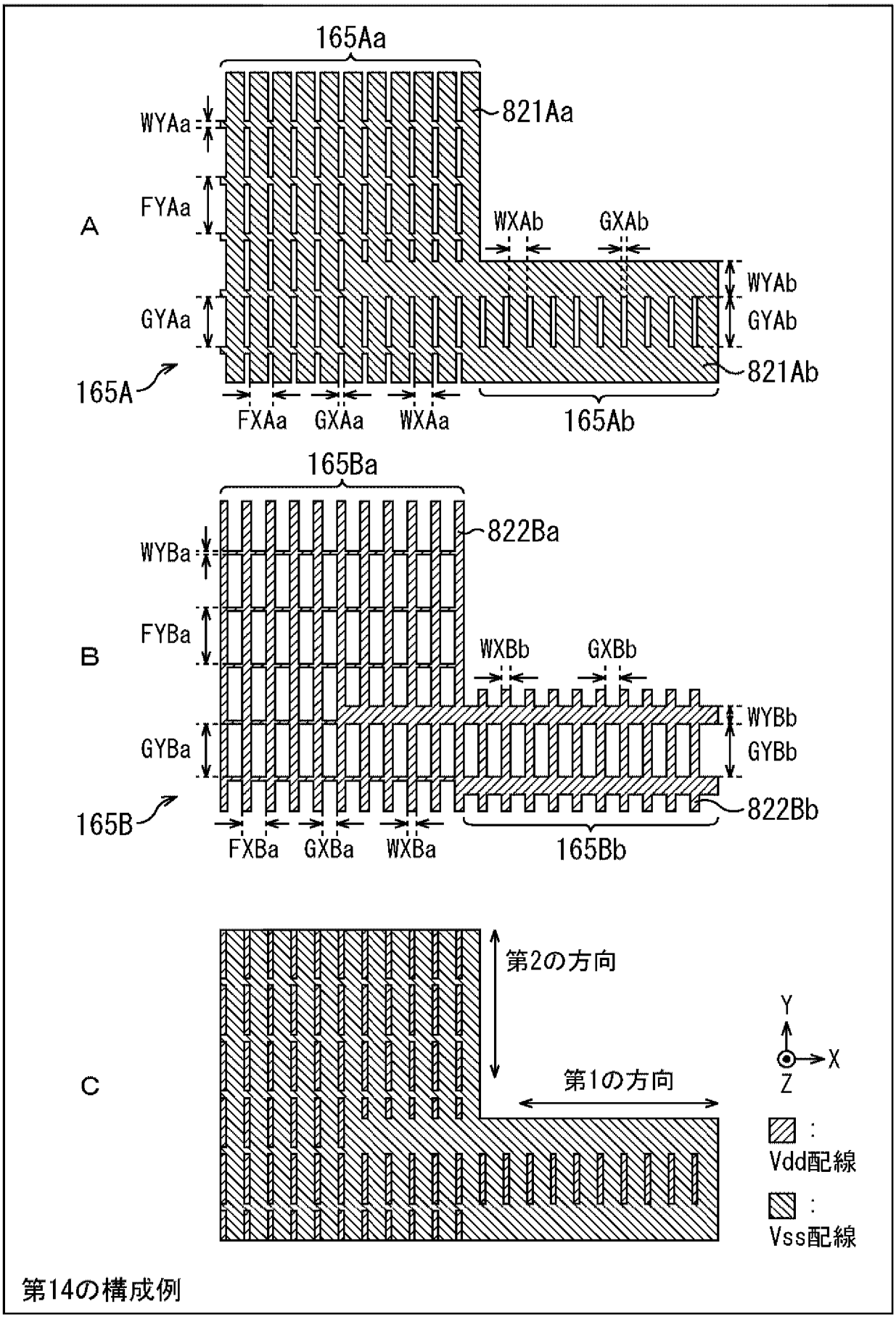
第14の構成例

[図66]
FIG. 66



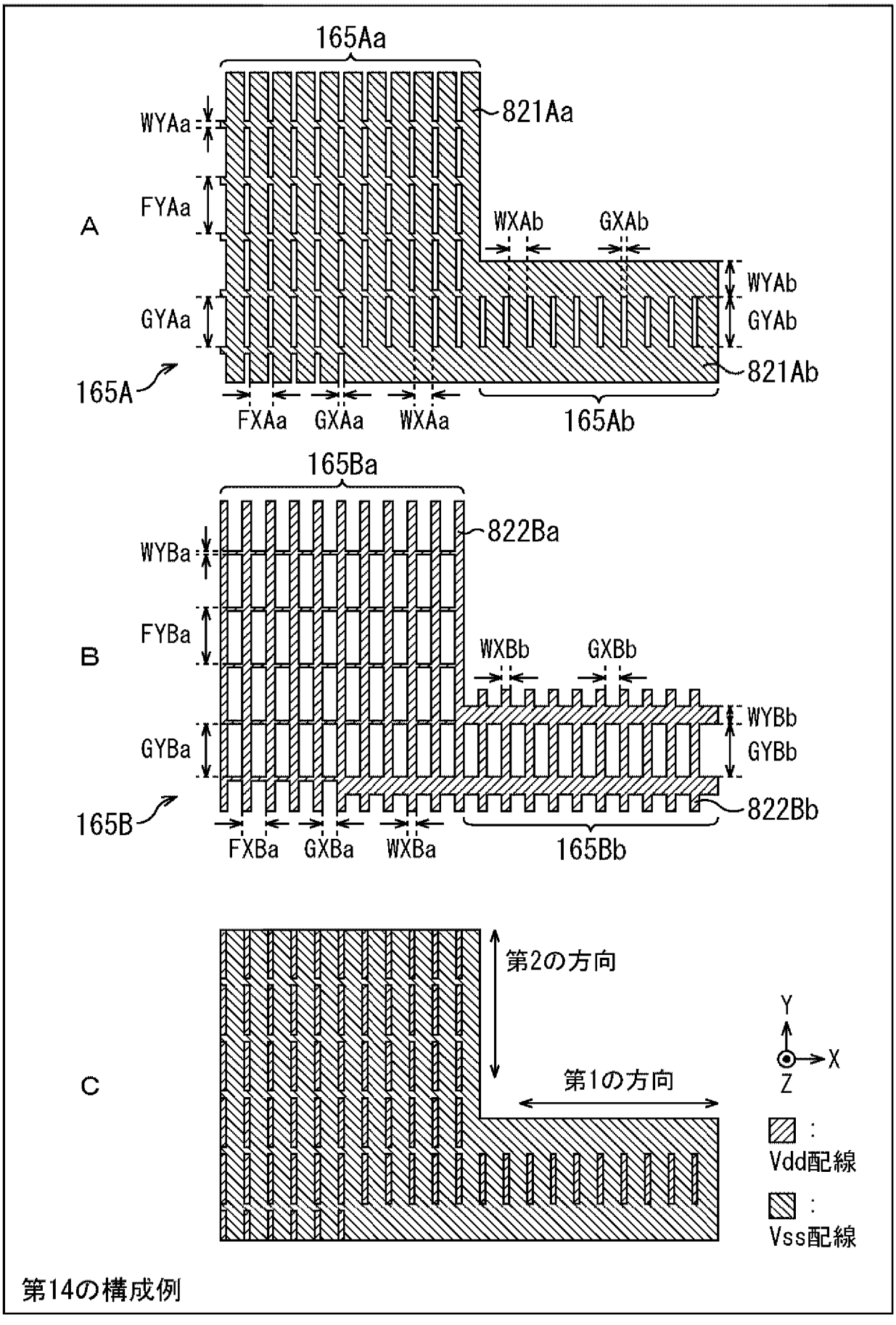
第14の構成例

[図67]
FIG. 67



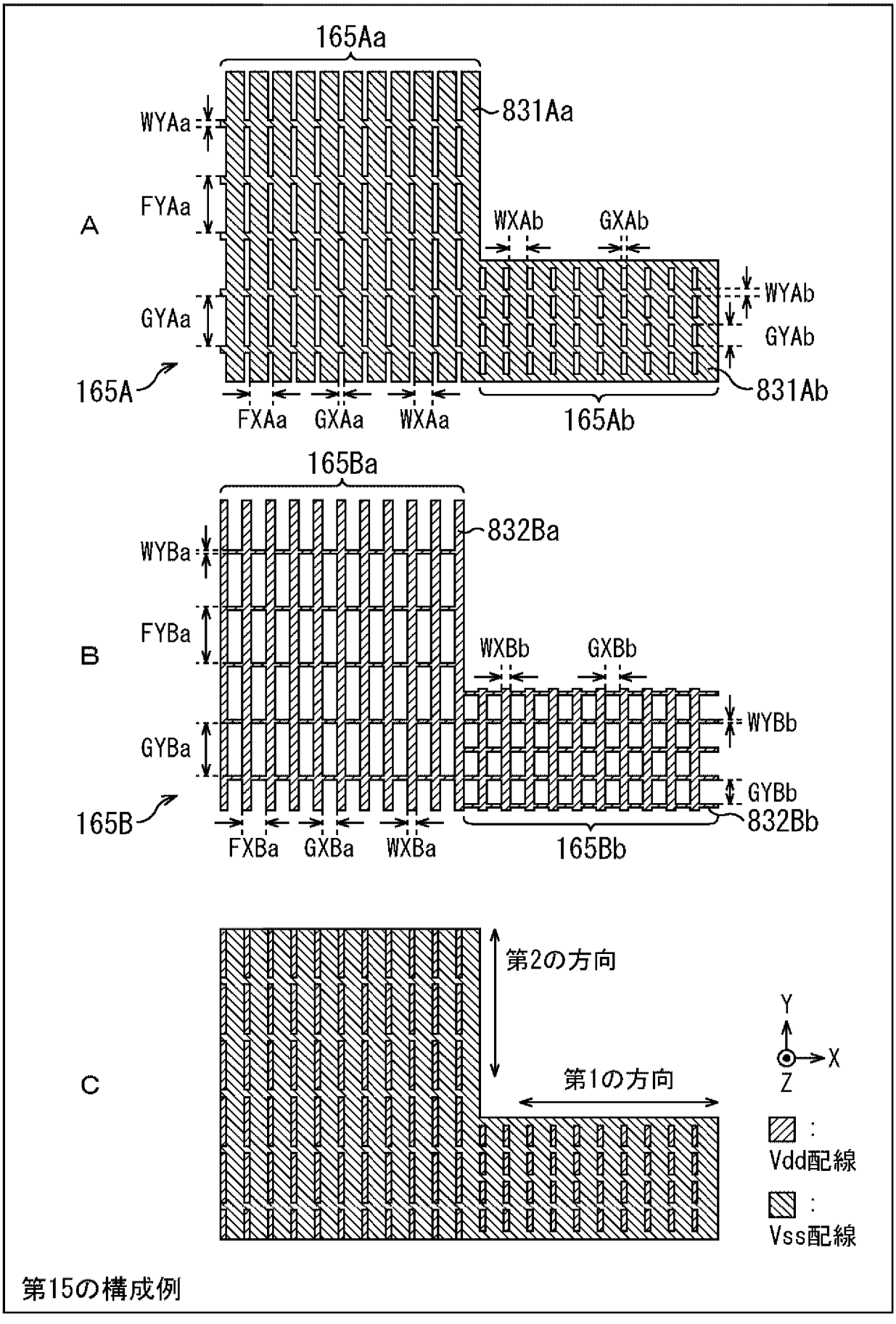
第14の構成例

[図68]
FIG. 68



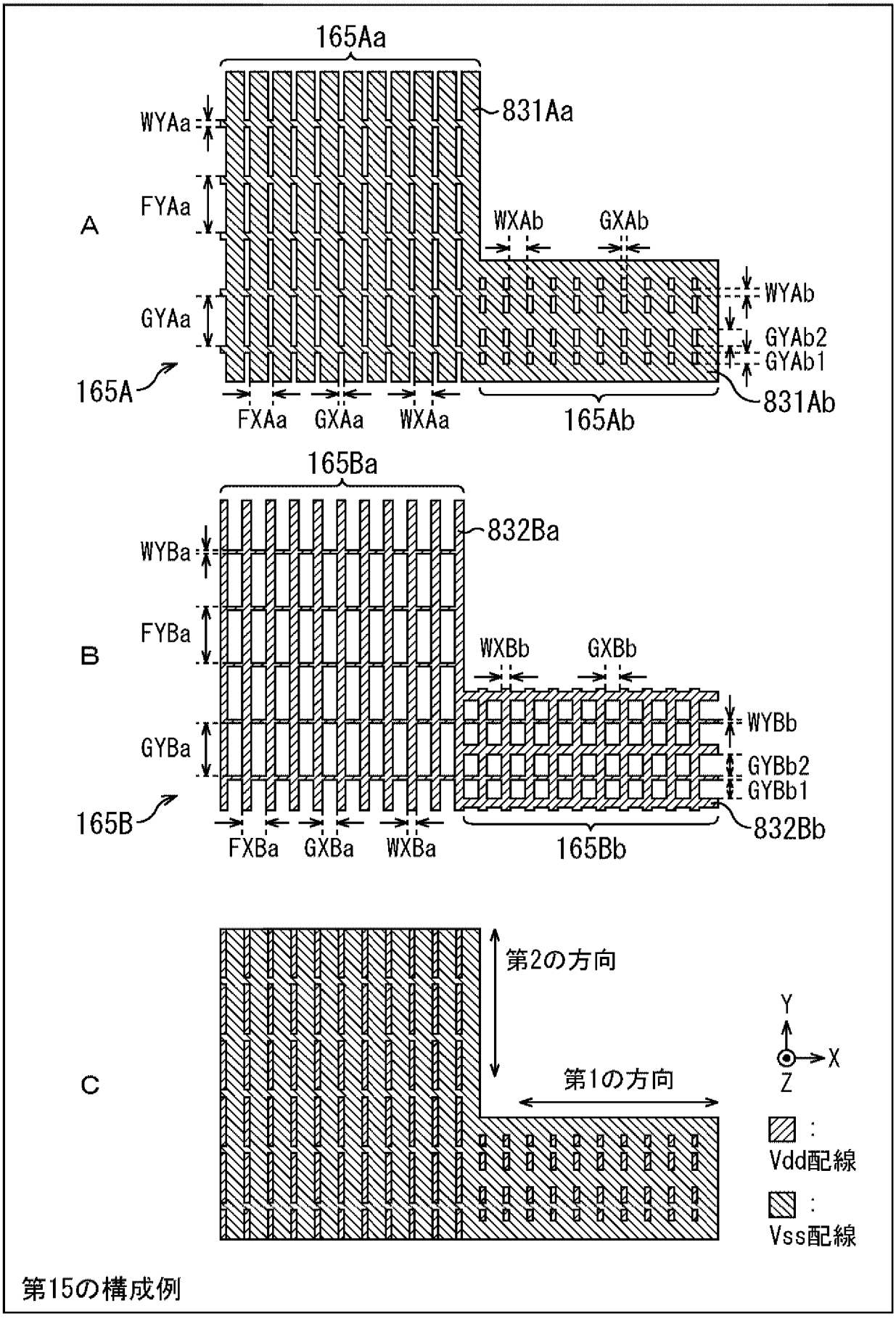
第14の構成例

[図69]
FIG. 69



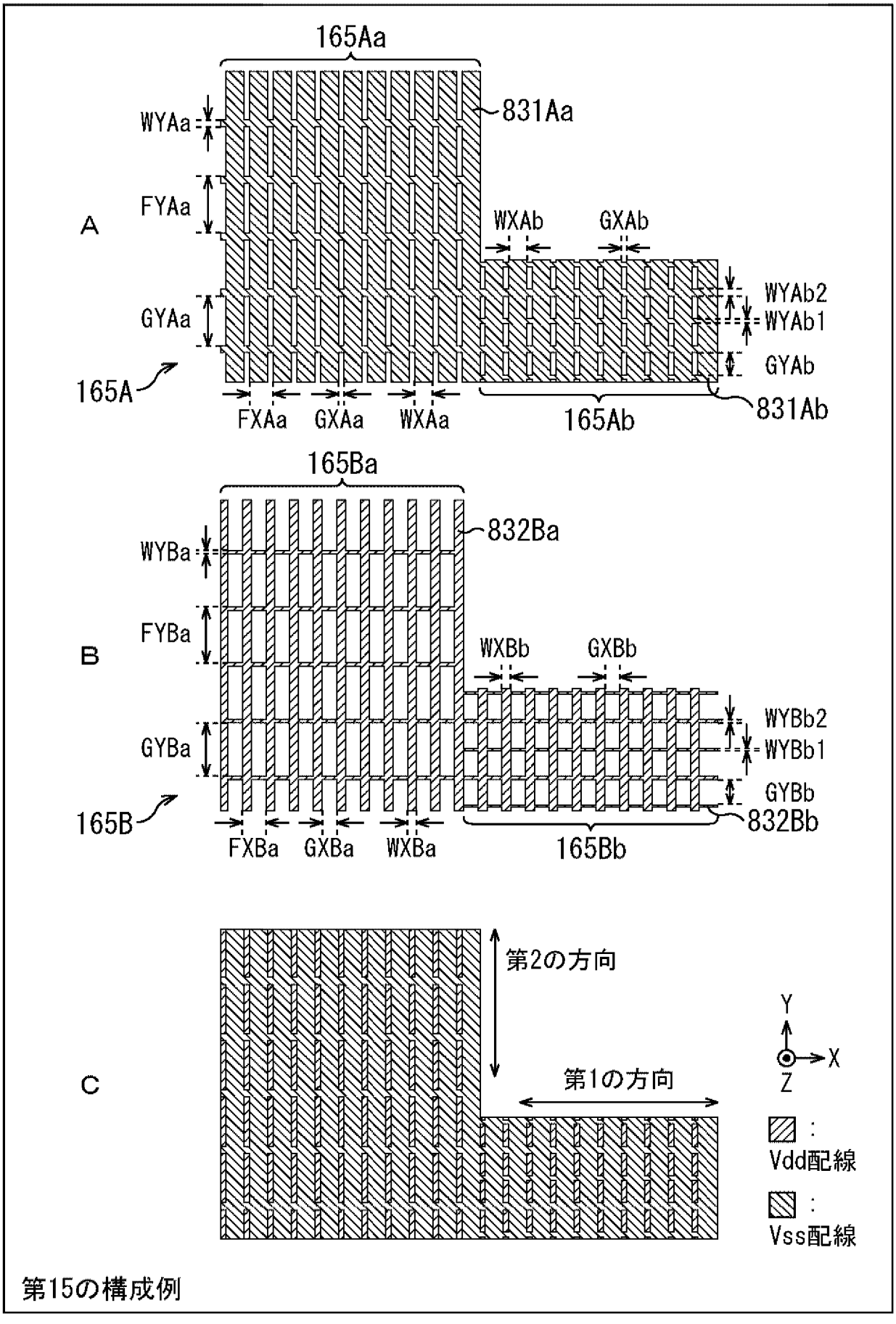
第15の構成例

[図70]
FIG. 70



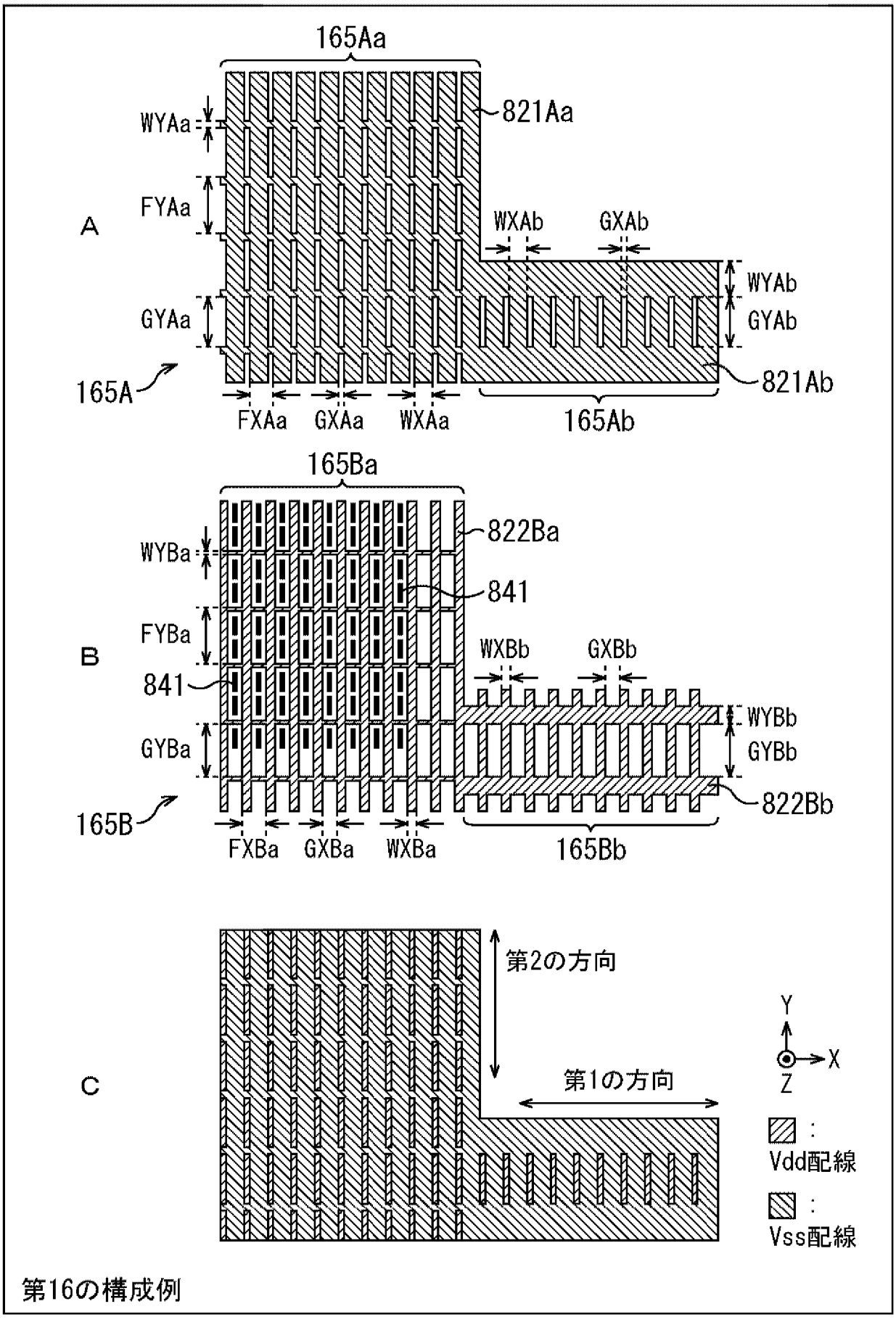
第15の構成例

[図71]
FIG. 71



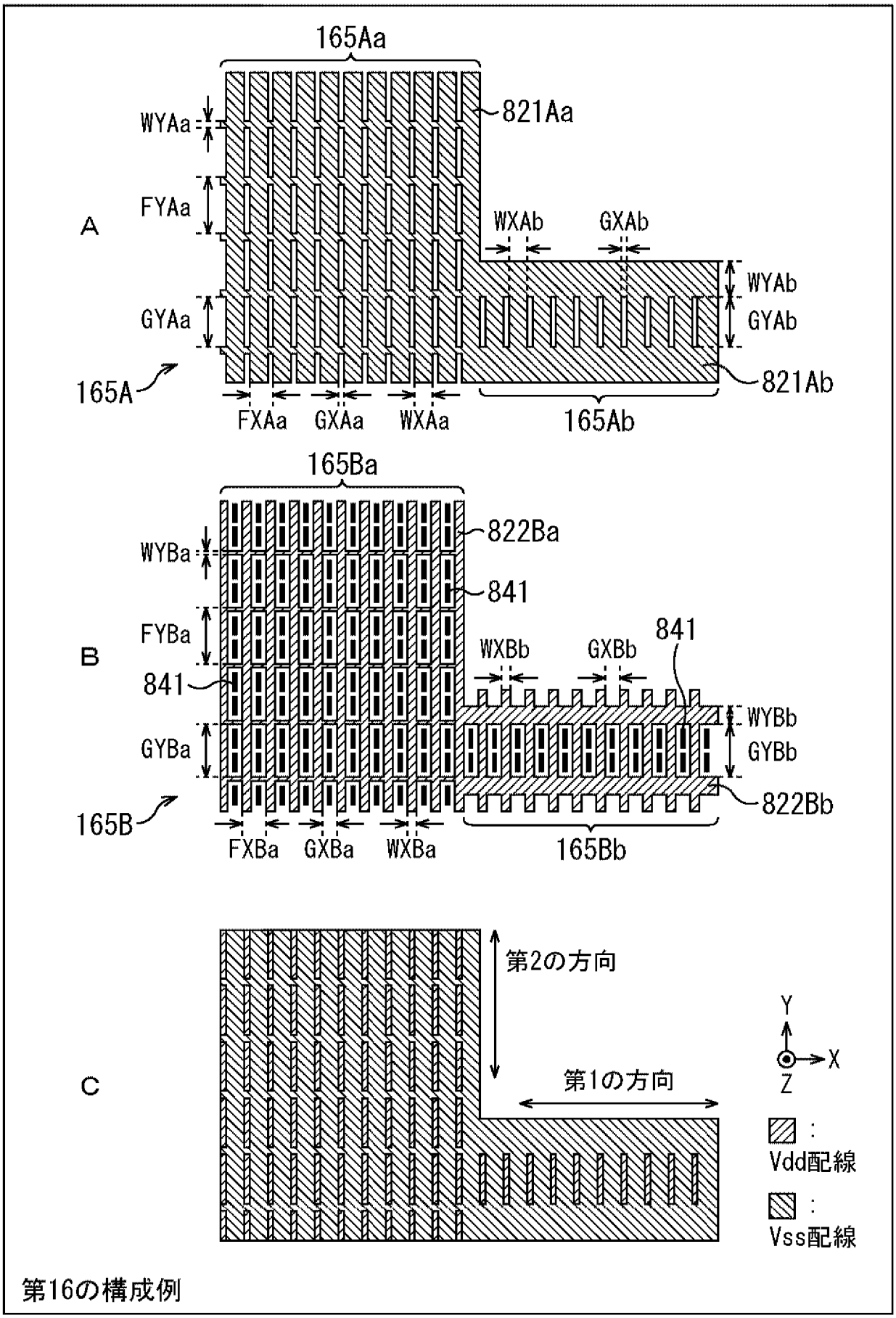
第15の構成例

[図72]
FIG. 72



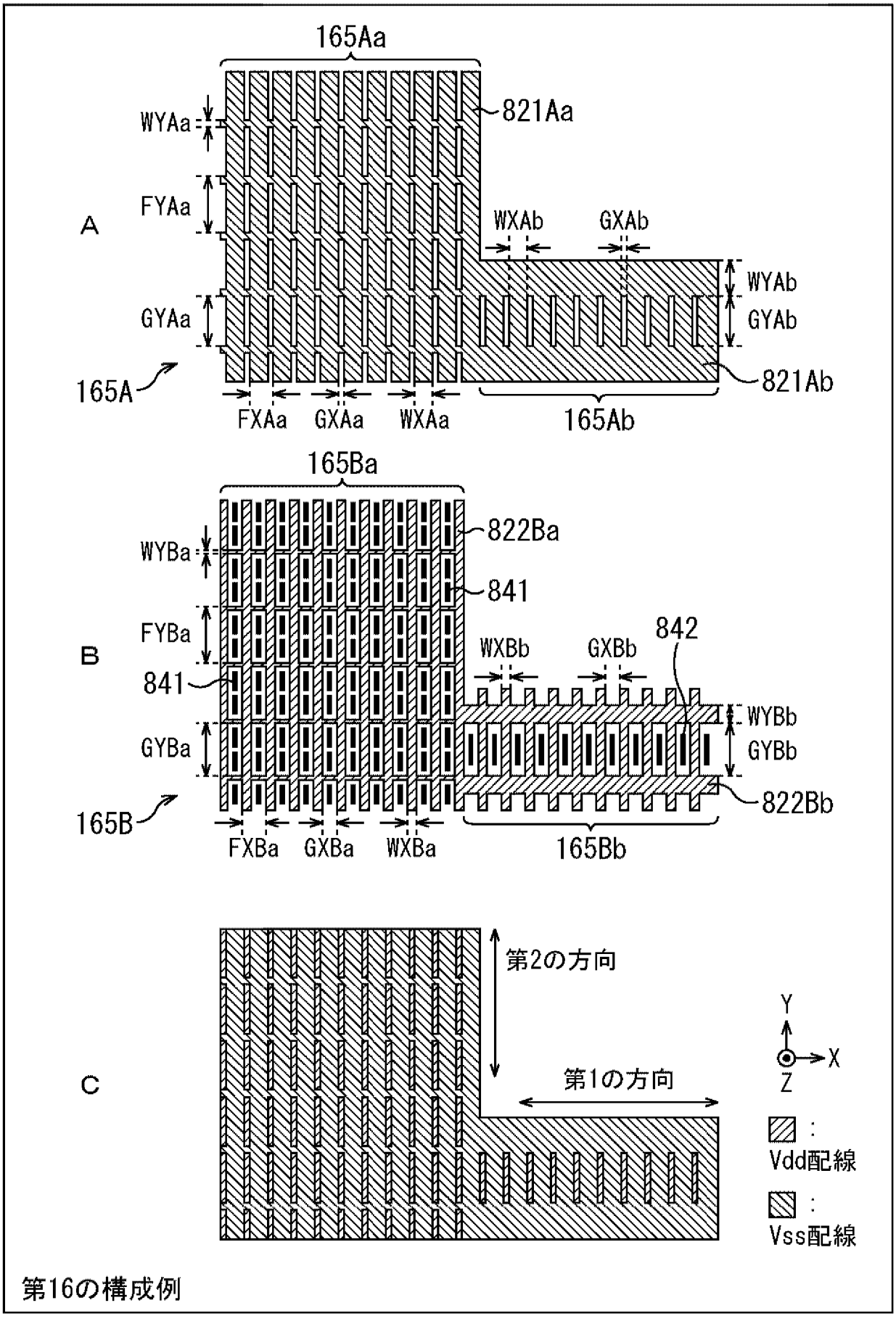
第16の構成例

[図73]
FIG. 73



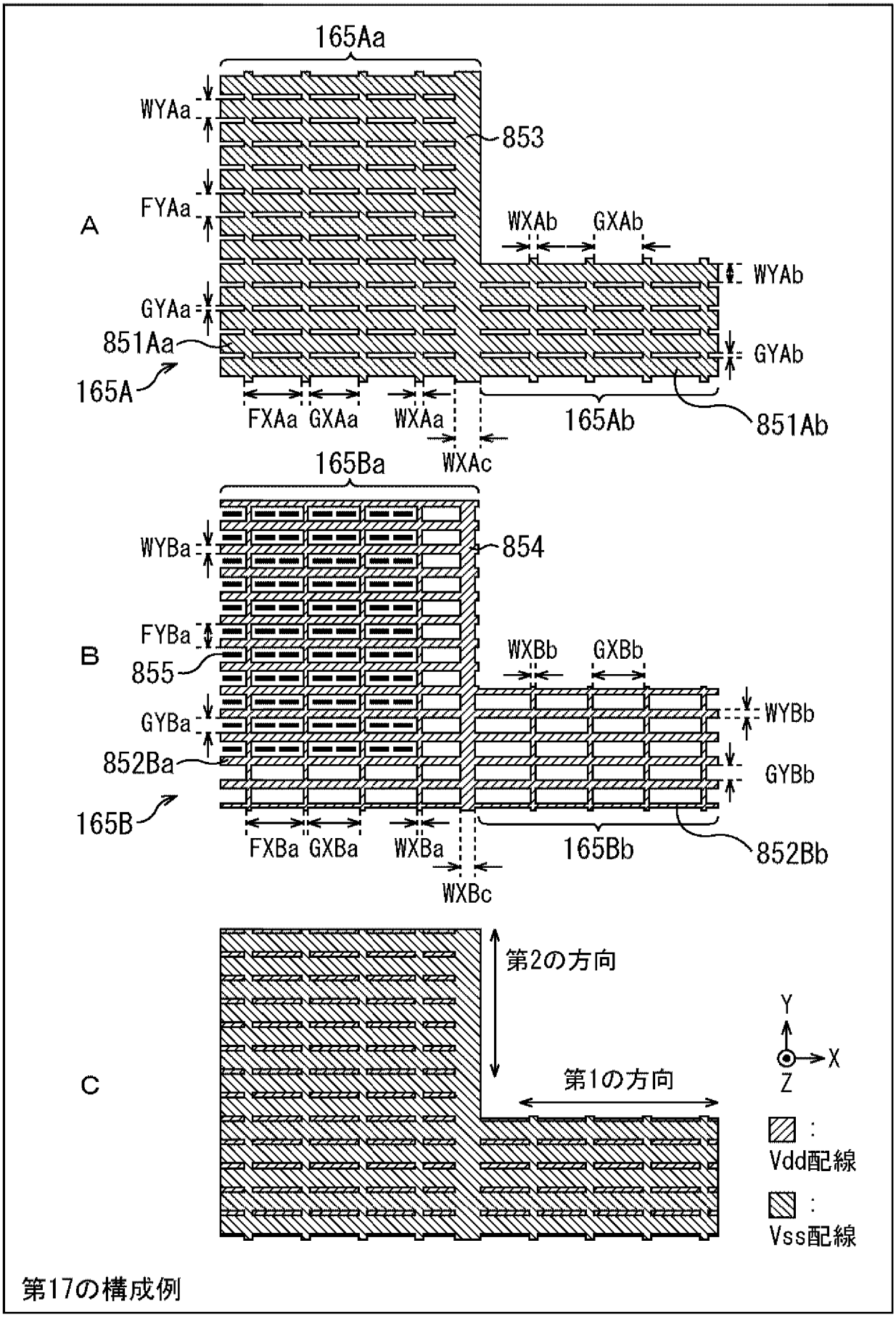
第16の構成例

[図74]
FIG. 74



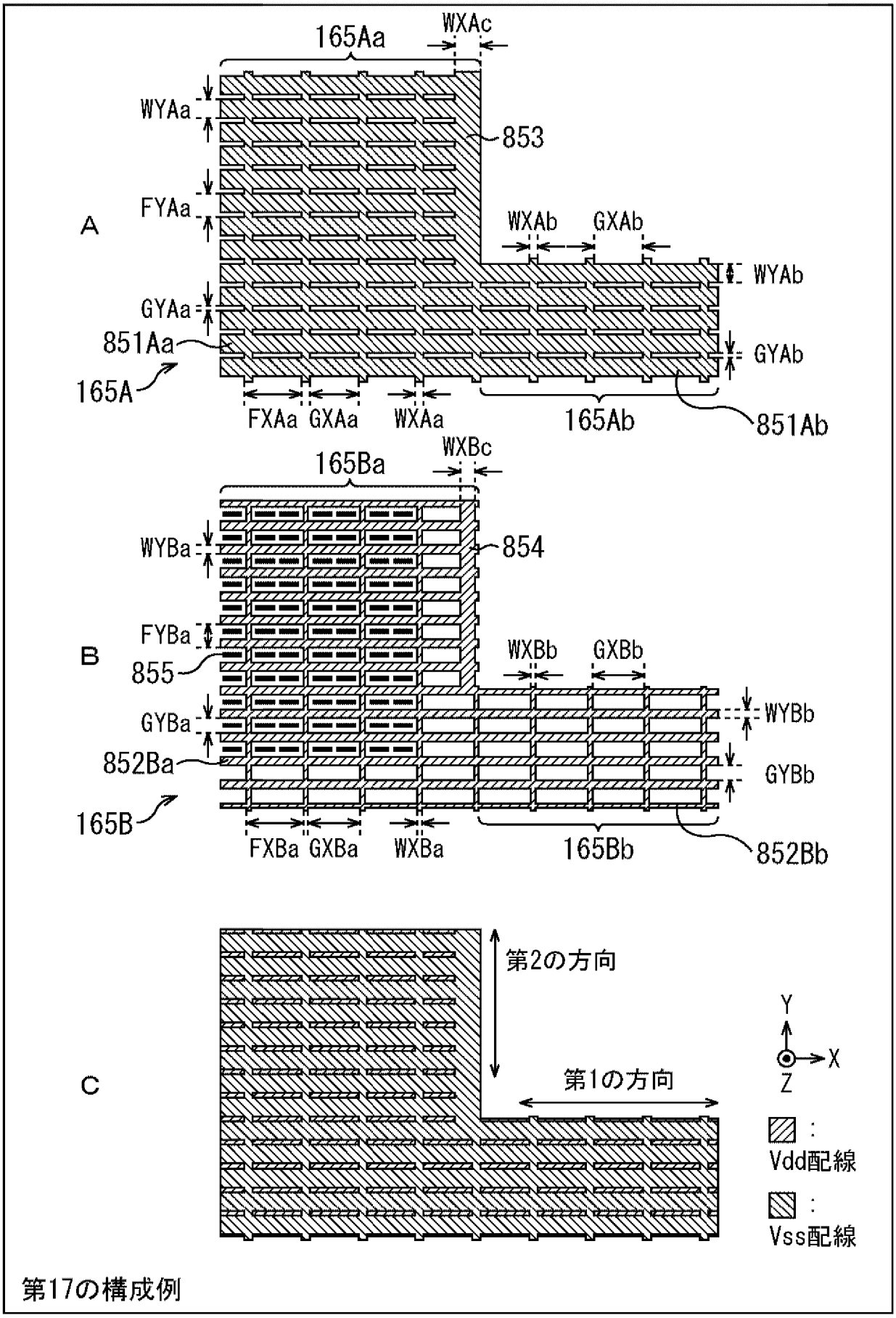
第16の構成例

[図75]
FIG. 75



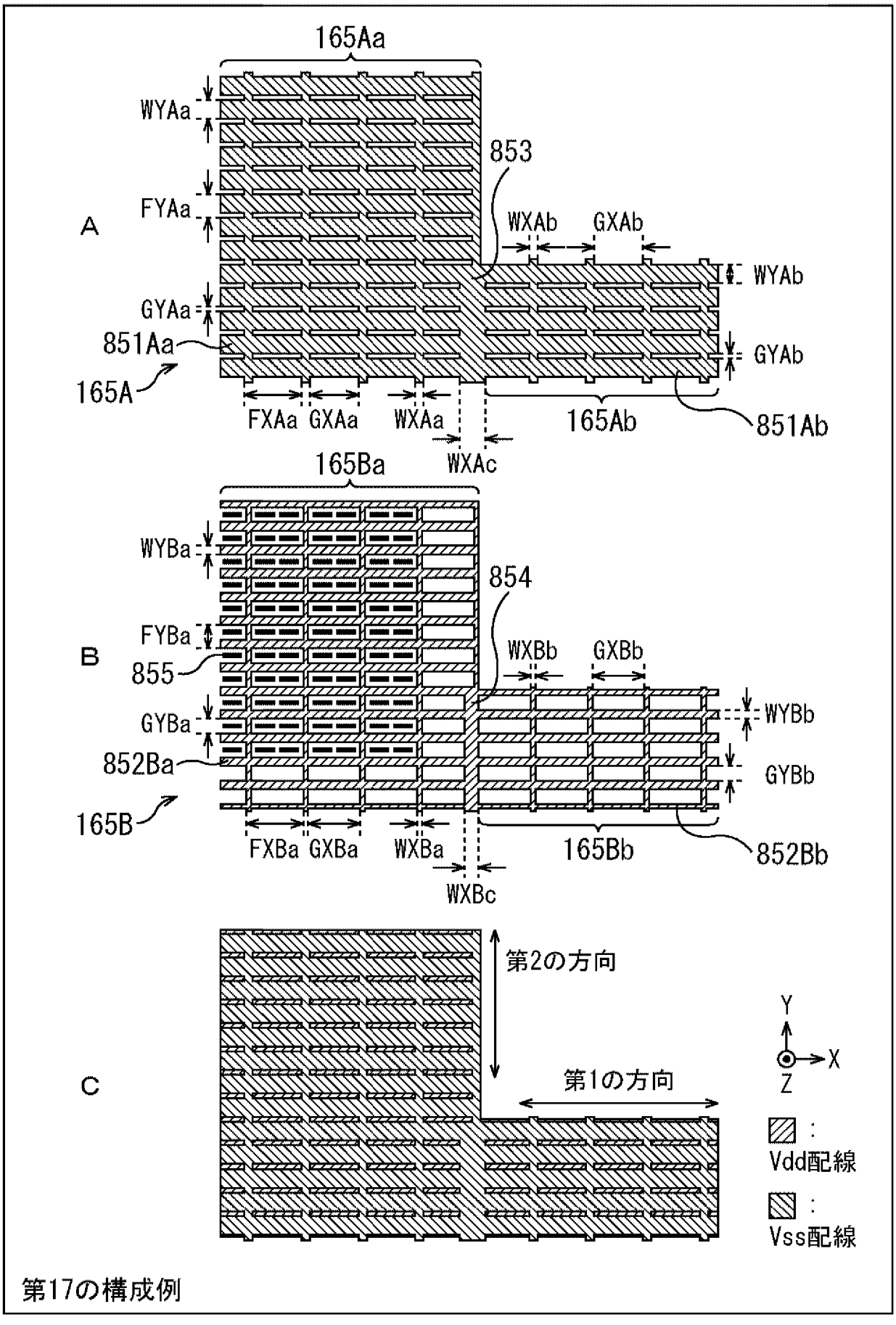
第17の構成例

[図76]
FIG. 76



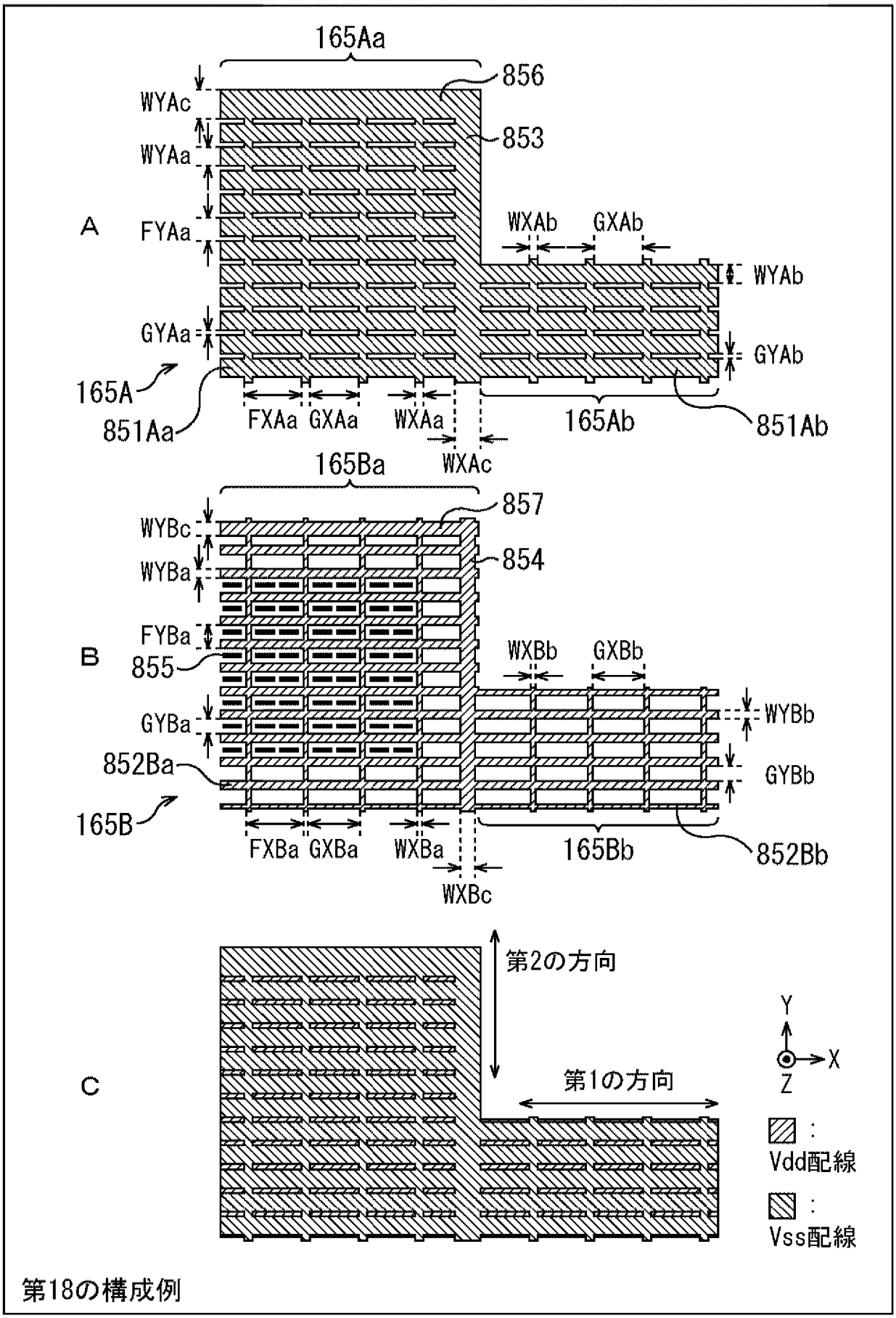
第17の構成例

[図77]
FIG. 77



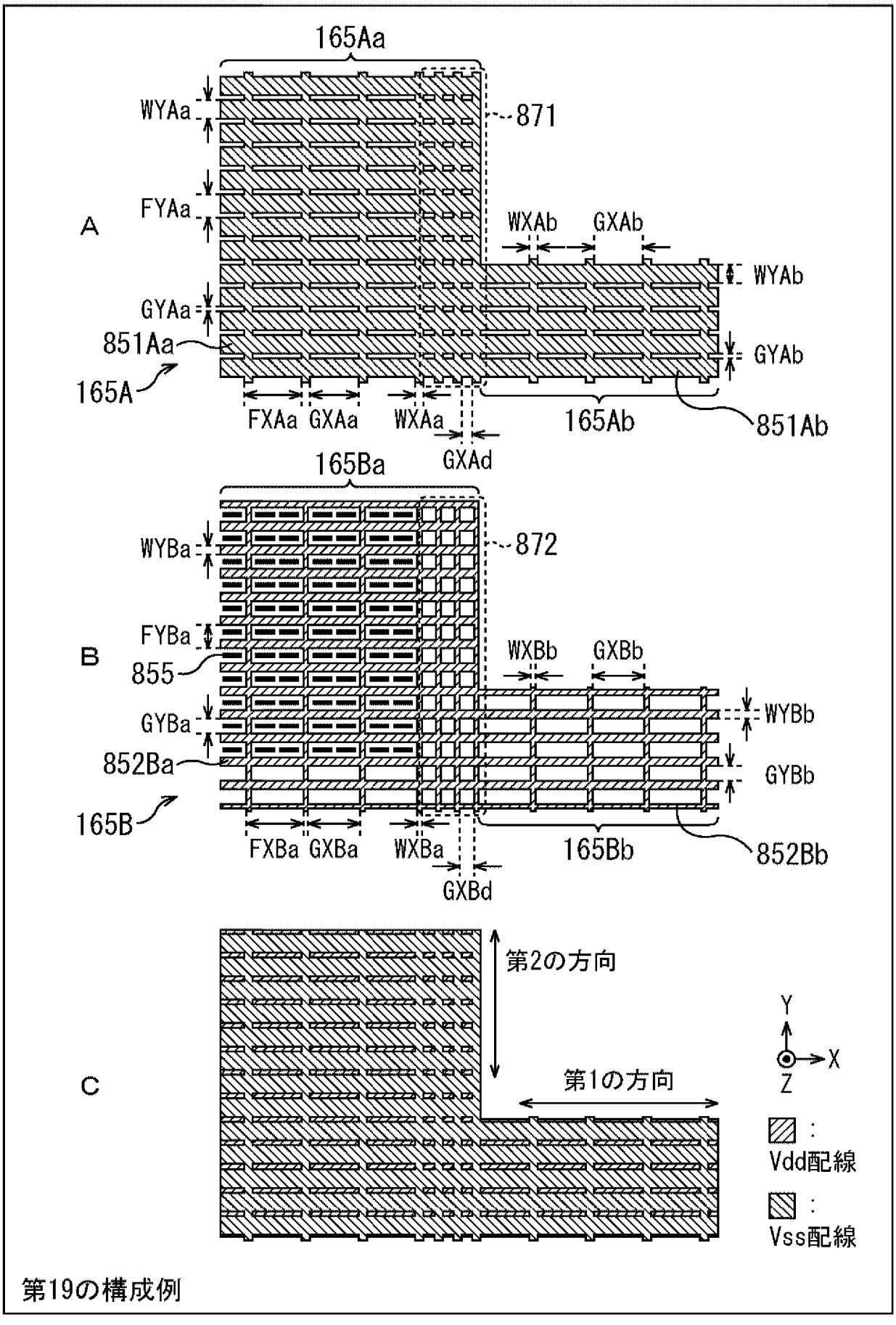
第17の構成例

[図78]
FIG. 78



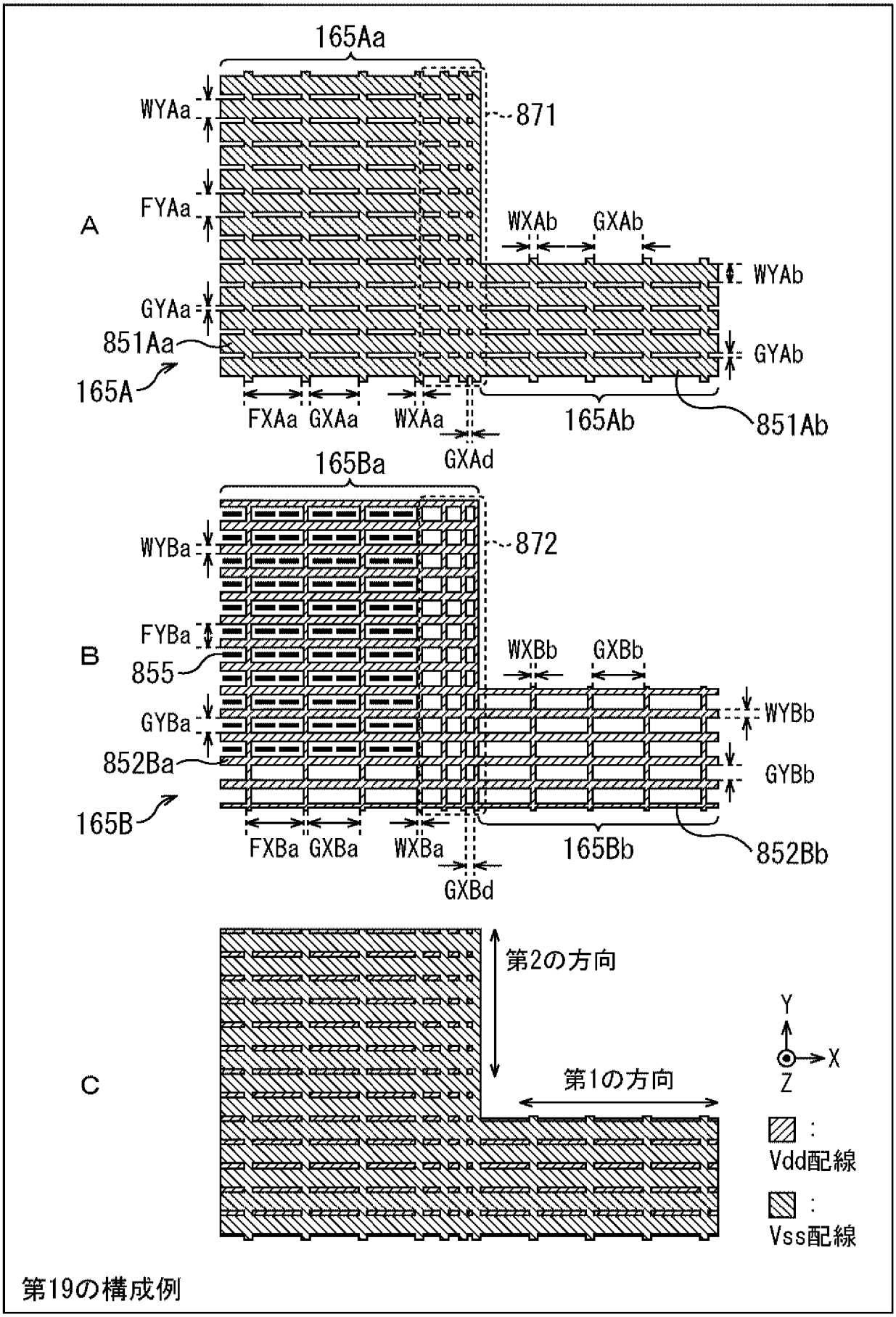
第18の構成例

[図79]
FIG. 79



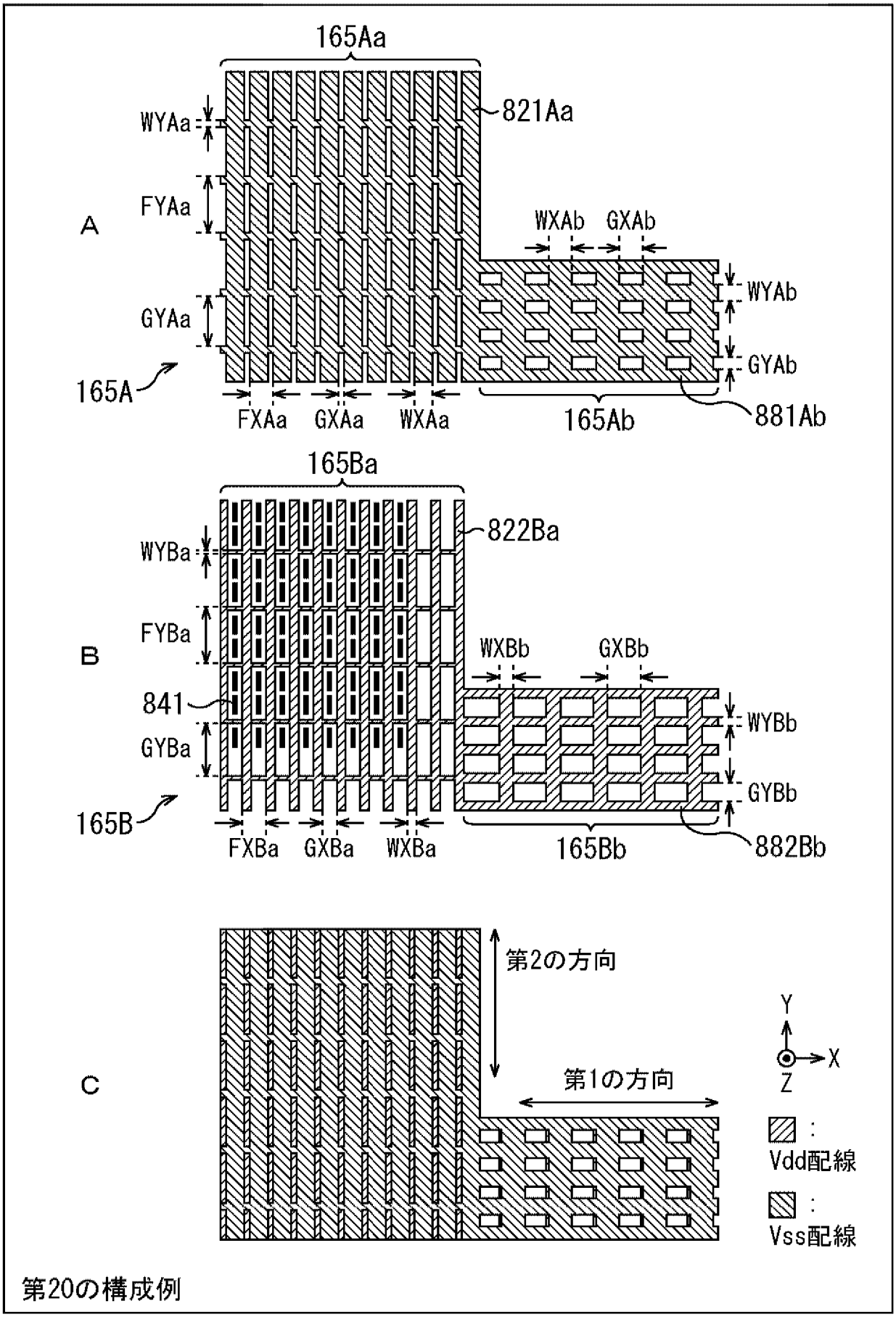
第19の構成例

[図80]
FIG. 80



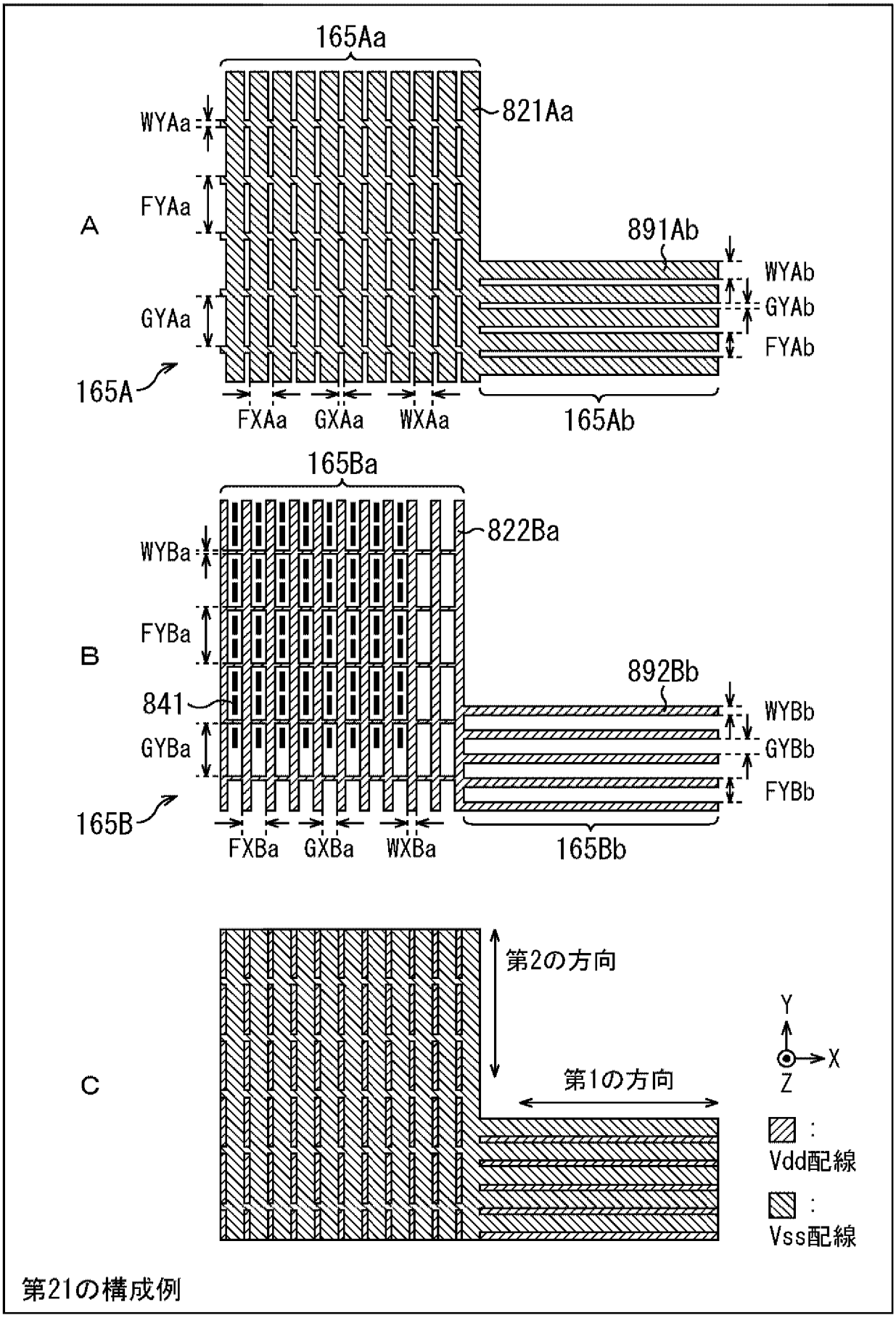
第19の構成例

[図81]
FIG. 81



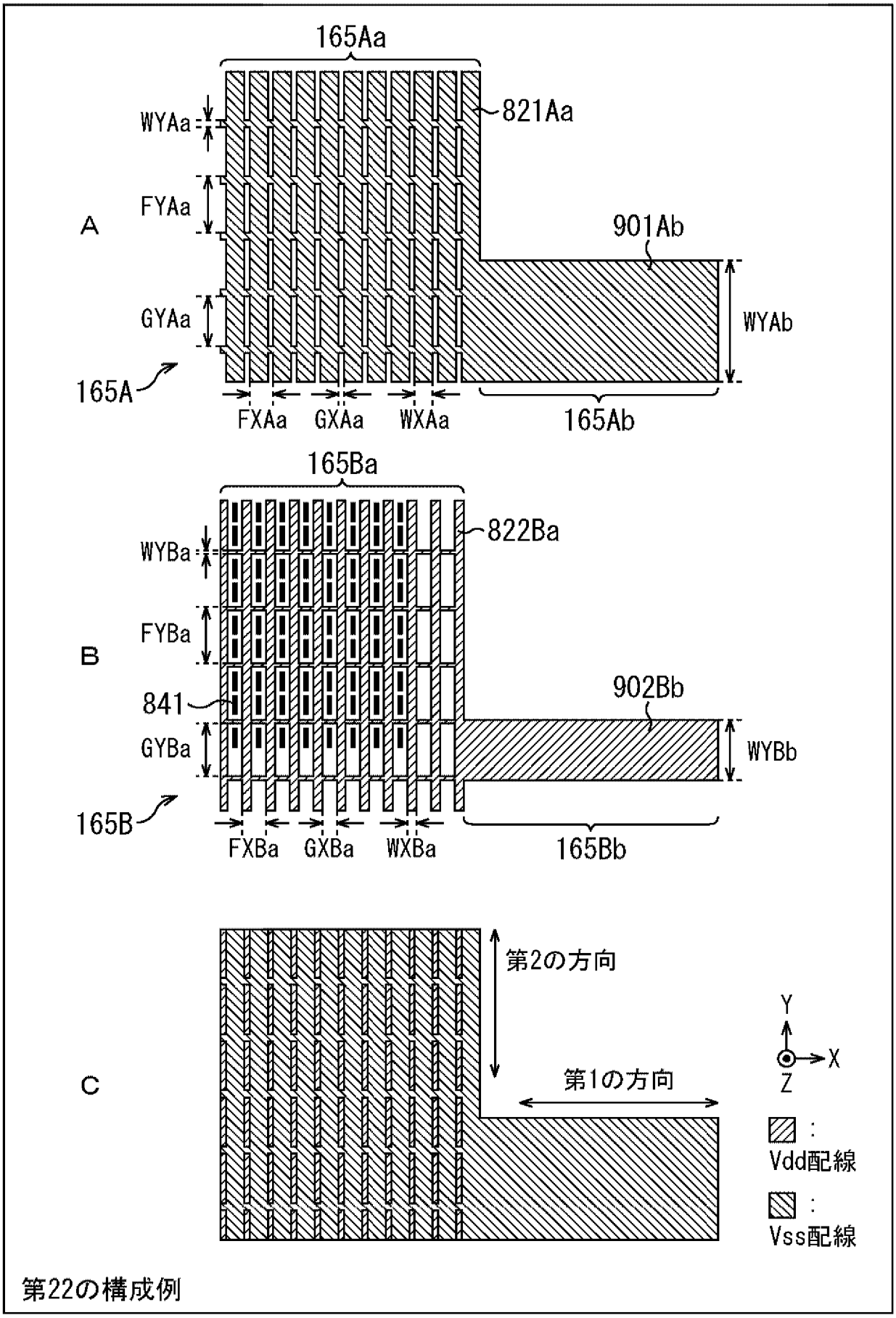
第20の構成例

[図82]
FIG. 82



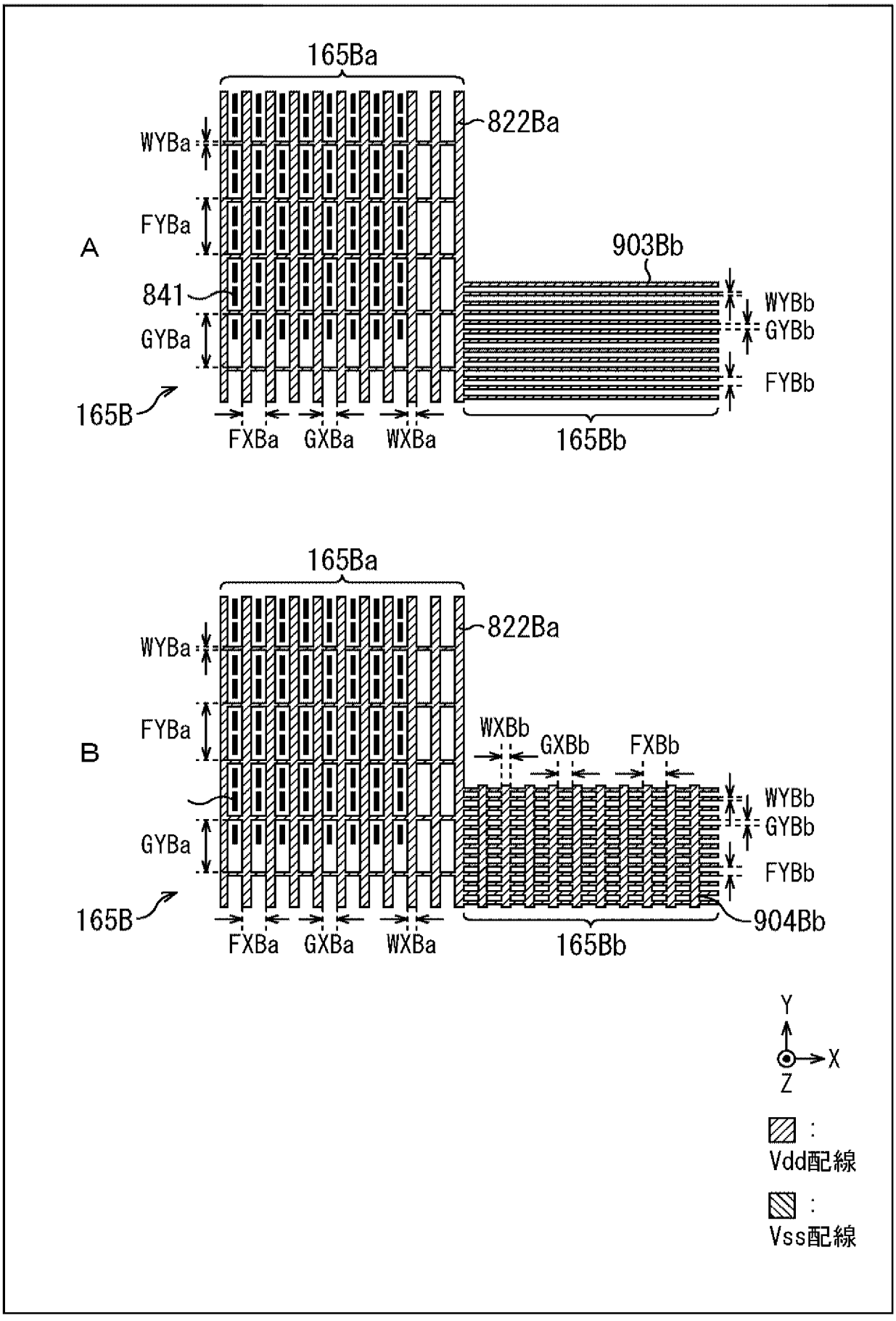
第21の構成例

[図83]
FIG. 83

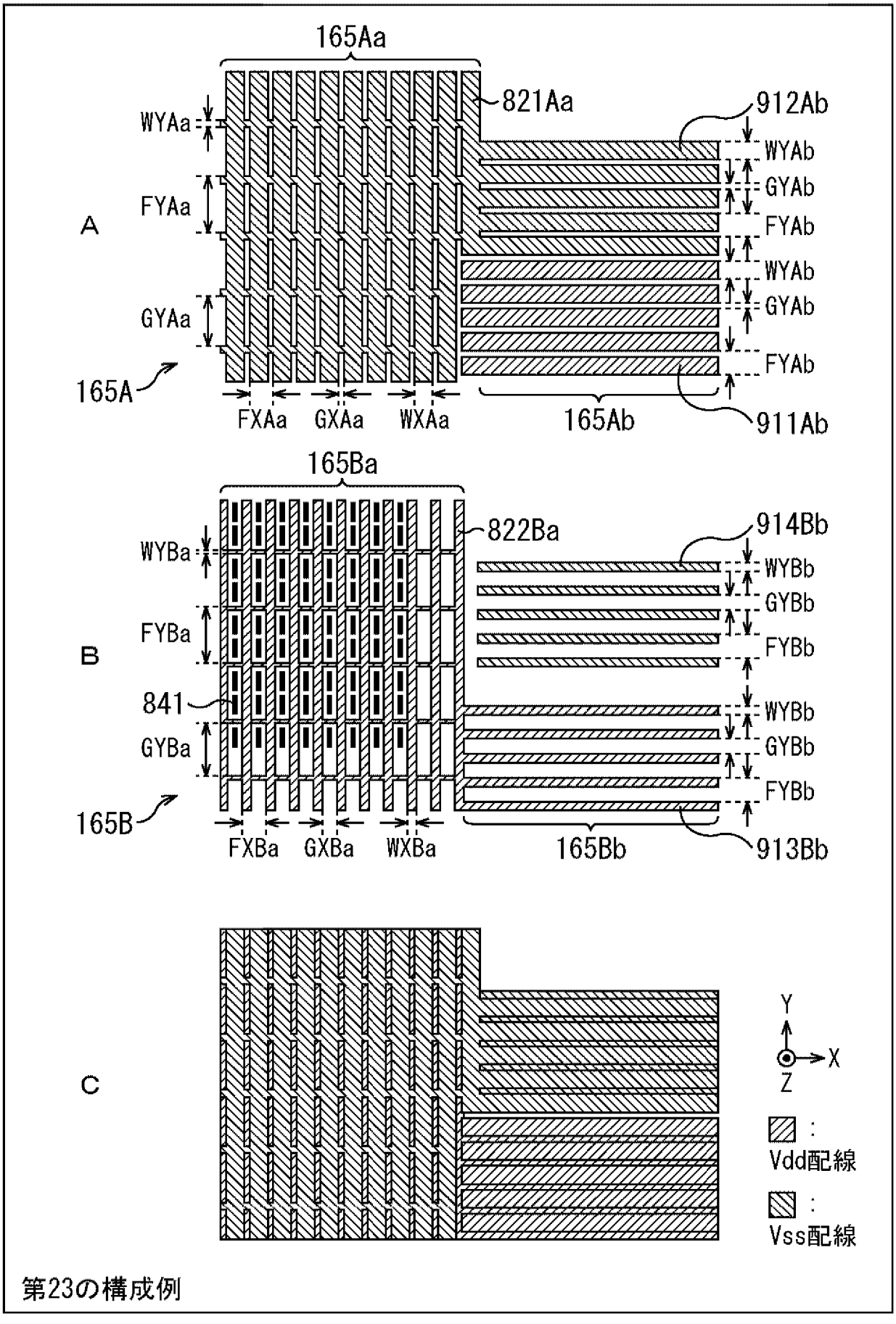


第22の構成例

[図84]
FIG. 84

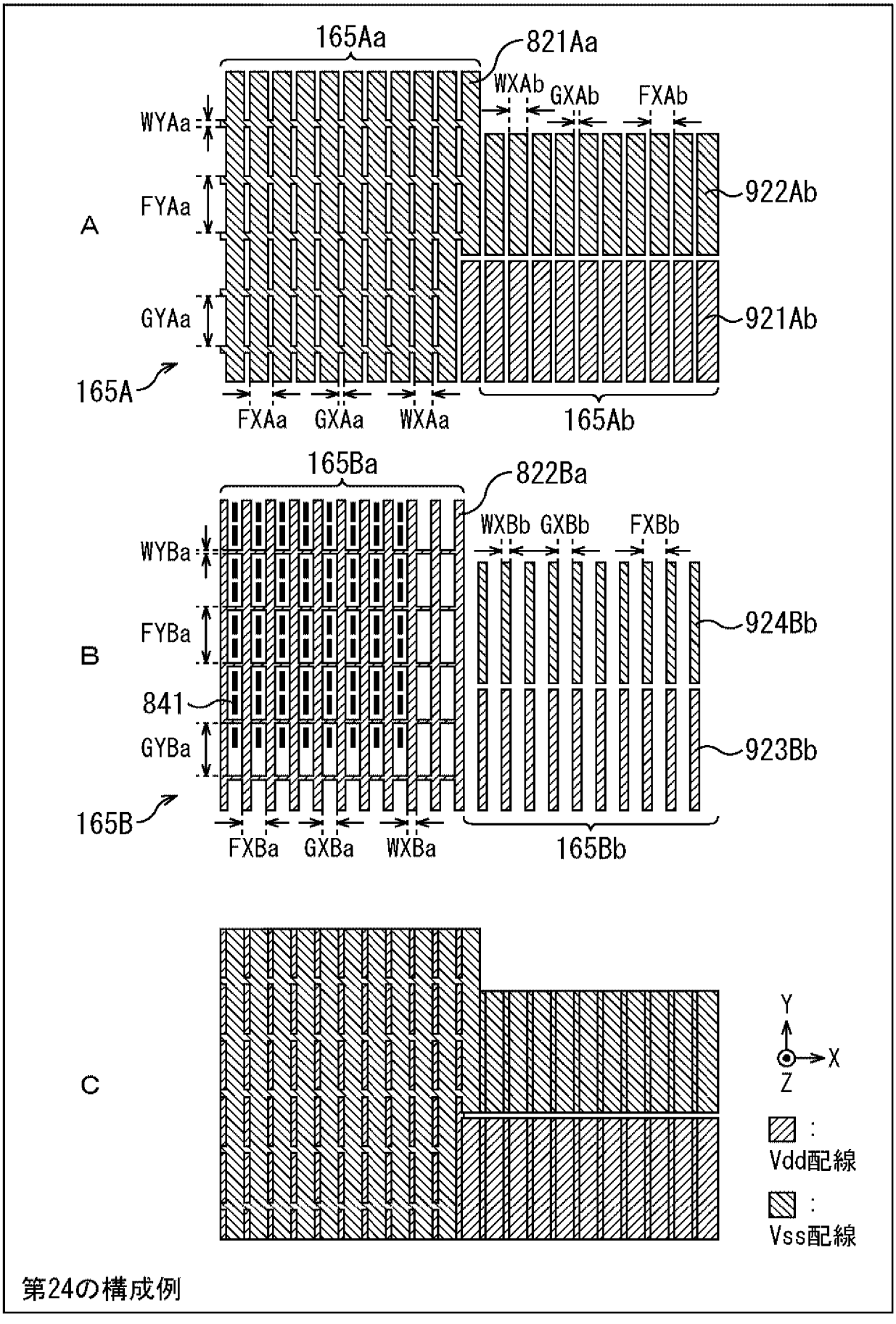

165Ba
822Ba
WYBa
FYBa
A
903Bb
841
WYBb
GYBb
GYBa
FYBb
165B
FXBa
GXBa
WXBa
165Bb
165Ba
822Ba
WYBa
FYBa
B
WXBb
GXBb
FXBb
WYBb
GYBb
GYBa
FYBb
165B
904Bb
FXBa
GXBa
WXBa
165Bb
Y
X
Z
：
Vdd配線
：
Vss配線

[図85]
FIG. 85



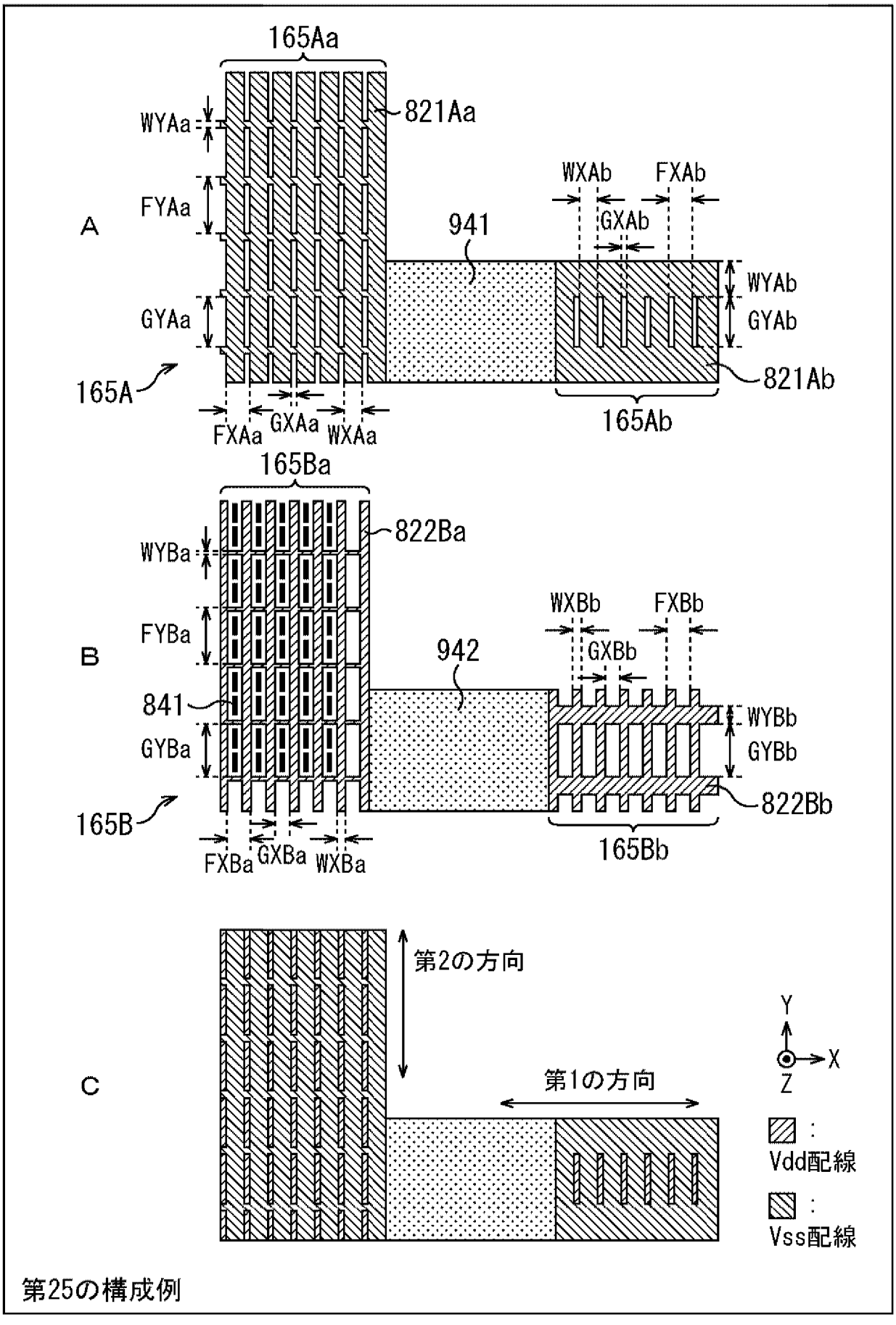
第23の構成例

[図86]
FIG. 86



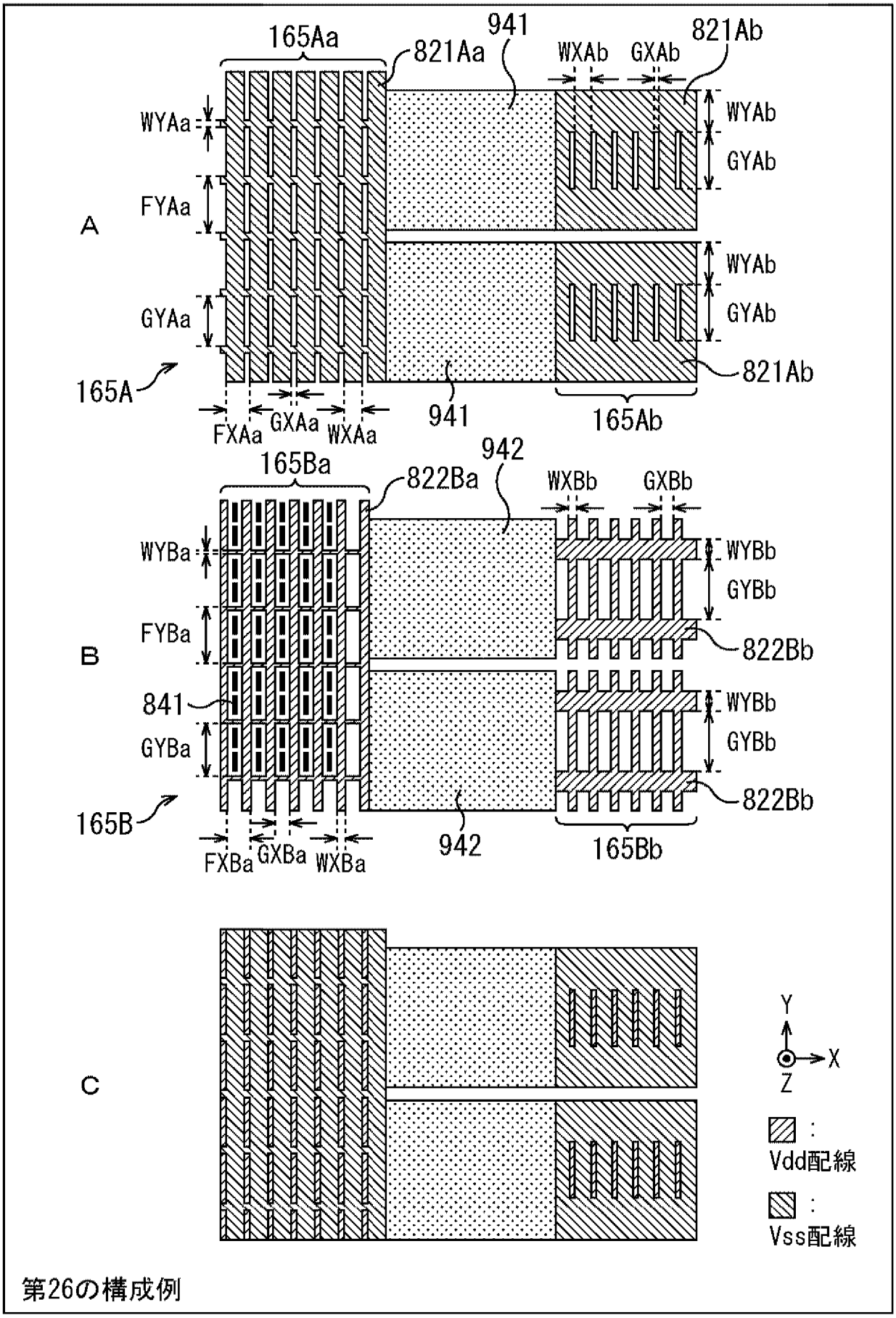
第24の構成例

[図87]
FIG. 87



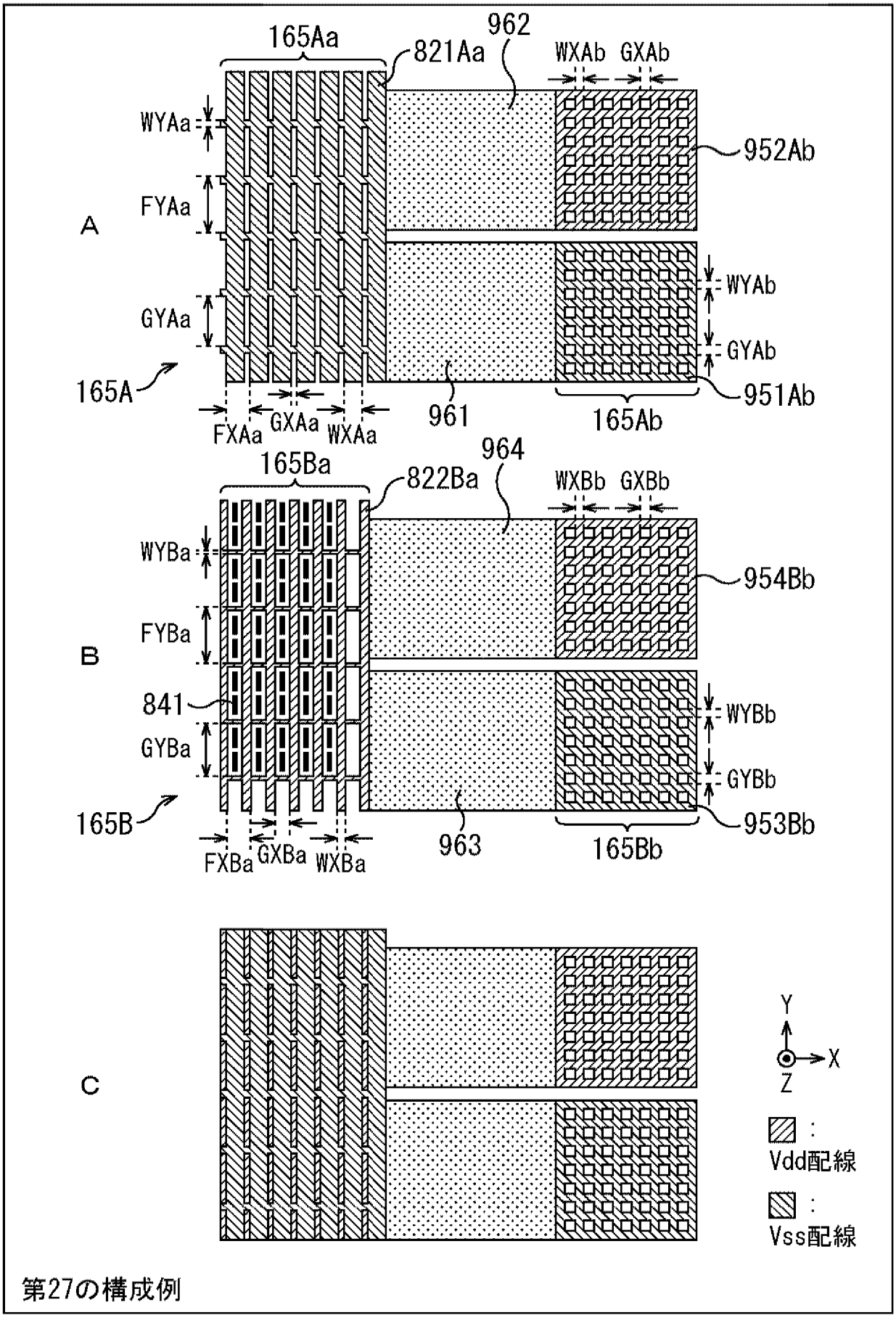
第25の構成例

[図88]
FIG. 88



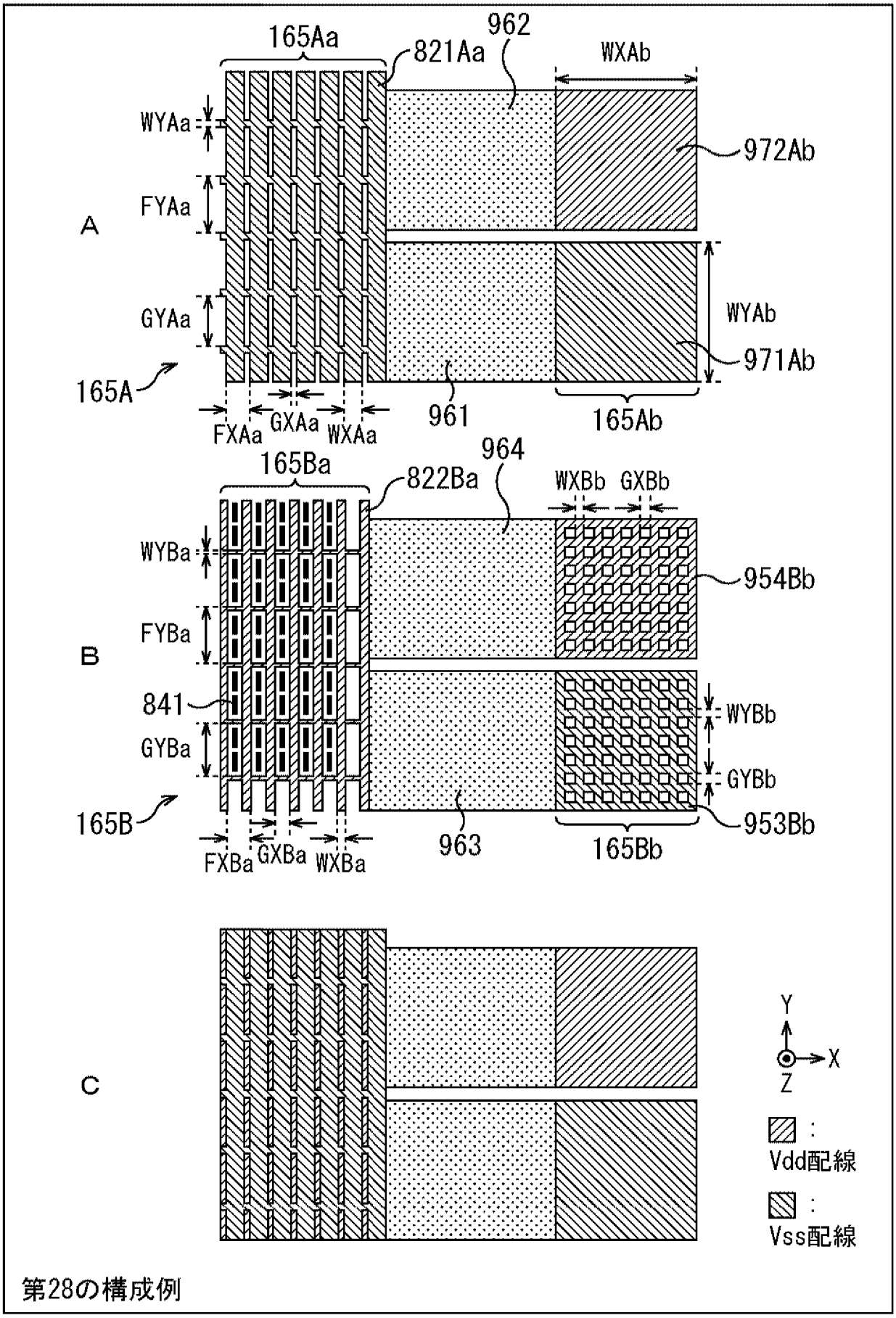
第26の構成例

[図89]
FIG. 89



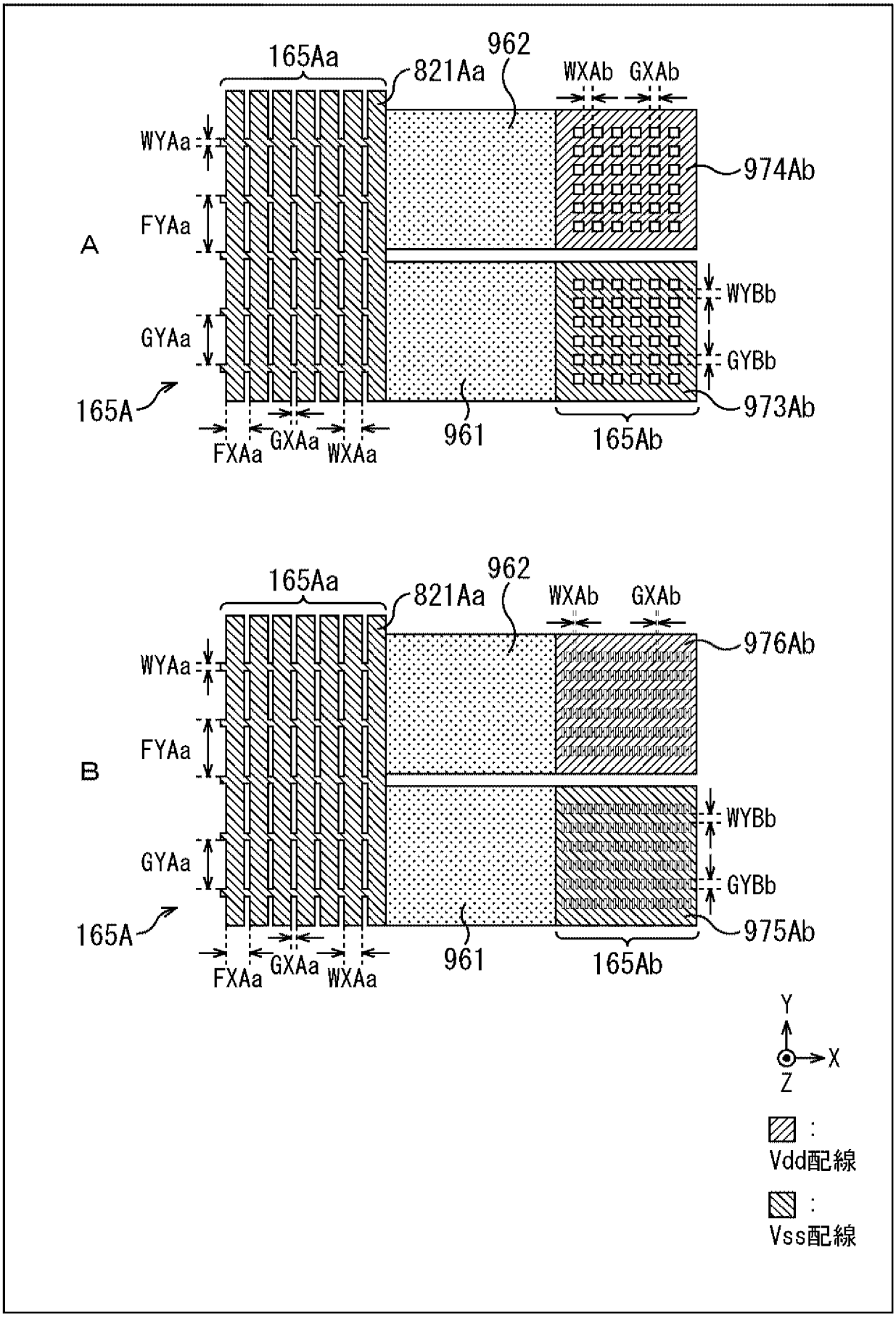
第27の構成例

[図90]
FIG. 90

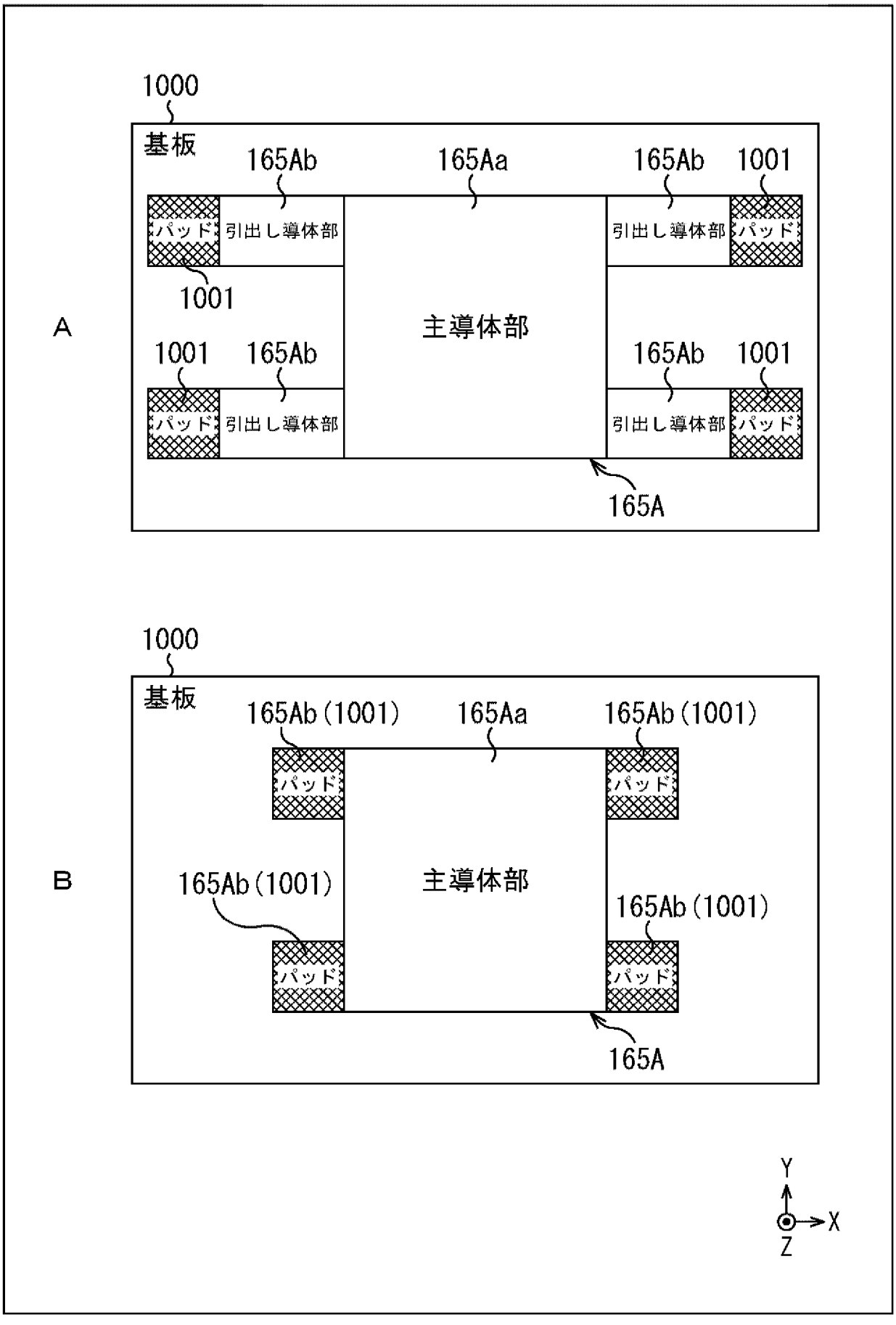


第28の構成例

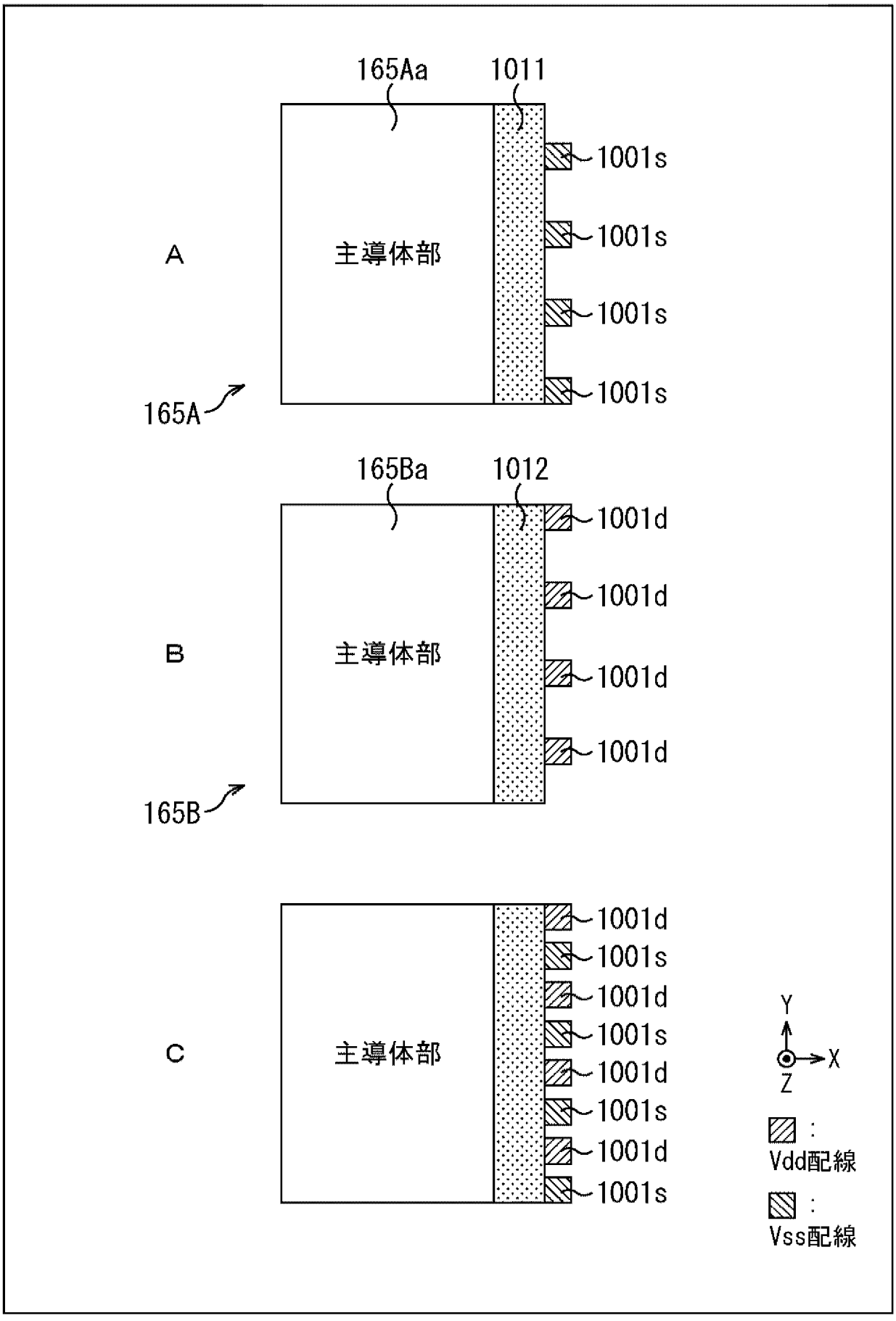
[図91]
FIG. 91


165Aa
821Aa
962
WXAb
GXAb
WYAa
FYAa
GYAa
974Ab
A
WYBb
GYBb
165A
973Ab
961
165Ab
FXAa
GXAa
WXAa
976Ab
B
975Ab
Y
X
Z
：
Vdd配線
：
Vss配線

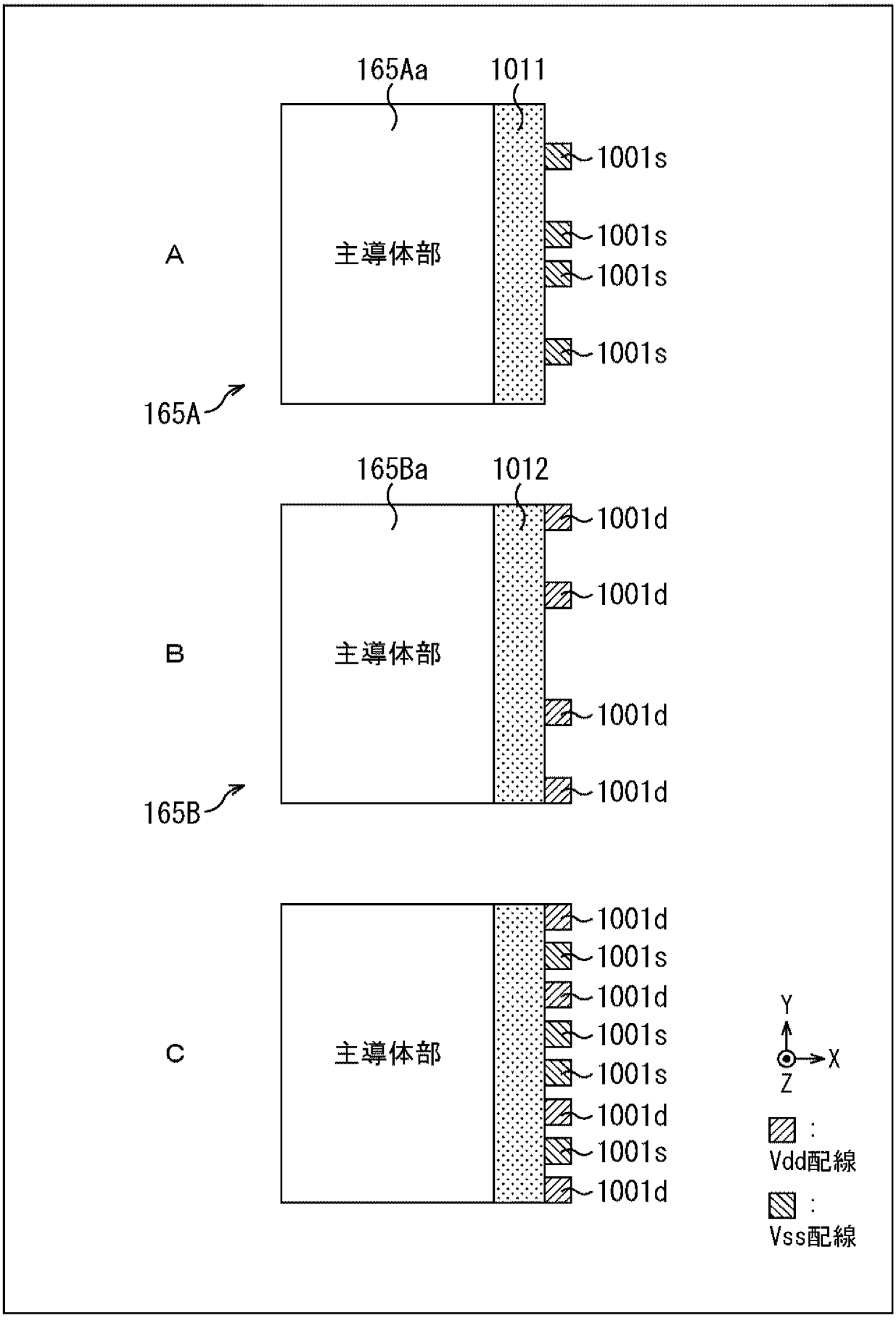
[図92]
FIG. 92


A
1000
基板
165Ab
165Aa
165Ab
1001
パッド
引出し導体部
引出し導体部
パッド
1001
主導体部
1001
165Ab
165Ab
1001
パッド
引出し導体部
引出し導体部
パッド
165A
B
1000
基板
165Ab (1001)
165Aa
165Ab (1001)
パッド
パッド
165Ab (1001)
主導体部
165Ab (1001)
パッド
パッド
165A
Y
X
Z

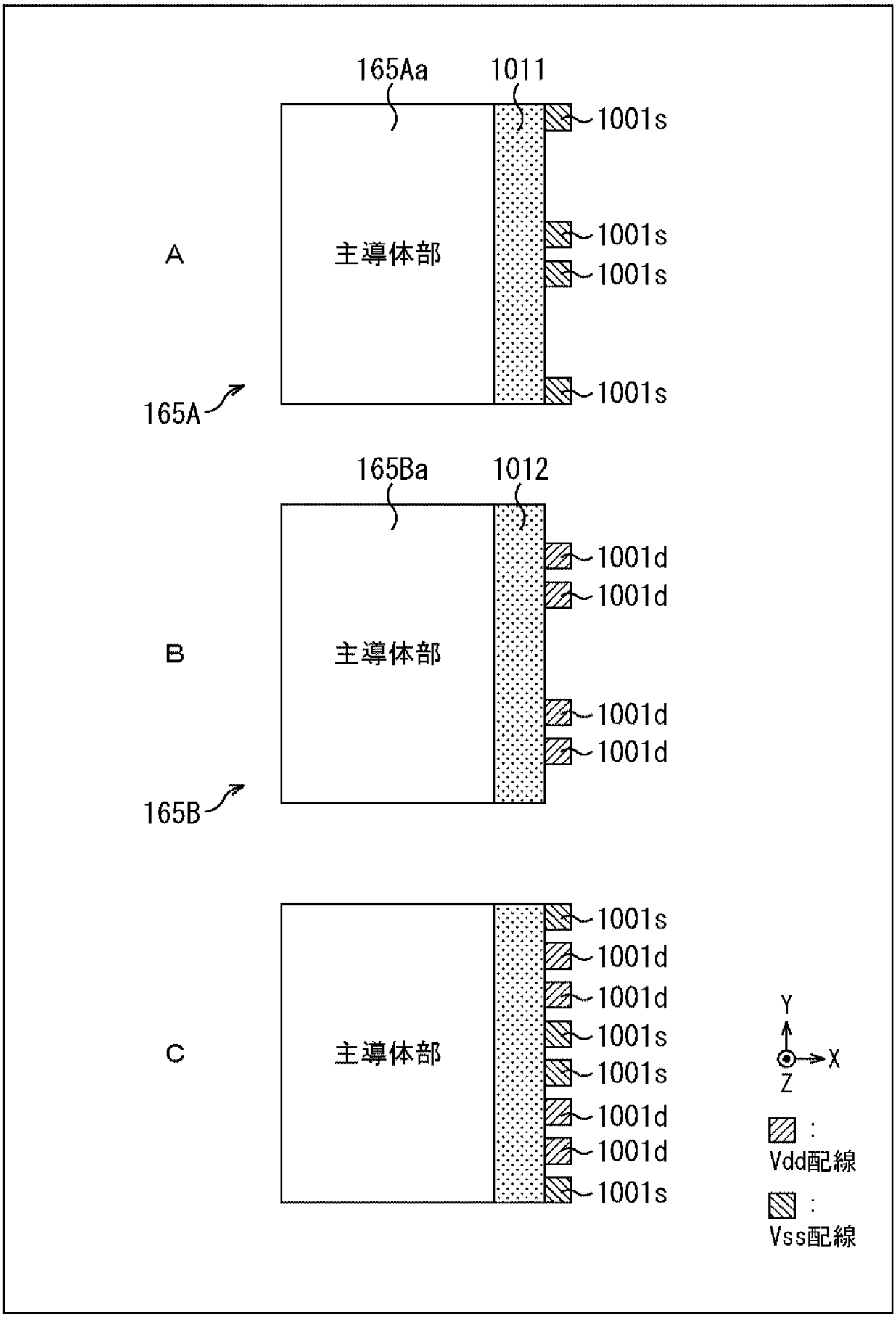
[図93]
FIG. 93


165Aa
1011
1001s
1001s
1001s
1001s
A
主導体部
165A
165Ba
1012
1001d
1001d
1001d
1001d
B
主導体部
165B
1001d
1001s
1001d
1001s
1001d
1001s
1001d
1001s
C
主導体部
Y
X
Z
：
Vdd配線
：
Vss配線

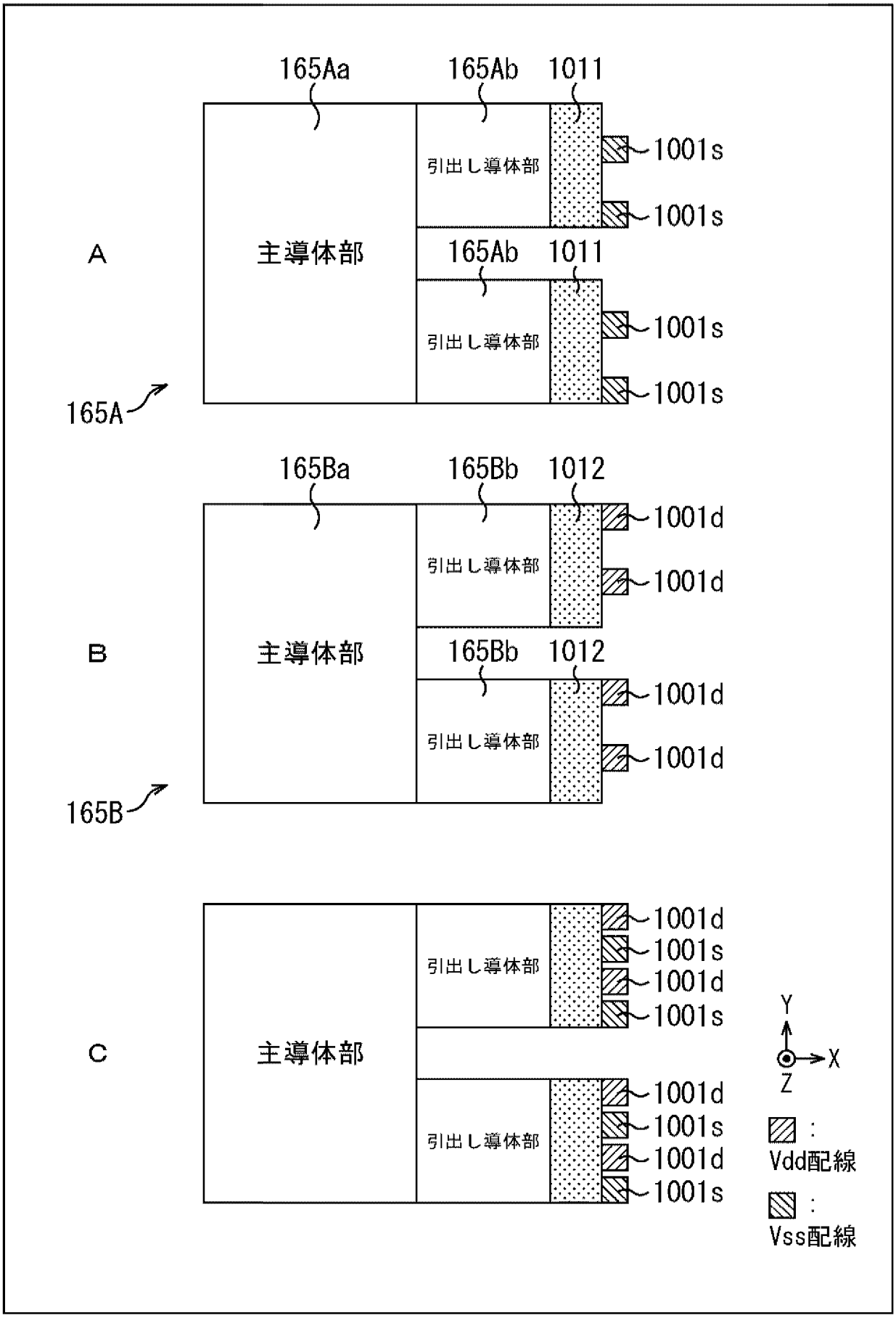
[図94]
FIG. 94


165Aa
1011
1001s
1001s
1001s
1001s
A
主導体部
165A
165Ba
1012
1001d
1001d
1001d
1001d
B
主導体部
165B
1001d
1001s
1001d
1001s
1001s
1001d
1001s
1001d
C
主導体部
Y
X
Z
：
Vdd配線
：
Vss配線

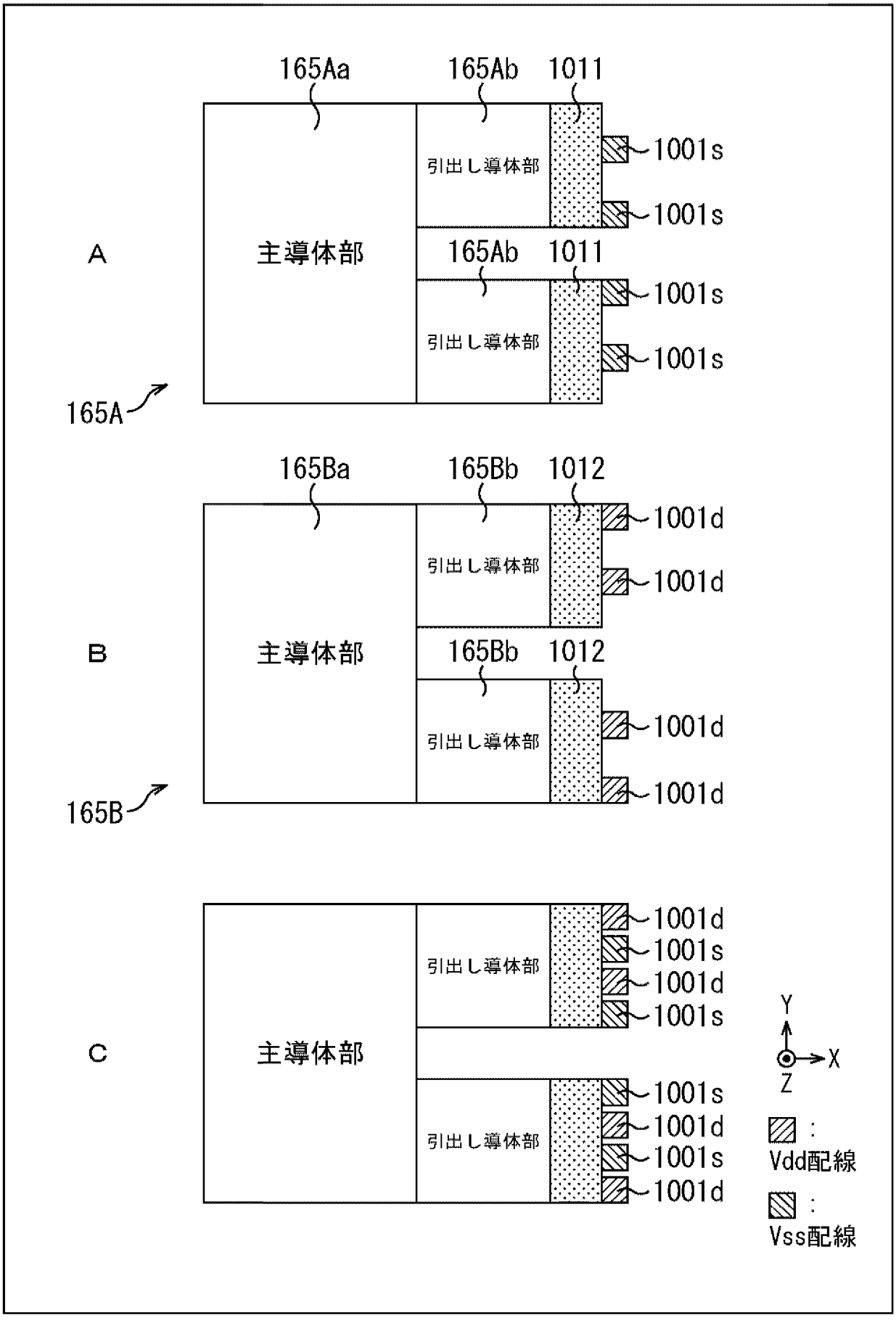
[図95]
FIG. 95


165Aa
1011
1001s
1001s
1001s
1001s
A
主導体部
165A
165Ba
1012
1001d
1001d
1001d
1001d
B
主導体部
165B
1001s
1001d
1001d
1001s
1001s
1001d
1001d
1001s
C
主導体部
Y
X
Z
：
Vdd配線
：
Vss配線

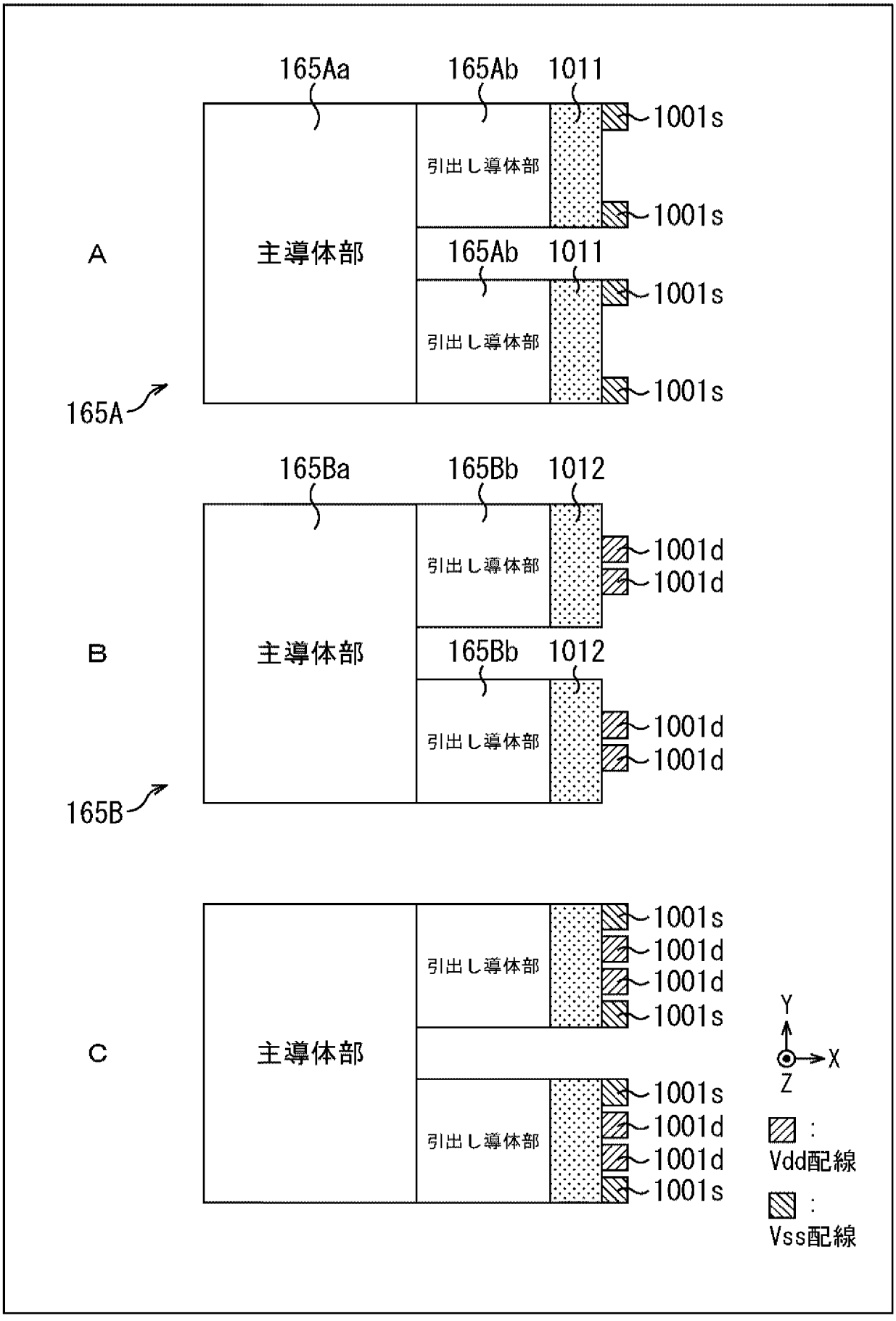
[図96]
FIG. 96


165Aa
165Ab
1011
引出し導体部
1001s
1001s
A
主導体部
165Ab
1011
引出し導体部
1001s
1001s
165A
165Ba
165Bb
1012
引出し導体部
1001d
1001d
B
主導体部
165Bb
1012
引出し導体部
1001d
1001d
165B
引出し導体部
1001d
1001s
1001d
1001s
C
主導体部
引出し導体部
1001d
1001s
1001d
1001s
Y
X
Z
：
Vdd配線
：
Vss配線

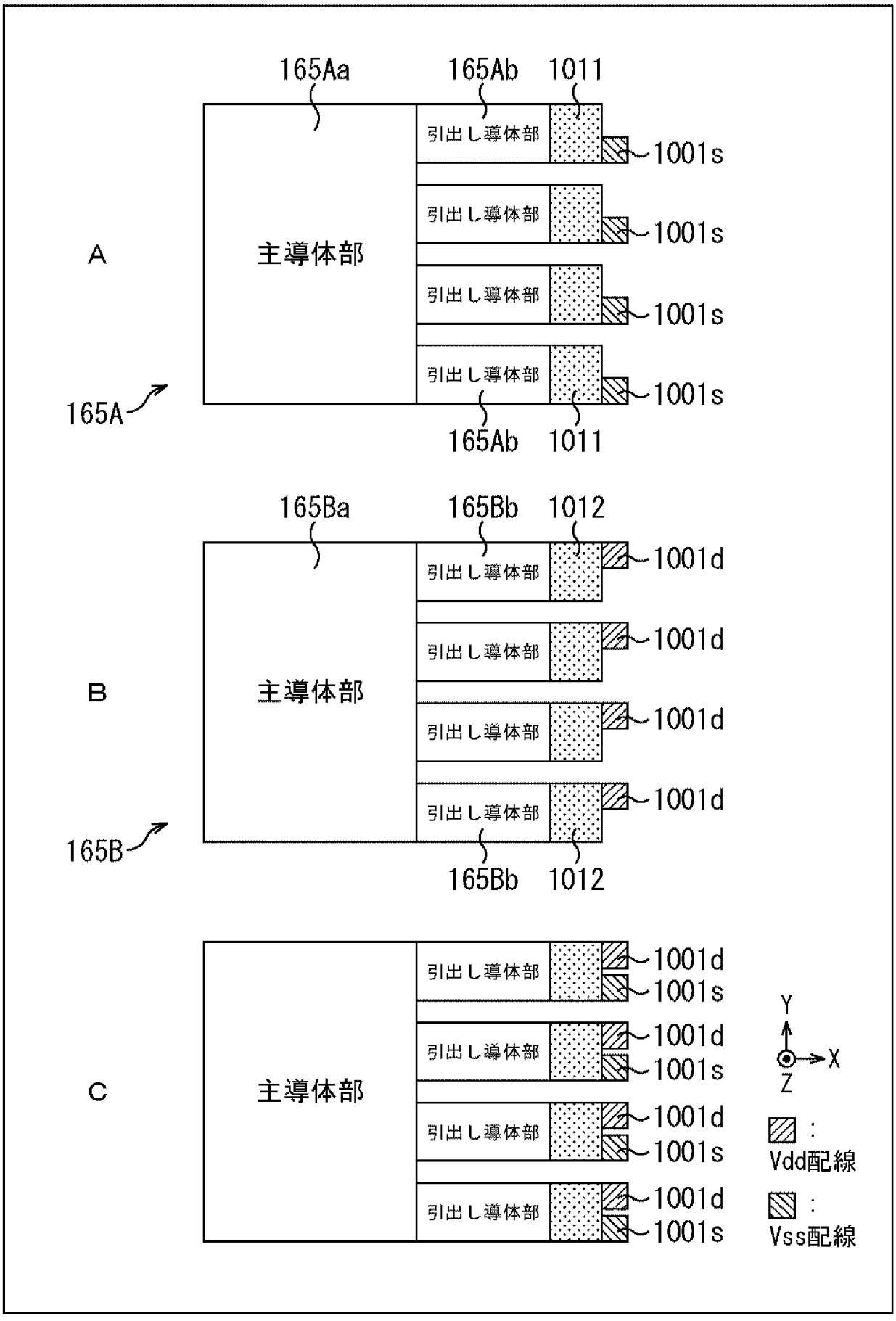
[図97]
FIG. 97


165Aa
165Ab
1011
引出し導体部
1001s
1001s
A
主導体部
165Ab
1011
1001s
引出し導体部
1001s
165A
165Ba
165Bb
1012
引出し導体部
1001d
1001d
B
主導体部
165Bb
1012
引出し導体部
1001d
1001d
165B
引出し導体部
1001d
1001s
1001d
1001s
C
主導体部
1001s
引出し導体部
1001d
1001s
1001d
Y
X
Z
：
Vdd配線
：
Vss配線

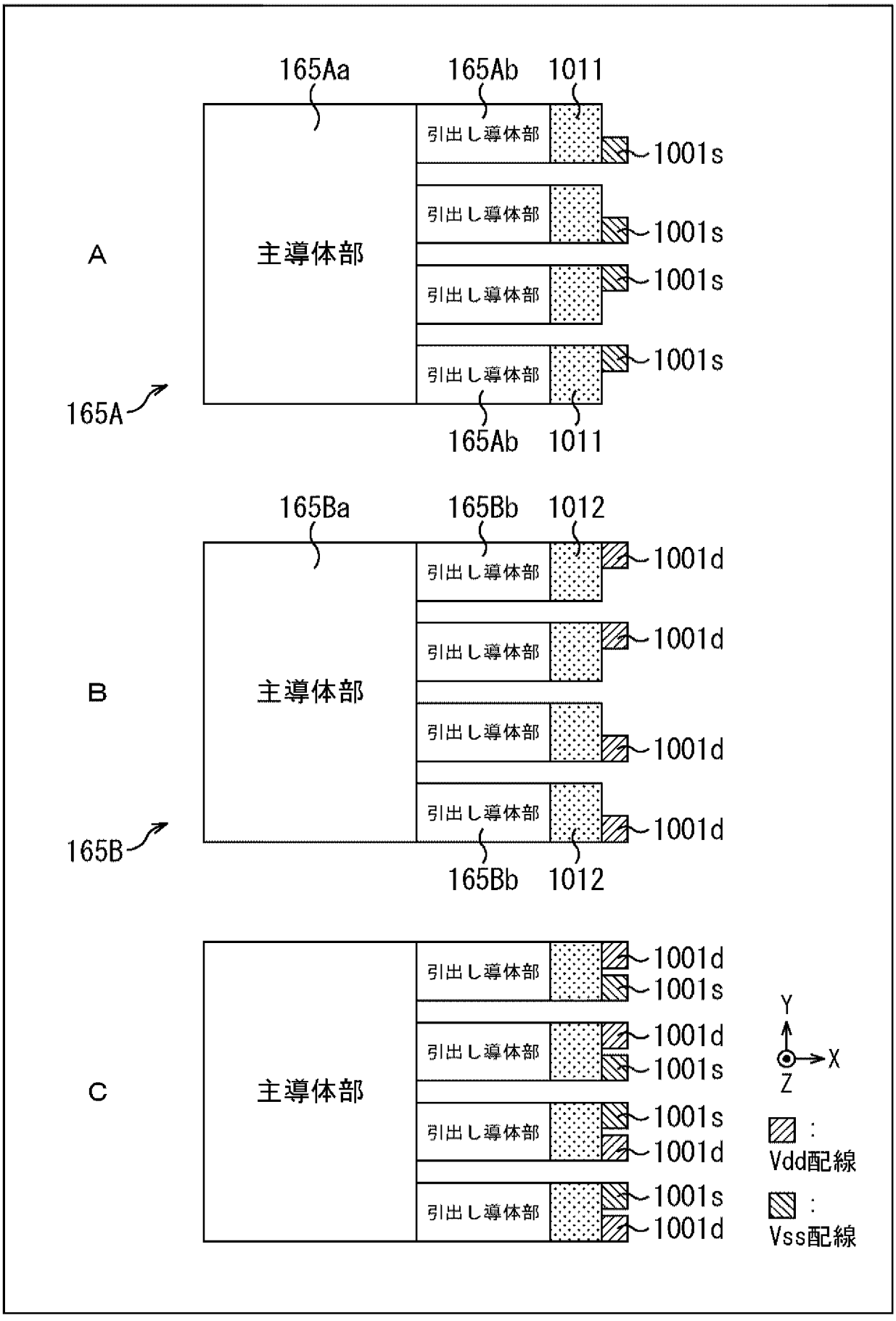
[図98]
FIG. 98


165Aa
165Ab
1011
1001s
引出し導体部
1001s
A
主導体部
165Ab
1011
1001s
引出し導体部
1001s
165A
165Ba
165Bb
1012
1001d
引出し導体部
1001d
B
主導体部
165Bb
1012
1001d
引出し導体部
1001d
165B
1001s
1001d
1001d
1001s
引出し導体部
C
主導体部
1001s
1001d
1001d
1001s
引出し導体部
Y
X
Z
：
Vdd配線
：
Vss配線

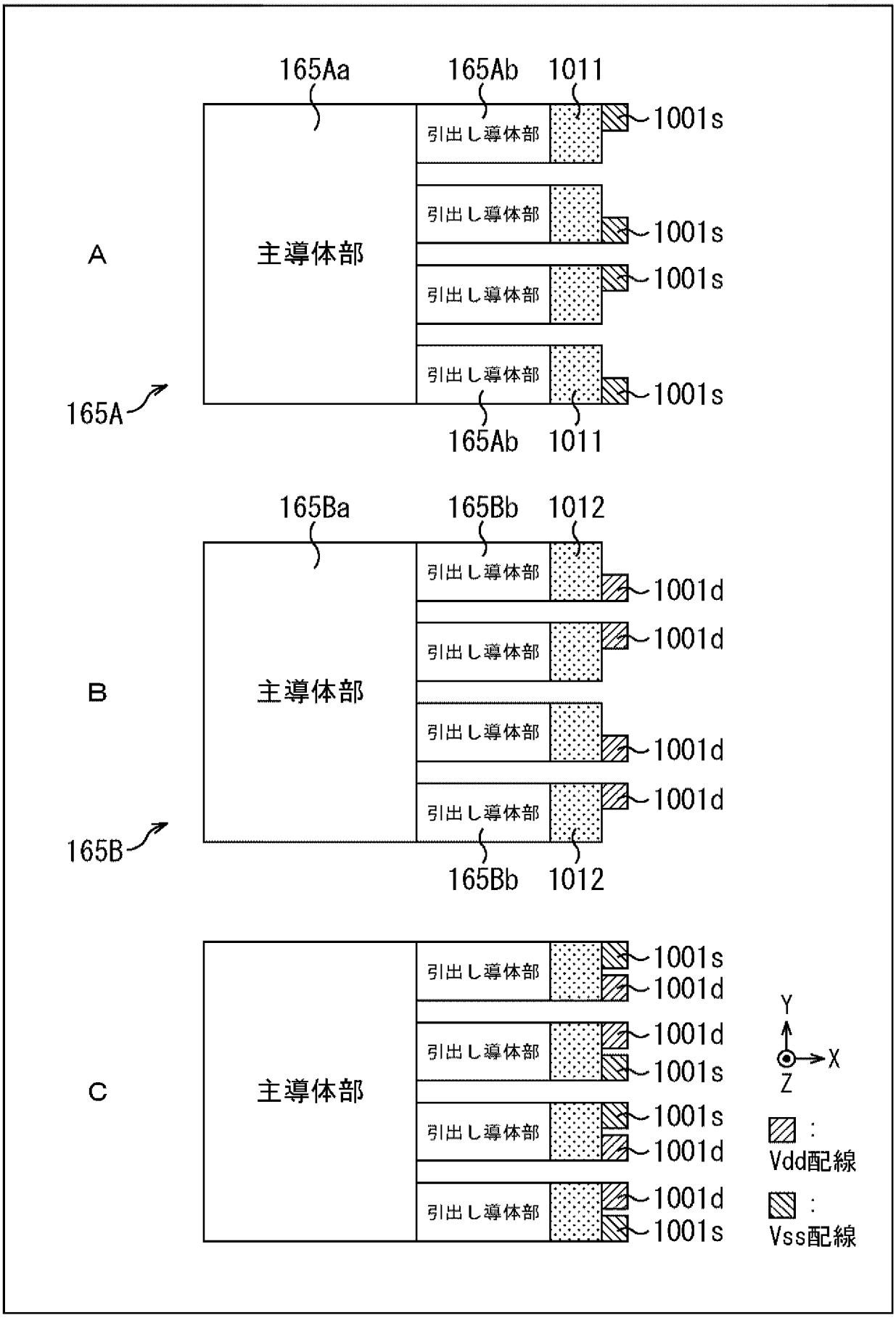
[図99]
FIG. 99


165Aa
165Ab
1011
引出し導体部
1001s
主導体部
A
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
165B
165Bb
1012
C
Y
X
Z
：
Vdd配線
：
Vss配線

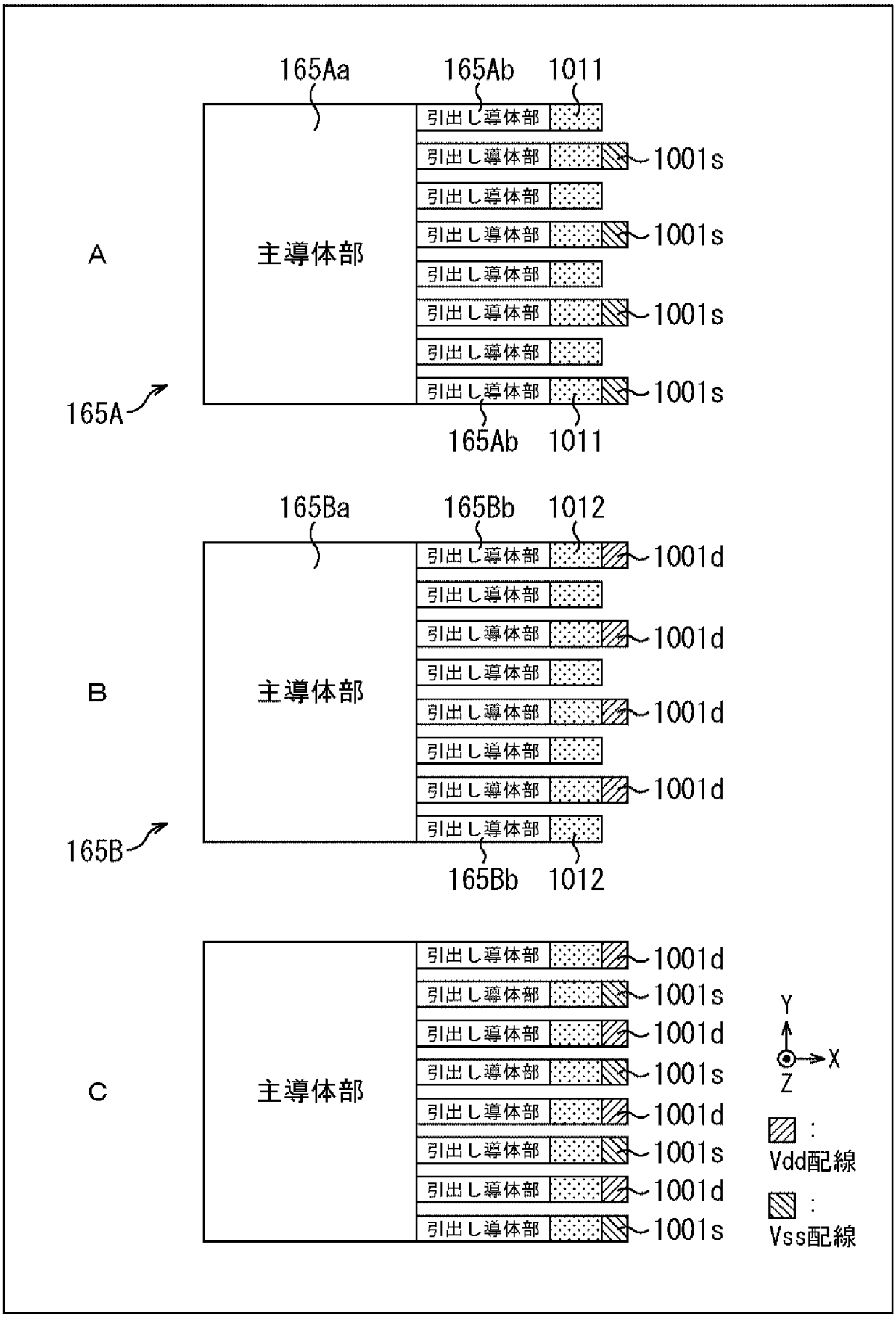
[図100]
FIG. 100


165Aa
165Ab
1011
引出し導体部
1001s
主導体部
A
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
165B
165Bb
1012
C
Y
X
Z
：
Vdd配線
：
Vss配線

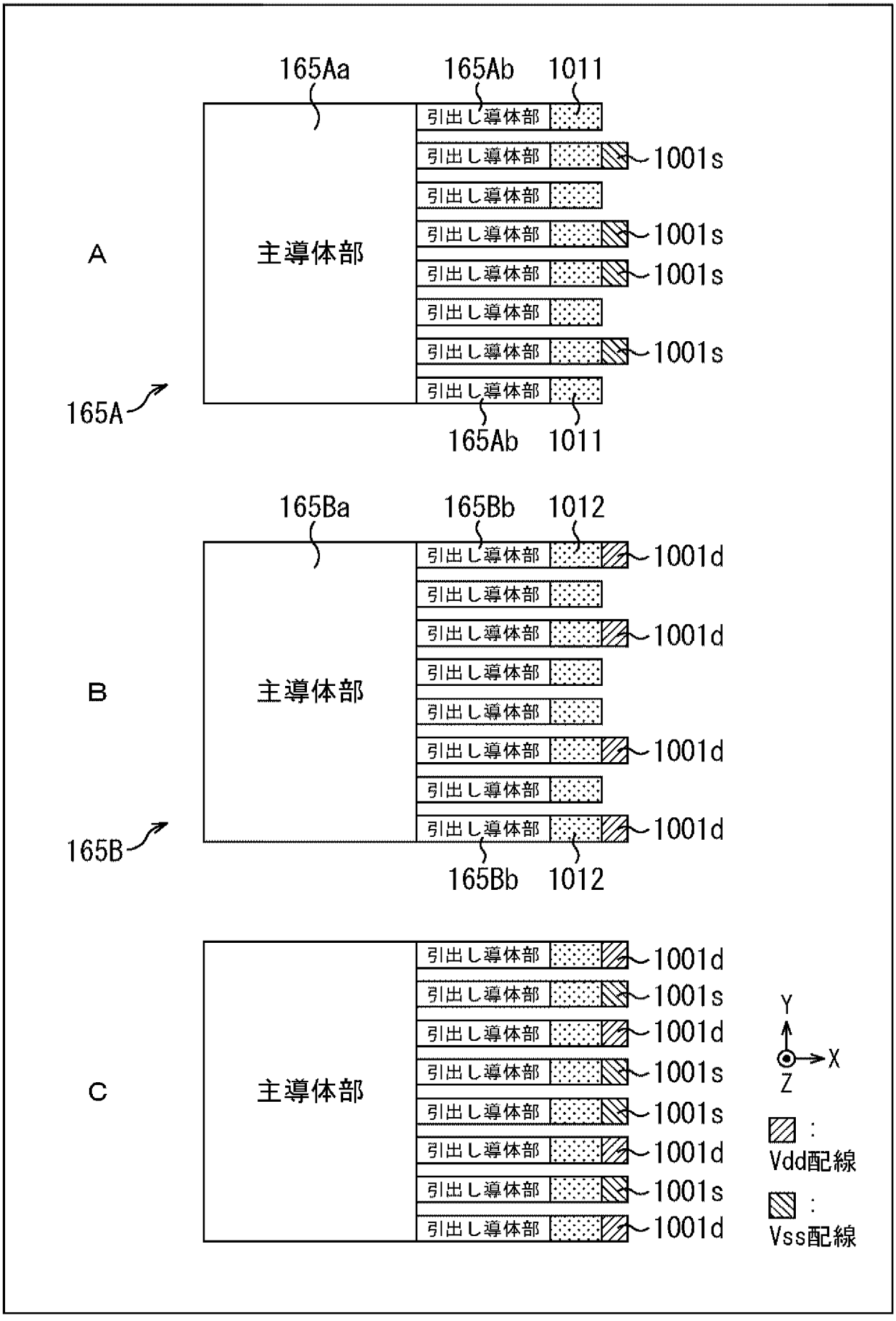
[図101]
FIG. 101


165Aa
165Ab
1011
引出し導体部
1001s
主導体部
A
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
165B
165Bb
1012
C
Y
X
Z
：
Vdd配線
：
Vss配線

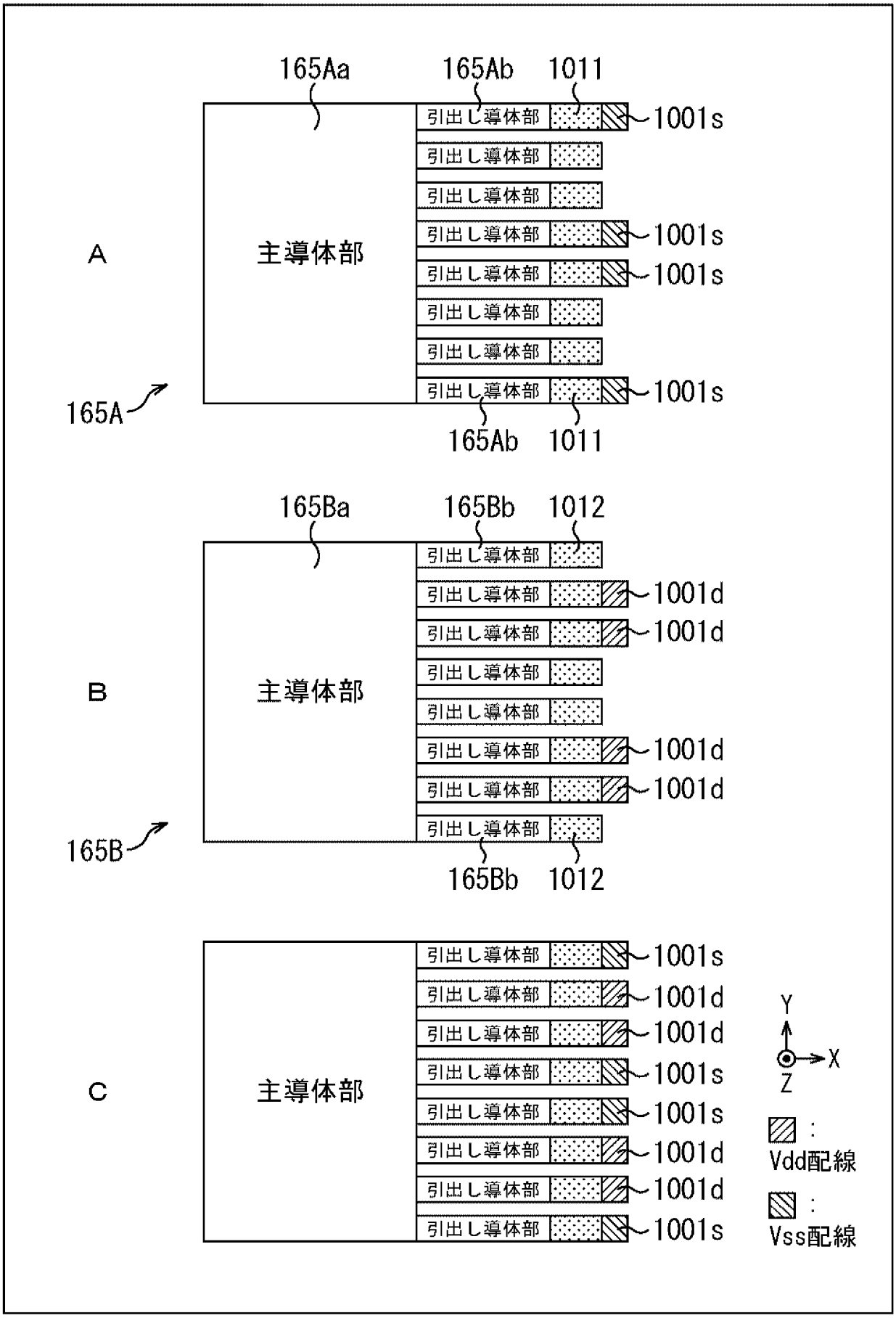
[図102]
FIG. 102


165Aa
165Ab
1011
引出し導体部
1001s
A
主導体部
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
主導体部
165B
165Bb
1012
C
主導体部
Y
X
Z
：
Vdd配線
：
Vss配線

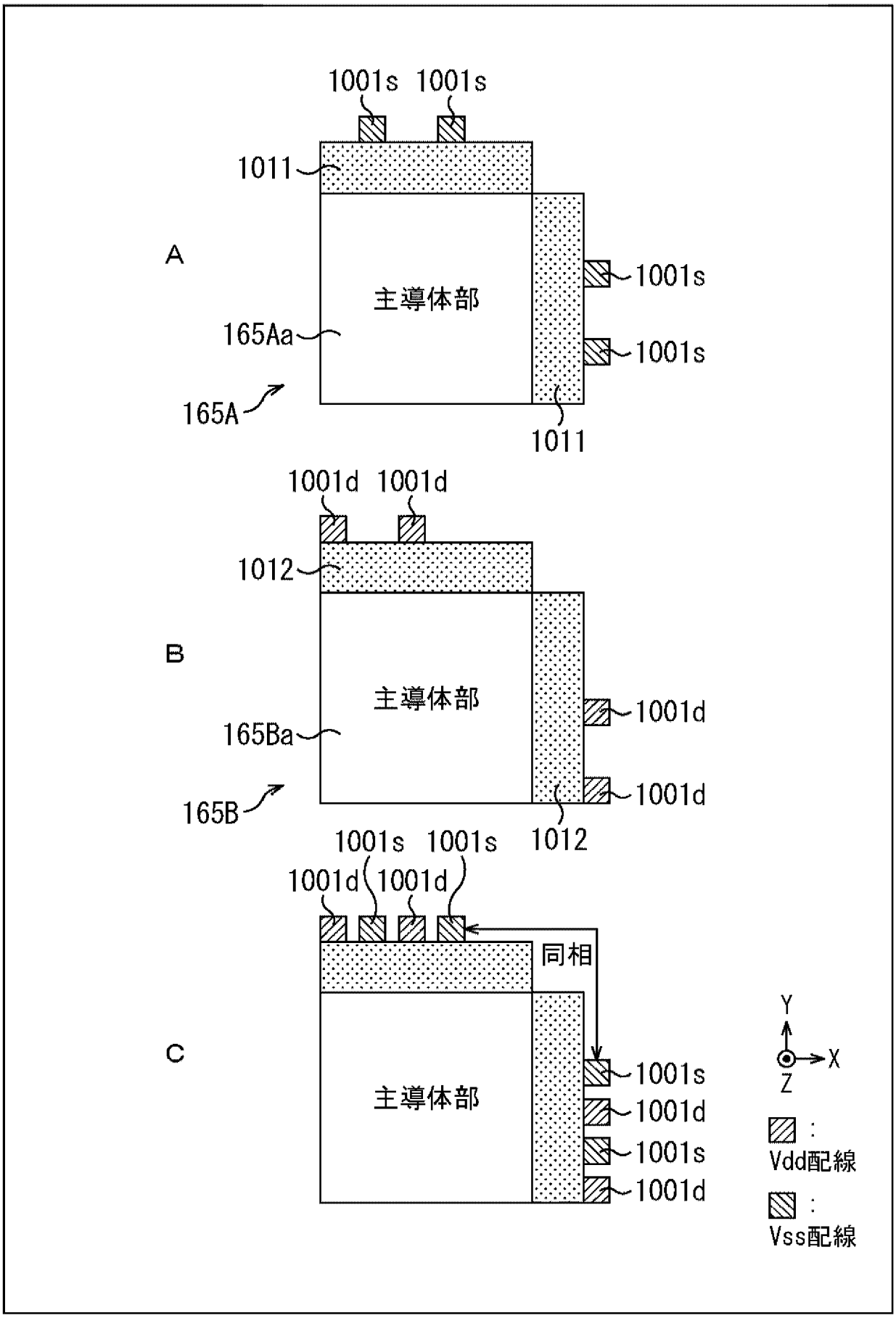
[図103]
FIG. 103


165Aa
165Ab
1011
引出し導体部
1001s
主導体部
A
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
165B
165Bb
1012
C
Y
X
Z
：
Vdd配線
：
Vss配線

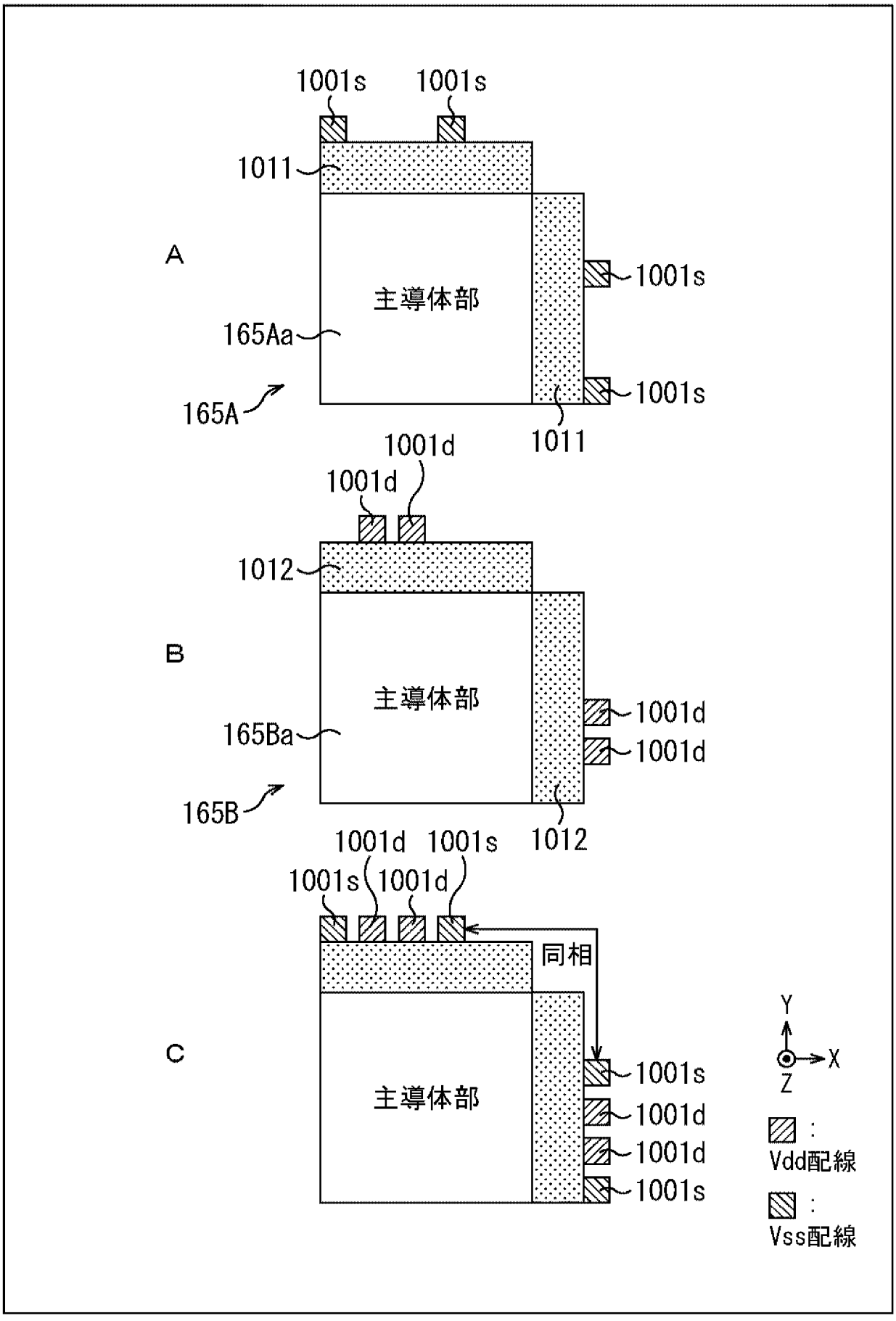
[図104]
FIG. 104


165Aa
165Ab
1011
引出し導体部
1001s
主導体部
A
165A
165Ab
1011
165Ba
165Bb
1012
1001d
B
165B
165Bb
1012
C
Y
X
Z
：
Vdd配線
：
Vss配線

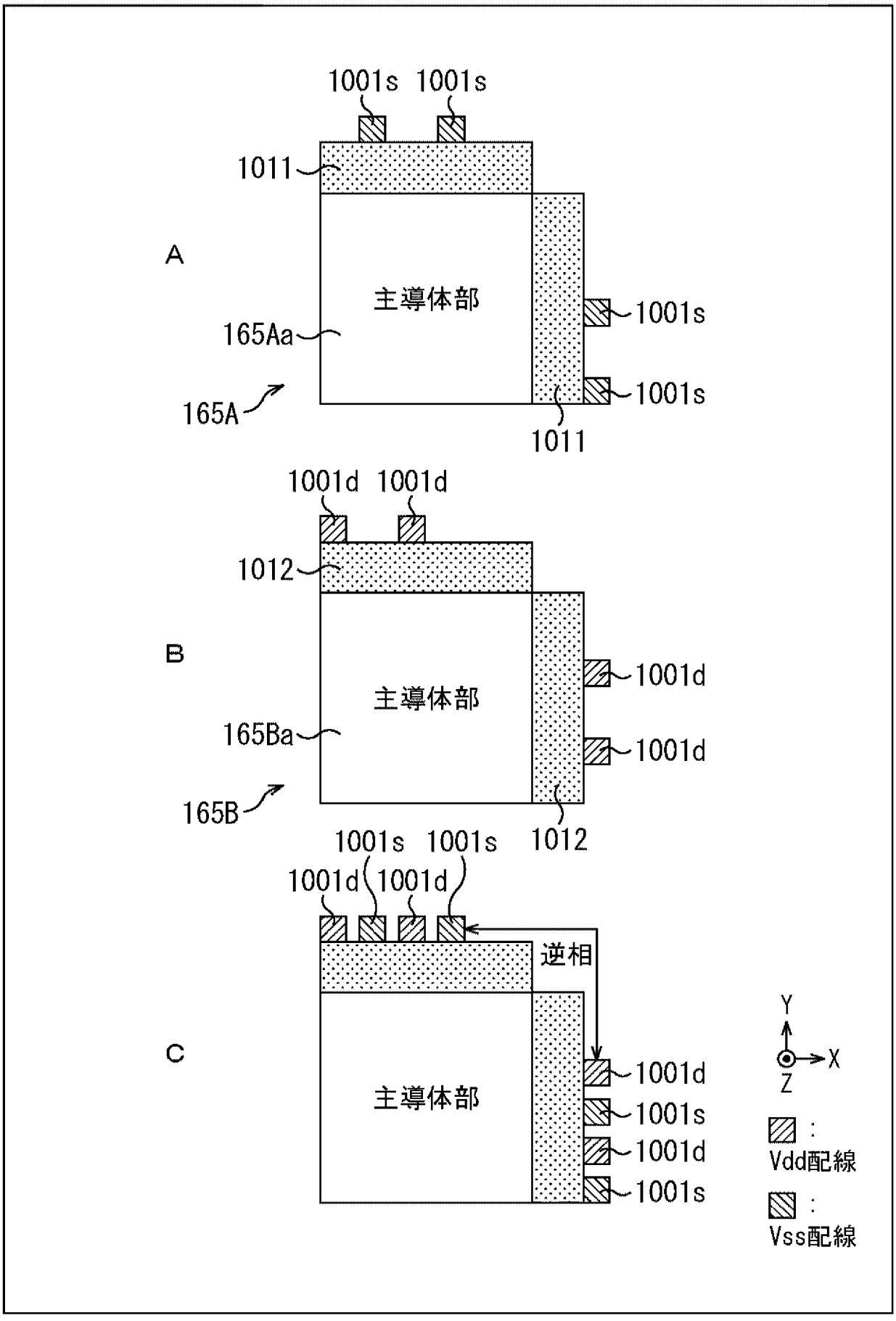
[図105]
FIG. 105


1001s
1001s
1011
A
主導体部
1001s
165Aa
1001s
165A
1011
1001d
1001d
1012
B
主導体部
1001d
165Ba
1001d
165B
1012
1001s
1001s
1001d
1001d
同相
C
主導体部
1001s
1001d
1001s
1001d
Y
X
Z
：
Vdd配線
：
Vss配線

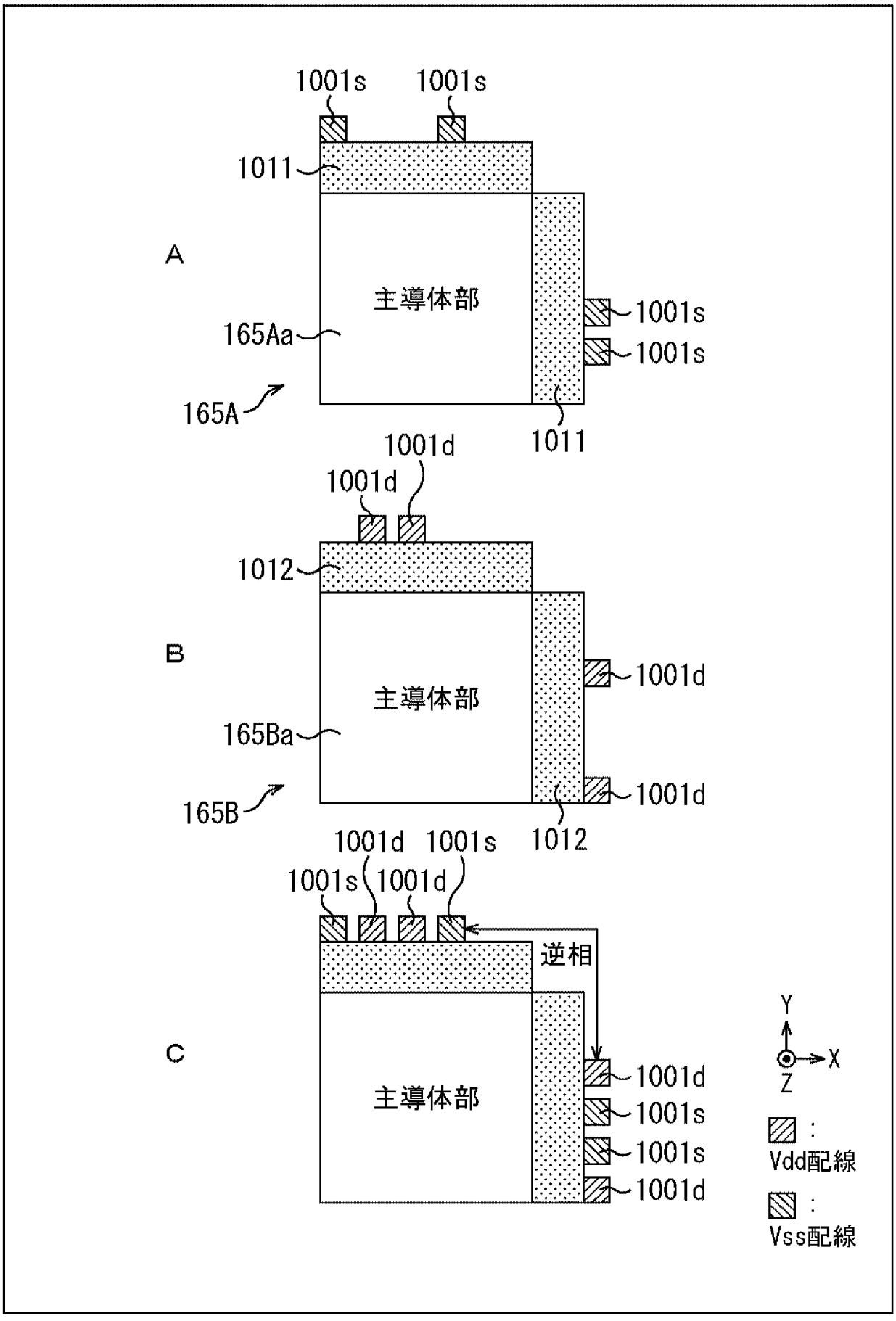
[図106]
FIG. 106


A
1001s
1001s
1011
主導体部
165Aa
165A
1001s
1001s
1011
B
1001d
1001d
1012
主導体部
165Ba
165B
1001d
1001d
1012
C
1001d
1001s
1001s
1001d
同相
主導体部
1001s
1001d
1001d
1001s
Y
X
Z
：
Vdd配線
：
Vss配線

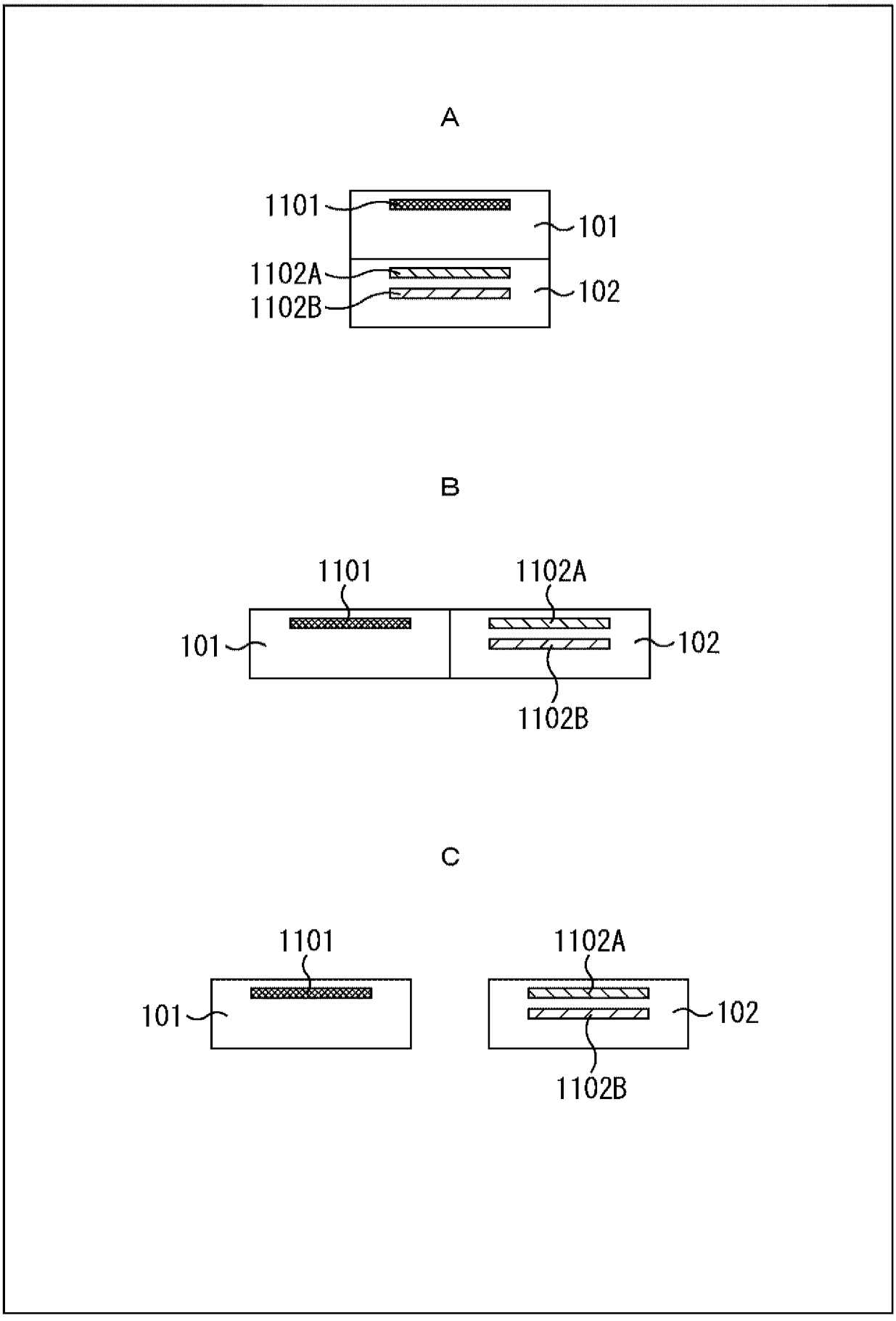
[図107]
FIG. 107


1001s
1001s
1011
A
主導体部
165Aa
165A
1001s
1001s
1011
1001d
1001d
1012
B
主導体部
165Ba
165B
1001d
1001d
1012
1001s
1001s
1001d
1001d
逆相
C
主導体部
1001d
1001s
1001d
1001s
Y
X
Z
：
Vdd配線
：
Vss配線

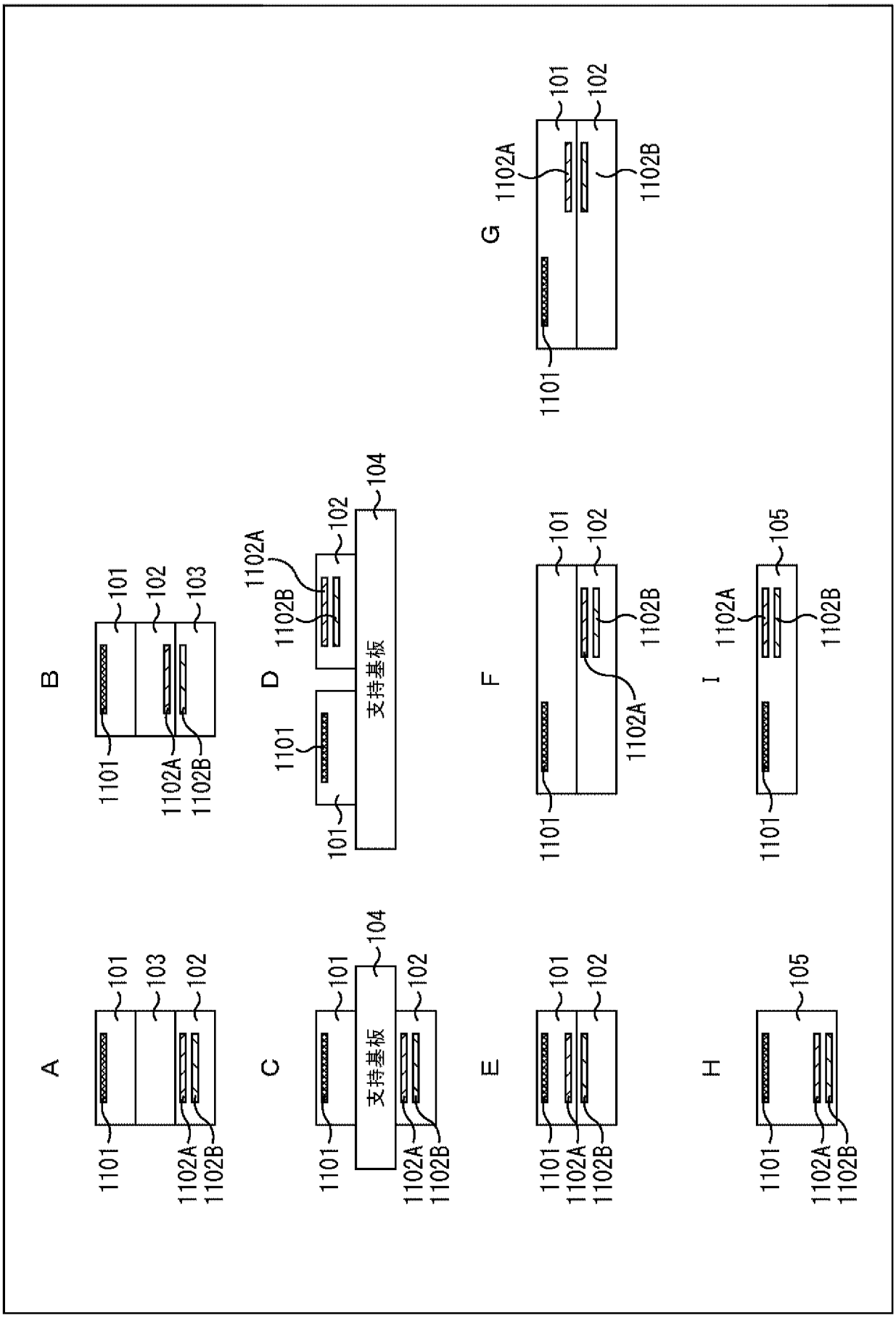
[図108]
FIG. 108


1001s
1001s
1011
A
主導体部
165Aa
165A
1001s
1001s
1011
1001d
1001d
1012
B
主導体部
165Ba
165B
1001d
1001d
1012
1001d
1001s
1001s
1001d
逆相
C
主導体部
1001d
1001s
1001s
1001d
Y
X
Z
：
Vdd配線
：
Vss配線

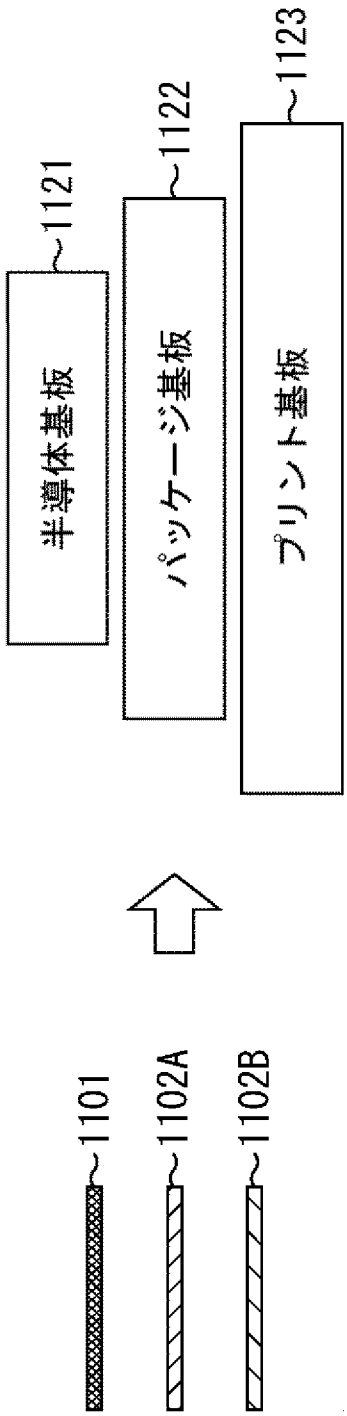
[図109]
FIG. 109


A
1101
101
1102A
1102B
102
B
1101
1102A
101
102
1102B
C
1101
1102A
101
102
1102B

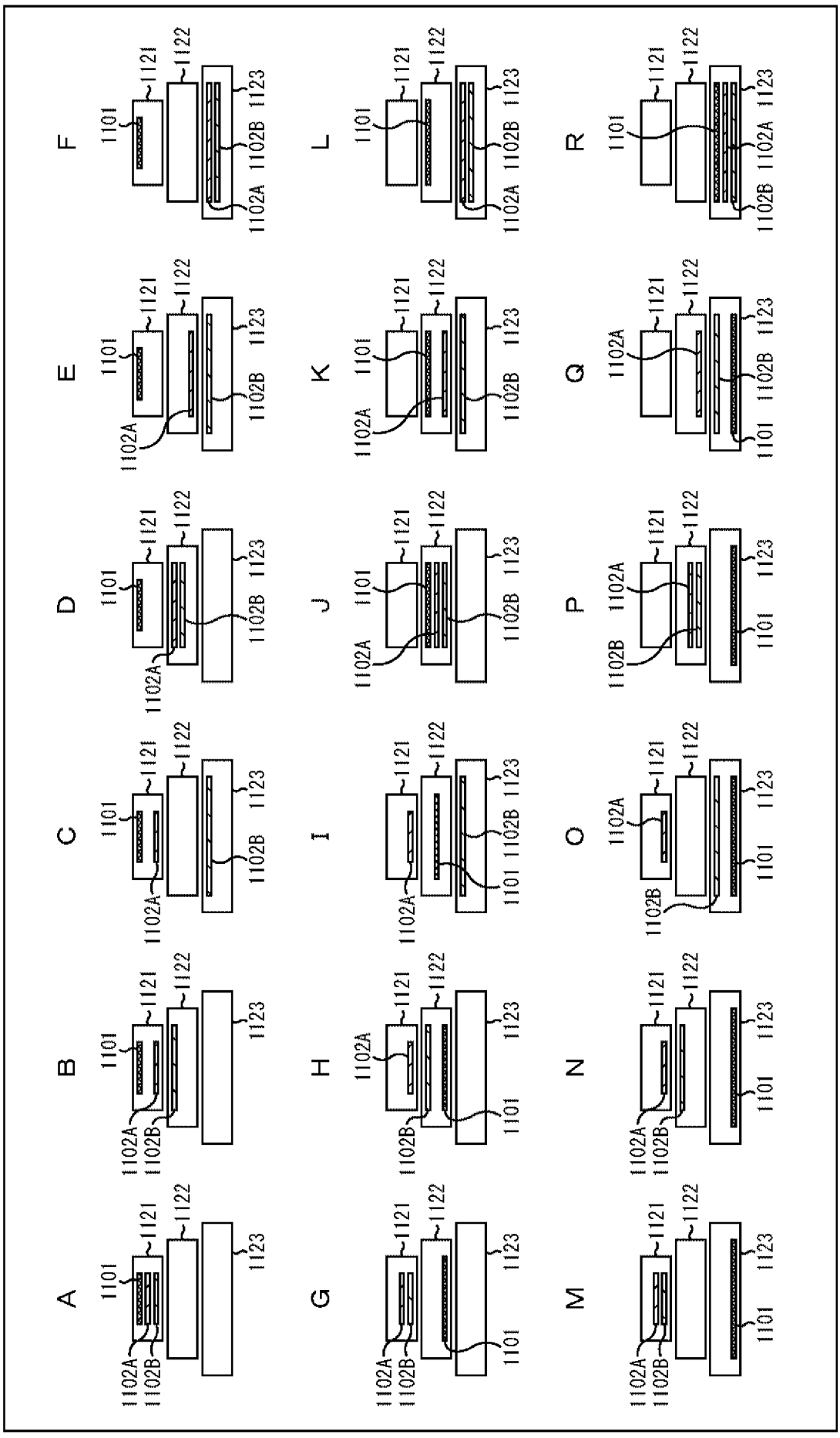
[図110]
FIG. 110


A
101
103
102
1101
1102A
1102B
B
101
102
103
1101
1102A
1102B
C
101
104
支持基板
102
1101
1102A
1102B
D
1102A
1102B
102
104
支持基板
1101
101
E
101
102
1101
1102A
1102B
F
101
102
1102B
1102A
1101
G
1102A
101
102
1102B
1101
H
105
1101
1102A
1102B
I
1102A
105
1102B
1101

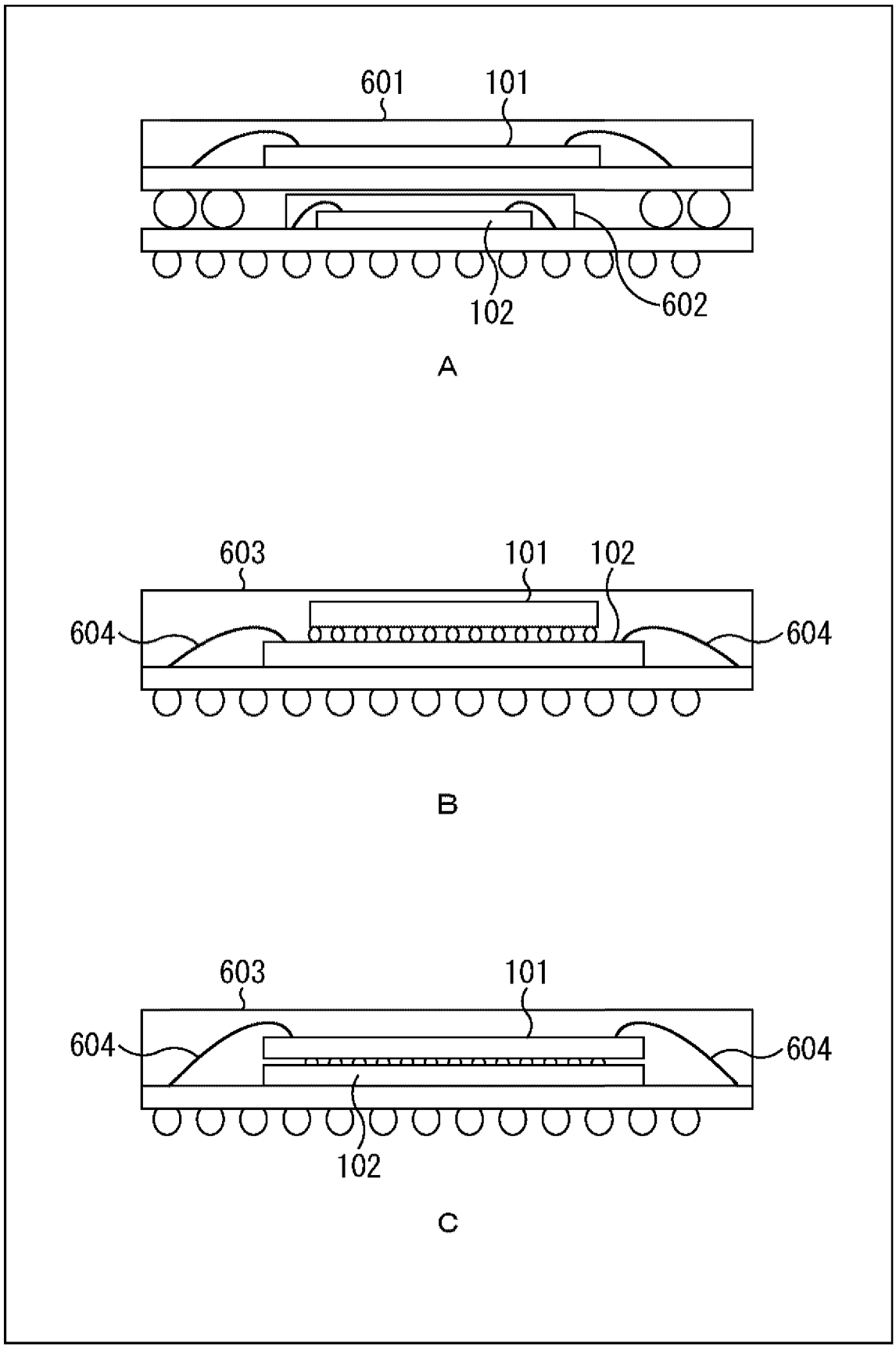
[図111]
FIG. 111



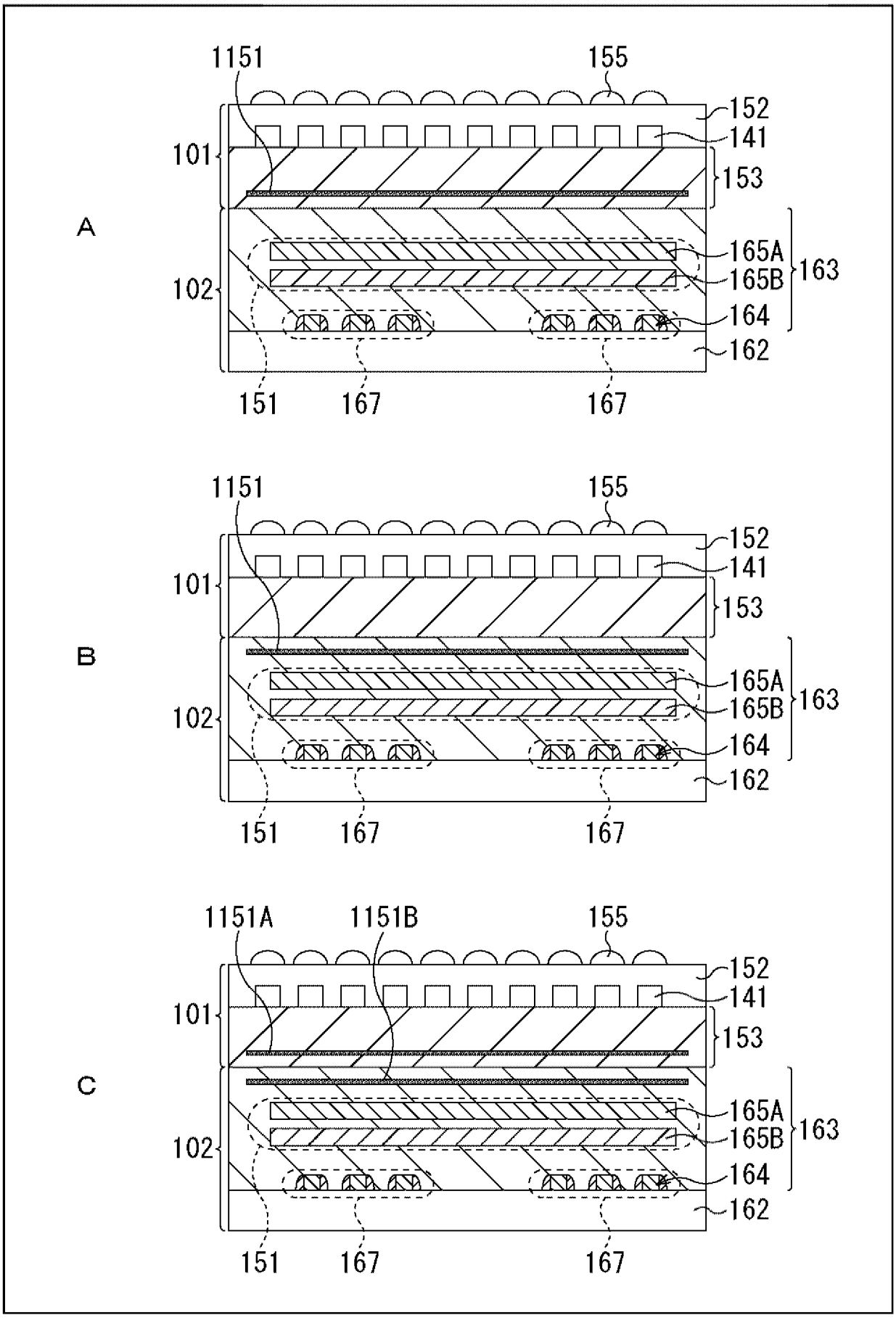
[図112]
FIG. 112



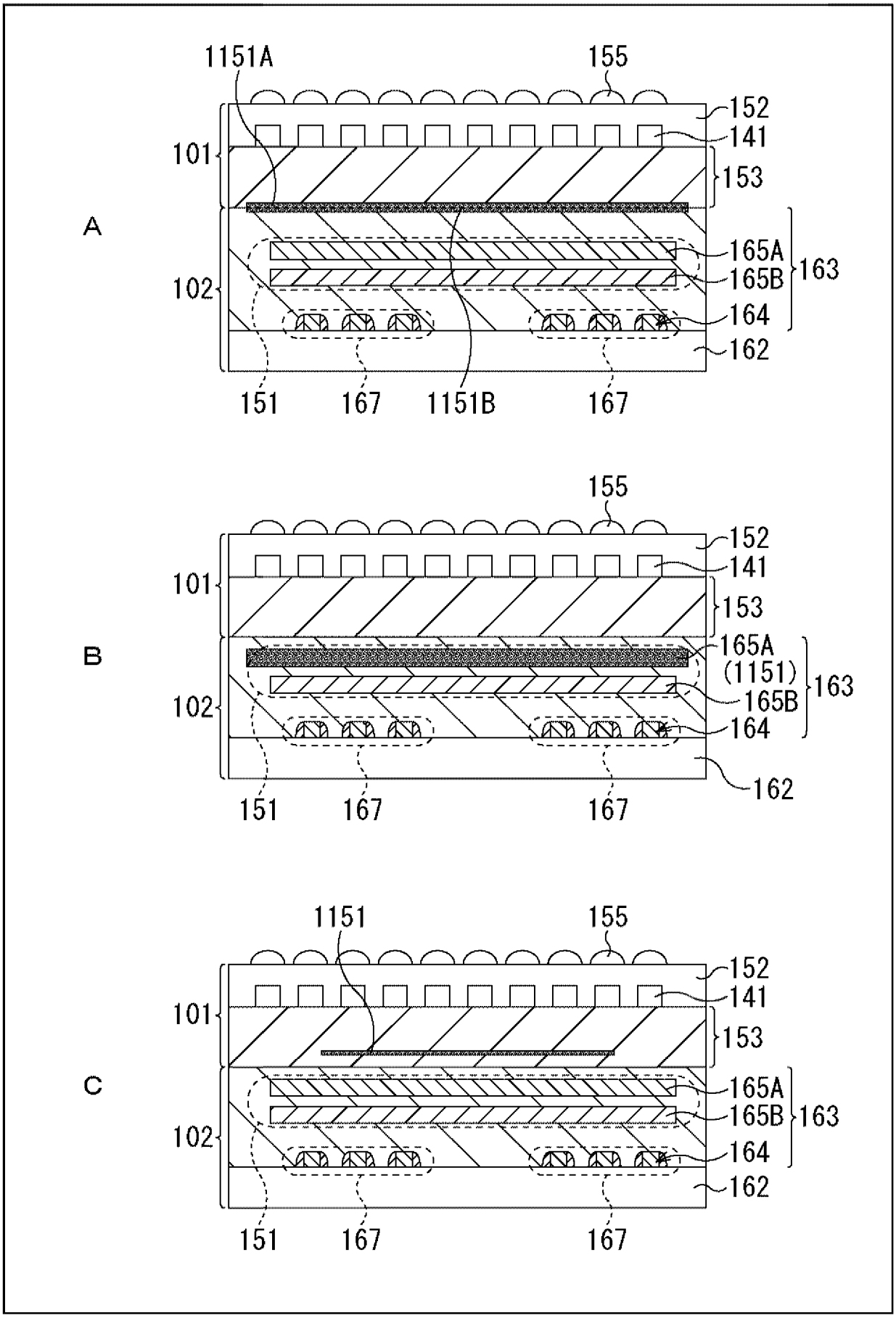
[図113]
FIG. 113



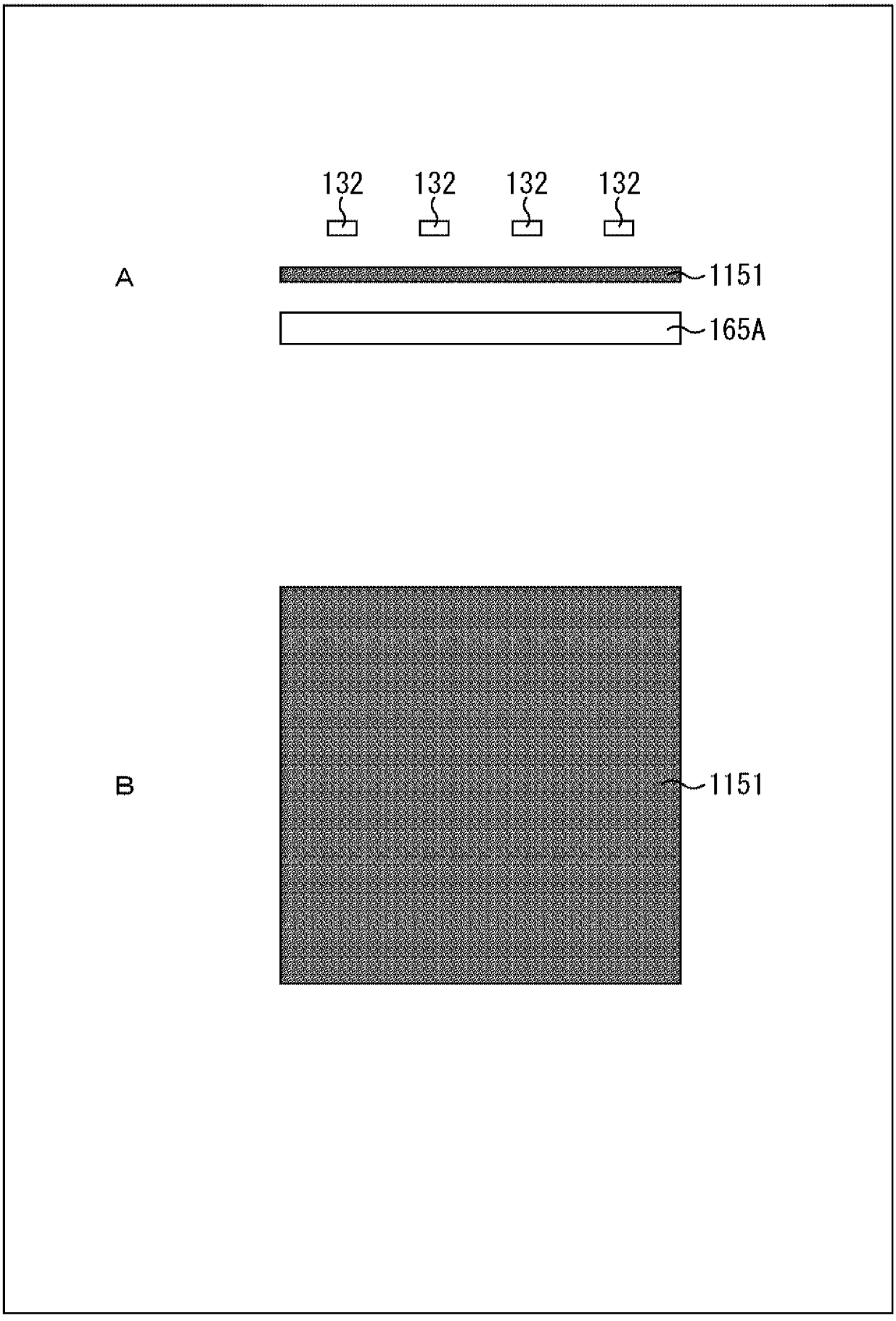
[図114]
FIG. 114


A
1151
155
152
141
101
153
165A
163
165B
102
164
162
151
167
167
B
1151
155
152
141
101
153
165A
163
165B
102
164
162
151
167
167
C
1151A
1151B
155
152
141
101
153
165A
163
165B
102
164
162
151
167
167

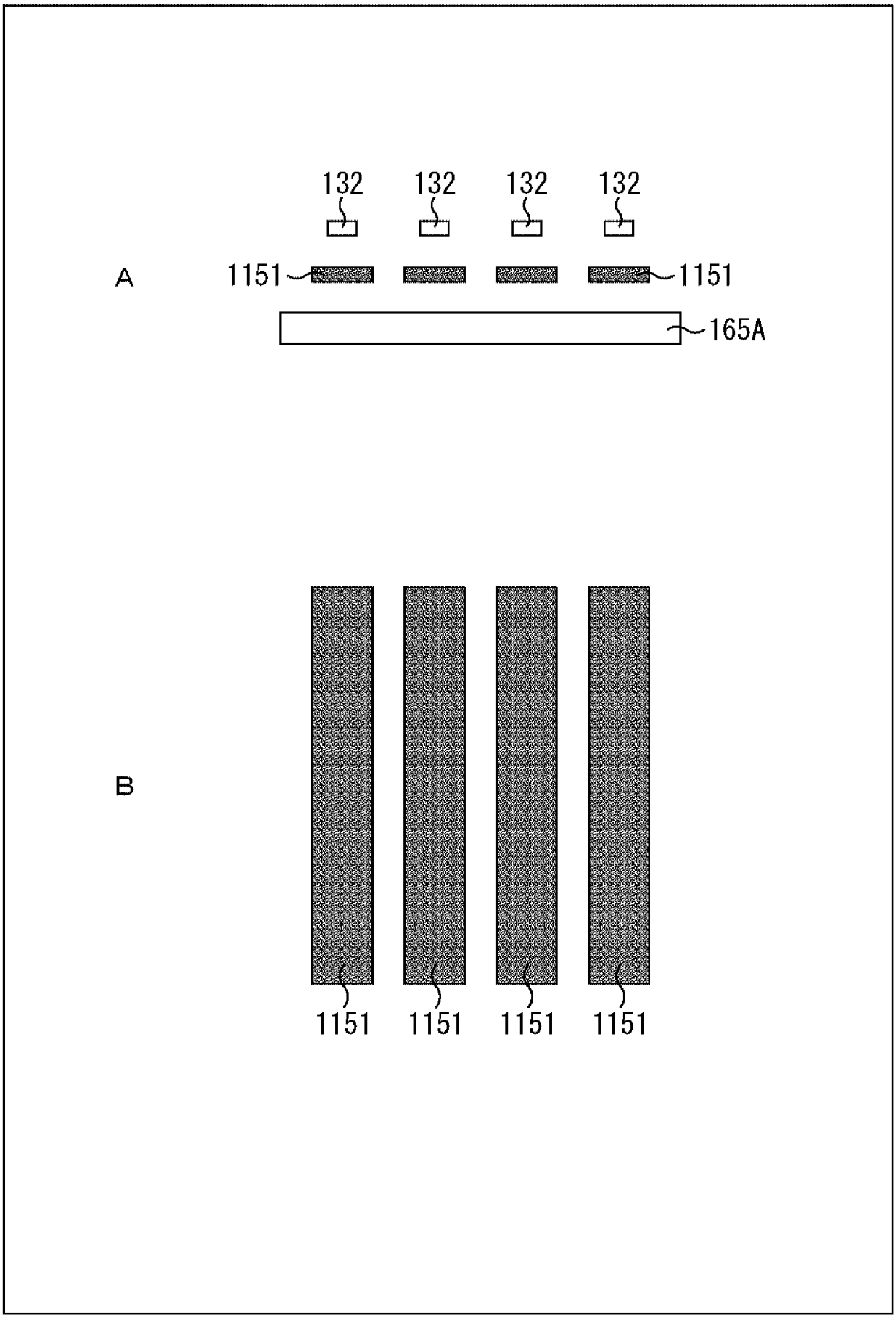
[図115]
FIG. 115


A
1151A
155
152
141
101
153
165A
165B
163
102
164
162
151
167
1151B
167
B
155
152
141
101
153
165A
(1151)
165B
163
102
164
162
151
167
167
C
1151
155
152
141
101
153
165A
165B
163
102
164
162
151
167
167

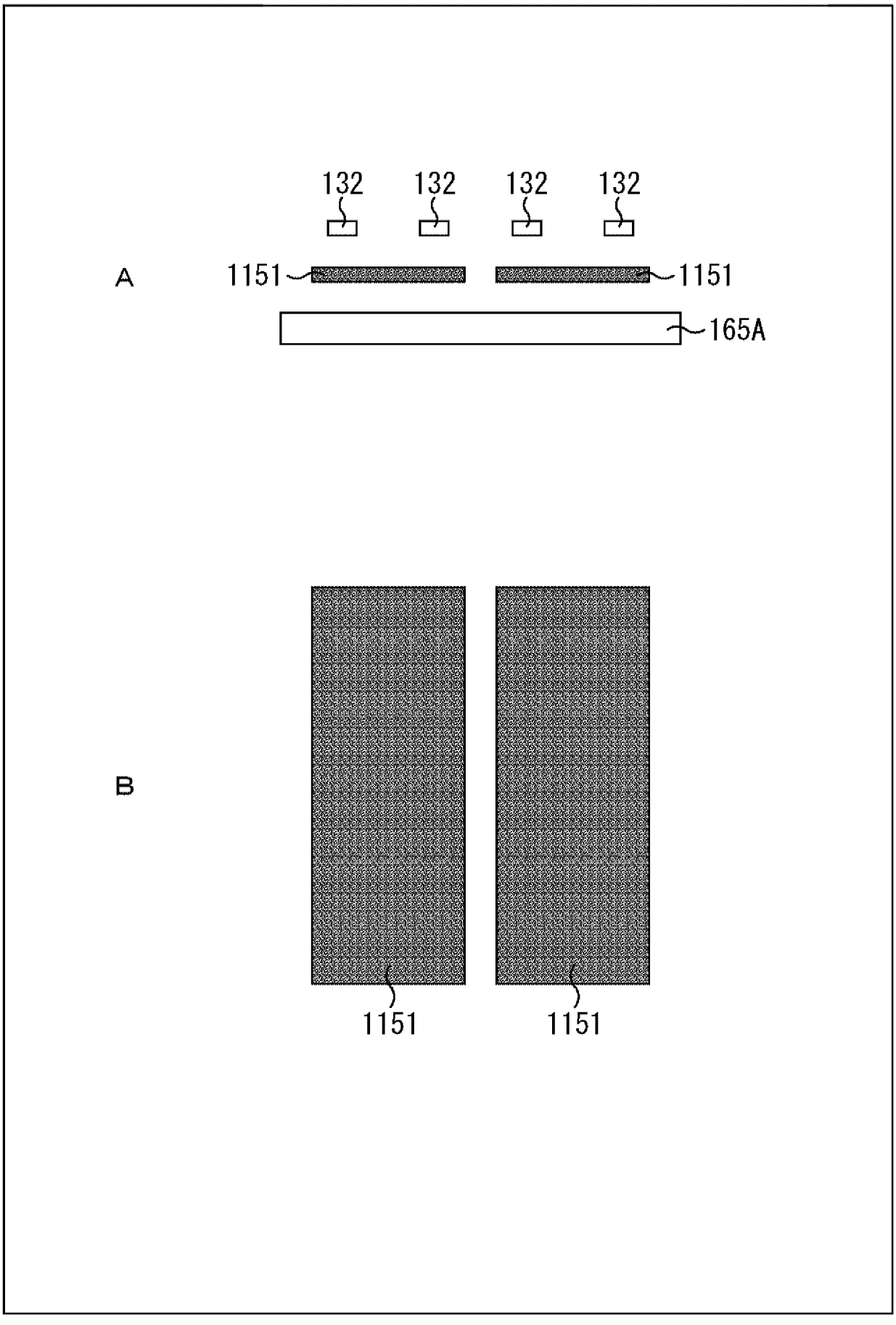
[図116]
FIG. 116



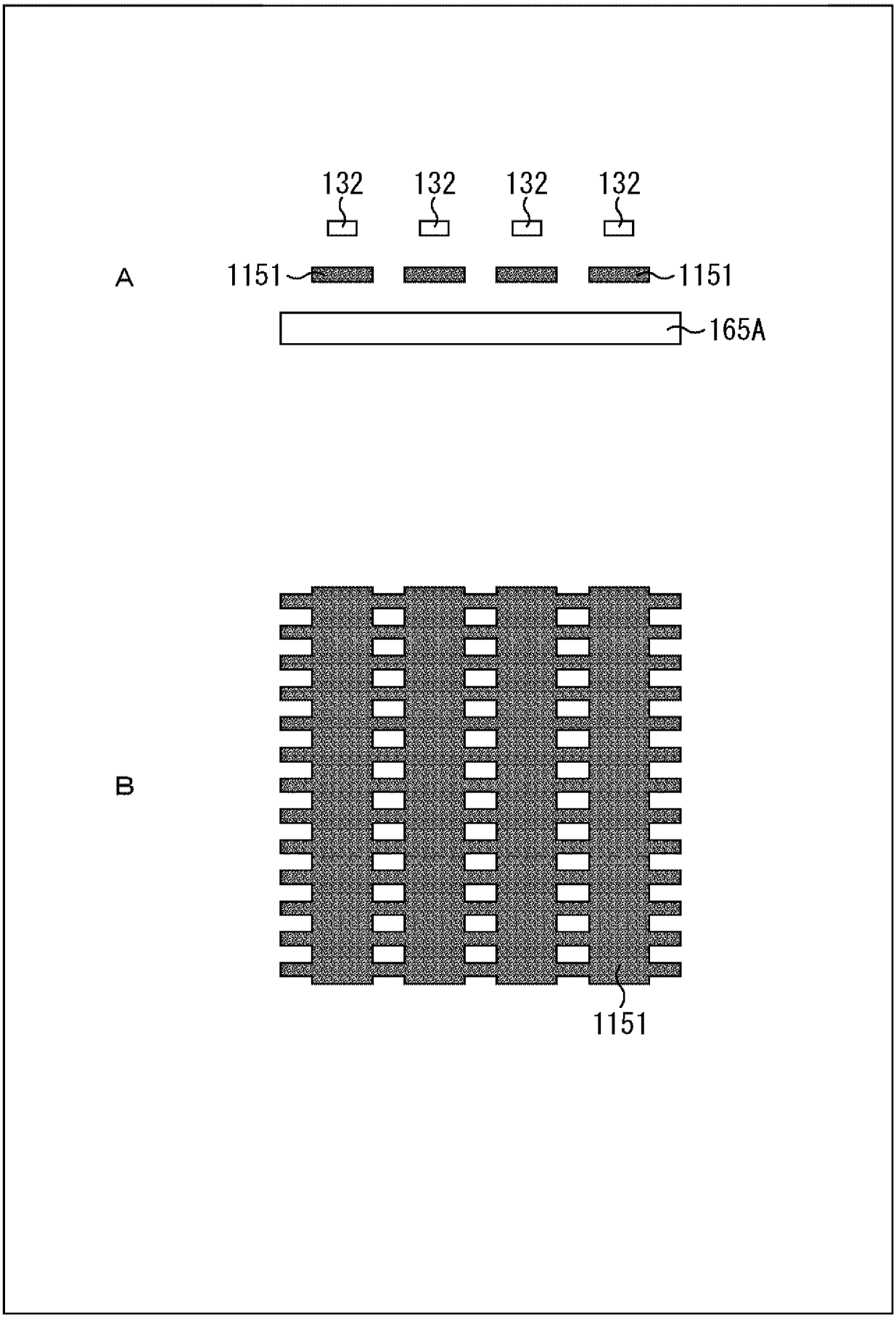
[図117]
FIG. 117



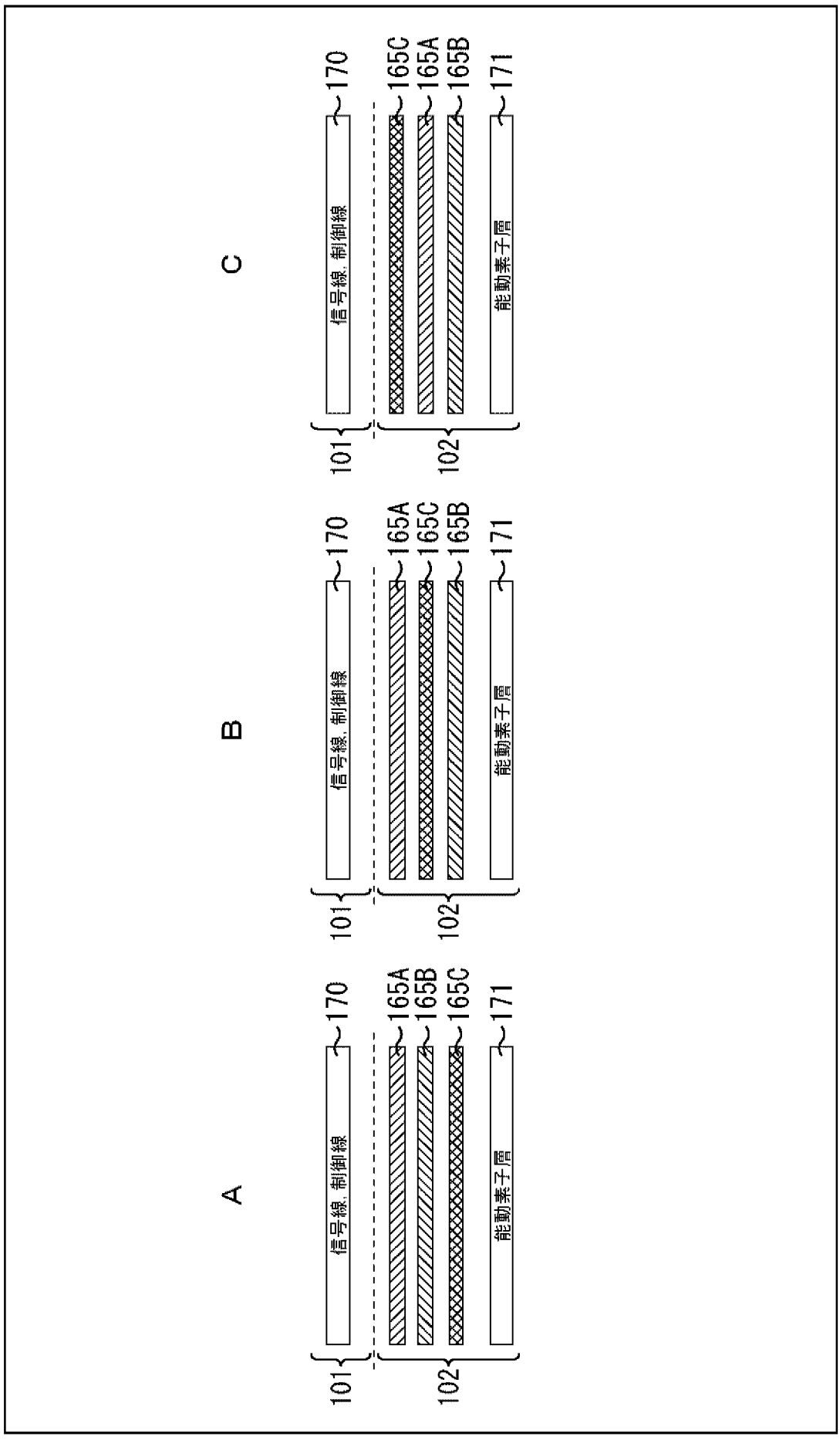
[図118]
FIG. 118



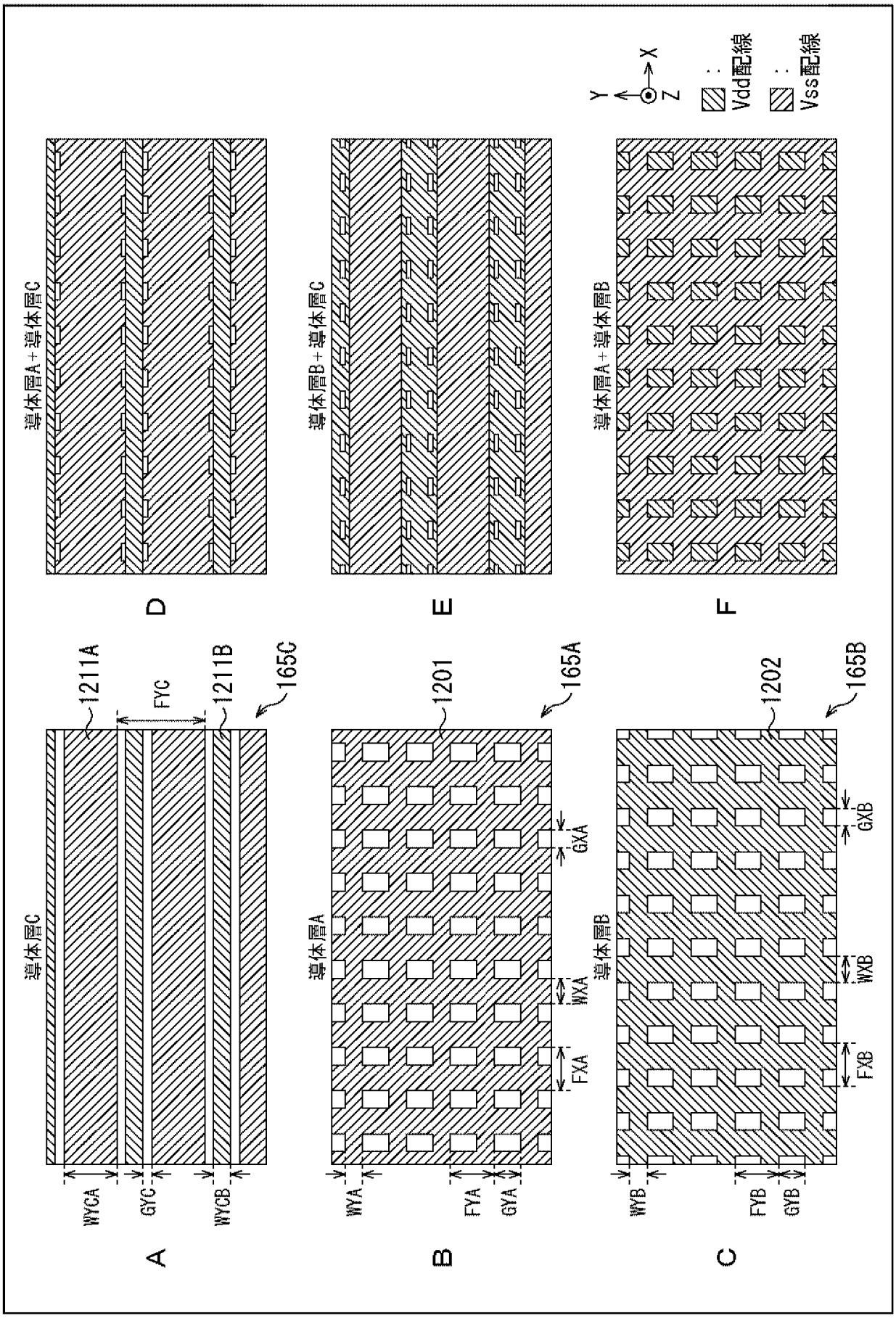
[図119]
FIG. 119



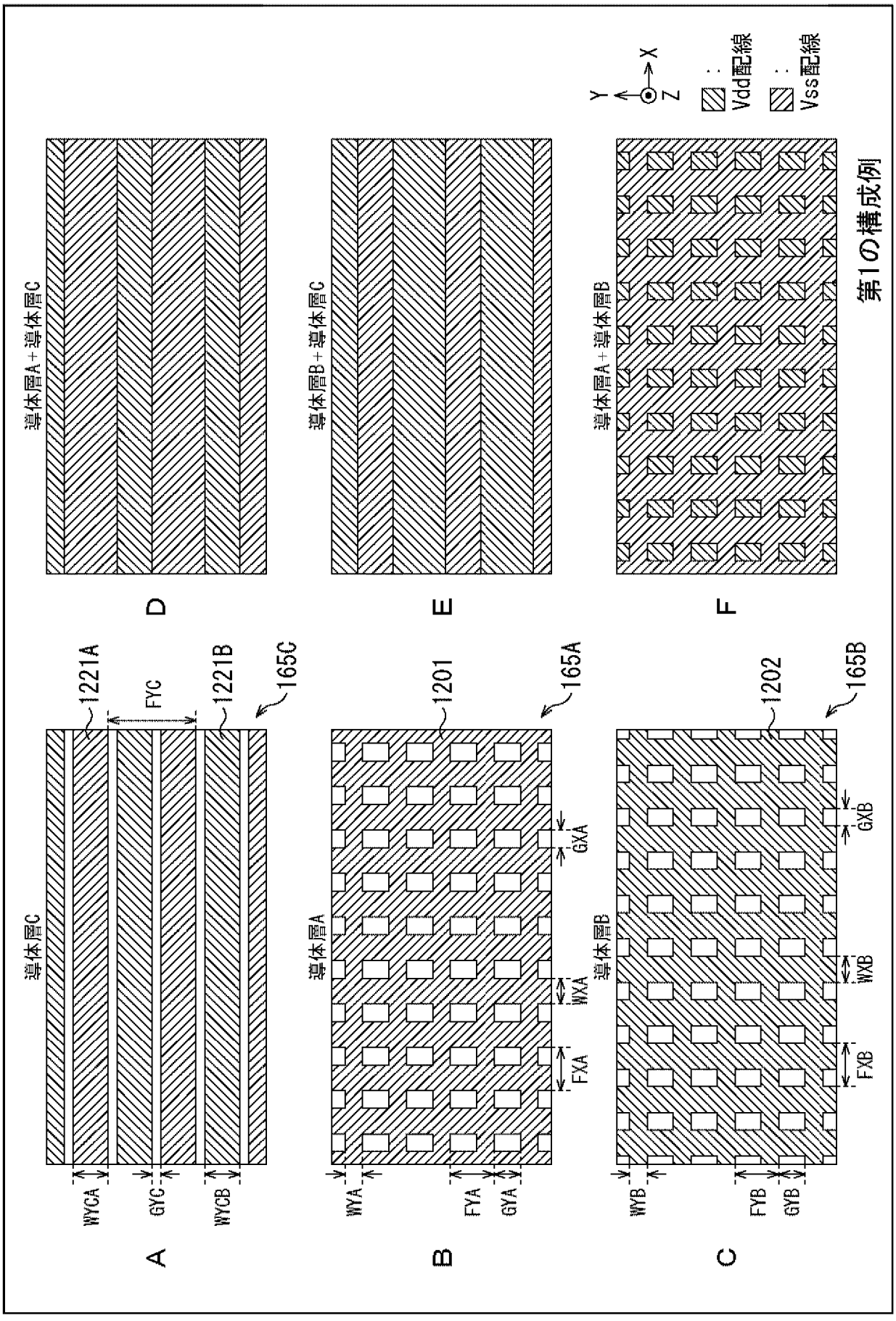
[図120]
FIG. 120


A
信号線, 制御線
170
165A
165B
165C
171
能動素子層
101
102
B
信号線, 制御線
170
165A
165C
165B
171
能動素子層
101
102
C
信号線, 制御線
170
165C
165A
165B
171
能動素子層
101
102

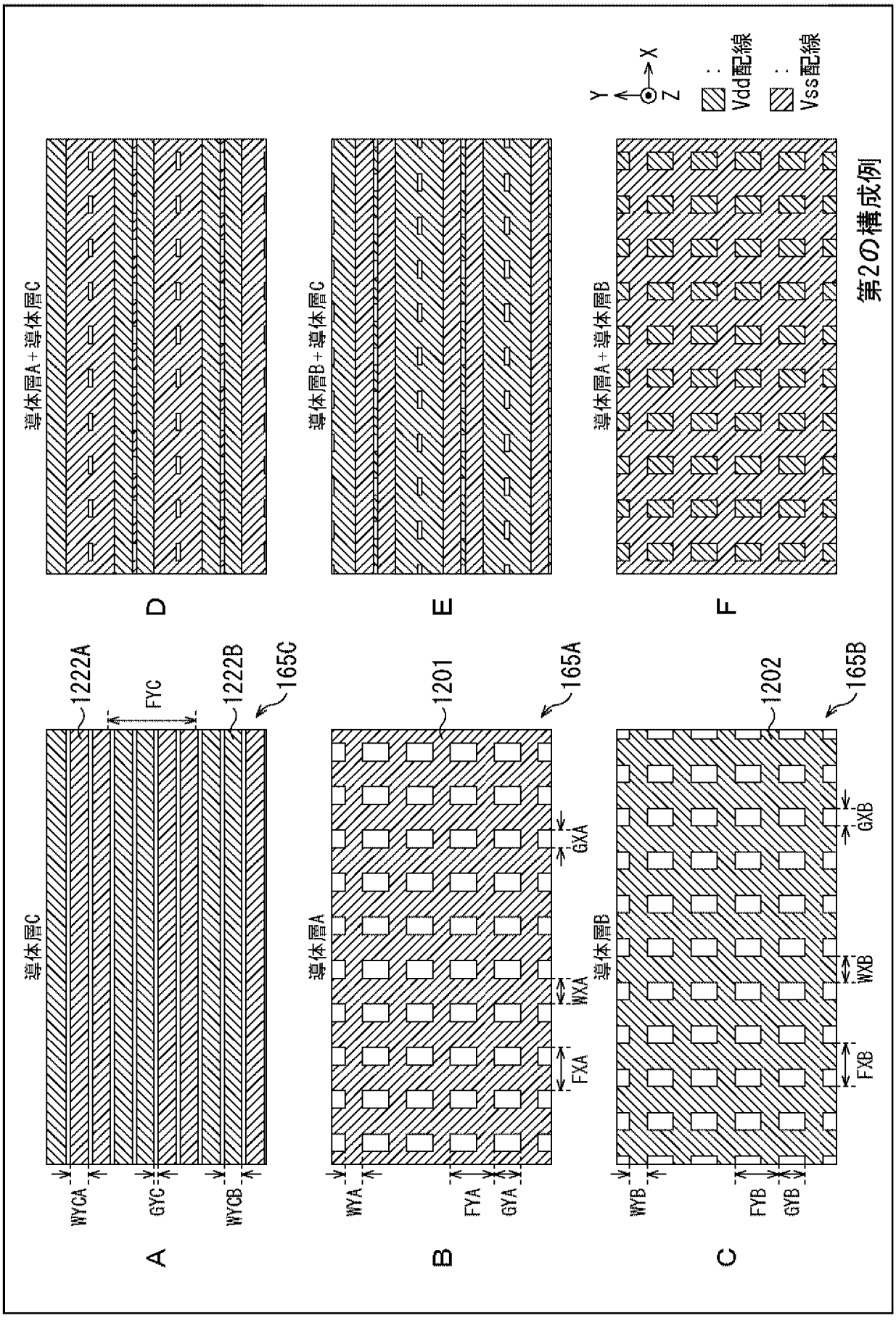
[図121]
FIG. 121


導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
D
E
F
Y
X
Z
Vdd配線
Vss配線
1211A
FYC
1211B
165C
導体層C
WYCA
GYC
WYCB
A
1201
165A
導体層A
GXA
WXA
FXA
WYA
FYA
GYA
B
1202
165B
導体層B
GXB
WXB
FXB
WYB
FYB
GYB
C

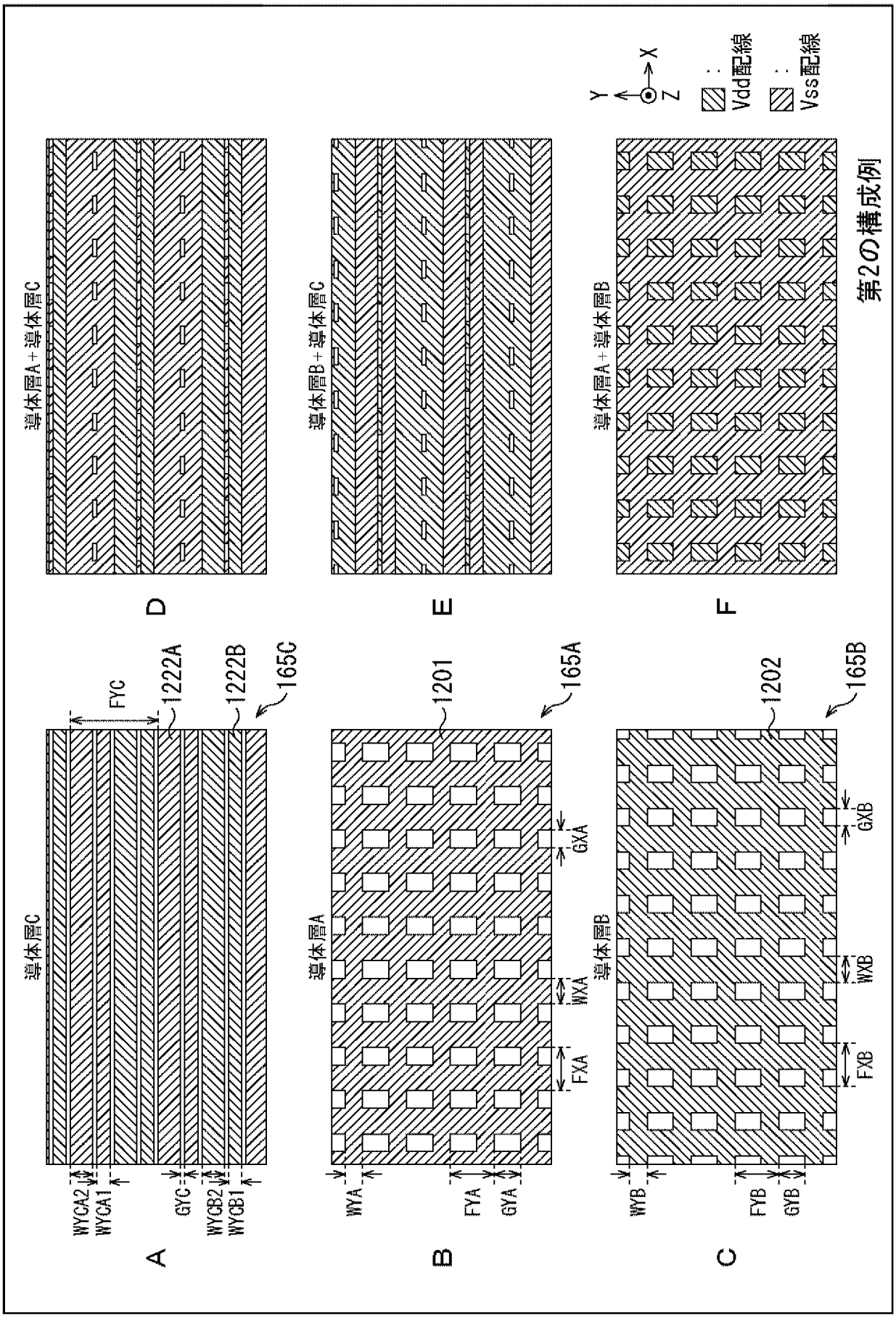
[図122]
FIG. 122


第1の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
Y
X
Z
D
E
F
1221A
FYC
1221B
165C
導体層C
WYCA
GYC
WYCB
A
1201
165A
導体層A
GXA
WXA
FXA
WYA
FYA
GYA
B
1202
165B
導体層B
GXB
WXB
FXB
WYB
FYB
GYB
C

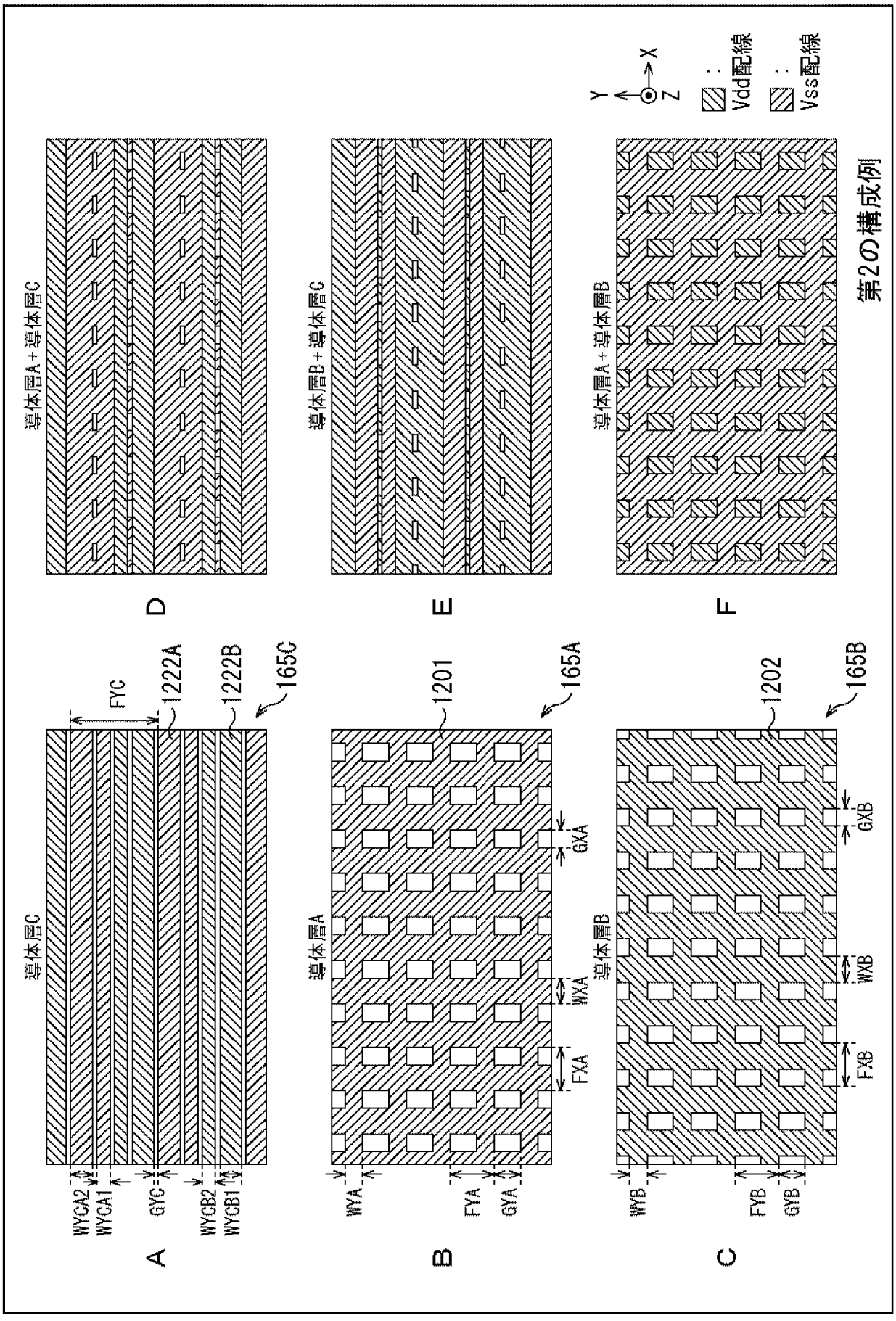
[図123]
FIG. 123


第2の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
1222A
FYC
1222B
165C
導体層C
WYCA
GYC
WYCB
A
1201
165A
導体層A
GXA
WXA
FXA
WYA
FYA
GYA
B
1202
165B
導体層B
GXB
WXB
FXB
WYB
FYB
GYB
C

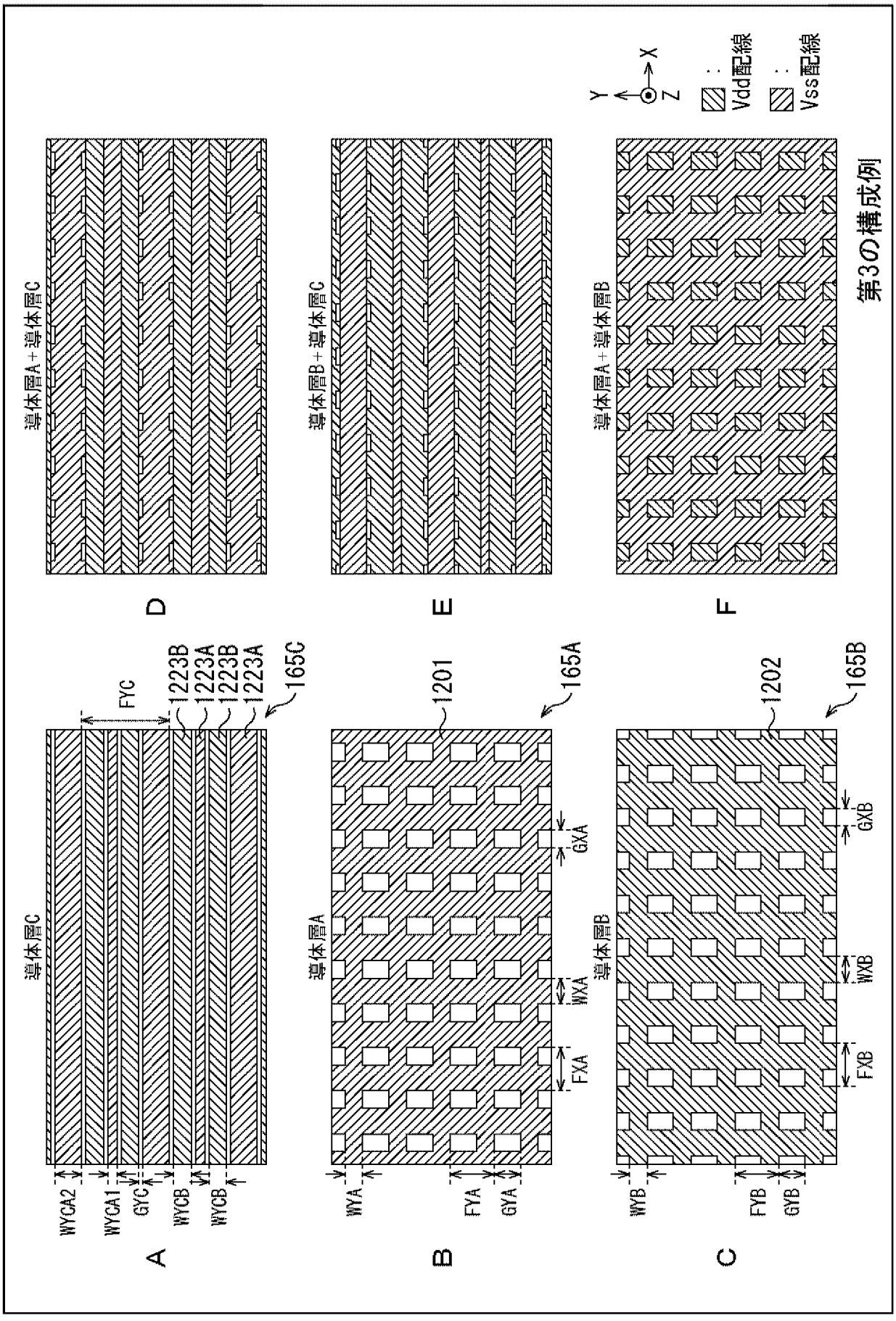
[図124]
FIG. 124


第2の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
導体層C
導体層A
導体層B
1222A
1222B
165C
1201
165A
1202
165B
FYC
GXA
GXB
WXA
WXB
FXA
FXB
WYCA2
WYCA1
GYC
WYCB2
WYCB1
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

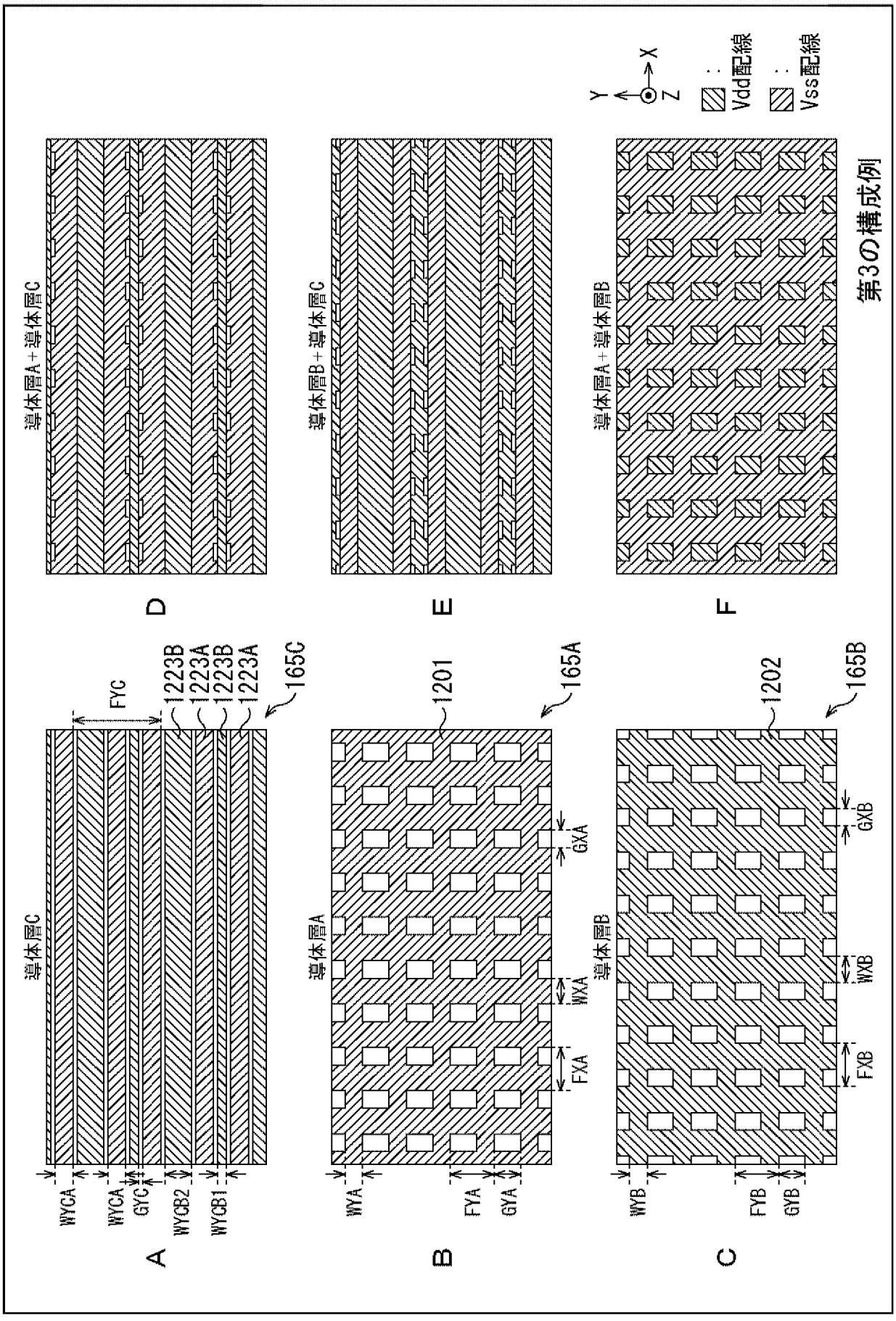
[図125]
FIG. 125


第2の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
A
B
C
導体層C
導体層A
導体層B
1222A
1222B
165C
1201
165A
1202
165B
FYC
GXA
GXB
WXA
WXB
FXA
FXB
WYA
WYB
FYA
FYB
GYA
GYB
WYCA2
WYCA1
GYC
WYCB2
WYCB1

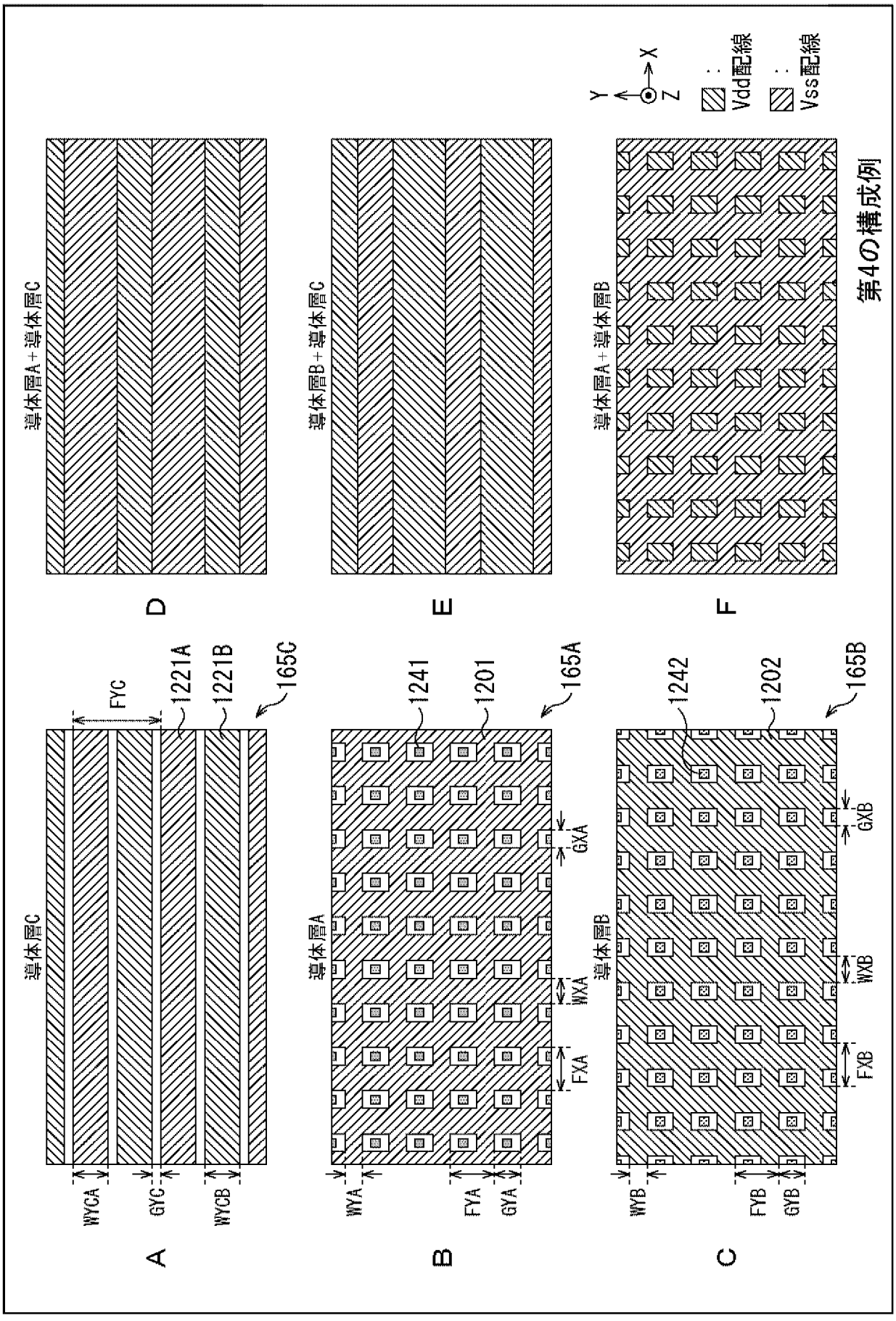
[図126]
FIG. 126


第3の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
導体層C
導体層A
導体層B
WYCA2
WYCA1
GYC
WYCB
WYCB
FYC
1223B
1223A
1223B
1223A
165C
WYA
FYA
GYA
1201
165A
GXA
WXA
FXA
WYB
FYB
GYB
1202
165B
GXB
WXB
FXB
A
B
C

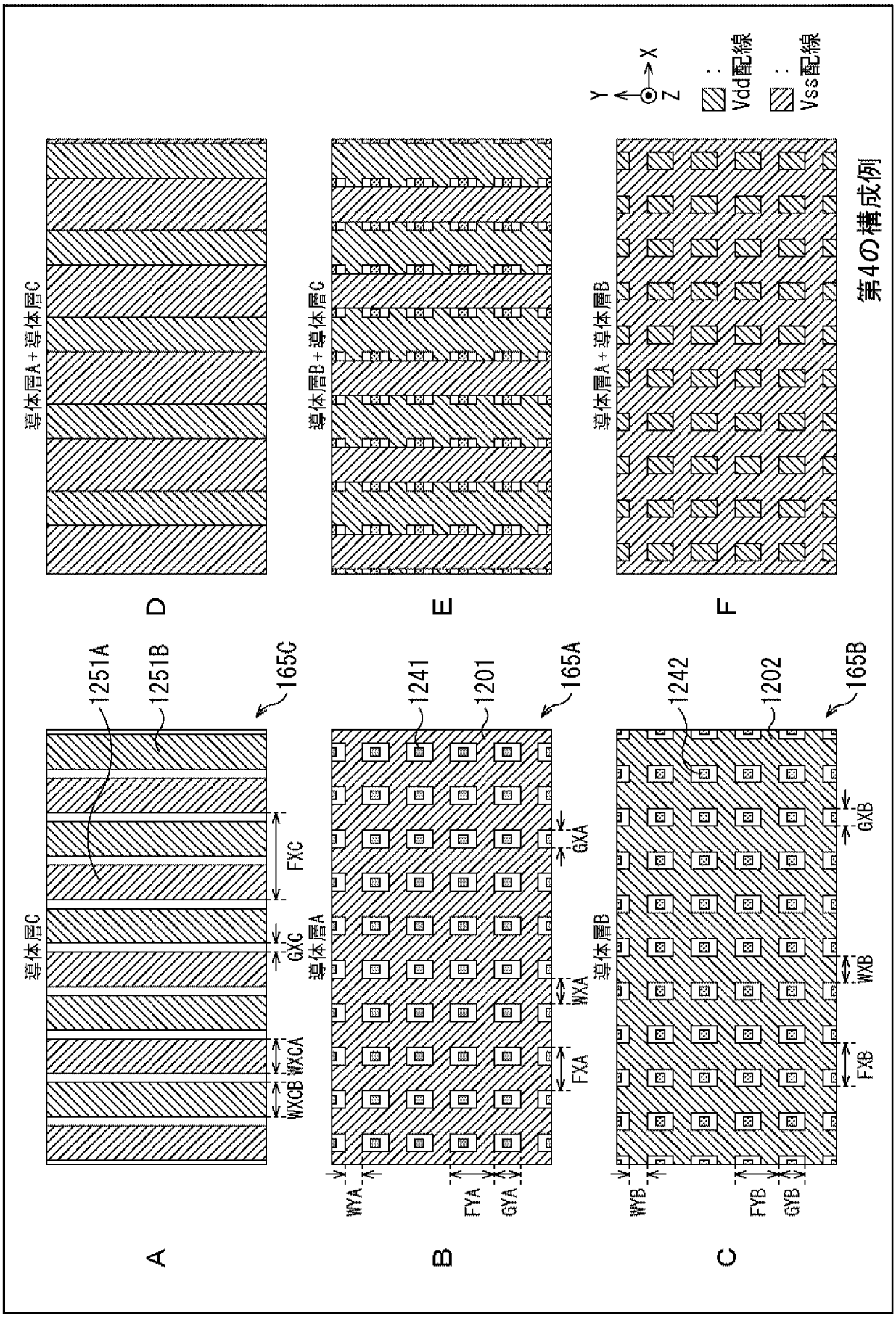
[図127]
FIG. 127


第3の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
導体層C
導体層A
導体層B
165C
165A
165B
1223B
1223A
1223B
1223A
1201
1202
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
WYCA
GYC
WYCB2
WYCB1
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

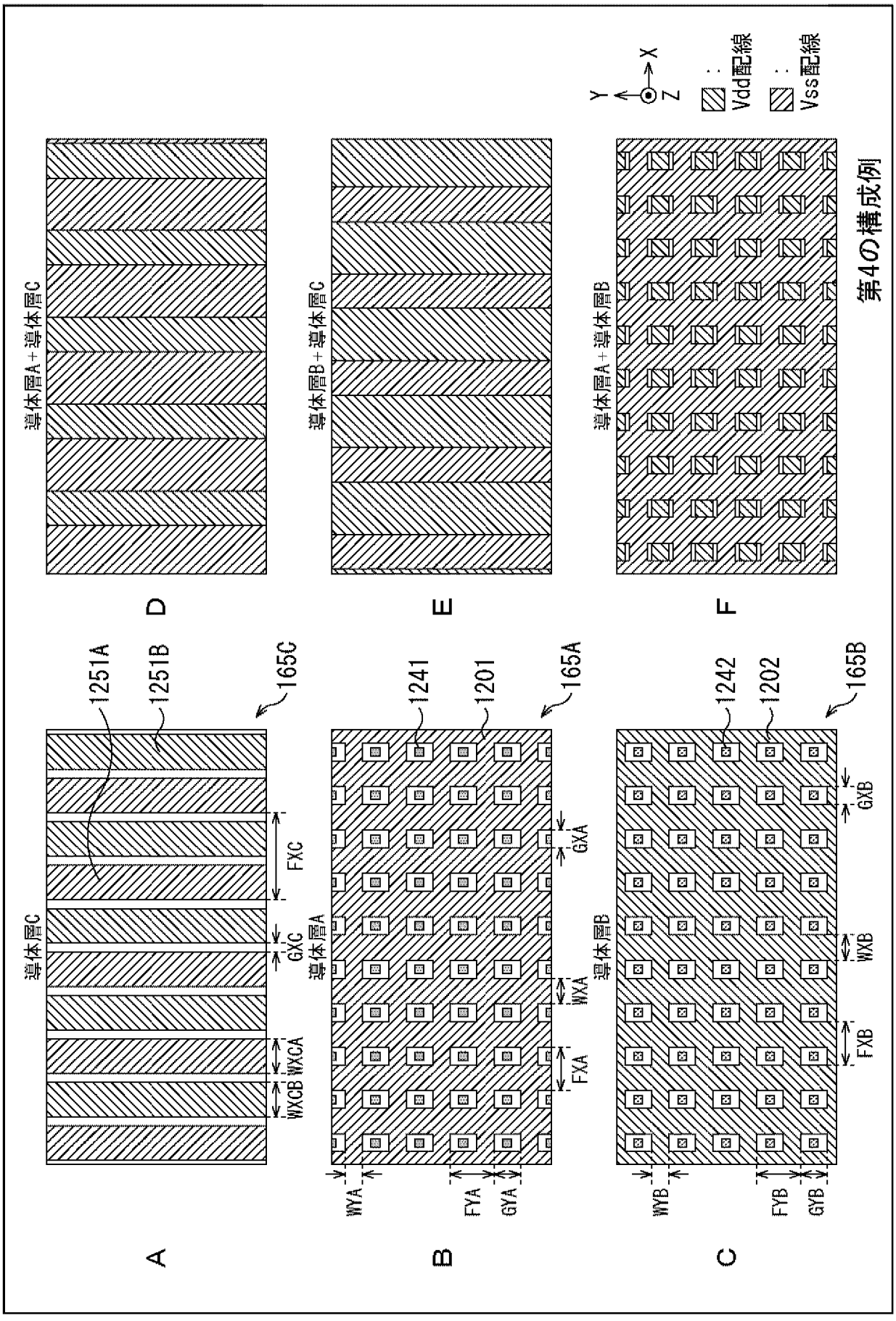
[図128]
FIG. 128


第4の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
1221A
1221B
165C
1241
1201
165A
1242
1202
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYA
FYA
GYA
WYB
FYB
GYB
WYCA
GYC
WYCB

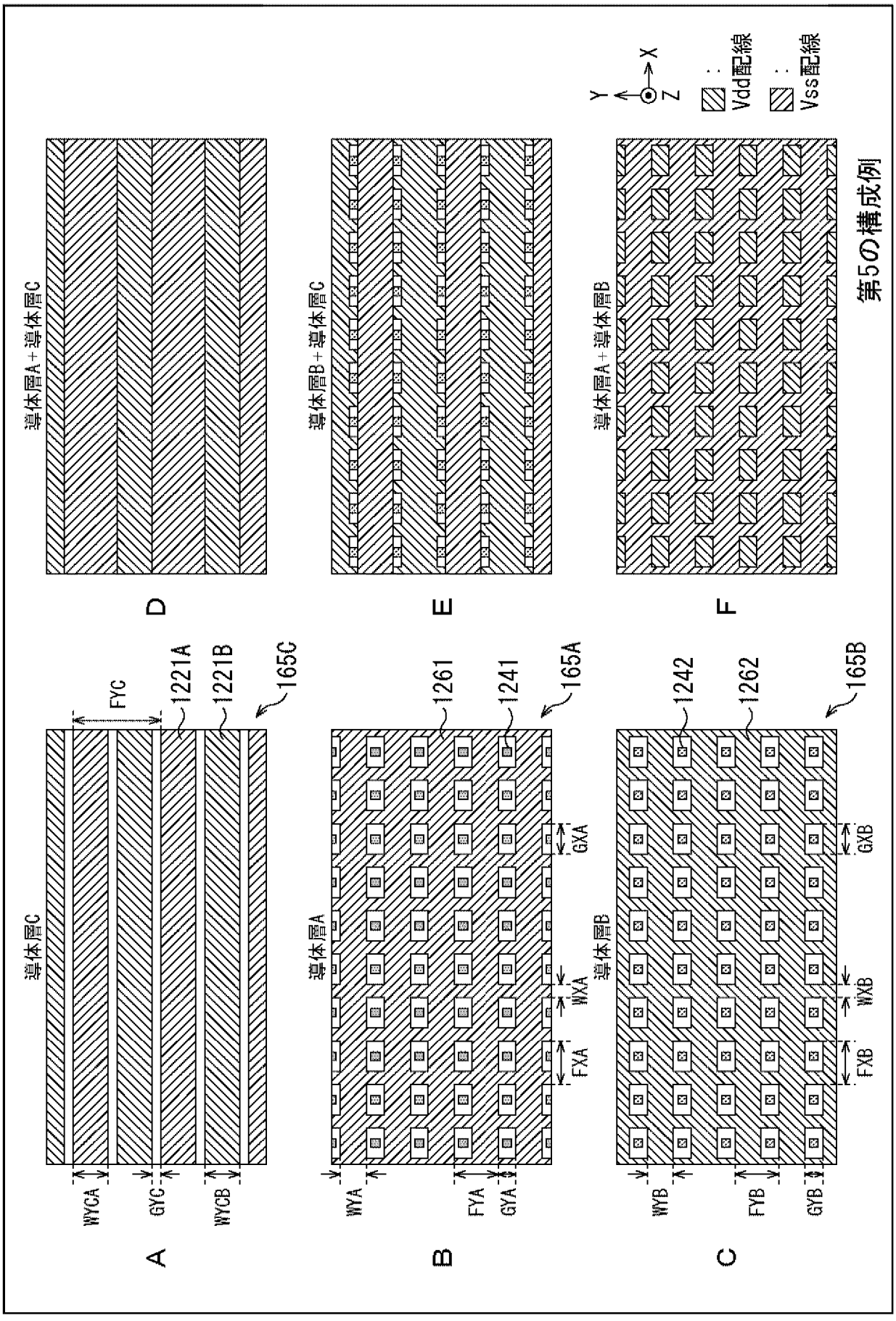
[図129]
FIG. 129


第4の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
FXC
GXC
WXCA
WXCB
導体層C
1241
1201
165A
GXA
WXA
FXA
導体層A
WYA
FYA
GYA
1242
1202
165B
GXB
WXB
FXB
導体層B
WYB
FYB
GYB
A
B
C

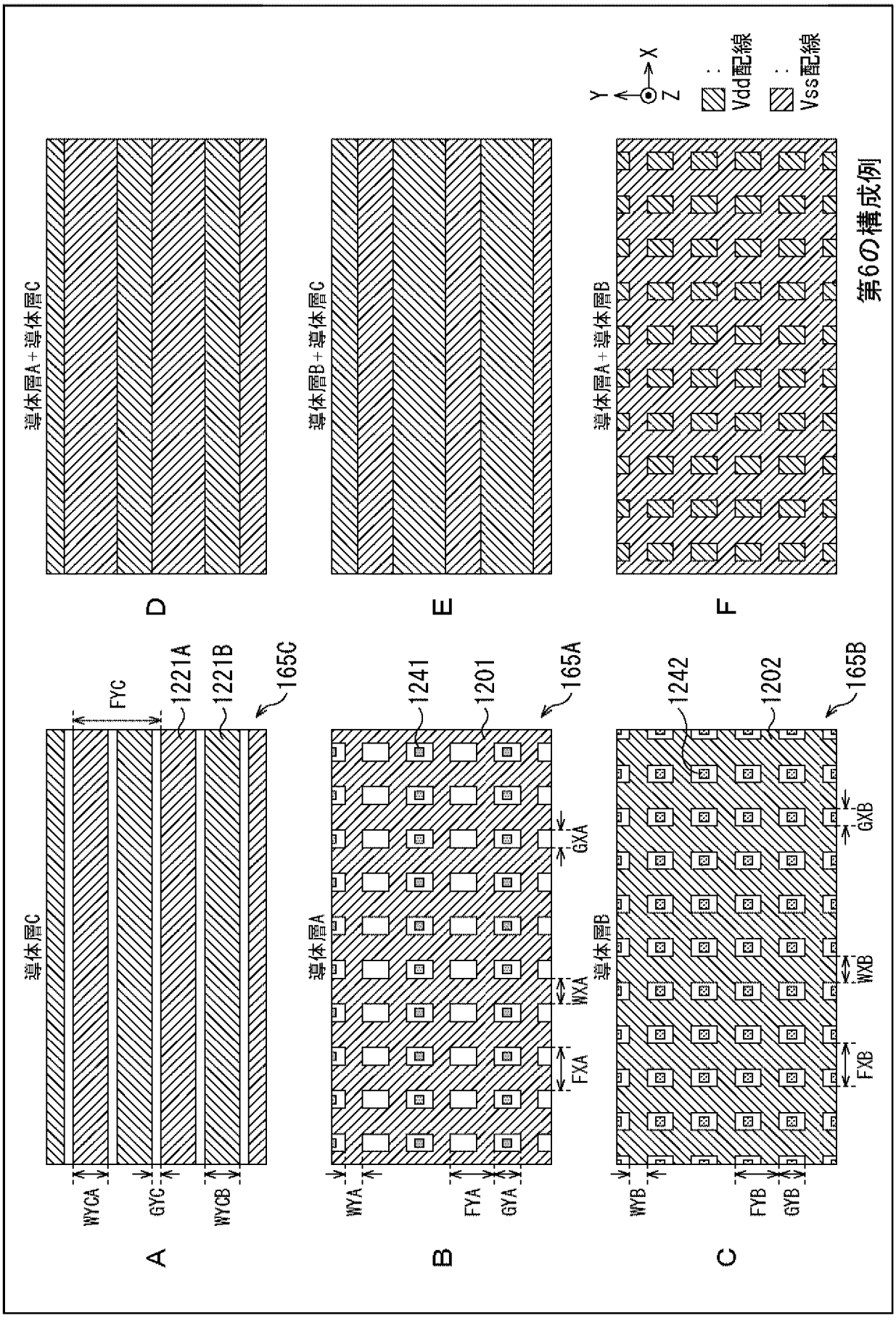
[図130]
FIG. 130


第4の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
導体層C
FXC
GXC
WXCA
WXCB
A
1241
1201
165A
導体層A
GXA
WXA
FXA
WYA
FYA
GYA
B
1242
1202
165B
導体層B
GXB
WXB
FXB
WYB
FYB
GYB
C

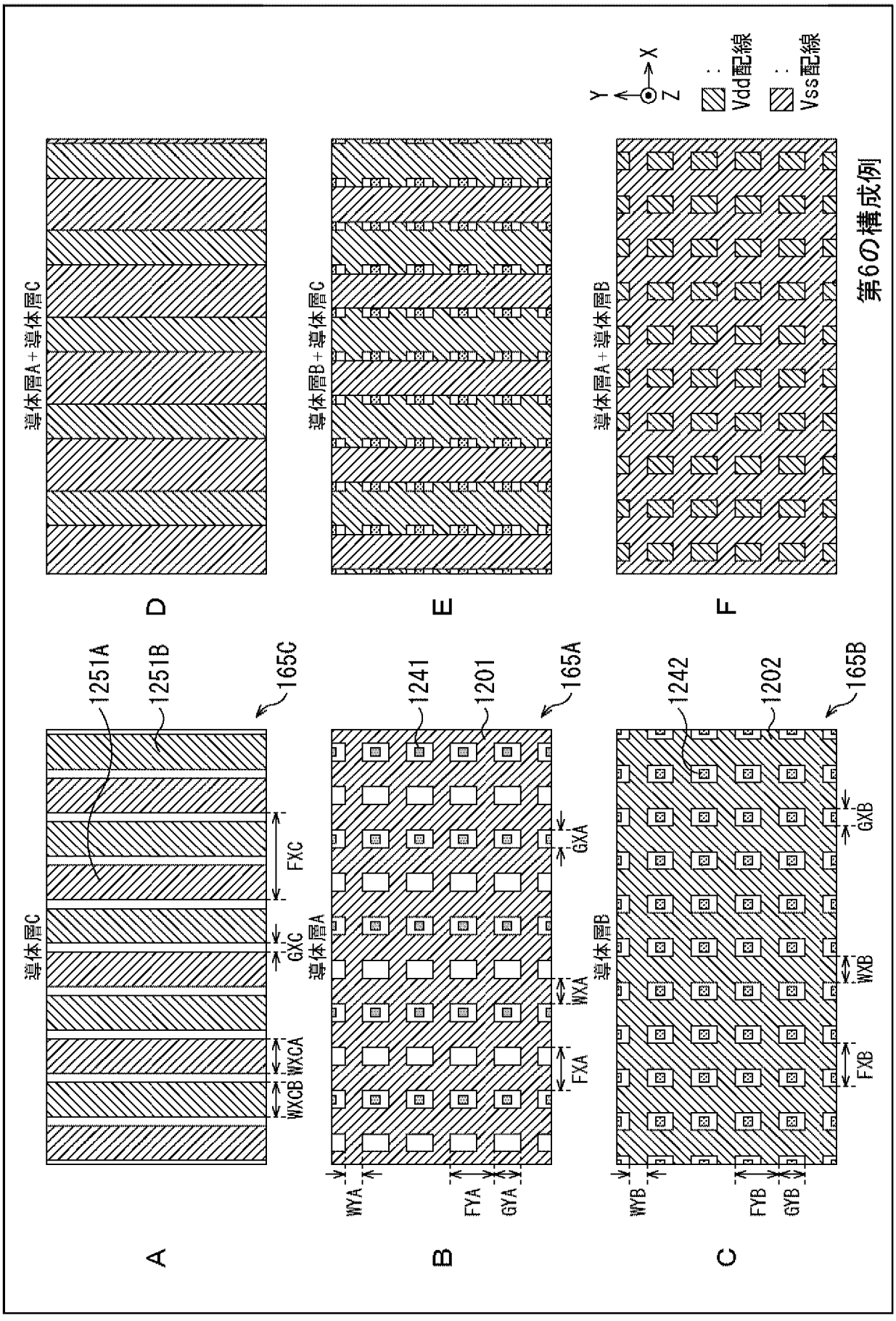
[図131]
FIG. 131


第5の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
165C
165A
165B
1221A
1221B
1261
1241
1242
1262
FYC
GXA
GXB
WXA
WXB
FXA
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB

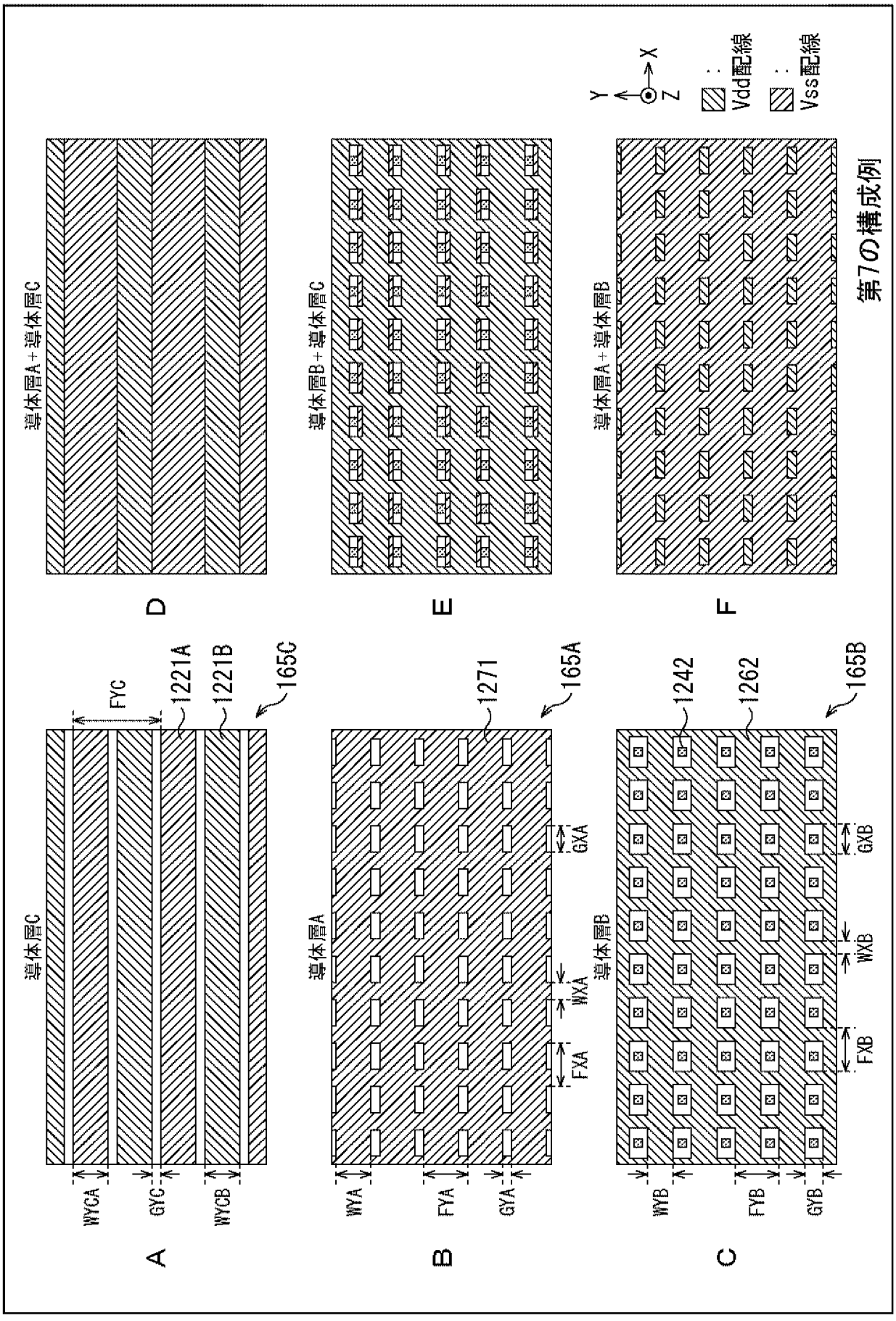
[図132]
FIG. 132


第6の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
D
E
F
導体層C
導体層A
導体層B
A
B
C
1221A
1221B
165C
1241
1201
165A
1242
1202
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB

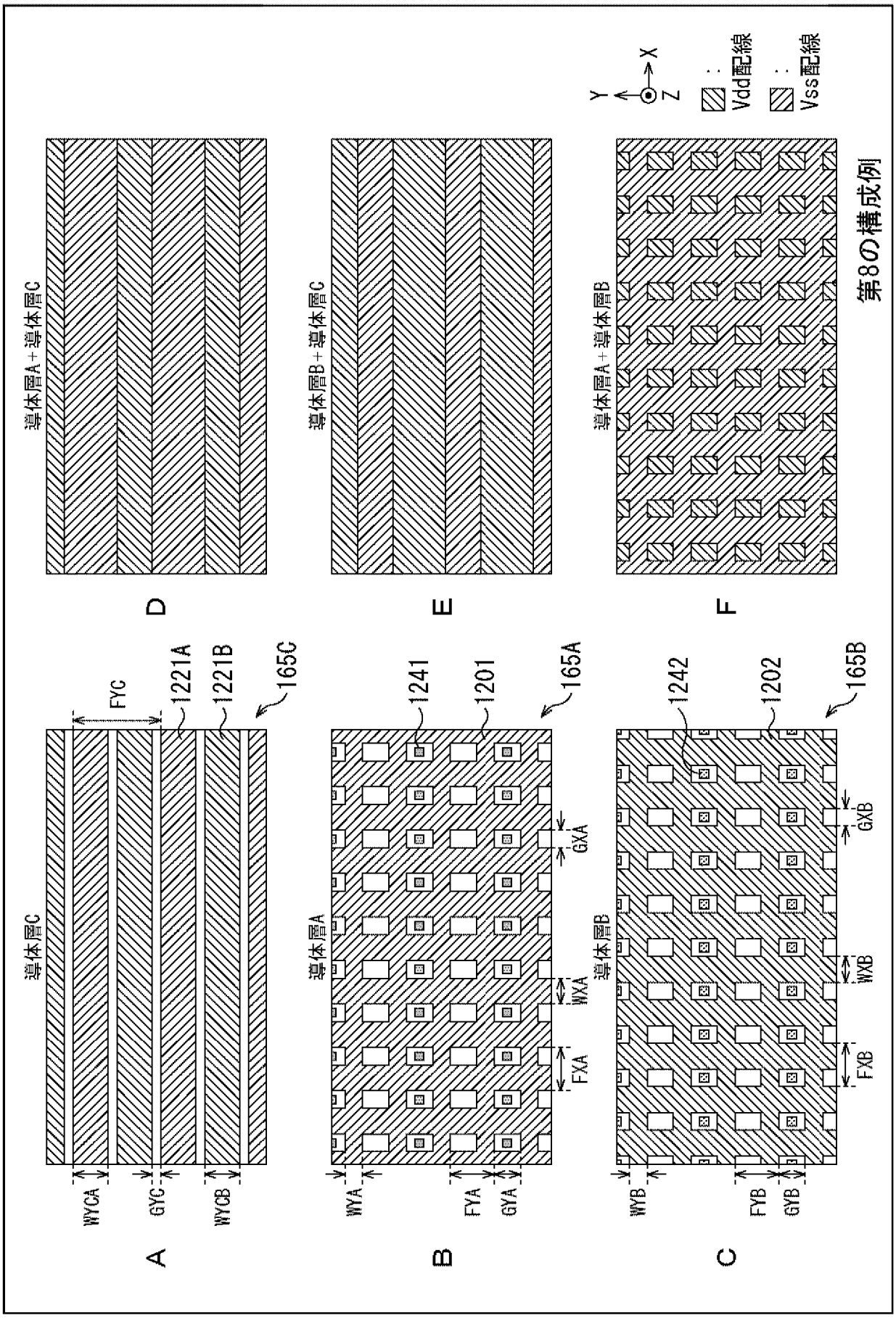
[図133]
FIG. 133


第6の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
FXC
GXC
WXCA
WXCB
導体層C
1241
1201
165A
GXA
WXA
FXA
導体層A
WYA
FYA
GYA
1242
1202
165B
GXB
WXB
FXB
導体層B
WYB
FYB
GYB
A
B
C

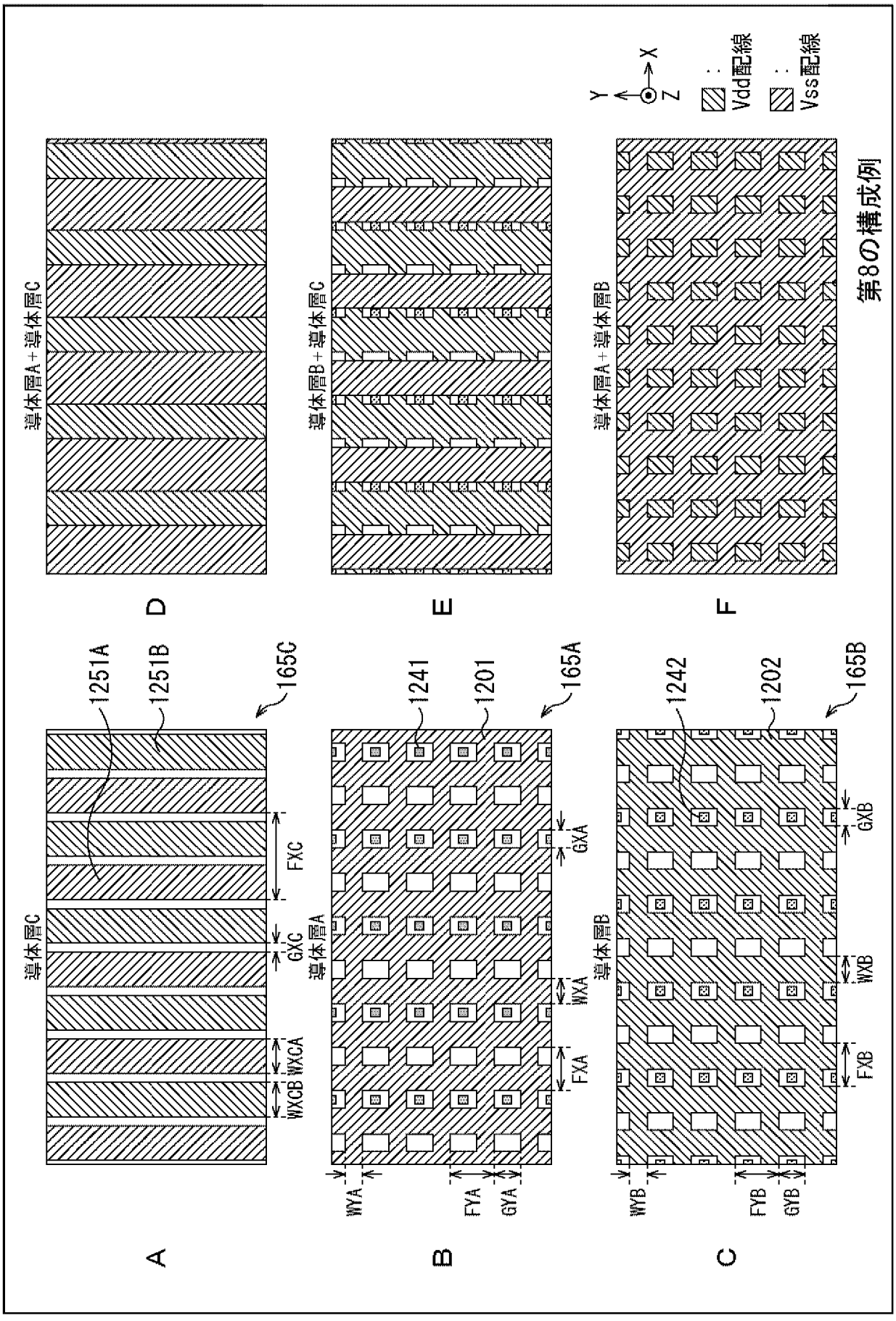
[図134]
FIG. 134


第7の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
導体層C
導体層A
導体層B
A
B
C
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
WYA
FYA
GYA
WXA
FXA
GXA
1271
165A
WYB
FYB
GYB
FXB
WXB
GXB
1242
1262
165B

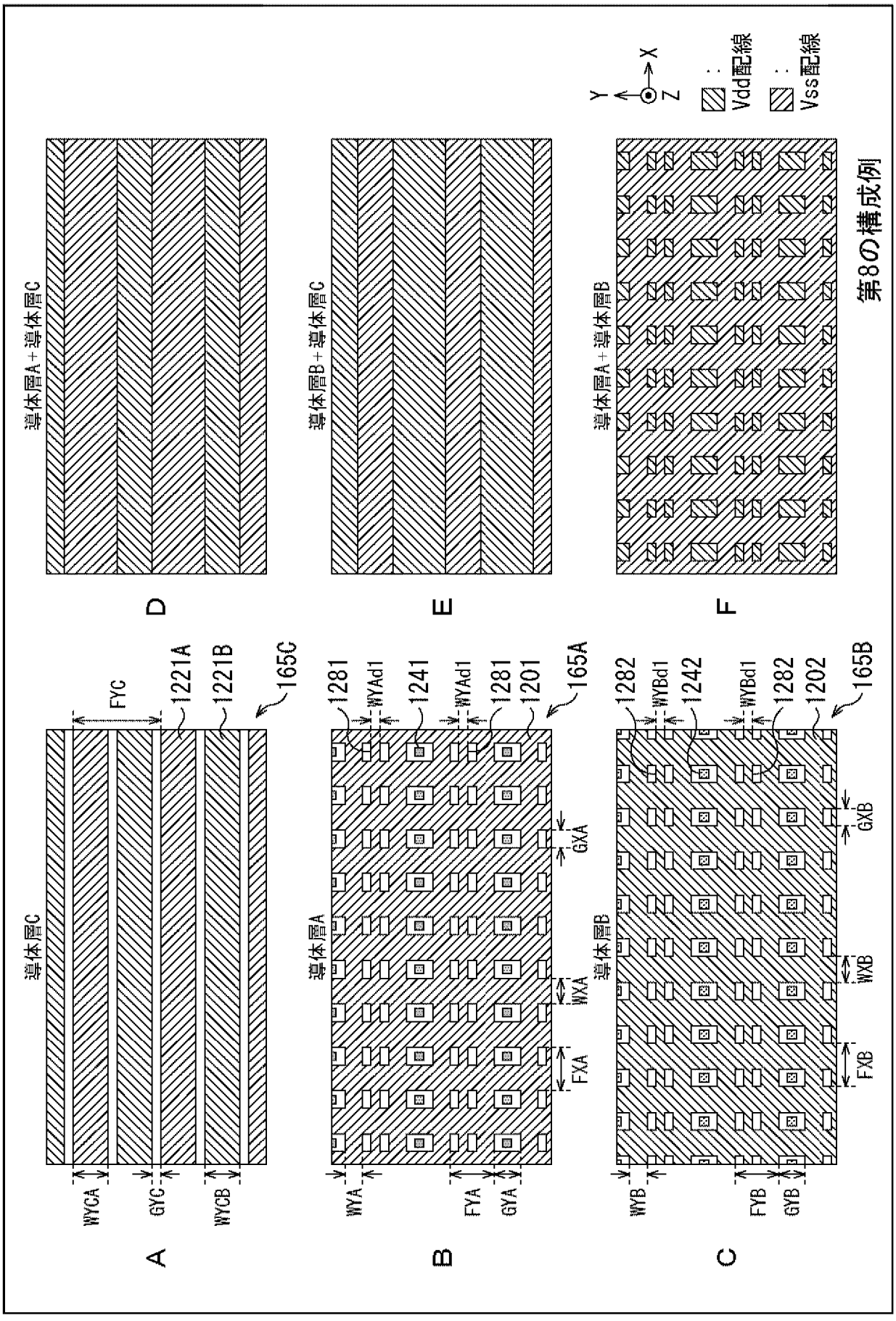
[図135]
FIG. 135


第8の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
1221A
1221B
165C
1241
1201
165A
1242
1202
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB

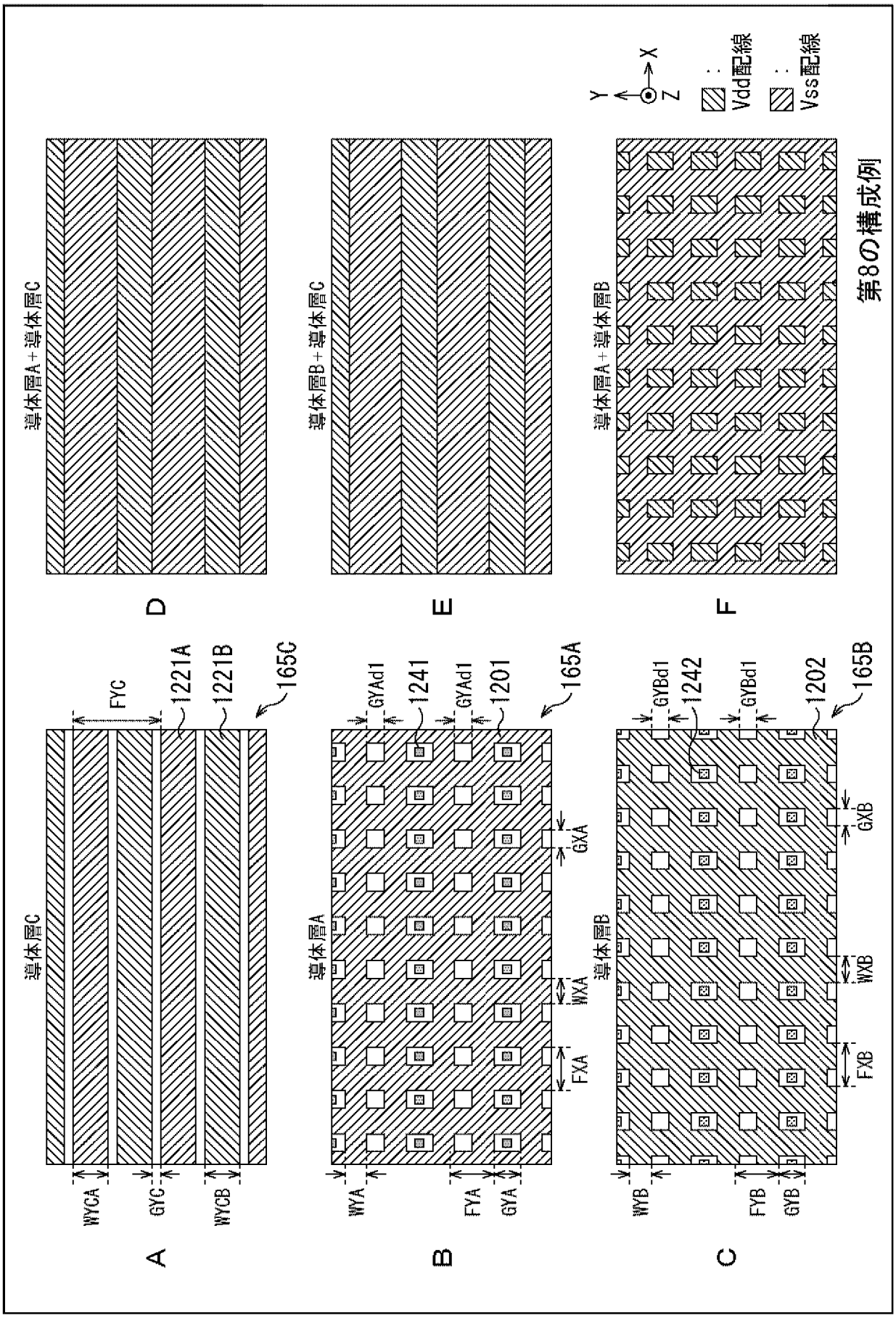
[図136]
FIG. 136


第8の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
A
B
C
導体層C
導体層A
導体層B
1251A
1251B
165C
1241
1201
165A
1242
1202
165B
FXC
GXC
WXCA
WXCB
GXA
WXA
FXA
GXB
WXB
FXB
WYA
FYA
GYA
WYB
FYB
GYB

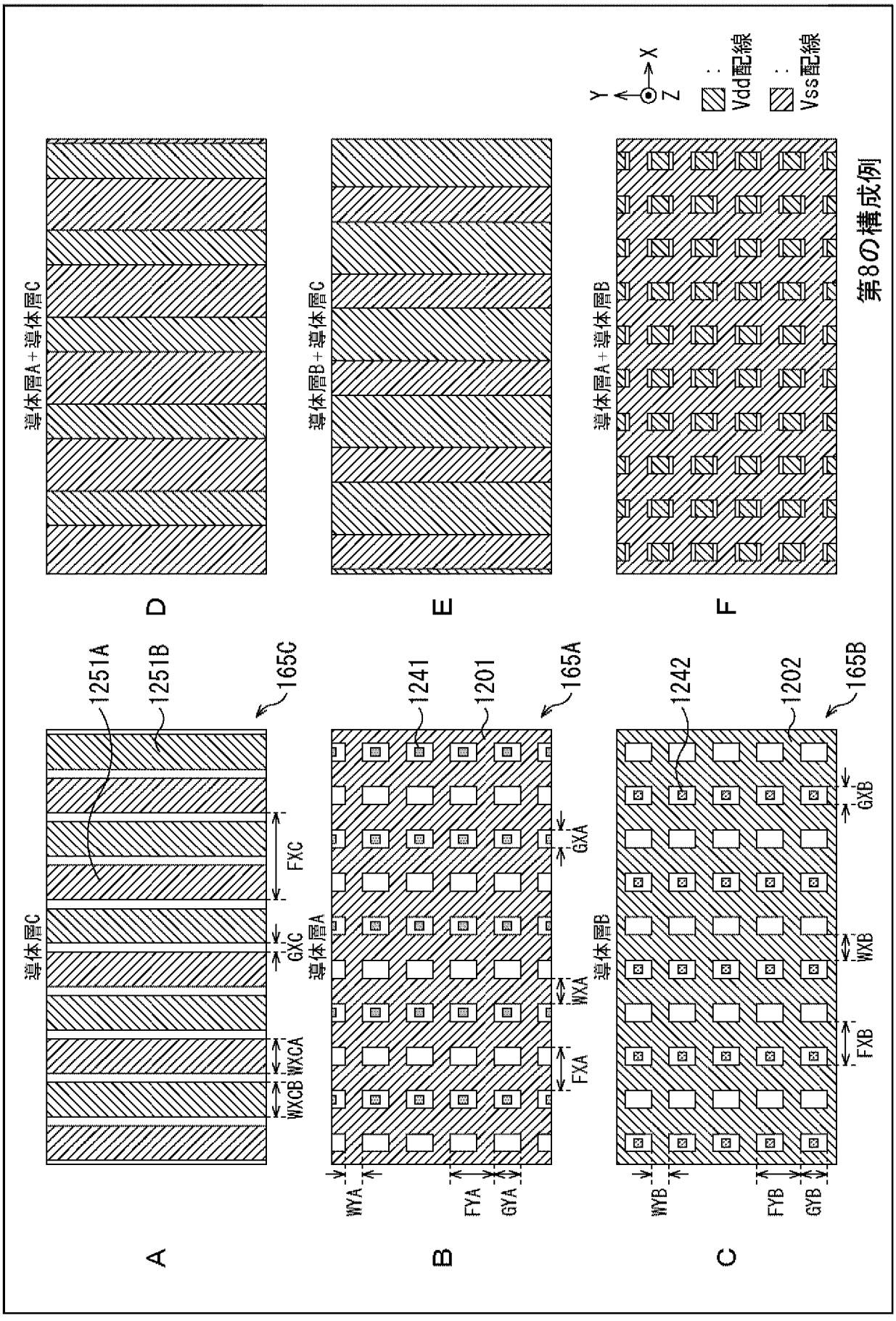
[図137]
FIG. 137


第8の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
WYA
FYA
GYA
1281
WYAd1
1241
1201
165A
GXA
WXA
FXA
WYB
FYB
GYB
1282
WYBd1
1242
1202
165B
GXB
WXB
FXB

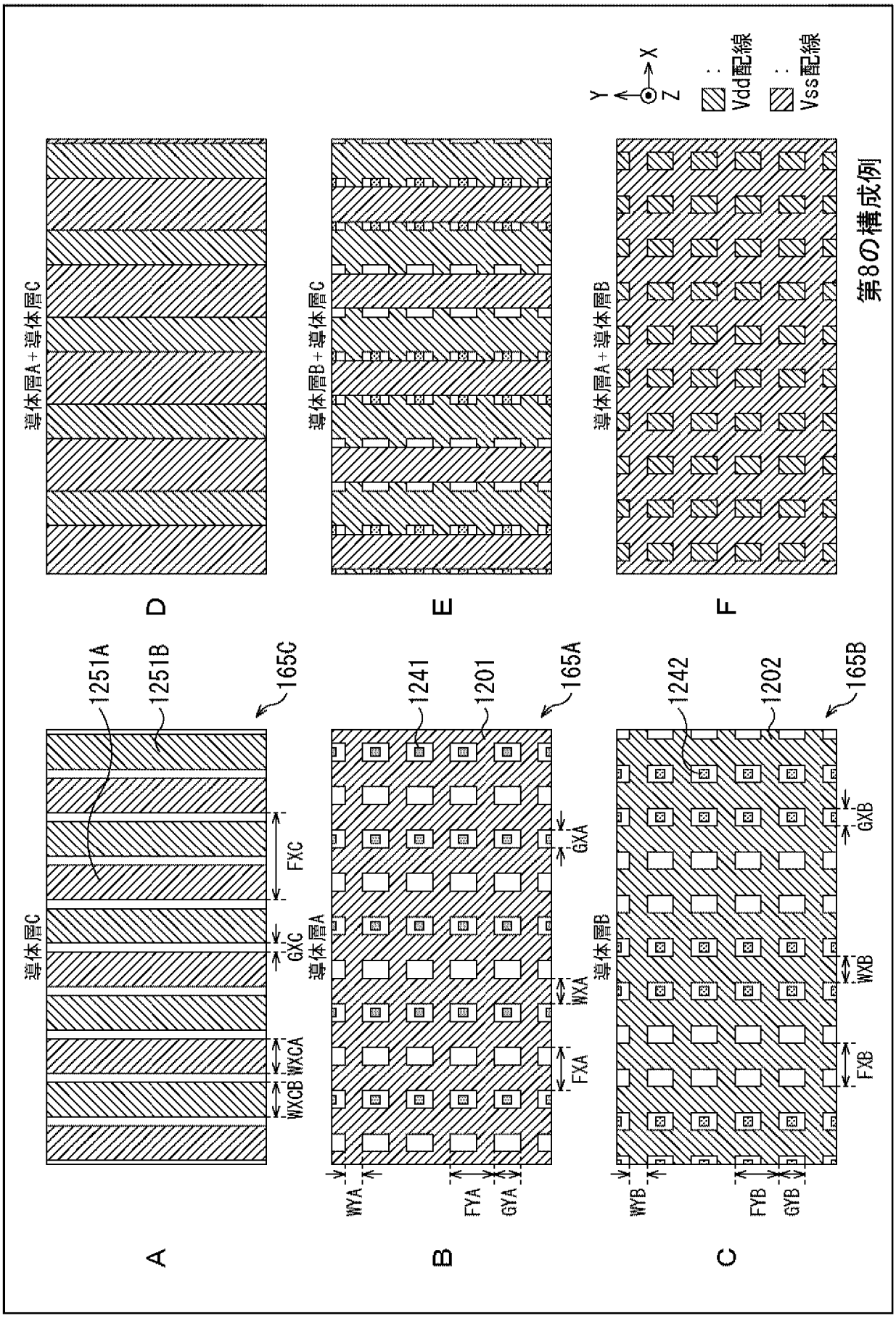
[図138]
FIG. 138


第8の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
WYA
FYA
GYA
GYAd1
1241
1201
165A
GXA
WXA
FXA
WYB
FYB
GYB
GYBd1
1242
1202
165B
GXB
WXB
FXB

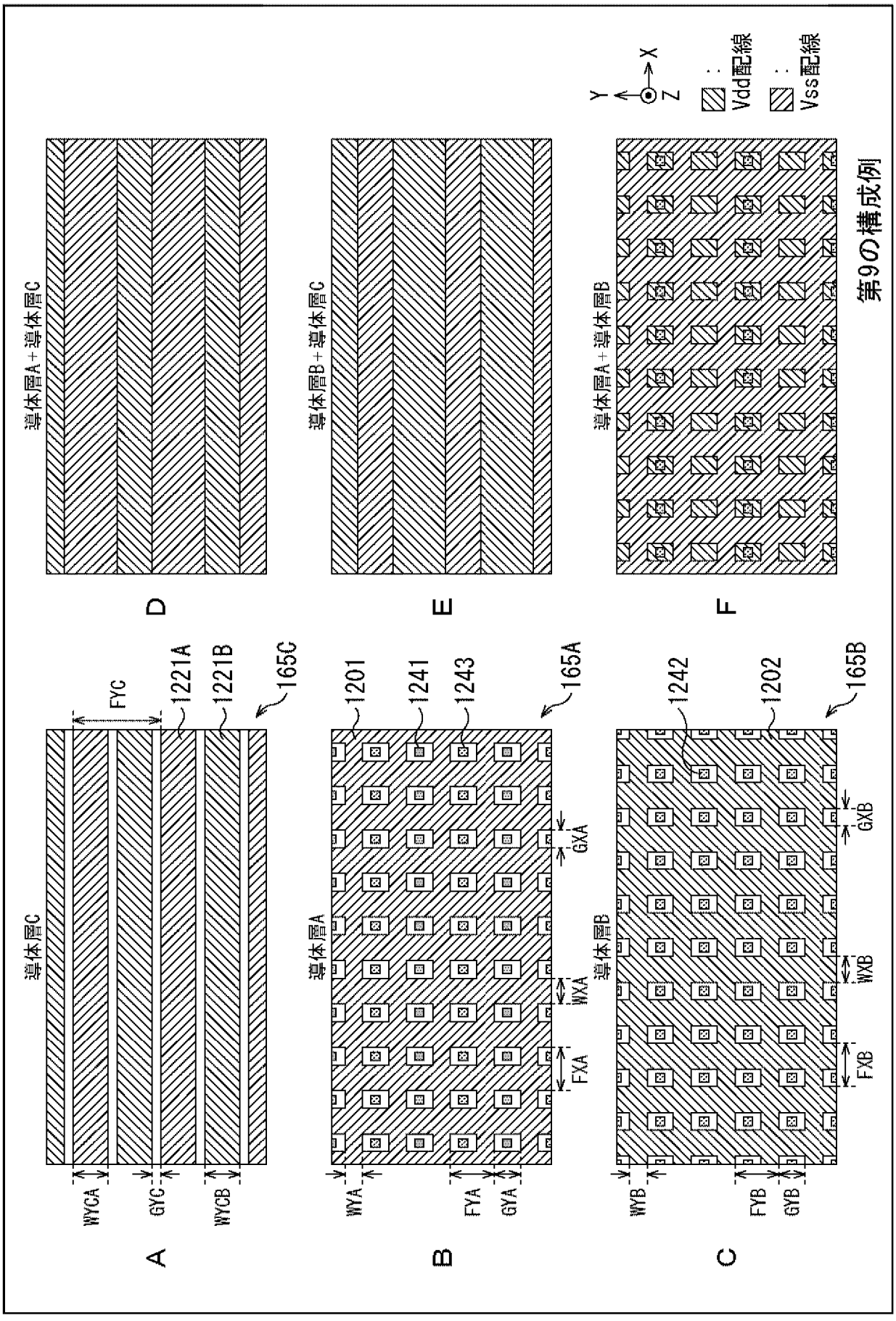
[図139]
FIG. 139


第8の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
FXC
GXC
WXCA
WXCB
導体層C
1241
1201
165A
GXA
WXA
FXA
WYA
FYA
GYA
導体層A
A
B
1242
1202
165B
GXB
WXB
FXB
WYB
FYB
GYB
導体層B
C

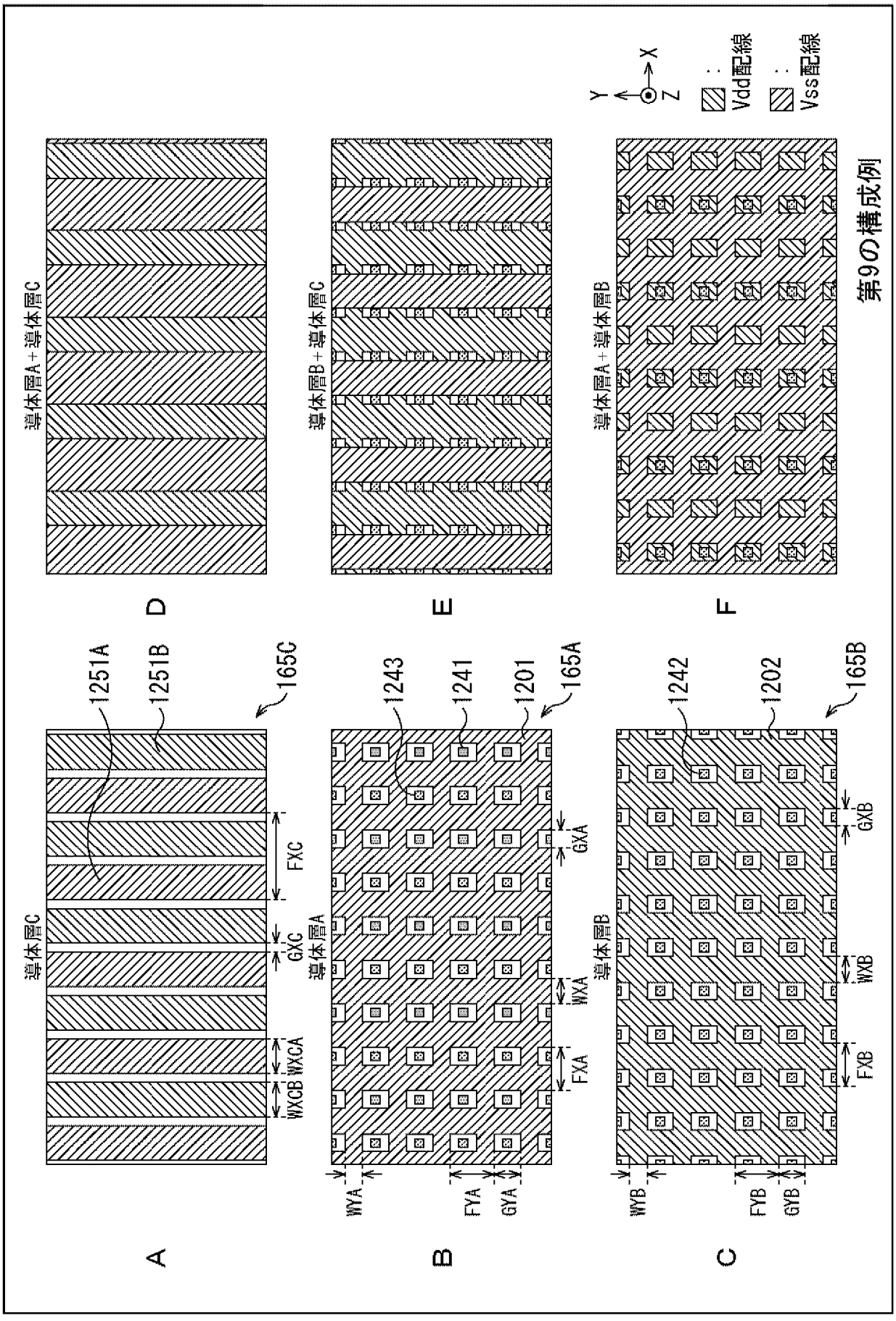
[図140]
FIG. 140


第8の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
FXC
GXC
WXCA
WXCB
導体層C
A
1241
1201
165A
GXA
WXA
FXA
WYA
FYA
GYA
導体層A
B
1242
1202
165B
GXB
WXB
FXB
WYB
FYB
GYB
導体層B
C

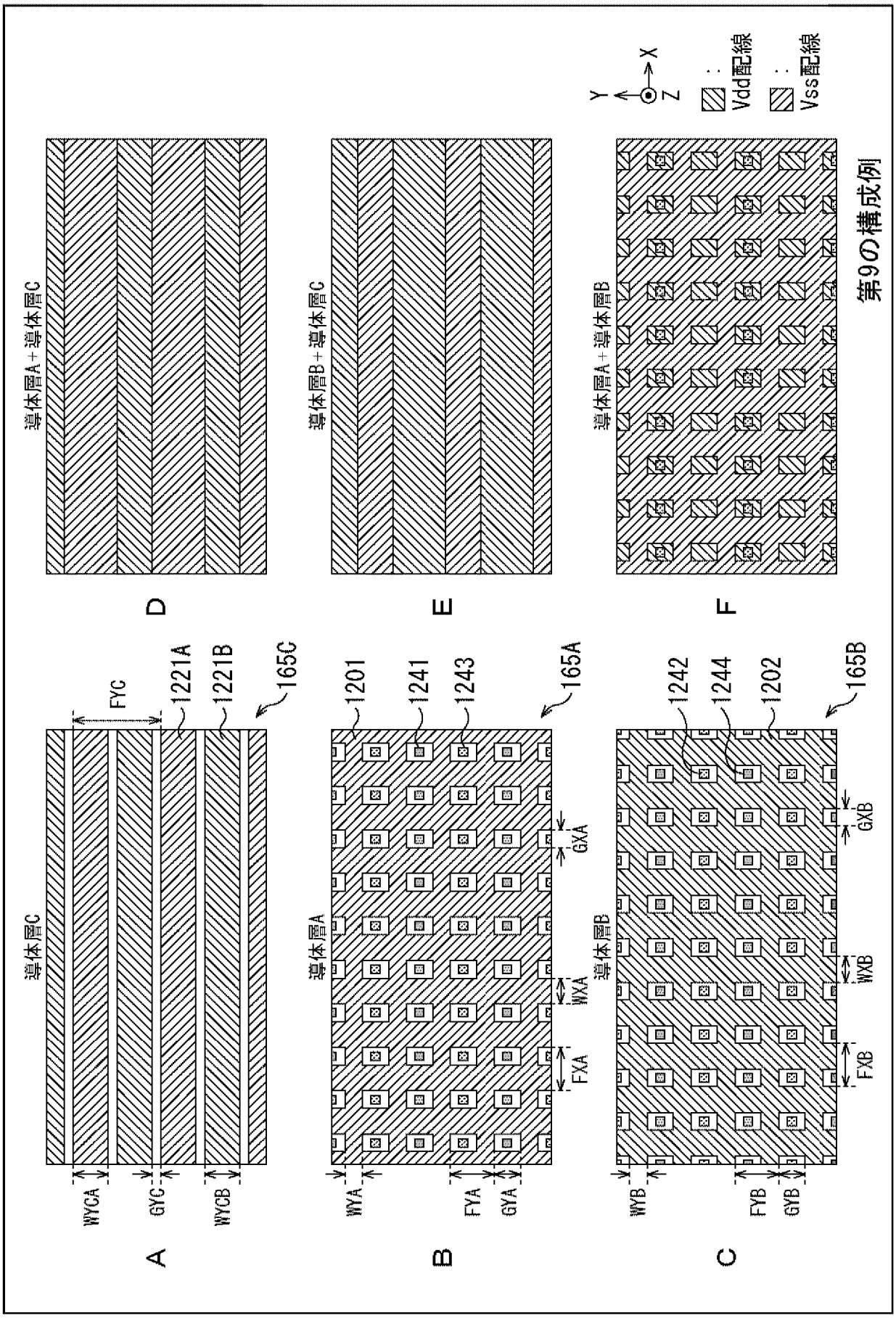
[図141]
FIG. 141


第9の構成例
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
Vdd配線
Vss配線
X
Y
Z
A
B
C
D
E
F
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
導体層C
WYA
FYA
GYA
1201
1241
1243
165A
導体層A
GXA
WXA
FXA
WYB
FYB
GYB
1242
1202
165B
導体層B
GXB
WXB
FXB

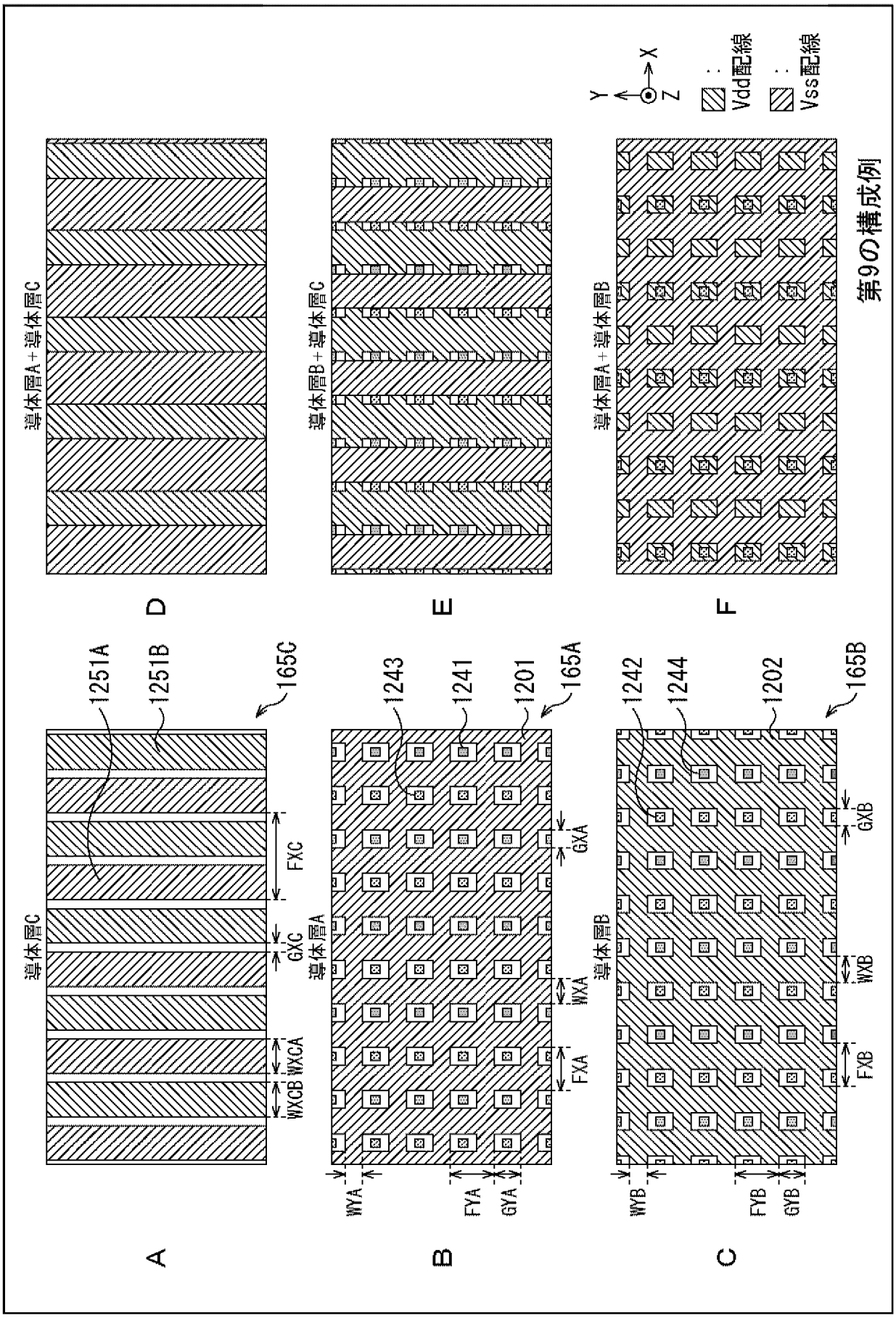
[図142]
FIG. 142


第9の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
導体層C
FXC
GXC
WXCA
WXCB
A
1243
1241
1201
165A
導体層A
GXA
WXA
FXA
WYA
FYA
GYA
B
1242
1202
165B
導体層B
GXB
WXB
FXB
WYB
FYB
GYB
C

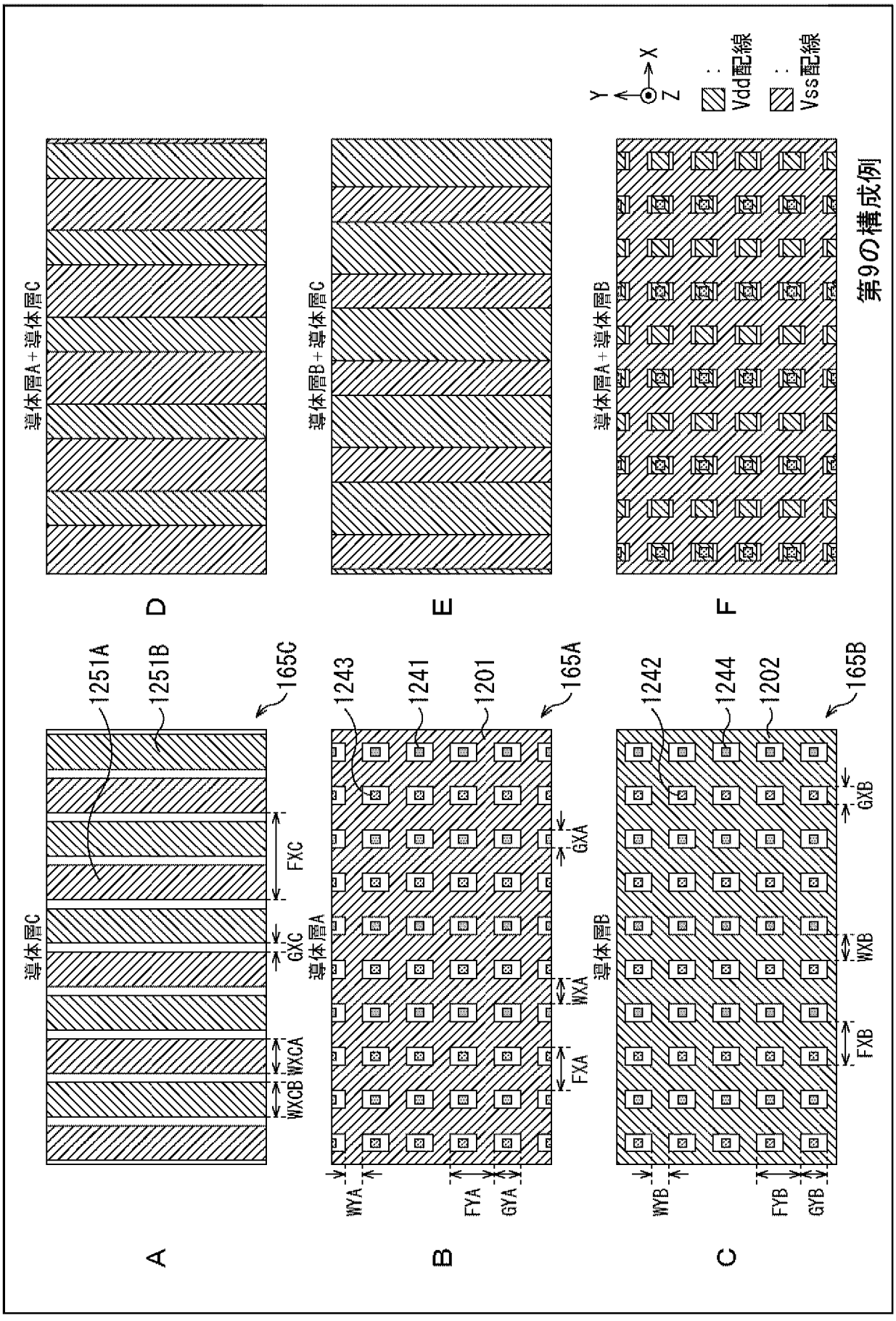
[図143]
FIG. 143


第9の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
Y
X
Z
A
B
C
D
E
F
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
導体層C
WYA
FYA
GYA
1201
1241
1243
165A
導体層A
GXA
WXA
FXA
WYB
FYB
GYB
1242
1244
1202
165B
導体層B
GXB
WXB
FXB

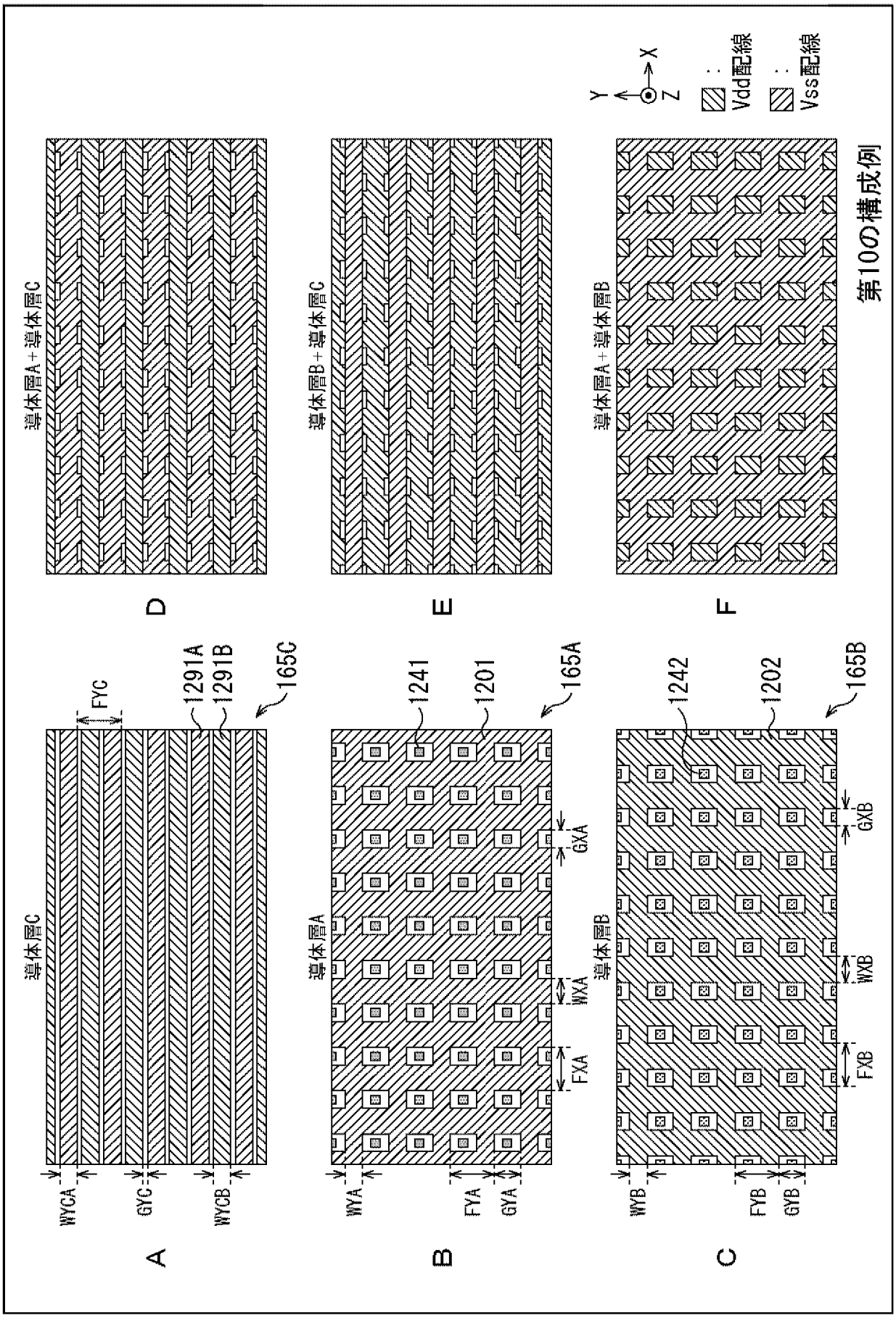
[図144]
FIG. 144


第9の構成例
Vdd配線
Vss配線
Y
X
Z
A
B
C
D
E
F
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
導体層C
導体層A
導体層B
1251A
1251B
165C
1243
1241
1201
165A
1242
1244
1202
165B
FXC
GXC
WXCA
WXCB
GXA
WXA
FXA
WYA
FYA
GYA
GXB
WXB
FXB
WYB
FYB
GYB

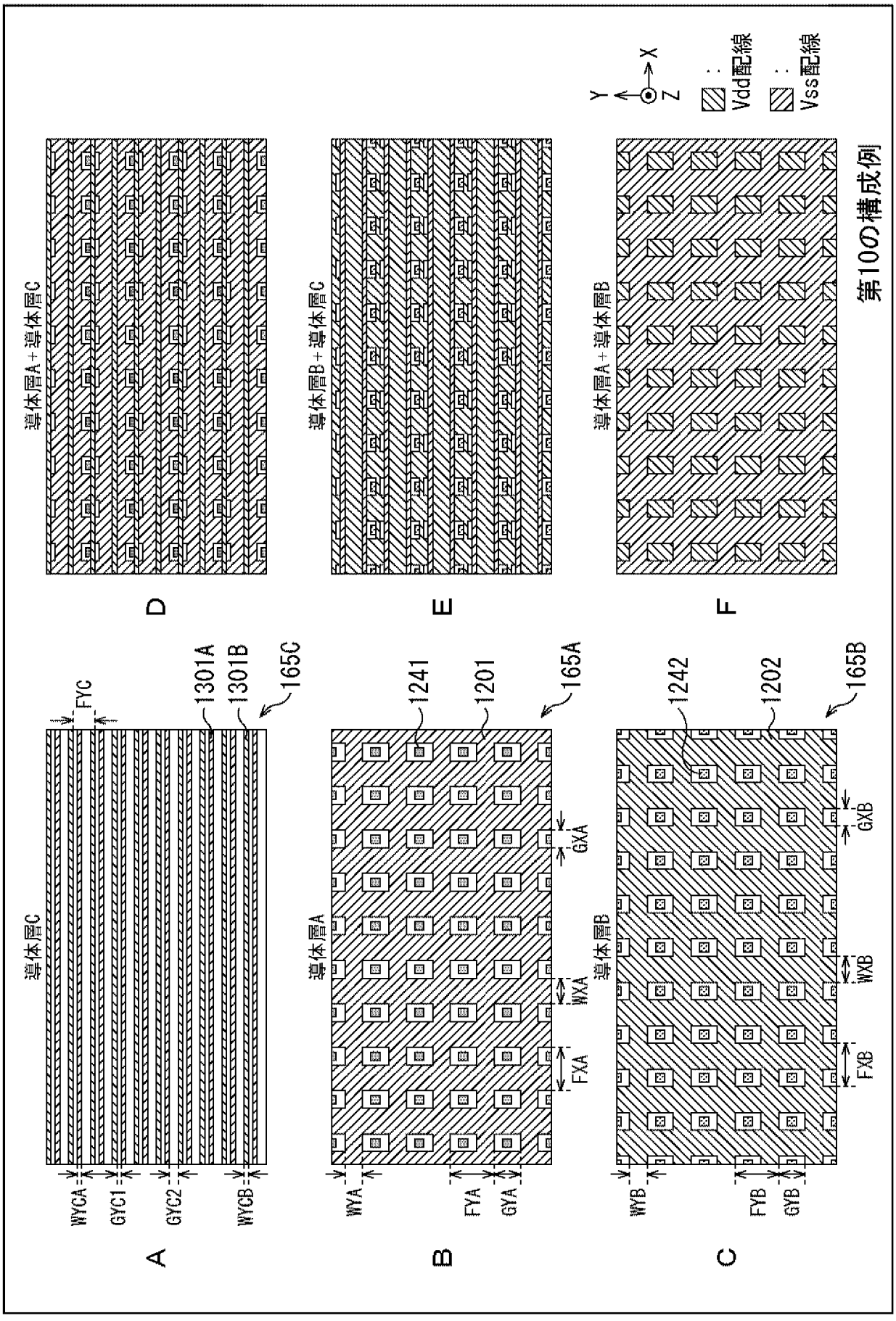
[図145]
FIG. 145


第9の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1251A
1251B
165C
FXC
GXC
WXCA
WXCB
導体層C
1243
1241
1201
165A
GXA
WXA
FXA
導体層A
WYA
FYA
GYA
1242
1244
1202
165B
GXB
WXB
FXB
導体層B
WYB
FYB
GYB
A
B
C

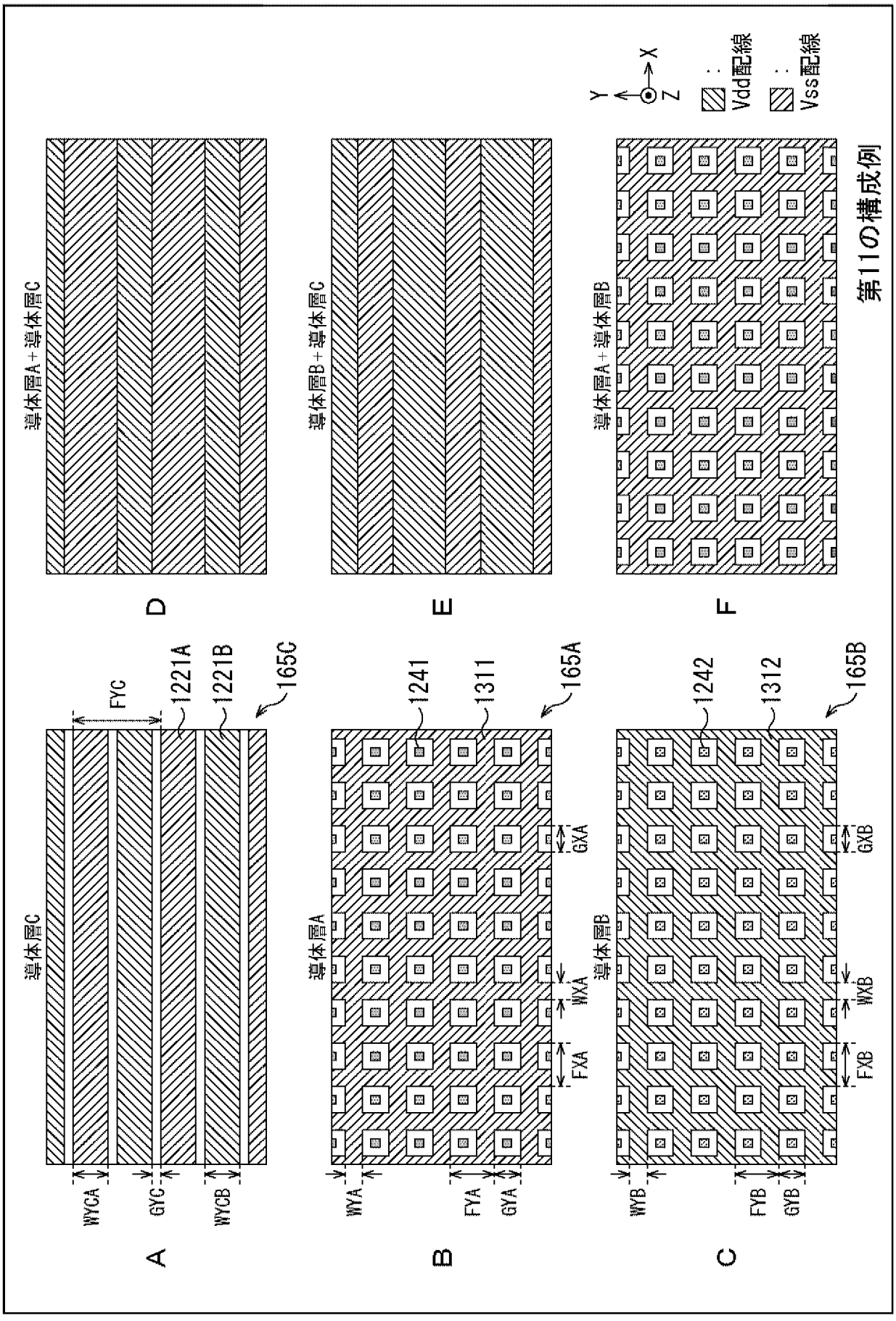
[図146]
FIG. 146


第10の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
Y
X
Z
A
B
C
D
E
F
導体層C
導体層A
導体層B
WYCA
GYC
WYCB
FYC
1291A
1291B
165C
WYA
FYA
GYA
WXA
FXA
GXA
1241
1201
165A
WYB
FYB
GYB
WXB
FXB
GXB
1242
1202
165B

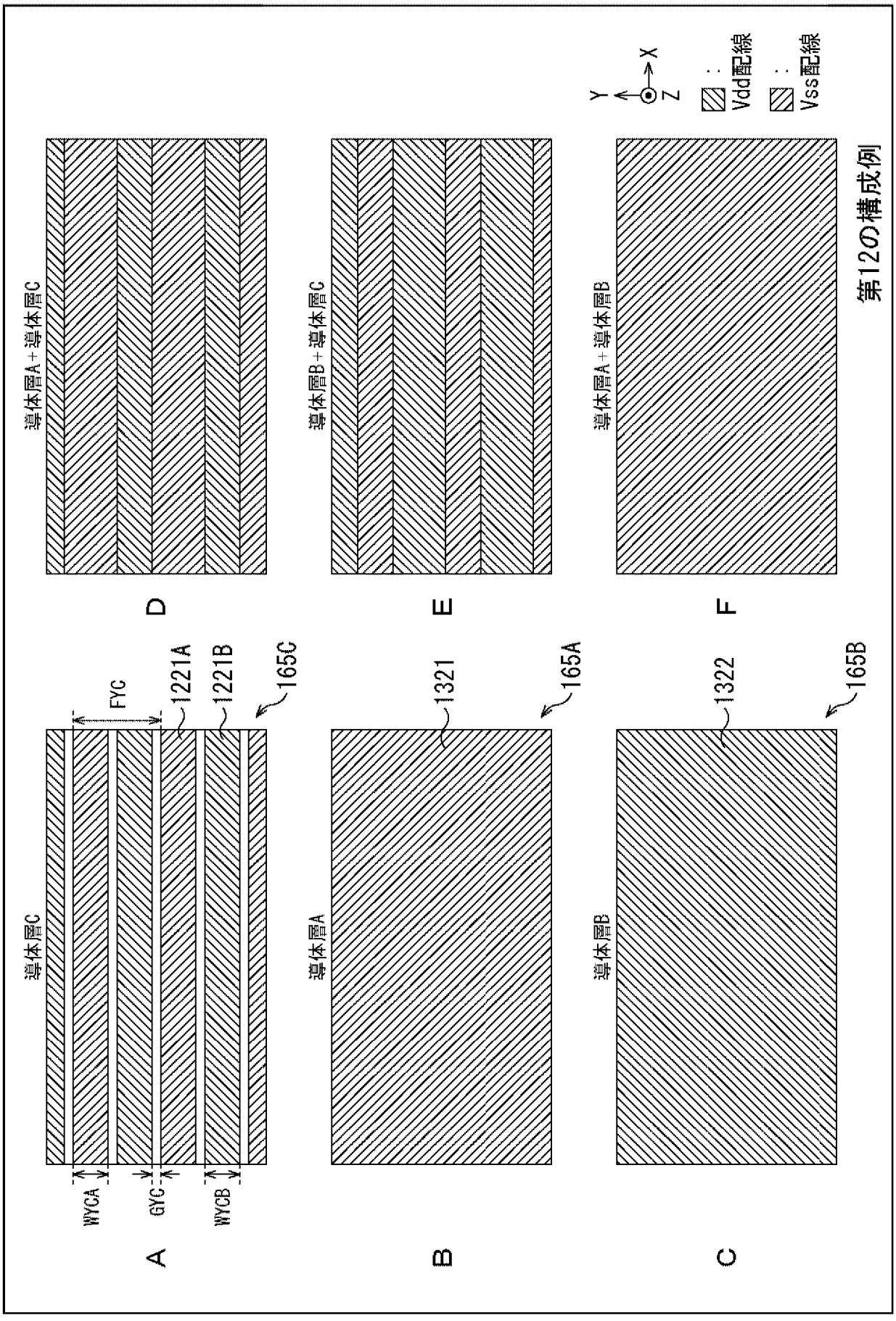
[図147]
FIG. 147


第10の構成例
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
Vdd配線
Vss配線
X
Y
Z
D
E
F
導体層C
導体層A
導体層B
1301A
1301B
165C
1241
1201
165A
1242
1202
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC1
GYC2
WYCB
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

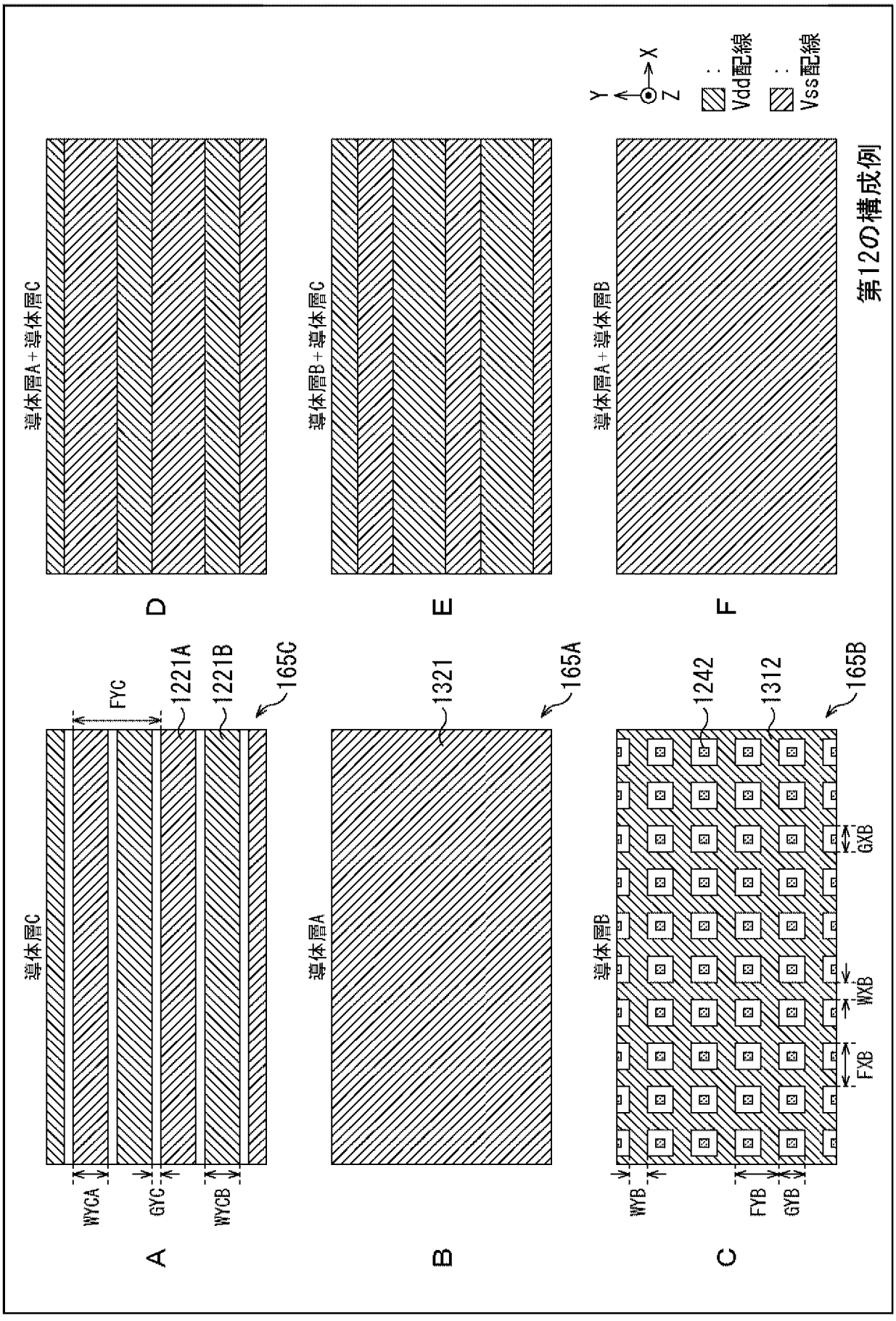
[図148]
FIG. 148


第11の構成例
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
Vdd配線
Vss配線
Y
X
Z
D
E
F
導体層C
導体層A
導体層B
1221A
1221B
165C
1241
1311
165A
1242
1312
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

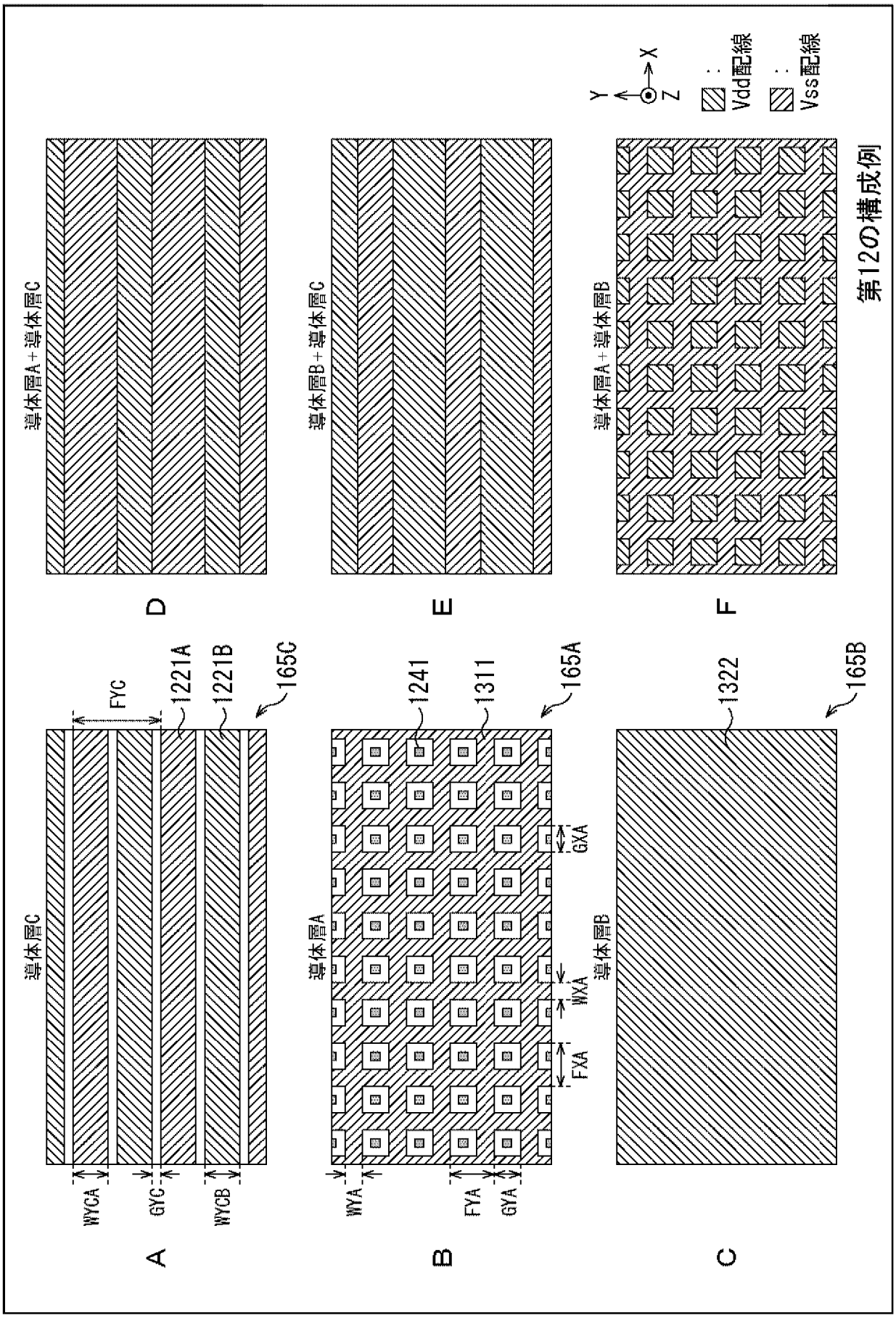
[図149]
FIG. 149


第12の構成例
Vdd配線
Vss配線
Y
X
Z
導体層C
導体層A
導体層B
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
1321
165A
1322
165B
A
B
C
D
E
F

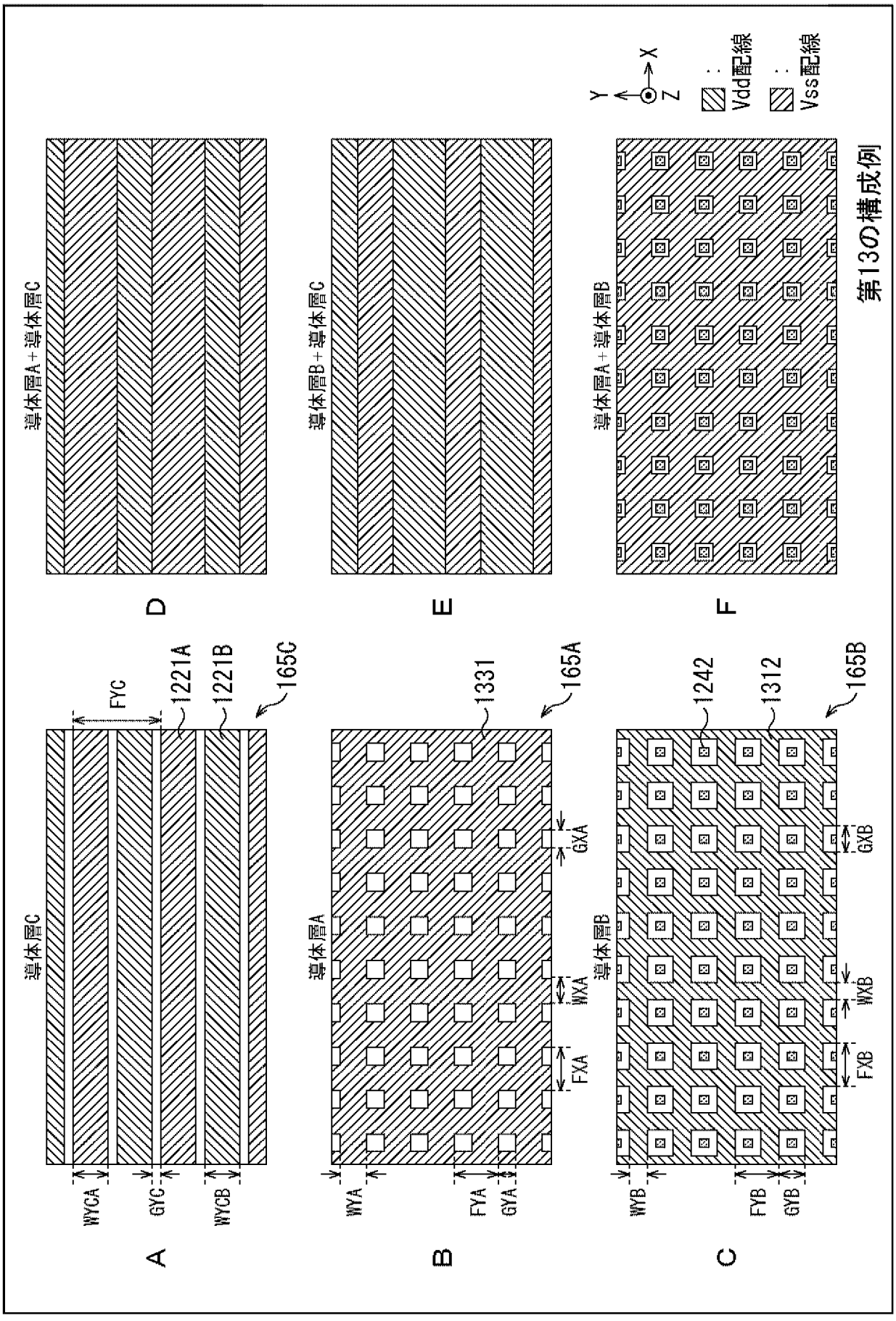
[図150]
FIG. 150


第12の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
D
E
F
導体層C
導体層A
導体層B
A
B
C
WYCA
GYC
WYCB
FYC
1221A
1221B
165C
1321
165A
1242
1312
165B
WYB
FYB
GYB
GXB
WXB
FXB

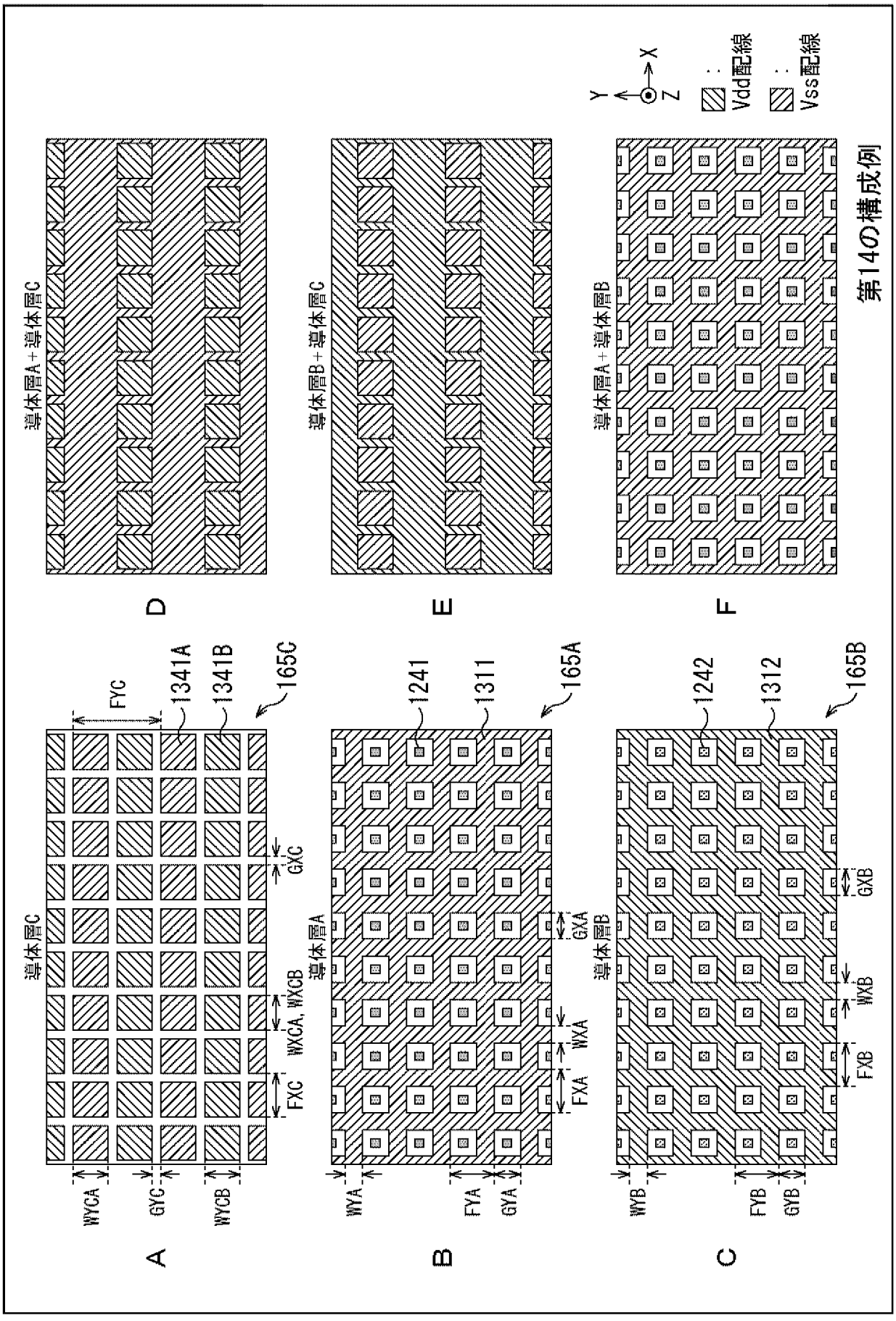
[図151]
FIG. 151


第12の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
D
E
F
導体層C
導体層A
導体層B
A
B
C
1221A
1221B
165C
FYC
1241
1311
165A
1322
165B
GXA
WXA
FXA
WYCA
GYC
WYCB
WYA
FYA
GYA

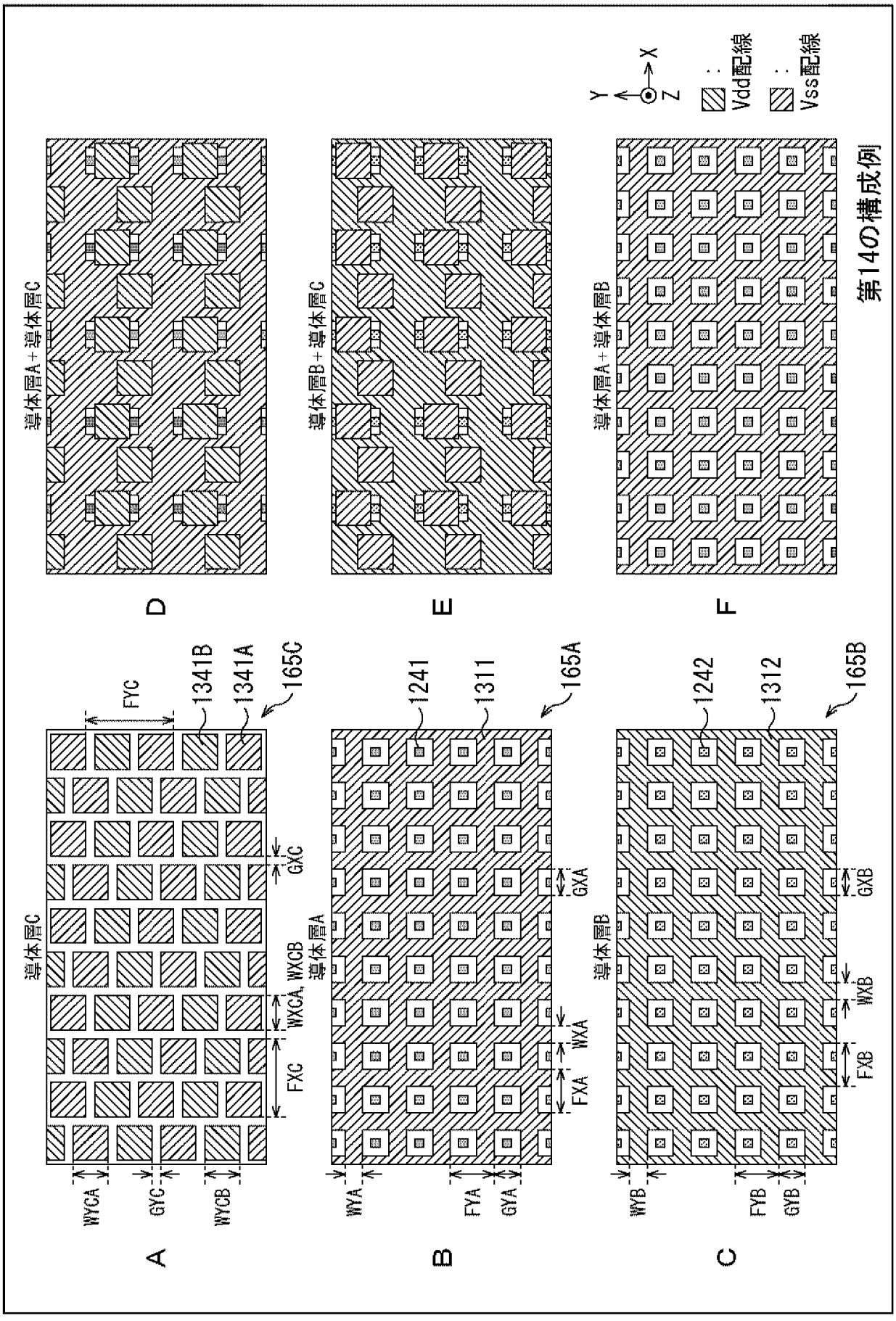
[図152]
FIG. 152


第13の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A+導体層C
導体層B+導体層C
導体層A+導体層B
D
E
F
導体層C
導体層A
導体層B
A
B
C
1221A
1221B
165C
1331
165A
1242
1312
165B
FYC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB

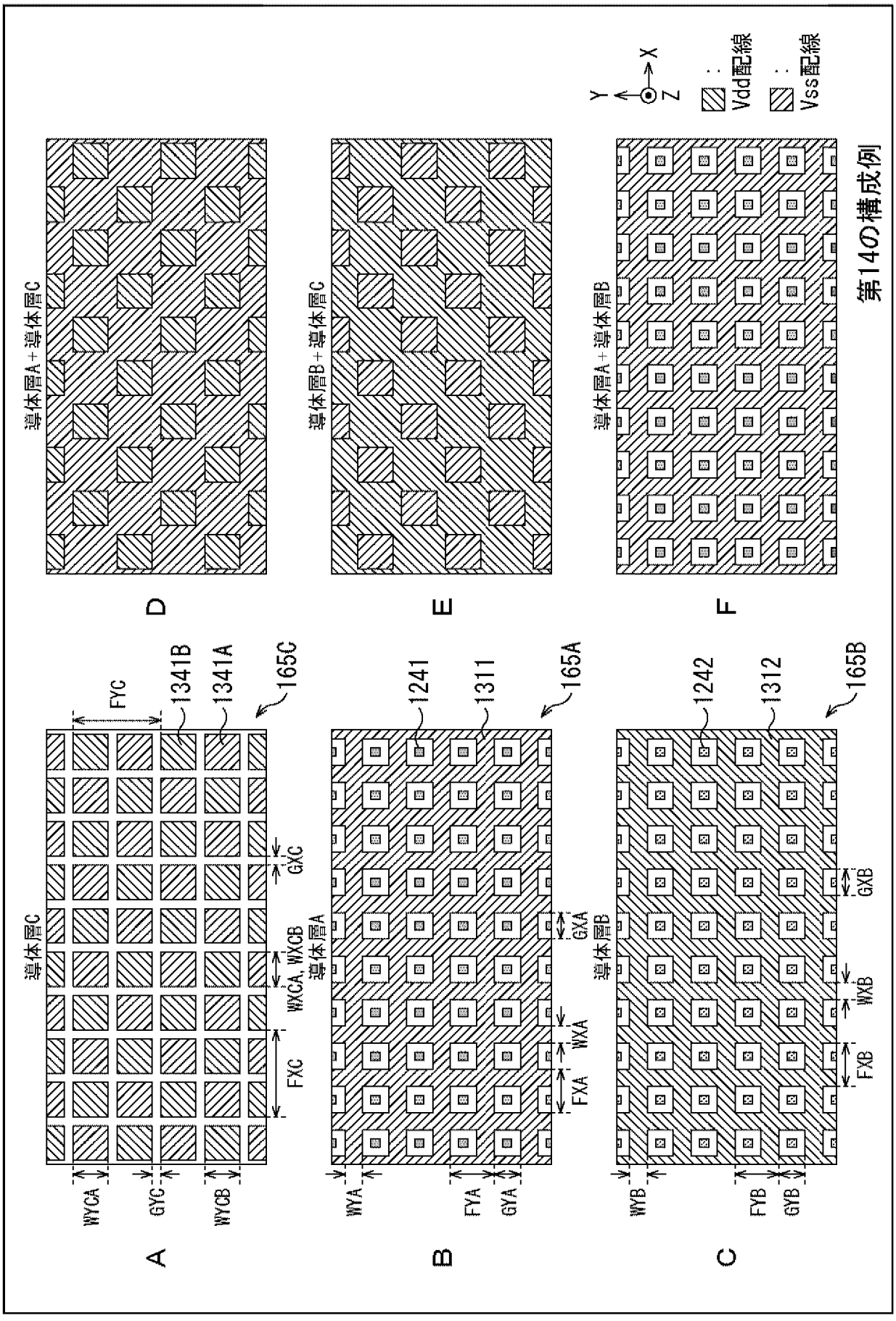
[図153]
FIG. 153


第14の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
導体層C
導体層A
導体層B
1341A
1341B
165C
1241
1311
165A
1242
1312
165B
FYC
GXC
WXCA, WXCB
FXC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

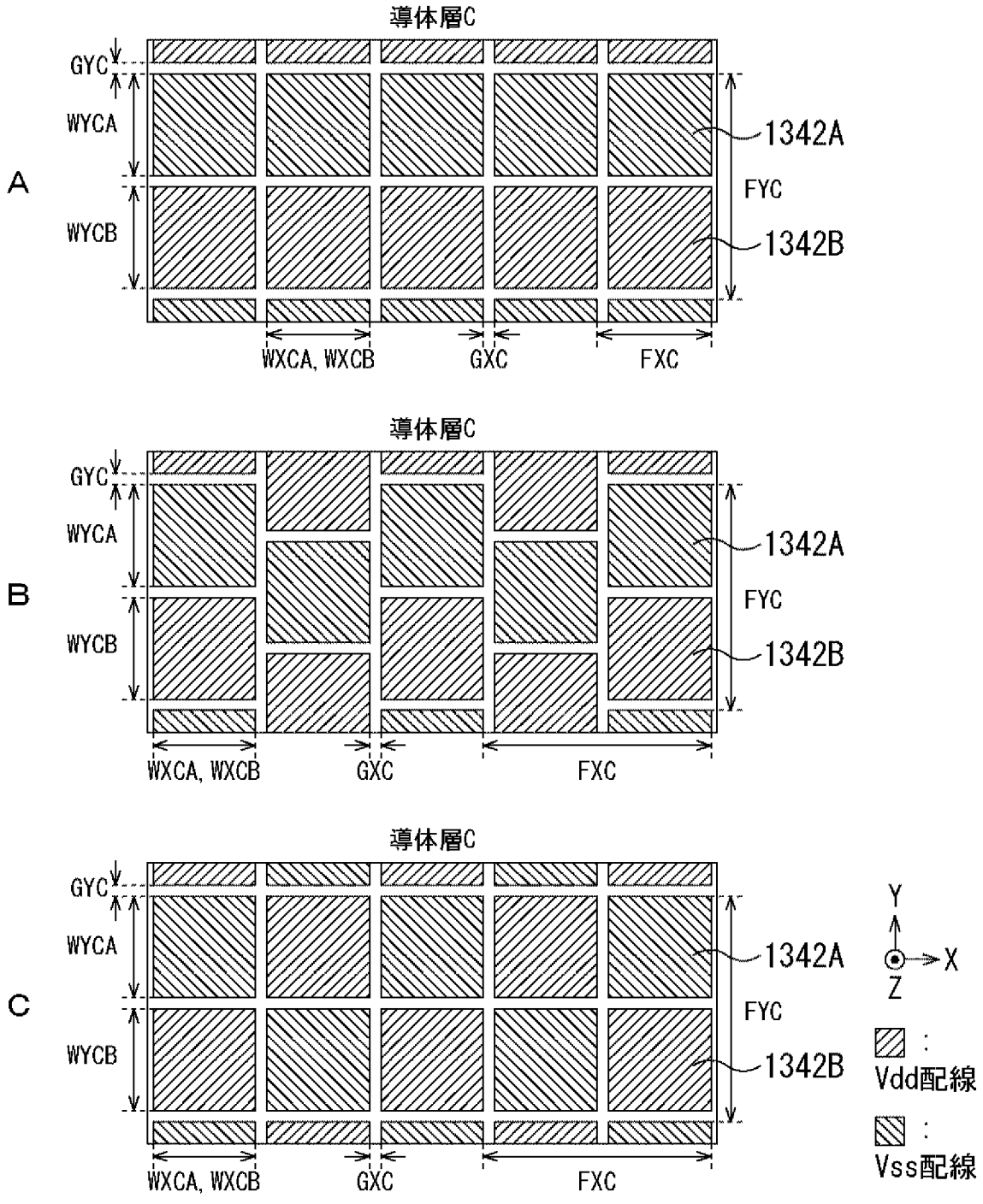
[図154]
FIG. 154


第14の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
導体層C
導体層A
導体層B
1341B
1341A
165C
1241
1311
165A
1242
1312
165B
FYC
GXC
WXCA, WXCB
FXC
GXA
WXA
FXA
GXB
WXB
FXB
WYCA
GYC
WYCB
WYA
FYA
GYA
WYB
FYB
GYB
A
B
C

[図155]
FIG. 155

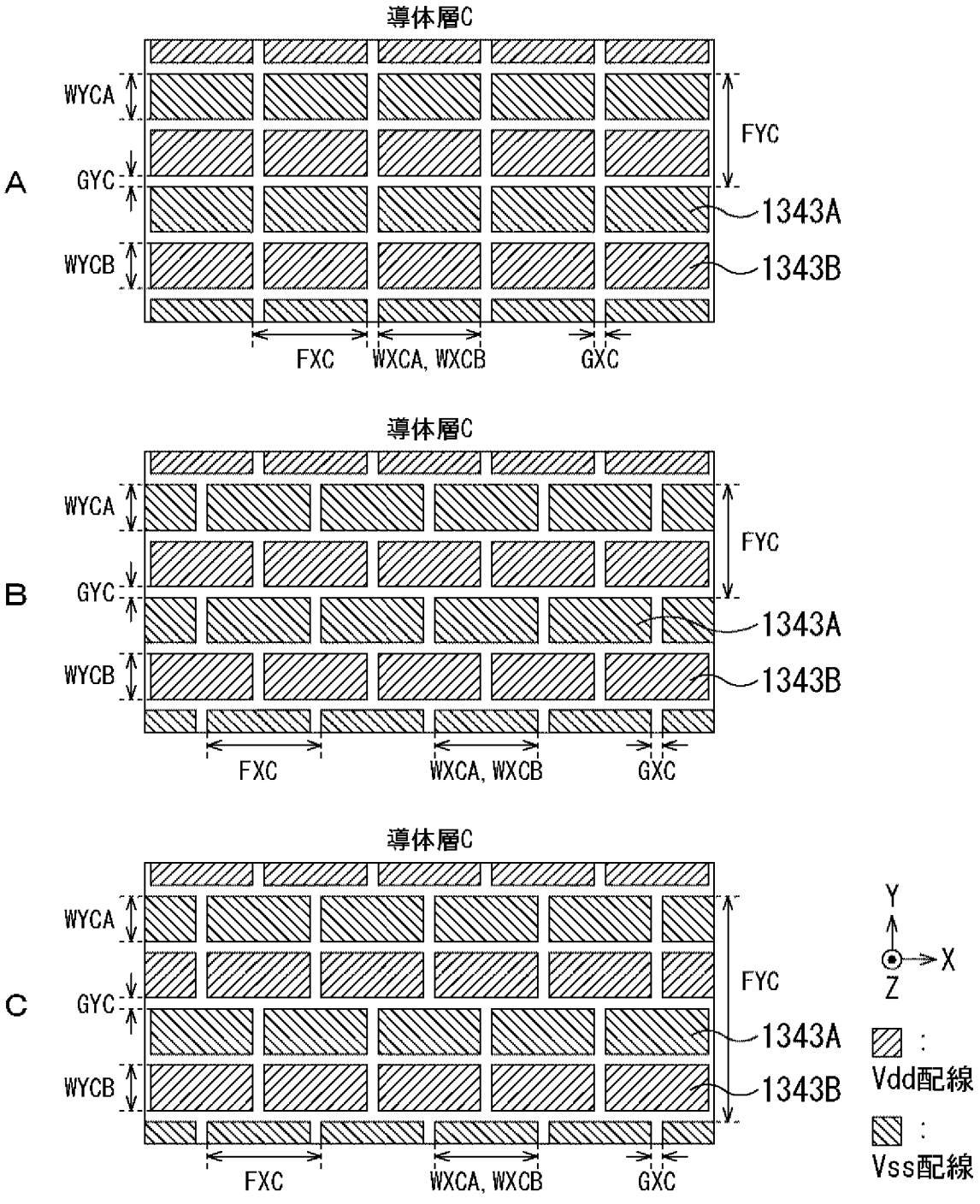

第14の構成例
Vdd配線
Vss配線
Y
X
Z
導体層A＋導体層C
導体層B＋導体層C
導体層A＋導体層B
D
E
F
1341B
1341A
165C
FYC
GXC
WXCA, WXCB
FXC
導体層C
WYCA
GYC
WYCB
A
1241
1311
165A
GXA
WXA
FXA
導体層A
WYA
FYA
GYA
B
1242
1312
165B
GXB
WXB
FXB
導体層B
WYB
FYB
GYB
C

[図156]
FIG. 156



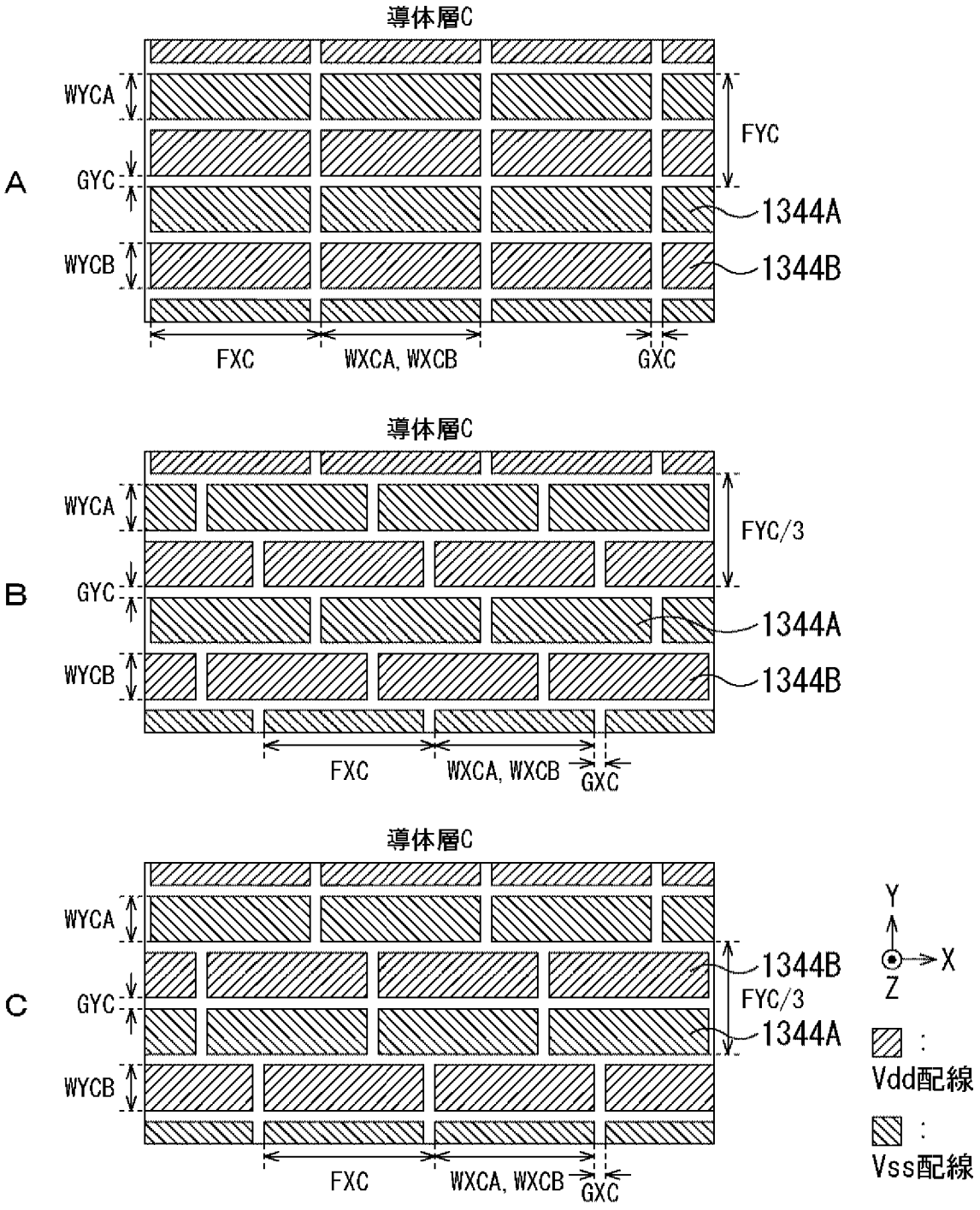
第14の構成例

[図157]
FIG. 157



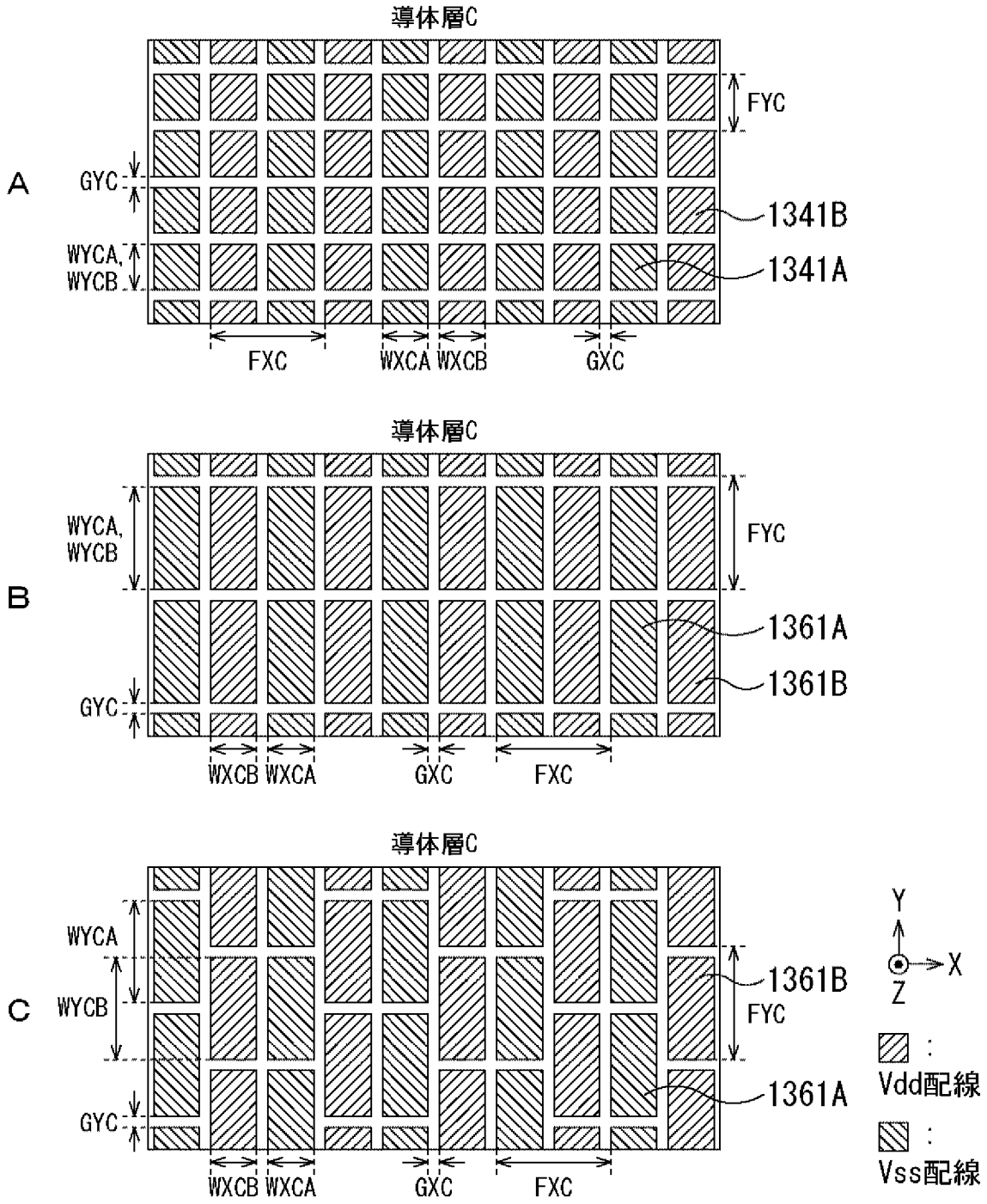
第14の構成例

[図158]
FIG. 158



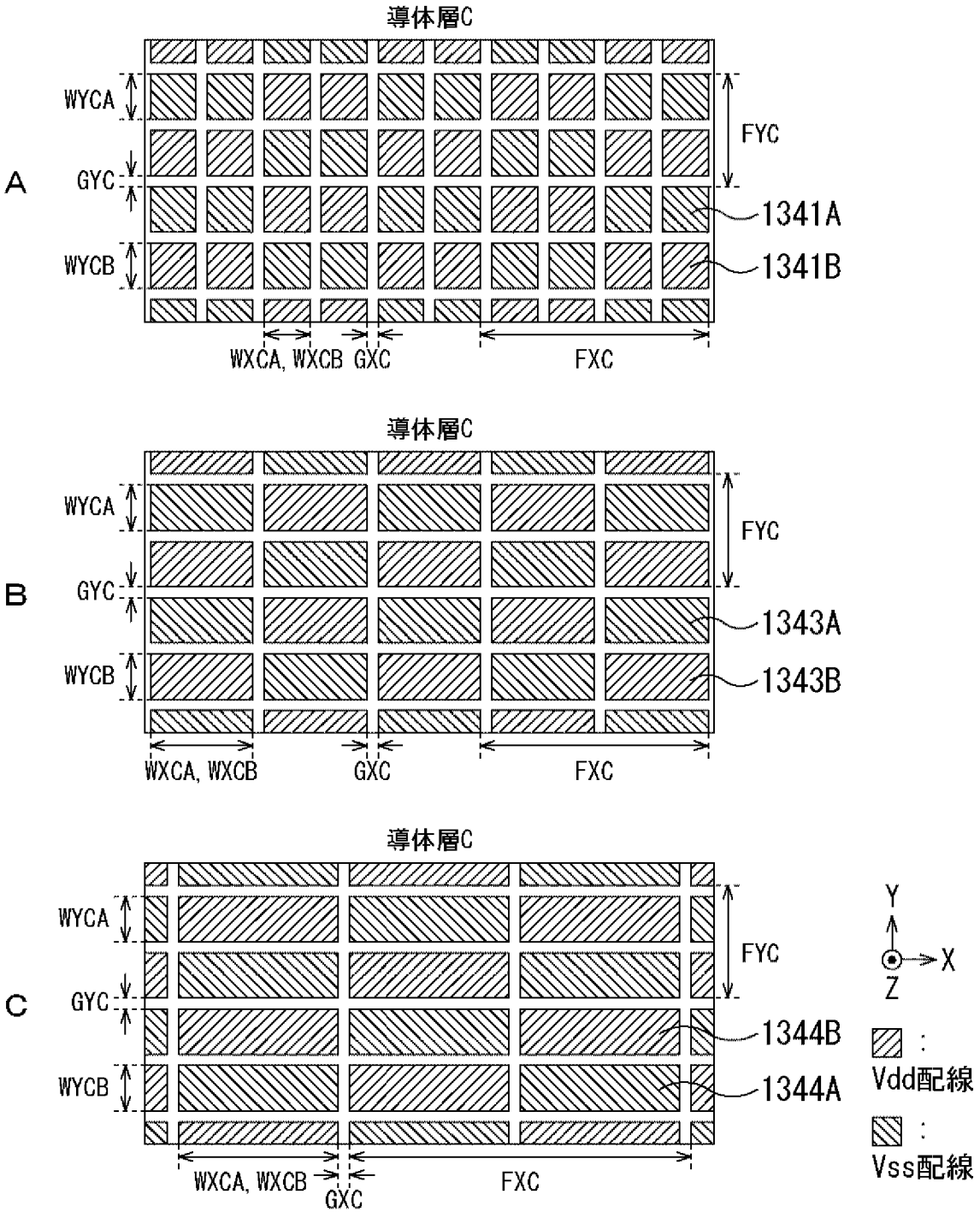
第14の構成例

[図159]
FIG. 159



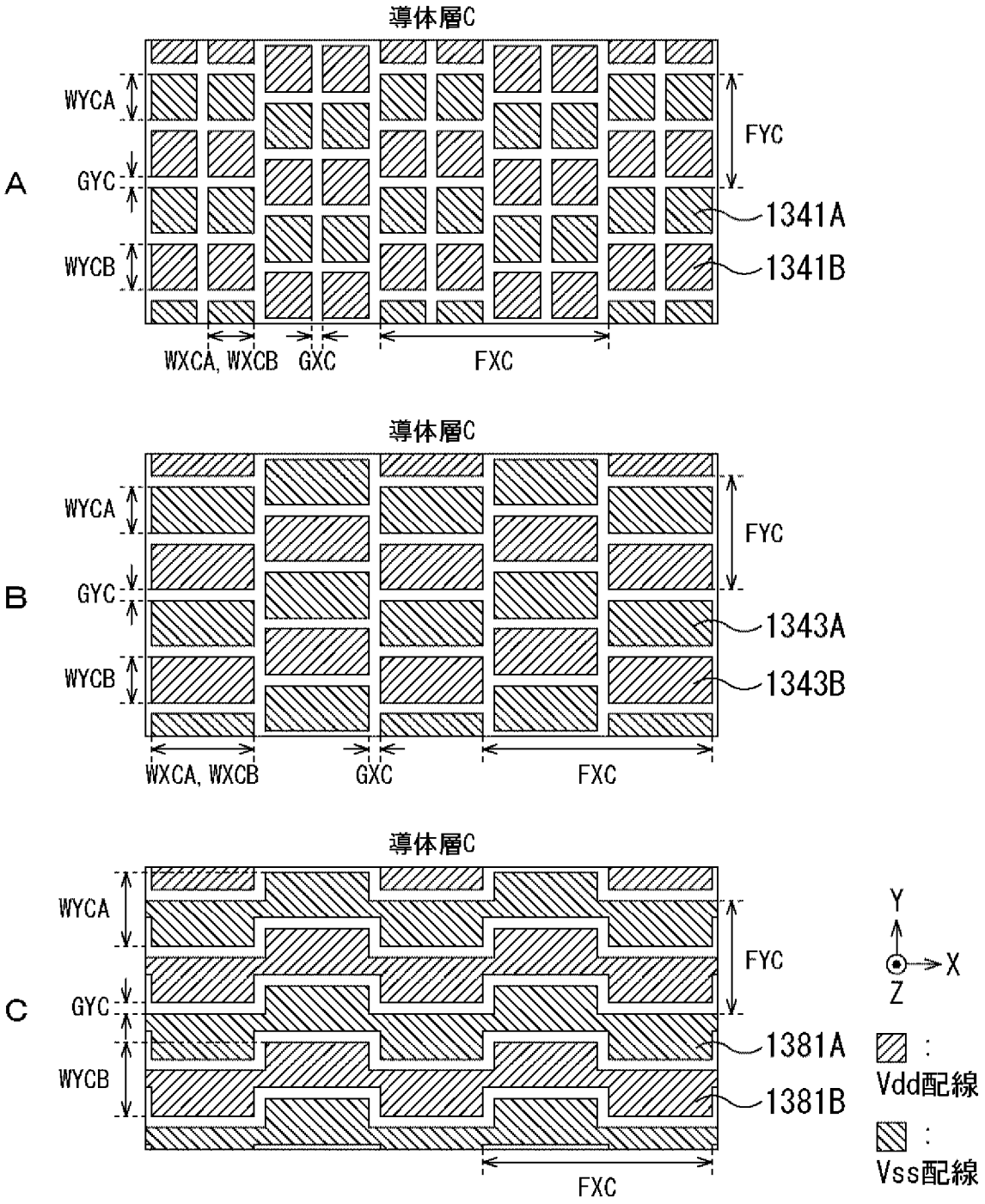
第14の構成例

[図160]
FIG. 160



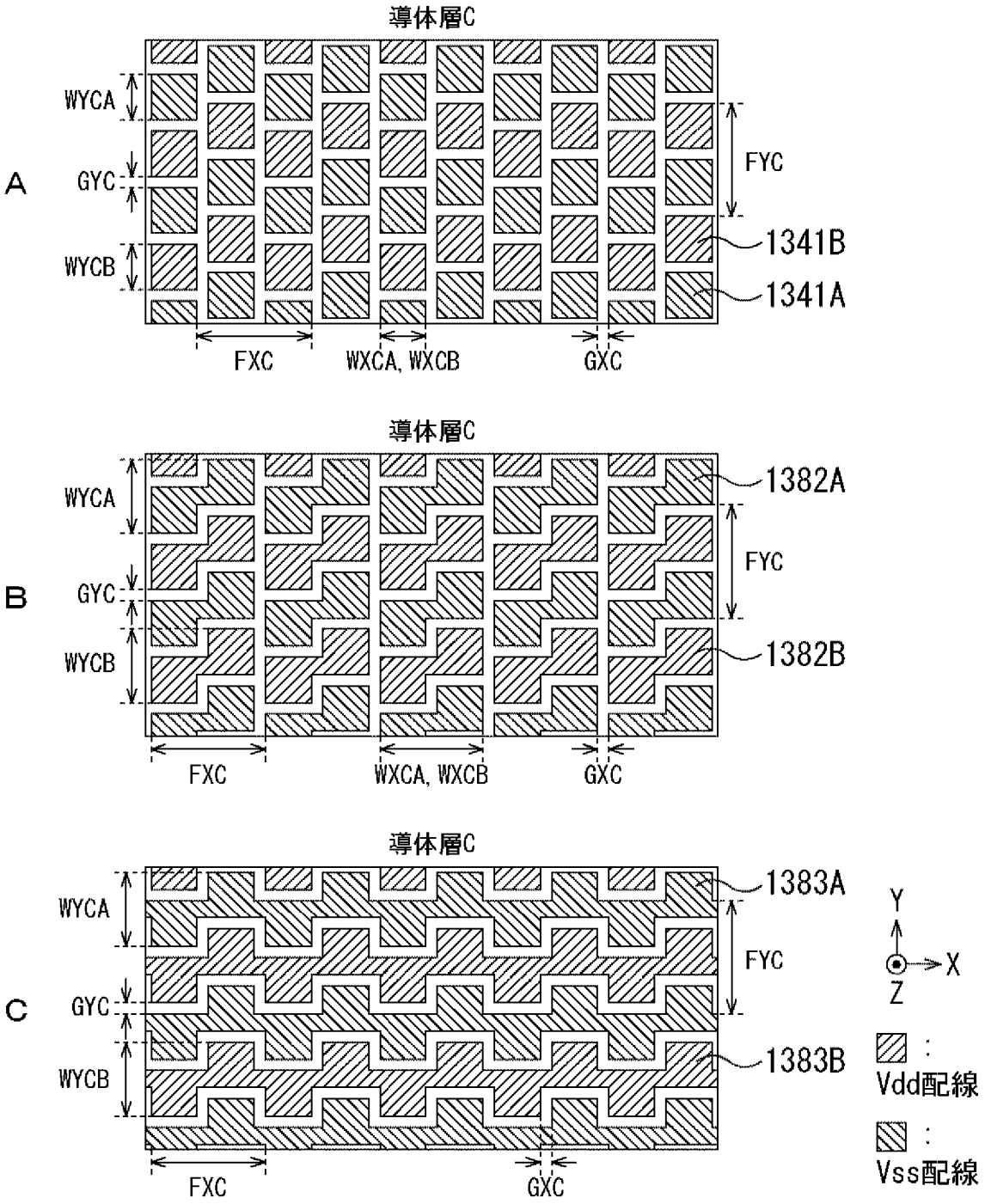
第14の構成例

[図161]
FIG. 161



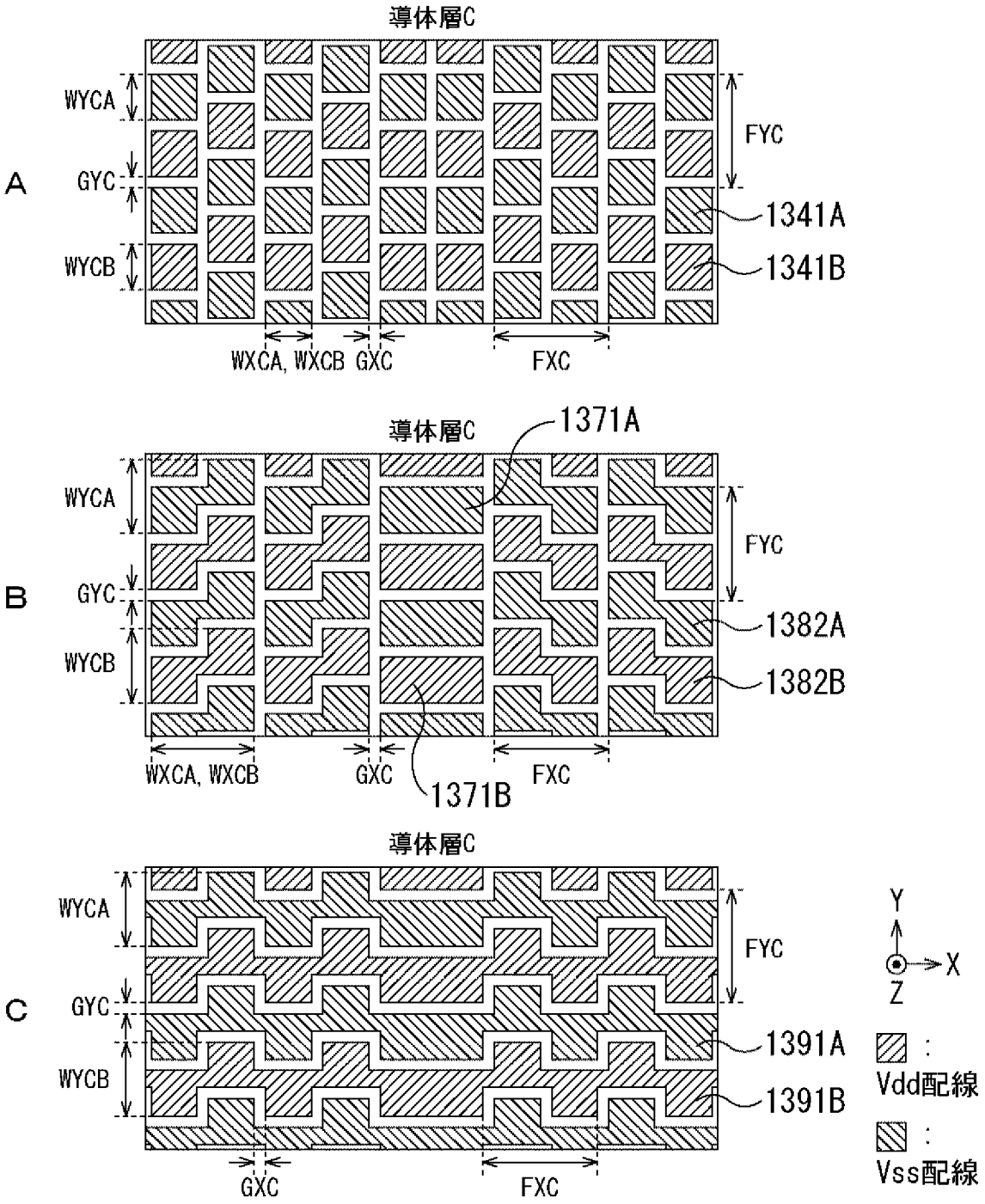
第14の構成例

[図162]
FIG. 162



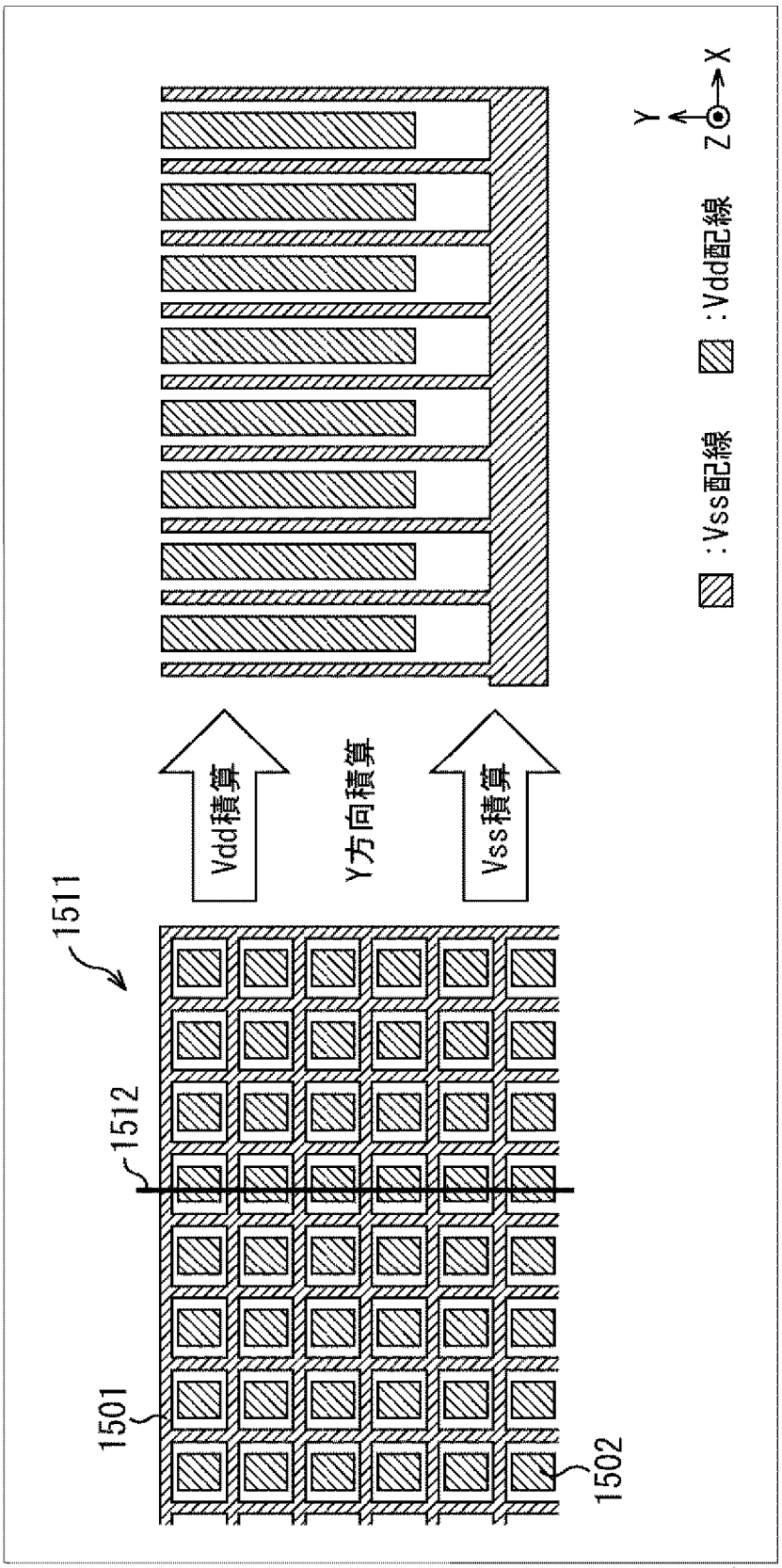
第14の構成例

[図163]
FIG. 163

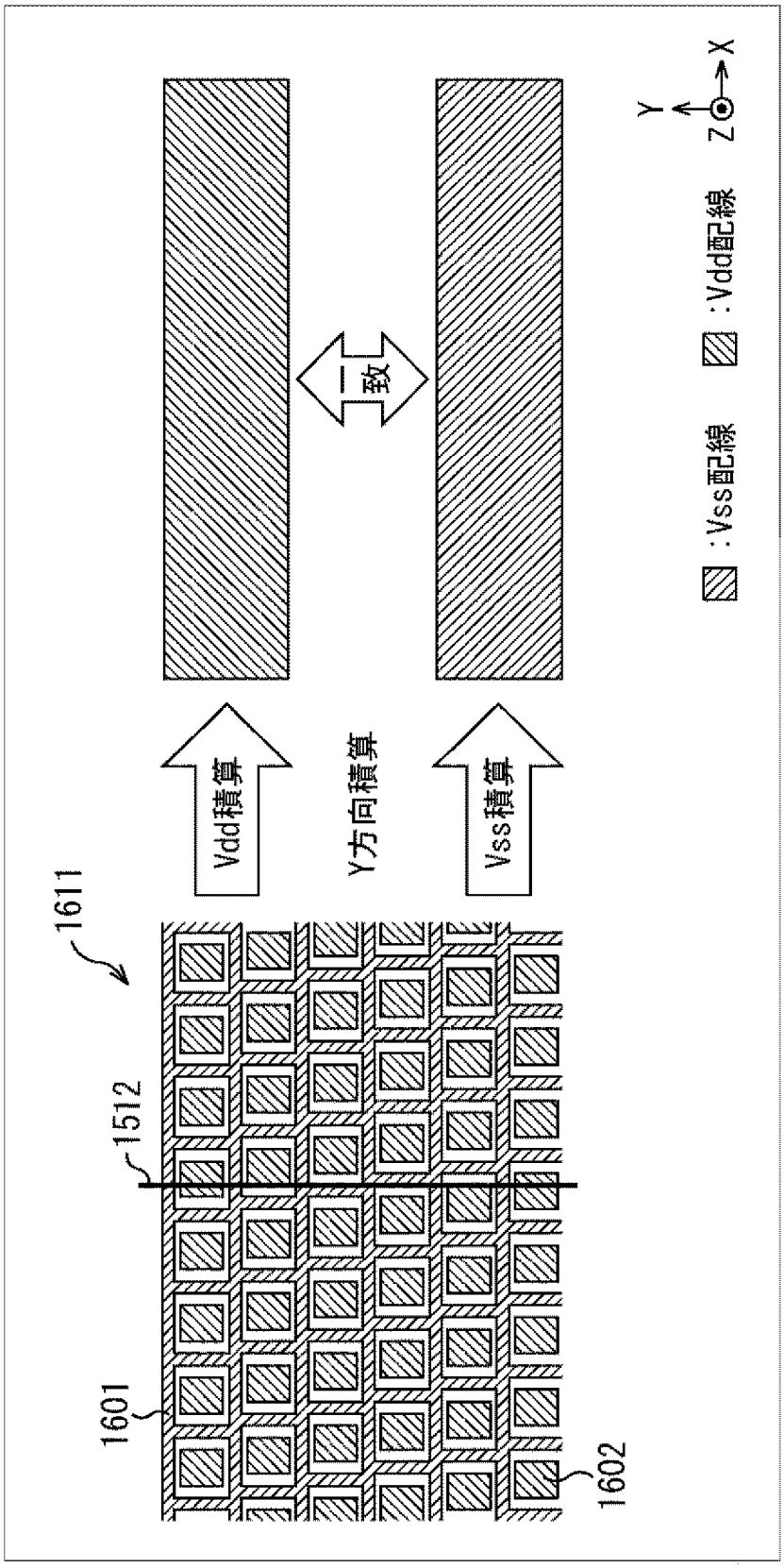


第14の構成例

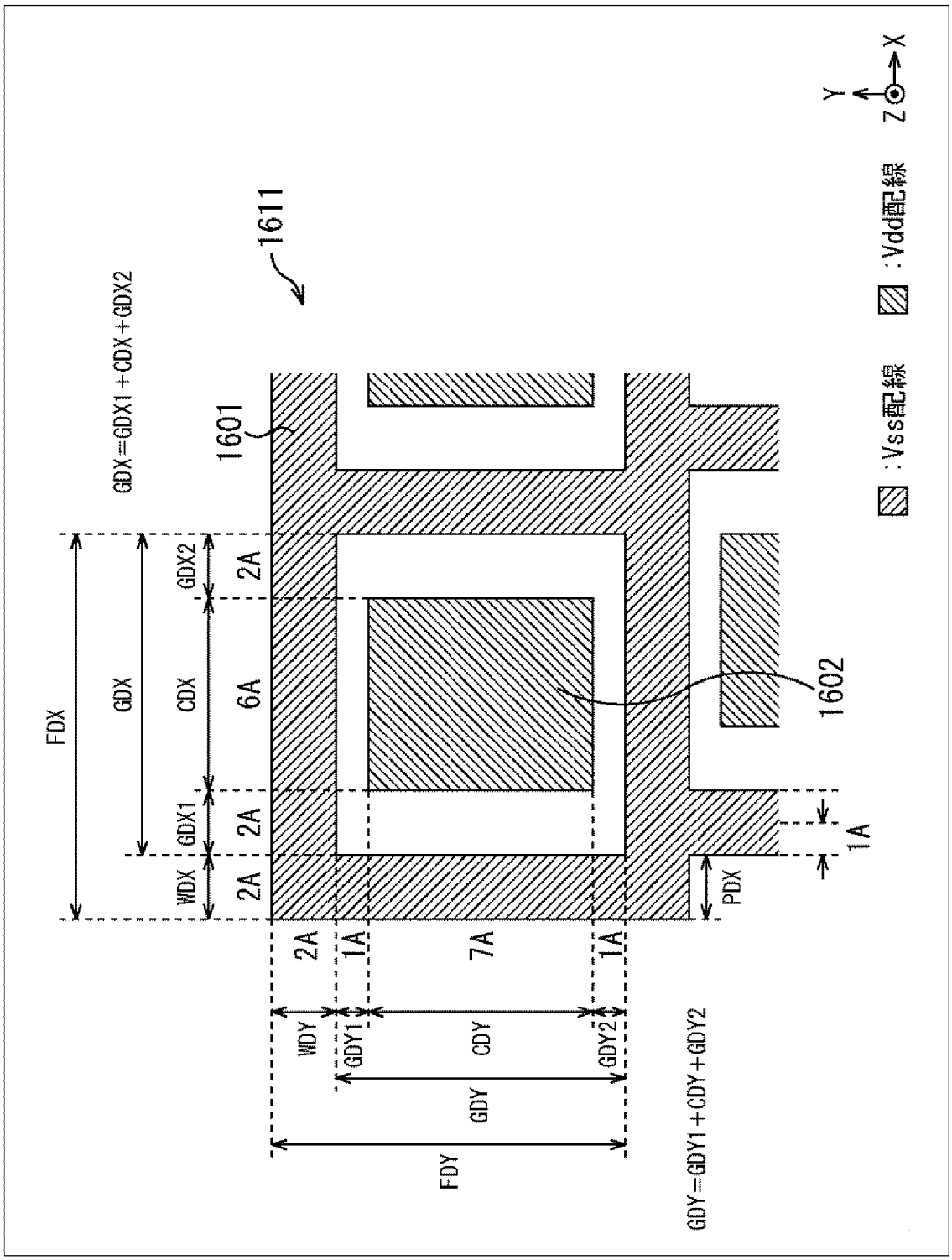
[図164]
FIG. 164



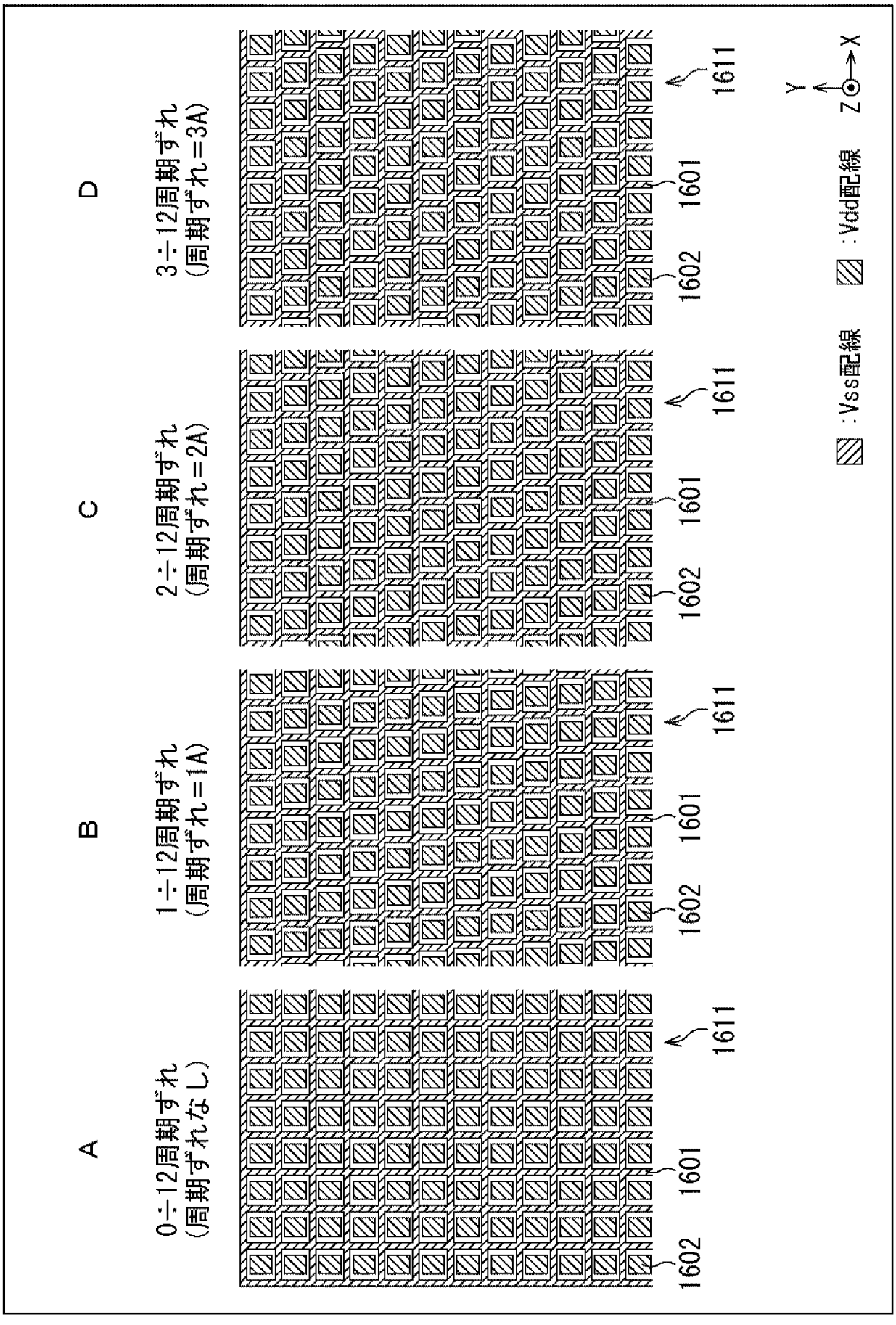
[図165]
FIG. 165



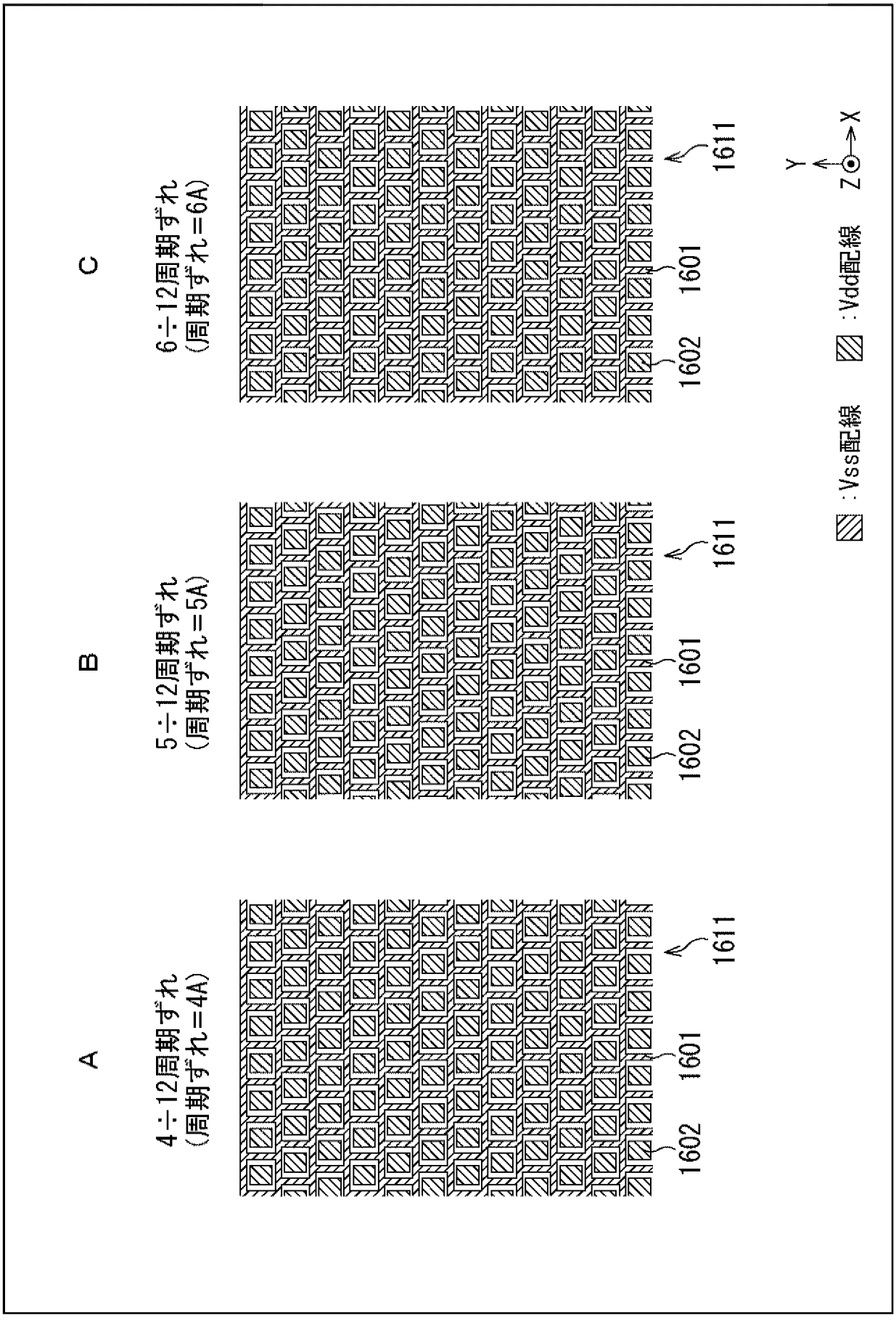
[図166]
FIG. 166


1611
1601
1602
GDX=GDX1+CDX+GDX2
FDX
GDX
CDX
GDX2
GDX1
WDX
2A
6A
2A
2A
1A
PDX
2A
1A
7A
1A
WDY
GDY1
CDY
GDY2
GDY
FDY
GDY=GDY1+CDY+GDY2
:Vss配線
:Vdd配線
Y
X
Z

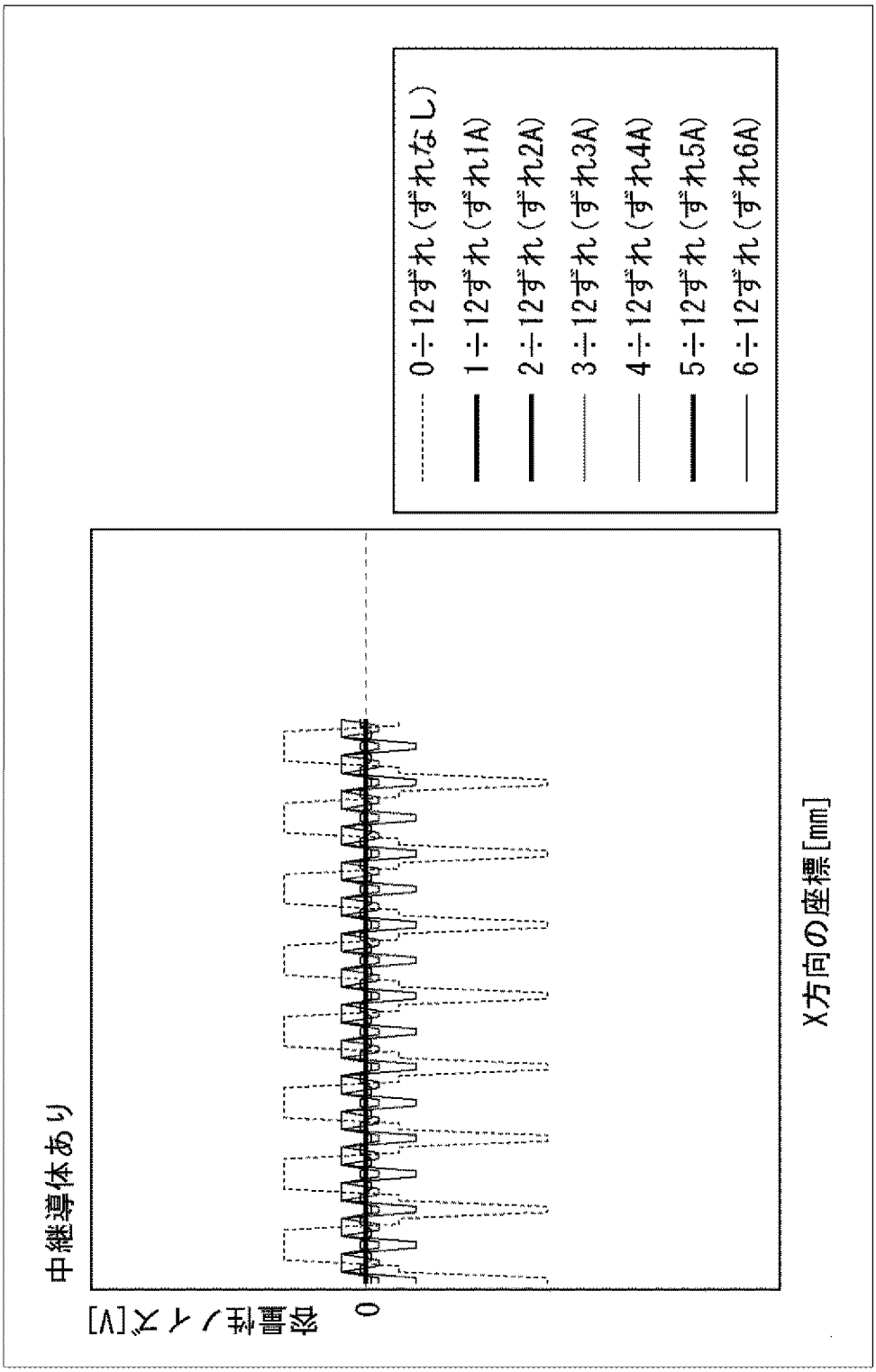
[図167]
FIG. 167


A
0÷12周期ずれ
(周期ずれなし)
B
1÷12周期ずれ
(周期ずれ=1A)
C
2÷12周期ずれ
(周期ずれ=2A)
D
3÷12周期ずれ
(周期ずれ=3A)
1602
1601
1611
:Vss配線
:Vdd配線
Y
Z
X

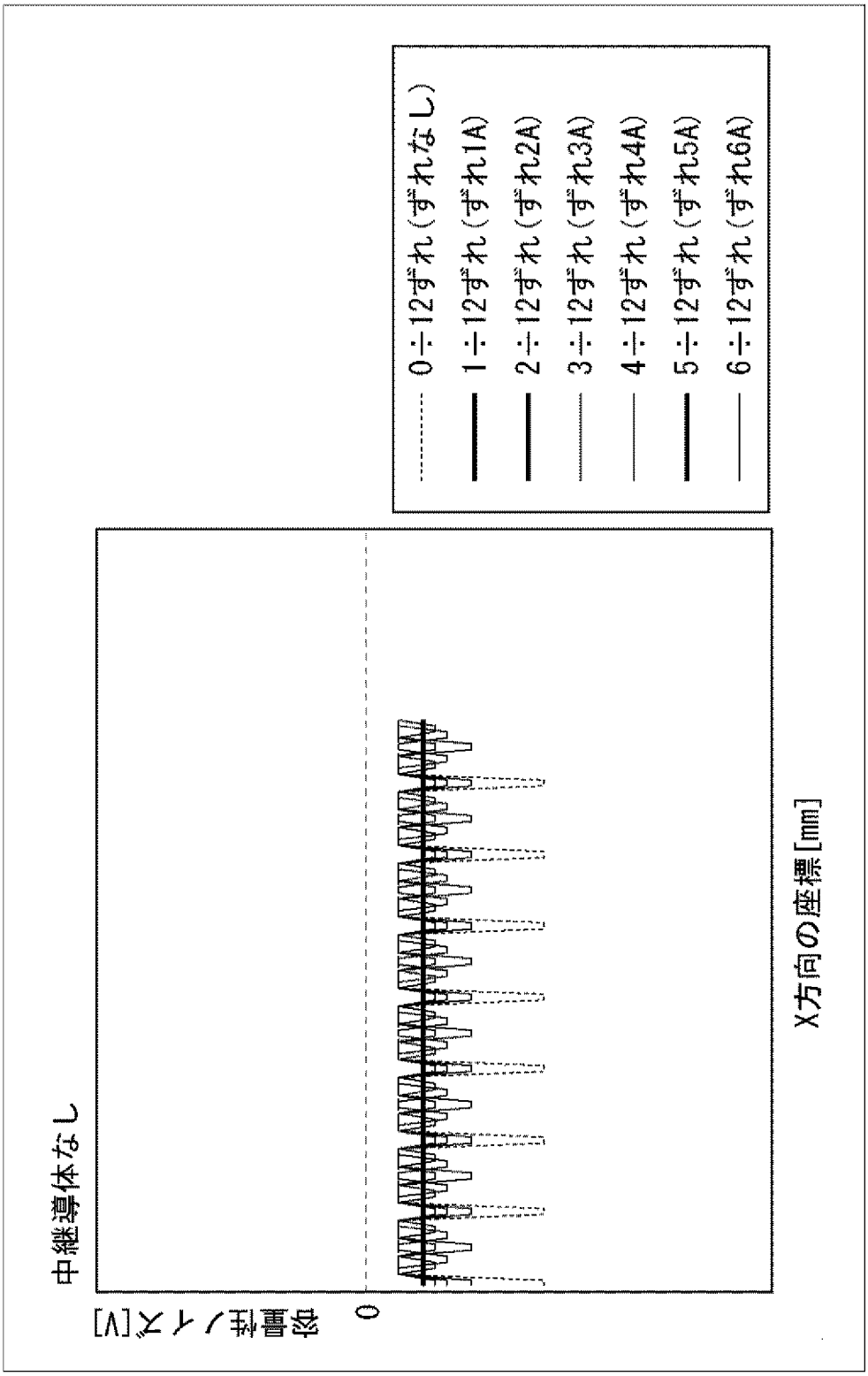
[図168]
FIG. 168


A
4÷12周期ずれ
(周期ずれ=4A)
B
5÷12周期ずれ
(周期ずれ=5A)
C
6÷12周期ずれ
(周期ずれ=6A)
1602
1601
1611
:Vss配線
:Vdd配線
Y
Z
X

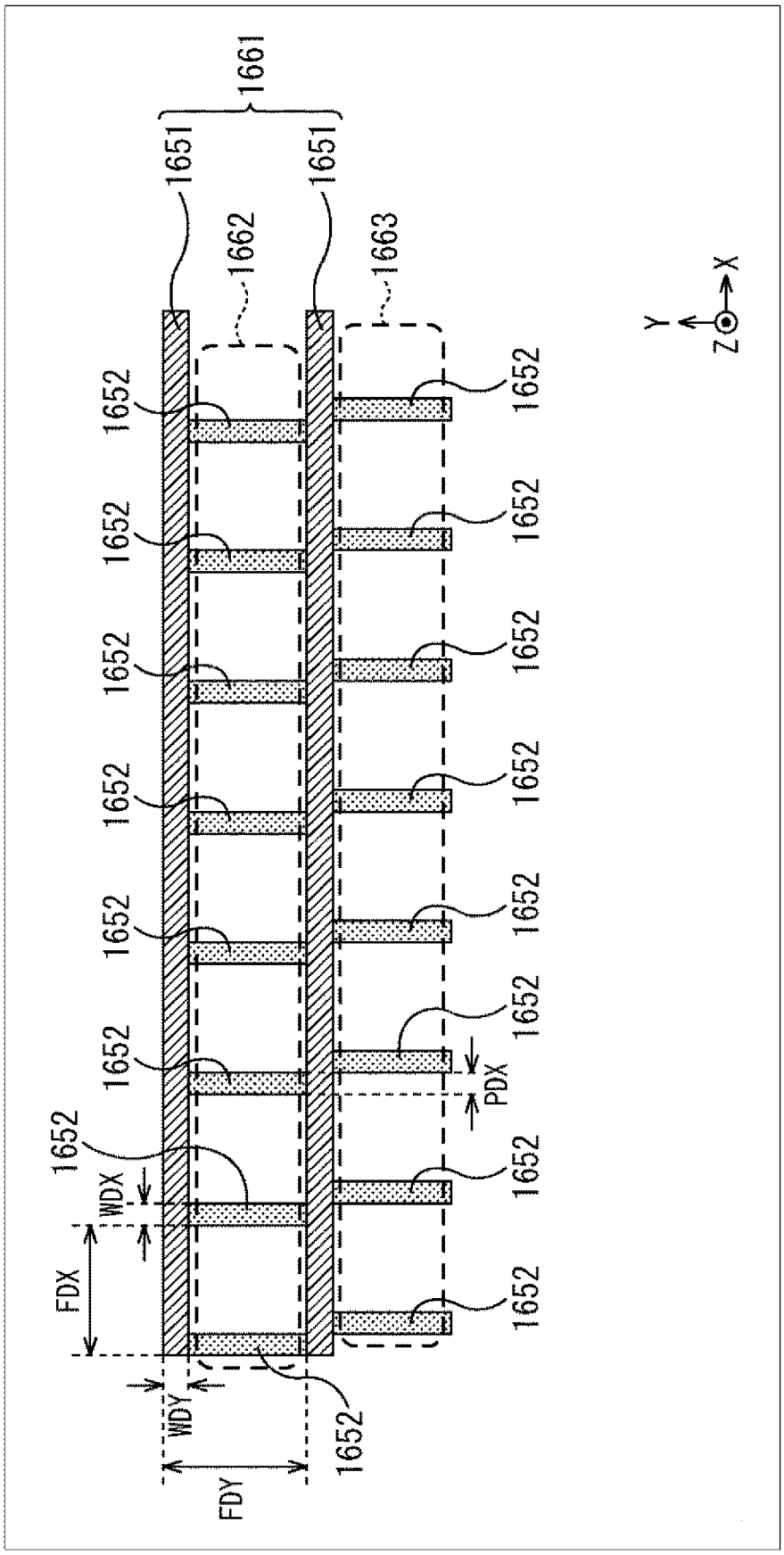
[図169]
FIG. 169


0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)
中継導体あり
相互性ノイズ[V]
0
X方向の座標[mm]

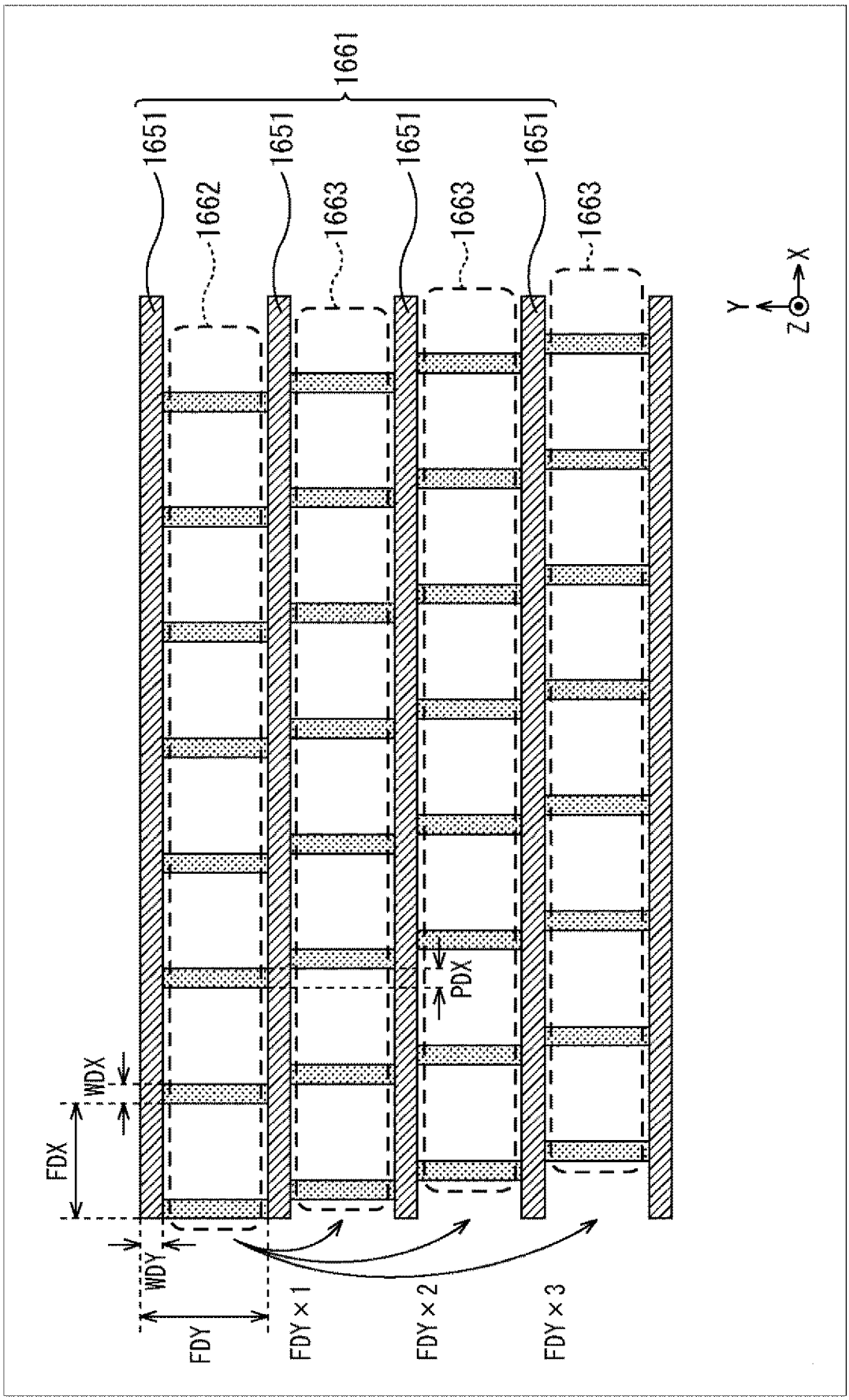
[図170]
FIG. 170


中継導体なし
0
X方向の座標[mm]
0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)

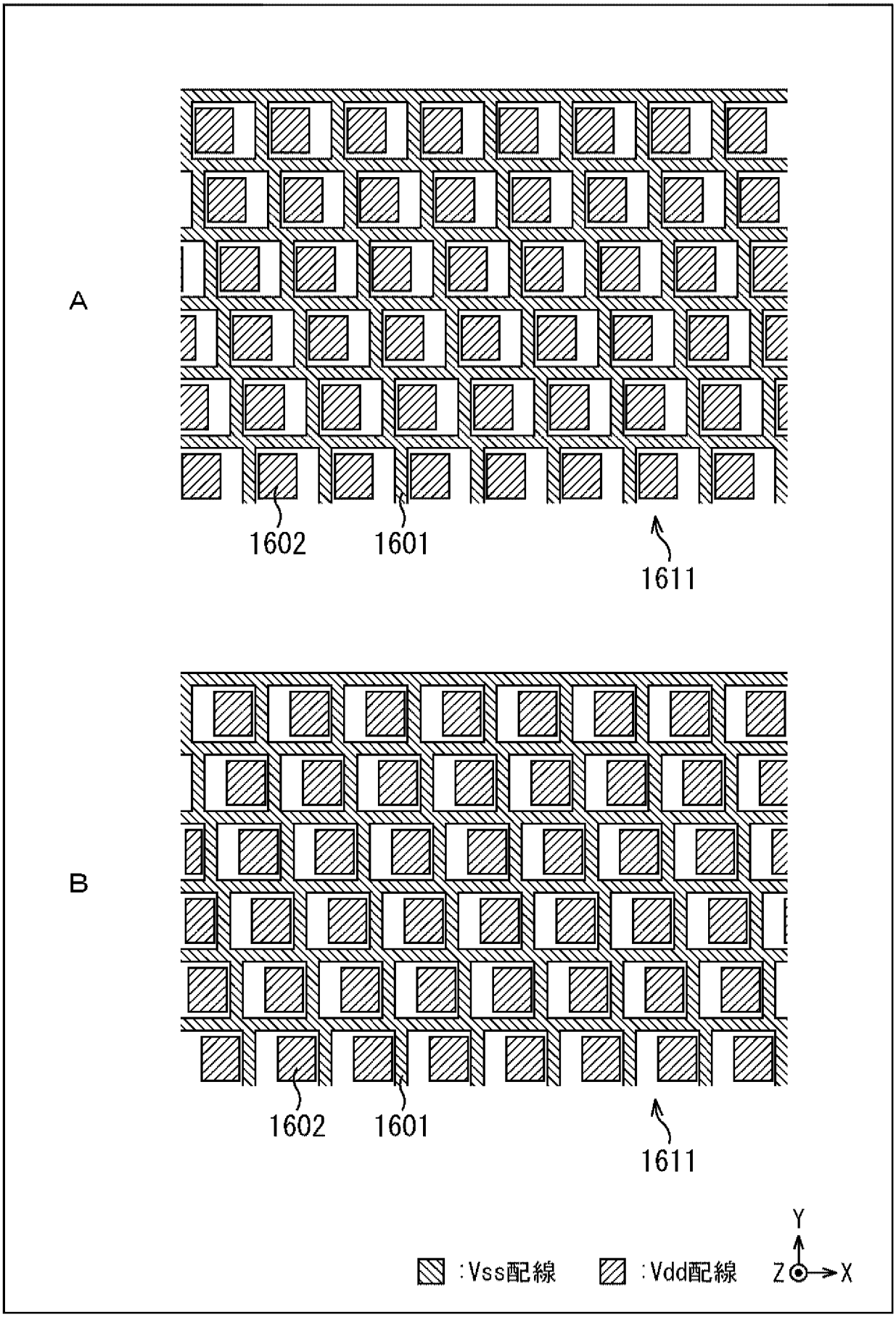
[図171]
FIG. 171



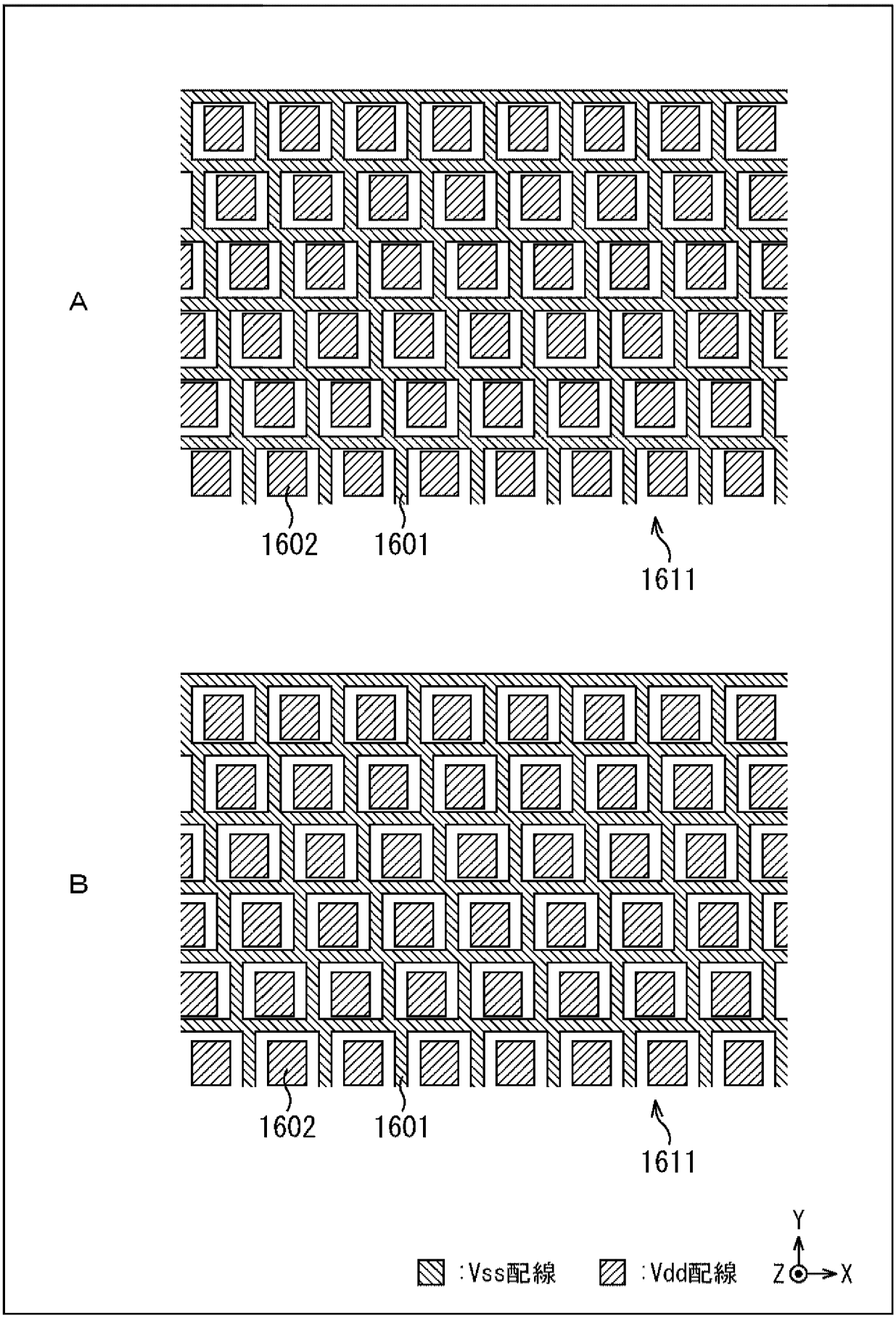
[図172]
FIG. 172


1661
1651
1651
1651
1651
1662
1663
1663
1663
X
Y
Z
PDX
WDX
FDX
WDY
FDY
FDY × 1
FDY × 2
FDY × 3

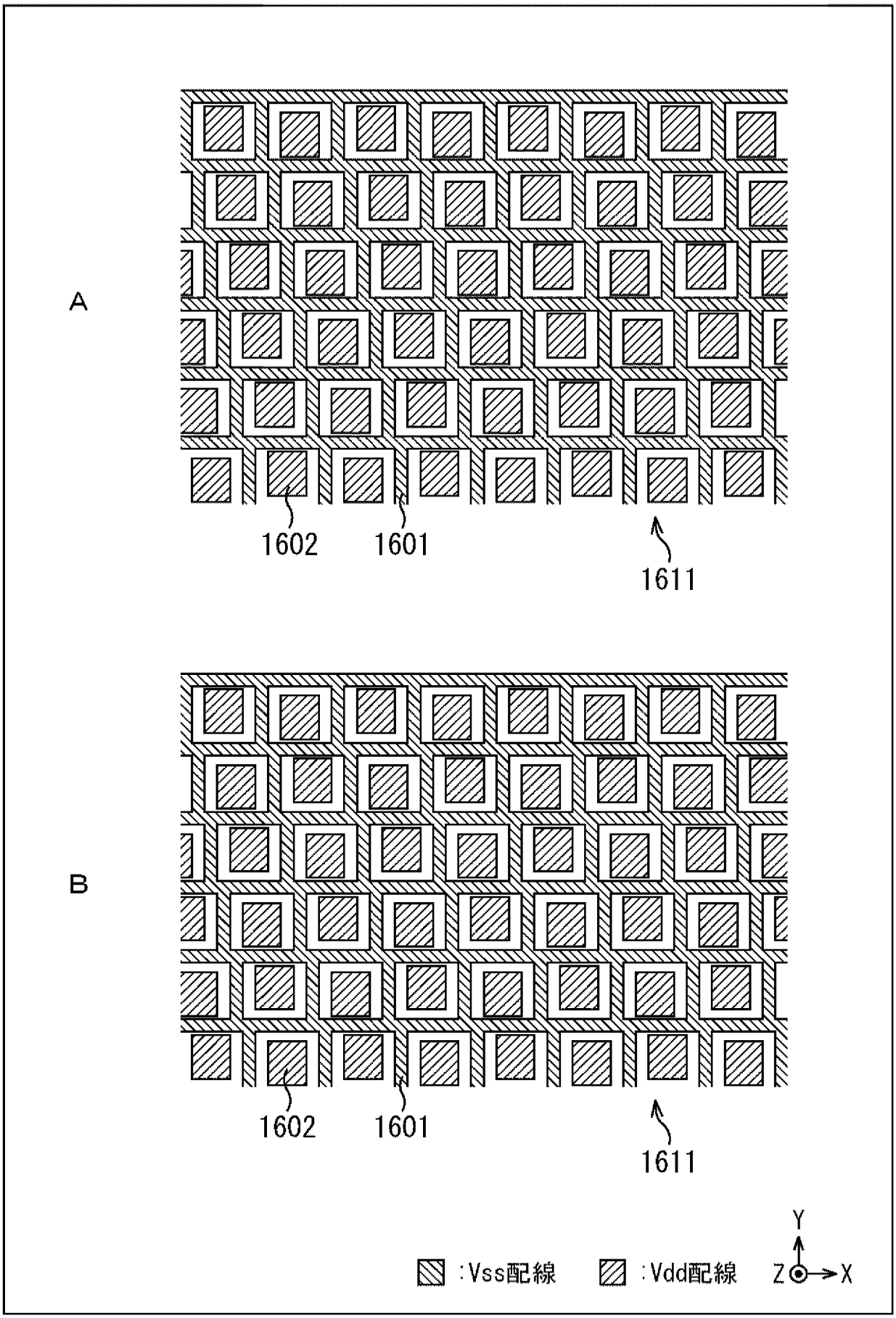
[図173]
FIG. 173



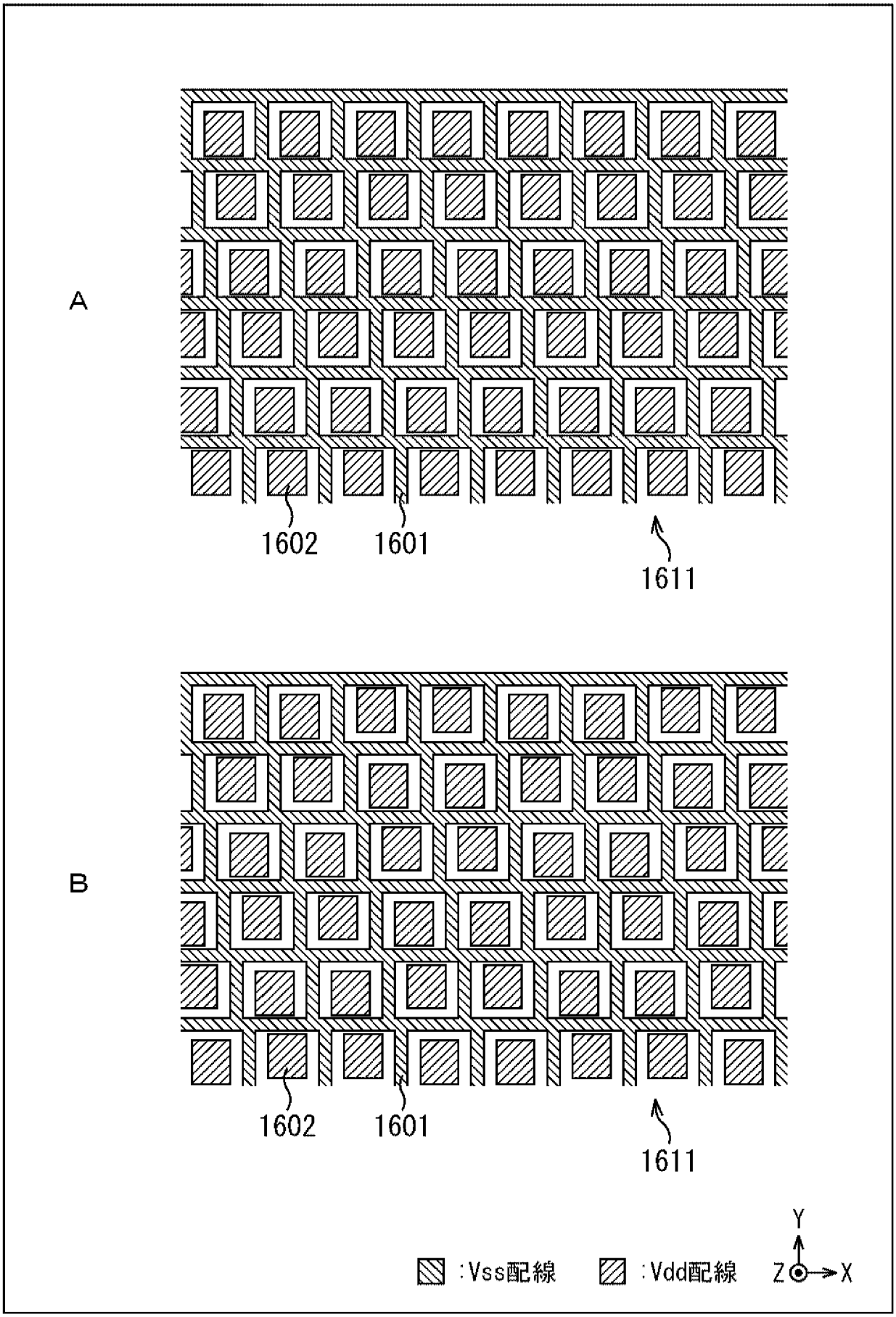
[図174]
FIG. 174



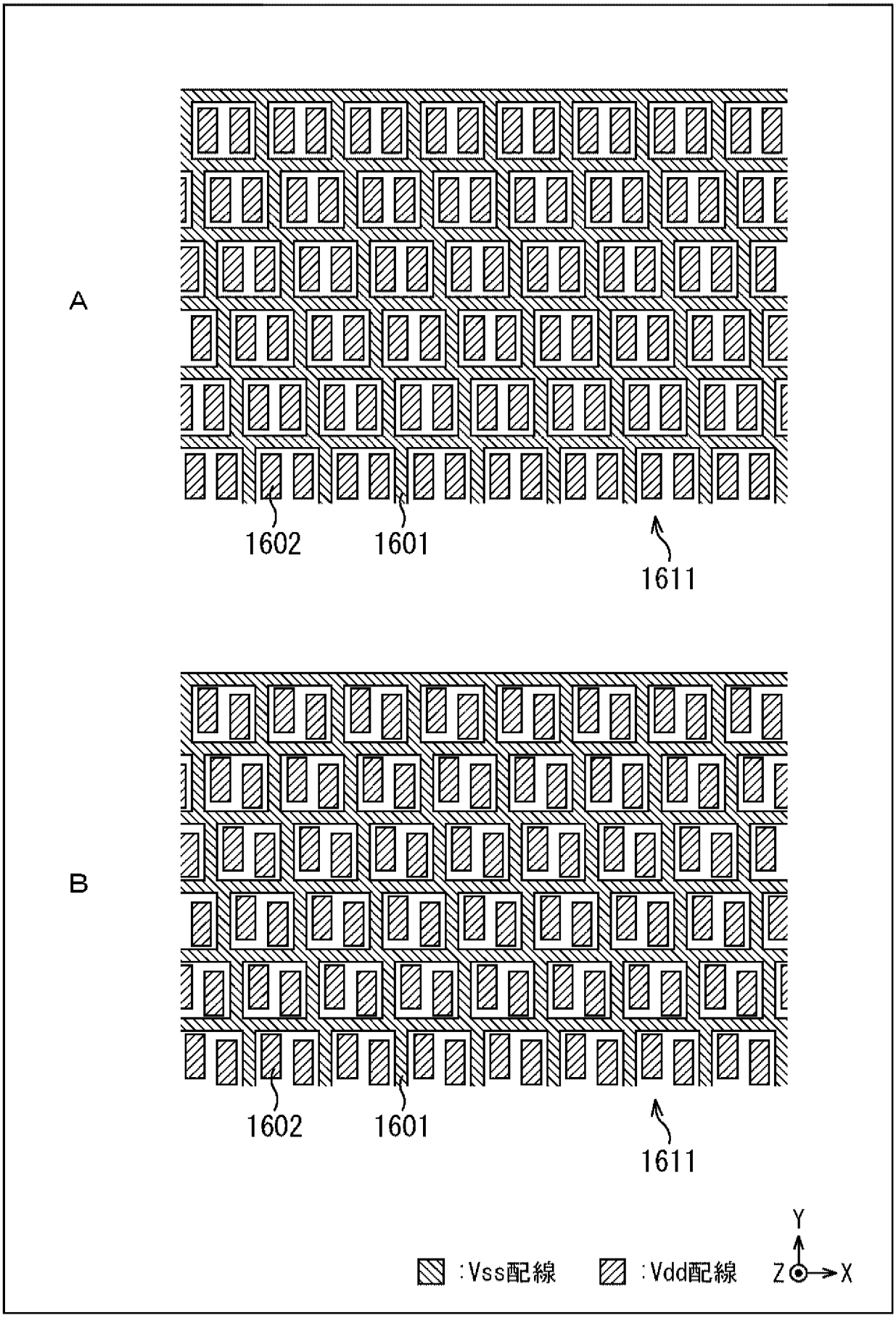
[図175]
FIG. 175



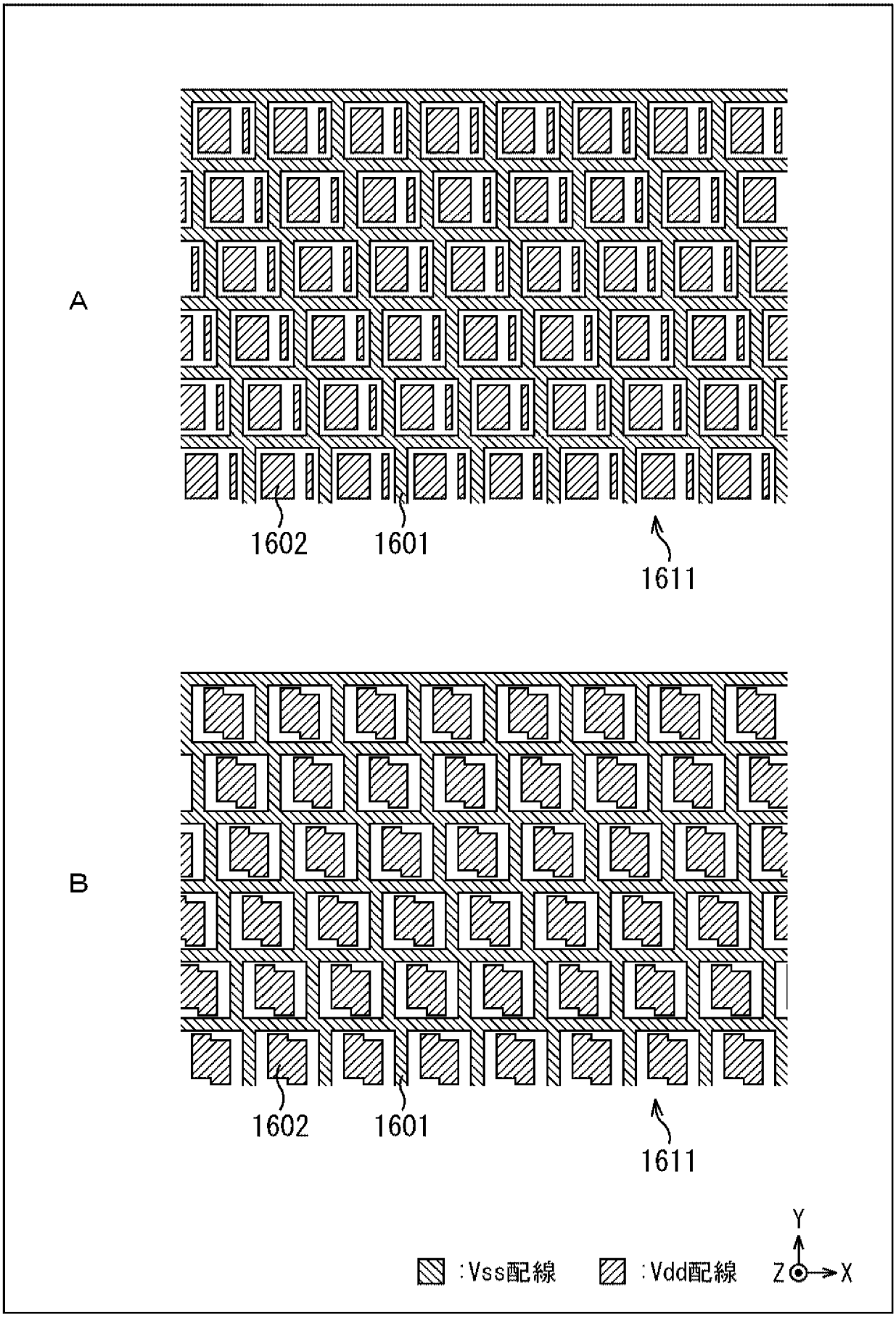
[図176]
FIG. 176



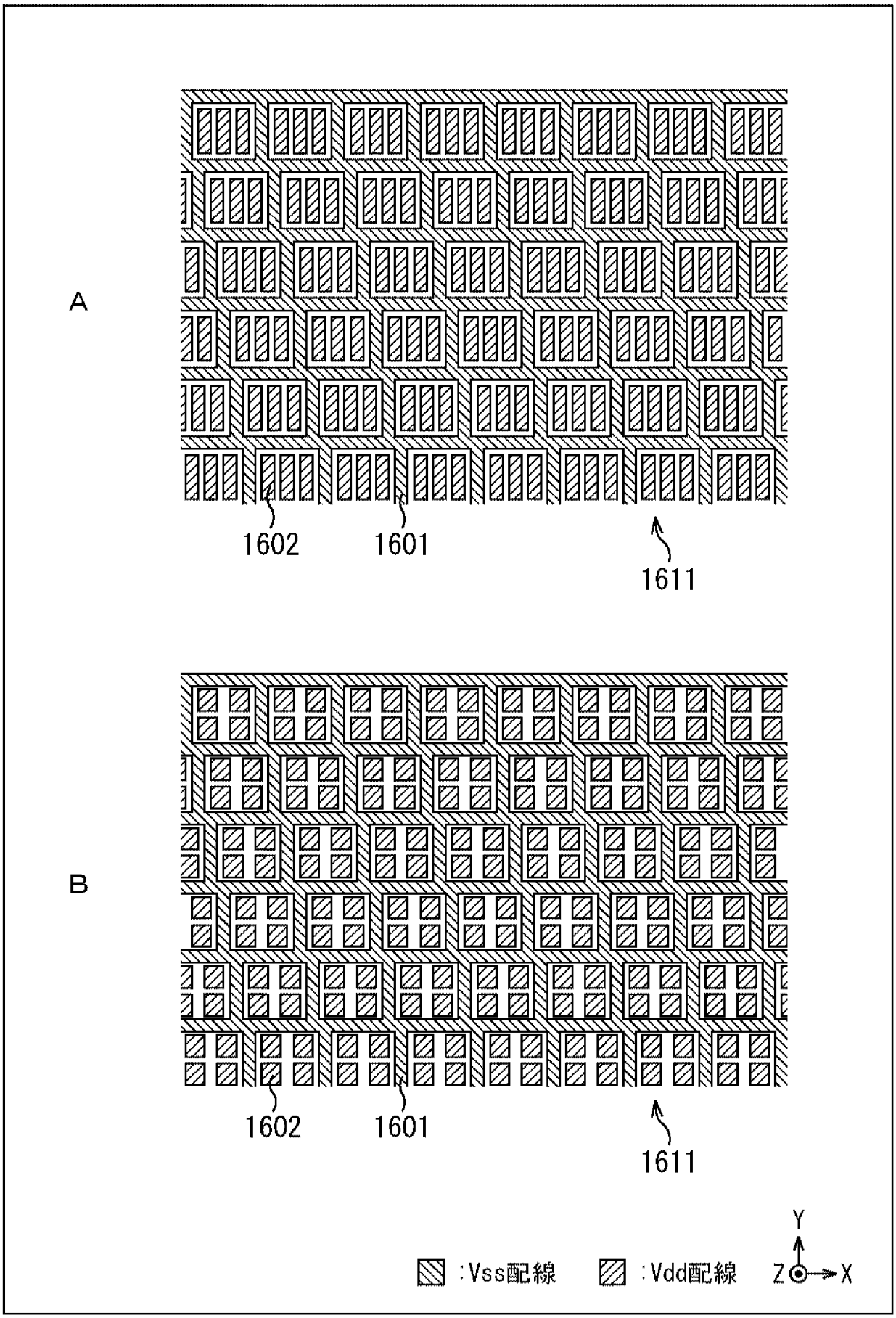
[図177]
FIG. 177



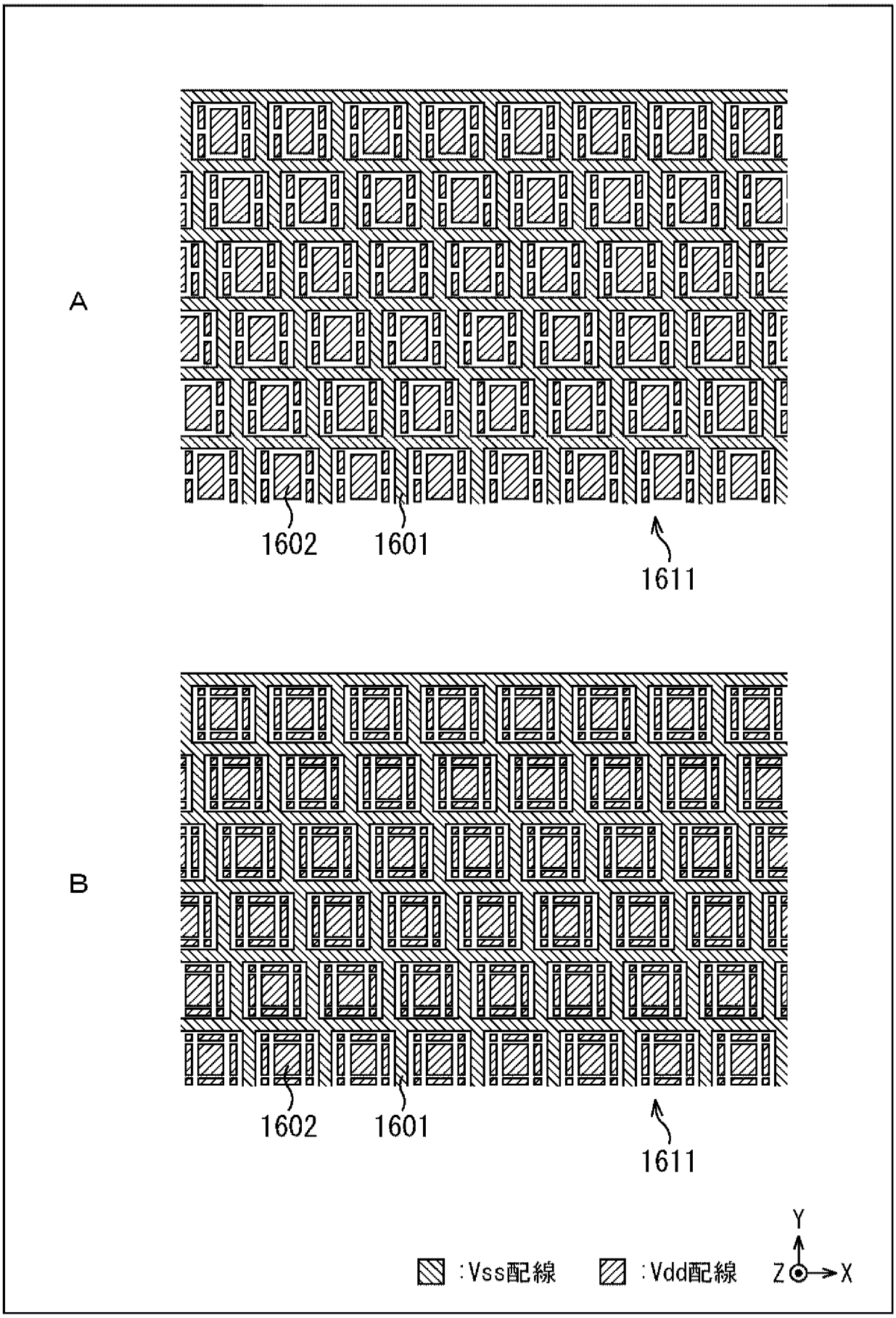
[図178]
FIG. 178



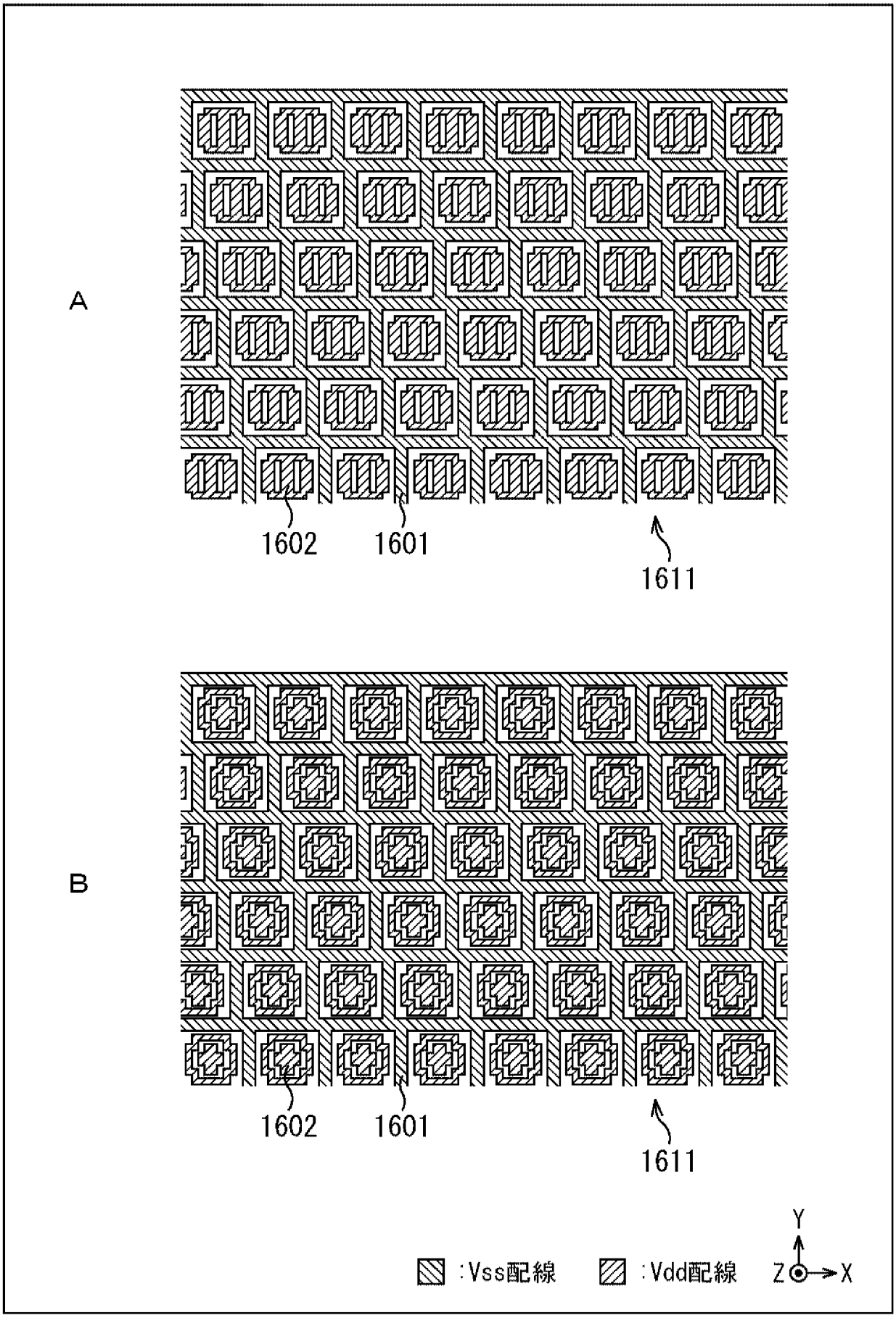
[図179]
FIG. 179



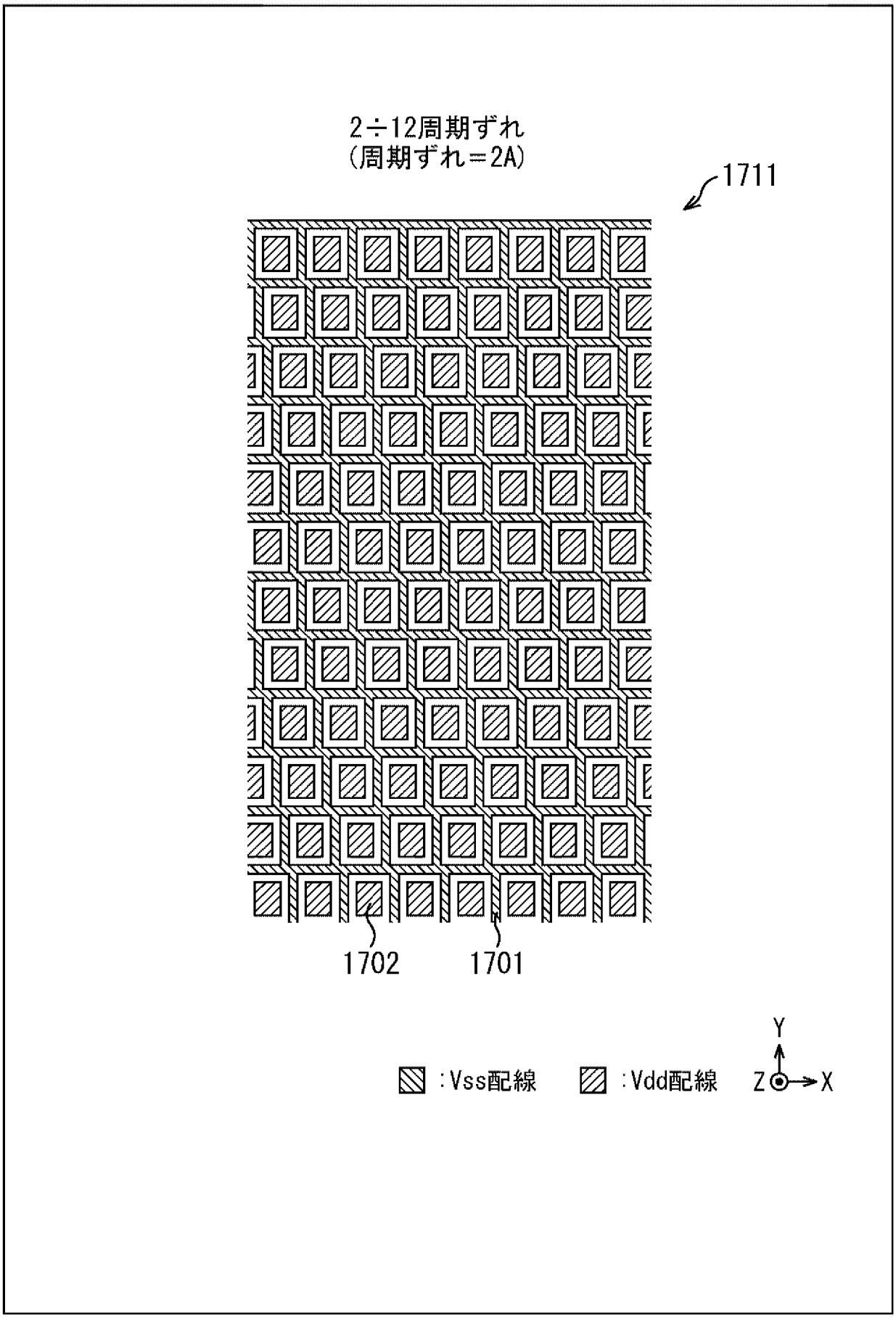
[図180]
FIG. 180



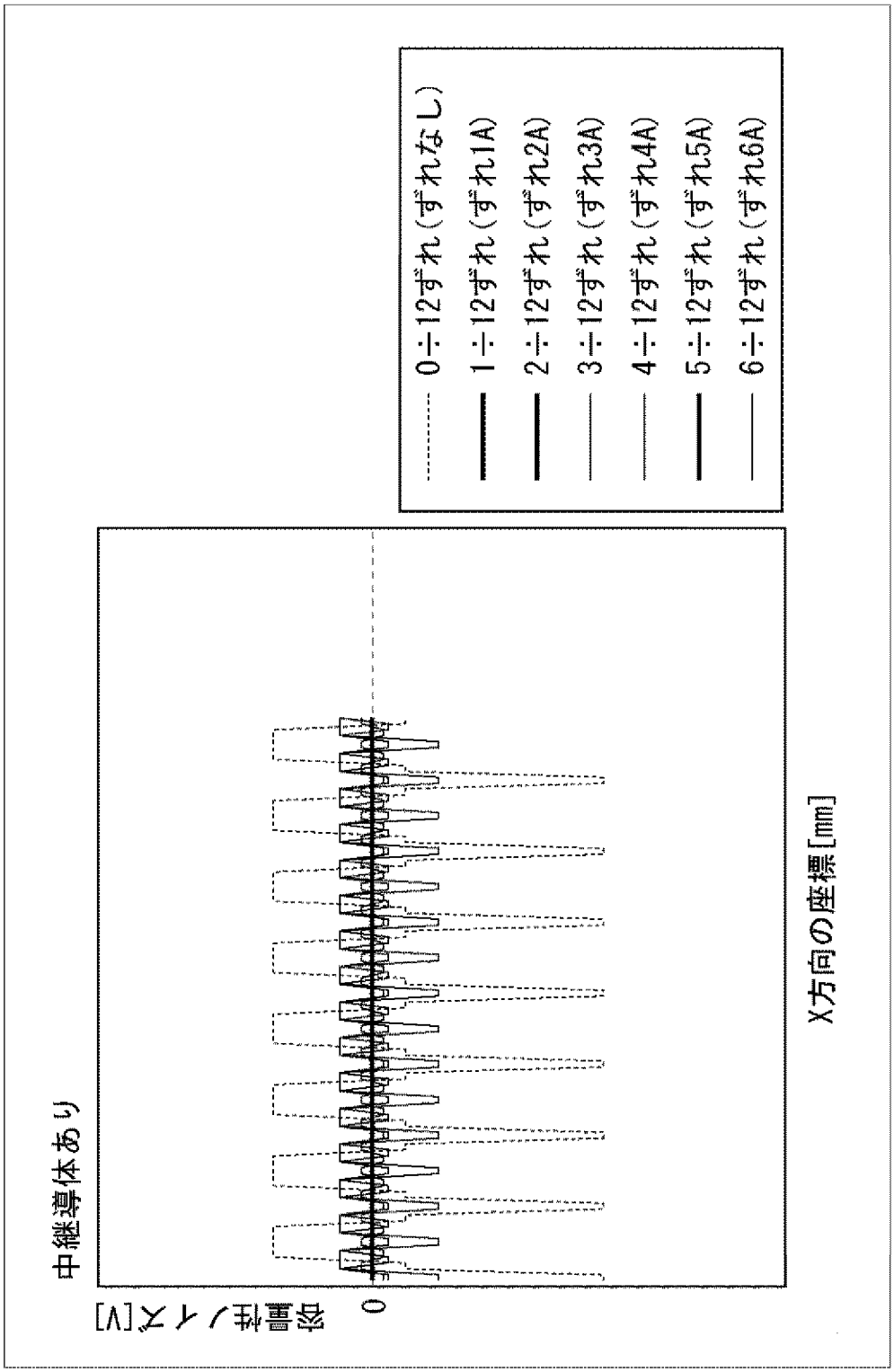
[図181]
FIG. 181



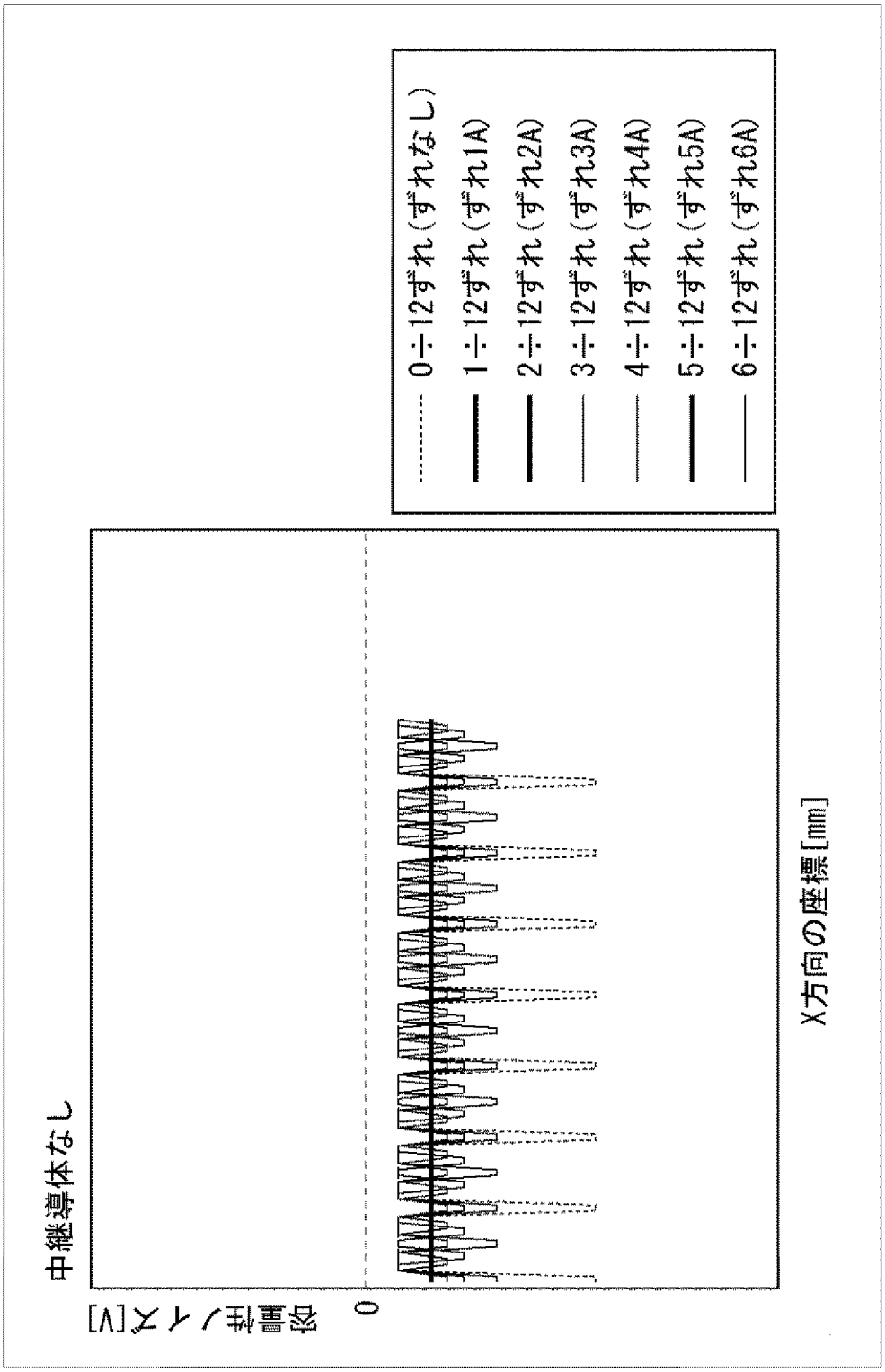
[図182]
FIG. 182



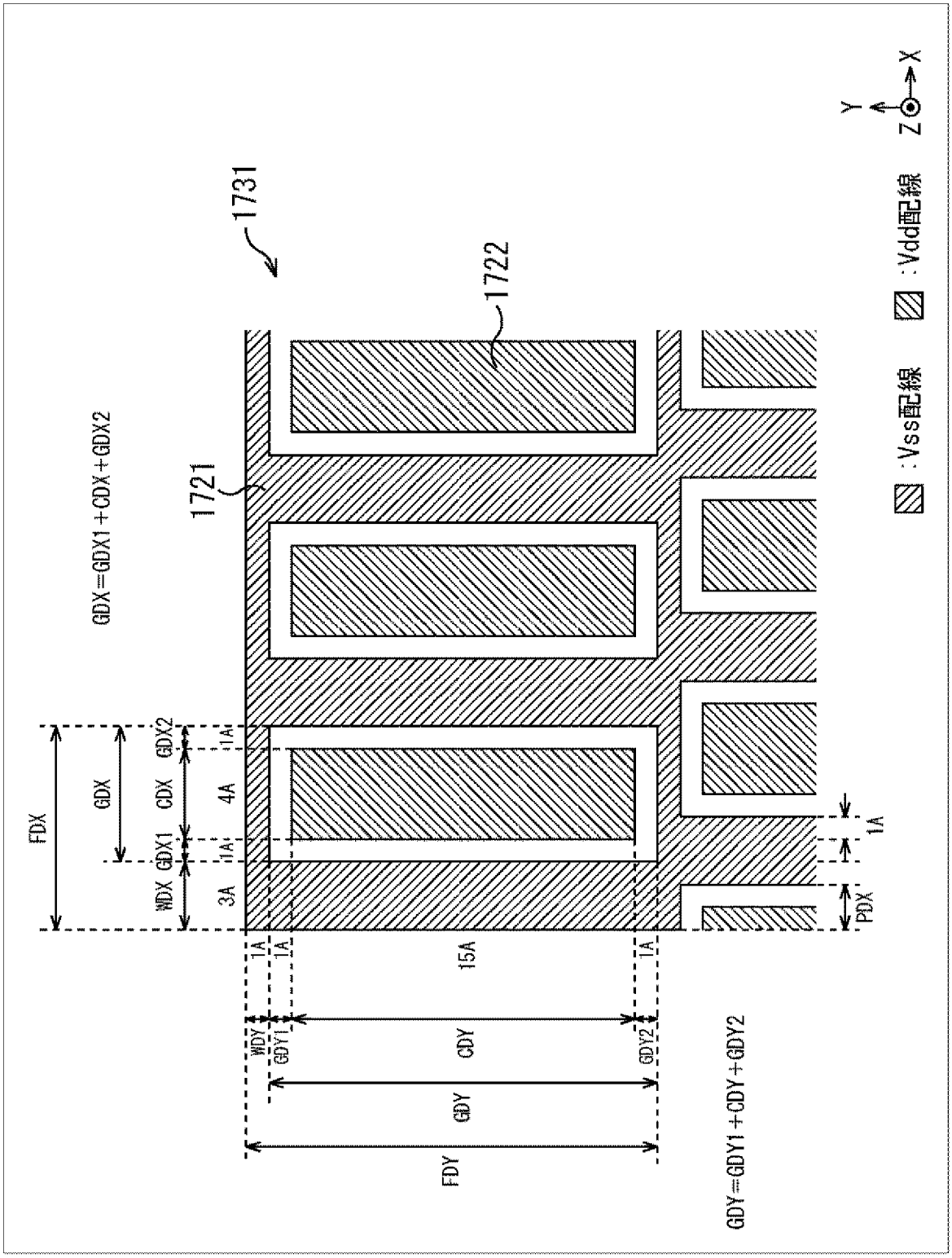
[図183]
FIG. 183


0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)
中継導体あり
0
X方向の座標[mm]

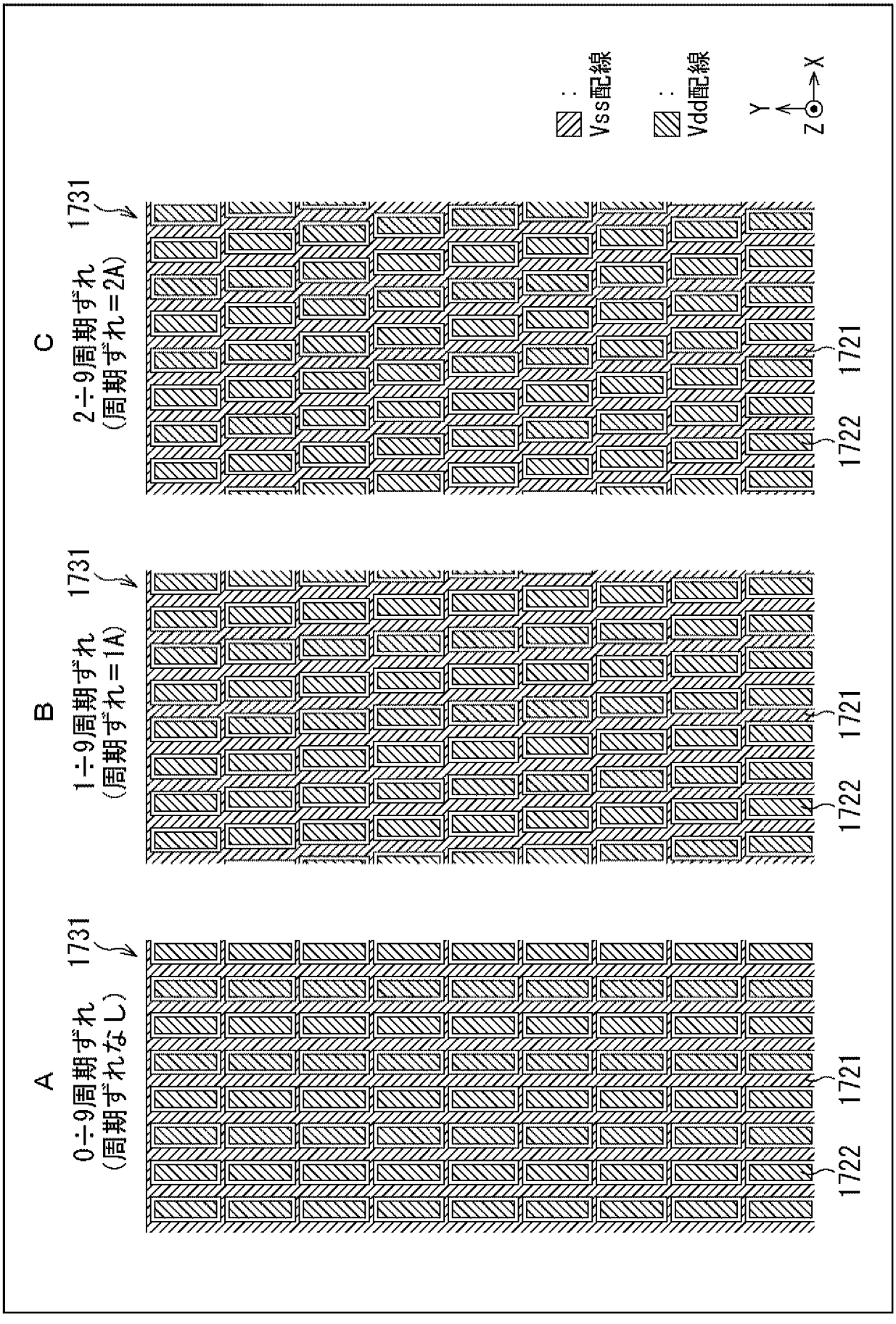
[図184]
FIG. 184


中継導体なし
0
X方向の座標[mm]
0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)

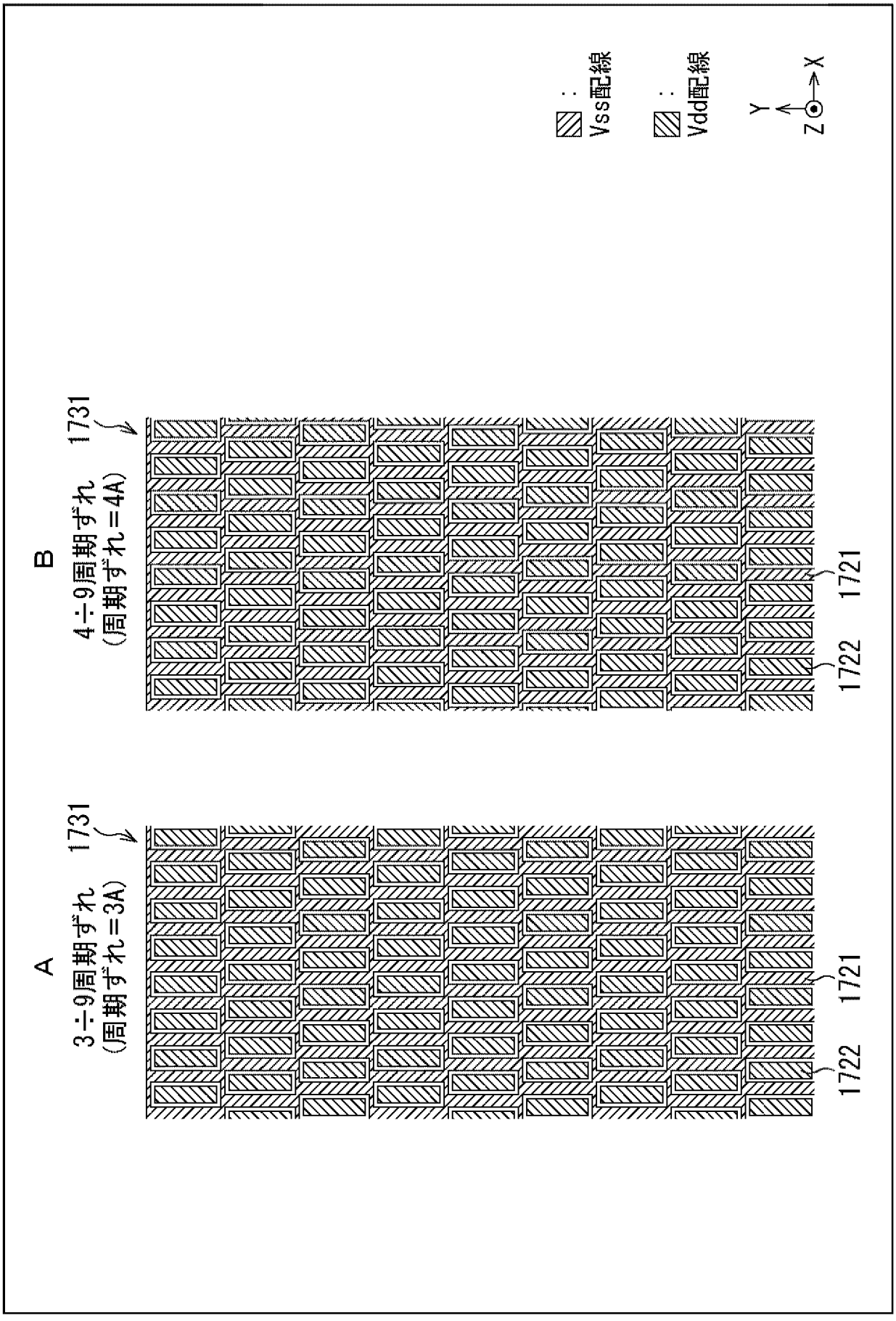
[図185]
FIG. 185


1731
1722
1721
GDX=GDX1+CDX+GDX2
GDY=GDY1+CDY+GDY2
:Vss配線
:Vdd配線
Y
X
Z
FDX
GDX
GDX2
CDX
GDX1
WDX
1A
4A
3A
PDX
15A
WDY
GDY1
CDY
GDY2
GDY
FDY

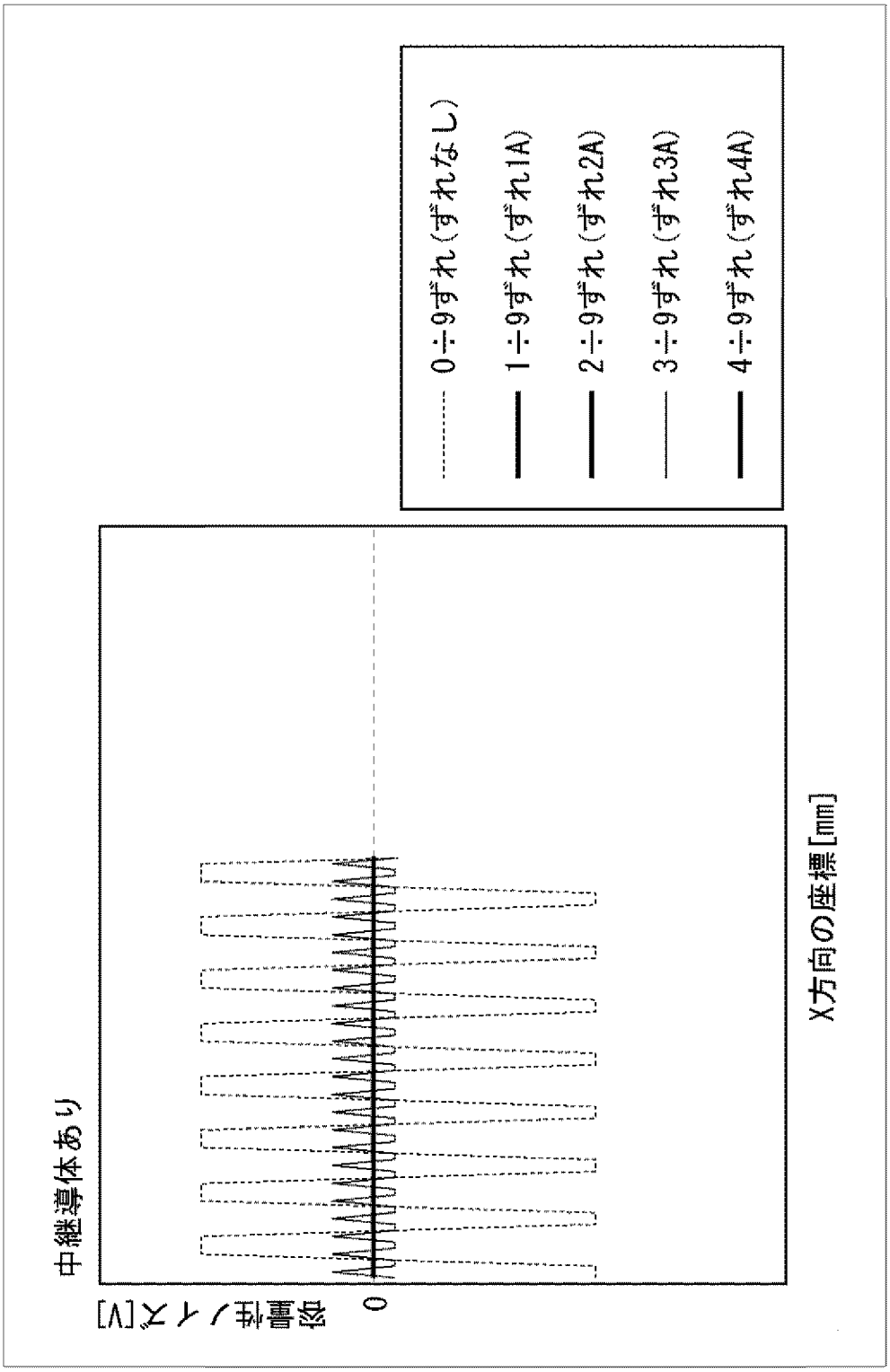
[図186]
FIG. 186


A
0÷9周期ずれ
(周期ずれなし)
1731
1721
1722
B
1÷9周期ずれ
(周期ずれ=1A)
1731
1721
1722
C
2÷9周期ずれ
(周期ずれ=2A)
1731
1721
1722
Vss配線
Vdd配線
Y
X
Z

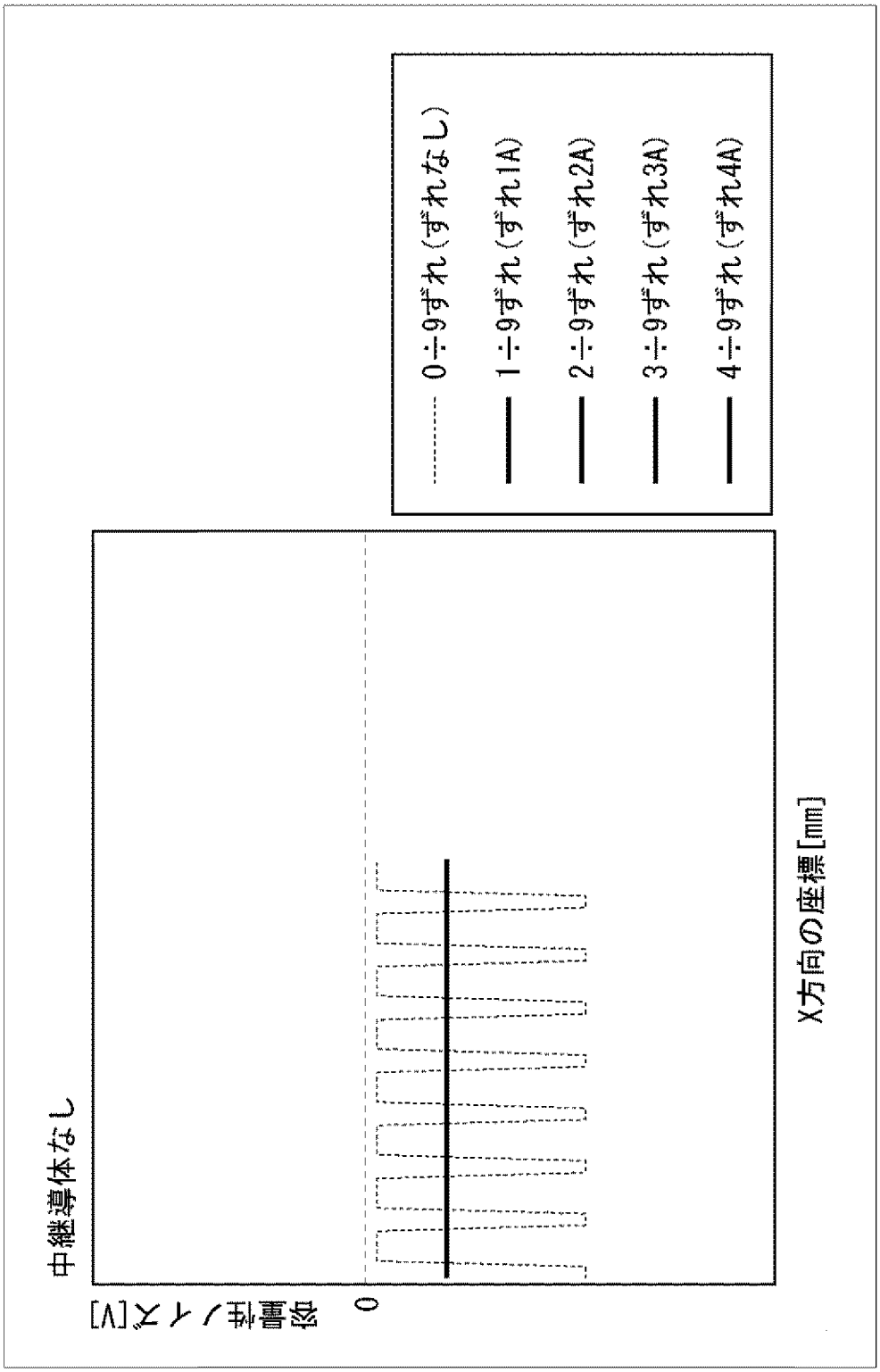
[図187]
FIG. 187


Vss配線
Vdd配線
Y
Z
X
A
3÷9周期ずれ
(周期ずれ=3A)
1731
1721
1722
B
4÷9周期ずれ
(周期ずれ=4A)
1731
1721
1722

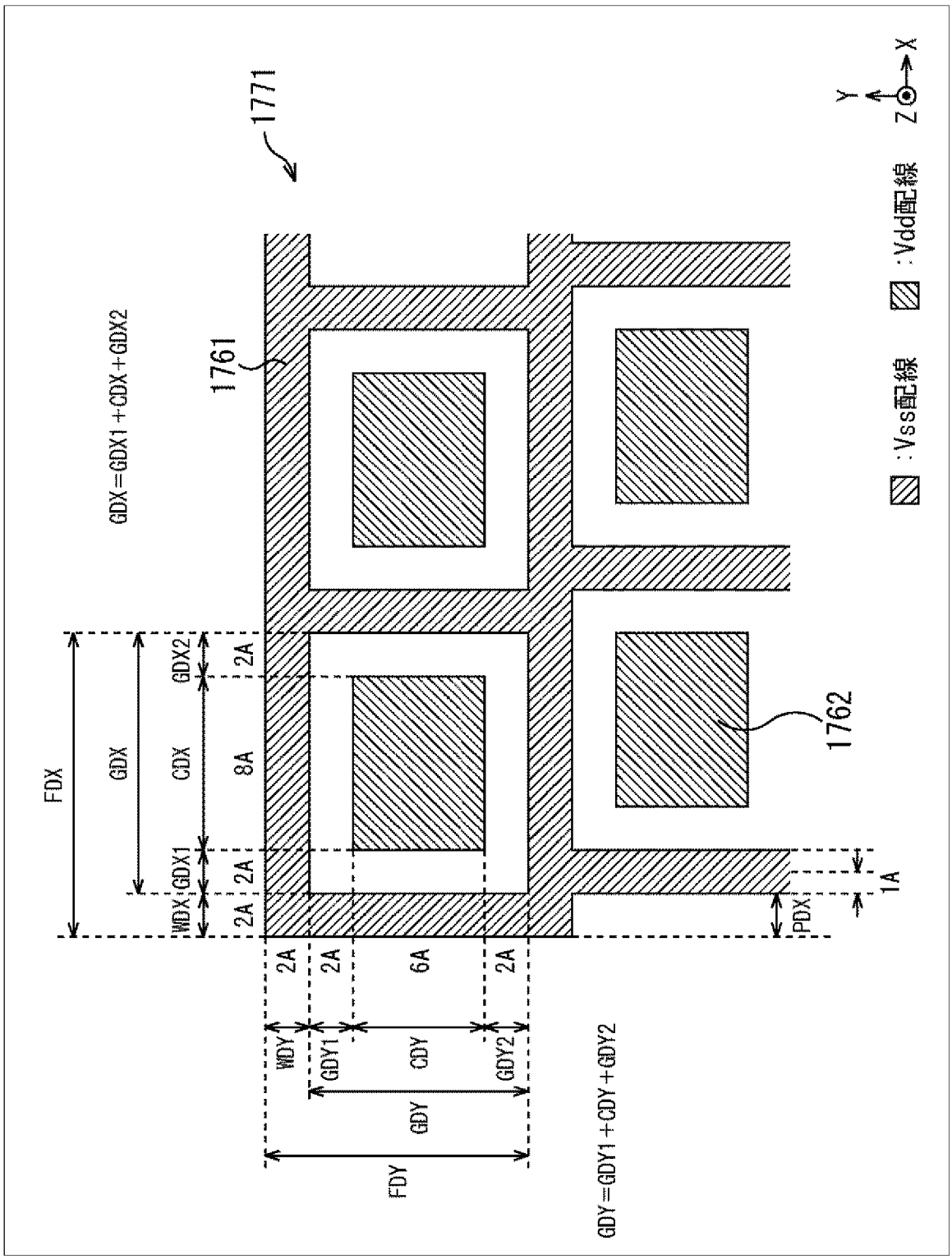
[図188]
FIG. 188


0÷9ずれ(ずれなし)
1÷9ずれ(ずれ1A)
2÷9ずれ(ずれ2A)
3÷9ずれ(ずれ3A)
4÷9ずれ(ずれ4A)
中継導体あり
磁界性ノイズ[V]
0
X方向の座標[mm]

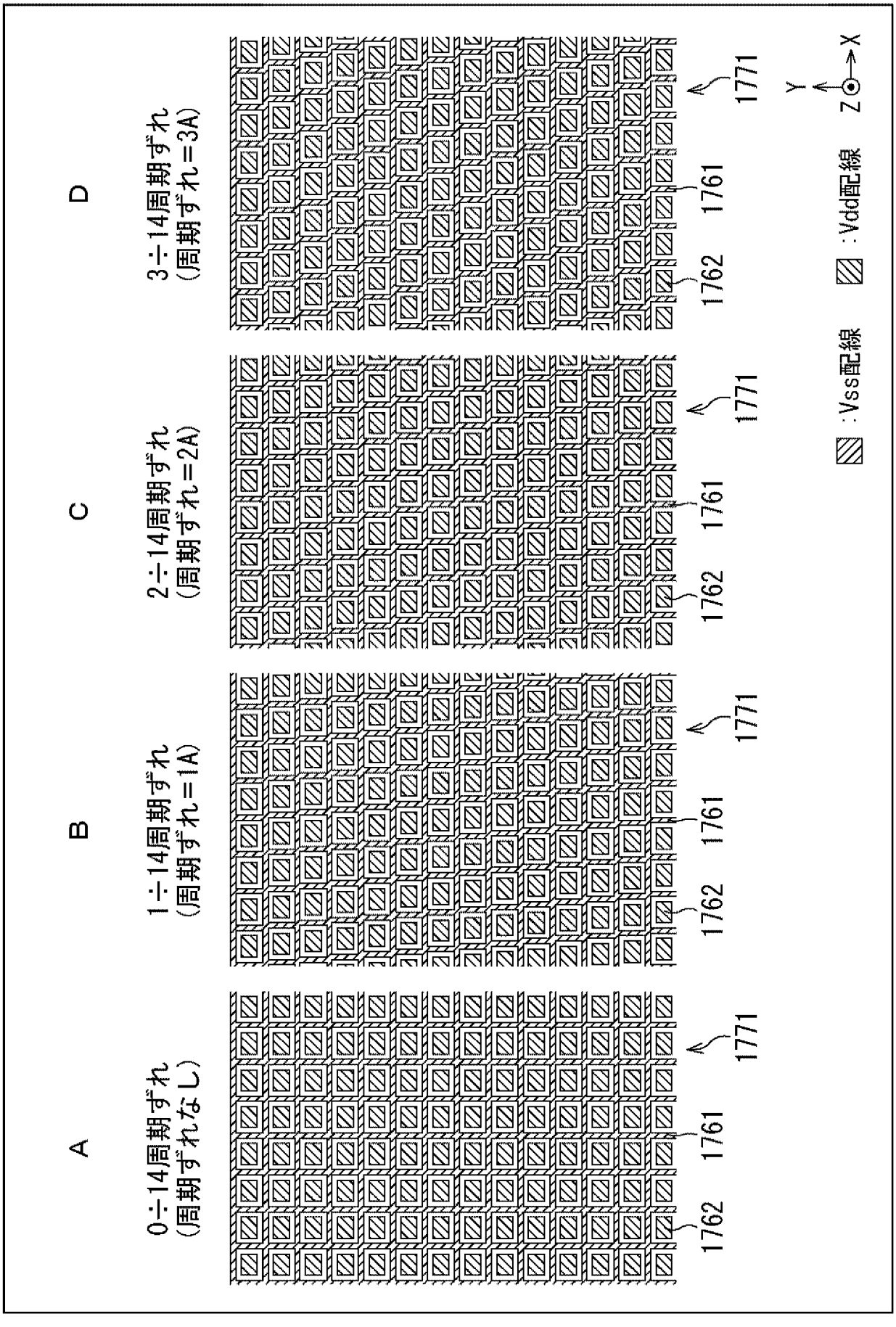
[図189]
FIG. 189


0÷9ずれ(ずれなし)
1÷9ずれ(ずれ1A)
2÷9ずれ(ずれ2A)
3÷9ずれ(ずれ3A)
4÷9ずれ(ずれ4A)
中継導体なし
0
X方向の座標[mm]

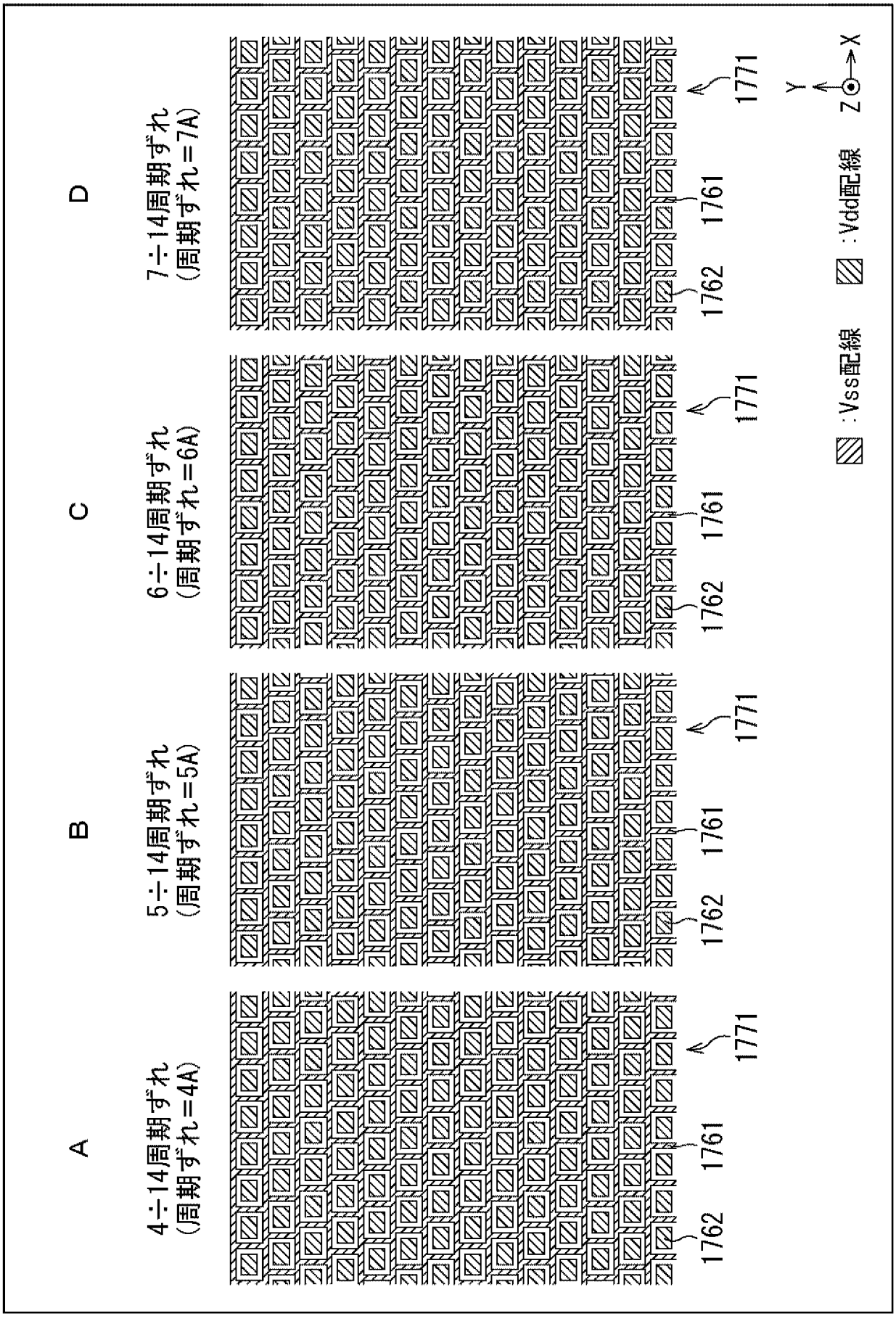
[図190]
FIG. 190


1771
1761
1762
GDX=GDX1+CDX+GDX2
FDX
GDX
CDX
GDX2
GDX1
WDX
8A
2A
2A
2A
1A
PDX
2A
2A
6A
2A
WDY
GDY1
CDY
GDY2
GDY
FDY
GDY=GDY1+CDY+GDY2
:Vss配線
:Vdd配線
Y
X
Z

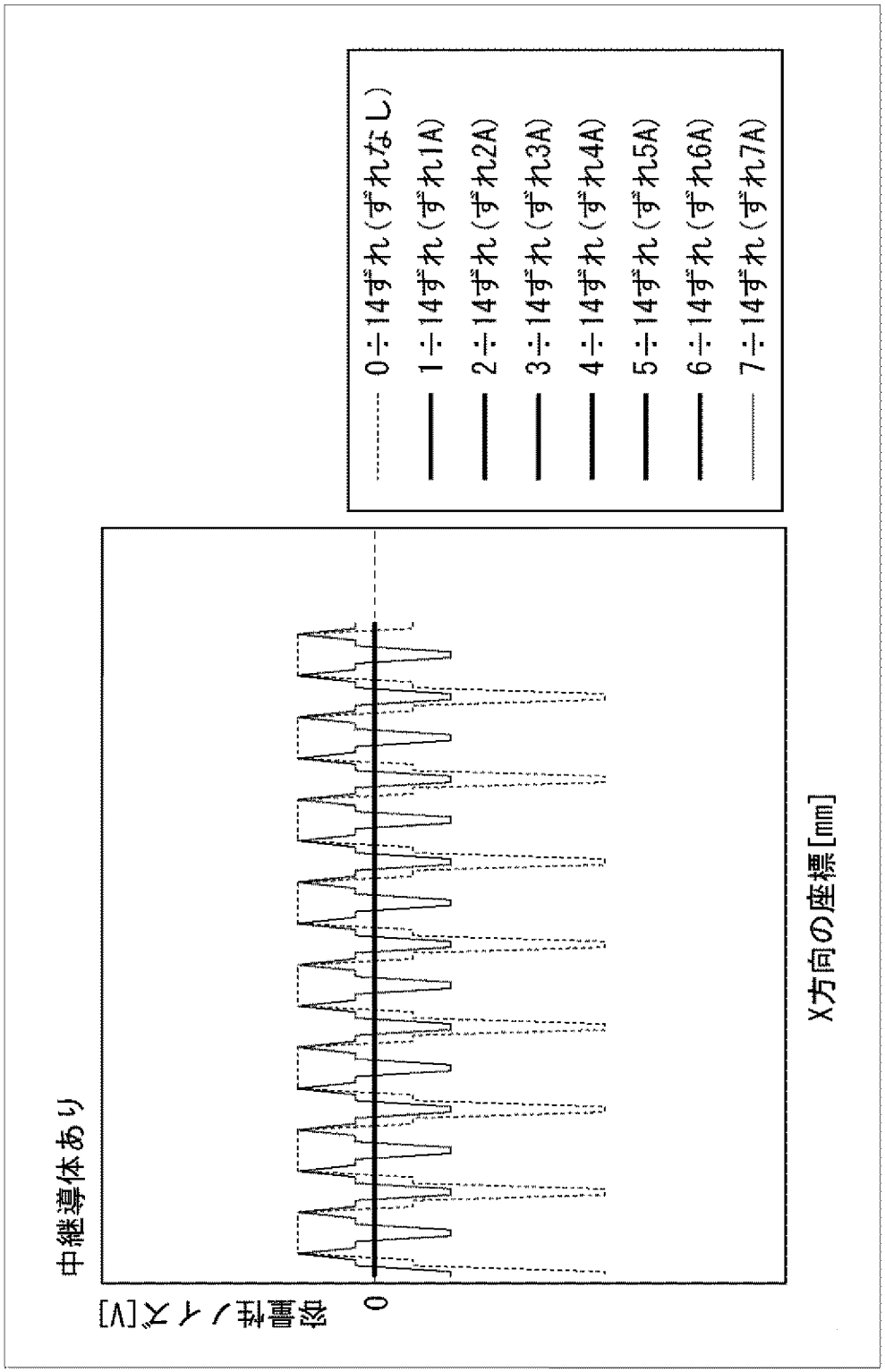
[図191]
FIG. 191


A
0÷14周期ずれ
(周期ずれなし)
B
1÷14周期ずれ
(周期ずれ=1A)
C
2÷14周期ずれ
(周期ずれ=2A)
D
3÷14周期ずれ
(周期ずれ=3A)
1762
1761
1771
:Vss配線
:Vdd配線
Y
Z
X

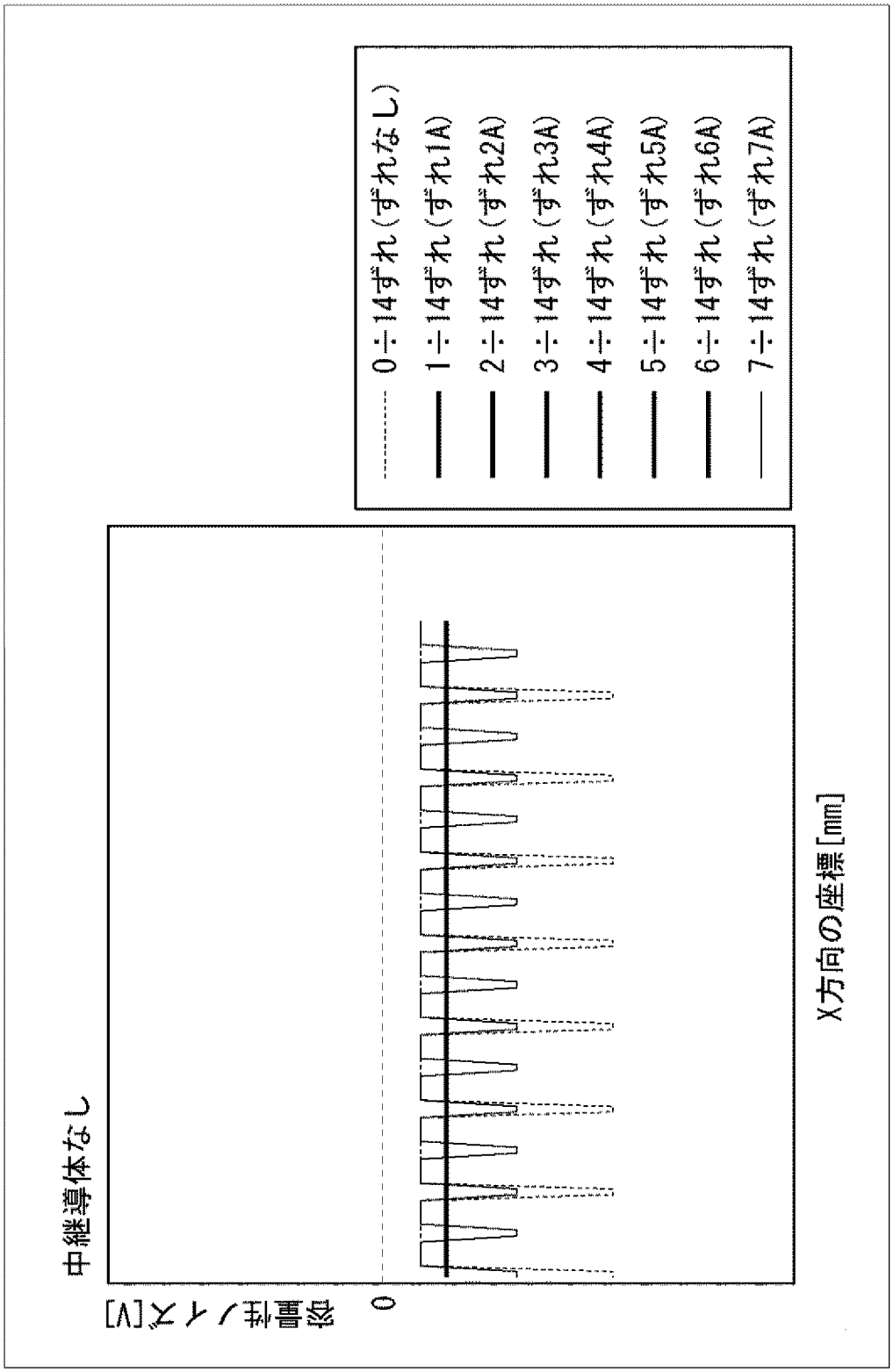
[図192]
FIG. 192


A
4÷14周期ずれ
(周期ずれ=4A)
B
5÷14周期ずれ
(周期ずれ=5A)
C
6÷14周期ずれ
(周期ずれ=6A)
D
7÷14周期ずれ
(周期ずれ=7A)
1762
1761
1771
:Vss配線
:Vdd配線
Y
X
Z

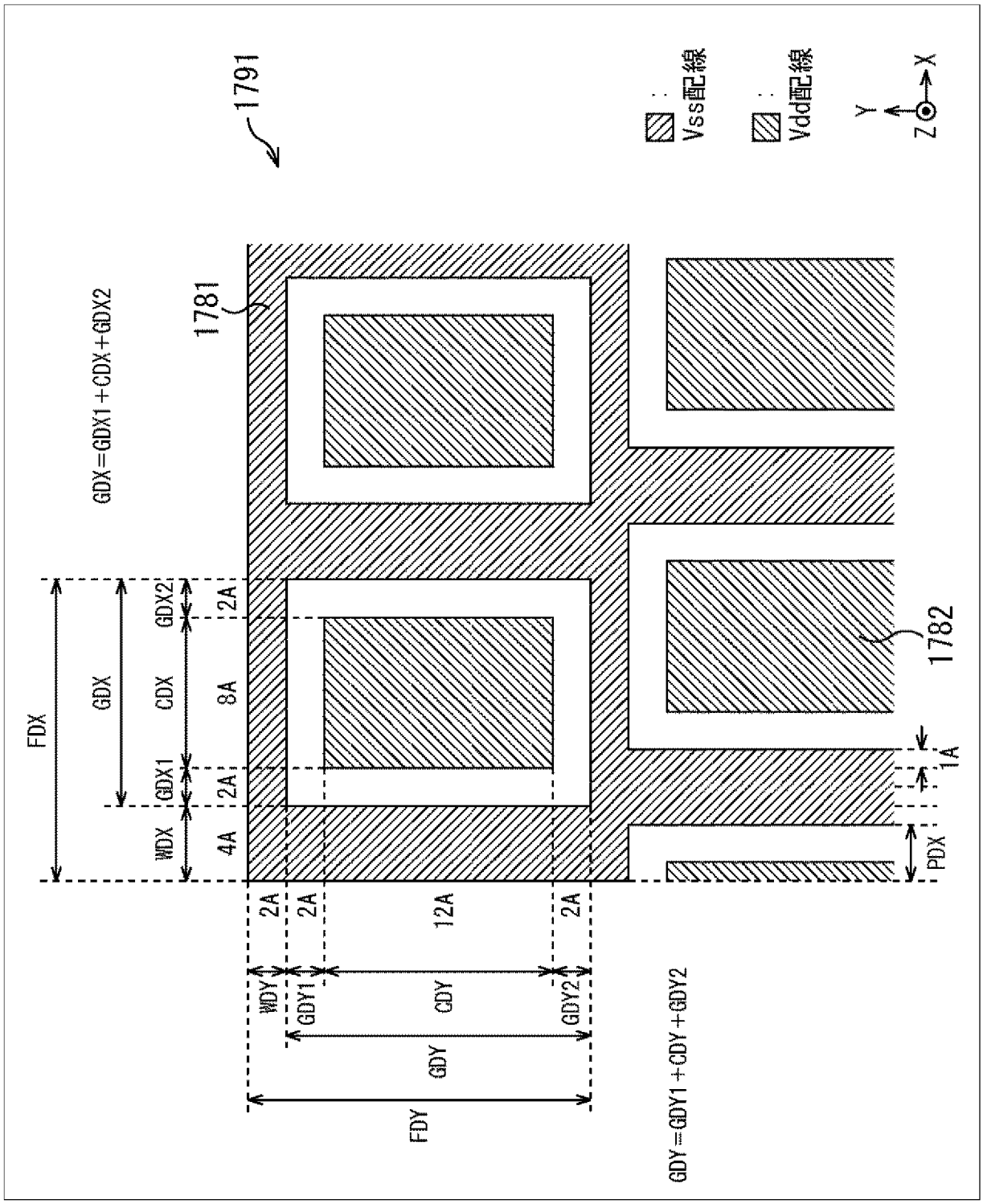
[図193]
FIG. 193


中継導体あり
磁界強度[V]
0
X方向の座標[mm]
0÷14ずれ(ずれなし)
1÷14ずれ(ずれ1A)
2÷14ずれ(ずれ2A)
3÷14ずれ(ずれ3A)
4÷14ずれ(ずれ4A)
5÷14ずれ(ずれ5A)
6÷14ずれ(ずれ6A)
7÷14ずれ(ずれ7A)

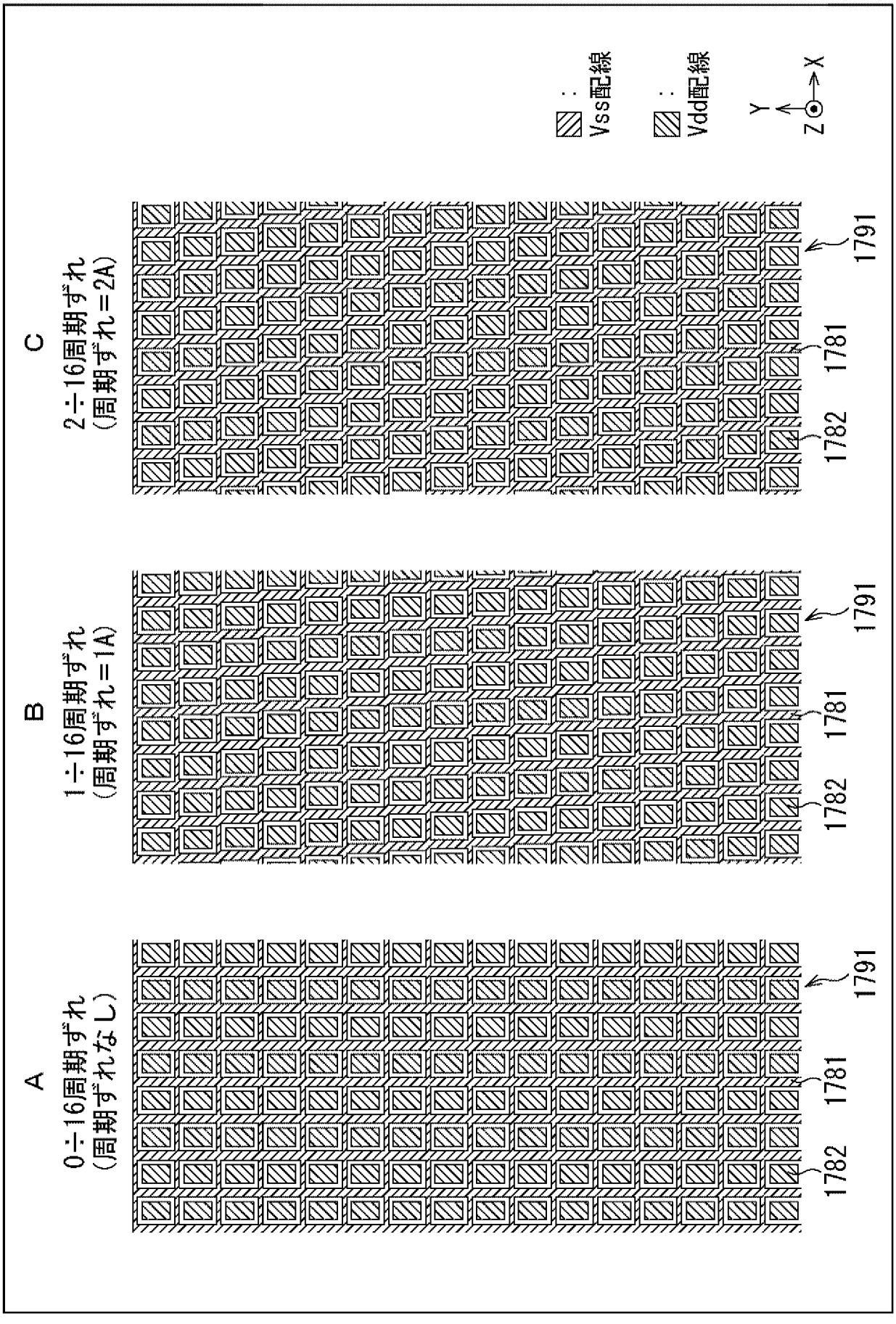
[図194]
FIG. 194


中継導体なし
0
X方向の座標[mm]
0÷14ずれ(ずれなし)
1÷14ずれ(ずれ1A)
2÷14ずれ(ずれ2A)
3÷14ずれ(ずれ3A)
4÷14ずれ(ずれ4A)
5÷14ずれ(ずれ5A)
6÷14ずれ(ずれ6A)
7÷14ずれ(ずれ7A)

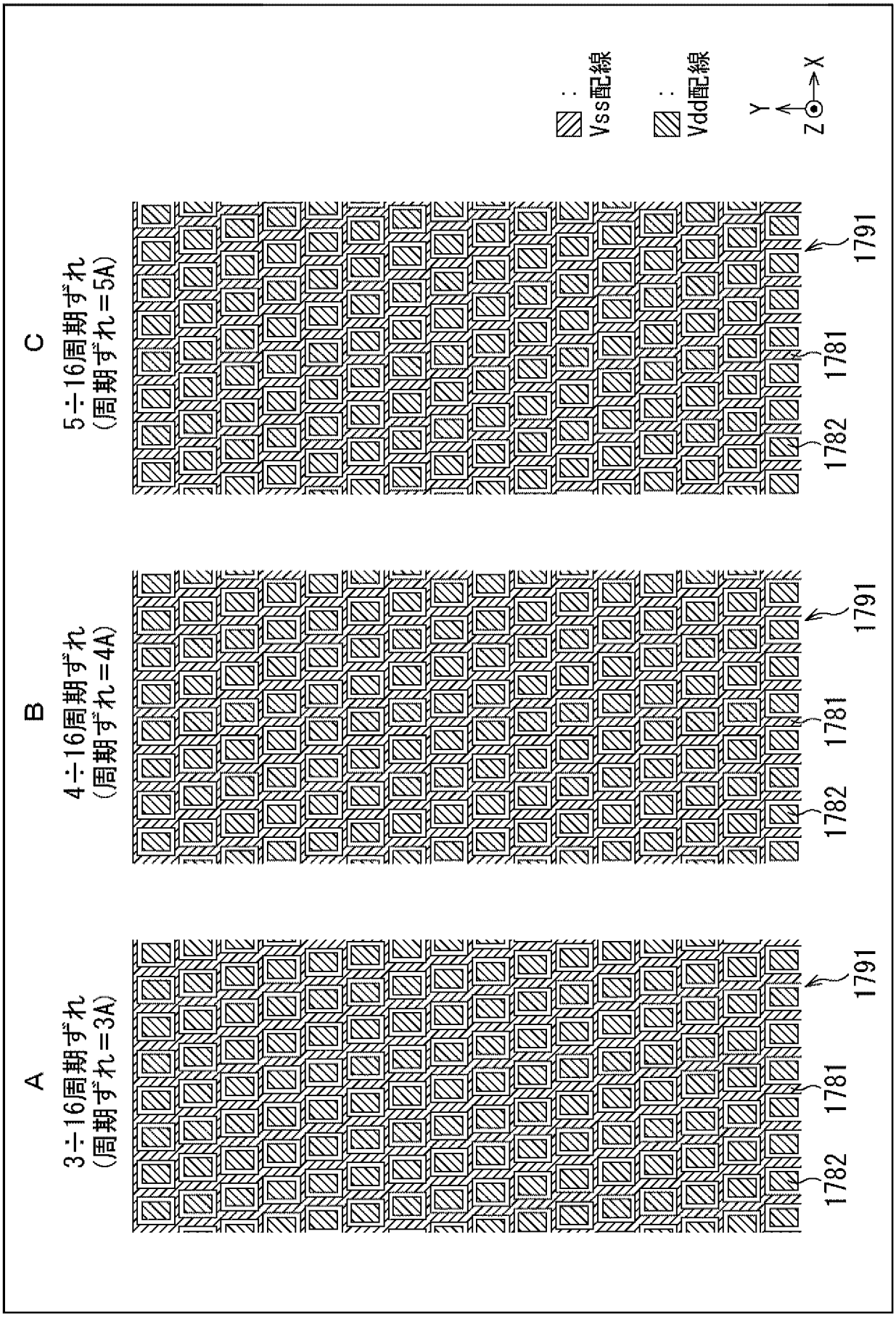
[図195]
FIG. 195


1791
Vss配線
Vdd配線
Y
Z
X
1781
GDX=GDX1+CDX+GDX2
1782
FDX
GDX
GDX2
CDX
GDX1
WDX
2A
8A
2A
4A
1A
PDX
2A
2A
12A
2A
WDY
GDY1
CDY
GDY2
GDY
FDY
GDY=GDY1+CDY+GDY2

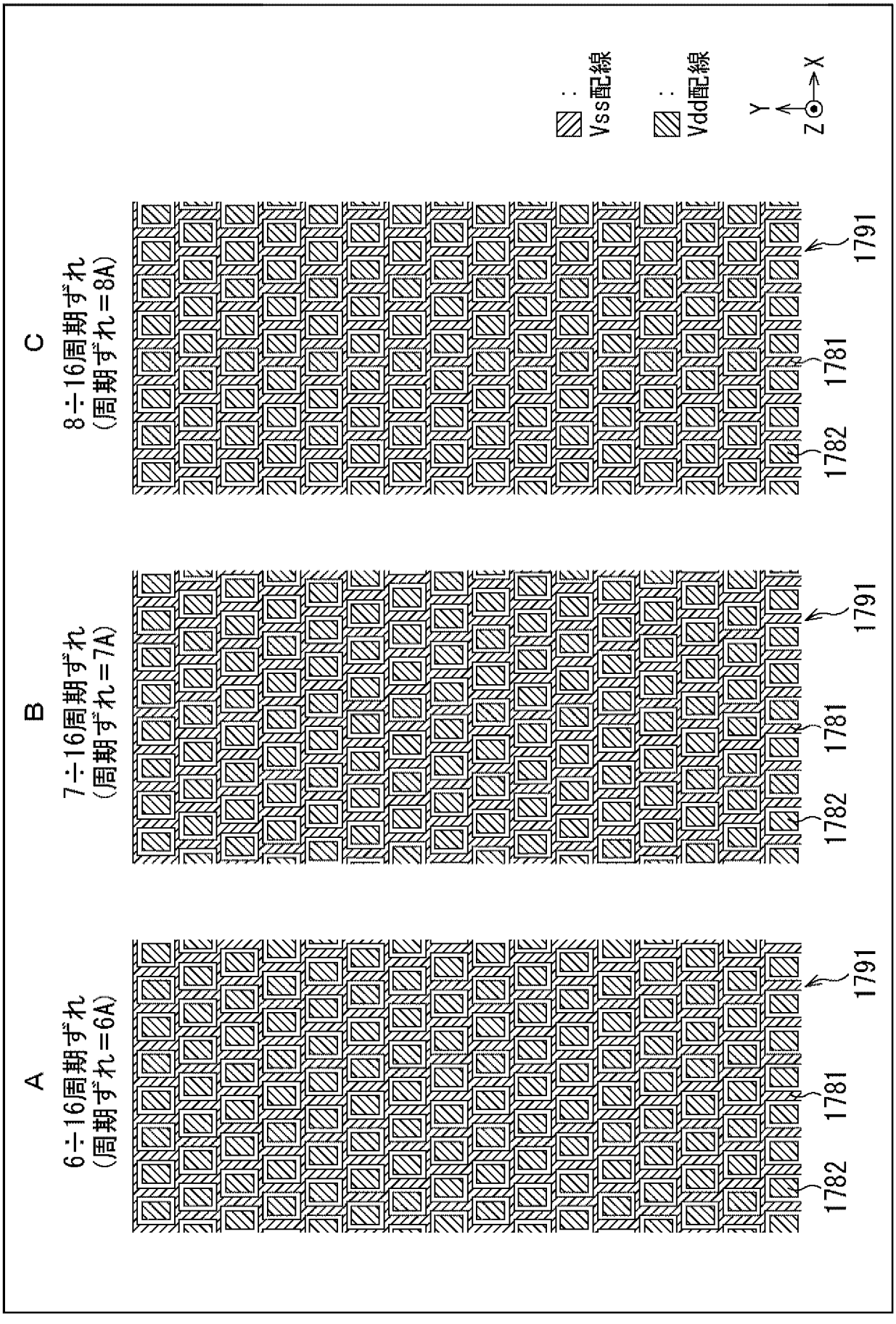
[図196]
FIG. 196


A
0÷16周期ずれ
(周期ずれなし)
B
1÷16周期ずれ
(周期ずれ=1A)
C
2÷16周期ずれ
(周期ずれ=2A)
1791
1781
1782
Vss配線
Vdd配線
Y
X
Z

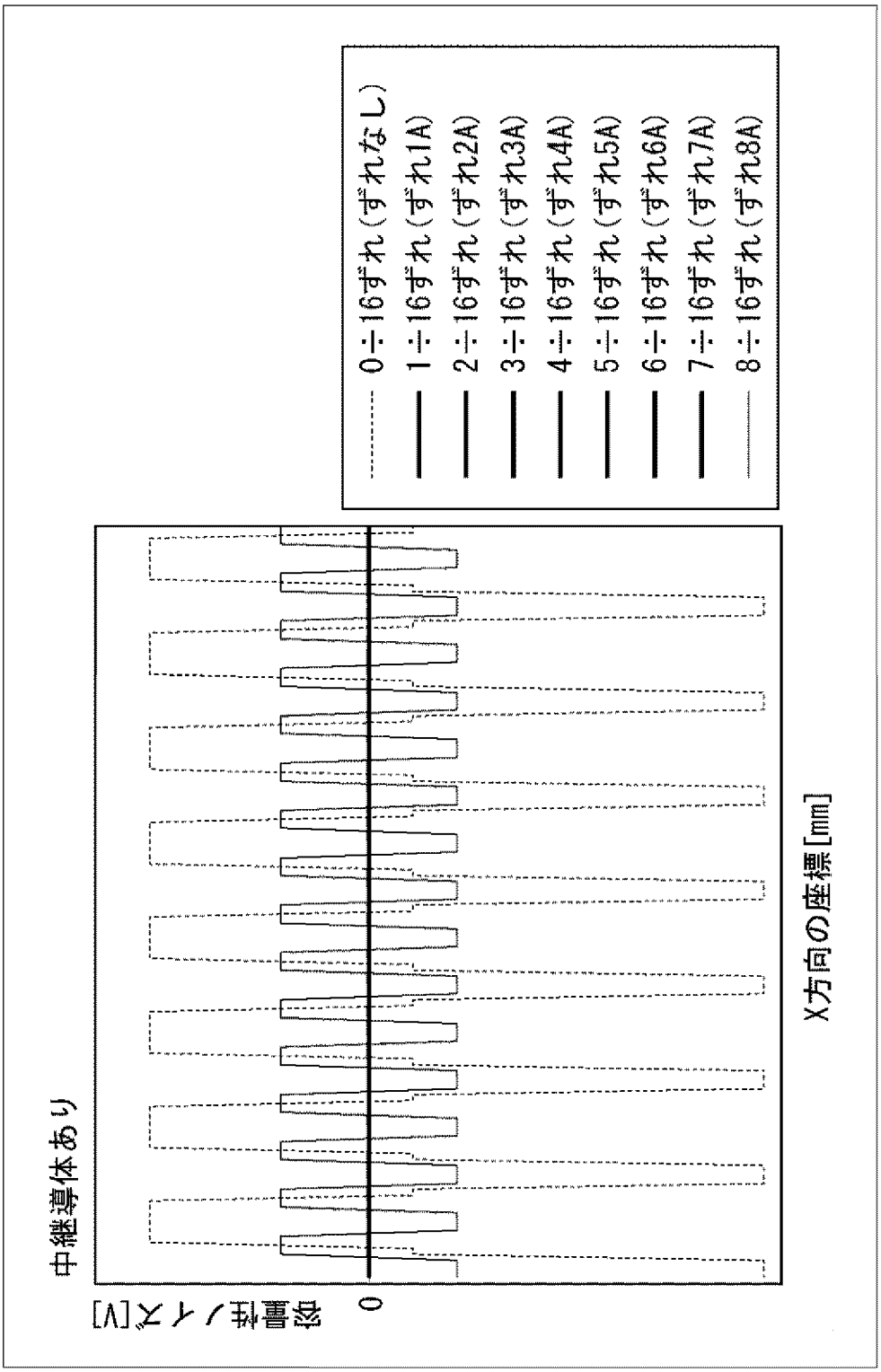
[図197]
FIG. 197


A
3÷16周期ずれ
(周期ずれ=3A)
B
4÷16周期ずれ
(周期ずれ=4A)
C
5÷16周期ずれ
(周期ずれ=5A)
Vss配線
Vdd配線
Y
Z
X
1782
1781
1791

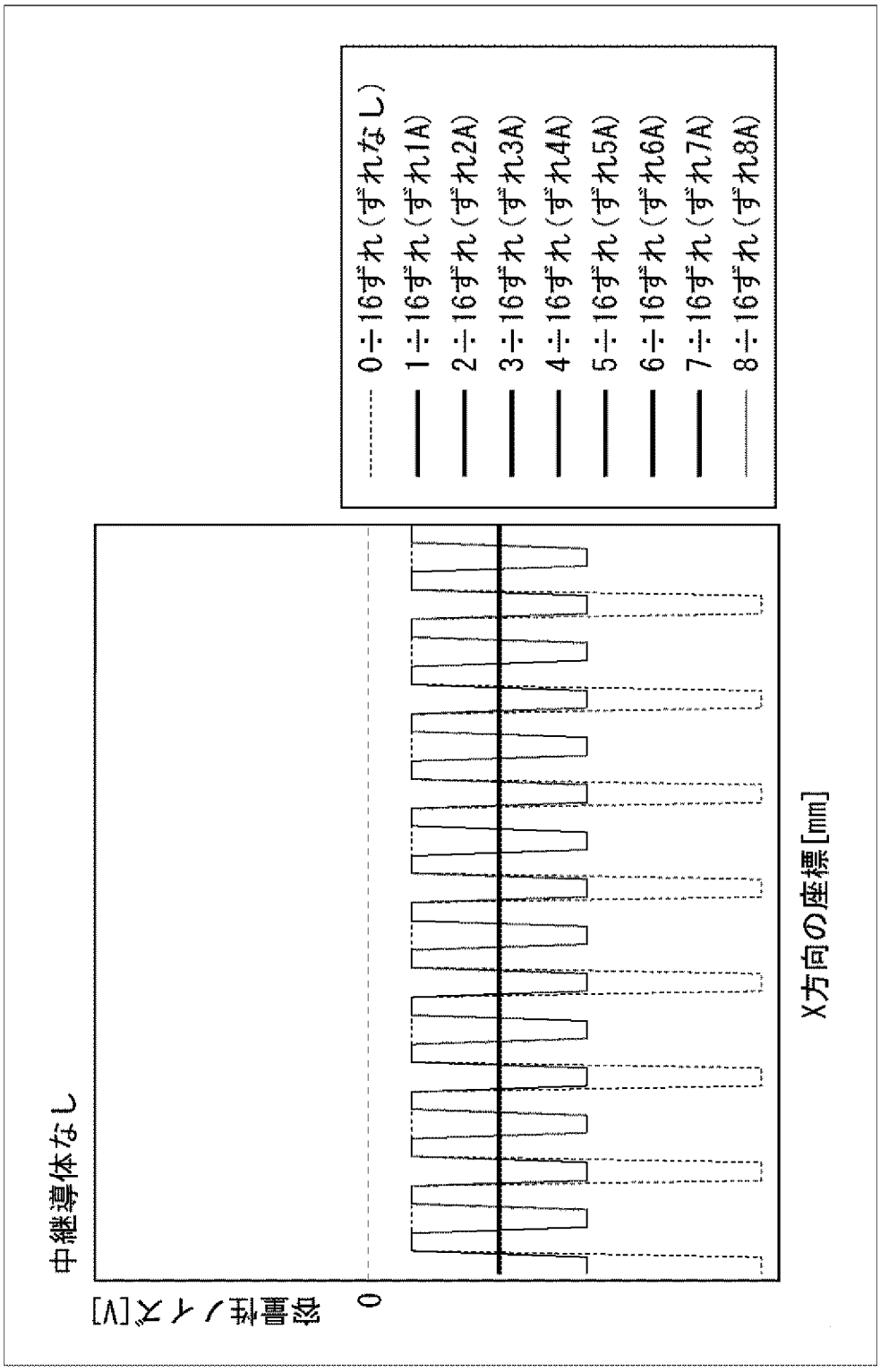
[図198]
FIG. 198


A
6÷16周期ずれ
(周期ずれ=6A)
B
7÷16周期ずれ
(周期ずれ=7A)
C
8÷16周期ずれ
(周期ずれ=8A)
1791
1781
1782
Vss配線
Vdd配線
Y
X
Z

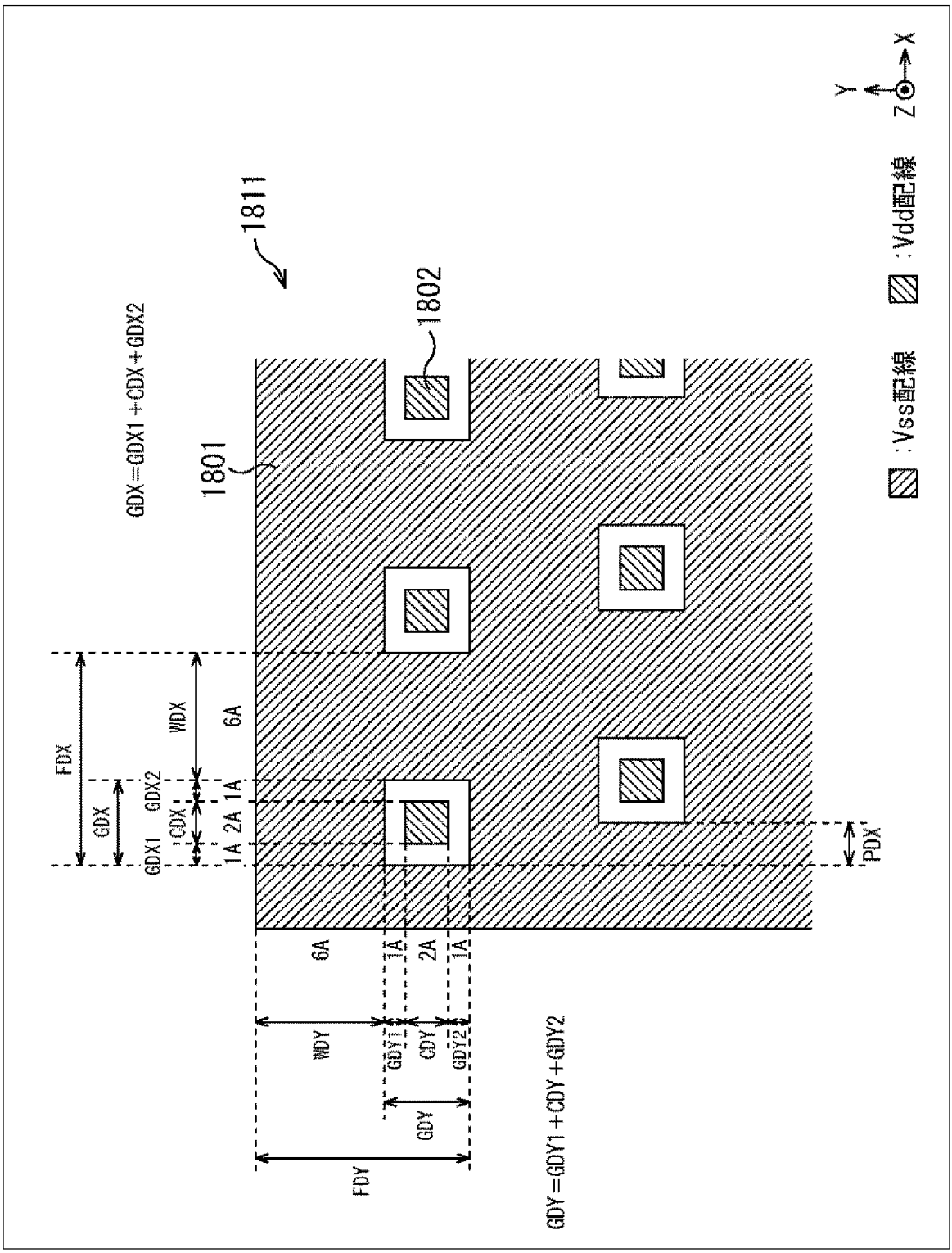
[図199]
FIG. 199


0÷16ずれ(ずれなし)
1÷16ずれ(ずれ1A)
2÷16ずれ(ずれ2A)
3÷16ずれ(ずれ3A)
4÷16ずれ(ずれ4A)
5÷16ずれ(ずれ5A)
6÷16ずれ(ずれ6A)
7÷16ずれ(ずれ7A)
8÷16ずれ(ずれ8A)
中継導体あり
X方向の座標[mm]
0
磁界強度[V]

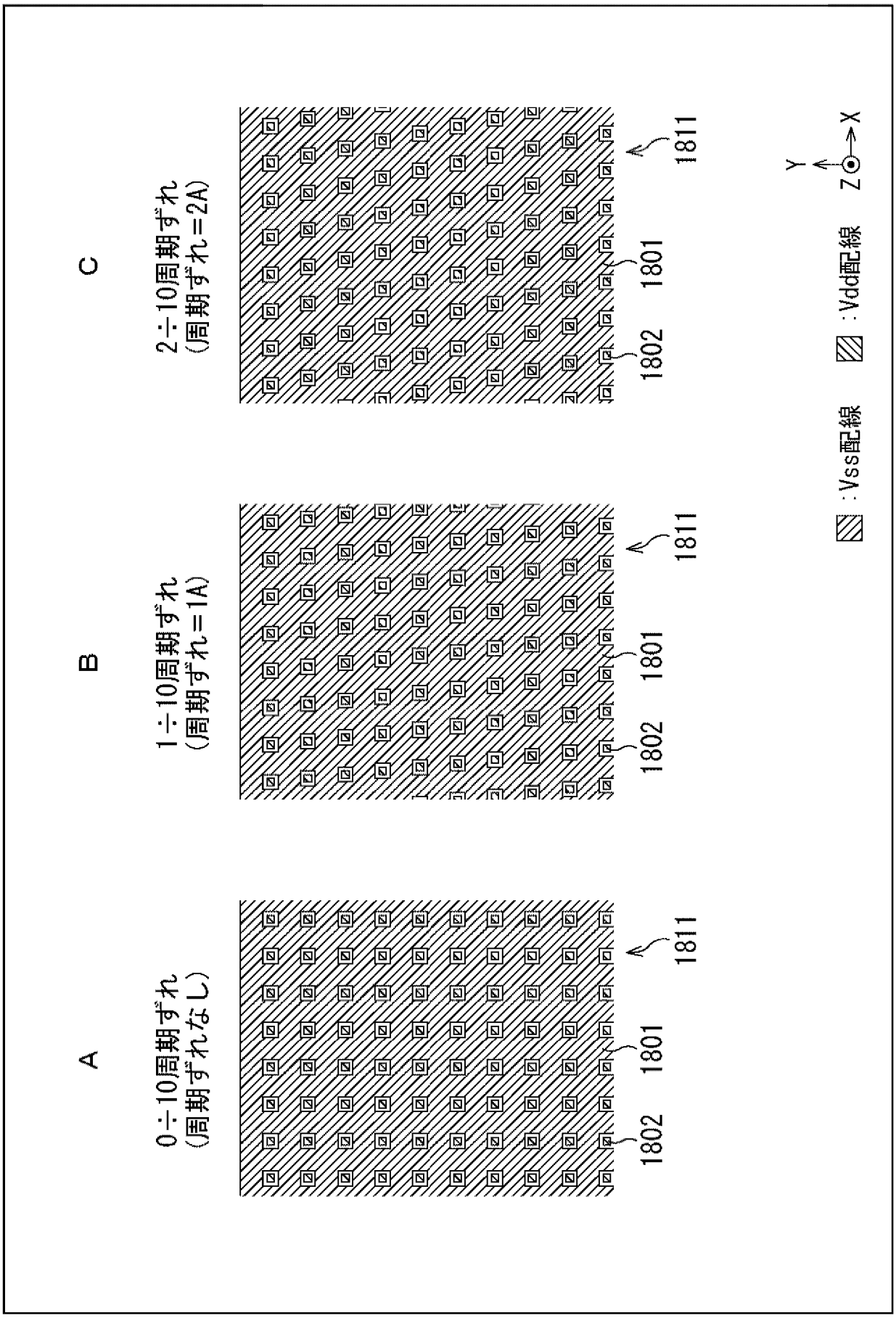
[図200]
FIG. 200


中継導体なし
磁界強度[V]
0
X方向の座標[mm]
0÷16ずれ(ずれなし)
1÷16ずれ(ずれ1A)
2÷16ずれ(ずれ2A)
3÷16ずれ(ずれ3A)
4÷16ずれ(ずれ4A)
5÷16ずれ(ずれ5A)
6÷16ずれ(ずれ6A)
7÷16ずれ(ずれ7A)
8÷16ずれ(ずれ8A)

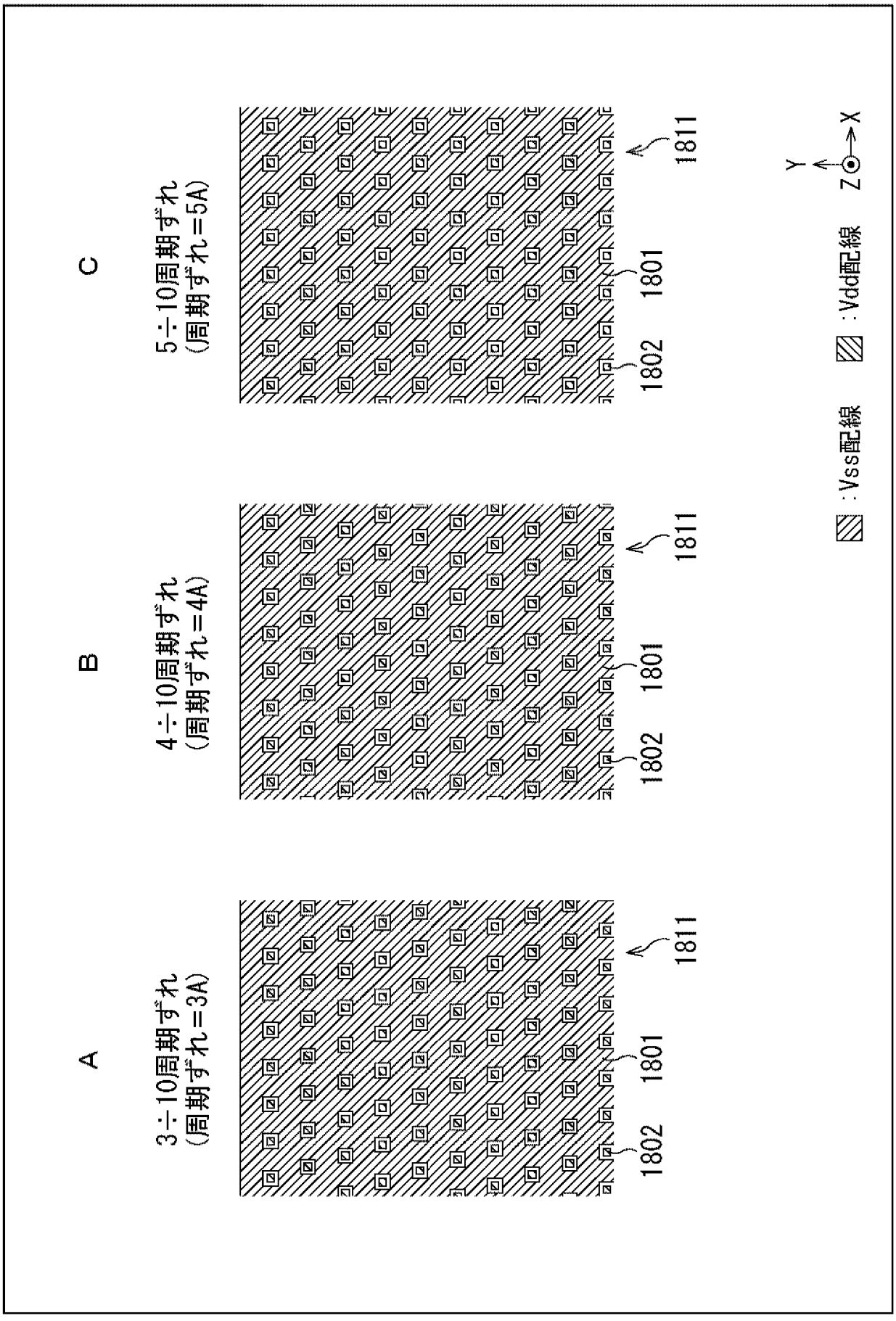
[図201]
FIG. 201


1811
1802
1801
GDX=GDX1+CDX+GDX2
FDX
GDX
GDX1
GDX2
CDX
WDX
1A
2A
1A
6A
PDX
6A
1A
2A
1A
WDY
GDY1
CDY
GDY2
GDY
FDY
GDY=GDY1+CDY+GDY2
:Vss配線
:Vdd配線
Y
Z
X

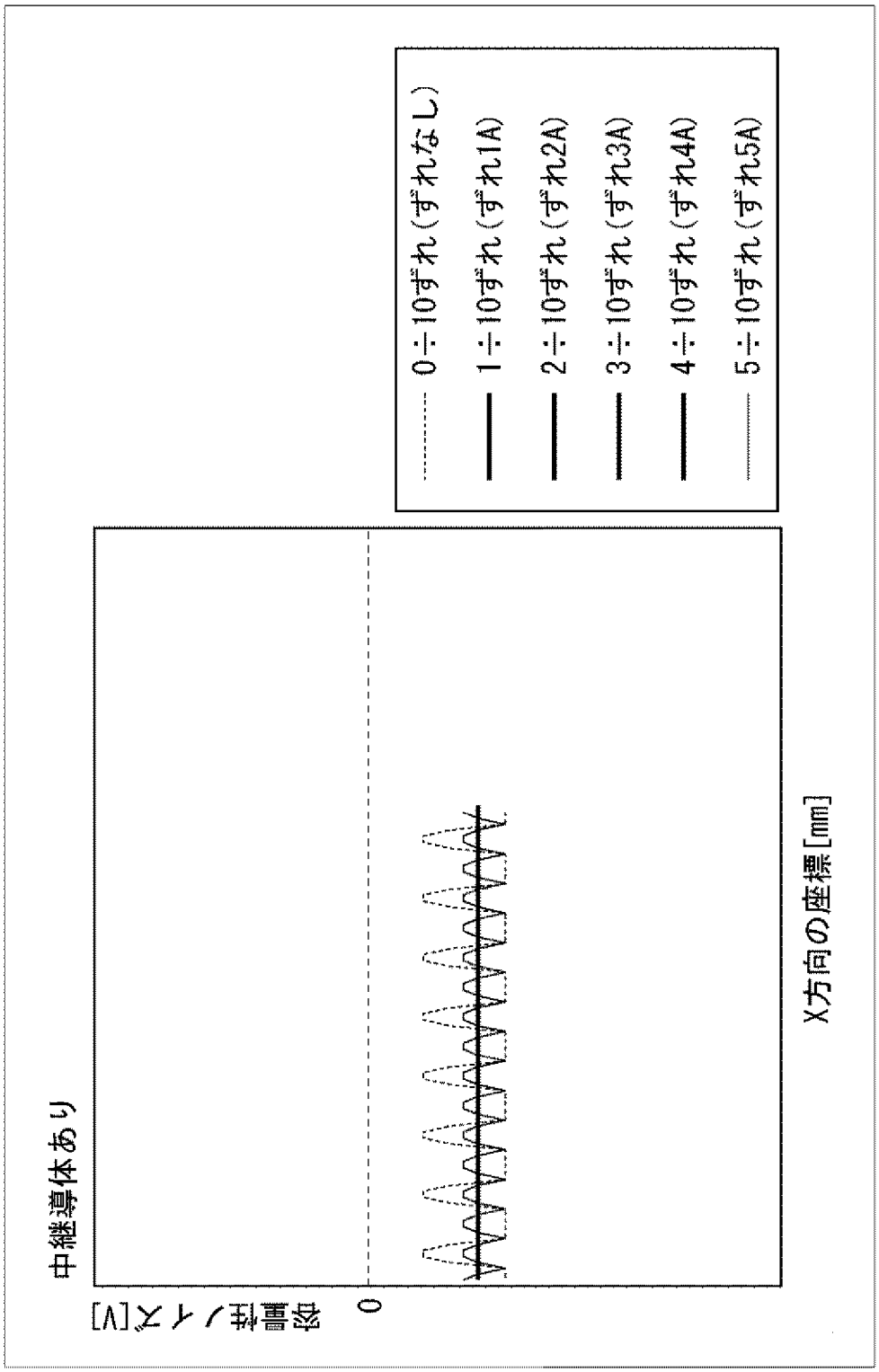
[図202]
FIG. 202


A
0÷10周期ずれ
(周期ずれなし)
B
1÷10周期ずれ
(周期ずれ=1A)
C
2÷10周期ずれ
(周期ずれ=2A)
1802
1801
1811
:Vss配線
:Vdd配線
Y
Z
X

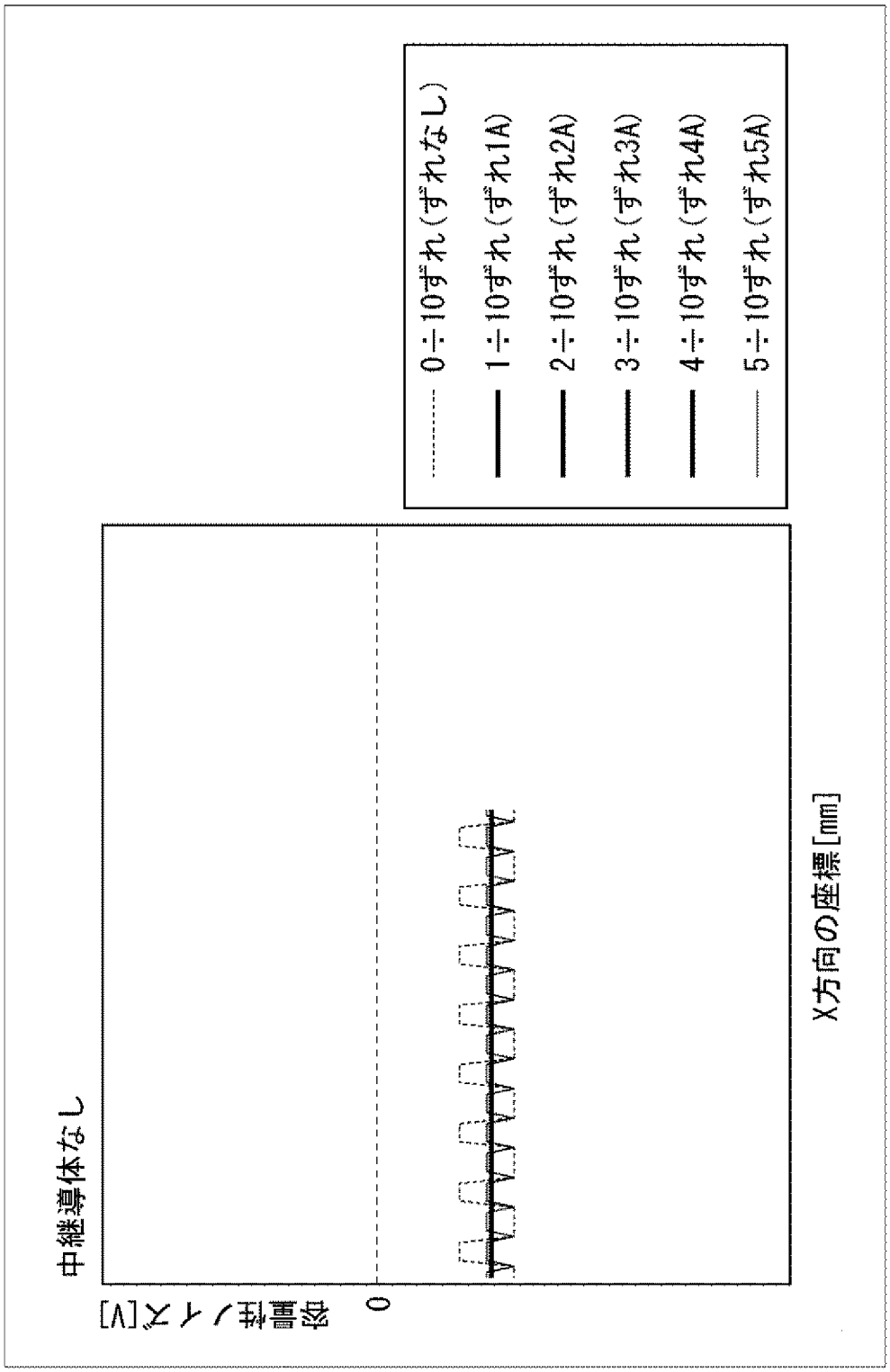
[図203]
FIG. 203


A
3÷10周期ずれ
(周期ずれ=3A)
B
4÷10周期ずれ
(周期ずれ=4A)
C
5÷10周期ずれ
(周期ずれ=5A)
1802
1801
1811
:Vss配線
:Vdd配線
Y
Z
X

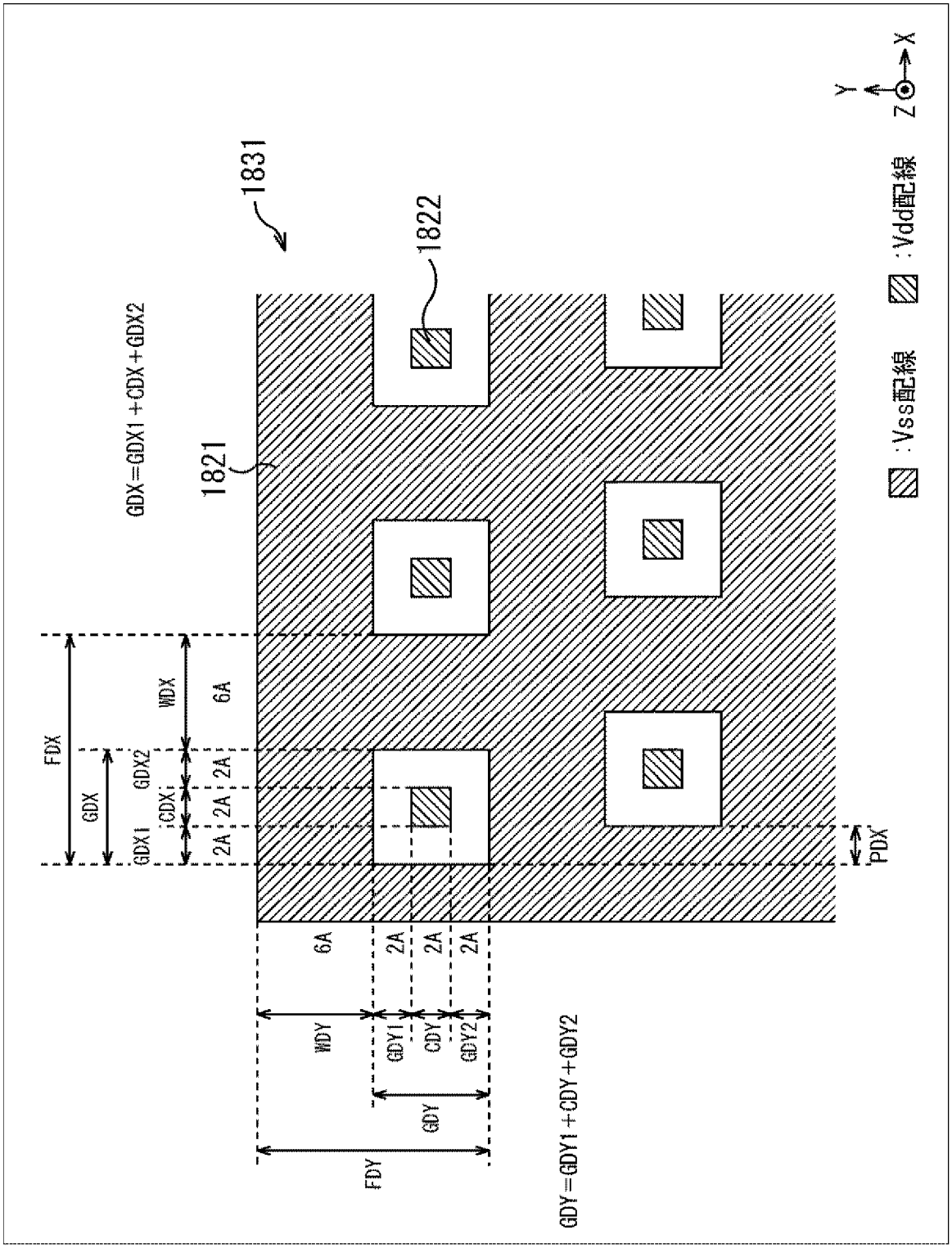
[図204]
FIG. 204


中継導体あり
相互性ノイズ[V]
0
X方向の座標[mm]
0÷10ずれ(ずれなし)
1÷10ずれ(ずれ1A)
2÷10ずれ(ずれ2A)
3÷10ずれ(ずれ3A)
4÷10ずれ(ずれ4A)
5÷10ずれ(ずれ5A)

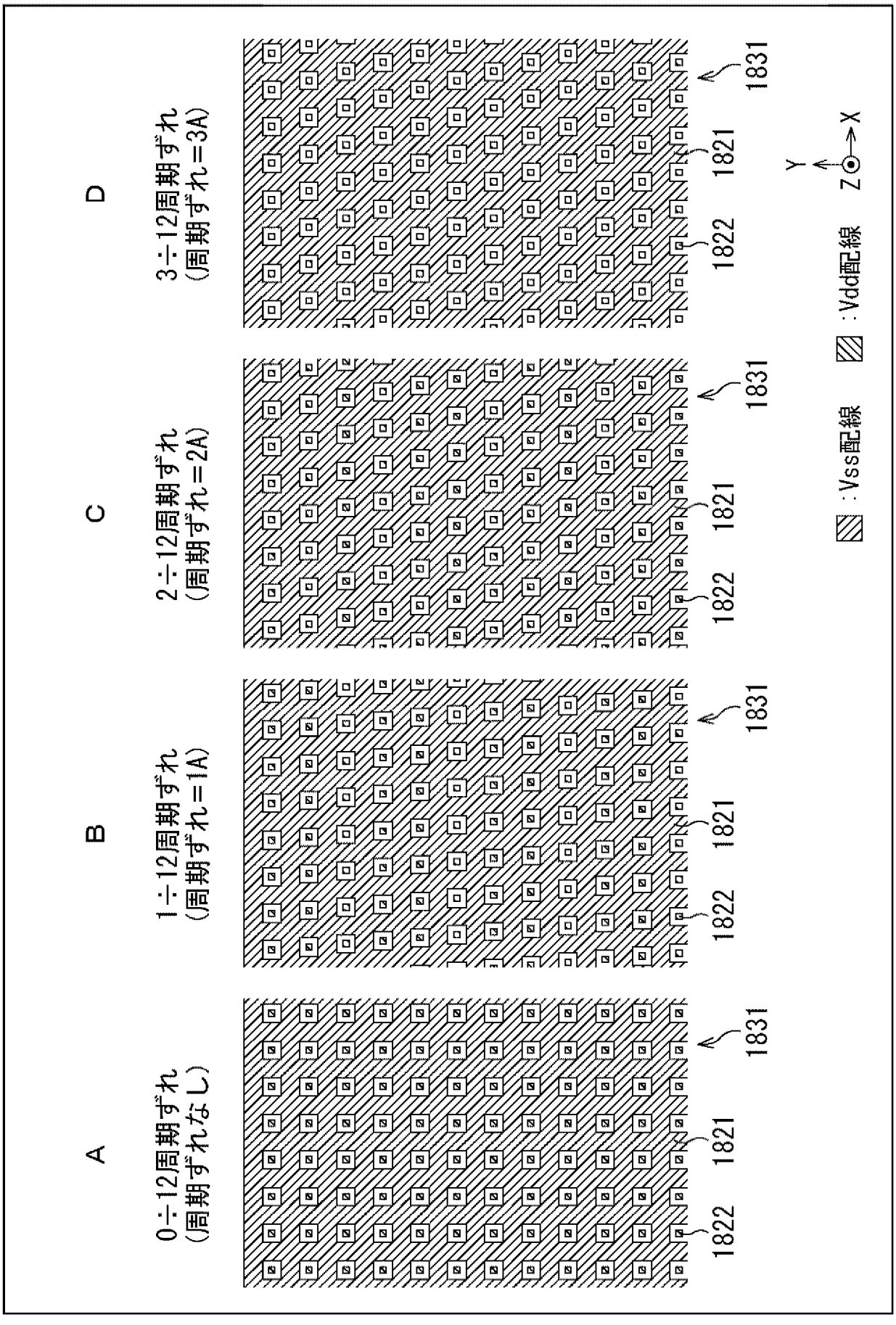
[図205]
FIG. 205


中継導体なし
相互性ノイズ[V]
0
X方向の座標[mm]
0÷10ずれ(ずれなし)
1÷10ずれ(ずれ1A)
2÷10ずれ(ずれ2A)
3÷10ずれ(ずれ3A)
4÷10ずれ(ずれ4A)
5÷10ずれ(ずれ5A)

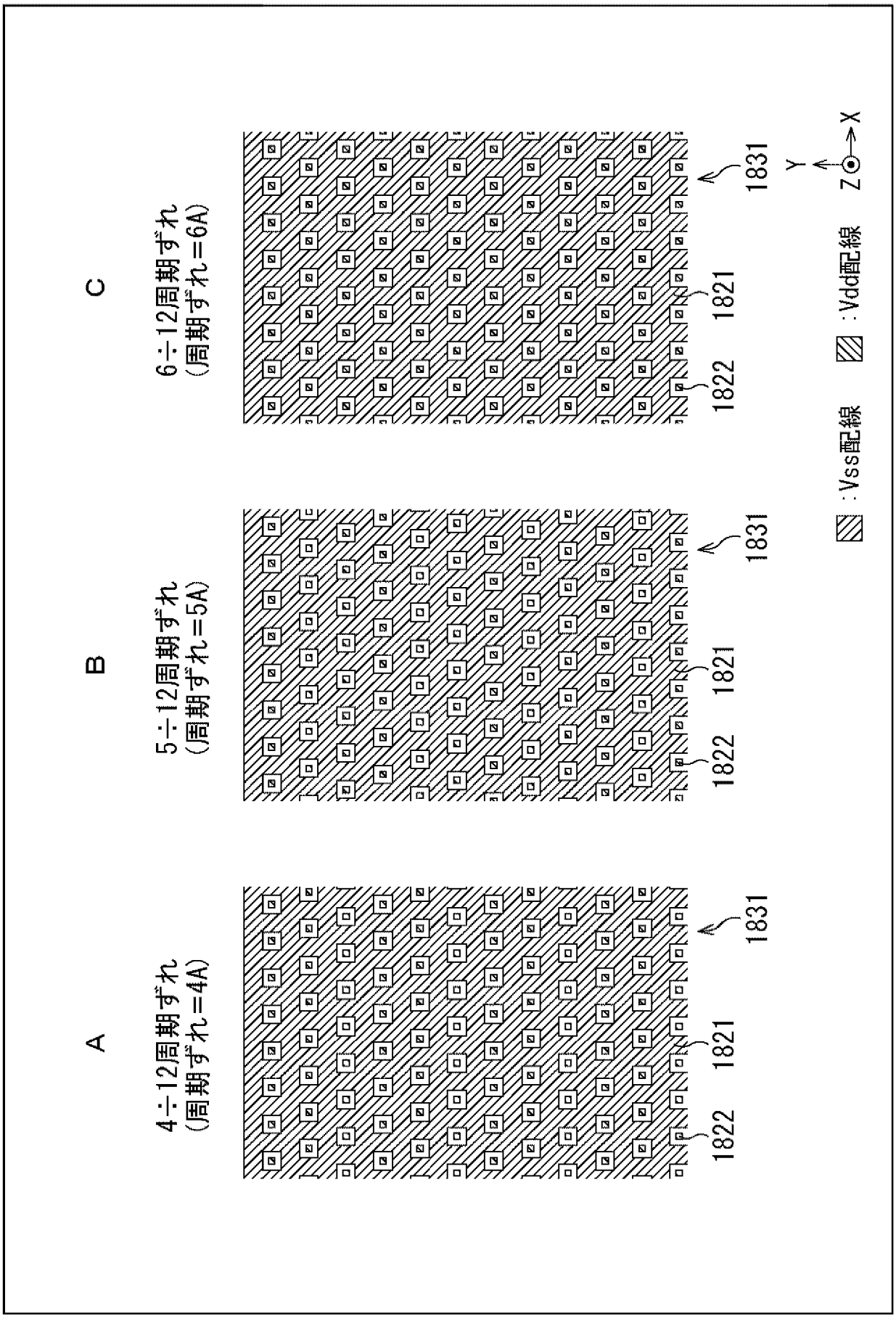
[図206]
FIG. 206


1831
1822
1821
GDX=GDX1+CDX+GDX2
FDX
GDX
GDX1
GDX2
CDX
WDX
6A
2A
2A
2A
2A
PDX
WDY
GDY1
CDY
GDY2
GDY
FDY
GDY=GDY1+CDY+GDY2
:Vss配線
:Vdd配線
Y
X
Z

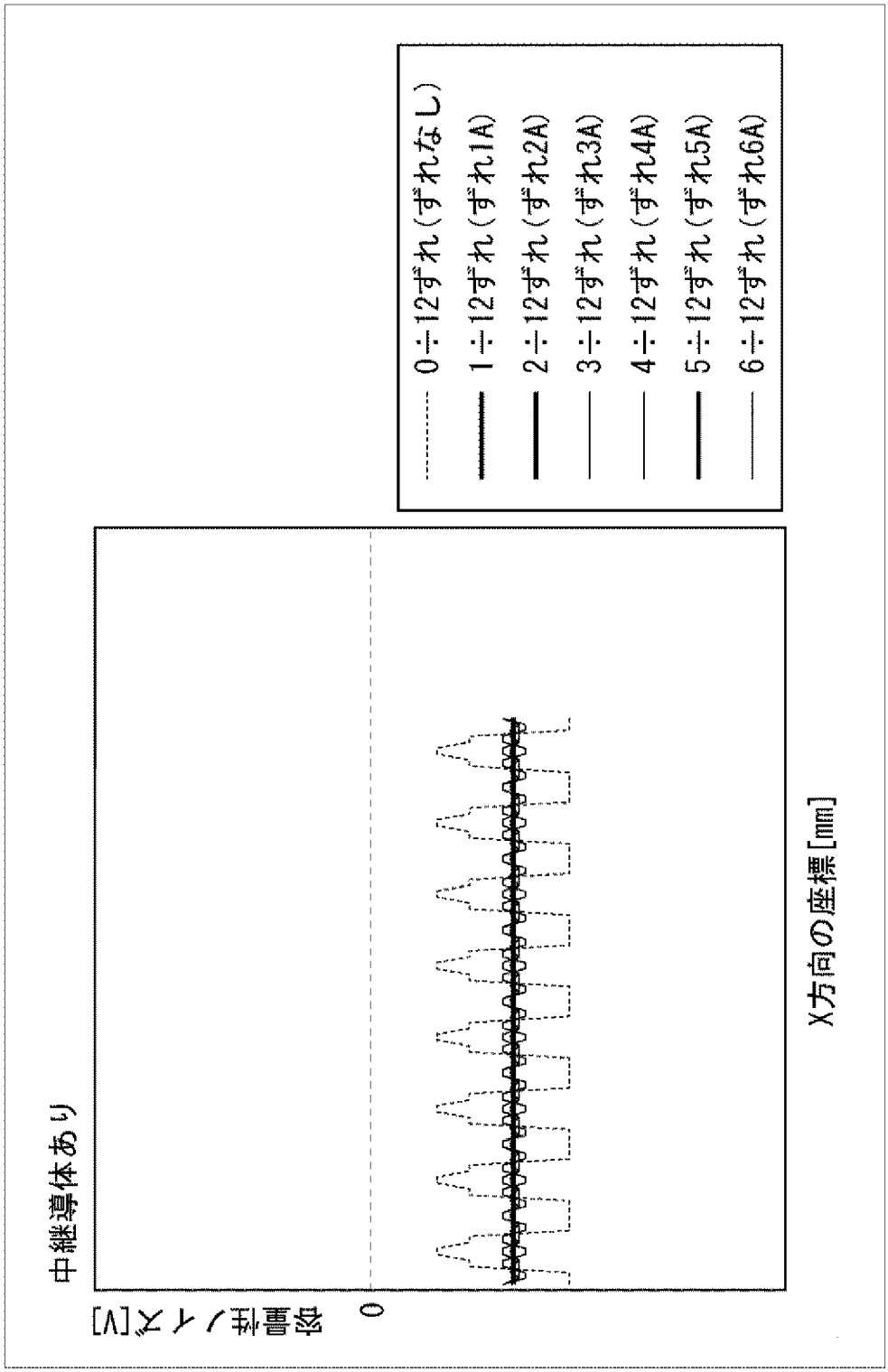
[図207]
FIG. 207


A
0÷12周期ずれ
(周期ずれなし)
B
1÷12周期ずれ
(周期ずれ=1A)
C
2÷12周期ずれ
(周期ずれ=2A)
D
3÷12周期ずれ
(周期ずれ=3A)
1822
1821
1831
:Vss配線
:Vdd配線
Y
Z
X

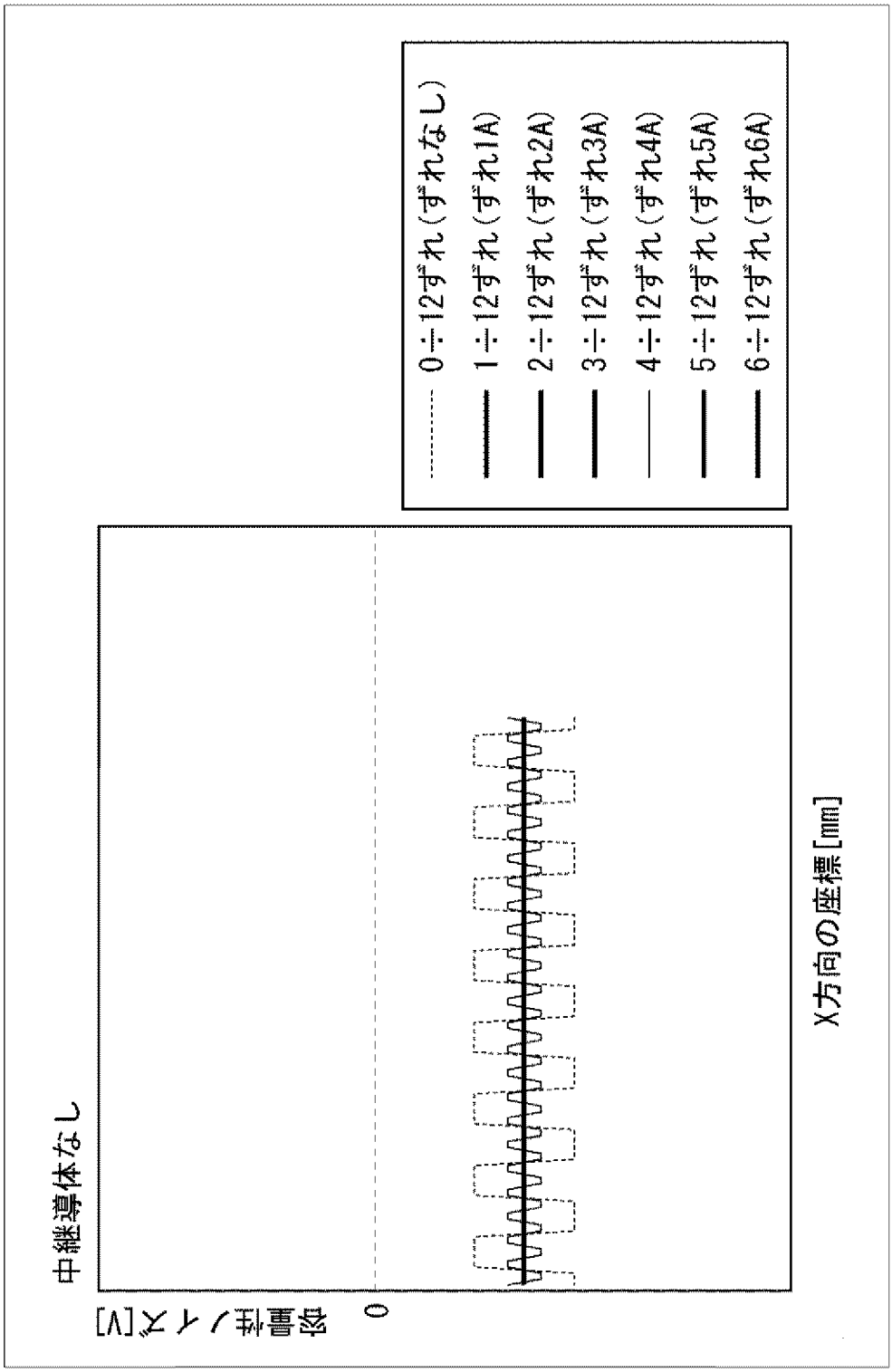
[図208]
FIG. 208


A
4÷12周期ずれ
(周期ずれ=4A)
B
5÷12周期ずれ
(周期ずれ=5A)
C
6÷12周期ずれ
(周期ずれ=6A)
1822
1821
1831
:Vss配線
:Vdd配線
Y
Z
X

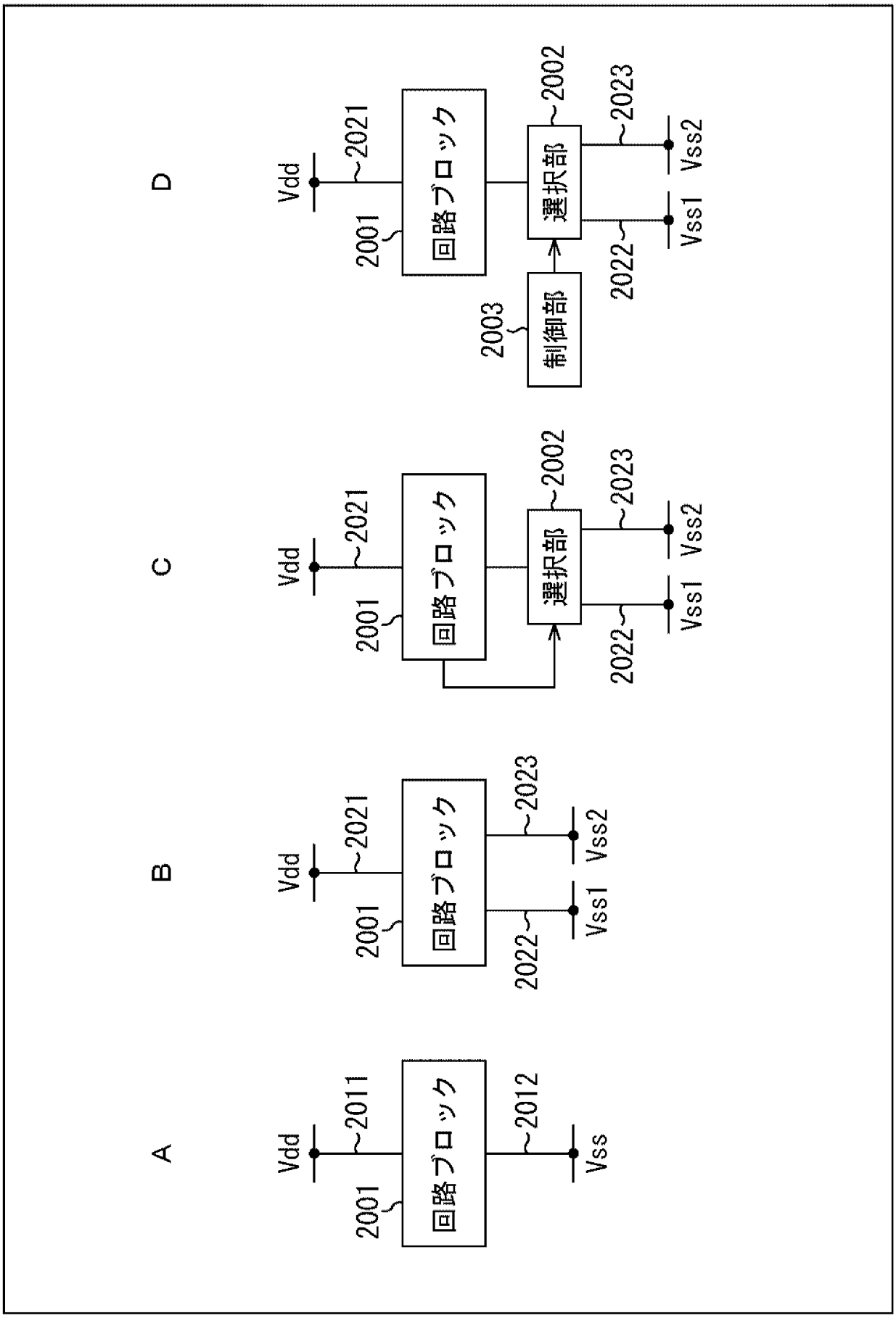
[図209]
FIG. 209


中継導体あり
0
X方向の座標[mm]
0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)

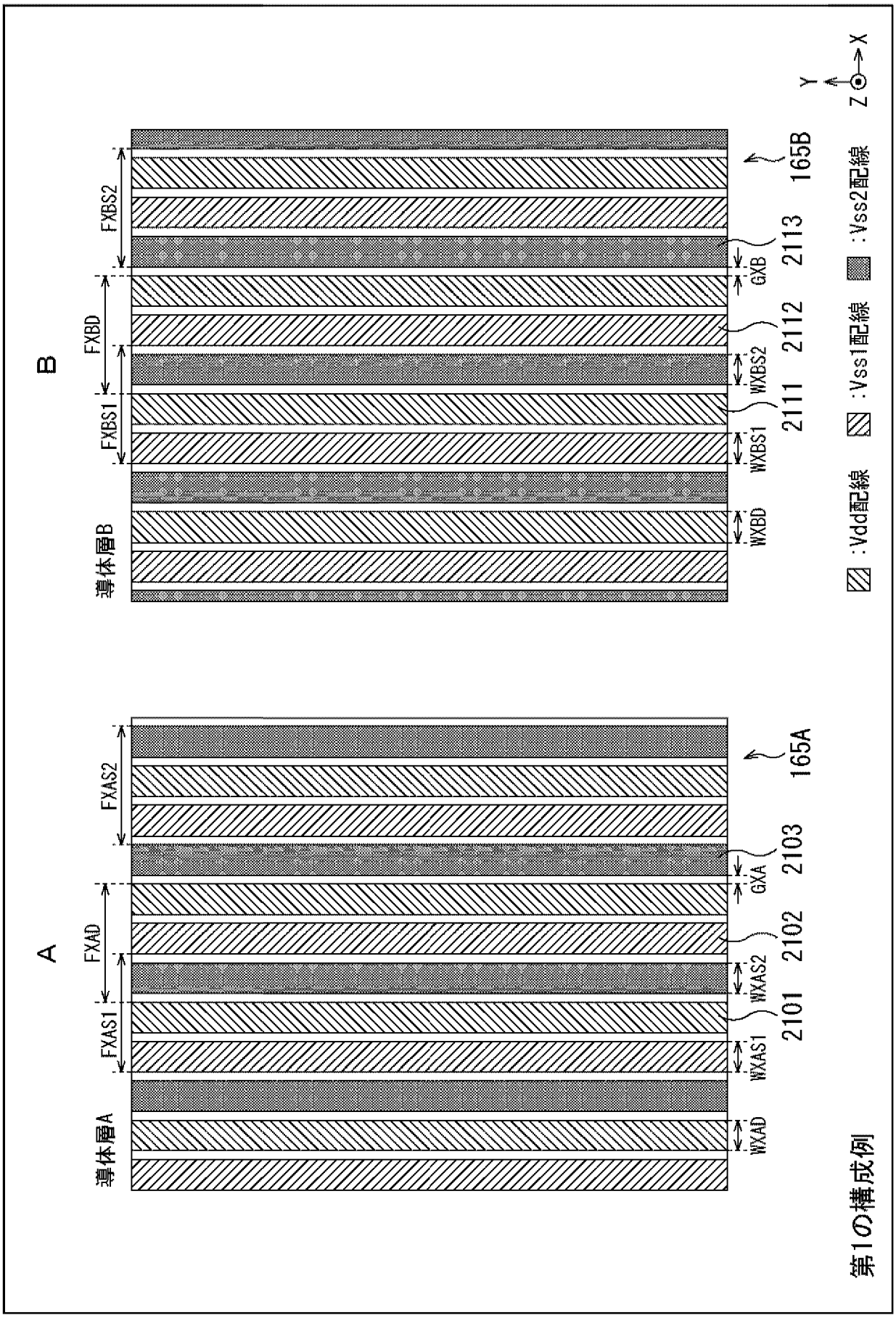
[図210]
FIG. 210


中継導体なし
磁界強度[V]
0
X方向の座標[mm]
0÷12ずれ(ずれなし)
1÷12ずれ(ずれ1A)
2÷12ずれ(ずれ2A)
3÷12ずれ(ずれ3A)
4÷12ずれ(ずれ4A)
5÷12ずれ(ずれ5A)
6÷12ずれ(ずれ6A)

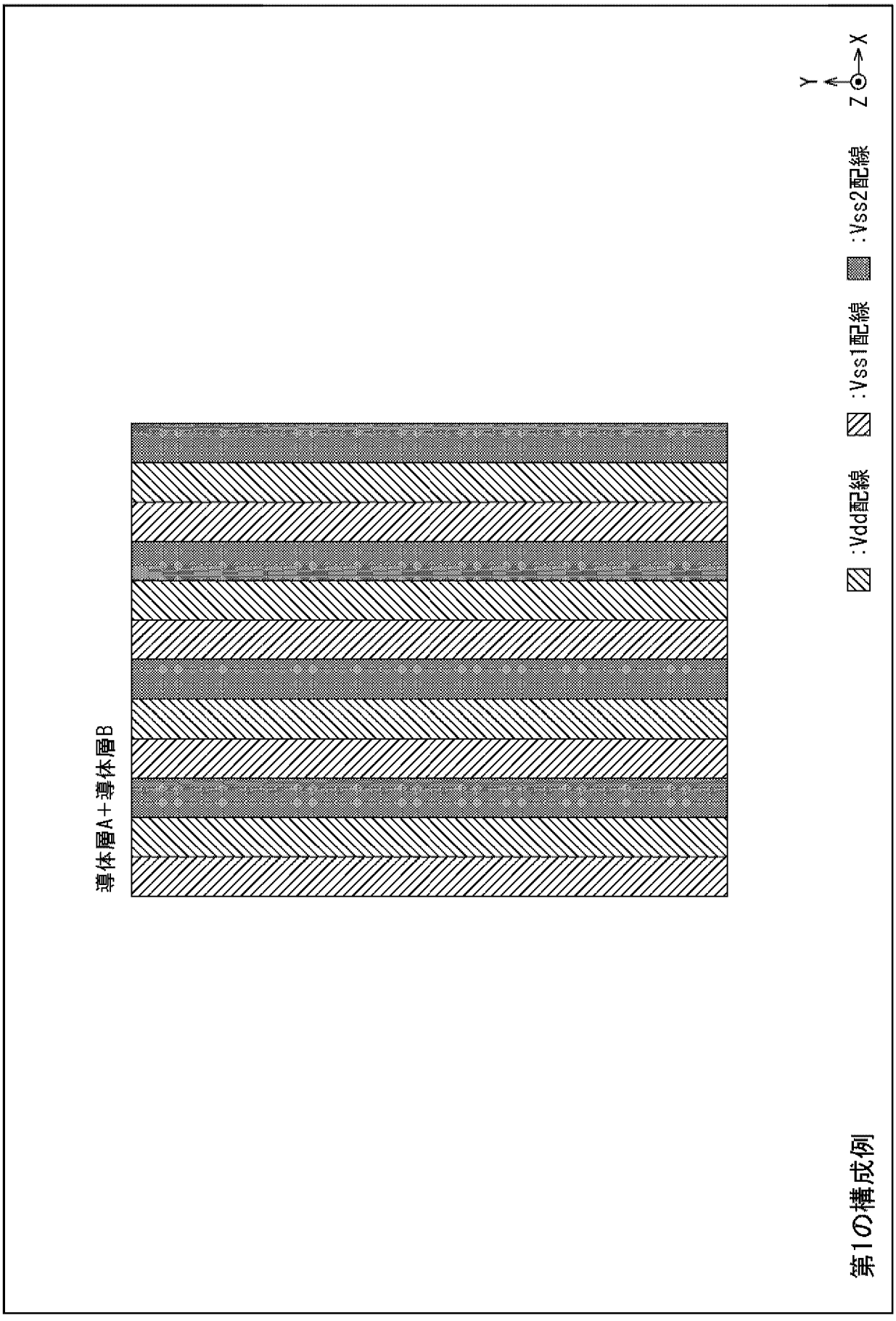
[図211]
FIG. 211


A
Vdd
2011
2001
回路ブロック
2012
Vss
B
Vdd
2021
2001
回路ブロック
2023
Vss2
2022
Vss1
C
Vdd
2021
2001
回路ブロック
2002
選択部
2023
Vss2
2022
Vss1
D
Vdd
2021
2001
回路ブロック
2002
選択部
2023
Vss2
2022
Vss1
2003
制御部

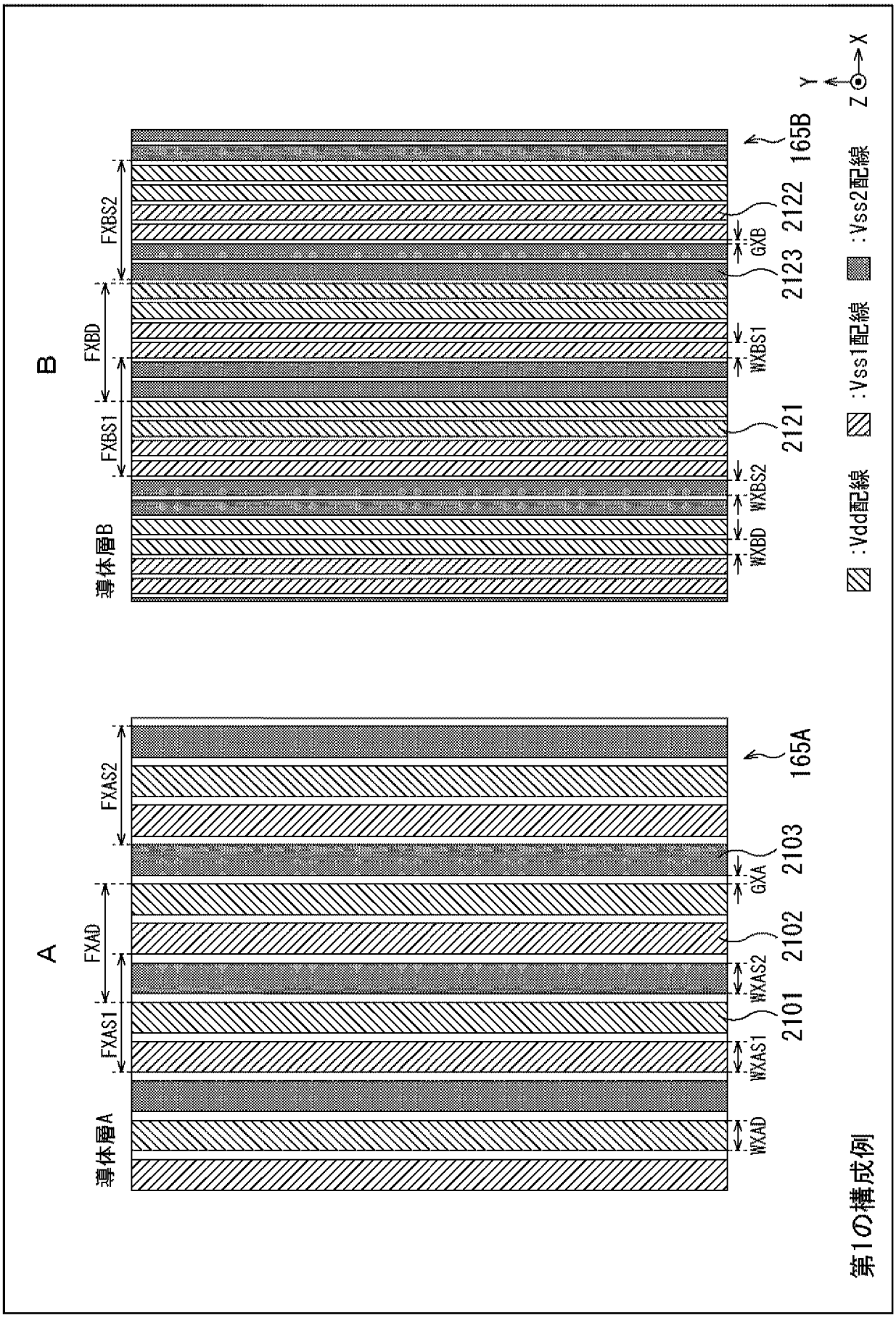
[図212]
FIG. 212


A
B
導体層A
導体層B
FXAS1
FXAS2
FXAD
FXBS1
FXBS2
FXBD
WXAD
WXAS1
WXAS2
GXA
WXBD
WXBS1
WXBS2
GXB
2101
2102
2103
2111
2112
2113
165A
165B
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X
第1の構成例

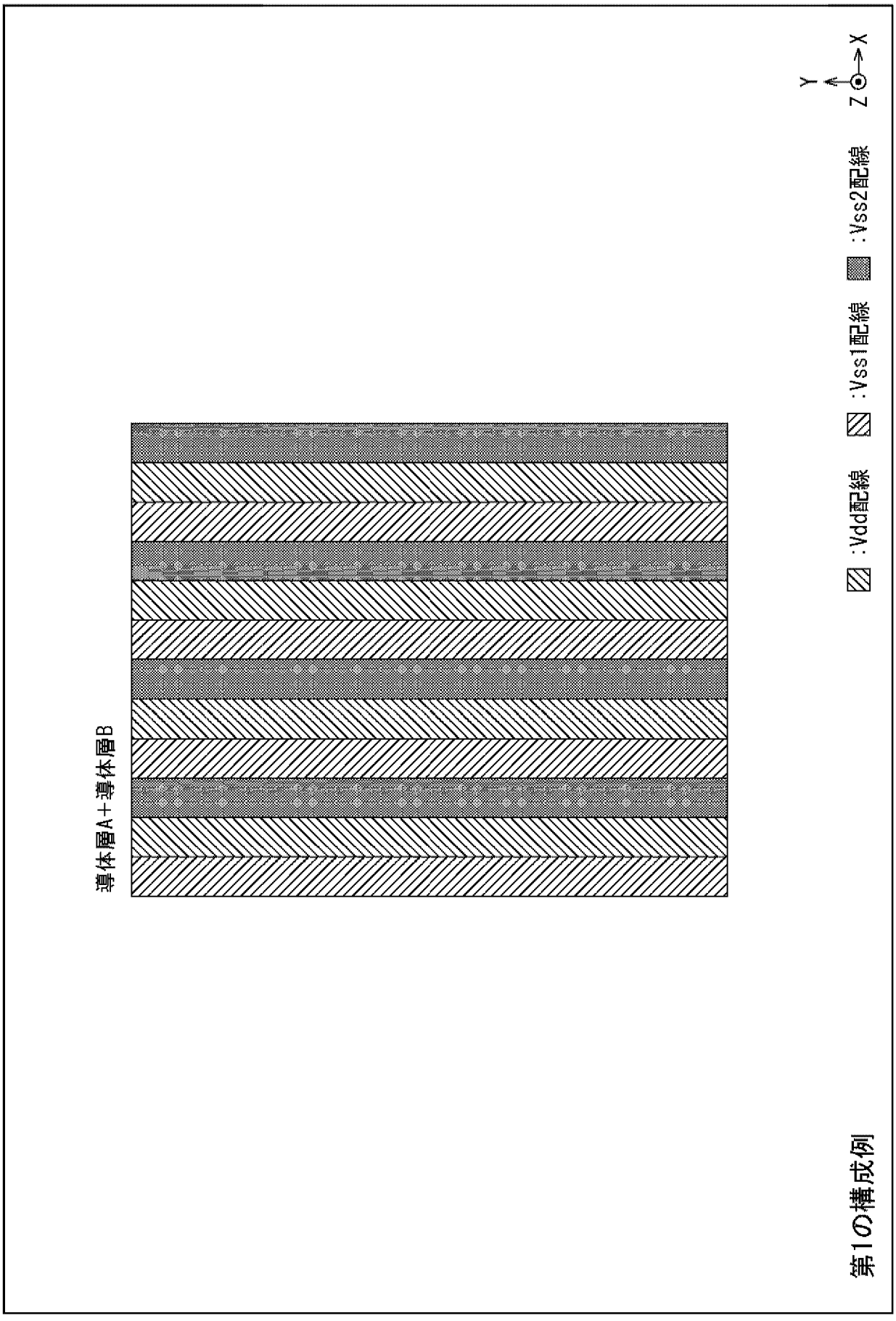
[図213]
FIG. 213



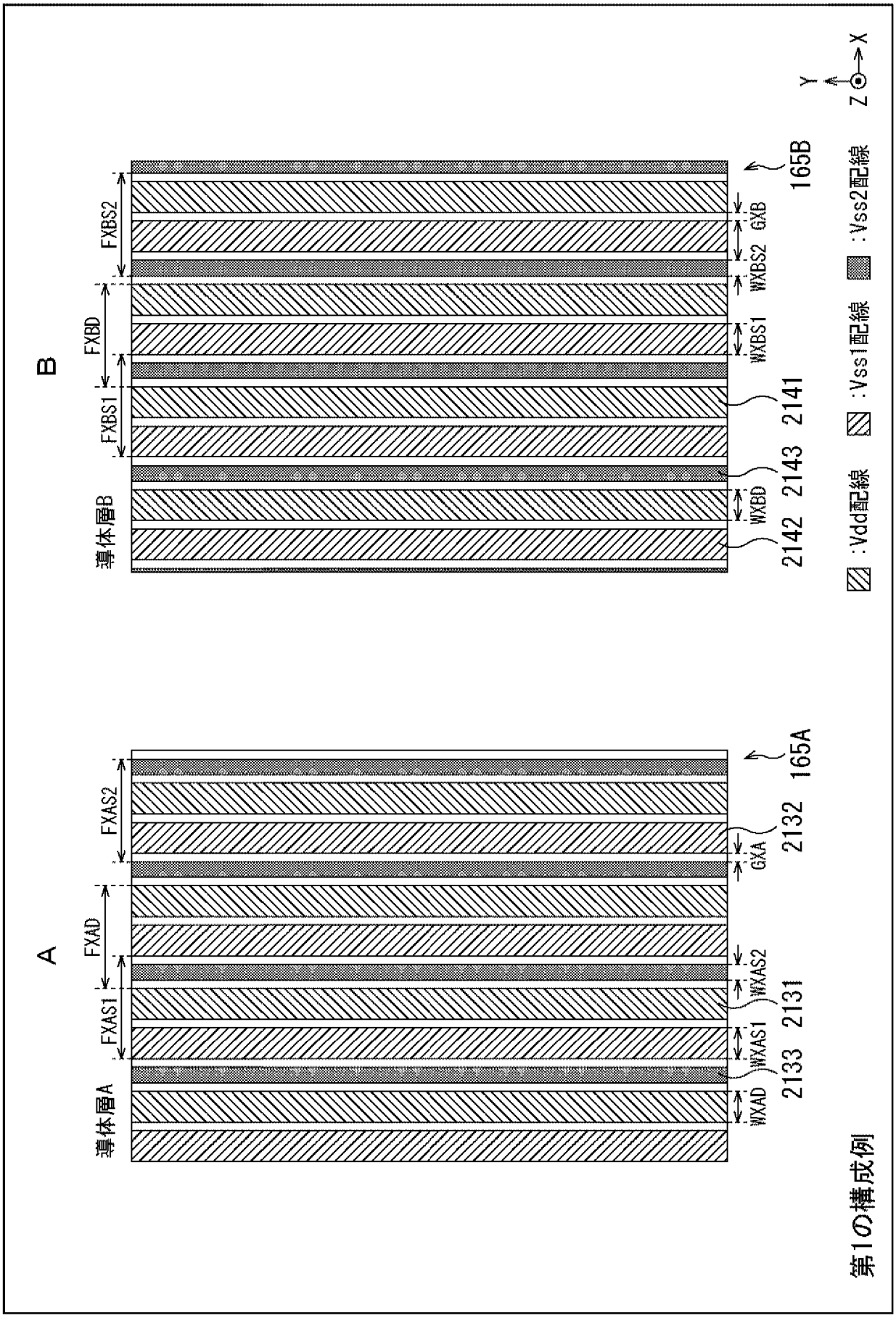
[図214]
FIG. 214


第1の構成例
:Vdd配線
:Vss1配線
:Vss2配線
Z
X
Y
A
B
導体層A
導体層B
FXAD
FXAS1
FXAS2
FXBD
FXBS1
FXBS2
WXAD
WXAS1
WXAS2
WXBD
WXBS1
WXBS2
GXA
GXB
2101
2102
2103
2121
2122
2123
165A
165B

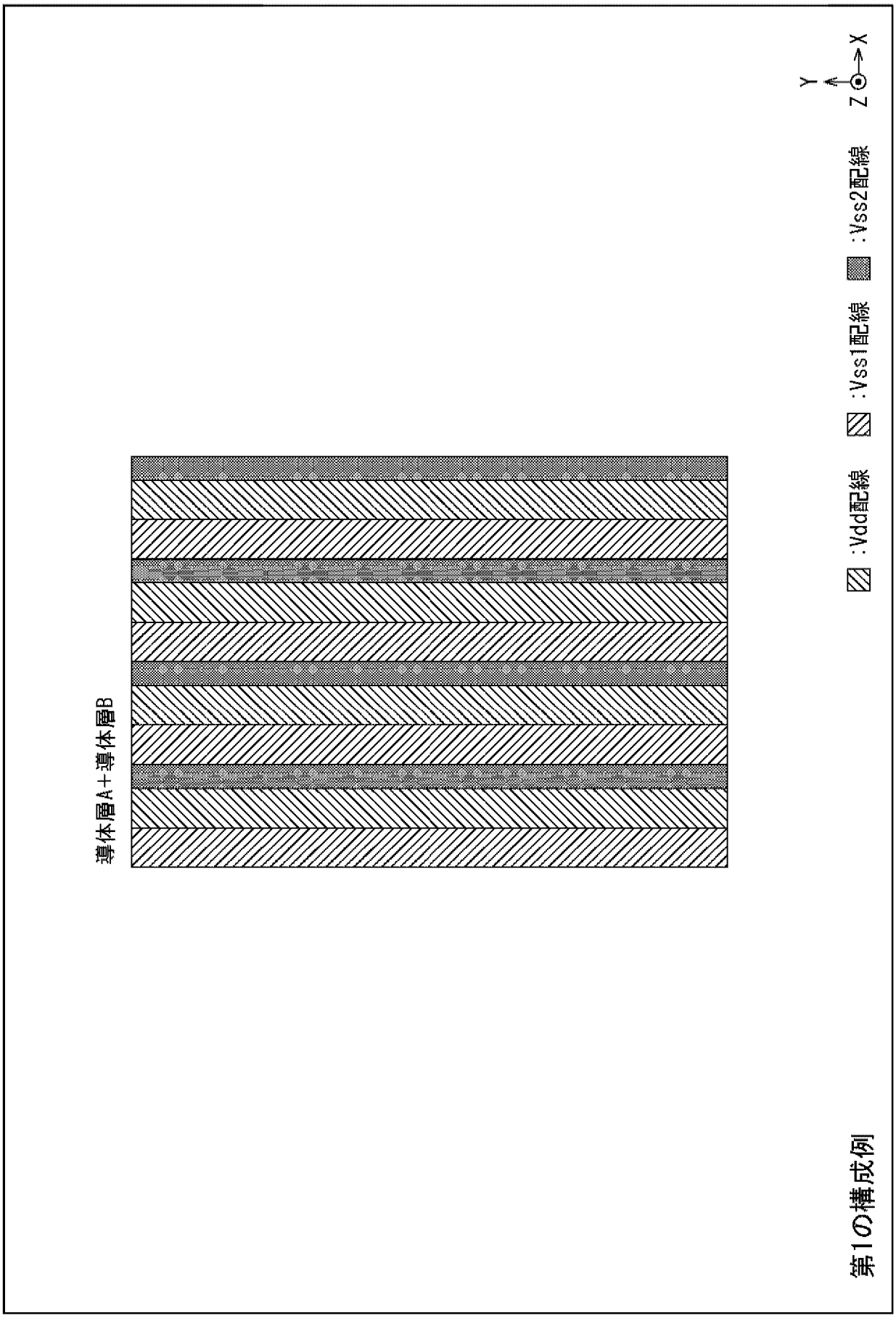
[図215]
FIG. 215



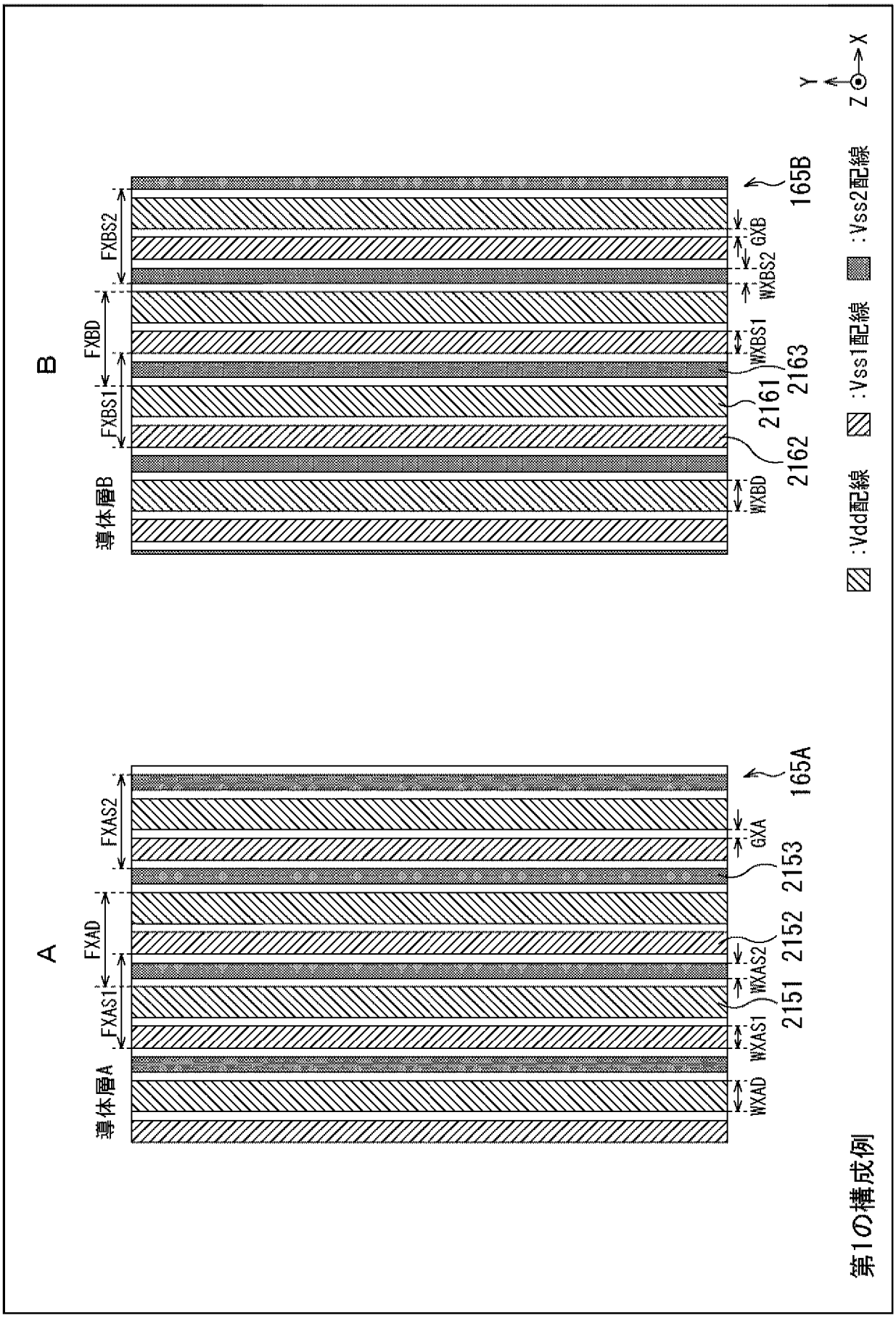
[図216]
FIG. 216


第1の構成例
導体層A
導体層B
FXAS1
FXAS2
FXAD
FXBS1
FXBS2
FXBD
WXAD
WXAS1
WXAS2
GXA
WXBD
WXBS1
WXBS2
GXB
2131
2132
2133
2141
2142
2143
165A
165B
:Vdd配線
:Vss1配線
:Vss2配線
X
Y
Z

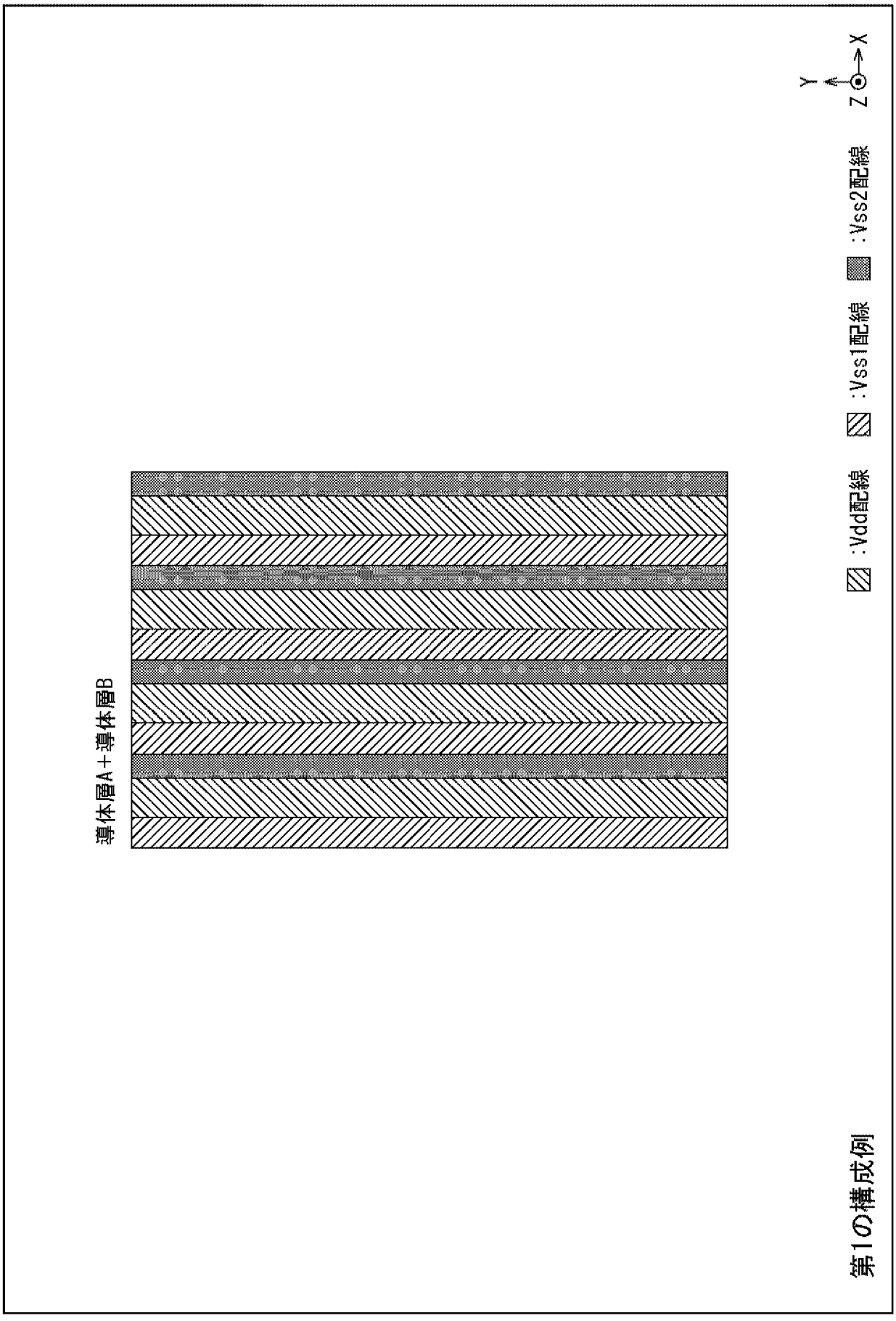
[図217]
FIG. 217



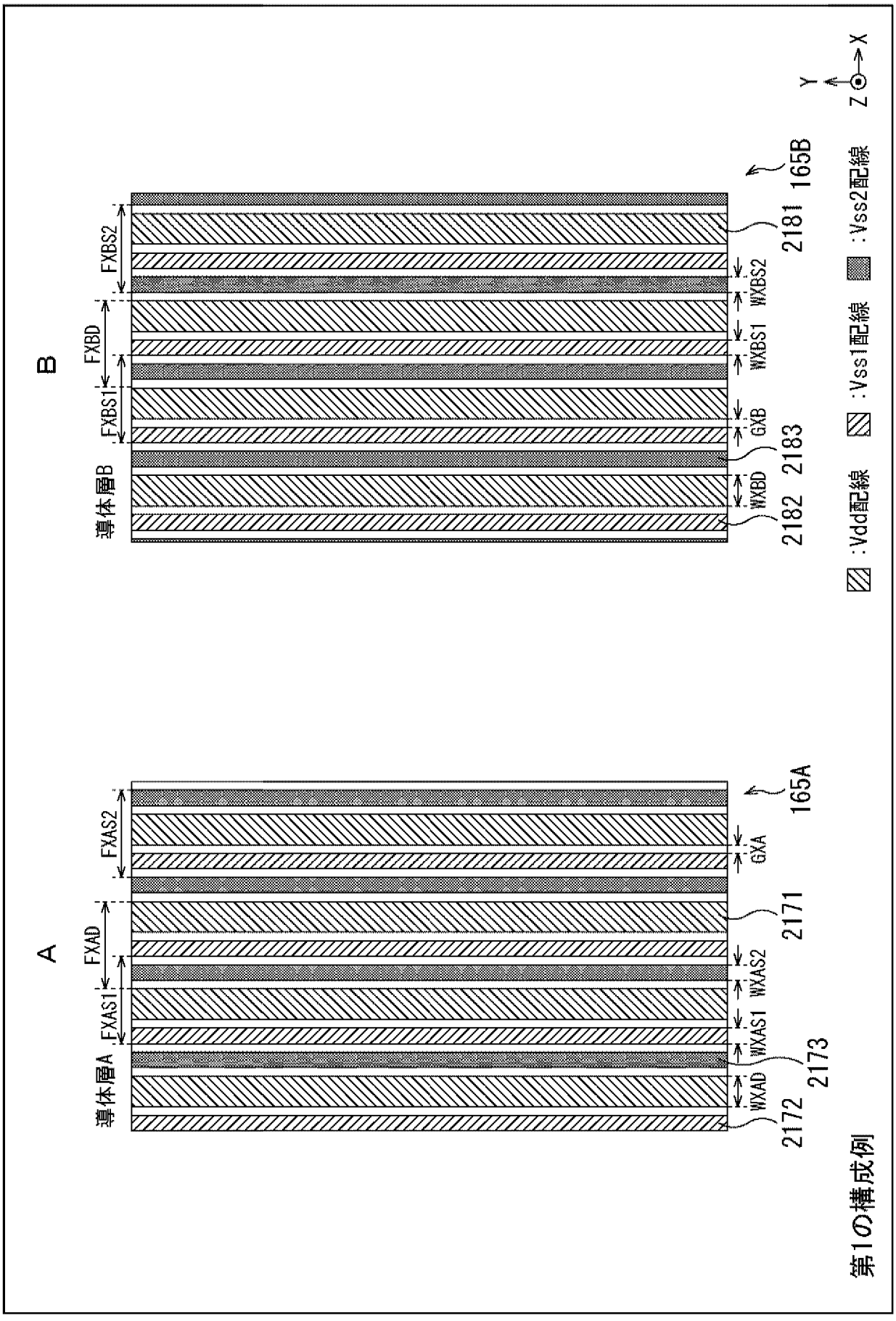
[図218]
FIG. 218


第1の構成例
A
B
導体層A
導体層B
FXAD
FXAS1
FXAS2
FXBD
FXBS1
FXBS2
WXAD
WXAS1
WXAS2
WXBD
WXBS1
WXBS2
GXA
GXB
2151
2152
2153
2161
2162
2163
165A
165B
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X

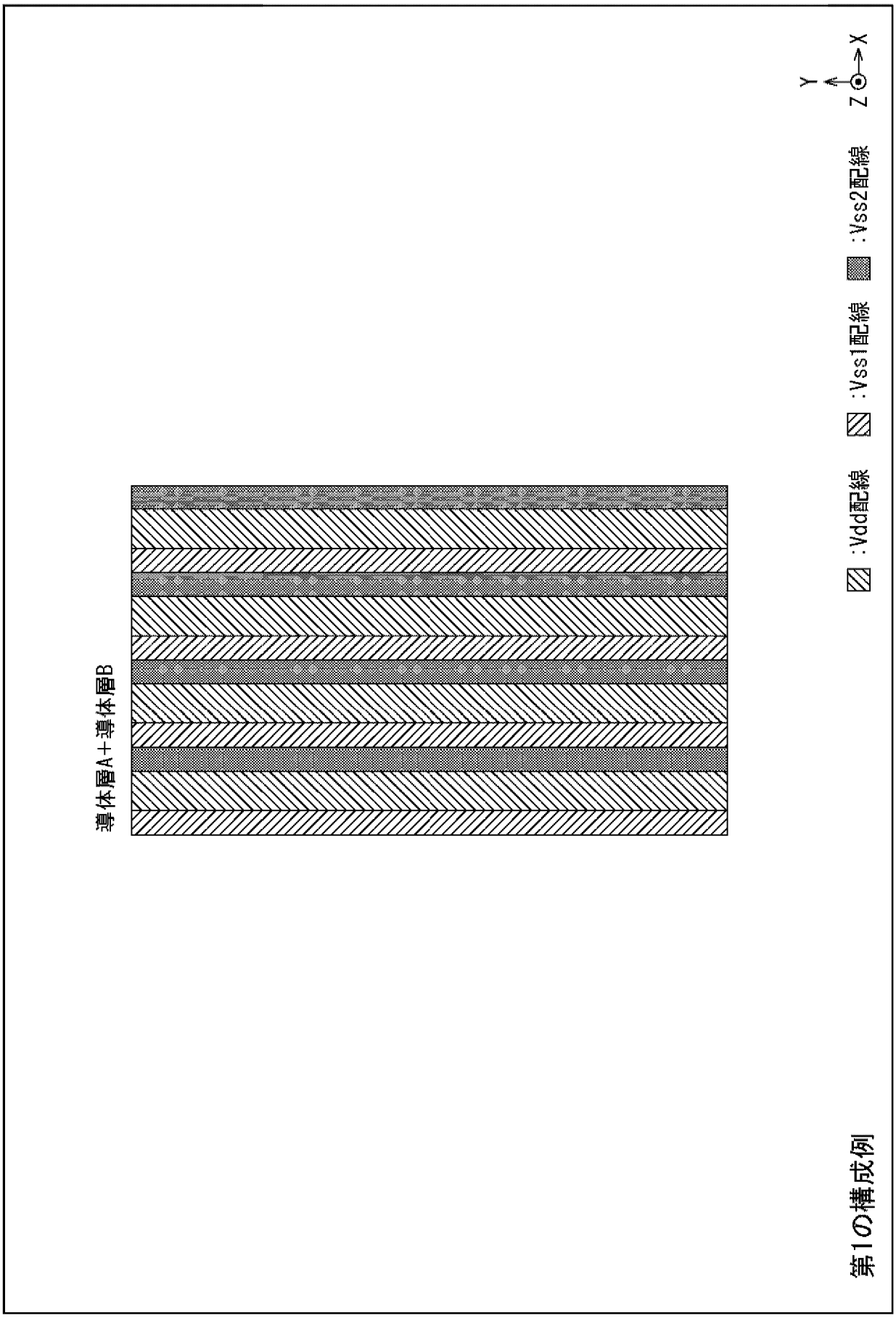
[図219]
FIG. 219



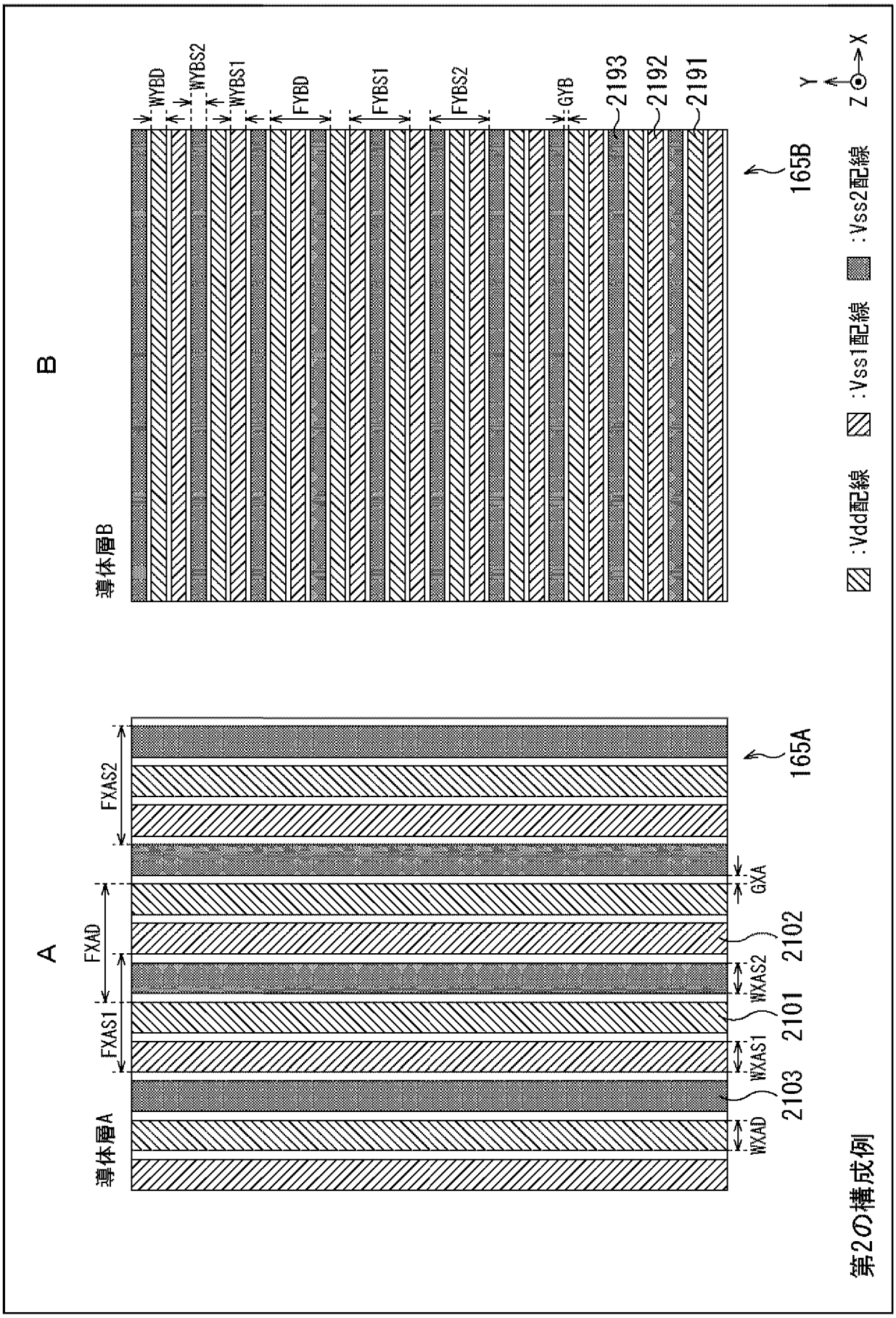
[図220]
FIG. 220


A
B
導体層A
導体層B
FXAD
FXAS1
FXAS2
FXBD
FXBS1
FXBS2
WXAD
WXAS1
WXAS2
GXA
WXBD
GXB
WXBS1
WXBS2
2171
2172
2173
2181
2182
2183
165A
165B
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X
第1の構成例

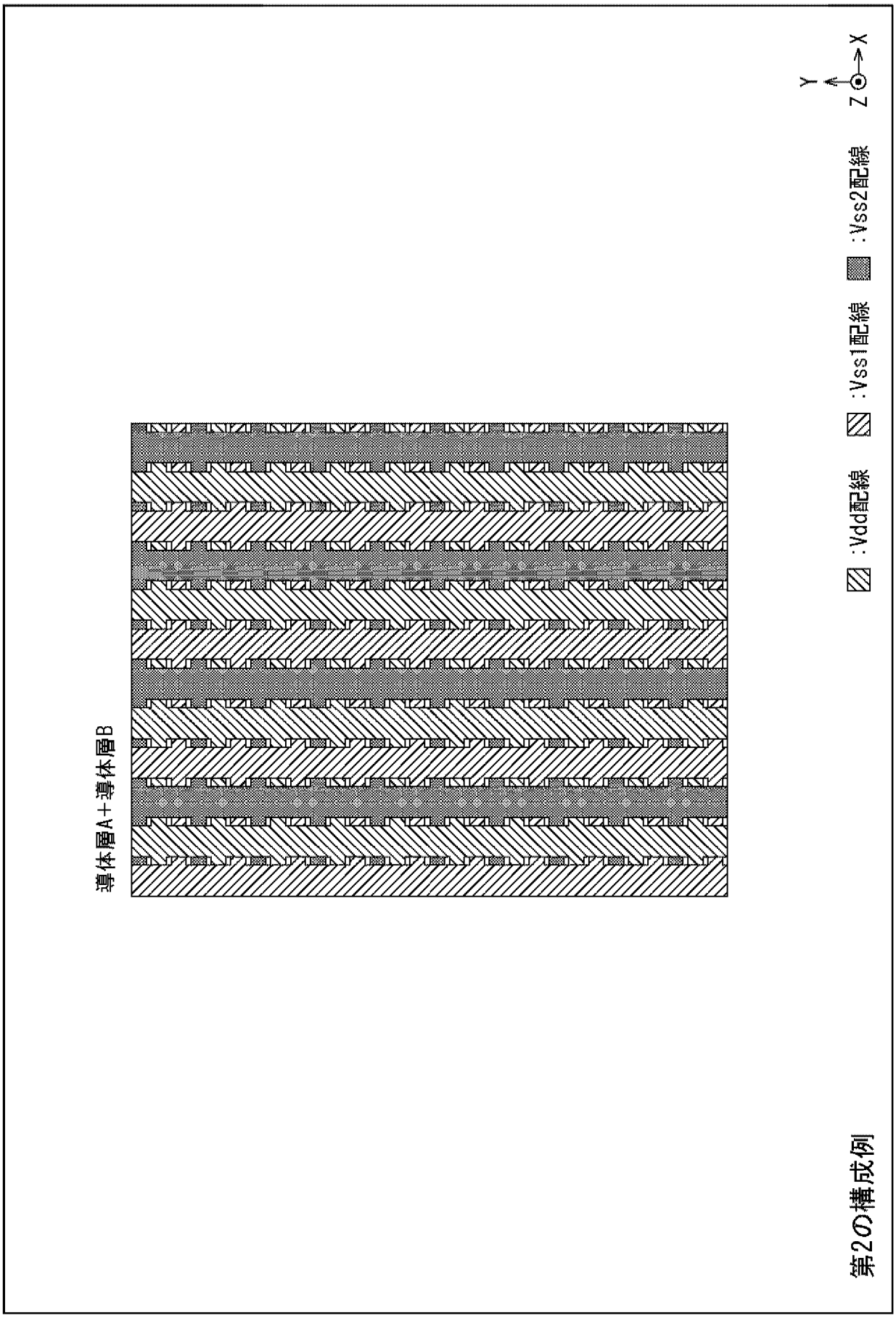
[図221]
FIG. 221



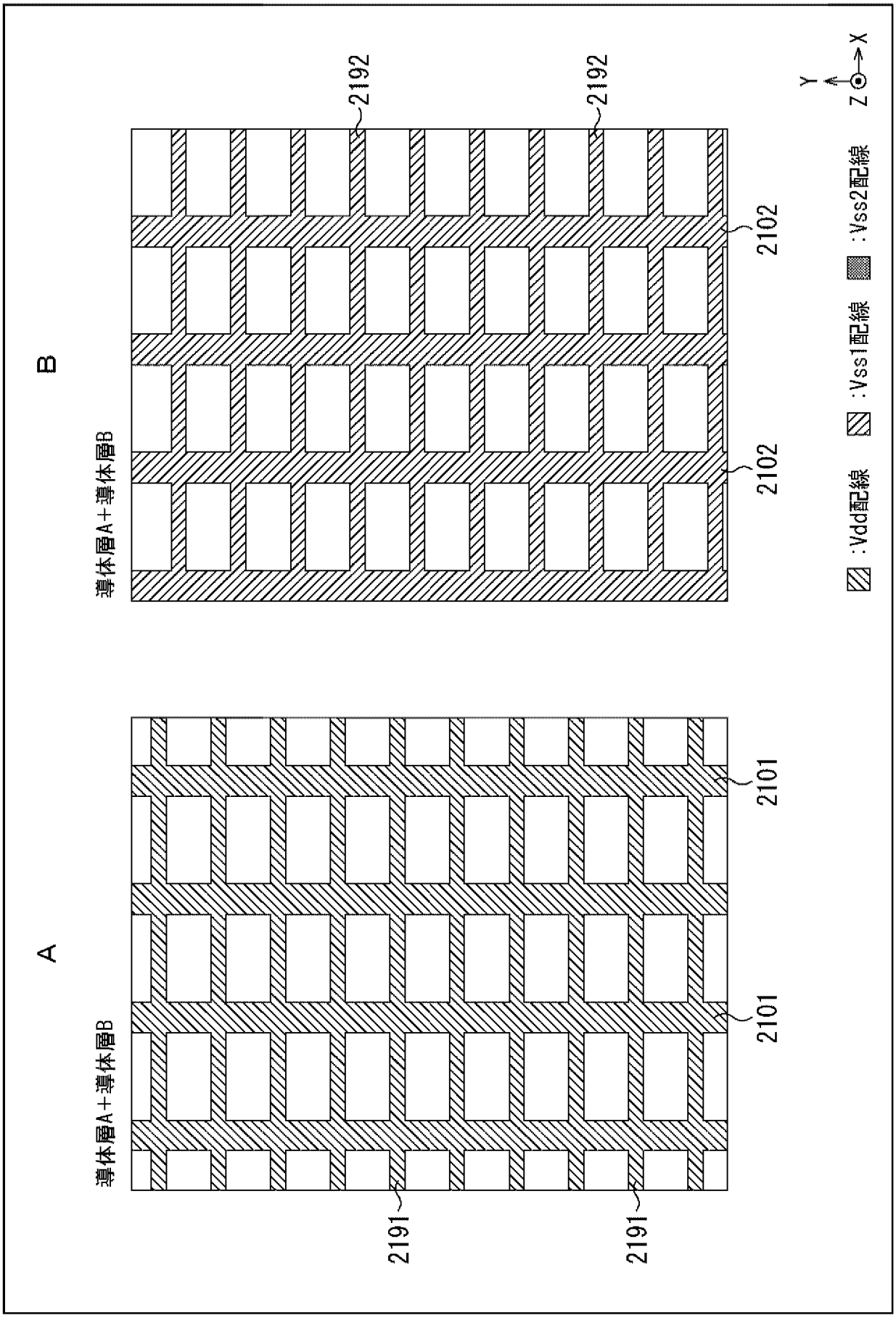
[図222]
FIG. 222


B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
165B
導体層B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
FXAS2
FXAD
FXAS1
GXA
WXAS2
WXAS1
WXAD
2102
2101
2103
165A
導体層A
第2の構成例

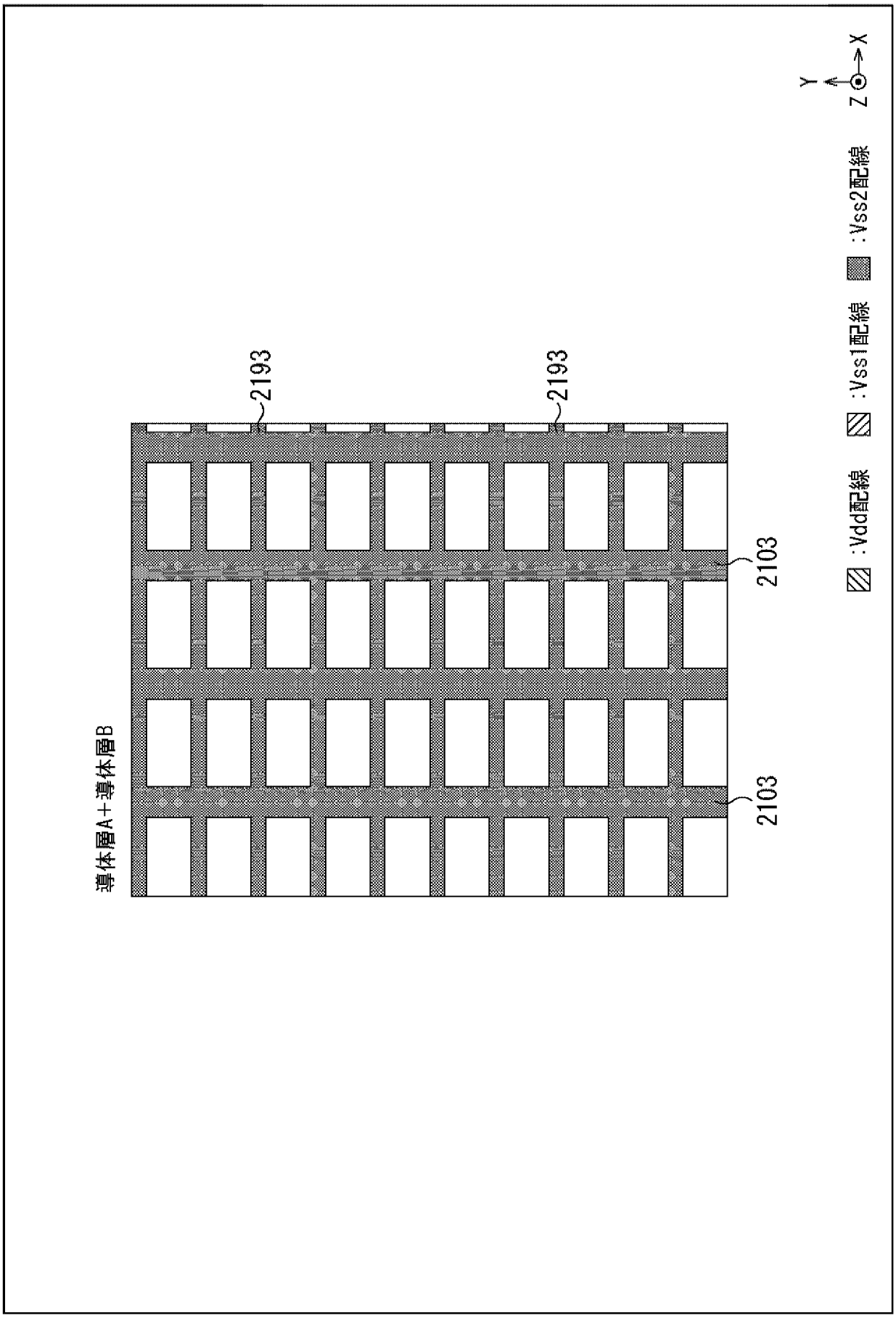
[図223]
FIG. 223



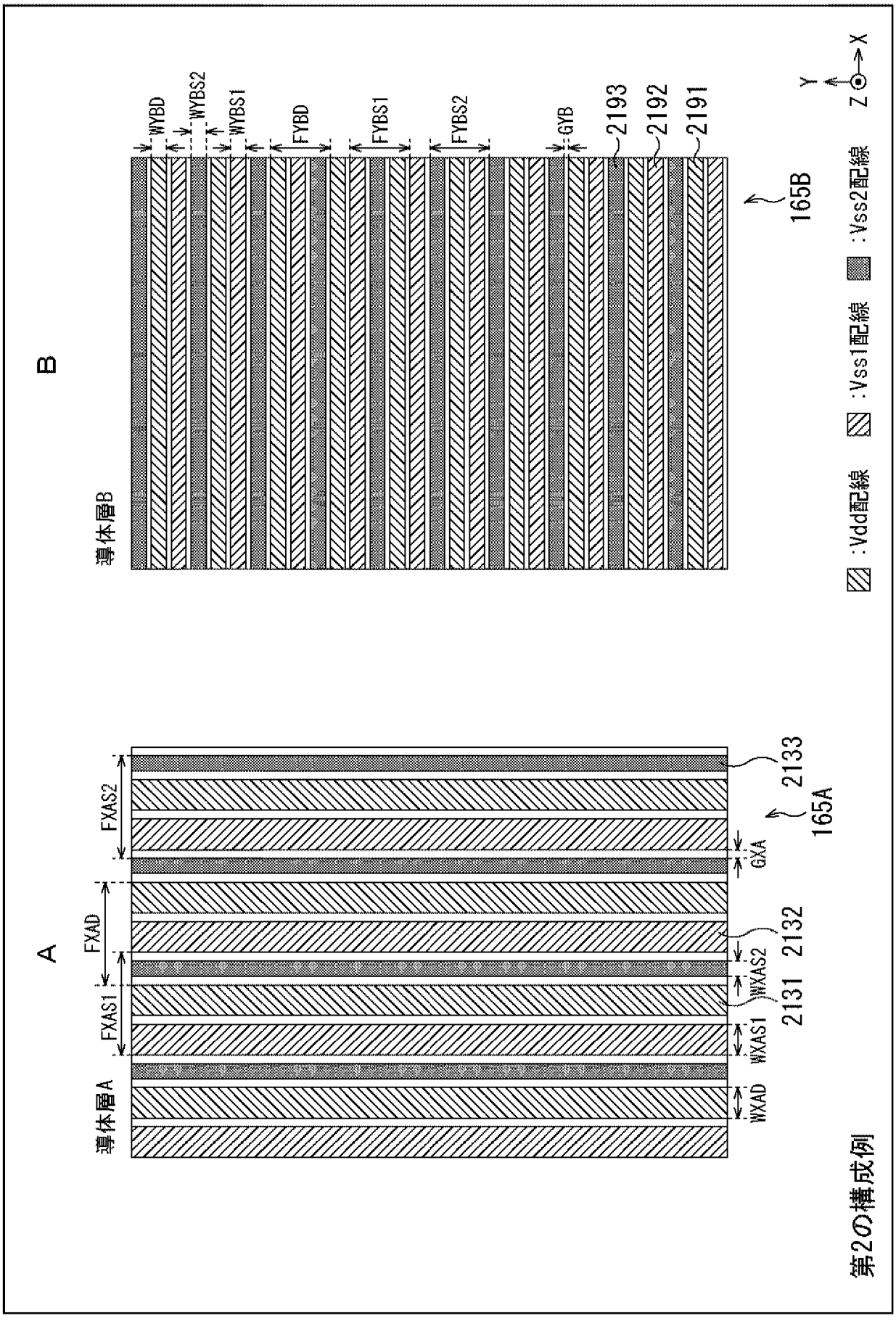
[図224]
FIG. 224


A
導体層A＋導体層B
2191
2191
2101
2101
B
導体層A＋導体層B
2192
2192
2102
2102
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線

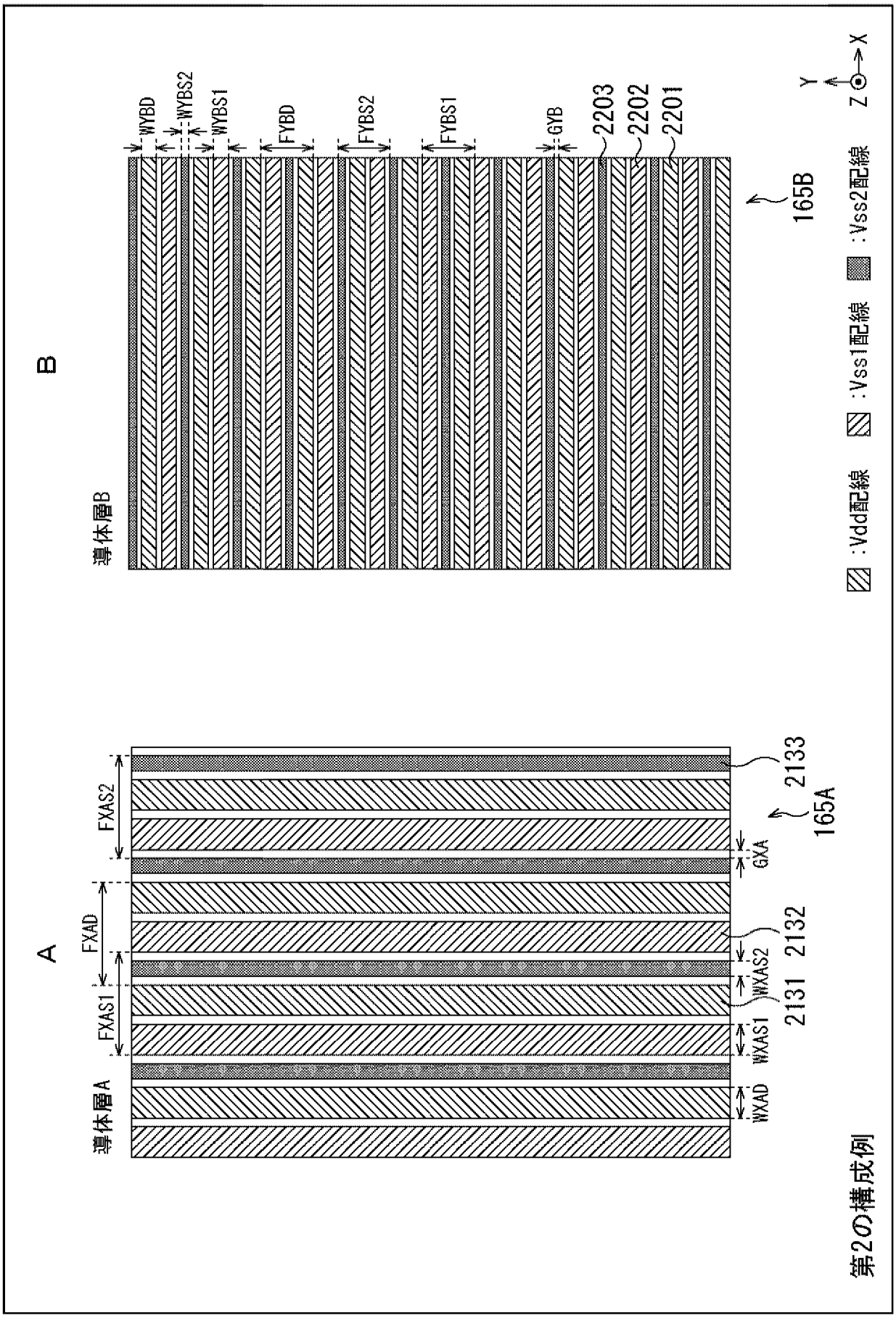
[図225]
FIG. 225



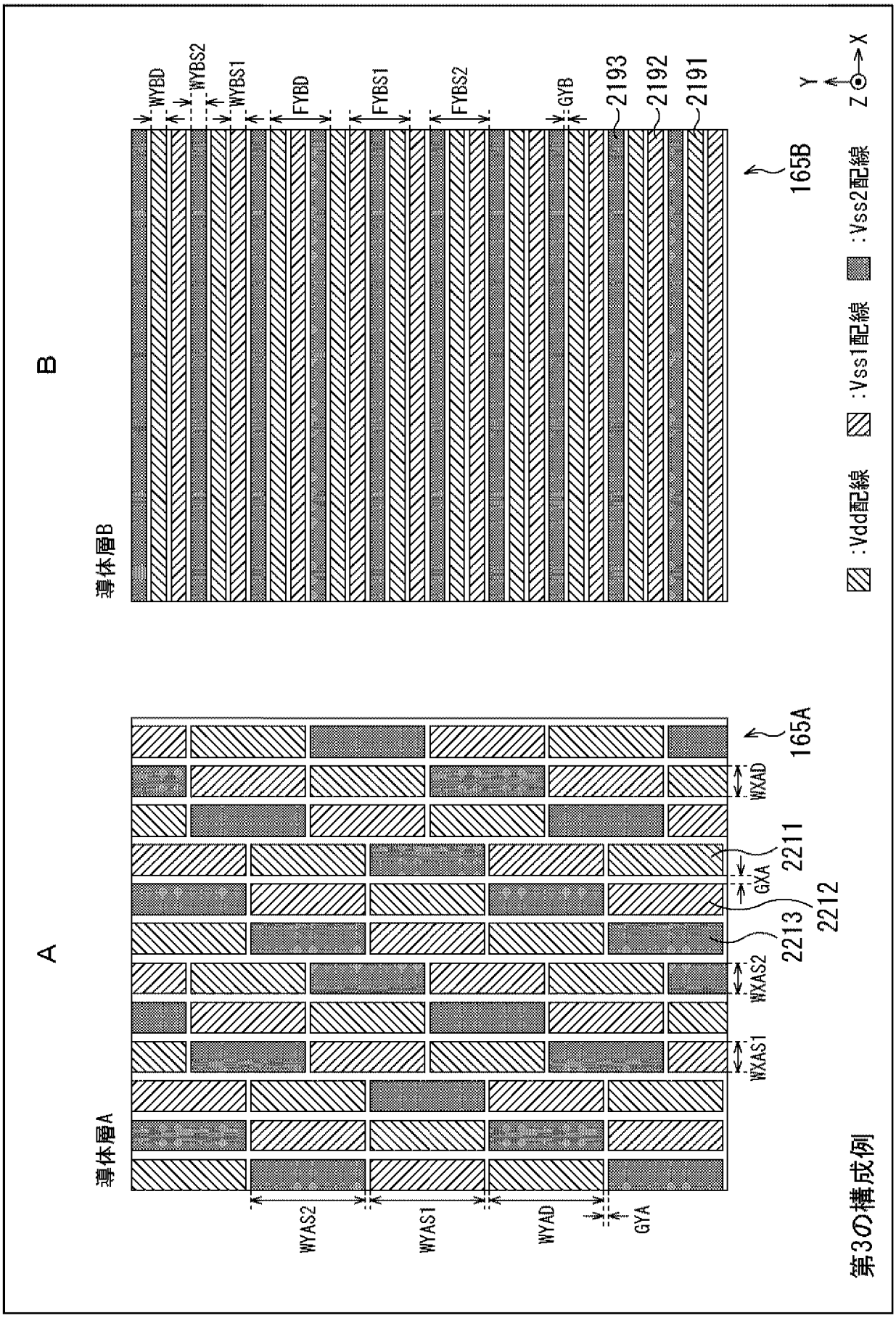
[図226]
FIG. 226


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
FXAS2
FXAD
FXAS1
GXA
WXAS2
WXAS1
WXAD
2133
165A
2132
2131
第2の構成例

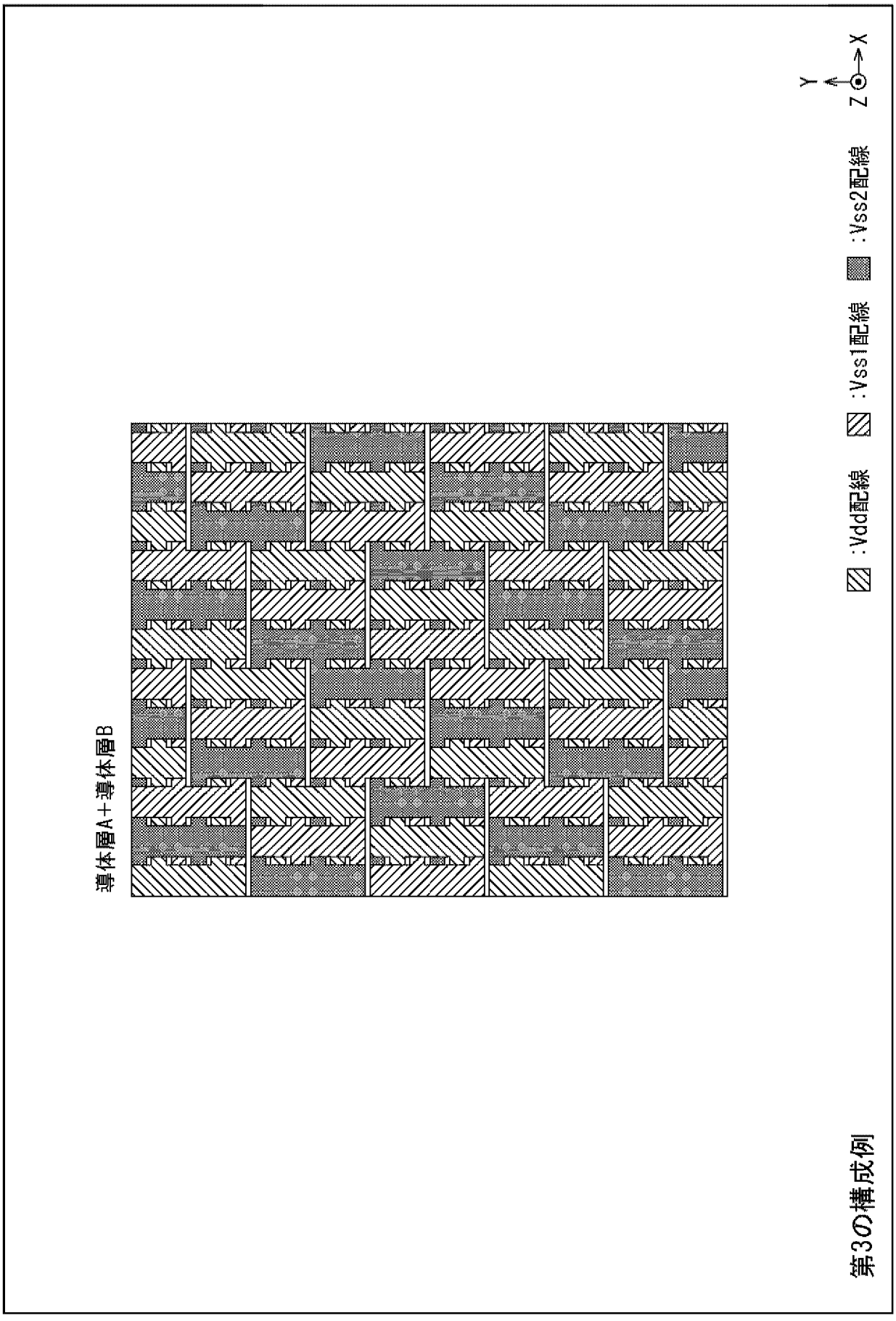
[図227]
FIG. 227


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS2
FYBS1
GYB
2203
2202
2201
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
FXAS2
FXAD
FXAS1
GXA
WXAS2
WXAS1
WXAD
2133
165A
2132
2131
第2の構成例

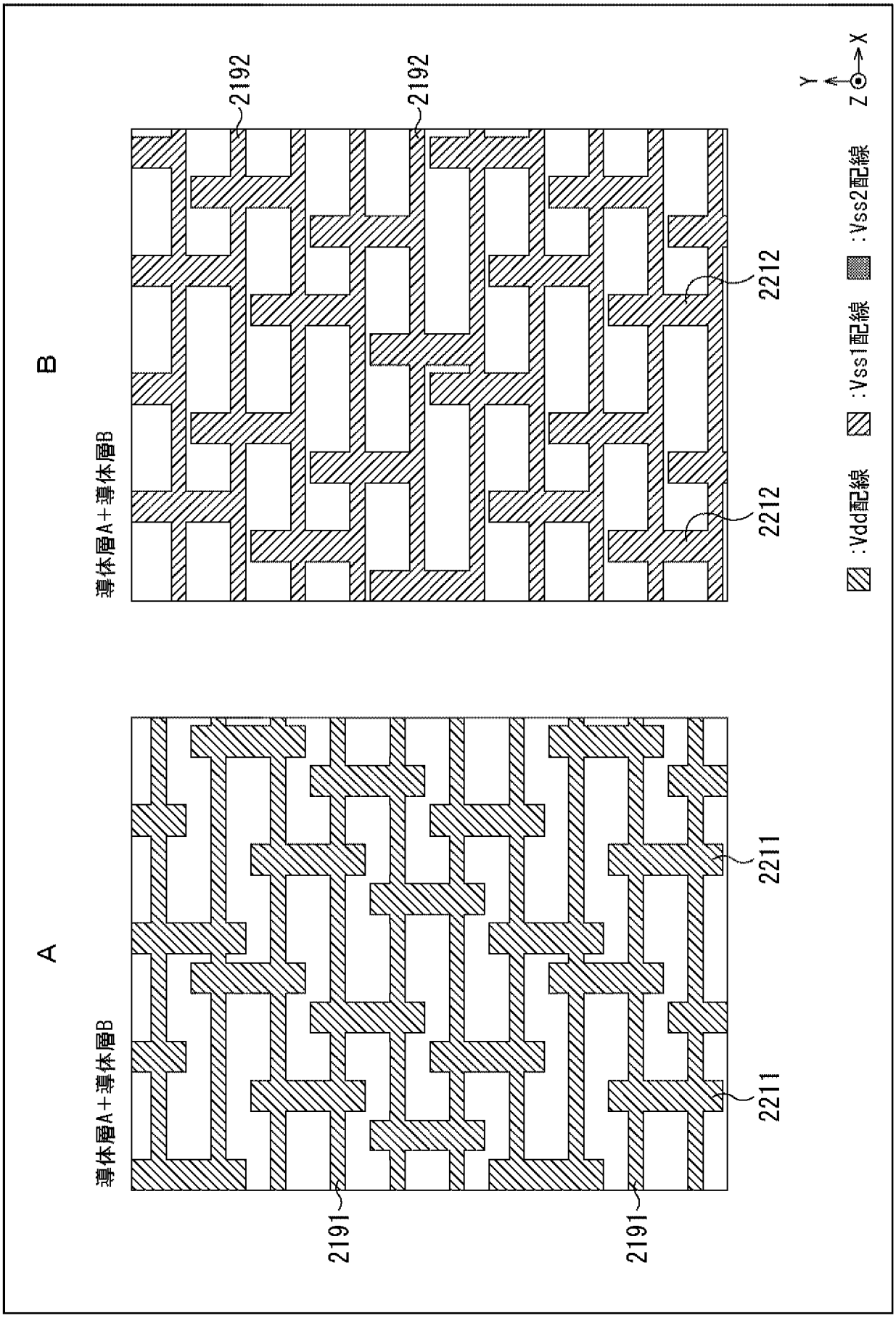
[図228]
FIG. 228


A
B
導体層A
導体層B
WYAS2
WYAS1
WYAD
GYA
WXAS1
WXAS2
WXAD
GXA
2211
2212
2213
165A
165B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
第3の構成例

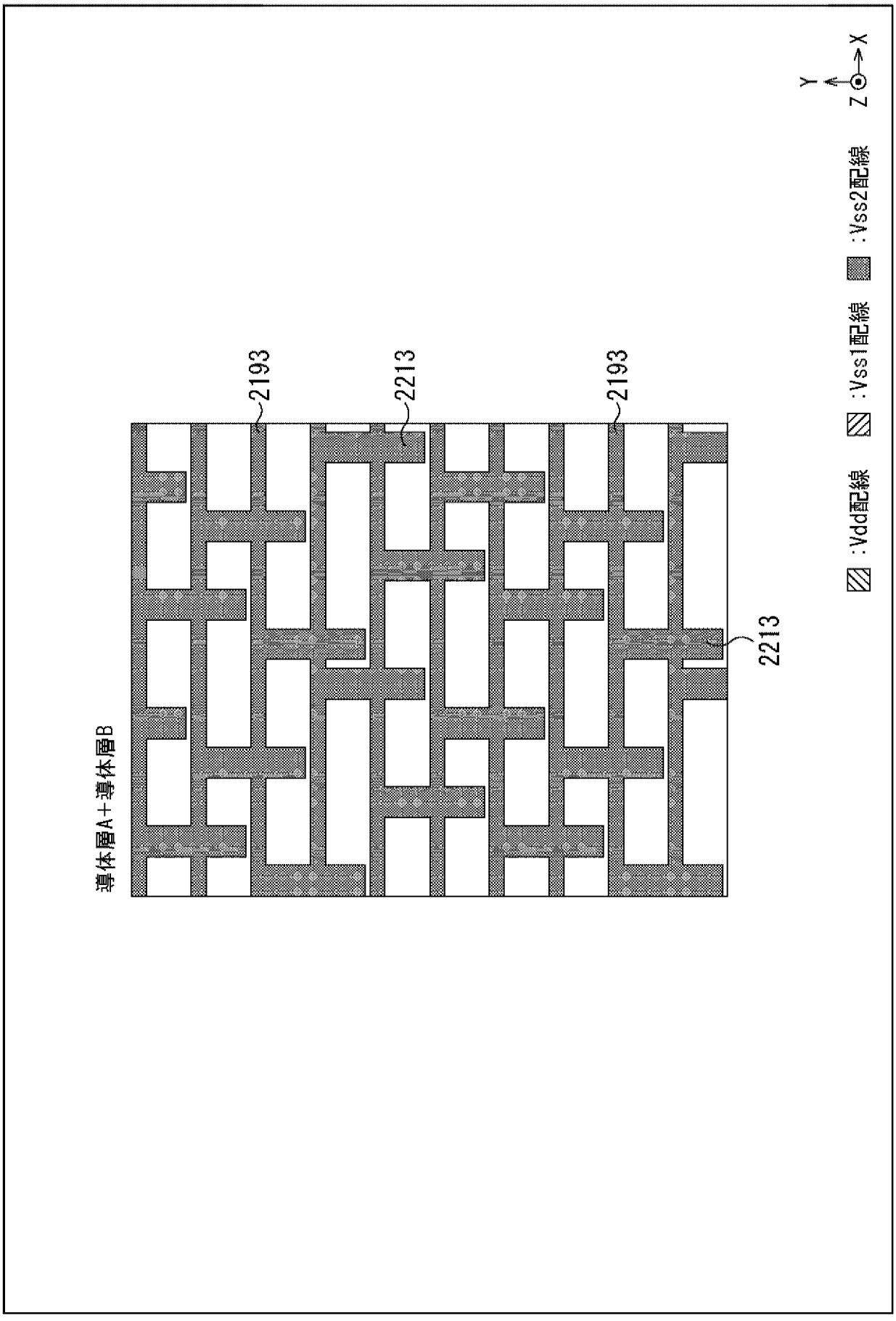
[図229]
FIG. 229



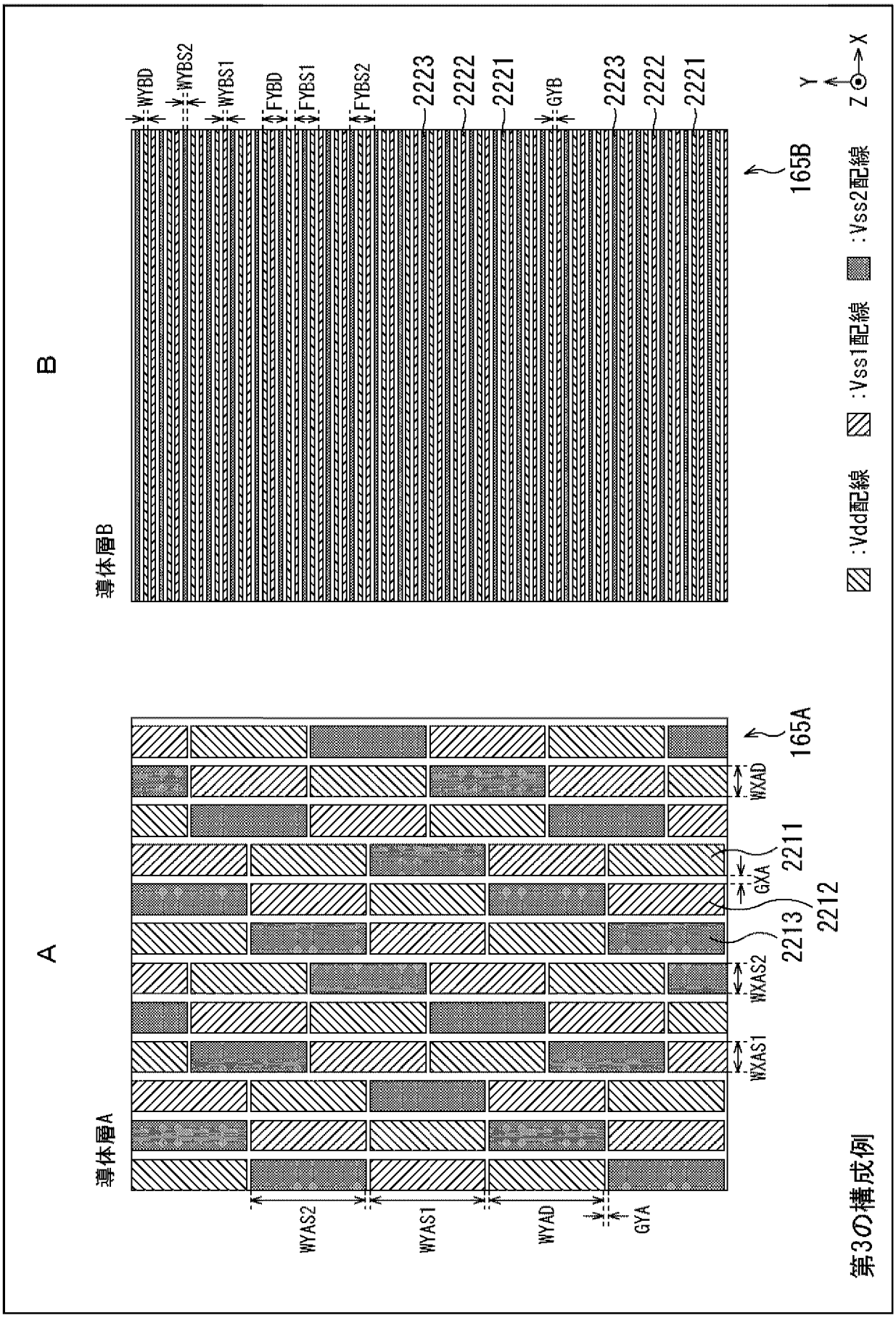
[図230]
FIG. 230


A
B
導体層A＋導体層B
導体層A＋導体層B
2191
2191
2211
2211
2212
2212
2192
2192
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X

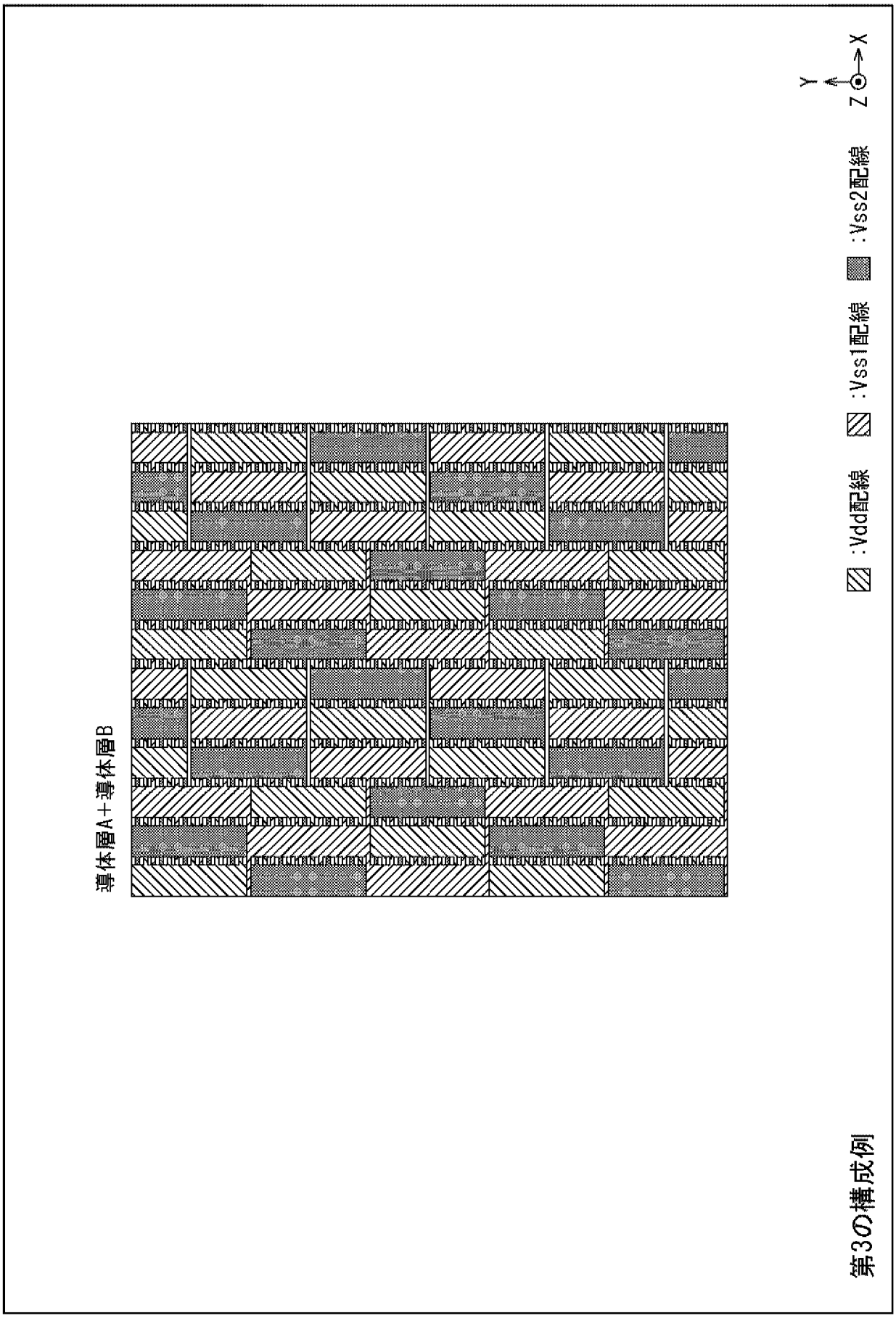
[図231]
FIG. 231



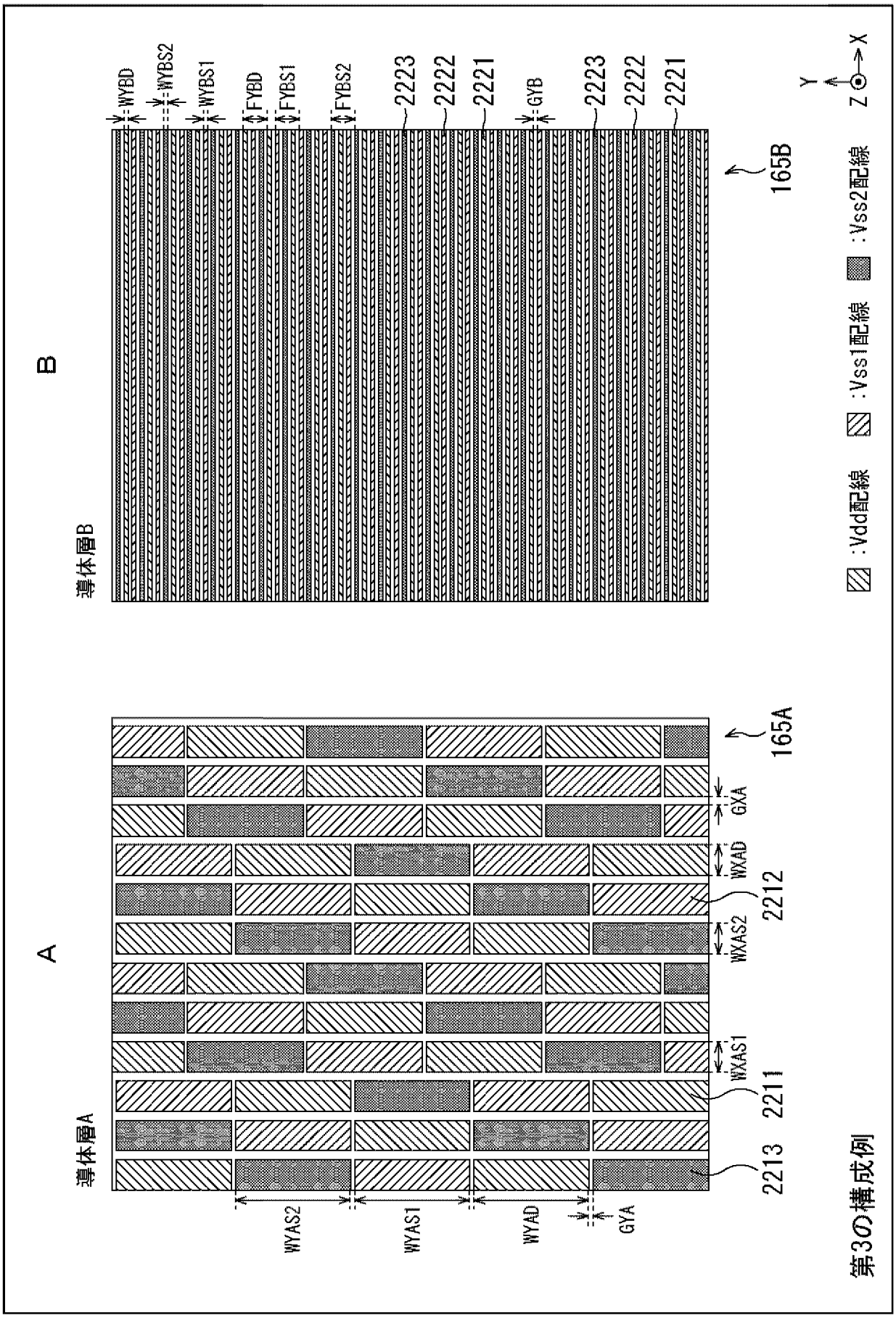
[図232]
FIG. 232


A
B
導体層A
導体層B
WYAS2
WYAS1
WYAD
GYA
WXAS2
WXAS1
WXAD
GXA
2211
2212
2213
165A
165B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2223
2222
2221
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X
第3の構成例

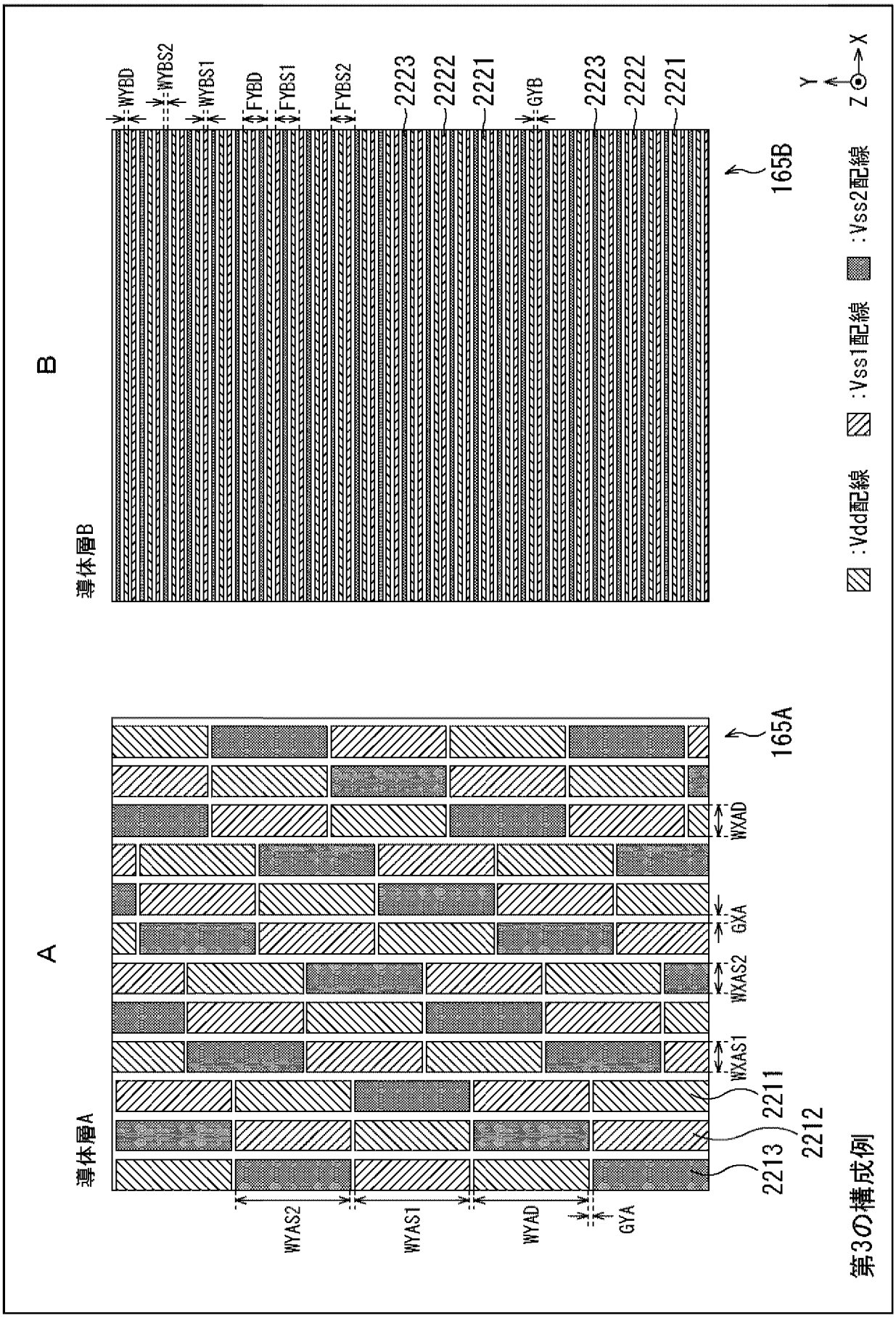
[図233]
FIG. 233



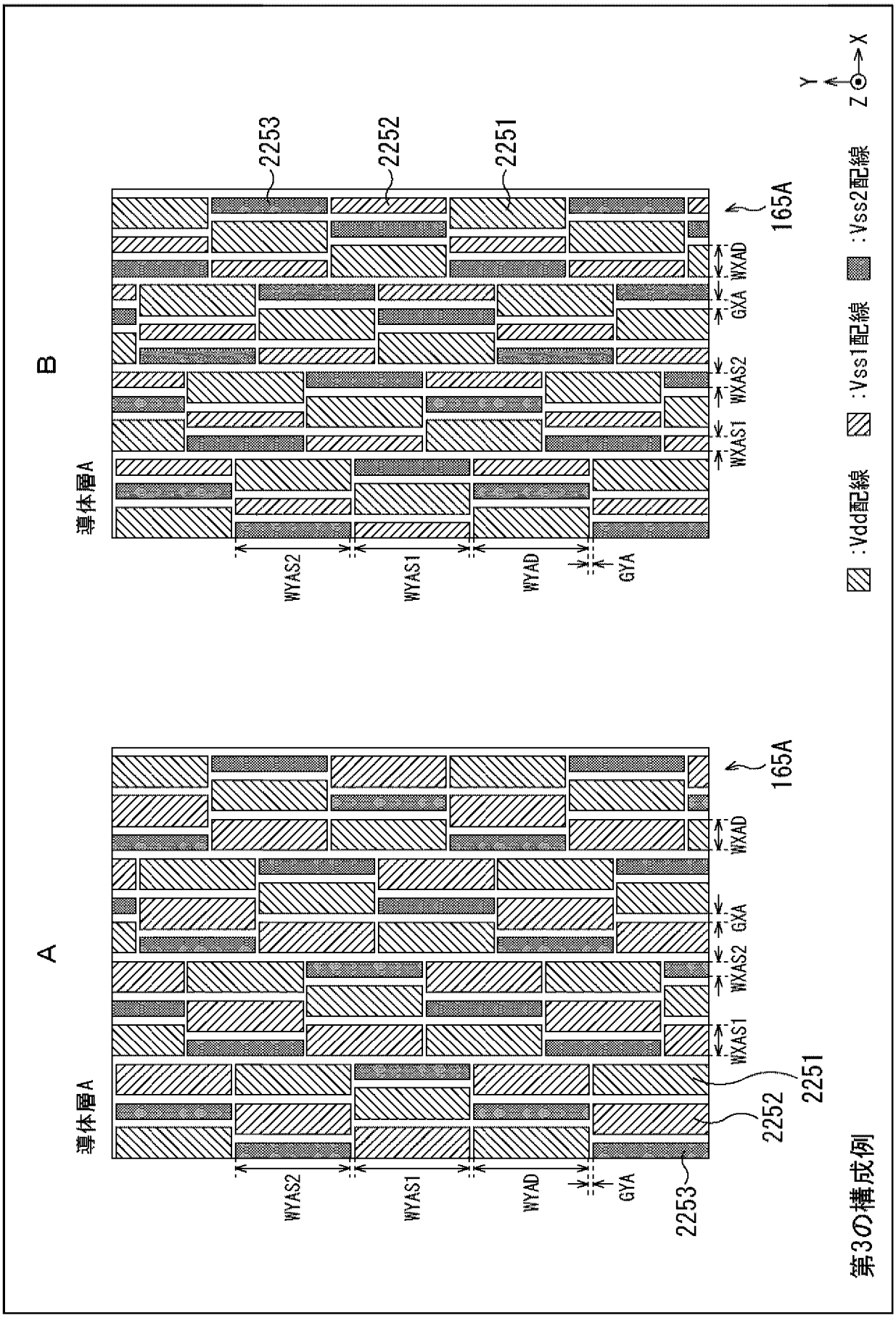
[図234]
FIG. 234


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
2223
2222
2221
GYB
2223
2222
2221
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
GXA
WXAD
WXAS2
2212
WXAS1
2211
2213
165A
WYAS2
WYAS1
WYAD
GYA
第3の構成例

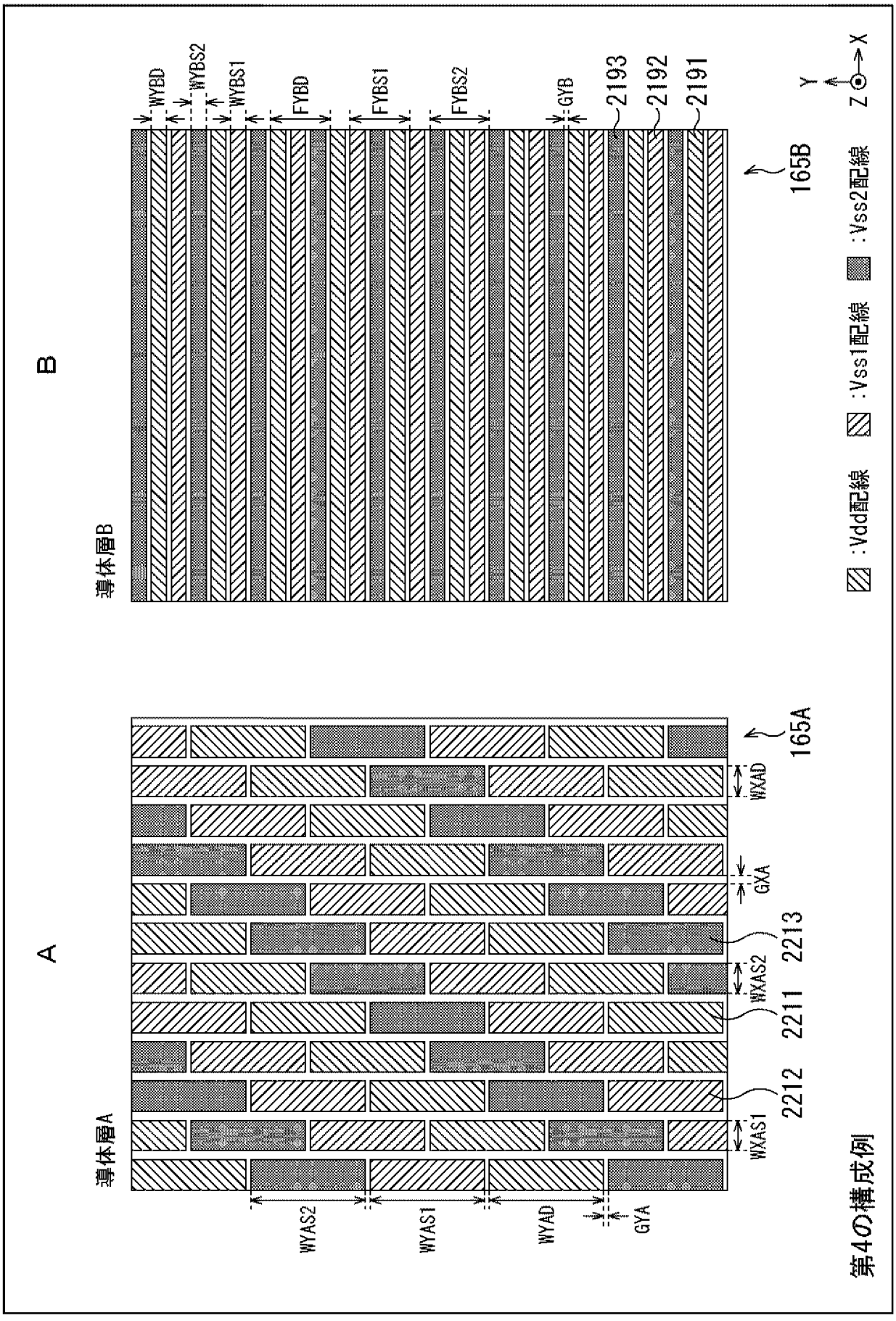
[図235]
FIG. 235


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
2223
2222
2221
GYB
2223
2222
2221
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
WYAS2
WYAS1
WYAD
GYA
WXAD
GXA
WXAS2
WXAS1
2211
2212
2213
165A
第3の構成例

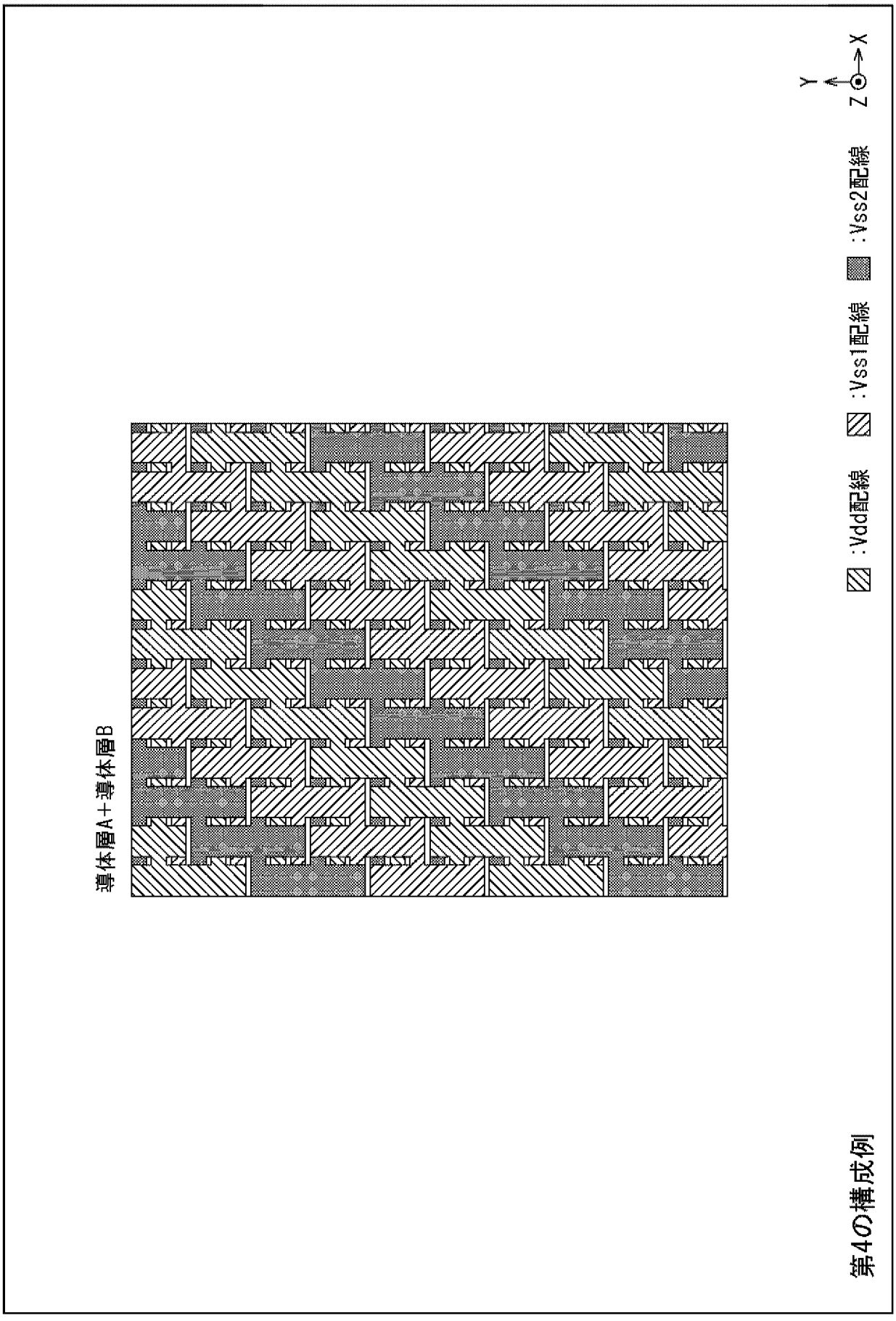
[図236]
FIG. 236


A
B
導体層A
165A
2253
2252
2251
WYAS2
WYAS1
WYAD
GYA
WXAD
GXA
WXAS2
WXAS1
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X
第3の構成例

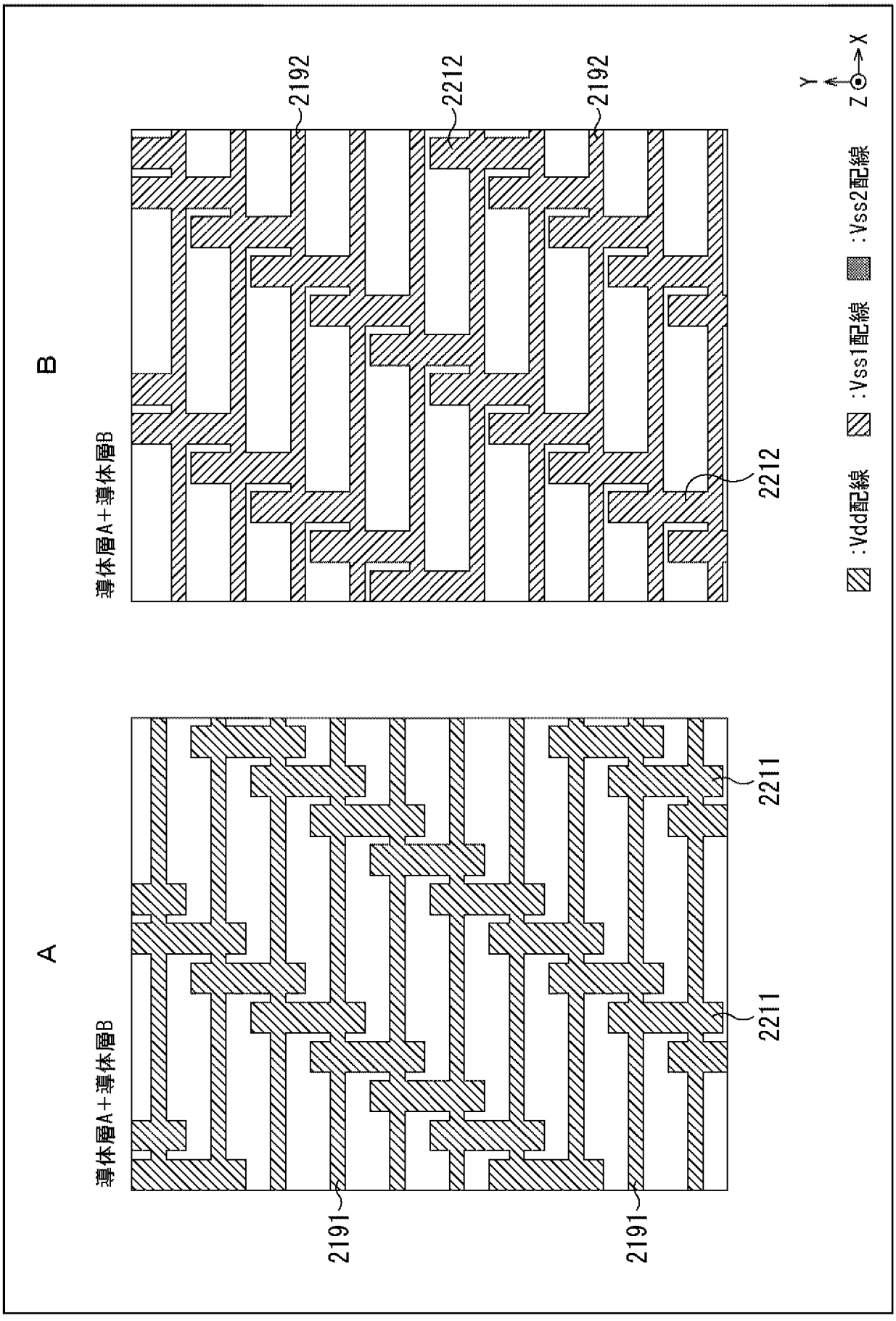
[図237]
FIG. 237


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
WXAD
GXA
WXAS2
WXAS1
2213
2211
2212
165A
WYAS2
WYAS1
WYAD
GYA
第4の構成例

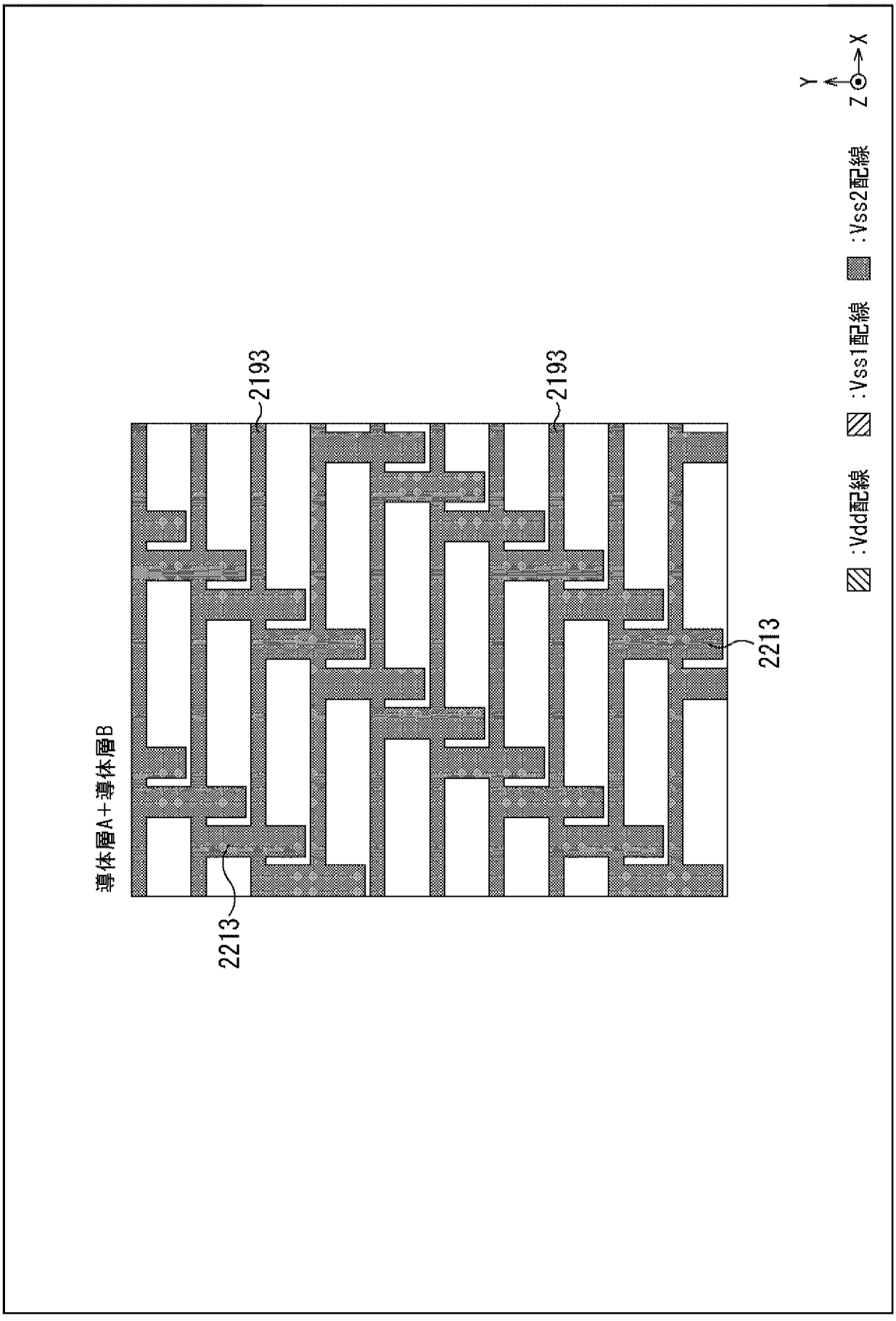
[図238]
FIG. 238



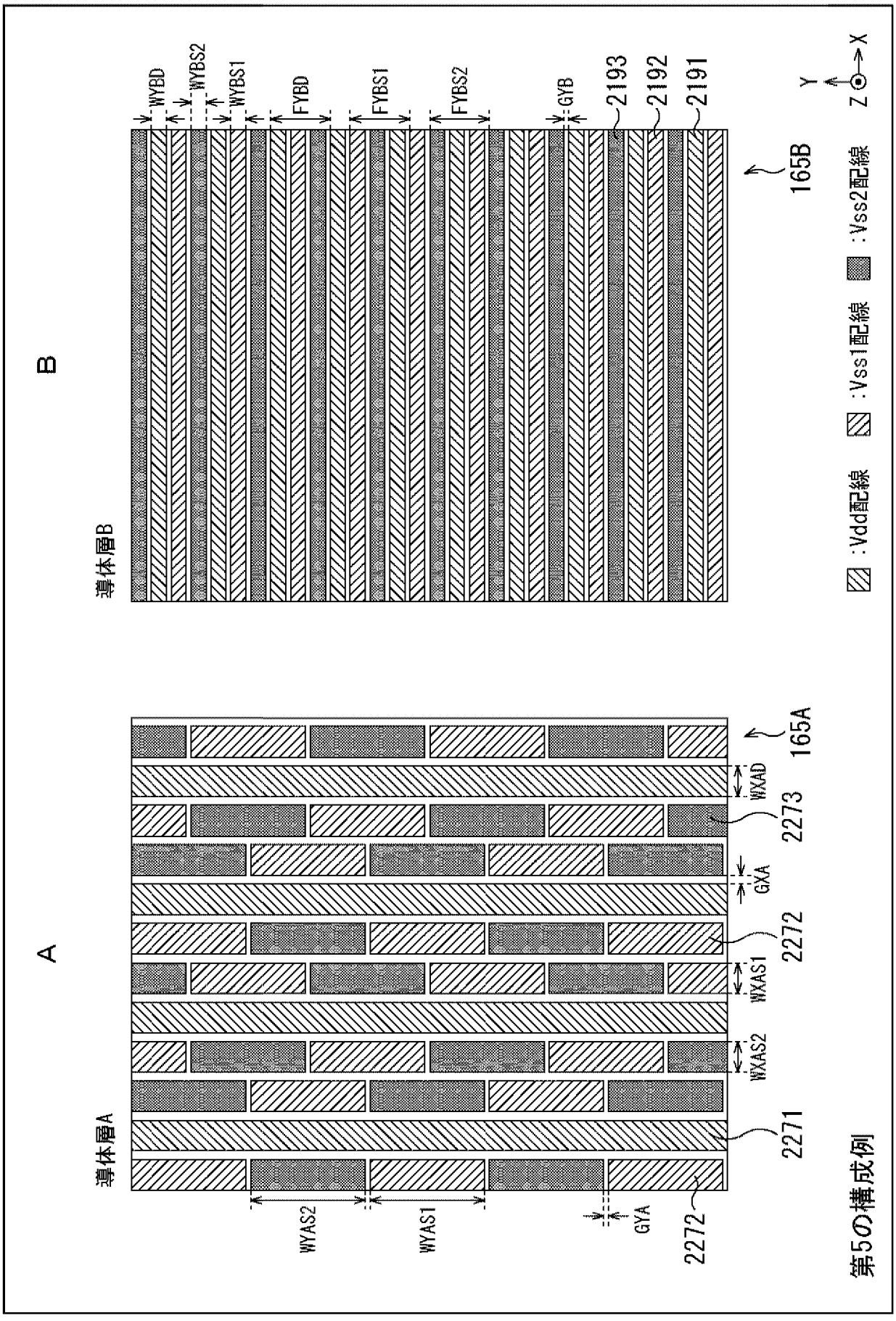
[図239]
FIG. 239


A
B
導体層A＋導体層B
導体層A＋導体層B
2191
2191
2211
2211
2192
2212
2192
2212
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X

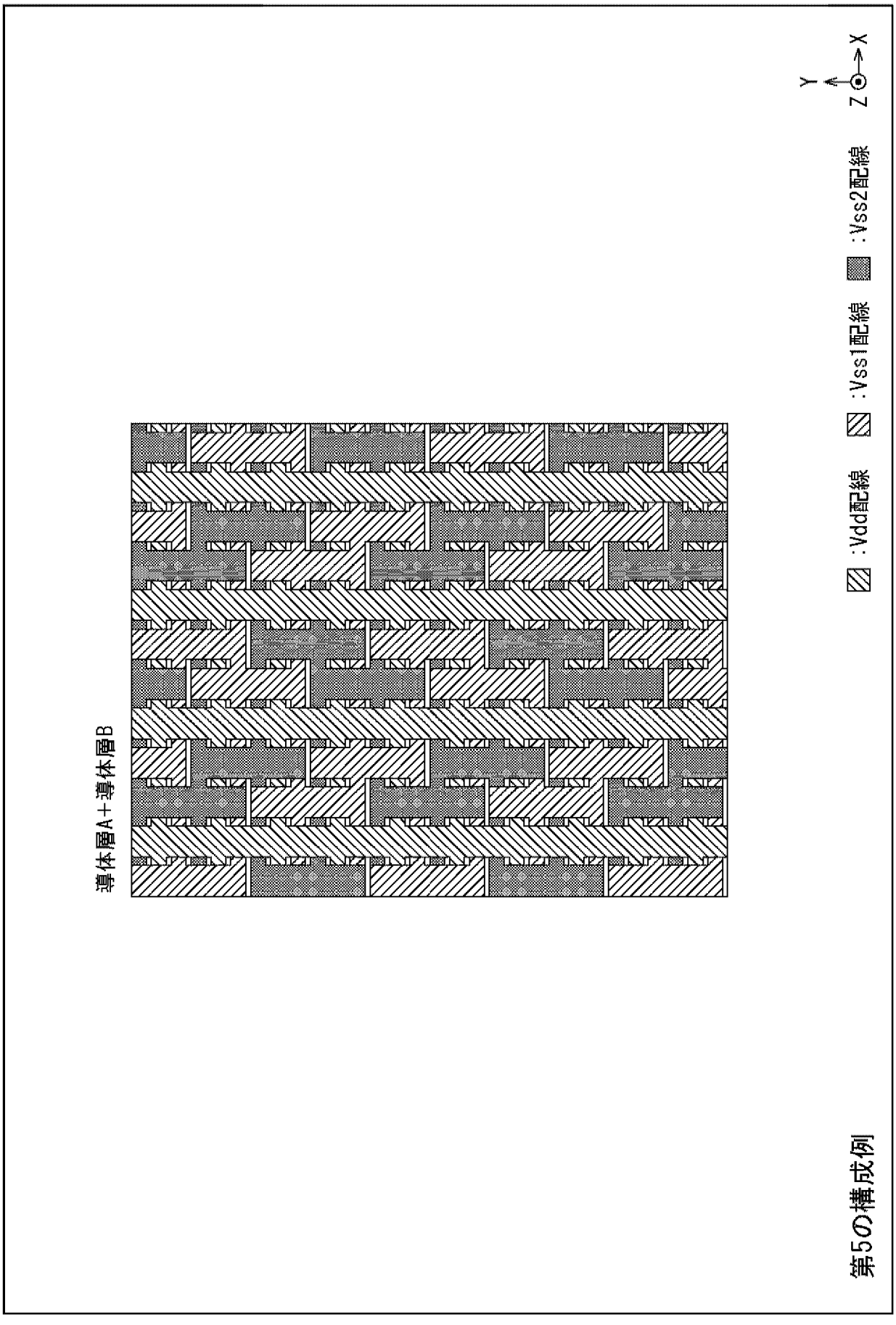
[図240]
FIG. 240



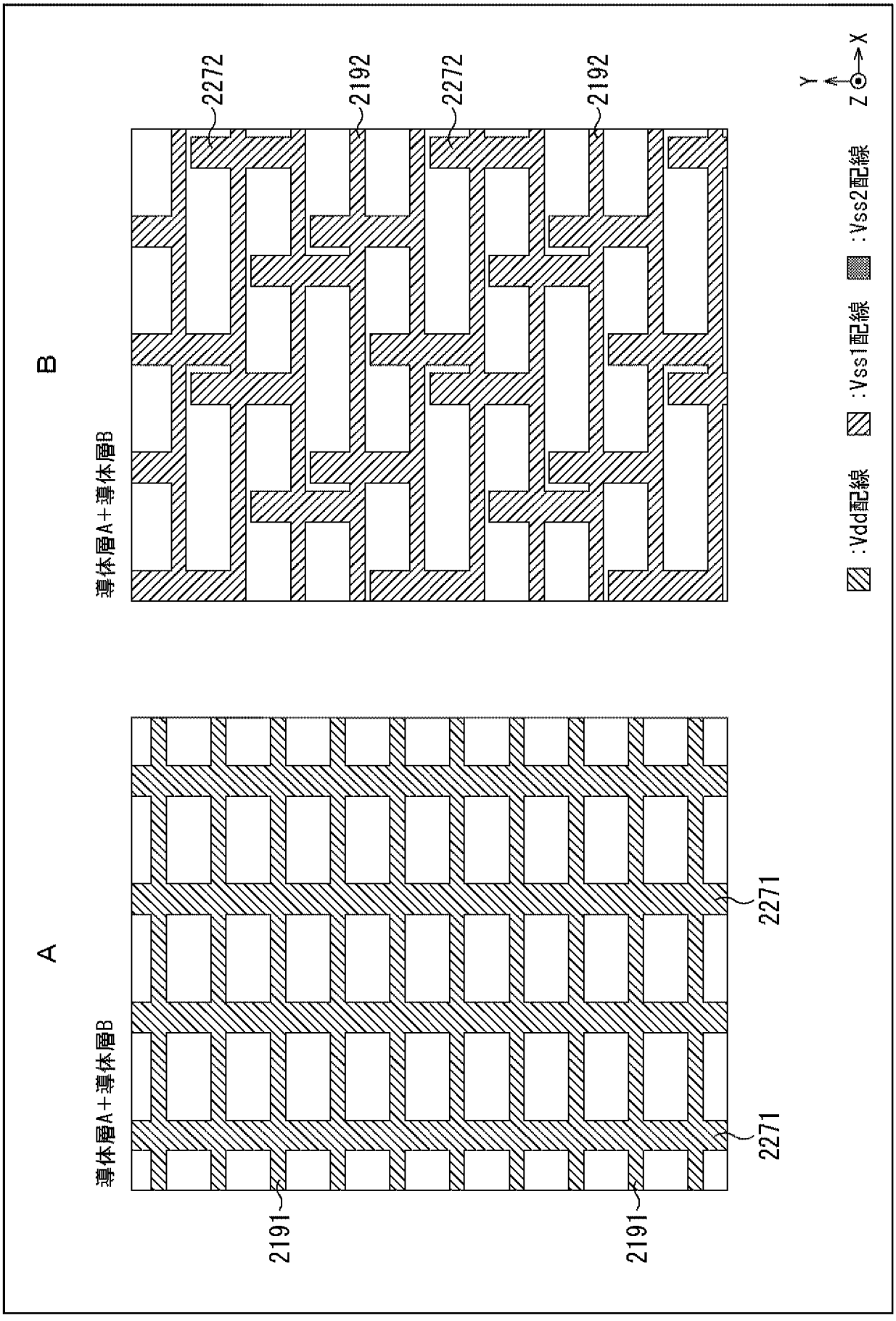
[図241]
FIG. 241


B
導体層B
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
A
導体層A
WXAD
2273
GXA
2272
WXAS1
WXAS2
2271
165A
WYAS2
WYAS1
GYA
2272
第5の構成例

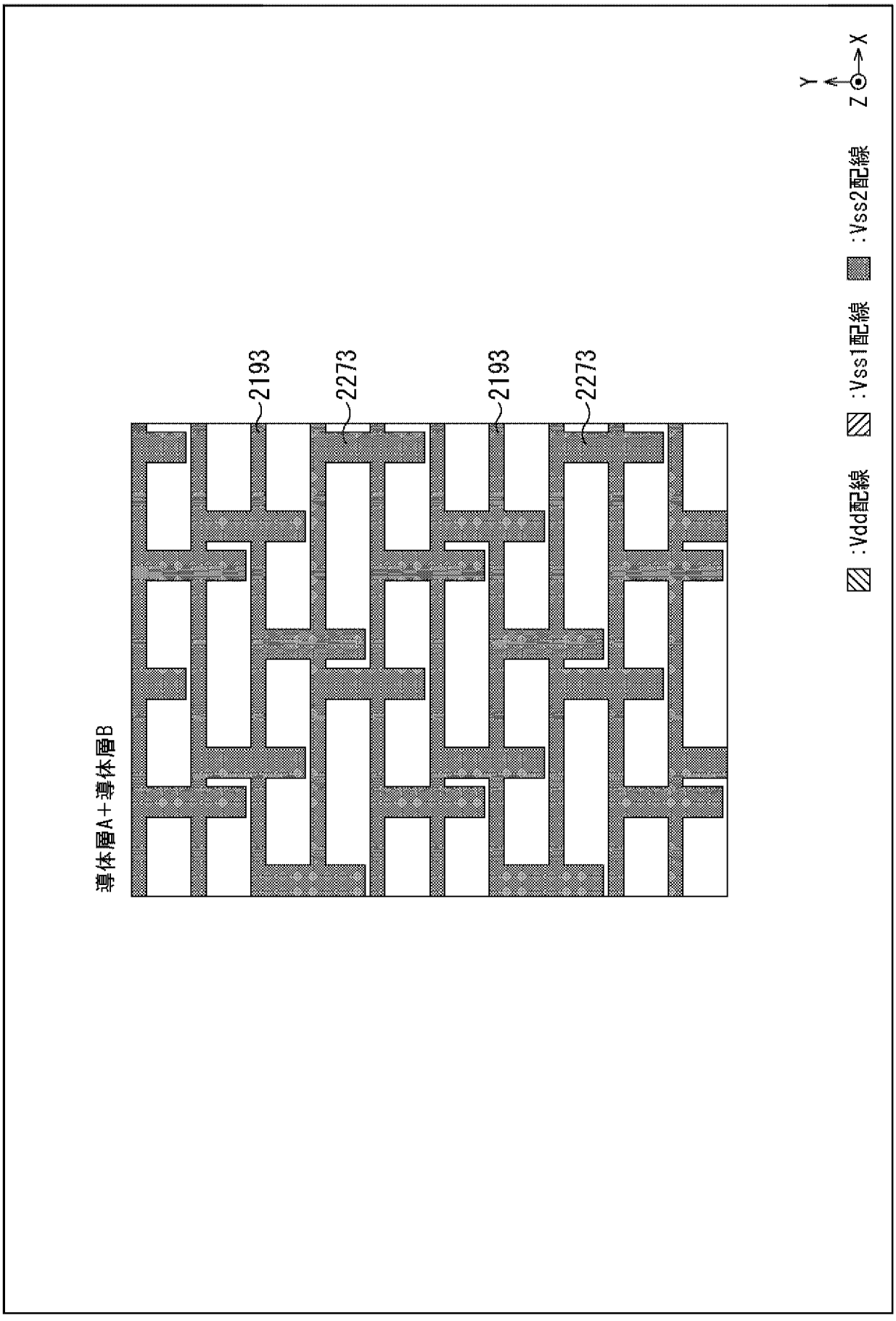
[図242]
FIG. 242



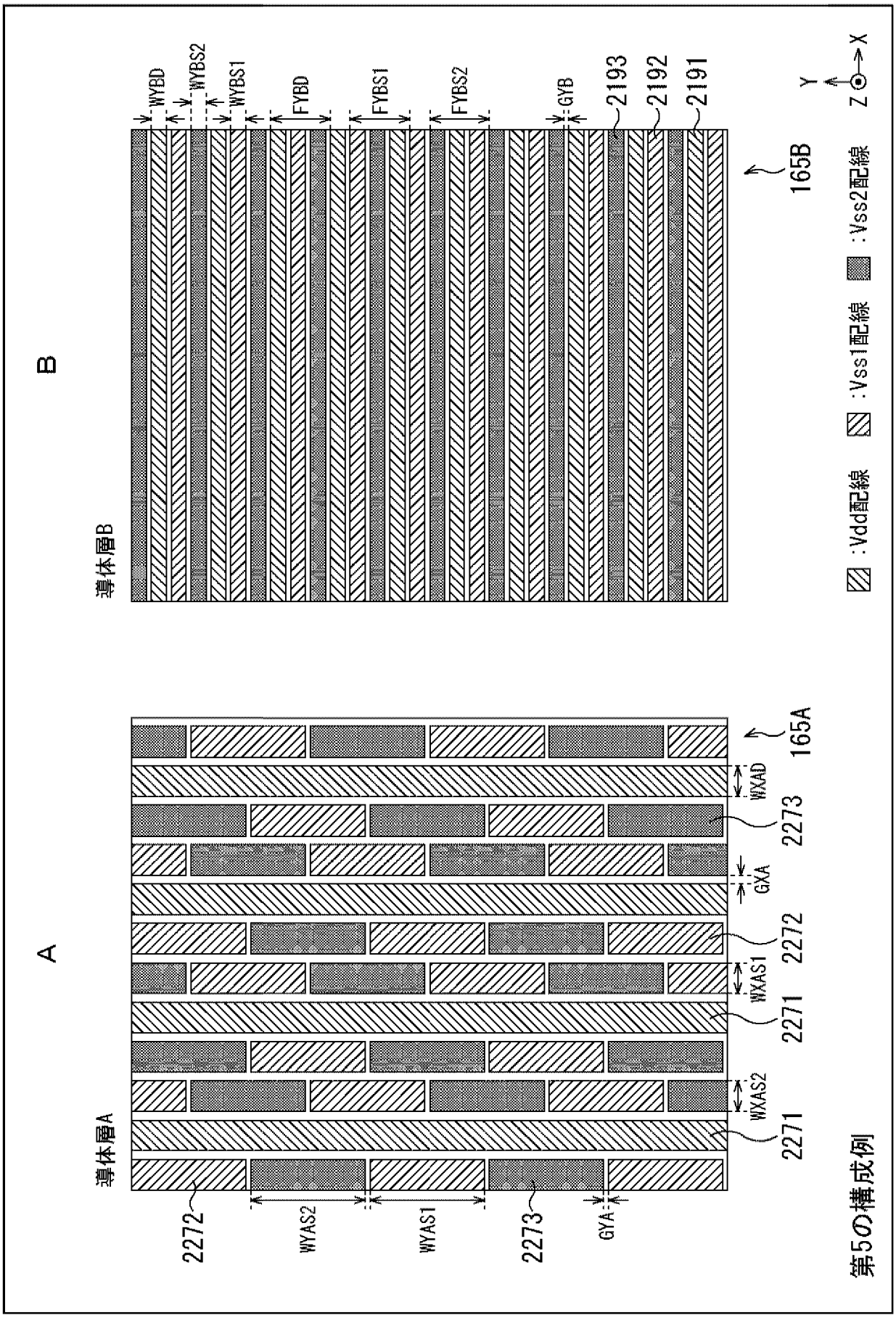
[図243]
FIG. 243


A
導体層A＋導体層B
2191
2191
2271
2271
B
導体層A＋導体層B
2272
2192
2272
2192
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X

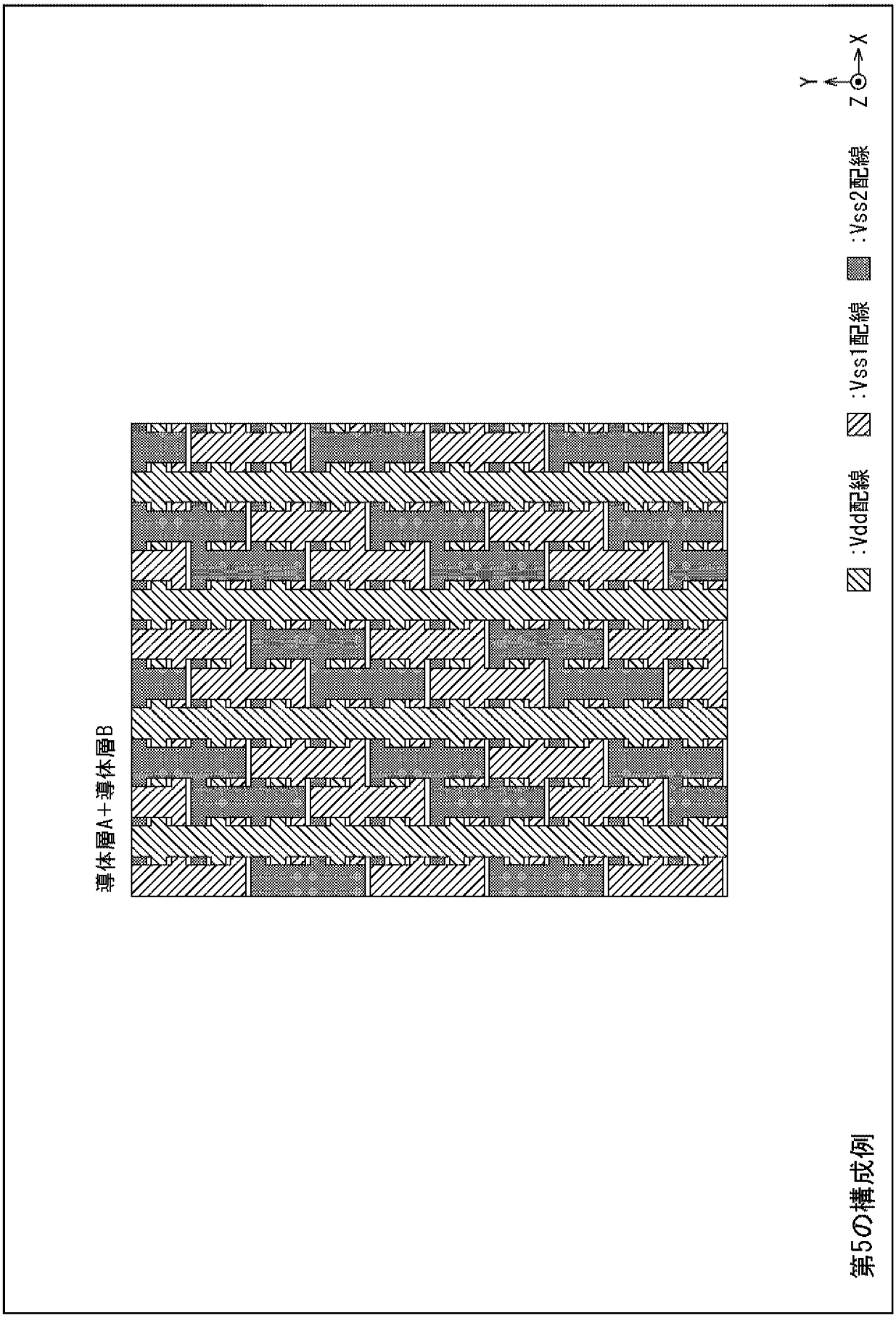
[図244]
FIG. 244



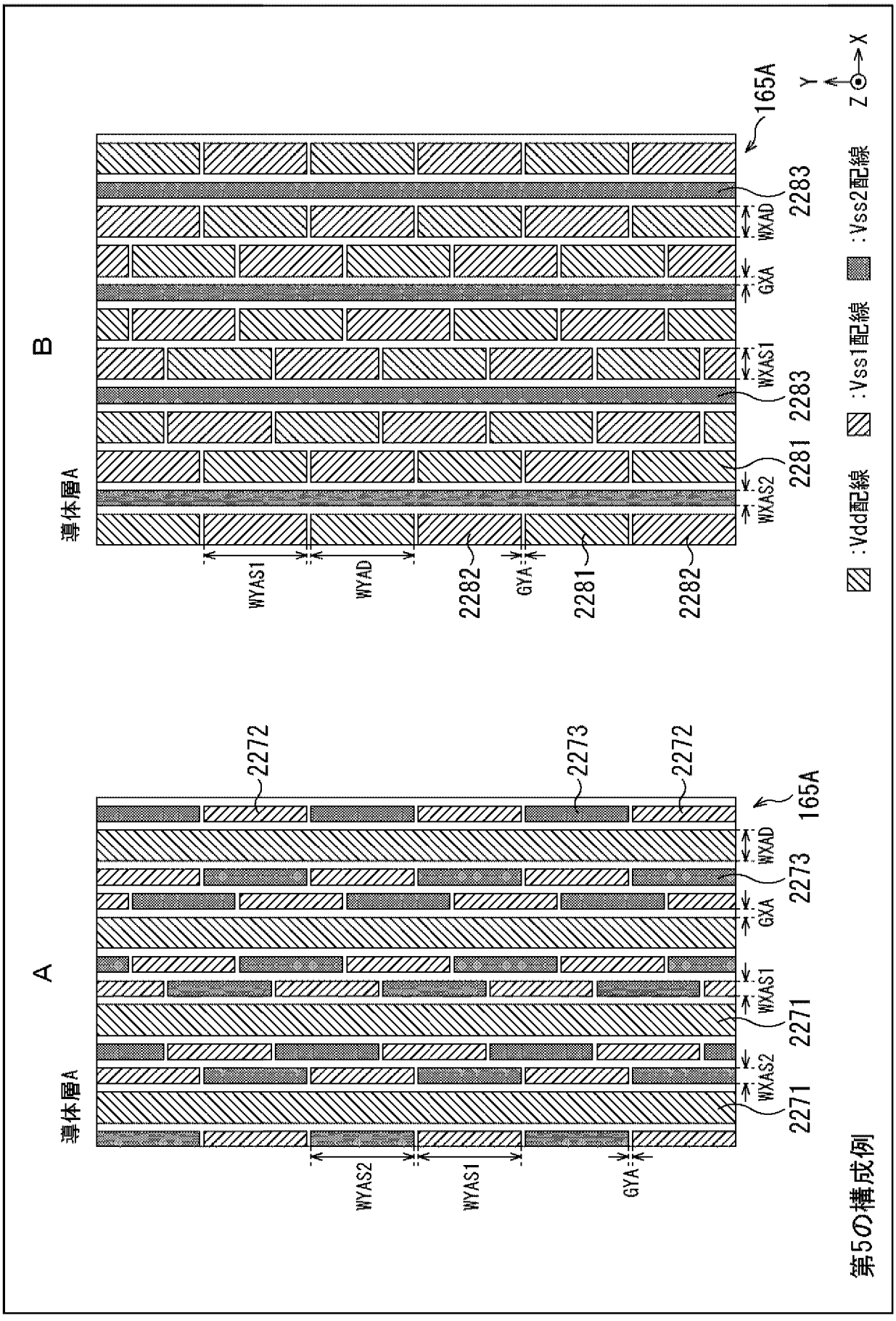
[図245]
FIG. 245


A
B
導体層A
導体層B
2272
WYAS2
WYAS1
2273
GYA
WXAS2
2271
WXAS1
2271
GXA
2272
WXAD
2273
165A
WYBD
WYBS2
WYBS1
FYBD
FYBS1
FYBS2
GYB
2193
2192
2191
165B
Y
Z
X
:Vdd配線
:Vss1配線
:Vss2配線
第5の構成例

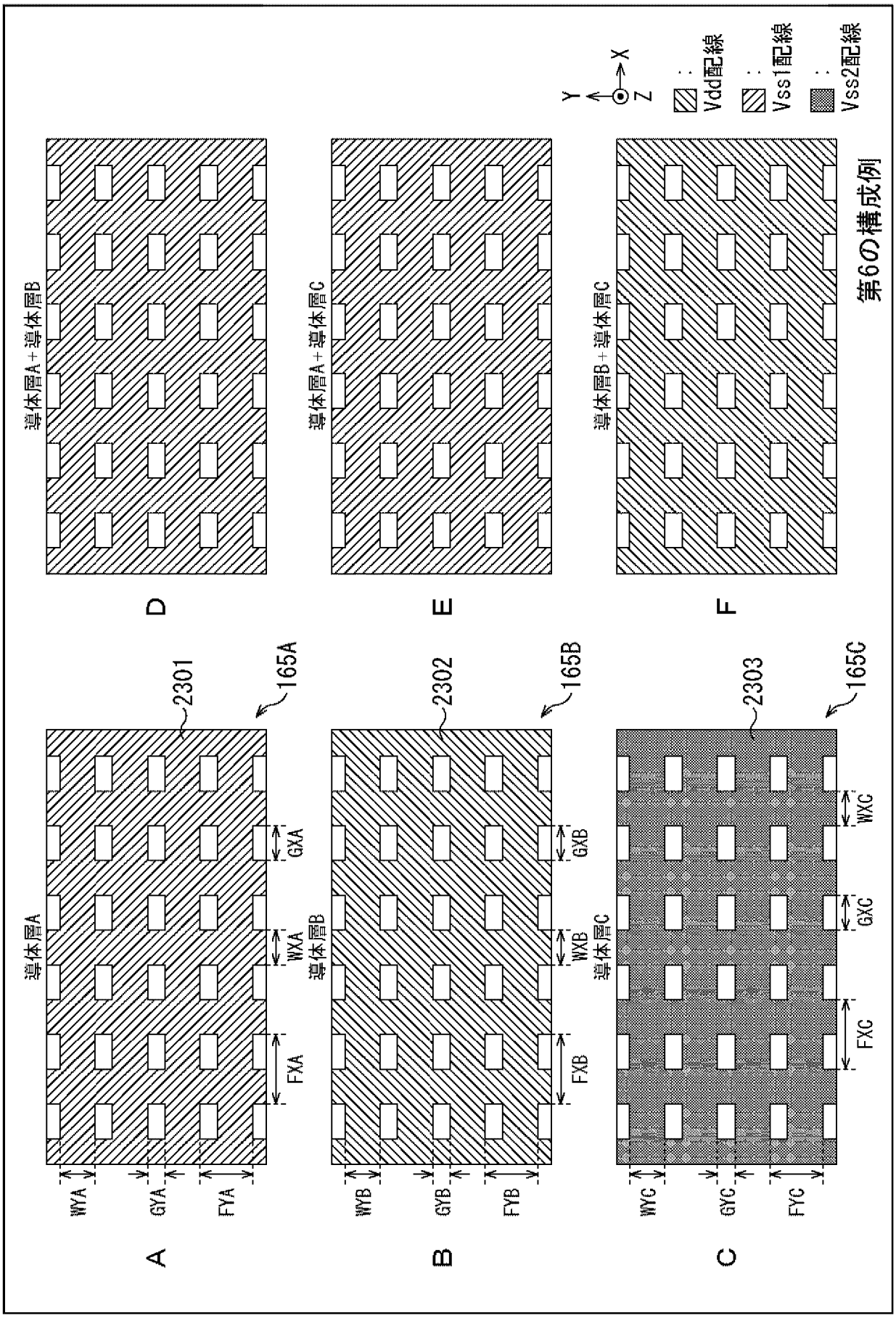
[図246]
FIG. 246



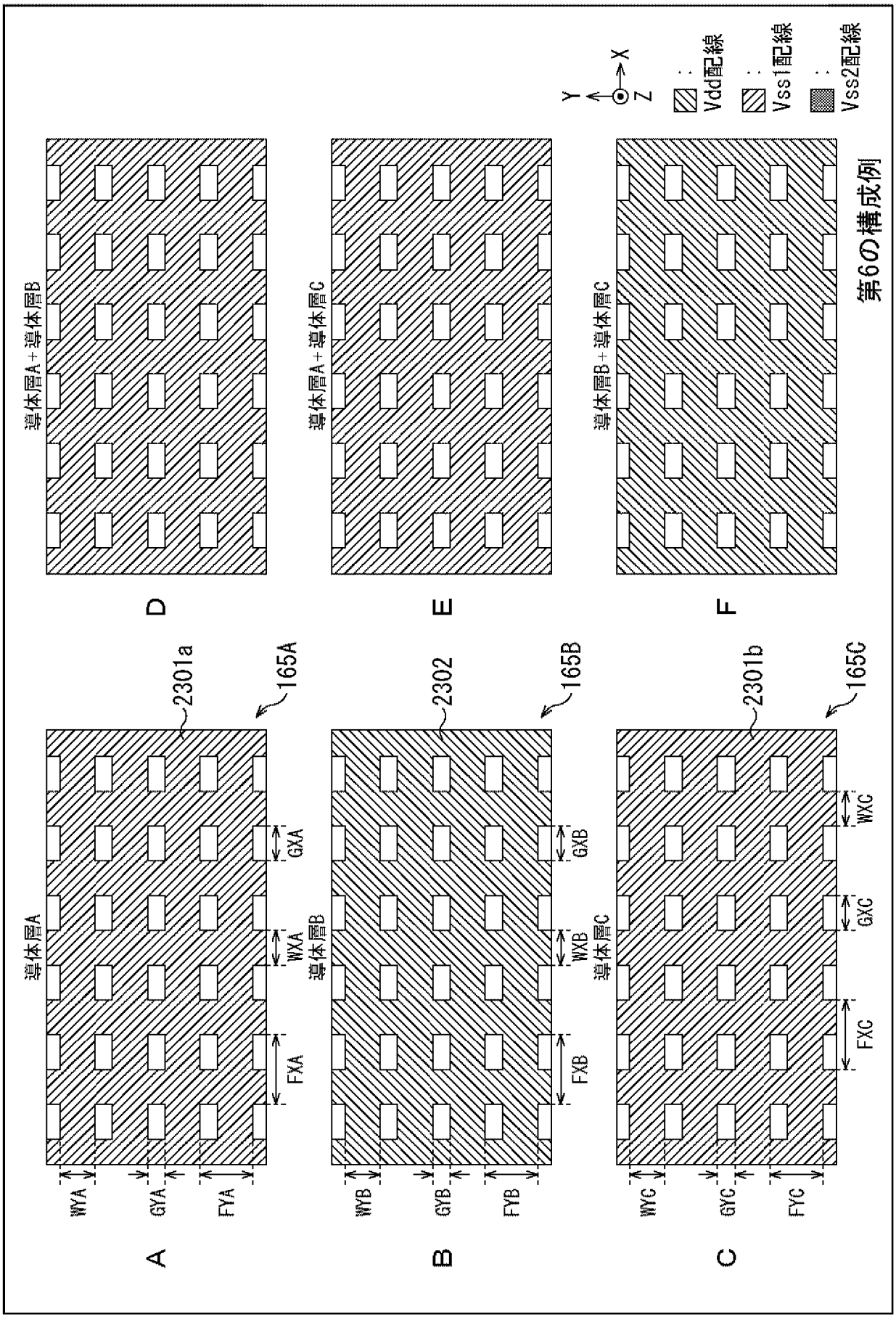
[図247]
FIG. 247


A
B
導体層A
導体層A
165A
165A
2271
2272
2273
2281
2282
2283
WXAS2
WXAS1
WXAD
GXA
WYAS2
WYAS1
WYAD
GYA
:Vdd配線
:Vss1配線
:Vss2配線
Y
Z
X
第5の構成例

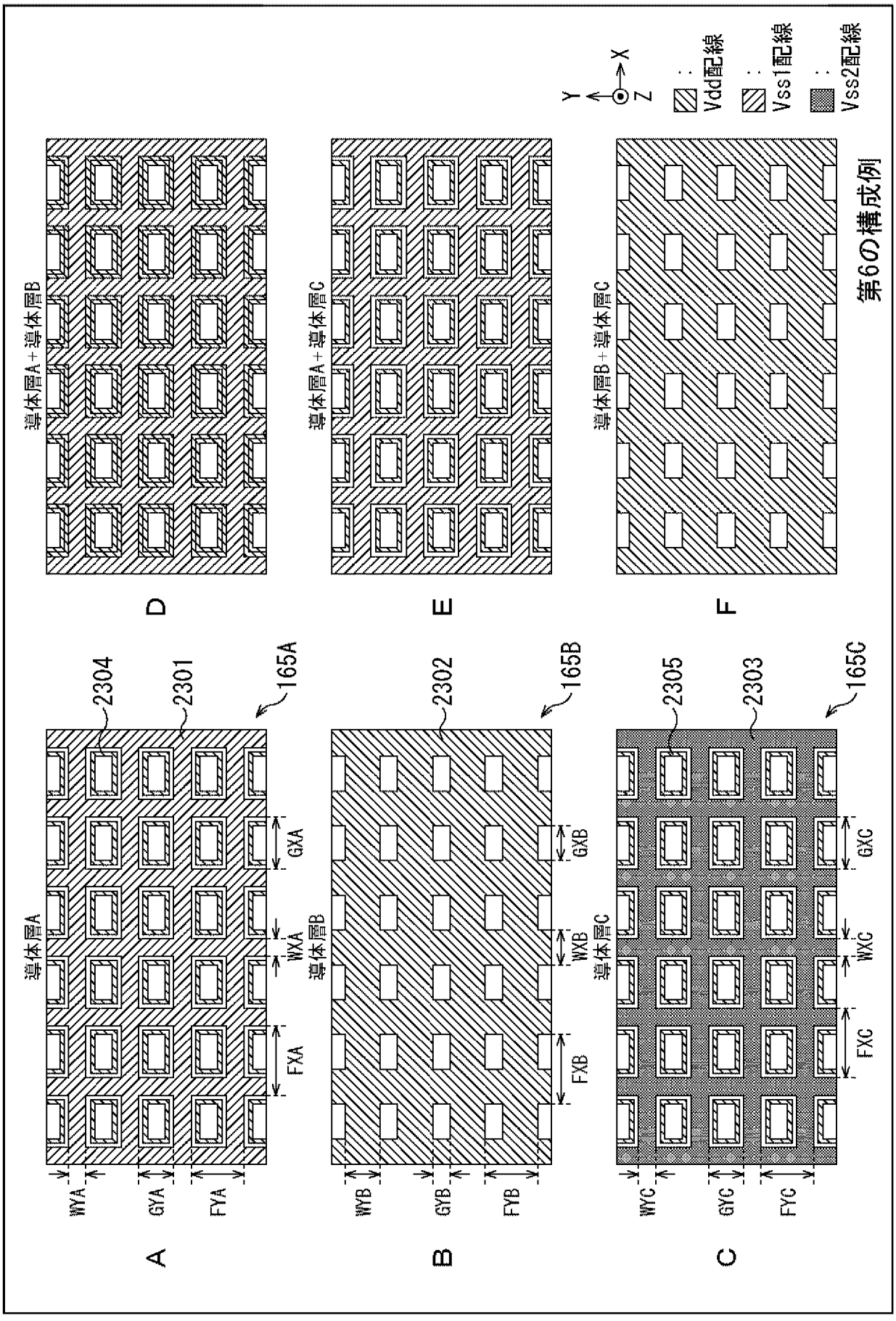
[図248]
FIG. 248


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2301
2302
2303
165A
165B
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

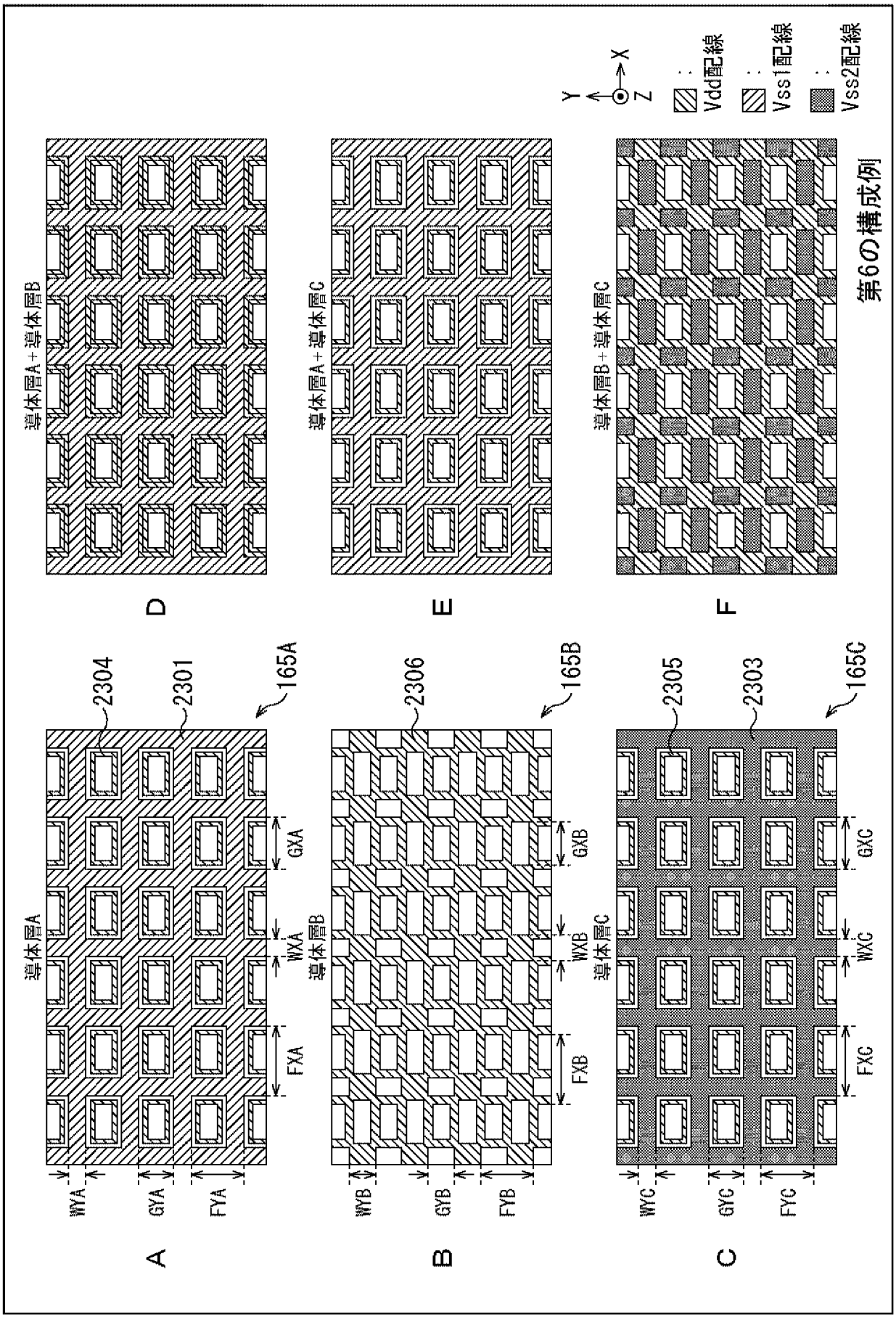
[図249]
FIG. 249


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2301a
2302
2301b
165A
165B
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

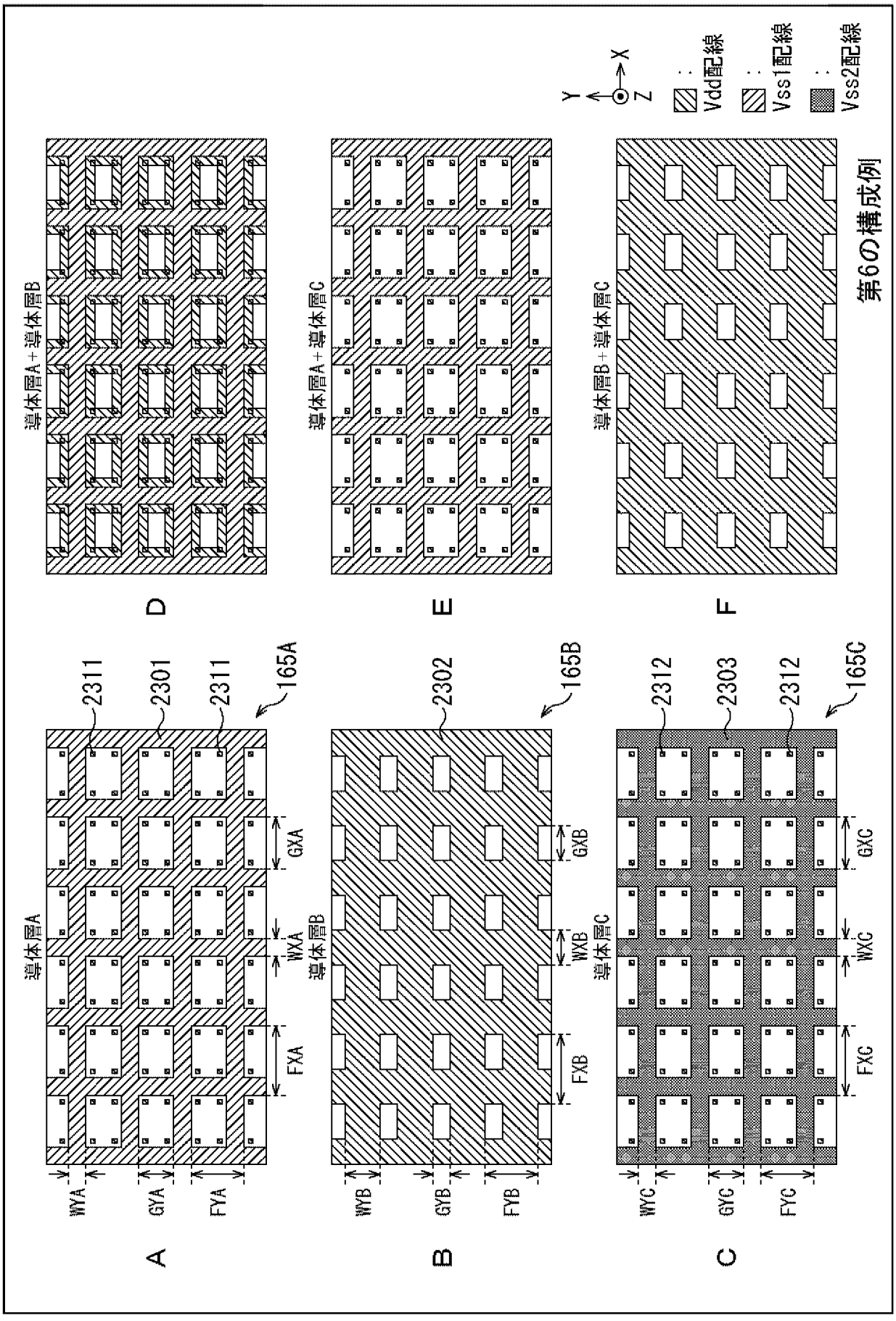
[図250]
FIG. 250


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2301
2302
2303
2304
2305
165A
165B
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

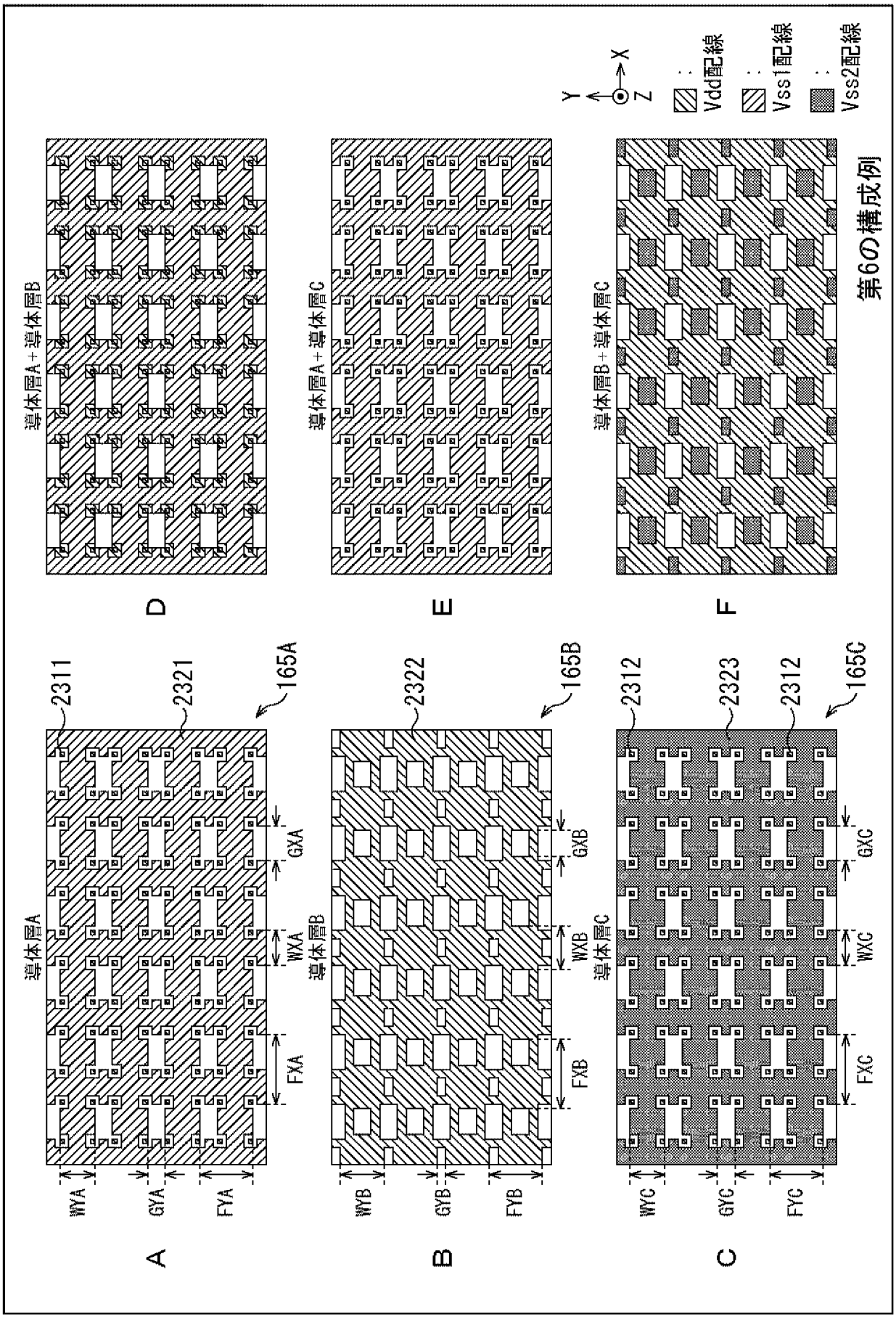
[図251]
FIG. 251


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2304
2301
165A
2306
165B
2305
2303
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

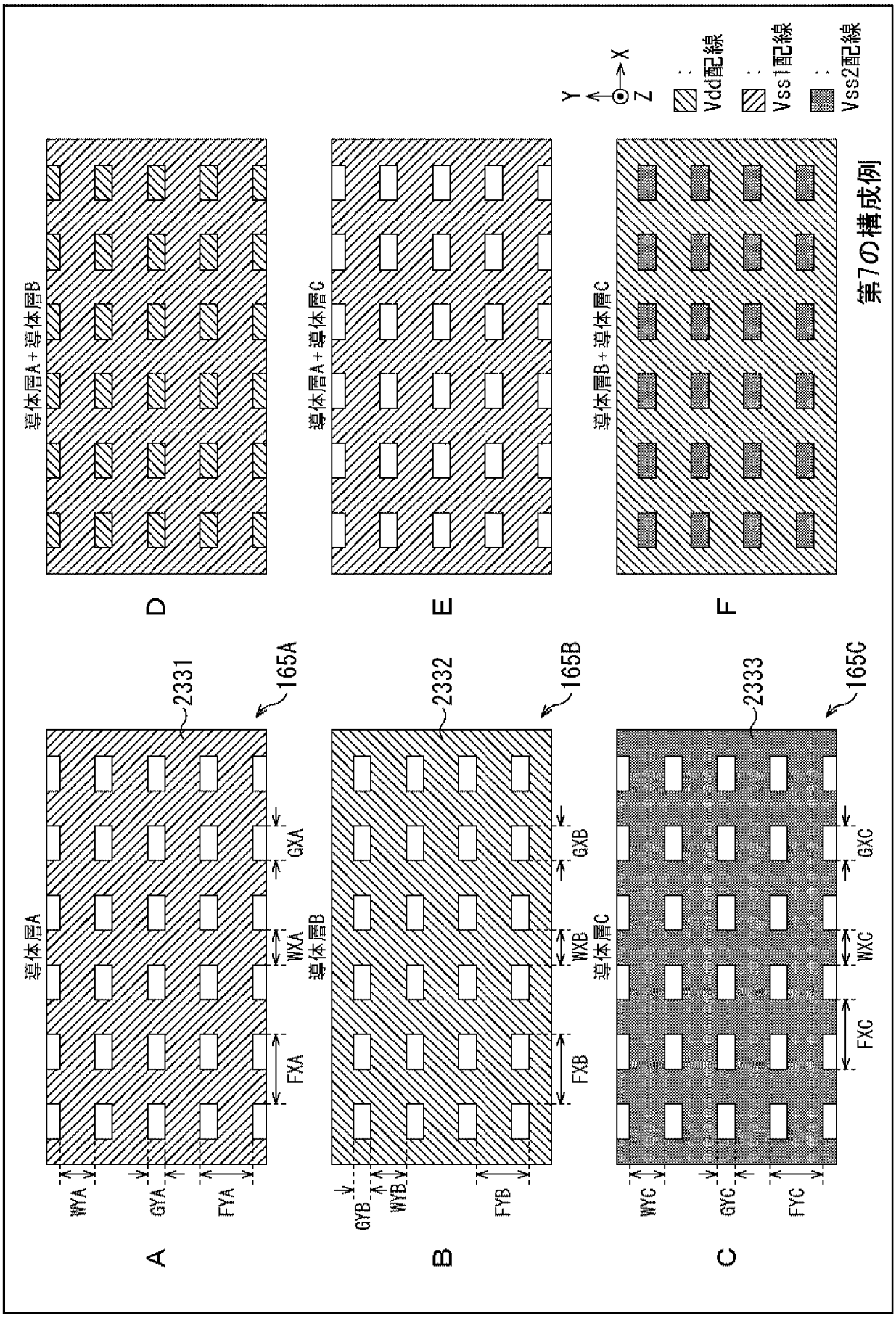
[図252]
FIG. 252


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2311
2301
2311
165A
2302
165B
2312
2303
2312
165C
GXA
WXA
FXA
GXB
WXB
FXB
GXC
WXC
FXC
WYA
GYA
FYA
WYB
GYB
FYB
WYC
GYC
FYC

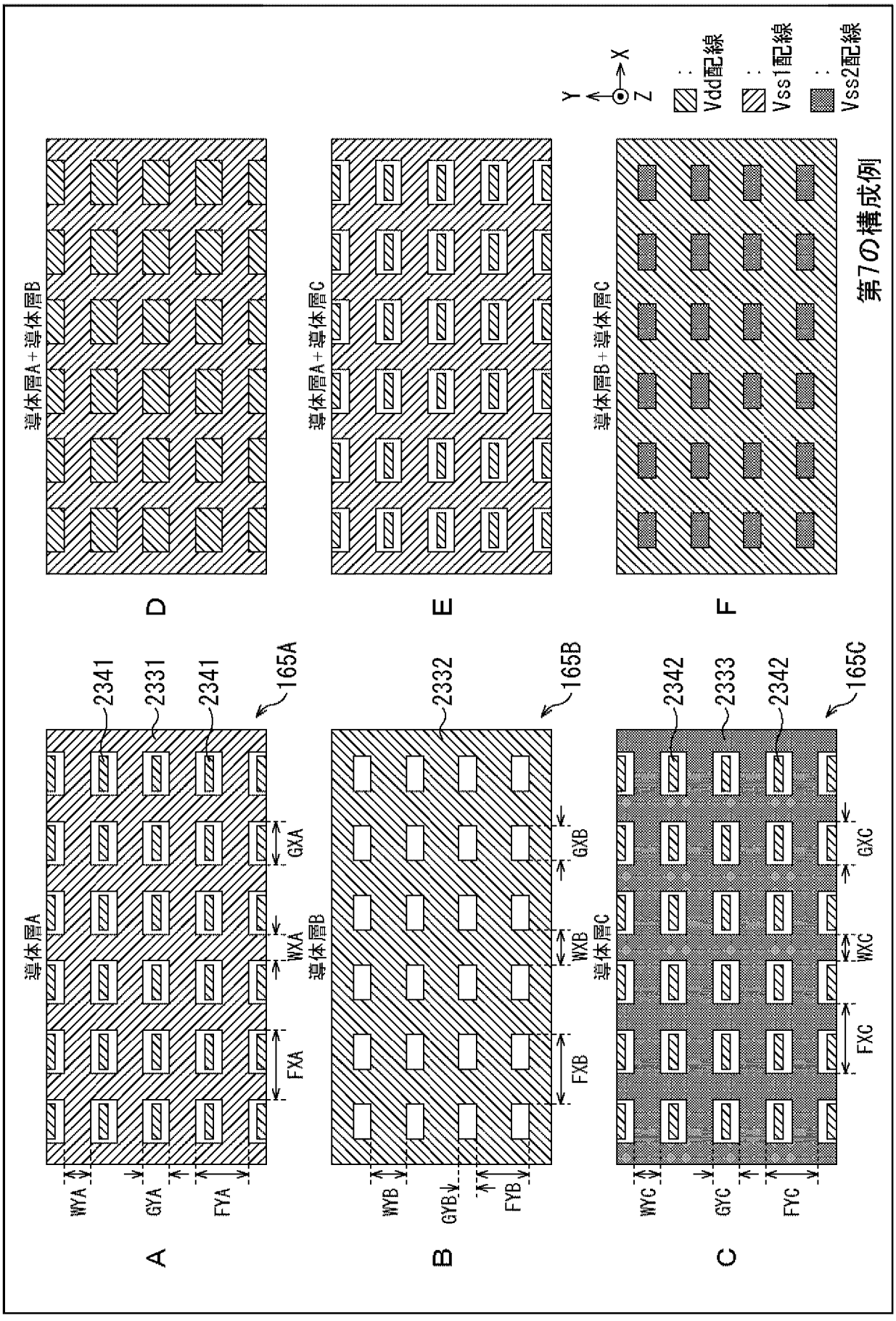
[図253]
FIG. 253


第6の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2311
2321
165A
2322
165B
2312
2323
2312
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC
A
B
C
D
E
F

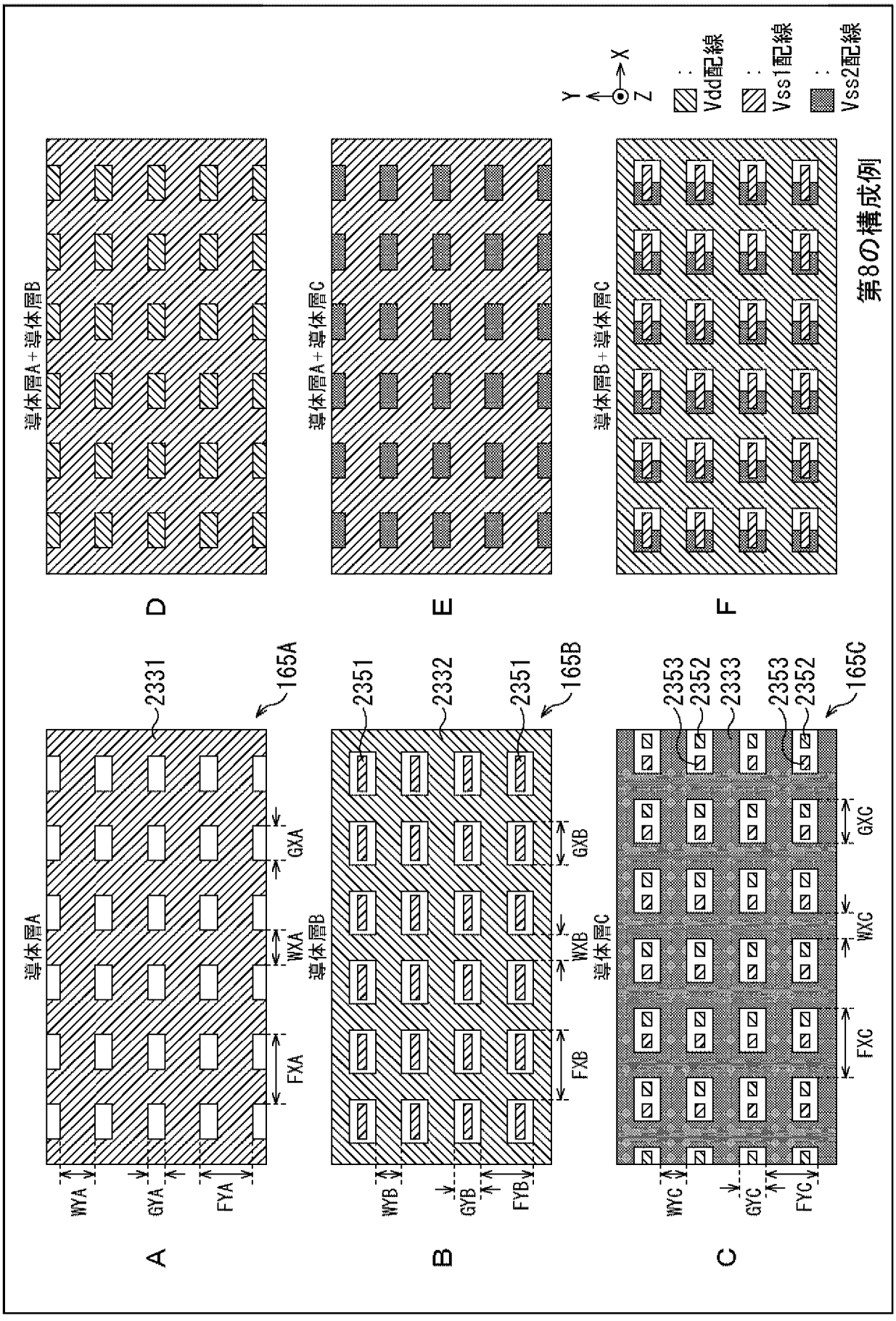
[図254]
FIG. 254


第7の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
導体層A
導体層A＋導体層B
導体層B
導体層A＋導体層C
導体層C
導体層B＋導体層C
2331
2332
2333
165A
165B
165C
GXA
WXA
FXA
GXB
WXB
FXB
GXC
WXC
FXC
WYA
GYA
FYA
GYB
WYB
FYB
WYC
GYC
FYC
A
B
C
D
E
F

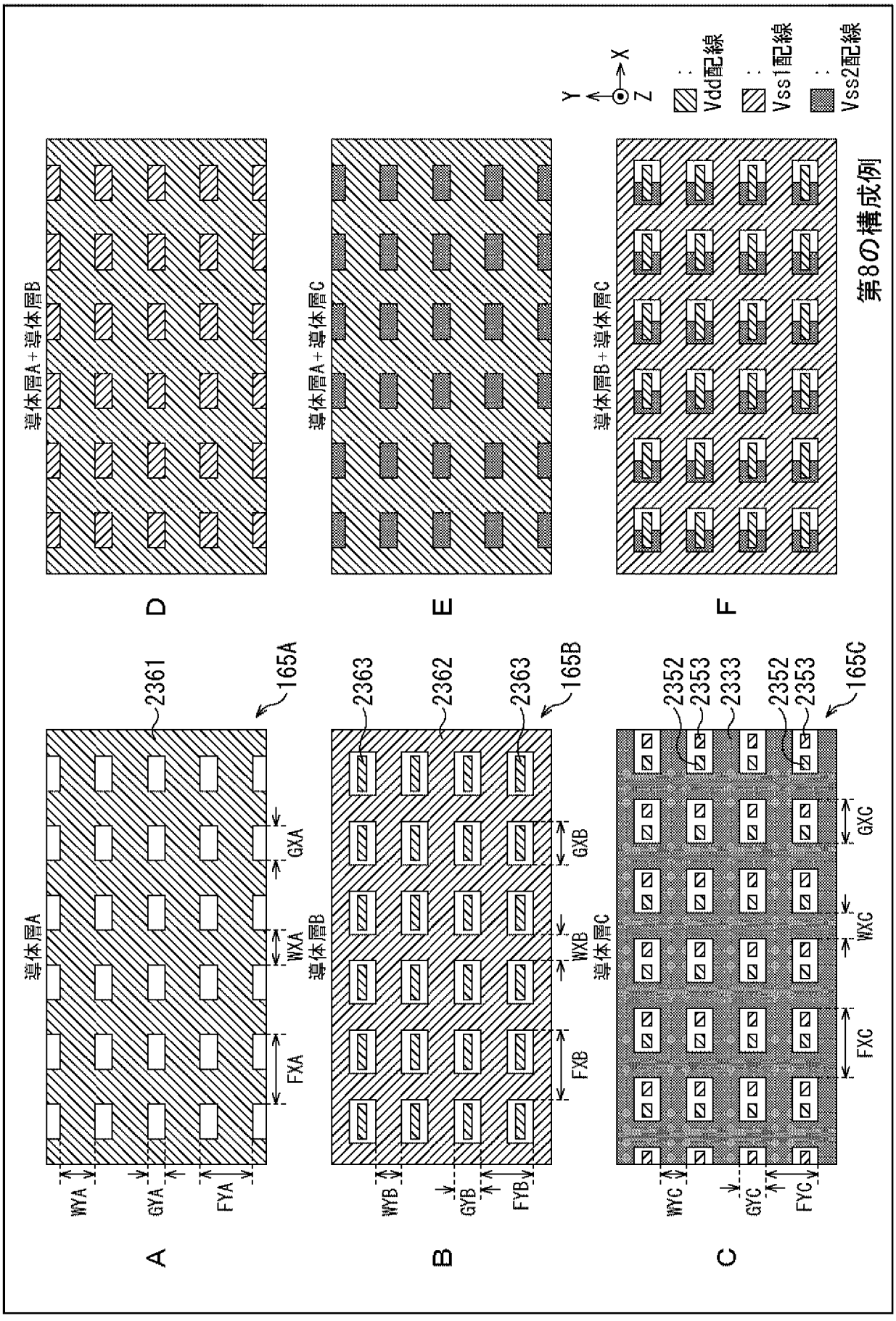
[図255]
FIG. 255


第7の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
165A
165B
165C
2341
2331
2341
2332
2342
2333
2342
GXA
WXA
FXA
GXB
WXB
FXB
GXC
WXC
FXC
WYA
GYA
FYA
WYB
GYB
FYB
WYC
GYC
FYC

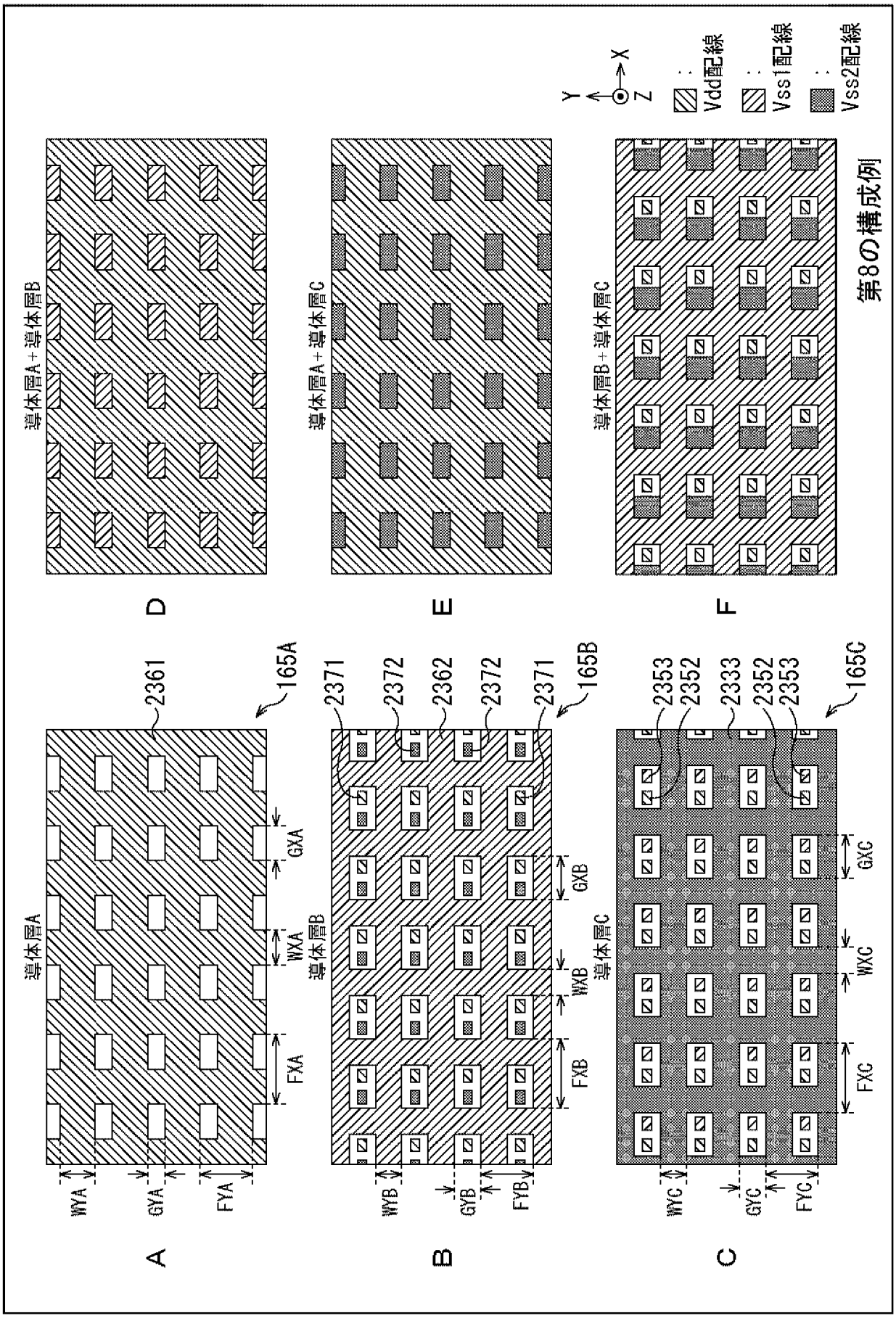
[図256]
FIG. 256


第8の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
165A
165B
165C
2331
2351
2332
2353
2352
2333
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

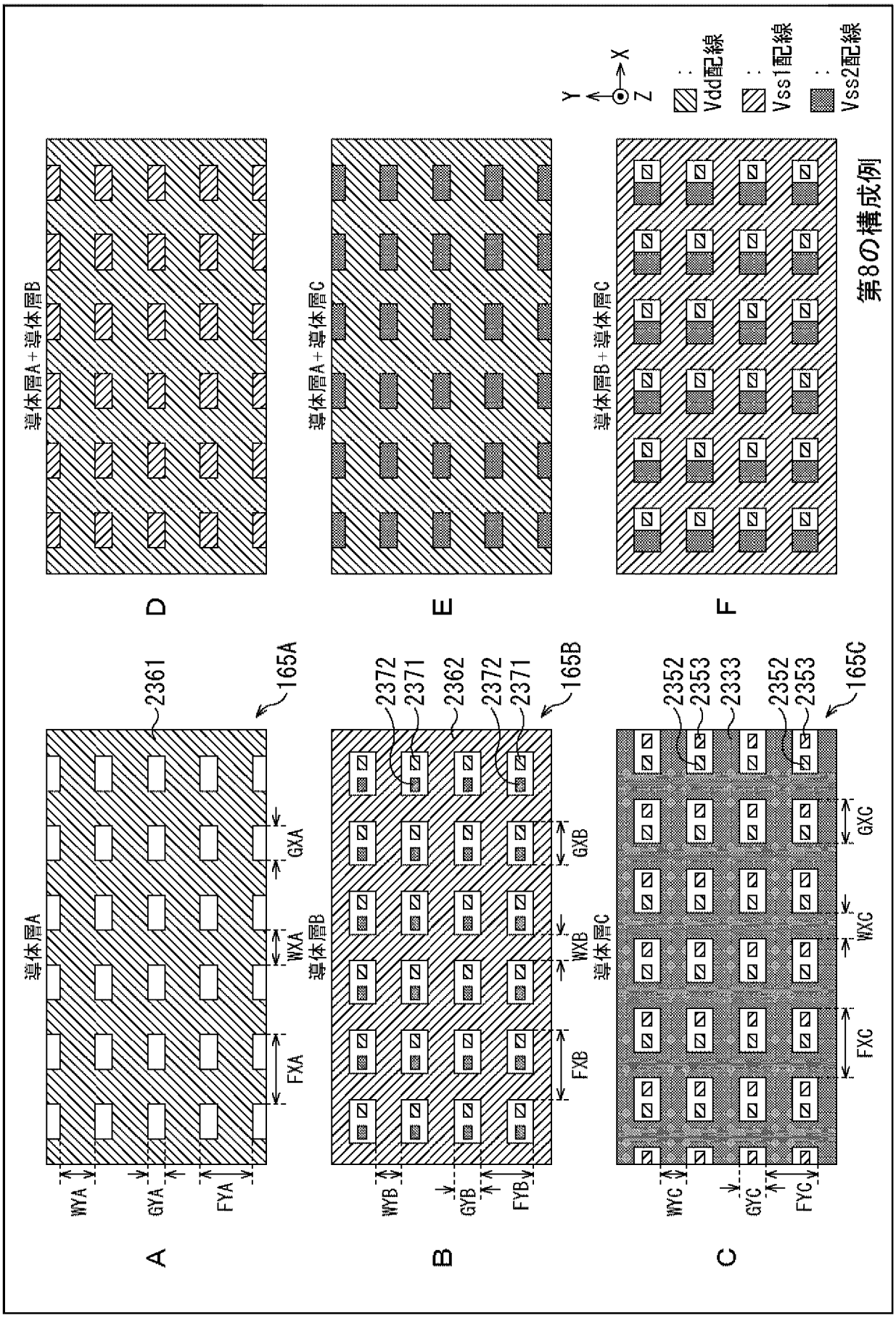
[図257]
FIG. 257


第8の構成例
Vdd配線
Vss1配線
Vss2配線
Y
X
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
165A
165B
165C
2361
2362
2363
2352
2353
2333
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

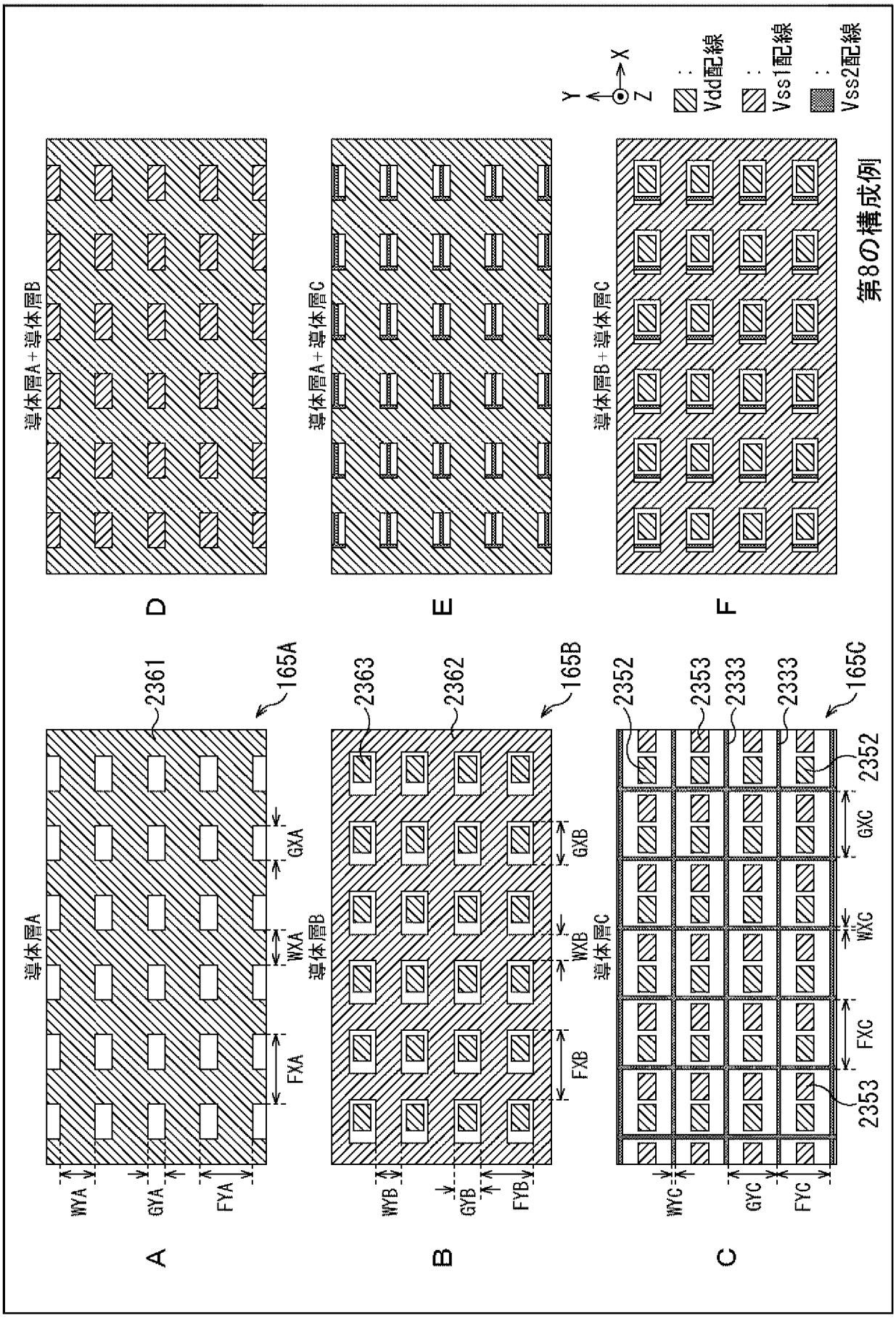
[図258]
FIG. 258


第8の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
2361
165A
2371
2372
2362
165B
2353
2352
2333
165C
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

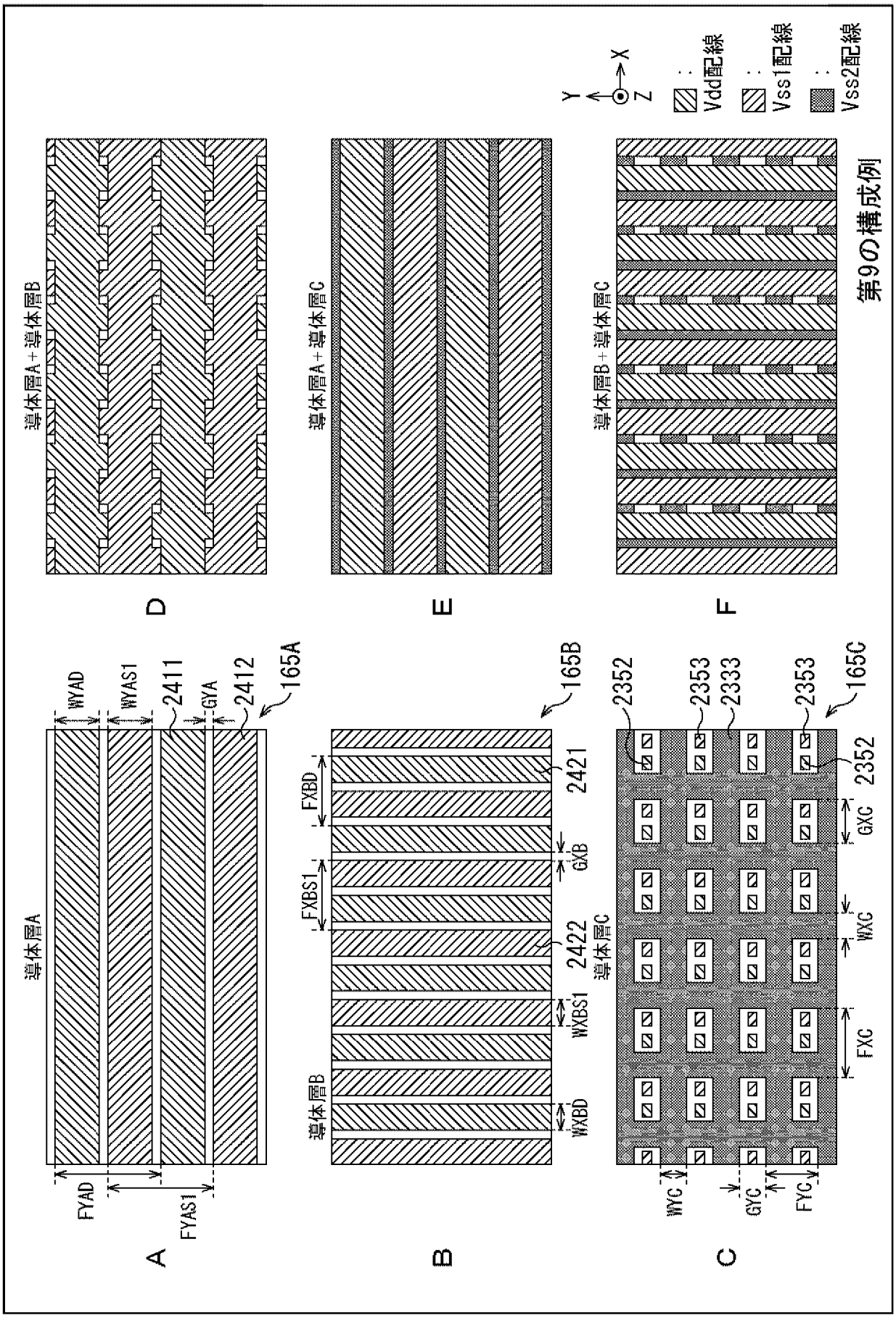
[図259]
FIG. 259


第8の構成例
Vdd配線
Vss1配線
Vss2配線
Y
X
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
165A
165B
165C
2361
2372
2371
2362
2352
2353
2333
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

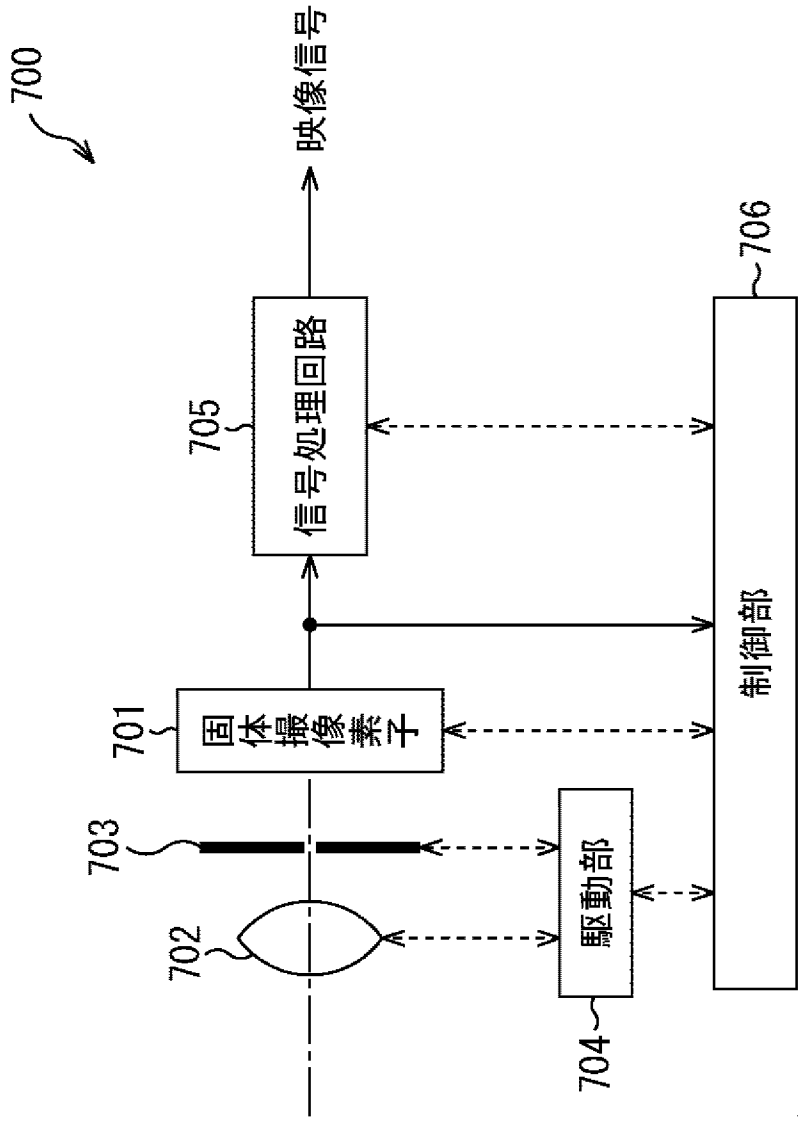
[図260]
FIG. 260


第8の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
A
B
C
D
E
F
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
165A
165B
165C
2361
2362
2363
2352
2353
2333
WYA
GYA
FYA
WXA
GXA
FXA
WYB
GYB
FYB
WXB
GXB
FXB
WYC
GYC
FYC
WXC
GXC
FXC

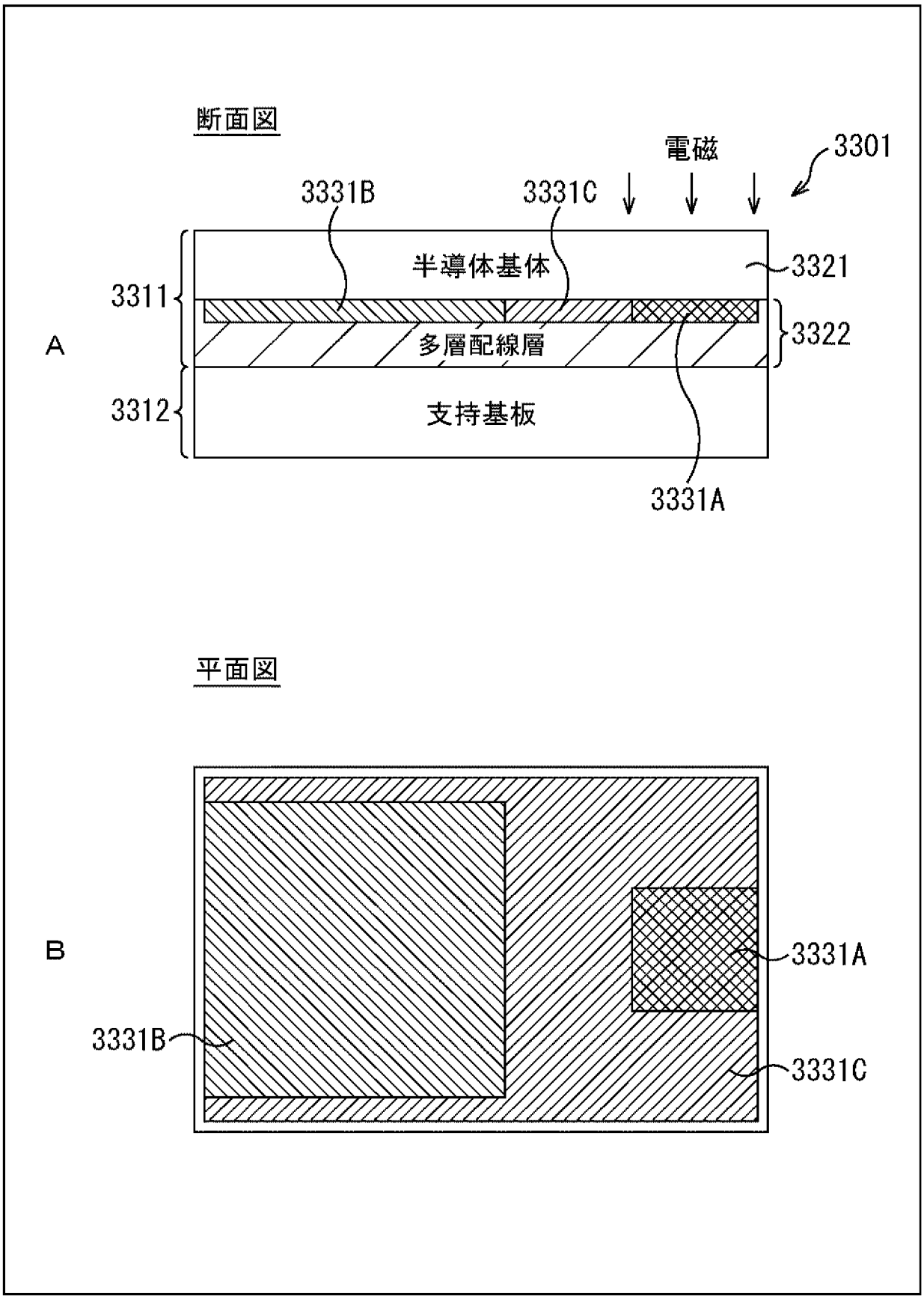
[図261]
FIG. 261


第9の構成例
Vdd配線
Vss1配線
Vss2配線
X
Y
Z
導体層A
導体層B
導体層C
導体層A＋導体層B
導体層A＋導体層C
導体層B＋導体層C
WYAD
WYAS1
GYA
FYAD
FYAS1
2411
2412
165A
FXBD
FXBS1
WXBS1
WXBD
GXB
2421
2422
165B
2352
2353
2333
165C
GXC
WXC
FXC
WYC
GYC
FYC
A
B
C
D
E
F

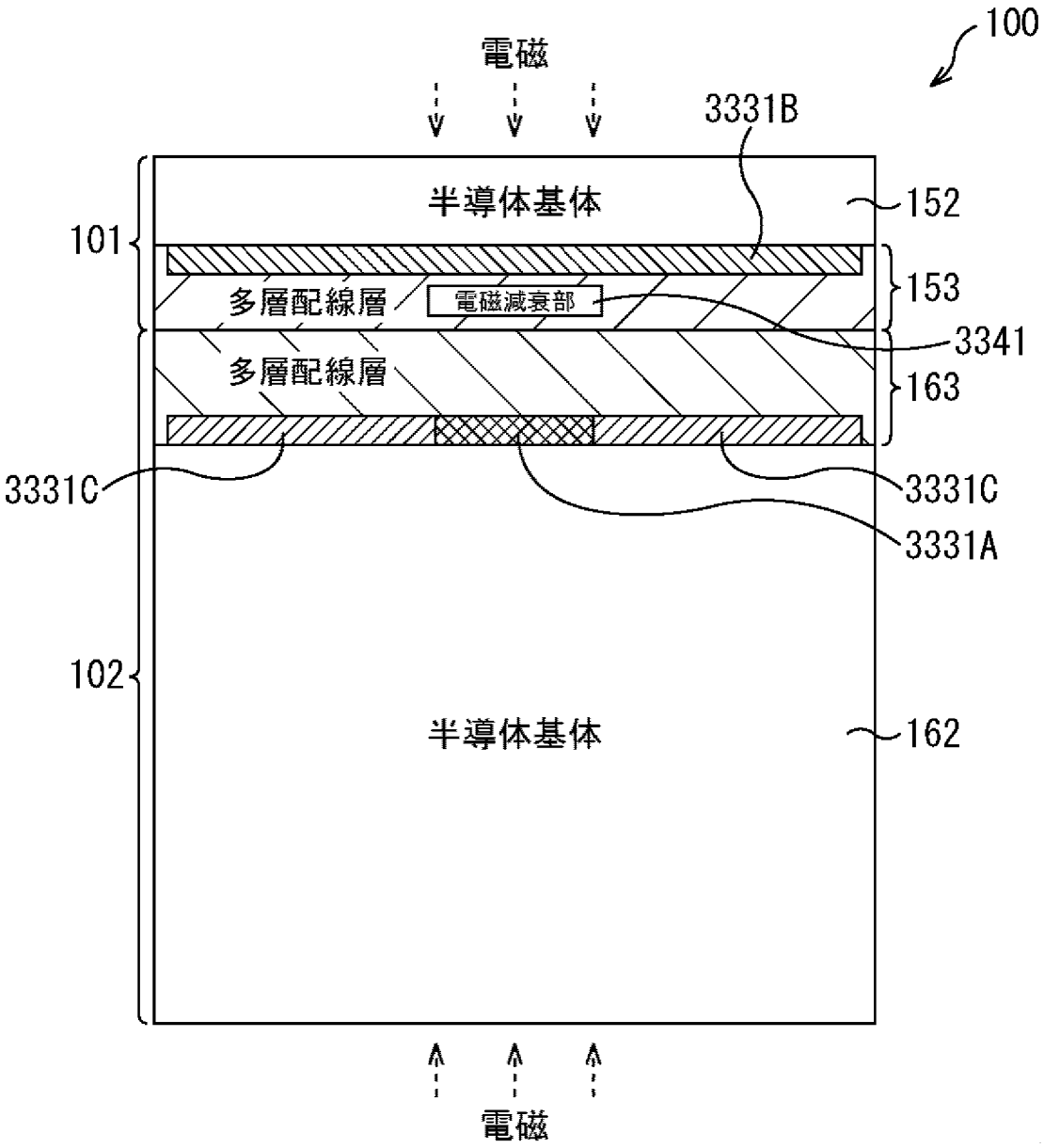
[図262]
FIG. 262



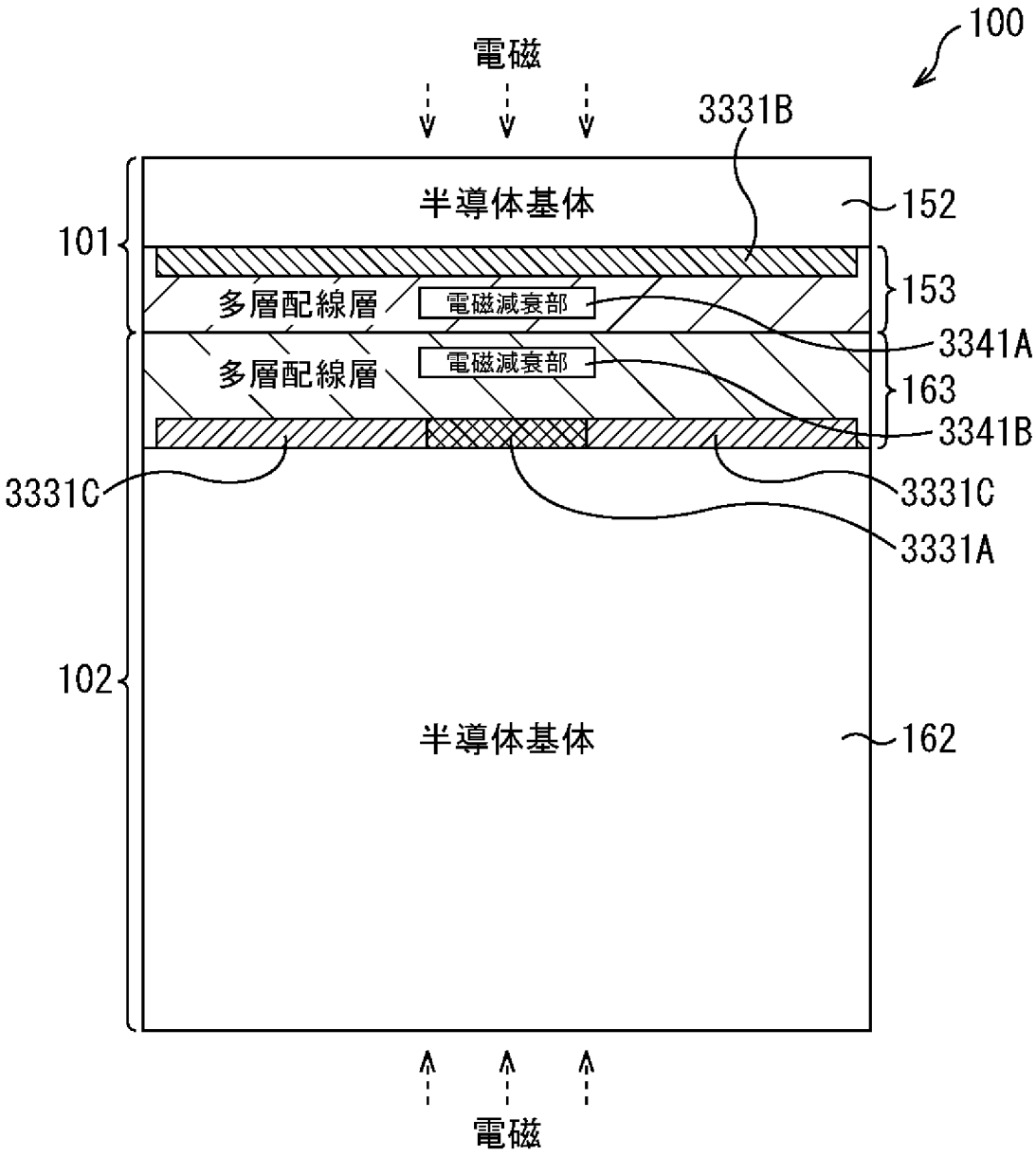
[図263]
FIG. 263


断面図
電磁
3301
3331B
3331C
半導体基体
3321
3311
3322
A
多層配線層
3312
支持基板
3331A
平面図
B
3331A
3331B
3331C

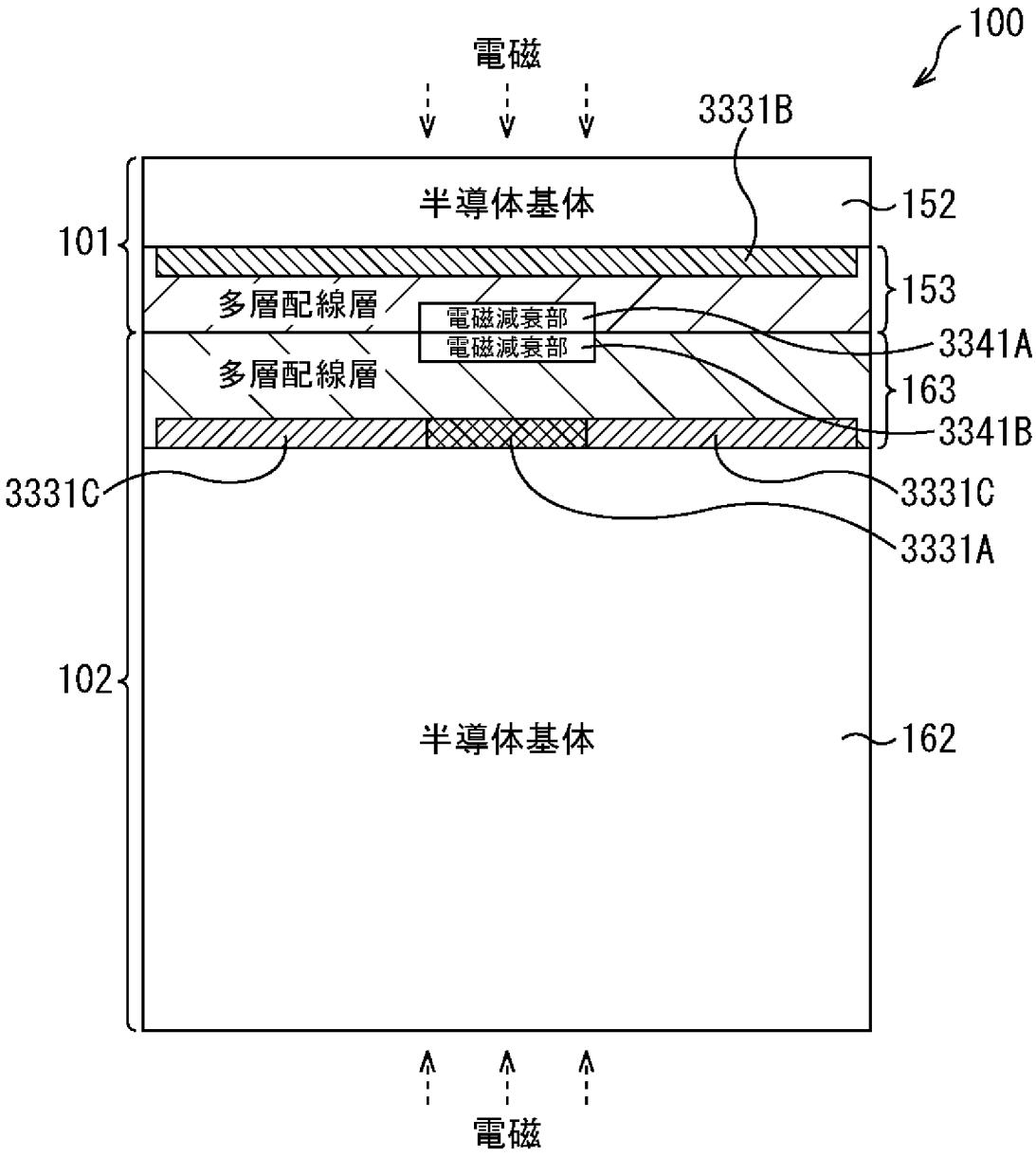
[図264]
FIG. 264


100
電磁
3331B
半導体基体
152
101
153
多層配線層
電磁減衰部
3341
多層配線層
163
3331C
3331C
3331A
102
半導体基体
162
電磁

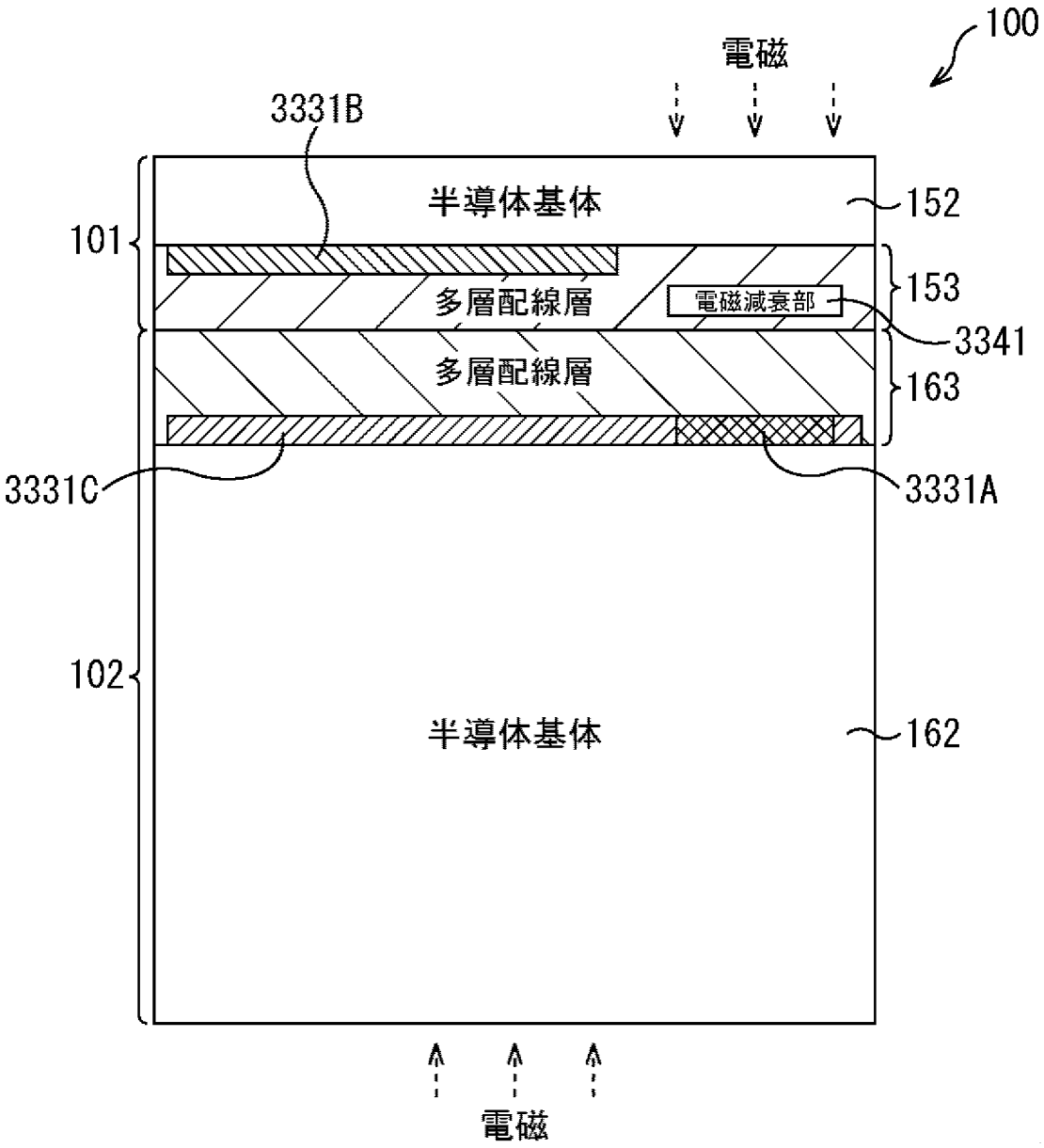
[図265]
FIG. 265


100
電磁
3331B
半導体基体
152
101
153
多層配線層
電磁減衰部
3341A
多層配線層
電磁減衰部
163
3341B
3331C
3331C
3331A
102
半導体基体
162
電磁

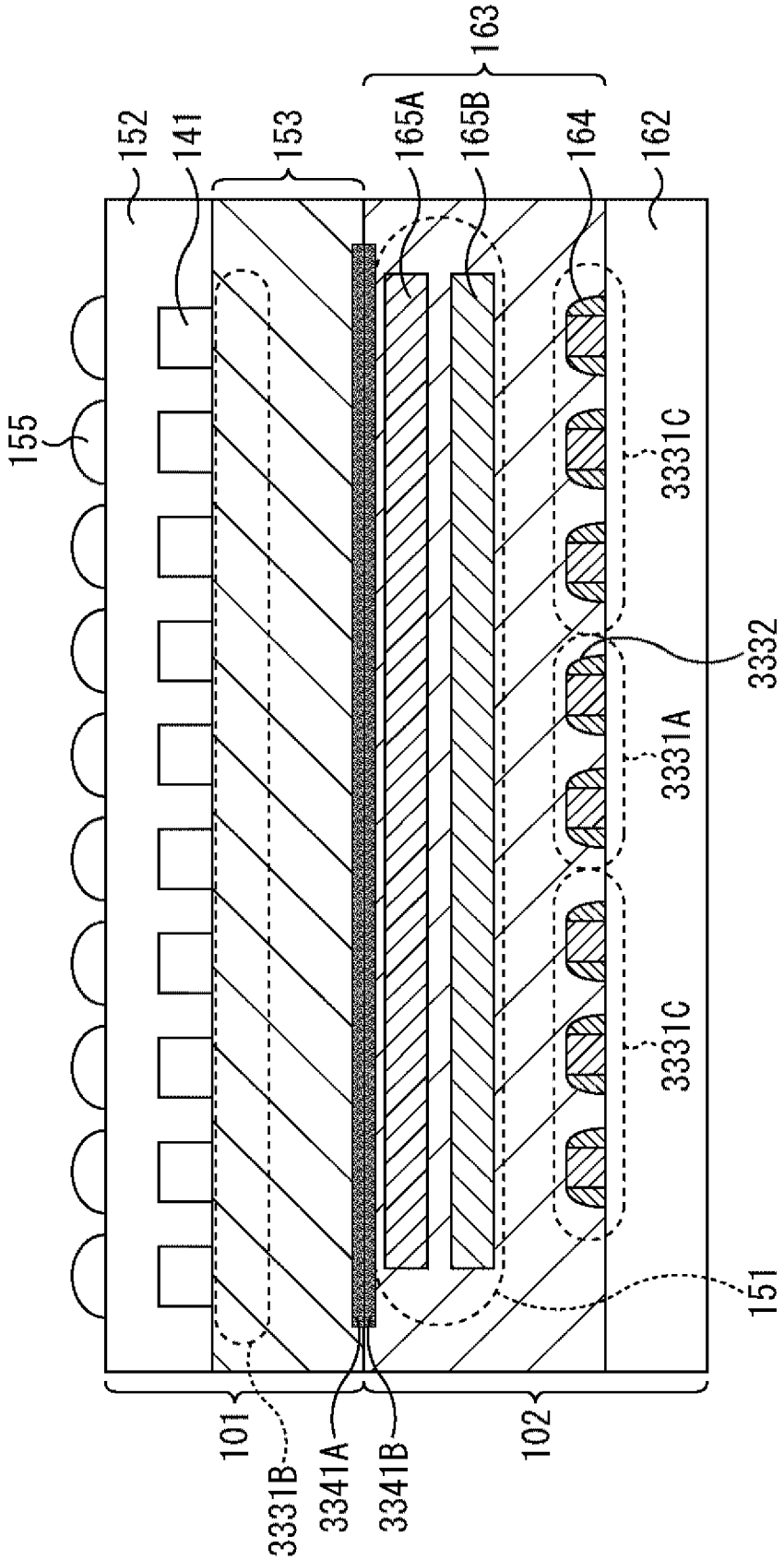
[図266]
FIG. 266


100
電磁
3331B
半導体基体
152
101
153
多層配線層
電磁減衰部
電磁減衰部
3341A
多層配線層
163
3341B
3331C
3331C
3331A
102
半導体基体
162
電磁

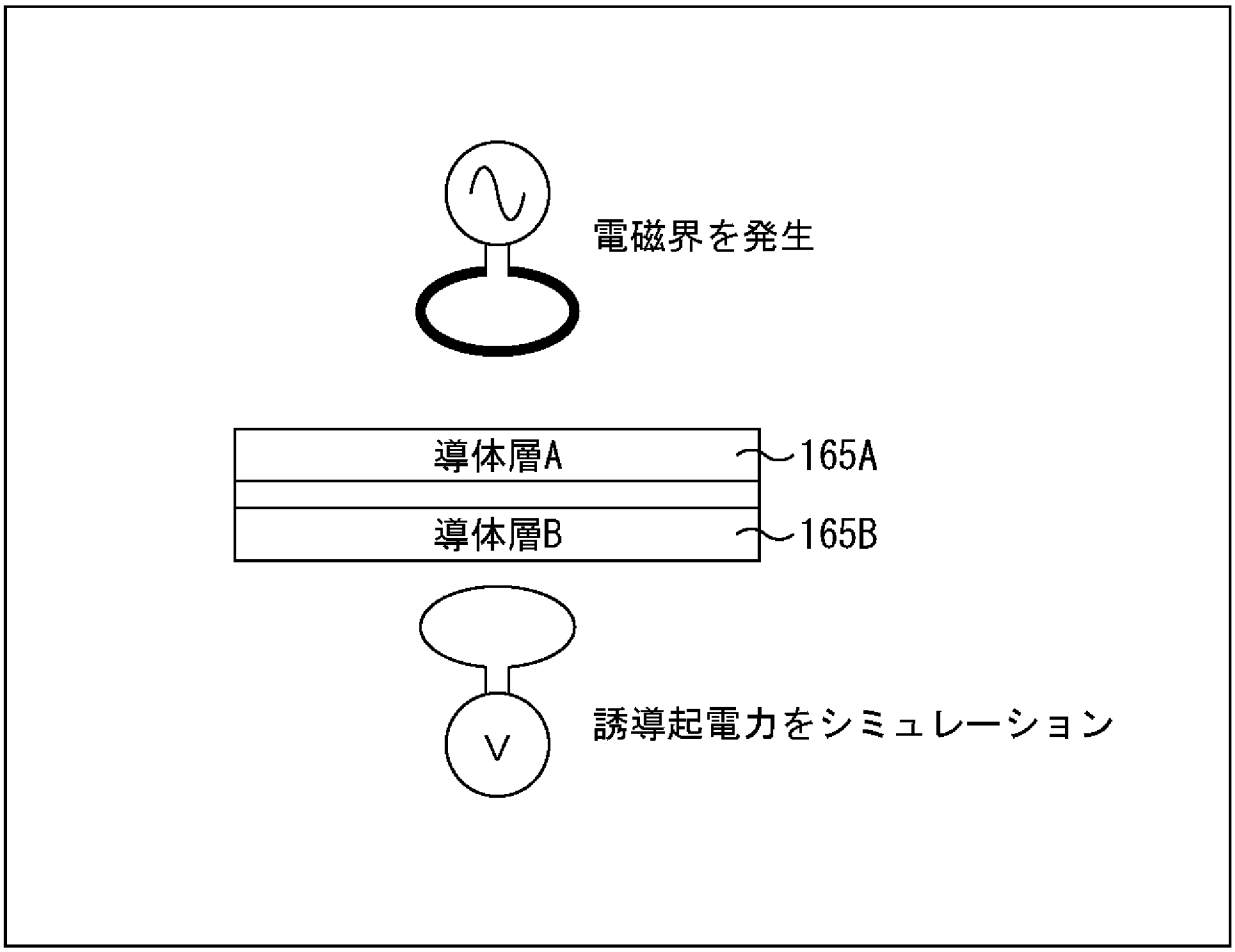
[図267]
FIG. 267


100
電磁
3331B
半導体基体
152
101
153
多層配線層
電磁減衰部
3341
多層配線層
163
3331C
3331A
102
半導体基体
162
電磁

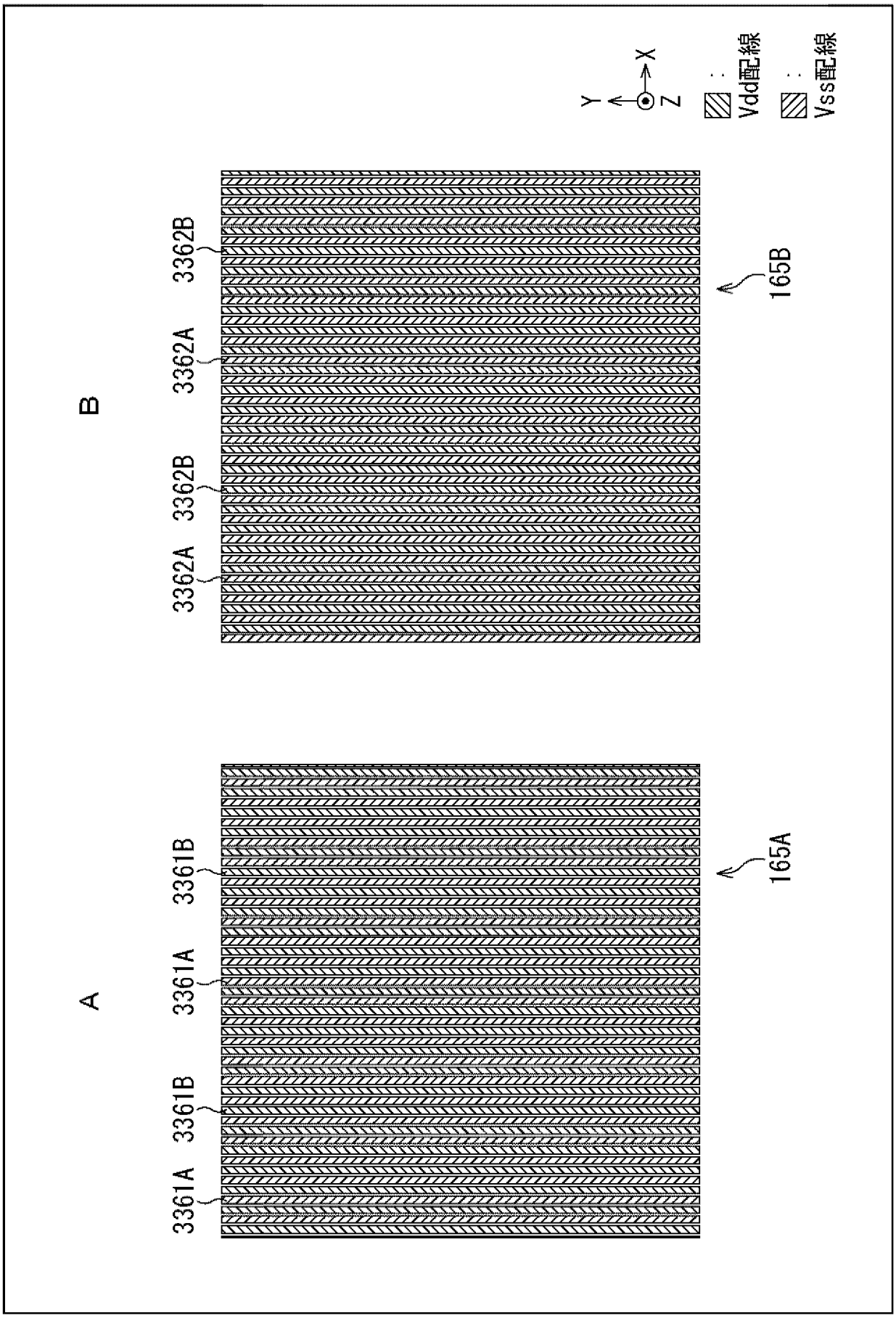
[図268]
FIG. 268


163
152
141
153
165A
165B
164
162
155
3331C
3332
3331A
3331C
151
101
102
3331B
3341A
3341B

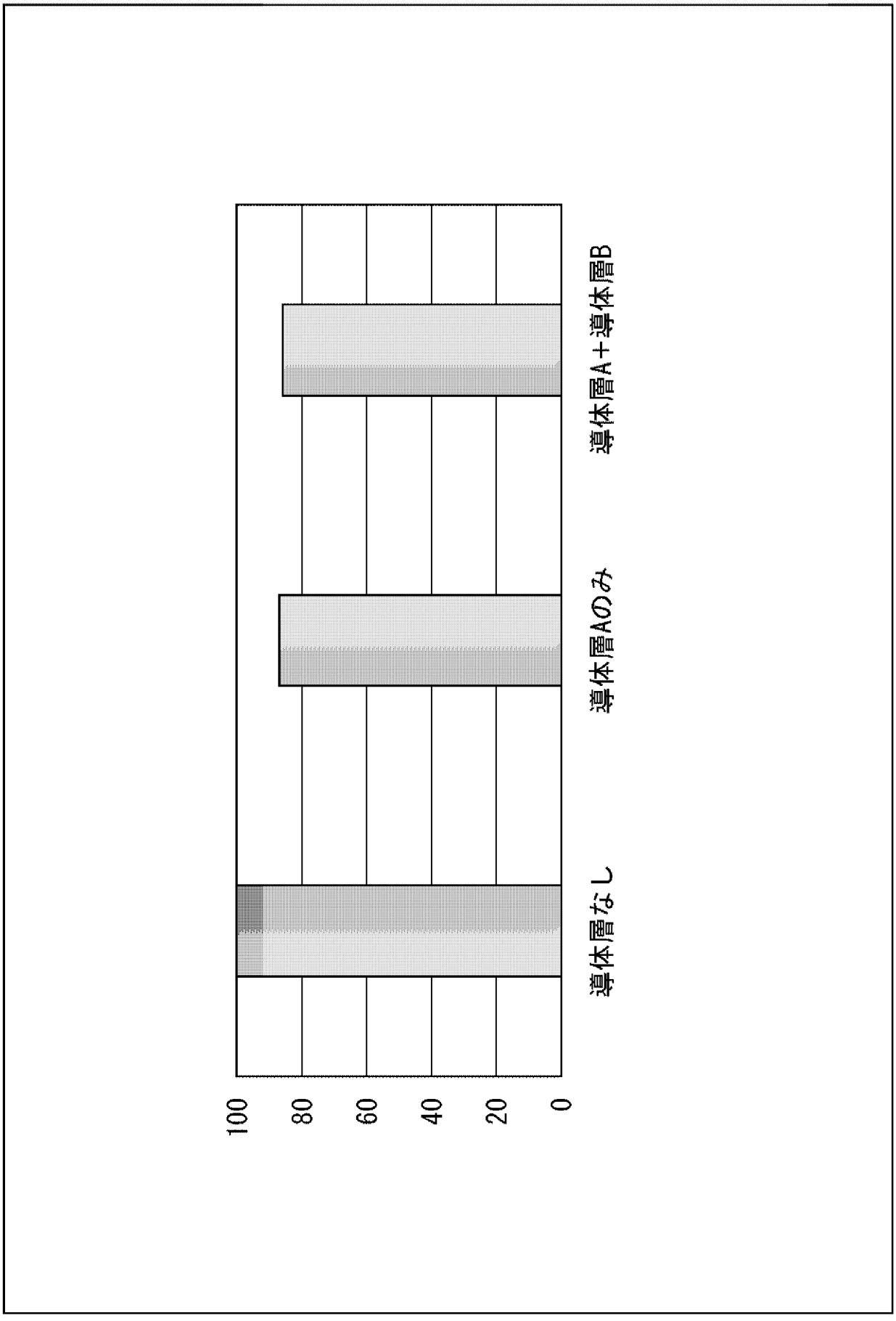
[図269]
FIG. 269



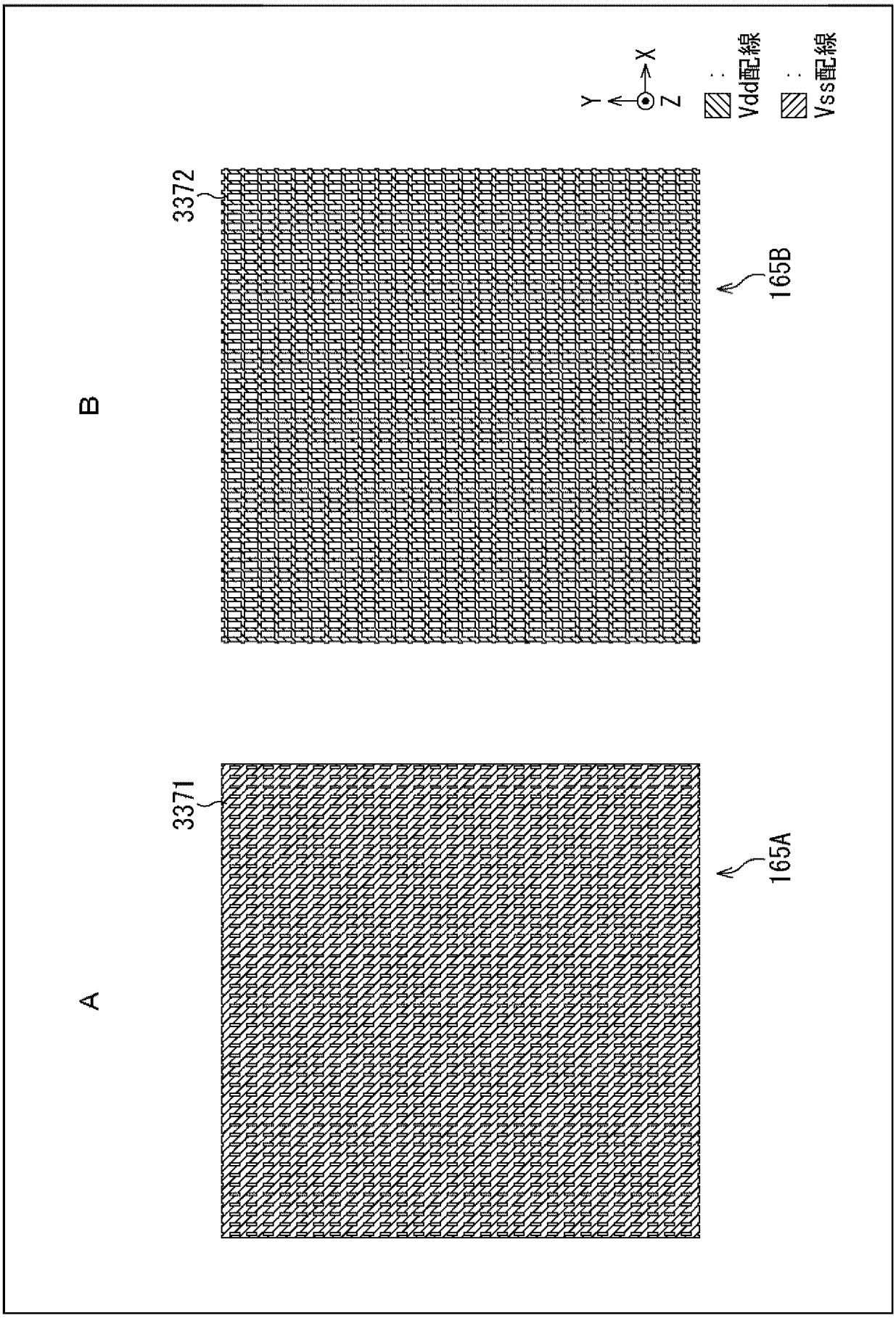
[図270]
FIG. 270


Y
X
Z
Vdd配線
Vss配線
B
3362B
3362A
3362B
3362A
165B
A
3361B
3361A
3361B
3361A
165A

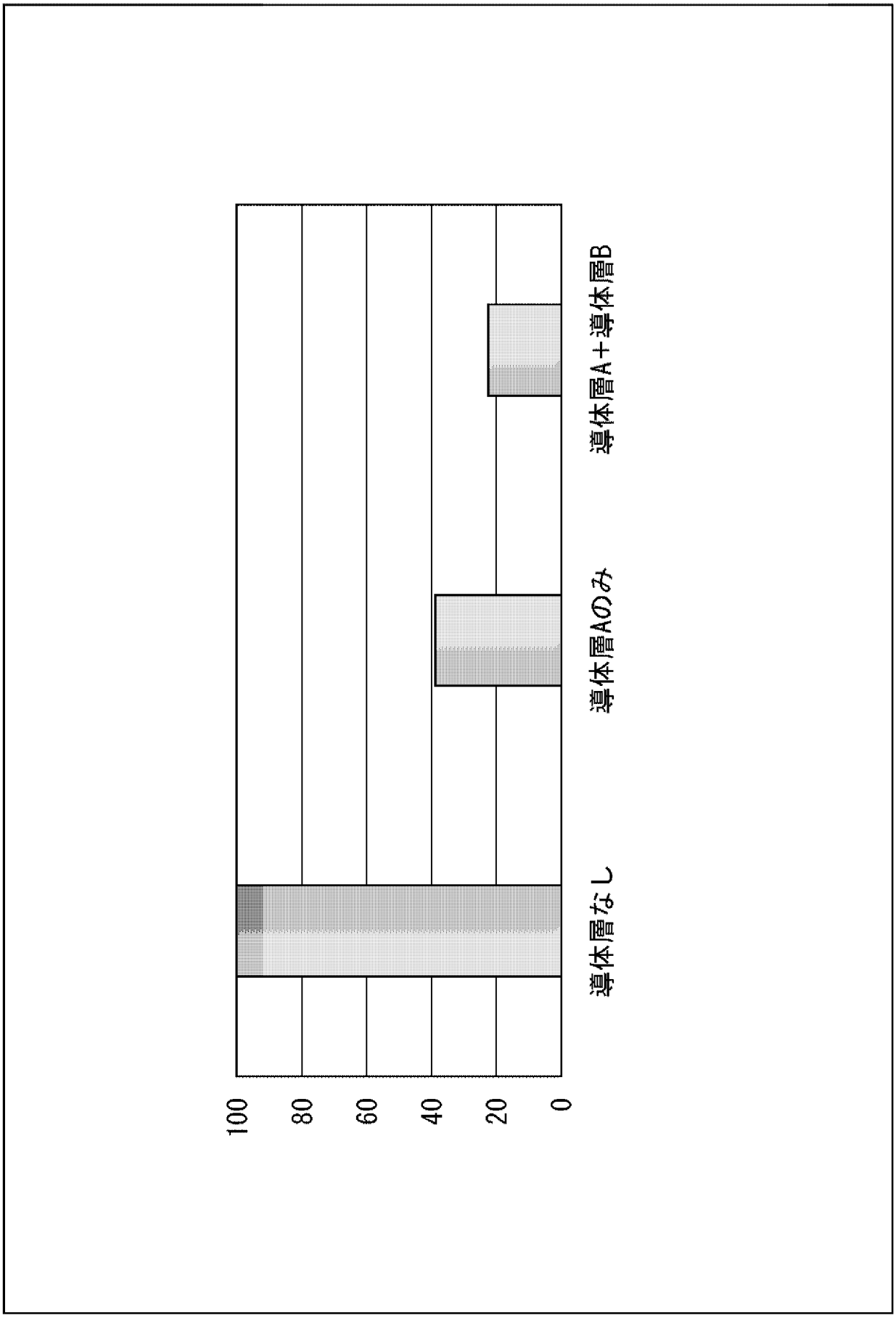
[図271]
FIG. 271



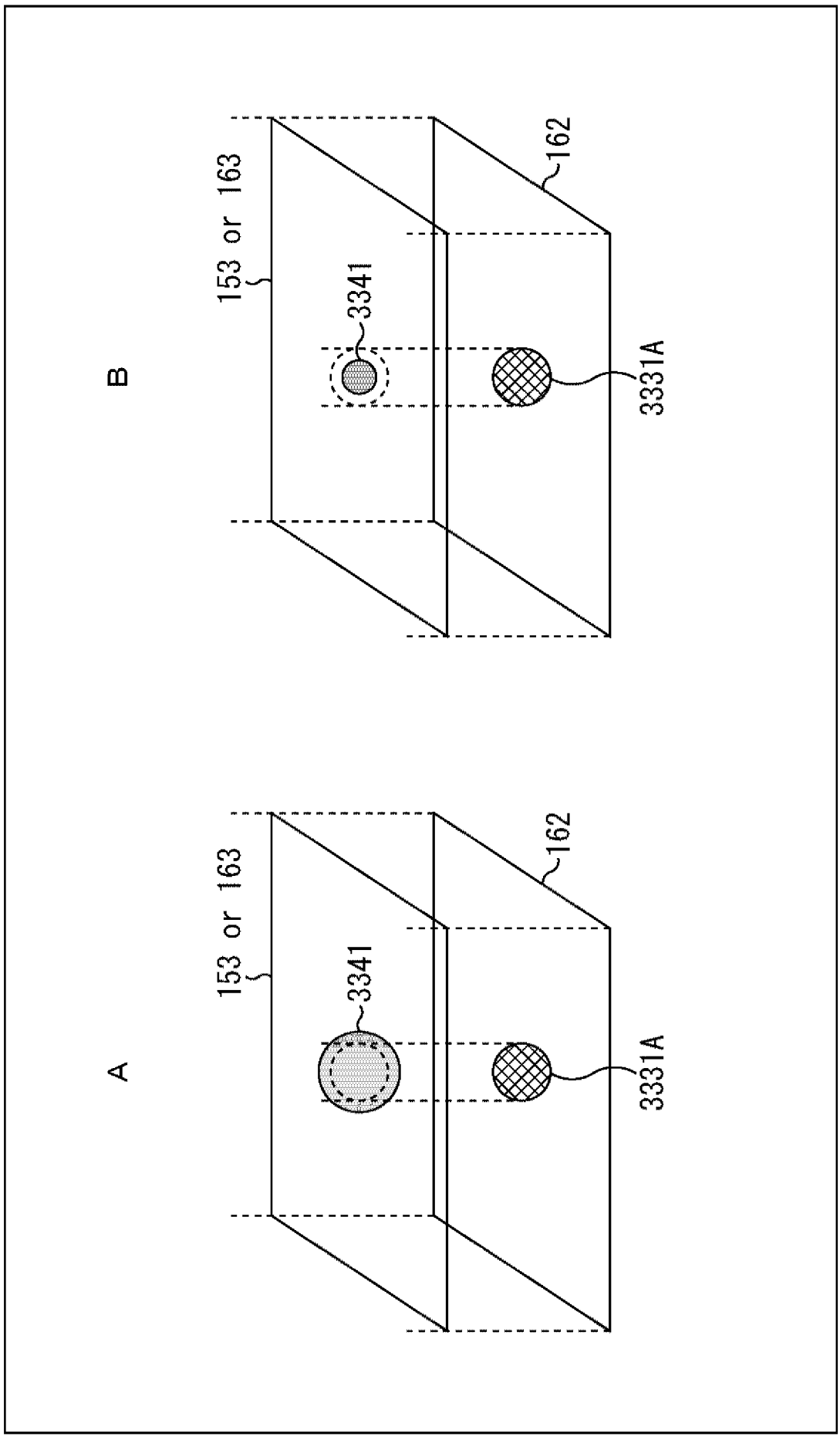
[図272]
FIG. 272



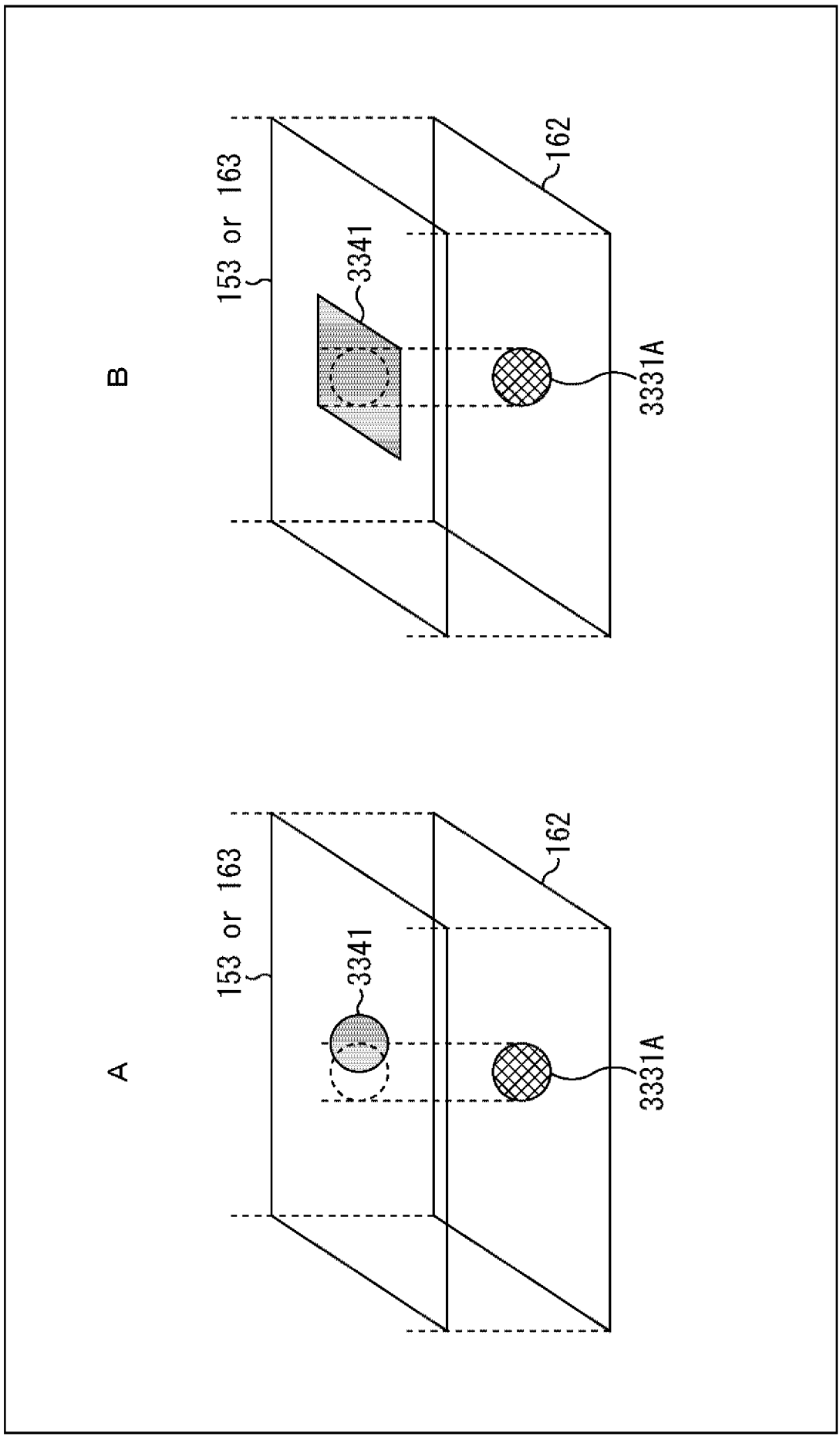
[図273]
FIG. 273



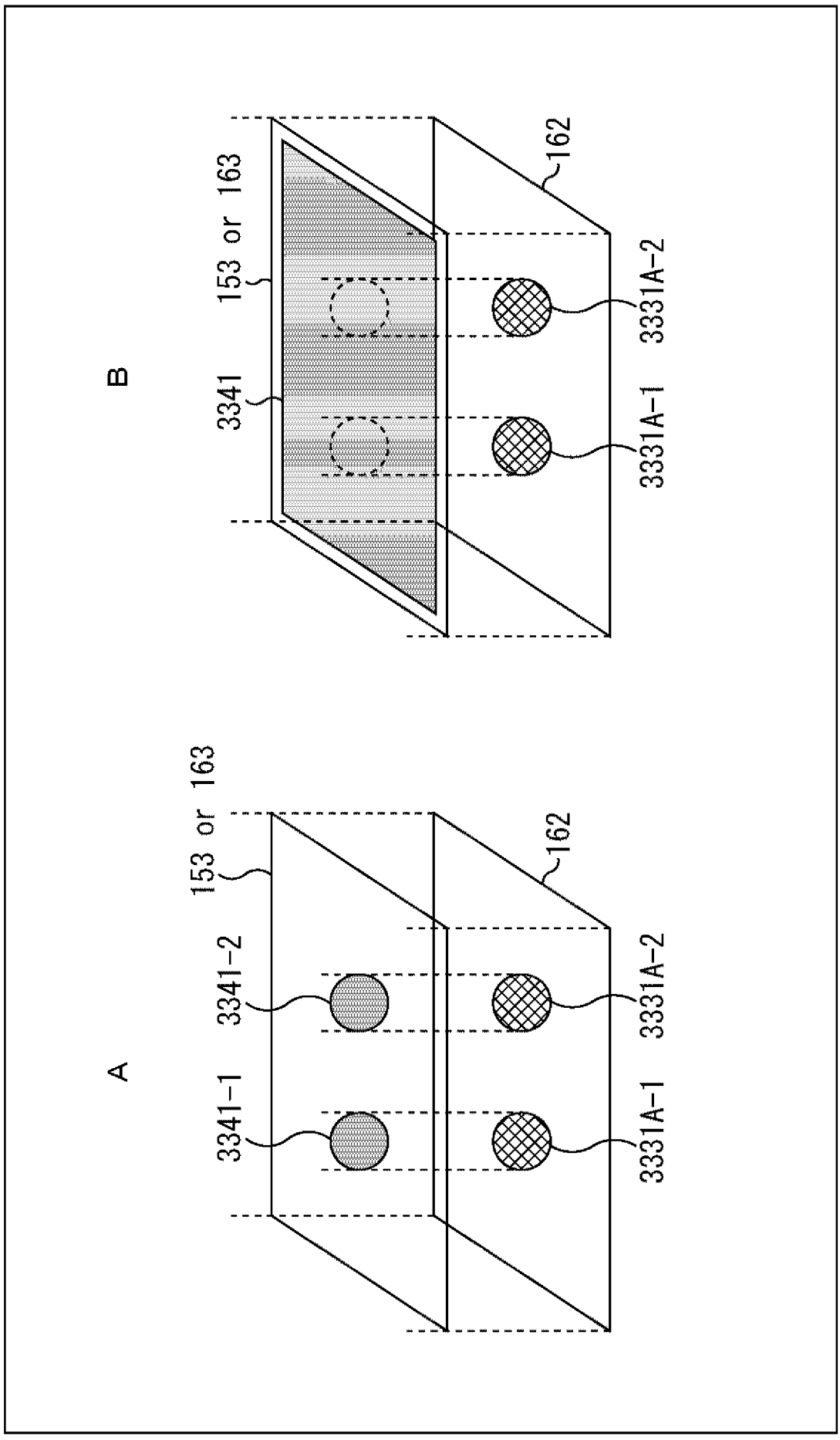
[図274]
FIG. 274



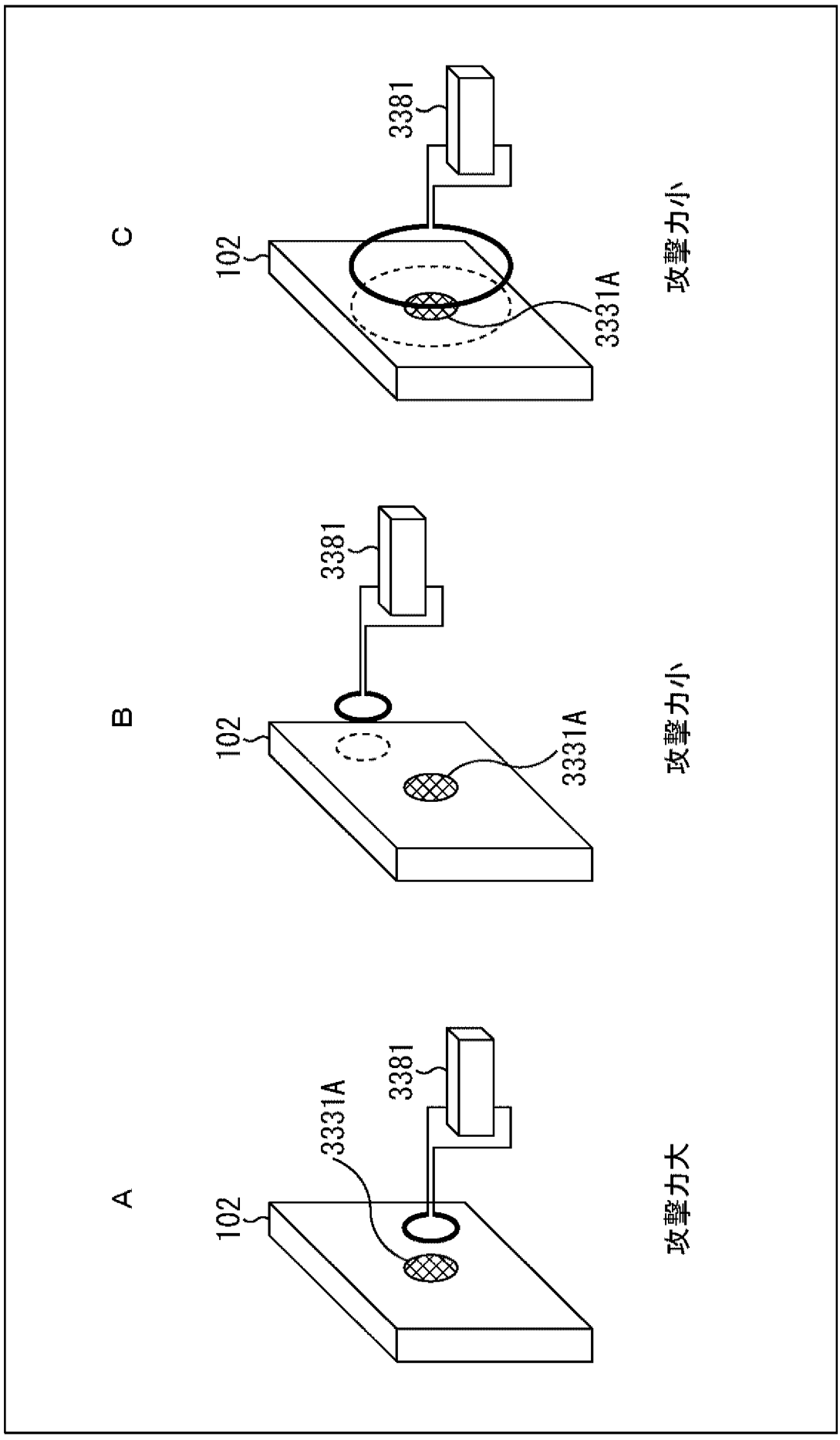
[図275]
FIG. 275



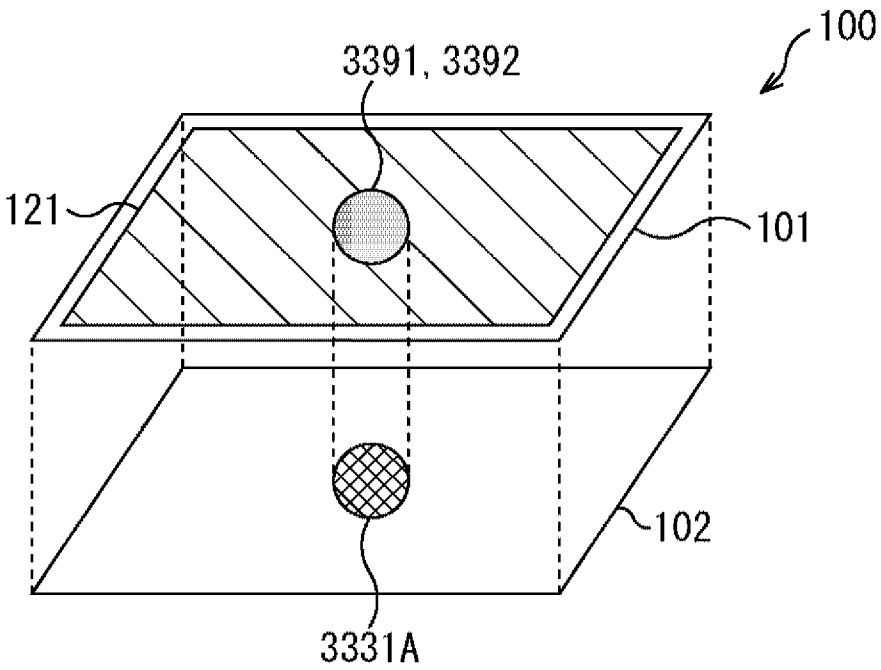
[図276]
FIG. 276


A
153 or 163
162
3341-2
3341-1
3331A-2
3331A-1
B
153 or 163
162
3341
3331A-2
3331A-1

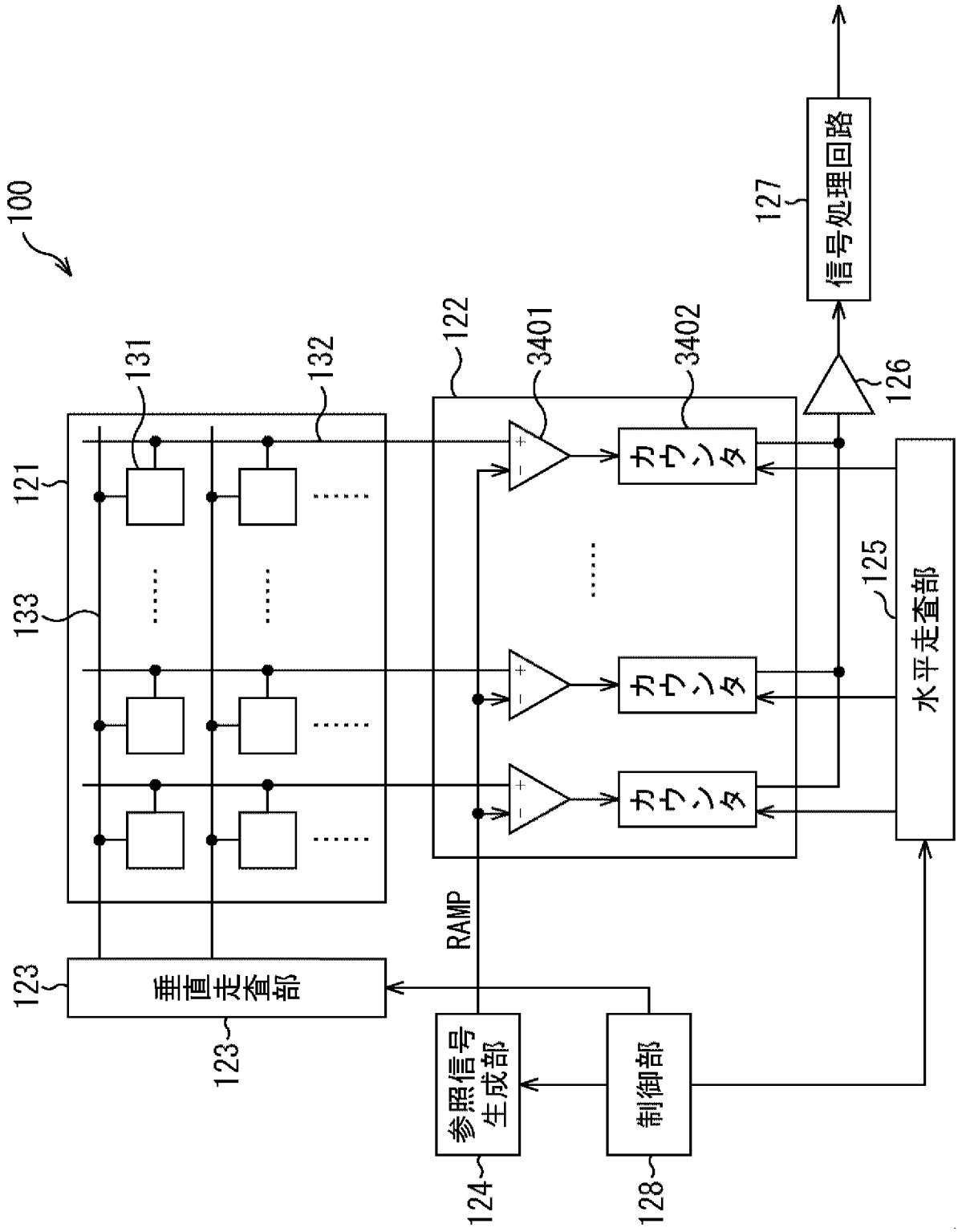
[図277]
FIG. 277


A
102
3331A
3381
攻撃力大
B
102
3331A
3381
攻撃力小
C
102
3331A
3381
攻撃力小

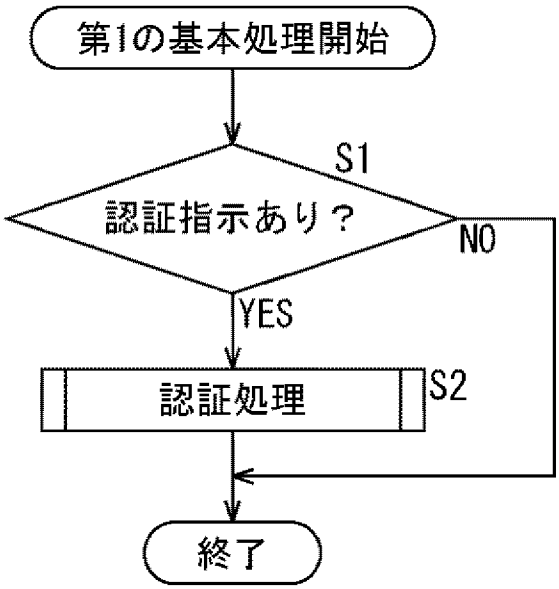
[図278]
FIG. 278



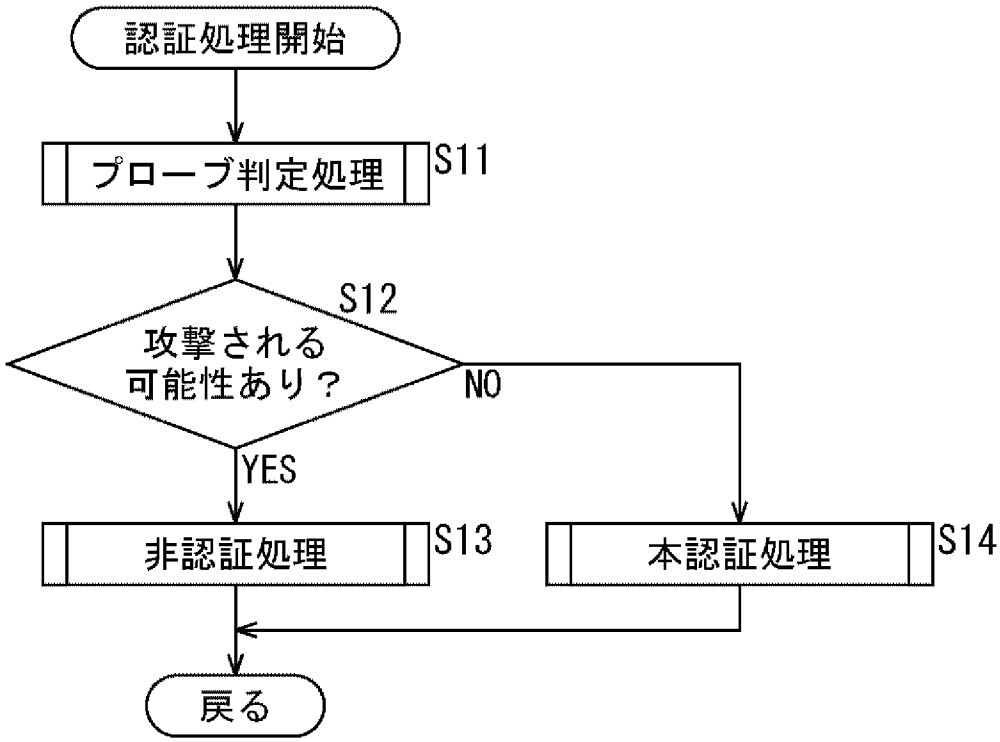
[図279]
FIG. 279


100
121
131
132
133
122
3401
3402
カウンタ
カウンタ
カウンタ
126
127
信号処理回路
125
水平走査部
RAMP
123
垂直走査部
123
参照信号生成部
124
制御部
128

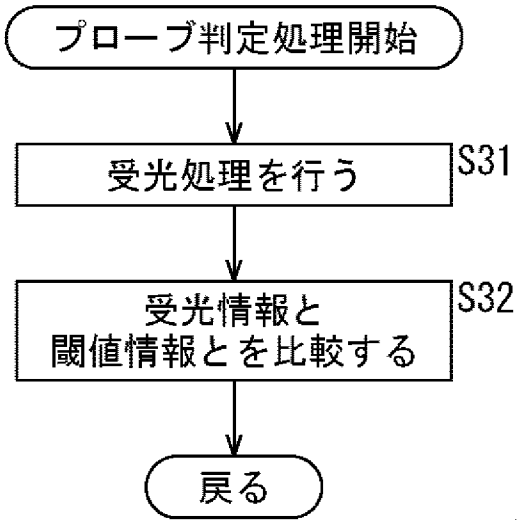
[図280]
FIG. 280



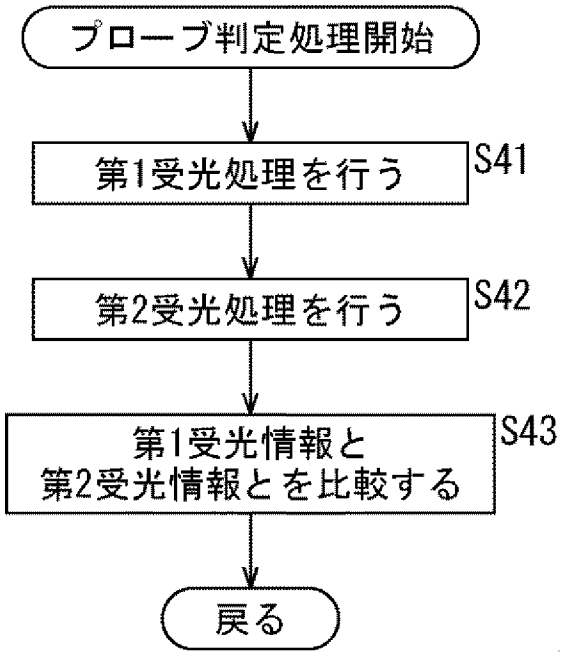
[図281]
FIG. 281



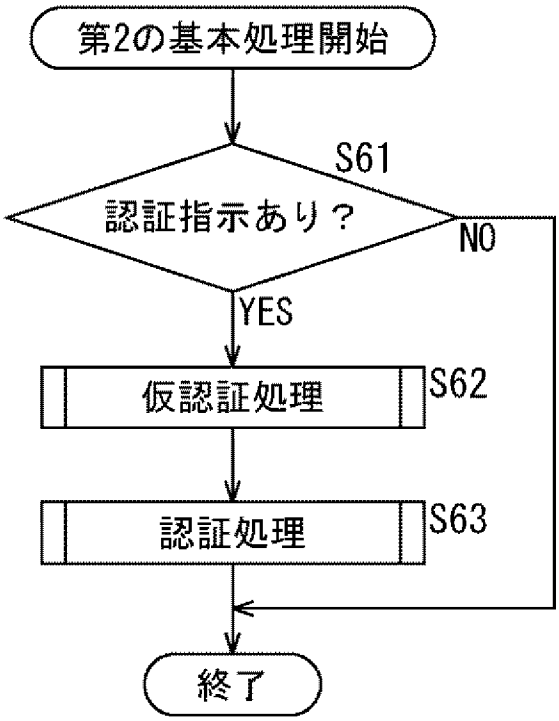
[図282]
FIG. 282



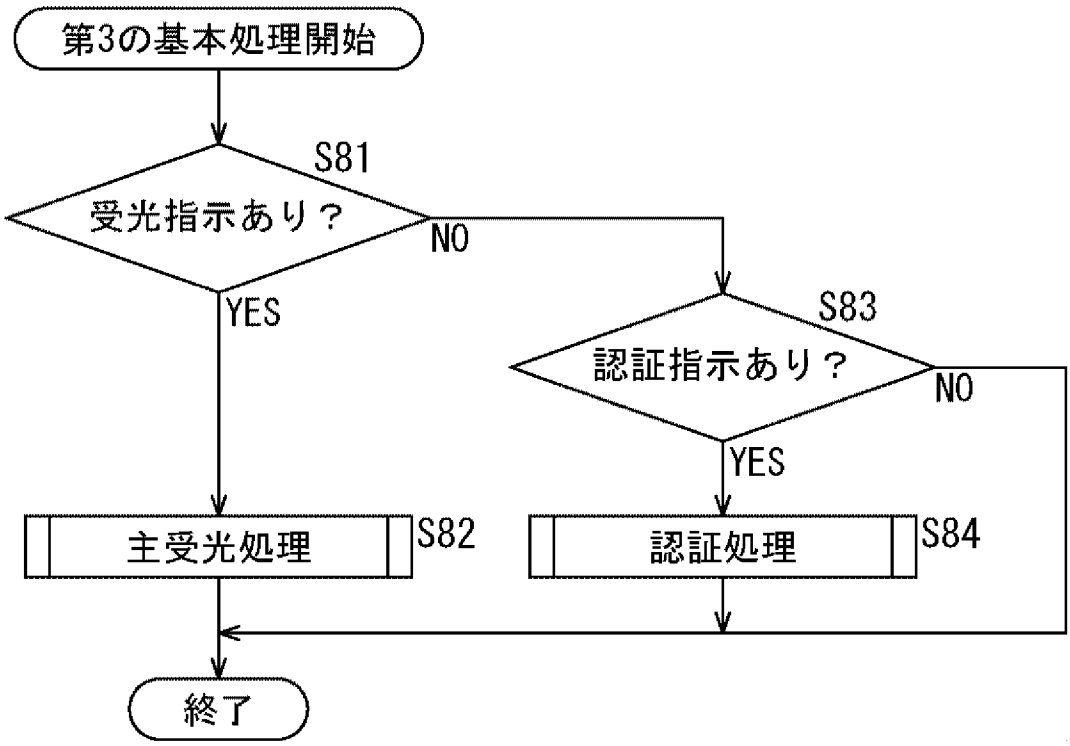
[図283]
FIG. 283



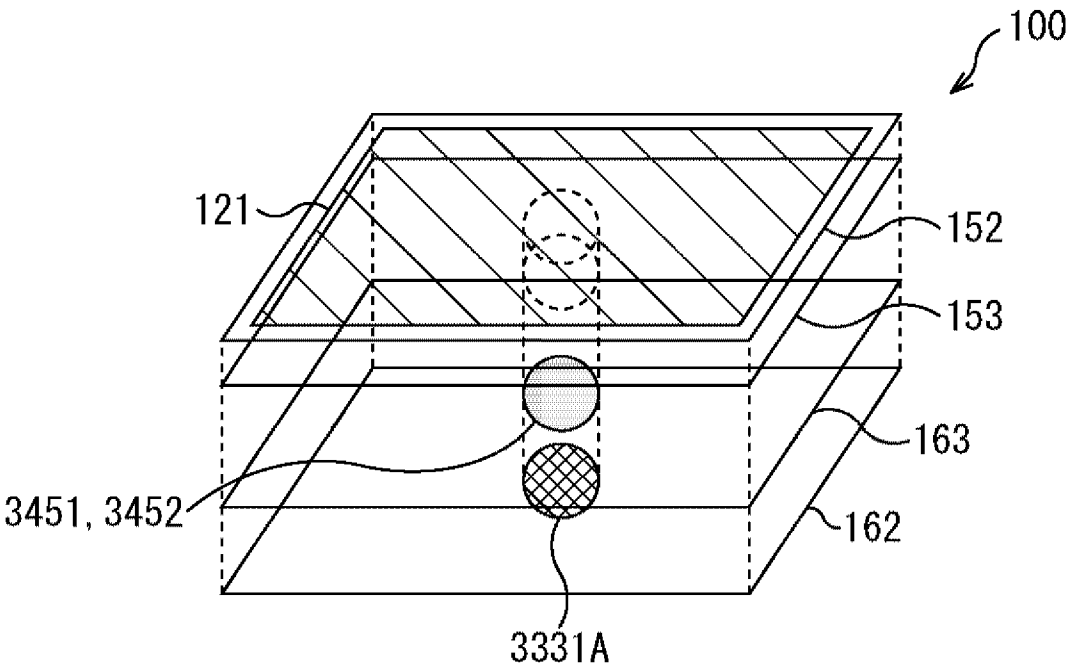
[図284]
FIG. 284



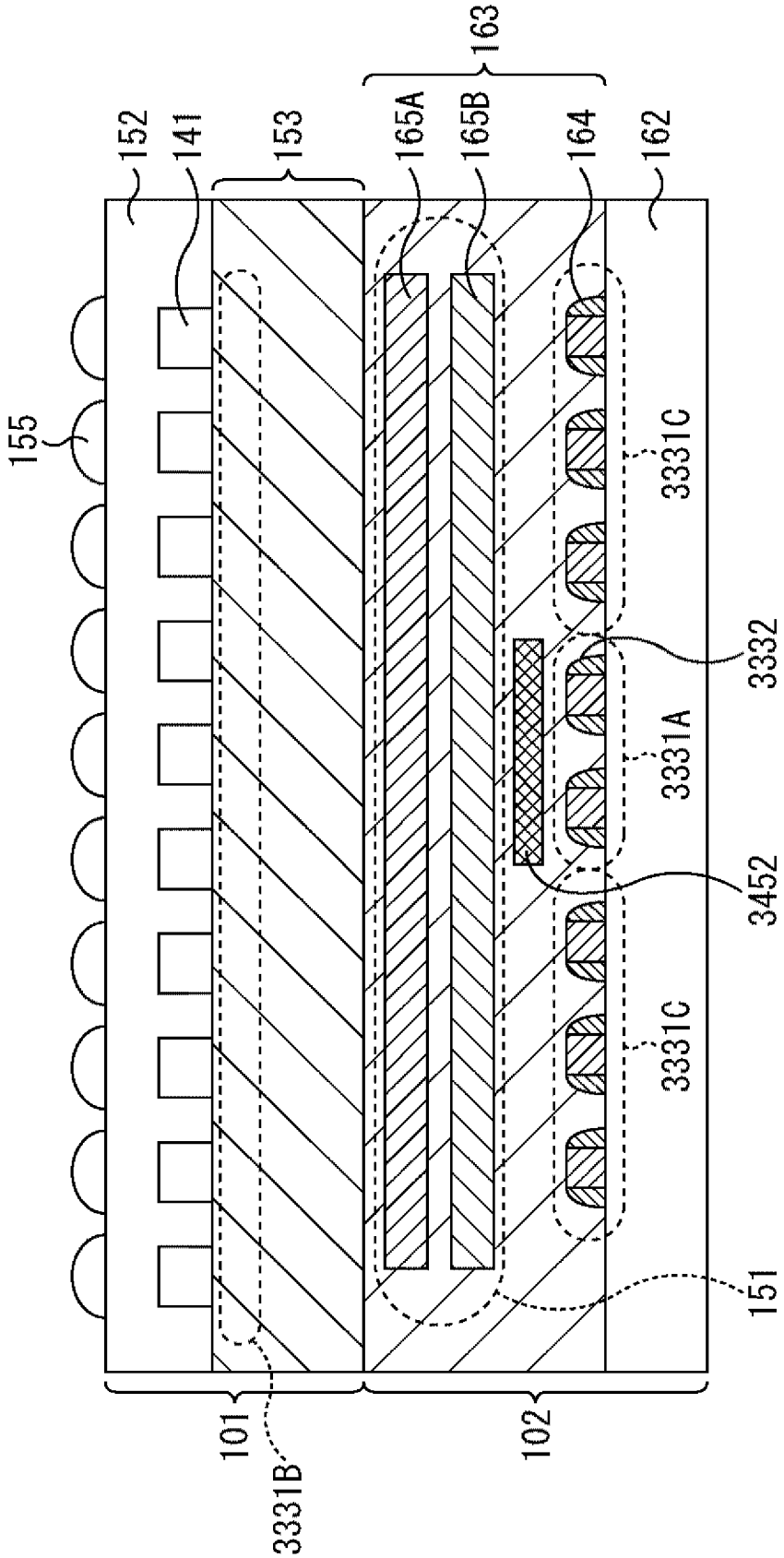
[図285]
FIG. 285



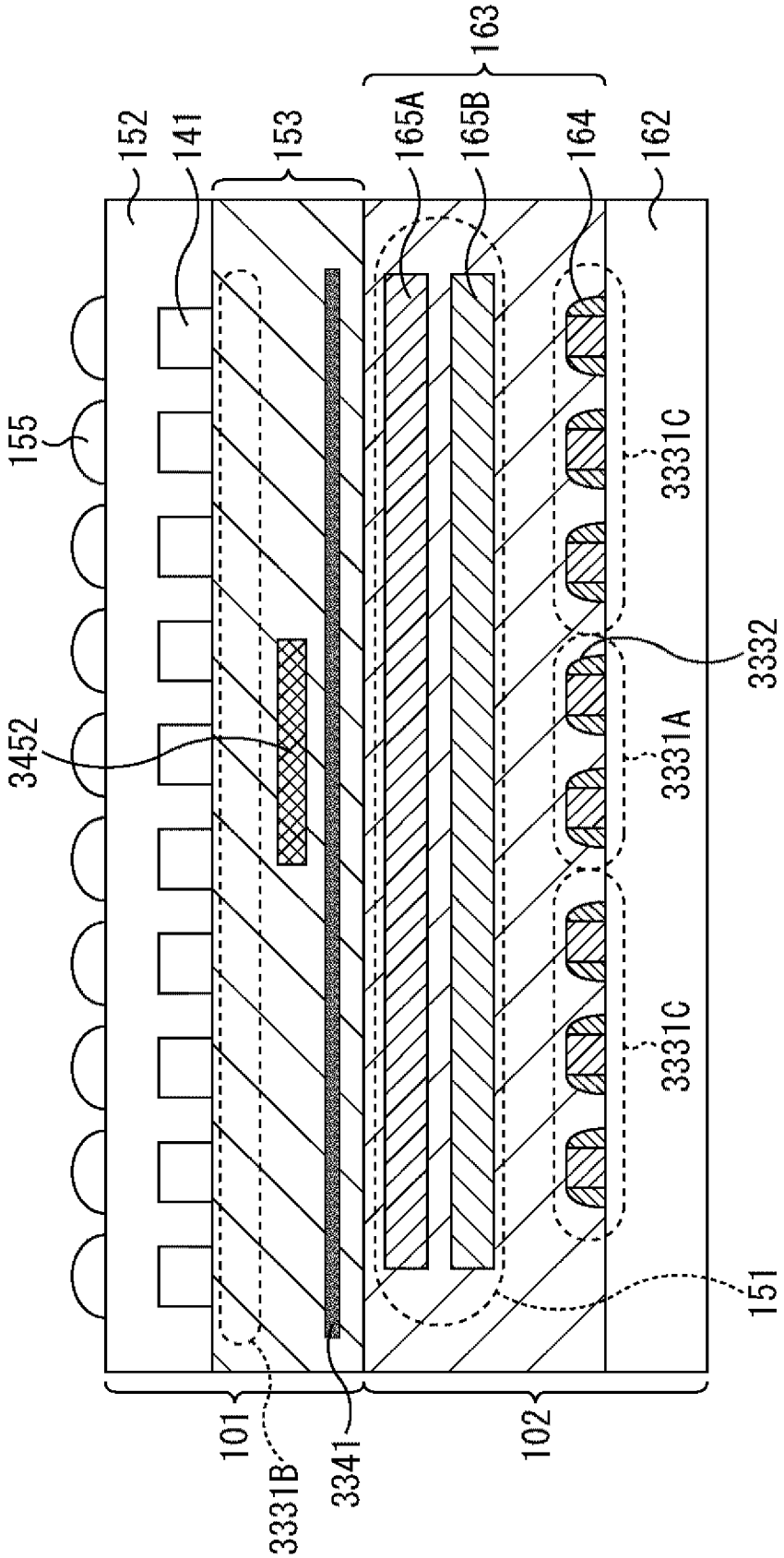
[図286]
FIG. 286



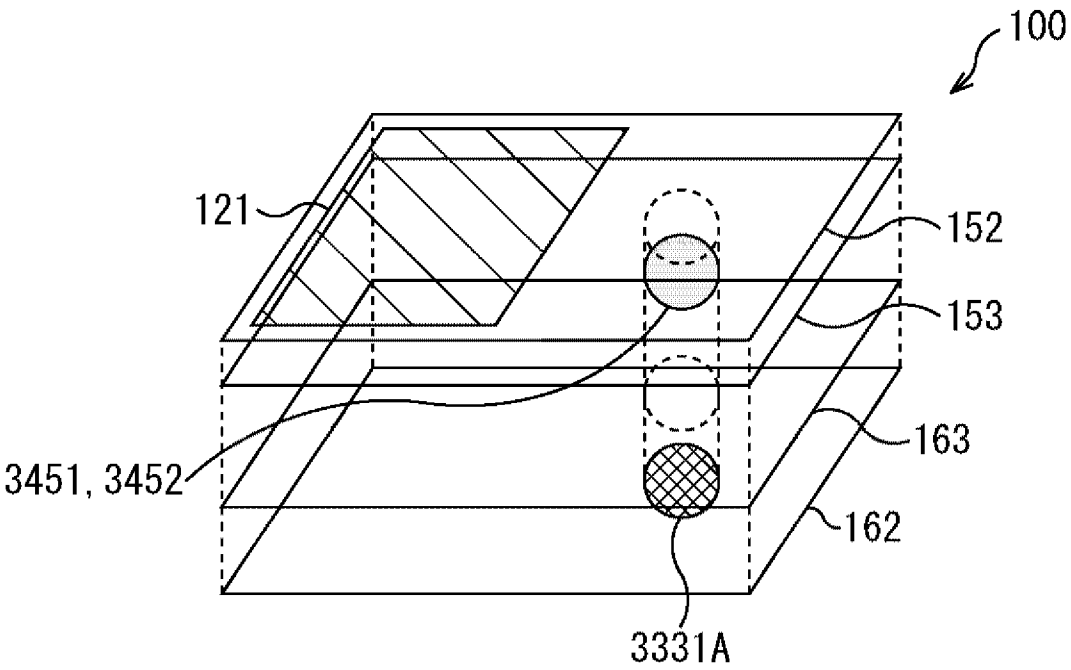
[図287]
FIG. 287


152
141
153
163
165A
165B
164
162
155
3331C
3332
3331A
3452
3331C
151
101
3331B
102

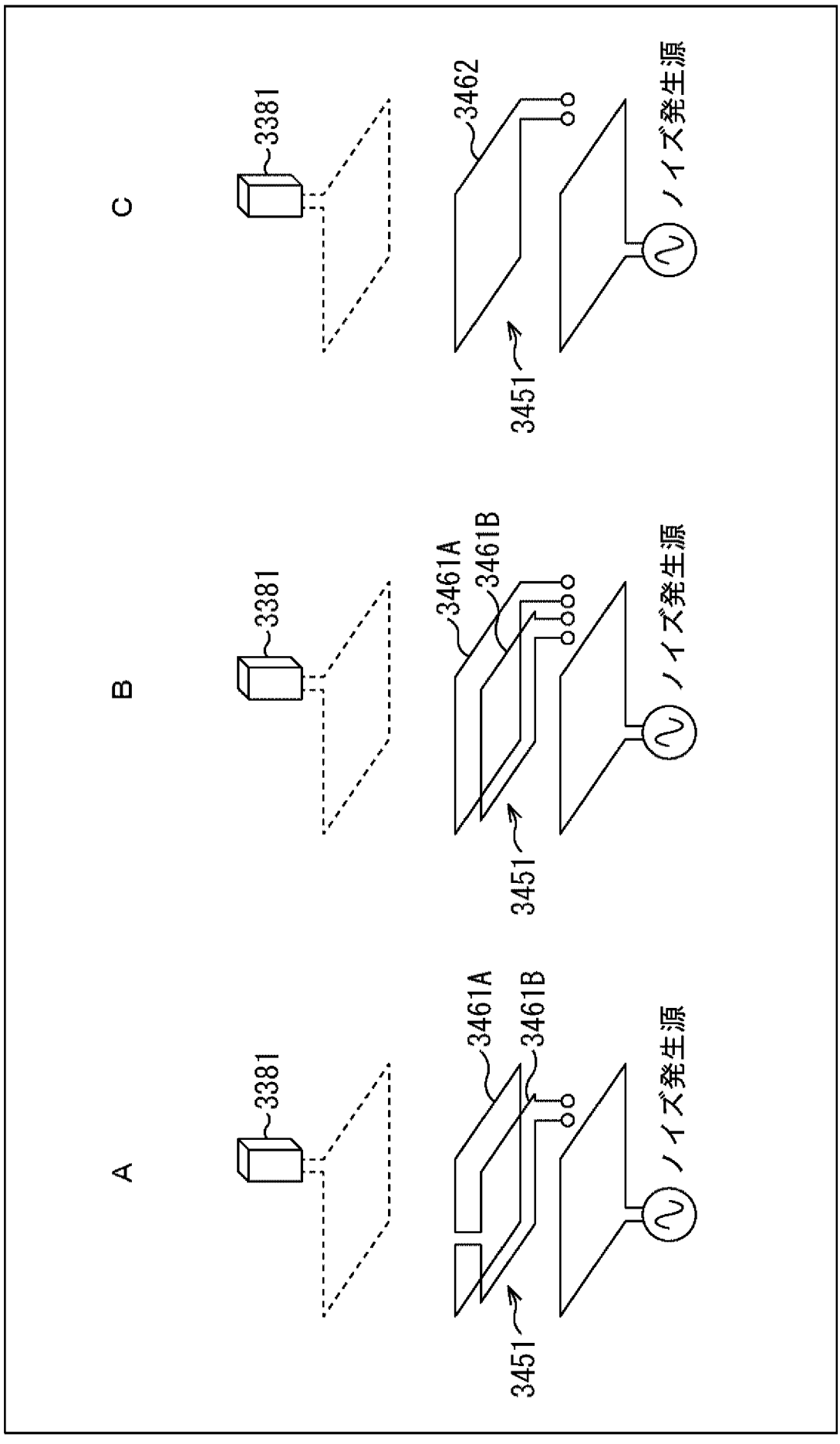
[図288]
FIG. 288


152
141
153
165A
165B
163
164
162
155
3331C
3332
3452
3331A
3331C
151
101
3331B
3341
102

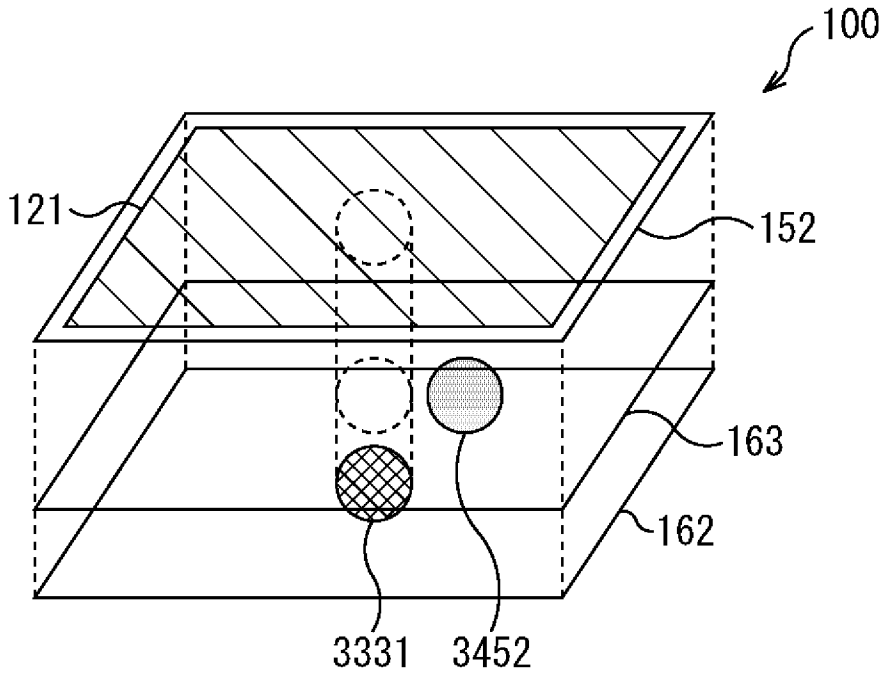
[図289]
FIG. 289



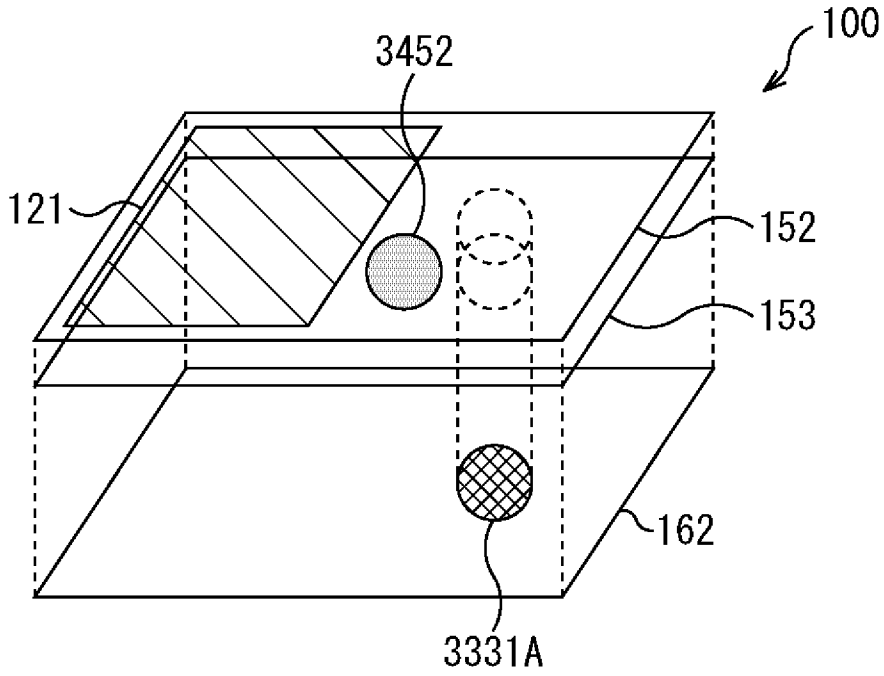
[図290]
FIG. 290



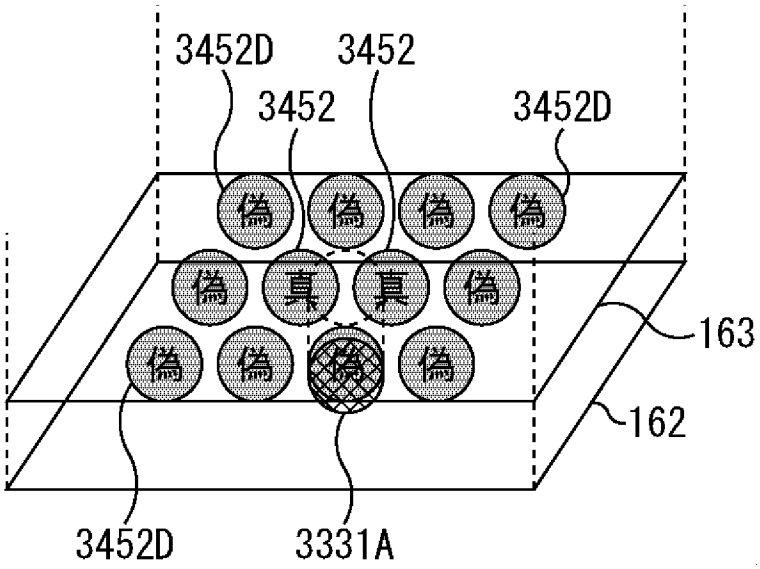
[図291]
FIG. 291



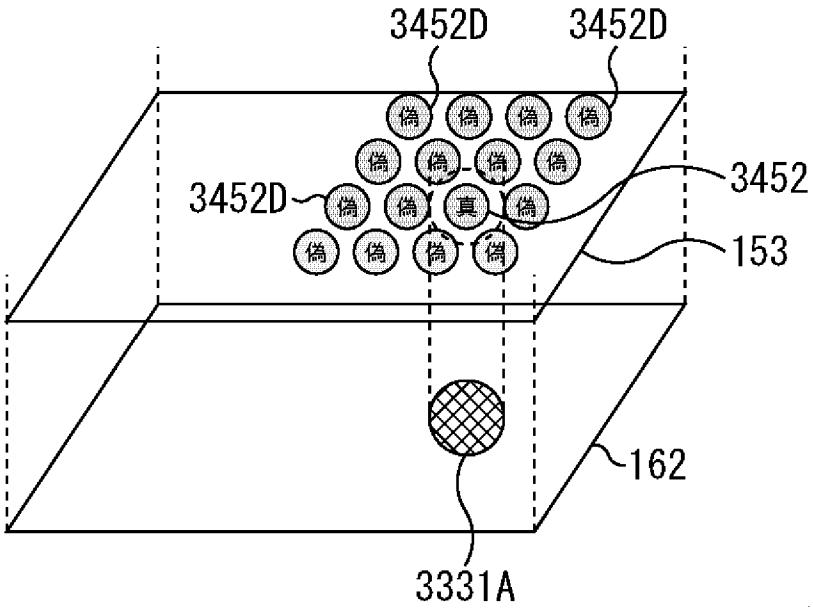
[図292]
FIG. 292



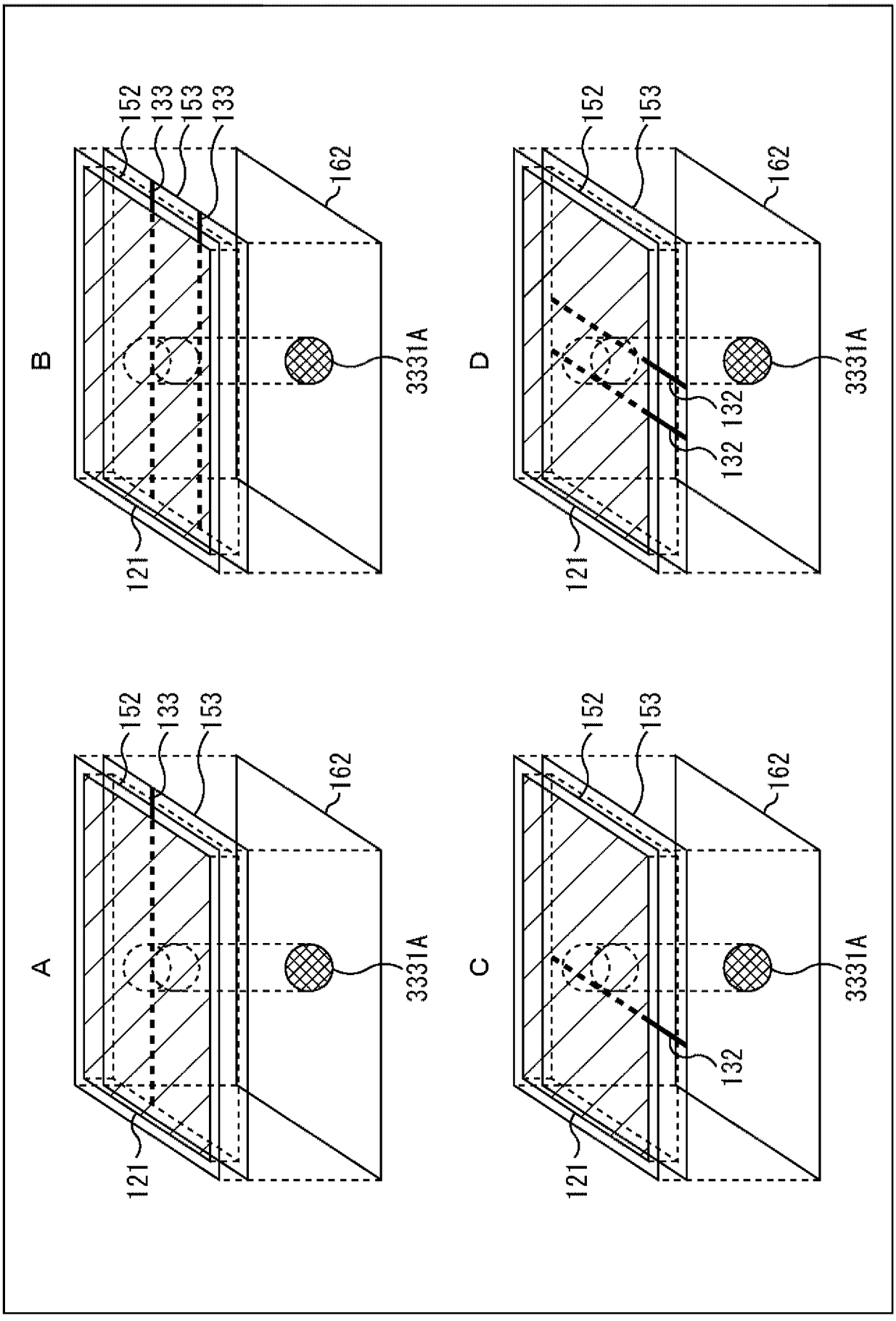
[図293]
FIG. 293



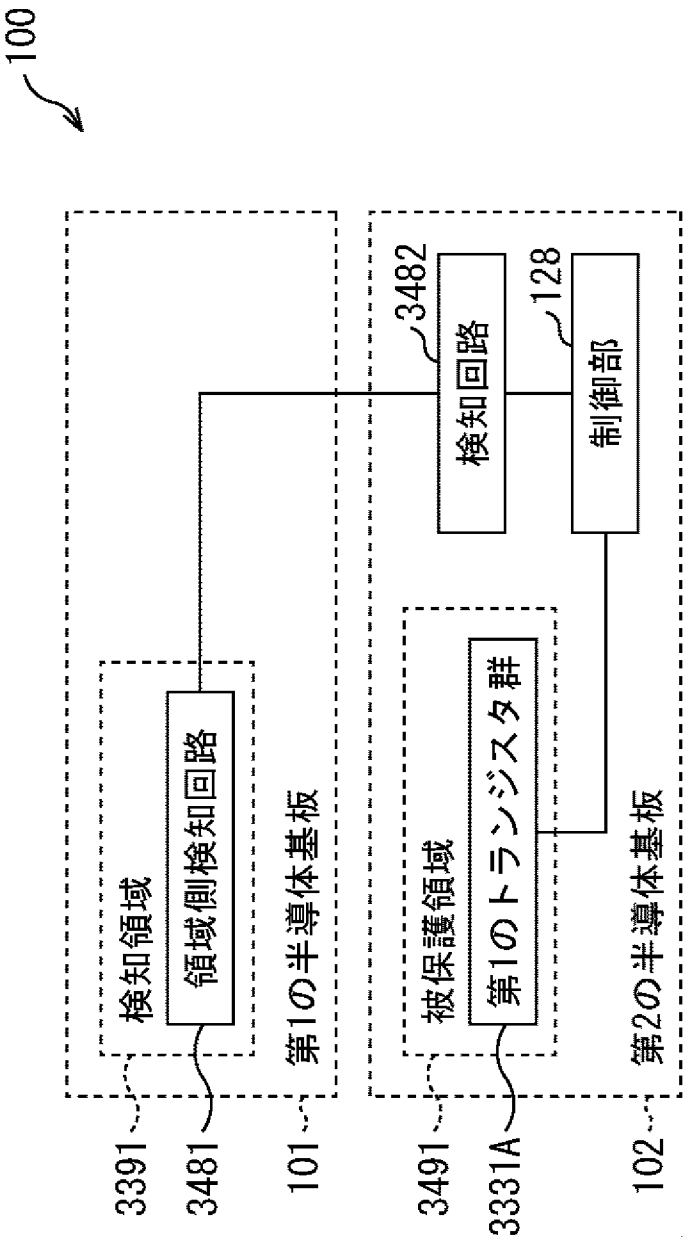
[図294]
FIG. 294



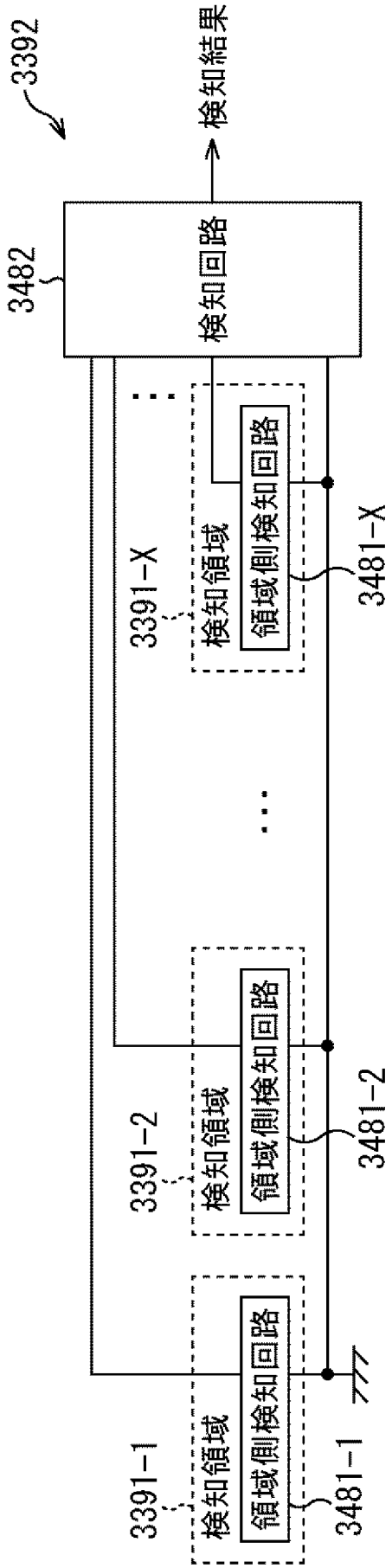
[図295]
FIG. 295



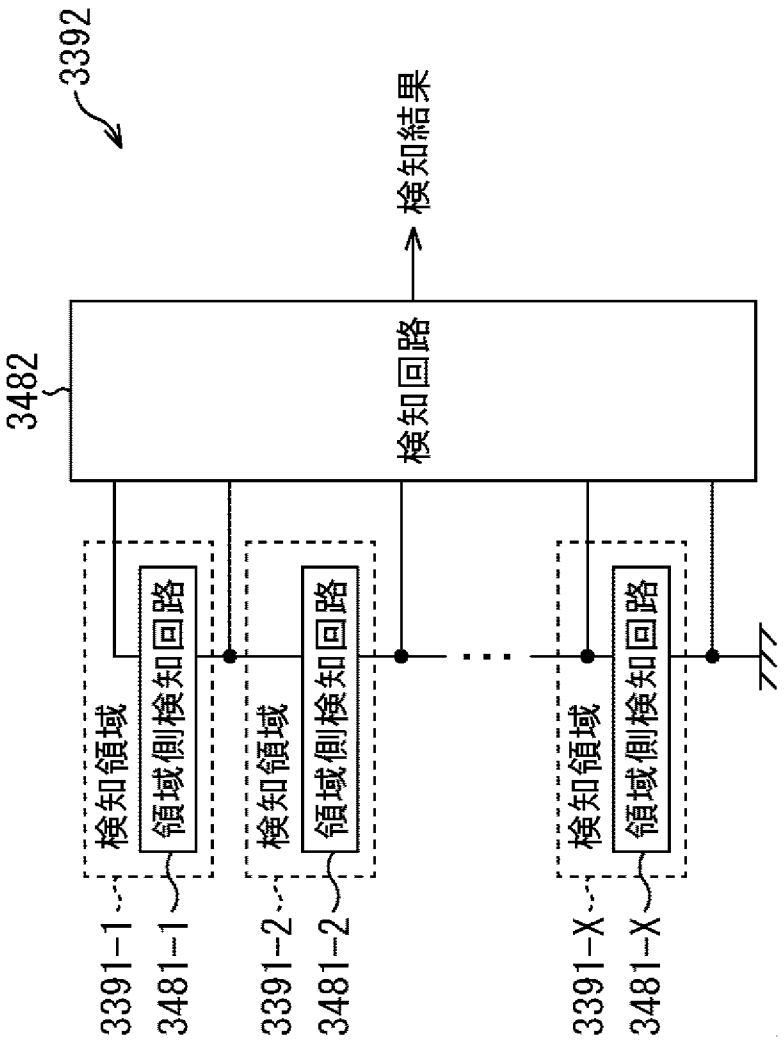
[図296]
FIG. 296


100
検知領域
領域側検知回路
第1の半導体基板
被保護領域
第1のトランジスタ群
検知回路
制御部
第2の半導体基板
3391
3481
101
3491
3331A
3482
128
102

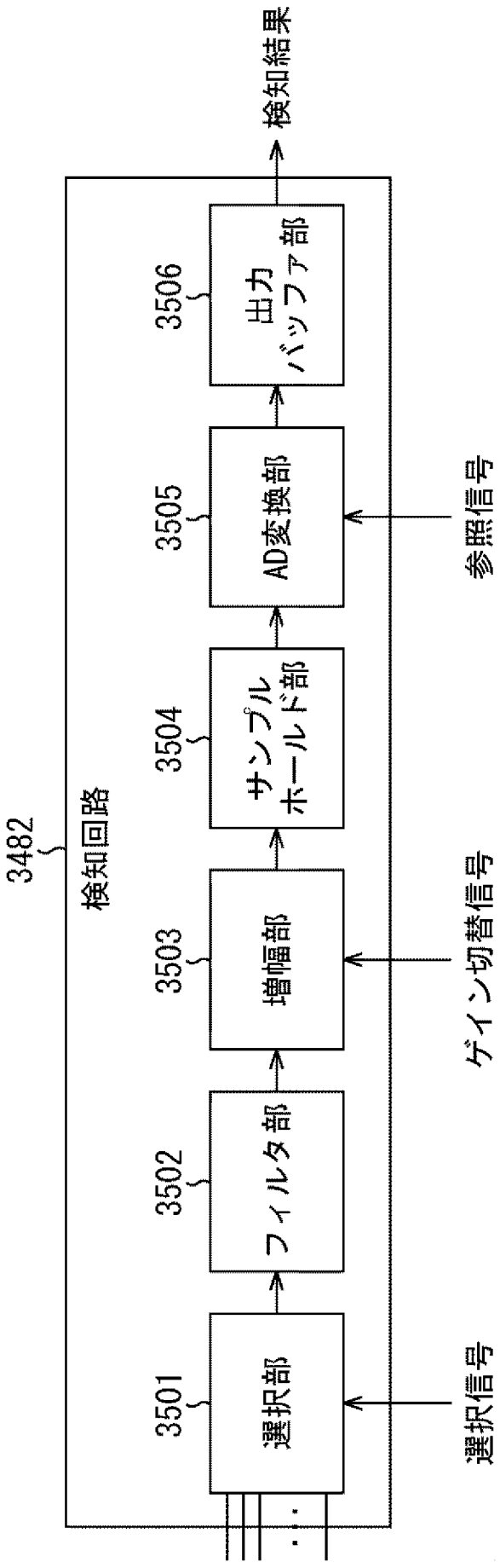
[図297]
FIG. 297


3392
検知結果
3482
検知回路
3391-X
検知領域
領域側検知回路
3481-X
3391-2
検知領域
領域側検知回路
3481-2
3391-1
検知領域
領域側検知回路
3481-1

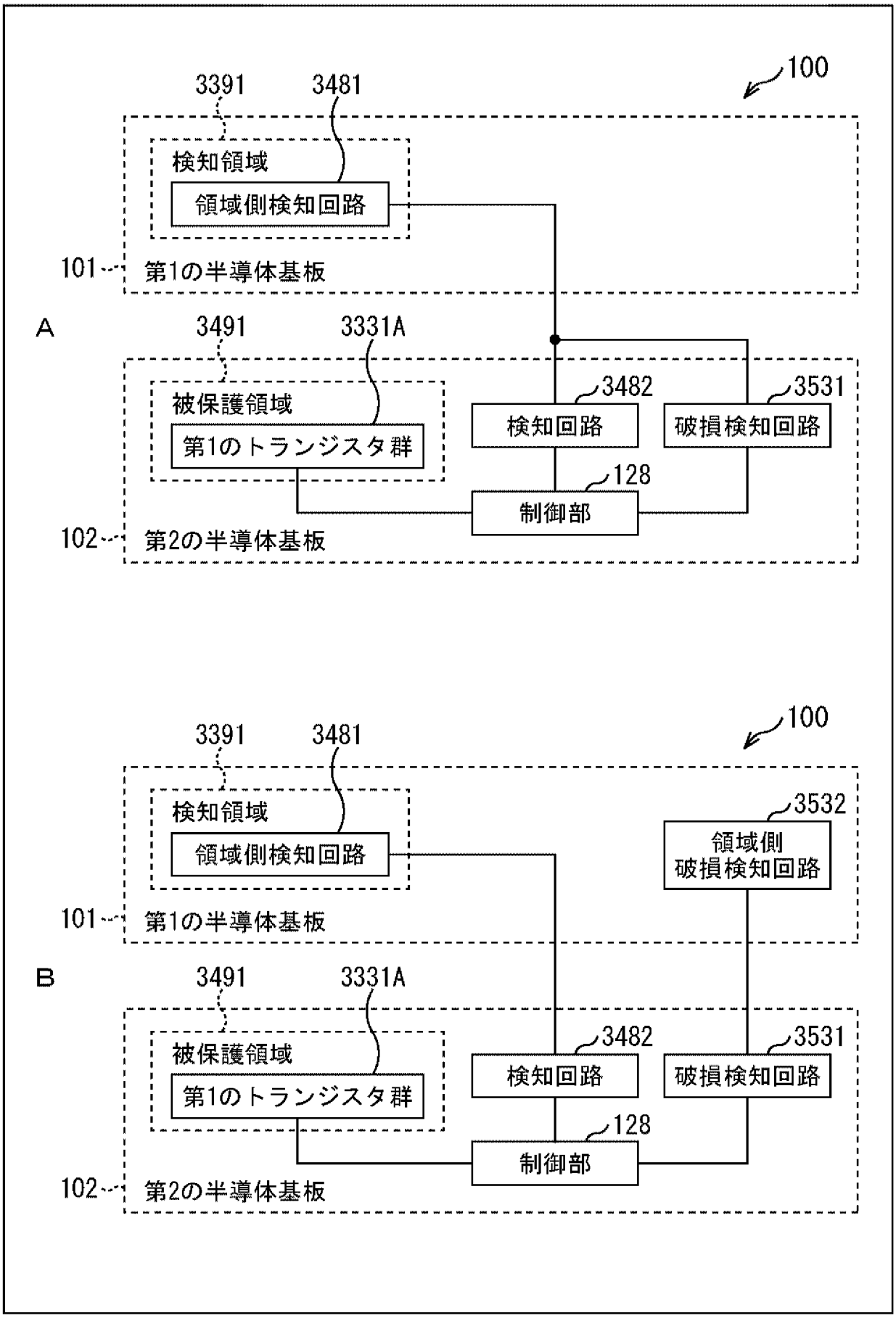
[図298]
FIG. 298


3392
検知結果
3482
検知回路
検知領域
領域側検知回路
3391-1
3481-1
3391-2
3481-2
3391-X
3481-X

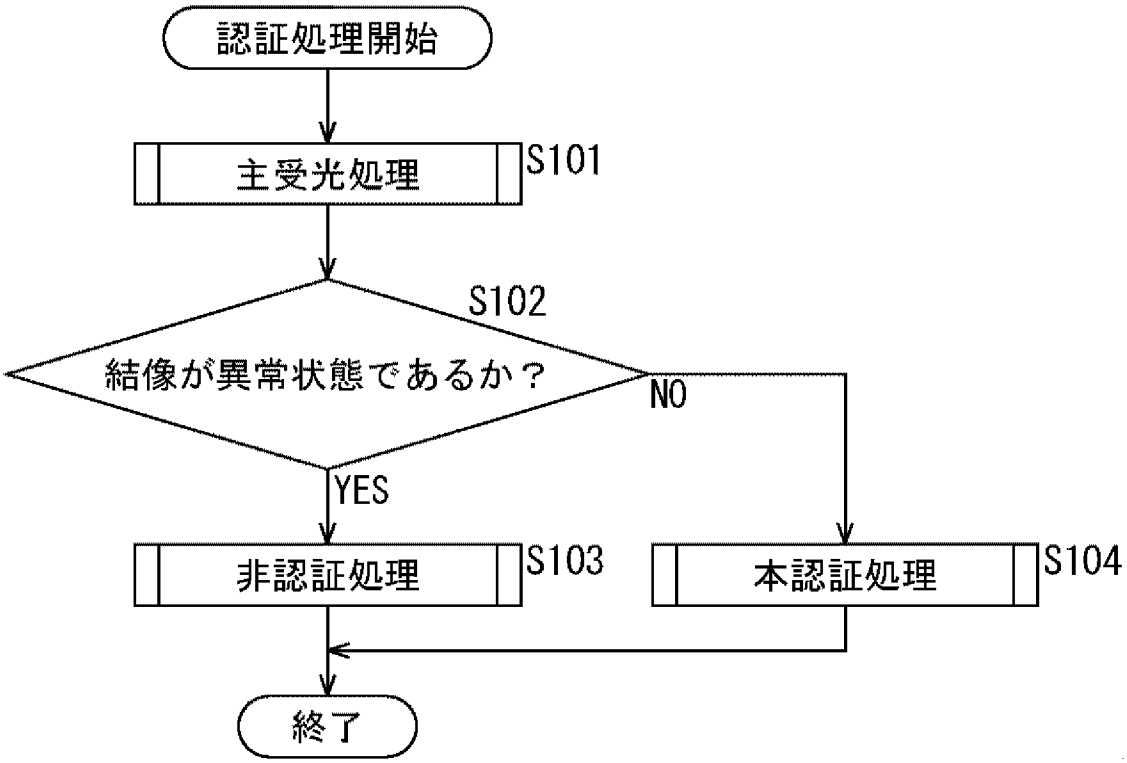
[図299]
FIG. 299


検知結果
3506
出力
バッファ部
3505
AD変換部
参照信号
3504
サンプル
ホールド部
3503
増幅部
ゲイン切替信号
3502
フィルタ部
3501
選択部
選択信号
3482
検知回路

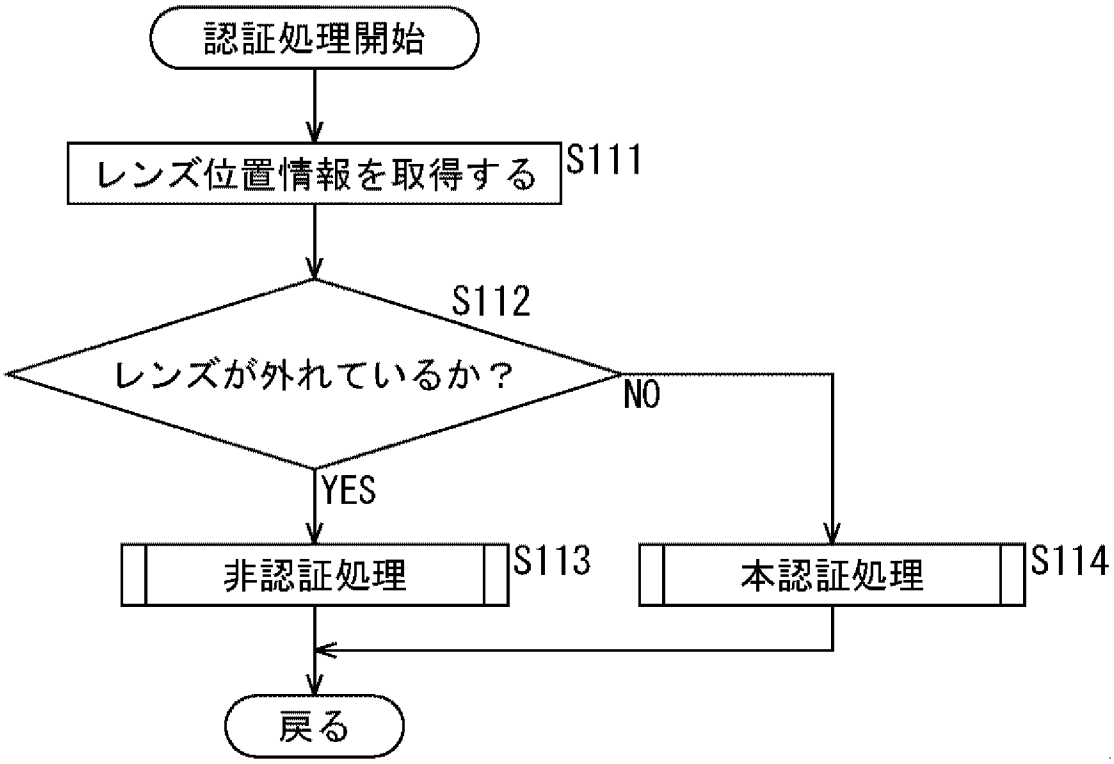
[図300]
FIG. 300


100
3391
3481
検知領域
領域側検知回路
101
第1の半導体基板
A
3491
3331A
被保護領域
第1のトランジスタ群
3482
検知回路
3531
破損検知回路
128
制御部
102
第2の半導体基板
100
3391
3481
検知領域
領域側検知回路
3532
領域側
破損検知回路
101
第1の半導体基板
B
3491
3331A
被保護領域
第1のトランジスタ群
3482
検知回路
3531
破損検知回路
128
制御部
102
第2の半導体基板

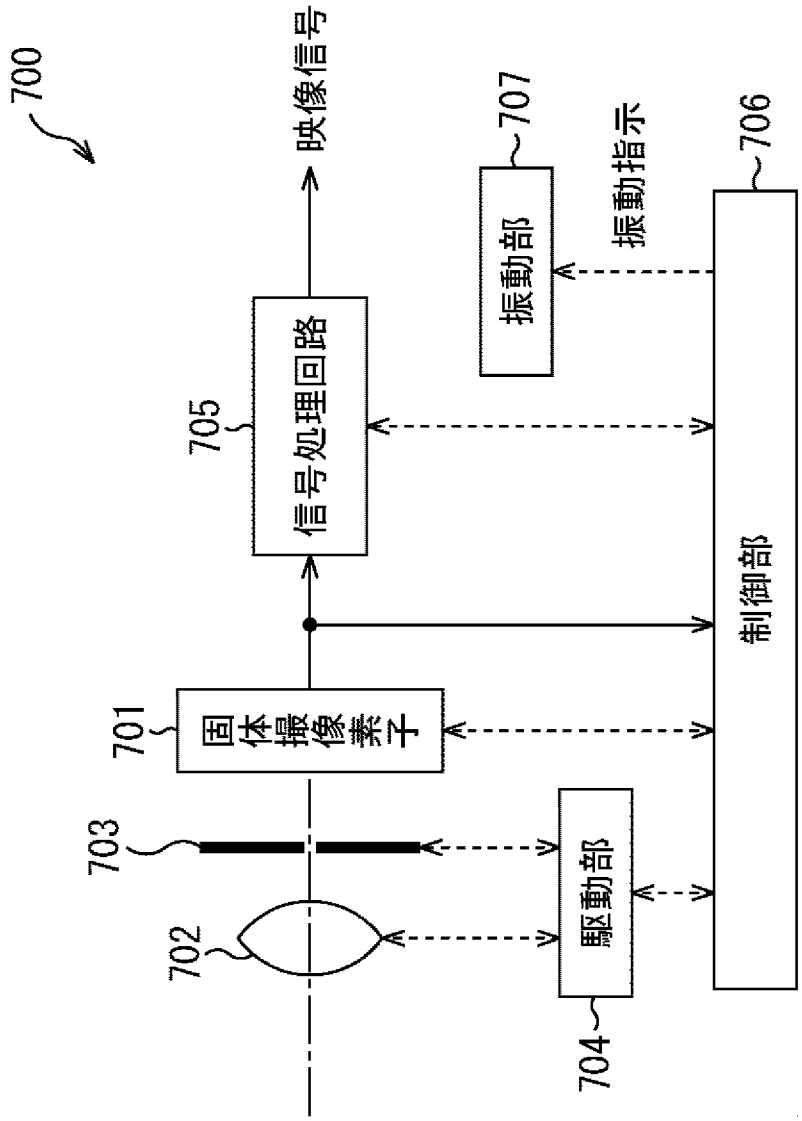
[図301]
FIG. 301



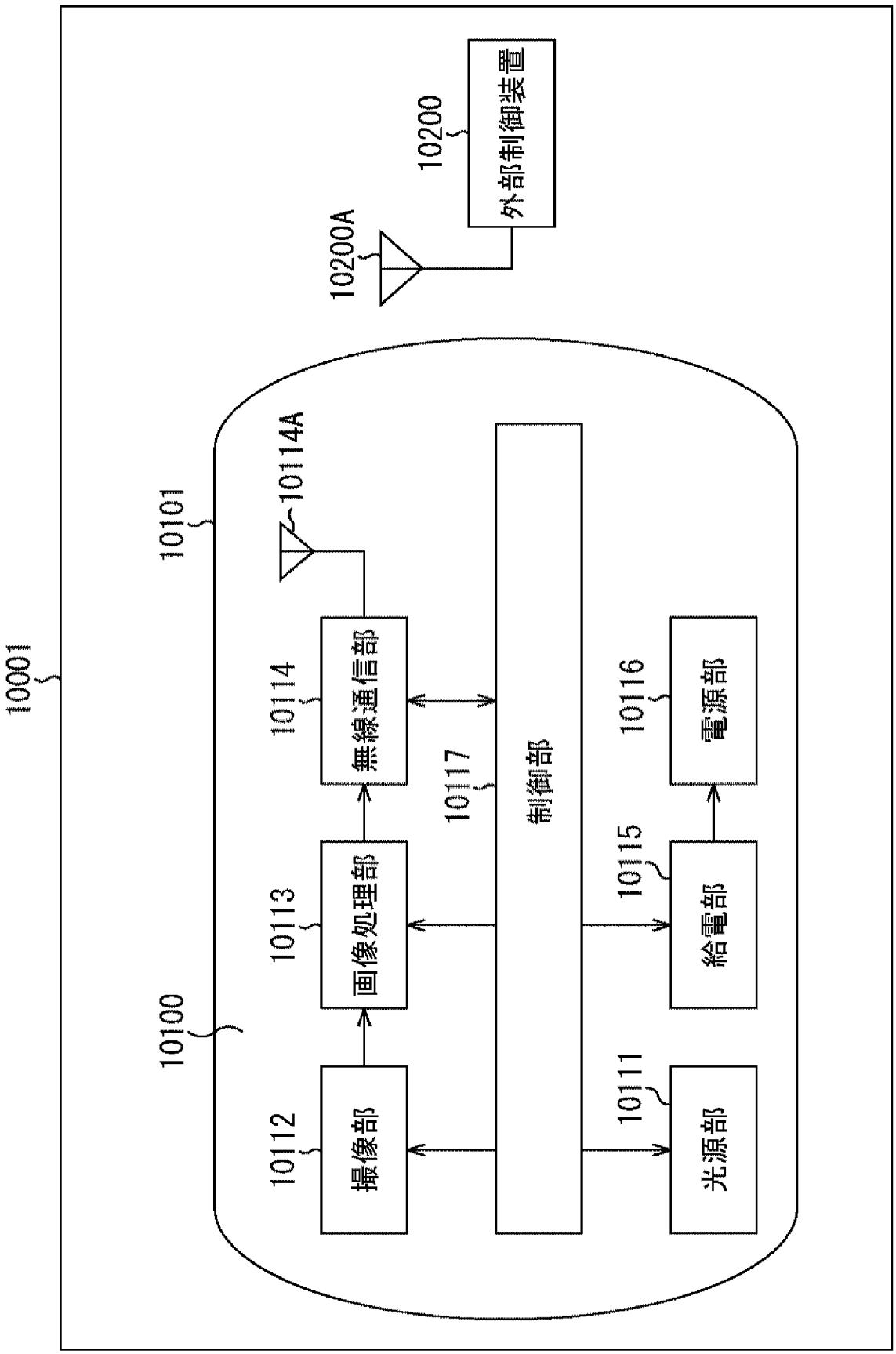
[図302]
FIG. 302



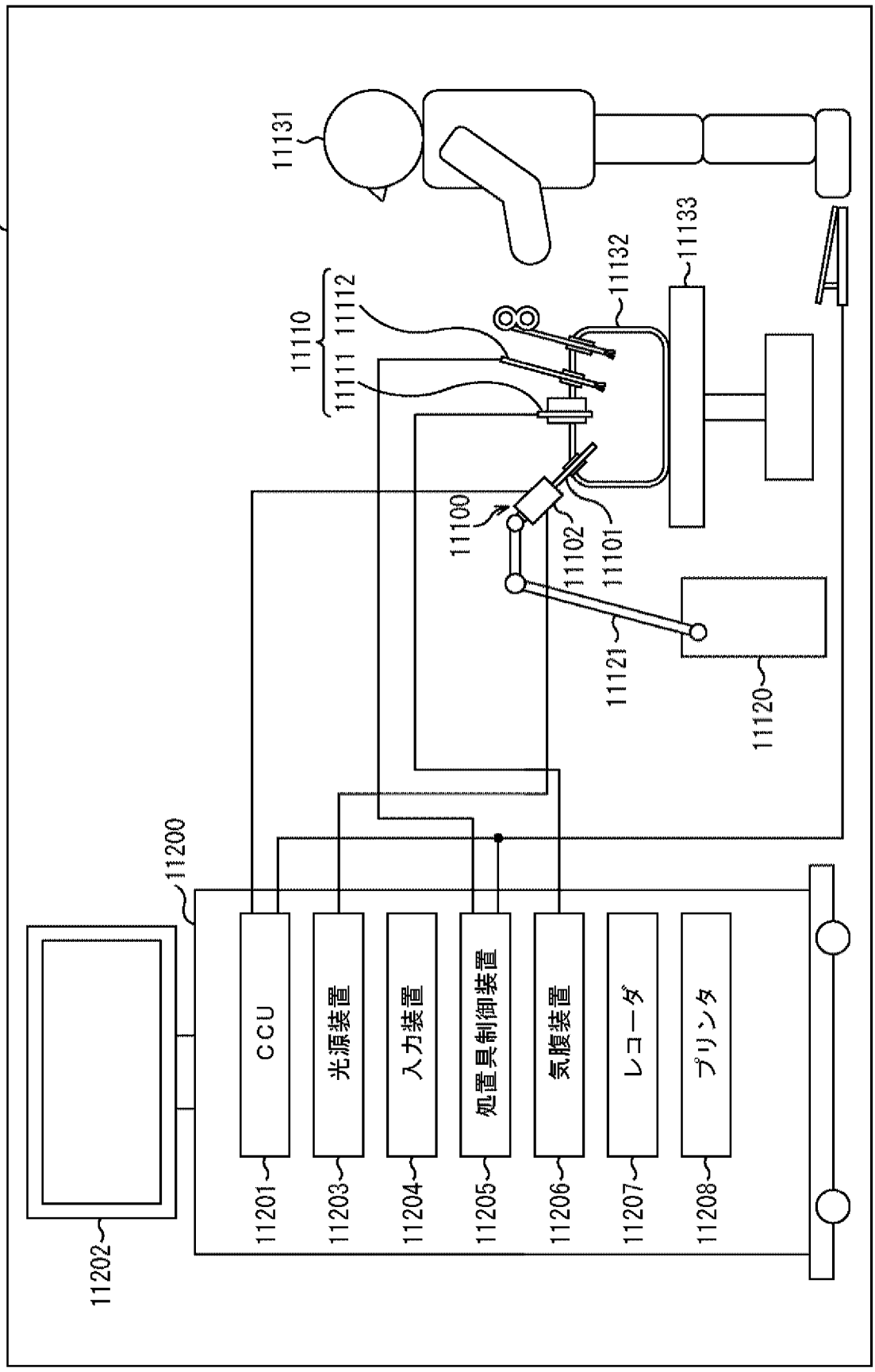
[図303]
FIG. 303


700
映像信号
707
振動部
振動指示
706
705
信号処理回路
制御部
701
固体撮像素子
703
702
駆動部
704

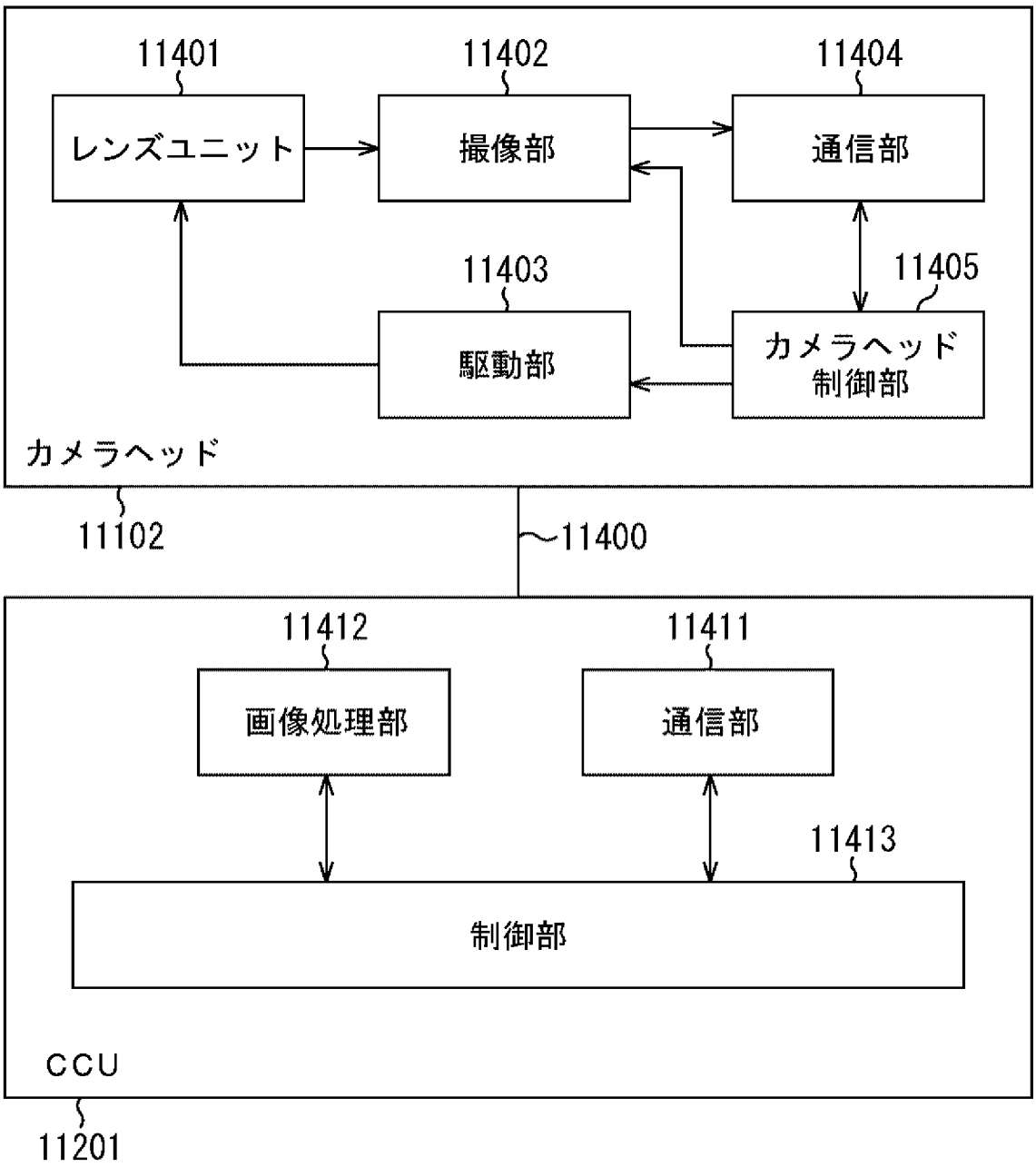
[図304]


10001
10200
外部制御装置
10200A
10101
10114A
10114
無線通信部
10117
制御部
10116
電源部
10100
10113
画像処理部
10115
給電部
10112
撮像部
10111
光源部

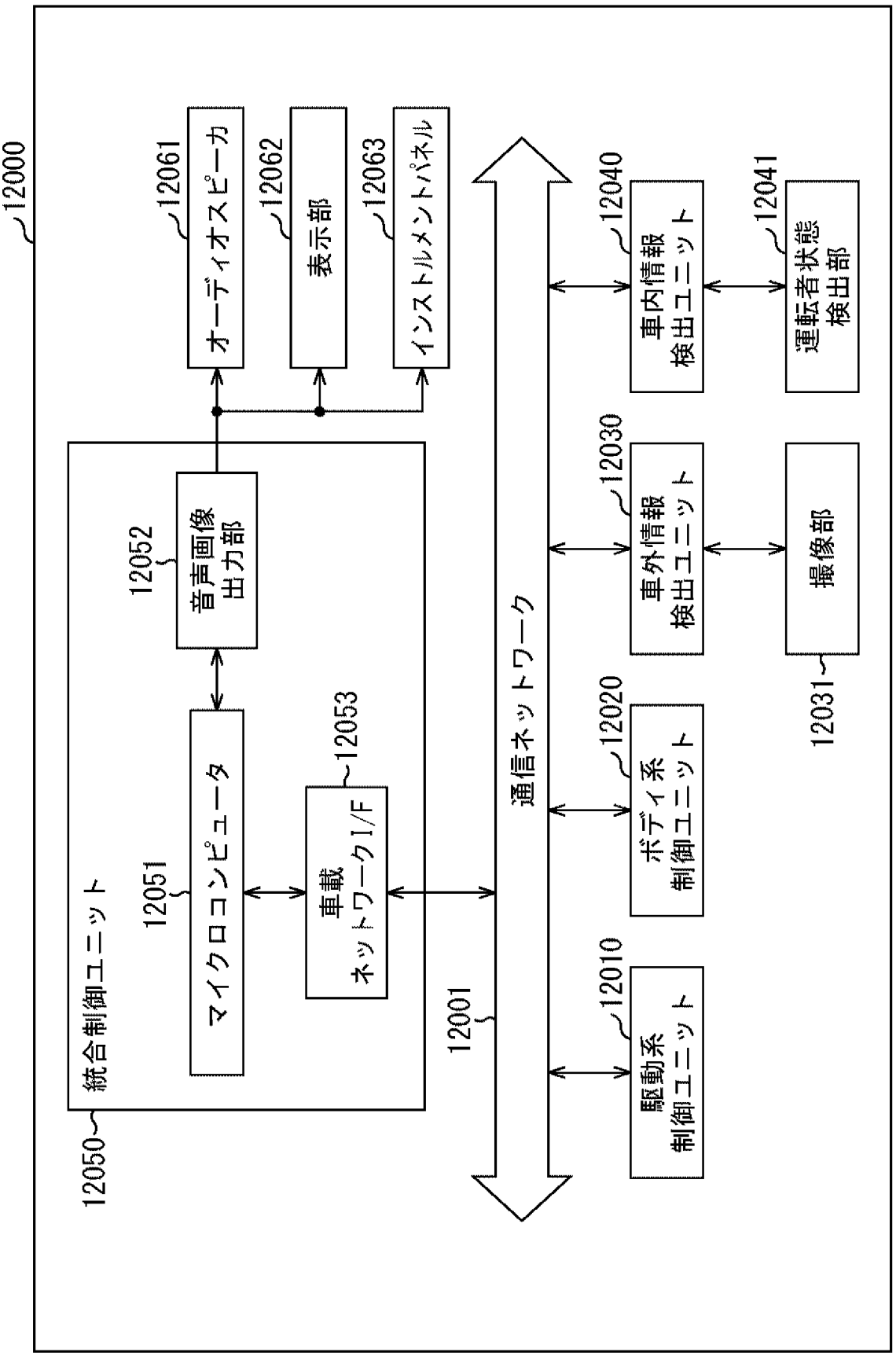
[図305]


11000
11131
11132
11133
11110
11111
11112
11100
11102
11101
11121
11120
11200
11202
11201
11203
11204
11205
11206
11207
11208
CCU
光源装置
入力装置
処置具制御装置
気腹装置
レコーダ
プリンタ

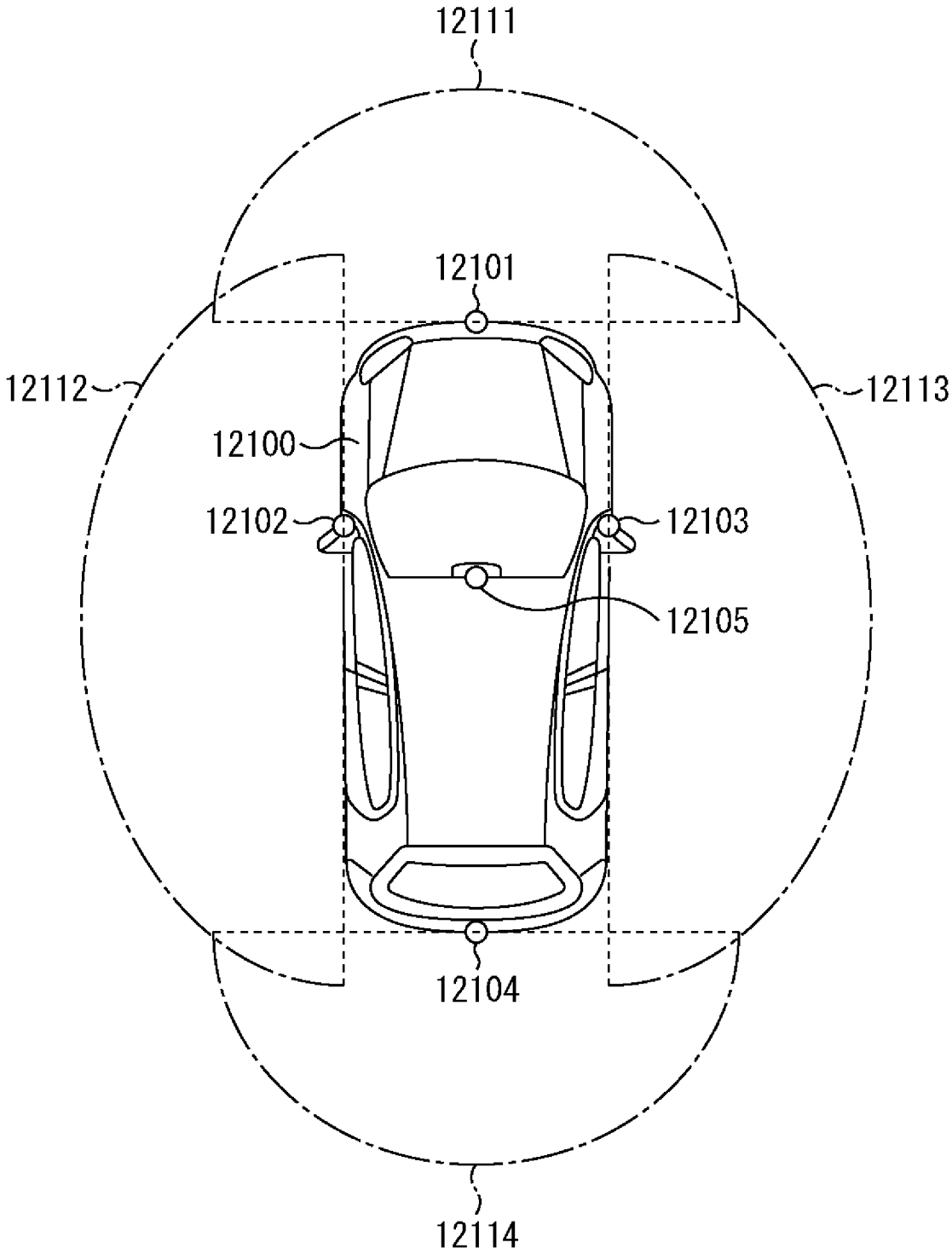
[図306]


11401
11402
11404
レンズユニット
撮像部
通信部
11403
11405
駆動部
カメラヘッド
制御部
カメラヘッド
11102
11400
11412
11411
画像処理部
通信部
11413
制御部
CCU
11201

[図307]


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12040
車内情報
検出ユニット
12041
運転者状態
検出部
12052
音声画像
出力部
12030
車外情報
検出ユニット
撮像部
12031
12051
マイクロコンピュータ
12053
車載
ネットワークI/F
通信ネットワーク
12020
ボディ系
制御ユニット
12001
12010
駆動系
制御ユニット
統合制御ユニット
12050

[図308]


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/048896

A. CLASSIFICATION OF SUBJECT MATTER
H01L 27/04(2006.01)i; G06F 21/55(2013.01)i; G06F 21/75(2013.01)i; G06F 21/87(2013.01)i; H01L 21/82(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 27/146(2006.01)i; H04N 5/357(2011.01)i; H04N 5/369(2011.01)i
FI: H01L27/04 H; G06F21/75; G06F21/87; G06F21/55 380; H01L27/06 102A; H01L27/04 D; H01L21/82 W; H01L27/04 T; H01L27/146 F; H01L27/146 D; H04N5/357 700; H04N5/369
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/822; H01L27/04; G06F21/55; G06F21/75; G06F21/87; H01L21/82; H01L21/8234; H01L27/06; H01L27/146; H04N5/357; H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2018-185749 A (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 22.11.2018 (2018-11-22) paragraphs [0013]-[0030], [0139], [0195]-[0201], fig. 1-3, 20	1-20
Y	JP 2018-523290 A (NAGRAVISION SA) 16.08.2018 (2018-08-16) paragraphs [0001]-[0043], fig. 1, 2	1-20
Y	JP 2014-238631 A (MITSUBISHI ELECTRIC CORP.) 18.12.2014 (2014-12-18) paragraph [0002]	3
Y	JP 2017-79336 A (TOHOKU UNIVERSITY) 27.04.2017 (2017-04-27) paragraphs [0001]-[0091], fig. 1-16	14, 15
Y	WO 2018/016189 A1 (SONY CORP.) 25.01.2018 (2018-01-25) paragraphs [0001]-[0047], [0073]-[0075], [0079], fig. 1-3, 7	17, 18

☒ Further documents are listed in the continuation of Box C.
☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 February 2020 (26.02.2020)	10 March 2020 (10.03.2020)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/048896

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2018-11201 A (SONY MOBILE COMMUNICATIONS INC.) 18.01.2018 (2018-01-18) paragraphs [0164]-[0166], fig. 20, 21	20
A	WO 2016/056409 A1 (SONY CORP.) 14.04.2016 (2016-04-14) entire text, all drawings	1-20
A	JP 2009-87988 A (OKI SEMICONDUCTOR CO., LTD.) 23.04.2009 (2009-04-23) entire text, all drawings	1-20
A	JP 2013-45407 A (RENESAS ELECTRONICS CORP.) 04.03.2013 (2013-03-04) entire text, all drawings	1-20
A	WO 2013/115075 A1 (SONY CORP.) 08.08.2013 (2013-08-08) entire text, all drawings	1-20
A	WO 2016/181874 A1 (SONY CORP.) 17.11.2016 (2016-11-17) entire text, all drawings	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/048896

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2018-185749 A	22 Nov. 2018	(Family: none)	
JP 2018-523290 A	16 Aug. 2018	US 2018/0102643 A1 paragraphs [0001]-[0043], fig. 1, 2 WO 2016/180977 A1 EP 3295379 A1 CN 107787499 A KR 10-2018-0018527 A	
JP 2014-238631 A	18 Dec. 2014	(Family: none)	
JP 2017-79336 A	27 Apr. 2017	TW 201541283 A	
WO 2018/016189 A1	25 Jan. 2018	US 2019/0156117 A1 paragraphs [0001]-[0063], [0089]-[0091], [0095], fig. 1-3, 7 EP 3489887 A1 CN 109478308 A KR 10-2019-0022648 A	
JP 2018-11201 A	18 Jan. 2018	US 2018/0018950 A1 paragraphs [0217]-[0219], fig. 20, 21	
WO 2016/056409 A1	14 Apr. 2016	US 2017/0243819 A1 entire text, all drawings KR 10-2017-0070018 A CN 107078056 A TW 201626460 A	
JP 2009-87988 A	23 Apr. 2009	(Family: none)	
JP 2013-45407 A	04 Mar. 2013	(Family: none)	
WO 2013/115075 A1	08 Aug. 2013	US 2014/0374865 A1 entire text, all drawings CN 104081527 A	
WO 2016/181874 A1	17 Nov. 2016	US 2018/0131846 A1 entire text, all drawings CN 107535047 A	

国際調査報告

国際出願番号
PCT/JP2019/048896

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 27/04(2006.01)i; G06F 21/55(2013.01)i; G06F 21/75(2013.01)i; G06F 21/87(2013.01)i; H01L 21/82(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 27/146(2006.01)i; H04N 5/357(2011.01)i; H04N 5/369(2011.01)i
FI: H01L27/04 H; G06F21/75; G06F21/87; G06F21/55 380; H01L27/06 102A; H01L27/04 D; H01L21/82 W; H01L27/04 T; H01L27/146 F; H01L27/146 D; H04N5/357 700; H04N5/369

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/822; H01L27/04; G06F21/55; G06F21/75; G06F21/87; H01L21/82; H01L21/8234; H01L27/06; H01L27/146; H04N5/357; H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２０年
日本国実用新案登録公報	１９９６－２０２０年
日本国登録実用新案公報	１９９４－２０２０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2018-185749 A (ソニーセミコンダクタソリューションズ株式会社) 22.11.2018 (2018-11-22) 段落[0013]-[0030],[0139],[0195]-[0201],図1-3,20	1-20
Y	JP 2018-523290 A (ナグラビジョン エス アー) 16.08.2018 (2018-08-16) 段落[0001]-[0043],図1,2	1-20
Y	JP 2014-238631 A (三菱電機株式会社) 18.12.2014 (2014-12-18) 段落[0002]	3
Y	JP 2017-79336 A (国立大学法人東北大学) 27.04.2017 (2017-04-27) 段落[0001]-[0091],図1-16	14,15
Y	WO 2018/016189 A1 (ソニー株式会社) 25.01.2018 (2018-01-25) 段落[0001]-[0047],[0073]-[0075],[0079],図1-3,7	17,18

☑ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
26.02.2020	10.03.2020

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
市川　武宜 5F 4056
電話番号 03-3581-1101 内線 3514

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2018-11201 A (ソニーモバイルコミュニケーションズ株式会社) 18.01.2018 (2018-01-18) 段落[0164]-[0166],図20,21	20
A	WO 2016/056409 A1 (ソニー株式会社) 14.04.2016 (2016-04-14) 全文，全図	1-20
A	JP 2009-87988 A (ＯＫＩセミコンダクタ株式会社) 23.04.2009 (2009-04-23) 全文，全図	1-20
A	JP 2013-45407 A (ルネサスエレクトロニクス株式会社) 04.03.2013 (2013-03-04) 全文，全図	1-20
A	WO 2013/115075 A1 (ソニー株式会社) 08.08.2013 (2013-08-08) 全文，全図	1-20
A	WO 2016/181874 A1 (ソニー株式会社) 17.11.2016 (2016-11-17) 全文，全図	1-20

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2019/048896

引用文献	公表日	パテントファミリー文献	公表日
JP 2018-185749 A	22.11.2018	（ファミリーなし）	
JP 2018-523290 A	16.08.2018	US 2018/0102643 A1 段落[0001]-[0043],図1,2 WO 2016/180977 A1 EP 3295379 A1 CN 107787499 A KR 10-2018-0018527 A	
JP 2014-238631 A	18.12.2014	（ファミリーなし）	
JP 2017-79336 A	27.04.2017	TW 201541283 A	
WO 2018/016189 A1	25.01.2018	US 2019/0156117 A1 段落[0001]-[0063],[0089]-[0091],[0095],図1-3,7 EP 3489887 A1 CN 109478308 A KR 10-2019-0022648 A	
JP 2018-11201 A	18.01.2018	US 2018/0018950 A1 段落[0217]-[0219],図20,21	
WO 2016/056409 A1	14.04.2016	US 2017/0243819 A1 全文，全図 KR 10-2017-0070018 A CN 107078056 A TW 201626460 A	
JP 2009-87988 A	23.04.2009	（ファミリーなし）	
JP 2013-45407 A	04.03.2013	（ファミリーなし）	
WO 2013/115075 A1	08.08.2013	US 2014/0374865 A1 全文，全図 CN 104081527 A	
WO 2016/181874 A1	17.11.2016	US 2018/0131846 A1 全文，全図 CN 107535047 A	