

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2020-522724

(P2020-522724A)

(43) 公表日 令和2年7月30日 (2020.7.30)

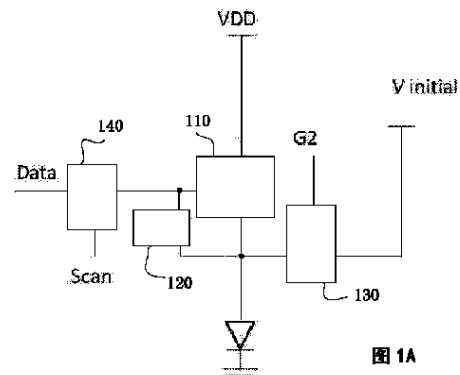
(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 27/32 (2006.01)	G09G 3/20 642P	5C380
H01L 51/50 (2006.01)	G09G 3/20 641P	
H05B 33/02 (2006.01)	G09G 3/20 650M	
審査請求 未請求 予備審査請求 未請求 (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2019-544901 (P2019-544901)	(71) 出願人	510280589
(86) (22) 出願日	平成30年1月17日 (2018.1.17)		京東方科技集團股▲ふん▼有限公司
(85) 翻訳文提出日	令和1年8月19日 (2019.8.19)		BOE TECHNOLOGY GROU P CO., LTD.
(86) 国際出願番号	PCT/CN2018/073007		中華人民共和國100015北京市朝陽區
(87) 国際公開番号	W02018/223702		酒仙橋路10號
(87) 国際公開日	平成30年12月13日 (2018.12.13)		No. 10 Jiuxianqiao R d., Chaoyang Distric t, Beijing 100015, CH INA
(31) 優先権主張番号	201710433108.3	(74) 代理人	100108453
(32) 優先日	平成29年6月9日 (2017.6.9)		弁理士 村山 靖彦
(33) 優先権主張国・地域又は機関	中国 (CN)	(74) 代理人	100110364
			弁理士 実広 信哉
		最終頁に続く	

(54) 【発明の名称】 表示パネル、画素の補正回路および補正方法

(57) 【要約】

本公開は、画素の補正回路を提供しており、駆動サブ回路、補正サブ回路、第1のスイッチングサブ回路および第2のスイッチングサブ回路を含む。前記駆動サブ回路は、制御端が第2のスイッチングサブ回路の第1の端に電氣的に接続されており、第1の端が発光素子に電氣的に接続されており、第2の端が電源に電氣的に接続されている。前記補正サブ回路は、第1の端が前記駆動サブ回路の第1の端に電氣的に接続されており、第2の端が前記駆動サブ回路の制御端に電氣的に接続されている。前記第1のスイッチングサブ回路は、制御端が第1の信号入力端に電氣的に接続されており、第1の端が前記駆動サブ回路の第1の端に電氣的に接続されており、第2の端が初期電圧入力端に電氣的に接続されている。前記第2のスイッチングサブ回路は、制御端が第2の信号入力端に電氣的に接続されており、第1の端が前記駆動サブ回路の制御端に電氣的に接続されており、第2の端がデータ信号入力端に電氣的に接続されている。



【特許請求の範囲】**【請求項 1】**

駆動サブ回路、補正サブ回路、第 1 のスイッチングサブ回路および第 2 のスイッチングサブ回路を含む画素の補正回路であって、

前記駆動サブ回路は、制御端が第 2 のスイッチングサブ回路の第 1 の端に電氣的に接続されており、第 1 の端が発光素子に電氣的に接続されており、第 2 の端が電源に電氣的に接続されており、

前記補正サブ回路は、第 1 の端が前記駆動サブ回路の第 1 の端に電氣的に接続されており、第 2 の端が前記駆動サブ回路の制御端に電氣的に接続されており、

前記第 1 のスイッチングサブ回路は、制御端が第 1 の信号入力端に電氣的に接続されており、第 1 の端が前記駆動サブ回路の第 1 の端に電氣的に接続されており、第 2 の端が初期電圧入力端に電氣的に接続されており、

前記第 2 のスイッチングサブ回路は、制御端が第 2 の信号入力端に電氣的に接続されており、第 1 の端が前記駆動サブ回路の制御端に電氣的に接続されており、第 2 の端がデータ信号入力端に電氣的に接続されていることを特徴とする画素の補正回路。

【請求項 2】

リセット段階において、前記第 1 のスイッチングサブ回路は、前記第 1 の信号入力端の制御でオン状態に配置されており、前記第 2 のスイッチングサブ回路は、前記第 2 の信号入力端の制御で所定時間内にオン状態に配置されており、

補正段階において、前記第 1 のスイッチングサブ回路は、前記第 1 の信号入力端の制御でオフ状態に配置されており、前記第 2 のスイッチングサブ回路は、前記第 2 の信号入力端の制御で所定時間内にオン状態に配置されていることを特徴とする請求項 1 に記載の画素の補正回路。

【請求項 3】

データ書込み段階において、前記第 1 のスイッチングサブ回路は、前記第 1 の信号入力端の制御でオフ状態に配置されており、前記第 2 のスイッチングサブ回路は、前記第 2 の信号入力端の制御でオン状態に配置されており、

発光段階において、前記第 1 のスイッチングサブ回路は、前記第 1 の信号入力端の制御でオフ状態に配置されており、前記第 2 のスイッチングサブ回路は、前記第 2 の信号入力端の制御でオフ状態に配置されていることを特徴とする請求項 2 に記載の画素の補正回路。

【請求項 4】

前記リセット段階の継続時間は、前記補正段階の継続時間よりも短く、

前記データ書込み段階の継続時間は、前記リセット段階の継続時間よりも短いことを特徴とする請求項 3 に記載の画素の補正回路。

【請求項 5】

前記第 2 のスイッチングサブ回路は、前記データ信号入力端から、補正を行ったデータ電圧を受信するように配置されており、

前記補正を行ったデータ電圧は、前記駆動サブ回路の閾値電圧および移動度に基づいて決まるものであることを特徴とする請求項 1 に記載の画素の補正回路。

【請求項 6】

前記駆動サブ回路は、駆動トランジスタを含み、

前記補正サブ回路は、補正容量を含み、

前記第 1 のスイッチングサブ回路は、第 1 のスイッチングトランジスタを含み、

前記第 2 のスイッチングサブ回路は、第 2 のスイッチングトランジスタを含み、

前記駆動トランジスタは、ゲートが前記駆動サブ回路の制御端に接続されており、ソースが前記駆動サブ回路の第 1 の端および第 2 の端の一方に接続されており、ドレインが前記駆動サブ回路の第 1 の端および第 2 の端の他方に接続されており、

前記補正容量は、一端が前記補正サブ回路の第 1 の端および第 2 の端の一方に接続されており、他端が前記補正サブ回路の第 1 の端および第 2 の端の他方に接続されており、

10

20

30

40

50

前記第 1 のスイッチングトランジスタは、ゲートが前記第 1 のスイッチングトランジスタサブ回路の制御端に接続されており、ソースが前記第 1 のスイッチングトランジスタサブ回路の第 1 の端および第 2 の端の一方に接続されており、ドレインが前記第 1 のスイッチングトランジスタサブ回路の第 1 の端および第 2 の端の他方に接続されており、

前記第 2 のスイッチングトランジスタは、ゲートが前記第 2 のスイッチングサブ回路の制御端に接続されており、ソースが前記第 2 のスイッチングサブ回路の第 1 の端および第 2 の端の一方に接続されており、ドレインが前記第 2 のスイッチングサブ回路の第 1 の端および第 2 の端の他方に接続されていることを特徴とする請求項 1 に記載の画素の補正回路。

【請求項 7】

請求項 1 ~ 6 のいずれか一項に記載の画素の補正回路を含むことを特徴とする表示パネル。

【請求項 8】

コントローラーをさらに含み、

前記コントローラーは、

前記駆動サブ回路の現在の閾値電圧および現在の移動度を検出し、

前記駆動サブ回路の現在の閾値電圧および現在の移動度によって、閾値補正電圧および第 1 の移動度補正電圧を生成し、

前記閾値補正電圧が第 1 の所定閾値よりも大きい場合、前記閾値補正電圧および第 1 の移動度補正電圧によって、総補正電圧を生成し、

前記総補正電圧によって、前記補正回路に入力されたデータ電圧を補正するように配置されていることを特徴とする請求項 7 に記載の表示パネル。

【請求項 9】

前記コントローラーは、さらに、

前記駆動サブ回路の移動度が変化した場合、前記現在の閾値電圧および変化後の移動度によって、第 2 の移動度補正電圧を生成し、

前記第 1 の移動度補正電圧と第 2 の移動度補正電圧との間の電圧差分が第 2 の所定閾値よりも大きい場合、前記第 2 の移動度補正電圧によって、前記総補正電圧を更新するように配置されていることを特徴とする請求項 8 に記載の表示パネル。

【請求項 10】

前記コントローラーは、さらに、

前記画素が電源切断によって発光を停止する際に、前記駆動サブ回路の電源切断時の閾値電圧および電源切断時の移動度を取得するとともに、メモリによって前記電源切断時の閾値電圧および前記電源切断時の移動度を記憶して、前記画素が電源再投入された場合、前記メモリに記憶された前記電源切断時の閾値電圧および前記電源切断時の移動度をそれぞれ初期閾値電圧および初期移動度とするように配置されていることを特徴とする請求項 9 に記載の表示パネル。

【請求項 11】

請求項 1 ~ 6 のいずれか一項に記載の画素の補正回路によって画素補正を行う方法であって、

リセット段階において、前記第 1 のスイッチングサブ回路をオンに制御し、前記第 2 のスイッチングサブ回路を所定時間オンに制御することと、

補正段階において、前記第 1 のスイッチングサブ回路をオフに制御し、前記第 2 のスイッチングサブ回路を所定時間オンに制御することと、

を含むことを特徴とする方法。

【請求項 12】

データ書込み段階において、前記第 1 のスイッチングサブ回路をオフに制御し、前記第 2 のスイッチングサブ回路をオンに制御することと、

発光段階において、前記第 1 のスイッチングサブ回路および前記第 2 のスイッチングサブ回路をオフに制御することと、

10

20

30

40

50

をさらに含むことを特徴とする請求項 1 1 に記載の方法。

【請求項 1 3】

前記リセット段階の継続時間は、前記補正段階の継続時間よりも短く、

前記データ書込み段階の継続時間は、前記リセット段階の継続時間よりも短いことを特徴とする請求項 1 2 に記載の方法。

【請求項 1 4】

請求項 7 ~ 1 0 のいずれか一項に記載の表示パネルによって画素補正を行う方法であって、

前記駆動サブ回路の現在の閾値電圧および現在の移動度を検出することと、

前記駆動サブ回路の現在の閾値電圧および現在の移動度によって、閾値補正電圧および第 1 の移動度補正電圧を生成することと、

前記閾値補正電圧が第 1 の所定閾値よりも大きい場合、前記閾値補正電圧および第 1 の移動度補正電圧によって、総補正電圧を生成することと、

前記総補正電圧によって、前記データ信号入力端に入力されたデータ電圧を補正することと、

を含むことを特徴とする方法。

【請求項 1 5】

前記駆動サブ回路の移動度が変化した場合、前記現在の閾値電圧および変化後の移動度によって、第 2 の移動度補正電圧を生成することと、

前記第 1 の移動度補正電圧と第 2 の移動度補正電圧との間の電圧差分が第 2 の所定閾値よりも大きいか否かを判断することと、

前記第 2 の所定閾値よりも大きい場合、前記第 2 の移動度補正電圧によって、前記総補正電圧を更新することと、

をさらに含むことを特徴とする請求項 1 4 に記載の方法。

【請求項 1 6】

前記画素が電源切断によって発光を停止する際に、前記駆動サブ回路の電源切断時の閾値電圧および電源切断時の移動度を取得するとともに、前記電源切断時の閾値電圧および前記電源切断時の移動度を記憶して、前記画素が電源再投入された場合、記憶された前記電源切断時の閾値電圧および前記電源切断時の移動度をそれぞれ初期閾値電圧および初期移動度とすることをさらに含むことを特徴とする請求項 1 5 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本願は、2017年6月9日に提出した、出願番号が201710433108.3である中国特許出願の優先権を主張し、当該中国特許出願の全文を本文に引用している。

【0002】

本公開は、表示制御技術分野に関し、特に、画素の補正回路、表示パネルおよび画素補正方法に関する。

【背景技術】

【0003】

現在、2つ又は3つのスイッチングトランジスタを用いたOLED (Organic Light-Emitting Diode、有機発光ダイオード) 画素駆動回路は、殆んど可変電源の駆動方式を採用しており、いくつかの駆動回路が当該駆動方式を採用しなくてもよいが、容量の数量を増加する必要がある、これは、高い画素数の設計に大きな困難をもたらすことになる。また、いくつかの駆動回路においては、スイッチングトランジスタの接地設計を含めて、効果的な画素補正技術を実施し難い。

【0004】

従って、現在のOLED画素駆動回路をさらに改善する必要がある。

【発明の概要】

10

20

30

40

50

【課題を解決するための手段】

【0005】

本公開の第1の方面の実施例は、画素の補正回路を提出している。前記画素の補正回路は、駆動サブ回路、補正サブ回路、第1のスイッチングサブ回路および第2のスイッチングサブ回路を含む。前記駆動サブ回路は、制御端が第2のスイッチングサブ回路の第1の端に電氣的に接続されており、第1の端が発光素子に電氣的に接続されており、第2の端が電源に電氣的に接続されている。前記補正サブ回路は、第1の端が前記駆動サブ回路の第1の端に電氣的に接続されており、第2の端が前記駆動サブ回路の制御端に電氣的に接続されている。前記第1のスイッチングサブ回路は、制御端が第1の信号入力端に電氣的に接続されており、第1の端が前記駆動サブ回路の第1の端に電氣的に接続されており、第2の端が初期電圧入力端に電氣的に接続されている。前記第2のスイッチングサブ回路は、制御端が第2の信号入力端に電氣的に接続されており、第1の端が前記駆動サブ回路の制御端に電氣的に接続されており、第2の端がデータ信号入力端に電氣的に接続されている。

10

【0006】

本発明実施例の画素の補正回路によれば、2つのスイッチングサブ回路および1つの補正サブ回路を有する回路構成を用いることによって、関連な制御対策を組み合わせ、発光段階における画素の電流が閾値電圧 V_{th} からの影響を受けないようにしており、 V_{th} の変化を補正することができる。

20

【0007】

一実施例において、リセット段階において、前記第1のスイッチングサブ回路は、前記第1の信号入力端の制御でオン状態にあり、前記第2のスイッチングサブ回路は、前記第2の信号入力端の制御で所定時間内にオン状態にあり、補正段階において、前記第1のスイッチングサブ回路は、前記第1の信号入力端の制御でオフ状態にあり、前記第2のスイッチングサブ回路は、前記第2の信号入力端の制御で所定時間内にオン状態にある。

30

【0008】

一実施例において、データ書込み段階において、前記第1のスイッチングサブ回路は、前記第1の信号入力端の制御でオフ状態にあり、前記第2のスイッチングサブ回路は、前記第2の信号入力端の制御でオン状態にあり、発光段階において、前記第1のスイッチングサブ回路は、前記第1の信号入力端の制御でオフ状態にあり、前記第2のスイッチングサブ回路は、前記第2の信号入力端の制御でオフ状態にある。

30

【0009】

一実施例において、前記リセット段階の継続時間は、前記補正段階の継続時間よりも短く、前記データ書込み段階の継続時間は、前記リセット段階の継続時間よりも短い。

【0010】

一実施例において、前記第2のスイッチングサブ回路は、前記データ信号入力端から、補正を行ったデータ電圧を受信するように配置されており、前記補正を行ったデータ電圧は、前記駆動サブ回路の閾値電圧および移動度に基づいて決まるものである。

【0011】

一実施例において、前記駆動サブ回路は、駆動トランジスタを含み、前記補正サブ回路は、補正容量を含み、前記第1のスイッチングサブ回路は、第1のスイッチングトランジスタを含み、前記第2のスイッチングサブ回路は、第2のスイッチングトランジスタを含む。

40

【0012】

本公開の第2の方面の実施例は、表示パネルを提出している。前記表示パネルは、本公開の第1の方面の実施例に提出される画素の補正回路を含む。

【0013】

一実施例において、前記表示パネルは、コントローラーをさらに含む。前記コントローラーは、前記第1のスイッチングサブ回路によって、前記駆動サブ回路の現在の閾値電圧および現在の移動度を検出し、前記駆動サブ回路の現在の閾値電圧および現在の移動度に

50

よって、閾値補正電圧および第 1 の移動度補正電圧を生成し、前記閾値補正電圧が第 1 の所定閾値よりも大きい場合、前記閾値補正電圧および第 1 の移動度補正電圧によって、総補正電圧を生成し、前記総補正電圧によって、前記補正回路に入力されたデータ電圧を補正するように配置されている。

【0014】

一実施例において、前記コントローラーは、さらに、前記駆動サブ回路の移動度が変化した際に、前記現在の閾値電圧および変化後の移動度によって、第 2 の移動度補正電圧を生成し、前記第 1 の移動度補正電圧と第 2 の移動度補正電圧との間の電圧差分が第 2 の所定閾値よりも大きい場合、前記第 2 の移動度補正電圧によって、前記総補正電圧を更新するように配置されている。

10

【0015】

一実施例において、前記コントローラーは、さらに、前記画素が電源切断によって発光を停止する際に、前記駆動サブ回路の電源切断時の閾値電圧および電源切断時の移動度を取得するとともに、メモリによって前記電源切断時の閾値電圧および前記電源切断時の移動度を記憶して、前記画素が電源再投入された場合、前記メモリに記憶された前記電源切断時の閾値電圧および前記電源切断時の移動度をそれぞれ初期閾値電圧および初期移動度とするように配置されている。

【0016】

本公開の第 3 の方面の実施例は、本公開の第 1 の方面による画素の補正回路によって画素補正を行う方法を提出している。前記方法は、リセット段階において、前記第 1 のスイッチングサブ回路をオンに制御し、前記第 2 のスイッチングサブ回路を所定時間オンに制御することと、補正段階において、前記第 1 のスイッチングサブ回路をオフに制御し、前記第 2 のスイッチングサブ回路を所定時間オンに制御することと、を含む。

20

【0017】

一実施例において、前記方法は、データ書込み段階において、前記第 1 のスイッチングサブ回路をオフに制御し、前記第 2 のスイッチングサブ回路をオンに制御することと、発光段階において、前記第 1 のスイッチングサブ回路および前記第 2 のスイッチングサブ回路をオフに制御することと、をさらに含む。

【0018】

一実施例において、前記リセット段階の継続時間は、前記補正段階の継続時間よりも短く、前記データ書込み段階の継続時間は、前記リセット段階の継続時間よりも短い。

30

【0019】

本公開の第 4 の方面の実施例は、本公開の第 2 の方面による表示パネルによって画素補正を行う方法を提出している。前記方法は、前記駆動サブ回路の現在の閾値電圧および現在の移動度を検出することと、前記駆動サブ回路の現在の閾値電圧および現在の移動度によって、閾値補正電圧および第 1 の移動度補正電圧を生成することと、前記閾値補正電圧が第 1 の所定閾値よりも大きい場合、前記閾値補正電圧および第 1 の移動度補正電圧によって、総補正電圧を生成することと、前記総補正電圧によって、前記データ信号入力端に入力されたデータ電圧を補正することと、を含む。

【0020】

40

一実施例において、前記方法は、前記駆動サブ回路の移動度が変化した際に、前記現在の閾値電圧および変化後の移動度によって、第 2 の移動度補正電圧を生成することと、前記第 1 の移動度補正電圧と第 2 の移動度補正電圧との間の電圧差分が第 2 の所定閾値よりも大きい場合、前記第 2 の所定閾値よりも大きい場合、前記第 2 の移動度補正電圧によって、前記総補正電圧を更新することと、をさらに含む。

【0021】

一実施例において、前記方法は、前記画素が電源切断によって発光を停止する際に、前記駆動サブ回路の電源切断時の閾値電圧および電源切断時の移動度を取得するとともに、前記電源切断時の閾値電圧および前記電源切断時の移動度を記憶し、前記画素が電源再投入された場合、記憶された前記電源切断時の閾値電圧および前記電源切断時の移動度をそ

50

れぞれ初期閾値電圧および初期移動度とすることをさらに含む。

【図面の簡単な説明】

【0022】

【図1A】本公開の実施例による画素の補正回路の模式図である。

【図1B】本公開の実施例による画素の補正回路の詳細模式図である。

【図2】本公開の一実施例による画素の補正回路の入力信号のシーケンス図である。

【図3】本公開の一実施例による画素の補正回路のリセット段階における状態模式図である。

【図4】本公開の一実施例による画素の補正回路の補正段階における状態模式図である。

【図5】本公開の一実施例による画素の補正回路のデータ書き込み段階における状態模式図である。

【図6】本公開の一実施例による画素の補正回路の発光段階における状態模式図である。

【図7】本公開の実施例による表示パネルのブロック模式図である。

【図8】本公開の実施例による画素の補正方法のフローチャートである。

【図9】本公開の別の実施例による画素の補正方法のフローチャートである。

【図10】本公開の更なる実施例による画素の補正方法のフローチャートである。

【発明を実施するための形態】

【0023】

以下、本公開の実施例を詳細に説明し、前記実施例の例示は、図面に示されており、同じ又は類似な符号は、同じ又は類似な素子、あるいは、同じ又は類似な機能を有する素子を示している。以下、図面を参照して説明する実施例は、例示のものであり、本公開を解釈するためのものであり、本公開に対する制限と理解すべきではない。

【0024】

以下、図面を参照し、本公開の実施例によって提出される画素の補正回路、表示パネルおよび画素の補正方法を説明している。

【0025】

なお、本公開の実施例の画素は、OLED画素又はQLED(Quantum Dot Light Emitting Diodes、量子ドット発光ダイオード)画素等であってもよく、以下、OLED画素を例として説明する。

【0026】

図1Aに示すように、本公開の実施例に提出される画素の補正回路は、駆動サブ回路110、補正サブ回路120、第1のスイッチングサブ回路130および第2のスイッチングサブ回路140を含む。

【0027】

具体的には、駆動サブ回路110は、制御端が第2のスイッチングサブ回路140の第1の端に電氣的に接続されており、第1の端が発光素子に電氣的に接続されており、第2の端が電源VDDに電氣的に接続されている。前記発光素子は、OLED又はQLEDユニット等であってもよい。以下、OLEDを発光素子の例示とする。

【0028】

補正サブ回路120は、第1の端が駆動サブ回路110の第1の端に電氣的に接続されており、第2の端が駆動サブ回路110の制御端に電氣的に接続されている。

【0029】

第1のスイッチングサブ回路130は、制御端が第1の信号入力端G2に電氣的に接続されており、第1の端が駆動サブ回路110の第1の端に電氣的に接続されており、第2の端が初期電圧入力端Vinitialに電氣的に接続されている。

【0030】

第2のスイッチングサブ回路140は、制御端が第2の信号入力端Scanに電氣的に接続されており、第1の端が駆動サブ回路110の制御端に電氣的に接続されており、第2の端がデータ信号入力端Dataに電氣的に接続されている。

【0031】

10

20

30

40

50

図 1 B に示すように、一実施例において、駆動サブ回路 1 1 0 は、駆動トランジスタ $D_r T$ を含んでよく、補正サブ回路 1 2 0 は、補正容量 C_{st} を含んでよく、第 1 のスイッチングサブ回路 1 3 0 は、第 1 のスイッチングトランジスタ T_1 を含んでよく、第 2 のスイッチングサブ回路 1 4 0 は、第 2 のスイッチングトランジスタ T_2 を含んでよい。以下の本公開に対する具体的な説明において、図 1 B に示す実施例を例示として説明する。この実施例は例示のものであり、本公開の範囲を限定していないと理解すべきである。

【0032】

具体的には、駆動サブ回路 1 1 0 において、駆動トランジスタ $D_r T$ は、ゲート、ソースおよびドレインを有しており、ただし、ゲートは、駆動 $D_r T$ の制御端に対応しており、ソースは、駆動 $D_r T$ の第 1 の端および第 2 の端の一方に対応しており、ドレインは、駆動 $D_r T$ の第 1 の端および第 2 の端の他方に対応している（以下、駆動 $D_r T$ の制御端、第 1 の端および第 2 の端と称して説明する）。ただし、駆動トランジスタ $D_r T$ の第 2 の端を介して電源電圧 V_{DD} を入力するように、駆動トランジスタ $D_r T$ の第 2 の端が電源に電氣的に接続されており、そして、 $OLED$ に駆動電流を提供するように、駆動トランジスタ $D_r T$ の第 1 の端が $OLED$ のアノードに電氣的に接続されている。

【0033】

補正容量 C_{st} の第 1 の端は、駆動トランジスタ $D_r T$ の第 1 の端に電氣的に接続されており、補正容量 C_{st} の第 2 の端は、駆動トランジスタ $D_r T$ の制御端に電氣的に接続されており、補正容量 C_{st} は、駆動トランジスタ $D_r T$ の制御端と第 1 の端との間の電圧を記憶するためのものとして用いられる。

【0034】

第 1 のスイッチングトランジスタ T_1 は、ゲート、ソースおよびドレインを有しており、ただし、ゲートは、第 1 のスイッチングトランジスタ T_1 の制御端に対応しており、ソースは、第 1 のスイッチングトランジスタ T_1 の第 1 の端および第 2 の端の一方に対応しており、ドレインは、第 1 のスイッチングトランジスタ T_1 の第 1 の端および第 2 の端の他方に対応している（以下、第 1 のスイッチングトランジスタ T_1 の制御端、第 1 の端および第 2 の端と称して説明する）。第 1 のスイッチングトランジスタ T_1 の第 1 の端は、駆動トランジスタ $D_r T$ の第 1 の端に電氣的に接続されており、第 1 のスイッチングトランジスタ T_1 の第 2 の端は、初期電圧入力端に電氣的に接続されており、初期電圧入力端に入力された初期電圧は $V_{initial}$ である。

【0035】

第 2 のスイッチングトランジスタ T_2 は、ゲート、ソースおよびドレインを有しており、ただし、ゲートは、第 2 のスイッチングトランジスタ T_2 の制御端に対応しており、ソースは、第 2 のスイッチングトランジスタ T_2 の第 1 の端および第 2 の端の一方に対応しており、ドレインは、第 2 のスイッチングトランジスタ T_2 の第 1 の端および第 2 の端の他方に対応している（以下、第 2 のスイッチングトランジスタ T_2 の制御端、第 1 の端および第 2 の端と称して説明する）。第 2 のスイッチングトランジスタ T_2 の第 1 の端は、駆動トランジスタ $D_r T$ の制御端に電氣的に接続されており、第 2 のスイッチングトランジスタ T_2 の第 2 の端は、データ信号入力端 $Data$ に電氣的に接続されており、データ信号入力端 $Data$ からデータ電圧 V_{data} および参照電圧 V_{ref} を入力することができる。

【0036】

第 1 の信号入力端に入力された第 1 の制御信号 G_2 を受信するように、第 1 のスイッチングトランジスタ T_1 の制御端が第 1 の信号入力端に電氣的に接続されている。第 2 の信号入力端に入力された第 2 の制御信号 $Scan$ を受信するように、第 2 のスイッチングトランジスタ T_2 の制御端が第 2 の信号入力端に電氣的に接続されている。

【0037】

なお、駆動トランジスタ $D_r T$ 、第 1 のスイッチングトランジスタ T_1 及び第 2 のスイッチングトランジスタ T_2 は、いずれも TFT (Thin Film Transistor、フィルムトランジスタ) であることができ、ただし、駆動トランジスタ $D_r T$ の制

10

20

30

40

50

御端、第1のスイッチングトランジスタT1の制御端および第2のスイッチングトランジスタT2の制御端は、いずれもTF Tのゲートに対応しており、駆動トランジスタDr Tの第1の端、第1のスイッチングトランジスタT1の第1の端および第2のスイッチングトランジスタT2の第1の端は、TF Tのソースおよびドレインの一方に対応しており、駆動トランジスタDr Tの第2の端、第1のスイッチングトランジスタT1の第2の端および第2のスイッチングトランジスタT2の第2の端は、ソースおよびドレインの他方に対応している。以下の例示において、駆動トランジスタDr Tの第1の端は、TF Tのソースに対応している。

【0038】

本公開の一実施例において、上記補正回路によって、駆動トランジスタDr Tの閾値電圧を補正することができる。具体的には、リセット段階において、第1の信号入力端は、第1のスイッチングトランジスタT1をオンに制御し、第2の信号入力端は、第2のスイッチングトランジスタT2を所定時間オンに制御する；補正段階において、第1の信号入力端は、第1のスイッチングトランジスタT1をオフに制御し、第2の信号入力端は、第2のスイッチングトランジスタT2を所定時間オンに制御する；データ書込み段階において、第1の信号入力端は、第1のスイッチングトランジスタT1をオフに制御し、第2の信号入力端は、第2のスイッチングトランジスタT2をオンに制御する；発光段階において、第1の信号入力端は、第1のスイッチングトランジスタT1をオフに制御し、第2の信号入力端は、第2のスイッチングトランジスタT2をオフに制御する。

10

【0039】

図2に示すように、リセット段階は第1の時間帯t1に対応し、補正段階は第2の時間帯t2に対応し、データ書込み段階は第3の時間帯t3に対応し、発光段階は第4の時間帯t4に対応することができる。ただし、第1の時間帯は、第2の時間帯よりも短くてもよく、第3の時間帯は、第1の時間帯よりも短くてもよく、すなわち、リセット段階の継続時間は、補正段階の継続時間よりも短く、データ書込み段階の継続時間よりも長くてもよい。

20

【0040】

図2および図3に示すように、リセット段階であるt1時期において、第1の制御信号G2は高レベルであり、第2の制御信号Scanは、所定時間内に高レベルを維持し、他の時間に低レベルを維持し、これにより、第1のスイッチングトランジスタT1を継続的にオンに制御し、第2のスイッチングトランジスタT2を所定時間オンに制御することができる。そして、所定時間内において、データ信号入力端Dataに参照電圧Vrefが入力され、これにより、駆動トランジスタDr Tの制御端の電圧がVrefであり、駆動トランジスタDr Tの第1の端の電圧がVinitia l + Aであるように制御することができ、ただし、Aは、電源端と初期電圧入力端との間の電流による電圧降下である。

30

【0041】

図2および図4に示すように、補正段階であるt2時期において、第1の制御信号G2は低レベルであり、第2の制御信号Scanは、所定時間内に高レベルを維持し、他の時間に低レベルを維持し、これにより、第1のスイッチングトランジスタT1をオフに制御し、第2のスイッチングトランジスタT2を所定時間オンに制御することができる。ただし、図4には、点線によって示すスイッチングトランジスタがオフ状態にあり、以下にも同様である。これにより、駆動トランジスタDr Tの制御端の電圧がVrefであり、駆動トランジスタDr Tの第1の端の電圧がVref - Vthであるように制御することができ、ただし、Vthは、駆動トランジスタDr Tの閾値電圧である。すなわち、補正容量Cst両端の電圧差分はVthであり、これにより、補正容量Cstによって当該閾値電圧Vthを記憶することができる。

40

【0042】

図2および図5に示すように、データ書込み段階であるt3時期において、第1の制御信号G2は低レベルであり、第2の制御信号Scanは高レベルであり、且つ、データ信号入力端Dataにデータ電圧Vdataが入力されており、これにより、第1のスイッ

50

チングトランジスタT1をオフに制御し、第2のスイッチングトランジスタT2をオンに制御することができる。これにより、駆動トランジスタDrTの制御端の電圧がVdataであり、駆動トランジスタDrTの第1の端の電圧が $V_{ref} - V_{th} + a(V_{data} - V_{ref}) + V$ であるように制御することができ、ただし、Vは、データ書込み段階における駆動トランジスタDrTの漏電による電圧差分であり、aは、データ書込み段階において容量による電圧配分効果のため補正容量Cstの両端に配分された電圧の割合である。

【0043】

図2および図6に示すように、発光段階であるt4時期において、第1の制御信号G2は低レベルであり、第2の制御信号Scanは低レベルであり、これにより、第1のスイッチングトランジスタT1および第2のスイッチングトランジスタT2をいずれもオフに制御することができる。これにより、駆動トランジスタDrTの制御端と第1の端との間の電圧 $V_{gs} = (1 - a)(V_{data} - V_{ref}) + V_{th} - V$ であるように制御することができる。そして、OLEDに流す電流 $I_{oled} = 1/2 \times Ku(V_{gs} - V_{th})^2 = 1/2 \times Ku((1 - a)(V_{data} - V_{ref}) - V)^2$ であり、ただし、Kuは、駆動トランジスタDrTの移動度に関するパラメータである。すなわち、Ioledは、パラメータKu、Vdata、VrefおよびV等に関連しており、駆動トランジスタDrTの閾値電圧Vthに関連していない。

【0044】

一実施例において、第2のスイッチングトランジスタT2は、データ信号入力端Dataから、補正が行われたデータ電圧を受信するように配置されてもよい。ただし、前記補正が行われたデータ電圧は、駆動トランジスタDrTの閾値電圧および移動度に基づいて決まるものである。これは、以下に説明される外部補正に対応している。

【0045】

本公開の実施例における画素の補正回路によれば、上記2つのスイッチングトランジスタT1、T2および1つの補正容量Cstを用いた回路構成によって、T1、T2に対する制御対策を組合せて、画素の発光段階における電流が駆動トランジスタDrTの閾値電圧Vthからの影響を受けないようにしており、これにより、Vthの変化を補正し、当該補正回路は、回路構成が簡単であるとともに、補正のリアルタイム性が高く、表示パネルが残像を表示するという課題を効果的に改善し、表示パネルの表示効果を大きく向上することができる。

【0046】

上記実施例に対応し、本公開は、表示パネルをさらに提供している。

【0047】

図7に示すように、本公開の実施例の表示パネル100は、上記画素の補正回路10を含んでいる。

【0048】

本公開の実施例における表示パネルによれば、上記画素の補正回路によって、残像を表示するという課題を効果的に改善し、表示効果を良好にすることができる。

【0049】

また、本公開の実施例の画素の補正回路以外、外部補正を実施してもよく、すなわち、補正回路が受信するデータ電圧を補正し、補正精度をさらに向上する。具体的には、表示パネル100にコントローラーを設置することによって例示的に実現することができる。

【0050】

具体的には、前記コントローラーは、表示パネルに含まれる本公開の実施例による画素の補正回路に電氣的に接続されることができ、例えば、補正回路の第1のスイッチングトランジスタT1および第2のスイッチングトランジスタT2に電氣的に接続されることができる。コントローラーは、駆動トランジスタDrTの現在の閾値電圧Vthおよび現在の移動度Mobを検出し（例えば、第1のスイッチングトランジスタT1によって検出する）、駆動トランジスタDrTの現在の閾値電圧Vthおよび現在の移動度Mobによっ

10

20

30

40

50

て閾値補正電圧 V_{th} および第 1 の移動度補正電圧 V_{mob} を生成することができる。

【0051】

ただし、閾値補正電圧 V_{th} が第 1 の所定閾値よりも大きい場合、コントローラーは、閾値補正電圧 V_{th} および第 1 の移動度補正電圧 V_{mob} によって、総補正電圧を生成し、総補正電圧によって、データ信号入力端に入力されたデータ電圧 V_{data} を補正することができる。本公開の一実施例において、閾値補正電圧 V_{th} が $0.5V$ よりも大きい場合、OLED に流れる電流 I_{oled} は、 V_{th} からの影響を無視できなくなる。この場合、発光段階において、データ電圧に $k \cdot V_{th}$ を加算し、即ち、データ電圧を $V_{data} + k \cdot V_{th} + V_{mob}$ にすることができ、ただし、 k は補正係数であり、当該補正係数 k は、その以降の調整によって取得され、数値範囲は $0 \sim 1$ である。

10

【0052】

駆動トランジスタ $D_r T$ の移動度が温度によって大きく影響されるため、駆動トランジスタ $D_r T$ の移動度が変化した場合、例えば、 $data_block$ 時間において、即ち、各フレームにおける、データを書き込まない時間において、移動度補正電圧を取得し直し、総補正電圧を更新することができる。具体的には、コントローラーは、駆動トランジスタ $D_r T$ の移動度が変化した場合に、現在の閾値電圧および変化した移動度によって、第 2 の移動度補正電圧 V_{mob_new} を生成し、第 1 の移動度補正電圧 V_{mob} と第 2 の移動度補正電圧 V_{mob_new} との間の電圧差分が第 2 の所定閾値よりも大きい場合に、第 2 の移動度補正電圧 V_{mob_new} によって、総補正電圧を更新することができる。すなわち、移動度補正電圧の変化が大きければ、新たに取得される移動度補正電圧によってデータ電圧を補正することができる。本公開の一実施例において、全ての行の駆動トランジスタ $D_r T$ の移動度を取得した後に、次のフレームの発光段階において、データ電圧は、 $V_{data} + k \cdot V_{th} + V_{mob_new}$ となることができる。

20

【0053】

画素が電源切断によって発光を停止し、例えば、OLED 表示パネルが電源切断によって発光を停止する際に、コントローラーは、駆動トランジスタ $D_r T$ の電源切断時の閾値電圧および電源切断時の移動度を取得し、メモリによって電源切断時の閾値電圧および電源切断時の移動度を記憶し、これにより、画素が電源再投入された場合、メモリに記憶された電源切断時の閾値電圧および電源切断時の移動度をそれぞれ初期閾値電圧および初期移動度とし、表示パネルが再度表示する際に、当該初期閾値電圧および初期移動度によって、データ電圧を補正する対策を更に行うことができる。

30

【0054】

以上のように、外部補正と補正回路を組み合わせて混合補正を行うことによって、補正精度を効果的に向上することができ、表示パネルの表示効果をさらに向上することができる。

【0055】

上記実施例に対し、本公開は、上記画素の補正回路によって画素補正を行う方法をさらに提出している。

【0056】

40

図 1B を参照し、画素の補正回路は、第 1 の端および第 2 の端を有し、第 2 の端が電源に電氣的に接続される駆動トランジスタ $D_r T$ と、第 1 の端が駆動トランジスタ $D_r T$ の第 1 の端に電氣的に接続され且つ第 2 の端が駆動トランジスタ $D_r T$ の制御端に電氣的に接続される補正容量 C_{st} と、第 1 の端が駆動トランジスタ $D_r T$ の第 1 の端に電氣的に接続され且つ第 2 の端が初期電圧入力端に電氣的に接続される第 1 のスイッチングトランジスタ T_1 と、第 1 の端が駆動トランジスタ $D_r T$ の制御端に電氣的に接続され且つ第 2 の端がデータ信号入力端に電氣的に接続される第 2 のスイッチングトランジスタ T_2 と、を含んでいる。

【0057】

図 8 に示すように、前記方法は、以下のステップを含む：

50

【 0 0 5 8 】

S 1、リセット段階において、前記第 1 のスイッチングトランジスタをオンに制御し、前記第 2 のスイッチングトランジスタを所定時間オンに制御する。

【 0 0 5 9 】

本公開の実施例において、図 1 B を参照し、第 1 のスイッチングトランジスタ T 1 の制御端に第 1 の制御信号 G 2 が入力され、第 2 のスイッチングトランジスタ T 2 の制御端に第 2 の制御信号 S c a n が入力され、第 1 の制御信号 G 2 と第 2 の制御信号 S c a n とのレベルを変更することによって、第 1 のスイッチングトランジスタおよび第 2 のスイッチングトランジスタをオン・オフに制御することができる。

【 0 0 6 0 】

S 2、補正段階において、前記第 1 のスイッチングトランジスタをオフに制御し、前記第 2 のスイッチングトランジスタを所定時間オンに制御する。

【 0 0 6 1 】

図 9 に示すように、前記方法は、以下のステップを更に含んでもよい：

【 0 0 6 2 】

S 3、データ書込み段階において、第 1 のスイッチングトランジスタをオフに制御し、第 2 のスイッチングトランジスタをオンに制御する。

【 0 0 6 3 】

S 4、発光段階において、第 1 のスイッチングトランジスタおよび第 2 のスイッチングトランジスタをオフに制御する。

【 0 0 6 4 】

ただし、図 2 に示すように、リセット段階は第 1 の時間帯 t 1 に対応し、補正段階は第 2 の時間帯 t 2 に対応し、データ書込み段階は第 3 の時間帯 t 3 に対応し、発光段階は第 4 の時間帯 t 4 に対応することができる。ただし、第 1 の時間帯は第 2 の時間帯よりも短く、第 3 の時間帯は第 1 の時間帯よりも短くてもよい。即ち、リセット段階の継続時間は、補正段階の継続時間よりも短く且つデータ書込み段階の継続時間よりも長くてもよい。

【 0 0 6 5 】

図 2 および図 3 に示すように、リセット段階である t 1 時期において、第 1 の制御信号 G 2 は、高レベルであり、第 2 の制御信号 S c a n は、所定時間内に高レベルを維持し、他の時間に低レベルを維持し、これにより、第 1 のスイッチングトランジスタ T 1 を継続的にオンに制御し、第 2 のスイッチングトランジスタ T 2 を所定時間オンに制御することができる。さらに、所定時間内において、データ信号入力端 D a t a に参照電圧 V r e f が入力され、これにより、駆動トランジスタ D r T の制御端の電圧が V r e f であり、駆動トランジスタ D r T の第 1 の端の電圧が V i n i t i a l + A であるように制御することができ、ただし、A は、電源端と初期電圧入力端との間の電流による電圧降下である。

【 0 0 6 6 】

図 2 および図 4 に示すように、補正段階である t 2 時期において、第 1 の制御信号 G 2 は、低レベルであり、第 2 の制御信号 S c a n は、所定時間内に高レベルを維持し、他の時間に低レベルを維持し、これにより、第 1 のスイッチングトランジスタ T 1 をオフに制御し、第 2 のスイッチングトランジスタ T 2 を所定時間オンに制御することができる。ただし、図 4 には、点線によって示すスイッチングトランジスタがオフ状態にあり、以下にも同様である。これにより、駆動トランジスタ D r T の制御端の電圧が V r e f であり、駆動トランジスタ D r T の第 1 の端の電圧が V r e f - V t h であるように制御することができ、ただし、V t h は、駆動トランジスタ D r T の閾値電圧である。すなわち、補正容量 C s t 両端の電圧差分は V t h であり、これにより、補正容量 C s t によって当該閾値電圧 V t h を記憶することができる。

【 0 0 6 7 】

図 2 および図 5 に示すように、データ書込み段階である t 3 時期において、第 1 の制御信号 G 2 は低レベルであり、第 2 の制御信号 S c a n は高レベルであり、且つ、データ信号入力端 D a t a にデータ電圧 V d a t a が入力されており、これにより、第 1 のスイッ

10

20

30

40

50

チングトランジスタ T_1 をオフに制御し、第2のスイッチングトランジスタ T_2 をオンに制御することができる。これにより、駆動トランジスタ $D_r T$ の制御端の電圧が V_{data} であり、駆動トランジスタ $D_r T$ の第1の端の電圧が $V_{ref} - V_{th} + a(V_{data} - V_{ref}) + V$ であるように制御することができ、ただし、 V は、データ書込み段階における駆動トランジスタ $D_r T$ の漏電による電圧差分であり、 a は、データ書込み段階において容量による電圧配分効果のため補正容量 C_{st} の両端に配分された電圧の割合である。

【0068】

図2および図6に示すように、発光段階である t_4 時期において、第1の制御信号 G_2 は低レベルであり、第2の制御信号 S_{can} は低レベルであり、これにより、第1のスイッチングトランジスタ T_1 および第2のスイッチングトランジスタ T_2 をオフに制御することができる。これにより、駆動トランジスタ $D_r T$ の制御端と第1の端との間の電圧 $V_{gs} = (1 - a)(V_{data} - V_{ref}) + V_{th} - V$ であるように制御することができる。そして、 $OLED$ に流れる電流 $I_{oled} = 1/2 \times K_u (V_{gs} - V_{th})^2 = 1/2 \times K_u ((1 - a)(V_{data} - V_{ref}) - V)^2$ であり、ただし、 K_u は、駆動トランジスタ $D_r T$ の移動度に関するパラメータである。すなわち、 I_{oled} は、パラメータ K_u 、 V_{data} 、 V_{ref} および V 等に関連しており、駆動トランジスタ $D_r T$ の閾値電圧 V_{th} に関連していない。

【0069】

本公開の実施例の画素の補正方法によって、上記2つのスイッチングトランジスタ T_1 、 T_2 および1つの補正容量 C_{st} を用いた回路構成によって、リセット段階および補正段階における T_1 、 T_2 に対する制御対策を組合せて、画素の発光段階における電流が駆動トランジスタ $D_r T$ の閾値電圧 V_{th} からの影響を受けないようにしており、 V_{th} の変化を補正することができ、当該補正方法によって、回路構成が簡単になるとともに、補正のリアルタイム性が高く、表示パネルが残像を表示するという課題を効果的に改善し、表示パネルの表示効果を大きく向上することができる。

【0070】

補正精度をさらに向上するために、本公開は、上記本公開の実施例による表示パネルによって画素補正を行う方法をさらに提出している。

【0071】

図10に示すように、前記方法は、以下のステップを含む：

【0072】

S_{101} ：駆動トランジスタの現在の閾値電圧および現在の移動度を検出する（例えば、第1のスイッチングトランジスタによって検出する）。

【0073】

S_{102} ：駆動トランジスタの現在の閾値電圧および現在の移動度により、閾値補正電圧および第1の移動度補正電圧を生成して電圧を補正する。

【0074】

駆動トランジスタ $D_r T$ の現在の閾値電圧 V_{th} および現在の移動度 M_{ob} を検出し、閾値補正電圧 V_{th} および第1の移動度補正電圧 V_{mob} をさらに算出して取得する。

【0075】

S_{103} ：閾値補正電圧が第1の所定閾値よりも大きい場合に、閾値補正電圧および第1の移動度補正電圧によって総補正電圧を生成する。

【0076】

ただし、第1の所定閾値は、 $0.5V$ であり、 $V_{th} > 0.5V$ である場合、 $OLED$ に流れる電流 I_{oled} は、 V_{th} からの影響を無視できなくなる。この場合、発光段階において、データ電圧に $k \cdot V_{th}$ を加算することができる。

【0077】

S_{104} ：総補正電圧によって、データ信号入力端に入力されたデータ電圧を補正する

。

具体的には、補正後のデータ電圧は、 $V_{data} + k \cdot V_{th} + V_{mob}$ であり、ただし、 k は補正係数であり、当該補正係数 k は、その以降の調整によって取得され、その数値範囲は、 $0 \sim 1$ である。

【0078】

S105：駆動トランジスタの移動度が変化した場合に、現在の閾値電圧および変化後の移動度によって、第2の移動度補正電圧を生成する。

【0079】

駆動トランジスタDrTの移動度が温度によって大きく影響されるため、駆動トランジスタDrTの移動度が変化した場合、例えば、data blank時間において、即ち、各フレームにおける、データを書き込まない時間において、移動度補正電圧を取得し直し、総補正電圧を更新することができる。前回に検出した駆動トランジスタの前の閾値電圧を基準として、第2の移動度補正電圧 V_{mob_new} を生成することができる。

【0080】

S106：第1の移動度補正電圧と第2の移動度補正電圧との間の電圧差分が第2の所定閾値よりも大きいか否かを判断する。

【0081】

S107：第2の所定閾値よりも大きい場合、第2の移動度補正電圧によって、総補正電圧を更新する。

【0082】

すなわち、移動度補正電圧の変化が大きければ、新たに取得した移動度補正電圧によってデータ電圧を補正することができる。本公開の一実施例において、全ての行の駆動トランジスタDrTの移動度を取得した後に、次のフレームの発光段階において、データ電圧は、 $V_{data} + k \cdot V_{th} + V_{mob_new}$ となることができる。

【0083】

画素が電源切断によって発光を停止し、例えば、OLED表示パネルが電源切断によって発光を停止する際に、駆動トランジスタDrTの電源切断時の閾値電圧および電源切断時の移動度を取得し、当該電源切断時の閾値電圧および電源切断時の移動度を記憶し、これにより、画素が電源再投入された場合、記憶された電源切断時の閾値電圧および電源切断時の移動度をそれぞれ初期閾値電圧および初期移動度とし、表示パネルが再度表示する際に、当該初期閾値電圧および初期移動度によって、データ電圧を補正する対策を更に行うことができる。

【0084】

以上のように、外部補正と補正回路を組み合わせることで混合補正を行うことによって、補正精度を効果的に向上することができ、表示パネルの表示効果をさらに向上することができる。

【0085】

本公開の説明において、「中心」、「縦方向」、「横方向」、「長さ」、「幅」、「高さ」、「上」、「下」、「前」、「後」、「左」、「右」、「鉛直」、「水平」、「頂」、「底」、「内」、「外」、「時計回り」、「逆時計回り」、「軸方向」、「径方向」、「周方向」などの方向又は位置関係を示す用語は、図面に基づく方向又は位置関係であり、本公開の説明便宜上、簡単に説明するもののみであり、該当する装置又は素子が必ず特定の方向を有し、特定の方向に構成および操作を行うことに限らず、本公開に対する制限ではない、と理解すべきである。

【0086】

また、「第1の」、「第2の」という用語は、目的を説明するもののみであり、相対的な重要性を示しあるいは技術特徴の数量を示すと理解すべきではない。これにより、「第1の」、「第2の」が限定される特徴は、当該特徴を少なくとも1つ含むことを示すことができる。本公開の説明において、具体的な限定がない限り、「複数」とは、少なくとも2つであり、例えば、2つ、3つなどである。

【 0 0 8 7 】

本公開において、明確な規定および限定がない限り、「実装」、「電氣的に接続する」、「接続」、「固定」などの用語を広く理解すべきであり、例えば、明確な限定がない限り、固定して接続されてもよく、取り外し可能に接続されてもよく、一体に接続されてもよく、機械的に接続されてもよく、電氣的に接続されてもよく、直接に電氣的に接続されてもよく、中間媒体を介して間接的に電氣的に接続されてもよく、2つの内部接続又は2つの素子の相互作用関係であってもよい。当業者にとって、具体的な状況によって本公開における上記用語の具体的な意味を理解することができる。

【 0 0 8 8 】

本公開において、明確な規定および限定がない限り、第1の特徴が第2の特徴の「上」又は「下」にあるとは、第1の特徴と第2の特徴とが直接的に接触してもよく、あるいは、第1の特徴と第2の特徴とが中間媒体を介して間接的に接触してもよい。そして、第1の特徴が第2の特徴の「上」、「上方」および「上面」にあるとは、第1の特徴が第2の特徴の真上方又は斜上方にあり、あるいは、第1の特徴の水平高さが第2の特徴よりも高いということである。第1の特徴が第2の特徴の「下」、「下方」および「下面」にあるとは、第1の特徴が第2の特徴の真下方又は斜下方にあり、あるいは、第1の特徴の水平高さが第2の特徴よりも低いということである。

10

【 0 0 8 9 】

本明細書の説明において、「一実施例」、「いくつかの実施例」、「例示」、「具体的な例示」又は「いくつかの例示」等の用語を参照する説明は、当該実施例又は例示を組み合わせることで説明した具体的な特徴、構成、材料又は特徴が、本公開の少なくとも一つの実施例又は例示に含まれることを示す。本明細書において、上記用語に対する例示的な記述は、必ず同じ実施例又は例示に対するものではない。そして、説明される具体的な特徴、構成、材料又は特徴は、いずれか1つ又は複数の実施例又は例示に適宜に組み合わせることができる。また、互いに矛盾しない場合、当業者は、本明細書に記載された異なる実施例又は例示、および異なる実施例又は例示の特徴を組合せることができる。

20

【 0 0 9 0 】

上記に本公開の実施例が示され説明されているが、上記実施例が例示的なものであると理解すべきであり、本公開を制限するものであると理解すべきではない。当業者は、本公開の範囲内に上記実施例に変更、補正、切替および変形を行うことができる。

30

【 符号の説明 】

【 0 0 9 1 】

10 O L E D 画素の補正回路

【図 1 A】

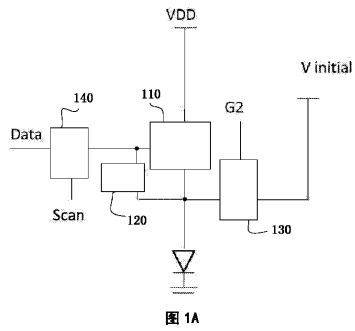


図 1A

【図 1 B】

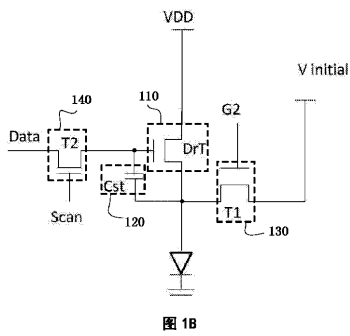


図 1B

【図 2】

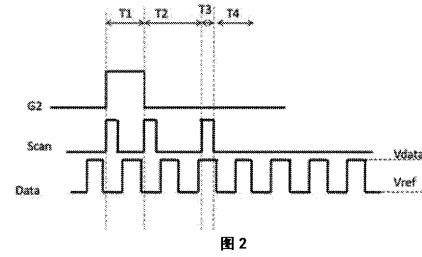


図 2

【図 3】

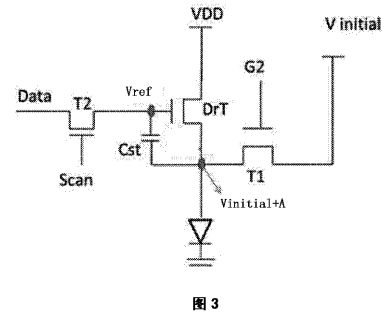


図 3

【図 4】

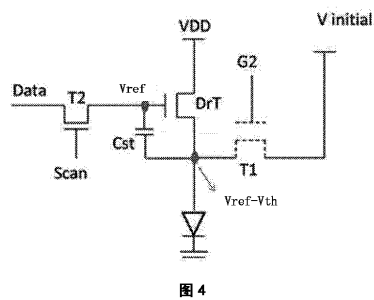


図 4

【図 6】

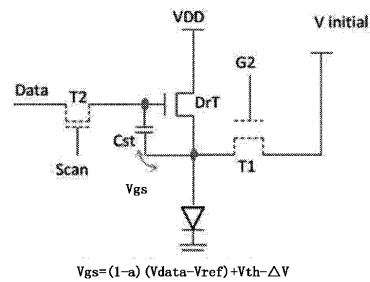


図 6

【図 5】

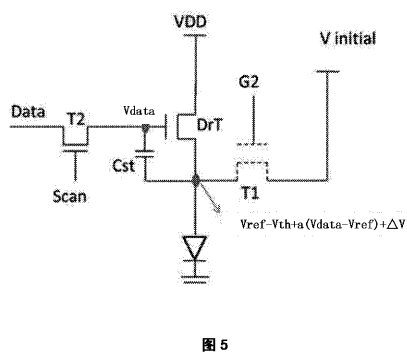
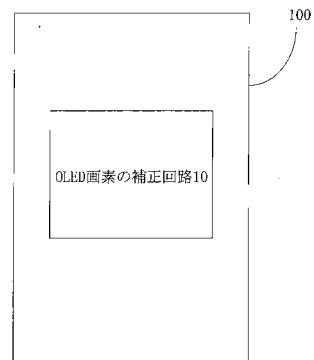
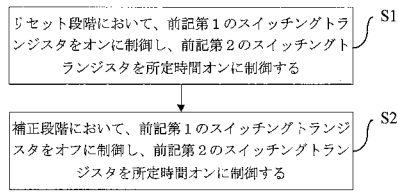


図 5

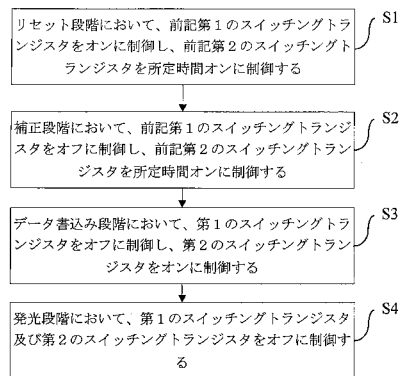
【図 7】



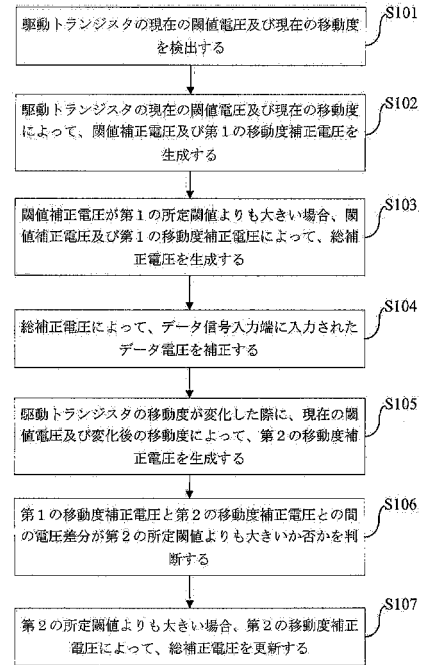
【図 8】



【図 9】



【図 10】



【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2018/073007
A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/3208 (2016.01) i; G09G 3/3258 (2016.01) i; G09G 3/3291 (2016.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNPAT, CNKI, WPI, EPODOC: 京东方, 李永谦, 李全虎, 徐攀, 有机发光二极管, 当前, 阈值, 阈值, 初始化, 清零, 内补偿, 混合补偿, 外补偿, 存储, 发射, 发光, 重置, 迁移率, 第二, 停机, 关机, 断电, AMOLED, OLED, QLED, Vdata, emission, initiali+, reset+, writ+, data?, long??, short??, threshold, Vth, mobility, Vmob, charg+, compensat+, stage, period, step		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 106991969 A (BOE TECHNOLOGY GROUP CO., LTD.) 28 July 2017 (28.07.2017), description, paragraphs [0039]-[0095], and figures 1-10	1-16
X	CN 102222468 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 19 October 2011 (19.10.2011), description, paragraphs [0021]-[0040], and figures 1 and 2	1-4, 6, 11-13
X	CN 104751804 A (BOE TECHNOLOGY GROUP CO., LTD.) 01 July 2015 (01.07.2015), description, paragraphs [0036]-[0091], and figures 2-5	1-4, 6, 11-13
X	CN 101986378 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 16 March 2011 (16.03.2011), description, paragraphs [0026]-[0043], and figures 3 and 4	1-4, 6, 11-13
Y	CN 102222468 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 19 October 2011 (19.10.2011), description, paragraphs [0021]-[0040], and figures 1 and 2	5, 7-10, 14-16
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 March 2018		Date of mailing of the international search report 16 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer PENG, Hailiang Telephone No. (86-10) 53962513

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/073007

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103123774 A (LG DISPLAY CO., LTD.) 29 May 2013 (29.05.2013), description, paragraphs [0027]-[0127], and figures 2-13	5, 7-10, 14-16
A	CN 105575332 A (LG DISPLAY CO., LTD.) 11 May 2016 (11.05.2016), entire document	1-16
A	KR 101577907 B1 (LG DISPLAY CO., LTD.) 16 December 2015 (16.12.2015), entire document	1-16

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/073007

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106991969 A	28 July 2017	None	
CN 102222468 A	19 October 2011	None	
CN 104751804 A	01 July 2015	WO 2016173124 A1	03 November 2016
		US 2017110055 A1	20 April 2017
CN 101986378 A	16 March 2011	None	
CN 103123774 A	29 May 2013	US 9053668 B2	09 June 2015
		KR 20130055402 A	28 May 2013
		US 2013127692 A1	23 May 2013
		CN 103123774 B	20 January 2016
CN 105575332 A	11 May 2016	EP 3016095 A1	04 May 2016
		US 2016125811 A1	05 May 2016
		US 9881555 B2	30 January 2018
		KR 20160050832 A	11 May 2016
KR 101577907 B1	16 December 2015	None	

国际检索报告

国际申请号

PCT/CN2018/073007

A. 主题的分类

G09G 3/3208(2016.01)i; G09G 3/3258(2016.01)i; G09G 3/3291(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 京东方, 李永谦, 李全虎, 徐攀, 有机发光二极管, 当前, 阈值, 阈值, 初始化, 清零, 内补偿, 混合补偿, 外补偿, 存储, 发射, 发光, 重置, 迁移率, 第二, 停机, 关机, 断电, AMOLED, OLED, QLED, Vdata, emission, initiali+, reset+, writ+, data?, long?+, short?+, threshold, Vth, mobility, Vmob, charg+, compensat+, stage, period, step

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 106991969 A (京东方科技集团股份有限公司) 2017年 7月 28日 (2017 - 07 - 28) 说明书第[0039]-[0096]段, 附图1-10	1-16
X	CN 102222468 A (华南理工大学) 2011年 10月 19日 (2011 - 10 - 19) 说明书第[0021]-[0040]段, 附图1-2	1-4, 6, 11-13
X	CN 104751804 A (京东方科技集团股份有限公司) 2015年 7月 1日 (2015 - 07 - 01) 说明书第[0036]-[0091]段, 附图2-5	1-4, 6, 11-13
X	CN 101986378 A (华南理工大学) 2011年 3月 16日 (2011 - 03 - 16) 说明书第[0026]-[0043]段, 附图3-4	1-4, 6, 11-13
Y	CN 102222468 A (华南理工大学) 2011年 10月 19日 (2011 - 10 - 19) 说明书第[0021]-[0040]段, 附图1-2	5, 7-10, 14-16
Y	CN 103123774 A (乐金显示有限公司) 2013年 5月 29日 (2013 - 05 - 29) 说明书第[0027]-[0127]段, 附图2-13	5, 7-10, 14-16
A	CN 105575332 A (乐金显示有限公司) 2016年 5月 11日 (2016 - 05 - 11) 全文	1-16

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“B” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类型文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 3月 30日

国际检索报告邮寄日期

2018年 4月 16日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

彭海良

传真号 (86-10)62019451

电话号码 (86-10)53962513

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告

国际申请号

PCT/CN2018/073007

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	KR 101577907 B1 (LG DISPLAY CO., LTD.) 2015年 12月 16日 (2015 - 12 - 16) 全文	1-16

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/073007

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106991969	A	2017年 7月 28日	无			
CN	102222468	A	2011年 10月 19日	无			
CN	104751804	A	2015年 7月 1日	WO	2016173124	A1	2016年 11月 3日
				US	2017110055	A1	2017年 4月 20日
CN	101986378	A	2011年 3月 16日	无			
CN	103123774	A	2013年 5月 29日	US	9053668	B2	2015年 6月 9日
				KR	20130055402	A	2013年 5月 28日
				US	2013127692	A1	2013年 5月 23日
				CN	103123774	B	2016年 1月 20日
CN	105575332	A	2016年 5月 11日	EP	3016095	A1	2016年 5月 4日
				US	2016125811	A1	2016年 5月 5日
				US	9881555	B2	2018年 1月 30日
				KR	20160050832	A	2016年 5月 11日
KR	101577907	B1	2015年 12月 16日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 1 2 G
	G 0 9 G 3/20	6 7 0 D
	G 0 9 G 3/20	6 3 1 K
	H 0 1 L 27/32	
	H 0 5 B 33/14	A
	H 0 5 B 33/02	

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT

(72)発明者 李 永 謙

中華人民共和国 1 0 0 1 7 6 北京市 経 済 技 術 開 発 区 地 澤 路 9 号

(72)発明者 徐 パン

中華人民共和国 1 0 0 1 7 6 北京市 経 済 技 術 開 発 区 地 澤 路 9 号

(72)発明者 李 全 虎

中華人民共和国 1 0 0 1 7 6 北京市 経 済 技 術 開 発 区 地 澤 路 9 号

F ターム(参考) 3K107 AA01 BB01 CC31 CC35 CC45 EE03 FF04 HH02 HH05
5C080 AA06 BB05 DD05 DD14 DD29 EE29 FF03 FF11 GG12 HH09
JJ03 JJ04 JJ07
5C380 AA01 AB06 BB03 BB04 BD02 BD04 CA12 CA53 CA54 CB31
CC02 CC03 CC04 CC06 CC07 CC09 CC27 CC33 CC48 CC61
CC63 CD013 CE04 CE20 CF05 DA02 DA06 DA39 DA40 DA47
DA50 FA02 FA21 FA28