

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>6</sup>  
H01L 21/28

(45) 공고일자 2001년04월02일

(11) 등록번호 10-0281147

(24) 등록일자 2000년11월15일

(21) 출원번호 10-1997-0050956

(65) 공개번호 특1999-0030645

(22) 출원일자 1997년10월02일

(43) 공개일자 1999년05월06일

(73) 특허권자 현대반도체 주식회사 김영환

충청북도 청주시 흥덕구 향정동 1번지

(72) 발명자 이동현

충청북도 청주시 흥덕구 신봉동 159번지 삼성아파트 5-706

(74) 대리인 김용인, 강용복

**심사관 : 정경덕**

**(54) 콘택홀 형성방법**

**요약**

고집적 소자에서 미세 콘택홀을 형성하기에 알맞으며, 후속공정시 평탄성이 높은 콘택홀 형성방법에 관한 것으로, 이와 같은 목적을 달성하기 위한 본 발명 콘택홀 형성방법은 기판에 층간절연층을 증착하는 공정과, 상기 층간절연층상에 소정부분이 식각된 절연막을 형성하는 공정과, 소정부분 식각된 상기 절연막의 측면에 상기 측벽절연막을 형성하는 공정과, 상기 절연막과 측벽절연막을 마스크로 하여 상기 층간절연층을 식각하여 상기 기판이 드러나도록 콘택홀을 형성하는 공정과, 상기 절연막과 측벽절연막을 제거하는 공정과, 상기 콘택홀에 플러그를 형성하는 것을 특징으로 한다.

**대표도**

**도2f**

**명세서**

**도면의 간단한 설명**

도 1a 내지 1f는 종래 콘택홀 형성방법을 나타낸 공정단면도

도 2a 내지 2f는 본 발명 콘택홀 형성방법을 나타낸 공정단면도

도면의 주요 부분에 대한 부호의 설명

11: 반도체 기판 12: 층간절연막

13: 질화막 14: 감광막

15: 측벽질화막 16: 폴리실리콘층

16a: 폴리플러그

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술분야 및 그 분야의 종래기술**

본 발명은 반도체 소자의 콘택홀 형성방법에 대한 것으로 특히, 고집적 소자에 형성하기에 알맞은 콘택홀 형성방법에 관한 것이다.

첨부 도면을 참조하여 종래 콘택홀 형성방법에 대하여 설명하면 다음과 같다.

도 1a 내지 1f는 종래 콘택홀 형성방법을 나타낸 공정단면도이다.

종래 콘택홀 형성방법은 도 1a에 도시한 바와 같이 반도체 기판(1)에 산화막이나 질화막을 증착하여 층간절연막(2)을 형성한다. 그리고 층간절연막(2)상에 제 1 폴리실리콘층(3)을 증착한 후, 제 1 폴리실리콘층(3)상에 감광막(4)을 도포한다. 이후에 제 1 폴리실리콘층(3)의 소정부분이 드러나도록 노광 및 현상공정으로 선택적으로 감광막(4)을 패터닝한다.

도 1b에 도시한 바와 같이 상기 패터닝된 감광막(4)을 마스크로 이용하여 상기 제 1 폴리실리콘층(3)을 이방성 식각하여 층간절연막(2)이 드러나도록 한다. 그리고 감광막(4)을 제거한다.

도 1c에 도시한 바와 같이 반도체 기판(1)에 제 2 폴리실리콘층을 증착한 후 이방성 식각으로 상기 식각된 제 1 폴리실리콘층(3)의 측면에 측벽폴리실리콘(5)을 형성한다. 측벽폴리실리콘(5)으로 콘택홀 사이즈를 조절할 수 있다.

도 1d에 도시한 바와 같이 상기 제 1 폴리실리콘층(3)과 측벽폴리실리콘(5)을 마스크로 층간절연층(2)을 제거한다.

도 1e에 도시한 바와 같이 반도체 기판(1)에 콘택홀을 채우도록 제 3 폴리실리콘층(6)을 증착한다.

도 1f에 도시한 바와 같이 상기 제 3 폴리실리콘층을 에치백하거나 화학적 기계적 연마법으로 평탄화시켜서 폴리플러그(6a)를 형성한다.

### **발명이 이루고자 하는 기술적 과제**

상기와 같은 종래 콘택홀 형성방법은 다음과 같은 문제가 있다.

폴리실리콘을 하드마스크로 사용할 경우 폴리실리콘이 1000 Å 이상 손실되기 때문에 후속공정으로 폴리 에치백 공정을 하여 폴리플러그를 형성할 때 폴리실리콘을 평탄하게 증착하기가 어렵다. 이에따라서 후속공정이 어려워진다.

본 발명은 상기와 같은 문제를 해결하기 위하여 안출한 것으로 특히, 고집적 소자에서 미세 콘택홀을 형성하기에 알맞으며, 후속공정시 평탄성이 높도록 콘택홀을 형성하는 방법을 제공하는 데 그 목적이 있다.

### **발명의 구성 및 작용**

상기와 같은 목적을 달성하기 위한 본 발명 콘택홀 형성방법은 기판에 층간절연층을 증착하는 공정과, 상기 층간절연층상에 소정부분이 식각된 절연막을 형성하는 공정과, 소정부분 식각된 상기 절연막의 측면에 측벽절연막을 형성하는 공정과, 상기 절연막과 측벽절연막을 마스크로 하여 상기 층간절연층을 식각하여 상기 기판이 드러나도록 콘택홀을 형성하는 공정과, 상기 절연막과 측벽절연막을 제거하는 공정과, 상기 콘택홀에 플러그를 형성하는 것을 특징으로 한다.

첨부 도면을 참조하여 본 발명 콘택홀 형성방법에 대하여 설명하면 다음과 같다.

도 2a 내지 2f는 본 발명 콘택홀 형성방법을 나타낸 공정단면도이다.

본 발명 콘택홀 형성방법은 도 2a에 도시한 바와 같이 반도체 기판(11)에 산화막이나 질화막으로 증착하여 층간절연막(12)을 형성한다.

도 2b에 도시한 바와 같이 상기 층간절연막(12)상에 질화막을 증착한 후 질화막(13) 상에 감광막(14)을 도포한다. 이후에 콘택홀을 형성시킨 부분의 감광막(14)을 노광 및 현상공정으로 선택적으로 패터닝한다. 이후에 패터닝된 감광막(14)을 마스크로 질화막(13)을 이방성 식각한 후 감광막(14)을 제거한다.

도 2c에 도시한 바와 같이 질화막을 다시 도포한후에 상기 질화막을 이방성 식각하여 식각된 질화막(13)의 측면에 측벽질화막(15)을 형성한다. 측벽질화막(15)을 형성할 때는 형성시킬 콘택홀 사이즈 만큼 층간절연층(12)이 드러나도록 형성한다.

도 2d에 도시한 바와 같이 상기 질화막(13)과 측벽질화막(15)을 하드마스크로 이용하여 층간절연막(12)을 이방성 식각하여 반도체 기판(11)의 소정영역이 드러나도록 한다.

도 2e에 도시한 바와 같이 질화막(13)과 측벽질화막(15)을 인산에 담가 제거한후 콘택홀을 채우고 층간절연층(12)상에 폴리실리콘층(16)을 증착한다.

도 2f에 도시한 바와 같이 상기 폴리실리콘층(16)을 에치백이나 화학적 기계적 연마법으로 평탄화하여 폴리플러그(16a)를 형성한다.

### **발명의 효과**

상기와 같은 본 발명 콘택홀 형성방법은 다음과 같은 효과가 있다.

소자가 고집적화 될수록 특히 0.20 $\mu\text{m}$ 이하의 콘택홀 사이즈로 패터닝할 필요가 있을 때 질화막을 하드마스크로 사용하므로써 콘택홀을 형성하므로써 미세한 패턴을 형성할 수 있다. 이와 같은 방법에 의해 콘택홀을 형성하므로써 후속공정을 용이하게 할 수 있다.

### **(57) 청구의 범위**

#### **청구항 1**

기판에 층간절연층을 증착하는 공정과,

상기 층간절연층상에 소정부분이 식각된 질화막을 형성하는 공정과,

소정부분 식각된 상기 절연막의 측면에 측벽질화막을 형성하는 공정과,

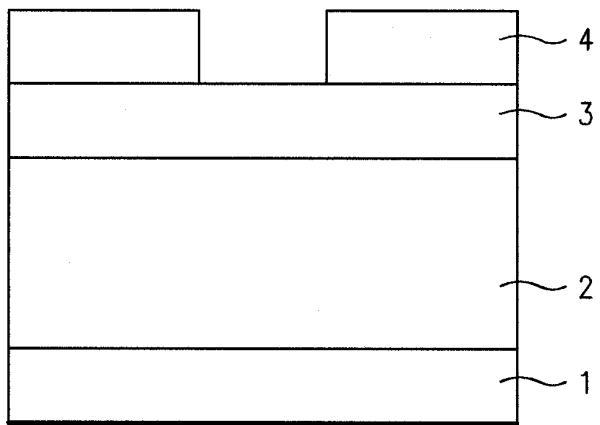
상기 질화막과 측벽질화막을 마스크로 상기 층간절연층을 식각하여 콘택홀을 형성하는 공정과,

상기 질화막과 측벽질화막을 제거하는 공정과,

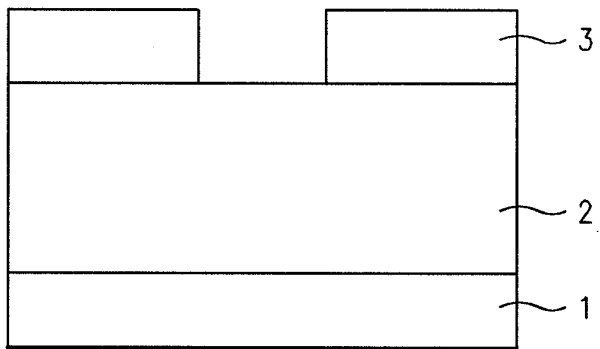
상기 콘택홀에 플러그를 형성하는 것을 포함함을 특징으로 하는 콘택홀 형성방법.

도면

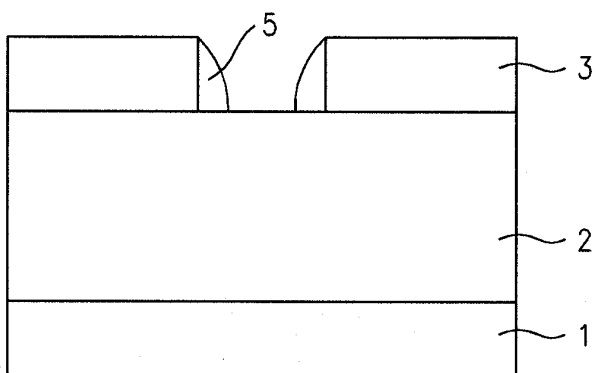
도면 1a



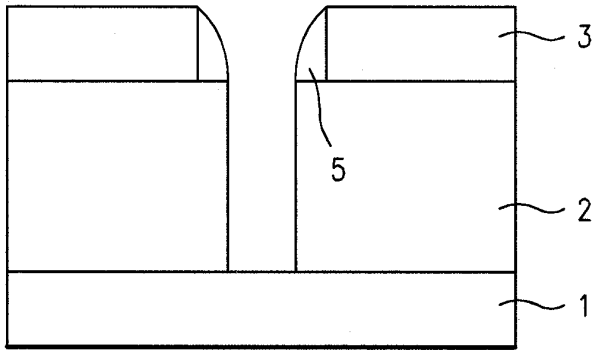
도면 1b



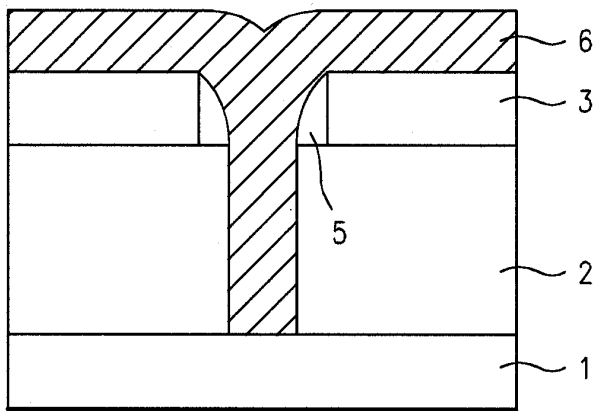
도면 1c



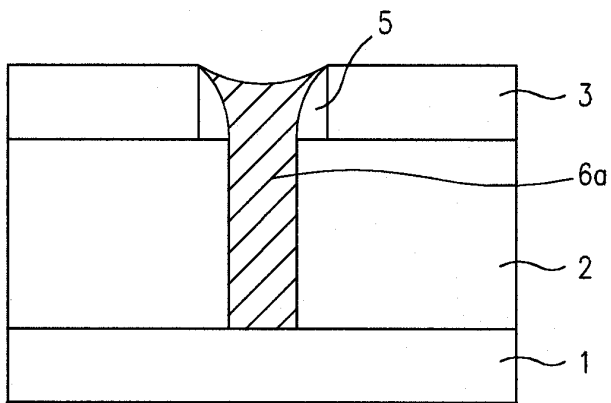
도면1d



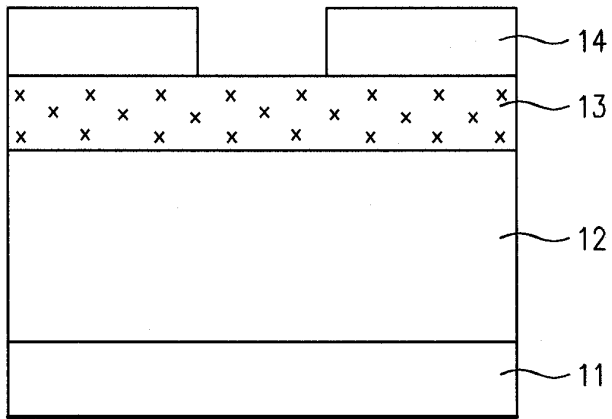
도면1e



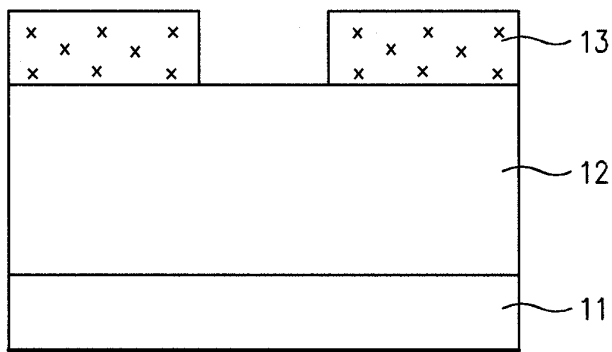
도면1f



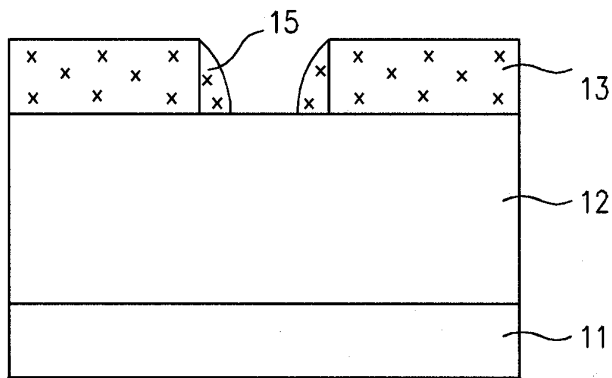
도면2a



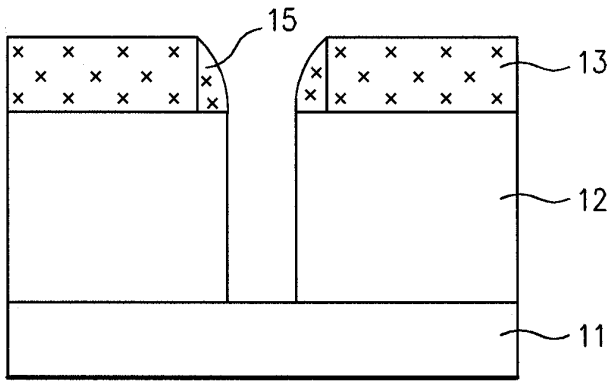
도면2b



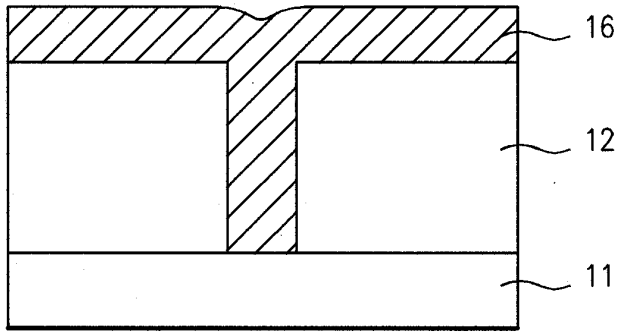
도면2c



도면2d



도면2e



도면2f

