



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

210930

(11) (B1)

(51) Int. Cl.³
G 05 F 1/10

(21) (PV 8006-79)
(22) Přihlášeno 21 11 79

(40) Zveřejněno 30 06 81

(45) Vydáno 15 01 84

(75)

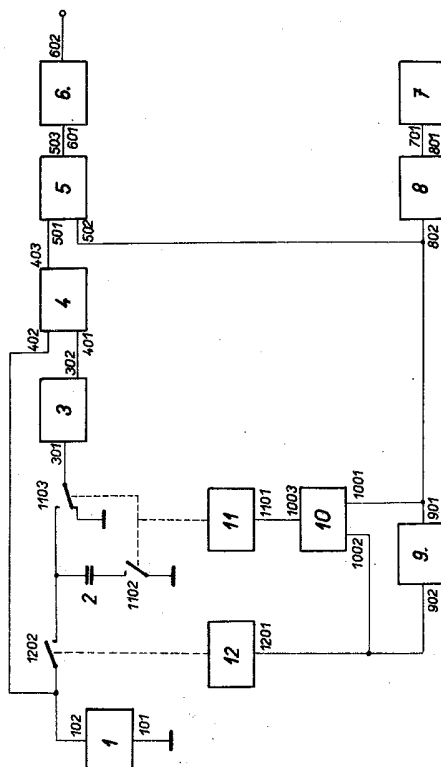
Autor vynálezu PARKAN PETR ing., PATÁK ZDENĚK ing., PRAHA

(54) Obvod pro zjištění okamžiku dosažení extrému napětového průběhu

Obvod podle vynálezu se týká měření elektrického napětí. Obvod zjišťuje okamžik dosažení extrému napětového průběhu a vyhodnotí, kdy rostoucí průběh začne klesat, nebo klesající průběh začne růst.

Obvod umožňuje vyhodnocovat pomalé změny sledovaného napětí pomocí pamětového obvodu s dlouhou dobou zapamatování. Obvod v periodicky se opakujících intervalech porovnává okamžitou hodnotu sledovaného napětí s předcházející hodnotou na pamětovém kondenzátoru. Tento kondenzátor je v době porovnání krátkodobě připojen k vyhodnocovacímu obvodu, jinak je odpojen. Dlouhodobá stabilita obvodu závisí prakticky pouze na kvalitě pamětového kondenzátoru. Součástí obvodu je paměť, která překlápí v případě, že došlo ke změně tendence sledovaného průběhu.

Obvodu podle vynálezu může být použito v měřicí a regulační technice pro sledování pomalých změn fyzikálních veličin, které je možno převést na elektrické napětí.



210930

Vynález se týká obvodu pro zjištění okamžiku dosažení extrémů napěťového průběhu, který zjistí okamžik, kdy rostoucí průběh začne klesat, nebo klesající průběh začne růst.

V technické praxi, zvláště v měřicí a regulační technice, je častým úkolem sledovat pomalé změny fyzikálních veličin, které je možno většinou převést na změny elektrického napětí. Důležité je zjištění okamžiku, kdy dochází ke změně tendence sledovaného průběhu. K tomu se používají obvody s analogovou pamětí, jejíž realizace je s ohledem na požadované dlouhé doby zapamatování značně náročná. Většinou se používá obvodů s tranzistory typu FET, což vede ke značné teplotní i dlouhodobé nestabilitě zapamatované hodnoty napětí.

Uvedené nevýhody odstraňuje obvod pro zjištění okamžiku dosažení extrémů napěťového průběhu podle vynálezu, jehož podstatou je, že druhý výstup zdroje měřeného napětí je spojen s druhým vstupem komparátoru a zároveň s přepínacím vývodem kontaktu druhého relé, jehož spínací vývod je spojen s prvním vývodem paměťového kondenzátoru a zároveň se spínacím vývodem druhého kontaktu prvního relé, jehož rozpínací vývod je spojen se zemní svorkou a jeho přepínací vývod je spojen se vstupem sledovače, jehož výstup je spojen s prvním vstupem komparátoru, jehož výstup je spojen s prvním vstupem obvodu logického součinu, jehož výstup je spojen se vstupem paměti, jejíž výstup tvoří zároveň výstup obvodu pro zjištění okamžiku dosažení extrémů napěťového průběhu, přičemž první výstup zdroje měřeného napětí je spojen se zemní svorkou a druhý vývod paměťového kondenzátoru je spojen se spínacím vývodem prvního kontaktu prvního relé, jehož přepínací vývod je spojen se zemní svorkou, kde výstup zdroje vzorkovacích impulsů je spojen se vstupem prvního monostabilního klopného obvodu, jehož výstup je spojen s druhým vstupem obvodu logického součinu, s prvním vstupem obvodu logického součtu a zároveň se vstupem druhého monostabilního klopného obvodu, jehož výstup je spojen s ovládacím vstupem druhého relé a s druhým vstupem obvodu logického součtu, jehož výstup je spojen s ovládacím vstupem prvního relé.

Obvod podle vynálezu umožňuje jednoduchým způsobem zjišťovat okamžik dosažení extrémů sledovaného napěťového průběhu. Přesnost a dlouhodobá stabilita zapamatované hodnoty závisí pouze na kvalitě použitého paměťového kondenzátoru. Není potřeba použít tranzistorů typu FET a je dosaženo velmi dobré teplotní stability obvodu a dlouhé doby zapamatování. Obvod je vhodný zvláště pro dlouhodobé sledování pomalu se měnících průběhů napětí.

Princip vynálezu bude popsán pomocí výkresu, kde je blokové schéma zapojení obvodu pro zjištění okamžiku dosažení extrémů napěťového průběhu, v němž druhý výstup 102 zdroje 1 měřeného napětí je spojen s druhým vstupem 402 komparátoru 4 a zároveň s přepínacím vývodem kontaktu 1202 druhého relé 12. Jeho spínací vývod je spojen s prvním vývodem paměťového kondenzátoru 2 a zároveň se spínacím vývodem druhého kontaktu 1103 prvního relé 11. Jeho rozpínací vývod je spojen se zemní svorkou a jeho přepínací vývod je spojen se vstupem 301 sledovače 3.

Výstup 302 sledovače 3 je spojen s prvním vstupem 401 komparátoru 4, jehož výstup 403 je spojen s prvním vstupem 501 obvodu 5 logického součinu. Výstup 503 tohoto obvodu je spojen se vstupem 601 paměti 6, jejíž výstup 602 tvoří zároveň výstup obvodu pro zjištění okamžiku dosažení extrémů napěťového průběhu. První výstup 101 zdroje 1 měřeného napětí je spojen se zemní svorkou a druhý vývod paměťového kondenzátoru 2 je spojen se spínacím vývodem prvního kontaktu 1102 prvního relé 11, jehož přepínací vývod je spojen se zemní svorkou.

Výstup 701 zdroje 7 vzorkovacích impulsů je spojen se vstupem 801 prvního monostabilního klopného obvodu 8. Jeho výstup 802 je spojen s druhým vstupem 502 obvodu 5 logického součinu, s prvním vstupem 1001 obvodu 10 logického součtu a zároveň se vstupem 901 druhého monostabilního klopného obvodu 9. Jeho výstup 902 je spojen s ovládacím vstupem 1201 druhého relé 12 a s druhým vstupem 1002 obvodu 10 logického součtu. Jeho výstup 1003 je spojen s ovládacím vstupem 1101 prvního relé 11.

Vzorkovacím impulsem ze zdroje 7 vzorkovacích impulsů je spuštěn první monostabilní klopný obvod 8. Impuls, vzniklý na jeho výstupu 802 sepne přes obvod 10 logického součtu první relé 11. Tím je přes nyní sepnutý první a druhý kontakt 1102 a 1103 prvního relé 11 připojen paměťový kondenzátor 2 na vstup 301 sledovače 3. Komparátor 4 porovnává tedy v této krátké době napětí z paměťového kondenzátoru 2 s okamžitou hodnotou napětí zdroje 1 měřeného napětí. Na výstupu 403 komparátoru 4 se objeví logický signál, závislý na výsledku porovnání obou napětí.

Obvod 5 logického součinu je v této době otevřen impulsem z výstupu 802 prvního monostabilního klopného obvodu 8. V případě, že komparátor 4 zjistí změnu tendence sledovaného průběhu, to jest například když při sledování maxima je okamžitá hodnota napětí zdroje 1 měřeného napětí již nižší, než hodnota napětí na paměťovém kondenzátoru 2, dojde přes obvod 5 logického součinu k překlopení paměti 6. V opačném případě k jejímu překlopení nedojde.

V okamžiku ukončení impulsu na výstupu 802 prvního monostabilního klopného obvodu 8 se obvod 5 logického součinu zablokuje a zároveň je spuštěn druhý monostabilní klopný obvod 9. Impuls na jeho výstupu 902 udržuje přes obvod 10 logického součtu i nadále sepnuté první relé 11 a dále sepne i druhé relé 12. Tím je přes nyní sepnutý kontakt 1202 druhého relé 12 přivedeno napětí ze zdroje 1 měřeného napětí na paměťový kondenzátor 2, který se nabije na hodnotu měřeného napětí. Po skončení impulsu na výstupu 902 druhého monostabilního klopného obvodu 9 obě relé 11 a 12 rozepnou. Informace uložená na paměťovém kondenzátoru 2 je v této době ovlivňována kromě svodového odporu tohoto kondenzátoru pouze svodovým odporem rozpojených kontaktů relé.

Uvedené děje se periodicky opakují s periodou vzorkování ze zdroje 7 vzorkovacích impulsů. Periodu vzorkování je možno volit vhodně s ohledem na rychlost sledovaných změn, v závislosti na kvalitě použitého paměťového kondenzátoru 2 a rozlišovací schopnosti komparátoru 4 a případně i s ohledem na vyloučení rušivých vlivů při měření, vznikajících činností sledovaného zařízení. Zda obvod vyhodnocuje okamžik dosažení maxima nebo minima sledovaného průběhu závisí na způsobu zapojení komparátoru 4. Požadavky na velikost vstupního odporu sledovače 3 jsou relativně nízké, neboť porovnání napětí probíhá jen v krátké době. Nulování paměti 6 je možno provádět ručně, nebo automaticky například při zapnutí obvodu. Stav výstupu paměti může být pouze indikován, nebo může přímo ovládat sledované zařízení.

Obvod pro zjištění okamžiku dosažení extrému napěťového průběhu je možno použít všude tam, kde stačí znát pouze okamžik změny tendence sledovaného průběhu, nikoliv absolutní hodnotu tohoto extrému. Obvod je jednoduchý a snadno realizovatelný.

P R E D M Ě T V Y N Á L E Z U

Obvod pro zjištění okamžiku dosažení extrému napěťového průběhu, vyznačený tím, že druhý výstup (102) zdroje (1) měřeného napětí je spojen s druhým vstupem (402) komparátoru (4) a zároveň s přepínacím vývodem kontaktu (1202) druhého relé (12), jehož spínací vývod je spojen s prvním vývodem paměťového kondenzátoru (2) a zároveň se spínacím vývodem druhého kontaktu (1103) prvního relé (11), jehož rozpínací vývod je spojen se zemní svorkou a jeho přepínací vývod je spojen se vstupem (301) sledovače (3), jehož výstup (302) je spojen s prvním vstupem (401) komparátoru (4), jehož výstup (403) je spojen s prvním vstupem (501) obvodu (5) logického součinu, jehož výstup (503) je spojen se vstupem (601) paměti (6), jejíž výstup (602) tvoří zároveň výstup obvodu pro zjištění okamžiku dosažení extrému napěťového průběhu, přičemž první výstup (101) zdroje (1) měřeného napětí je spojen se zemní svorkou a druhý vývod paměťového kondenzátoru (2) je spojen se spínacím vývodem prvního kontaktu (1102) prvního relé (11), jehož přepínací vývod je spojen se zemní svor-

kou, kde výstup (701) zdroje (7) vzorkovacích impulsů je spojen se vstupem (801) prvního monostabilního klopného obvodu (8), jehož výstup (802) je spojen s druhým vstupem (502) obvodu (5) logického součinu, s prvním vstupem (1001) obvodu (10) logického součtu a zároveň se vstupem (901) druhého monostabilního klopného obvodu (9), jehož výstup (902) je spojen s ovládacím vstupem (1201) druhého relé (12) a s druhým vstupem (1002) obvodu (10) logického součtu, jehož výstup (1003) je spojen s ovládacím vstupem (1101) prvního relé (11).

1 list výkresů

