(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G06F 12/00 (2006.01)
G06F 12/06 (2006.01)

(11) 공개번호 10-2006-0109042
(43) 공개일자 2006년10월19일

(21) 출원번호 10-2005-0031275
(22) 출원일자 2005년04월15일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 유동열
경기도 화성시 태안읍 반월리 신영통 현대아파트 212동 1103호
이종수
서울시 서초구 잠원동 훼미리A 3-903

(74) 대리인 곽덕영

심사청구 : 있음

(54) 이종의 비휘발성 메모리를 가지는 데이터 저장장치와 그의구동 방법

요약

이종(異種)의 비휘발성 메모리를 가지는 데이터 저장장치 및 그의 구동 방법이 게시된다. 본 발명의 데이터 저장장치에서는, 이종(異種)의 비휘발성 메모리들을 포함하는 메모리 블럭이 구비된다. 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, 프리 데이터(FDAT)는 억세스 속도는 느리지만 고용량인 저속 메모리에 우선적으로 저장된다. 반면에, 비지 데이터(BDAT)는 상대적으로 저용량이지만, 데이터 억세스 속도가 빠른 고속 메모리에 우선적으로 저장된다. 따라서, 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, 제한된 자원(resource)으로 부터 데이터 저장장치의 데이터 억세스 속도가 향상될 수 있다. 또한, 비지 데이터를 저장하기 위한 상기 고속 메모리의 저장 공간이 부족하게 되는 경우에는, 저속 메모리로 대체하여 저장하는 것이 가능하다. 그러므로, 데이터의 속성 정보를 저장하기 위한 메모리 공간이 유동적이므로, 메모리 공간의 낭비가 방지될 수 있다.

대표도

도 2

색인어

데이터 저장장치, 비휘발성 메모리, 데이터, 억세스, 고속, 저속

명세서

도면의 간단한 설명

본 발명의 상세한 설명에서 사용되는 도면을 보다 충분히 이해하기 위하여, 각 도면의 간단한 설명이 제공된다.

도 1은 종래의 데이터 저장장치를 나타내는 도면이다.

도 2는 본 발명의 일실시예에 따른 데이터 저장장치를 나타내는 블럭도이다.

도 3은 도 2의 메모리 블럭을 나타내는 도면이다.

도 4는 본 발명의 일실시예에 따른 데이터 저장장치의 구동 방법을 나타내는 순서도이다.

도면의 주요부분에 대한 부호의 설명

BDTA : 비지 데이터 HCON : 고속제어신호

FDTA : 프리 데이터 LCON : 저속제어신호

XMFUL : 메모리풀 신호

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 외부장치에서 제공되는 데이터를 저장할 수 있는 데이터 저장장치 및 그의 구동 방법에 관한 것으로서, 특히 이종(異種)의 비휘발성 메모리를 가지는 데이터 저장장치와 그의 구동 방법에 관한 것이다.

데이터 저장장치는 외부에서 입력되는 데이터 억세스 명령에 의하여 메모리로의 억세스를 수행하여 데이터를 저장하거나 저장된 데이터를 독출한다. 데이터 저장장치는 데이터를 저장할 수 있는 메모리와 메모리로의 억세스를 제어하는 회로들로 구성되는 것이 일반적이다. 데이터 저장장치의 메모리들은 비휘발성 메모리로 구현되어, 전원의 공급이 차단되는 경우에도 데이터를 유효하게 저장한다.

비휘발성 메모리는 동작 속도에 따라, 크게 저속 메모리와 고속 메모리로 나누어 질 수 있다. 이때, 저속 메모리의 예로는, 난드형 플래쉬 메모리(NAND type flash memory)가 될 수 있다. 난드형 플래쉬 메모리(NAND type flash memory)는 상대적으로 고용량으로 구현될 수 있고 저가(低價)인 반면 데이터 억세스 속도가 떨어지는 단점을 지닌다. 그리고, 고속 메모리의 예로는, FRAM(Ferroelectric RAM), PRAM(Phase-change RAM) 등이 될 수 있다. FRAM 등의 메모리는 데이터를 랜덤(random)하게 억세스하기 때문에, 데이터 억세스 속도가 난드형 플래쉬 메모리(NAND type flash memory)에 비하여 1000배 정도 빠르다. 다만, FRAM 등은 상대적으로 고용량으로 구현되기 어렵고, 고가(高價)인 단점을 지닌다.

한편, 데이터는 크게 유저데이터(Userdata)와 메타데이터(MetaData)로 나눌 수 있다. 유저데이터는 유저(user)에 의하여 생성되는 데이터이며, 메타데이터(MetaData)는 FAT(File Allocation Table)와 같은 데이터의 저장 위치 등의 데이터 속성을 관한 데이터이다. 이때, 유저데이터(Userdata)는 상대적으로 한번에 억세스하는 데이터의 크기가 크며, 상대적으로 낮은 억세스 빈도를 가진다. 메타데이터(MetaData)는 상대적으로 한번에 억세스하는 데이터의 크기가 작으며, 상대적으로 높은 억세스 빈도를 가진다.

도 1은 종래의 데이터 저장장치를 나타내는 도면이다. 도 1을 참조하면, 종래의 데이터 저장장치(10)는 데이터를 저장에 관여하는 메모리(12)가 동종(同種)의 난드형 플래쉬 메모리(NAND type flash memory)들로만 구성되어 있다. 이와 같은 경우, 메타데이터(MetaData)와 같이 작은 단위로 빈번하게 억세스가 발생되는 데이터에 대한 억세스 처리가 지연되게 된다. 그러므로, 종래의 데이터 저장장치(10)에서는, 전체적으로 데이터의 처리 능력이 저하되는 문제점이 발생된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 종래기술의 문제점을 해결하기 위한 것으로서, 데이터 억세스 속도가 향상되는 데이터 저장장치 및 그의 구동 방법을 제공하는 데 있다.

발명의 구성 및 작용

상기와 같은 기술적 과제를 달성하기 위한 본 발명의 일면은 외부장치에서 제공되는 데이터를 저장할 수 있는 데이터 저장장치에 관한 것이다. 본 발명의 데이터 저장장치는, 상대적으로 빠른 억세스 속도를 가지는 고속 메모리와 상대적으로 느린 억세스 속도를 가지는 저속 메모리를 포함하는 메모리 블럭으로서, 상기 고속 메모리와 상기 저속 메모리는 상기 데이터의 저장이 가능한 비휘발성 메모리들인 상기 메모리 블럭; 상기 외부장치에서 제공되는 상기 데이터를 억세스 빈도에 따라 비지(busy)데이터 및 프리(free)데이터를 포함하는 데이터 그룹으로 분류하는 데이터 분류부로서, 상기 비지 데이터는 상대적으로 빈번한 억세스가 발생되는 속성을 지니며, 상기 프리 데이터는 상대적으로 드문 억세스가 발생되는 속성을 지니는 상기 데이터 분류부; 및 상기 데이터 분류부에서 제공되는 데이터를 상기 메모리 블럭에 저장되도록 제어하되, 상기 비지 데이터는 상기 고속 메모리에, 상기 프리 데이터는 상기 저속 메모리에 우선적으로 저장되도록 제어하는 메모리 제어부를 구비한다.

상기와 같은 다른 기술적 과제를 달성하기 위한 본 발명의 다른 일면은 상대적으로 빠른 억세스 속도를 가지는 고속 메모리와 상대적으로 느린 억세스 속도를 가지는 저속 메모리를 포함하는 메모리 블럭을 가지는 데이터 저장장치의 구동방법에 관한 것이다. 본 발명의 데이터 저장장치의 구동방법은 상기 데이터를 수신하는 단계; 수신되는 상기 데이터를 억세스 빈도에 따라 비지 데이터 및 프리 데이터를 포함하는 데이터 그룹으로 분류하는 단계로서, 상기 비지 데이터는 상대적으로 빈번한 억세스가 발생되는 속성을 지니며, 상기 프리 데이터는 상대적으로 드문 억세스가 발생되는 속성을 지니는 상기 데이터 그룹으로 분류하는 단계; 분류된 상기 데이터를 상기 메모리 블럭에 공급하되, 상기 비지 데이터를 상기 고속 메모리에, 상기 프리 데이터를 상기 저속 메모리에 우선적으로 공급하는 단계; 및 상기 공급되는 데이터를 상기 메모리 블럭에 저장하는 단계를 포함한다.

본 발명과 본 발명의 동작상의 잇점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다. 각 도면을 이해함에 있어서, 동일한 부재는 가능한 한 동일한 참조부호로 도시하고자 함에 유의해야 한다. 그리고, 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 공지 기능 및 구성에 대한 상세한 기술은 생략한다.

이하, 첨부한 도면을 참고하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다.

도 2는 본 발명의 일실시예에 따른 데이터 저장장치(100)를 나타내는 블럭도이다. 도 2를 참조하면, 외부장치에서 제공되는 데이터(DAT)를 저장할 수 있는 본 발명의 데이터 저장장치(100)는 메모리 블럭(120), 데이터 분류부(140) 및 메모리 제어부(160)을 포함한다.

상기 메모리 블럭(120)은 고속 메모리(122)와 저속 메모리(124)를 포함한다. 상기 고속 메모리(122)는 상대적으로 빠른 억세스 속도 즉, 데이터 처리 속도를 가지며, 상기 저속 메모리(124)는 느린 억세스 속도를 가진다. 바람직하기로는, 상기 고속 메모리(122)와 상기 저속 메모리(124)는 상기 데이터(DAT)의 저장이 가능한 비휘발성 메모리들이다.

상기 데이터 분류부(140)는 상기 데이터(DTA)를 억세스 빈도에 따른 데이터 그룹으로 분류한다. 이와 같은 데이터 그룹에는, 비지 데이터(busy data, BDTA) 및 프리 데이터(free data, FDTA)가 포함된다. 본 실시예에서, 상기 비지 데이터(BDTA)는 상대적으로 빈번한 억세스가 발생되는 속성을 지니며, 상기 프리 데이터(FDTA)는 상대적으로 드문 억세스가 발생되는 속성을 지닌다.

상기 메모리 제어부(160)는 상기 데이터 분류부(140)에서 제공되는 데이터(BDTA, FDTA)를 상기 메모리 블럭(120)에 저장되도록 제어한다. 다만 상기 비지 데이터(BDTA)는 상기 고속 메모리(122)에 우선적으로 저장되도록 제어하고, 상기 프리 데이터(FDTA)는 상기 저속 메모리(124)에 우선적으로 저장되도록 제어한다.

본 발명의 바람직한 실시예에 의하면, 상기 메모리 제어부(160)는 소정의 고속 메모리 제어 수단(162)과 소정의 저속 메모리 제어 수단(164)을 포함한다. 상기 고속 메모리 제어 수단(162)은 상기 비지 데이터(BDTA)를 우선적으로 수신하며, 수신되는 상기 비지 데이터(BDTA)를 상기 고속 메모리(122)에 제공한다. 이 경우 상기 고속 메모리 제어수단(162)은 상기 비지 데이터(BDTA)의 수신에 응답하여 활성화되는 고속제어신호(HCON)를 상기 고속 메모리(122)에 제공하여, 상기 비지 데이터(BDTA)가 상기 고속 메모리(122)에 저장되도록 제어한다. 같은 방법으로, 상기 저속 메모리 제어 수단(164)은 상기 프리 데이터(FDTA)를 우선적으로 수신하며, 수신되는 상기 프리 데이터(FDTA)를 상기 저속 메모리(124)에 제공한

다. 이 경우 상기 저속 메모리 제어수단(164)은 상기 프리 데이터(FDTA)의 수신에 응답하여 활성화되는 저속제어신호(LCON)를 상기 저속 메모리(124)에 제공하여, 상기 프리 데이터(FDTA)가 상기 저속 메모리(124)에 저장되도록 제어한다.

본 발명의 더욱 바람직한 실시예에 의하면, 상기 메모리 제어부(160)는 소정의 데이터 분배수단(166)을 더 구비한다. 상기 데이터 분배수단(166)은 수신되는 상기 비지 데이터(BDTA)를 우선적으로 상기 고속 메모리 제어수단(162)으로 분배한다. 그러나 상기 고속 메모리(122)에서의 데이터 저장공간의 확보에 실패하는 경우, 상기 데이터 분배수단(166)은 상기 비지 데이터(BDTA)를 상기 저속 메모리 제어수단(164)으로 분배한다.

본 명세서에서는, 설명의 편의를 위하여, 상기 고속 메모리 제어수단(162)로 제공되는 비지 데이터에 대해서는 참조부호 BDAT1이 부여되며, 상기 저속 메모리 제어수단(164)로 제공되는 비지 데이터에 대해서는 참조부호 BDAT2가 부여된다.

상기 저속 메모리 제어수단(164)은 상기 데이터 분배수단(166)에서 분배되는 상기 비지 데이터(BDTA2)를 수신한다. 또한, 수신되는 상기 비지 데이터(BDTA2)가, 상기 저속 메모리(124)에 저장될 수 있도록 제어하기 위하여, 상기 저속제어신호(LCON)를 활성화한다.

본 발명의 바람직한 실시예에 의하면, 상기 저속 메모리(124)는 난드형 플래쉬 메모리들(NAND type flash memory)를 포함하며, 상기 고속 메모리(122)는 상기 저속 메모리(124)와 상이한 종류의 비휘발성 메모리를 포함한다. 상기 저속 메모리(124)와 상이한 종류의 비휘발성 메모리는 FRAM, PRAM 등이 될 수 있다.

본 발명의 바람직한 실시예에 의하면, 상기 비지 데이터(BDTA)는 FAT(File Allocation Table)와 같이 데이터의 저장 위치 등을 나타내는 데이터 속성에 관한 메타데이터(MetaData)일 수 있고, 상기 프리 데이터(FDTA)는 사용자에 의하여 생성되는 유저데이터(User Data)일 수 있다.

본 실시예에서, 상기 각 메모리 제어 수단들(162, 164)과 상기 각 메모리들(122, 124) 사이의 상기 데이터들(BDTA1, BDTA2, FDTA)의 교환은 각각의 개별적인 라인(line)에 의하거나, 상기 각 메모리 제어 수단들(162, 164)과 상기 각 메모리들(122, 124)의 칩(chip)의 핀(pin) 수를 줄이기 위하여 상기 핀(pin) 중 일부의 핀(pin)을 공유할 수 있는 하나의 버스 시스템(bus system)에 의하여 수행될 수 있다.

본 발명의 바람직한 실시예에 의하면, 상기 데이터 저장장치(100)는 상기 외부장치와 인터페이싱하며, 입출력되는 데이터를 버퍼링하는 입출력 인터페이싱부(180)를 더 구비한다. 컴퓨터 보조기억장치에서는 외부장치와의 인터페이싱을 위해 ATA 인터페이스를 취하기도 한다.

한편, 상기 메모리 블럭(120)의 고속 및 저속 메모리(122, 124)에 저장된 데이터는 고속 및 저속 메모리 제어수단(162, 164)과 입출력 인터페이싱부(180)를 통하여 외부장치에 독출될 수 있다. 이와 같은 외부장치로의 데이터 독출 과정은 당업자에게는 자명한 사실이므로, 본 명세서에서는, 그에 대한 구체적인 기술은 생략된다.

도 3은 도 2의 메모리 블럭(120)을 나타내는 도면이다. 도 3을 참조하면, 상기 메모리 블럭(120)은 고속 메모리(122)와 저속 메모리(124)를 포함한다. 일반적으로 상기 프리 데이터(FDTA)에 대한 저장은 상기 저속 메모리(124)에서 이루어 지고, 상기 비지 데이터(BDTA)에 대한 저장은 상기 고속 메모리(122)에서 이루어 지게 된다. 그러나 상기 비지 데이터(BDTA)의 저장시에, 상기 고속 메모리(122)에서의 데이터 저장공간의 확보에 실패할 경우에는, 상기 데이터 분배수단(166)은 상기 비지 데이터(BDTA)를 상기 저속 메모리 제어수단(164)으로 분배한다. 상기 데이터 분배수단(166)이 분배하는 상기 비지 데이터(BDTA2)의 저장은 상기 저속 메모리 제어수단(164)에 의하여 상기 저속 메모리(124)에서 이루어진다. 본 실시예에서, 상기 고속 메모리(122)에서의 데이터 저장공간의 확보가 실패되는 경우, 소정의 메모리풀 신호(XMFUL)의 활성화에 의해, 상기 데이터 분배수단(166)이 제어된다. 상기 메모리풀 신호(XMFUL)는, 상기 고속 메모리(122)에의 데이터 저장이 가능한 용량의 상태를 파악하고 있는 외부의 처리장치(미도시)로부터 제공될 수 있다. 한편, 상기 외부의 처리장치(미도시)는 상기 데이터 저장장치(100)가 포함되는 시스템의 운영체제일 수 있고, 상기 운영체제가 상기 메모리풀 신호(XMFUL)를 상기 데이터 분배수단(166)으로 제공하는 과정은 당업자에게 용이한 것이므로, 그에 대한 구체적인 기술은 생략된다. 또한, 상기 데이터 분배수단(166) 및 상기 외부의 처리장치(미도시)의 구현도 당업자에게 용이한 것이므로, 그에 대한 구체적인 기술은 생략된다.

도 4는 본 발명의 일실시예에 따른 데이터 저장장치(100)의 구동 방법을 나타내는 순서도이다. 도 4를 참조하면, 먼저, S210 단계에서, 본 발명의 데이터 저장장치(100)는 외부장치로부터 데이터(DTA)를 수신한다. S230 단계에서는, 상기 데이터(DTA)가 수신된 경우, 상기 데이터 분류부(140)에서, 수신되는 상기 데이터(DTA)는 억세스 빈도에 따라 비지 데이

터(BDTA)와 프리 데이터(FDTA)를 포함하는 데이터 그룹으로 분류된다. 전술한 바와 같이, 상기 비지 데이터(BDTA)는 상대적으로 빈번한 억세스가 발생하는 속성을 지니며, 상기 프리 데이터(FDTA)는 상대적으로 드문 억세스가 발생하는 속성을 지닌다.

S250 단계에서는, 분류된 상기 데이터(BDTA, FDTA)를 상기 메모리 블럭(120)에 공급한다. 이때, 상기 비지 데이터(BDTA)는 상기 고속 메모리(122)에, 상기 프리 데이터(FDTA)를 상기 저속 메모리(124)에 우선적으로 공급하는 동작을 수행한다.

S250 단계는 S251 단계, S253 단계, S255 단계 및 S257 단계를 포함한다. 먼저 S251 단계에서는, 상기 S230 단계에서 분류되는 데이터가 상기 비지 데이터(BDTA)인지가 판단된다. 그리고, 상기 비지 데이터(BDTA)인 경우, S253 단계에서는 상기 고속 메모리(122)에서의 데이터 저장공간이 확보되는 지가 판단된다. 만약, 상기 고속 메모리(122)에서의 데이터 저장공간이 확보되는 경우에는, 수신되는 비지 데이터(BDAT)가 상기 고속 메모리(122)에 제공된다(S255 단계).

반면에, S251 단계에서 비지 데이터가 아닌 것으로 판단되는 경우, 수신되는 프리 데이터(FDAT)는 상기 저속 메모리(124)에 공급한다(S257 단계). 또한, S253 단계에서 상기 고속 메모리(122)에서의 데이터 저장공간의 확보가 실패되는 경우에도, 수신되는 비지 데이터(BDTA2)는 상기 저속 메모리(124)에 공급한다(S257 단계).

S290단계에서, 상기 메모리 블럭(120)에 공급되는 데이터가 상기 메모리 블럭(120)에 저장된다. 즉, 고속 메모리(122)는 상기 고속제어신호(HCON)에 응답하여 억세스되어, 상기 비지 데이터(BDAT1)를 저장한다(S291 단계). 저속 메모리(124)는 상기 저속제어신호(LCON)에 응답하여 억세스되어, 상기 프리 데이터(FDAT) 또는 상기 비지 데이터(BDAT2)를 저장한다(S293 단계).

본 발명은 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

상기와 같은 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, 상기 프리 데이터(FDAT)는 억세스 속도는 느리지만 고용량인 저속 메모리에 우선적으로 저장된다. 반면에, 비지 데이터(FDAT)는 상대적으로 저용량이지만, 데이터 억세스 속도가 빠른 고속 메모리에 우선적으로 저장된다. 따라서, 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, 제한된 자원(resource)으로 부터 데이터 저장장치의 데이터 억세스 속도가 향상될 수 있다.

또한, 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, 비지 데이터를 저장하기 위한 상기 고속 메모리의 저장 공간이 부족하게 되는 경우에는, 저속 메모리로 대체하여 저장하는 것이 가능하다. 따라서, 본 발명의 데이터 저장장치(100) 및 그의 구동 방법에 의하면, FAT(File Allocation Table)와 같은 데이터의 속성 정보를 저장하기 위한 메모리 공간이 유동적이므로, 메모리 공간의 낭비를 방지될 수 있다.

(57) 청구의 범위

청구항 1.

외부장치에서 제공되는 데이터를 저장할 수 있는 데이터 저장장치에 있어서,

상대적으로 빠른 억세스 속도를 가지는 고속 메모리와 상대적으로 느린 억세스 속도를 가지는 저속 메모리를 포함하는 메모리 블럭으로서, 상기 고속 메모리와 상기 저속 메모리는 상기 데이터의 저장이 가능한 비휘발성 메모리들인 상기 메모리 블럭;

상기 외부장치에서 제공되는 상기 데이터를 억세스 빈도에 따라 비지(busy)데이터 및 프리(free)데이터를 포함하는 데이터 그룹으로 분류하는 데이터 분류부로서, 상기 비지 데이터는 상대적으로 빈번한 억세스가 발생되는 속성을 지니며, 상기 프리 데이터는 상대적으로 드문 억세스가 발생되는 속성을 지니는 상기 데이터 분류부; 및

상기 데이터 분류부에서 제공되는 데이터를 상기 메모리 블럭에 저장되도록 제어하되, 상기 비지 데이터는 상기 고속 메모리에, 상기 프리 데이터는 상기 저속 메모리에 우선적으로 저장되도록 제어하는 메모리 제어부를 구비하는 것을 특징으로 하는 데이터 저장장치.

청구항 2.

제1 항에 있어서, 상기 메모리 제어부는

상기 비지 데이터를 우선적으로 수신하며, 수신되는 상기 비지 데이터를 상기 고속 메모리로 제공하는 고속 메모리 제어수단으로서, 상기 비지 데이터의 수신에 응답하여 활성화되는 고속제어신호를 상기 고속 메모리에 제공하여, 상기 비지 데이터가 상기 고속 메모리에 저장되도록 제어하는 상기 고속 메모리 제어수단; 및

상기 프리 데이터를 우선적으로 수신하며, 수신되는 상기 프리 데이터를 상기 저속 메모리로 제공하는 저속 메모리 제어수단으로서, 상기 프리 데이터의 수신에 응답하여 활성화되는 저속제어신호를 상기 저속 메모리에 제공하여, 상기 프리 데이터가 상기 저속 메모리에 저장되도록 제어하는 상기 저속 메모리 제어수단을 구비하는 것을 특징으로 하는 데이터 저장장치.

청구항 3.

제2 항에 있어서, 상기 메모리 제어부는

수신되는 상기 비지 데이터를 우선적으로 상기 고속 메모리 제어수단으로 분배하되, 상기 고속 메모리에서의 데이터 저장 공간의 확보에 실패하는 경우, 상기 비지 데이터를 상기 저속 메모리 제어수단으로 분배하는 데이터 분배수단을 더 구비하며,

상기 저속 메모리 제어수단은

상기 데이터 분배수단에서 분배되는 상기 비지 데이터를 수신하며, 수신되는 상기 비지 데이터가 상기 저속 메모리에 저장될 수 있도록 제어하기 위하여, 상기 저속제어신호를 활성화하는 것을 특징으로 하는 데이터 저장장치.

청구항 4.

제1 항에 있어서,

상기 저속 메모리는 난드형 플래쉬 메모리(NAND type flash memory)를 포함하며, 상기 고속 메모리는 상기 저속 메모리와 상이한 종류의 비휘발성 메모리를 포함하는 것을 특징으로 하는 데이터 저장장치.

청구항 5.

제1 항에 있어서,

상기 비지 데이터는 데이터의 속성을 나타내는 메타데이터(MetaData)를 포함하고, 상기 프리 데이터는 사용자에 의하여 생성되는 유저데이터(UserData)를 포함하는 것을 특징으로 하는 데이터 저장장치.

청구항 6.

제1 항에 있어서, 상기 데이터 저장장치는

상기 외부장치와 인터페이싱하며, 입출력되는 데이터를 버퍼링하는 입출력 인터페이싱부를 더 구비하는 것을 특징으로 하는 데이터 저장장치.

청구항 7.

외부장치에서 제공되는 데이터를 저장할 수 있는 데이터 저장장치의 구동방법으로서, 상대적으로 빠른 억세스 속도를 가지는 고속 메모리와 상대적으로 느린 억세스 속도를 가지는 저속 메모리를 포함하는 메모리 블럭을 포함하는 상기 데이터 저장장치의 구동방법에 있어서,

상기 데이터를 수신하는 단계;

수신되는 상기 데이터를 억세스 빈도에 따라 비지 데이터 및 프리 데이터를 포함하는 데이터 그룹으로 분류하는 단계로서, 상기 비지 데이터는 상대적으로 빈번한 억세스가 발생되는 속성을 지니며, 상기 프리 데이터는 상대적으로 드문 억세스가 발생되는 속성을 지니는 상기 데이터 그룹으로 분류하는 단계;

분류된 상기 데이터를 상기 메모리 블럭에 공급하되, 상기 비지 데이터를 상기 고속 메모리에, 상기 프리 데이터를 상기 저속 메모리에 우선적으로 공급하는 단계; 및

상기 공급되는 데이터를 상기 메모리 블럭에 저장하는 단계를 구비하는 것을 특징으로 하는 데이터 저장장치의 구동방법.

청구항 8.

제7 항에 있어서, 상기 우선적으로 공급하는 단계는

상기 데이터 그룹으로 분류하는 단계에서, 분류되는 데이터가 상기 비지 데이터인지를 판단하는 단계;

분류되는 데이터가 상기 비지 데이터이면, 상기 고속 메모리에서의 데이터저장공간의 확보가 실패인지를 판단하는 단계; 및

상기 고속 메모리에서의 저장공간의 확보가 실패이면, 상기 비지 데이터를 상기 저속 메모리에 공급하는 단계를 구비하는 것을 특징으로 하는 데이터 저장장치의 구동방법.

청구항 9.

제7 항에 있어서,

상기 저속 메모리는 난드형 플래쉬 메모리(NAND type flash memory)를 포함하며, 상기 고속 메모리는 상기 저속 메모리와 상이한 종류의 비휘발성 메모리를 포함하는 것을 특징으로 하는 데이터 저장장치의 구동 방법.

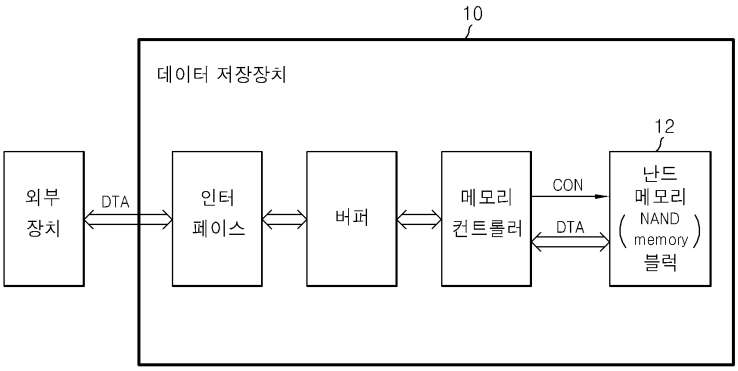
청구항 10.

제7 항에 있어서,

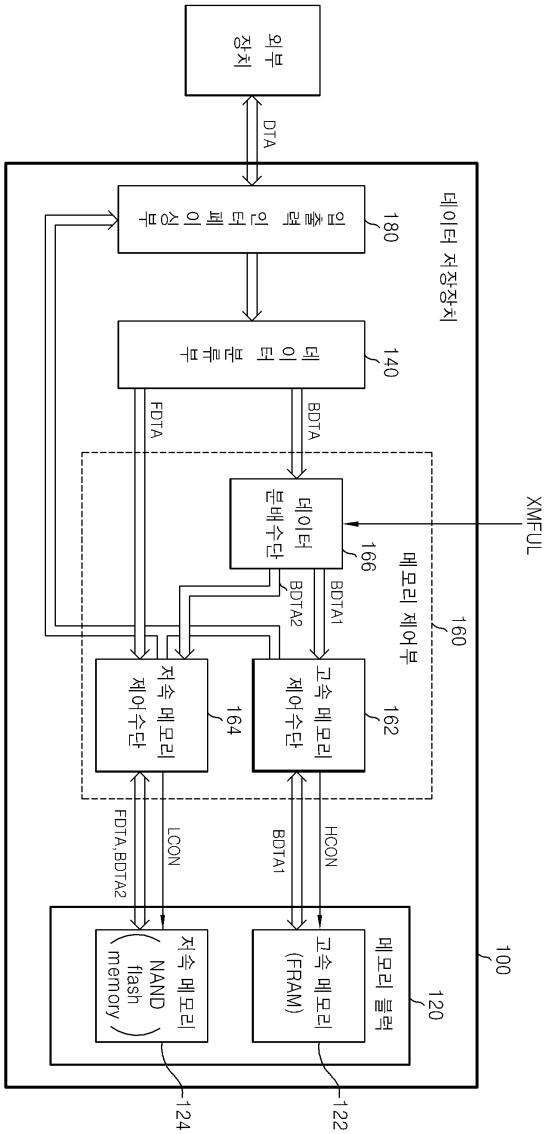
상기 비지 데이터는 데이터의 속성을 나타내는 메타데이터(MetaData)를 포함하고, 상기 프리 데이터는 사용자에 의하여 생성되는 유저데이터(UserData)를 포함하는 것을 특징으로 하는 데이터 저장장치의 구동 방법.

도면

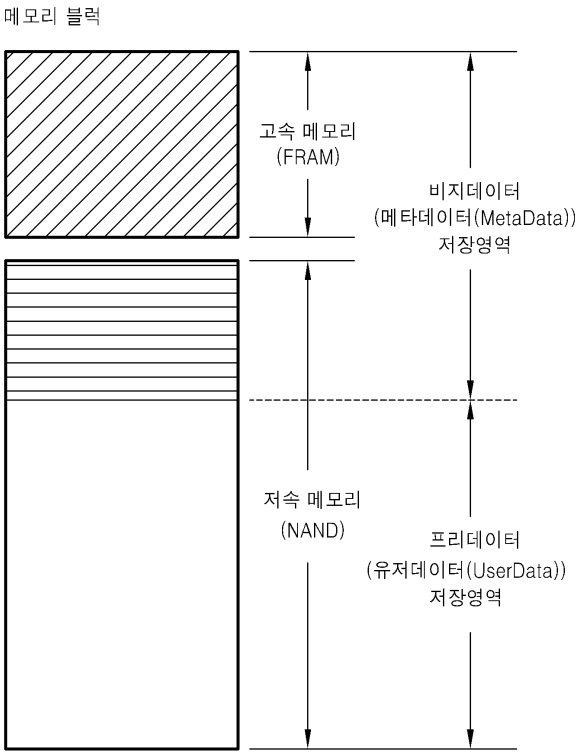
도면1


10
데이터 저장장치
외부 장치
DTA
인터 페이스
버퍼
메모리 컨트롤러
CON
DTA
12
난드 메모리 (NAND memory) 블럭

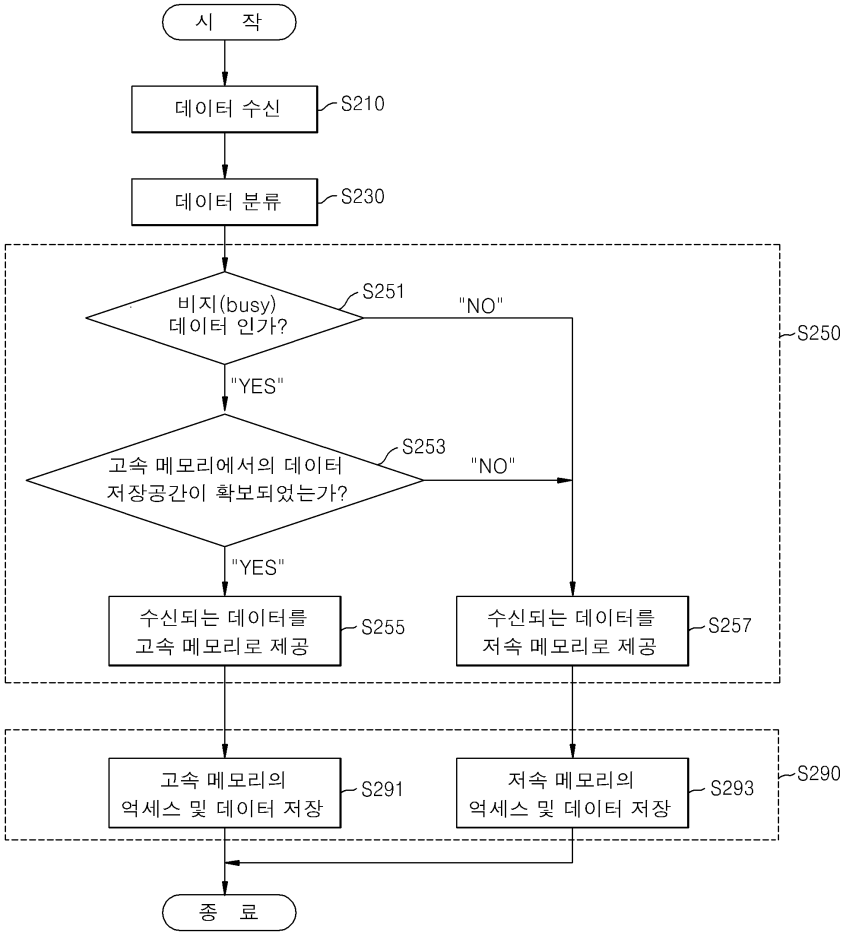
도면2


외부 장치
DTA
입출력 및 인터페이스부
180
데이터 버퍼부
140
FDTA
BDTA
데이터 분배수단
166
XMFUL
메모리 제어부
160
BDTA2
BDTA1
저속 메모리 제어수단
164
고속 메모리 제어수단
162
FDTA,BDTA2
LCON
BDTA1
HCON
저속 메모리 NAND flash memory
고속 메모리 (FRAM)
메모리 블럭
120
100
124
122

도면3


메모리 블럭
고속 메모리
(FRAM)
비지데이터
(메타데이터(MetaData))
저장영역
저속 메모리
(NAND)
프리데이터
(유저데이터(UserData))
저장영역

도면4


시 작
데이터 수신
S210
데이터 분류
S230
비지(busy)
데이터 인가?
S251
"NO"
"YES"
고속 메모리에서의 데이터
저장공간이 확보되었는가?
S253
"NO"
"YES"
S250
수신되는 데이터를
고속 메모리로 제공
S255
수신되는 데이터를
저속 메모리로 제공
S257
고속 메모리의
억세스 및 데이터 저장
S291
저속 메모리의
억세스 및 데이터 저장
S293
S290
종 료