

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成20年4月24日(2008.4.24)

【公開番号】特開2006-294179(P2006-294179A)

【公開日】平成18年10月26日(2006.10.26)

【年通号数】公開・登録公報2006-042

【出願番号】特願2005-116572(P2005-116572)

【国際特許分類】

G 11 C 11/15 (2006.01)

H 01 L 21/8246 (2006.01)

H 01 L 27/105 (2006.01)

【F I】

G 11 C 11/15 1 1 6

H 01 L 27/10 4 4 7

【手続補正書】

【提出日】平成20年3月11日(2008.3.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

行列状に配置された複数のメモリセルと、

メモリセル列にそれぞれ対応して設けられた、データ書き込時に第1のデータ書き込電流が供給される複数のビット線とを備え、

各前記メモリセルは、

各々が、磁気的に不揮発的なデータ記憶を実行する複数の磁気抵抗素子と、

各前記磁気抵抗素子を介して対応するビット線と固定電圧との間の電気的な接続を共通に制御するスイッチとを含み、

前記複数の磁気抵抗素子にそれぞれ対応して、前記データ書き込時に第2のデータ書き込電流が供給される複数のデジット線をさらに備え、

各前記磁気抵抗素子は、

前記対応するビット線および対応するデジット線に対して所定角度の磁化容易軸に沿って配置された固定磁化層と、

前記データ書き込時に前記対応するビット線および前記対応するデジット線に対して、所定のパルスシーケンスの前記第1および第2のデータ書き込電流が流れることにより所定のデータ書き込磁界が印加されることによって磁化方向が前のデータに対して反転する自由磁化層とを含む、不揮発性記憶装置。

【請求項2】

データ読み出し時に、前記複数のメモリセルのうちのデータ読み出し対象に選択された選択メモリセルと電気的に結合され、前記選択メモリセルに含まれるスイッチの制御により前記選択メモリセルを介して前記固定電圧と電気的に結合されるデータ線と、

前記データ読み出し時に前記データ線を所定電圧と結合して選択メモリセルに前記通過電流を供給するための電流供給回路と、

前記選択メモリセルに対して前記所定のデータ書き込磁界を印可するためのデータ書き込回路と、

1回のデータ読み出動作内において少なくとも1回実行される前記所定のデータ書き込磁界

の印加の前後のそれぞれにおける前記選択メモリセルの記憶データに基づいて読出データを生成するためのデータ読出回路とを備え、

前記データ読出回路は、

前記所定のデータ書込磁界の印加前後の前記選択メモリセルのデータ読出によって流れる通過電流の比較に基づいて前記読出データを生成する比較部を含む、請求項1記載の不揮発性記憶装置。

【請求項3】

1回のデータ書込動作内において、前記1回のデータ読出動作が実行され、

前記1回のデータ書込動作内において、前記データ書込回路は、前記比較部により生成された前記読出データと書込データとの比較に基づいて前記選択メモリセルに対して前記所定のデータ書込磁界を印加する、請求項2記載の不揮発性記憶装置。

【請求項4】

メモリセル行にそれぞれ対応して設けられ、各前記メモリセルの対応するスイッチを制御するための複数のワード線をさらに備え、

前記メモリセル行に沿って配置されている隣接する2つのメモリセルは、前記スイッチに相当する互いに異なる対応するワード線と電気的に接続されたアクセストランジスタをそれぞれ有する、請求項1記載の不揮発性記憶装置。

【請求項5】

メモリセル行にそれぞれ対応して設けられ、前記固定電圧と電気的に結合された複数のソース線をさらに備え、

前記隣接する2つのメモリセルの各々のアクセストランジスタは、対応するソース線を互いに共有している、請求項4記載の不揮発性記憶装置。

【請求項6】

前記所定のパルスシーケンスは、前記対応する第1および第2の書込電流線に対して90°の位相がずれたデータ書込電流が流れるように設定される、請求項1記載の不揮発性記憶装置。

【請求項7】

メモリセルと、

データ読出時に前記メモリセルと電気的に結合されるリードビット線とを備え、

前記メモリセルは、

各々が、磁気的に不揮発的なデータ記憶を実行するとともに、積層された複数の磁気抵抗素子と、

各前記磁気抵抗素子と前記リードビット線との間の電気的な接続を共通に制御するスイッチとを含み、

前記積層された複数の磁気抵抗素子にそれぞれ対応して、データ書込時に第1のデータ書込電流が供給される複数の第1の書込電流線と、

前記積層された複数の磁気抵抗素子にそれぞれ対応して、前記データ書込時に第2のデータ書込電流が供給される複数の第2の書込電流線とをさらに備え、

各前記磁気抵抗素子は、

前記対応する第1および第2の書込電流線に挟まれた間の角度の磁化容易軸に沿って配置された固定磁化層と、

前記データ書込時に前記対応する第1および第2の書込電流線に対して、所定のパルスシーケンスの前記第1および第2のデータ書込電流が流れることにより所定のデータ書込磁界が印加されることによって磁化方向が前のデータに対して反転する自由磁化層とを含む、不揮発性記憶装置。

【請求項8】

各前記第1の書込電流線の一端側は固定電圧と電気的に結合されるとともに、対応する磁気抵抗素子と電気的に結合され、

データ読出時に、前記リードビット線と電気的に結合されるデータ線と、

前記データ読出時に前記データ線を所定電圧と結合して前記メモリセルを流れる通過電

流に基づいて読出データを生成するためのデータ読出回路とをさらに備える、請求項7記載の不揮発性記憶装置。

【請求項9】

前記リードビット線と各前記第1の書込電流線は、同一方向に沿って配置される、請求項7記載の不揮発性記憶装置。

【請求項10】

前記リードビット線および前記複数の第1の書込電流線は、積層された複数段の金属配線層を用いて形成され、

前記リードビット線は、初段の金属配線層を用いて形成される、請求項7記載の不揮発性記憶装置。

【請求項11】

各前記第1の書込電流線の一端側は、固定電圧と電気的に結合され、各前記第1の書込電流線の他端側は、選択信号に応答して導通するドライバトランジスタを介して電源電圧と電気的に結合される、請求項7記載の不揮発性記憶装置。

【請求項12】

データ読出時に、前記リードビット線および前記メモリセルを介して固定電圧と電気的に結合されるデータ線と、

前記データ読出時に前記データ線を所定電圧と結合して前記メモリセルに前記通過電流を供給するための電流供給回路と、

前記メモリセルに対して前記所定のデータ書込磁界を印可するためのデータ書込回路と、

1回のデータ読出動作内において少なくとも1回実行される前記所定のデータ書込磁界の印加の前後のそれぞれにおける前記メモリセルの記憶データに基づいて読出データを生成するためのデータ読出回路とを備え、

前記データ読出回路は、

前記所定のデータ書込磁界の印加前後の前記メモリセルのデータ読出によって流れる通過電流の比較に基づいて前記読出データを生成する比較部を含む、請求項7記載の不揮発性記憶装置。

【請求項13】

1回のデータ書込動作内において、前記1回のデータ読出動作が実行され、

前記1回のデータ書込動作内において、前記データ書込回路は、前記比較部により生成された前記読出データと書込データとの比較に基づいて前記メモリセルに対して前記所定のデータ書込磁界を印加する、請求項12記載の不揮発性記憶装置。

【請求項14】

各々が、第1の方向に延在して配置される複数のビット線と、

各々が、前記第1の方向と交差する第2の方向に延在して配置される複数のデジット線と、

前記複数のビット線と前記複数のデジット線との交点にトグルセルを形成するように配置され、かつ前記第1の方向に配列される所定数毎にグループ化された複数のトンネル磁気抵抗素子と、

各々が、前記グループ毎に、対応する所定数のトンネル磁気抵抗素子の配列に沿って配置され、前記所定数のトンネル磁気抵抗素子を対応するビット線との間で並列に接続する複数のストラップ線と、

各々が、前記グループ毎に設けられ、導通時に対応するビット線とストラップ線との間で対応する所定数のトンネル磁気抵抗素子を介した電流経路を形成する複数のアクセストランジスタと、

各々が、前記第2の方向に延在して配置される複数のワード線とを備え、

前記複数のトンネル磁気抵抗素子の前記第2の方向に隣接するグループに対応するアクセストランジスタのゲート電極は、互いに異なるワード線に接続される、不揮発性記憶装置。

【請求項 15】

前記複数のアクセストランジスタの各拡散領域は、各グループの対応するストラップ線の一方端部で接続される、請求項14記載の不揮発性記憶装置。