(19)日本国特許庁(JP)

# (12)特許公報(B2)

(11)特許番号
特許第7667180号
(P7667180)

(45)発行日　令和7年4月22日(2025.4.22)

(24)登録日　令和7年4月14日(2025.4.14)

(51)国際特許分類

| | | | | |
|---|---|---|---|---|
| *Ｇ０６Ｆ　12/02　(2006.01)* | Ｇ０６Ｆ | 12/02 | ５７０Ａ |
| *Ｇ０６Ｆ　12/00　(2006.01)* | Ｇ０６Ｆ | 12/00 | ５５０Ｂ |

ＦＩ

請求項の数　11　（全19頁）

(21)出願番号　特願2022-563046(P2022-563046)
(86)(22)出願日　令和3年4月15日(2021.4.15)
(65)公表番号　特表2023-522219(P2023-522219A)
(43)公表日　令和5年5月29日(2023.5.29)
(86)国際出願番号　PCT/US2021/027505
(87)国際公開番号　WO2021/211859
(87)国際公開日　令和3年10月21日(2021.10.21)
審査請求日　令和6年4月11日(2024.4.11)
(31)優先権主張番号　63/011,397
(32)優先日　令和2年4月17日(2020.4.17)
(33)優先権主張国・地域又は機関
米国(US)
(31)優先権主張番号　17/025,157
(32)優先日　令和2年9月18日(2020.9.18)
最終頁に続く

(73)特許権者　591016172
アドバンスト・マイクロ・ディバイシズ・インコーポレイテッド
ＡＤＶＡＮＣＥＤ ＭＩＣＲＯ ＤＥＶＩＣＥＳ ＩＮＣＯＲＰＯＲＡＴＥＤ
アメリカ合衆国 ９５０５４ カリフォルニア州、 サンタ クララ、オーガスティン ドライブ ２４８５
(74)代理人　100108833
弁理士　早川 裕司
(74)代理人　100111615
弁理士　佐野 良太
(74)代理人　100162156
弁理士　村雨 圭介
(72)発明者　ジャガディッシュ ビー． コトゥラ
最終頁に続く

(54)【発明の名称】　ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージ

(57)【特許請求の範囲】

【請求項１】

ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージのための方法であって、

メモリコントローラが、ＤＲＡＭモジュール内で、同一データを記憶する複数の行を識別することと、

前記複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブルに記憶することと、

前記ＤＲＡＭモジュールのリフレッシュから前記１つ以上の行を除外することと、を含む、

方法。

【請求項２】

前記１つ以上の行が前記リフレッシュから除外されることを示すようにビットマップを更新することを更に含み、

前記リフレッシュから前記１つ以上の行を除外することは、前記メモリコントローラが、前記ビットマップを前記ダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュールに提供することを含む、

請求項１の方法。

【請求項３】

前記別の行は、前記複数の行のうち何れかの行を含む、

請求項１の方法。
【請求項４】
前記別の行は、前記ダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュールの１つ以上の予約行に含まれる予約行を含む、
請求項１の方法。
【請求項５】
単一行が前記予約行にマッピングされていると判定することと、
前記予約行に記憶されたデータを前記単一行に記憶することと、
前記単一行の前記予約行へのマッピングを除去するように前記マッピングテーブルを更新することと、を更に含む、
請求項４の方法。
【請求項６】
前記予約行にマッピングされた行の数を示すカウンタを維持することを更に含み、前記単一行が前記予約行にマッピングされていると判定することは、前記カウンタに基づいている、
請求項５の方法。
【請求項７】
前記マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持することを更に含む、
請求項１の方法。
【請求項８】
前記１つ以上の行のうち何れかの行についての読み取り要求を受信することと、
前記マッピングテーブルに基づいて、前記何れかの行が別の行にマッピングされていると判定することと、
前記読み取り要求に応じて、前記別の行に記憶されたデータを提供することと、を更に含む、
請求項１の方法。
【請求項９】
前記１つ以上の行のうち特定の行についての書き込み要求を受信することと、
前記予約行に記憶されたデータを、前記１つ以上の行のうち前記特定の行に記憶することと、
前記書き込み要求を実行することと、
前記特定の行の前記予約行へのマッピングを除去するように前記マッピングテーブルを更新することと、を更に含む、
請求項４の方法。
【請求項１０】
ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージのための装置であって、
メモリコントローラを備え、
前記メモリコントローラは、
ＤＲＡＭモジュール内で、同一データを記憶する複数の行を識別することと、
前記複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブルに記憶することと、
前記ＤＲＡＭモジュールのリフレッシュから前記１つ以上の行を除外することと、
を行うように構成されている、
装置。
【請求項１１】
前記メモリコントローラは、
前記１つ以上の行が前記リフレッシュから除外されるようにビットマップを更新するように構成されており、

前記リフレッシュから前記１つ以上の行を除外することは、前記メモリコントローラが、前記ビットマップを前記ＤＲＡＭモジュールに提供することを含む、
請求項１０の装置。
【発明の詳細な説明】
【背景技術】
【０００１】
データの完全性を確保するために、ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行をリフレッシュする必要がある。ダイナミックランダムアクセスメモリのリフレッシュは、メモリモジュールによって使用される電力のかなりの部分を占める。いくつかの環境では、ダイナミックランダムアクセスメモリの複数の行（rows）は、同一の値を記憶する。
【図面の簡単な説明】
【０００２】
【図１】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的なシステムのブロック図である。
【図２】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図３】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図４】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図５】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図６】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図７】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【図８】いくつかの実施形態による、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法のフローチャートである。
【発明を実施するための形態】
【０００３】
いくつかの実施形態では、ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージ（merging）は、特に、メモリコントローラが、ＤＲＡＭモジュール内で、同一のデータを記憶する複数の行を識別することを含む。ハードウェア支援ＤＲＡＭ行マージは、マッピングテーブルに、複数の行のうち１つ以上の行を別の行にマッピングすることと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を更に含む。
【０００４】
いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含む。そのような実施形態では、リフレッシュから１つ以上の行を除外することは、メモリコントローラが、ビットマップをＤＲＡＭモジュールに提供することを含む。いくつかの実施形態では、別の行は、複数の行のうち何れか行を含む。他の実施形態では、別の行は、ＤＲＡＭモジュールの１つ以上の予約行に含まれる予約行を含む。いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、単一行が予約行にマッピングされていると判定することを更に含む。そのような判定に応じて、メモリコントローラは、単一行に、予約行に記憶されたデータを記憶し、単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新する。いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、予約行にマッピングされた行の数を示すカウンタを維持することを更に含む。そのような実施形態では、単一行が予約行にマッピングされていると判定することは、カウンタに基

づいている。いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持することを更に含む。いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、１つ以上の行のうち何れかの行についての読み取り要求を受信することを更に含む。読み取り要求を受信したことに応じて、メモリコントローラは、マッピングテーブルに基づいて、その行が別の行にマッピングされていると判定し、別の行に記憶されたデータを提供する。いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージは、１つ以上の行のうち特定の行についての書き込み要求を受信することを更に含む。書き込み要求に応じて、メモリコントローラは、１つ以上の行のうち特定の行に、予約行に記憶されたデータを記憶する。次いで、メモリコントローラは、書き込み要求を実行し、特定の行の予約行へのマッピングを除去するようにマッピングテーブルを更新する。

【０００５】

いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージのためのメモリコントローラは、特に、メモリコントローラが、ＤＲＡＭモジュール内で、同一のデータを記憶する複数の行を識別することを含む工程を実行する。工程は、マッピングテーブルに、複数の行のうち１つ以上の行を別の行にマッピングすることと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を更に含む。

【０００６】

いくつかの実施形態では、工程は、１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含む。そのような実施形態では、リフレッシュから１つ以上の行を除外することは、メモリコントローラが、ビットマップをＤＲＡＭモジュールに提供することを含む。いくつかの実施形態では、別の行は、複数の行のうち何れかの行を含む。他の実施形態では、別の行は、ＤＲＡＭモジュールの１つ以上の予約行に含まれる予約行を含む。いくつかの実施形態では、工程は、単一行が予約行にマッピングされていると判定することを更に含む。そのような判定に応じて、メモリコントローラは、単一行に、予約行に記憶されたデータを記憶し、単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新する。いくつかの実施形態では、工程は、予約行にマッピングされた行の数を示すカウンタを維持することを更に含む。そのような実施形態では、単一行が予約行にマッピングされていると判定することは、カウンタに基づいている。いくつかの実施形態では、工程は、マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持することを更に含む。いくつかの実施形態では、工程は、１つ以上の行のうち何れかの行についての読み取り要求を受信することを更に含む。読み取り要求を受信したことに応じて、メモリコントローラは、マッピングテーブルに基づいて、その行が別の行にマッピングされていると判定し、別の行に記憶されたデータを提供する。いくつかの実施形態では、工程は、１つ以上の行のうち特定の行についての書き込み要求を受信することを更に含む。書き込み要求に応じて、メモリコントローラは、１つ以上の行のうち特定の行に、予約行に記憶されたデータを記憶する。次いで、メモリコントローラは、書き込み要求を実行し、特定の行の予約行へのマッピングを除去するようにマッピングテーブルを更新する。

【０００７】

いくつかの実施形態では、ハードウェア支援ＤＲＡＭ行マージのための装置は、メモリコントローラを含み、メモリコントローラは、特に、メモリコントローラが、ＤＲＡＭモジュール内で、同一のデータを記憶する複数の行を識別することを含む工程を実行する。工程は、マッピングテーブルに、複数の行のうち１つ以上の行を別の行にマッピングすることと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を更に含む。

【０００８】

いくつかの実施形態では、工程は、１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含む。そのような実施形態では、リフレッシュから１つ以上の行を除外することは、メモリコントローラが、ビットマップをＤＲＡ

Ｍモジュールに提供することを含む。
【０００９】
図１は、非限定的な例示的なシステム１００のブロック図である。例示的なシステム１００は、中央処理ユニット（ＣＰＵ）、グラフィック処理ユニット（ＧＰＵ）等を含む様々なデバイスに実装することができる。システム１００は、メモリコントローラ１０２及び１つ以上のダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュール１０６を含む。ＤＲＡＭモジュール１０４の各々は、データを記憶するための複数の行１０６を含む。メモリコントローラ１０２は、ＤＲＡＭモジュール１０４に発行される読み取り及び書き込み要求を処理する。例えば、メモリコントローラ１０２は、読み取り要求及び書き込み要求のキューを維持し、キューに入れられた要求を、要求が向けられている特定のＤＲＡＭモジュール１０４に発行する。
【００１０】
行１０６は、データを記憶するための揮発性メモリである。行１０６は、揮発性であるため、記憶されたデータの完全性を維持するために行１０６を定期的にリフレッシュする必要がある。これらのリフレッシュは、ＤＲＡＭモジュール１０４によって利用される電力のかなりの部分を占める。多くの環境では、同じＤＲＡＭモジュール１０４内の複数の行１０６は、同一のデータを記憶する。すなわち、１つの行１０６の各値は、１つ以上の他の行１０６内の各値と同一である。例えば、複数の仮想マシンが同じハードウェア上で実行され、仮想マシンが同一のソフトウェア又はオペレーティングシステムを実行している環境では、各仮想マシンについてのＤＲＡＭの割り当てられた部分に記憶されたデータは、少なくとも部分的に同一であろう。
【００１１】
ＤＲＡＭの行にわたる同一のデータに対処するための既存の解決策は、同一の行からデータを重複除去するハイパーバイザ又は他のエージェントによって管理されるソフトウェアモジュールを含む。しかしながら、ＤＲＡＭコンテンツの重複除去に関与するボトルネックを低減するために、これらのモジュールは、典型的には、システム内の利用可能な合計メモリが閾値を下回る場合にのみ実行される。更に、これらの解決策はソフトウェアベースであるため、ＤＲＡＭに記憶されたデータを重複除去するために、計算オーバーヘッド及びリソースが必要とされる。
【００１２】
かなりの計算オーバーヘッドを必要とし、合計システムメモリが閾値を下回った場合にのみ実行されるソフトウェアベースの解決策を利用する代わりに、システム１００は、ＤＲＡＭモジュール１０４内に同一のデータを記憶する行１０６をマージするためのハードウェアベースのアプローチを使用する。メモリコントローラ１０２は、ＤＲＡＭモジュール１０４内で、同一のデータを記憶する複数の行を識別する。例えば、複数の行の各々は、ＤＲＡＭモジュール１０４の行１０６を含むことができる。別の例として、複数の行は、予約行１０８と同一のデータを共有する１つ以上の行１０６を含むことができる。予約行１０８は、同一のデータを記憶するものとして識別された行１０６からデータを記憶するために予約されたＤＲＡＭモジュール１０４内のメモリの行である。言い換えれば、行１０６は、他のプロセス又はエージェントからの読み取り及び書き込み動作を提供するために使用されるが、予約行１０８は、同一のデータを記憶するものとして識別された行１０６からデータを記憶するためにのみ使用される。
【００１３】
いくつかの実施形態では、同一のデータを記憶する複数の行を識別することは、所定の間隔で、又は、別のイベントに応じて実行される。例えば、メモリコントローラ１０２は、行１０６内で、イベントの発生に応じて、同一のデータを記憶する２つ以上の行１０６を識別する。別の例として、メモリコントローラ１０２は、行１０６内で、イベントの発生に応じて、予約行１０８と同一のデータを記憶する１つ以上の行１０６を識別する。いくつかの実施形態では、複数の行を識別することは、行１０６に発行された読み取り要求又は書き込み要求に応じて実行される。例えば、メモリコントローラ１０２は、行１０６

から読み取られた又は行１０６に書き込まれたデータと、別の行１０６又は予約行１０８のデータと、を比較する。いくつかの実施形態では、これには、以下により詳細に説明するように、行１０６から読み取られた又は行１０６に書き込まれたデータのチェックサム１１０又はハッシュと、１つ以上の記憶されたチェックサム１１０と、を比較することが含まれる。

【００１４】

次いで、メモリコントローラ１０２は、複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブル１１２に記憶する。マッピングテーブル１１２の各エントリは、ＤＲＡＭモジュール１０４内で行１０６を別の行にマッピングし、別の行は、それがマッピングされる行１０６に最後に記憶されたデータと同一のデータを記憶する。マッピングテーブル１１２は、ＤＲＡＭモジュール１０４に記憶されるものとして示されているが、いくつかの実施形態では、マッピングテーブル１１２は、その代わりにメモリコントローラ１０２に記憶されることが理解されよう。

【００１５】

いくつかの実施形態では、１つ以上の行を別の行にマッピングするデータを記憶することは、複数の識別された行１０６のうち１つ以上の行１０６を、複数の識別された行１０６のうち別の行１０６にマッピングするデータを記憶することを含む。例えば、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃ，１６０Ｄがそれぞれ同一のデータを記憶すると識別したと仮定する。そのような例では、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃを行１０６Ｄにマッピングするエントリをマッピングテーブル１１２に記憶する。この例では、行１０６Ｄは、残りの行がそれにマッピングされる場合に「代表行（representative row）」と見なされる。更に、この例では、行１０６Ｄは、代表行として任意に選択され、他の行１０６も可能な代表行であることが理解されよう。

【００１６】

別の例として、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄがそれぞれ同一のデータを記憶すると識別したと仮定する。次いで、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄに記憶されたものに等しいデータを予約行１０８に記憶し、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄを予約行１０８にマッピングするエントリをマッピングテーブル１１２に記憶する。更なる例では、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃが、予約行１０８に既に記憶されたデータに等しいデータを記憶すると識別すると仮定する。次いで、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃを予約行１０８にマッピングするエントリをマッピングテーブル１１２に記憶する。

【００１７】

次いで、メモリコントローラ１０２は、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６（例えば、マッピングテーブル１１２内の別の行にマッピングされた行１０６）を除外する。例えば、メモリコントローラ１０２は、次のリフレッシュ動作中にリフレッシュされる又はされない行１０６についての指標をＤＲＡＭモジュール１０４に提供する。いくつかの実施形態では、メモリコントローラ１０２は、リフレッシュビットマップ１１４を維持する。各行１０６は、リフレッシュビットマップ１１４内のビットに対応する。行１０６が別の行に（例えば、代表行又は予約行１０８に）マッピングされる場合、マッピングされた行１０６に対応するビットは、マッピングされた行１０６が次のリフレッシュ中にスキップされることを示すように設定される（例えば、「１」に設定される）。例えば、特定の行１０６をマッピングするためにマッピングテーブル１１２のエントリが生成されると、特定の行１０６に対応するリフレッシュビットマップ１１４内のビットは、特定の行１０６が次のリフレッシュから除外されることを示すように設定される。したがって、いくつかの実施形態では、リフレッシュから１つ以上の行１０６を除外することは、リフレッシュビットマップ１１４をＤＲＡＭモジュール１０４に提供することを含む。次いで、ＤＲＡＭモジュール１０４は、リフレッシュビットマップ１１４に

基づいてリフレッシュ動作を実行する。

【００１８】

上記のアプローチによれば、別の行（例えば、代表行又は予約行１０８）と同一のデータを記憶する１つ以上の行１０６は、リフレッシュ動作から除外され、これらの行１０６をリフレッシュする場合と比較してエネルギーが節約される。そのような行１０６は、以下、「マージ行１０６」と呼ばれる。これらのマージ行１０６に関する読み取り動作は、マッピングテーブル１１２にアクセスして、マッピングされた行１０６がマッピングされる位置（例えば、マッピングのターゲット）を判定し、次いで、マッピングのターゲットから対応するデータをロードすることによって行われる。

【００１９】

上述したように、マージ行１０６は、（行１０６に含まれる）代表行又は予約行１０８にマッピングされる。代表行は、依然として書き込み要求のターゲットであり得るため、代表行へのマッピングは、書き込まれた場合に重大なオーバーヘッドのリスクを呈する。例えば、代表行に書き込む場合、代表行に記憶されたデータを別の行にコピーする必要があり、代表行にマッピングする任意のマッピングテーブル１１２のエントリは、この別の行へのマッピングに更新されるべきである。したがって、予約行１０８は、マージ行１０６のデータを記憶するためにのみ書き込まれるので、好ましい実施形態では、マージされる行１０６は、予約行１０８にマッピングされる。

【００２０】

いくつかの実施形態では、メモリコントローラ１０２は、予約行１０８毎に、予約行１０８にマッピングされたマージ行１０６の数を示す対応するカウンタ１１６を維持する。例えば、マージ行１０６を予約行１０８にマッピングするマッピングテーブル１１２のエントリが生成されると、メモリコントローラ１０２は、予約行１０８に対応するカウンタ１１６をインクリメントする。（例えば、マージ行１０６に関する書き込みに応じて）マージ行１０６が予約行１０８にマッピングされることを停止すると、予約行１０８に対応するカウンタ１１６がデクリメントされる。いくつかの実施形態では、カウンタ１１６は、各予約行１０８のチェックサム１１０と同じデータ構造で維持される。例えば、データ構造内の各エントリは、予約行１０８に対応する。データ構造内の各エントリは、対応する予約行１０８について、予約行１０８（ある場合）に記憶されたデータのチェックサム１１０と、予約行１０８にマッピングされたマージ行１０６の数を示すカウンタ１１６と、を示す。

【００２１】

したがって、いくつかの実施形態では、メモリコントローラ１０２は、単一行１０６が予約行１０８にマッピングされたときを判定する。例えば、メモリコントローラ１０２は、予約行１０８に対応するカウンタ１１６が「１」に設定されたときを判定する。別の例として、メモリコントローラ１０２は、予約行１０８にマッピングするマッピングテーブル１１２のエントリにアクセスし、単一マッピングテーブル１１２が予約行１０８にマッピングされていると判定する。

【００２２】

単一行１０６が予約行１０８にマッピングされていると判定したことに応じて、メモリコントローラ１０２は、予約行１０８に記憶されたデータを単一行１０６に記憶する。例えば、メモリコントローラ１０２は、予約行１０８に記憶されたデータを予約行１０６にマッピングされた単一行１０６にコピー又は複製させるコマンドをＤＲＡＭモジュール１０４に発行する。これにより、単一行１０６に以前に記憶されたデータがリフレッシュの欠如に起因して劣化した場合に、単一行１０６が正しいデータを記憶することが保証される。次いで、メモリコントローラ１０２は、単一行１０６の予約行１０８へのマッピングを除去するようにマッピングテーブル１１２を更新する。いくつかの実施形態では、メモリコントローラ１０２は、予約行１０８に対応するカウンタをゼロにデクリメントする。いくつかの実施形態では、これは、予約行１０８が、割り当てられておらず、マージ目的で他の行１０６をマッピングするために他のデータの記憶に利用可能であることを示す。

いくつかの実施形態では、メモリコントローラ１０２は、現時点で任意の予約行１０８にマッピングされていない単一行１０６を、次のリフレッシュに含むべきであることを示すようにリフレッシュビットマップ１１４を更新する。

【００２３】

上記のように、いくつかの実施形態では、メモリコントローラ１０２は、各予約行１０８に記憶されたデータのチェックサム１１０を維持する。チェックサム１１０は、行１０６から読み取られた又は行１０６に書き込まれたデータが予約行１０８と一致するかどうかを判定することを容易にする。例えば、行１０６への書き込み要求に応じて、メモリコントローラ１０２は、書き込まれるデータが予約行１０８と一致すると判定する。書き込み要求を実行する代わりに、メモリコントローラ１０２は、予約行１０８への書き込み要求によってターゲット化される行１０６をマッピングするマッピングテーブル１１２のエントリを生成する。いくつかの実施形態では、メモリコントローラ１０２は、書き込み要求によってターゲット化される行１０６、ここではマージ行１０６が、ＤＲＡＭモジュール１０４のリフレッシュから除外されることを示すようにリフレッシュビットマップ１１４を更新する。別の例として、行１０６の読み取り要求に応じて、メモリコントローラ１０２は、チェックサム１１０に基づいて、読み取りデータが予約行１０８に記憶されたデータと一致すると判定する。次いで、メモリコントローラ１０２は、読み取り行１０６を予約行１０８にマッピングするマッピングテーブル１１２のエントリを生成し、ＤＲＡＭモジュール１０４のリフレッシュから読み取り行１０６を除外するようにリフレッシュビットマップ１１４を更新する。

【００２４】

いくつかの実施形態では、メモリコントローラ１０２は、マッピングテーブル１１２内で最後に又は最も頻繁に使用されたマッピングを記憶するマッピングテーブルキャッシュ１１８を維持する。例えば、メモリコントローラ１０２は、マッピングテーブル１１２にアクセスして、読み取り又は書き込み要求によってターゲット化された行１０６が別の行（例えば、代表行又は予約行１０８）にマッピングされているかどうかを判定する。メモリコントローラ１０２がマッピングテーブル１１２内の一致を見出す場合、メモリコントローラ１０２は、マッチングマッピングテーブル１１２のエントリを含むようにマッピングテーブルキャッシュ１１８を更新する。したがって、読み取り又は書き込み要求は、マッピングテーブル１１２にアクセスする前にマッピングテーブルキャッシュ１１８内のエントリと最初に比較され、特定の行１０６がマージされて別の行にマッピングされているかどうかを判定するために必要なＤＲＡＭモジュール１０４へのアクセス数を減少させる。

【００２５】

ＤＲＡＭモジュール１０４内の列１０６に関する読み取り要求に応じて、メモリコントローラ１０２は、行１０６がマージされ、別の行（例えば、代表行又は予約行１０８）にマッピングされているかどうかを判定する。例えば、メモリコントローラ１０２は、マッピングテーブルキャッシュ１１８にアクセスして、行１０６をマッピングするエントリが存在するかどうかを判定する。エントリが見出せない場合、又は、マッピングテーブルキャッシュ１１８が実装されていない場合、メモリコントローラ１０２は、マッピングテーブル１１２にアクセスして、行１０６をマッピングするエントリが存在するかどうかを判定する。エントリがマッピングテーブルキャッシュ１１８又はマッピングテーブル１１２内に存在する場合、アクセスされたエントリに示されるマッピングによってターゲット化された行及び記憶されたデータが取得される。次いで、このデータは、読み取り要求に応じて返される。いくつかの実施形態では、マッピングテーブル１１２の識別されたエントリは、マッピングテーブルキャッシュ１１８に追加される。

【００２６】

ＤＲＡＭモジュール１０４内の行１０６に関する書き込み要求に応じて、メモリコントローラ１０２は、行１０６がマージされ、予約行１０８にマッピングされているかどうかを判定する。例えば、メモリコントローラ１０２は、マッピングテーブルキャッシュ１１８にアクセスして、行１０６を予約行１０８にマッピングするエントリが存在するかどう

かを判定する。エントリが見出せない場合、又は、マッピングテーブルキャッシュ１１８が実装されていない場合、メモリコントローラ１０２は、マッピングテーブル１１２にアクセスして、行１０６を予約行１０８にマッピングするエントリが存在するかどうかを判定する。

【００２７】

エントリがマッピングテーブルキャッシュ１１８又はマッピングテーブル１１２に存在する場合、予約行１０８にアクセスされ、予約行１０８の内容が、書き込み要求によってターゲット化される行１０６にコピーされる。次いで、書き込み要求が行１０６に適用される。行１０６を予約行１０８にマッピングするマッピングテーブル１１２のエントリ（及び存在する場合、マッピングテーブルキャッシュ１１８のエントリ）が除去される。いくつかの実施形態では、予約行１０８に対応するカウンタ１１６がデクリメントされる。

【００２８】

更なる説明のために、図２は、ＤＲＡＭモジュール１０４内で、（例えば、メモリコントローラ１０２が）同一のデータを記憶する複数の行を識別すること２０２を含む、ハードウェア支援ＤＲＡＭ行マージのための例示的な方法を示すフローチャートを示す。例えば、複数の行の各々は、ＤＲＡＭモジュール１０４の行１０６を含む。別の例として、複数の行は、１つ以上の行１０６及び予約行１０８を含み、１つ以上の行１０６は、予約行１０８と同一のデータを共有する。例えば、いくつかの実施形態では、予約行１０８は、他の行１０６を事前にマージし、予約行にマッピングすることによってデータを記憶する。

【００２９】

いくつかの実施形態では、同一のデータを記憶する複数の行を識別すること２０２は、所定の間隔で、又は、別のイベントに応じて実行される。例えば、メモリコントローラ１０２は、行１０６内で、イベントの発生に応じて、同一のデータを記憶する２つ以上の行１０６を識別する。別の例として、メモリコントローラ１０２は、行１０６内で、予約行１０８と同一のデータを記憶する１つ以上の行１０６を識別する。いくつかの実施形態では、複数の行を識別することは、行１０６に発行された読み取り要求又は書き込み要求に応じて実行される。例えば、メモリコントローラ１０２は、行１０６から読み取られた又は行１０６に書き込まれたデータと、別の行１０６又は予約行１０８のデータと、を比較する。

【００３０】

また、図２の方法はまた、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４を含む。マッピングテーブル１１２の各エントリは、ＤＲＡＭモジュール１０４内で行１０６を別の行にマッピングし、別の行は、それがマッピングされる行１０６に最後に記憶されたデータと同一のデータを記憶する。いくつかの実施形態では、別の行は、ＤＲＡＭモジュール１０４の行１０６（例えば、読み取り及び書き込み要求によってターゲット化することができる行１０６）を含む。他の実施形態では、行１０６がマッピングされる他の行は、データを記憶し、行１０６にマッピングされるために予約される予約行１０８を含む。マッピングテーブル１１２は、ＤＲＡＭモジュール１０４に記憶されるものとして示されているが、いくつかの実施形態では、マッピングテーブル１１２は、その代わりにメモリコントローラ１０２に記憶されることが理解されよう。

【００３１】

いくつかの実施形態では、１つ以上の行１０６を別の行にマッピングするデータを記憶すること２０４は、複数の識別された行１０６のうち１つ以上の行１０６を、複数の識別された行１０６のうち別の行１０６にマッピングするデータを記憶することを含む。例えば、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄがそれぞれ同一のデータを記憶すると識別したと仮定する。そのような例では、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃを行１０６Ｄにマッピングするエントリをマッピングテーブル１１２に記憶する。この例では、行１０６Ｄは、残りの行１０６がそれにマッピングされる場合に「代表行」と見なされる。更に、この例では、行１０６Ｄは

、代表行として任意に選択され、他の行１０６は可能な代表行であり、代表行は様々な基準に従って選択可能であることが理解されよう。

【００３２】

別の例として、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄがそれぞれ同一のデータを記憶すると識別したと仮定する。次いで、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄに記憶されたものに等しいデータを予約行１０８に記憶し、行１０６Ａ，１０６Ｂ，１０６Ｃ，１０６Ｄを予約行１０８にマッピングするエントリをマッピングテーブル１１２に記憶する。更なる例では、メモリコントローラ１０２が、行１０６Ａ，１０６Ｂ，１０６Ｃが、予約行１０８に既に記憶されたデータに等しいデータを記憶すると識別すると仮定する。次いで、メモリコントローラ１０２は、行１０６Ａ，１０６Ｂ，１０６Ｃを予約行１０８にマッピングするエントリをマッピングテーブル１１２に記憶する。

【００３３】

図２の方法は、（例えば、メモリコントローラ１０２が）１つ以上の行１０６（例えば、マッピングテーブル１１２内の別の行にマッピングされた行１０６）をＤＲＡＭモジュール１０４のリフレッシュから除外すること２０６を更に含む。マッピングテーブル１１２内にエントリを有し、リフレッシュから除外される行１０６は、「マージ行」１０６と見なされる。いくつかの実施形態では、リフレッシュから１つ以上の行１０６を除外すること２０６は、次のリフレッシュ動作中にリフレッシュされる又はされない行１０６の指標をＤＲＡＭモジュール１０４に提供することを含む。次いで、ＤＲＡＭモジュール１０４は、受信した指標に従ってリフレッシュを実行する。

【００３４】

更なる説明のために、図３は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図３の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６を除外すること２０６と、を含むという点で図２と同様である。

【００３５】

図３は、１つ以上の行１０６がリフレッシュから除外されることを示すようにビットマップ（例えば、リフレッシュビットマップ１１４）を更新すること３０２を含むという点で図２と異なる。例えば、いくつかの実施形態では、メモリコントローラ１０２は、リフレッシュビットマップ１１４を維持する。各行１０６は、リフレッシュビットマップ１１４内のビットに対応する。行１０６が別の行（例えば、代表行又は予約行１０８に）にマッピングされる場合、マッピングされた行１０６に対応するビット（例えば、マッピングテーブル１１２エントリを有する行１０６）は、マッピングされた行１０６が次のリフレッシュ中にスキップされることを示すように設定される（例えば、「１」に設定される）。例えば、特定の行１０６をマッピングするためにマッピングテーブル１１２のエントリが生成されると、特定の行１０６に対応するリフレッシュビットマップ１１４内のビットは、特定の行１０６が次のリフレッシュから除外されることを示すように設定される。

【００３６】

図３の方法は、１つ以上の行１０６をリフレッシュから除外すること２０６を除いて、ビットマップ（例えば、リフレッシュビットマップ１１４）をＤＲＡＭモジュール１０４に提供すること３０４を含むという点で、図２とは更に異なる。次いで、ＤＲＡＭモジュール１０４は、受信されたビットマップに基づいてリフレッシュ動作を実行する。

【００３７】

更なる説明のために、図４は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図４の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリ

フレッシュから１つ以上の行１０６を除外すること２０６と、を含むという点で図２と同様である。

【００３８】

１つ以上の行１０６がマッピングされる他の行は、予約行１０８であると仮定する。図４の方法は、単一行１０６が予約行１０８にマッピングされていると判定すること４０２を含むという点で図２と異なる。複数の行１０６が予約行１０８にマッピングされた後、これらの行１０６を除く全ての行の予約行１０８へのマッピングが停止されたと仮定する。例えば、単一行１０６以外のマッピングされた行１０６をターゲットとする書き込み動作が実行されている。この結果、書き込み動作によってターゲット化された行１０６は、マッピングされた予約行１０８とは異なる値を記憶し、予約行１０８にマッピングされないことを必要とする。

【００３９】

いくつかの実施形態では、単一行１０６が予約行１０８にマッピングされていると判定すること４０２は、予約行１０８にマッピングされた行１０６の数を示すカウンタ１１６が「１」に設定されていると判定することを含む。別の例として、単一行１０６が予約行１０８にマッピングされていると判定すること４０２は、予約行１０８にマッピングするマッピングテーブル１１２のエントリにアクセスして、単一のマッピングテーブル１１２が予約行１０８にマッピングされていると判定することを含む。

【００４０】

図４の方法は、予約行１０８に記憶されているデータを単一行１０６に記憶すること４０４を更に含む。例えば、メモリコントローラ１０２は、予約行１０８に記憶されたデータを予約行１０６にマッピングされた単一行１０６にコピー又は複製させるコマンドをＤＲＡＭモジュール１０４に発行する。これにより、単一行１０６に以前に記憶されたデータがリフレッシュの欠如に起因して劣化した場合に、単一行１０６が正しいデータを記憶することが保証される。

【００４１】

図４の方法は、単一行１０６の予約行１０８へのマッピングを除去するようにマッピングテーブル１１２を更新すること４０６を更に含む。いくつかの実施形態では、メモリコントローラ１０２は、予約行１０８に対応するカウンタ１１６をゼロまでデクリメントする。いくつかの実施形態では、これは、予約行１０８が、割り当てられておらず、マージ目的で他の行１０６をマッピングするために他のデータの記憶に利用可能であることを示す。いくつかの実施形態では、メモリコントローラ１０２は、現時点で任意の予約行１０８にマッピングされていない単一行１０６を、次のリフレッシュに含むことを示すようにリフレッシュビットマップ１１４を更新する。

【００４２】

更なる説明のために、図５は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図５の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６を除外すること２０６と、単一行１０６が予約行１０８にマッピングされていることを判定すること４０２と、予約行１０８に記憶されたデータを単一行１０６に記憶すること４０４と、単一行１０６の予約行１０８へのマッピングを除去するようにマッピングテーブル１１２を更新すること４０６と、を含むという点で図４と同様である。

【００４３】

図５の方法は、予約行１０８にマッピングされた行１０６の数を示すカウンタ１１６を維持すること５０２を含むという点で、図４とは異なる。例えば、メモリコントローラ１０２は、予約行１０８毎に、予約行１０８にマッピングされたマージ行１０６の数を示す対応するカウンタ１１６を維持する。例えば、マージ行１０６を予約行１０８にマッピングするマッピングテーブル１１２のエントリが生成されると、メモリコントローラ１０２

は、予約行１０８に対応するカウンタ１１６をインクリメントする。（例えば、マージ行１０６に関する書き込みに応じて）マージ行１０６が予約行１０８にマッピングされることを停止すると、予約行１０８に対応するカウンタ１１６がデクリメントされる。いくつかの実施形態では、カウンタ１１６は、各予約行１０８のチェックサム１１０と同じデータ構造で維持される。例えば、データ構造内の各エントリは、予約行１０８に対応する。データ構造内の各エントリは、対応する予約行１０８について、予約行１０８（ある場合）に記憶されたデータのチェックサム１１０と、予約行１０８にマッピングされたマージ行１０６の数を示すカウンタ１１６と、を示す。

【００４４】

図５の方法は、単一行１０６が予約行１０８にマッピングされていると判定すること４０２が、カウンタ１１６に基づいて、単一行１０６が予約行１０８にマッピングされていると判定すること５０４を含むという点で、図４とは更に異なる。例えば、メモリコントローラ１０２は、予約行１０８のカウンタ１１６にアクセスし、カウンタ１１６が「１」に設定されていると判定する。

【００４５】

更なる説明のために、図６は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図６の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６を除外すること２０６と、を含むという点で図２と同様である。

【００４６】

図６は、マッピングテーブル１１２の一部を記憶するマッピングテーブルキャッシュ１１８を（例えば、メモリコントローラ１０２によって）維持すること６０２を含むという点で、図２とは異なる。マッピングテーブルキャッシュ１１８は、最後に又は最も頻繁に使用されたマッピングをマッピングテーブル１１２に記憶する。例えば、メモリコントローラ１０２は、マッピングテーブル１１２にアクセスして、読み取り又は書き込み要求によってターゲット化された行１０６が別の行（例えば、代表行又は予約行１０８）にマッピングされているかどうかを判定する。メモリコントローラ１０２がマッピングテーブル１１２内の一致を見出す場合、メモリコントローラ１０２は、マッチングマッピングテーブル１１２のエントリを含むようにマッピングテーブルキャッシュ１１８を更新する。したがって、読み取り又は書き込み要求は、マッピングテーブル１１２にアクセスする前にマッピングテーブルキャッシュ１１８内のエントリと最初に比較され、特定の行１０６がマージされて別の行にマッピングされているかどうかを判定するために必要なＤＲＡＭモジュール１０４へのアクセス数を減少させる。

【００４７】

更なる説明のために、図７は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図７の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６を除外すること２０６と、を含むという点で、図２と同様である。

【００４８】

図７は、（例えば、メモリコントローラ１０２が）１つ以上の行１０６内の行１０６（例えば、別の行に以前にマッピングされ、リフレッシュから除外されたマージ行１０６）の読み取り要求を受信すること７０２を含むという点で、図２とは異なる。例えば、行１０６Ａ，１０６Ｂ，１０６Ｃが同一のデータを記憶していると識別され、予約行１０８にマッピングされた２０２と仮定する。更に、読み取り要求が、行１０６Ａに記憶されたデータに対するものであると仮定する。行１０６Ａに記憶されたデータがリフレッシュから除外されると、行１０６Ａに記憶されたデータは、完全性の喪失を受けやすい。

【００４９】
図７の方法は、マッピングテーブル１１２に基づいて、行１０６が他の行にマッピングされていると判定すること７０４を更に含む。上記の例を続けると、メモリコントローラ１０２は、マッピングテーブル１１２に基づいて、行１０６Ａがその対応する予約行１０８にマッピングされていると判定する。例えば、いくつかの実施形態では、メモリコントローラ１０２は、ＤＲＡＭモジュール１０４からマッピングテーブル１１２にアクセスし、行１０６Ａについてマッピングテーブル１１２内のエントリを識別する。エントリは、対応する予約行１０８を示す。他の実施形態では、メモリコントローラ１０２は、最初にマッピングテーブルキャッシュ１１８にアクセスして、行１０６Ａのエントリが記憶されているかどうかを判定する。エントリが記憶されている場合、メモリコントローラは、マッピングテーブルキャッシュ１１８内のエントリに基づいて、対応する予約行１０８を識別する。行１０８Ａにエントリが見出せない場合、メモリコントローラ１０２は、上述したように、ＤＲＡＭモジュール１０４からマッピングテーブル１１２にアクセスする。
【００５０】
図７の方法は、読み取り要求に応じて、他の行（例えば、マッピングテーブル１１２内で識別され、マージ行１０６がマッピングされる行）に記憶されたデータを提供すること７０６を更に含む。例えば、メモリコントローラ１０２は、マッピングテーブル１１２内で識別された行から読み取り、読み取り要求に対する応答として要求されたデータを提供する。したがって、マージ行１０６をターゲットとする読み取り要求は、それに応じて、マッピングテーブル１１２内で識別された行に記憶されたデータを、マージ行１０６のマッピングのターゲットとして受信する。
【００５１】
更なる説明のために、図８は、本開示の実施形態による、ハードウェア支援ＤＲＡＭ行マージのための方法を示している。図８の方法は、同一のデータを記憶する複数の行を識別すること２０２と、複数の行のうち１つ以上の行１０６を別の行にマッピングするデータをマッピングテーブル１１２に記憶すること２０４と、ＤＲＡＭモジュール１０４のリフレッシュから１つ以上の行１０６を除外すること２０６と、を含むという点で、図２と同様である。
【００５２】
１つ以上の行１０６が予約行１０８にマッピングされると仮定する。図８は、１つ以上の行１０６のうち何れかの行１０６（例えば、予約行１０８にマッピングされ、リフレッシュから除外されたマージ行１０６）の書き込み要求を受信すること８０２を含むという点で、図２とは異なる。例えば、行１０６Ａ，１０６Ｂ，１０６Ｃが同一のデータを記憶していると識別され、予約行１０８にマッピングされた２０２と仮定する。更に、読み取り要求が、行１０６Ａに記憶されたデータに対するものであると仮定する。行１０６Ａに記憶されたデータがリフレッシュから除外されると、行１０６Ａに記憶されたデータは、完全性の喪失を受けやすい。
【００５３】
また、図８の方法は、予約行１０８に記憶されたデータを、１つ以上の行１０６のうち何れかの行１０６に記憶すること８０４を含む。上記の例を続けると、メモリコントローラ１０２は、マッピングテーブル１１２に基づいて、行１０６Ａがその対応する予約行１０８にマッピングされていると判定する。例えば、いくつかの実施形態では、メモリコントローラ１０２は、ＤＲＡＭモジュール１０４からマッピングテーブル１１２にアクセスし、行１０６Ａについてマッピングテーブル１１２内のエントリを識別する。エントリは、対応する予約行１０８を示す。他の実施形態では、メモリコントローラ１０２は、最初にマッピングテーブルキャッシュ１１８にアクセスして、行１０６Ａのエントリが記憶されているかどうかを判定する。エントリが記憶されている場合、メモリコントローラは、マッピングテーブルキャッシュ１１８内のエントリに基づいて、対応する予約行１０８を識別する。行１０８Ａにエントリが見出せない場合、メモリコントローラ１０２は、上述したように、ＤＲＡＭモジュール１０４からマッピングテーブル１１２にアクセスする。

次いで、メモリコントローラ１０２は、識別された予約行１０８に記憶されたデータをロードし、このデータを行Ａに記憶する。

【００５４】

また、図８の方法は、書き込み要求を実行すること８０６を含む。例えば、メモリコントローラ１０２は、適用するために書き込み要求をＤＲＡＭモジュール１０４に対して発行する。したがって、書き込み要求の任意の動作が、対応する予約行１０８のデータを記憶している、書き込み要求に示される行１０６に適用される。

【００５５】

また、図８の方法は、行１０６の予約行１０８へのマッピングを除去するようにマッピングテーブル１１２を更新すること８０８を含む。行１０６は書き込まれているため、予約行１０８と同一のデータをもはや記憶しない。したがって、行１０６の予約行１０８へのマッピングは、マッピングテーブル１１２から除去される。マッピングテーブルキャッシュ１１８が実装される場合、行１０６の予約行１０８へのマッピングは、マッピングテーブルキャッシュ１１８からも除去される。

【００５６】

上述した説明を考慮して、読者は、ハードウェア支援ＤＲＡＭ行マージが以下の利点を含むことを認識するであろう。

・同一のデータを有するリフレッシュ選択された行のリフレッシュを抑制することで、ＤＲＡＭリフレッシュを実行するために必要なエネルギーを低減することによって、コンピューティングシステムの製造が改善される。

・ＤＲＡＭのデータ重複除去のためのソフトウェアベースの解決策と比較して、必要な計算オーバーヘッドが低減されることによって、コンピューティングシステムの性能が改善される。

【００５７】

本開示の利点及び特徴は、以下の記述によって更に説明され得る。

１．ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージのための方法であって、メモリコントローラが、ＤＲＡＭモジュール内で、同一データを記憶する複数の行を識別することと、複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブルに記憶することと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を含む、方法。

２．１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含み、リフレッシュから１つ以上の行を除外することは、メモリコントローラが、ビットマップをダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュールに提供することを含む、記述１に記載の方法。

３．別の行が、複数の行のうち何れかの行を含む、記述１～２の何れかに記載の方法。

４．別の行が、ダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュールの１つ以上の予約行に含まれる予約行を含む、記述１～３の何れかに記載の方法。

５．単一行が予約行にマッピングされていると判定することと、予約行に記憶されたデータを単一行に記憶することと、単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新することと、を更に含む、記述１～４の何れかに記載の方法。

６．予約行にマッピングされた行の数を示すカウンタを維持することを更に含み、単一行が予約行にマッピングされていると判定することは、カウンタに基づいている、記述１～５の何れかに記載の方法。

７．マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持することを更に含む、記述１～６の何れかに記載の方法。

８．１つ以上の行のうち何れかの行についての読み取り要求を受信することと、マッピングテーブルに基づいて、行が他の行にマッピングされていると判定することと、読み取り要求に応じて、別の行に記憶されたデータを提供することと、を更に含む、記述１～７の何れかに記載の方法。

９．１つ以上の行のうち特定の行についての書き込み要求を受信することと、予約行に

記憶されたデータを、１つ以上の行のうち特定の行に記憶することと、特定の行の予約行へのマッピングを除去するようにマッピングテーブルを更新することと、を更に含む、記述１～８の何れかに記載の方法。

１０．ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージのためのメモリコントローラであって、ＤＲＡＭモジュール内で、同一データを記憶する複数の行を識別することと、複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブルに記憶することと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を含む工程を実行するように構成されている、メモリコントローラ。

１１．工程が、１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含み、リフレッシュから１つ以上の行を除外することは、メモリコントローラがビットマップをＤＲＡＭモジュールに提供することを含む、記述１０に記載のメモリコントローラ。

１２．別の行が、複数の行のうち何れかの行を含む、記述１０～１１の何れかに記載のメモリコントローラ。

１３．別の行が、ダイナミックランダムアクセスメモリ（ＤＲＡＭ）モジュールの１つ以上の予約行に含まれる予約行を含む、記述１０～１２の何れかに記載のメモリコントローラ。

１４．工程が、単一行が予約行にマッピングされていると判定することと、予約行に記憶されたデータを単一行に記憶することと、単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新することと、を含む、記述１０～１３の何れかに記載のメモリコントローラ。

１５．工程が、予約行にマッピングされた行の数を示すカウンタを維持することを更に含み、単一行が予約行にマッピングされていると判定することは、カウンタに基づいている、記述１０～１４の何れかに記載のメモリコントローラ。

１６．工程が、マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持することを更に含む、記述１０～１５の何れかに記載のメモリコントローラ。

１７．工程が、１つ以上の行のうち何れかの行についての読み取り要求を受信することと、マッピングテーブルに基づいて、行が別の行にマッピングされていると判定することと、読み取り要求に応じて、別の行に記憶されたデータを提供することと、を更に含む、記述１０～１６の何れかに記載のコントローラ。

１８．工程が、１つ以上の行のうち特定の行についての書き込み要求を受信することと、予約行に記憶されたデータを、１つ以上の行のうち特定の行に記憶することと、特定の行の予約行へのマッピングを除去するようにマッピングテーブルを更新することと、を更に含む、記述１０～１７の何れかに記載のコントローラ。

１９．ハードウェア支援ダイナミックランダムアクセスメモリ（ＤＲＡＭ）行マージのための装置であって、メモリコントローラであって、ＤＲＡＭモジュール内で、同一データを記憶する複数の行を識別することと、複数の行のうち１つ以上の行を別の行にマッピングするデータをマッピングテーブルに記憶することと、ＤＲＡＭモジュールのリフレッシュから１つ以上の行を除外することと、を含む工程を実行するように構成されている、メモリコントローラを備える、装置。

２０．工程が、１つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新することを更に含み、リフレッシュから１つ以上の行を除外することは、メモリコントローラがビットマップをＤＲＡＭモジュールに提供することを含む、記述１９に記載の装置。

【００５８】

図中のフローチャート及びブロック図は、本開示の様々な実施形態によるシステム、方法及びコンピュータプログラム製品の可能な実装形態のアーキテクチャ、機能及び動作を示している。これに関して、フローチャート又はブロック図の各ブロックは、特定の論理機能を実装するための１つ以上の実行可能命令を含む、命令のモジュール、セグメント又

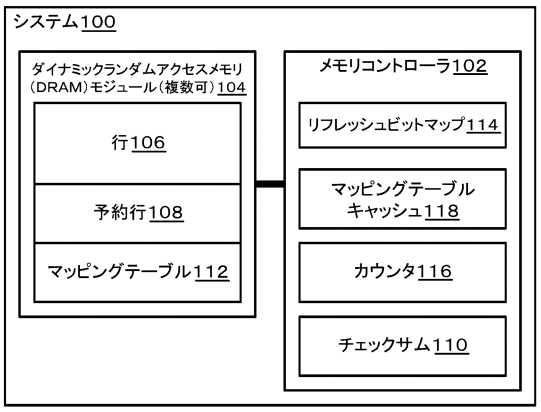
は部分を表すことができる。いくつかの代替的な実装形態では、ブロックに記載されている機能は、図に記載された順序から外れて発生する可能性がある。例えば、連続して示される２つのブロックは、実際には、実質的に同時に実行されてもよいし、ブロックは、関与する機能に応じて、逆の順序で実行されてもよい。ブロック図及び／又はフローチャートの各ブロック、並びに、ブロック図及び／又はフローチャートにおけるブロックの組み合わせは、特定の機能若しくは行為を実行する、又は、専用ハードウェアとコンピュータ命令との組み合わせを行う、専用ハードウェアベースのシステムによって実施することができることにも留意されたい。

【００５９】

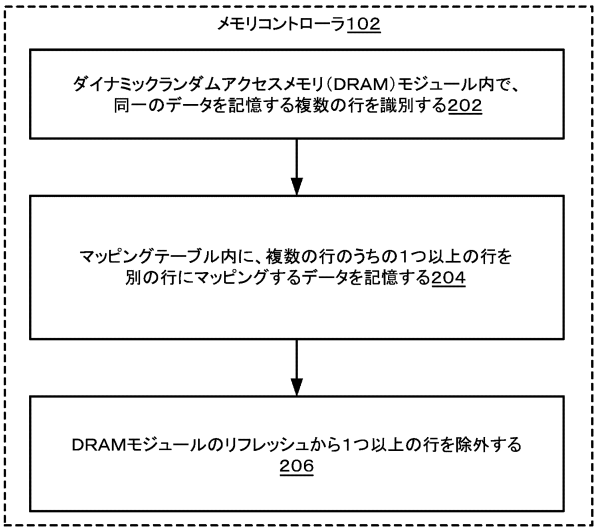
本開示の様々な実施形態において修正及び変更を行い得ることが上記の記載から理解されるであろう。本明細書における記載は、例示のみを目的としており、限定的な意味で解釈されるべきではない。本開示の範囲は、以下の特許請求の範囲の文言によってのみ限定される。

【図面】

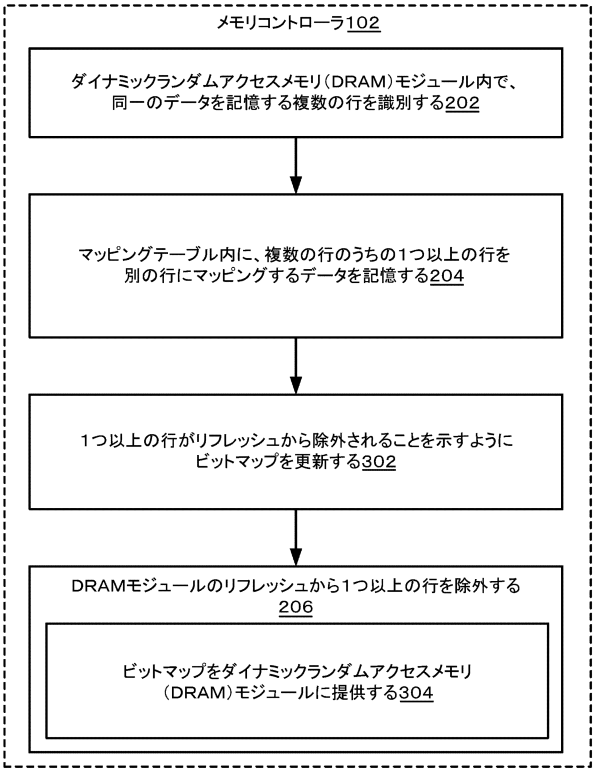
【図１】


システム100
ダイナミックランダムアクセスメモリ（DRAM）モジュール（複数可）104
行106
予約行108
マッピングテーブル112
メモリコントローラ102
リフレッシュビットマップ114
マッピングテーブルキャッシュ118
カウンタ116
チェックサム110

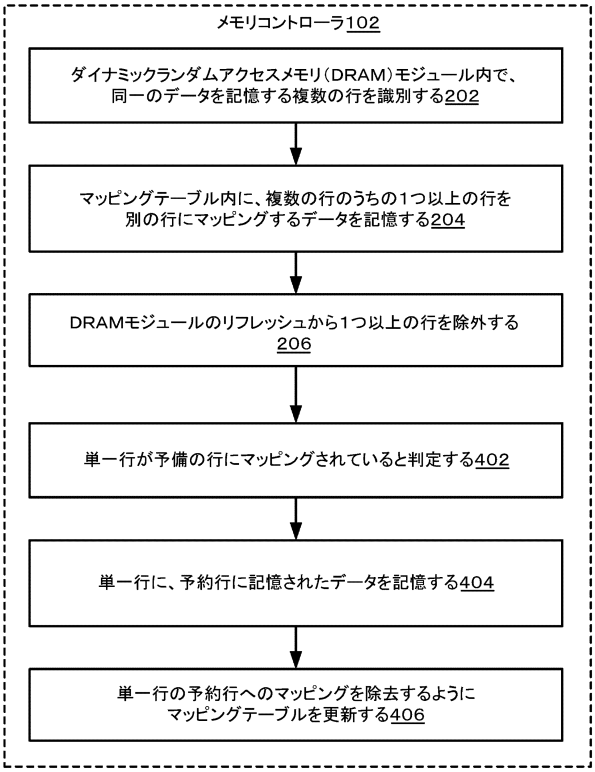
【図２】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206

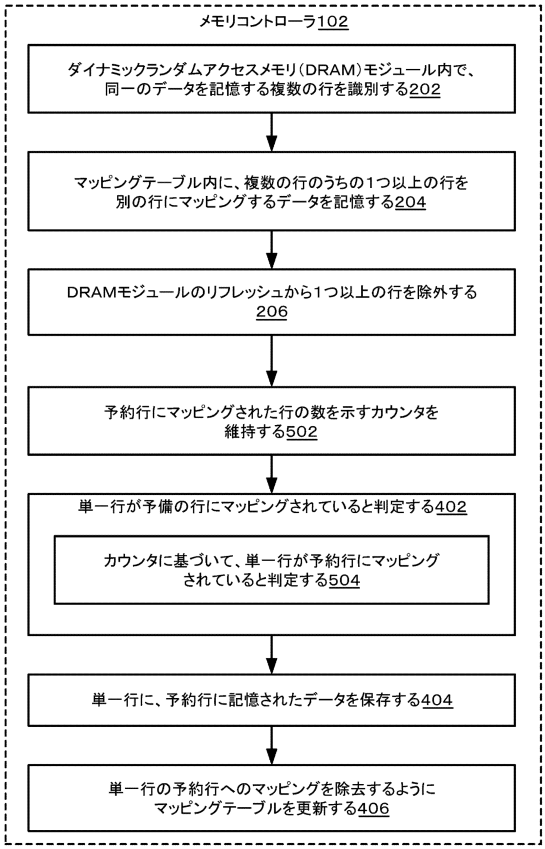
【図３】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
1つ以上の行がリフレッシュから除外されることを示すようにビットマップを更新する302
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
ビットマップをダイナミックランダムアクセスメモリ（DRAM）モジュールに提供する304

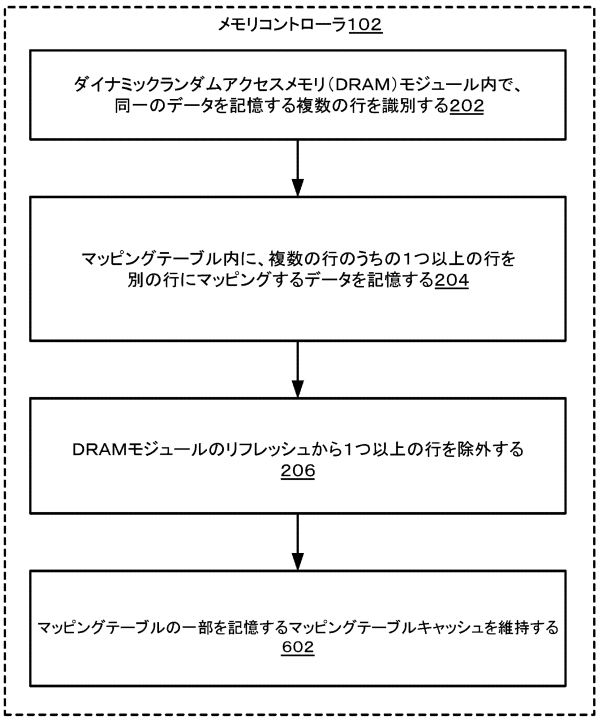
【図４】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
単一行が予備の行にマッピングされていると判定する402
単一行に、予約行に記憶されたデータを記憶する404
単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新する406

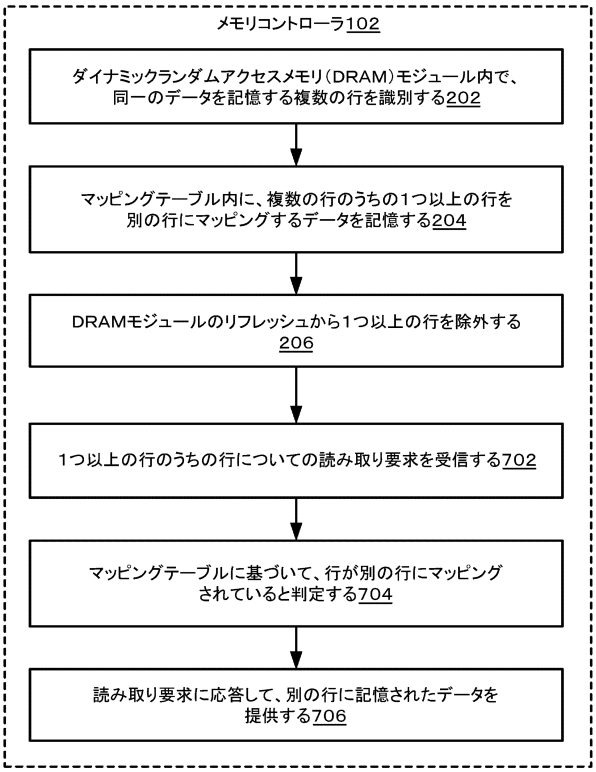
【図５】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
予約行にマッピングされた行の数を示すカウンタを維持する502
単一行が予備の行にマッピングされていると判定する402
カウンタに基づいて、単一行が予約行にマッピングされていると判定する504
単一行に、予約行に記憶されたデータを保存する404
単一行の予約行へのマッピングを除去するようにマッピングテーブルを更新する406

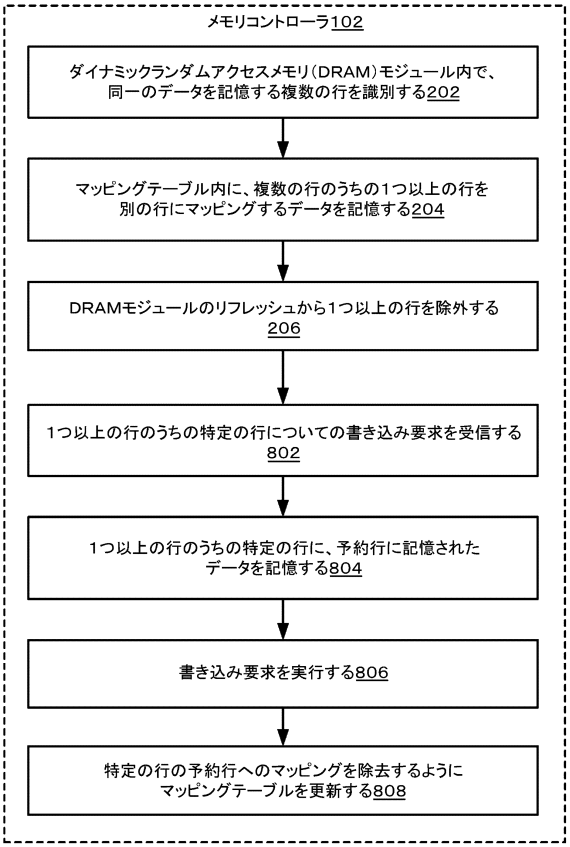
【図６】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
マッピングテーブルの一部を記憶するマッピングテーブルキャッシュを維持する602

【図７】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
1つ以上の行のうちの行についての読み取り要求を受信する702
マッピングテーブルに基づいて、行が別の行にマッピングされていると判定する704
読み取り要求に応答して、別の行に記憶されたデータを提供する706

【図８】


メモリコントローラ102
ダイナミックランダムアクセスメモリ（DRAM）モジュール内で、同一のデータを記憶する複数の行を識別する202
マッピングテーブル内に、複数の行のうちの1つ以上の行を別の行にマッピングするデータを記憶する204
DRAMモジュールのリフレッシュから1つ以上の行を除外する206
1つ以上の行のうちの特定の行についての書き込み要求を受信する802
1つ以上の行のうちの特定の行に、予約行に記憶されたデータを記憶する804
書き込み要求を実行する806
特定の行の予約行へのマッピングを除去するようにマッピングテーブルを更新する808

フロントページの続き

(33)優先権主張国・地域又は機関
米国(US)
アメリカ合衆国 ７８７３５ テキサス州、オースティン、サウスウェスト パークウェイ ７１７１
審査官 田名網 忠雄
(56)参考文献 特開２０１７－２０８０９６（ＪＰ，Ａ）
特開２００４－０９５１２２（ＪＰ，Ａ）
(58)調査した分野 (Int.Cl.，ＤＢ名)
Ｇ０６Ｆ １２／０２
Ｇ０６Ｆ １２／００