

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6280231号
(P6280231)

(45) 発行日 平成30年2月14日 (2018. 2. 14)

(24) 登録日 平成30年1月26日 (2018. 1. 26)

(51) Int. Cl.

F I

H O 1 L 31/0224 (2006. 01)

H O 1 L 31/04 2 6 0

H O 1 L 31/068 (2012. 01)

H O 1 L 31/06 3 0 0

請求項の数 3 (全 16 頁)

(21) 出願番号 特願2016-550155 (P2016-550155)
 (86) (22) 出願日 平成27年9月17日 (2015. 9. 17)
 (86) 国際出願番号 PCT/JP2015/076546
 (87) 国際公開番号 W02016/047564
 (87) 国際公開日 平成28年3月31日 (2016. 3. 31)
 審査請求日 平成28年12月27日 (2016. 12. 27)
 (31) 優先権主張番号 特願2014-192412 (P2014-192412)
 (32) 優先日 平成26年9月22日 (2014. 9. 22)
 (33) 優先権主張国 日本国 (JP)

(出願人による申告) 平成26年度、独立行政法人新エネルギー・産業技術総合開発機構、太陽エネルギー技術研究開発 太陽光発電システム次世代高性能技術の開発 極限シリコン結晶太陽電池の研究開発 (次世代超薄型 高効率結晶シリコン太陽電池) 委託研究、産業技術力強化法第19条の適用を受ける特許出願

(73) 特許権者 000006633
 京セラ株式会社
 京都府京都市伏見区竹田鳥羽殿町6番地
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (72) 発明者 松島 徳彦
 京都府京都市伏見区竹田鳥羽殿町6番地
 京セラ株式会社内
 (72) 発明者 手島 良太
 京都府京都市伏見区竹田鳥羽殿町6番地
 京セラ株式会社内

最終頁に続く

(54) 【発明の名称】 太陽電池素子

(57) 【特許請求の範囲】

【請求項1】

ー主面に複数の窪み部を有するシリコン基板と、
 該シリコン基板の前記ー主面の上に配置され、前記窪み部に対応する部位に孔部を有するパッシベーション層と、
 該パッシベーション層の前記孔部に配置されている第1導体部と、
 前記パッシベーション層の上に配置され、前記第1導体部に接続している、アルミニウムを含有する電極と、
 前記シリコン基板の前記窪み部内に配置されるとともに、前記シリコン基板および前記第1導体部のそれぞれに接続している、アルミニウムおよびシリコンを含有する第2導体部と、
 前記シリコン基板の前記窪み部内に位置している、前記第2導体部が配置されていないボイド部とを備え、
 前記ボイド部は、前記シリコン基板の前記窪み部の底部と前記第2導体部との間に位置している太陽電池素子。

【請求項2】

ー主面に複数の窪み部を有するシリコン基板と、
 該シリコン基板の前記ー主面の上に配置され、前記窪み部に対応する部位に孔部を有するパッシベーション層と、
 該パッシベーション層の前記孔部に配置されている第1導体部と、

10

20

前記パッシベーション層の上に配置され、前記第 1 導体部に接続している、アルミニウムを含有する電極と、

前記シリコン基板の前記窪み部内に配置されるとともに、前記シリコン基板および前記第 1 導体部のそれぞれに接続している、アルミニウムおよびシリコンを含有する第 2 導体部と、

前記シリコン基板の前記窪み部内に位置している、前記第 2 導体部が配置されていないボイド部とを備え、

前記シリコン基板の厚み方向において、前記パッシベーション層の前記孔部から前記窪み部の底部に向かって、前記第 2 導体部、前記ボイド部および前記第 2 導体部がこの順で位置している太陽電池素子。

10

【請求項 3】

前記シリコン基板の前記窪み部内に、前記第 2 導体部に接している B S F 層がさらに配置されている、請求項 1 または請求項 2 に記載の太陽電池素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は太陽電池素子に関する。

【背景技術】

【0002】

太陽電池素子の構造の 1 つとして、P E R C (Passivated Emitter and Rear Cell) 構造が知られている (例えば特開 2005-150609 号公報を参照)。この太陽電池素子は、シリコン基板の上にパッシベーション層が配置されている。パッシベーション層には、アルミニウムからなる電極材料が入る孔部が設けられている。このため、パッシベーション層の上に配置した導電性ペーストを焼成することによって、パッシベーション層の上だけでなく、上記孔部内にも電極が形成される。

20

【0003】

導電性ペーストを焼成して電極を形成する際、焼成温度におけるアルミニウム中へのシリコンの拡散速度は、シリコン中へのアルミニウムの拡散速度に比べて大きい。このため、シリコン基板と電極との接触面にボイドが形成されやすい。

【0004】

そこで、アルミニウム - シリコン合金粉末とシリコン粉末とを添加した導電性ペーストを使用することによって、上記ボイドがアルミニウム - シリコン合金で充填された太陽電池素子が提案されている (例えば特開 2013-143499 号公報を参照)。

30

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、ボイドがアルミニウム - シリコン合金で充填される場合には、アルミニウム - シリコン合金とシリコン基板との熱膨張率の違いから、アルミニウム - シリコン合金とシリコン基板との境界部分で応力集中が起こりやすい。このため、シリコン基板にクラックが入り、太陽電池素子の出力低下が起こり得る。

40

【0006】

本発明の 1 つの目的は、光電変換効率を維持しつつ、信頼性に優れた太陽電池素子を提供することにある。

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明の一態様に係る太陽電池素子は、一主面に複数の窪み部を有するシリコン基板と、該シリコン基板の前記一主面の上に配置され、前記窪み部に対応する部位に孔部を有するパッシベーション層と、該パッシベーション層の前記孔部に配置されている第 1 導体部と、前記パッシベーション層の上に配置され、前記第 1 導体部に接続している、アルミニウムを含有する電極と、前記シリコン基板の前記窪み部内に

50

配置されるとともに、前記シリコン基板および前記第1導体部のそれぞれに接続している、アルミニウムおよびシリコンを含有する第2導体部と、前記シリコン基板の前記窪み部内に位置している、前記第2導体部が配置されていないボイド部とを備え、前記ボイド部は、前記シリコン基板の前記窪み部の底部と前記第2導体部との間に位置している。

【発明の効果】

【0008】

上記構成の太陽電池素子によれば、光電変換効率を維持しつつ、信頼性に優れる。

【図面の簡単な説明】

【0009】

10

【図1】図1は、本発明の一実施形態に係る太陽電池素子の第1主面側の外観を示す平面図である。

【図2】図2は、本発明の一実施形態に係る太陽電池素子の第2主面側の外観を示す平面図である。

【図3】図3は、図1および図2のIII-III線の一点鎖線部における断面図である。

【図4】図4は、図3のIV部に相当する部位を拡大して示す拡大断面図である。

【図5】図5は、図4とは別の形態を示す拡大断面図である。

【図6】図6は、図4とは別の形態を示す拡大断面図である。

【図7】図7は、図4とは別の形態を示す拡大断面図である。

【図8】図8(a)~(e)は、それぞれ本発明の一実施形態に係る太陽電池素子の製造方法を示す部分断面図である。

20

【発明を実施するための形態】

【0010】

以下、本発明に係る太陽電池素子の実施形態について、図面を参照しながら詳細に説明する。なお、図面は模式的に示している。

【0011】

< 太陽電池素子の構成 >

図1~3に本実施形態の太陽電池素子10を示す。太陽電池素子10は、主に光が入射する受光面（表面）である第1主面10aと、この第1主面10aの反対側に位置する主面（裏面）である第2主面10bとを有する。

30

【0012】

図3に示すように、シリコン基板1は、第1主面1aと、この第1主面の反対側に位置する第2主面1bとを有する。また、シリコン基板1は、一導電型（例えばp型）半導体領域である第1半導体層2と、第1半導体層2における第1主面1a側に設けられた逆導電型（例えばn型）半導体領域である第2半導体層3とを有する。また、シリコン基板1は、その第2主面1bに複数の窪み部11を有しており、この窪み部11内にはBSF（Back Surface Field）層である第3半導体層4が配置されている。さらに、太陽電池素子10は、シリコン基板1の第1主面1a側に、反射防止層5および表面電極6を備えており、第2主面1b側には、裏面電極7およびパッシベーション層9を備えている。

【0013】

40

以下、シリコン基板1（または第1半導体層2）としてp型のシリコン基板を用いる太陽電池素子の一例について説明する。シリコン基板1は、多結晶または単結晶の基板を用いることができる。また、シリコン基板1は、例えば厚みが250μm以下の基板、さらには厚みが150μm以下の薄い基板を用いることができる。シリコン基板1の形状は特に限定されない。第1半導体層2をp型にする場合には、ドーパント元素としてボロンまたはガリウム等の不純物をシリコン基板1に含有させる。

【0014】

第2半導体層3は、例えば第1半導体層2における第1主面1a側に積層される。また、第2半導体層3は、第1半導体層2に対して逆の導電型（本実施形態の場合はn型）の半導体層である。第1半導体層2と第2半導体層3との間でpn接合部が形成される。第

50

2半導体層3は、シリコン基板1の第1主面1a側にドーパント元素として、リン等の不純物を含有させて形成できる。

【0015】

図3に示すように、シリコン基板1の第1主面1a側には、照射された光の反射率を低減するための微細な凹凸構造（テクスチャ）が設けられていてもよい。テクスチャの凸部の高さは0.1～10μm程度であり、隣り合う凸部の頂部間の距離は0.1～20μm程度である。なお、上記凸部の高さとは、例えば図3において、凹部の底面を通る直線を基準線とし、この基準線に垂直な方向において、基準線から凸部の頂までの距離をいう。テクスチャの凹部は、略球面状であってもよいし、凸部はピラミッド形状であってもよい。

10

【0016】

反射防止層5は、太陽電池素子10の第1主面10aに照射された光の反射率を低減するものである。反射防止層5は、例えば、酸化シリコン、酸化アルミニウムもしくは窒化シリコン層等の絶縁膜、またはこれらの積層膜からなる。反射防止層5は、太陽光のうち、シリコン基板1に吸収されて発電に寄与し得る波長範囲の光に対して、低反射条件を実現できる屈折率および厚みを有するものを適宜採用すればよい。例えば、反射防止層5の屈折率は1.8～2.5程度とし、その厚みは20～120nm程度とすることができる。

【0017】

第3半導体層4は、シリコン基板1の第2主面1b側に配置されており、第1半導体層2と同一の導電型（本実施形態ではp型）を有する。そして、第3半導体層4が含有するドーパントの濃度は、第1半導体層2が含有するドーパントの濃度よりも高い。第3半導体層4中には、第1半導体層2のドーパント元素の濃度よりも高い濃度でドーパント元素が存在する。第3半導体層4は、シリコン基板1の第2主面1b側において内部電界を形成する。これにより、第3半導体層4は、シリコン基板1の第2主面1bの表面近傍で、少数キャリアの再結合による光電変換効率の低下が起こりにくくなる。第3半導体層4は、例えば、シリコン基板1の第2主面1b側に、ボロンまたはアルミニウムなどのドーパント元素を拡散させることによって形成できる。第1半導体層2および第3半導体層4が含有するドーパント元素の濃度は、それぞれ $5 \times 10^{15} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ 、 $1 \times 10^{18} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ とすることができる。

20

30

【0018】

表面電極6は、シリコン基板1の第1主面1a側に設けられた電極である。表面電極6は、図1に示すように、Y軸方向に数本（例えば、図1では3本）延びた直線状の表面第1電極6aと、表面第1電極6aに対して直交する方向（X軸方向）に延びた、複数の直線状の表面第2電極6bとを有する。表面第1電極6aは、シリコン基板1の第1主面1aにおいて、光電変換によって得られた電気を太陽電池素子10の外部に取り出すための電極である。表面第1電極6aは、例えば1～3mm程度の幅を有している。表面第1電極6aの少なくとも一部は、表面第2電極6bと電氣的に接続されている。表面第2電極6bは、シリコン基板1の第1主面1aにおいて、電気をシリコン基板1から集めるための電極である。表面第2電極6bは、例えば50～200μm程度の幅を有している。また、隣り合う表面第2電極6bは、互いに1～3mm程度の間隔を空けて設けられている。このように、表面第2電極6bの幅は、表面第1電極6aの幅よりも小さい。表面電極6の厚みは10～40μm程度である。表面電極6は、例えば、銀を主成分とする第1銀ペーストをスクリーン印刷等によって所望の形状に塗布した後、焼成することによって形成できる。なお、本実施形態において、主成分とは、全体の成分に対して含有される比率が50%以上であることを示し、以下の記述でも同様とする。なお、シリコン基板1の周縁部に、表面第2電極6bと同様な幅を有する、線状の表面第3電極6cを設けて、これにより表面第2電極6b同士を電氣的に接続してもよい。

40

【0019】

裏面電極7は、シリコン基板1の第2主面1b側に配置されている。図2に示すように

50

、裏面電極 7 は、Y 軸方向に不連続で直線状に配置された裏面第 1 電極 7 a と、シリコン基板 1 の第 2 主面 1 b 側の略全面に配置された裏面第 2 電極 7 b とを有する。

【0020】

裏面第 1 電極 7 a は、シリコン基板 1 の第 2 主面 1 b において、光電変換によって得られた電気を太陽電池素子 10 の外部に取り出すための電極である。裏面第 1 電極 7 a の厚みは $10 \sim 30 \mu\text{m}$ 程度であり、その幅は $1 \sim 7 \text{mm}$ 程度である。また、裏面第 1 電極 7 a は主成分として銀を含有している。この裏面第 1 電極 7 a は、例えば、銀を主成分とする第 2 銀ペーストをスクリーン印刷等によって所望の形状に塗布した後、焼成することによって形成できる。

【0021】

裏面第 2 電極 7 b は、シリコン基板 1 の第 2 主面 1 b において、光電変換によって得られた電気をシリコン基板 1 から集めるための電極であり、裏面第 1 電極 7 a と電氣的に接続するように設けられている。裏面第 1 電極 7 a の少なくとも一部が裏面第 2 電極 7 b に接続していればよい。また、裏面第 2 電極 7 b の厚みは $15 \sim 50 \mu\text{m}$ 程度である。裏面第 2 電極 7 b は、例えば、シリコン基板 1 の第 2 主面 1 b の裏面第 1 電極 7 a が形成された領域の一部を除く略全面に形成される。また、裏面第 2 電極 7 b は、後述するパッシベーション層 9 の一部を貫通する孔部 9 1 に位置している、後述の第 1 導体部 13 を通じて、シリコン基板 1 と電氣的に接続される。なお、裏面第 2 電極 7 b は、例えば複数本の直線状であってもよい。この場合には、裏面第 2 電極 7 b は、その短手方向において、例えば、 $100 \sim 500 \mu\text{m}$ 程度の幅を有し、互いに $1 \sim 3 \text{mm}$ 程度の間隔を空けて複数設けられる。

【0022】

また、裏面第 2 電極 7 b は、主成分としてアルミニウムを含有している。このような裏面第 2 電極 7 b は、例えば、アルミニウムを主成分とするアルミニウムペーストを所望の形状および厚みに塗布した後、所定の温度プロファイルで焼成することによって形成できる。

【0023】

パッシベーション層 9 は、シリコン基板 1 の第 2 主面 1 b に配置される。パッシベーション層 9 は、これとシリコン基板 1 との界面において、少数キャリアの再結合の原因となる欠陥準位を低減する。パッシベーション層 9 は、例えば、酸化シリコン、酸化アルミニウムもしくは窒化シリコン層等の絶縁膜、またはこれらの積層膜からなる。パッシベーション層 9 の厚みは $10 \sim 200 \text{nm}$ 程度である。

【0024】

第 1 半導体層 2 が p 型層であれば、パッシベーション層 9 として、ALD (Atomic Layer Deposition) 法で形成した酸化アルミニウム等、負の固定電荷を有する材料を用いることが好適である。この場合には、電界効果によって少数キャリアである電子がシリコン基板 1 とパッシベーション層 9 との界面から遠ざけられるために、界面での少数キャリアの再結合が低減される。同様な理由で、第 1 半導体層 2 が n 型層であれば、PECVD (Plasma Enhanced Chemical Vapor Deposition) 法で形成した窒化シリコン等の正の固定電荷を有する膜を用いるとよい。

【0025】

裏面第 2 電極 7 b によってシリコン基板 1 から電気を集めるためには、パッシベーション層 9 の一部領域を貫通する孔部 9 1 を通じて、裏面第 2 電極 7 b とシリコン基板 1 とが電氣的に接続される必要がある。このため、シリコン基板 1 の第 2 主面 1 b に形成したパッシベーション層 9 に対して、例えば、レーザー照射またはエッチングなどの方法で、パッシベーション層 9 を貫通する孔部 9 1 を形成した後に、裏面第 2 電極 7 b を形成すればよい。このような孔部 9 1 の形状は、不連続なドット状（破線状）であってもよいし、連続した実線状であってもよい。孔部 9 1（第 1 孔部 9 1 a）の径（または幅）は $10 \sim 150 \mu\text{m}$ 程度、ピッチは $0.05 \sim 2 \text{mm}$ 程度であればよい。

【0026】

本実施形態において、パッシベーション層 9 はシリコン基板 1 の少なくとも第 2 主面 1 b に配置されればよい。ただし、パッシベーション層 9 は第 1 主面 1 a およびシリコン基板 1 の側面にも配置されていてもよい。

【0027】

図 4 ~ 7 に示すように、孔部 9 1 はシリコン基板 1 の窪み部 1 1 に対応する部位に位置している。

【0028】

シリコン基板 1 の窪み部 1 1 と、孔部 9 1 を有するパッシベーション層 9 との間には、ボイド部 1 2 と、アルミニウムおよびシリコンを含有する第 2 導体部 1 4 が配置されている。この第 2 導体部 1 4 は、シリコン基板 1 および第 1 導体部 1 3 のそれぞれに接続している。また、第 2 導体部 1 4 は、窪み部 1 1 の壁面とパッシベーション層 9 との間に設けられて、シリコン基板 1 およびパッシベーション層 9 の双方に接触していることが好ましい。

10

【0029】

ボイド部 1 2 は、シリコン基板 1 の窪み部 1 1 内に位置していて、第 2 導体部 1 4 が配置されていない部位に位置している。ボイド部 1 2 は、窪み部 1 1 の底部 1 1 b にも配置されていてもよい。

【0030】

窪み部 1 1、ボイド部 1 2 および第 2 導体部 1 4 は、いずれも裏面第 2 電極 7 b の形成と同時に形成するとよい。ただし、窪み部 1 1 の一部は別途レーザーなどで形成してもよい。前述のように、裏面第 2 電極 7 b は、アルミニウムペーストを所望の形状および厚みで塗布した後、所定の温度プロファイルで焼成することによって形成される。塗布されたアルミニウムペーストは、パッシベーション層 9 に形成されたコンタクトホールとしての孔部 9 1 を介してシリコン基板 1 に接する。アルミニウムペーストをアルミニウムの融点以上の最高温度を有する、所定の温度プロファイルで焼成することによって、アルミニウムを含む裏面第 2 電極 7 b が形成される。さらに、アルミニウムペースト中のアルミニウムとシリコン基板 1 との間で相互拡散が起こる。この際、シリコン基板 1 中にアルミニウムが第 1 半導体層 2 よりも高濃度に拡散した第 3 半導体層 4 と、アルミニウムおよびシリコンを有する第 2 導体部 1 4 とが形成される。ここで、アルミニウム - シリコン合金の共晶点は、アルミニウムおよびシリコンの融点よりも低い。そのため、アルミニウム - シリコン合金は、アルミニウムペーストの焼成中に、いったん融液化した後に再び固化する。この場合には、アルミニウムへのシリコンの拡散量は、シリコンへのアルミニウムの拡散量よりも大きい。このような拡散量の違いに応じて、シリコン基板 1 の表面に窪み部 1 1 が形成され、シリコン基板 1 とパッシベーション層 9 との間にボイド部 1 2 が形成される。そして、アルミニウム - シリコン合金がシリコン基板 1 およびパッシベーション層 9 の双方に接触した状態で固化し、第 2 導体部 1 4 が形成される。

20

30

【0031】

例えば、図 4 に示すように、シリコン基板 1 および裏面電極 7 の厚み方向において、パッシベーション層 9 のシリコン基板 1 側（図 4 における上側）に第 2 導体部 1 4 が形成される。そして、第 2 導体部 1 4 の隣にはボイド部 1 2 が形成される。なお、孔部 9 1 の近傍における裏面第 2 電極 7 b はアルミニウムだけではなく、シリコン基板 1 から拡散したシリコンを含有する第 1 導体部 1 3 が形成される。

40

【0032】

このように、第 2 導体部 1 4 がシリコン基板 1 およびパッシベーション層 9 の双方に接触することによって、シリコン基板 1 と裏面第 2 電極 7 b との間で良好な電氣的接触が得られる。これにより、光電変換効率が高い太陽電池素子を提供できる。これは、パッシベーション層 9 が、熔融したアルミニウム - シリコン合金と接することで、パッシベーション層 9 の絶縁抵抗が低下するためである。または、パッシベーション層 9 の孔部 9 1 に配置されている第 1 導体部 1 3 を通じて、第 2 導体部 1 4 と裏面第 2 電極 7 b との間で、電氣的導通が実現されるためと考えられる。

50

【0033】

そして、本実施形態の太陽電池素子10では、窪み部11内の領域が第2導体部14で完全には充填されず、第2導体部14以外の領域にボイド部12が位置している。そのため、厳しい環境下での温度変化においても、第2導体部14とシリコン基板1との熱膨張率の違いから起こる応力集中を低減できる。これにより、シリコン基板1にマイクロクラックなどのクラックが入りにくくなるため、長期信頼性に優れた太陽電池素子10を提供できる。

【0034】

窪み部11は、パッシベーション層9の側に開口部11aを有する。通常、窪み部11の開口部のサイズ（開口部面積または断面での最大開口長さ）は、パッシベーション層9の孔部91（第1孔部91a）のサイズ（開口部面積または断面での最大開口長さ）よりも大きくなるが、逆に小さくてもよい。例えば、窪み部11の開口部11aの径（または幅）は5～200μm程度であり、孔部91（第1孔部91a）の径（または幅）は10～150μm程度である。ただし、開口部11aのサイズが孔部91のサイズよりも大きい場合には、窪み部11とパッシベーション層9との間にボイド部12と第2導体部14とが共存するための十分な体積を有する空間が形成され得るのでよい。なお、上記開口部面積および最大開口長さは、例えば、裏面電極7とパッシベーション層9、または裏面電極7とを除去した後、窪み部11の開口部11aまたは孔部91を光学顕微鏡または電子顕微鏡で観察することによって、測定することができる。または、当該部位をサンプリングした後、樹脂包埋して適切な断面研磨を行い、光学顕微鏡または電子顕微鏡で観察することによって測定が可能である。

【0035】

また、窪み部11とパッシベーション層9との間において、第2導体部14の体積がボイド部12の体積よりも小さければ、第2導体部14とシリコン基板1との境界部分での応力集中をより低減できる。なお、窪み部11の深さは5～50μm程度である。

【0036】

また、第2導体部14が、窪み部11の開口部11aからパッシベーション層9の孔部91の下部まで連続して存在していてもよい。これにより、第2導体部14と裏面第2電極7bとの電氣的接触の経路がより増加し、太陽電池素子10の信頼性がさらに高まる。

【0037】

図4に示すように、第2導体部14がパッシベーション層9のシリコン基板1側だけでなく、パッシベーション層9の孔部91における内周よりも内側にまで存在させてもよい。これにより、パッシベーション層9および裏面第2電極7bと第2導体部14との接続を良好にすることができる。

【0038】

また、図5に示すように、孔部91は、広い領域で裏面電極7とシリコン基板1との間で電氣的接続が得られる第1孔部91aと、第1孔部91aよりも小さな第2孔部91bとを含んでいてもよい。第2孔部91bは、パッシベーション層9の形成の過程で、パッシベーション層9の一部に生じた孔であってもよい。そして、第1導体部13は、第1孔部91a内に主第1導体部13aが配置され、第2孔部91b内に副第1導体部13bがそれぞれ配置されてもよい。第2導体部14は、主第1導体部13aと直接接続せずに、副第1導体部13bと接続している。これにより、第2導体部14と裏面第2電極7bとの電氣的接触の経路が増加する。なお、第2導体部14は、主第1導体部13aと副第2導体部13bの両方と直接接続することが好ましい。第1孔部91aの径（または幅）は10～150μm程度、ピッチは0.05～2mm程度であればよい。また、第2孔部91bの径（または幅）は1～20μm程度であればよい。

【0039】

また、図6および図7に示すように、太陽電池素子10の第2主面1b側で、シリコン基板1および裏面電極7の厚み方向において、パッシベーション層9の孔部91から窪み部11の底部11b側に向かって、第2導体部14、ボイド部12、第2導体部14およ

び第3半導体層4がこの順に配置されていてもよい。これにより、第2導体部14による裏面第2電極7bへの導通が良好になって、ボイド部12の存在によるシリコン基板1（第1半導体層2）と第2導体14との境界部分での応力集中がいっそう緩和される。

【0040】

また、窪み部11の断面形状は、例えば図4～6に示すように、窪み部11の開口部11aと底部11bの横方向の長さがほぼ同じである矩形形状であってもよいし、図7に示すように、開口部11aから底部11bに向かうほど図示横方向の長さが短くなる台形状でもよいし、円弧状であってもよい。図7に示す形態であれば、第3半導体層4と第2導体14の接触面積が増加することによって、第3半導体層4と第2導体14との接触抵抗が低下し光電変換効率が向上し得る。

10

【0041】

<太陽電池素子の製造方法>

次に、太陽電池素子10の製造方法の各工程について詳細に説明する。

【0042】

図8(a)に示すシリコン基板1は、単結晶でも多結晶でもよい。シリコン基板1を作製するためのインゴットは、例えば、CZ（チョクラスキー）法または鋳造法などによって製造できる。以下では、シリコン基板1として、p型の多結晶シリコン基板を用いる例について説明する。

【0043】

まず、例えば鋳造法によって多結晶シリコンのインゴットを作製する。インゴットの抵抗率は $1 \sim 5 \Omega \cdot \text{cm}$ 程度であればよい。ドーパント元素としては、例えばボロンを添加すればよい。次いで、ワイヤーソー装置などを用いて、インゴットを例えば $250 \mu\text{m}$ 以下の厚みにスライスして、シリコン基板1を作製する。その後、シリコン基板1の切断面の機械的ダメージ層および汚染層を清浄にする。このために、シリコン基板1の表面を、NaOH、KOH、フッ酸またはフッ硝酸などの水溶液でごく微量エッチングしてもよい。

20

【0044】

次に、図8(b)に示すように、シリコン基板1の第1主面1aにテクスチャを形成する。テクスチャの形成方法としては、NaOH等のアルカリ溶液もしくはフッ硝酸等の酸溶液を使用したウエットエッチング方法、またはRIE（Reactive Ion Etching）法等を使用したドライエッチング方法を用いることができる。

30

【0045】

次に、図8(c)に示すように、テクスチャを有するシリコン基板1の第1主面1aに、n型の第2半導体層3を形成する。第2半導体層3は、ペースト状にした P_2O_5 をシリコン基板1の表面に塗布して熱拡散させる塗布熱拡散法、ガス状にした POCl_3 （オキシ塩化リン）を拡散源とした気相熱拡散法などによって形成できる。この第2半導体層3は、 $0.1 \sim 2 \mu\text{m}$ 程度の厚み、 $40 \sim 200 \Omega/\square$ 程度のシート抵抗値を有するように形成される。例えば、気相熱拡散法では、 POCl_3 等からなる拡散ガスを有する雰囲気中で $600 \sim 800$ 程度の温度において、シリコン基板1を $5 \sim 30$ 分程度熱処理する。これにより、リンシリコンガラス（PSG）をシリコン基板1の表面に形成する。その後、アルゴンまたは窒素等の不活性ガス雰囲気中で $800 \sim 900$ 程度の高い温度において、シリコン基板1を $10 \sim 40$ 分間程度熱処理する。これにより、PSGからシリコン基板1にリンが拡散して、シリコン基板1の第1主面1a側に第2半導体層3が形成される。

40

【0046】

第2半導体層3の形成工程において、第2主面1b側にも第2半導体層3が形成された場合には、第2主面1b側に形成された第2半導体層3のみをエッチングして除去する。これにより、第2主面1b側にp型の導電型領域を露出させる。例えば、フッ硝酸溶液にシリコン基板1における第2主面1b側のみを浸して、第2主面1b側に形成された第2半導体層3を除去する。その後、第2半導体層3を形成する際にシリコン基板1の第1主

50

面 1 a 側に付着した P S G をエッチングして除去する。この時、シリコン基板 1 の側面に形成された第 2 半導体層 3 も合わせて除去してもよい。

【 0 0 4 7 】

また、上記第 2 半導体層 3 の形成工程において、まず、第 2 主面 1 b 側に拡散マスクを形成する。次に、気相熱拡散法等によって第 2 半導体層 3 を形成する。その後、拡散マスクを除去しても上記と同様の構造を有する第 2 半導体層 3 を形成できる。その場合、上記のように、第 2 主面 1 b 側に第 2 半導体層 3 は形成されないため、第 2 主面 1 b 側の第 2 半導体層 3 を除去する工程が不要となる。

【 0 0 4 8 】

以上により、第 1 主面 1 a 側に n 型半導体層である第 2 半導体層 3 が配置される。そして、表面にテクスチャが形成された、第 1 半導体層 2 を含む多結晶のシリコン基板 1 を準備することができる。

10

【 0 0 4 9 】

次に、図 8 (d) に示すように、第 1 半導体層 2 の第 2 主面 1 b 上に、酸化アルミニウムからなるパッシベーション層 9 を形成する。また、シリコン基板 1 における第 1 主面 1 a 側に、窒化シリコン膜からなる反射防止層 5 を形成する。

【 0 0 5 0 】

まず、パッシベーション層 9 の形成方法としては、例えば、A L D 法、P E C V D 法が用いられる。この時、第 1 半導体層 2 の第 1 主面 1 a とシリコン基板 1 の側面を含む全周囲にパッシベーション層 9 が形成されてもよい。

20

【 0 0 5 1 】

A L D 法によるパッシベーション層 9 の形成工程では、まず、成膜装置のチャンバー内に、第 2 半導体層 3 が形成されたシリコン基板 1 を載置する。そして、シリコン基板 1 が 1 0 0 ~ 2 5 0 の温度域で加熱された状態で、アルミニウム原料の供給、アルミニウム原料の排気除去、酸化剤の供給、酸化剤の排気除去、の各工程を複数回繰り返す。これにより、シリコン基板 1 の上に酸化アルミニウムからなるパッシベーション層 9 を形成する。A L D 法のアルミニウム原料としては、例えばトリメチルアルミニウム (T M A) 、トリエチルアルミニウム (T E A) 等を用いることができる。また、酸化剤としては、例えば、水、オゾンガス等を用いることができる。

【 0 0 5 2 】

30

また、第 2 主面 1 b に形成された酸化アルミニウムの上に、窒化シリコン、酸化シリコンなどの膜を P E C V D などの方法でさらに形成してもよい。これにより、酸化アルミニウムが有する界面パッシベーション機能と、窒化シリコンおよび酸化シリコンなどが有する保護膜としての機能とを合わせ持つパッシベーション層 9 を形成できる。

【 0 0 5 3 】

パッシベーション層 9 には、裏面電極 7 とシリコン基板 1 との電氣的接続を得るための孔部 9 1 を設ける。孔部 9 1 は、例えば、レーザービーム照射によって形成できるし、パターン化されたエッチングマスクを用いてエッチングする方法などによっても形成できる。

【 0 0 5 4 】

40

次に、シリコン基板 1 の第 1 主面 1 a 側の第 2 半導体層 3 の上に、窒化シリコン膜からなる反射防止層 5 を形成する。反射防止層 5 は、例えば、P E C V D 法またはスパッタリング法を用いて形成される。P E C V D 法を用いる場合であれば、事前にシリコン基板 1 を成膜中の温度よりも高い温度で加熱する。その後、加熱したシリコン基板 1 にシラン (S i H ₄) とアンモニア (N H ₃) との混合ガスを窒素 (N ₂) で希釈して供給する。そして、反応圧力を 5 0 ~ 2 0 0 P a にして、グロー放電分解でプラズマ化させて反応、堆積させることで反射防止層 5 を形成できる。この時の成膜温度は、3 5 0 ~ 6 5 0 程度とする。また、グロー放電に必要な高周波電源の周波数としては 1 0 ~ 5 0 0 k H z の周波数を使用する。

【 0 0 5 5 】

50

また、ガス流量は反応室の大きさ等によって適宜決定される。例えば、ガスの流量を 150 ~ 6000 sccm の範囲とすることが望ましく、シランの流量 A とアンモニアの流量 B との流量比 B/A は 0.5 ~ 15 であればよい。

【0056】

次に、図 8 (e) に示すように、表面電極 6 (表面第 1 電極 6a と表面第 2 電極 6b) と、裏面電極 7 (裏面第 1 電極 7a と裏面第 2 電極 7b) とを以下のようにして形成する。

【0057】

表面電極 6 は、例えば主成分として銀を含む金属粉末、有機ビヒクルおよびガラスフリットを含有する金属ペースト (第 1 銀ペースト) を用いて作製される。まず、この第 1 銀ペーストを、シリコン基板 1 の第 1 主面 1a に塗布する。その後、最高温度 600 ~ 850 で数十秒 ~ 数十分程度焼成することによって表面電極 6 を形成する。この塗布法としては、スクリーン印刷法などを用いることができる。そして、塗布後、所定の温度で溶剤を蒸散させて乾燥してもよい。なお、表面電極 6 は、表面第 1 電極 6a と表面第 2 電極 6b とを有するが、スクリーン印刷を用いることで、表面第 1 電極 6a と表面第 2 電極 6b とは、1 つの工程で形成できる。

【0058】

裏面第 1 電極 7a は、主成分として銀を含む金属粉末、有機ビヒクルおよびガラスフリット等を含有する金属ペースト (第 2 銀ペースト) を用いて作製する。第 2 銀ペーストの塗布法としては、例えば、スクリーン印刷法などを用いることができる。この塗布後、所定の温度で溶剤を蒸散させて乾燥させてもよい。第 2 銀ペーストが塗布されたシリコン基板 1 を、焼成炉内にて最高温度が 600 ~ 850 の条件で、数十秒 ~ 数十分程度焼成する。これにより、裏面第 1 電極 7a がシリコン基板 1 の第 2 主面 1b 側に形成される。

【0059】

裏面第 2 電極 7b は、主成分としてアルミニウムを含む金属粉末、有機ビヒクルおよびガラスフリットを含有する金属ペースト (アルミニウムペースト) を用いて作製する。このアルミニウムペーストを、予め塗布された第 2 銀ペーストの一部に接触するように第 2 主面 1b 上に塗布する。この時、第 2 主面 1b 上の裏面第 1 電極 7a が形成されない部位のほぼ全面に塗布してもよい。この塗布法としては、スクリーン印刷法などを用いることができる。この塗布後、所定の温度で溶剤を蒸散させて乾燥させてもよい。アルミニウムペーストが塗布されたシリコン基板 1 を焼成炉内にて最高温度が 600 ~ 850 の条件で数十秒 ~ 数十分程度焼成することによって、裏面第 2 電極 7b がシリコン基板 1 の第 2 主面 1b 側に形成される。

【0060】

裏面第 2 電極 7b の形成に伴って、第 3 半導体層 4、窪み部 11、ボイド部 12、第 1 導体部 13 および第 2 導体部 14 を形成する。塗布したアルミニウムペーストは、パッシベーション層 9 に形成したコンタクトホールとしての孔部 91 において、シリコン基板 1 の第 2 主面 1b と接している。アルミニウムペーストを、アルミニウムの融点以上の最高温度を有する所定の温度プロファイルで焼成することによって、アルミニウムを含む裏面第 2 電極 7b が形成される。

【0061】

第 3 半導体層 4、窪み部 11、ボイド部 12、第 2 導体部 14 の形状および大きさは、アルミニウムペーストの組成、印刷条件 (塗布厚み等) によって調整できる。アルミニウム中へのシリコンの拡散量は、シリコン中へのアルミニウムの拡散量よりも大きい。このことから、シリコン基板 1 の表面にはパッシベーション層 9 の孔部 91 と相対して窪み部 11 が形成される。この時、拡散時間が短く、アルミニウム中へのシリコンの拡散量もかなり大きい場合には、窪み部 11 内に第 2 導体部 14 は形成されず、窪み部 11 とパッシベーション層 9 とで囲まれたボイド部 12 のみが形成される。本実施形態では、アルミニウムペースト中にシリコンまたはアルミニウム - シリコン合金などを添加する、アルミニウムペーストの塗布厚みを小さくする、または昇温時速度を小さくするなどの方法を採用

10

20

30

40

50

する。これらにより、シリコン基板 1 からアルミニウムを含有する電極にシリコンが拡散しにくくなる。そして、窪み部 11 内にボイド部 12 と第 2 導体部 14 の両方を形成できる。さらに、シリコン基板 1 からアルミニウムを含有する電極にシリコンが拡散しにくくなることによって、窪み部 11 内に占める第 2 導体部 14 の領域を増やすことができる。

【0062】

また、窪み部 11 とパッシベーション層 9 の双方に接触した状態で第 2 導体部 14 が形成される理由は、焼成時に融液であったアルミニウム - シリコン合金が、表面張力の影響で、窪み部 11 およびパッシベーション層 9 の双方に接触しやすく、その状態で固化するためと考えられる。このため、本実施形態では、図 4 に示すように、シリコン基板 1 および裏面電極 7 の厚み方向において、パッシベーション層 9 のシリコン基板 1 側に第 2 導体部 14 が配置される。この第 2 導体部 14 から窪み部 11 の底部 11b 側にボイド部 12 が位置する。

10

【0063】

図 4 に示す第 2 導体部 14 は、窪み部 11 の開口部 11a からパッシベーション層 9 の孔部 91 にまで連続して設けられる。この場合、例えば、アルミニウム粉末 100 質量部に対して、80 質量%アルミニウム - 20 質量%シリコン合金の粉末を 30 ~ 60 質量部およびシリコン粉末を 1 ~ 3 質量部含むアルミニウムペーストを用いる。そして、このようなアルミニウムペーストを例えば、平均約 30 μm の厚みとなるように印刷し、焼成炉内にてシリコン基板 1 の最高温度が 730 ~ 800、また、昇温時速度が 80 / 秒の領域を有する条件で焼成する。これにより、図 4 に示す第 2 導体部 14 を形成できる。

20

【0064】

また、図 5 に示す第 2 導体部 14 は、窪み部 11 の壁面とパッシベーション層 9 との間にのみに設けられる。この場合、例えば、アルミニウム粉末 100 質量部に対して、80 質量%アルミニウム - 20 質量%シリコン合金の粉末を 30 ~ 50 質量部およびシリコン粉末を 1 ~ 3 質量部含むアルミニウムペーストを用いる。そして、このようなアルミニウムペーストを、例えば平均約 40 μm の厚みとなるように印刷し、焼成炉内にてシリコン基板 1 の最高温度が 800 ~ 840、また、昇温時速度が 85 / 秒の領域を有する条件で焼成する。これにより、図 5 に示す第 2 導体部 14 を形成できる。

【0065】

また、図 6 に示す第 2 導体部 14 は、窪み部 11 の周囲全体に設けられる。この場合、例えば、アルミニウム粉末 100 質量部に対して、80 質量%アルミニウム - 20 質量%シリコン合金の粉末を 70 ~ 90 質量部およびシリコン粉末を 1 ~ 3 質量部含むアルミニウムペーストを用いる。そして、このようなアルミニウムペーストを、例えば平均約 30 μm の厚みとなるように印刷し、焼成炉内にてシリコン基板 1 の最高温度が 730 ~ 800、また、昇温時速度が 80 / 秒の領域を有する条件で焼成する。これにより、図 6 に示す第 2 導体部 14 を形成できる。

30

【0066】

以上の工程により、太陽電池素子 10 を作製することができる。

【0067】

なお、裏面第 2 電極 7b を形成した後に裏面第 1 電極 7a を形成してもよい。また、裏面第 1 電極 7a はシリコン基板 1 と直接接触してもよいし、裏面第 1 電極 7a とシリコン基板 1 との間にもパッシベーション層 9 を配置してもよい。

40

【0068】

また、表面電極 6、裏面第 1 電極 7a および裏面第 2 電極 7b は、各々の導電性ペーストを塗布した後、同時に焼成して形成しても構わない。これにより、生産性が向上するとともに、シリコン基板 1 にかかる熱履歴を低減して、太陽電池素子 10 の出力特性を向上させることができる。

【実施例】

【0069】

以下に、上述の実施形態を具体化した実施例について説明する。まず、半導体基板とし

50

てp型の第1半導体層2を有する多数のシリコン基板1を用いた。シリコン基板1は、平面視して正方形の一辺が約156mm角、厚さが約200 μ mの多結晶シリコン基板とした。これらのシリコン基板1をNaOH水溶液でエッチングして、その後、洗浄を行なった。そして、シリコン基板1に対して、以下の処理を行なった。

【0070】

まず、シリコン基板1の第1主面1a側にRIE法を用いてテクスチャを形成した。

【0071】

次に、シリコン基板1にガス状にした POCl_3 （オキシ塩化リン）を拡散源とした気相熱拡散法によって、シリコン基板1の表面にPSGを形成し、PSGからリンを拡散させた。これにより、シート抵抗が90 $\Omega/\square$ 程度となるn型の第2半導体層3を形成した。なお、シリコン基板1の第2主面1b側に形成された第2半導体層3はフッ硝酸溶液で除去して、その後、PSGをフッ酸溶液でエッチングして除去した。

【0072】

次に、シリコン基板1の第2主面1b側にALD法を用いて酸化アルミニウムを形成し、その上にプラズマCVD法を用いて保護膜としての機能を有する窒化シリコンを形成して、積層構造のパッシベーション層9を形成した。

【0073】

ここでは、成膜装置のチャンバー内にシリコン基板1を載置して、シリコン基板1の表面温度が100～200程度になるように維持した。そして、アルミニウム源材料としてTMAを用い、酸化剤としてオゾンガスを用いて、約30nmの厚さの酸化アルミニウムを形成した。

【0074】

その後、シリコン基板1の第1主面1aの上に、プラズマCVD法を用いて窒化シリコンからなる反射防止層5を形成した。

【0075】

次に、パッシベーション層9にレーザービーム照射によって複数の孔部91を形成した。

【0076】

そして、第1主面1a側には銀ペーストを図1に示す表面電極6のパターンに塗布し、第2主面1b側には銀ペーストを図2に示す裏面第1電極7aのパターンに塗布した。また、第2主面1b側に、アルミニウムペーストを図2に示す裏面第2電極7bのパターンに塗布した。そして、これら導電性ペーストを最高温度が750で焼成した。これにより、第3半導体層4、表面電極6、裏面第1電極7a、裏面第2電極7bおよび第1導体部13を形成して、太陽電池素子10を作製した。

【0077】

実施例では、アルミニウムペーストは、アルミニウム粉末100質量部に対して、ガラス粉末を含まず、80質量%アルミニウム-20質量%シリコンの合金粉末を40質量部、シリコン粉末を2質量部それぞれ含むものとした。そして、アルミニウムペーストを平均約30 μ mの厚みになるように印刷した。なお、昇温時速度が80/秒の領域を有する条件で焼成した。これにより、図5に示すような窪み部11にボイド部12と第2導体部14を有する太陽電池素子10を作製した。

【0078】

一方、比較例では、アルミニウムペーストは、アルミニウム粉末100質量部に対して、ガラス粉末を7質量部、75質量%アルミニウム-25質量%シリコンの合金粉末を400質量部、シリコン粉末を33質量部それぞれ含むものとした。そして、アルミニウムペーストを平均約30 μ mの厚みとなるように印刷した。なお、昇温時速度が76/秒の領域を有する条件で焼成した。これによって、窪み部11にボイド部12が形成されていない太陽電池素子10を作製した。

【0079】

次に、実施例および比較例の太陽電池素子10の初期最大出力（以下、 P_m という）の

10

20

30

40

50

測定を行なった。この測定は J I S C 8913 に準拠して、A M (A i r M a s s) 1.5 および $100 \text{ mW} / \text{cm}^2$ の条件下にて行なった。また、信頼性試験は、実施例および比較例の太陽電池素子 10 を用いた太陽電池モジュールを作製して行なった。太陽電池モジュールを、温度 125°C 、湿度 95% の恒温恒湿試験機に投入し、150 時間後および 450 時間後に、P m からの出力低下率を測定した。太陽電池素子 10 の P m は、比較例を 100 として実施例の測定結果を規格化した。実施例における太陽電池素子 10 の P m は平均 100 であった。

【0080】

また、比較例の太陽電池モジュールの出力低下率は、150 時間で 3%、450 時間で 10% であった。これに対して、実施例の太陽電池モジュールの出力低下率は、150 時間で 2%、450 時間で 5% であった。この結果は、実施例において、窪み部 11 にボイド部 12 が形成されたことによって、シリコン基板 1 と第 2 導電部 14 との熱膨張率の違いによるシリコン基板 1 への応力集中が低減したためと考えられる。

【符号の説明】

【0081】

1 : シリコン基板

1 a : 第 1 主面

1 b : 第 2 主面

2 : 第 1 半導体層 (p 型半導体層)

3 : 第 2 半導体層 (n 型半導体層)

4 : 第 3 半導体層 (B S F 層)

5 : 反射防止層

6 : 表面電極

6 a : 表面第 1 電極

6 b : 表面第 2 電極

6 c : 表面第 3 電極

7 : 裏面電極

7 a : 裏面第 1 電極

7 b : 裏面第 2 電極

9 : パッシベーション層

9 1 : 孔部

9 1 a : 第 1 孔部

9 1 b : 第 2 孔部

10 : 太陽電池素子

10 a : 第 1 主面

10 b : 第 2 主面

11 : 窪み部

12 : ボイド部

13 : 第 1 導体部

14 : 第 2 導体部

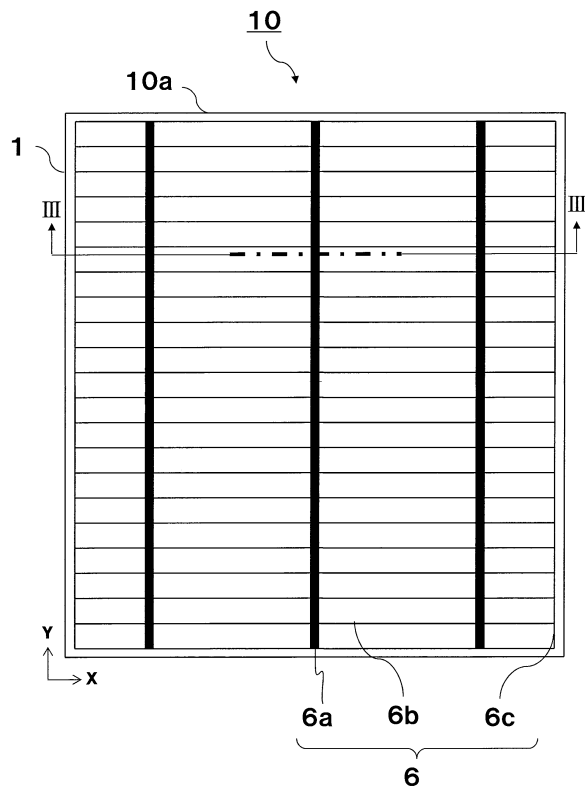
10

20

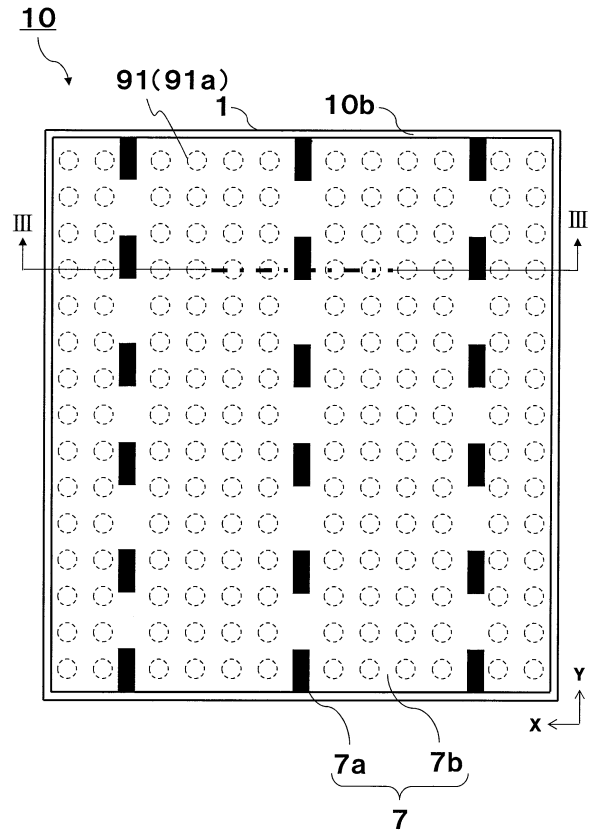
30

40

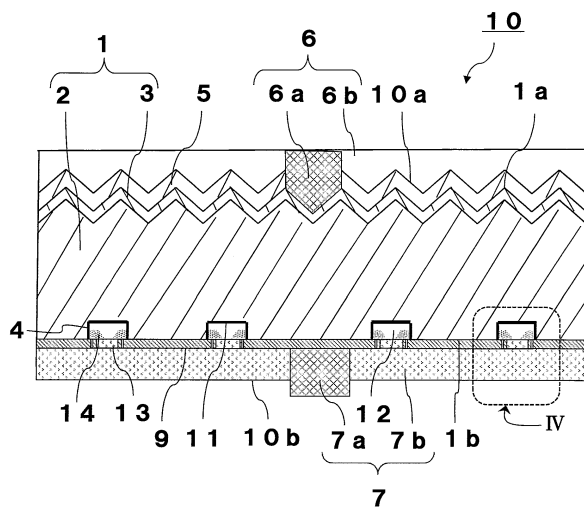
【図 1】



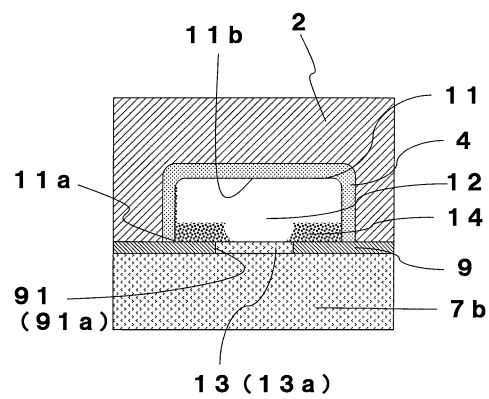
【図 2】



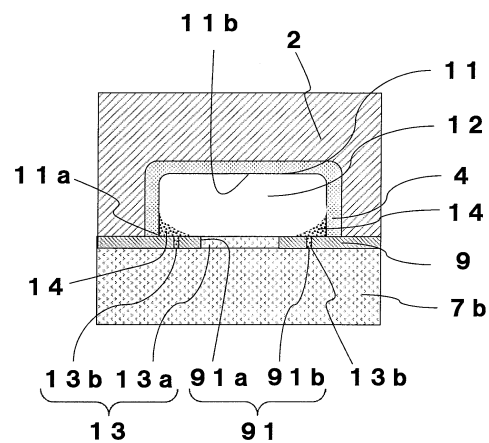
【図 3】



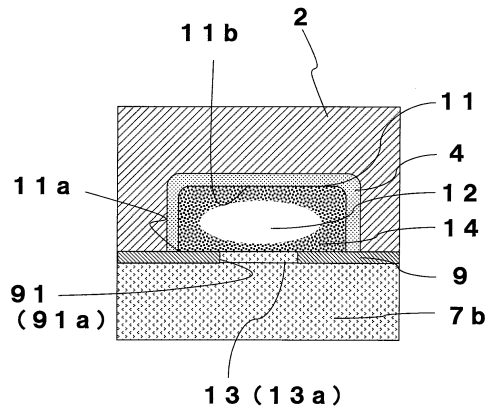
【図 4】



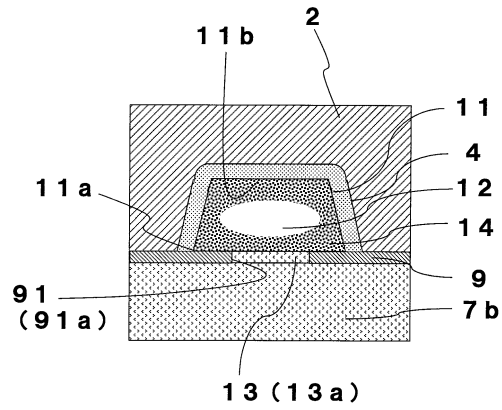
【図 5】



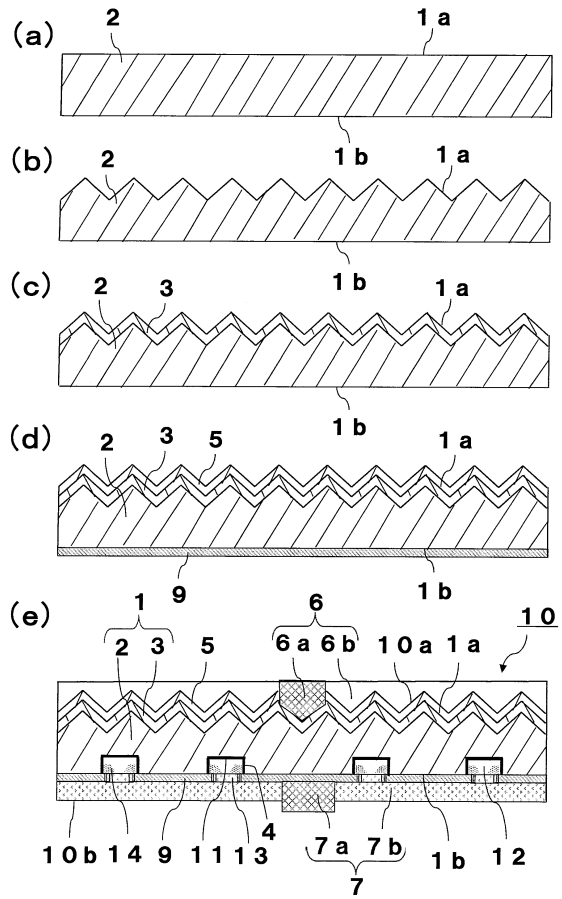
【図 6】



【図 7】



【図 8】



フロントページの続き

(72)発明者 井藤 剛

京都府京都市伏見区竹田鳥羽殿町 6 番地 京セラ株式会社内

審査官 吉岡 一也

(56)参考文献 特開 2 0 1 3 - 1 1 5 2 5 6 (J P , A)

特開 2 0 1 2 - 2 1 2 7 6 9 (J P , A)

米国特許出願公開第 2 0 1 2 / 0 1 1 8 3 7 2 (U S , A 1)

米国特許出願公開第 2 0 1 3 / 0 2 3 3 3 7 8 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 3 1 / 0 2 - 3 1 / 0 7 8

H 0 1 L 3 1 / 1 8 - 3 1 / 2 0