

(51) 국제특허분류:

H05K 1/02 (2006.01)

H05K 3/18 (2006.01)

H05K 1/03 (2006.01)

(21) 국제출원번호:

PCT/KR2017/009374

(22) 국제출원일:

2017년 8월 28일 (28.08.2017)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2017-0093253 2017년 7월 24일 (24.07.2017) KR

(71) 출원인: 한국기계연구원 (KOREA INSTITUTE OF MACHINERY & MATERIALS) [KR/KR]; 34103 대전시 유성구 가정북로 156번지, Daejeon (KR).

(72) 발명자: 임재홍 (LIM, Jae Hong); 51111 경상남도 창원시 의창구 북면 동전로 86, 108동 201호, Gyeongsangnam-do (KR). 김지원 (KIM, Ji Won); 13835 경기도 과천시 별양로 12, 322동 803호, Gyeonggi-do (KR). 이주

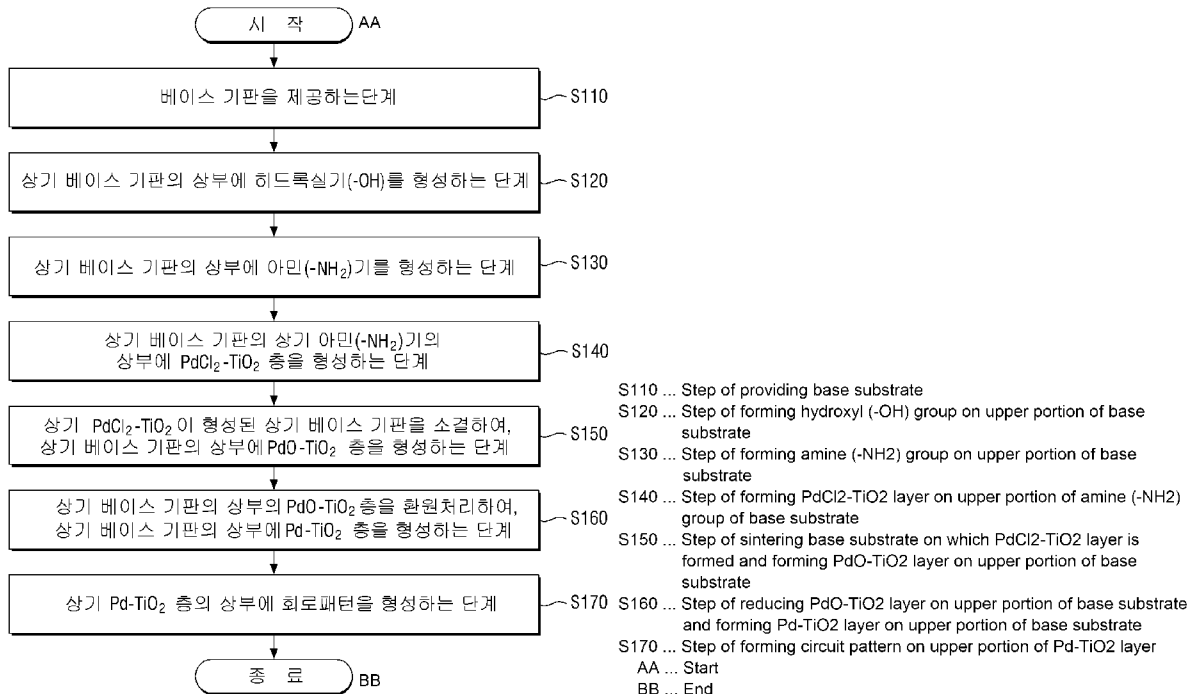
열 (LEE, Joo Yul); 51000 경상남도 김해시 장유로288번길 15, 104동 1102호, Gyeongsangnam-do (KR). 임동찬 (LIM, Dong Chan); 51112 경상남도 창원시 의창구 북면 감계로 259, 309동 1701호, Gyeongsangnam-do (KR). 최승목 (CHOI, Sung Mook); 51112 경상남도 창원시 의창구 북면 감계로 277, 104동 502호, Gyeongsangnam-do (KR).

(74) 대리인: 특허법인 가산 (KASAN IP & LAW FIRM); 06719 서울시 서초구 남부순환로 2423 한원빌딩 7층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: HEAT-DISSIPATING SUBSTRATE AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭: 방열 기판 및 이의 제조방법

(57) Abstract: The present invention relates to a heat-dissipating substrate which comprises a silicon nitride (Si₃N₄) substrate; a Pd-TiO₂ layer formed on the silicon nitride (Si₃N₄) substrate; and a circuit pattern formed on the Pd-TiO₂ layer, and a method for manufacturing same, and it is possible to provide a heat-dissipating substrate capable of miniaturizing the circuit pattern and capable of exhibiting high heat-dissipation at the same time.(57) 요약서: 본 발명은 질화규소(Si₃N₄) 기판; 상기 질화규소(Si₃N₄) 기판 상에 형성되는 Pd-TiO₂ 층; 및 상기 Pd-TiO₂ 층 상에 형성되는 회로 패턴을 포함하는 방열 기판 및 이의 제조방법에 관한 것으로, 회로패턴의 미세화가 가능하고, 이와 동시에 고방열화가 가능한 방열 기판을 제공할 수 있다.

[다음 쪽 계속]



SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR,
TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역
내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE,
LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유
럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,
FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML,
MR, NE, SN, TD, TG).

규칙 4.17에 의한 선언서:

- 신규성을 해치지 아니하는 개시 또는 신규성 상실의 예
외에 관한 선언 (규칙 4.17(v))

공개:

- 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 방열 기관 및 이의 제조방법

기술분야

- [1] 본 발명은 방열 기관 및 이의 제조방법에 관한 것으로서, 더욱 상세하게는 회로패턴의 미세화 및 고방열화가 가능한 방열 기관 및 이의 제조방법에 관한 것이다.

배경기술

- [2] 종래, 액정 텔레비전 등의 백라이트로서의 에지 라이트로서 냉음극관 등이 사용되어 왔다.
- [3] 상기 에지 라이트는 액정 패널측면이나 액정 패널의 이면에 세트된 도광관을 측면, 즉 에지부에서 비추는 봉형 라이트를 의미한다.
- [4] 하지만, 최근에는 LED(발광 다이오드)나 레이저 등의 반도체 발광 소자를 백라이트로 사용하는 추세이며, 상기 반도체 발광 소자를 백라이트로 사용하는 경우, 방열성 기관 위에 발광소자를 직선형으로 실장하여 사용되고 있다.
- [5] 예를 들어, 일본공개특허 제1993-283831호에는 방열용 금속판 위에 절연층을 형성하고, 상기 절연층의 상부에, 구리로 구성되는 회로 패턴을 형성한 방열 기관이 개시되어 있다.
- [6] 즉, 종래에는 상술한 방열 기관에 발광 소자를 실장하고, 상기 구리의 회로패턴에 전류를 인가하면, 상기 발광소자가 발광하여 백라이트로 사용되고 있다.
- [7] 이때, 상기 발광소자에서 방열이 이루어지면, 상기 발광소자에서 발생된 열은 상기 구리의 회로패턴 및 상기 절연층에 전달되고, 상기 방열용 금속판을 통해 최종 방열되게 된다.
- [8] 하지만, 이러한 방열기관에서 상기 구리의 회로패턴은 일반적으로 15 내지 50 μm 정도로 매우 얇기 때문에, 상기 발광소자에서 발생된 열을 상기 방열용 금속판에 전달하는 데 한계가 있으며, 특히, 상기 절연층의 경우, 방열을 위한 열전도를 저해하는 매우 큰 요인이 된다.
- [9] 따라서, 상기 절연층의 두께를 최소한으로 하는 것이 중요하나, 상기 절연층의 두께가 너무 얇은 경우, 핀홀의 발생 가능성이 커지므로, 절연 내압이 발생하며, 따라서, 상기 절연층의 두께의 박층화에도 한계가 있어, 결국, 방열 기관의 고방열화에 한계가 있다.
- [10] 한편, 상술한 반도체 발광 소자를 백라이트로 사용하는 경우, 다수개의 발광 소자를 일렬로 점등시키게 되며, 따라서, 다수개의 발광 소자를 각각 전류 제어하기 위한 복수개의 회로패턴이 필요하며, 결국, 복수개의 회로패턴을 구현하기 위해서는 상기 회로패턴이 미세화될 것이 요구된다.

발명의 상세한 설명

기술적 과제

- [11] 본 발명이 해결하고자 하는 과제는 회로패턴의 미세화가 가능하고, 이와 동시에 고방열화가 가능한 방열 기판 및 이의 제조방법을 제공하는데 있다.
- [12] 본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [13] 상기 지적된 문제점을 해결하기 위해서 본 발명은 질화규소(Si_3N_4) 기판; 상기 질화규소(Si_3N_4) 기판 상에 형성되는 Pd-TiO₂ 층; 및 상기 Pd-TiO₂ 층 상에 형성되는 회로 패턴을 포함하는 방열 기판을 제공한다.
- [14] 또한, 본 발명은 상기 회로 패턴은, 제1무전해 도금층 및 상기 제1무전해 도금층 상에 형성되는 전해 도금층의 적층구조이거나, 또는, 제1무전해 도금층 및 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층의 적층구조이거나, 또는, 제1무전해 도금층, 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층 및 상기 제2무전해 도금층 상에 형성되는 전해도금층의 적층구조인 방열 기판을 제공한다.
- [15] 또한, 본 발명은 상기 무전해 도금층은 상기 Pd-TiO₂ 층을 시드층으로 하여 무전해 도금법에 의해 형성되는 방열 기판을 제공한다.
- [16] 또한, 본 발명은 베이스 기판을 제공하는 단계; 상기 베이스 기판의 상부에 히드록실기(-OH)를 형성하는 단계; 상기 베이스 기판의 상부에 아민(-NH₂)기를 형성하는 단계; 상기 베이스 기판의 상기 아민(-NH₂)기의 상부에 PdCl₂-TiO₂ 층을 형성하는 단계; 상기 PdCl₂-TiO₂ 이 형성된 상기 베이스 기판을 소결하여, 상기 베이스 기판의 상부에 PdO-TiO₂ 층을 형성하는 단계; 및 상기 베이스 기판의 상부의 PdO-TiO₂ 층을 환원처리하여, 상기 베이스 기판의 상부에 Pd-TiO₂ 층을 형성하는 단계를 포함하는 방열 기판의 제조방법을 제공한다.
- [17] 또한, 본 발명은 상기 베이스 기판의 상부에 Pd-TiO₂ 층을 형성하는 단계 이후, 상기 Pd-TiO₂ 층의 상부에 회로패턴을 형성하는 단계를 더 포함하는 방열 기판의 제조방법을 제공한다.
- [18] 또한, 본 발명은 상기 베이스 기판의 상부에 히드록실기(-OH)를 형성하는 단계는, 상기 베이스 기판을 질산(HNO₃, nitric acid) 용액 또는 피라나 용액(Piranha solution)에 침지하여 진행하며, 상기 베이스 기판은 질화규소(Si_3N_4) 기판인 것을 특징으로 하는 방열 기판의 제조방법을 제공한다.
- [19] 또한, 본 발명은 상기 베이스 기판의 상부에 아민(-NH₂)기를 형성하는 단계는, 상기 히드록실기(-OH)가 형성된 상기 베이스 기판의 표면을 APTES ((3-Aminopropyl)triethoxysilane) 용액으로 반응시켜, 상기 APTES의 에톡시실란기와 상기 히드록실기(-OH)를 결합시킴으로써, 상기 베이스 기판의 표면을 아민(-NH₂)기로 치환하는 것인 방열 기판의 제조방법을 제공한다.

발명의 효과

- [20] 상기한 바와 같은 본 발명에 따르면, 회로패턴의 미세화가 가능하고, 이와 동시에 고방열화가 가능한 방열 기판을 제공할 수 있다.
- [21] 보다 구체적으로, 상기 Pd-TiO₂ 층은 절연층의 역할을 할 수 있는 것으로, 즉, 절연층의 기능을 하면서도 방열을 위한 열전도도가 우수하기 때문에, 절연층의 두께의 박층화에 대한 문제점이 대두되지 않아 고방열화가 가능하다.
- [22] 또한, 상기 Pd-TiO₂ 층은 방열 기판의 절연층으로 역할을 할 뿐만 아니라, 무전해 도금층의 회로패턴을 형성하기 위한 시드층의 역할을 동시에 할 수 있고, 본 발명에서는 회로패턴으로 사용되는 상기 무전해 도금층 및 상기 전해 도금층의 두께를 수십마이크로미터로 형성할 수 있으므로, 회로 패턴의 미세화를 달성할 수 있다.

도면의 간단한 설명

- [23] 도 1은 본 발명에 따른 방열 기판의 제조방법을 설명하기 위한 흐름도이다.
- [24] 도 2 내지 도 8은 본 발명에 따른 방열 기판의 제조방법을 설명하기 위한 개략적인 단면도이다.
- [25] 도 9는 베이스 기판에 가해지는 온도차이에 따른 절연 내성을 도시하는 그래프이다.
- [26] 도 10은 베이스 기판의 두께에 따른 열 저항(Thermal resistance)을 도시하는 그래프이다.
- [27] 도 11 내지 도 13은 용액의 종류에 따른 질화규소(Si₃N₄) 기판의 상부에 히드록실기(-OH)의 형성여부를 나타내는 도면이다.
- [28] 도 14 및 도 15는 AlN 기판에 질산(HNO₃, nitric acid) 용액을 처리한 경우를 도시하는 실사진이다.
- [29] 도 16 및 도 17은 본 발명의 질화규소(Si₃N₄) 기판에 질산(HNO₃, nitric acid) 용액을 처리한 경우를 도시하는 실사진이다.
- [30] 도 18 및 도 19는 glass 기판에 황산(H₂SO₄) 용액을 처리한 경우의 히드록실기(-OH)의 형성여부를 나타내는 도면이다.

발명의 실시를 위한 최선의 형태

- [31] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [32] 아래 첨부된 도면을 참조하여 본 발명의 실시를 위한 구체적인 내용을 상세히 설명한다. 도면에 관계없이 동일한 부재번호는 동일한 구성요소를 지칭하며,

- "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [33] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [34] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소 외에 하나 이상의 다른 구성요소의 존재 또는 추가를 배제하지 않는다.
- [35] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [36] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 구성요소와 다른 구성요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 구성요소들의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 구성요소를 뒤집을 경우, 다른 구성요소의 "아래(below)" 또는 "아래(beneath)"로 기술된 구성요소는 다른 구성요소의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 구성요소는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [37] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [38] 도 1은 본 발명에 따른 방열 기관의 제조방법을 설명하기 위한 흐름도이고, 도 2 내지 도 8은 본 발명에 따른 방열 기관의 제조방법을 설명하기 위한 개략적인 단면도이다.
- [39] 먼저, 도 1 및 도 2를 참조하면, 본 발명에 따른 방열 기관의 제조방법은 베이스 기관(110)을 제공하는 단계를 포함한다(S110).
- [40] 본 발명에서 상기 베이스 기관은 질화규소(Si_3N_4) 기관인 것이 바람직하며, 이때, 상기 베이스 기관은 상술한 종래기술에서의 방열용 금속판의 역할을 할 수 있다.
- [41] 또한, 상기 베이스 기관을 세정하는 단계를 더 포함할 수 있으며, 상기 베이스 기관을 세정하는 것은, ethanol, acetone 및/또는 DI Water 내에서 초음파 처리한

것일 수 있다.

[42] 다만, 본 발명에서 상기 베이스 기판의 세정유무를 제한하는 것은 아니다.

[43] 다음으로, 도 1 및 도 3를 참조하면, 본 발명에 따른 방열 기판의 제조방법은 상기 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 단계를 포함한다(S120).

[44] 이때, 본 발명에서 상기 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 것은 질산(HNO_3 , nitric acid) 용액에 일정 시간 동안 상기 베이스 기판(110)을 침지함으로써 진행하는 것을 특징으로 한다.

[45] 상기 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 것은 Hydrolysis 공정으로 정의할 수 있다.

[46] 한편, 상기 일정 시간은 10분 내지 1시간 가량일 수 있으며, 다만, 상기 베이스 기판을 질산(HNO_3 , nitric acid) 용액에 침지하는 시간은 필요에 따라 달리할 수 있는 것으로, 본 발명에서 상기 일정 시간을 제한하는 것은 아니다.

[47] 또한, 상기 질산(HNO_3 , nitric acid) 용액은 5 내지 30%의 질산을 포함하는 수용액일 수 있으며, 다만, 본 발명에서 상기 질산(HNO_3 , nitric acid) 용액에서의 질산의 농도를 제한하는 것은 아니다.

[48] 예를 들어, 상기 Hydrolysis 공정은 상기 베이스 기판(110)을 10%의 HNO_3 용액에 80°C의 온도에서 20분간 침지시킨 것일 수 있다.

[49] 또한, 본 발명에서, 상기 질화규소(Si_3N_4)의 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 것은 피라나 용액(Piranha solution)에 일정 시간동안 침지하는 단계일 수 있으며, 따라서, 본 발명에서 상기 질화규소(Si_3N_4)의 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 것은 질산(HNO_3 , nitric acid) 용액 또는 피라나 용액(Piranha solution)을 사용하는 것이 바람직하다.

[50] 다음으로, 도 1 및 도 4를 참조하면, 본 발명에 따른 방열 기판의 제조방법은 상기 베이스 기판(110)의 상부에 아민(- NH_2)기(130)를 형성하는 단계를 포함한다(S130).

[51] 본 발명에서 상기 베이스 기판(110)의 상부에 아민(- NH_2)기(130)를 형성하는 것은, 상기 히드록실기(-OH)(120)가 형성된 상기 베이스 기판의 표면을 APTES ((3-Aminopropyl)triethoxysilane) 용액으로 일정 시간동안 반응시켜, 상기 APTES의 에톡시실란기와 상기 히드록실기(-OH)(120)를 결합시킴으로써, 상기 베이스 기판(110)의 표면을 아민(- NH_2)기(130)로 치환할 수 있다.

[52] 상기 베이스 기판(110)의 상부에 아민(- NH_2)기(130)를 형성하는 것은 Silanization 공정으로 정의할 수 있다.

[53] 한편, 상기 일정 시간은 30분 내지 2시간 가량일 수 있으며, 다만, 상기 아민(- NH_2)기(130)가 형성된 상기 베이스 기판의 표면을 APTES ((3-Aminopropyl)triethoxysilane) 용액으로 반응시키는 시간은 필요에 따라 달리할 수 있는 것으로, 본 발명에서 상기 일정 시간을 제한하는 것은 아니다.

- [54] 예를 들어, 상기 Silanization 공정은 상기 베이스 기판(110)을 5mM APTES(in toluene solvent) 용액((3-Aminopropyl)triethoxysilane 221.37 g/mol, 5mM : 1.107 g/l)에 25°C의 온도에서 60분간 반응시킨 것일 수 있다.
- [55] 이후, 상기 아민(-NH₂)기(130)가 형성된 베이스 기판(110)을 린스(rinse) 처리하는 공정을 더 포함할 수 있다.
- [56] 상기 린스(rinse) 처리 공정은 toluene, ethanol 및 DI Water를 통해 순차적인 린스 공정을 진행한 후, 질소(N₂) 분위기 하에서 건조하는 공정일 수 있으며, 다만, 본 발명에서 상기 린스(rinse) 처리 공정의 유무를 제한하는 것은 아니다.
- [57] 다음으로, 도 1 및 도 5를 참조하면, 본 발명에 따른 방열 기판의 제조방법은 상기 베이스 기판(110)의 상기 아민(-NH₂)기(130)의 상부에 PdCl₂-TiO₂ 층(140)을 형성하는 단계를 포함한다(S140).
- [58] 본 발명에서 상기 아민(-NH₂)기(130)의 상부에 상기 PdCl₂-TiO₂ 층(140)을 형성하는 것은 PdCl₂-TiO₂ 잉크용액을 도포하여 형성할 수 있으며, 상기 PdCl₂-TiO₂ 잉크 용액은 1.1mM titanium(IV) butoxide(titanium(IV) butoxide 340.32 g/mol, 1.1mM : 0.374 g/l) 및 1.1mM PdCl₂(in n-butanol solvent)(PdCl₂ 177.33 g/mol, 1.1mM : 0.195g/l)을 포함할 수 있다.
- [59] 이후, 상기 PdCl₂-TiO₂ 잉크가 도포된 베이스 기판(110)을 건조하는 공정을 더 포함할 수 있으며, 상기 건조 공정은 오븐(Oven)에서 130°C의 온도에서 15분간 건조공정을 진행한 것일 수 있으며, 다만, 본 발명에서 상기 건조 공정의 유무를 제한하는 것은 아니다.
- [60] 다음으로, 도 1 및 도 6를 참조하면, 본 발명에 따른 방열 기판의 제조방법은 상기 PdCl₂-TiO₂ 층(140)이 형성된 상기 베이스 기판(110)을 소결하여, 상기 베이스 기판의 상부에 PdO-TiO₂ 층(150)을 형성하는 단계를 포함한다(S150).
- [61] 본 발명에서 상기 베이스 기판을 소결하는 것은 고온에서 일정 시간동안 열처리하는 단계일 수 있으며, 상기 고온은 400 내지 600°C의 온도일 수 있고, 상기 일정 시간은 20분 내지 1시간일 수 있으며, 상기 고온의 온도와 상기 일정 시간은 필요에 따라 달리할 수 있는 것으로, 본 발명에서 상기 고온의 온도 및 상기 일정 시간을 제한하는 것은 아니다.
- [62] 예를 들어, 상기 베이스 기판을 소결하는 것은, 로(furnace)에서 450°C의 온도로 30분간 Sintering 공정을 진행한 것일 수 있다.
- [63] 이후, 상기 PdO-TiO₂ 층이 형성된 베이스 기판(110)을 린스(rinse) 처리하는 공정을 더 포함할 수 있다.
- [64] 상기 린스(rinse) 처리 공정은 Sulfuric acid 및 DI Water를 통해 순차적인 린스 공정을 진행한 것일 수 있으며, 이때, 상기 Sulfuric acid를 통해 린스 공정을 진행하는 것은 2M sulfuric acid(Sulfuric acid 98.079 g/mol, 2M : 196.158g/l)을 통해 2분동안 진행한 것일 수 있으며, 본 발명에서 상기 린스(rinse) 처리 공정의 유무를 제한하는 것은 아니다.
- [65] 다음으로, 도 1 및 도 7를 참조하면, 본 발명에 따른 방열 기판의 제조방법은

상기 베이스 기판의 상부의 PdO-TiO₂ 층을 환원처리하여, 상기 베이스 기판의 상부에 Pd-TiO₂ 층(160)을 형성하는 단계를 포함한다(S160).

- [66] 본 발명에서 상기 베이스 기판의 상부의 PdO-TiO₂ 층을 환원처리하는 것은 환원제를 사용할 수 있으며, 상기 환원제는 포름알데히드(HCHO), DMAB(DIMETHYLAMINE BORANE), 히드라진(Hydrazine) 중에서 선택된 하나 이상을 포함할 수 있고, 바람직하게는 DMAB(DIMETHYLAMINE BORANE)를 사용하는 것이 바람직하다.
- [67] 예를 들어, 상기 환원처리는 0.5M DMAB(DIMETHYLAMINE BORANE) 용액(Dimethylamine Borane 58.92g/mol, 0.5M : 29.46/l)의 환원제를 통해 2분간 Reduction 공정을 진행한 것일 수 있다.
- [68] 이와 같은 공정을 통해, 본 발명에서는 베이스 기판인 질화규소(Si₃N₄) 기판 상에 Pd-TiO₂ 층을 형성할 수 있다.
- [69] 상술한 바와 같이, 본 발명에서 상기 베이스 기판은 상술한 종래기술에서의 방열용 금속판의 역할을 할 수 있으며, 또한, 상기 Pd-TiO₂ 층은 상술한 종래기술에서의 절연층의 역할을 할 수 있다.
- [70] 즉, 종래의 경우, 방열용 금속판 위에 절연층을 형성하고, 상기 절연층의 상부에, 구리로 구성되는 회로 패턴을 형성한 방열 기판의 상부에 발광 소자를 실장하여 백라이트로 사용하였다.
- [71] 이때, 종래의 상기 절연층의 경우, 방열을 위한 열전도를 저해하는 매우 큰 요인이 되었으나, 상기 절연층의 두께가 너무 얇은 경우, 핀홀의 발생 가능성이 커져 절연 내압이 발생하므로, 상기 절연층의 두께의 박층화에도 한계가 있어, 결국, 방열 기판의 고방열화에 한계가 있다.
- [72] 하지만, 본 발명에서의 상기 Pd-TiO₂ 층은 상술한 종래기술에서의 절연층의 역할을 할 수 있는 것으로, 즉, 절연층의 기능을 하면서도 방열을 위한 열전도도가 우수하기 때문에, 상술한 바와 같은 종래기술의 절연층의 두께의 박층화에 대한 문제점이 대두되지 않아 고방열화가 가능하다.
- [73] 한편, 상술한 바와 같이, 본 발명에서 상기 베이스 기판인 질화규소(Si₃N₄) 기판은 방열 기판에서의 방열용 금속판의 역할을 하는 것을 특징으로 한다.
- [74] 이때, 방열 기판에서의 방열용 금속판의 경우, 열피로, 즉, 방열용 금속판에 가해지는 온도차이에 따른 절연 내성(Insulation resistance/ ΔT)이 중요하다.

발명의 실시를 위한 형태

- [75] 도 9는 베이스 기판에 가해지는 온도차이에 따른 절연 내성을 도시하는 그래프이다.
- [76] 도 9를 참조하여, 본 발명에 따른 질화규소(Si₃N₄) 기판과 비교예인 AlN 기판을 비교하면, 본 발명에 따른 질화규소(Si₃N₄) 기판은 $\Delta 200^{\circ}\text{C}$ 에서도 절연 내성(Insulation resistance)을 유지하고 있으며, $\Delta 400^{\circ}\text{C}$ 에서도 일부 차이는 있지만 여전히 절연 내성(Insulation resistance)을 유지하고 있는 것을 확인할 수 있다.

- [77] 하지만, 비교예인 AlN 기판의 경우, $\Delta 200^{\circ}\text{C}$ 에서 $\Delta 300^{\circ}\text{C}$ 로 변하는 구간에서 절연 내성(Insulation resistance)이 현저하게 감소하는 것을 확인할 수 있으며, 특히, $\Delta 400^{\circ}\text{C}$ 에서는 절연 파괴(breakdown)가 일어나는 것을 확인할 수 있다.
- [78] 즉, 본 발명에 따른 질화규소(Si_3N_4) 기판은 온도차이에 따른 절연 내성(Insulation resistance/ ΔT)이 우수하여, 방열 기판에서의 방열용 금속판으로 매우 우수한 특성을 가짐을 확인할 수 있다.
- [79] 한편, 반도체 발광 소자의 박형화를 구현하기 위해, 상기 방열용 금속판의 두께를 최소화하는 것이 중요하다.
- [80] 하지만, 상기 방열용 금속판을 얇게 하는 경우, 열에 견디지 못하기 때문에, 따라서, Thermal resistance를 유지하면서 방열용 금속판의 두께를 얇게 하는 것이 중요하다.
- [81] 도 10은 베이스 기판의 두께에 따른 열 저항(Thermal resistance)을 도시하는 그래프이다.
- [82] 도 10을 참조하여, 본 발명에 따른 질화규소(Si_3N_4) 기판과 비교예인 AlN 기판을 비교하면, 본 발명에 따른 질화규소(Si_3N_4) 기판은 약 0.3mm의 두께를 유지하는 경우, 열 저항(Thermal resistance) 50을 만족하는 것을 확인할 수 있다.
- [83] 하지만, 비교예인 AlN 기판의 경우, 약 0.3mm의 두께를 유지하는 경우, 열 저항(Thermal resistance) 50을 만족하기 위해서는 약 0.6mm의 두께를 유지해야 함을 확인할 수 있다.
- [84] 즉, 본 발명에 따른 질화규소(Si_3N_4) 기판의 경우, 비교예인 AlN 기판의 50%의 두께만으로 동일한 열 저항특성을 나타낼 수 있음을 확인할 수 있다.
- [85] 이상과 같이, 본 발명에서는 베이스 기판인 질화규소(Si_3N_4) 기판 상에 Pd-TiO₂ 층을 형성하여, 상기 질화규소(Si_3N_4) 기판을 방열용 금속판으로 대체하여 사용하고, 상기 Pd-TiO₂ 층을 절연층으로 대체하여 사용함으로써, 고방열화가 가능한 방열 기판을 제공할 수 있다.
- [86] 계속해서, 도 1 및 도 8을 참조하면, 본 발명에 따른 방열 기판의 제조방법은 상기 Pd-TiO₂ 층(160)의 상부에 회로패턴(170, 180)을 형성하는 단계를 포함한다(S170).
- [87] 이때, 상기 회로패턴은 제1무전해 도금층(170) 및 상기 제1무전해 도금층(170) 상에 형성되는 전해 도금층(180)으로 이루어질 수 있다.
- [88] 또한, 도면에는 도시하지 않았으나, 상기 회로패턴은 제1무전해 도금층 및 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층으로 이루어질 수 있다.
- [89] 또한, 이와는 달리, 상기 회로패턴은 제1무전해 도금층, 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층 및 상기 제2무전해 도금층 상에 형성되는 전해도금층으로 이루어질 수 있다.
- [90] 즉, 상기 회로패턴은 형성하고자 하는 회로패턴의 두께에 따라, 제1무전해 도금층의 상부에 무전해도금층 및 전해도금층 중 적어도 1 이상의 층을 더 형성할 수 있으며, 다만, 본 발명에서 상기 회로패턴의 적층 구조를 제한하는

것은 아니다.

- [91] 한편, 후술할 바와 같이, 본 발명에서의 회로패턴은 상기 Pd-TiO₂ 층(160)의 상부에 제1무전해 도금층이 가장 먼저 형성되게 된다. 이에 대해서는 후술하기로 한다.
- [92] 상술한 바와 같이, 종래의 경우, 방열용 금속판 위에 절연층을 형성하고, 상기 절연층의 상부에, 구리로 구성되는 회로 패턴을 형성한 방열 기관의 상부에 발광 소자를 실장하여 백라이트로 사용하였다.
- [93] 즉, 본 발명에서는 상기 제1무전해 도금층(170) 및 상기 전해 도금층(180)을 회로 패턴으로 사용할 수 있다.
- [94] 또한, 상술한 바와 같이, 본 발명에서는 제1무전해 도금층/제2무전해 도금층의 적층구조 또는 제1무전해 도금층/제2무전해도금층/전해도금층의 적층구조로 회로패턴이 형성될 수 있다.
- [95] 따라서, 도 8에 도시된 바와 같이, 본 발명에 따른 방열 기관은 질화규소(Si₃N₄) 기관(110); 상기 질화규소(Si₃N₄) 기관(110) 상에 형성되는 Pd-TiO₂ 층(160); 및 상기 Pd-TiO₂ 층(170) 상에 형성되는 회로 패턴(170, 180)으로 이루어질 수 있다.
- [96] 이때, 상술한 바와 같이, 본 발명에서의 회로패턴은 상기 Pd-TiO₂ 층(160)의 상부에 제1무전해 도금층(170)이 가장 먼저 형성되게 된다.
- [97] 보다 구체적으로, 본 발명에서는 상기 Pd-TiO₂ 층(160)의 상부에 상기 무전해 도금층(170)이 형성되며, 상기 무전해 도금층(170)은 상기 Pd-TiO₂ 층(160)을 시드층으로 하여 무전해 도금법(metal electroless plating)에 의해 형성될 수 있다.
- [98] 즉, 본 발명에서는 상기 Pd-TiO₂ 층(160)의 상부에 곧바로 전해 도금층을 형성하는 것은 어려우나, 상기 Pd-TiO₂ 층(160)을 시드층으로 하는 경우 무전해 도금층은 용이하게 형성할 수 있으므로, 본 발명에서는 상기 Pd-TiO₂ 층(160)의 상부에 무전해 도금층(170)을 가장 먼저 형성하는 것이다.
- [99] 따라서, 본 발명에서 상기 Pd-TiO₂ 층(160)은 방열 기관의 절연층으로 역할을 할 뿐만 아니라, 무전해 도금층의 회로패턴을 형성하기 위한 시드층의 역할을 동시에 하는 것을 특징으로 한다.
- [100] 이때, 상기 무전해 도금 공정에 사용되는 소스 물질은 구리(Cu), 니켈(Ni), 은(Ag) 또는 이들의 합금을 포함할 수 있으며, 즉, 상기 소스 물질의 종류에 따라 상기 무전해 도금층(170)의 재질이 상이해 질 수 있다.
- [101] 도 8에서는 상기 소스 물질을 구리(Cu)를 사용하여, 상기 무전해 도금층(170)이 구리층인 것을 도시하고 있다.
- [102] 이후, 상기 무전해 도금층(170)에 전계를 인가하여, 상기 무전해 도금층(170)의 상부에 전해 도금층(180)을 형성한다.
- [103] 이때, 상기 전해 도금 공정에 사용되는 소스 물질은 구리(Cu), 니켈(Ni), 은(Ag) 또는 이들의 합금을 포함할 수 있으며, 즉, 상기 소스 물질의 종류에 따라 상기 전해 도금층(180)의 재질이 상이해 질 수 있다.
- [104] 도 8에서는 상기 소스 물질을 구리(Cu)를 사용하여, 상기 전해 도금층(180)이

구리층인 것을 도시하고 있다.

[105] 한편, 상기 무전해 도금층(170)은 수십나노미터에서 수백나노미터의 두께로 형성될 수 있으며, 상기 전해 도금층(180)은 수십마이크로미터의 두께로 형성가능하다.

[106] 즉, 상술한 반도체 발광 소자를 백라이트로 사용하는 경우, 다수개의 발광 소자를 각각 전류 제어하기 위한 복수개의 회로패턴이 필요하며, 결국, 복수개의 회로패턴을 구현하기 위해서는 상기 회로패턴이 미세화될 것이 요구된다.

[107] 본 발명에서는 예를 들어, 회로패턴으로 사용되는 상기 무전해 도금층(170) 및 상기 전해 도금층(180)의 두께를 수십마이크로미터로 형성할 수 있으므로, 회로패턴의 미세화를 달성할 수 있다.

[108] 이하에서는 본 발명에 따른 실험예를 기재하기로 하며, 다만, 본 발명은 하기의 실험예에 제한되는 것은 아니다.

[109] 도 11 내지 도 13은 용액의 종류에 따른 질화규소(Si_3N_4) 기판의 상부에 히드록실기(-OH)의 형성여부를 나타내는 도면이다.

[110] 이때, 도 11은 질산(HNO_3 , nitric acid) 용액을 사용한 경우를 도시하고 있고, 도 12는 피라나 용액(Piranha solution)을 사용한 경우를 도시하고 있으며, 도 13은 KOH 용액을 사용한 경우를 도시하고 있다.

[111] 도 11 및 도 12를 참조하면, 상기 질화규소(Si_3N_4) 기판을 질산(HNO_3 , nitric acid) 용액 및 피라나 용액(Piranha solution)에 침지시킨 경우에는 상기 질화규소(Si_3N_4) 기판에 히드록실기(-OH)가 형성되었음을 확인할 수 있다.

[112] 하지만, 도 13을 참조하면, 상기 질화규소(Si_3N_4) 기판을 상기 KOH 용액에 침지한 경우에는 상기 질화규소(Si_3N_4) 기판에 히드록실기(-OH)가 형성되지 않음을 확인할 수 있다.

[113] 따라서, 본 발명에서 상기 질화규소(Si_3N_4)의 베이스 기판(110)의 상부에 히드록실기(-OH)(120)를 형성하는 것은 질산(HNO_3 , nitric acid) 용액 또는 피라나 용액(Piranha solution)을 사용하는 것이 바람직하다.

[114] 도 14 및 도 15는 AIN 기판에 질산(HNO_3 , nitric acid) 용액을 처리한 경우를 도시하는 실사진이다.

[115] 도 14는 질산(HNO_3 , nitric acid) 용액을 처리하기 전의 AIN 시편을 도시하고 있고, 도 15는 질산(HNO_3 , nitric acid) 용액을 처리한 후의 AIN 시편을 도시하고 있다.

[116] 도 14 및 도 15를 참조하면, AIN 시편에 질산(HNO_3 , nitric acid) 용액을 처리하는 경우, 시편이 에칭되어 박리가 일어남을 확인할 수 있으며, 따라서, AIN 시편에 질산(HNO_3 , nitric acid) 용액을 처리하는 것에 의하여는 히드록실기(-OH)가 형성되지 않음을 확인할 수 있다.

[117] 따라서, 본 발명에서 상기 베이스 기판은 질화규소(Si_3N_4)인 것이 바람직하다.

[118] 도 16 및 도 17은 본 발명의 질화규소(Si_3N_4) 기판에 질산(HNO_3 , nitric acid) 용액을 처리한 경우를 도시하는 실사진이다.

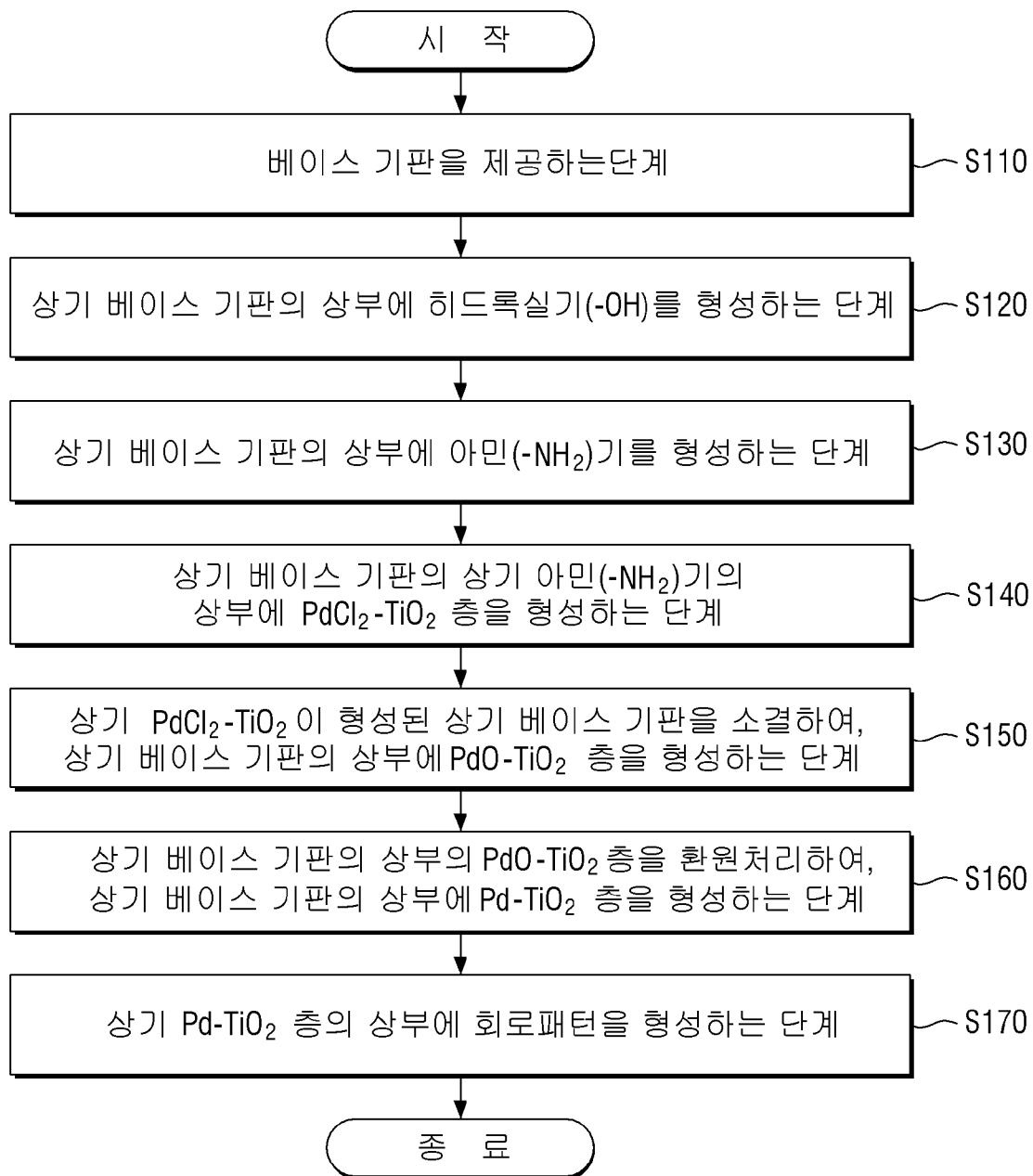
- [119] 도 16은 질산(HNO_3 , nitric acid) 용액을 처리하기 전의 질화규소(Si_3N_4) 시편을 도시하고 있고, 도 17은 질산(HNO_3 , nitric acid) 용액을 처리한 후의 질화규소(Si_3N_4) 시편을 도시하고 있다.
- [120] 도 16 및 도 17를 참조하면, 질화규소(Si_3N_4) 시편에 질산(HNO_3 , nitric acid) 용액을 처리하는 경우, 처리 전후의 morphology가 크게 변함이 없음을 확인할 수 있으며, 즉, 본 발명에 따른 질화규소(Si_3N_4)은 질산(HNO_3 , nitric acid) 용액 처리에 의하여, 기관의 손상은 없는 상태에서, 용이하게 히드록실기(-OH)가 형성됨을 확인할 수 있다.
- [121] 도 18 및 도 19는 glass 기관에 황산(H_2SO_4) 용액을 처리한 경우의 히드록실기(-OH)의 형성여부를 나타내는 도면이다.
- [122] 도 18은 백그라운드 피크를 glass 기관으로 하여 측정된 상태를 도시하고 있고, 도 19는 백그라운드 피크를 air로 하여 측정된 상태를 도시하고 있다.
- [123] 먼저, 도 18을 참조하면, 백그라운드 피크를 glass 기관으로 하여 측정된 경우, 백그라운드 피크를 잡은 glass 기관의 자체가 OH기가 많기 때문에, OH기 피크가 잘 관찰되지 않음을 확인할 수 있고, Concentrated H_2SO_4 를 처리한 기관과 처리하지 않은 기관의 피크강도 차이가 거의 없는 것으로 보아 처리 전, 후의 OH기 형성 정도 차이가 없는 것으로 판단된다.
- [124] 다음으로, 도 19를 참조하면, 백그라운드 피크를 air로 하여 측정된 경우에도, 공기 중의 수분 등에 의해 OH기의 피크가 잘 관찰되지 않는 것으로 보여지며, 또한, Concentrated H_2SO_4 를 처리한 기관도 OH기 피크가 관찰되지 않는 것으로 보아 처리전 glass 기관에 비해 OH기가 더 형성되지는 않는 것으로 판단된다.
- [125] 결국, glass 기관에 황산(H_2SO_4) 용액 처리하는 것은 히드록실기(-OH)의 형성에 거의 기여를 하지 않는 것으로 판단된다.
- [126] 이상과 같은 결과에 따라, 질화규소(Si_3N_4) 기관에 질산(HNO_3 , nitric acid) 용액 또는 피라나 용액(Piranha solution)을 처리하는 경우, 용이하게 히드록실기(-OH)를 형성할 수 있음을 확인할 수 있다.
- [127] 하지만, AlN기관에 질산(HNO_3 , nitric acid) 용액을 처리하는 것은 히드록실기(-OH)의 형성이 되지 않고 오히려 표면에칭에 의한 박리가 일어남을 확인할 수 있다.
- [128] 또한, glass 기관에 황산(H_2SO_4) 용액 처리하는 것은 히드록실기(-OH)의 형성에 거의 기여를 하지 않는 것을 확인할 수 있다.
- [129] 이상과 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

청구범위

- [청구항 1] 질화규소(Si_3N_4) 기판;
상기 질화규소(Si_3N_4) 기판 상에 형성되는 Pd-TiO₂ 층; 및
상기 Pd-TiO₂ 층 상에 형성되는 회로 패턴을 포함하는 방열 기판.
- [청구항 2] 제 1 항에 있어서,
상기 회로 패턴은, 제1무전해 도금층 및 상기 제1무전해 도금층 상에 형성되는 전해 도금층의 적층구조이거나, 또는, 제1무전해 도금층 및 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층의 적층구조이거나, 또는, 제1무전해 도금층, 상기 제1무전해 도금층 상에 형성되는 제2무전해 도금층 및 상기 제2무전해 도금층 상에 형성되는 전해도금층의 적층구조인 방열 기판.
- [청구항 3] 제 1 항에 있어서,
상기 무전해 도금층은 상기 Pd-TiO₂ 층을 시드층으로 하여 무전해 도금법에 의해 형성되는 방열 기판.
- [청구항 4] 베이스 기판을 제공하는 단계;
상기 베이스 기판의 상부에 히드록실기(-OH)를 형성하는 단계;
상기 베이스 기판의 상부에 아민(-NH₂)기를 형성하는 단계;
상기 베이스 기판의 상기 아민(-NH₂)기의 상부에 PdCl₂-TiO₂ 층을 형성하는 단계;
상기 PdCl₂-TiO₂ 이 형성된 상기 베이스 기판을 소결하여, 상기 베이스 기판의 상부에 PdO-TiO₂ 층을 형성하는 단계; 및
상기 베이스 기판의 상부의 PdO-TiO₂ 층을 환원처리하여, 상기 베이스 기판의 상부에 Pd-TiO₂ 층을 형성하는 단계를 포함하는 방열 기판의 제조방법.
- [청구항 5] 제 4 항에 있어서,
상기 베이스 기판의 상부에 Pd-TiO₂ 층을 형성하는 단계 이후,
상기 Pd-TiO₂ 층의 상부에 회로패턴을 형성하는 단계를 더 포함하는 방열 기판의 제조방법.
- [청구항 6] 제 4 항에 있어서,
상기 베이스 기판의 상부에 히드록실기(-OH)를 형성하는 단계는,
상기 베이스 기판을 질산(HNO₃, nitric acid) 용액 또는 피라나 용액(Piranha solution)에 침지하여 진행하며,
상기 베이스 기판은 질화규소(Si_3N_4) 기판인 것을 특징으로 하는 방열 기판의 제조방법.
- [청구항 7] 제 6 항에 있어서,
상기 베이스 기판의 상부에 아민(-NH₂)기를 형성하는 단계는,
상기 히드록실기(-OH)가 형성된 상기 베이스 기판의 표면을 APTES

((3-Aminopropyl)triethoxysilane) 용액으로 반응시켜, 상기 APTES의 에톡시실란기와 상기 히드록실기(-OH)를 결합시킴으로써, 상기 베이스 기관의 표면을 아민(-NH₂)기로 치환하는 것인 방열 기관의 제조방법.

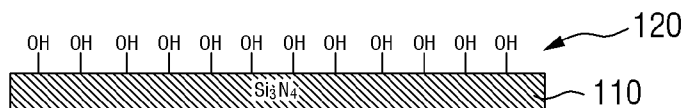
[51]



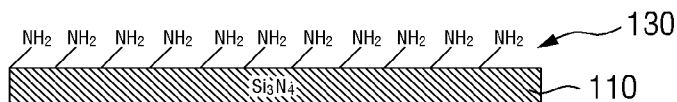
[도2]



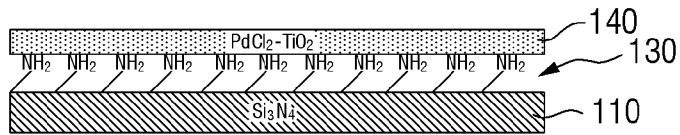
[도3]



[54]



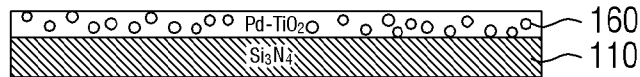
[도5]



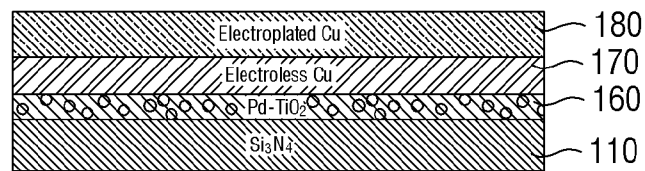
[도6]



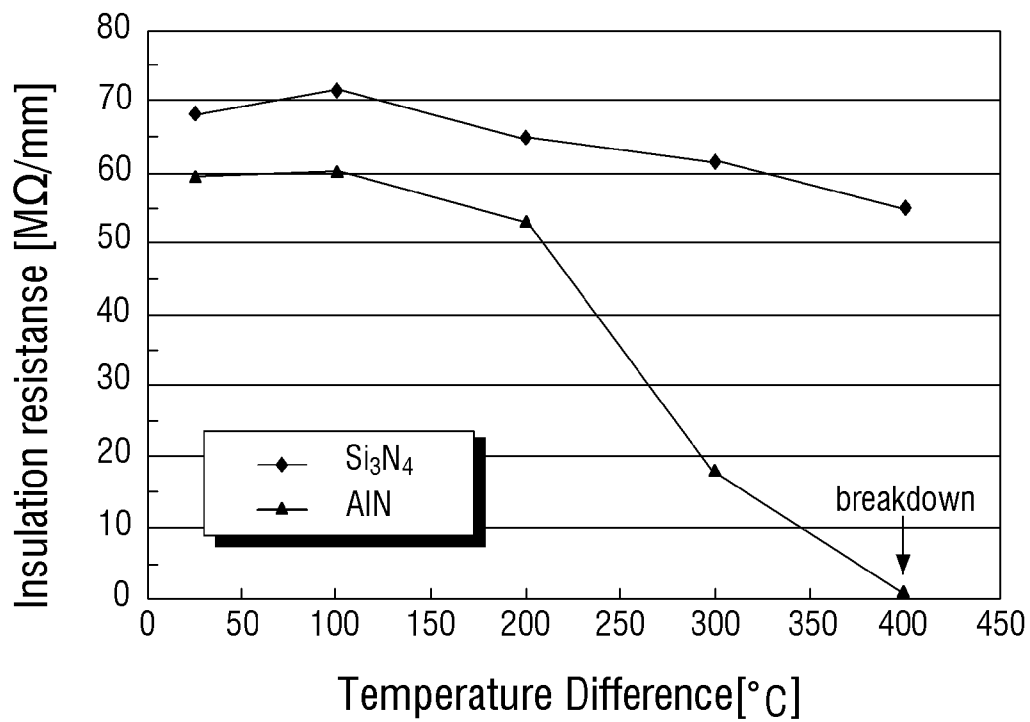
[도7]



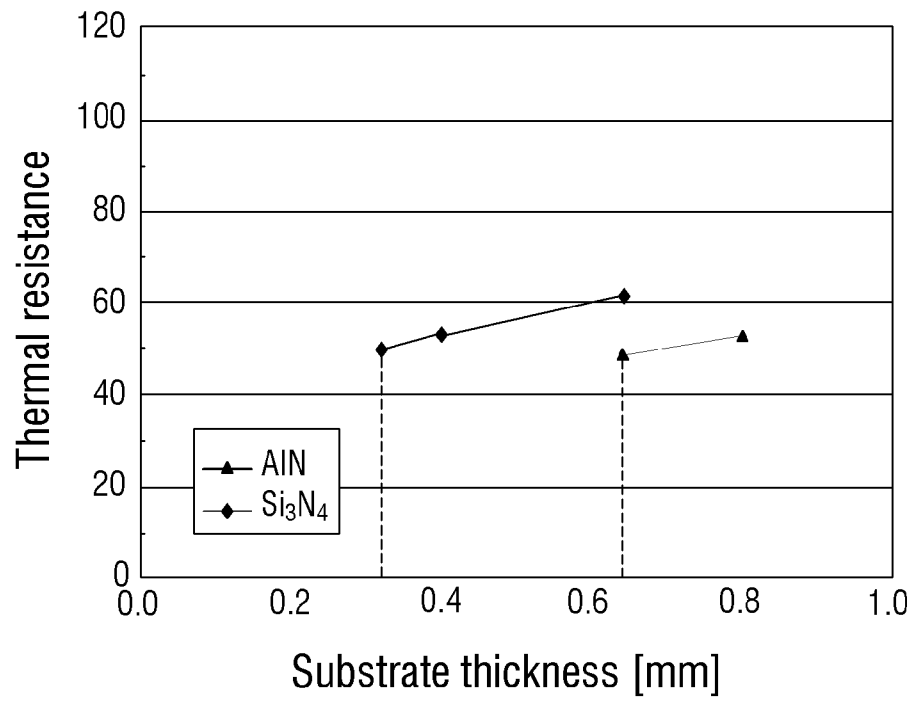
[도8]



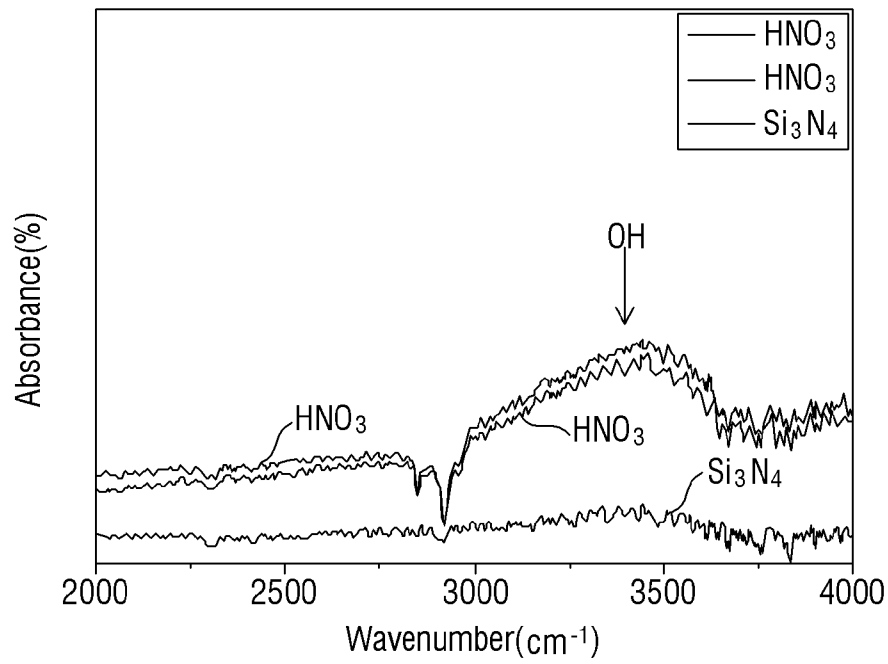
[도9]



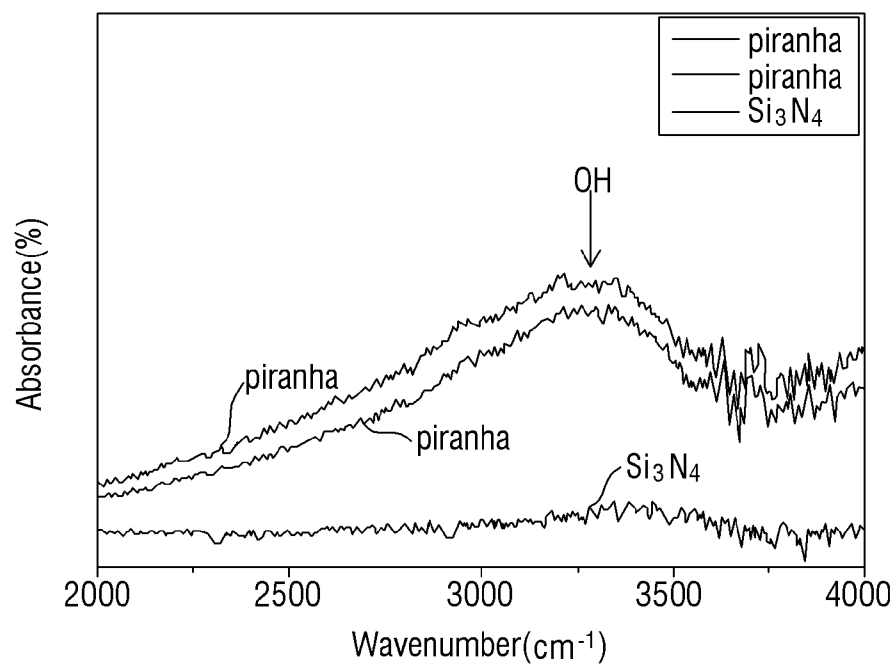
[도10]



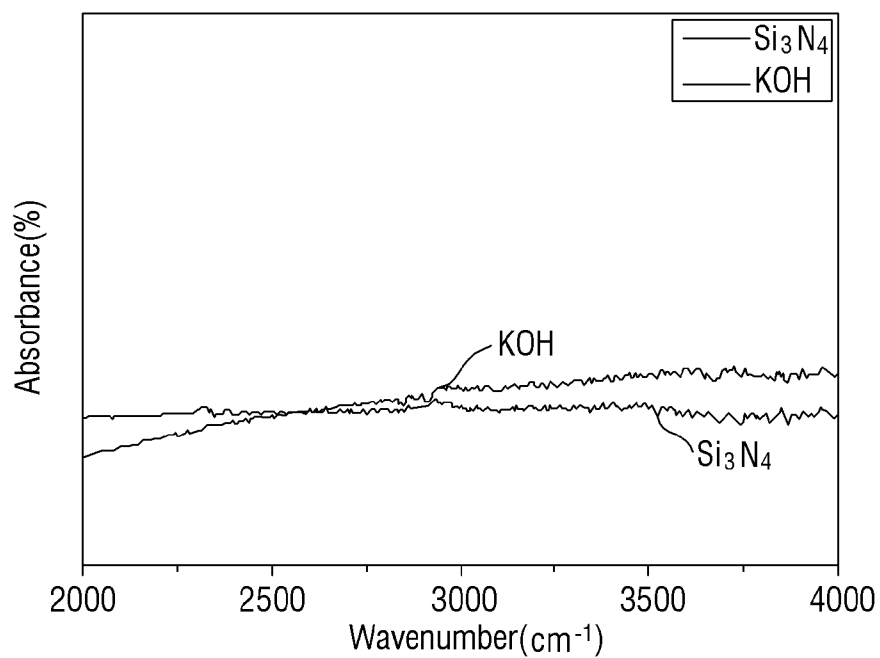
[도11]



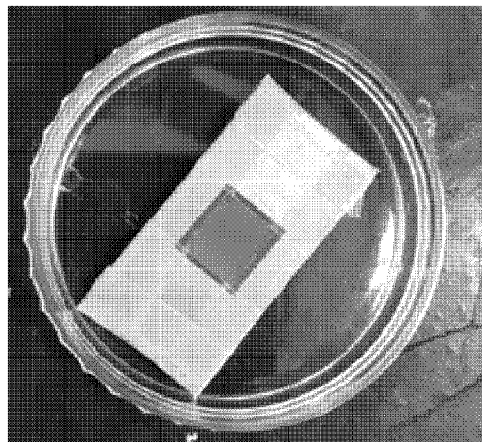
[도12]



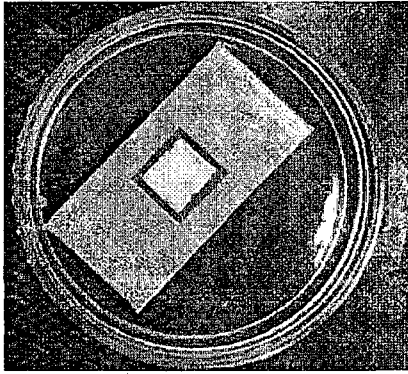
[도13]



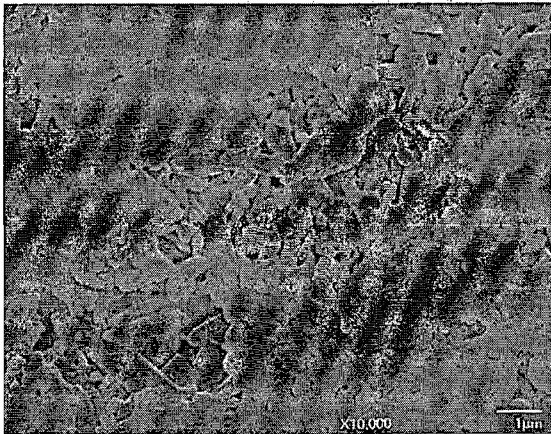
[도14]



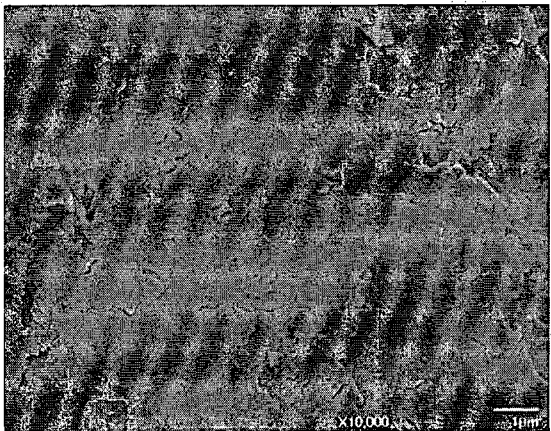
【도 15】



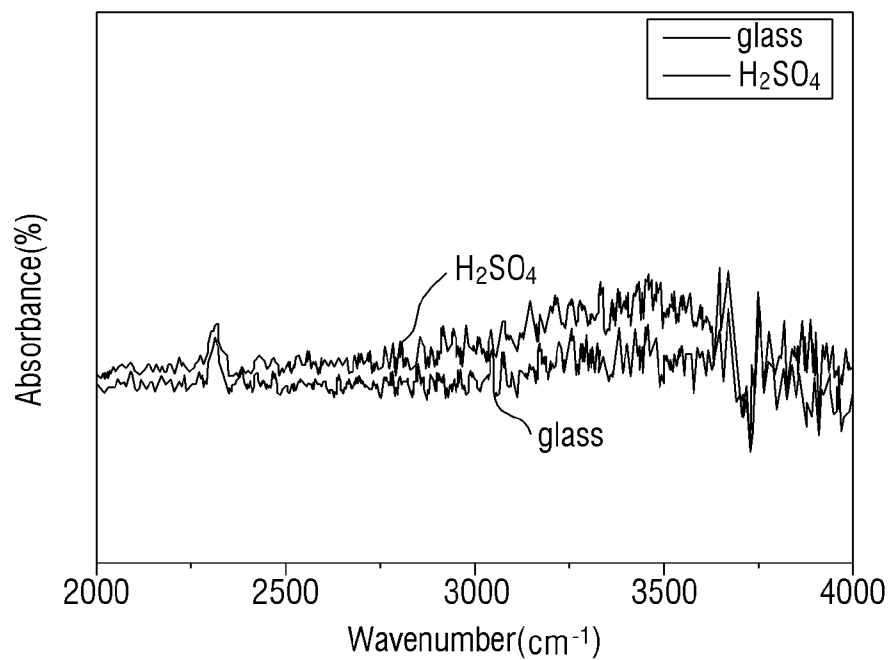
【도 16】



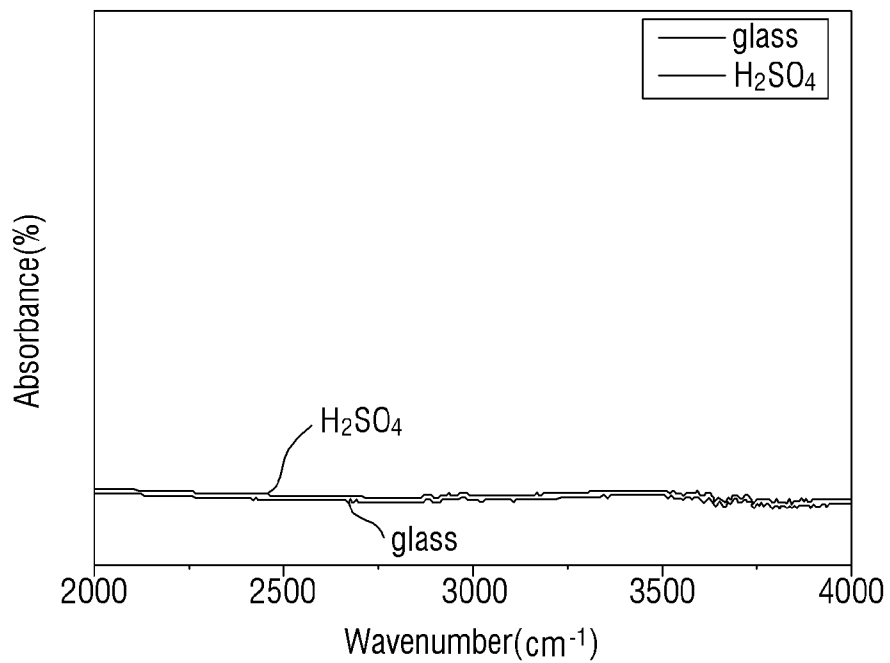
【도 17】



[도18]



[도19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2017/009374**A. CLASSIFICATION OF SUBJECT MATTER*****H05K 1/02(2006.01)i, H05K 1/03(2006.01)i, H05K 3/18(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 1/02; H05K 7/20; H05K 3/28; H05K 3/18; H01L 33/64; F21V 8/00; H05K 1/03

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: thermal radiation substrate, silicon nitride(Si₃N₄) substrate, Pd-TiO₂ layer, circuit pattern**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-1391187 B1 (HICEL CO., LTD.) 07 May 2014 See paragraphs [0045]-[0046], [0100]-[0101] and figures 1, 3.	1-7
A	US 4788627 A (EHLERT, Michael R. et al.) 29 November 1988 See column 5, lines 5-63 and figure 1.	1-7
A	KR 10-1399980 B1 (HICEL CO., LTD.) 29 May 2014 See paragraphs [0035]-[0041], [0105] and figure 1.	1-7
A	KR 10-2013-0046723 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 08 May 2013 See paragraphs [0028]-[0042] and figure 1.	1-7
A	US 2013-0051062 A1 (LEE, Song Eun et al.) 28 February 2013 See paragraphs [0108]-[0110] and figure 7.	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

23 FEBRUARY 2018 (23.02.2018)

Date of mailing of the international search report

26 FEBRUARY 2018 (26.02.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/009374

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-1391187 B1	07/05/2014	NONE	
US 4788627 A	29/11/1988	EP 0248258 A2 EP 0248258 A3 JP 02-061539 B2 JP 62-294147 A	09/12/1987 27/01/1988 20/12/1990 21/12/1987
KR 10-1399980 B1	29/05/2014	WO 2014-104559 A1	03/07/2014
KR 10-2013-0046723 A	08/05/2013	NONE	
US 2013-0051062 A1	28/02/2013	CN 102966880 A EP 2566309 A1 KR 10-2013-0024149 A KR 10-2013-0038679 A KR 10-2013-0039536 A US 8851736 B2	13/03/2013 06/03/2013 08/03/2013 18/04/2013 22/04/2013 07/10/2014

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H05K 1/02(2006.01)i, H05K 1/03(2006.01)i, H05K 3/18(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H05K 1/02; H05K 7/20; H05K 3/28; H05K 3/18; H01L 33/64; F21V 8/00; H05K 1/03

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 방열 기관, 질화규소(Si3N4) 기관, Pd-TiO2 층, 회로 패턴

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-1391187 B1 (하이셀(주)) 2014.05.07 단락 [0045]-[0046], [0100]-[0101] 및 도면 1, 3 참조.	1-7
A	US 4788627 A (MICHAEL R. EHLERT 등) 1988.11.29 컬럼 5, 라인 5-63 및 도면 1 참조.	1-7
A	KR 10-1399980 B1 (하이셀(주)) 2014.05.29 단락 [0035]-[0041], [0105] 및 도면 1 참조.	1-7
A	KR 10-2013-0046723 A (삼성전기주식회사) 2013.05.08 단락 [0028]-[0042] 및 도면 1 참조.	1-7
A	US 2013-0051062 A1 (SONG EUN LEE 등) 2013.02.28 단락 [0108]-[0110] 및 도면 7 참조.	1-7

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2018년 02월 23일 (23.02.2018)

국제조사보고서 발송일

2018년 02월 26일 (26.02.2018)

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

김연정

전화번호 +82-42-481-3325



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-1391187 B1	2014/05/07	없음	
US 4788627 A	1988/11/29	EP 0248258 A2 EP 0248258 A3 JP 02-061539 B2 JP 62-294147 A	1987/12/09 1988/01/27 1990/12/20 1987/12/21
KR 10-1399980 B1	2014/05/29	WO 2014-104559 A1	2014/07/03
KR 10-2013-0046723 A	2013/05/08	없음	
US 2013-0051062 A1	2013/02/28	CN 102966880 A EP 2566309 A1 KR 10-2013-0024149 A KR 10-2013-0038679 A KR 10-2013-0039536 A US 8851736 B2	2013/03/13 2013/03/06 2013/03/08 2013/04/18 2013/04/22 2014/10/07