



(45) 授权公告日 2016.08.24

1. 一种包括双极晶体管和场板的装置, 所述双极晶体管包括发射极区、基极区和集电极区、环绕所述基极区且与所述基极区间隔开的浮置保护区以及至少部分地位于所述浮置保护区和所述基极区之间的场绝缘层, 其中所述场板布置在所述双极晶体管的所述浮置保护区之上、与所述浮置保护区绝缘、完全覆盖并延伸超出所述浮置保护区的边缘。

2. 如权利要求1的装置, 其中所述双极晶体管是垂直形成的晶体管, 从而使得所述集电极区在所述基极区之下延伸。

3. 如权利要求2的装置, 其中连接区域从所述集电极区延伸至垂直晶体管的表面, 从而使得能够制得从所述垂直晶体管的所述表面至所述集电极区的电接触。

4. 如权利要求1的装置, 其中所述双极晶体管形成于由绝缘体界定的阱中。

5. 如权利要求4的装置, 其中所述绝缘体是二氧化硅。

6. 如权利要求1的装置, 其中所述发射极区和集电极区被掺杂以形成具有第一导电类型的区域, 且所述基极区和所述浮置保护区被掺杂以形成具有与所述第一导电类型相反的第二导电类型的区域。

7. 如权利要求6的装置, 其中具有所述第一导电类型的区域是P型半导体且具有所述第二导电类型的区域是N型半导体。

8. 如权利要求6的装置, 其中所述第一导电类型是N型半导体且所述第二导电类型是P型半导体。

9. 如权利要求1的装置, 进一步包括在所述基极区和所述集电极区中间的另外的半导体材料区域, 其中所述另外的半导体材料区域的掺杂浓度是比所述集电极区的重掺杂轻的重掺杂。

10. 如权利要求1的装置, 其中所述浮置保护区的边缘距所述基极区的边缘 $4\mu\text{m}$ 至 $6\mu\text{m}$ 之间。

11. 如权利要求10的装置, 其中所述浮置保护区实质上为 $3\mu\text{m}$ 宽。

12. 一种制备双极晶体管的方法, 包括:

形成发射极区、基极区和集电极区;

形成环绕所述基极区并与所述基极区间隔开的浮置保护区;

至少部分地在所述浮置保护区和所述基极区之间形成场绝缘层; 以及

建立场板, 所述场板布置在所述浮置保护区之上, 并且所述场板与所述浮置保护区绝缘、完全覆盖并延伸越过所述浮置保护区的边缘。

13. 如权利要求12的方法, 其中形成所述发射极区、所述基极区和所述集电极区包括在所述基极区之下建立所述集电极区以限定垂直晶体管。

14. 如权利要求13的方法, 进一步包括从所述集电极区至所述垂直晶体管的表面延伸连接区域, 从而使得能够制得从所述垂直晶体管的所述表面至所述集电极区的电接触。

15. 如权利要求12的方法, 其中形成所述发射极区、所述基极区和所述集电极区包括在由绝缘体界定的阱中提供上述区域。

16. 如权利要求12的方法, 其中形成所述浮置保护区包括通过一个掩模同时掺杂所述浮置保护区和所述基极区。

17. 一种包括双极晶体管的装置, 所述双极晶体管包括发射极区、基极区和集电极区, 环绕所述基极区且与所述基极区间隔开的浮置保护区, 所述浮置保护区与所述基极区和集

电极区电隔离,以及至少部分位于所述浮置保护区和所述基极区之间的场绝缘层,其中所述双极晶体管被配置为形成围绕在所述基极区和所述集电极区之间形成的PN结的边缘的耗尽区。

18.如权利要求17的装置,其中所述场绝缘层位于所述双极晶体管的半导体材料的表面上。

19.一种包括双极晶体管的装置,所述双极晶体管包括发射极区、基极区和集电极区,环绕所述基极区且与所述基极区间隔开的浮置保护区,所述浮置保护区与所述基极区和集电极区电隔离,以及至少部分位于所述浮置保护区和所述基极区之间的场绝缘层,其中所述发射极区和集电极区具有第一导电类型,且所述基极区和所述浮置保护区具有第二导电类型,其中所述第二导电类型与所述第一导电类型相反。

20.如权利要求19的装置,其中所述浮置保护区和所述基极区具有大体相同的最大掺杂浓度。

21.一种包括双极晶体管的装置,所述双极晶体管包括发射极区、基极区和集电极区,环绕所述基极区且与所述基极区间隔开的保护区,所述保护区具有与所述基极区相同的导电类型,以及场绝缘层,所述场绝缘层的第一边缘邻接所述保护区,所述场绝缘层的第二边缘邻接所述基极区,所述场绝缘层被配置为将所述基极区的至少一部分与所述保护区绝缘,其中所述双极晶体管被配置为形成围绕在所述基极区和所述集电极区之间形成的PN结的边缘的耗尽区,并且其中所述保护区被配置为在耗尽区外展开。

22.如权利要求21的装置,其中所述双极晶体管是垂直晶体管,其集电极区在所述基极区下延伸。

23.如权利要求22的装置,其中至少一个连接区域从所述集电极区延伸至所述双极晶体管的表面,所述至少一个连接区域在所述双极晶体管的表面处提供至所述集电极区的电连接。

24.如权利要求23的装置,其中另一场绝缘层被配置为将所述至少一个连接区域中的至少一部分与所述保护区绝缘。

25.如权利要求21的装置,其中所述保护区和所述基极区具有大体相同的最大掺杂浓度。

26.如权利要求21的装置,进一步包括位于所述基极区、保护区和场绝缘层之上的绝缘层。

27.如权利要求21的装置,其中所述保护区的边缘距所述基极区的边缘 $4\mu\text{m}$ 至 $6\mu\text{m}$ 之间。

28.如权利要求21的装置,其中所述保护区是围绕所述基极区的保护环。

29.如权利要求21的装置,进一步包括在所述基极区和所述集电极区中间的另外的半导体材料区,其中所述另外的半导体材料区的掺杂浓度范围是比所述集电极区的重掺杂轻的重掺杂,并且其中所述场绝缘层位于所述另外的半导体材料区上,所述集电极区位于所述另外的半导体材料区下。

30.如权利要求21的装置,其中所述保护区被配置为浮置。

31.如权利要求21的装置,其中所述保护区不电连接到接触。

32.如权利要求21的装置,进一步包括配置在所述保护区上的场板。

33.一种包括双极晶体管的装置,所述双极晶体管包括发射极区、基极区和集电极区,

环绕所述基极区且与所述基极区间隔开的浮置保护区以及具有邻接所述浮置保护区的第一边缘和邻接所述基极区的第二边缘的场绝缘层,其中所述基极区的至少一部分与所述浮置保护区绝缘,并且其中所述浮置保护区的边缘距离所述基极区的边缘 $4\mu\text{m}$ 至 $7\mu\text{m}$ 之间。

34.如权利要求33的装置,其中所述浮置保护区的边缘距所述基极区的边缘 $4\mu\text{m}$ 至 $6\mu\text{m}$ 之间。

35.如权利要求33的装置,进一步包括配置在所述浮置保护区上的场板。

双极晶体管

技术领域

[0001] 本发明主要涉及晶体管,更特定地,涉及击穿电压提高的双极晶体管和其中的结构。

背景技术

[0002] 在电场开始从原子撕扯电子之前,半导体材料具有其能够承受的最大场强,因此导致击穿,使得材料变成导电的,或许导致永久损坏。

[0003] 制备掺杂区域以形成半导体器件改变了电场梯度在材料中的存在形式,且可以改变击穿电压。

[0004] 非常需要降低出现的击穿电压的减小量。

发明概要

[0005] 根据本发明的方面,提供一种双极晶体管,其包括发射极区、基极区和集电极区,以及环绕该基极区的保护区。

[0006] 根据本发明的另一方面,提供一种用于制备双极晶体管的方法,包括形成发射极区、基极区和集电极区,以及形成环绕该基极区的保护区。

[0007] 因此,修改晶体管中的电场分布图从而提高其击穿电压是可能的。

[0008] 在某些实施例中,可以在该保护区上设置导电层且使该导电层在该保护区上延伸越过该保护区。这可能引起耗尽层延伸邻近该保护区以致减小该保护区附近的电场梯度。在某些实施例中,可以同时掺杂该保护区和基极区。

附图说明

[0009] 将参考附图只示例性地进一步描述本发明,其中:

[0010] 图1是表示现有技术垂直制备的PNP双极晶体管的示意剖面图;

[0011] 图2是不同工作条件下,晶体管的集电极电流与集电极电压比值的对数坐标图,且显示击穿结果;

[0012] 图3表示图1所示的已经理论上不导电的晶体管开始击穿时,该晶体管中的改变的电场梯度;

[0013] 图4表示图1所示的导通(导电)的晶体管开始击穿时,该晶体管中的模拟电场梯度;

[0014] 图5表示在比开始击穿所需的集电极-基极电压仅小几伏特的集电极-基极电压下导通时的图4的晶体管;

[0015] 图6示出根据本发明第一实施例的晶体管的示意剖面图;

[0016] 图7示出在集电极关于基极结保持在-80伏特下的图6的晶体管中的模拟电场梯度;

[0017] 图8是示出不同保护环-基极间隔的保护环电压与集电极电压的曲线图;

[0018] 图9以示意剖面图示出根据本发明的另外的实施例的晶体管,也示意性示出该晶体管中的电场等位线;

[0019] 图10示出与图9所示的晶体管相同但不包括场板的晶体管中的电势;

[0020] 图11是图1的现有技术晶体管的平面视图;以及

[0021] 图12是根据本发明实施例的晶体管的平面视图。

具体实施方式

[0022] 以下的详细描述着力于本发明的某些特定实施例。然而,本发明可以许多不同的方式实施。应当显而易见的是,这些情况能以各种形式实施,且这里公开的任特定结构、功能或两者仅是代表性的。基于这里的教导,本领域技术人员应该意识到,这里公开的一种情况可以独立于任何其他情况实施,且这些情况的两种或更多种可以各种方式结合。例如,可以采用这里阐明的任意数量的情况实现一种装置或执行一种方法。此外,可以采用其他结构、功能,或者采用除这里阐明的一种或更多种情况的外的结构和功能或不同于这里阐明的一种或更多种情况的结构和功能,实现这种装置或执行这种方法。

[0023] 这里使用的相关术语如“上”、“下”等等是指部件在附图中的朝向,且应被相应地解释。

[0024] 图1说明典型的双极晶体管的布图。例如,该晶体管可以是PNP晶体管。技术人员会意识到,这里公开的教导也适用于NPN双极晶体管。

[0025] 图1所示的布置是垂直制备的PNP晶体管。该晶体管2形成于衬底10上,其可以是半导体载体晶片。该衬底10可以承载大量晶体管,各晶体管应相互隔离。如本领域技术人员所知道的,这可以通过提供掺杂的半导体阱并且形成反向偏置结来实现。然而,存在更新的技术如绝缘体上硅(SOI)制备,其中个体器件可以构造于绝缘层12上并被侧壁14围绕,绝缘层12可以包括二氧化硅,侧壁14也可以包括二氧化硅。该晶体管2包括作为该双极晶体管的集电极的P型层20。如果该器件作为分离部件提供,层10和12可以省略且该P型层20可以具有附着到其下表面的键合垫。然而,当该晶体管2被制备于集成电路中时,则该P型层20通过P型区域22被连接至器件的上表面。该P型层20和P型区域22可以被相对重地掺杂,在某些命名法中可以描述为 P^+ ,其中“+”表示重或增强的掺杂水平。金属接触24在P型区域22(多个)表面处形成电流连接以形成集电极端子。由于接触24附近的电流密度非常高,可以提供非常高掺杂的P型半导体区域26以降低接触电阻。

[0026] 在该P型层20上是较轻重掺杂的P型区域30。有时,这被叫做 P^- ,其中“-”符号表示轻或降低的掺杂强度。典型地,掺杂浓度比该P型层20小100至1000倍,但是在该范围外的值也是可以接受的。在该P型区域30上是N型区域40,其形成该晶体管2的基极。P型岛区域50形成于该N型区域40中,从而形成器件的发射极。金属接触42提供于该基极区40上以作为基极端子,增强的N型掺杂区域44可以被提供在基极端子下,以通过提供更低的接触阻抗来促进电流流动。

[0027] 通常,本领域技术人员描述该晶体管为具有本征部分和非本征部分。该本征部分位于该基极区之下,一般在区域60中。非本征部分为器件的其余部分。

[0028] 对于本领域技术人员,众所周知的是,当P型和N型半导体材料接触时,P型材料中的空穴趋向于扩散进入N型材料,而N型材料中的电子趋向于扩散进入P型材料。该扩散打破

电荷中性而在结处建立静电势,这进而产生一个大部分载流子被除去的区域,称为耗尽层。该耗尽层具有比周围半导体更高的电阻率,因此,晶体管中最强的电场出现在不同类型半导体的边界处或该边界附近。

[0029] 如先前所解释的,工艺参数影响击穿电压。这些参数包括掺杂浓度和掺杂剂渗透到半导体材料的距离。一种工艺,例如用于生产适于工作在额定电压如36V的器件的工艺,可以导致具有大概两倍于额定工作电压如约70V的击穿电压的晶体管。

[0030] 到此为止,讨论的击穿似乎是单个过程,但事实上击穿可以不同方式以及在不同工作条件下发生。器件例如可以是导通的,在集电极和发射极之间通过电流,在这种工作模式中导致击穿的机制可以由不同于器件在非导电(“关断”)时导致击穿的机制。

[0031] 图2示出示例PNP晶体管在其集电极与发射极端子间的电压差从0至接近-70伏特改变时测试的击穿电流的测量结果。

[0032] 对于测量结果“ B_{vces} ”,器件是关断的,基极随同发射极被保持为0V。集电极电压从0伏特掠过并朝负方向增大。

[0033] 对于测量结果“ B_{vceo} ”,器件是导通的,名义上基极开路,但实际上电流吸收器控制基极电流在非常小的预定值。

[0034] 可以看出,在测试器件中,两个击穿电压是相同的。这表明在两个击穿事件中牵涉相同的现象。

[0035] 本发明人进一步研究并建立了该晶体管的计算机模拟。

[0036] 图3更详细地示出了图1所示晶体管的一部分,特别聚焦于器件表面附近的区域,包括发射极区、基极区和集电极区。还示出了象征性的器件结构,也示出了电场梯度。

[0037] 尽管已示出器件结构,如基极和集电极,被良好地确定界限,但应该意识到,在制备过程中,在其他掺杂工艺时进行的离子注入工艺典型地从该器件的表面之上发生,因此掺杂剂浓度典型地在表面附近较大并随着进入晶片的深度增加而自然地减小。注入之后,在加热晶片的位置进行扩散步骤。这使得掺杂剂散布,帮助抹除掺杂剂浓度的局部不连续。然而,扩散在所有方向上发生,因此图1的基极区与P型区域30之间的理论上尖的轮廓变成更光滑的浓度变化,因此该晶体管在这些区域间没有尖锐边界。

[0038] 也应注意到,在不同掺杂材料间的结附近的更高的掺杂剂浓度意味着耗尽区更小,因此,不同区域间的任何电压差在更小距离两端下降,因而静电场梯度更高。

[0039] 假定注入通常从上方发生,随后最高电场梯度趋向于位于晶体管表面附近——即使此后进行热扩散步骤。

[0040] 另外,由静电理论知道,电场梯度在曲面周围增大。基极层的形成导致产生如下结构,其具有理论上平坦的底表面(这可以被认为具有无限半径的圆柱体的一部分),该底表面具有弯曲边缘,其可以被认为具有与扩散距离相同的半径的圆柱体。因此,基极区边缘的曲率导致电场强度增大。

[0041] 图3示出了器件的一小部分,代表遭受击穿的第一部分,该击穿发生在邻近基极区40边缘的区域100。这个界面标记了基极区40与集电极之间的界面,称为基极-集电极结,此处电场梯度可超过 5×10^5 伏特每米。被虚线106围绕的区域104具有的电场梯度可大于 4×10^5 伏特每米。被虚线112界定的区域110具有的电场梯度可在 3×10^5 伏特每米和 4×10^5 伏特每米之间。

[0042] 图3也示出了在集电极结构周围的耗尽区121的边缘120。该耗尽区域121已朝基极区40延伸。因此,在其上基极至集电极的电压差下降的距离被减小了,再次促使局域化电场梯度的增加。高的电场梯度引起区域100中的雪崩击穿,载流子(这里为电子)被扫向并注入基极区40。这些载流子像信号一样导通器件,如果器件中的电流不被外部因素限制,那么集电极电流将增大直至器件被损坏。

[0043] 图4与图3类似,但示出了当基极通过控制电流时器件内的模拟电场梯度。与图3一样,击穿随基极-集电极结处的器件表面附近的高电场势区域100的产生而发生。

[0044] 如图5所示,模拟也示出了,当器件导通但仅处于击穿开始之下几伏特时,极高的电场梯度(即,区域100)消失于基极区的转角。

[0045] 根据优选实施例,可通过在该双极晶体管中制备附加结构来降低建立在基极区转角处的极高电场梯度。

[0046] 如图6所示,在环绕基极区40的器件表面区域制造保护区200。当从该晶体管上方观看时,该保护区200围绕基极区40,因此也可被称为保护环。然而,本文中的“环”仅表示封闭的圈状结构,而不必指圆形形状。例如,可使用矩形圈。也示出了场隔离层210,其一般制备于半导体表面,如本领域技术人员众所周知的那样。在示例性实施例中,部分场隔离层210使基极区40与保护区200绝缘。然后在器件表面上沉积最终的钝化或绝缘层,如二氧化硅,仅金属接触延伸穿过该层。这种隔离是器件制备中的标准特征,无需进一步描述。

[0047] 与图1中一样,图6的集电极区20和发射极区50均被掺杂为P型半导体材料。仍如图1,图6的基极区40和保护区200被掺杂为N型半导体材料。因此,集电极20和发射极50具有一种导电类型,而基极区40和保护区200具有另一种相反的导电类型。本领域技术人员会意识到,在其他实施例中,掺杂剂类型可以颠倒,即基极区40和保护区200可被掺杂为P型半导体材料而集电极区20和发射极区50可被掺杂为N型半导体材料。

[0048] 以相同导电类型的材料形成保护层200和基极区40两者会是有利的。有利地,保护区200可与基极区40同时被注入。结果,形成保护区200不会招致任何额外的工艺步骤,且可使用与形成基极区40相同的掺杂掩模。因此,保护层200和基极区40具有相同的导电类型,尽管不同的几何形状可能导致稍微不同程度的扩散,但是会在这些区域中具有相同的最大掺杂剂浓度。保护区200具有加宽形成在基极40与集电极20之间的PN结的边缘周围的空间电荷区的作用。另外,保护区200不连接到任何接触。这使得其对于基极电压和集电极电压的中间电压浮置。

[0049] 这进而意味着,因为基极-集电极电压在晶体管中更大距离上下降,因此电场梯度降低。

[0050] 不存在保护区时,在正好小于导致击穿发生所需的电压的电压情况下,耗尽层会从基极-集电极延伸距离d。当保护区200被注入时,其可以被定位为在完成的晶体管中,该保护区200的边缘与基极-集电极结隔离开小于距离d的距离。

[0051] 在某些实施例中,可在基极区40和集电极区20之间包括另外的中间区。在图6中,这个中间区是较轻的重掺杂P型区30。典型地,P型区30的掺杂浓度从比集电极区20轻的重掺杂变化到完全不掺杂,另称为本征半导体。

[0052] 图7更详细地示出了图6的器件的横向区域250。图7也示出了基极40和发射极50保持在0V且集电极保持在-80V的器件中的等电位线。

[0053] 在这个示例中,已经形成了保护区200,以致其对于基极电压与集电极电压之间的大约一半的电压浮置。通过这样做,降低了基极区40边缘的电场梯度。这意味着在电场梯度变得足够大以致导致雪崩击穿发生之前,可在集电极20与基极40之间施加更高的电压。包含保护区200改变了晶体管2中的电势梯度。等电位线以及它们的电压示意性被包括在图7中。与基极区40的其他部分周围的梯度相比,在区域270中的晶体管表面处,基极区40的边缘仍经受比较高的电场梯度。然而,电场梯度被有效地降低了,从而电场梯度不会引起驱使击穿过程的碰撞电离,即使在这个示例中集电极电压为-80伏特,这对于省略保护区的相同器件(如图3所示)来说超过了击穿电压,如图2所示。

[0054] 可见,压降的第二区域发生在面朝P型材料区域22的边缘处的区域280中的器件表面处,P型材料区域22电连接集电极层20且将集电极层20带至器件的该表面。

[0055] 考虑该保护区200的作用的一种方式认为是认为它在基极40周围展开耗尽层,有效增大其曲率半径,因此降低因曲率增强的电场梯度。

[0056] 本发明人研究了保护区200与基极40之间不同间隔的影响。研究结果示于图8中。

[0057] 研究了保护区与基极间隔距离(热扩散之前)为4,5,6和7微米(μm)的效果。随着集电极电压从0伏特扫描至器件击穿电压,测量该保护区的电压。实验中的保护区为3 μm 宽,并从限定基极区注入位置的掩模孔边缘至限定保护区注入位置的最近的掩模孔边缘测量间隔距离。假如保护环的宽度足够宽使得其被可靠地形成,那么该宽度不是特别重要。

[0058] 可见,当该保护区200相对接近集电极(较小间隔如4 μm)时,很小的集电极电压被传输至该保护区,从而基极边缘的电场梯度没有显著地降低。因此对于4 μm 的保护区,当集电极处于-50V时,该保护区仅为约-8V左右,所以基极集电极电压大部分降在该保护区200与基极40之间的其余距离(>4 μm)上。随着该保护区到基极的距离增加,该保护区对于更大比例的集电极电压浮置,所以,例如集电极电压在-50伏特,该5 μm 间隔的保护区为约-30V左右,而该6 μm 和7 μm 间隔保护区大约在-44V。这仿佛暗示,对于该器件,保护区优选距集电极的距离在4 μm 和5 μm 之间。然而,保护区的宽度也影响器件的工作。每条线末端的圆形标记了击穿开始。

[0059] 参考图9,在一个实施例中,可以通过在保护区上方但与保护区绝缘地设置从保护区到集电极接触延伸某一距离的金属导体290来实现击穿电压的增大。

[0060] 当可以被认为是场板的这样金属层被连接至基极端子时,导致该保护区200周围的N型半导体的耗尽横向延伸。这进而降低该耗尽层的曲率半径,从而导致该保护区边缘的电场梯度进一步降低。这意味着,该保护区可以被定位为在没有导体时其将会具有发生在其朝向该集电极连接22的边缘处的击穿。通过延伸该耗尽层,该场板于是用于降低该边缘处的电场梯度。这导致击穿电压的进一步增大。

[0061] 图9以线300、300a和300b示意性地说明电场梯度的降低,线300、300a和300b描绘出区域302、302a和302b的边界,对于具有金属性场板290的器件,区域302、302a和302b具有例如来自较小电场梯度区域的大约 $3 \times 10^5 \text{V/m}$ 的电场梯度,尽管如剖面图中显示为两块板,事实上,金属性场板290是在布置图平面的上方和下方连接在一起的单个结构,从而使得它处于同电位,如电连接294所示意表示的。将理解,区域302、302b也代表单个环形区域。

[0062] 图10示意性示出了对于与图9所示相同但省略场板290的器件的电场梯度。与图9所示的等效器件相比,图10示出了边界300未延伸进入的区域305。因此,与具有场板290的

器件相比,在没有场板290的器件中,在该保护区200的边缘周围电场梯度更高。这说明在图9所示的晶体管中,该场板导致耗尽层扩展。

[0063] 图11示出了图1的示例性现有技术晶体管的平面视图。该晶体管2是形成于集成电路320中的许多晶体管中的一个。金属轨迹322、324和326代表更高的金属化图案,其制成互连至该晶体管的发射极区、基极区和集电极区并以划线示出。

[0064] 图12示出了如何通过包括在该晶体管表面处与基极区40间隔开且环绕或围绕该基极区40的保护区200来改变图11的器件。该改变使得该晶体管2能够被制备为具有增大的击穿电压,而不需任何超越改变掩模的工艺变化。该保护区200可以在注入基极40的同一处理步骤中被注入。场板可以在形成电路表面上的互连的同一金属化步骤中形成。该场板也可以用于保证该集成电路的制备者不在该晶体管中的关键结之上放置任何其他的电压未知的导体。这可以避免在该晶体管中引入另外的未知电场。

[0065] 因此提供改善的晶体管是可行的。

[0066] 应用

[0067] 可以在各种电子设备中实施这里描述的晶体管。电子设备的例子可以包括高速信号处理芯片、功率调整器、存储芯片、存储模块、光学网络电路或其他通信网络,以及盘驱动电路。其中可以结合这些电子设备的产品包括但不限于消费电子产品及其零部件、电子测试设备等。上述消费电子产品可包括但不限于移动电话、网络基站、电话、电视机、计算机监控器、计算机、掌上电脑、个人数字助理(PDA)、微波、电冰箱、立体声系统、盒式录音机或播放器、DVD播放器、CD播放器、VCR、MP3播放器、收音机、可携式摄像机、照相机、数字照相机、便携式存储芯片、洗衣机、干衣机、洗衣/干衣机、复印机、传真机、扫描仪、多功能外围设备、手表、时钟等。另外,电子器件可包括未完成的产品。

[0068] 尽管本发明已经描述了特定的实施例,对于本领域普通技术人员来说显而易见的其他实施例也在本发明的范围内,这些其他实施例包括没有提供这里提出的全部特征和优点的实施例。而且,以上描述的各种实施例可结合以提供进一步的实施例。另外,在实施例的上下文中示出了的某些特征也可以被结合到其他实施例中。因此,本发明的范围仅参考附加的权利要求来限定。

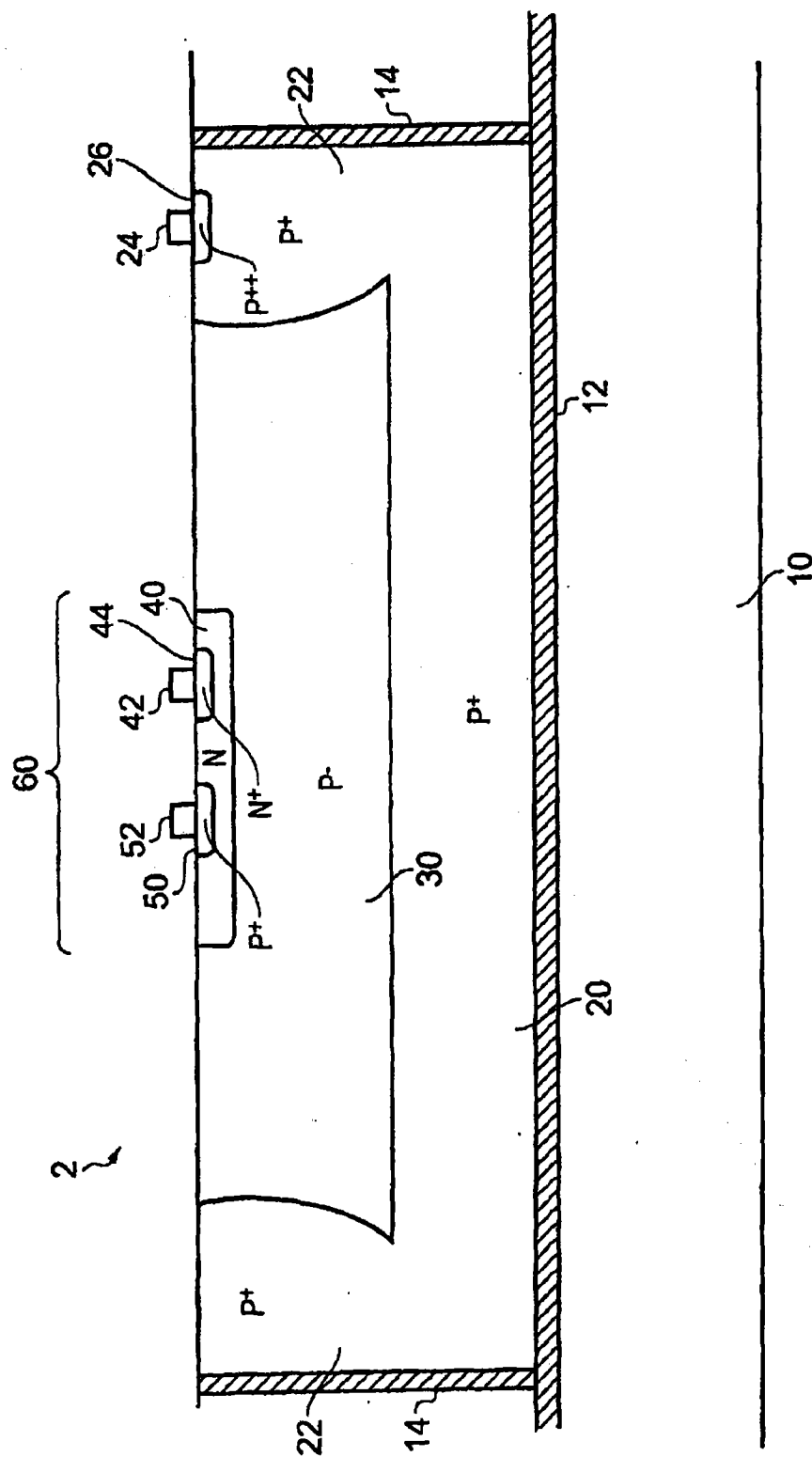


图1现有技术

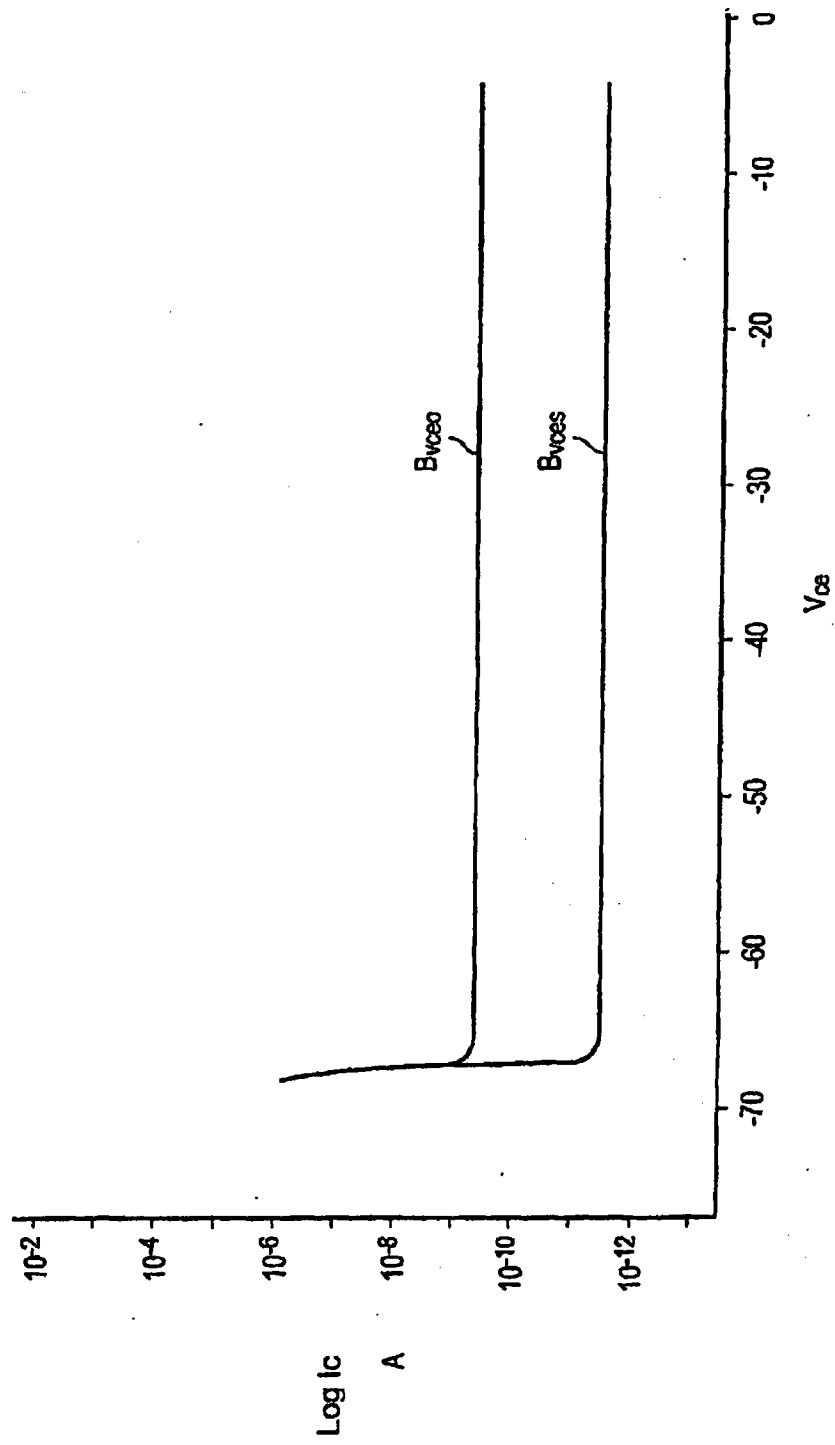


图2

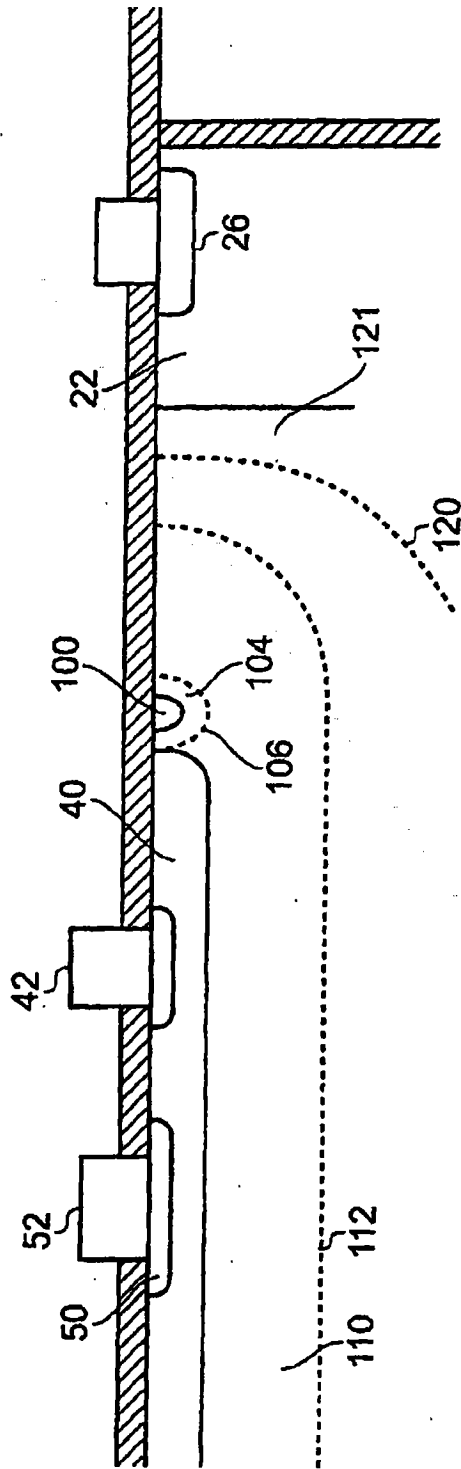


图3

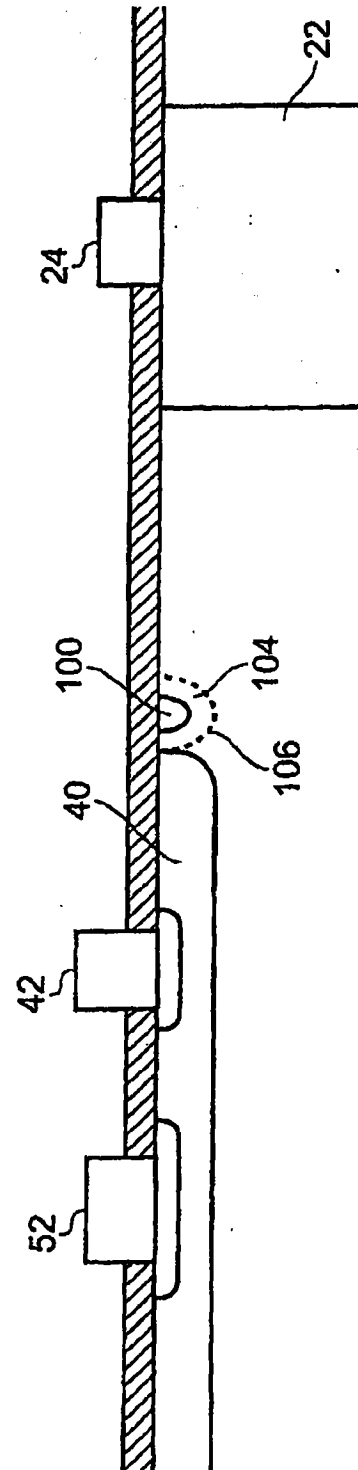


图4

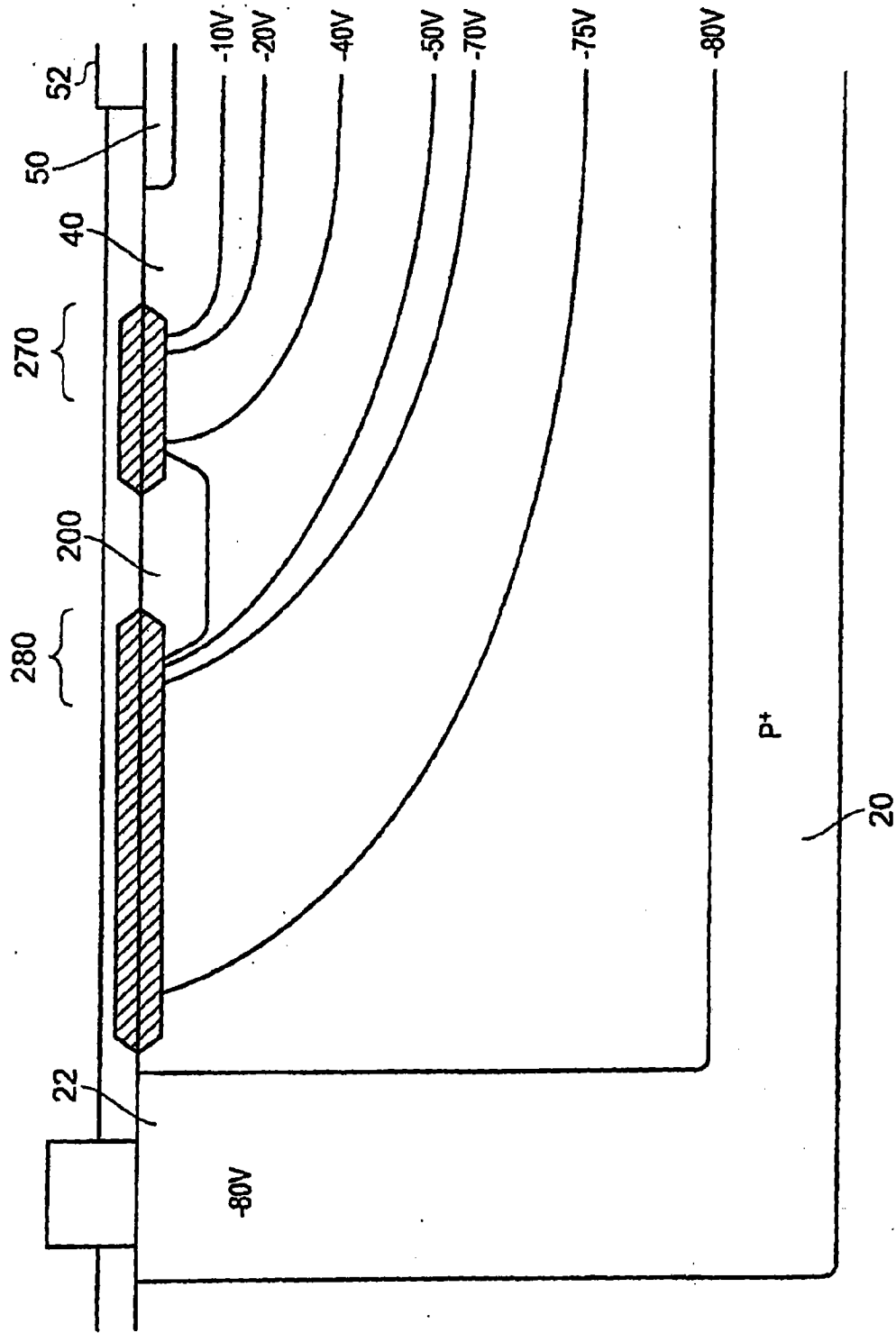


图7

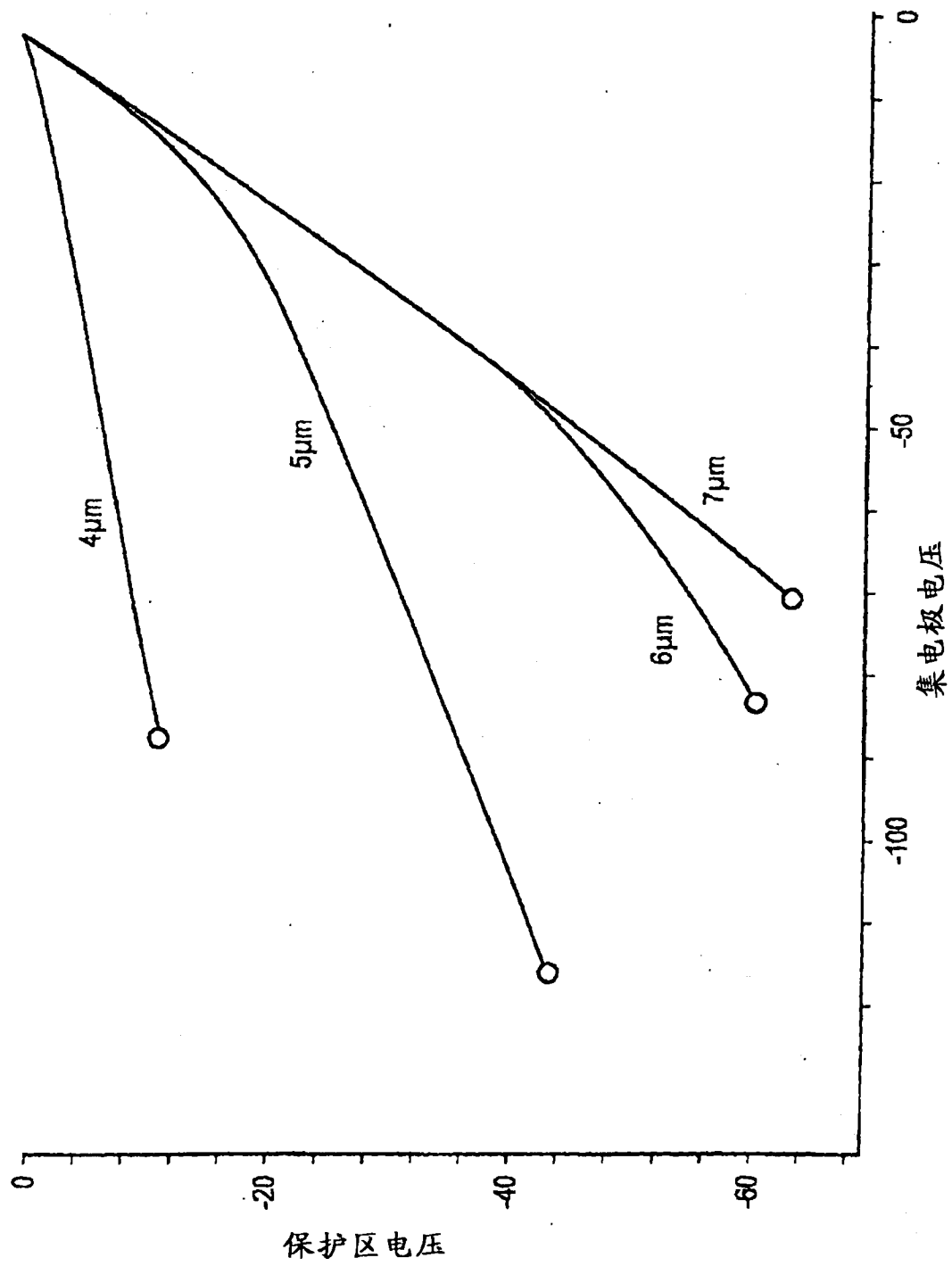


图8

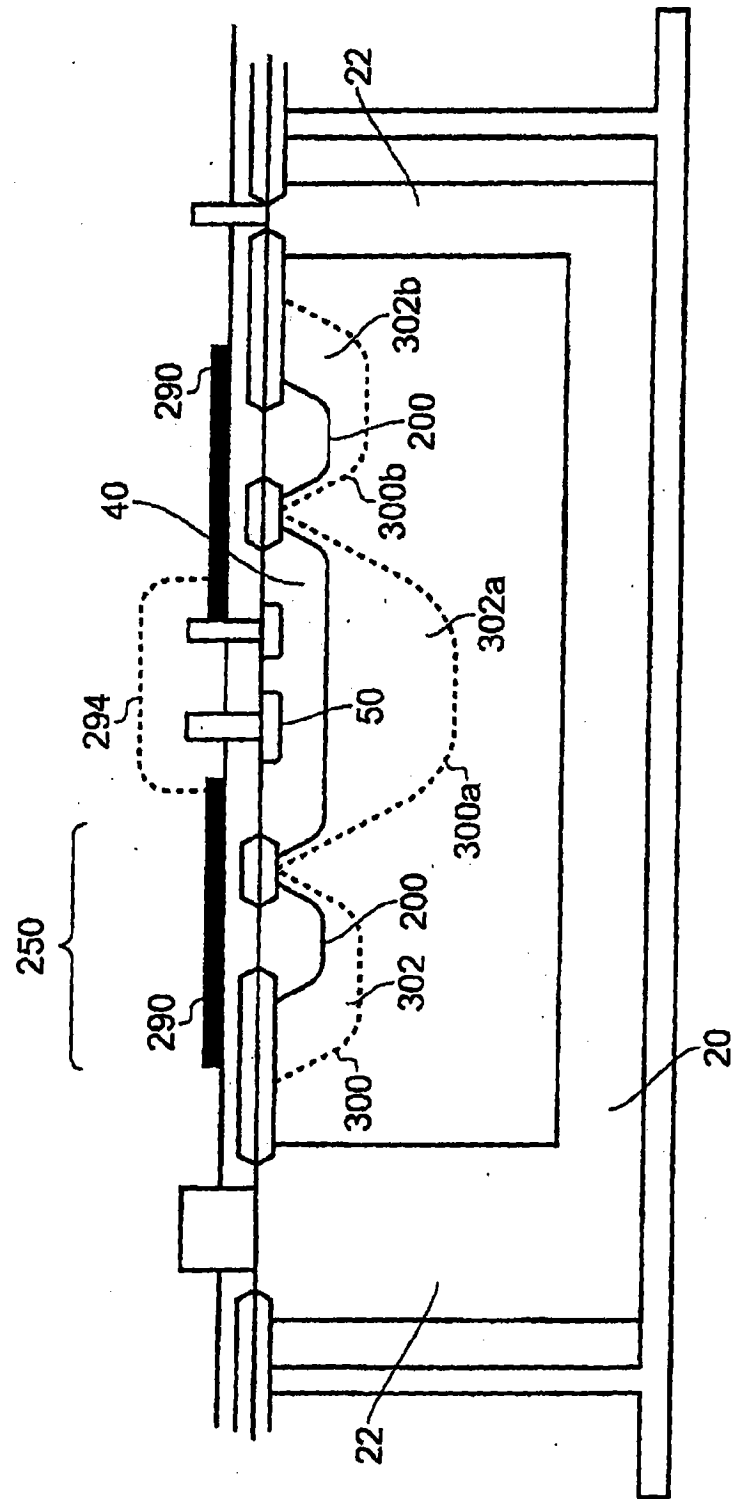


图9

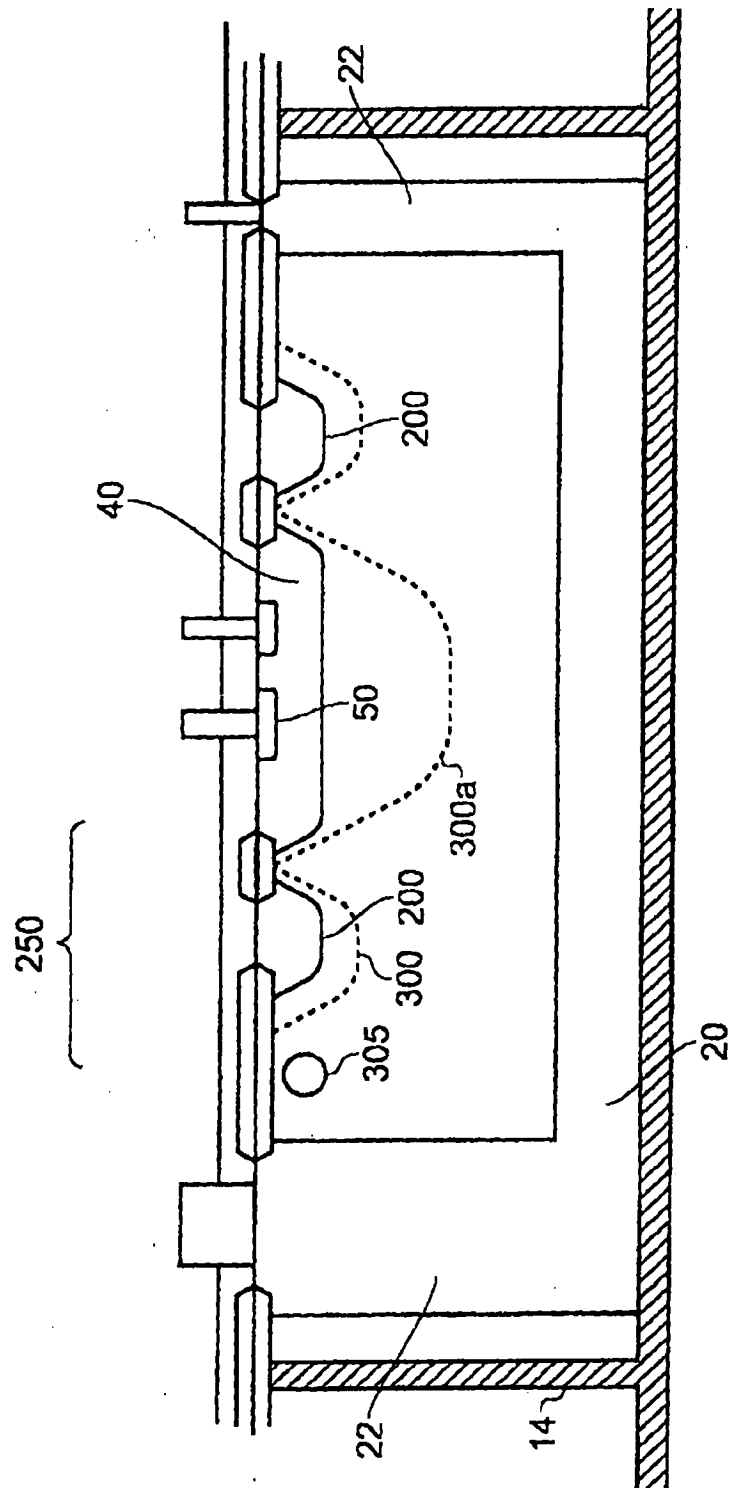


图10

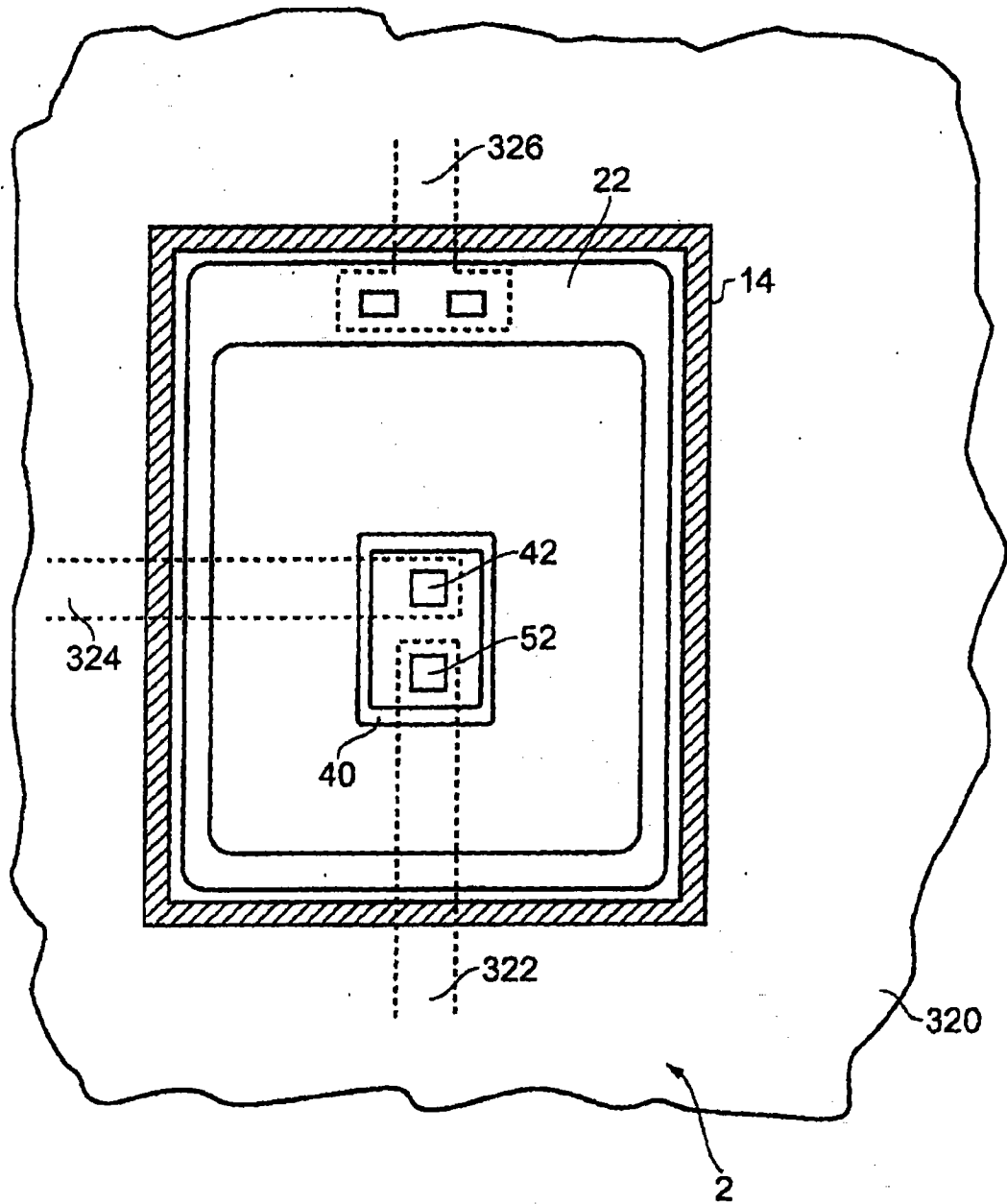


图11现有技术

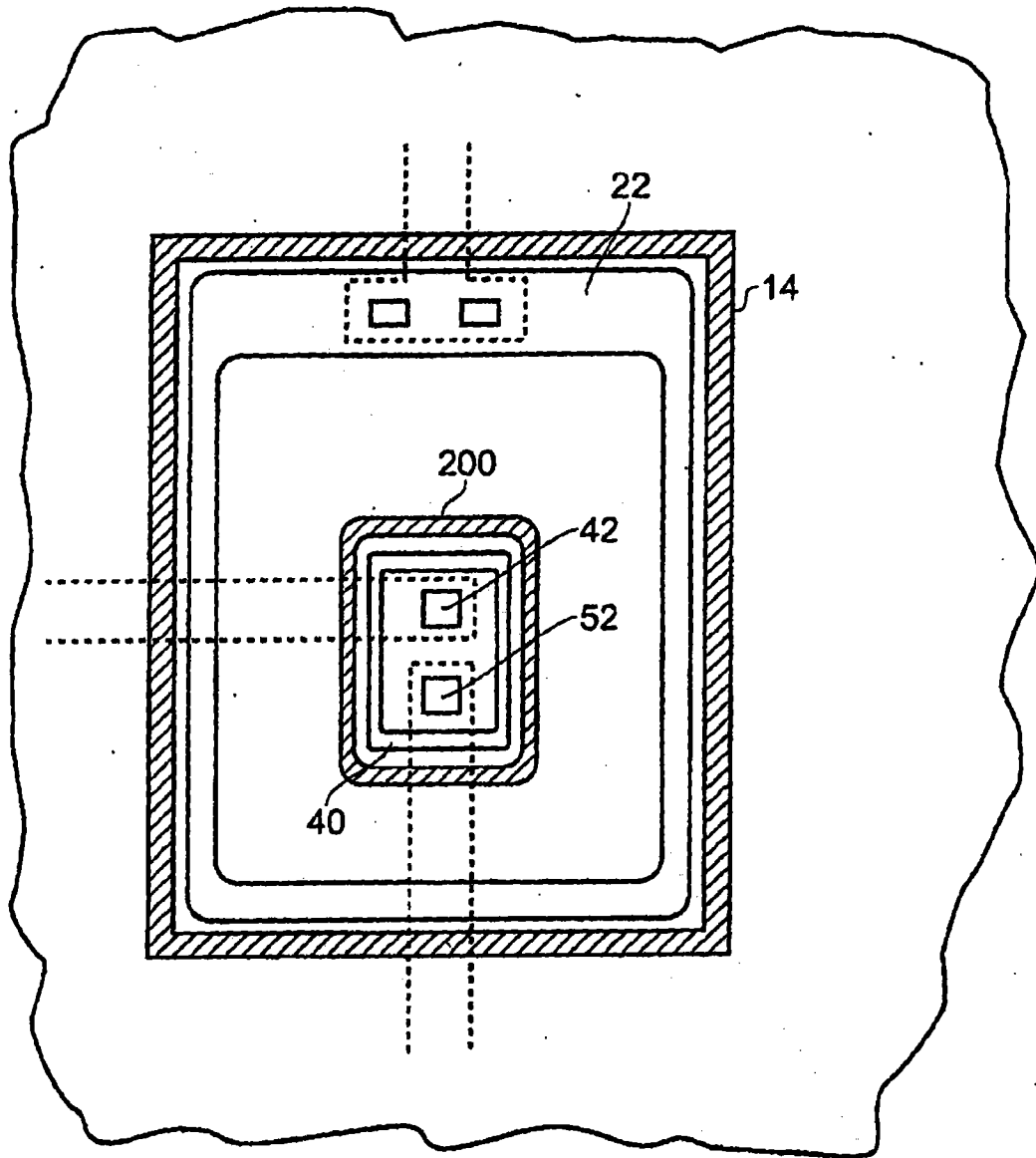


图12