

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5138181号

(P5138181)

(45) 発行日 平成25年2月6日(2013.2.6)

(24) 登録日 平成24年11月22日(2012.11.22)

(51) Int.Cl. F I
 H O 1 L 23/00 (2006.01) H O 1 L 23/00 C
 H O 1 L 21/60 (2006.01) H O 1 L 21/60 3 O 1 N

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2006-145633 (P2006-145633)	(73) 特許権者	390019839
(22) 出願日	平成18年5月25日(2006.5.25)		三星電子株式会社
(65) 公開番号	特開2007-43090 (P2007-43090A)		S a m s u n g E l e c t r o n i c s
(43) 公開日	平成19年2月15日(2007.2.15)		C o . , L t d .
審査請求日	平成21年5月19日(2009.5.19)		大韓民国京畿道水原市靈通区三星路129
審判番号	不服2011-27235 (P2011-27235/J1)		129, S a m s u n g - r o , Y e o n
審判請求日	平成23年12月16日(2011.12.16)		g t o n g - g u , S u w o n - s i , G
(31) 優先権主張番号	10-2005-0070396		y e o n g g i - d o , R e p u b l i c
(32) 優先日	平成17年8月1日(2005.8.1)		o f K o r e a
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100089037
(31) 優先権主張番号	11/387,848		弁理士 渡邊 隆
(32) 優先日	平成18年3月24日(2006.3.24)	(74) 代理人	100110364
(33) 優先権主張国	米国 (US)		弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 フェライト遮蔽構造を備えた半導体パッケージ

(57) 【特許請求の範囲】

【請求項 1】

基板に形成される導電性パッドと、
 前記導電性パッドに電氣的に連結されるターミネーションポイントと、
 前記ターミネーションポイントの周囲に形成されるフェライト構造体と、を含み、
 前記ターミネーションポイントは、前記導電性パッドに再配線を介して連結されるバン
 プ構造であり、
 前記バンパ構造と前記再配線との間に接触した状態で形成されるU B M層をさらに含み

、
 前記ターミネーションポイントの周囲に位置する前記フェライト構造体は、前記再配線
 と前記U B M層との接触箇所の全てを取り囲むリング形態を有するフェライト層により形
 成されることを特徴とする半導体デバイス。

10

【請求項 2】

基板に形成される導電性パッドと、
 前記導電性パッドに電氣的に連結されるターミネーションポイントと、
 前記ターミネーションポイントの周囲に形成されるフェライト構造体と、を含み、
 前記ターミネーションポイントは、前記導電性パッドに連結されるバンパ構造であり、
 前記バンパ構造と前記導電性パッドとの間に接触した状態で形成されるU B M層をさら
 に含み、

前記ターミネーションポイントの周囲に位置する前記フェライト構造体は、前記導電性

20

パッドと前記UBM層との接触箇所の全てを取り囲むリング形態を有するフェライト層により形成されることを特徴とする半導体デバイス。

【請求項3】

前記バンプ構造は、金属または金属合金よりなる物質で形成されるボール構造であることを特徴とする請求項1又は2のいずれか1項に記載の半導体デバイス。

【請求項4】

前記フェライト構造体は、前記UBM層に接着する接着層を含むことを特徴とする請求項1又は2のいずれか1項に記載の半導体デバイス。

【請求項5】

前記フェライト構造体は、酸化鉄と、少なくとも1つ以上の金属または金属合金とよりなる物質で形成されることを特徴とする請求項1又は2のいずれか1項に記載の半導体デバイス。

10

【請求項6】

前記フェライト構造体は、楕円形環、矩形環、または多角形環を含むことを特徴とする請求項1又は2のいずれか1項に記載の半導体デバイス。

【請求項7】

前記導電性パッドは、銅またはアルミニウムよりなる物質で形成され、前記UBM層は、チタニウム、タングステン、ニッケル、タンタル、クロム、または金よりなる物質で形成され、

前記フェライト構造体は、酸化鉄と、少なくとも1つ以上の金属または金属合金とよりなる物質で形成され、

20

前記フェライト構造体は、該フェライト構造体と前記UBM層との間に形成される接着層を含むことを特徴とする請求項1又は2のいずれか1項に記載の半導体デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体デバイスに関し、より詳細には、フェライト遮蔽構造を形成する半導体デバイス及び関連パッケージ技術に関する。

【背景技術】

【0002】

30

半導体デバイスの計算及びデータ取扱回路は、シリコンウェーハに形成されるダイに形成される。しかしながら、半導体デバイスそのものは、サイズが小さくて、壊れやすい。ウェーハから切断された状態の半導体ダイは、回路的な面において機能的であると言っても、サイズが小さいため、ホスト装置内において実質的に統合されることが難しく、壊れやすいので、内部回路と結合しないという短所がある。したがって、効果的な半導体パッケージング技術が要求される。本明細書において、パッケージまたはパッケージングという用語は、半導体ダイの物理的保護及び／または電氣的連結をするいずれの物質や、工程、方法または技術などを意味することを明らかにする。

【0003】

一般的に、マイクロ電子装置、メモリ装置などのような半導体デバイスは、半導体ダイをパッケージやハウジングに装入し、機械的衝撃及び外部環境の腐食作用から保護する。半導体デバイスパッケージの形態は、多様であるが、その機能は、半導体ダイと外部回路とを電氣的に連結することを特徴とする。

40

【0004】

外部回路と電氣的に連結するために、半導体デバイスパッケージは、複数のターミネーションポイントを提供する。ターミネーションポイントは、電気信号（例えば、電源、データ、制御、アドレスなど）を基板から外部ポイントへ、特に基板に形成された信号線や回路を外部ポイントに伝達する構造を言う。ここで、外部ポイントは、基板の外部に形成された電気伝導性構造、例えば、基板の外部の信号線または回路である。基板に形成された信号線または回路を外部ポイントに伝達する3次元の導電性構造は、実質的にターミネ

50

ーションポイントの役割をする。例えば、ターミネーションポイントは、ピン、金属リード及びいわゆるバンプ構造などを含む。従来技術に公知された通り、バンプは、はんだまたは導電性金属／金属合金（例えば、金）でボール形態や突出構造で形成される。一般的に、バンプは、半導体デバイスの接続手段であって、導電性物質で形成されるボール形状である。しかし、ボール構造は、球状の導電性構造に限らない。

【0005】

また、前述の信号線は、広い意味において、電気信号を伝達する導電性構造を全て含む。信号線には、例えば、従来のレイアウト及びパターニング技術で基板に形成される金属トレース及びマイクロストリップラインなどが挙げられ、Cu、Al、Auまたは類似の導電性物質を含む合金などの導電性物質で形成される。

10

【0006】

いろいろな形態のターミネーションポイントを従来の多様な半導体デバイスパッケージング及び製造技術に使用する。いわゆるフリップチップ、バンプボンディング及びマルチレベル（または積層）パッケージング技術は、多様なターミネーションポイント構造を用いてパッケージ内において半導体ダイを連結する。

【0007】

デバイス密度と信号周波数が増加するほど、半導体デバイスパッケージングに関連した設計問題も深刻になり、製造工程も一層複雑になる。高周波信号、例えば、クロック、データ及び／または制御信号などは、電磁気伝送特性を有している。電気信号が1ギガヘルツ以上の周波数で半導体デバイスに伝達される場合、多くの信号転送問題点が発生するようになる。

20

【0008】

例えば、信号周波数が高くなるほど、それに関連した狭くなったデータスイッチングタイム期間は、電磁気障害またはノイズのような逆効果により更なる影響を受け、信号周波数が半導体デバイスに伝達される時、電磁波障害（EMI）が現れるようになる。注目すべき現象は、信号線とターミネーションポイントが密接に結合されれば、電源信号に連結した信号線及び／またはターミネーションポイントに高周波信号をクロス結合させることができる。ここで、電源信号は、一般的に、半導体デバイス内の回路に電源を供給するDC電圧信号、例えば、接地信号、 V_{DD} 、 V_{SS} 、 V_{CC} などである。電源信号は、比較的低周波信号よりなる。電源信号に連結した信号線またはターミネーションポイントと結合されれば、高周波信号は、半導体デバイスを介してノイズとして伝達される。

30

【0009】

このような問題点を解決するために、いろいろな試みが行われてきた。それらのうち1つは、信号線とターミネーションポイントを半導体デバイス内に形成し、高周波信号（ノイズ）カップリング現象を最小化することである。しかし、半導体デバイス密度が増加するほど、レイアウトが一層複雑になり、電源信号に連結した信号線及びターミネーションポイントと、高周波信号に連結した信号線及びターミネーションポイントとの間を、適当に隔離させ得るように十分に半導体デバイスに表面領域を確保することが難しいという短所がある。

【0010】

40

一方、差動信号線を用いて電源信号を伝達する方法が研究された。従来技術に公知された通り、差動信号線を使用すれば、電源信号に連結した信号線に現れる高周波ノイズを相殺させることができる。しかし、差動信号線を使用すれば、電源信号線と関連接続ピンの数を二倍に増加させ、ピン数が増加するほど、半導体装置の表面領域が不足するようになり、差動信号線の使用による設計費用が増加するようになる。

また、電磁気障害物を形成することによって、信号線または接続ポイントに現れる高周波ノイズ要素を防止または除去する方法が考案された。電磁気障害物は、半導体デバイスを含むシステム内にパッケージレベルまたは上位（例えば、ボードレベル）レベルで形成される。例えば、多様なシステムインーパッケージ（System-In-Package; SIP）及びマルチスタックパッケージ（Multi-Stack Package; MSP）に電磁気障害物が組み込まれて

50

いる。一般的に、電磁気障害物としてデカップリングキャパシタが使われるが、このような電磁気障害物は、サイズが大きいため、半導体装置に統合されにくいという問題点がある。

【0011】

特許文献1及び特許文献2には、ボードレベル電磁気障害物が開示されている。特許文献1によれば、集積回路スペーサに電子（フェライト）ビーズを供給し、半導体パッケージの（外部）リードと印刷回路基板（PCB）間の連結を容易に行うことができる。特許文献2によれば、フェライトビーズをビアを介して印刷回路基板の周囲に配置する。

【0012】

従来、ノイズを緩和させる高ロス（loss）の電磁物質を用いて、信号を伝達する電気通路において高周波ノイズ要素を低減させたり、又は、除去した。有線産業分野においては、EMIから転送線を保護する問題を数年間研究してきた。特許文献3には、M-X-Y電磁成分で形成される高ロスの電子物質が開示されている。ここで、Mは、鉄（Fe）、コバルト（Co）及び／またはニッケル（Ni）よりなる金属電磁物質であり、Xは、MとY以外の1つ以上の物質であり、Yは、フッ素（F）、窒素（N）及び／または酸素（O）である。この物質で信号転送ケーブルを被覆し、電源信号を高周波信号の近傍に効果的に伝達することができる。

【0013】

特許文献4によると、デトネーションケーブル(detonation cable)内にフェライトが含まれたポリマーとフェライトビーズを使用することによって、電磁波を防止するだけでなく、ケーブルの伝導部と結合して高周波ノイズを低減させることができる。

【0014】

同様に、特許文献5によると、同様にケーブルの信号伝導部にグラファイト物質を被覆することによって、エアバッグシステムの作動ケーブルを保護することができる。

【特許文献1】特開平01-206688号公報

【特許文献2】特開平03-014284号公報

【特許文献3】米国特許第6534708号明細書

【特許文献4】米国特許第6492588号明細書

【特許文献5】米国特許第6686543号明細書

【発明の開示】

【発明が解決しようとする課題】

【0015】

しかしながら、EMIを低減させるための従来の被覆方法及びボードレベル解決策は、サイズ面や技術面において制約があるため、パッケージレベルで適用せず、且つEMIをさらに抑制させるのに限界がある。したがって、半導体デバイスの信号線やピン数を増加させることなく、半導体デバイスの信号線とターミネーションポイントのレイアウトに影響を与えないまま、ウェーハレベルでの電磁波障害問題を根本的に解決できる技術が必要とされる。

【課題を解決するための手段】

【0016】

前記目的を達成するために、本発明は、電源信号に連結した信号線またはターミネーションポイントに関連した電磁波を効果的に防止できる半導体パッケージを提供する。より詳細には、半導体デバイス製造工程のウェーハレベルで電磁波を防止できる半導体パッケージを提供する。一般的に、ウェーハレベルは、ウェーハを個別半導体ダイに切断する前に使われる工程又は製造技術を意味する。すなわち、本発明は、半導体デバイス外部の別途の付加物や、パッケージ対パッケージ連結または印刷回路基板レベルでの解決方法というより、半導体デバイス自体の設計及びウェーハレベル製造に関するものである。

【0017】

本発明の実施例において、半導体デバイスは、基板に形成される導電性パッドと、導電性パッドに電氣的に連結されるターミネーションポイントと、導電性パッドとターミネー

10

20

30

40

50

ションポイントとの間に形成されるフェライト構造と、を含む。

【0018】

本発明の実施例において、半導体デバイスは、基板に形成される導電性パッドと、導電性パッドに電氣的に連結されるターミネーションポイントと、導電性パッドとターミネーションポイントとを連結する信号線と、導電性パッドとターミネーションポイントとの間に形成されるフェライト構造と、を含む。

【0019】

本発明の実施例において、ボール構造は、ターミネーションポイントの一部として使われる。

【0020】

本発明の実施例において、半導体デバイスの製造方法は、基板に導電性パッドを形成する段階と、基板にターミネーションポイントを形成する段階と、導電性パッドとターミネーションポイントとの間にフェライト構造を形成する段階と、を含む。

【0021】

本発明の実施例において、半導体デバイスの製造方法は、基板に導電性パッドを形成する段階と、基板上に、導電性パッドの少なくとも一部を露出させる第1絶縁層を形成する段階と、第1絶縁層上に、導電性パッドの露出された部分に電氣的に連結される信号線を形成する段階と、信号線上に第2絶縁層を形成する段階と、第2絶縁層に、信号線の一部を露出させる接続孔を形成する段階と、第2絶縁層上にフェライト構造を形成しパターンニングして、接続孔の近傍にフェライト構造を形成する段階と、フェライト構造がターミネーションポイントと信号線の露出された部分との間に位置するように、信号線の露出された部分に電氣的に連結される接続孔にターミネーションポイントを形成する段階と、を含む。

【0022】

本発明の実施例において、半導体デバイスの製造方法は、基板に絶縁層を形成する段階と、絶縁層上に第1フェライト物質層を形成する段階と、第1フォトレジストパターンを形成してパターンニングし、第1フェライト物質層の第1部分を露出させる第1開口部を形成する段階と、第1フェライト物質層の第1開口部に信号線を形成する段階と、第1フォトレジストパターンをパターンニングして、信号線の周囲に第1開口部よりも大きい第2開口部を形成し、第1フェライト物質層の第2部分を露出させる段階と、第1フェライト層の露出された第2部分と第2フェライト層が信号線を取り囲むように、第2開口部に第2フェライト物質層を形成する段階と、第2フェライト物質層上に第2フォトレジストパターンを形成する段階と、第2フォトレジストをマスクとして用いて、信号線を取り囲む第1フェライト層の露出された第2部分と第2フェライト層を含むフェライト構造を形成する段階と、を含む。

【発明の効果】

【0023】

本発明は、半導体パッケージのターミネーションポイントに、フェライト物質よりなるフェライト遮蔽構造を形成することによって、電磁波障害によるノイズ問題を解決する。フェライト遮蔽構造は、ターミネーションポイントの端部を連続的に取り囲むリング形態を有するか、又は、導電性パッドに連結された再配線を連続的に取り囲む円筒形態を有する。したがって、このような構造は、半導体パッケージのサイズに影響を及ぼさないため、パッケージの小型化傾向に適合した方案である。また、パッケージのターミネーションポイントに直接フェライト遮蔽構造を形成することによって、根本的に電磁波障害問題を改善させることができる。

【発明を実施するための最良の形態】

【0024】

以下、添付の図面を参照して、本発明の実施例を詳細に説明する。下記の実施例は、本発明の属する技術分野における当業者が本発明を充分に実施できるように例示されたものであって、本発明の範囲を制限するものではない。本発明の実施例を説明するにあたって

、構造や製造工程の一部については、その説明を省略したり、図面の図示を省略する。これは、本発明の特徴的構成をより明確に示すためである。同様の理由で、図面に図示された構成要素の一部は、誇張して表現したり、又は概略的に表現した。なお、各構成要素のサイズが実際のサイズを反映するものではない。図面の全般において、同一又は同様の構成要素には、同一の参照符号を付けた。

【0025】

本発明は、半導体デバイスの基板を通過する電源信号を伝達する信号線に関するものである。また、本発明は、半導体デバイスに電源信号を伝達するターミネーションポイントに関するものである。それらについての詳細な説明は後述する。

【0026】

本発明は、フェライト構造を用いて電源信号を伝達する信号線またはターミネーションポイントの高周波ノイズを低減させたり、又は除去する。ここで、フェライト構造は、酸化鉄と、少なくとも1つ以上の金属、例えばニッケル（Ni）、亜鉛（Zn）、マンガン（Mn）、コバルト（Co）、マグネシウム（Mg）、アルミニウム（Al）、バリウム（Ba）、銅（Cu）、鉄（Fe）及び／または金属合金とよりなる物質で形成される。形成されるフェライト構造は、近傍の高周波電気信号に対して磁気反応を示す。

【0027】

半導体デバイスに形成されたフェライト構造は、バンプ構造、例えば、ボール構造のターミネーションポイントと関連して説明する。従来技術に公知された通り、バンプは、はんだや金（Au）のような導電性金属で形成される。ターミネーションポイントは、本発明に係るフェライト構造に適合するように変形が可能である。

【0028】

本発明の実施例を説明するに先立って、従来のターミネーションポイントの形態と構造について説明する。図1は、従来技術によりバンプを用いて形成されるターミネーションポイントを示す断面図である。バンプは、はんだまたは金で形成されるボール構造でUBM層上に安着されている。UBM層は、アルミニウムで形成される電気伝導性パッドと接続する。導電性パッドは、基板の表面において絶縁層（ILD）内に形成される。基板は、一般的にシリコンウェーハで形成されるが、半導体または非半導体物質なども使うことができる。ここで、「安着」という単語は、バンプと下部導電性要素（UBM層）が固定された位置で連結され、安定的に電氣的に接続されることを意味する。

【0029】

ターミネーションポイントの形成に際して、UBM層を選択的に使用することができることは、当業者にとって自明である。しかし、ボール構造を下部導電性パッド（またはILD層に露出された導電性信号線）に直接形成することはできるが、UBM層を使用しない場合には、非常に難しい方法である。すなわち、UBM層は、チタニウム（Ti）、タングステン（W）、ニッケル（Ni）、タンタル（Ta）、クロム（Cr）、金（Au）などよりなる物質またはこれらの合金で選択的に形成される。UBM層は、シード層の役割をすることによって、ボール構造の形成を容易にする。

【0030】

UBM層は、Ti、TiN、Crまたはこれらの合金で形成される第1層と、Cu、Au、Ni、TiNまたはこれらの合金で形成される第2層とで構成される。第1層は、導電性パッドまたは信号線に接触し、第2層は、第1層上に形成され、ボール構造を収容する。したがって、UBM層は、異種物質要素間の電氣的連結を効果的に行う。

【0031】

UBM層は、金属、金属合金及び／または導電性物質よりなる構造であって、バンプ、例えば、ボール構造と他の構造物、例えば、導電性パッドまたは信号線間の接着、接続及び／または電氣的連結の役割をする。

【0032】

本発明に係る一実施例が図2に示されている。図2は、電源信号を伝達する信号線またはターミネーションポイントの高周波ノイズ問題をウェーハレベルで解決できる構造の方

10

20

30

40

50

案の一例を示す。ターミネーションポイント100は、基板110に形成される導電性パッド114を有する。図示してはいないが、導電性パッド114は、基板110に形成される信号線、導電性ビア及び／または導電性領域などに連結される。導電性パッド114の形成後、基板110上に非活性層112を形成し、導電性パッド114を露出させるようにパターニングする。非活性層112上に第1絶縁層118を形成し、導電性パッド114を露出させるようにパターニングする。ここで、形成及びパターニング工程が2つ以上の別の工程を意味するものではなく、当該物質層を形成し、いろいろな形態でパターニングするにあたって、従来の技術及び工程が使われることができることは当業者にとって自明である。

【0033】

10

図2に示されるように、導電性パッド114に再配線120が連結される。導電性パッド114は、基板に横方向に形成される信号線及び／または基板に縦方向に形成される導電性ビアに連結される。一般的に、再配線120は、基板110において互いに離れて位置する導電性パッドとターミネーションポイントとを連結する。ボール構造は、大きいため、導電性パッドに比べて互いに一層遠く離れて位置しなければならない。したがって、再配線120は、本発明に係る信号線としての役割をする。

【0034】

再配線120は、上方に位置する第2絶縁層122により露出され、UBM層124に連結される。UBM層124にボール構造126、例えば、はんだボールが安着される。従来のターミネーションポイント構造とは異なって、本発明の特徴と言えるフェライト構造130がボール構造126と導電性パッド114との間に形成される。ここで、ボール構造と導電性パッドとの間は、フェライト構造の位置関係を示すものであり、導電性パッド114からボール構造126を介して外部回路に伝達される信号は、フェライト構造130を通過しなければならない。このような関係は、ボール構造126から導電性パッド114に通る信号も同様である。

20

【0035】

フェライト構造130は、UBM層124に接触しているボール構造126の下部を取り囲む環状で形成される。環状フェライト構造130は、色々な形態で形成されることができる。図3に、楕円形130a、矩形130b、八角形130cのフェライト構造が示されている。図示されたフェライト構造の中央円形は、ボール構造126の形態、UBM層124の形態及び／または再配線120を露出させる第2絶縁層122の接続孔117（図5A乃至図5F参照）の形態などを考慮して形成される。または、フェライト構造の中央を矩形で形成することができる。仮に、フェライト構造が電源信号の電気伝導性経路に適合するものなら、ターミネーションポイントの形態が何でも構わない。

30

【0036】

本発明に係るフェライト構造130は、近傍を通過する高周波信号を緩和させる役割をする。すなわち、フェライト構造130の形成物質は、近傍を通過する電気信号に対して磁気反応をする。通過する高周波信号に対する反応として、フェライト構造130から発生する電磁気場は、高周波信号の相変化に抵抗して信号の振幅（強度）を減少させる。従って、本発明に係るフェライト構造130は、その通過する電気信号に近接するように設置することが好ましい。フェライト構造130のサイズ、形態、位置などの設計問題は、ターミネーションポイントの設計及び／または連結信号線用レイアウト領域のような半導体デバイスの全体的な設計に応じて決定される。

40

【0037】

図4は、本発明に係るターミネーションポイント200の他の例を示す。図2に示された実施例とは異なって、ボール構造126が導電性パッド114に直接形成されている。UBM層124は、ボール構造126と導電性パッド114の電氣的連結を向上させる。フェライト構造230は、前述した実施例と同様に、ボール構造126と導電性パッド114との間に配置される。

【0038】

50

図5A乃至図5Fは、半導体デバイスにターミネーションポイントとフェライト構造を形成する工程を示す断面図である。図5Aを参照すれば、従来の電気メッキまたはスパッタリング方法を用いて基板110上に導電性パッド114を形成する。導電性パッド114上に、従来工程により酸化層で形成される非活性層112を形成し、導電性パッド114を露出させる。図示してはいないが、導電性パッド114は、基板110に横方向に形成される信号線、基板110に縦方向に形成される導電性ビア及び／または導電性パッド114下に位置する導電性領域に多様に連結する。ここで、導電性パッドは、広い意味において、ウェーハレベル半導体デバイス上に形成され且つ電気信号が存在する導電性ポイントを含む。

【0039】

非活性層112上に、1つ以上の絶縁層物質、例えば、SiNで形成される第1絶縁層118が形成される。第1絶縁層118を介して導電性パッド114の少なくとも一部が露出される。第1絶縁層118上に、導電性パッド114の露出された部分に連結される再配線120（本発明の実施例において信号線とも言う）が形成される。再配線120は、従来のフォトリソグラフィ及びエッチング工程により金属または金属合金で形成され、パターンニングされる。そして、再配線120上に第2絶縁層122が形成される。第2絶縁層122は、再配線120の一部を露出させる接続孔117を有する。第2絶縁層122は、スピコート法で再配線120の上面に形成され、従来のフォトリソグラフィ及びエッチング工程により選択的にパターンニングされる。接続孔117は、ターミネーションポイントを形成できる程度に十分に信号線や導電性パッドを露出させることができるものなら、どんな形態でも可能である。

【0040】

図5Bを参照すれば、第2絶縁層122上に、接続孔117の近傍まで覆うフェライト層132が形成される。フェライト層132は、酸化鉄と、少なくとも1つ以上の金属、例えば、ニッケル、亜鉛、マンガン、コバルト、マグネシウム、アルミニウム、バリウム、銅、鉄及び／またはこれらの合金とよりなる物質で形成される。フェライト層132は、1つの同じ物質層で所定の厚さで形成されるか、又は、異なる物質よりなる多層で形成されることができ、隣接した要素との機械的接着及び電氣的連結を向上させる。フェライト層132は、1つの工程により所定の厚さで形成されるか、一連の工程により厚さを増加させて形成されることができ。例えば、フェライト層132の厚さは、約1000μm～1μmである。

【0041】

フェライト層132の形成後、従来技術を用いてフォトレジスト層を形成しパターンニングして、フォトレジストパターン140を形成する。フォトレジストパターン140は、フェライト層から形成されるべきフェライト構造の形態を限定する。図5Cを参照すれば、フォトレジストパターン140を用いてフェライト層132を選択的に除去し、フェライト構造を完成する。

【0042】

図5Dを参照すれば、フェライト構造130の形成後、フォトレジストパターン140が除去される。それから、フェライト構造130の上部面に接着層133が形成される。接着層133は、他のターミネーションポイント要素、例えばUBM層やボール構造との物理的接着及び／または電氣的連結を向上させる。接着層133は、従来技術に係るフォトリソグラフィ及びエッチング工程により形成される。接着層133は、Ti、Ta、Crの少なくとも1つ以上よりなる物質で形成される。接着層133の形成後、フェライト構造130にUBM層及びボール構造が形成される。したがって、接着層133は、フェライト構造130の一部をなす要素中の1つである。

【0043】

図5Eは、ターミネーションポイントの形成方法の他の例を示す。図5Aと同じ部分もあるが、例えば、接続孔117が形成されれば、フォトレジストパターン142が形成され、接続孔117の近傍に1つ以上のフェライト形成領域135を選択的に露出させる。

10

20

30

40

50

1つ以上のフェライト形成領域135にフェライト物質を充填した後、電気メッキ工程によりフェライト構造130を形成する。

【0044】

接着層133は、選択的にフェライト構造130の一部として含まれることができる。

【0045】

図5Fを参照すれば、シード層136が形成される。シード層136は、Ti及びTiを含む合金で形成される第1（下部）シード層と、Cu、Niまたはこれらの合金で形成される第2（上部）シード層とを含む。第2絶縁層122上にシード層136を形成した後、フォトレジスト層142が形成されパターンニングされる。フェライト形成領域135においてシード層136がフォトレジストパターン142に選択的に露出された状態で、実質的にフェライト構造130を形成するフェライト物質がシード層136の露出された部分に蒸着、例えば、電気メッキされる。フェライト構造130の形成後、フェライト構造130に含まれないフォトレジストパターン142とシード層136の一部が除去される。

10

【0046】

図4に示されるように、導電性パッド114がボール構造126の真下に形成されるターミネーションポイント構造を構成することができる。このような環境で、非活性層112と第1絶縁層118により露出された導電性パッド114上にUBM層124が形成される。図5A乃至図5Fと関連して説明した方法により、第1絶縁層118上にフェライト構造230を形成した後、UBM層124を形成する。したがって、ボール構造126がUBM層124上に安着される。

20

【0047】

フェライト構造130上にUBM層124が形成される代わり、UBM層124上にフェライト構造130、230が形成されてもよい。すなわち、非活性層112と第1絶縁層118を介して導電性パッド114を露出させる接続孔117を形成した後、導電性パッド114に電氣的に連結される第1絶縁層118上に、UBM層124を形成する。それから、前述した方法（図5A乃至図5Fに示された方法）により、UBM層124上にフェライト構造130、230を形成する。接着層133は、選択的に形成することができる。すなわち、接着層133は、フェライト構造130、230とUBM層124との間及び／またはフェライト構造130、230とボール構造126との間に形成される。

30

【0048】

図6及び図7は、本発明のさらに他の実施例を示す。しかし、本実施例では、ターミネーションポイントよりは信号線と関連したフェライト構造に重点をおく。前述した実施例において、フェライト構造は、ターミネーションポイント、例えば、ボール構造126の端部と導電性パッドとの間に形成される。フェライト構造は、ターミネーションポイント、例えば、接続孔内に安着されたボール構造の下部を取り囲む端部に近接するように位置する。最上層は、製造工程で容易に得ることができるので、フェライト構造を形成した後続工程を最小化できるため、導電性パッドまたは信号線を連結するボール構造を直接支持する最上層にフェライト構造を形成することが好ましい。

40

【0049】

図6及び図7を参照すれば、フェライト構造をターミネーションポイントの端部に近接した領域から導電性パッドに近い位置に移動させた。本実施例において、環状フェライト構造430は、ボール構造126と導電性パッド114とを連結する再配線120の周囲に形成される。このような配列は、図6に示されている。ここで、環状は、再配線120を取り囲む形状を言う。環状フェライト構造430の実際の外部形態は、楕円形とは大いに異なる。環状フェライト構造430は、断面形態の信号線を取り囲むが、フェライト物質の十分な量を信号線の近くまでに導くことができるように、規則的なまたは不規則な外部形態を有する。

【0050】

図7は、再配線120の周囲に形成されるフェライト構造430の形態及び位置を示す

50

断面図である。再配線 120 とフェライト構造 430 は、第 1 絶縁層 118 と第 2 絶縁層 122 との間に介在される。本実施例のフェライト構造は、ボール構造 126 と導電性パッド 114 との間の信号線に連結された信号に対する効果面において前述した実施例のもの（130、230）と類似している。すなわち、本実施例に係るフェライト構造 430 は、信号線により伝達された高周波信号を緩和させる。

【0051】

このような効果は、ボール構造の安着位置から離隔配置されたフェライト構造の位置から起因する。他の実施例では、このような効果を信号線に沿って所定の間隔で形成される多重フェライト構造から得ることができる。図 2 乃至図 4 に示されたフェライト構造と図 6 及び図 7 に示されたフェライト構造とを組み合わせることで形成することができる。

10

【0052】

図 8 A 乃至図 8 E は、図 6 及び図 7 に示されたフェライト構造を形成する方法を示す断面図である。図 8 A を参照すれば、基板 110 上に第 1 絶縁層 112 が形成され、第 1 絶縁層 112 上に第 2 絶縁層 118 が形成される。そして、スパッタリング工程により第 2 絶縁層 118 上に第 1 フェライト物質層 432 を形成する。

【0053】

図 8 B を参照すれば、第 1 フェライト物質層 432 上にフォトリソ層を形成しパターニングして、第 1 開口部を有する第 1 フォトリソパターン 440 を形成する。第 1 開口部を介して第 1 フェライト物質層 432 の第 1 部分が露出される。第 1 開口部は、再配線 120 の形態に応じて形成される。第 1 再配線 120 の第 1 幅は、図 8 B 乃至図 8 E に示されているが、再配線 120 が基板 110 の長さに応じて形成されるという事実は当業者にとって自明である。したがって、電気メッキ工程により第 1 フェライト物質層 432 の露出された部分上において第 1 フォトリソパターン 440 内に再配線 120 を形成する。

20

【0054】

図 8 C を参照すれば、第 1 フォトリソパターン 440 をパターニングして、第 1 フェライト物質層 432 の露出された第 1 部分よりも大きい、第 1 フェライト物質層 432 の第 2 部分を露出する第 2 開口部を形成する。第 2 開口部は、以降に形成されるフェライト構造の第 2 幅によって限定される。または、第 1 フォトリソ層 440 を除去し、他のフォトリソ層を形成することによって、第 2 開口部を形成することができる。しかし、第 1 フォトリソ層 440 を再パターニングすることと同一である。

30

【0055】

図 8 D を参照すれば、第 2 開口部内に、第 1 フェライト物質層 432 の露出された第 2 部分と再配線 120 を覆う第 2 フェライト物質層 434 を形成する。このような方式で、環状フェライト構造 430 が再配線 120 の周囲に完成される。

【0056】

図 8 E を参照すれば、第 1 フォトリソパターン 440 が除去され、少なくとも 1 つ以上の第 2 フォトリソパターン 442 が形成され、第 1 及び第 2 フェライト物質層 432、434 を選択的に除去するのに使われ、所定の長さを有するフェライト構造を完成する。そして、図 6 及び図 7 に示されるように、フェライト構造 430 上に第 2 絶縁層 122 を形成する。したがって、ターミネーションポイント要素が形成される。

40

【0057】

本明細書と図面には、本発明に係る好適な実施例を開示しており、特定の用語が使われたが、これは、ただ本発明の技術内容を容易に説明し、且つ発明の理解を助けるための一般的な意味として使われたものであって、本発明の範囲を限定しようとするのではない。ここに開示された実施例他以外にも、本発明の技術的思想に基づく他の変形例が実施可能であるということは、本発明の属する技術分野における通常の知識を有する者にとって自明である。例えば、本発明の実施例においては、ウェーハレベルターミネーションポイントの一例としてボール構造を示しているが、いろいろな他の構造を使用して類似の機能（導電性）を行うことができる。物質層及び構成要素を形成するのに使われる特定の製造工

50

程が言及されたが、これに限定されない。

【0058】

実施例を説明するにあたって、構造や製造工程の一部については、その説明を省略したり、図面の図示を省略する。これは、本発明の特徴的構成をより明確に示すためである。同様の理由で、図面に図示された構成要素の一部は、誇張して表現したり、又は概略的に表現した。なお、各構成要素のサイズが実際のサイズを反映するものではない。水平、垂直、上部、下部、横断、通過などのような用語は、相対的で且つ叙述的な用語であって、強制的、又は文字的な解析を要求せず、本発明の実施例に係る構成要素間の関係を示すものではない。上部という用語は、層間及び／または要素間の関係だけでなく、他の層または他の要素上に直接形成される関係を表すのに使われた。

10

【図面の簡単な説明】

【0059】

【図1】従来技術に係るボール構造のターミネーションポイントを示す断面図である。

【図2】本発明の一実施例に係るフェライト構造を有するデバイスを示す断面図である。

【図3】図2に示されたデバイスのフェライト構造のいろいろな例を示す平面図である。

【図4】本発明の他の実施例に係るフェライト構造を有するデバイスを示す断面図である。

。

【図5A】本発明の多様な実施例に係る製造方法を示す断面図である。

【図5B】本発明の多様な実施例に係る製造方法を示す断面図である。

【図5C】本発明の多様な実施例に係る製造方法を示す断面図である。

20

【図5D】本発明の多様な実施例に係る製造方法を示す断面図である。

【図5E】本発明の多様な実施例に係る製造方法を示す断面図である。

【図5F】本発明の多様な実施例に係る製造方法を示す断面図である。

【図6】本発明のさらに他の実施例に係るフェライト構造を有するデバイスを示す断面図である。

【図7】本発明のさらに他の実施例に係るフェライト構造を有するデバイスを示す断面図である。

【図8A】本発明のさらに他の実施例に係る製造方法を示す断面図である。

【図8B】本発明のさらに他の実施例に係る製造方法を示す断面図である。

【図8C】本発明のさらに他の実施例に係る製造方法を示す断面図である。

30

【図8D】本発明のさらに他の実施例に係る製造方法を示す断面図である。

【図8E】本発明のさらに他の実施例に係る製造方法を示す断面図である。

【符号の説明】

【0060】

100、200、300、400、500 半導体パッケージ

110 集積回路チップ

112 活性面

114 入出力パッド

116 非活性層

118 第1絶縁層

40

120 再配線

122 第2絶縁層

124 UBM層

126 外部接続端子

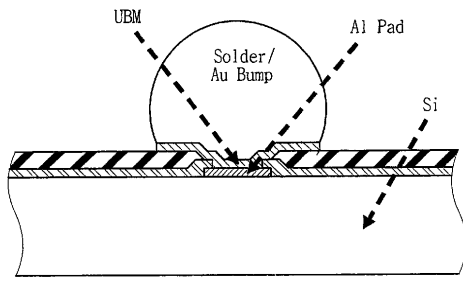
130、130a、130b、130c、230、330 フェライト遮蔽リング

132、432、434、436、438 フェライト層

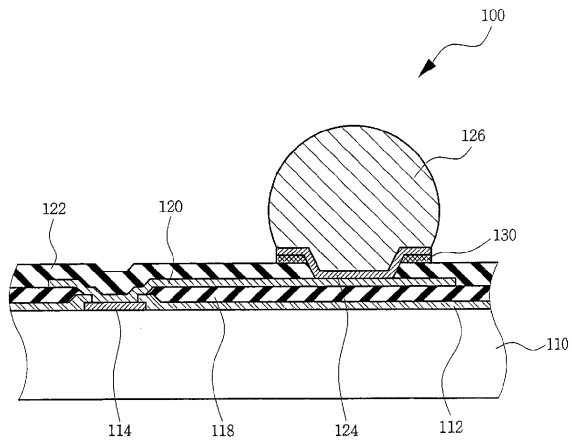
140、142、440、442、444 フォトレジストパターン

430、530 フェライト遮蔽円筒

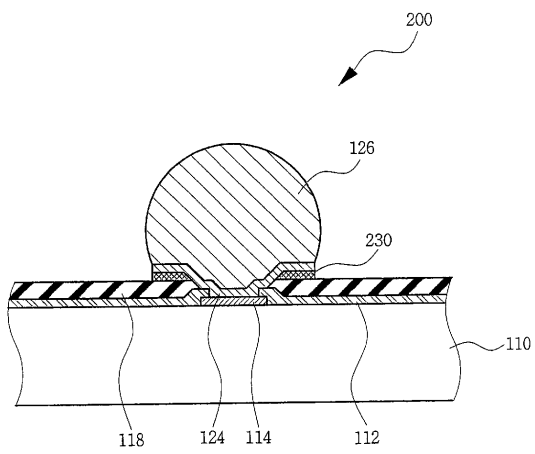
【図 1】



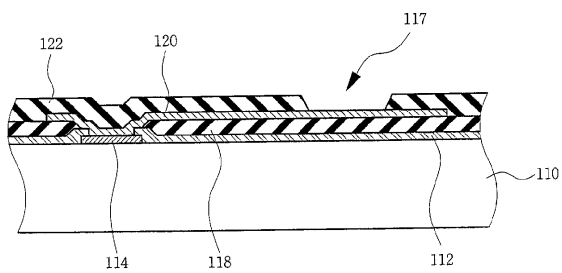
【図 2】



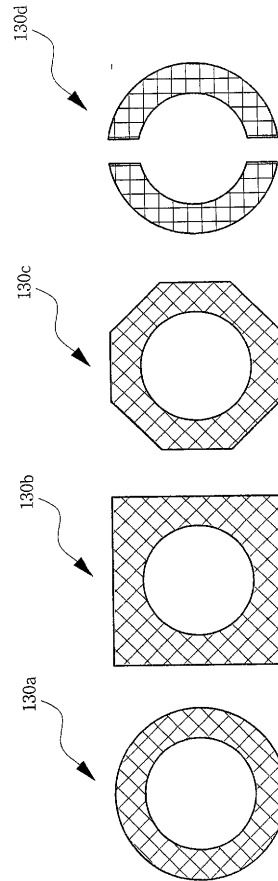
【図 4】



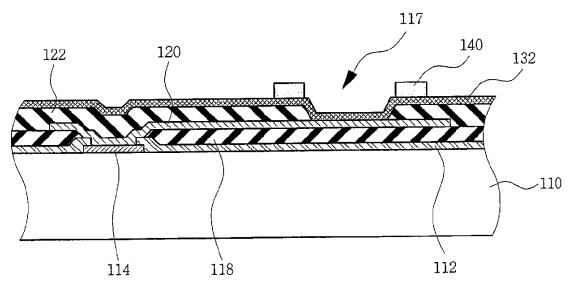
【図 5 A】



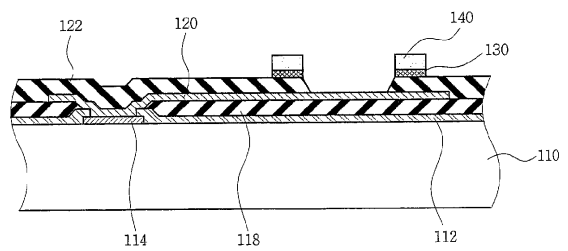
【図 3】



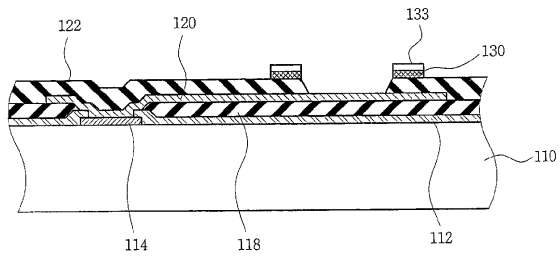
【図 5 B】



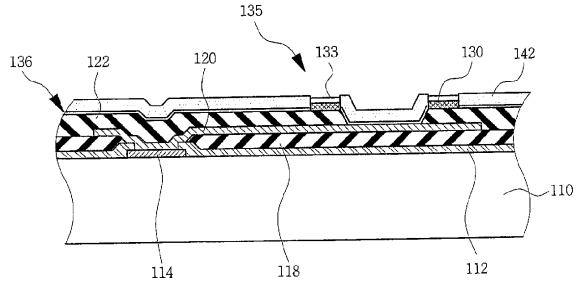
【図 5 C】



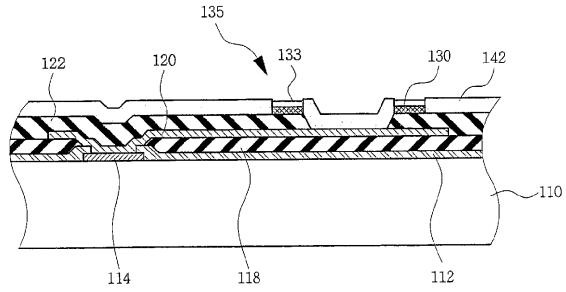
【図 5 D】



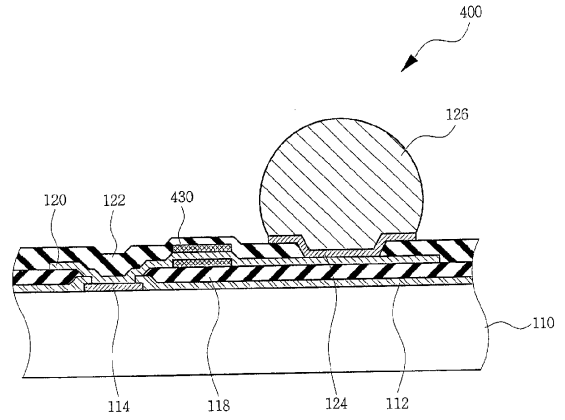
【図 5 F】



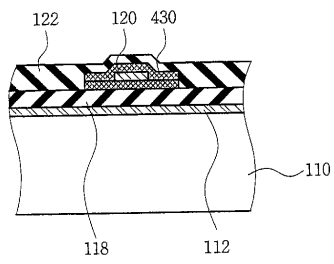
【図 5 E】



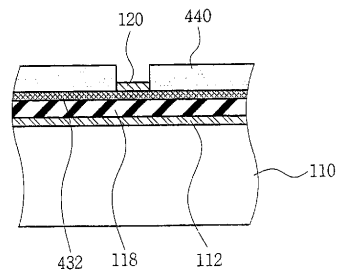
【図 6】



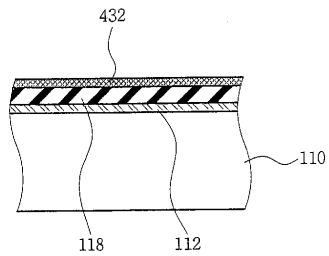
【図 7】



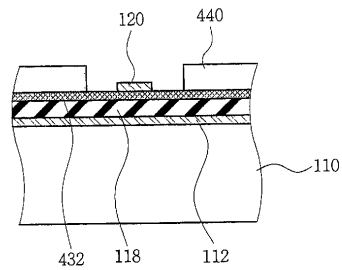
【図 8 B】



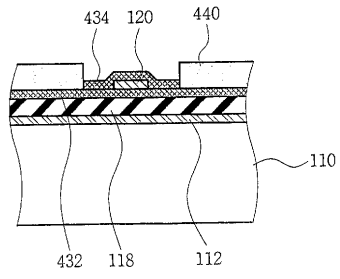
【図 8 A】



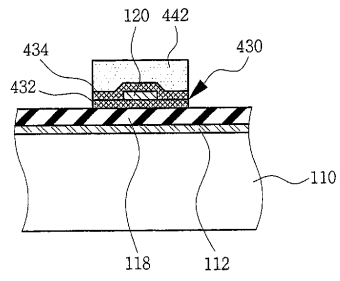
【図 8 C】



【図 8 D】



【図 8 E】



フロントページの続き

(72)発明者 宋 垠錫

大韓民国ソウル特別市冠岳區奉天1洞662-105番地

(72)発明者 姜 芸炳

大韓民国京畿道華城市台安邑半月里(番地なし) 新靈通現代3次アパート310棟1501號

(72)発明者 李 始勳

大韓民国京畿道龍仁市器興邑盈德里(番地なし) 住公靈通ビレッジ105棟103號

合議体

審判長 丸山 英行

審判官 杉浦 貴之

審判官 小関 峰夫

(56)参考文献 特開2003-347441(JP, A)

特開平4-174543(JP, A)

特開平2005-217222(JP, A)

特表2007-536752(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/00

H01L 23/12