



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I532158 B

(45)公告日：中華民國 105 (2016) 年 05 月 01 日

(21)申請案號：102117939

(22)申請日：中華民國 102 (2013) 年 05 月 21 日

(51)Int. Cl. : **H01L27/146 (2006.01)**

(30)優先權：2012/07/06 美國 13/543,592

(71)申請人：豪威科技股份有限公司 (美國) OMNIVISION TECHNOLOGIES, INC. (US)
美國(72)發明人：陳剛 CHEN, GANG (SG)；毛 杜立 MAO, DULI (US)；戴幸志 TAI, HSIN CHIH
(TW)

(74)代理人：陳長文

(56)參考文獻：

TW 201010418A1

US 2007/0023796A1

審查人員：趙芝婷

申請專利範圍項數：21 項 圖式數：5 共 22 頁

(54)名稱

具改良效能之大型互補金屬氧化物半導體影像感測器像素

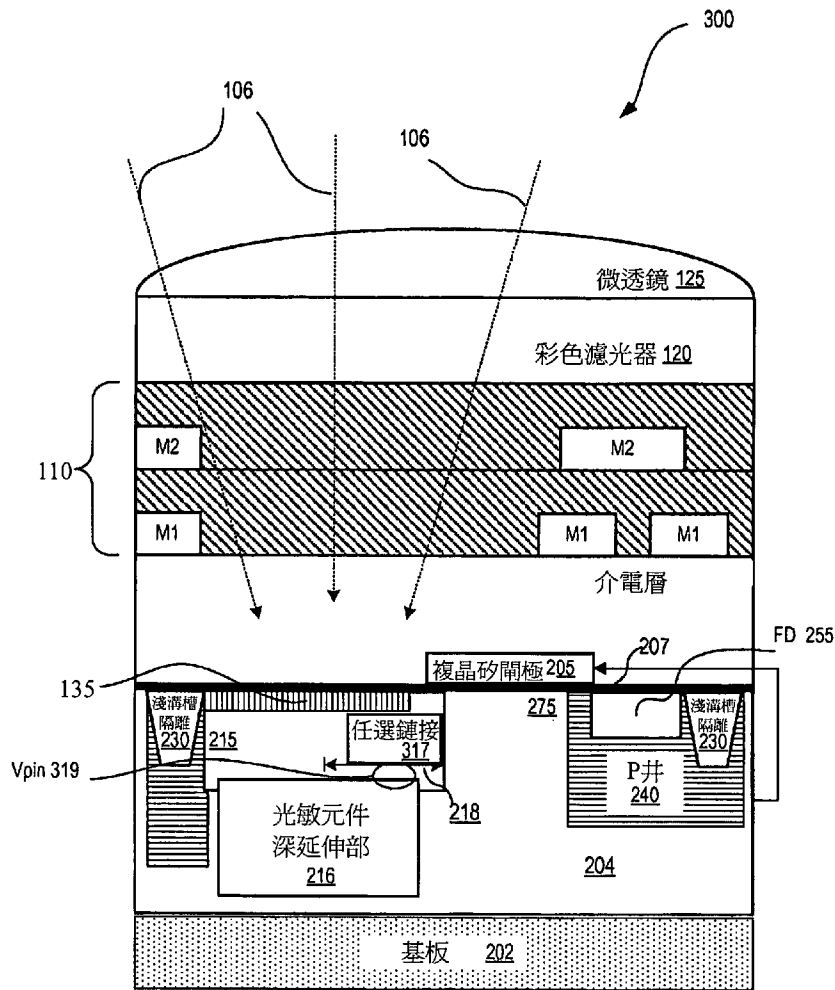
LARGE CMOS IMAGE SENSOR PIXEL WITH IMPROVED PERFORMANCE

(57)摘要

本發明揭示一種影像感測器像素，其包含具有一第一摻雜類型、安置在半導體材料中之一光敏元件。具有該第一摻雜類型之一深延伸部安置在該半導體材料中之該光敏元件下面且與其重疊。一浮動擴散安置在該半導體材料中。一傳送閘極安置在安置於該半導體材料上方之一閘極氧化物上方。該傳送閘極安置在該光敏元件與該浮動擴散之間。該光敏元件及該深延伸部以從該傳送閘極下方延伸之一「U」型形狀堆疊在該半導體材料中。

An image sensor pixel includes a photosensitive element having a first doping type disposed in semiconductor material. A deep extension having the first doping type is disposed beneath and overlapping the photosensitive element in the semiconductor material. A floating diffusion is disposed in the semiconductor material. A transfer gate is disposed over a gate oxide that is disposed over the semiconductor material. The transfer gate is disposed between the photosensitive element and the floating diffusion. The photosensitive element and the deep extension are stacked in the semiconductor material in a "U" shape extending from under the transfer gate.

指定代表圖：



符號簡單說明：

106 · · · 光

110 · · · 金屬堆疊

120 · · · 彩色濾光器層

125 · · · 微透鏡

135 · · · p 型釘紮區
域

204 · · · 磊晶層/半
導體材料

205 · · · 複晶矽閘極

207 · · · 閘極氧化物

215 · · · 光敏元件

216 · · · 光敏元件深
延伸部

218 · · · 光敏元件之
中心與傳送電晶體閘
之邊緣之間之間隔

230 · · · 淺溝槽隔離
(STI)

240 · · · P 型井

255 · · · 浮動擴散區
域/浮動擴散

275 · · · 導電通道

300 · · · 影像感測器
像素

317 . . . 鏈接區域

319 · · · 最高電位

$$V_{pin}$$

M1 . . . 金屬層

M2 . . . 金屬層

發明摘要

公告本

※ 申請案號： 102117939

※ 申請日： 102.5.21

※IPC 分類： H01L 27/146 (2006.1)

【發明名稱】

具改良效能之大型互補金屬氧化物半導體影像感測器像素
LARGE CMOS IMAGE SENSOR PIXEL WITH IMPROVED
PERFORMANCE

【中文】

本發明揭示一種影像感測器像素，其包含具有一第一摻雜類型、安置在半導體材料中之一光敏元件。具有該第一摻雜類型之一深延伸部安置在該半導體材料中之該光敏元件下面且與其重疊。一浮動擴散安置在該半導體材料中。一傳送閘極安置在安置於該半導體材料上方之一閘極氧化物上方。該傳送閘極安置在該光敏元件與該浮動擴散之間。該光敏元件及該深延伸部以從該傳送閘極下方延伸之一「U」型形狀堆疊在該半導體材料中。

【英文】

An image sensor pixel includes a photosensitive element having a first doping type disposed in semiconductor material. A deep extension having the first doping type is disposed beneath and overlapping the photosensitive element in the semiconductor material. A floating diffusion is disposed in the semiconductor material. A transfer gate is disposed over a gate oxide that is disposed over the semiconductor material. The transfer gate is disposed between the photosensitive element and the floating diffusion. The photosensitive element and the deep extension are stacked in the semiconductor material in a "U" shape extending from under the transfer gate.

【代表圖】

【本案指定代表圖】：第（3）圖。

【本代表圖之符號簡單說明】：

106	光
110	金屬堆疊
120	彩色濾光器層
125	微透鏡
135	p型釘紮區域
204	磊晶層/半導體材料
205	複晶矽閘極
207	閘極氧化物
215	光敏元件
216	光敏元件深延伸部
218	光敏元件之中心與傳送電晶體閘之邊緣之間之間隔
230	淺溝槽隔離(STI)
240	P型井
255	浮動擴散區域/浮動擴散
275	導電通道
300	影像感測器像素
317	鏈接區域
319	最高電位 V_{pin}
M1	金屬層
M2	金屬層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

具改良效能之大型互補金屬氧化物半導體影像感測器像素
LARGE CMOS IMAGE SENSOR PIXEL WITH IMPROVED
PERFORMANCE

【技術領域】

本發明大體上係關於成像。更特定言之，本發明之實例係關於基於互補金屬氧化物半導體之影像感測器。

【先前技術】

影像感測器已變得普遍存在。其等廣泛用於數位照相機、蜂巢式電話、保全攝影機以及醫療、汽車及其它應用中。用來製造影像感測器(且特定言之，互補金屬氧化物半導體(CMOS)影像感測器(CIS))之技術繼續以較大步伐推進。舉例而言，對較高解析度及較低功率消耗之需求已促進此等影像感測器之進一步小型化及整合。

其中大小及影像品質尤其重要之兩個應用領域係保全及汽車應用。對此等應用而言，影像感測器晶片通常必須提供一高品質影像且在光譜之近紅外部分中具有改良之靈敏度。爲了達成此等特性，光敏孔徑應儘可能大且具有極深光二極體區域以收集更多近紅外光。

像素(即，像元)填充因數表示一像素對光敏感之表面區域之分率。像素間距爲一成像裝置中鄰近像素之間之實體距離。隨著像素間距減小，像素填充因數已變小，原因在於隨著像素之光敏區域之大小減小，主動電路元件及金屬互連線在每一像素中佔用之區域之比例增大。

解決像素填充因數損失之一方法係在每一像素之光敏部分之正

上方使用一微尺度透鏡(即，微透鏡)，以使光直接聚焦朝向像素內之區域之光敏部分。解決像素填充因數損失之另一方法係使用背面照明(BSI)影像感測器，其將主動像素電路元件及金屬互連線放置在一影像感測器晶粒之一正面上且將光敏元件放置在基板內面向一影像感測器晶粒之一背面。

通常將一像素中所包含之電晶體之一者稱爲一傳送電晶體，其包含安置在光敏元件與一像素之浮動擴散之間之一傳送閘極。該傳送閘極安置在一閘極氧化物上。光敏元件、浮動擴散區域及閘極氧化物安置在一基板上。

在操作期間，當施加一偏壓電壓至傳送閘極時，可在傳送閘極下方形成一導電通道區域，以將電荷從光敏元件傳送至像素之浮動擴散區域。一降級影像可起因於習知像素結構無法從光敏元件移除全部電荷，使得在像素之連續讀取期間保留一殘餘信號。保留在光敏元件中之此剩餘資訊(其使影像品質降級)經常被稱爲影像滯後、殘餘影像、鬼影或圖框至圖框保留。爲了最大化從愈來愈小之像素導出之影像品質，已非常專注於藉由最佳化傳送閘極結構之細節及其與光二極體之接近來改良載子從光二極體之傳出。

此外，在繼續努力最小化影像感測器時，最大化一光二極體可保留之載子之數目(其亦稱爲最大井容)以及最大化從像素讀取信號時電荷至電壓之轉換已成爲焦點。大小減小之光二極體亦經最佳化以具有較大光譜靈敏度以補償其等減小之收集區域。舉例而言，已開發出極深地摻雜至基板中之小型光二極體以改良紅色及紅外靈敏度。

隨著像素尺寸變得更小，背景電流可變成總信號之一較大分率，這減小信雜(S/N)比及動態範圍(DNR)。對一些應用而言，DNR之損失及伴隨之影像品質降級已逆轉至少小型化一影像感測器之光二極體元件以便增加涉及低光、高對比度場景或長波長光之應用之可用信

號載子數目之動力。隨著光二極體之外部區域與傳送閘極之間之距離增加，可存在驅動信號載子朝向傳送閘極之減少的橫向電場。隨著信號載子接著更多取決於擴散進行其等從光二極體之傳出，可留下更多信號載子且導致影像滯後。對較大光二極體而言，更充分地提取信號載子以減少影像滯後變得更為重要。

【圖式簡單繪示】

參考附圖描述本發明之非限制性且非詳盡之實施例，其中除非另有指定，否則貫穿各個視圖，相同參考數字指代相同部分。

圖1係一習知影像感測器像素之一橫截面視圖。

圖2係包含適於改良對紅外輻射之靈敏度之一光二極體垂直摻雜輪廓之一習知影像感測器像素之一橫截面視圖。

圖3係根據本發明之教示之一影像感測器像素之一實例之一橫截面視圖。

圖4展示根據本發明之教示之一影像感測器像素之一實例之一佈局視圖。

圖5係圖解說明根據本發明之教示之包含具有影像感測器像素之一像素陣列之一成像系統之一實例之一圖式。

貫穿圖式之若干視圖，對應參考符號指示對應組件。熟習此項技術者將瞭解，圖中之元件係為簡單及清楚起見進行圖解說明且不必按比例繪製。舉例而言，圖中之一些元件之尺寸可相對於其他元件放大以幫助改良對本發明之各個實施例之理解。再者，在商業上可行之實施例中，有用或必需之常見但易於理解之元件經常不進行描繪，以便促進本發明之此等各個實施例之一阻礙較少之視圖。

【實施方式】

本文描述包含一CMOS影像感測器之一設備之實例，該CMOS影像感測器具有以大型光二極體為特徵之例示性像素設計(其可具有增

加之靈敏度以及減少之影像滯後)。在以下描述中陳述許多具體細節以提供對該等實施例之一透徹理解。然而，熟習此項技術者將認知，可在沒有該等具體細節之一或多者之情況下或使用其他方法、組件、材料等實踐本文所描述之技術。在其他例項中，並未展示或詳細描述熟知結構、材料或操作，以免使某些態樣模糊。

貫穿本說明書，對「一項實施例」、「一實施例」、「一個實例」或「一實例」之引用意謂結合該實施例或實例所描述之一特定特徵、結構或特性係包含在本發明之至少一實施例或實例中。因此，在貫穿本說明書之各處出現之片語(諸如，「在一項實施例中」或「在一實例中」)不必皆指相同實施例或實例。此外，可以任何合適之方式在一或多項實施例或實例中組合特定特徵、結構或特性。

下文係藉由參考附圖對本發明之實例之描述中使用的術語及元件進行之詳細描述。

習知稱為用於一固態影像拾取設備之一影像感測器係一互補金屬氧化物半導體(CMOS)影像感測器。一典型的CMOS影像感測器(CIS)像素操作如下。光入射在一微透鏡上，該微透鏡透過一濾光器將該光聚焦至一光敏元件。該光敏元件偵測該光且將該光轉換成與所偵測到之光之強度成比例之一電信號。傳送閘極將該電信號從該光敏元件傳送至浮動擴散區域。

圖1圖解說明包含一習知傳送閘極結構之一正面照明CIS之一習知影像感測器像素100之一橫截面視圖。一金屬堆疊110包含金屬層(諸如，金屬層M1及M2)，該等金屬層以此一方式圖案化在一介電層上方，該介電層如所示般安置在閘極氧化物107及複晶矽閘極105上方以產生一光學路徑，入射在像素100上之光106可穿過該光學路徑抵達光敏或光二極體(PD)元件115。為了實施一彩色CIS，像素100進一步包含沿著光106之光學路徑安置之一彩色濾光器層120。在一實例中，

彩色濾光器層120安置在微透鏡125下方。微透鏡125有助於將光106聚焦至光敏元件115上。一影像感測器包含以二維列及行之一陣列配置在一較大基板中之若干影像感測器像素100(即，如所展示，延伸超出基板102)。

再參考圖1，像素100進一步包含安置在磊晶層104上之一P型摻雜井140中之一浮動擴散(FD)區域155。如圖1中所展示，磊晶層104安置在基板102上。淺溝槽隔離(STI) 130亦安置在磊晶層104中或磊晶層104上。具有一傳送複晶矽閘極105之一傳送電晶體安置在光敏元件115與FD區域155之間，且用於將從光敏元件115輸出之信號傳送至浮動擴散區域155。當將一偏壓電壓施加至傳送閘極(複晶矽閘極105)時，可在傳送閘極(複晶矽閘極105)下方形成一導電通道。通道形成之偏壓電壓可稱為閘極臨限電壓(V_t)。一p型釘紮區域135覆蓋延伸至STI 130絕緣邊界及傳送複晶矽閘極105電極之邊緣之像素光敏區域。

像素100操作如下。在一積分周期(其亦可稱為一曝光或累積周期)期間，光106入射在光敏元件115上。光敏元件115回應於入射光106產生一電信號。該電信號係保持在光敏元件115中。在此階段，可關閉傳送電晶體。在一實例中，複晶矽閘極105上之偏壓電壓可為一負電壓。

當複晶矽閘極105上之偏壓電壓小於其臨限電壓時，該複晶矽閘極105下方之通道有效地變成抵抗電荷流。產生傾向於阻礙從光敏元件115至浮動擴散區域155之電荷運動之一能量障壁。

在積分周期之後，開啓複晶矽閘極105以讀出光敏元件115。在一實例中，可將一正偏壓電壓施加至複晶矽閘極105。當複晶矽閘極105上之偏壓增加時，該複晶矽閘極下方靠近FD區域155之通道首先變得導電。當複晶矽閘極105上之偏壓增加且接近臨限電壓時，該通道可繼續逐漸變得朝向光敏元件115導電。該複晶矽閘極105下方之通道區

域中之電位取決於通道區域內每一點處之摻雜濃度。在一習知傳送閘極通道摻雜結構中，電位從光敏元件115朝著FD區域155逐漸減少，藉此產生有助於電荷從該光敏元件115傳送至該浮動擴散FD區域155之一橫向電場。在已將光敏元件115中之電信號傳送至FD區域155之後，關閉複晶矽閘極105以啟動隨後之一後續積分周期。在啟動一後續積分周期之前，可將光敏元件及FD兩者設定至一初始狀態，或在已移除光敏元件115中之大多數剩餘信號載子之後重設光敏元件及FD兩者。

在以信號容量為代價針對解析度進行最佳化之一習知CIS像素中，光敏元件橫向尺寸可在0.9微米至6微米之範圍內。此等像素之光敏元件垂直摻雜輪廓可在0.5微米至3微米之範圍內。具有此等小尺寸之像素可促進一成像陣列中具有從5百萬至2千萬像素之解析度之CIS影像感測器之製造。在此等小型像素中，像素之中心相對靠近傳送閘極電晶體之邊緣且自然發生之橫向場可促進信號載子從整個光敏元件區域之完全傳送。

然而，已針對紅外輻射(即，深光敏元件摻雜輪廓)及信號容量(即，較大光敏元件區域)最佳化之一習知CIS像素可遭受影像滯後。出現此問題係由於一習知CIS像素可具有三維摻雜輪廓，其中可防止某一殘餘信號電荷從光敏元件傳送。舉例而言，此等像素可具有橫向尺寸在3微米至10微米範圍內之光敏元件。此等像素之光敏元件垂直摻雜輪廓可在1.5微米至2.5微米之範圍內。此外，在連續讀取之間可能無法完全排空此等光敏元件。因此，來自先前光信號之一些資訊(尚未被傳送至浮動擴散)可保留在光敏元件中。剩餘資訊可稱作影像滯後、殘餘影像、鬼影、圖框至圖框保留等。

圖2圖解說明包含可針對紅外範圍中之靈敏度最佳化之一光敏元件摻雜結構之一CIS之一習知影像感測器像素200之一橫截面視圖。此

一感測器單元200可有效地應用於更加苛刻之成像應用(諸如，在保全及汽車產業中)。該CIS包含安置在一基板202上之像素200之一陣列。一個別影像感測器像素包含一光敏元件215、一光敏元件深延伸部216及一浮動擴散區域255。具有擁有一均勻厚度之一閘極氧化物207之一傳送閘極(其在圖2中展示為複晶矽閘極205)安置在該光敏元件215與該浮動擴散FD區域255之間。該浮動擴散255可包含於在該複晶矽閘極205下方延伸之一P型井240內。當將一偏壓電壓施加至複晶矽閘極205時，可在複晶矽閘極205下方形成一導電通道275。通道形成之偏壓電壓可稱為閘極臨限電壓(V_t)。磊晶層204可為任何合適之半導體材料，諸如P型摻雜矽。該閘極氧化物207為二氧化矽。複晶矽閘極205可為多晶矽。STI 230可係能夠防止磊晶層204上之組件之間之電信號洩漏之任何合適的絕緣材料。一P型釘紮區域235覆蓋延伸至STI 230絕緣邊界及傳送複晶矽閘極205電極之邊緣之像素光敏區域。

藉由使用高達1 MeV之一能量植入達 $3 \times 10^{12} \text{ cm}^{-2}$ 劑量之磷或替代地以每一者從200 keV至1 MeV之能量進行若干次植入而形成n型深光敏區域。

圖2中展示之影像感測器像素200以略微類似於感測器單元100之一方式操作。可能影響載子之完全傳送之一因素係光敏元件215與光敏元件深延伸部216之區域之重疊。若光敏元件215與光敏元件深延伸部216之間之重疊不夠，則可產生阻止信號載子從光敏元件深延伸部216傳送至光敏元件215中且通過該複晶矽閘極205而至浮動擴散FD 255之一能量障壁。結果係影像滯後。

即使在光敏元件深延伸部216相對於其與光敏元件215之重疊進行合適放置之情況下，影響光敏元件215之大實施方案中的載子之完全傳送的另一因素係相關聯於光敏元件215之中心與傳送電晶體閘極(複晶矽閘極205)之邊緣之間之間隔218。如所展示，在已於其平面尺

寸上方均勻摻雜且其中光敏元件215及光敏元件深延伸部216之垂直區域經適當重疊之光敏元件215中，在圖2中圖解說明為V_{pin} 219之最高電位點在重設步驟之後係位於該光敏元件之中心區域處。在V_{pin} 219點位於該光敏區域之中心處之情況下，較不可能在一傳送操作期間從該光敏元件215完全排空大面積像素之信號載子。

圖3圖解說明根據本發明之教示之包含一光敏元件摻雜結構的一CIS之一影像感測器像素300之一橫截面視圖。如在所描繪之實例中所展示，圖3之像素300與圖1之像素100及圖2之像素200共用相似性，且相同區域已保持其先前標記。在一實例中，一差異在於圖3之像素300包含一任選鏈接區域317之添加，該鏈接區域317具有與光敏元件215及光敏元件深延伸部216相同之摻雜類型且不論橫向地相對於該光敏元件215之中心亦或垂直地相對於該光敏元件深延伸部216之深度皆靠近傳送複晶矽閘極205而放置。在一實例中，任選鏈接區域317如所展示般在複晶矽閘極205下方延伸。在另一實例中，並不包含任選鏈接區域317。如下文將關於圖4中圖解說明之實例更詳細論述，光敏元件215及深延伸部216以從傳送閘極205下方延伸之一「U」型形狀堆疊在半導體材料204中。在包含任選鏈接區域317之一實例中，光敏元件215、光敏元件深延伸部216及鏈接區域317為n型摻雜材料。如圖3中所展示，包含此鏈接區域317有效地使最高電位V_{pin} 319之點重新定位成遠離該光敏元件215區域之中心且將其放置成更靠近複晶矽閘極205之邊緣。換言之，根據本發明之教示，在重設之後最高電位V_{pin} 319之點係位於光敏元件215之中心與傳送閘極205之間。光敏元件深延伸部216與光敏元件215之此組合以及鏈接區域317之添加導致改良之全井容量及減少之影像滯後。

圖4展示根據本發明之教示之一像素單元400中之特定像素電路元件之一佈局。應瞭解，在所描繪之實例中，圖4之像素400與圖3之

像素300共用相似性，且相同區域已保持其先前標記。舉例而言，如
在所描繪之實例中所圖解說明，像素單元400包含如所展示般安置在
半導體材料204中且從複晶矽閘極205電極延伸之一堆疊光敏元件深延
伸部216及一淺光敏元件215之一組合。在一實例中，像素400中並不
包含任選鏈接區域317。在如圖4中所描繪之另一實例中，任選鏈接區
域317可如所展示般包含在像素400中。如在所描繪之實例中所展示，
一浮動擴散FD 255安置在複晶矽閘極205與堆疊光敏元件深延伸部216
及淺光敏元件215相對之側上。在圖4中所展示之實例中，該堆疊光敏
元件深延伸部216及淺光敏元件215係呈從傳送閘極205下方延伸之一
「U」型形狀。因此，最高V_{pin}點219跟隨光敏元件215及深延伸部
216之形狀變化且移動而更靠近傳送閘極205。在一實例中，該「U」
型形狀之中心區域僅包含基板上方之一p型釘紮層235。這並不影響量
子效率，原因在於由入射光產生之電荷藉由電場驅動至該光敏元件
215內。另一方面，可藉由調整光敏元件215之植入劑量而補償全井容
量。在實例中，「U」型形狀之中心區域中缺少n型摻雜提供防止V_{pin}
點發生在像素之中心區域中之一額外措施。代替性地，最高電位V_{pin}
點位置(亦如圖3中之上述論述)朝著複晶矽閘極205之邊緣遠離該光敏
元件215區域之中心。根據本發明之教示，在添加或未添加任選鏈接
區域317之情況下，光敏元件深延伸部216與光敏元件215之此組合導
致改良之全井容量及減少之影像滯後。

圖5係圖解說明根據本發明之教示之包含具有多個影像感測器像
素之一例示性像素陣列502之一成像系統500之一實例之一圖式。如在
所描繪之實例中所展示，成像系統500包含耦合至控制電路508及讀出
電路504(其耦合至功能邏輯506)之像素陣列502。

在一實例中，像素陣列502為影像感測器像素(諸如，像素P1、
P2 ...、P_n)之一二維(2D)陣列。在一實例中，根據本發明之教示，每

一影像感測器像素P1、P2 ...、Pn實質上類似於圖3之影像感測器像素300或圖4之影像感測器像素400且因此具有最佳之全井容量及最小之影像滯後。如所說明，每一像素佈置在一行(諸如，行R1至Ry)及一列(諸如，列C1至Cx)中以擷取人物、地點、物體等之影像資料，接著可使用該等影像資料呈現人物、地點、物體等之一2D影像。

在一實例中，在每一像素已擷取其影像資料或影像電荷之後，由讀出電路504讀出該影像資料且接著將其傳送至功能邏輯506。在各實例中，讀出電路504可包含放大電路、類比轉數字(ADC)轉換電路或其他電路。功能邏輯506可僅儲存該影像資料或甚至藉由應用影像後期效果(諸如，裁剪、旋轉、移除紅眼、調整亮度、調整對比度或其他)來操縱影像資料。在一實例中，讀出電路504可沿著讀出行線一次讀出一列影像資料(經圖解說明)或可使用多種其他技術讀出影像資料(未圖解說明)，諸如串列讀出或同時全並行讀出全部像素。

在一實例中，控制電路508耦合至像素陣列502以控制像素陣列502之操作特性。舉例而言，控制電路508可產生一快門信號以控制影像擷取。在一實例中，該快門信號係用於同時啓用像素陣列502內之全部像素以在單一擷取窗期間同時捕獲其相應影像資料之一全域快門信號。在另一實例中，該快門信號係一滾動快門信號使得在連續擷取窗期間循序啓用像素之每一列、行或群組。

對本發明所圖解說明之實例之以上描述(包含在摘要中所描述)並非意欲為詳盡性或限制於所揭示之精確形式。雖然出於闡釋性之目的在本文描述本發明之特定實施例及實例，但在不脫離本發明之較廣精神及範疇之情況下可進行各種等效修改。實際上，應瞭解，根據本發明之教示，出於解釋之目的而提供特定例示性電壓、電流、頻率、功率範圍值、時間等且在其他實施例及實例中亦可採用其他值。

【符號說明】

100	習知影像感測器像素/感測器單元
102	基板
104	磊晶層
105	複晶矽閘極
106	光
107	閘極氧化物
110	金屬堆疊
115	光敏或光二極體(PD)元件
120	彩色濾光器層
125	微透鏡
130	淺溝槽隔離(STI)
135	p型釘紮區域
140	P型摻雜井
155	浮動擴散(FD)區域
200	習知影像感測器像素/感測器單元
204	磊晶層/半導體材料
205	複晶矽閘極
207	閘極氧化物
215	光敏元件
216	光敏元件深延伸部
218	光敏元件之中心與傳送電晶體閘之邊緣之間之間隔
219	V _{pin}
230	淺溝槽隔離(STI)
235	P型釘紮區域
240	P型井
255	浮動擴散區域/浮動擴散

275	導電通道
300	影像感測器像素
317	鏈接區域
319	最高電位 V_{pin}
400	像素單元
500	成像系統
502	例示性像素陣列
504	讀出電路
506	功能邏輯
508	控制電路
M1	金屬層
M2	金屬層

申請專利範圍

1. 一種影像感測器像素，其包括：
 - 一光敏元件，其具有一第一摻雜類型，該光敏元件安置在半導體材料中；
 - 一深延伸部，其具有該第一摻雜類型，該深延伸部安置在該半導體材料中之該光敏元件下面且與其重疊；
 - 一浮動擴散，其安置在該半導體材料中；及
 - 一傳送閘極，其安置在安置於該半導體材料上方該光敏元件與該浮動擴散之間之一閘極氧化物上方，其中該光敏元件及該深延伸部以從該傳送閘極下方延伸之一「U」型形狀堆疊在該半導體材料中。
2. 如請求項1之影像感測器像素，其中該光敏元件中之一最高電位點在一重設之後係位於該光敏元件之中心與該傳送閘極之間。
3. 如請求項1之影像感測器像素，其中該半導體材料係包含在該影像感測器像素之一磊晶層中。
4. 如請求項1之影像感測器像素，其中浮動擴散係安置在安置於該半導體材料中之井區域中。
5. 如請求項1之影像感測器像素，其進一步包括具有該第一摻雜類型、安置在該光敏元件中之一鏈接區域，該鏈接區域橫向地相對於該光敏元件之一中心且垂直地相對於該深延伸部之一深度接近該傳送閘極。
6. 如請求項5之影像感測器像素，其中該鏈接區域係在該傳送閘極下方延伸。
7. 如請求項1之影像感測器像素，其進一步包括具有一第二摻雜類型之一釘紮表面層，該釘紮表面層安置在該「U」型形狀之一中

心區域中該半導體材料上方。

8. 如請求項7之影像感測器像素，其中該釘紮表面層延伸至一絕緣區域及該傳送閘極之一邊緣。
9. 如請求項1之影像感測器像素，其進一步包括：
 - 一介電層，其安置在該閘極氧化物及複晶矽閘極上方；
 - 一金屬堆疊層，其安置在該介電層上方；及
 - 一透鏡，其安置在該金屬堆疊層上方，其中沿著一光學路徑引導光穿過該透鏡而至該光敏元件。
10. 如請求項9之影像感測器像素，其進一步包括沿著該光學路徑安置之一彩色濾光器。
11. 一種成像系統，其包括：
 - 一像素陣列，其具有多個影像感測器像素，其中該複數個影像感測器像素之每一者包含：
 - 一光敏元件，其具有一第一摻雜類型，該光敏元件安置在半導體材料中；
 - 一深延伸部，其具有該第一摻雜類型，該深延伸部安置在該半導體材料中之該光敏元件下面且與其重疊；
 - 一浮動擴散，其安置在該半導體材料中；及
 - 一傳送閘極，其安置在安置於該光敏元件與該浮動擴散之間該半導體材料上方之一閘極氧化物上方，其中該光敏元件及該深延伸部以從該傳送閘極下方延伸之一「U」型形狀堆疊在該半導體材料中；
 - 控制電路，其耦合至該像素陣列以控制該像素陣列之操作；
 - 及
 - 讀出電路，其耦合至該像素陣列以從該複數個影像感測器像素讀出影像資料。

12. 如請求項11之成像系統，其進一步包括耦合至該讀出電路以儲存從該複數個影像感測器像素讀出之該影像資料之功能邏輯。
13. 如請求項11之成像系統，其中該光敏元件中之一最高電位點在一重設之後係位於該光敏元件之中心與該傳送閘極之間。
14. 如請求項11之成像系統，其中該半導體材料係包含在該複數個影像感測器像素之每一者之一磊晶層中。
15. 如請求項11之成像系統，其中浮動擴散係安置在安置於該半導體材料中之井區域中。
16. 如請求項11之成像系統，其進一步包括具有該第一摻雜類型、安置在該光敏元件中之一鏈接區域，該鏈接區域橫向地相對於該光敏元件之一中心且垂直地相對於該深延伸部之一深度接近該傳送閘極。
17. 如請求項16之成像系統，其中該鏈接區域係在該傳送閘極下方延伸。
18. 如請求項11之成像系統，其進一步包括具有一第二摻雜類型之一釘紮表面層，該釘紮表面層安置在該「U」型形狀之一中心區域中該半導體材料上方。
19. 如請求項18之成像系統，其中該釘紮表面層延伸至一絕緣區域及該傳送閘極之一邊緣。
20. 如請求項11之成像系統，其中該複數個影像感測器像素之每一者進一步包括：
 - 一介電層，其安置在該閘極氧化物及複晶矽閘極上方；
 - 一金屬堆疊層，其安置在該介電層上方；及
 - 一透鏡，其安置在該金屬堆疊層上方，其中沿著一光學路徑引導光穿過該透鏡而至該光敏元件。
21. 如請求項20之成像系統，其中該複數個影像感測器像素之每一者進一步包括沿著該光學路徑安置之一彩色濾光器。

圖式

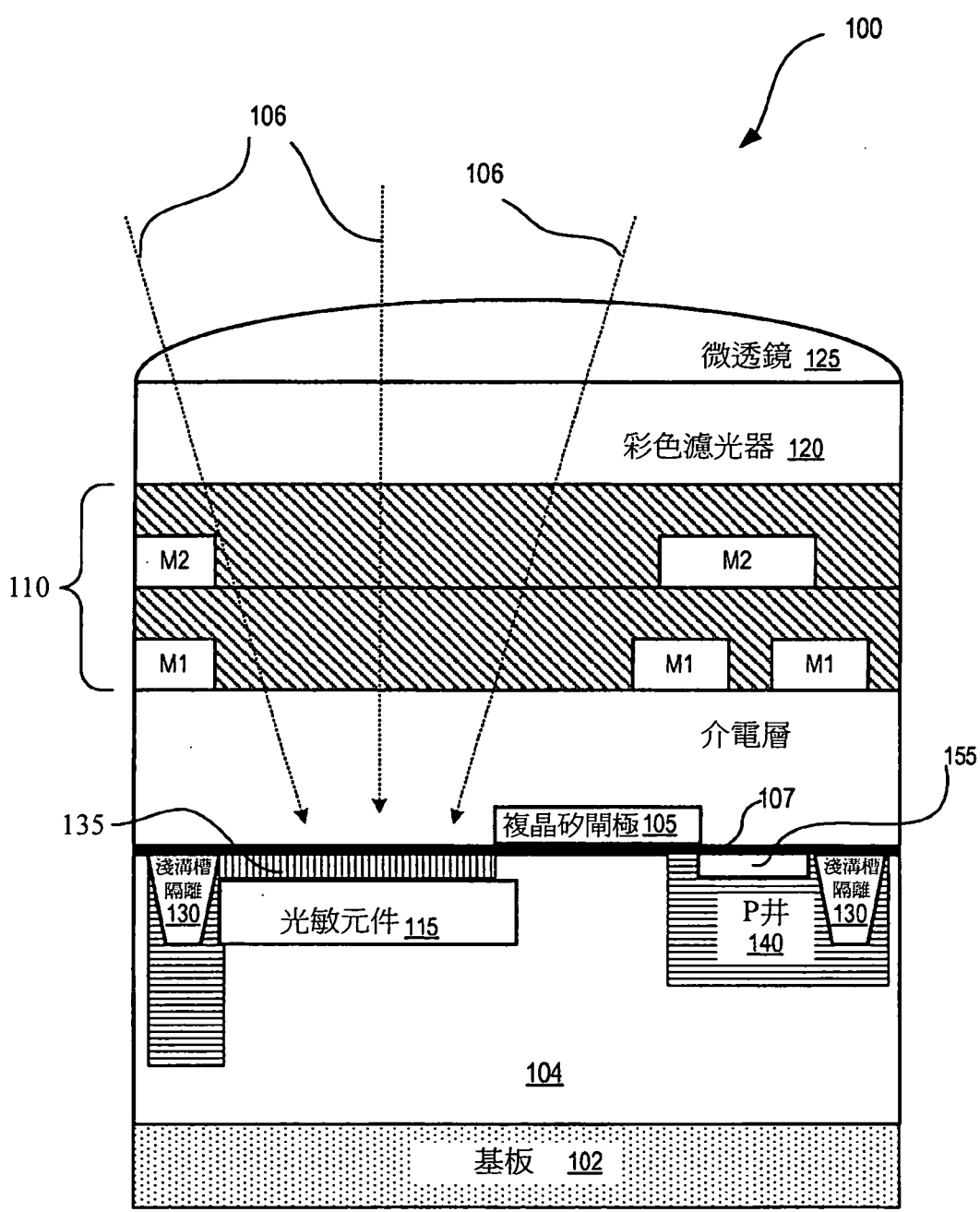


圖 1

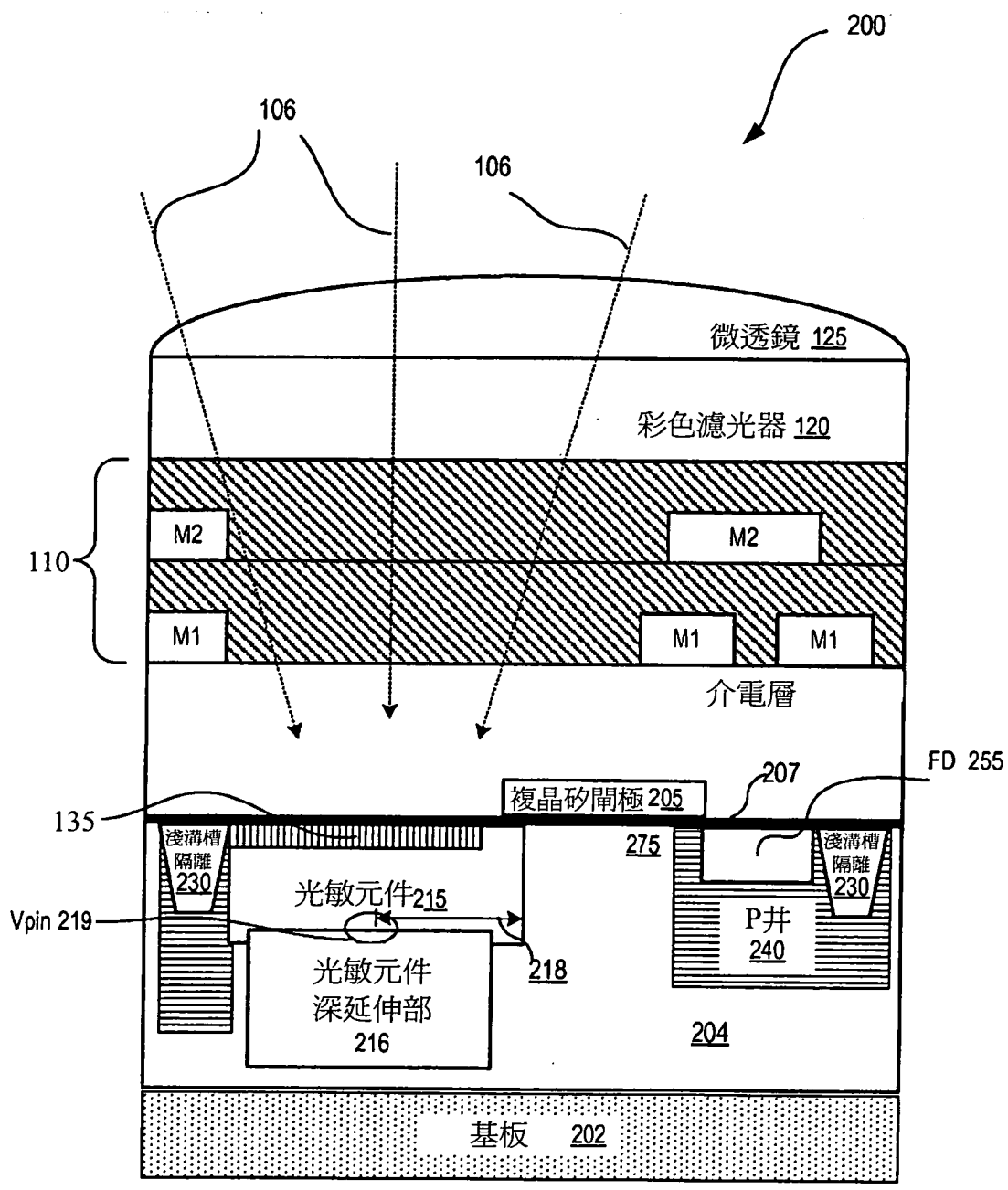


圖 2

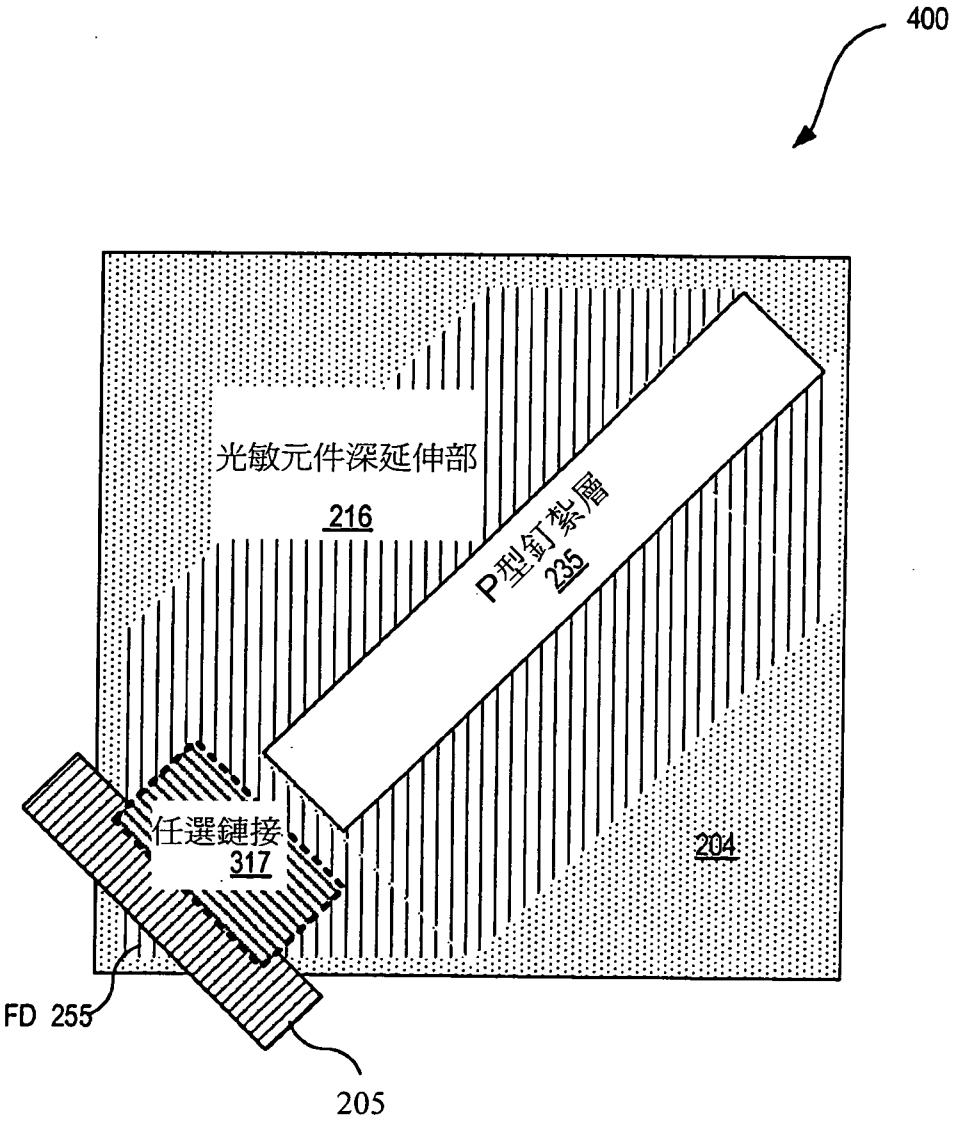


圖 4

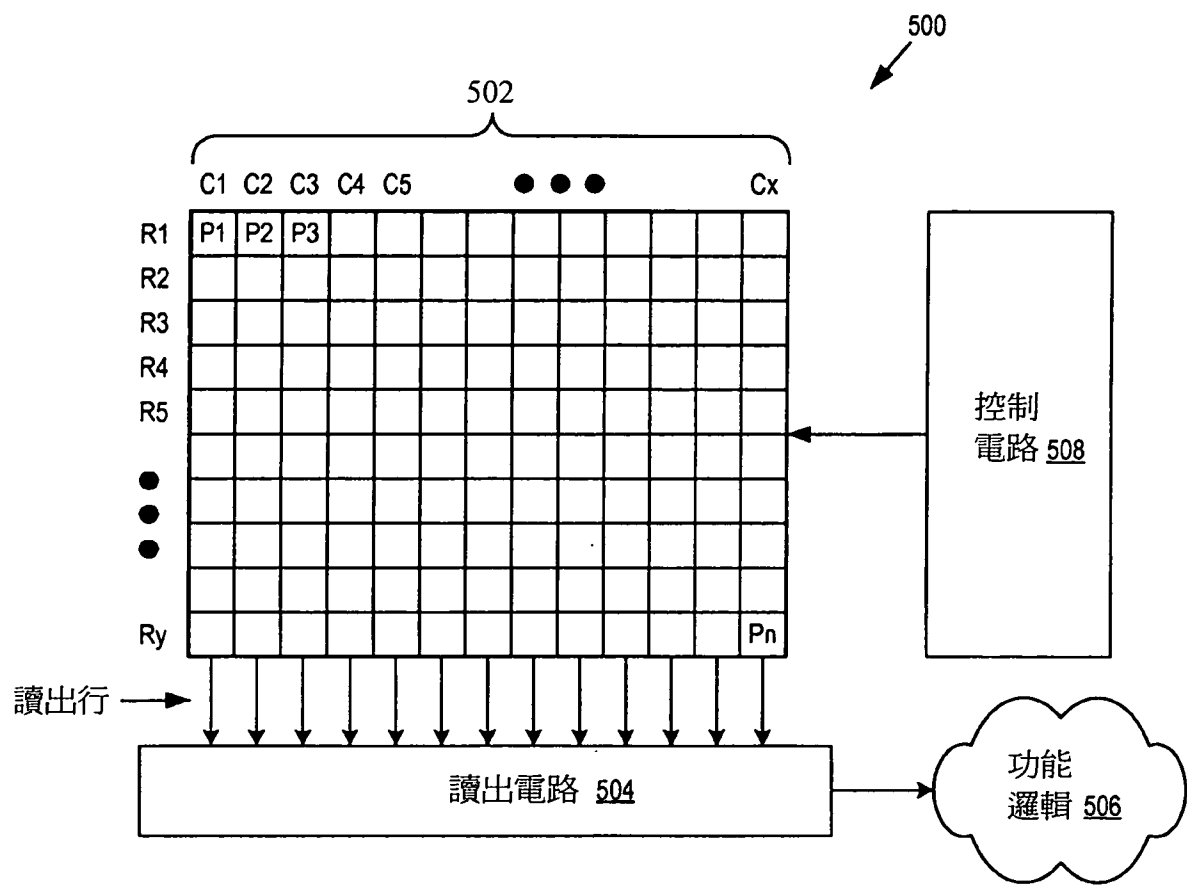


圖 5