



(12)实用新型专利

(10)授权公告号 CN 205864458 U

(45)授权公告日 2017.01.04

(21)申请号 201620712168.X

(22)申请日 2016.07.07

(73)专利权人 上海航天测控通信研究所

地址 200080 上海市虹口区新港街道天宝
路881号

(72)发明人 黄艳军 林型勇 辛峰 季彦芳
沈伊慧 张明栋 缪依展

(74)专利代理机构 上海汉声知识产权代理有限
公司 31236

代理人 邵晓丽 胡晶

(51)Int.Cl.

H04L 27/227(2006.01)

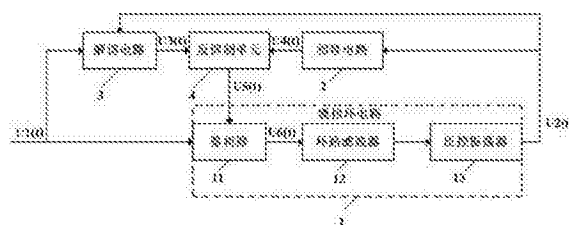
权利要求书1页 说明书4页 附图2页

(54)实用新型名称

一种反调制锁相环载波同步电路

(57)摘要

本实用新型公开了一种反调制锁相环载波同步电路,其包括:锁相环电路、解调电路、相移电路以及反调制单元,其中,输入信号分为两路,一路输入到锁相环电路,另一路输入到解调电路;一路输入信号经过锁相环电路分为两路第一输出信号,一路输入到解调电路,一路输入信号以及一路第一输出信号经过解调电路解调后输出第二输出信号,另一路第一输出信号经过相移电路后输出第三输出信号;第二输出信号以及第三输出信号经过反调制单元反调制后输出第四输出信号;第四输出信号输入到锁相环电路中。本实用新型的反调制锁相环载波同步电路,电路设计简洁易实现,受外围器件、分布式电容等的影响较小,载波同步建立时间短,同步维持能力强。



1. 一种反调制锁相环载波同步电路,其特征在于,包括:锁相环电路、解调电路、相移电路以及反调制单元,其中,

输入信号分为两路,一路所述输入信号输入到所述锁相环电路,另一路输入信号输入到所述解调电路;

一路所述输入信号经过所述锁相环电路分为两路第一输出信号,一路所述第一输出信号输入到所述解调电路,一路所述输入信号以及一路所述第一输出信号经过所述解调电路解调后输出第二输出信号,另一路所述第一输出信号经过所述相移电路后输出第三输出信号;

所述第二输出信号以及所述第三输出信号经过所述反调制单元反调制后输出第四输出信号;

所述第四输出信号输入到所述锁相环电路中。

2. 根据权利要求1所述的反调制锁相环载波同步电路,其特征在于,所述锁相环电路包括:依次连接的鉴相器、环路滤波器以及压控振荡器,所述鉴相器为所述锁相环电路的输入端,所述压控振荡器为所述锁相环电路的输出端。

3. 根据权利要求1所述的反调制锁相环载波同步电路,其特征在于,所述锁相环电路为锁相环集成电路CD4046。

4. 根据权利要求1所述的反调制锁相环载波同步电路,其特征在于,所述输入信号为二进制移相键控信号。

5. 根据权利要求1所述的反调制锁相环载波同步电路,其特征在于,所述相移电路为 $\frac{\pi}{2}$ 相移电路。

一种反调制锁相环载波同步电路

技术领域

[0001] 本实用新型涉及航天技术领域,特别涉及一种反调制锁相环载波同步电路。

背景技术

[0002] 数字调制的载波或副载波信号,多采用抗干扰性较强的移相键控信号的形式。按照信号检测理论,用锁相环可以构成平均误码率最小的移相键控信号最佳相干解调器。相比振幅键控(ASK)。移频键控(FSK),具有抗干扰能力强的特点。因此,目前航天器与地面测控站通信多采用移相键控信号。

[0003] 航天器对移相键控信号载波同步建立时间和维持能力有比较高的要求,如一般要求同步建立时间不大于128bit,维持能力不小于32bit。

实用新型内容

[0004] 本实用新型针对上述现有技术中存在的问题,提出一种反调制锁相环载波同步电路,电路设计简洁易实现,其跟踪带、捕获带性能参数受外围器件、分布式电容等的影响较小,载波同步建立时间短,同步维持能力强。

[0005] 为解决上述技术问题,本实用新型是通过如下技术方案实现的:

[0006] 本实用新型提供一种反调制锁相环载波同步电路,其包括:锁相环电路、解调电路、相移电路以及反调制单元,其中,

[0007] 所述输入信号分为两路,一路所述输入信号输入到所述锁相环电路,另一路输入信号输入到所述解调电路;

[0008] 一路所述输入信号经过所述锁相环电路分为两路第一输出信号,一路所述第一输出信号输入到所述解调电路,一路所述输入信号以及一路所述第一输出信号经过所述解调电路解调后输出第二输出信号,另一路所述第一输出信号经过所述相移电路后输出第三输出信号;

[0009] 所述第二输出信号以及所述第三输出信号经过所述反调制单元反调制后输出第四输出信号;

[0010] 所述第四输出信号输入到所述锁相环电路中。

[0011] 较佳地,所述锁相环电路包括:依次连接的鉴相器、环路滤波器以及压控振荡器,所述鉴相器为所述锁相环电路的输入端,所述压控振荡器为所述锁相环电路的输出端。

[0012] 较佳地,所述锁相环电路为锁相环集成电路CD4046。

[0013] 较佳地,所述输入信号为二进制移相键控信号(BPSK),BPSK相干解调技术抗干扰能力强。

[0014] 较佳地,所述相移电路为 $\frac{\pi}{2}$ 相移电路。

[0015] 相较于现有技术,本实用新型具有以下优点:

[0016] (1)本实用新型提供的反调制锁相环载波同步电路,电路简洁易实现,跟踪带、捕获带性能参数受外围器件、分布式电容等影响小,移相键控信号载波同步建立时间短、同步

维持能力长,同步建立时间小于4bit、同步维持能力可以达到640bit以上;

[0017] (2)本实用新型的反调制锁相环载波同步电路中在锁相环电路和反调制单元之间增加了 $\frac{\pi}{2}$ 相移电路,用于消除锁相环电路自身的 $\frac{\pi}{2}$ 相位差,载波同步性能更好。

[0018] 当然,实施本实用新型的任一产品并不一定需要同时达到以上所述的所有优点。

附图说明

[0019] 下面结合附图对本实用新型的实施方式作进一步说明:

[0020] 图1为本实用新型的反调制锁相环载波同步电路的示意图;

[0021] 图2为本实用新型的反调制锁相环载波同步电路的原理图;

[0022] 图3为本实用新型的实施例的 $\frac{\pi}{2}$ 相移电路的原理图;

[0023] 图4为本实用新型的实施例的 $\frac{\pi}{2}$ 相移电路的时序图;

[0024] 图5为本实用新型的实施例的解调电路的原理图;

[0025] 图6为本实用新型的实施例的解调电路的时序图。

[0026] 标号说明:1-锁相环电路,2-相移电路,3-解调电路,4-反调制单元;11-鉴相器,12-环路滤波器,13-压控振荡器。

具体实施方式

[0027] 下面对本实用新型的实施例作详细说明,本实施例在以本实用新型技术方案为前提下进行实施,给出了详细的实施方式和具体的操作过程,但本实用新型的保护范围不限于下述的实施例。

[0028] 结合图1-图5,对本实用新型的反调制锁相环载波同步电路进行详细描述,如图1所示为其示意图,其包括:锁相环电路1、相移电路2、解调电路3以及反调制单元4,输入信号 $U_1(t)$ 分为两路,一路输入到锁相环电路1中,一路输入信号以及一路第一输出信号经过解调电路3解调后输出第二输出信号 $U_3(t)$,另外一路输入到解调电路3中,锁相环电路1输出第一路输出信号 $U_2(t)$,第一输出信号 $U_2(t)$ 分为两路,一路输入到解调电路3,另一路输入到 $\frac{\pi}{2}$ 相移电路2,另一路输入到解调电路3,相移电路2用于消除锁相环电路1自身的相位差,输出第三输出信号 $U_4(t)$;第二输出信号 $U_3(t)$ 和第三输出信号 $U_4(t)$ 输入到反调制单元4中反调制后输出第四输出信号 $U_5(t)$,然后输入到锁相环电路1中。

[0029] 本实施例中,锁相环电路1包括依次连接的鉴相器11、环路滤波器12以及压控振荡器(VCO)13,鉴相器11为输入信号和第四输出信号的输入端,压控振荡器13为第一输出信号的输出端。

[0030] 如图2所示为本实施例的载波同步电路的原理图,本实施例中,锁相环电路1采用锁相环集成电路CD4046,反调制单元4为异或门,如图所示,输入信号为BPSK信号,将锁相环电路1的压控振荡器13的输出信号与解调电路3的输出信号进行异或后,送锁相环电路1的比较端COMP IN进行反馈比较,从而实现锁相环电路1的反调制,通过调试R1*以及R2*可获取跟踪带的参数,调试R3*以及R4*可获取捕获带的参数。本实施例的相移电路2的原理图如

图3所示,本实施例的相移电路为 $\frac{\pi}{2}$ 相移电路,用于消除锁相环 $\frac{\pi}{2}$ 相位差,频率为2CP的信号经D触发器二分频后得到信号CP,信号CP与2CP异或得到信号CPX,则CPX为信号CP相移 $\frac{\pi}{2}$ 的信号,其相移时序如图4所示。本实施例的解调电路3的原理图如图5所示,CP为提取的相干载波,它与调制信号BPSK同频同相,模拟开关在CP的控制下分别选通低电平信号和BPSK信号,从而产生信号A,当CP为高电平时选通低电平,当CP为低电平时选通BPSK信号。信号A与信号B进行运算得到信号C, $C=2A-B$,C信号经过低通后把副载波的二倍频成分滤除掉,然后通过限幅电路产生一个整形后的码速率方波信号D,机解调出的PCM码流;各点的信号的波形如图6所示。本实施例的锁相环载波同步电路的载波同步性能经过测试载波同步建立时间小于4bit,载波同步维持能力可以达到640bit以上。

[0031] 下面结合具体公式对其原理进行描述,设输入信号BPSK信号为:

[0032] $U_1(t) = m(t)\sin(\omega_0 t + \theta_1)$;

[0033] 其中, $m(t)$ 为调制函数,取 ± 1 , ω_0 为载波频率, θ_1 为载波初相位;

[0034] $U_2(t)$ 为提取的相干载波,则:

[0035] $U_2(t) = \sin(\omega_0 t + \theta_2)$;

[0036] 则:

[0037] $U_3(t) = U_1(t)U_2(t) = K_m(t)\cos(\theta_1 - \theta_2) = \pm K_d \cos(\theta_1 - \theta_2)$;

[0038] 忽略二次谐波项, K_d 为解调器增益,经过限幅, $(\theta_1 - \theta_2)$ 在1,4象限取正,在2,3象限取负。

[0039] $U_2(t)$ 相移 $\frac{\pi}{2}$,则:

[0040] $U_4(t) = \cos(\omega_0 t + \theta_2)$;

[0041] $U_5(t) = U_3(t)U_4(t) = \pm K_m(t)\cos(\omega_0 t + \theta_2)$;

[0042] $U_6(t) = U_1(t)U_5(t) = \pm K_m^2(t)\sin(\theta_1 - \theta_2) = \pm K_d \sin(\theta_1 - \theta_2)$;

[0043] 忽略二次谐波项, $(\theta_1 - \theta_2)$ 在1,4象限取正,在2,3象限取负。

[0044] 由上述分析可知,环路误差控制电压 $U_6(t)$ 是与信号调制函数 $m(t)$ 的极性变化无关的,它仅依据相位差 $(\theta_1 - \theta_2)$ 的变化来控制VCO频率。 $U_2(t)$ 为提取的相干载波, $U_3(t)$ 就是解调出来的调制信号 $m(t)$,因此根据此原理即可采用锁相环设计载波同步电路。但在BPSK信号中,载波分量已被抑制掉,不能用锁相环或窄带滤波器直接从调相信号中提取参考相位载波,同时所先换自身存在 $\frac{\pi}{2}$ 相位差,因此,本实施例在设计锁相环的同时,设计了相应的锁相环辅助电路,通过解调电路3和反调制单元4来对调相信号进行非线性处理,消除了相位调制信息来恢复含有参考相位信息的参量,然后加以提纯,产生相干检测所必须的参考相位载波 $U_5(t)$,从而实现载波同步;同时设计了 $\frac{\pi}{2}$ 相移电路2,以消除锁相环自身 $\frac{\pi}{2}$ 相位差。

[0045] 本实施例的反调制锁相环载波同步电路中,将解调出来的信号对输入信号进行反调制,既抵消接收信号中的调制,可以减小信号的调制度,恢复一部分载波分量,由锁相环电路提取该载波分量,所提取的相干载波除供输出外,反过来又提供给相干解调之用;由于

锁相环电路1的误差控制电压与信号解调函数的极性变化无关,它仅依据相位差($\theta_1-\theta_2$)的变化控制压控振荡器的频率,从而实现载波同步,载波同步性能优越。

[0046] 此处公开的仅为本实用新型的优选实施例,本说明书选取并具体描述这些实施例,是为了更好地解释本实用新型的原理和实际应用,并不是对本实用新型的限定。任何本领域技术人员在说明书范围内所做的修改和变化,均应落在本实用新型所保护的范围内。

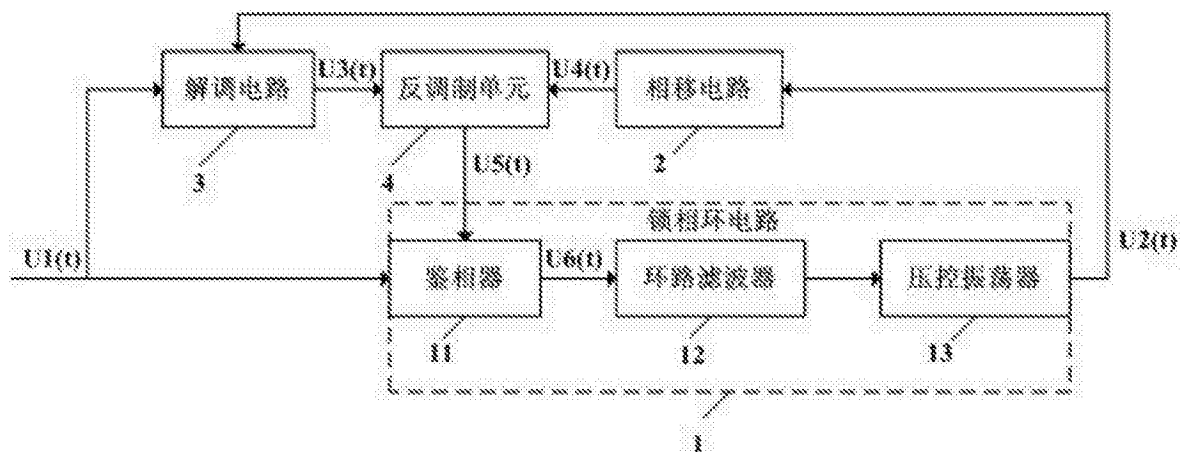


图1

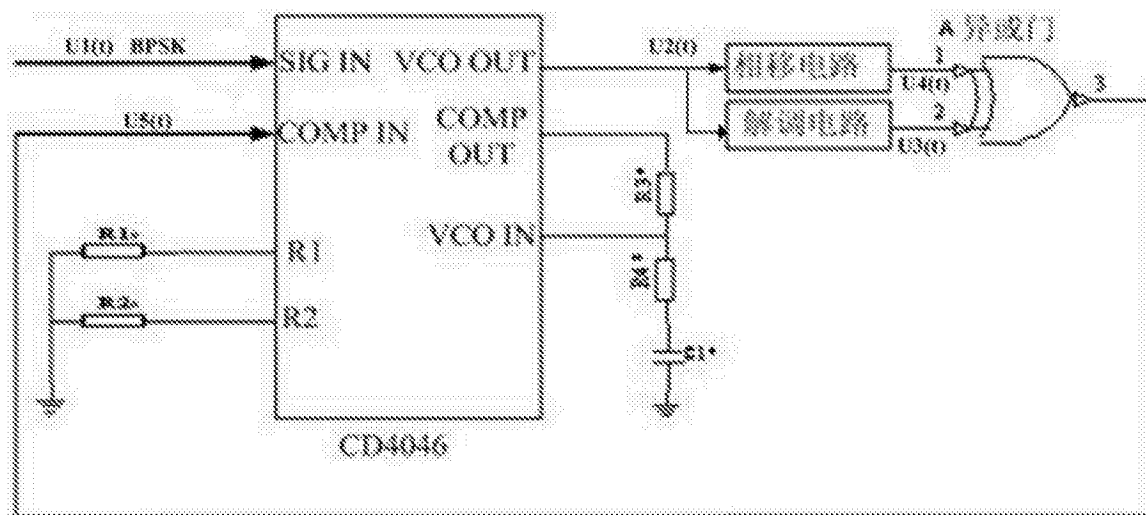


图2

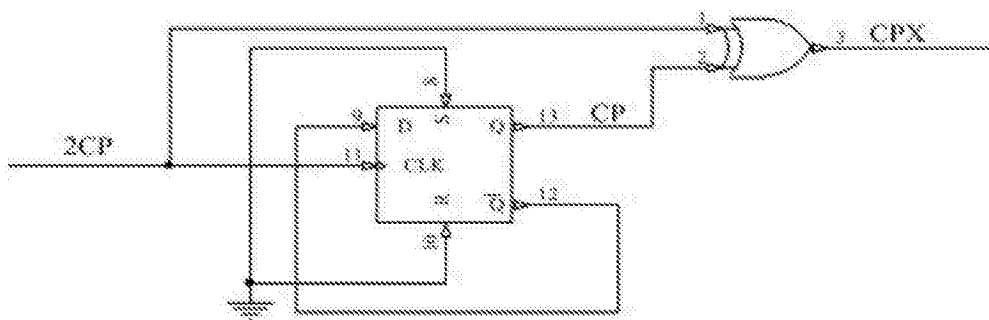


图3

