

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-338050

(P2005-338050A)

(43) 公開日 平成17年12月8日(2005.12.8)

(51) Int.Cl.⁷

G01D 5/244

F I

G01D 5/244

G

テーマコード (参考)

2 F077

審査請求 有 請求項の数 17 O L (全 12 頁)

(21) 出願番号 特願2004-319515 (P2004-319515)
 (22) 出願日 平成16年11月2日 (2004.11.2)
 (31) 優先権主張番号 10/853330
 (32) 優先日 平成16年5月25日 (2004.5.25)
 (33) 優先権主張国 米国 (US)

(71) 出願人 504286472
 ペイ センサーズ アンド システムズ
 カンパニー, インコーポレイティド
 アメリカ合衆国, カリフォルニア 913
 42, シルマー, テルフェア アベニュー
 13100
 (74) 代理人 100099759
 弁理士 青木 篤
 (74) 代理人 100092624
 弁理士 鶴田 準一
 (74) 代理人 100102819
 弁理士 島田 哲郎
 (74) 代理人 100113826
 弁理士 倉地 保幸

最終頁に続く

(54) 【発明の名称】 デジタルインクリメンタルエンコーダ、デジタルインクリメンタルエンコーダシステム、並びに、シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する方法

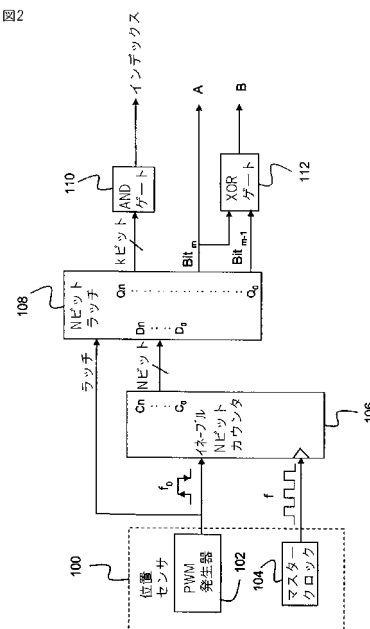
(57) 【要約】

【課題】 従来の光学的なインクリメンタルエンコーダは、物理的な線間隔および光伝達の品質によりディスク上のトラック数が制限され、さらに解像度を向上するのが困難であった。

【解決手段】 デジタルインクリメンタルエンコーダは、シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する。カウンタ106は、角度位置センサ100からシャフトの角度位置を表すPWM信号およびクロック信号を受け取って多重ビット出力を生成する。ラッチ108は多重ビット出力をラッチし、多重ビット出力の第1ビットおよび第2ビットは出力信号を生成するために使用され、該出力信号は第1ビットを含んでいる。回転方向は、第1ビットとXOR出力の間の直交位相関係から導出され得る。角度位置センサは、NCAPSまたはMT-NCAPSであるかも知れない。直線位置センサは、PWM信号を生成するために角度位置センサの代わりに使用されてもよい。

【選択図】 図2

図2



【特許請求の範囲】

【請求項 1】

位置、移動方向および移動速度を表す出力信号を生成するデジタルインクリメンタルエンコーダであって、

位置センサから前記位置を表す P W M 信号およびクロック信号を受け取って多重ビット出力を生成するカウンタと、

前記多重ビット出力をラッチするラッチと、を備え、

前記出力信号は前記ラッチされた多重ビット出力の第 1 ビットおよび第 2 ビットを使用して生成され、該出力信号は、該第 1 ビットを備えることを特徴とするデジタルインクリメンタルエンコーダ。

10

【請求項 2】

請求項 1 に記載のデジタルインクリメンタルエンコーダにおいて、前記位置は、シャフトの角度位置であり、前記移動方向は、該シャフトの回転方向であり、前記移動速度は、該シャフトの回転速度であり、そして、前記位置センサは、角度位置センサであることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項 3】

請求項 2 に記載のデジタルインクリメンタルエンコーダにおいて、さらに、前記ラッチされた多重ビット出力の前記第 1 ビットおよび前記第 2 ビットを受け取って、X O R 出力を出力する X O R ゲートを備え、前記出力信号は、さらに、該 X O R 出力を備え、

前記第 1 ビットおよび前記 X O R 出力は、直交位相関係を有し、そして、

20

前記シャフトの前記回転方向は、前記第 1 ビットおよび前記 X O R 出力間の前記直交位相関係から導出し得ることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項 4】

請求項 2 に記載のデジタルインクリメンタルエンコーダにおいて、さらに、前記シャフトの 3 6 0 度回転を示すインデックス信号を生成するために、前記ラッチされた多重ビット出力の複数のビットを受け取って A N D 処理する A N D ゲートを備え、

前記複数のビットは、前記 P W M 信号の 1 0 0 % デューティサイクルを表し得ることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項 5】

請求項 2 に記載のデジタルインクリメンタルエンコーダにおいて、前記カウンタは、第 1 状態から第 2 状態への前記 P W M 信号の各第 1 遷移エッジに応答して前記クロックのサイクル数の計数を開始し、且つ、前記 P W M 信号が前記第 2 状態に留まっている間は前記サイクル数の計数を維持することを特徴とするデジタルインクリメンタルエンコーダ。

30

【請求項 6】

請求項 5 に記載のデジタルインクリメンタルエンコーダにおいて、前記カウンタは、前記第 2 状態から前記第 1 状態への前記 P W M 信号の各第 2 遷移エッジに応答してリセットされることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項 7】

請求項 5 に記載のデジタルインクリメンタルエンコーダにおいて、前記多重ビット出力は、前記第 2 状態から前記第 1 状態への前記 P W M 信号の各第 2 遷移エッジに応答して前記ラッチにラッチされることを特徴とするデジタルインクリメンタルエンコーダ。

40

【請求項 8】

請求項 1 に記載のデジタルインクリメンタルエンコーダにおいて、前記位置は、直線位置であり、前記移動方向は、直線並進運動の方向であり、前記移動速度は、モニタされている前記直線位置の直線並進運動の速度であり、そして、前記位置センサは、直線位置センサであることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項 9】

請求項 8 に記載のデジタルインクリメンタルエンコーダにおいて、さらに、前記ラッチされた多重ビット出力の前記第 1 ビットおよび前記第 2 ビットを受け取って、X O R 出

50

力を入力するXORゲートを備え、前記出力信号は、さらに、該XOR出力を備え、
前記第1ビットおよび前記XOR出力は、直交位相関係を有し、そして、

前記直線並進運動の方向は、前記第1ビットおよび前記XOR出力間の前記直交位相関係から導出し得ることを特徴とするデジタルインクリメンタルエンコーダ。

【請求項10】

シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する方法であって、

前記シャフトの回転位置を表すPWM信号を受け取り、
クロック信号を受け取り、

最初に、第1状態から第2状態への前記PWM信号の第1遷移エッジにตอบสนองして前記クロック信号のサイクル数を計数し、

引き続き、前記計数されたサイクル数を表す多重ビット出力を生成するために、前記PWM信号が前記第2状態に留まっている間は前記サイクル数の計数を維持し、

前記多重ビット出力をラッチし、そして、

前記ラッチされた多重ビット出力の第1ビットおよび第2ビットを使用する出力信号を生成し、該出力信号は前記第1ビットを備えることを特徴とする方法。

【請求項11】

請求項10に記載の方法において、さらに、前記第2状態から前記第1状態への前記PWM信号の第2遷移エッジにตอบสนองして前記カウンタをリセットすることを備えることを特徴とする方法。

【請求項12】

請求項10に記載の方法において、さらに、

XOR出力を生成するために、前記ラッチされた多重ビット出力の前記第1ビットおよび前記第2ビットをXOR処理し、前記出力信号は、さらに、該XOR出力を備え、該第1ビットおよび該XOR出力は、直交位相関係を有しており、そして、

前記直交位相関係から前記シャフトの回転方向を導出することを特徴とする方法。

【請求項13】

請求項10に記載の方法において、さらに、

インデックス信号を生成するために、前記ラッチされた多重ビット出力の複数のビットをAND処理し、該複数のビットは、前記PWM信号の100%デューティサイクルを表し得ることを特徴とする方法。

【請求項14】

請求項11に記載の方法において、前記ラッチするのは、前記PWM信号の前記第2遷移エッジにตอบสนองしてラッチすることを特徴とする方法。

【請求項15】

シャフトの角度位置、回転方向および回転速度を表す出力信号を生成するデジタルインクリメンタルエンコーダシステムであって、

前記シャフトの角度位置を表すPWM信号およびクロック信号を生成するための角度位置センサと、

前記PWM信号および前記クロック信号を受け取って、多重ビット出力を生成するカウンタと、

前記多重ビット出力をラッチするラッチと、を備え、

前記出力信号は、前記ラッチされた多重ビット出力の第1ビットおよび第2ビットを使用して生成され、該出力信号は、該第1ビットを備えることを特徴とするデジタルインクリメンタルエンコーダシステム。

【請求項16】

請求項15に記載のデジタルインクリメンタルエンコーダシステムにおいて、さらに、前記ラッチされた多重ビット出力の前記第1ビットおよび前記第2ビットを受け取って、XOR出力を入力するXORゲートを備え、前記出力信号は、さらに、該XOR出力を備え、

前記第 1 ビットおよび前記 X O R 出力は、直交位相関係を有し、そして、

前記シャフトの前記回転方向は、前記第 1 ビットおよび前記 X O R 出力間の前記直交位相関係から導出し得ることを特徴とするデジタルインクリメンタルエンコードシステム。

【請求項 17】

請求項 15 に記載のデジタルインクリメンタルエンコードシステムにおいて、前記角度位置センサは、非接触角度位置センサ (N C A P S) または多重回転非接触角度位置センサ (M T - N C A P S) であることを特徴とするデジタルインクリメンタルエンコードシステム。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、位置測定に関し、特に、位置センサによって生成されたパルス幅変調 (P W M : Pulse Width Modulation) 信号から位置、速度および方向の情報を導出するためのデジタルインクリメンタルエンコードに関する。

【背景技術】

【0002】

インクリメンタルエンコードは、一般に、角度位置の測定のために使用されている。インクリメンタルエンコードは、検出された機械的な増加分に対応した数の矩形波を生成する機械的な装置である。

20

【0003】

従来のインクリメンタルエンコードは、光学技術を基礎としている。光学的なインクリメンタルエンコードは、シャフトに取り付けられたパターンが形成されたエンコードディスクと光センサを含んでいる。ディスクがシャフトによって回転すると、ディスク上のトラックが光放射 - 検出器対 (photo emitter-detector pair) 間の光を遮断し、それによってデジタルパルス、すなわち、矩形波を生成する。ディスクをより高速に回転すると、出力矩形波の周波数も高くなる。従って、矩形波の周波数は、ディスクの回転速度に比例することになる。矩形波は、相対的な位置測定に変換され得る。

【0004】

光学的なインクリメンタルエンコードは、典型的にシャフトの位置によって変化する 2 つの矩形波信号を生成する光学的な格子を使用する。図 1 は、シャフトの回転によって 2 つの信号がどのように生成されるかを示している。2 つのチャンネル A および B は検出位置が直交しており、すなわち、位相が 90° ずれており、各サイクルで 10, 20, 30 および 40 の異なる 4 つの状態を生成する。

30

【0005】

この直交位相関係 (quadrature phase relationship) は、時計方向または反時計方向といった回転の方向を導出するために使用され得るものである。位相情報を使用することによって、A が B に対して進んでいるか遅れているかを定めることができ、従って、回転の方向を決定することができる。例として、図 1 においては、矩形波 A は矩形波 B よりも 90° だけ進んでいることが分かる。第 3 のチャンネル、すなわち、インデックスチャンネルは、シャフトの回転数を計数するために使用され得る 1 回転に 1 つの信号 (ワンスパレボリューション信号) を提供する。

40

【0006】

従来、誘導減衰カプラを有する角度位置センサの間に配置された回転可能なカプラを備え、誘導結合された送信ディスクおよび受信ディスクを有する非接触型センサが提案されている (例えば、特許文献 1 参照)。この非接触型センサは、送信ディスクと受信ディスクを、間に導電減衰パターンを有するカプラディスクと共に並置する。送信ディスクと受信ディスクを完全に囲む誘導コイルのパターンは、中間のカプリングディスク上の対称導電パターンの角度位置に応じて個々に減衰される誘導カプリングを具備する。送信ディスクは、受信コイルが受信し復調し加算した時に、その相が中間カプラの角度位置を示す事

50

が可能な独自の正弦波信号を提供する信号源で駆動される。カプラ上の導電パターンは線形出力を提供するように設計されている。

【 0 0 0 7 】

【特許文献 1】特開 2 0 0 4 - 1 8 4 4 2 6 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

一般的に、より高い解像度は、ディスク上により多くのトラックを配置することにより得ることができる。しかしながら、回転当たりのトラックの数は、物理的な線間隔および光伝達の品質により制限される。

10

そこで、回転当たりの改良された解像度を有し、さらに、光学的なインクリメンタルエンコーダを超える増大された安定性を有するインクリメンタルエンコーダの提供が要望されている。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の典型的な実施形態において、デジタルインクリメンタルエンコーダは、シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する。デジタルインクリメンタルエンコーダは、回転位置センサからのシャフトの回転位置を示す P W M 信号およびクロック信号を受け取って、多重ビット出力を生成するカウンタを含む。さらに、デジタルインクリメンタルエンコーダは、多重ビット出力をラッチするためのラッチを含む。出力信号は、ラッチされた多重ビット出力の第 1 ビットおよび第 2 ビットを使用して生成され、該出力信号は、第 1 ビットを含んでいる。

20

【 0 0 1 0 】

本発明の他の典型的な実施形態において、デジタルインクリメンタルエンコーダシステムは、シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する。デジタルインクリメンタルエンコーダシステムは、シャフトの角度位置を表す P W M 信号およびクロック信号を生成する角度位置センサを含む。カウンタは、P W M 信号およびクロック信号を受け取って、多重ビット出力を生成する。ラッチは、多重ビット出力をラッチするために使用される。出力信号は、ラッチされた多重ビット出力の第 1 ビットおよび第 2 ビットを使用して生成され、該出力信号は、第 1 ビットを含んでいる。

30

【 0 0 1 1 】

本発明のさらに他の典型的な実施形態において、シャフトの角度位置、回転方向および回転速度を表す出力信号を生成する方法が提供される。シャフトの回転位置を表す P W M 信号およびクロック信号が受信される。第 1 状態から第 2 状態への P W M 信号の第 1 遷移エッジにตอบสนองしてクロック信号のサイクル数を計数する。計数されたサイクル数を表す多重ビット出力を生成するために、P W M 信号が第 2 状態に留まっている間はサイクル数の計数を維持する。多重ビット出力はラッチされ、そして、ラッチされた多重ビット出力の第 1 ビットおよび第 2 ビットは、出力信号を生成するために使用され、該出力信号は第 1 ビットを含んでいる。

40

【 0 0 1 2 】

また、本発明のさらに他の典型的な実施形態において、直線位置センサによってモニタされる直線位置、直線並進運動の方向および直線位置の直線並進運動の速度を表す出力信号を生成するためのデジタルインクリメンタルエンコーダが提供される。カウンタは、直線位置センサから直線位置を表す P W M 信号およびクロック信号を受け取って、多重ビット出力を生成する。ラッチは、多重ビット出力をラッチし、また、ラッチされた多重ビット出力の第 1 ビットおよび第 2 ビットは、出力信号を生成するために使用される。ここで、出力信号は、第 1 ビットを含んでいる。

【発明を実施するための最良の形態】

【 0 0 1 3 】

本発明に係るこれらの形態および他の形態は、以下の記述および添付図面によってより

50

一層明確に理解されるであろう。

【実施例】

【0014】

本発明の典型的な実施例においては、前述した光学的なエンコード技術を使用する代わりに、角度位置センサを使用して生成されるPWM信号がインクリメンタルエンコーディングに利用される。PWM信号は、アナログ分解能を伴うPWMフォーマットにおけるシャフト上の回転ディスクの角度位置情報を含む。PWMに基づくデジタルインクリメンタルエンコードはPWM信号を受け取って、該PWM信号を回転の速度および方向の情報を導出するために使用する。

【0015】

PWM信号および高速のクロック信号は、PWM信号のデューティサイクルに応じて変化する多重ビット出力を生成するためにデジタルインクリメンタルエンコードのカウンタに与えられる。例えば、多重ビット出力の値は、PWM信号が高レベル状態に留まっている間に計数されるクロックサイクル数に対応し、従って、回転ディスクの角度位置を表すことになる。カウンタは、角度位置センサによって測定された角度の方向および速度をデジタル形式にデコードするためにも使用される。多重ビット出力は、ラッチにラッチされ、そして、光学的なインクリメンタルエンコードと同様の直交位相関係を有する矩形波が生成される。このようにして、光デバイスおよびパターンが形成されたエンコードディスクを使用することなく、デジタルインクリメンタルエンコードが実現される。

【0016】

例として、PWM信号は、『誘導減衰カプラを備えた角度位置センサ』という名称の米国特許第6304076号（特開2004-184426号公報）に開示されるような非接触角度位置センサ（NCAPS）、或いは、『非接触角度位置センサ用のプログラム制御可能で多重回転のパルス幅変調回路』という名称で本願と同じ所有者に帰属し、2004年3月29日付けで米国特許商標庁に出願された米国特許出願第10/813329号（特願2004-218836号）に開示される多重回転（MT）NCAPSによって提供されるかも知れず、これらの内容の全体は、参照によってここに組み入れられる。PWM信号は、適切なPWM出力を有する他の角度位置センサまたは直線位置センサによって提供されるかも知れない。

【0017】

図2はPWM出力を提供する位置センサ100に基づくデジタルインクリメンタルエンコードのブロック図である。位置センサ100は、例えば、NCAPSまたはMT-NCAPSのような角度位置センサであるかも知れない。位置センサ100は、直線位置センサまたは他の適切な位置センサであるかも知れない。

【0018】

位置センサ100は、周波数 f_0 を有するPWM発生器102および周波数 f を有するマスタークロック104を含む。さらに、デジタルインクリメンタルエンコードは、位置センサ100に加えて、Nビットカウンタ106、Nビットラッチ108、ANDゲート110および排他的論理和（XOR）ゲート112を含む。例えば、Nビットカウンタ106はアップダウンカウンタであるかも知れない。ここで、Nは、100%のPWMデューティサイクルに相当する最大計数を表すことのできるビット数に対応している。

【0019】

例として、全サイクルの最大計数は、次式により導出され得る。

$$\text{最大計数} = [\text{PWMの周期}] / [\text{マスタークロックの周期}]$$

換言すると、周期 P_1 を有するPWM信号および周期 P_2 を有するマスタークロックに対して、100%のPWMデューティサイクルに対応する最大計数は、1PWM周期（例えば、シングル回転角度位置センサの1つの360度回転）内に適合するであろうクロックサイクル数に対応する。従って、もし、最大計数が4095ならば、Nは12でなければならず、その結果、 $2^N (= (2)^{12} = 4096)$ は4095を表すのに十分大きいことになる。

10

20

30

40

50

【0020】

Nビットカウンタ106は、PWM発生器102のPWM出力をそのイネーブル入力で受け取り、また、マスタクロック104のクロック出力をそのクロック入力で受け取る。従って、Nビットカウンタ106は、該Nビットカウンタ106がイネーブルになっている時間の間に受け取ったクロックサイクルの数を計数する。換言すると、PWM出力が高レベルに留まっている間、Nビットカウンタ106は受信したクロックサイクルの数をカウントアップし、また、PWM出力が低レベルに留まっている間、Nビットカウンタ106はカウントアップしない。さらに、Nビットカウンタは、PWM出力の立ち下がりエッジにตอบสนองしてリセットされる。多重ビット出力の値はPWM信号のデューティサイクルに応じて変化するので、その多重ビット出力の値は、角度位置センサによって測定された角度位置を示すことになる。

【0021】

Nビットラッチ108は、Nビットカウンタ106の出力 $[C_0, \dots, C_n]$ およびPWM発生器102のPWM出力を受け取る。Nビットカウンタ106の出力は、入力 $[D_0, \dots, D_n]$ として受け取られ、そして、PWM出力の各立ち下がりエッジにตอบสนองしてNビットラッチ108にラッチされる。Nビットラッチ108は、出力 $[Q_0, \dots, Q_n]$ を出力する。

【0022】

エンコードの最も簡単な形式は、ただ1つのチャンネルAだけを持つであろう。図2を参照すると、信号『A』はNビットラッチ108（例えば、 Bit_m ）の出力 $[Q_0, \dots, Q_n]$ の1つから取り出される。 Bit_m は、Nビットラッチの出力ビット位置として参照される。例として、もし、 $m=2$ ならば、Nビットラッチの3番目の最下位ビットが信号出力『A』として使用される。さらに、このビット位置の選択は、エンコードの解像度用の式の導出に関連して以下に論じられる。

【0023】

0%～100%のデューティサイクルを有する周波数 f_0 のPWM信号がNビットカウンタ106のイネーブル入力に与えられるとき、PWM信号の立ち上がりエッジはカウンタをトリガし、カウンタはカウントアップを開始する。このとき、信号『A』の状態は変化しない。PWM信号が低レベルになると、これはカウンタのそのときの値をNビットラッチ108にラッチさせ、そして、Nビットカウンタ106をリセットする。同時に、Nビットラッチの Bit_m の状態は、カウンタからラッチされた現在の値に基づいて高レベルか低レベルにアップデートされ、その結果、図3に示されるように、PWM信号の変化の速度に比例する比を伴って出力する信号『A』におけるパルス列を生成する。

【0024】

図3において、 Bit_m の状態は、Nビットラッチ108がNビットカウンタ106の出力をラッチする各時間で変化することが分かる。これは、PWM信号のデューティサイクルに対する変化は、Nビットラッチ108によってラッチする連続した2つの内の1つによって増加または減少のいずれかを行うNビットカウンタ106によって計数されるマスタクロック104のクロックサイクルである解像度で、Nビットカウンタ106によって取り込まれるからである。

【0025】

図2を参照して図3を詳述すると、Nビットカウンタ106は第1のPWMパルスの立ち上がりエッジおよび立ち下がりエッジ間で3クロックサイクルを計数するので、該第1のPWMパルスは、二進数『011』に対応することになる。Nビットラッチ108は立ち下がりエッジにตอบสนองしてラッチするので、 Bit_m の状態は、第1のPWMパルスの立ち下がりエッジにตอบสนองして『0』から『1』へ変化する。また、Nビットカウンタ106は、PWM信号の立ち下がりエッジにตอบสนองしてリセットされる。

【0026】

第2のPWMパルスの立ち上がりエッジおよび立ち下がりエッジ間において、Nビットカウンタ106は、マスタクロックの4クロックサイクル（二進数『100』に対応）

を計数する。Bit_mの状態は、Nビットラッチ108がラッチされるとき、第2のPWMパルスの立ち上がりエッジに応答して『1』から『0』へ変化する。Nビットカウンタ106は、第3および第4のPWM信号の立ち上がりエッジおよび立ち下がりエッジ間において、それぞれ5クロックサイクル(『101』)および6クロックサイクル(『110』)を計数する。第3および第4のPWMパルスに対して、Bit_mは、第1および第2の(および、他の全ての)PWMパルスに対する場合と同様に、立ち下がりエッジだけに応答して状態を(『0』から『1』へ、それからまた、『1』から『0』へ)切り換える。

【0027】

このようにして、光学センサを通った光学的なエンコーダのディスク上のトラックによる従来の手法において生成された矩形波に類似するデジタル矩形波が得られる。PWMを速く変化させると、信号『A』の周波数は高くなり、ディスクの角度置換は、それがラッチされるときには、カウンタの出力値に比例することになる。

【0028】

しかしながら、1チャンネルのインクリメンタルエンコーダは、シャフトが時計方向または反時計方向の何れかの方向に回転しているかといった方向の情報を提供することはできない。本発明において、この1チャンネルのインクリメンタルエンコーダにおける適応性の欠如は、シャフトの回転の方向および速度を提供するデュアルチャンネルのインクリメンタルエンコーダ(直交エンコーダ)をもたらすことになる。2つのチャンネル『A』および『B』は、一方のチャンネルが他のチャンネルよりも進んでいるか遅れているかを評価することによって回転方向を決定するように、位相が90°異なるように配置される。この情報を使用することによって、インクリメンタルエンコーダの回転方向を得ることができ、また、チャンネルからのパルスの数を計数することによって角速度を測定することができる。

【0029】

2チャンネル出力を有するデジタルインクリメンタルエンコーダは、デュアルチャンネルインクリメンタルエンコーダ、或いは、直交エンコーダとして参照されるかも知れない。典型的な実施例において、デュアルチャンネルインクリメンタルエンコーダは、XORゲート112を介してNビットラッチ108の[m]および[m-1]ビットを組み合わせるによって提供される。デュアルチャンネルエンコーダの原理動作は、1チャンネルの技術に類似している。PWM信号の立ち上がりエッジはカウンタをトリガし、カウンタは計数を開始し、また、PWM信号の立ち下がりエッジはカウンタをリセットし、デュアルチャンネル出力をアップデートする新たな値でラッチする。

【0030】

図4はこれら2チャンネルの状態間の関係を示している。図4は、2つの異なる時間間隔130および140を示す。PWMとラベル付けされた波形は、真のPWM波形を表してはいないが、PWM信号のデューティサイクル変化および回転方向(すなわち、『A』が『B』よりも進んでいるか遅れているか)間における関係を示すためのものである。図4において、第1の時間間隔130の間、PWM信号は、反時計回りの回転の結果、次第に厚くなることが分かる。さらに、第2の時間間隔130の間、PWM信号は、時計回りの回転の結果、次第に薄くなることも分かる。

【0031】

Bit_mは信号『A』として使用されるため、Bit_mとBit_{m-1}のXOR結合は、Bit_{m-1}の周波数はBit_mの周波数よりも2倍高いので、信号『A』に関して四分の一サイクルずれた第2の信号『B』を生成する。この信号『A』および『B』間の直交配置は、回転方向が時計回りか反時計回りかを決定するために使用され得る。すなわち、回転の方向は、第2の信号のエッジ遷移間における第1の信号のレベルによって決定され得る。『B』が『A』よりも進んでいればエンコーダは反時計回りに回転しており、また、『A』が『B』よりも進んでいればエンコーダは時計回りに回転している。従って、2チャンネルエンコーダで直交検出を行うことにより、確かな方向の情報を提供する。

【0032】

10

20

30

40

50

また、図2のデジタルインクリメンタルエンコーダは、第3の出力チャンネルにインデックス信号を出力する。インデックス信号は、PWM信号が回転の全サイクルに対応する最大のデューティサイクルになったときに生成される。ANDゲート110は、1回転当たり1パルスの出力を与える100%デューティサイクルに対応するkビット二進コードと共にアンドを取るために使用される。このインデックス出力は、エンコーダのホームベースまたは零ポジションを決めるための基準として役に立つ。kビットは、連続している必要はなく、 Bit_m および Bit_{m-1} も含むかも知れない。

【0033】

一般に、NCAPSのような角度位置センサに基づくデジタルインクリメンタルエンコーダは、NCAPSのPWM出力特性がアナログであるという事実に依存した従来の光学的なインクリメンタルエンコーダよりも高い解像度を提供できる。典型的に、PWMに基づくデジタルインクリメンタルエンコーダの解像度は、エンコーダにより達成され得る解像度が直接クロック周波数に比例するため、マスタークロックfによって決定される。この解像度は、 $R = P_1 / (2^m * P_2)$ によって規定することができる。ここで、Rはエンコーダの解像度、 P_1 はPWM発生器の周期、mは信号のエンコーディングに使用されるビットの位置($M-1$)、そして、 P_2 はマスタークロックの周期である。

【0034】

例えば、もし、36MHzのマスタークロックを使用するカウンタに対して2.22kHzのPWM信号が与えられると、出力信号は、3番目の最下位ビットによって規定され、 $m=2$ 、 $P_1 = 1 / [2.22 \text{ kHz}] = 450 \mu\text{s}$ 、そして、 $P_2 = 1 / [36 \text{ MHz}] = 0.02727 \mu\text{s}$ となる。従って、 $R = P_1 / (2^m * P_2) = [450 \mu\text{s}] / [2^2 * 0.02727 \mu\text{s}] = 4095$ ステップとなる。従って、 $N = 12$ ビット($2^{12} = 4096$)のカウンタは、回転の360°内に4096ステップのフルスケールインクリメンタル解像度を提供するのに十分である。

【0035】

より高い角度の解像度は、速いマスタークロックおよび高いパフォーマンスを有するデジタル回路(システムのノイズフロアリミテーション(noise floor limitations)以内)を使用することによって達成される。ここで、マスタークロックの周波数に加えて、mの値の選択がエンコーダの解像度に影響を与えることに注意すべきである。mの値が高くなれば(ラッチのより上位のビットが信号『A』出力として選択されると)、エンコーダが達成できる解像度が低くなる。しかしながら、ラッチの下位のビットはPWM信号の遷移エッジにおいて振動しがちであり、誤ってトリガを生じるかも知れないので、mの値を高くすることは、システムが安定になることに注意すべきである。

【0036】

PWMに基づくデジタルインクリメンタルエンコーダは、従来の光学的なインクリメンタルエンコーダよりも低い価格で高い解像度を提供することができる。さらに、光学的なセンサおよびエミッタを無くすことによりインターフェースの問題を少なくし、それによって、電氣的なインターフェースの設計を簡略にする。さらに、信号処理の全てをASICに集合することでより好ましい測定性能を提供することができる。これらの好ましい特性によって、PWMに基づくデジタルインクリメンタルエンコーダは、高い性能、解像度、精度および反復使用性が要望される適用に好適で経済的なものである。

【0037】

以上、添付図面を参照して、本発明の特定の代表的な実施例を詳述したが、そのような実施例は、単に描かれただけであって、広い本発明を限定するものではないことは理解されるであろう。また、本発明の広い発明の概念から逸脱することなく、描かれたおよび上述された本発明の他の実施例に様々な変形がなされることは認識されるであろう。上述したように、本発明は、開示された特定の実施例および配置図に限定されることなく、添付した特許請求の範囲の記載によって規定される本発明の範囲および思想を越えない様々な改変、修正および変更を包含するのは理解されるであろう。

【図面の簡単な説明】

10

20

30

40

【 0 0 3 8 】

【図 1】インクリメンタルエンコーダ出力波形を示す図である。

【図 2】本発明に係る一実施例としての P W M に基づくディジタルインクリメンタルエンコーダのブロック図である。

【図 3】マスタークロックおよび入力 P W M 信号が参照して示された、図 2 のディジタルインクリメンタルエンコーダの出力波形を示す図である。

【図 4】図 2 のディジタルインクリメンタルエンコーダの出力波形を示すタイミング図である。

【符号の説明】

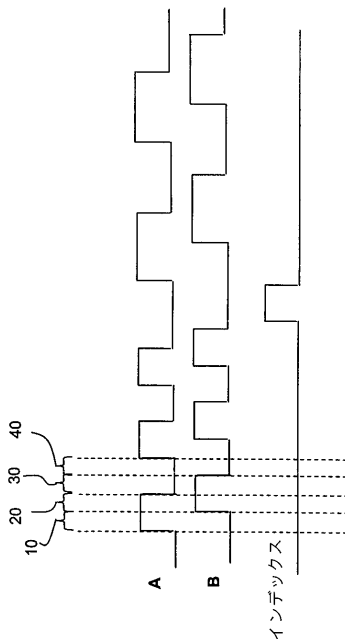
【 0 0 3 9 】

1 0 0	位置センサ
1 0 2	P W M 発生器
1 0 4	マスタークロック
1 0 6	Nビットカウンタ
1 0 8	Nビットラッチ
1 1 0	A N D ゲート
1 1 2	X O R ゲート

10

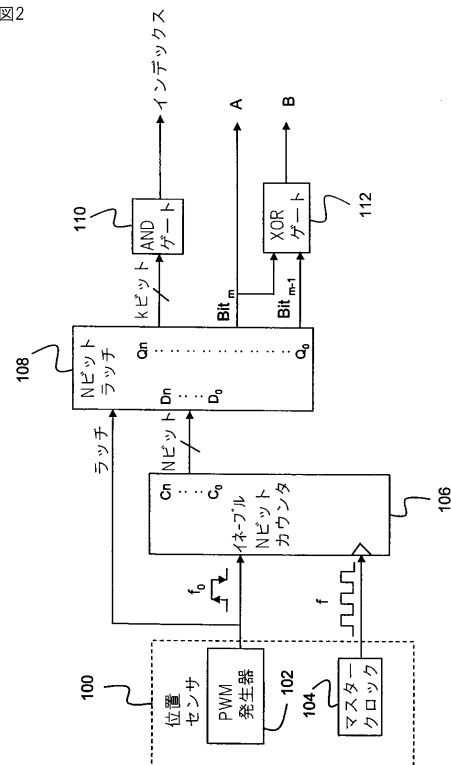
【図 1】

図1



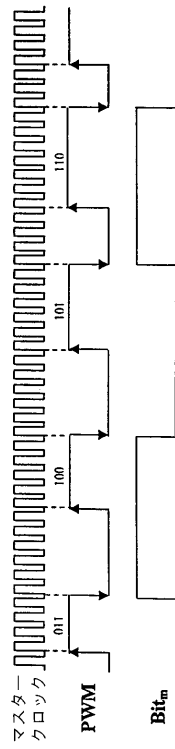
【図 2】

図2



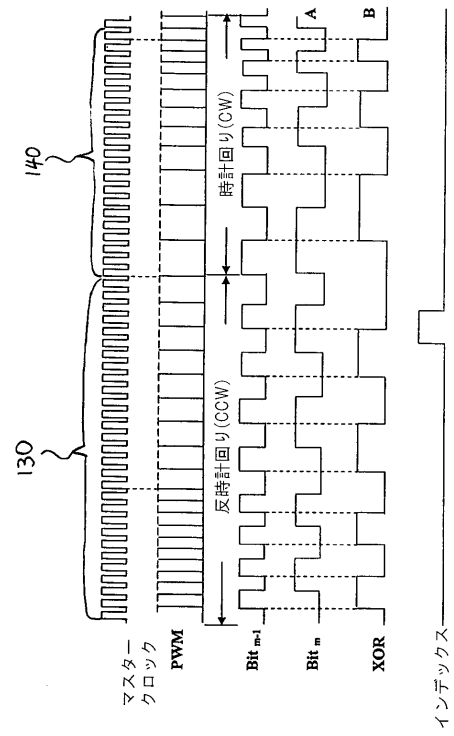
【 図 3 】

図3



【 図 4 】

図4



フロントページの続き

(74)代理人 100108383

弁理士 下道 晶久

(74)代理人 100082898

弁理士 西山 雅也

(72)発明者 アサッド エム・マドニ

アメリカ合衆国, カリフォルニア 9 0 0 6 4, ロサンゼルス, ウッドバイン ストリート 3 2
8 1

(72)発明者 ジム ビー・ブオンゲ

アメリカ合衆国, カリフォルニア 9 1 3 2 6, ノースリッジ, タートル スプリングス ウェイ
1 9 7 6 1

(72)発明者 フィリップ ブオンゲ

アメリカ合衆国, カリフォルニア 9 1 3 2 6, ノースリッジ, ファルコン リッジ ウェイ 1
2 0 2 6

F ターム(参考) 2F077 AA25 NN02 NN04 QQ03 TT24 TT52 TT76