

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4202111号
(P4202111)

(45) 発行日 平成20年12月24日(2008.12.24)

(24) 登録日 平成20年10月17日(2008.10.17)

(51) Int.Cl. F 1
G 1 O G 7/02 (2006.01) G 1 O G 7/02 A

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2002-370493 (P2002-370493)	(73) 特許権者	000130329 株式会社コルグ
(22) 出願日	平成14年12月20日(2002.12.20)		東京都杉並区下高井戸1丁目15番12号
(65) 公開番号	特開2004-198975 (P2004-198975A)	(74) 代理人	100121706 弁理士 中尾 直樹
(43) 公開日	平成16年7月15日(2004.7.15)	(74) 代理人	100128705 弁理士 中村 幸雄
審査請求日	平成17年8月10日(2005.8.10)	(74) 代理人	100066153 弁理士 草野 卓
		(74) 代理人	100100642 弁理士 稲垣 稔
		(72) 発明者	卓 武夫 東京都杉並区下高井戸1丁目15番12号 株式会社コルグ内

最終頁に続く

(54) 【発明の名称】 チューナ

(57) 【特許請求の範囲】

【請求項1】

A、調律しようとする楽器音に対応する電気信号がゼロクロスしたことを検出するゼロクロス検出手段と、このゼロクロス検出手段がゼロクロスしたことを検出する毎に、基準のタイミングから一定速度で計数動作しているカウンタの計数値を読み取るラッチ回路とによって構成するサンプリング手段と、

B、このサンプリング手段でサンプリングしたサンプルデータを所定個格納するデータ格納部と、

C、このデータ格納部に、上記サンプリング手段でサンプリングしたサンプルデータを書き込む書き込み制御部であって、上記データ格納部に格納されている所定個のサンプルデータの中の最古のサンプルデータに代えて最新のサンプルデータを書き込む制御を行う書込制御手段と、

D、上記データ格納部に格納されている所定個のサンプルデータを読み込んで、これら所定個のサンプルデータを用いて、上記楽器音の基本周期を抽出し、抽出処理が終了する毎に直ちに上記データ格納部に格納されている所定個のサンプルデータを用いて、上記楽器音の基本周期を抽出する動作を繰返す基本周期抽出手段と、

E、この基本周期抽出手段が抽出した基本周期と標準ピッチとを比較し、上記楽器音の音名を判別、及び標準ピッチからの誤差値を算出する音名判別手段及びピッチ誤差算出手段と、

F、この音名判別手段及びピッチ誤差算出手段が算出した結果を表示する音名表示器及

びピッチ誤差表示器と、

によって構成することを特徴とするチューナ。

【請求項 2】

A、調律しようとする楽器音に対応する電気信号をA/D変換するサンプリング手段と、

B、このサンプリング手段でサンプリングしたサンプルデータを所定個格納するデータ格納部と、

C、このデータ格納部に、上記サンプリング手段でサンプリングしたサンプルデータを書き込む書き込み制御部であって、上記データ格納部に格納されている所定個のサンプルデータの中の最古のサンプルデータに代えて最新のサンプルデータを書き込む制御を行う書込制御手段と、

D、上記データ格納部に格納されている所定個のサンプルデータを読み込んで、これら所定個のサンプルデータを用いて、上記楽器音の基本周期を抽出し、抽出処理が終了する毎に直ちに上記データ格納部に格納されている所定個のサンプルデータを用いて、上記楽器音の基本周期を抽出する動作を繰返す基本周期抽出手段と、

E、この基本周期抽出手段が抽出した基本周期と標準ピッチとを比較し、上記楽器音の音名を判別、及び標準ピッチからの誤差値を算出する音名判別手段及びピッチ誤差算出手段と、

F、この音名判別手段及びピッチ誤差算出手段が算出した結果を表示する音名表示器及びピッチ誤差表示器と、

によって構成することを特徴とするチューナ。

【請求項 3】

請求項 1 記載のチューナにおいて、上記書込制御手段は、上記データ格納部に格納されている複数のデータの中の最古のデータが記憶されているアドレスを記憶するポインタを有し、このポインタが指し示すアドレスに最新のデータを書き込むと共に、上記ポインタの値を 1 アドレス分移動させる制御を行うことを特徴とするチューナ。

【請求項 4】

請求項 1 記載のチューナにおいて、上記書込制御手段は上記データ格納部に格納されている複数のデータの各アドレスを全て 1 アドレス分移動させるアドレス移動手段と、このアドレス移動手段で移動したアドレスの中の空きアドレスに最新のサンプルデータを書き込む制御を行うことを特徴とするチューナ。

【請求項 5】

請求項 2 記載のチューナにおいて、上記書込制御手段は、上記データ格納部に格納されている複数のデータの中の最古のデータが記憶されているアドレスを記憶するポインタを有し、このポインタが指し示すアドレスに最新のデータを書き込むと共に、上記ポインタの値を 1 アドレス分移動させる制御を行うことを特徴とするチューナ。

【請求項 6】

請求項 2 記載のチューナにおいて、上記書込制御手段は上記データ格納部に格納されている複数のデータの各アドレスを全て 1 アドレス分移動させるアドレス移動手段と、このアドレス移動手段で移動したアドレスの中の空きアドレスに最新のサンプルデータを書き込む制御を行うことを特徴とするチューナ。

【請求項 7】

請求項 1、3、4 記載のチューナの何れかにおいて、上記サンプリング手段がサンプル動作したことを検出して、上記基本周期抽出手段の動作に割り込みを掛け、割り込み期間中に上記書込制御手段を起動させ、上記ラッチ回路に記憶されている時刻データをデータ格納部に書き込む動作を実行することを特徴とするチューナ。

【請求項 8】

請求項 1、3、4 記載のチューナの何れかにおいて、上記基本周期抽出処理手段に、上記ラッチ回路に記憶されている時刻データが更新されたことを検出する手段を設け、基本周期抽出処理中に上記ラッチ回路の時刻データが更新されていることを検出すると上記書

10

20

30

40

50

込制御手段を起動させ、上記ラッチ回路に記憶されている時刻データを上記データ格納部に書き込む動作を実行することを特徴とするチューナ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は各種の楽器の音が正しく標準ピッチに調律されているか否かを測定し、その測定結果を表示器に表示し、各楽器の音の周波数を正しい状態に調律することに用いられるチューナに関し、特に応答速度を高速化し、音の周波数変化を忠実に表示することができるチューナを提供しようとするものである。

【0002】

【従来の技術】

従来より各種のチューナが提案されている（特許文献1～4）。

図8に現在市販されている一般的なチューナの電気的な構成を示す。調律すべき楽器の音をマイクロホン1で捉え、電気信号Sg（図9A参照）に変換する。マイクロホン1から出力された電気信号Sgは増幅器2で増幅される。増幅器2は飽和増幅器とされ、入力された楽器音の電気信号を矩形波SP（図9B）になるまで飽和増幅する。

増幅器2から出力される矩形波SPはマイクロコンピュータ10に入力される。マイクロコンピュータ10には入力される矩形波SPのゼロクロス点b1、b2、b3...のタイミングデータを取得するサンプリング手段11と、一定速度のクロックを計数するカウンタ12と、サンプリング手段11で取得したサンプルデータを格納するデータ格納部13と、このデータ格納部13に格納したサンプルデータを使って入力された矩形波SPの基本周期を抽出する基本周期抽出手段14と、基本周期抽出手段14で抽出した基本周期に従って入力された楽器音の音名を判別する音名判別手段15と、入力された楽器音の音名で決定される標準ピッチと入力された楽器音とのピッチ誤差を算出するピッチ誤差算出手段16とが設けられる。

【0003】

音名判別手段15の音名判別結果とピッチ誤差算出手段16の算出結果はマイクロコンピュータ10の外部に設けられた音名表示器17とピッチ誤差表示器18に出力され、判別結果と算出結果を表示する。

サンプリング手段11は、矩形波SPのゼロクロス点b1、b2、b3...を検出するゼロクロス検出手段11Aと、このゼロクロス検出手段11Aがゼロクロス点を検出した時点の時間軸データをラッチするデータラッチ手段11Bとによって構成される。カウンタ12は既知の周波数を持つクロックを計数し、初期値「00...0」からフルカウント「FF...F」までの間の計数値を時間の経過に従って出力する動作を繰り返す。

【0004】

データラッチ手段11Bはゼロクロス検出手段11Aが矩形波のゼロクロス点b1、b2、b3...を検出する毎にカウンタ12の計数値C1、C2、C3...を読み取ってサンプルデータとしてラッチしサンプリングする。

データラッチ手段11Bがサンプリングしたサンプルデータをデータ格納部13に順次取り込み、取り込んだ各サンプルデータの時刻から時間間隔を求めることによりゼロクロス点b1、b2、b3...の相互の間の時間間隔を求めることができる。

基本周期抽出手段14はデータ格納部13に格納した複数のサンプルデータの相互の時間間隔を計算し、互に等しい時間間隔を持つ最長の時間間隔を求め、その時間間隔を入力中の楽器音の基本周期として抽出する。基本周期抽出手段14が基本周期を抽出するには入力される楽器音の少なくとも2周期分に相当する時刻データがデータ格納部13に格納されていることが条件とされる。

【0005】

【特許文献1】

実用新案登録第2585225号明細書

【特許文献2】

10

20

30

40

50

特許第 2 6 8 1 4 3 2 号明細書

【特許文献 3】

特許第 3 0 1 1 3 1 4 号明細書

【特許文献 4】

実用新案登録第 2 5 9 4 2 6 4 号明細書

【0006】

【発明が解決しようとする課題】

従来のチューナでは上述したように、基本周期抽出手段 1 4 はデータ格納部 1 3 に所定個以上のサンプルデータが格納されていないと、入力されている楽器音の基本周期を抽出することができない。データ格納部 1 3 に所定個数のサンプルデータを取り込むには入力中の楽器音の少なくとも 2 周期に相当する時間が必要となり、そのデータ取得時間が経過してから基本周期の抽出処理を実行し、基本周期抽出後に音名及びピッチ誤差を算出するから、データの取得から算出結果を表示するまでの時間が長く掛かる欠点がある。

10

【0007】

図 9 にその様子を示す。図中 T 1 はサンプルデータとして時刻データ C 1、C 2、C 3... を取り込むデータ取得時間、T 2 は基本周期抽出及び音名、ピッチ誤差算出期間を示す。尚、期間 T 2 の内訳はその大部分の時間は基本周期抽出処理に使われ、音名判別及びピッチ誤差の算出時間はわずかであるから、以下では T 2 を基本周期抽出期間と称する基本周期抽出期間 T 2 が終了した時点で表示の更新が行われる。表示の更新が実行された後、再び期間 T 1 を掛けて最新のデータを取得し、取得したデータに基づいて基本波抽出処理を実行することを繰返す。従って、従来のチューナでは表示の更新周期は $T 1 + T 2 = T 3$ となる。表示更新周期 T 3 が長いと、入力されている楽器音の周波数が変化しても、測定の時間間隔が長いために周波数が変化していく様子を連続的に追従して測定し、その測定結果を表示することができない欠点がある。

20

【0008】

例えば、ギターの奏法の中にビブラート奏法がある。演奏者はビブラート奏法で音の周波数の揺れ幅を予め知ることができると、最適な演奏操作の感触を習得することができるから、ビブラートを掛けた場合、その音の周波数の揺れ幅が分かると都合がよい。然し乍ら、従来のチューナの技術ではリアルタイムで音の周波数の揺れを測定し、表示することはできない。また、ビブラートに限らず他の奏法でも周波数がズレていく様子を測定し、表示することができると都合がよい。また、調律中に調律操作に伴って周波数が高い方、又は低い方にずれていく様子が表示できると、調律を容易に行うことができる。

30

【0009】

表示の更新周期を短くするにはデータ取得時間 T 1 と基本周期算出処理期間 T 2 を短くすればよいが、データの取り込み期間 T 1 は上述したように調律しようとする音の基本周期で決まるため、調律しようとする音の周期の 2 周期より短くすることはできない。また、基本周期算出処理に要する時間 T 2 はマイクロコンピュータ 1 0 の演算処理速度で決定されるが、限度以上に短くすることはできない。

この発明の目的は比較的簡素な構成で表示の更新周期を短くし、入力される音の周波数の変化をリアルタイムに表示することができるチューナのデータ処理方法及びこのデータ処理方法とこのデータ処理方法を用いたチューナを提案しようとするものである。

40

【0010】

【課題を解決するための手段】

この発明の請求項 1 では、調律しようとする楽器音に対応する電気信号がゼロクロスしたことを検出するゼロクロス検出手段と、このゼロクロス検出手段がゼロクロスしたことを検出する毎に、基準のタイミングから一定速度で計数動作しているカウンタの計数値を読み取るラッチ回路とによって構成するサンプリング手段と、このサンプリング手段でサンプリングしたサンプルデータを所定個格納するデータ格納部と、このデータ格納部に、サンプリング手段でサンプリングしたサンプルデータを書き込む書き込み制御部であって、データ格納部に格納されている所定個のサンプルデータの中の最古のサンプルデータに

50

代えて最新のサンプルデータを書き込む制御を行う書込制御手段と、データ格納部に格納されている所定個のサンプルデータを読み込んで、これら所定個のサンプルデータを用いて、楽器音の基本周期を抽出し、抽出処理が終了する毎に直ちにデータ格納部に格納されている所定個のサンプルデータを用いて、楽器音の基本周期を抽出する動作を繰返す基本周期抽出手段と、この基本周期抽出手段が抽出した基本周期と標準ピッチとを比較し、楽器音の音名を判別、及び標準ピッチからの誤差値を算出する音名判別手段及びピッチ誤差算出手段と、この音名判別手段及びピッチ誤差算出手段が算出した結果を表示する音名表示器及びピッチ誤差表示器と、によって構成することを特徴とするチューナを提案する。

【0011】

この発明の請求項2では、調律しようとする楽器音に対応する電気信号をA/D変換するサンプリング手段と、このサンプリング手段でサンプリングしたサンプルデータを所定個格納するデータ格納部と、このデータ格納部に、サンプリング手段でサンプリングしたサンプルデータを書き込む書き込み制御部であって、データ格納部に格納されている所定個のサンプルデータの中の最古のサンプルデータに代えて最新のサンプルデータを書き込む制御を行う書込制御手段と、データ格納部に格納されている所定個のサンプルデータを読み込んで、これら所定個のサンプルデータを用いて、楽器音の基本周期を抽出し、抽出処理が終了する毎に直ちにデータ格納部に格納されている所定個のサンプルデータを用いて、楽器音の基本周期を抽出する動作を繰返す基本周期抽出手段と、この基本周期抽出手段が抽出した基本周期と標準ピッチとを比較し、楽器音の音名を判別、及び標準ピッチからの誤差値を算出する音名判別手段及びピッチ誤差算出手段と、この音名判別手段及びピッチ誤差算出手段が算出した結果を表示する音名表示器及びピッチ誤差表示器と、によって構成することを特徴とするチューナを提案する。

【0012】

この発明の請求項3では、請求項1記載のチューナにおいて、書込制御手段は、データ格納部に格納されている複数のデータの中の最古のデータが記憶されているアドレスを記憶するポイントを有し、このポイントが指し示すアドレスに最新のデータを書き込むと共に、ポイントの値を1アドレス分移動させる制御を行うことを特徴とするチューナを提案する。

この発明の請求項4では、請求項1記載のチューナにおいて、書込制御手段はデータ格納部に格納されている複数のデータの各アドレスを全て1アドレス分移動させるアドレス移動手段と、このアドレス移動手段で移動したアドレスの中の空きアドレスに最新のサンプルデータを書き込む制御を行うことを特徴とするチューナを提案する。

この発明の請求項5では、請求項2記載のチューナにおいて、書込制御手段は、データ格納部に格納されている複数のデータの中の最古のデータが記憶されているアドレスを記憶するポイントを有し、このポイントが指し示すアドレスに最新のデータを書き込むと共に、ポイントの値を1アドレス分移動させる制御を行うことを特徴とするチューナを提案する。

【0013】

この発明の請求項6では、請求項2記載のチューナにおいて、書込制御手段はデータ格納部に格納されている複数のデータの各アドレスを全て1アドレス分移動させるアドレス移動手段と、このアドレス移動手段で移動したアドレスの中の空きアドレスに最新のサンプルデータを書き込む制御を行うことを特徴とするチューナを提案する。

この発明の請求項7では、請求項1、3、4記載のチューナの何れかにおいて、サンプリング手段がサンプル動作したことを検出して、基本周期抽出手段の動作に割り込みを掛け、割り込み期間中に書込制御手段を起動させ、ラッチ回路に記憶されている時刻データをデータ格納部に書き込む動作を実行することを特徴とするチューナを提案する。

この発明の請求項8では、請求項1、3、4記載のチューナの何れかにおいて、基本周期抽出処理手段に、ラッチ回路に記憶されている時刻データが更新されたことを検出する手段を設け、基本周期抽出処理中にラッチ回路の時刻データが更新されていることを検出すると書込制御手段を起動させ、ラッチ回路に記憶されている時刻データをデータ格納部

10

20

30

40

50

に書き込む動作を実行することを特徴とするチューナを提案する。

【 0 0 1 4 】

作用

この発明によるチューナのデータ処理方法によれば、所定個のサンプルデータの中の最古のサンプルデータを消去し、最古のサンプルデータに代えて最新のサンプルデータをデータ格納部に書き込む方法で、所定個のサンプルデータの内容を更新するから、データ格納部には常に各時点における最新のサンプルデータを所定個分用意しておくことができる。この結果、基本周期抽出手段は前回の基本周期抽出処理が終了すると直ちに次の基本周期抽出処理を実行することができる。

この結果、この発明によれば基本周期抽出処理は実質的に常時連続的に実行することができる、その処理結果を順次、音名判別手段及びピッチ誤差算出手段に送り込むことができる。この結果、表示の更新は基本周期抽出処理の時間間隔で更新され、従来より数倍速い周期で表示の内容が更新され、音の周波数の変化をリアルタイムで表現することができる。

【 0 0 1 5 】

【発明の実施の形態】

図 1 にこの発明によるチューナの一実施例を示す。図 8 と対応する部分には同一符号を付して示す。この発明の特徴とする構成はサンプリング手段 1 1 を構成するデータラッチ回路 1 1 B とデータ格納部 1 3 との間に書込制御手段 2 0 を設けた点にある。尚、その他に図 8 と異なる点はデータ格納部 1 3 の内部をデータ取込用のメモリ 1 3 A と、データ処理用のバッファメモリ 1 3 B に分けた構成とした点である。この構成の違いは基本周期抽出部 1 4 が、基本周期抽出処理のために、メモリに格納しているサンプルデータを利用して基本周期検出処理を実行している最中に、データの書き込みが行われることを避けるために、基本周期抽出処理専用バッファメモリ 1 3 B を設けた構成としたものである。

【 0 0 1 6 】

書込制御手段 2 0 は例えばゼロクロス検出手段 1 1 A が短形波のゼロクロス点を検出すると、その検出に同期してこの実施例では割込信号を発生させ、この割込信号によりマイクロコンピュータは書込制御手段 2 0 を起動させ、データラッチ手段 1 1 B にラッチしたデータをメモリ 1 3 A に書き込む動作を実行させる。メモリ 1 3 A への書き込みは以下の如くして実行される。図 2 にメモリ 1 3 A の内部の様子を示す。メモリ 1 3 A にはアドレスが 0 ~ N まで用意される。各アドレスにポインタ記憶領域とサンプルデータ記憶領域が設けられる。ポインタ記憶領域に次回サンプルデータを書き込むアドレスを指示するデータ、例えば“ 1 ”が書き込まれる。

【 0 0 1 7 】

割込信号が発生してデータラッチ手段 1 1 B にカウンタ 1 2 から時刻データが読み込まれると、書込制御手段 2 0 はこの時刻データをサンプルデータとしてメモリ 1 3 A のポインタで指示されたアドレスに書き込む。書き込みが終了すると、ポインタのアドレスは + 1 されて次のアドレスのポインタに“ 1 ”が書き込まれる。ポインタがアドレス N まで達すると、次の書き込みアドレスはアドレス 0 が指定される。

このように、書込アドレスを + 1 (- 1 でもよい) ずつずらして循環させることにより、書き込みを行うアドレスに格納されているデータは過去最古のデータとなり、0 ~ N までのアドレスには常に最新の N 個のデータが格納された状態となる。メモリ 1 3 A への書き込み動作を割込みで実行させることにより、基本周期抽出手段 1 4 が基本周期抽出処理を実行している状態でも割込みによりわずかな時間を作ってメモリ 1 3 A へのデータの書き込みが実行される。

【 0 0 1 8 】

従って、この発明では基本周期抽出手段 1 4 が入力されている楽器音の基本周期を抽出処理している期間でもメモリ 1 3 A には新しいサンプルデータが書き込まれ N 個のデータは時々刻々最新のデータに更新される。

基本周期抽出手段 1 4 が基本周期抽出処理を完了すると、抽出した基本周期データが音名判別手段 1 5 とピッチ誤差算出手段 1 6 に渡され、基本周期データに従って入力されてい

10

20

30

40

50

る音の音名を判別すると共に、その音名の標準ピッチからの誤差を算出しての結果を音名表示器 17 及びピッチ誤差表示器 18 に表示する。

上述した一連の動作を実行するプログラムの概要を図 3 に示す。

【0019】

プログラムはデータ格納部 13 と、基本周期抽出手段 14 と、音名判別手段 15 と、ピッチ誤差算出手段 16 と、音名表示器 17 と、ピッチ誤差表示器 18 を制御するメインルーチン(図 3A)と、このメインルーチンを実行中にゼロクロス検出手段 11A がゼロクロスを検出し、割込信号を発信した場合に実行する割込処理ルーチン(図 3B)とが存在する。

メインルーチンのステップ S P 1 でメモリ 13A に所定個のデータが存在するか否かを判定する。NO であれば、ステップ S P 1 を繰返す。

YES であればステップ S P 2 に進む。

【0020】

ステップ S P 2 ではメモリ 13A からバッファメモリ 13B にデータを転送する。この転送の際にデータ転送手段 13C はメモリ 13A のポインタに“1”が書き込まれているアドレスからアドレス N までのデータを読み出し、そのデータをバッファメモリ 13B に転送すると共に、次にアドレス 0 ~ ポインタに“1”が書き込まれているアドレスの一つ手前のアドレスのデータを読み出してバッファメモリ 13B に転送する。バッファメモリ 13B では転送されて来たデータの中の最初に送られて来たデータを最古のデータと判定して、このデータを例えばアドレス N からアドレス 0 に向かって順次新しいデータを格納して並べ換えを行なう。このように並べ換えを行なうことによってアドレスの順番にデータの取得時刻が降順又は昇順に並べられ、基本周期抽出処理が容易に行なえるようにしている。

【0021】

データの転送が終了すると、ステップ S P 3 に進む。

ステップ S P 3 ではバッファメモリ 13B に格納されたデータを用いて基本周期抽出処理が実行される。基本周期が抽出されると、ステップ S P 4 に進む。

ステップ S P 4 ではステップ S P 3 で抽出した基本周期を用いて入力中の音の音名を判別し、その音名で決まる標準ピッチからのピッチ誤差値を算出する。音名の判別とピッチ誤差が算出されると、ステップ S P 5 に進む。

ステップ S P 5 では音名判別・ピッチ誤差算出ステップ S P 4 で判別された音名とピッチ誤差値を音名表示器 17 とピッチ誤差表示器 18 に入力し、表示の内容を更新する。表示の内容が更新されると、ステップ S P 1 に戻り、ステップ S P 1 からステップ S P 5 までの動作を繰返す。

【0022】

以上のメインルーチンを実行中にゼロクロス検出手段 11A がゼロクロス点を検出すると割込信号が発生し、図 3B に示す割込処理ルーチンが実行される。割込処理ルーチンはステップ 6 でラッチ回路 11B に格納されているデータをメモリ 13A に書き込み、書き込みが完了した時点でステップ S P 7 でポインタのアドレスを+1 (-1 でもよい)してメインルーチンに戻る。

以上説明したこの発明によるデータ処理方法を利用することにより、図 4 に示すように、初期状態から N 個のサンプルデータがメモリ 13A に格納されるまでの間は別として、一旦バッファメモリ 13B に N 個のサンプルデータが格納されると、それ以後、基本周期抽出手段 14 は基本周期抽出処理(音名判別及びピッチ誤差算出処理も含む)を終了する毎に、直ちに次の基本周期抽出処理を実行することができる。従って、基本周期抽出処理は跡切れることなく、実質的にはほぼ連続して実行され、表示器 17 と 18 には基本周期抽出処理の期間 T 2 を周期として音名算出結果とピッチ誤差算出結果とが与えられ、従来と比較して数倍の繰返し速度で表示内容を更新することができる。この結果、入力中の楽器音の周波数が変化すると、その変化する様子をリアルタイムでピッチ誤差表示器 18 に表示することができる。

10

20

30

40

50

【 0 0 2 3 】

図 1 に示した実施例では、メモリ 1 3 A にポインタを設けポインタが指示するアドレスに次のサンプルデータの書き込みを実行し、メモリ 1 3 A に記録されている最古のデータのアドレスに最新のデータを書き込んで常時 N 個のデータを最新状態に更新する方法を説明したが、図 5 に示すように F I F O と呼ばれるメモリ形式で同様の方法を実行することができる。F I F O によれば入力側の先頭アドレス 0 にサンプルデータを書き込むと、過去に書き込まれているデータは 1 アドレスずつ出力側のアドレス N に向って移動する。最も古いデータが出力側のアドレス N に達すると、次の書き込みではアドレス N に格納されていたデータは外部に排出され、メモリ 1 3 A から消去され、入力側のアドレス 0 に最新のデータが書き込まれる。従って、この場合には書込制御手段 2 0 は存在するデータのアドレスを + 1 (又は - 1) してデータが書き込まれているアドレスを移動させると共に入力側のアドレス 0 に最新のデータを書き込めばよい。このように F I F O 形式のメモリを用いても図 1 と同様のデータ処理を実行することができ、図 1 の実施例と同様の作用効果を得ることができる。

10

【 0 0 2 4 】

図 6 はこの発明の他の実施例を説明するためのフロチャートを示す。この実施例では基本周期抽出手段 1 4 における基本周期抽出処理ステップ S P 3 を複数の処理ステップ A、B、C に分割し、各処理ステップ A、B、C が終了する毎にサブルーチンに至る。データが更新されていない場合はステップ S P 6 から直接メインルーチンに戻る。音名判別・ピッチ誤差算出ステップ S P 4 でも処理ステップを複数の処理ステップ D、E、F に分割し、各処理ステップ D、E、F が終了する毎にサブルーチンを実行させ、データの値が更新されている場合は、そのデータをメモリ 1 3 A に書き込む動作を実行させる構成としたものである。このように構成しても図 1 と同様の作用効果を得ることができる。

20

【 0 0 2 5 】

図 7 はこの発明の更に他の実施例を示す。この実施例ではサンプリング手段 1 1 を A / D 変換器 1 1 C で構成した場合を示す。従って、この場合には増幅器 2 はリニア増幅器とされ楽器音を歪みなく増幅して A / D 変換器 1 1 C に与える。A / D 変換器 1 1 C では楽器音信号を A / D 変換し、その A / D 変換したデジタルの波形データをデータ格納部 1 3 を構成する波形メモリ 1 3 D に格納する。

30

基本周期抽出手段 1 4 が基本周期抽出処理を終了すると、データ転送手段 1 3 C を起動し、波形メモリ 1 3 D に記憶した波形データをバッファメモリ 1 3 E に転送する。基本周期抽出手段 1 4 は例えば前回転送された波形データと今回転送された波形データとを一方の波形データの位相をずらしながら比較し、波形が一致する位相を検出する。初期の位相一致状態から次に波形一致するまでの位相量を検出することにより波形の一波長に相当する位相量を検出することができる。この波形の一波長から信号の基本周期を抽出することができる。

【 0 0 2 6 】

基本周期抽出手段 1 4 が基本周期の抽出処理を実行している期間に A / D 変換器 1 1 C は引き続いて入力される楽器音の波形を A / D 変換し、その A / D 変換した波形データを波形メモリ 1 3 D に格納している。

40

基本周期抽出手段 1 4 が基本周期抽出処理を完了すると、データ転送 1 3 C を起動し、次の波形データをバッファメモリ 1 3 E に転送する。従って、この実施例でも音名表示器 1 7 及びピッチ誤差表示器 1 8 の更新は図 1 に示した実施例と同様に基本周期抽出手段 1 4 の処理の時間で決まる周期で繰返され、高速度に表示内容が更新される。この結果図 1 に示した実施例と同様の作用効果を得ることができる。

【 0 0 2 7 】

【 発明の効果 】

以上説明したように、この発明によれば予め所定個数のサンプルデータが存在しないと、基本周期の抽出処理を実行することができないチューナにおいて、基本周期の抽出処理期

50

間中もサンプルデータを取り込む動作を実行し、メモリ 1 3 A (図 1) 又は 1 3 D (図 7) に常に最新のサンプルデータを格納した状態を得ることができる。この結果、基本周期抽出手段 1 4 が基本周期の抽出処理が完了する毎に次の基本周期の抽出処理を実行することができる。この結果、音名判別とピッチ誤差の算出結果を基本周期抽出手段の処理時間の周期で出力することができ、この基本周期抽出処理の周期で表示内容を更新することができるから、調律中に楽器音の周波数が変化しても、その周波数の変化をリアルタイムで表示器に表示することができる。

この結果、例えばビブラートを演奏した場合の周波数のずれ幅等、演奏者が知りたい情報を演奏者に知らせることができ、その効果は実用に供して頗る大である。

【図面の簡単な説明】

【図 1】この発明の一実施例を説明するためのブロック図。

【図 2】図 1 に示した実施例用いたメモリ 1 3 A の制御の様子を説明するための図。

【図 3】図 1 に示した実施例の動作を説明するためのフローチャート。

【図 4】図 1 に示した実施例の動作を説明するためのタイミングチャート。

【図 5】この発明の変形実施例を説明するための要部のブロック図。

【図 6】この発明の更に他の変形実施例を説明するためのフロチャート。

【図 7】この発明の更に他の実施例を説明するためのブロック図。

【図 8】従来のチューナの電氣的な構造を説明するためのブロック図。

【図 9】従来のチューナの動作を説明するためのタイミングチャート。

【図 1 0】図 9 と同様のタイミングチャート。

【符号の説明】

1	マイクロホン	1 3 A	メモリ
2	増幅器	1 3 B	バッファメモリ
1 0	マイクロコンピュータ	1 4	基本周期抽出手段
1 1	サンプリング手段	1 5	音名判別手段
1 1 A	ゼロクロス検出手段	1 6	ピッチ誤差算出手段
1 1 B	データラッチ手段	1 7	音名表示器
1 2	カウンタ	1 8	ピッチ誤差表示器
1 3	データ格納部	2 0	書込制御手段

10

20

【図1】

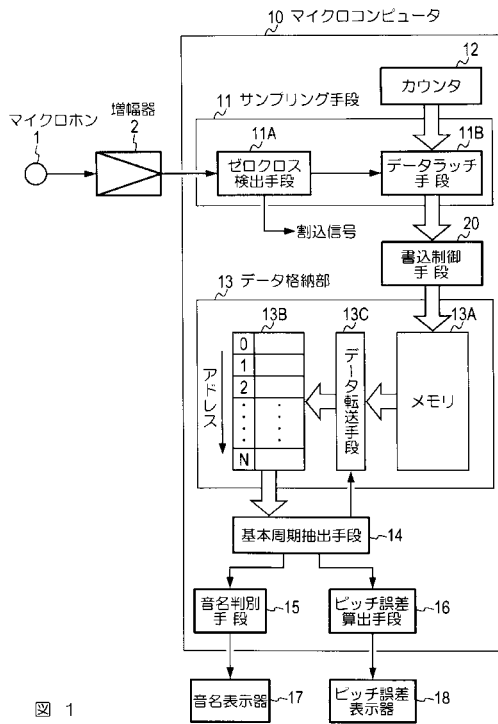


図 1

【図2】

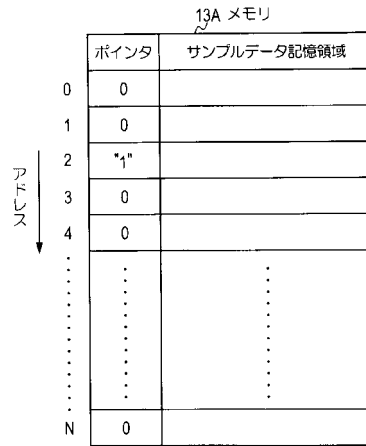


図 2

【図3】

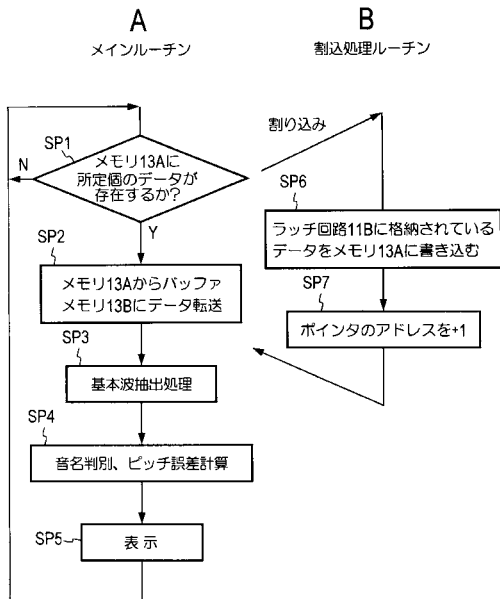


図 3

【図4】

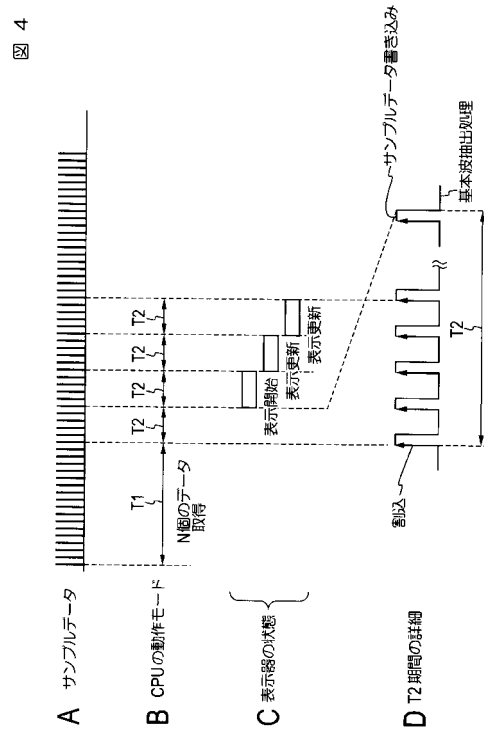


図 4

【図5】

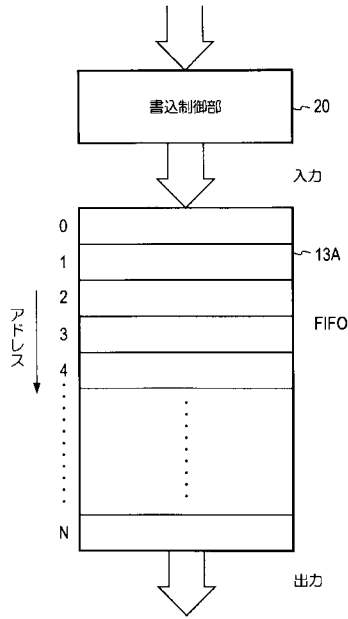


図 5

【図6】

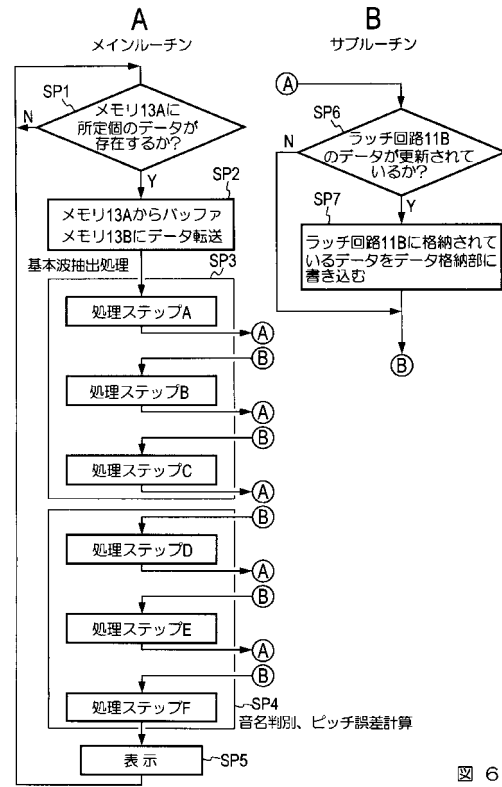


図 6

【図7】

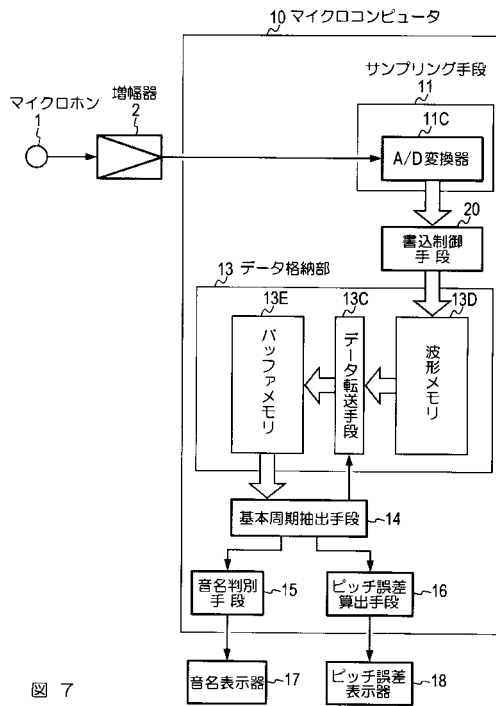


図 7

【図8】

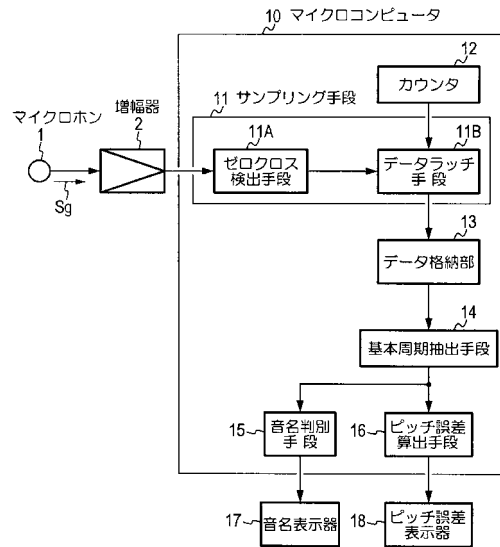


図 8

【図 9】

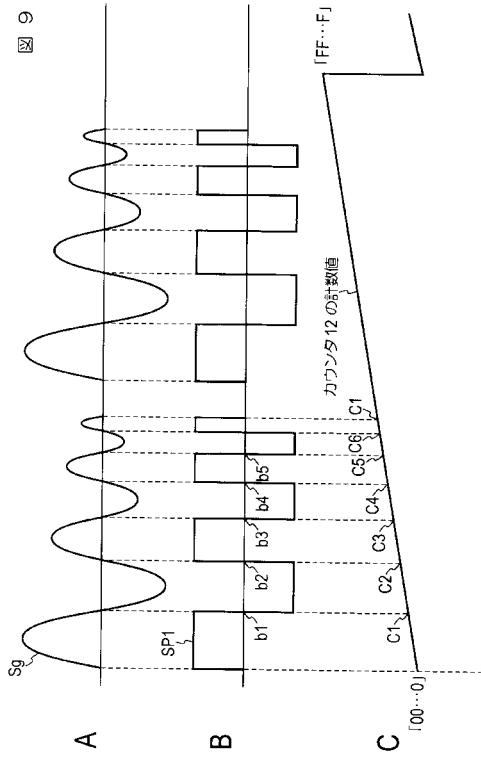


図 9

【図 10】

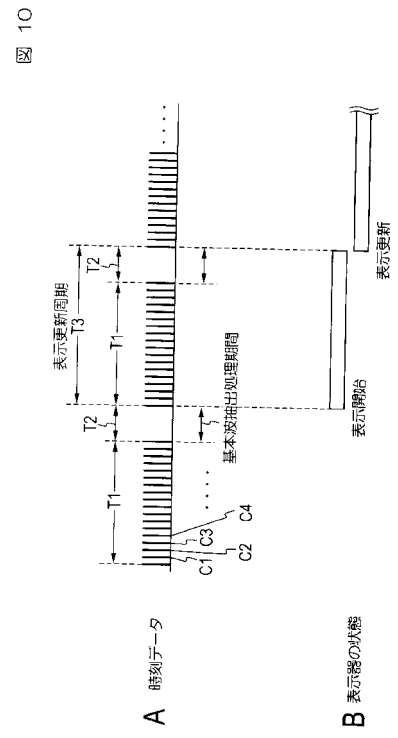


図 10

フロントページの続き

審査官 小宮 慎司

- (56)参考文献 特開平01-177080(JP,A)
特開平05-204380(JP,A)
特開平05-265490(JP,A)
特開平01-057299(JP,A)
特開平08-036381(JP,A)
実開平01-060262(JP,U)
特開平09-258762(JP,A)
特開2001-249668(JP,A)
特許第2681432(JP,B2)
特許第3011314(JP,B2)
実用新案登録第2585225(JP,Y2)
実用新案登録第2594264(JP,Y2)
特開平10-198356(JP,A)

(58)調査した分野(Int.Cl., DB名)

G10G 1/00 - 7/02
G10H 1/00 - 7/12
G10L 11/00 - 13/08
G10L 19/00 - 21/06