



(12) 发明专利

(10) 授权公告号 CN 101789378 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 200910002857. 6

JP 特开 2002-83275 A, 2002. 03. 22, 说明书第 [0012]-[0014] 段, 附图 1、2、4.

(22) 申请日 2005. 05. 31

JP 特开 2003-203898 A, 2003. 07. 18, 说明书第 [0012]-[0014] 段, 附图 1、2、4.

(30) 优先权数据

2004-165104 2004. 06. 02 JP

审查员 甄丽娟

(62) 分案原申请数据

200580026229. 1 2005. 05. 31

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 渡边了介 高桥秀和 鹤目卓也

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 曾祥菱 杨松龄

(51) Int. Cl.

H01L 21/50(2006. 01)

(56) 对比文件

JP 特开 2002-83275 A, 2002. 03. 22, 说明书第 [0012]-[0014] 段, 附图 1、2、4.

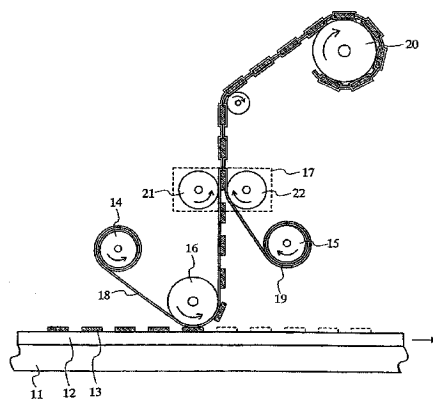
权利要求书 2 页 说明书 11 页 附图 13 页

(54) 发明名称

用于制造半导体器件的方法

(57) 摘要

本发明的目的在于提高在对薄膜集成电路进行密封过程中的生产效率, 并且防止损失和破坏。还有, 本发明的另外一个目的在于防止薄膜集成电路在运输过程中遭受损伤, 并且使得易于搬运薄膜集成电路。本发明提供了一种层压系统, 其中使用辊来供给密封用基底、接收 IC 芯片、分离以及密封。对大量的薄膜集成电路进行分离、密封和接收操作可以通过旋转所述辊来连续地进行; 因此, 可以极大地提高生产效率。还有, 由于使用了相互对置的辊对, 因此可以轻易地所述密封薄膜集成电路。



1. 一种用于制造半导体器件的方法,包括下述步骤:

在第一基底之上形成薄膜集成电路,每个所述薄膜集成电路包含薄膜晶体管;

将所述第一基底附着在第二基底上,并将所述薄膜集成电路置于所述第一基底和所述第二基底之间;

将所述薄膜集成电路从所述第一基底分离;

将所述第二基底附着在第三基底上,使得所述薄膜集成电路被密封在所述第二基底和所述第三基底之间;和

利用激光将所述第二基底和所述第三基底切割成多个芯片,每个芯片包含至少一个所述薄膜集成电路。

2. 一种用于制造半导体器件的方法,包括下述步骤:

在第一基底之上形成薄膜集成电路,每个所述薄膜集成电路包含薄膜晶体管和天线;

将所述第一基底附着在第二基底上,并将所述薄膜集成电路置于所述两基底之间;

将所述薄膜集成电路从所述第一基底分离;

将所述第二基底附着在第三基底上,使得所述薄膜集成电路被密封在所述第二基底和所述第三基底之间;和

利用激光将所述第二基底和所述第三基底切割成多个芯片,每个芯片包含至少一个所述薄膜集成电路。

3. 一种用于制造半导体器件的方法,包括下述步骤:

在第一基底之上形成薄膜集成电路,每个所述薄膜集成电路包含薄膜晶体管;

将所述第一基底附着在第二基底上,并将所述薄膜集成电路置于所述第一基底和所述第二基底之间;

将所述薄膜集成电路从所述第一基底分离;

将所述第二基底附着在第三基底上,使得所述薄膜集成电路被密封在所述第二基底和所述第三基底之间;和

利用激光将所述第二基底和所述第三基底切割成多个芯片,每个芯片包含至少一个所述薄膜集成电路,

其中,所述第二基底和所述第三基底中的至少一个基底涂有导电材料。

4. 一种用于制造半导体器件的方法,包括下述步骤:

在第一基底之上形成薄膜集成电路,每个所述薄膜集成电路包含薄膜晶体管和天线;

将所述第一基底附着在第二基底上,并将所述薄膜集成电路置于所述两基底之间;

将所述薄膜集成电路从所述第一基底分离;

将所述第二基底附着在第三基底上,使得所述薄膜集成电路被密封在所述第二基底和所述第三基底之间;和

利用激光将所述第二基底和所述第三基底切割成多个芯片,每个芯片包含至少一个所述薄膜集成电路,

其中,所述第二基底和所述第三基底中的至少一个基底涂有导电材料。

5. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征在于,所述第二基底和所述第三基底包含层压膜或者由纤维材料制成的纸张。

6. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征

在于,所述第二基底和所述第三基底包含由聚丙烯、聚酯、聚氟乙烯、聚氯乙烯、聚乙烯和乙烯-醋酸乙烯酯所组成的组中选择的至少一种物质。

7. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征在于,所述第二基底和所述第三基底的至少一个表面涂有粘合剂。

8. 根据权利要求 3 或 4 所述的用于制造半导体器件的方法,其特征在于,所述导电材料包含碳或氧化锡。

9. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征在于,通过执行压力处理和加热处理中的一种处理,将所述薄膜集成电路密封于所述第二基底和所述第三基底之间。

10. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征在于,所述多个芯片中的每个芯片都能够传送数据而不发生接触。

11. 根据权利要求 1、2、3、4 中的任意一项所述的用于制造半导体器件的方法,其特征在于,通过将所述第二基底附着在所述第三基底上的步骤,所述第二基底和所述第三基底在位于所述薄膜集成电路外侧的区域彼此接触。

用于制造半导体器件的方法

技术领域

[0001] 本发明涉及一种对薄膜集成电路进行密封的层压系统。本发明还涉及一种包括大量密封起来的薄膜集成电路的 IC 片材。本发明还涉及一种由大量密封并且卷绕起来的薄膜集成电路形成的卷材。此外,本发明还涉及一种用于制造其中密封有薄膜集成电路的 IC 芯片的方法。

背景技术

[0002] 近年来,一种使用形成于玻璃基底上的薄膜集成电路的 IC 芯片技术(也被称作 IC 标签、ID 标签、RF(射频)标签、无线标签或者电子标签)得到研发。在这些技术中,需要在制造完毕之后将形成于玻璃基底上的薄膜集成电路与玻璃基底分离开,其中,所述玻璃基底为支撑基底。因此,作为一种用于将已经形成于支撑基底上的薄膜集成电路与支撑基底分离开的技术;例如,存在这样一种技术,其中在薄膜集成电路与支撑基底之间设置一个含有硅的释放层,并且该释放层利用一种含有卤素氟化物的气体去除,由此将所述薄膜集成电路与支撑基底分离开(参考文献 1:日本专利公告 No. 8-254686)。

[0003] 大量的薄膜集成电路被形成在一块玻璃基底上,并且这些薄膜集成电路在将所述释放层去除的同时被单独地分离下来。但是,在对分离下来的薄膜集成电路进行单独密封的情况下生产效率较低。还有,薄膜集成电路薄而轻,因此难以在没有损伤或者破坏的条件下对薄膜集成电路进行密封。

发明内容

[0004] 鉴于前述问题,本发明的一个目的在于提高在对薄膜集成电路进行密封过程中的生产效率,并且防止损失和破坏。

[0005] 还有,如前所述,薄膜集成电路非常易于被破坏,因此即使在密封步骤之后也需要小心地对它们进行搬运,从而使得非常难以在没有损伤和破坏的条件下对它们进行运输。

[0006] 因此,本发明的另外一个目的在于防止薄膜集成电路在运输过程中遭受损伤,并且使得薄膜集成电路易于搬运。

[0007] 本发明提供了一种层压系统,其中使用辊来供给密封用基底、接收 IC 芯片、分离以及密封。对形成于一个基底上的大量薄膜集成电路进行分离、密封和接收操作可以通过旋转所述辊来连续地进行;因此,可以极大地提高生产效率。还有,由于使用了相互对置的辊对,因此可以轻易地密封所述薄膜集成电路。

[0008] 一种根据本发明的层压系统包括:一个用于传送带有至少一个薄膜集成电路的第一基底的传送装置;一个其上卷绕有第二基底的第一供料辊;一个通过将所述薄膜集成电路的第一表面附着在第二基底上而将所述薄膜集成电路与第一基底分离开的剥离辊;一个其上卷绕有待附着在所述薄膜集成电路的第二表面上的第三基底的第二供料辊;一个将所述薄膜集成电路密封在第二基底与第三基底之间的层压装置;以及一个其上卷绕有密封起来的薄膜集成电路的接收辊,其中所述薄膜集成电路的第一表面与第二表面相对设置。

[0009] 一种根据本发明的层压系统包括：一个其上卷绕有第二基底的第一供料辊；一个通过将形成于第一基底上的至少一个薄膜集成电路的第一表面附着在第二基底上而将这些薄膜集成电路与第一基底分离的剥离辊；一个其上卷绕有待附着在所述薄膜集成电路的第二表面上的第三基底的第二供料辊；一个将所述薄膜集成电路密封在第二基底与第三基底之间的层压装置；以及一个其上卷绕有密封起来的薄膜集成电路的接收辊，其中所述薄膜集成电路的第一表面与第二表面相对设置。

[0010] 一种根据本发明的层压系统包括：一个用于传送带有至少一个薄膜集成电路的第一基底的传送装置；一个其上卷绕有第二基底的第一供料辊；一个其上卷绕有第三基底的第二供料辊；一个层压装置，通过将所述薄膜集成电路的第一表面附着在第二基底上而将所述薄膜集成电路与第一基底分离，并且将所述薄膜集成电路密封在第二基底与第三基底之间；以及一个其上卷绕有密封起来的薄膜集成电路的接收辊，其中所述薄膜集成电路的第一表面与第二表面相对设置。

[0011] 一种根据本发明的层压系统包括：一个表面带有至少一个薄膜集成电路的第一基底；一个其上卷绕有第二基底的第一供料辊；一个固定/移动装置（也被称作第一基底控制装置），用于固定住第一基底从而使得第一基底与第二基底的表面相互对置，并且移动第一基底从而使得所述薄膜集成电路的第一表面附着在第二基底上；一个通过将所述薄膜集成电路的第一表面附着在第二基底上而将所述薄膜集成电路与第一基底分离的剥离辊；一个其上卷绕有待附着在所述薄膜集成电路的第二表面上的第三基底的第二供料辊；一个将所述薄膜集成电路密封在第二基底与第三基底之间的层压装置；以及一个其上卷绕有密封起来的薄膜集成电路的接收辊，其中所述薄膜集成电路的第一表面与第二表面相对设置。

[0012] 在具有任一种前述结构的层压结构中，层压装置均包括相互对置的第一辊和第二辊。第一辊和第二辊中的至少一个具有加热装置。所述层压装置通过在所述薄膜集成电路经过相互对置的第一辊与第二辊之间的同时执行压力处理和加热处理中的至少一种，密封所述薄膜集成电路。

[0013] 还有，第二基底和第三基底包括层压薄膜。第二基底的表面包括粘结表面。第三基底的表面也包括粘结表面。

[0014] 还有，本发明提供了一种 IC 片材，包括至少一个密封起来的薄膜集成电路，被制成片材状以易于搬运。一种根据本发明的 IC 片材具有大量密封在第二基底与第三基底之间的薄膜集成电路。

[0015] 此外，本发明提供了一种卷材，包括至少一个密封起来的薄膜集成电路，被卷绕起来以易于搬运。一种根据本发明的卷材包括卷绕起来的大量密封在第二基底与第三基底之间的薄膜集成电路。

[0016] 对于包括前述结构的 IC 片材或者卷材来说，所述大量薄膜集成电路均具有一个薄膜晶体管和一个用作天线的导电薄膜。这些薄膜集成电路规则排列。还有，第二基底和第三基底均包括层压薄膜。

[0017] 一种根据本发明用于制造 IC 芯片的方法，包括下述步骤：在具有绝缘表面的第一基底上形成一个释放层；在第一基底上形成至少一个薄膜集成电路；在所述薄膜集成电路的边界处形成一个开口，以显露出所述释放层的一部分；将一种含有卤素氟化物的气体或

者液体导入所述开口内,来去除所述释放层;将所述薄膜集成电路的第一表面附着在第二基底上,来将所述薄膜集成电路与第一基底分离;将所述薄膜集成电路的第二表面附着在第三基底上,从而使得所述薄膜集成电路被密封在第二基底与第三基底之间;其中,所述薄膜集成电路的第一表面和第二表面相对设置。

[0018] 在一种根据本发明的层压系统中,其中一个辊用于供给密封用基底,一个辊用于卷绕薄膜集成电路,多个辊用于分离和密封薄膜集成电路,对大量形成于一个基底上的薄膜集成电路进行分离、密封和接收操作可以连续执行;因此,可以提高生产效率并且可以缩短制造时间。

[0019] 还有,一种根据本发明的层压系统,其利用相互对置的辊对作为层压装置(也被称作密封装置)来密封薄膜集成电路,可以轻易地密封所述薄膜集成电路。

[0020] 对于根据本发明的 IC 片材和卷材来说,由于薄膜集成电路已经被密封起来,因此可以轻易地搬运它们,并且防止了所述薄膜集成电路遭受损失和破坏。还有,可以轻易地运输大量的薄膜集成电路。

附图说明

[0021] 图 1 示出了一个根据本发明的层压系统。

[0022] 图 2 示出了一个根据本发明的层压系统。

[0023] 图 3 示出了一个根据本发明的层压系统。

[0024] 图 4 示出了一个根据本发明的层压系统。

[0025] 图 5A 和 5B 示出了一种用于制造 IC 芯片的方法。

[0026] 图 6A 和 6B 示出了一种用于制造 IC 芯片的方法。

[0027] 图 7A 和 7B 示出了一种用于制造 IC 芯片的方法。

[0028] 图 8 示出了一种用于制造 IC 芯片的方法。

[0029] 图 9 示出了一个 IC 芯片。

[0030] 图 10A 至 10E 示出了 IC 芯片的使用模式。

[0031] 图 11A 和 11B 示出了 IC 芯片的使用模式。

[0032] 图 12A 和 12B 示出了一个根据本发明的辊。

[0033] 图 13 示出了一条根据本发明的 IC 片材。

[0034] 附图标记说明

[0035] 11:传送装置 12:第一基底 13:薄膜集成电路 14:第一供料辊 15:第二供料辊 16:剥离辊 17:层压装置 18:第二基底 19:第三基底 20:接收辊 21:辊 22:辊 23:箱子 24:箱子 25:辊 26:辊 27:辊 28:切割装置 32:辊 33:固定/移动装置 34:传送装置 35:传送装置 36:剥离装置 37:层压装置 100:第一基底 101:释放层 102:释放层 103:释放层 104:绝缘膜 105:元件组 108:绝缘膜 109:绝缘膜 110:导电层 111:绝缘膜 112:薄膜集成电路 114:开口 115:开口 116:开口 117:开口 118:薄膜集成电路 119:薄膜集成电路 121:第二基底 122:第三基底 210:IC 芯片 211:电源电路 212:时钟脉冲发生电路 213:数据解调/调制电路 214:控制电路 215:接口电路 216:存储器 217:数据总线 218:天线 219:读取器/记录器 294:显示区域 295:读取器/记录器 296:IC 芯片 297:物品 305:读取器/记录器 307:IC 芯片 397:物品

具体实施方式

[0036] 下面将参照附图详细地对本发明的实施方式和实施例进行描述。但是,本技术领域那些熟练人员显然明白,本发明并不局限于下面的描述,而是可以在不脱离本发明的实质和范围的条件下在形式和细节上进行多种变化。因此,本发明并不局限于下面对实施方式和实施例的描述。在说明本发明的过程中,相同的附图标记通常指代相同的组成部件,这些组成部件将在下面给予描述。

[0037] 实施方式 1

[0038] 本发明提供了一种层压系统,其中使用辊来供给密封用基底、接收 IC 芯片、分离以及密封。下面将参照附图对这种层压系统的主要模式进行描述。

[0039] 一种根据本发明的层压系统包括:一个用于传送带有大量薄膜集成电路 13 的第一基底 12 的传送装置 11;一个其上卷绕有第二基底 18 的第一供料辊 14;一个将薄膜集成电路 13 与第一基底 12 分离开的剥离辊 16;一个其上卷绕有第三基底 19 的第二供料辊 15;一个将薄膜集成电路 13 密封在第二基底 18 与第三基底 19 之间的层压装置 17;以及一个其上卷绕有密封起来的薄膜集成电路 13 的接收辊 20(图 1)。

[0040] 在图 1 所示的设备中,位于由传送装置 11 传送的第一基底 12 上的薄膜集成电路 13 被附着在第二基底 18 上,以便将薄膜集成电路 13 与第一基底 12 分离开,其中第二基底 18 从第一供料辊 14 朝向剥离辊 16 行进。其上附着有薄膜集成电路 13 的第二基底 18 沿着层压装置 17 所在方向行进。第三基底 19 从第二供料辊 15 朝向层压装置 17 行进。在层压装置 17 处,在薄膜集成电路 13 附着在第三基底 19 上的同时执行压力处理和/或加热处理。最后,被密封在第二基底 18 与第三基底 19 之间的薄膜集成电路 13 沿着接收辊 20 所在的方向行进,以便卷绕在接收辊 20 上。

[0041] 按照前述操作,在根据本发明的层压系统中,剥离辊 16、层压装置 17 以及接收辊 20 被设置成使得附着在第二基底 18 和第三基底 19 上的薄膜集成电路 13 依次经过它们。剥离辊 16 和接收辊 20 沿着相反的方向旋转。第一供料辊 14、剥离辊 16 以及包括于层压装置 17 中的辊 21 被设置成使得第二基底 18 依次经过它们。还有,第一供料辊 14、剥离辊 16 以及辊 21 沿着相同的方向旋转。第二供料辊 15 和包括于层压装置 17 中的辊 22 被设置成使得第三基底 19 依次经过它们。第二供料辊 15 和辊 22 沿着相同的方向旋转。

[0042] 传送装置 11 用于传送带有大量薄膜集成电路 13 的第一基底 12。例如,该传送装置包括一根传送带、大量的辊以及一个机械手。机械手传送第一基底 12 本身或者传送一个带有第一基底 1 的台架。传送装置 11 按照第一供料辊 14 的旋转速度以一个预定的速度传送第一基底 12。

[0043] 第二基底 18 被卷绕在第一供料辊 14 上,而第三基底 19 被卷绕在第二供料辊 15 上。通过以预定的速度旋转第一供料辊 14 而使得第二基底 18 朝向剥离辊 16 行进。通过以预定的速度旋转第二供料辊 15 而使得第三基底 19 朝向层压装置 17 行进。第一供料辊 14 和第二供料辊 15 均呈圆筒形状,并且由树脂材料、金属材料等等制成。

[0044] 第二基底 18 和第三基底 19 均对应于一个层压薄膜、一张纤维材料纸张等等。层压薄膜可以由一种诸如聚丙烯、聚酯、乙烯基化合物、聚氟乙烯、聚氯乙烯这样的材料制成,并且可以对表面进行处理,例如压纹。

[0045] 对应于第二基底 18 和第三基底 19 的层压薄膜可以由一种诸如聚乙烯和乙烯-醋酸乙烯酯 (ethylene vinyl acetate) 这样的材料制成。表面可以涂敷二氧化硅 (石英) 粉末。所述涂层即使在高温高湿氛围中也保持防水。

[0046] 第二基底 18 的表面和 / 或第三基底 19 的表面可以具有粘结表面。该粘结表面涂敷有一种粘结剂, 比如热固性树脂、紫外线固化树脂、环氧基粘结剂或者树脂添加剂。

[0047] 第二基底 18 和 / 或第三基底 19 可以具有透光性能。还有, 第二基底 18 和 / 或第三基底 19 可以在表面上涂敷一种导电材料, 以便防止在第二基底 18 和 / 或第三基底 19 中待密封的薄膜集成电路带上静电。

[0048] 第二基底 18 和 / 或第三基底 19 可以涂敷一种导电材料, 比如涂敷含有碳的薄膜作为主要组成部件 (金刚石状碳膜) 或者涂敷氧化铟锡 (ITO) 作为保护膜。

[0049] 剥离辊 16 用于将薄膜集成电路 13 的第一表面附着在第二基底 18 的表面上, 以便将薄膜集成电路 13 与第一基底 12 分离开。当剥离辊 16 旋转时, 薄膜集成电路 13 被附着在第二基底 18 上; 由此, 薄膜集成电路 13 与第一基底 12 分离开。因此, 剥离辊 16 与第一基底 12 上设置有薄膜集成电路 13 的侧面对置。

[0050] 根据前述结构, 第一基底 12 在传送装置 11 的作用下移动, 而剥离辊 16 固定不动; 但是, 本发明并不局限于此。第一基底 12 可以固定不动, 而剥离辊 16 可以移动, 从而使得薄膜集成电路 13 与第一基底 12 分离开。剥离辊 16 呈圆筒形状, 并且由一种树脂材料、金属材料等等制成。优选的是, 剥离辊 16 由一种柔软材料制成。

[0051] 当第一表面附着在第二基底 18 上的薄膜集成电路 13 抵达层压装置 17 时, 该层压装置 17 在使得第三基底 19 附着在薄膜集成电路 13 的第二表面上的同时, 将薄膜集成电路 13 密封在第二基底 18 与第三基底 19 之间。

[0052] 层压装置 17 包括相互对置的辊 21 和辊 22。薄膜集成电路 13 的第二表面被附着在从第二供料辊 15 朝向辊 22 行进的第三基底 19 上, 并且在第三基底 19 经过辊 21 与辊 22 之间的同时利用辊 21 和辊 22 执行压力处理和 / 或加热处理。通过前述步骤, 薄膜集成电路 13 被密封在第二基底 18 与第三基底 19 之间。

[0053] 构成层压装置 17 的辊 21 和 / 或辊 22 包括加热装置。这种加热装置例如对应于一种诸如电热丝或者油这样的加热介质。在不利用辊 21 和辊 22 执行加热处理的情况下, 辊 21 和辊 22 不必具有加热装置。

[0054] 辊 21 和辊 22 按照剥离辊 16 和第二供料辊 15 的旋转速度以一个预定的速度旋转。辊 21 和辊 22 均呈圆筒形状, 并且由一种树脂材料、金属材料等等制成, 优选的是由一种柔软材料制成。

[0055] 接收辊 20 是一个用于通过卷绕由第二基底 18 和第三基底 19 密封起来的薄膜集成电路 13 来接收这些薄膜集成电路 13 的辊。接收辊 20 按照辊 21 和辊 22 的旋转速度以一个预定的速度旋转。接收辊 20 呈圆筒形状, 并且由一种树脂材料、金属材料等等制成, 优选的是由一种柔软材料制成。

[0056] 利用根据本发明的系统, 第一供料辊 14、第二供料辊 15、剥离辊 16、辊 21 和 22、以及接收辊 20 发生旋转; 由此, 可以依次剥离、密封以及接收第一基底 12 上的大量薄膜集成电路 13。因此, 根据本发明的系统可以提供较高的生产率和制造效率。

[0057] 接下来, 将参照图 2 对一种具有与前述层压系统不同结构的层压系统进行描述。

[0058] 一种根据本发明的层压系统包括：一个用于传送带有大量薄膜集成电路 13 的第一基底 12 的传送装置 11；一个其上卷绕有第二基底 18 的第一供料辊 14；一个其上卷绕有第三基底 19 的第二供料辊 15；一个层压装置 17，用于使得薄膜集成电路 13 与第一基底 12 分离开，并且利用第二基底 18 和第三基底 19 密封薄膜集成电路 13；以及一个其上卷绕有大量密封起来的薄膜集成电路 13 的接收辊 20（图 2）。

[0059] 这种结构具有这样一个特征，即设置一个与剥离辊 16 对置的辊 32，并且层压装置 37 由剥离辊 16 和辊 32 构成。换句话说，剥离辊 16 也用作层压装置 37。剥离辊 16 和 / 或辊 32 具有加热装置。

[0060] 在图 2 所示的系统中，薄膜集成电路 13 的第一表面在剥离辊 16 的作用下附着在第二基底 18 上，以便将薄膜集成电路 13 与第一基底 12 分离开，同时薄膜集成电路 13 在辊 32 的作用下附着在第三基底 19 上。还有，在薄膜集成电路 13 经过剥离辊 16 与辊 32 之间的同时，通过执行压力处理和 / 或加热处理将薄膜集成电路 13 密封在第二基底 18 与第三基底 19 之间。

[0061] 因此，在根据本发明的层压系统中，包括剥离辊 16 的层压装置 37 和接收辊 20 被设置成使得附着在第二基底 18 和第三基底 19 上的薄膜集成电路 13 依次经过它们。剥离辊 16 和接收辊 20 沿着相反的方向旋转。第一供料辊 14 和包括于层压装置 37 中的剥离辊 16 被设置成使得第二基底 18 依次经过它们。第一供料辊 14 和剥离辊 16 沿着相同的方向旋转。第二供料辊 15 和包括于层压装置 37 中的辊 32 被设置成使得第三基底 19 依次经过它们。第二供料辊 15 和辊 32 沿着相同的方向旋转。

[0062] 例如根据本发明的系统，第一供料辊 14、第二供料辊 15、剥离辊 16、辊 32 以及接收辊 20 发生旋转；由此，可以依次剥离、密封以及接收第一基底 12 上的大量薄膜集成电路 13。因此，根据本发明的系统可以提供较高的生产率和制造效率。

[0063] 接下来，将参照图 3 对一种具有与前述层压系统不同结构的层压系统进行描述。

[0064] 一种根据本发明的层压系统包括：一个用于固定和移动第一基底 12 的固定 / 移动装置 33（也被称作第一基底控制装置）；一个将薄膜集成电路 13 与第一基底 12 的表面分离开的剥离辊 36；一个其上卷绕有第二基底 18 的第一供料辊 14；一个其上卷绕有第三基底 19 的第二供料辊 15；一个利用第二基底 18 和第三基底 19 密封薄膜集成电路 13 的层压装置 17；以及一个其上卷绕有密封起来的薄膜集成电路 13 的接收辊 20（图 3）。还有，除了前述组成部件之外，还包括有传送装置 34 和 35。在图 3 中示出的结构具有在图 1 中所示结构的倒置结构，并且还新颖地带有一个固定 / 移动装置 33 以及传送装置 34 和 35。

[0065] 在这种系统中，由固定 / 移动装置 33 移动的第一基底 12 上的薄膜集成电路 13 被附着在从第一供料辊 14 朝向传送装置 34 行进的第二基底 18 上。利用包括于传送装置 34 中的剥离装置 36，薄膜集成电路 13 与第一基底 12 分离开。还有，其上附着有薄膜集成电路 13 的第二基底 18 朝向层压装置 17 行进。第三基底 19 从第二供料辊 15 朝向层压装置 17 行进。在层压装置 17 处，在薄膜集成电路 13 被附着在第三基底 19 上的同时，执行压力处理和 / 或加热处理。最后，密封在第二基底 18 与第三基底 19 之间的薄膜集成电路 13 朝向接收辊 20 行进，以便卷绕在接收辊 20 上。

[0066] 因此，在根据本发明的层压系统中，剥离装置 36、包括于层压装置 17 中的辊 21、接收辊 20 被设置成使得附着在第二基底 18 和第三基底 19 上的薄膜集成电路 13 依次经过它

们。剥离装置 36 和接收辊 20 沿着相反的方向旋转。第一供料辊 14、传送装置 34 以及包括于层压装置 17 中的辊 21 被设置成使得第二基底 18 依次经过它们。第一供料辊 14 和辊 21 沿着相同的方向旋转。第二供料辊 15 和包括于层压装置 17 中的辊 22 被设置成使得第三基底 19 依次经过它们。第二供料辊 15 和辊 22 沿着相同的方向旋转。

[0067] 固定 / 移动装置 33 具有一种将第一基底 20 固定住的功能,以便使得第一基底 12 上设置有薄膜集成电路 13 的表面(在下文中称作第一基底 12 的第一表面)与第二基底 18 对置,以及一种使得第一基底 12 移动的功能,以便使得位于第一基底 12 第一表面上的薄膜集成电路 13 附着在第二基底 18 上。第一基底 12 利用一种真空吸附方式或者类似方式移动。第一基底 12 通过移动固定 / 移动装置 33 得以移动。

[0068] 固定 / 移动装置 33 可以如附图中所示一个接一个地对第一基底 12 进行处理,并且可以呈诸如圆筒或者棱柱这样的多面体形状。在利用呈圆筒或者棱柱形状的固定 / 移动装置的情况下,第一基底 12 被固定在其侧表面上,并且第一基底 12 通过旋转所述圆筒或者棱柱得以移动。

[0069] 传送装置 34 对第二基底 18 以及带有大量薄膜集成电路 13 的第一基底 12 进行传送。设置在传送装置 34 端部上的剥离装置 36 将薄膜集成电路 13 的第一表面附着在第二基底 18 上,来将薄膜集成电路 13 与第一基底 12 的第一表面分离开。在附图所示的结构中,剥离装置 36 对应于一个辊。传送装置 35 对剥除了薄膜集成电路 13 的第一基底 12 进行传送。

[0070] 在薄膜集成电路 13 与第一基底 12 分离开之后,第三基底 19 在层压装置 17 的作用下附着在薄膜集成电路 13 的第二表面上,同时薄膜集成电路 13 如同利用图 1 中所示层压系统的结构那样密封在第二基底 18 与第三基底 19 之间,其中所述第二表面与薄膜集成电路 13 的第一表面相对。接着,薄膜集成电路 13 被接收辊 20 接收。

[0071] 利用根据本发明的系统,传送装置 34 和 35、第一供料辊 14、第二供料辊 15、辊 21 和 22、以及接收辊 20 发生旋转;由此,可以依次剥离、密封以及接收第一基底 12 上的大量薄膜集成电路 13。因此,根据本发明的系统可以提供较高的生产率和制造效率。

[0072] 接下来,将参照图 4 对层压系统的通用结构进行描述。在这里,将描述一种具有图 1 中所示结构的层压系统的通用结构。

[0073] 箱子 23 是一个用于供给基底的箱子,并且一种带有大量薄膜集成电路 13 的第一基底 12 被设置于其中。箱子 24 是一个用于接收基底的箱子,并且第一基底 12 将被置于其中。在箱子 23 与箱子 24 之间,设置有多个辊 25 至 27 作为传送装置。当辊 25 至 27 发生旋转时,第一基底 12 得以传送。此后,薄膜集成电路 13 被剥离和密封起来,并且利用切割装置 28 对密封起来的薄膜集成电路 13 进行切割。切割装置 28 可以使用一种切割成片系统、划线系统、激光辐射设备(尤其是一种 CO₂ 激光辐射设备)或者类似设备。密封起来的薄膜集成电路 13 通过前述步骤得以制造完毕。

[0074] 在图 1 至 4 所示的结构中,设置在第一基底 12 上的薄膜集成电路 13 包括一个由大量元件形成的元件组(element group)和一个用作天线的导电层。但是,本发明并不局限于此。

[0075] 设置在第一基底 12 上的薄膜集成电路 13 可以仅包括一个元件组。一个用作天线的导电层被附着在第二基底 18 或者第三基底 19 上,并且在将薄膜集成电路 13 附着到第二

基底 18 或者第三基底 19 上的过程中,包括于薄膜集成电路 13 中的大量元件可以被连接在所述导电层上。

[0076] 实施方式 2

[0077] 下面将对一种根据本发明的 IC 片材结构(也称作 IC 薄膜、片状元件以及膜状元件)进行描述。根据本发明的 IC 片材是指从两个表面附着在大量薄膜集成电路 13 中每一个上的第二基底 18 和第三基底 19,它们被卷绕成辊状(参见图 13 中的 IC 片材横剖视图)。大量薄膜集成电路 13 中的每一个均具有大量的元件和一个用作天线的导电层。各个薄膜集成电路 13 均规则排列。

[0078] 如前所述,包括大量利用一对密封用基底密封起来的薄膜集成电路 13 的薄片状 IC 片材,易于运输。尤其是,在运输大批量的薄膜集成电路 13 时更为有益。还有,当相互被切开时,大量的薄膜集成电路 13 将难以搬运;但是由本发明形成的 IC 片材呈薄片形状,从而使得易于搬运,并且可以防止薄膜集成电路 13 遭受破坏和损伤。

[0079] 实施方式 3

[0080] 下面将对一种根据本发明的卷材结构(也称作卷绕元件、卷体或者类似名称)进行描述。根据本发明的卷材由基底卷绕而成,更具体地说,由密封大量薄膜集成电路 13 中每一个的第二基底 18 和第三基底 19 卷绕成卷状(参见图 12A 中所示卷材的横剖视图和图 12B 中所示卷材的透视图)。大量薄膜集成电路 13 中的每一个均具有大量的元件和一个用作天线的导电薄膜。这些薄膜集成电路 13 均规则排列。

[0081] 如前所述,由大量利用一对基底密封起来的薄膜集成电路 13 卷绕而成的卷材,可以轻易运输。尤其是,在运输大批量的薄膜集成电路 13 时更为有益。还有,当相互被切开时,大量的薄膜集成电路 13 将难以搬运;但是由本发明提供的卷材被卷绕起来,从而使得易于搬运,并且可以防止薄膜集成电路 13 遭受破坏和损伤。

[0082] 实施方式 4

[0083] 下面将参照附图对一种根据本发明用于制造 IC 芯片的方法进行描述。

[0084] 首先,在具有绝缘表面的第一基底 100 上形成释放层 101 至 103(图 5A)。具有绝缘表面的第一基底 100 对应于剥离基底、石英基底、塑料基底、由诸如丙烯酸树脂这样的柔性合成材料制成的树脂基底、金属基底或者硅基底。需要注意的是,在使用硅基底的情况下,无需设置释放层。

[0085] 释放层 101 至 103 是含硅层,它们利用溅射、等离子体 CVD 或者类似技术形成。含硅层对应于非晶形半导体层、其中混杂有非晶状态和结晶状态的半非晶形半导体层或者结晶半导体层。

[0086] 释放层 101 至 103 均由一个选自于下述元素的元素层制成:钨(W)、钼(Mo)、钛(Ti)、钽(Ta)、铌(Nb)、镍(Ni)、钴(Co)、锆(Zr)、锌(Zn)、钌(Ru)、铑(Rh)、钯(Pd)、锇(Os)、铱(Ir)、硅(Si)、合金材料或者含有元素作为主要成分的合成材料,它们利用已知方法(比如溅射或者等离子体 CVD 技术)制成。所述释放层均可以具有单层结构或者多层结构。

[0087] 释放层 101 至 103 被选择性地形成于第一基底 100 上。其俯视图在图 8 中示出。图 5A 和 5B 均示出了沿着图 8 中的线 A-B 的横剖视图。这种选择性形成依次实施,以防止在将释放层 101 至 103 去除之后大量设置于释放层 101 至 103 上的薄膜集成电路 112、118

和 119 发生弥散。

[0088] 接下来,在释放层 101 至 103 上形成一个绝缘底膜 104。接下来,在绝缘层 104 上形成一个元件组 105。元件组 105 包括一个薄膜晶体管、一个电容、一个电阻、一个二极管或者大量的对应元件。接下来,形成一个绝缘膜 108 来覆盖住元件组 105,并且在绝缘膜 108 上形成一个绝缘膜 109。在绝缘膜 109 上形成一个用作天线的导电层 110。还有,在导电层 110 上形成一个用作防护膜的绝缘膜 111。通过前述步骤,包括元件组 105 和导电层 110 的薄膜集成电路 112、118 和 119 得以制造完毕。

[0089] 绝缘膜 108、109 和 111 均由一种有机材料或者无机材料制成。聚酰亚胺、丙烯酸树脂、聚酰胺、硅氧烷、环氧树脂或者类似材料可以被用作有机材料。包括由硅 (Si)-氧 (O) 键形成的骨架的硅氧烷和包含氢的有机基团 (例如烷基团或者芳香烃)、含氟基团或者含有氢和氟基团的有机基团用作替代物。氧化硅、氮化硅、氧氮化硅、氮氧化硅 (silicon nitride oxide) 或者类似材料被用作无机材料。

[0090] 取代选择性地形成释放层 101 至 103,绝缘膜 111 可以具有较大的厚度,用于防止薄膜集成电路 112、118 和 119 发生分散。当绝缘膜 111 的厚度超过正常值时,由于绝缘膜 111 的重量,可以防止薄膜集成电路 112、118 和 119 发生分散。

[0091] 接下来,分别在薄膜集成电路 112、118 和 119 之间形成开口 114 至 117,以便显露出释放层 101 至 103 (图 5B)。开口 114 至 117 通过利用掩模进行蚀刻、切割成片等等工艺形成。

[0092] 接着,将一种用于去除释放层 101 至 103 的蚀刻剂导入开口 114 至 117 内,来使得它们逐步缩减,由此将释放层 101 至 103 去除 (图 6A)。一种含有卤素氟化物的气体或者液体被用作蚀刻剂。例如,三氟化氯 (ClF_3) 被用作一种卤素氟化物。

[0093] 替代性地,三氟化氮 (NF_3)、三氟化溴 (BrF_3) 或者氟化氢 (HF) 可以被用作一种卤素氟化物。需要注意的是,在形成一个含硅层作为释放层的情况下使用氟化氢。

[0094] 还有,如前所述,由于释放层 101 至 103 在这里选择地形成;因此,在将释放层 101 至 103 去除之后,绝缘膜 104 的一部分与第一基底 100 接触。因此,可以防止薄膜集成电路 112、118 和 119 发生分散。

[0095] 接下来,将薄膜集成电路 112、118 和 119 中每一个的第一表面附着在一个第二基底 121。相应地,薄膜集成电路 112、118 和 119 与第一基底 100 分离开。

[0096] 在前述步骤中,一部分绝缘膜 104 残留在第一基底 100 上;但是,本发明并不局限于此。在第一基底 100 与绝缘膜 104 之间粘结力较低的情况下,绝缘膜 104 将通过实施前述步骤完全与第一基底 100 分离开。

[0097] 接下来,薄膜集成电路 112、118 和 119 的第二表面被附着在一个第三基底 122 上,并且薄膜集成电路 112、118 和 119 被密封在第二基底 121 与第三基底 122 之间 (图 6B)。由此,利用第二基底 121 和第三基底 122 将薄膜集成电路 112、118 和 119 密封起来。

[0098] 在相应薄膜集成电路 112、118 和 119 之间,利用切割成片、划线或者激光切割工艺对第二基底 121 和第三基底 122 中每一个的一部分进行切割。由此,一种密封起来的 IC 芯片得以制造完毕 (图 7A 和 7B)。

[0099] 通过前述步骤密封起来的 IC 芯片的尺寸为 5 毫米 \times 5 毫米 (25mm^2) 或者更小,优选的是 0.3 毫米 \times 0.3 毫米 (0.09mm^2) 至 4 毫米 \times 4 毫米 (16mm^2)。

[0100] 由于根据本发明在无需使用硅基底的条件下将形成于绝缘基底上的薄膜集成电路用于 IC 芯片,因此与由圆形硅晶片制取的芯片相比,这种 IC 芯片对母基底形状的限制较少。这样就提高了 IC 芯片的生产率,并且能够大批量生产这种 IC 芯片。因此,可以降低 IC 芯片的成本。还有,根据本发明,厚度为 0.2 微米或者更薄的半导体膜被用于 IC 芯片,一般为 40 纳米至 170 纳米,优选的是 50 纳米至 150 纳米,因此与由硅基底制取的芯片相比,这种 IC 芯片非常薄。由此,即使当施用在物品上时,也难以注意到薄膜集成电路的存在,这样能够防止伪造。还有,与由硅基底制取的 IC 芯片相比,根据本发明的 IC 芯片可以在没有电磁波吸收的条件下以较高敏感度接收信号。在不使用硅基底的情况下,薄膜集成电路可以具有透光性能。因此,根据本发明的 IC 芯片可以施用在各种物品上,例如可以在不损坏图案的条件下安置于印刷表面上。本实施方式可以自由地与任一前述实施方式自由组合。

[0101] 实施例 1

[0102] 利用根据本发明的层压系统制成的 IC 芯片包括大量的元件,和一个用作天线的导电层。所述大量元件例如对应于薄膜晶体管、电容、电阻和二极管。

[0103] IC 芯片 210 具有一种在不发生接触的条件下传送数据的功能,并且构成了各种电路。例如,设置有电源电路 211、时钟脉冲发生电路 212、数据解调/调制电路 213、控制电路 214(例如对应于 CPU 或者 MPU)、接口电路 215、存储器 216、数据总线 217、天线(也被称作天线线圈)218 以及类似电路(图 9)。

[0104] 电源电路 211 是一个基于从天线 218 输入的 AC 信号产生出即将供给前述相应电路的各种能源的电路。时钟脉冲发生电路 212 是一个用来基于从天线 218 输入的 AC 信号产生出各种即将供给前述相应电路的时钟脉冲的电路。解调/调制电路 213 具有一种对数据进行解调/调制来与读取器/记录器 219 交互数据的功能。控制电路 214 例如对应于中央处理器(CPU)、微处理器(MPU)或者类似器件,并且具有一种对其它电路进行控制的功能。天线 218 具有一种发射和接收电磁波的功能。读取器/记录器 219 对处理过程进行控制,这些处理涉及与薄膜集成电路进行通讯、对薄膜集成电路进行控制以及薄膜集成电路中的数据。

[0105] 由薄膜集成电路构成的电路的结构并不局限于前述结构。例如,可以使用一种带有其它组成部件的结构,比如用于源电压的限幅电路或者专用于进行加密处理的硬件。

[0106] 实施例 2

[0107] 利用根据本发明的层压系统制得的 IC 芯片得以广泛使用。例如,IC 芯片 210 可以被应用在纸币、硬币、有价证券、不记名债券、证书(比如驾驶员执照、居民身份证(图 10A)、外包装(比如包裹材料或者瓶子(图 10B))、存储介质(比如 DVD、录像带(图 10C))、车辆(比如自行车(图 10D))、财物(比如包、眼镜(图 10E))、食品、衣物、商品、以及电子产品。电子产品包括液晶显示设备、EL 显示设备、电视设备(也称作电视机(TV)或者电视接收机)、以及蜂窝电话。

[0108] IC 芯片通过将其附着在物品的表面上、包埋在物品中或者类似处理而固定在物品上。例如,IC 芯片可以被包埋在书本的纸张中,或者包埋在由有机树脂制成的包装件的有机树脂中。纸币、硬币、有价证券、不记名债券、证书或者类似物品可以带有一个 IC 芯片,从而防止伪造。还有,外包装、存储介质、财物、食品、商品以及电子设备可以带有 IC 芯片,从而可以提高检查系统、用于出租商店的系统以及类似系统的效率。车辆可以带有 IC 芯片,

从而可以防止伪造或者盗抢。

[0109] 还有, IC 芯片可以被应用于商品管理和商品销售系统, 从而可以改善系统的功能性。例如, 包括显示区域 294 的便携式终端的侧表面带有一个读取器 / 记录器 295, 并且物品 297 的侧表面带有一个 IC 芯片 296 (图 11A)。在这种情况下, 当 IC 芯片 296 被读取器 / 记录器 295 感知到时, 物品 297 的信息, 比如原材料、原产地、销售历史或者类似信息, 会显示在显示区域 294 上。替代性地, 可以在传送带的侧面上设置一个读取器 / 记录器 305 (图 11B)。在这种情况下, 可以利用设置在物品 297 侧表面上的 IC 芯片 306 轻易地对物品 397 进行检查。

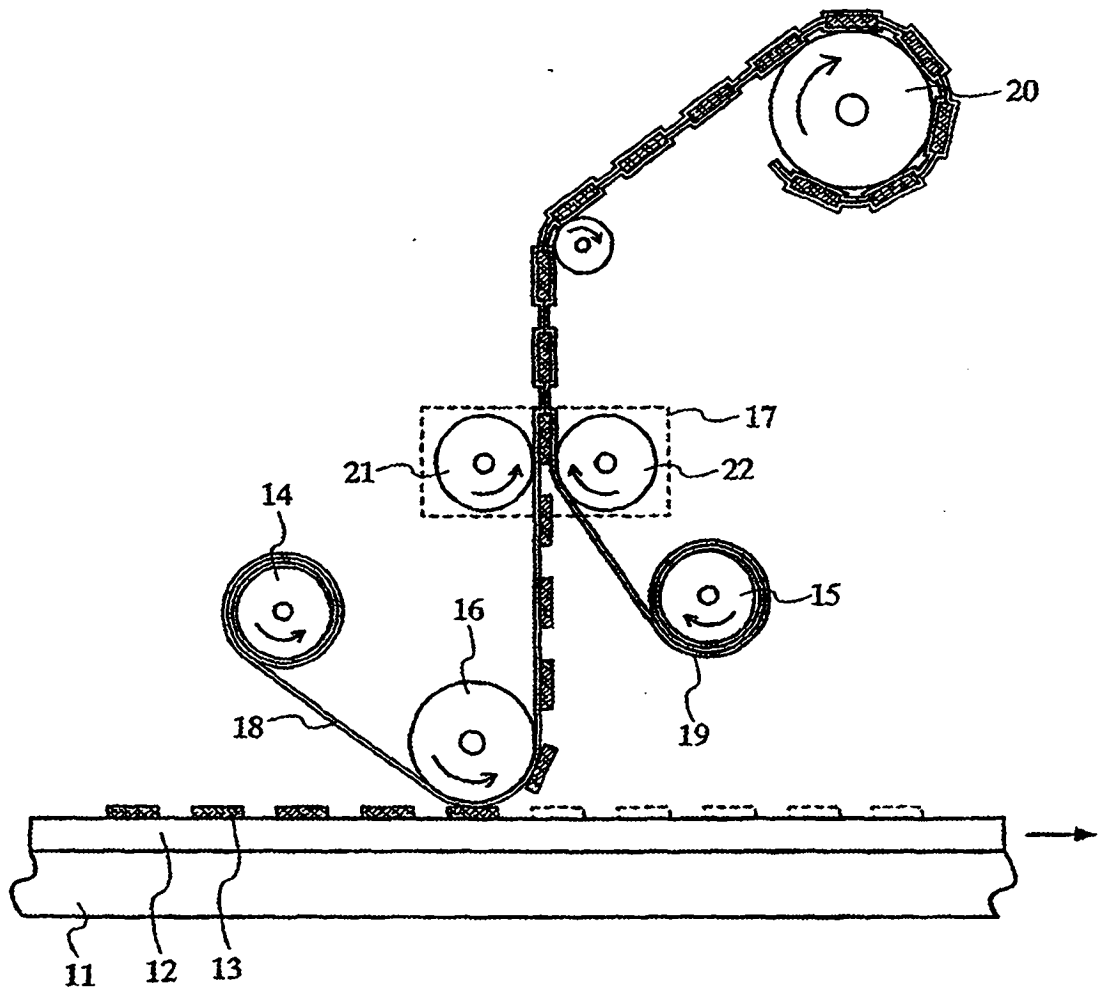


图 1

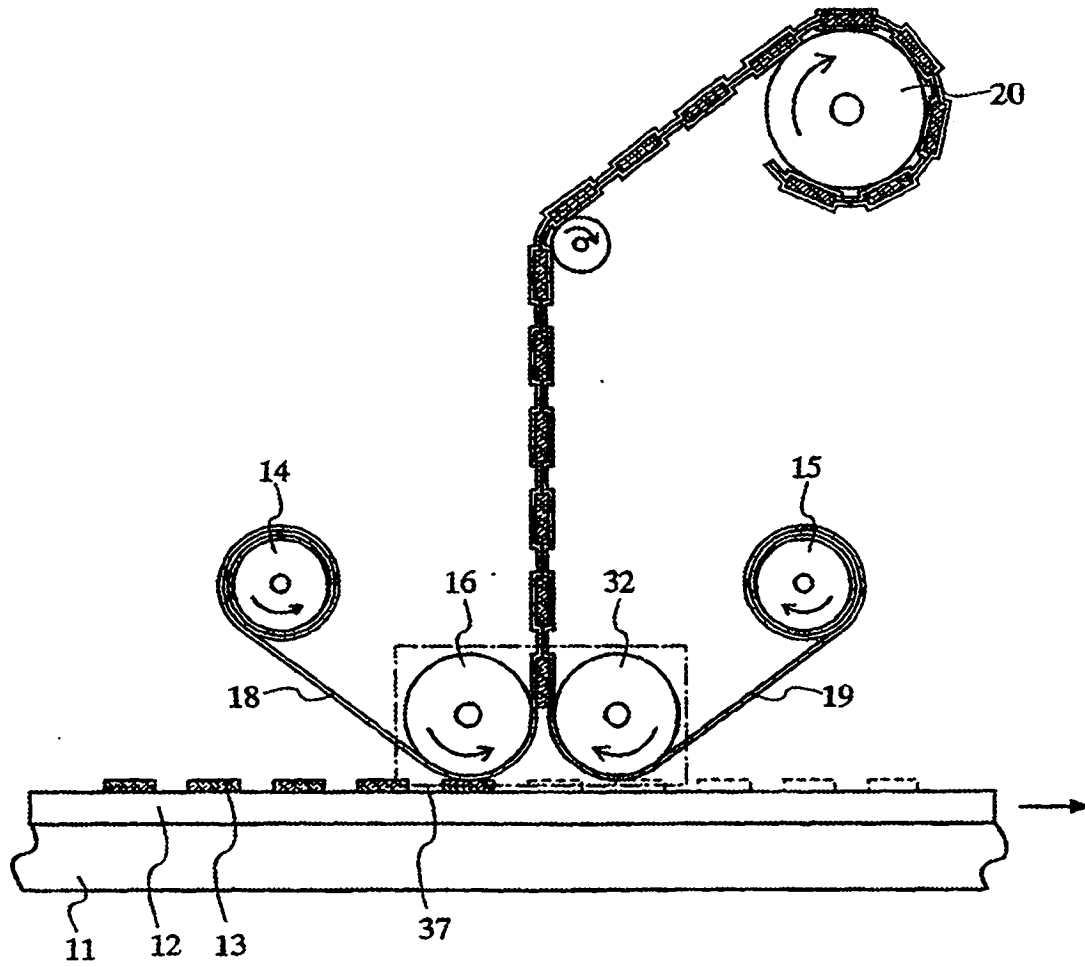


图 2

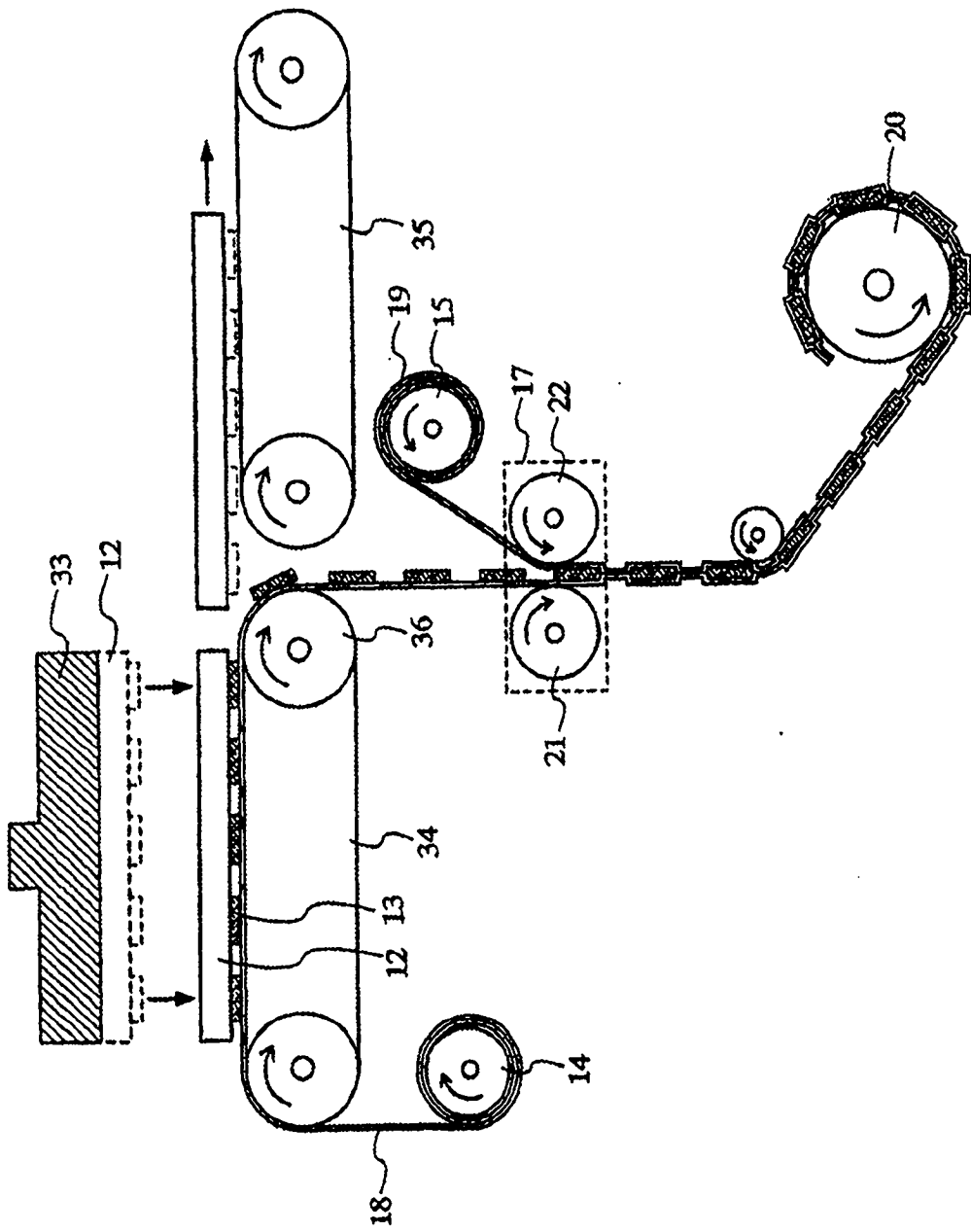


图 3

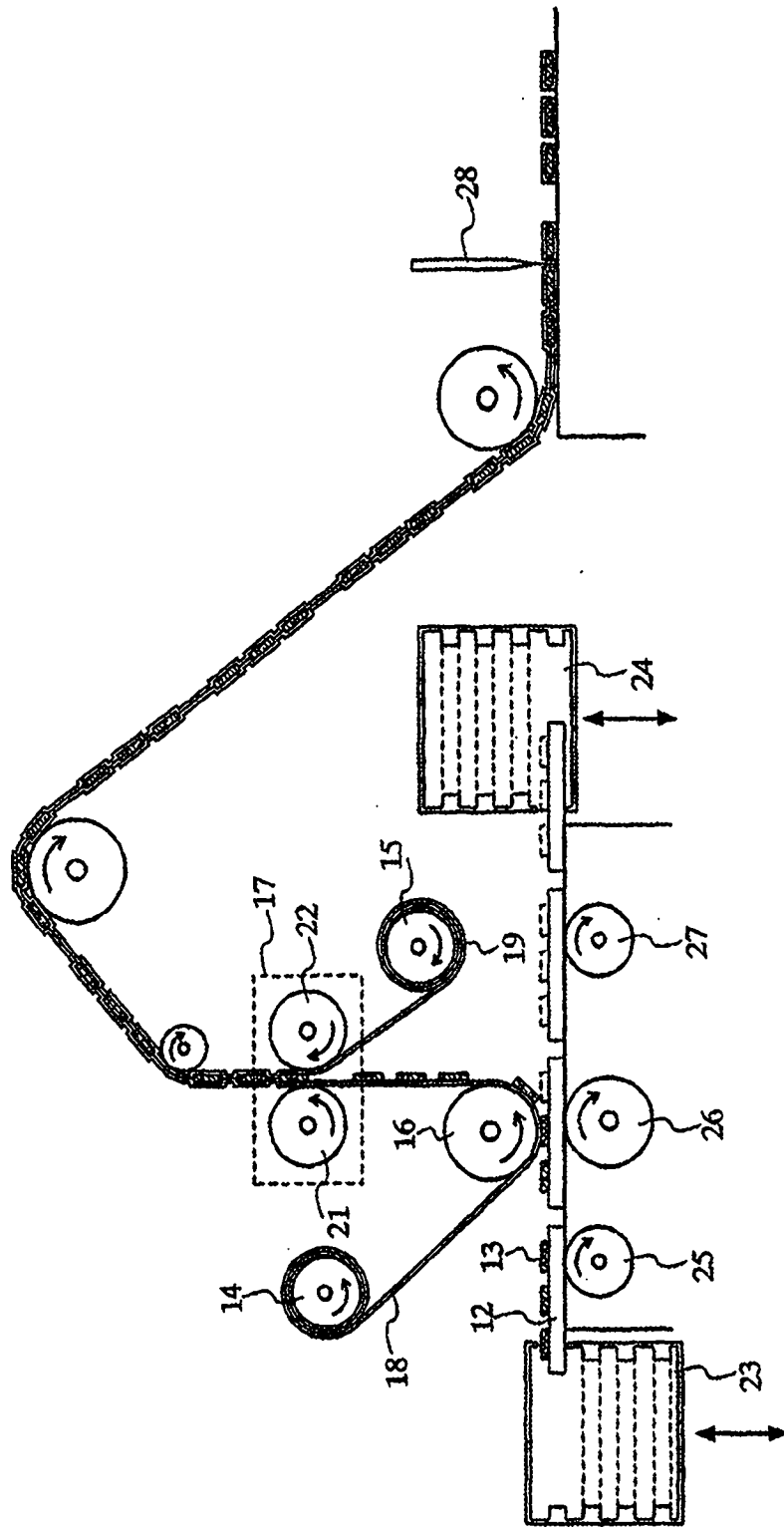


图 4

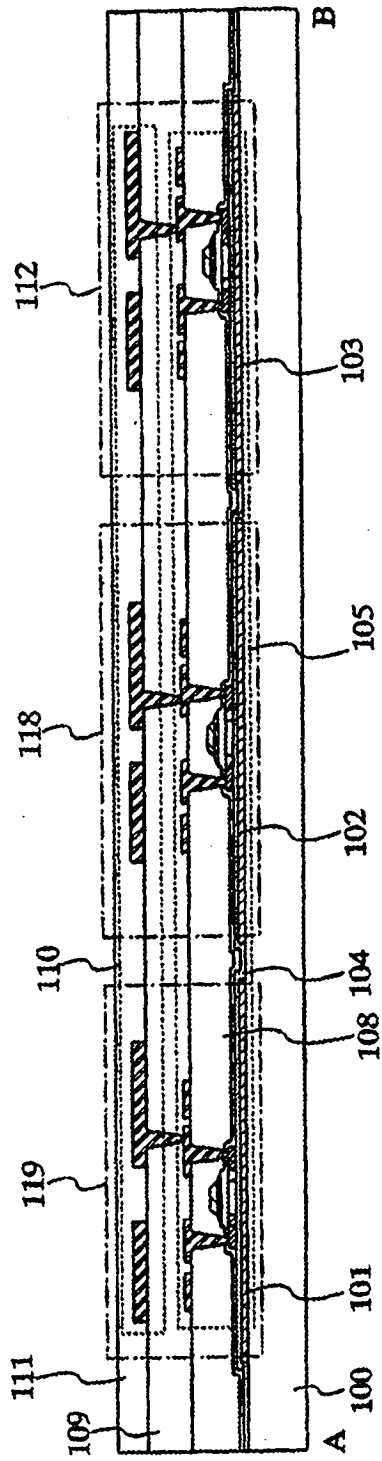


图 5A

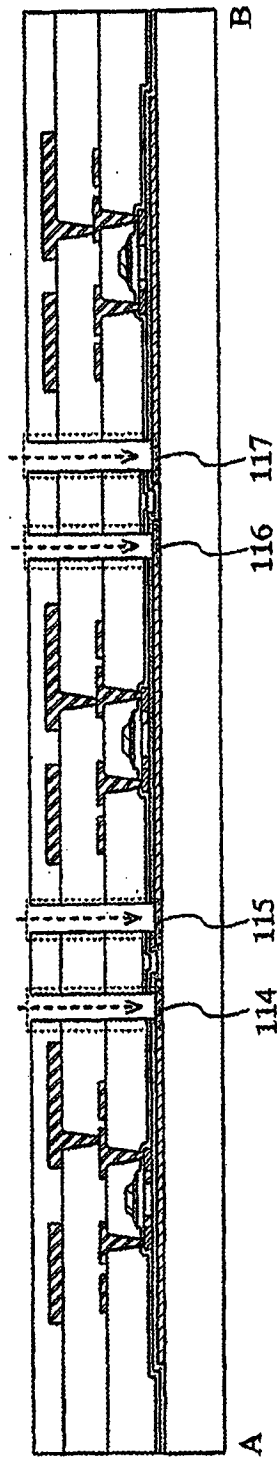


图 5B

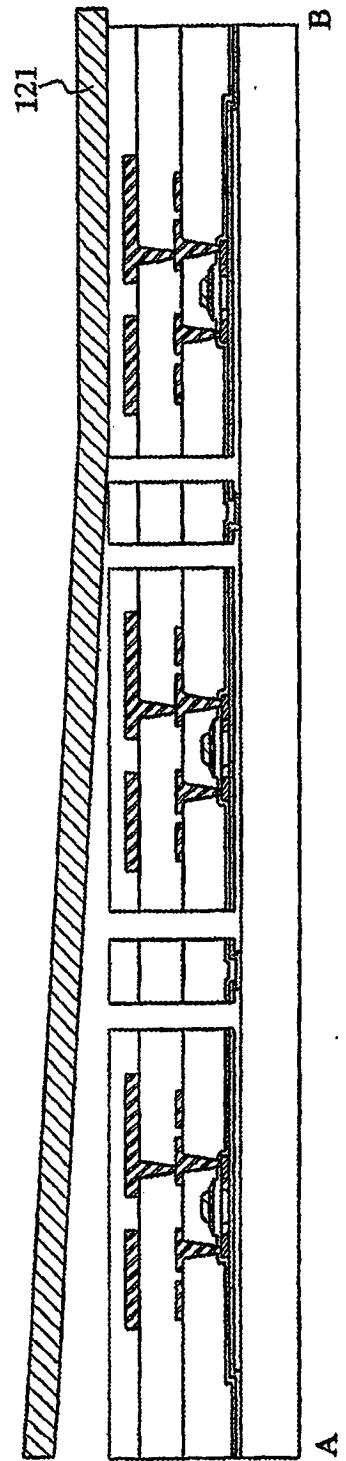


图 6A

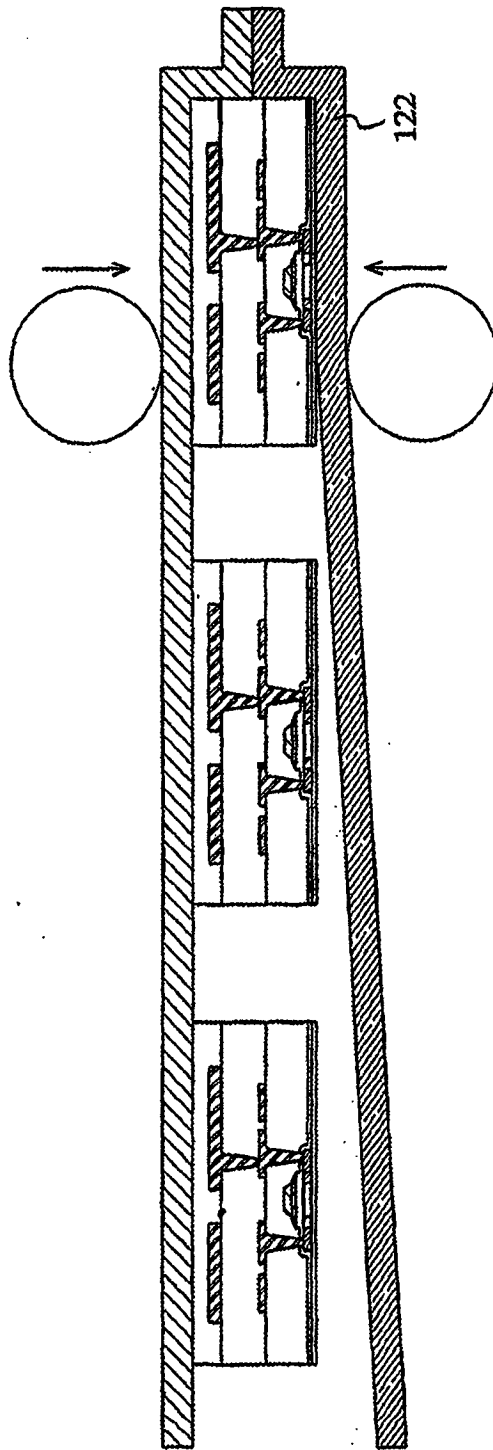


图 6B

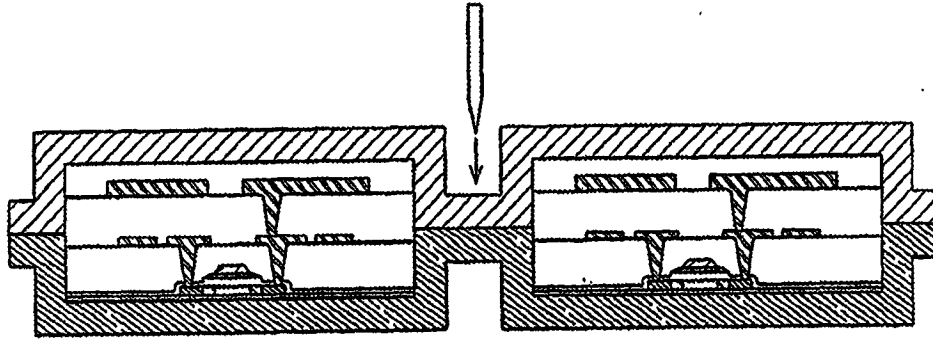


图 7A

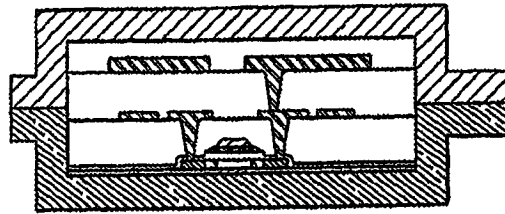


图 7B

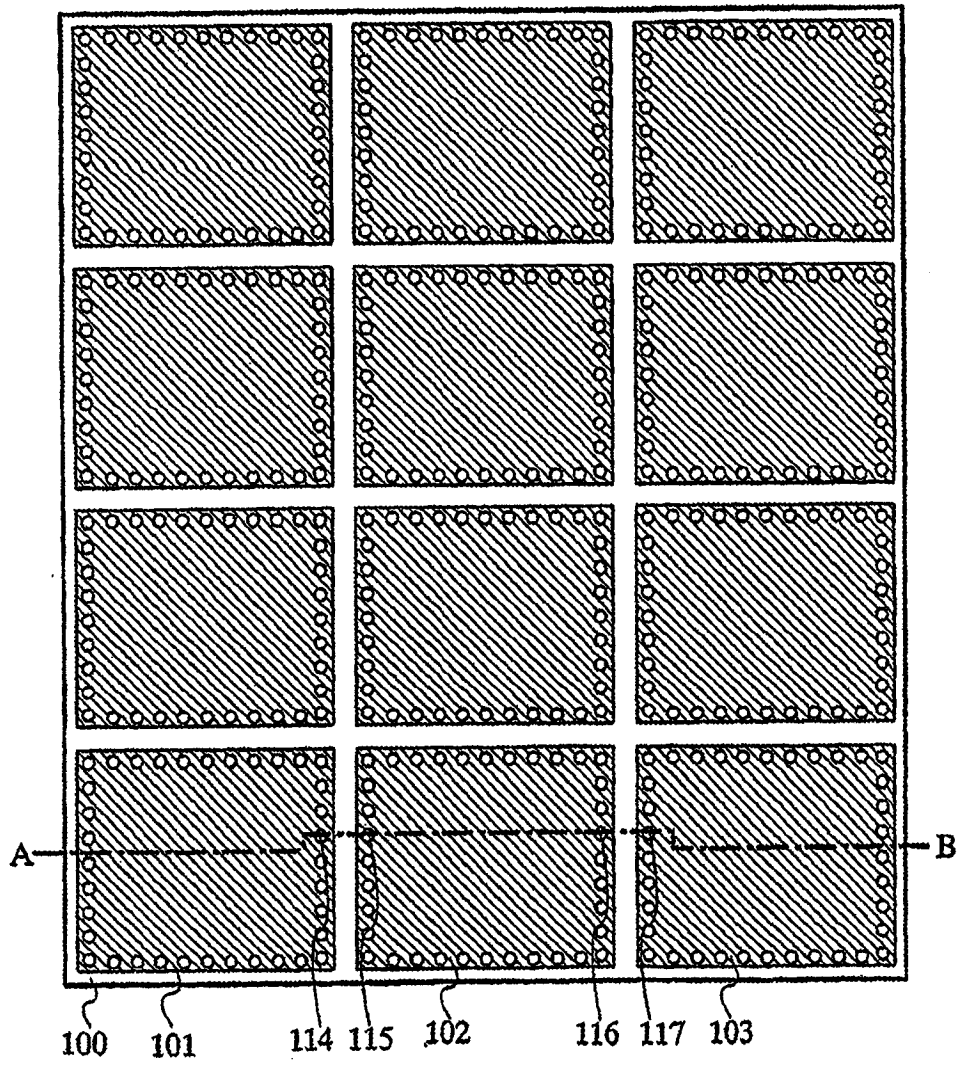


图 8

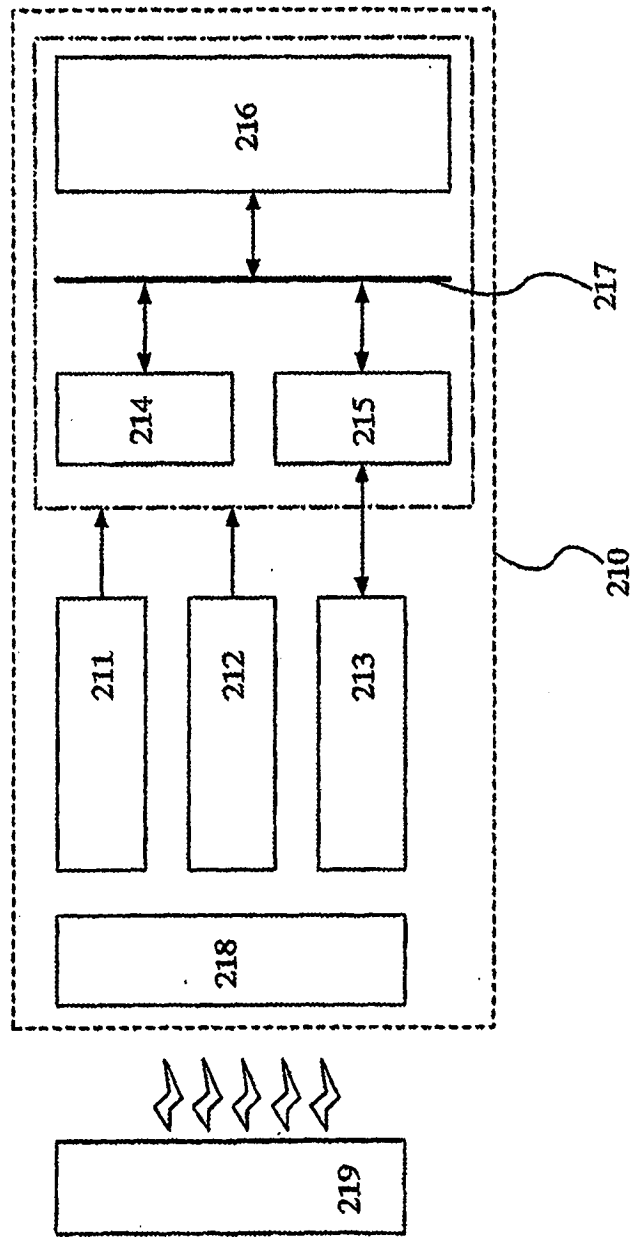


图 9

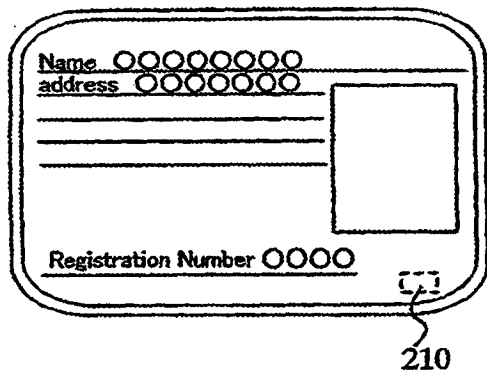


图 10A

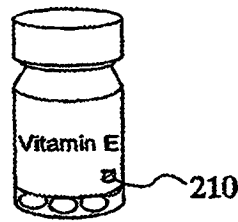


图 10B

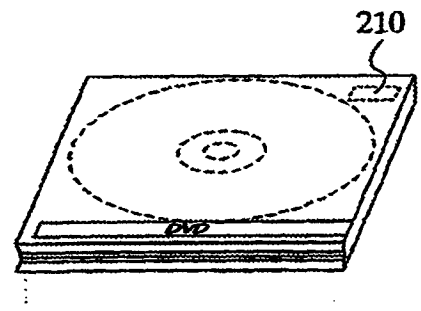


图 10C

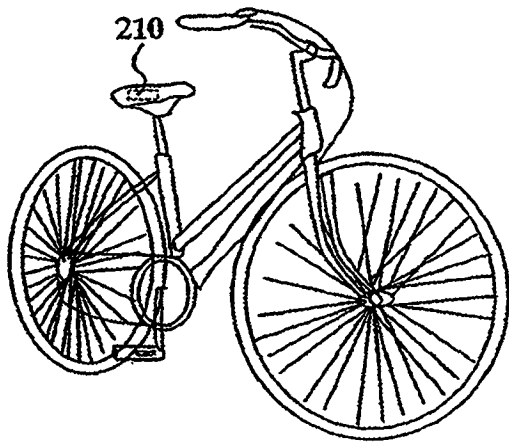


图 10D

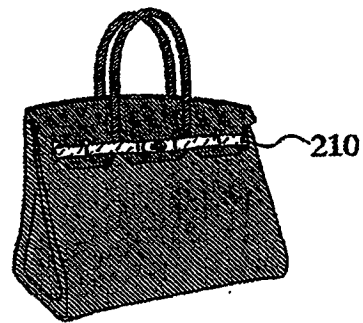


图 10E

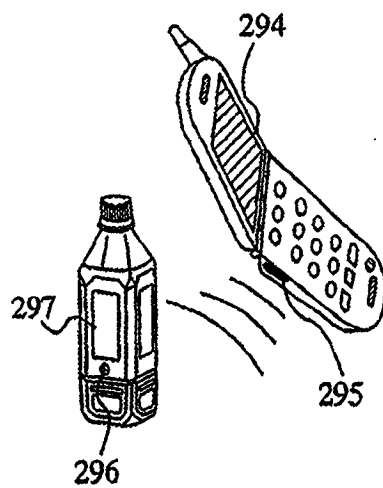


图 11A

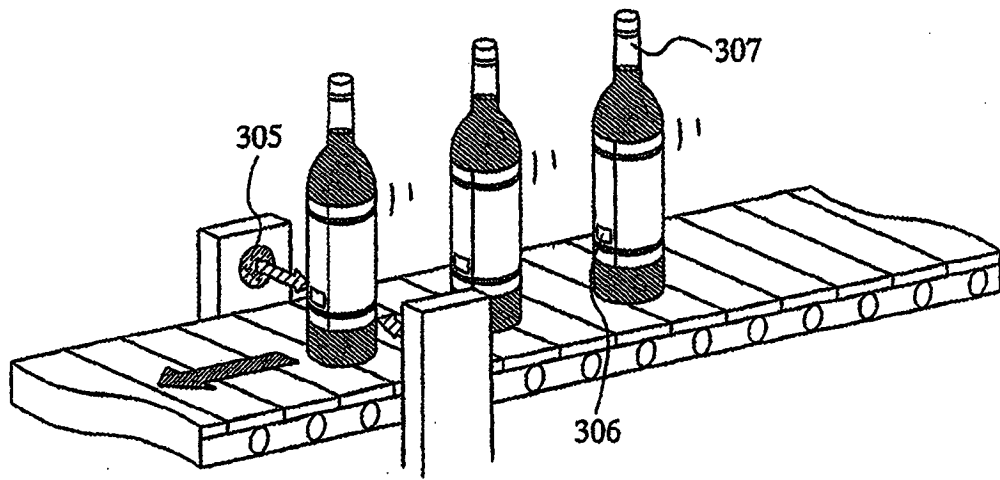


图 11B

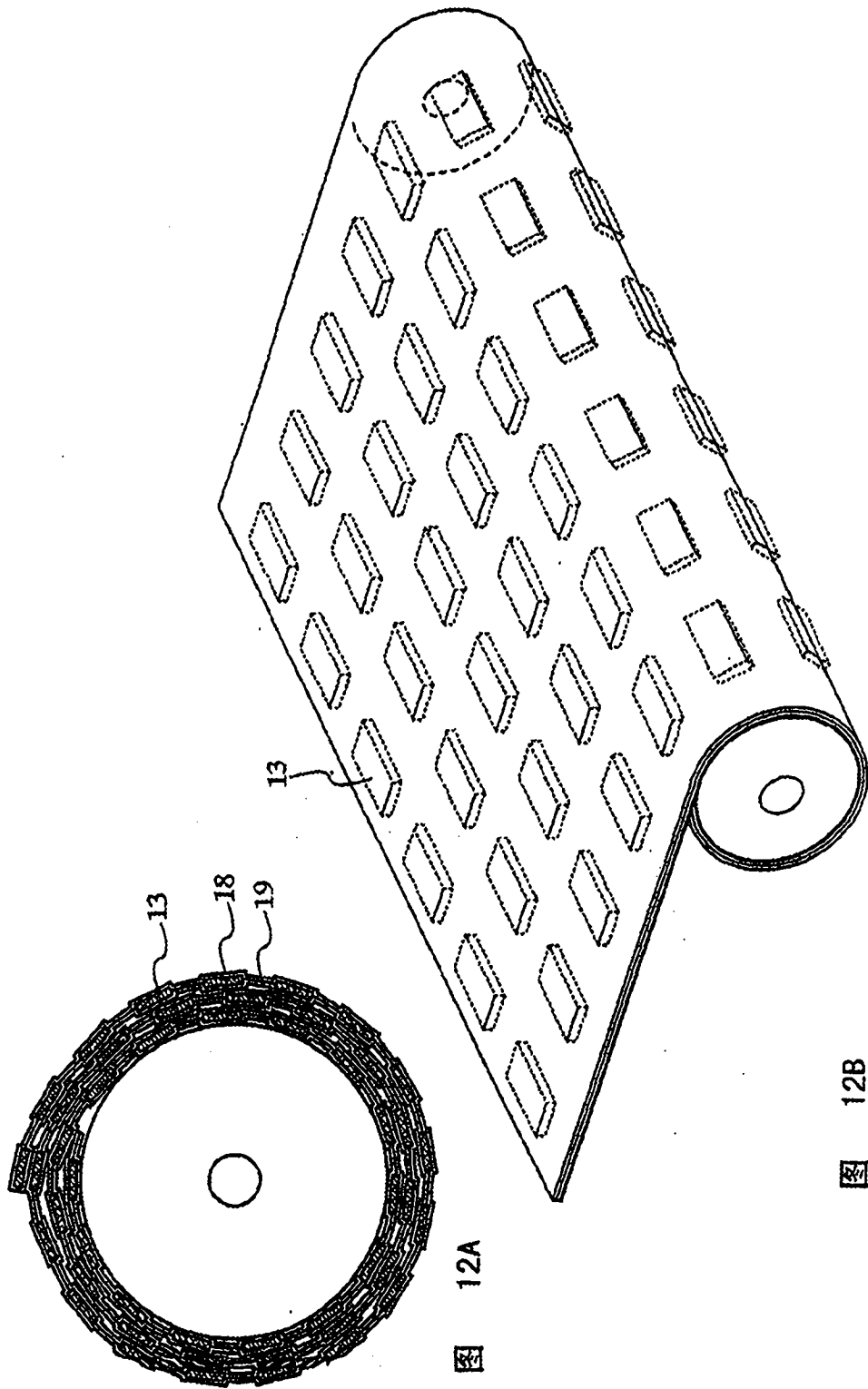


图 12A

图 12B

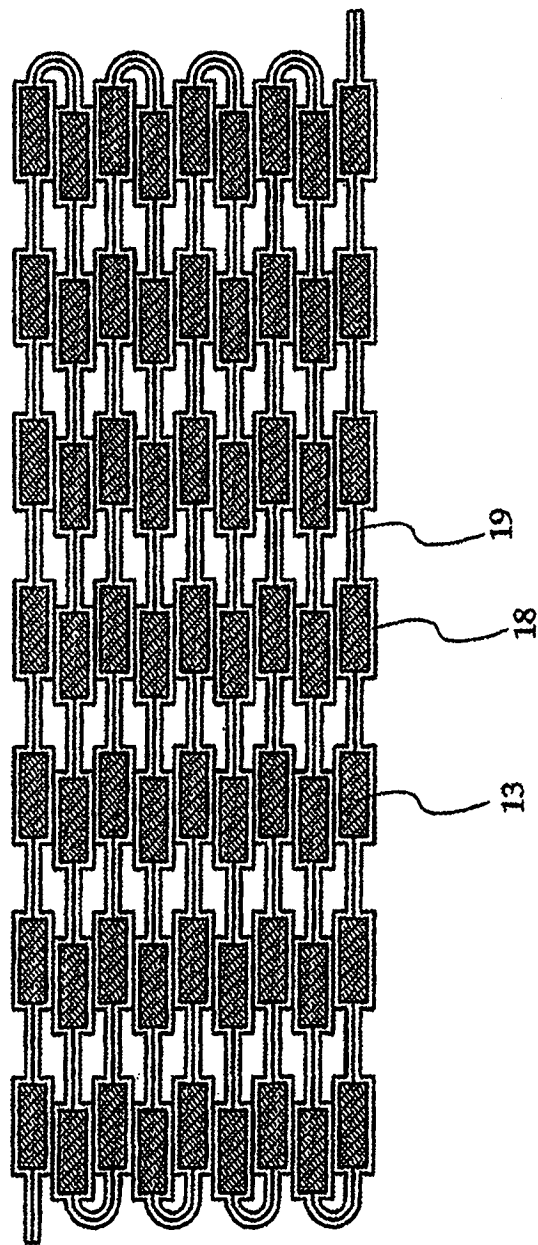


图 13