

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>6</sup>  
H01L 21/66

(45) 공고일자 1999년06월01일

(11) 등록번호 10-0189595

(24) 등록일자 1999년01월18일

(21) 출원번호	10-1991-0013775	(65) 공개번호	특 1992-0005292
(22) 출원일자	1991년08월09일	(43) 공개일자	1992년03월28일
(30) 우선권주장	565,581 1990년08월10일 미국(US)		
(73) 특허권자	레이데온 티아이 시스템즈, 인크.	스콧이. 랜시크	
	미국 텍사스주 75067 레위스빌121 사우스 하이웨이2501		
(72) 발명자	첸멘치		
	미합중국 75243 텍사스주 달라스 팬더 릿지 10219		
(74) 대리인	주성민		

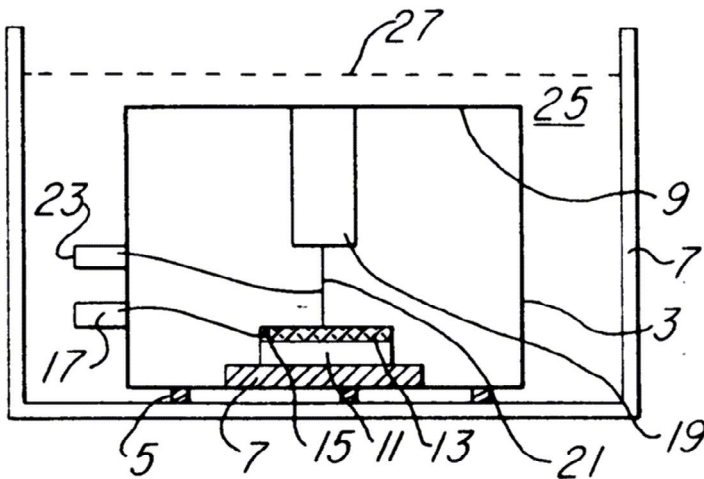
심사관 : 오재욱

(54) 스프링 접촉 탐침을 사용한 저온에서의 반도체 파라미터 측정 시스템 및 방법

요약

밀봉 챔버(3), 경면 연마된 표면 부분 및 챔버내에서 지지되는 경면 연마된 표면부분 위의 절연체 층(13)을 갖는 테스트 중인 반도체 재료의 표본, 절연체 층(13)을 갖는 테스트 중인 반도체 재료의 표본, 절연체 층(13)에 충격하는 챔버내에 배치되는 스프링 탐침(21), 테스트 중인 반도체 재료의 표면 부분에 배치되는 접촉부(15), 챔버 외부에 배치되고 각각 접촉부의 다른 하나와 스프링 탐침에 결합되는 한쌍의 접촉부 및 챔버를 지지하고 챔버를 둘러싸는 저온성 재료(25)를 보유하는 용기(1)을 포함하는, 반도체 재료의 특성을 테스트하기 위한 시스템 및 방법이 기술되어 있다. 이 반도체 재료는 양호하게 II-IV족 합성물이고, 양호하게 HgCdTe이다. 반도체 재료의 표면부분에 배치되는 접촉부는 양호하게 인듐으로 만들어진다. 지지체(7)은 양호하게 사파이어로 표본에 제공된다. 제2 양호한 실시예에서, 테스트 중인 반도체 재료용 지지체는 탐침에 수직인 평면으로 이동하는데 제어 가능하다.

대표도



명세서

[발명의 명칭]

스프링 접촉 탐침을 사용한 저온에서의 반도체 파라미터 측정 시스템 및 방법

[도면의 간단한 설명]

제1도는 본 발명의 제1 실시예에 따른 테스트 시스템의 개략도

제2(a)도는 약 0.1eV의 밴드갭을 갖는 n-형 HgCdTe 샘플에 대해 1MHz에서의 고주파 특성으로 얻어진 (양질의) C-V/G-V 곡선을 도시하는 그래프

제2(b)는 주입 펄스에 후속하는 전하전이 곡선을 도시하여 저장시간 및 항복전압이 측정되는 그래프.

제3도는 본 발명에 따라 사용되는 탐침 선단의 개략도

제4도는 본 발명의 제2 양호한 실시예에 따른 테스트 시스템의 개략도

\* 도면의 주요부분에 대한 부호의 설명

- |                      |                      |
|----------------------|----------------------|
| 1 : 스티로폼 트레이         | 3 : 알루미늄 박스          |
| 5 : 스페이서             | 7 : 작업대              |
| 9 : 제거 가능한 뚜껑        | 11, 65 : 표본          |
| 13 : 산화물 층           | 15, 17, 22, 33 : 접촉부 |
| 19, 73 : 핀 홀더        | 21 : 탐침              |
| 27 : 레벨              | 31 : 축               |
| 35 : 최 하부(경면 연마된 표면) | 37 : 스프링 부재          |
| 39 : 상부표면            | 51 : 벨자              |
| 53 : X-Y단            | 55 : 제어기             |
| 57, 69 : 구리 블럭       | 67 : Z-단             |
| 71 : 가요성 튜브          |                      |

[발명의 상세한 설명]

본 발명은 반도체의 파라미터 측정 시스템에 관한 것으로 양호하게 저온에서의 II-IV족 조성물의 파라미터를 측정하는 시스템에 관한 것이다.

반도체 재료 제조 기술의 몇가지 분야에서, 이 기술은 성장된 재료의 특성들이 알려지고 집단적으로 반복생산가능할 정도로 충분히 발전되어 있다. 따라서, 이 성장재료는 더 이상의 테스트를 거치지 않고 장치의 제조에 직접 사용될 수 있다. 실리콘은 이러한 재료의 주요한 일 예이다.

소정의 반도체 재료에서는 현재의 기술로서 집단적으로 특성을 반복할 정도로 충분히 발전되지 않았다는 문제가 제기된다. 그러므로 이러한 반도체 재료를 집단적 단위로 테스트할 필요가 있다. 상당히 중요한 금속 절연체 반도체(MIS) 구조물의 경우에, 적절한 파라미터 테스트를 실시하기 전에 MIS 구조물 자체를 제조하는 것이 필요하다. 이런 테스트들은 예를 들어, 안정 상태에서 재료의 전기적 특성을 얻기 위한 캐패시턴스-전압(C-V) 및 콘덕턴스-전압(G-V) 측정이고 불안정 상태에서 재료의 전기적 특성을 얻기 위한 측정시간 및 항복 전압 측정이다. 분명히, 성장 재료의 특성을 측정 및 테스트하기 위해 디바이스 제조를 필요로 하는 것은 힘들고, 시간소모적 및 비경제적이다.

이 문제는 수은 접촉 탐침을 사용함으로써 극복되어 반도체 상의 MIS 측정들은 MIS 구조물을 실제로 제조하지 않고서도 실현가능하다. 이것은 지. 아보위즈(G. Abowiz) 등의 논문으로, 레브. 사이. 인스트루먼트(Rev. Sci. Instrum.)의 제38,564호(1967)에 기술되어 있다. 이 탐침은 상온에서 신속하고 신뢰성있는 반도체의 평가를 제공한다. 그러나, 예를 들어, HgCdTe 및 InSb와 같은 저온에서 동작하는 좁은 밴드갭(bandgap) 반도체에 대한 의미있는 MIS 측정값은 수은 접촉 탐침이 더이상 기능을 발휘하지 않는 액체 질소의 온도인 약 77° K와 같은 저온에서만 얻어질 수 있다. 77° K에서 HgCdTe에서 가변 게이트(Squeezable gate) 방법을 사용하는 시도가 이루어졌다. 이것은 1986년 미합중국 공군 라이트 에어로노티컬 레보레이토리어스(Wright Aeronautical Laboratories)에 보고한 HgCdTe 검출기 어레이를 위한 매뉴팩처링 사이언스 프로그램(Manufacturing Science Program for HgCdTe Detector Array) 8장에서 비. 더블유. 아브셔(B.W. Abshire) 등의 논문으로 보고되어 있다. 그러나, 이 방법은 각 테스트 실행시에 한시점 및 한표본에 제한되어 캐패시턴스-전압 측정값만 나타난다.

그 결과 종래 기술로는 테스트를 위한 MIS 장치를 실제로 초기에 제조하지 않고서, 저온에서 MIS 장치에 사용하기 위한 반도체 재료의 특성을 측정 및 테스트하는 것은 현재 불가능하다.

본 발명에 따르면, 상술한 종래 기술의 문제점들이 최소화되거나 제거되며 종래 장치를 제조하지 않고서 반도체 재료의 특성을 저온에서 측정하기 위한 시스템이 제공된다. 이것은 단일 테스트 동작에서 개개의 표본상이나 다수의 표본상에서 달성될 수 있다.

간단히 말하면, 성장된 반도체 표본은 경면 연마된 표면 영역에서 상당한 평탄도 또는 평면도를 얻기 위해 그 표면에서 공지된 방법으로 화학 기계적으로 초기에 연마된다. 성장 및 경면 연마된 표본은 그 표면에 얇은 약 1200 앙스트롬(Å, Angstrom)의 두께를 갖는 자연 산화물 비활성화 층을 성장시키기 위해 공지된 방법으로 그 다음에 비활성화 된다. 수산화 칼륨 용액은 양호한 비활성화 물질이다. 표본은 그 다음에 이동 가능한 뚜껑을 가지며 선택적으로 밀폐하여 봉할 수 있고, 열 도전성인 금속 용기, 양호하게 알루미늄 내의 고 열전도성 지지체(양호하게 사파이어)상에 배열된다. 표본이 HgCdTe일 경우, 양호하게 인동 접촉부가 표본에 형성된다. 스프링 접촉 탐침은 강성이고 내 저온성인, 양호하게 델린(Delrin), 핀 홀더에 배치되고, 탐침은 표본에 손상을 입히지 않을 적절한 힘으로 비활성화 층에 대향하여 배열된다. 약 0.005인치 직경의 탐침 끝 표면 위에 대해 약 1/3 내지 약 2/3 온스(ounce)의 힘은 HgCdTe의 경우에 허용될 수 있다는 것이 판명되었다. 도체는 용기 외부의 제2 접촉부와 스프링 탐침 사이에 뿐만아니라 표본상의 접촉부(양호하게 인동)와 용기 외부의 제1 접촉부 사이에 접촉된다. 그 다음 용기는 밀폐되어, 양호하게 스티로폼(styrofoam)의 하나인, 트레이(tray)에 배열되고 트레이의 외부 온도는 양호하게 액체 질소를 트레이 내부와 용기 전 주위에 유출시킴으로써 저온영역까지 하강된다. 표본의 온도는 이렇게 하여 전도에 의해 저온까지 냉각되고, 액체 질소가 사용될 때 이것은 77° K이며, 그에 따라 파라미터 테스트는 용기 외부의 접촉부에서의 신호에 의해 개시된다.

스프링 접촉 탐침은 표본의 연마된 영역위의 비활성화 층과 큰 접촉 면적을 갖도록 상당히 평탄하고 평

면인 경면 연마된 하부 표면을 갖는 탐침이다. 탐침은 홀더내에 배치된 스프링을 갖는 핀 홀더내로 연장되고 탐침에 대해 힘을 제공하는 축(shaft) 부분을 포함한다. 양호하게, 탐침은 약 3밀리미터(millimeter) 이동후 2온스까지의 힘을 인가할 수 있다. 양호한 이동 거리는 약 0.5 내지 약 1 밀리미터이다. 경면 연마된 탐침의 표면은 양호하게 각 측방이 50밀리인치 크기를 갖는 직사각형이다.

본 발명의 제2 실시예에 따르면, 지지체는 정확하게 이동될 수 있는 공지된 형의 프로그램 가능한 X-Y 이송단 상에 배열된다. 상기된 형의 다수 표본은 그 위에 공지된 위치의 이송단 상에 배열된다. 각 표본은 표본의 이동 전에 탐침을 동시에 들어올리면서 이송단을 이동시켜 개별적으로 테스트된다. 탐침의 상승 및 하강이동은 다른 프로그램가능한 이송단에 의해 실현될 수 있다.

먼저 제1도를 참조하면, 본 발명의 제1 실시예에 따른 테스트 시스템이 도시되어 있다. 이 시스템은 상부가 개방된 용기의 형태인 스티로폼 트레이(1)를 포함한다. 트레이(1)내에는 제거가능한 뚜껑을 가지며 밀폐시켜 봉할 수 있는 포모나(Pomona) 알루미늄 박스(3)이 있고, 이 박스는 스페이서(5, spacer)에 의해 트레이(1)의 내부벽으로 부터 모든 측면상에 공간을 유지한다. 사파이어(sapphire) 지지체 또는 작업단(7)은 박스(3)의 바닥 내부 표면상에 배치된다. 수산화 나트륨(13)의 용액을 사용하여 1200 Å의 자연 산화물 층을 비활성화 하는 고도로 경면 연마된 표면부분을 갖는 HgCdTe 표본(11)이 지지체(7)에 배치된다. 인동 접촉부(15)는 표본(11)의 표면에 형성되어 HgCdTe와 접촉한다. 접촉부(15)는 박스(3)의 외부 및 트레이(1) 내부에 배치된 접촉부(17)과 그 사이에 연장된 선에 의해 결합된다. 델린 또는 액체질소의 온도조건하에서 파손되지 않고 동작할 수 있는 다른 적절한 강성 재료의 핀 홀더(19)는 박스(3) 내부 및 측면 벽 또는 제거 가능한 뚜껑(9) 어느 쪽에도 안전하다. 스프링 탐침(21)은 스프링 하중되어 홀더(19) 외부로 연장되고, 탐침(21)은 뚜껑(9)가 박스(3)의 나머지 부분을 밀폐시켜 봉할 때 표본 부분(11)에서 MIS 장치를 형성하도록 산화물 층(13)에 충격한다. 탐침(21)은 박스(3)의 외부 및 트레이(1)내에 배치된 접촉부(23)과 그 사이에 연장된 선에 의해 결합된다. 트레이(1)은 박스 및 뚜껑(9)가 함께 선택적으로 밀폐되어 봉해진 후 박스(3)위의 레벨(27)까지 액체 질소로 채워진다.

액체 질소를 갖는 트레이(1)은 표본이 액체 질소 온도에 근접하는 온도로 냉각될 때까지 지탱될 수 있다. 이 시점에서, 테스트 신호는 테스트 결과를 제공하기 위해 표준 형태의 외부 신호 발생 및 수신 장비로부터 접촉부(17 및 23)에 의해 형성되는 MIS 장치를 통과하게 된다.

HgCdTe상의 MIS 측정에 대하여는 표본의 경면 연마, 경면연마된 표본의 양극산화 및 납땀한 1개의 저항성 접촉부(15)를 표본에 형성시키는 3개의 표본 처리 단계만이 필요하다는 것을 알 수 있다. 약 0.1eV의 밴드갭을 갖는 n-형 HgCdTe 표본에 대해 1MHz의 고주파 특성이 스프링 접촉 탐침의 비-침투성 성질을 나타내는 경우에 제2(a)도에 도시된 바와 같은 양질의 C-V/G-V 곡선이 얻어진다. 제2(b)도는 주입 펄스에 후속하는 전하 전이 곡선을 도시하므로써 적외선 검출기에서의 가장 중요한 장치 파라미터들 중 2개, 즉 저장시간 및 항복 전압이 측정된다. 제3도를 참조하면, 본 발명에 따라 사용된 탐침 선단(tip)의 개략도가 도시되어 있다. 탐침 선단은 축 부분(31) 및 축 부분의 끝에 접촉 부(33)을 갖는 스프링 탐침(21)을 갖는 델린 핀 홀더(19)를 포함한다. 접촉부(33)의 최하부(35)는 테스트중인 표본의 경면가공된 부분과 최대 접촉 면적을 갖도록 가능한 한 평탄하게 경면 연마된다. 스프링 부재(37)은 핀 홀더(19) 내에 배치되어 축 부분(31)의 상부 표면(39) 및 홀더의 내부 상부 표면에 부딪힌다. 스프링 힘은 표본을 손상시키지 않고 테스트중인 표본에 대해 최하부(35)에 최대 압력을 전달하도록 설계된다. HgCdTe 표본에 대해, 스프링(37)은 축(31)의 최대 이동이 3mil이 되도록 2온스(ounce)의 힘을 제공하도록 설계된다. 축(31)의 실제 이동은 약 0.5 내지 약 1mil이다. 경면 연마된 표면(35)는 테스트중의 표본과의 접촉면적이 최대 표면적일 뿐만아니라 최대 표면적을 갖도록 설계된다. 상당히 큰 표면적을 가지므로써, 테스트 중인 표본에 가해지는 단위 면적당 압력이 감소하고, 상당히 큰 전체적인 힘을 가하더라도 상당히 적은 전체적인 힘과 동일한 결과를 제공하게 한다. 부분(35)의 표면은 지름이 50mil로서 원형이다. 하지만 탐침의 크기나 모양이 결정적인 요인이 아니라는 것을 이해하여야 한다.

제4도를 참조하면, 본 발명의 제2의 양호한 실시예가 도시되어 있다. 이 실시예는 약  $1 \times 10^{-6}$  토르(Torr)의 압력 또는 얼음 형성을 피하도록 충분히 낮은 압력까지의 진공상태로 되는 스테인레스 강 벨자(stainless steel bell jar, 51)를 포함한다. 벨 자(51)내에는 벨 자 외부의 불력(57)은 단(53)위에 배치되어 열 절연체(59)에 의해 단(53)으로부터 열적으로 절연된다. 구리블럭(57)은 거기에 결합된 가요성 튜브(61)로써 액체질소를 순환시켜 냉각한다. 사파이어 판(63)은 구리블럭(57)위에 배치되어 그 위에 테스트 중인 다수의 표본(65)을 보유한다. 제어기(55)에 의해 제어되는 Z-단(67)은 벨 자(51)내에서 유지되고 구리블럭(69)의 수직 이동을 제어하며, 또한 가요성 튜브(71)를 통해 액체 질소에 의해 냉각된다. 제1도에서와 같이 불력(69)에 유지되는 핀 홀더(73)은 제1도에서와 같이 스프링 탐침(75)을 보유한다. 알루미늄 냉각 차폐판(77)은 배경 자속으로부터 표본을 절연시키도록 스프링 탐침을 둘러싼다. X-Y 방향으로의 단(53)의 이동 및 Z 방향으로의 스프링 탐침의 이동은 제어기(55)에 의해 제어된다.

필요한 테스트를 수행하기 위해 MIS 디바이스를 제조할 필요없이 성장 반도체 재료를 저온 분위기에서 테스트할 수 있는 테스트 시스템이 제공된다는 것을 알 수 있다.

본 발명이 특정된 양호한 실시예에 대하여 기술되어 있지만, 본 기술분야에 숙련된 자들은 그것이 다양하게 변경 및 수정이 될 수 있다는 것을 알 수 있다. 그러므로, 첨부된 특허청구의 범위는 그런 다양한 변경 및 수정을 포함하도록 종래의 기술의 관점에서 가능한 한 광범위하게 해석되어야 한다.

## (57) 청구의 범위

### 청구항 1

반도체 재료의 특성을 테스트하기 위한 시스템에 있어서,

가) 밀봉 챔버,

나) 경면 연마된 표면부분 및 상기 챔버에 지지되는 상기 경면연마된 표면부분 위의 절연체 층을 갖는

테스트중인 반도체 재료의 표본,

다) 상기 챔버내에 배치되어 상기 절연체 층에 충격을 가하는 스프링 탐침,

라) 테스트 중인 상기 반도체 재료의 표면부분 상에 배치된 콘택트,

마) 상기 챔버의 외부에 배치되고, 각각 상기 콘택트의 다른 하나 및 상기 스프링 탐침에 결합되는 한쌍의 콘택트, 및

바) 상기 챔버를 지지하고 내부적으로 상기 챔버를 둘러싸는 저온성 재료를 보유하는 용기를 포함하는 것을 반도체 재료 특성 테스트 시스템.

## 청구항 2

반도체 재료의 특성을 테스트하기 위한 방법에 있어서,

가) 밀봉된 챔버를 제공하는 단계,

나) 반도체 재료의 표본을 제공하는 단계,

다) 상기 반도체 재료의 표면 부분을 경면연마 하는 단계,

라) 상기 경면연마된 표면 부분위에 절연체 층을 제공하는 단계,

마) 상기 챔버내에서 상기 반도체 재료의 표본을 지지하는 단계,

바) 상기 챔버내에 배치된 스프링 탐침이 상기 절연체 층에 충격을 가하도록 하는 단계,

사) 테스트 중인 상기 반도체 재료의 표면부분 위에 배치된 콘택트를 제공하는 단계,

아) 상기 챔버의 외부에 배치되어 있고, 각각이 콘택트의 다른 하나 및 상기 스프링 탐침에 결합된 한 쌍의 콘택트를 제공하는 단계, 및

자) 상기 챔버를 둘러싸는 저온성 재료에 의해 상기 챔버를 지지하는 단계를 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

## 청구항 3

반도체 재료의 특성을 테스트하기 위한 시스템에 있어서,

가) 경면연마된 표면부분 및 이 경면연마된 표면 부분위에 절연체 층을 갖는 테스트 중인 반도체 재료의 표본,

나) 상기 절연체 층이 충격을 가하는 스프링 탐침,

다) 테스트 중인 상기 반도체 재료의 표면부분 상에 배치된 콘택트, 및

라) 각각이 상기 콘택트의 다른 하나 및 상기 스프링 탐침에 결합된 한 쌍의 콘택트를 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

## 청구항 4

제3항에 있어서, 상기 반도체 재료를 지지하고 내부적으로 상기 반도체 재료를 둘러싸는 저온성 재료를 보유하는 용기를 더 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

## 청구항 5

제4항에 있어서, 상기 표본을 지지하는 사파이어 지지체(sapphire support)를 더 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

## 청구항 6

제5항에 있어서, 상기 저온성 재료가 액체 질소인 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

## 청구항 7

반도체 재료의 특성을 테스트하기 위한 방법에 있어서,

가) 테스트 중인 반도체 재료의 표본을 제공하는 단계,

나) 상기 반도체 재료의 표본 부분을 경면연마하는 단계,

다) 상기 경면 연마된 표면부분 위에 절연체 층을 형성하는 단계,

라) 스프링 탐침이 상기 절연체 층에 충격을 가하도록 하는 단계,

마) 테스트 중인 상기 반도체 재료의 표면부분 상에 배치된 콘택트를 제공하는 단계, 및

바) 각각이 상기 콘택트의 다른 하나 및 상기 스프링 탐침에 결합된 한 쌍의 콘택트를 제공하는 단계를 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

## 청구항 8

제7항에 있어서, 상기 반도체 재료를 지지하고 내부적으로 상기 반도체 재료를 둘러싸는 저온성 재료를

보유하는 용기를 제공하는 단계를 더 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

#### 청구항 9

제7항 또는 제8항에 있어서, 상기 반도체 재료가 II-IV족의 합성물인 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

#### 청구항 10

제7항 또는 제8항에 있어서, 상기 반도체 재료가 HgCdTe인 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

#### 청구항 11

제7항에 있어서, 상기 반도체 재료 표면부분 상에 배치된 상기 콘택트가 인동인 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

#### 청구항 12

제8항에 있어서, 상기 저온성 재료가 액체 질소인 것을 특징으로 하는 반도체 재료 특성 테스트 방법.

#### 청구항 13

제1항에 있어서, 상기 표본을 지지하는 지지체 및 상기 지지체를 상기 탐침에 수직인 평면으로 이동시키기 위한 수단을 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

#### 청구항 14

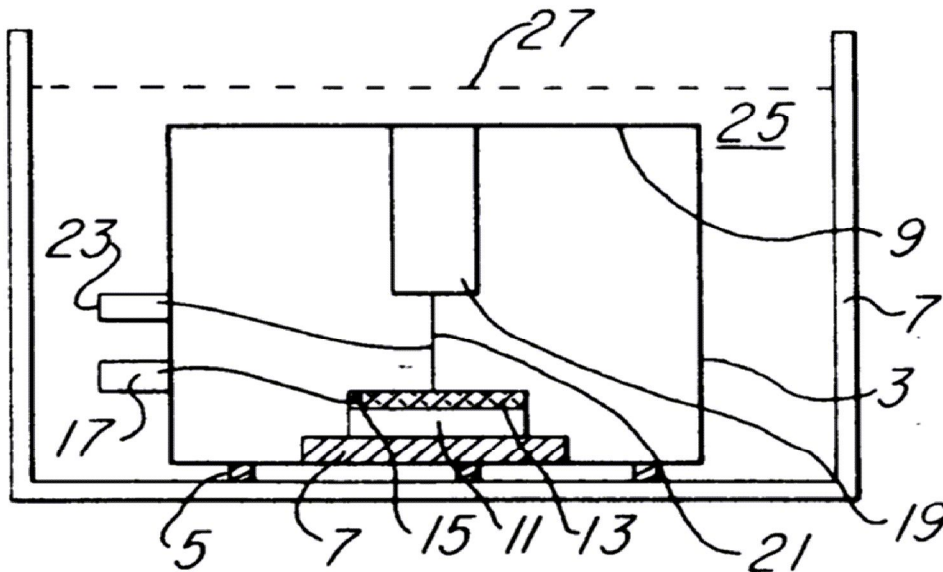
제13항에 있어서, 상기 지지체를 이동시키기 위한 상기 수단의 이동을 제어하기 위한 제어수단을 더 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

#### 청구항 15

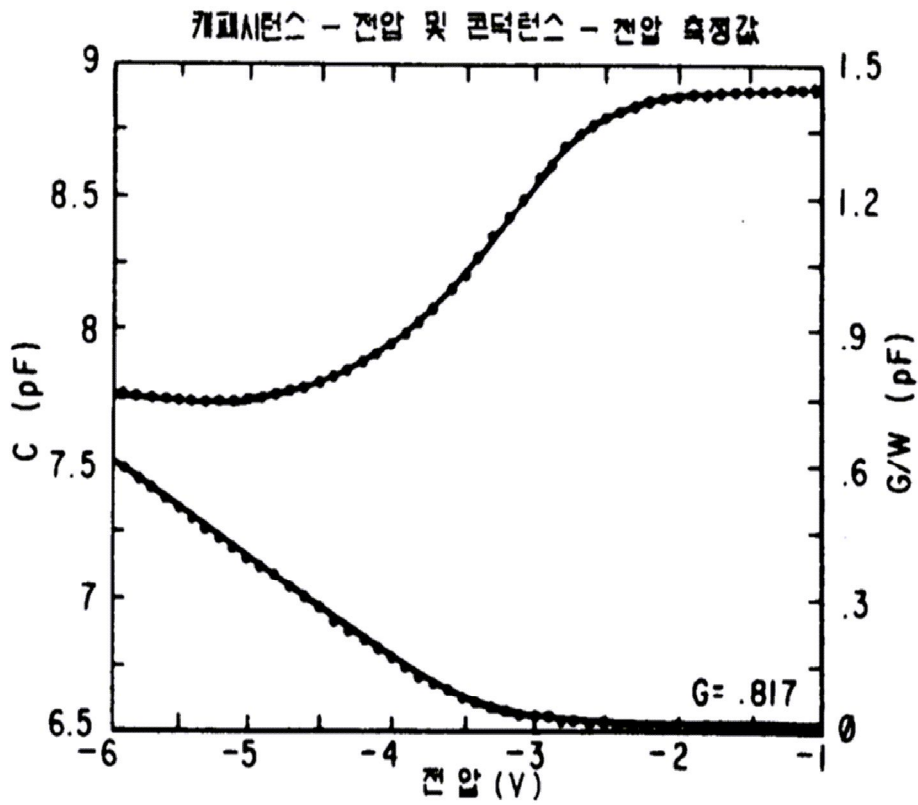
제14항에 있어서, 상기 스프링 탐침을 상기 표본에 수직인 방향으로 이동시키기 위한 제어가능한 수단을 더 포함하는 것을 특징으로 하는 반도체 재료 특성 테스트 시스템.

### 도면

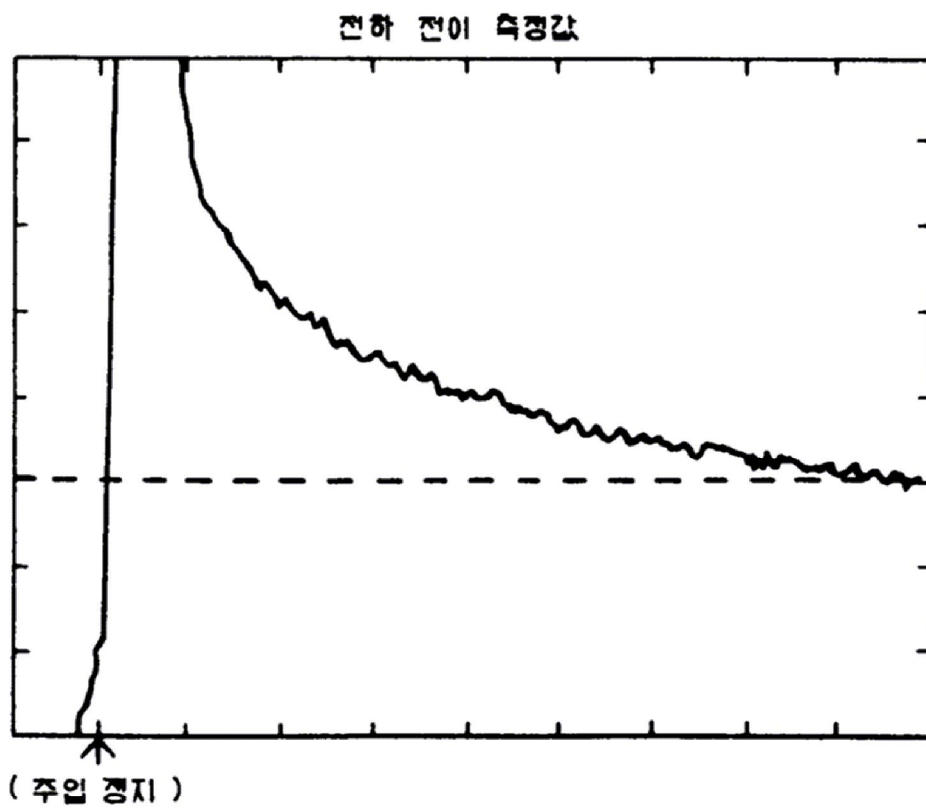
도면1



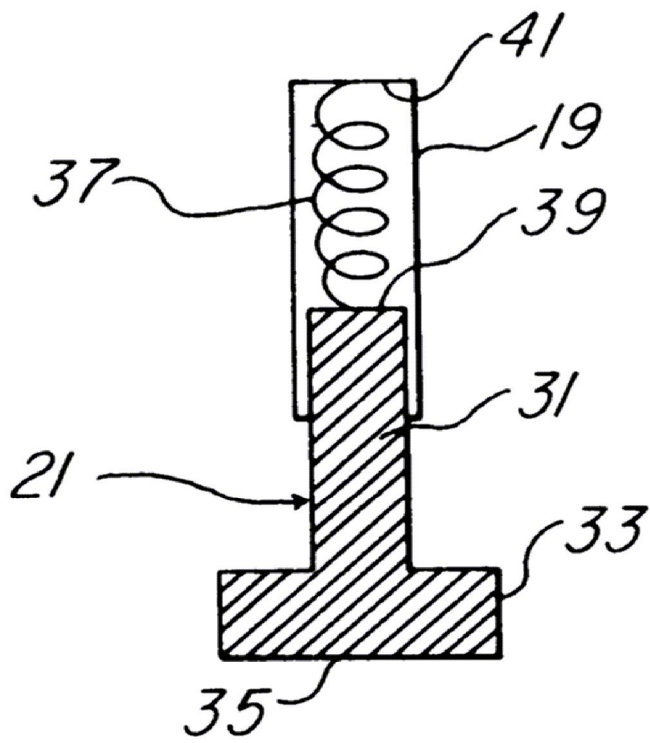
도면2a



도면2b



도면3



도면4

