

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H04N 7/50 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년10월24일 10-0578952 2006년05월04일
--------------------------------------	-------------------------------------	--

(21) 출원번호	10-1998-0707630	(65) 공개번호	10-2000-0064790
(22) 출원일자	1998년09월25일	(43) 공개일자	2000년11월06일
번역문 제출일자	1998년09월25일		
(86) 국제출원번호	PCT/IB1998/000040	(87) 국제공개번호	WO 1998/33324
국제출원일자	1998년01월12일	국제공개일자	1998년07월30일

(81) 지정국 국내특허 : 아일랜드, 중국, 체코, 헝가리, 인도네시아, 일본, 대한민국, 멕시코, 폴란드, 싱가포르,
 EA 유라시아특허 : 러시아,

 EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 핀란드, 프랑스, 영국, 그리스,
 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈,

(30) 우선권주장 97200197.8 1997년01월27일 유럽특허청(EPO)(EP)

(73) 특허권자 코닌클리케 필립스 일렉트로닉스 엔.브이.
 네덜란드왕국, 아인트호펜, 그로네보르스베그 1

(72) 발명자 브루에케르스 알폰스 안토니우스 마리아 람베르투스
 네덜란드 5656 아아 아인트호벤, 프로페쎌 홀스틀란 6

 데포베레 게에르트 플로리몬드 게라르드
 네덜란드 5656 아아 아인트호벤, 프로페쎌 홀스틀란 6

 누텐 페트루스 안토니우스 코르넬리스 마리아
 네덜란드 5656 아아 아인트호벤, 프로페쎌 홀스틀란 6

 오오멘 아르놀두스 베르네르 요하네스
 네덜란드 5656 아아 아인트호벤, 프로페쎌 홀스틀란 6

(74) 대리인 이화익

심사관 : 김견수

(54) 인코딩된신호에추가데이터를삽입하는방법및장치

요약

예를 들어 시그마-델타 변조기(21, 22, 23)와 같이 피드백 루프를 갖는 인코더에 의해 인코딩된 신호에 복수의 워터마크를 삽입하는 방법이 개시된다. 인코딩된 신호(y)의 선택된 샘플을 워터마크 패턴의 샘플로 변형함으로써(예를 들어, 매 100 번째 비트를 교체함으로써) 디지털 워터마크 패턴(w)이 신호(z)에 삽입된다. 이때, 상기한 복수의 샘플을 수정하기 위한 회로(24)는 인코더의 루프 내부에 놓인다. 이에 따라, 워터마킹의 효과가 후속된 인코딩 단계에서 보상되어, 신호대 잡음비가 거의 영향을 받지 않는다.

대표도

도 6

명세서

(발명의 분야)

본 발명은 인코딩된 신호에 추가 데이터를 삽입하는 방법 및 장치에 관한 것이다. 상기한 방법은, 인코딩 과정을 제어하기 위해 인코딩된 신호를 피드백하는 단계를 포함하는 일정한 인코딩 처리과정에 따라 신호를 인코딩하는 단계와, 상기한 추가 데이터를 나타내기 위해 인코딩된 신호를 수정하는 단계를 구비한다. 또한, 본 발명은 이와 같이 인코딩된 신호로부터 추가 데이터를 추출하는 방법 및 장치에 관한 것이다.

(발명의 배경)

복수의 워터마크(watermark)를 오디오 및 비디오 신호에 포함시킬 필요성이 증대하고 있다. 워터마크는, 특히 시각적으로 인지할 수 없는 방법으로 멀티미디어 저작물에 삽입되는 추가 데이터 메시지를 의미한다. 이러한 워터마크는, 예를 들어 문서와 오디오 비주얼 프로그램의 출처 또는 저작권 상태에 대한 정보를 포함한다. 이들은 저작권자를 법적으로 증명하는데 사용될 수 있고, 해적행위를 추적할 수 있도록 하며, 지적 재산권의 보호를 유지한다.

서두에서 정의된 것과 같이 비디오 신호를 워터마킹하는 종래의 방법에 대해서는, F. Hartung and B. Girois의 "Digital Watermarking of Raw and Compressed Video", SPIE Vol. 2952, pp. 205-212에 개시되어 있다. 이러한 종래기술에서는, 예측 부호화된 (P 또는 B) 화상의 DCT 계수를 포함하는, MPEG2 인코더의 출력 비트스트림 내부에 존재하는 선택된 DCT 계수를 수정함으로써 워터마킹이 이루어진다. 예측 부호기는 인코딩 처리과정을 제어하기 위한 피드백 루프를 포함한다. 이때, 입력신호 그 자체보다는 예측오차(입력신호와 그것에 대한 예측값의 차이)가 인코딩된다. 또한, 인코딩된 신호를 국부적으로 디코딩함으로써 예측신호가 얻어진다.

상기한 종래의 방법에서는, 통상적인 인코딩 과정을 거친 후에 복수의 워터마크가 삽입된다. 그러나, 이러한 방식으로 인코딩된 신호를 워터마킹하는데에는 사용가능한 용량이 제한을 받는 것으로 밝혀졌다.

(발명의 목적 및 요약)

결국, 본 발명의 목적은, 지각적인 품질(perceptual quality)에 거의 영향을 미치지 않으면서 인코딩된 신호의 더 많은 비트가 변형될 수 있도록, 인코딩된 오디오 또는 비디오 신호에 추가 데이터를 삽입하는 방법을 제공함에 있다.

상기한 목적을 달성하기 위한 본 발명에 따른 방법은, 인코딩된 신호를 피드백하는 상기 단계가 상기 신호를 수정하는 상기 단계를 거친 이후에 수행되는 것을 특징으로 한다. 이에 따라, 인코딩된 신호를 수정하는 단계가 인코더의 피드백 루프 내부에서 수행된다. 따라서, 워터마킹을 하기 위한 인코딩된 신호의 수정이 피드백되어 후속된 코딩 동작에서 보상된다. 이와 같이 삽입된 워터마크는, 그것이 송신기 내부에서의 인코딩 과정에 영향을 미친 것과 유사한 방식으로 수신기 내부에서의 디코딩 과정에 영향을 미친다. 송신기 내부에서의 보상과정의 결과로써, 수신기는 입력신호에 대한 상당히 우수한 복제본을 재생한다. 이에 따라, 신호대 잡음비가 상당히 개선되거나, 일정한 신호대 잡음비에서는 더 많은 워터마크 데이터가 삽입될 수 있다.

본 발명은 특히 단일 비트의 인코딩된 신호에 추가 데이터를 삽입하는데 유용하다. 단일 비트의 인코딩된 신호는 워터마킹을 당하기 매우 쉽다. 인코더는 각각의 인코딩 단계에 대해 1 비트의 출력 샘플을 생성한다. 예를 들어, 워터마킹을 위해 다중비트 샘플의 값을 단순히 변경하는 것보다는, 인코딩된 신호의 출력 샘플을 수정하는 것이 일반적으로 더 효율적이다.

이와 같은 단일 비트 인코더의 예로는, 델타 변조기, 시그마-델타 변조기 및 노이즈 셰이프 인코더(noise shape encoder)를 들 수 있다. 이것들은 피드백 루프를 갖는 인코더의 부류에 속한다. 시그마-델타 변조는, 2822400 Hz(64*44100)의 샘플링 주파수를 사용하고 115dB의 신호대 잡음비를 갖는 디지털 다기능 디스크(Digital Versatile Disc: DVD)의 오디오 신호에 대한 고품질 오디오를 기록하는데 유망하다. 워터마크는, 예를 들어 출력 비트스트림의 선택된 복수의 비트를 디지털 워터마크 패턴으로 교체함으로써 삽입된다. 종래기술에 개시된 것과 같은 방법으로, 즉 통상적인 코딩과정을 거친 이후에 이와 같은 과정을 수행하면, 워터마크 비트의 삽입에 의해 양자화 잡음이 상당히 증가한다. 예를 들어, 시그마-델타 변조된 오디오 신호의 100 비트마다 1 비트를 워터마크 비트로 교체하면, 양자화 잡음이 -60dB로 상승한다. 이에 반해, 본 발명은 단지 1 dB의 양자화 잡음을 증가시키면서 시그마-델타 변조된 오디오 신호의 100 비트마다 1 비트가 변경될 수 있도록 한다. 이것은 초당 약 28000 비트의 워터마크 비트 전송속도에 해당한다.

도면의 간단한 설명

- 도 1은 본 발명에 따라 인코딩된 오디오 또는 비디오 신호에 추가 데이터를 삽입하는 장치를 나타낸 것이고,
- 도 2는 본 발명에 따라 델타 변조된 오디오 신호에 추가 데이터를 삽입하는 장치를 나타낸 것이며,
- 도 3 내지 도 5는 도 2에 도시된 장치의 동작을 나타내기 위한 신호 파형이고,
- 도 6은 본 발명에 따라 시그마-델타 변조된 오디오 신호에 추가 데이터를 삽입하는 장치를 나타낸 것이며,
- 도 7 내지 도 9는 도 6에 도시된 장치의 동작을 나타낸 파형이고,
- 도 10은 도 2 또는 도 6에 도시된 장치에 의해 인코딩된 신호로부터 삽입된 워터마크를 추출하는 장치를 나타낸 것이며,
- 도 11은 도 1에 도시된 장치에 의해 인코딩된 신호로부터 삽입된 워터마크를 추출하는 장치를 나타낸 것이고,
- 도 12는 (시그마-)델타 변조된 신호로부터 워터마크를 추출하는 또 다른 장치를 나타낸 것이며,
- 도 13은 도 12에 도시된 실시예의 동작을 나타낸 신호 파형이다.

실시예

도 1은 본 발명에 따라 인코딩된 오디오 또는 비디오 신호에 추가 데이터를 삽입하는 장치에 대한 블록도이다. 이 장치는 예측 부호기(1)와 수정회로(2)를 구비한다. 예측 부호기(1)는 (아날로그 또는 디지털) 입력신호 x 를 수신하며, 이 입력신호 x 로부터 예측신호 \hat{x} 를 감산하기 위한 감산기(11)를 구비한다. 이에 따라 얻어진 예측오차 신호 e 는 인코딩 스테이지(12)로 인가된다. 상기한 예측 부호기는, 디코딩 스테이지(13), 가산기(14) 및 지연기(15)를 포함하며 예측신호 \hat{x} 를 얻기 위한 피드백 경로를 더 구비한다. 상기한 예측 부호기는, 델타 변조기, 미분 펄스 코드 변조기 또는 이산여현변환(discrete cosine transform: DCT) 인코더 등과 같이 당업계에서 널리 공지된 다양한 형태를 가질 수 있다.

수정회로(2)는 인코딩된 예측오차 신호 y 를 수신하며 주어진 워터마크 w 에 따라 이 신호를 수정하도록 구성된다. 이와 같은 수정회로에 대한 예는 당업계에 널리 공지되어 있다. 전술한 Hartung 등의 문헌에서는, 8*8 블록의 워터마크 신호 w 가 DCT이 이루어지고, 이와 같이 얻어진 DCT 계수가 변환코딩된 예측오차 신호의 선택된 DCT 계수에 가산된다. 또 다른 예에 대해서는, I.J. Cox, J. Kilian, T. Leighton and T. Shamoan의 "A Secure Imperceptible yet Perceptually Salient, Spread Spectrum Watermark for Multimedia", a Conference Record of Southcon 96, June 25-27, 1996, pp. 192-197에 기재되어 있다. 이와 같은 문헌에 있어서는, DC 계수를 제외한 최고차의 변환 계수에 실수로 이루어진 시퀀스를 가산함으로써 비디오 신호가 워터마크된다.

본 발명에 따르면, 수정회로(2)는 인코딩 스테이지(12)와 디코딩 스테이지(13) 사이에, 즉 예측 부호기의 루프 내부에 배치된다. 이에 따라, 예측신호 \hat{x} 는 수정되지 않는 인코딩된 신호 y 대신에 수정되고 인코딩된 신호 z 로부터 도출된다. 한 개의 신호를 워터마크하는 과정이 인코딩된 신호 y 내부에 고의로 오차를 집어넣은 것과 동등하다고 생각하면 상기한 구성이 갖는 효과가 명백해진다. 종래의 장치에 있어서는, 전송된 신호에 "오차"가 삽입된다. 예측 부호화 과정과 관련된 기술 분야에 있어서 공지된 것 같이, 이와 같은 오차는 수신기 내부에서의 디코딩 과정을 통해 전파되어 신호품질의 심각한 열

화를 일으킨다. 그러나, 본 발명에 있어서는, 예측 루프 내부에서 오차가 유입된다. 수정 스테이지(2)에 의해 도입된 "오차"는 디코딩 스테이지(13)를 통해 감산기(11)로 피드백된 후에, 예측오차에 의한 영향이 보상되도록 예측오차가 인코딩된다. 그 결과, 주어진 신호대 잡음비에 대해 허용된 "오차율"이 상당히 증가되거나, 지각적인 품질이 상당히 향상된다.

도 1에 도시된 것과 같은 인코더에서 출력된 인코딩된 신호를 디코드하는 수신기는 복수의 인코더로 이루어진 예측 루프와 거의 동일하므로, 별도로 도시하지 않았다.

이하, 아날로그 또는 PCM 코딩된 오디오 신호를 인코딩하는 델타 변조기를 나타낸 도 2를 참조하여 보다 상세한 실시예에 대해 설명한다. 이 장치는 입력신호 x 로부터 예측신호 \hat{x} 를 감산하는 감산기(21)를 구비한다. 예측오차 e 는 극성 검출기(22)로 인가되며, 이 극성 검출기는 샘플링 주파수 f_s 에 의해 결정된 속도로 $x > \hat{x}$ 에 대해서는 출력 샘플 +1을 발생하고, $x < \hat{x}$ 에 대해서는 출력 샘플 -1을 발생한다. 이때, 피드백 루프는 예측신호를 얻기 위한 디코딩 필터(23)(가산기 또는 적분기)를 구비한다. 본 발명에 따르면, 수정회로(24)는 극성 검출기(22)와 필터(23) 사이에 접속된다. 본 실시예에 있어서, 수정회로는, 선택신호 s 에 응답하여 극성 검출기의 출력의 선택된 복수의 비트(예를 들면, 매 100번째 비트)를 워터마크 비트 패턴 w 로 교체하는 멀티플렉서에 해당한다. 워터마크를 삽입하는 것에 대한 또 다른 예로는, 인코딩된 신호의 선택된 복수의 샘플을 반전하여, 워터마크 데이터가 연속적인 복수의 반전된 샘플 사이의 비트 주기의 수로 표시되도록 하는 것이다.

도 3 내지 도 5는 도 2에 도시된 장치의 동작을 나타내는 다양한 신호 파형을 도시한 것이다. 이들 도면에 있어서, 도면부호 30은 입력신호 x 를 나타낸다.

참고를 위해, 도 3은 워터마크 장치가 없는 종래의 델타 변조기의 파형을 나타낸 것이다. 도면에 있어서, 도면부호 31은 예측신호 \hat{x} , 또는 이와 동등하게, (과도한 고주파 성분을 제거하기 위한 저역통과 필터의 동작을 제외한) 수신기의 출력신호를 나타낸다. 또한, 도면부호 32는 통상적인 델타 변조기의 출력 비트스트림을 나타낸다.

도 4는 종래기술에 따른 방법으로 인코딩된 신호를 워터마크한 효과를 설명하기 위한 것이다. 도면부호 34는 비트스트림 32(도 3)의 6번째, 16번째 및 26번째 비트를 디지털 워터마크 패턴 $w = '001'$ 에 각각 대응하는 -1, -1 및 +1로 교체함으로써 얻어진 비트스트림을 나타낸다. 도면부호 33은 이러한 비트스트림을 수신하는 수신기의 출력신호를 나타낸 것이다. 이 도면으로부터, 신호대 잡음비의 상당한 감소를 명백히 관찰할 수 있다.

도 5는 본 발명에 따라 워터마크를 삽입한 효과를 나타낸 것이다. 도면부호 35는 예측신호 \hat{x} 를 나타낸다. 또한, 도면부호 36은 이 장치의 출력 비트스트림을 나타낸다. 도 4에서와 마찬가지로, 워터마크 비트 패턴 $w = '001'$ 이 비트스트림(36)의 6번째, 16번째 및 26번째 비트 위치에 포함되지만, 이 경우에는 인코딩된 신호를 피드백시키기 전에 비트 수정이 수행된다. 삽입된 워터마크의 첫 번째 비트(51)는 상기한 극성 검출기가 이 샘플주기 동안 발생하는 샘플 -1과 다르지 않다. 이에 따라, 예측신호 레벨 54는 도 3에 도시된 예측신호 레벨 37과 동일하다. 한편, 워터마크의 2번째 비트(52)는 극성 검출기가 발생한 값 +1과 다르다. 이와 같은 '오류' 비트는 예측 루프를 통해 피드백되기 때문에, 예측신호는 델타 변조기가 이와 다른 후속 비트를 발생함으로써 보정한 레벨 55를 갖는다. 그 결과, 예측신호 35는 단지 몇번의 샘플주기 이후에 입력신호를 다시 교차하게 된다. 마찬가지로, 세 번째 워터마크 비트(53)는 상기 장치가 +1 샘플을 발생하도록 하는데, 만일 본 발명과 다르게 구성되었다면 이 장치는 이 샘플주기 동안 -1 값을 발생하였을 것이다(그리고 상기 극성 검출기는 이에 따라 실제로 이 값을 발생하였을 것이다). 마찬가지로, 몇번의 샘플주기 만에 이러한 "오류" 예측 레벨 56을 보상하게 된다.

도 5의 도면부호 35는 또한 수신기의 출력신호를 나타낸다. 파형 33과 35를 비교하면, 신호대 잡음비가 상당히 개선되었다는 것을 알 수 있다.

도 6은 본 발명에 따른 시그마-델타 변조기를 나타낸 것이다. 이러한 시그마-델타 변조기는 디지털 다기능 디스크의 오디오 신호에 대한 고품질 오디오를 기록하는데 적합하다. 이러한 변조는, 인코딩 과정 이전에, 상기한 델타 변조기의 예측 루프에 있는 필터와 동일한 필터에 의해 입력신호 x 가 필터링된다는 점에서 델타 변조와 차이가 난다. 따라서, 입력 경로와 피드백 경로에 있는 필터가 인코딩 루프의 순방향 경로에 있는 단일 필터로 대체된다. 이에 따라, 필터(23)가 피드백 경로로부터 순방향 경로로 이동한 점에서, 도 6에 도시된 시그마-델타 변조기는 도 2에 도시된 델타 변조기와 차이점을 갖는다.

도 7에는 워터마크 장치가 없는 통상적인 시그마-델타 변조기의 파형을 나타낸 것이다. 도면부호 70은 입력신호 x 를 나타내며, 도면부호 71은 인코딩된 출력신호를 나타낸다. 이러한 시그마-델타 변조기는 입력신호가 더 커짐에 따라 더 많은 양의 샘플을 발생한다. 도 7에 도시된 것 같이, -0.5V의 입력전압은 3개의 -1V 펄스와 1개의 +1V 펄스로 이루어진 시퀀스

로서 인코딩되고, 0V의 입력전압은 -1V 및 +1V 펄스의 교번 패턴으로서 인코딩되며, +0.5V의 입력전압은 3개의 +1V 펄스와 1개의 -1V 펄스로 이루어진 시퀀스로서 인코딩된다. 이 신호는 수신단에서 수신된 펄스를 다시 정형하고 그것들을 저역통과 필터를 통과시킴으로써 디코딩된다. 도 7에 있어서는, 비트스트림의 13개의 샘플의 평균을 취함으로써 신호가 복조된다. 도면부호 72는 평균화 동작에 의해 발생한 시간 지연을 제외한 재구성된 신호를 나타낸다. 따라서, 이러한 재구성된 신호는 입력신호와 시간 정렬된다.

도 8은 종래기술에 따라, 즉 통상적인 시그마-델타 변조과정을 거친 이후에 인코딩된 신호를 워터마크하는 효과를 나타낸 것이다. 본 실시예에서는, 통상적인 시그마-델타 변조기의 -1 샘플 73(도 7)이 +1 샘플 74로 교체된다. 이와 같은 교체는 인코딩 처리과정에 영향을 미치지 않아, 인코딩된 출력신호(75)의 나머지 부분을 수정되지 않은 상태로 남겨둔다. 도면부호 76은 수신단에 있는 재구성된 신호를 나타낸 것이다. 도 7에 도시된 재구성된 신호(72)와의 차이점이 (도면에서는 복수의 신호의 시간 정렬로 인해 시간상으로 더 이른) 77 위치에서 명백해지며, 이러한 차이점은 디코딩 과정의 나머지 부분을 거쳐 요동하게 된다. 상기한 것과 마찬가지로, 신호대 잡음비의 상당한 감소를 관찰할 수 있다.

도 9는 본 발명에 따라 동일한 워터마크 샘플(74)을 삽입한 효과를 나타낸 것이다. 여기에서는, 이와 같은 워터마크의 효과가 입력으로 피드백되며, 워터마크의 삽입과정 이후에 입력신호를 다르게 인코딩함으로써 보상된다. 이에 따라, 재구성된 신호(78)는 입력신호와 상당히 유사하게 된다.

2822400(64*44100) Hz의 샘플링 주파수에서 고품질 오디오 신호를 인코딩하기 위해 도 6에 도시된 시그마-델타 변조기의 실제 예는 115dB의 신호대 잡음비를 갖는다. 100개의 샘플당 1개의 샘플을 교체할 경우 양자화 잡음이 단지 1 dB 만큼 증가된다는 것이 확인되었다. 이것은 28000 비트/초의 워터마크 비트 전송속도에 해당한다.

도 10은 도 2에 도시된 장치에 의해 발생된 델타 변조된 신호 또는 도 6에 도시된 장치에 의해 발생된 시그마-델타 변조된 신호로부터 삽입된 워터마크를 추출하는 장치를 나타낸 것이다. 상기 변형되고 인코딩된 신호 z 는 선택신호 s 에 의해 클럭이 공급되는 레지스터(100)의 데이터 입력에 인가된다. 이 레지스터(100)의 출력은 워터마크 비트 패턴 w 가 된다. 이 선택신호 s 는, 비트스트림 중 어느 비트를 워터마크 비트로 할지를 결정한다. 이러한 선택신호는 샘플링 주파수 f_s 를 일정한 수 N , 예를 들면 100으로 분주하는 분주기 스테이지(101)에 의해 발생된다. 이때, 이 신호는 송신기에 있는 대응하는 선택신호 s 와 동기된 것으로 가정한다. 상기한 워터마크 신호 w 내부에 소정의 동기 비트 패턴을 포함시킴으로써 동기를 얻을 수 있다. 이와 같은 실시예에 있어서, 동기 검출기(102)는 상기한 패턴을 검출하며 동기 패턴이 검출될 때까지 분주기 스테이지(101)의 위상을 변경한다.

도 11은 원래의 입력신호 x 가 수신단에서 이용가능한 경우에 사용될 수 있는 삽입된 워터마크를 추출하는 장치를 나타낸 것이다. 이 장치는 도 1에 도시된 대응하는 송신기와 동일한 부호기(1)를 구비한다. 그러나, 이 경우에는 피드백 루프가 워터마크된 신호 z 를 수신한다. 이에 따라, 재구성된 예측신호 \hat{x} 는 송신단에서 발생한 것과 동일하다. 국부적으로 인코딩된 신호 y 와 수신된 신호 z 는, 도 1에 도시된 수정회로(2)의 역 동작을 수행하는 추출회로(3)에 인가된다. 예를 들어, 워터마크 신호가 MPEG 인코더의 DCT 계수에 가산되는 실수로 이루어진 시퀀스인 경우에, 상기 추출회로는 감산기에 해당한다.

도 12는 (시그마-)델타 변조된 신호로부터 워터마크를 추출하는 특정한 실시예를 나타낸 것이다. 도면에 있어서, 도면부호 21~23은 도 2에 도시된 것과 동일한 델타 변조기를 구성한다. 추출회로(3)는, 워터마크된 신호 z 의 복수의 비트와 이에 대응하는 인코딩된 신호 y 의 복수의 비트가 동일한지를 검출하는 배타적 OR 게이트(301)를 구비한다. 이것들이 동일하지 않은 경우에는, 워터마크된 신호 z 가 반전된 비트를 갖는 비트주기가 검출된다. 검출된 신호는 샘플링 주파수 f_s 에서 클럭이 공급되는 카운터(302)에 인가되며, 카운터는 2개의 연속적인 반전된 비트 사이의 비트주기의 수가 일정한 첫 번째 수치(예를 들면, 75)인 경우에는 이진수 '0'을 발생하며, 상기한 비트주기의 수가 일정한 두 번째 수치(예를 들면, 125)인 경우에는 이진수 '1'을 발생한다.

도 13은 이와 같은 실시예의 동작을 나타낸 신호 파형을 도시한 것이다. 도면부호 130은 원래의 입력신호 x 를 나타내고, 도면부호 131은 수신된 워터마크된 신호 z 를 나타내며, 도면부호 132는 상기 워터마크된 신호를 디코딩하여 얻어진 예측신호 \hat{x} 를 나타낸다. 또한, 도면부호 133은 국부적인 극성 검출기(22)(도 12)의 출력신호를 나타낸다. 도면에서 알 수 있는 것과 같이, 수신된 신호 z 가 (135로 나타낸) +1을 포함하는 경우에, 국부적인 극성 검출기는 (134로 나타낸) 출력 -1을 발생한다. 이와 같은 불일치는 배타적 OR 게이트(301)(도 12)에 의해 검출된다. 마찬가지로, 배타적 OR 게이트는 136 및 137로 나타낸 워터마크 비트의 발생을 검출한다. 또한, 카운터(302)(도 12)는 검출된 복수의 워터마크 비트 사이에 있는 비트주기의 수를 계수한다. (단순화된) 본 실시예에 있어서는, 15 비트주기에 해당하는 거리는 워터마크 패턴의 '0'을 나타내고, 7 비트주기에 해당하는 거리는 워터마크 패턴의 '1'을 나타낸다.

요약하면, 예를 들어 시그마-델타 변조기(21, 22, 23)와 같이 피드백 루프를 갖는 인코더에 의해 인코딩된 신호에 복수의 워터마크를 삽입하는 방법에 대해 서술하였다. 인코딩된 신호(y)의 선택된 샘플을 워터마크 패턴의 샘플로 변형함으로써(예를 들어, 매 100번째 비트를 교체함으로써) 디지털 워터마크 패턴(w)이 신호(z)에 삽입된다. 이때, 상기한 복수의 샘플을 수정하기 위한 회로(24)는 인코더의 루프 내부에 놓인다. 이에 따라, 워터마킹의 효과가 후속된 인코딩 단계에서 보상되어, 신호대 잡음비가 거의 영향을 받지 않는다.

(57) 청구의 범위

청구항 1.

피드백 루프를 갖는 소정의 예측 인코딩 과정에 따라 신호를 인코딩하는 단계와, 추가 데이터에 따라 인코딩된 신호를 수정하여 상기 인코딩된 신호에 상기 추가 데이터를 삽입하는 단계를 포함하는 인코딩된 신호에 추가 데이터를 삽입하는 방법에 있어서,

상기 인코딩된 신호를 수정하는 단계는 상기 인코딩된 신호를 상기 피드백 루프에 공급하기 전에 수행되는 것을 특징으로 하는 방법.

청구항 2.

제 1 항에 있어서,

상기 인코딩은 단일 비트 인코딩인 것을 특징으로 하는 방법.

청구항 3.

제 2 항에 있어서,

상기 인코딩은 시그마-델타 변조인 것을 특징으로 하는 방법.

청구항 4.

제 1 항, 제 2 항 또는 제 3 항 중 어느 한 항에 있어서,

상기 인코딩된 신호를 수정하는 단계는, 상기 인코딩된 신호의 선택된 복수의 샘플을 상기 추가 데이터의 복수의 샘플로 교체하는 과정을 포함하는 것을 특징으로 하는 방법.

청구항 5.

제 2 항 또는 제 3 항에 있어서,

상기 인코딩된 신호를 수정하는 단계는, 단일 비트의 인코딩된 신호의 선택된 복수의 샘플을 반전하고, 삽입된 데이터를 연속적인 복수의 수정된 샘플 사이의 샘플 주기의 수로 표시되도록 하는 과정을 포함하는 것을 특징으로 하는 방법.

청구항 6.

피드백 루프를 갖는 소정의 예측 인코딩 과정에 따라 신호를 인코딩하는 단계와, 상기 인코딩된 신호를 상기 피드백 루프에 공급하기 전에 추가 데이터에 따라 인코딩된 신호를 수정하여 상기 인코딩된 신호에 추가 데이터를 삽입하는 단계를 이용하여 상기 추가 데이터의 샘플에 의해 교체된 선택된 샘플인 수신된 인코딩된 신호로부터 추가 데이터를 추출하는 방법에 있어서,

상기 추출 방법은, 상기 소정의 예측 인코딩 과정에 따라 원래의 상기 신호를 인코딩하고, 상기 수신된 인코딩 신호를 상기 소정의 예측 인코딩 과정의 상기 피드백 루프에 인가하는 단계와,

상기 인코딩된 원래의 신호와 상기 수신된 인코딩된 신호를 비교하여, 상기 신호사이의 차가 상기 추가 데이터를 표시하도록 하는 단계를 구비하는 것을 특징으로 하는 방법.

청구항 7.

제 6 항에 있어서,

상기 추가 데이터는 연속적인 복수의 반전된 샘플 사이의 샘플주기의 수로 표시되고,

상기 반전된 복수의 샘플 사이의 샘플주기의 수를 계수하여 상기 추가 데이터를 추출하는 단계를 구비한 것을 특징으로 하는 방법.

청구항 8.

피드백 루프를 갖는 예측 인코더와,

추가 데이터에 따라 인코딩된 신호를 수정하여 상기 인코딩된 신호에 상기 추가 데이터를 삽입하는 수단을 포함하는 인코딩된 신호에 추가 데이터를 삽입하는 장치에 있어서,

상기 피드백 루프는 상기 수정되고 인코딩된 신호를 피드백하도록 상기 삽입수단에 접속된 것을 특징으로 하는 장치.

청구항 9.

제 8 항에 있어서,

상기 인코더는 단일 비트 인코더인 것을 특징으로 하는 장치.

청구항 10.

제 9 항에 있어서,

상기 인코더는 시그마-델타 변조기인 것을 특징으로 하는 장치.

청구항 11.

제 8 항, 제 9 항 또는 제 10 항 중 어느 한 항에 있어서,

상기 인코딩된 신호를 수정하는 수단은, 상기 인코딩된 신호의 복수의 선택된 샘플을 상기 추가 데이터의 복수의 샘플로 교체하는 멀티플렉서를 구비하는 것을 특징으로 하는 장치.

청구항 12.

제 9 항 또는 제 10 항에 있어서,

상기 인코딩된 신호를 수정하는 수단은, 단일 비트의 인코딩된 신호의 선택된 복수의 샘플을 반전하는 인버터이고, 삽입된 데이터는 연속적인 복수의 반전된 샘플 사이에 있는 샘플주기의 수로 표시되는 것을 특징으로 하는 장치.

청구항 13.

피드백 루프를 갖는 소정의 예측 인코딩 과정에 따라 신호를 인코딩하는 단계와, 상기 인코딩 신호를 상기 피드백 루프에 공급하기 전에 추가 데이터에 따라 상기 인코딩된 신호를 수정하여 상기 인코딩된 신호에 추가 데이터를 삽입하는 단계를 이용하여 상기 추가 데이터의 샘플에 의해 교체된 선택된 샘플인 수신된 인코딩된 신호로부터 추가 데이터를 추출하는 장치에 있어서,

상기 장치는, 상기 소정의 예측 인코딩 과정에 따라 상기 원래의 신호를 인코딩하기 위해 원래의 신호를 수신하고, 상기 수신된 인코딩된 신호를 상기 소정의 예측 인코딩 과정의 상기 피드백 루프에 인가하는 예측 인코더와,

상기 인코딩된 원래의 신호와 수신된 인코딩된 신호를 비교하여, 상기 신호들간의 차가 상기 추가 데이터를 표시하도록 하는 비교수단을 구비하는 것을 특징으로 하는 장치.

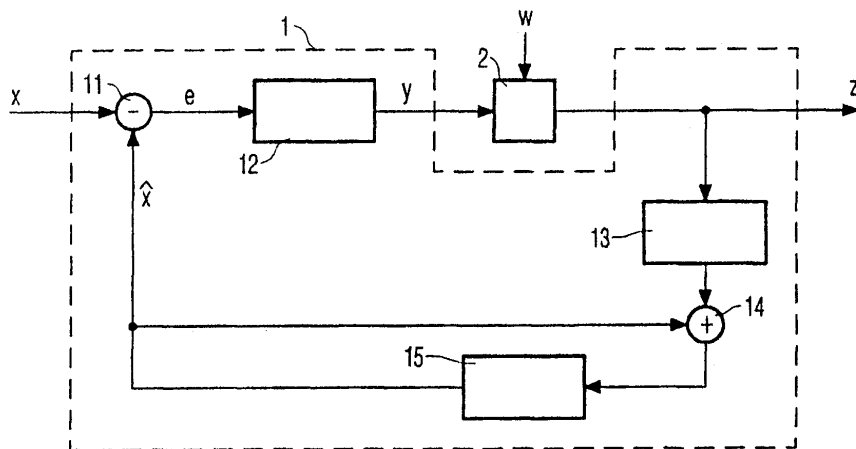
청구항 14.

제 13 항에 있어서,

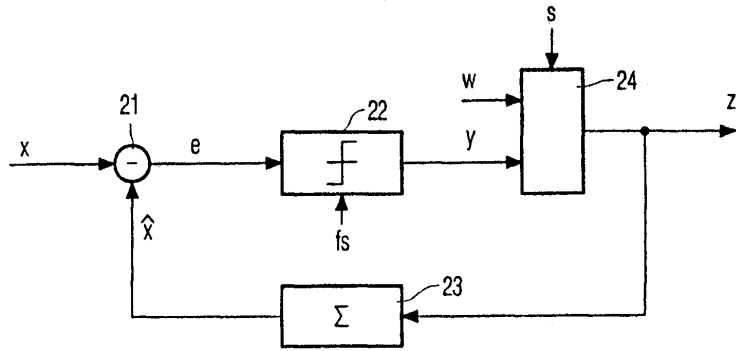
상기 추가 데이터는 연속적인 복수의 반전된 샘플 사이의 샘플주기의 수로 표시되고, 상기 반전된 복수의 샘플 사이의 샘플주기의 수를 계수하여 상기 추가 데이터를 추출하는 카운터를 구비한 것을 특징으로 하는 장치.

도면

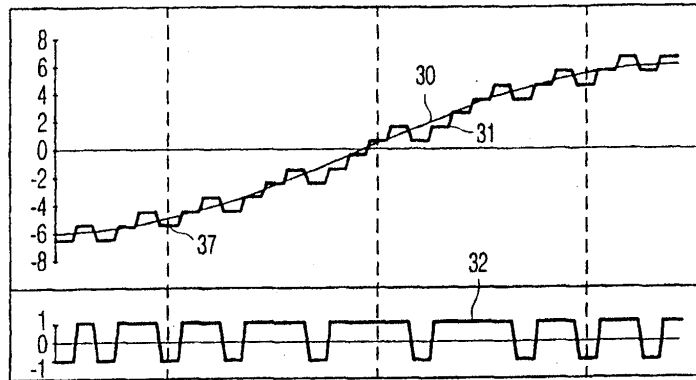
도면1



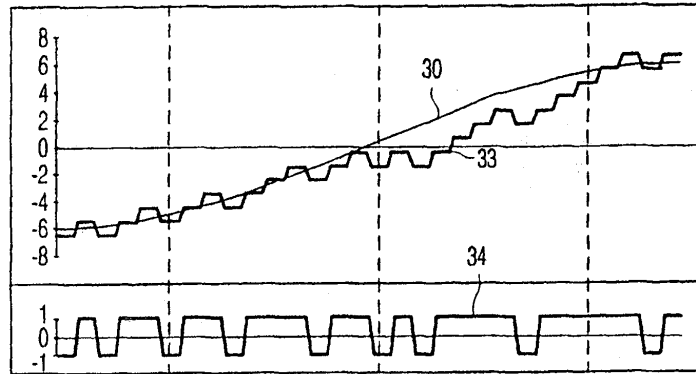
도면2



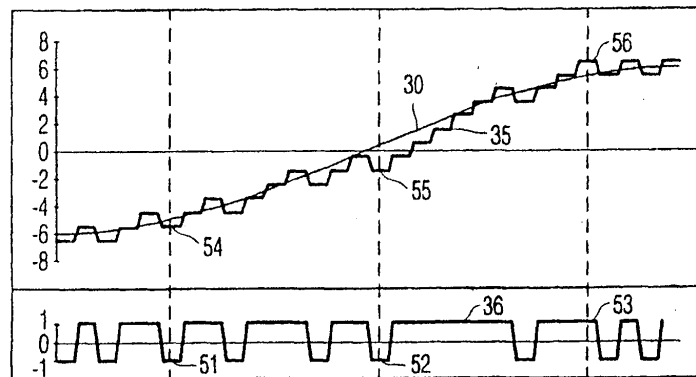
도면3



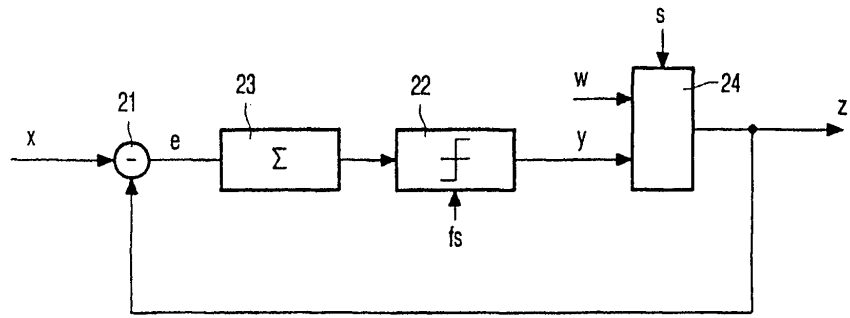
도면4



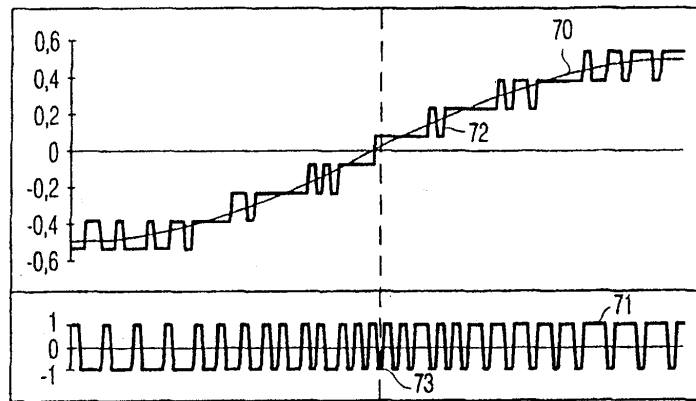
도면5



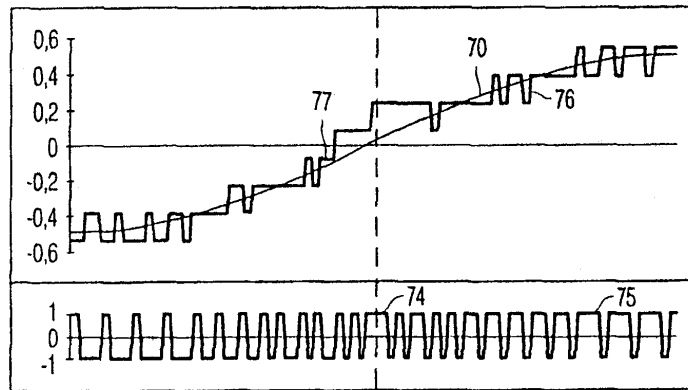
도면6



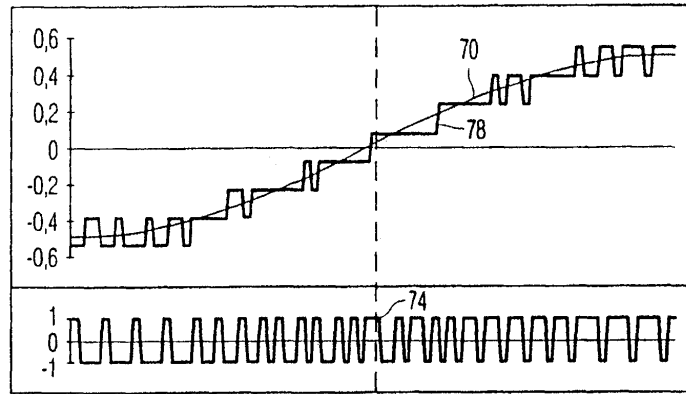
도면7



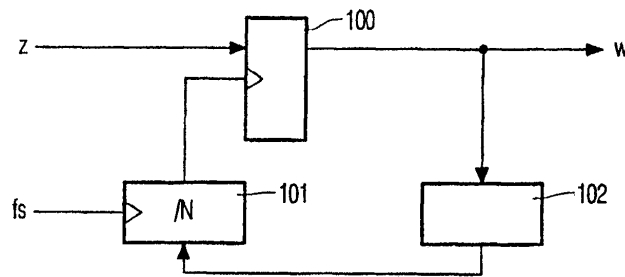
도면8



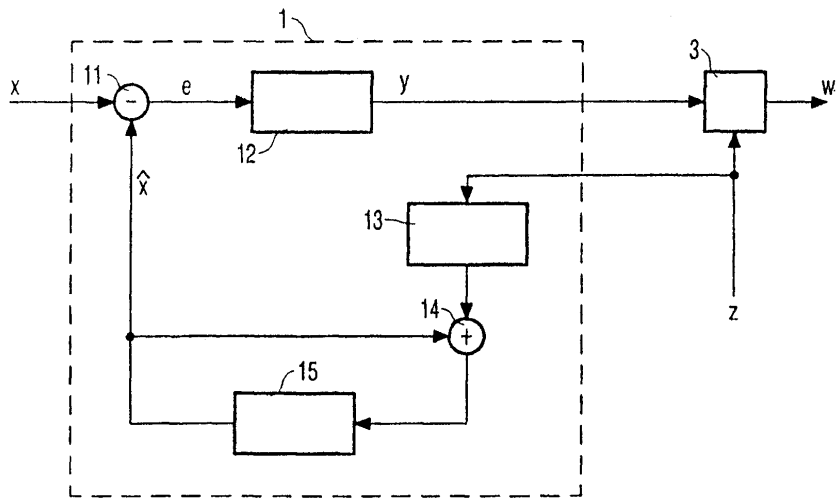
도면9



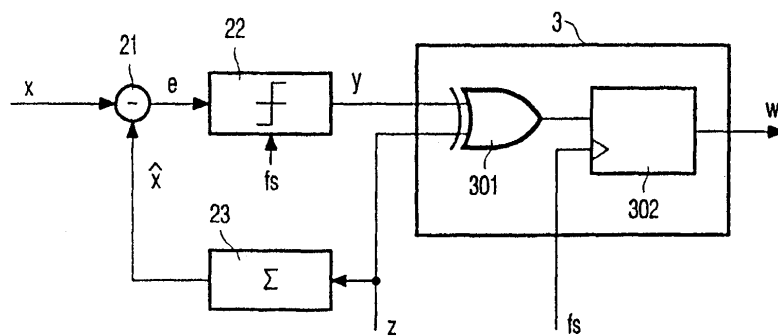
도면10



도면11



도면12



도면13

