

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3677541号
(P3677541)**

(45) 発行日 平成17年8月3日(2005.8.3)

(24) 登録日 平成17年5月20日(2005.5.20)

(51) Int. Cl.⁷

F I

HO2J 7/16
HO2M 7/21
HO2P 9/04

HO2J 7/16 A
HO2J 7/16 E
HO2M 7/21 A
HO2P 9/04 M

請求項の数 13 (全 18 頁)

(21) 出願番号 特願2002-42701 (P2002-42701)
(22) 出願日 平成14年2月20日(2002.2.20)
(65) 公開番号 特開2003-244864 (P2003-244864A)
(43) 公開日 平成15年8月29日(2003.8.29)
審査請求日 平成15年4月15日(2003.4.15)

(73) 特許権者 000005108
株式会社日立製作所
東京都千代田区丸の内一丁目6番6号
(73) 特許権者 000232999
株式会社日立カーエンジニアリング
茨城県ひたちなか市高場2-4-77番地
(74) 代理人 100099302
弁理士 笹岡 茂
(72) 発明者 坂本 光造
茨城県日立市大みか町七丁目1番1号
株式会社日立製作所 日立研究所内
(72) 発明者 岩村 将弘
茨城県日立市大みか町七丁目1番1号
株式会社日立製作所 日立研究所内

最終頁に続く

(54) 【発明の名称】 充電装置

(57) 【特許請求の範囲】

【請求項1】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機の相電流とその向きを検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力端子と基準電圧端子間に発生する整流出力電圧が規定電圧以上になった場合に、発電機に交流出力端子から相電流が流入する状態の交流出力端子に接続された前記上アームトランジスタはオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

【請求項2】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機の相電流と向きを検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力端子と基準電圧端子間に発生する整流出力電圧が規定電圧以上になった場合に、発電機から交流出力端子に相電流が流出する状態の交流出力端子に接続された前記下アームトランジスタはオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

【請求項3】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機の相電流と向きを検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記発電機の相電流と向きに基づき、前記整流出力端子と基準電圧端子間に発生する整流出力電圧が第1の規定電圧以上になった場合に、通常のゲート駆動電圧制御とは逆位相で駆動し、前記第1の規定電圧より低い第2の規定電圧以下ではゲート・ソース間電圧はしきい電圧以下に抑えて遮断制御をすることを特徴とする充電装置。

【請求項4】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機が発生する相電圧を検出し、前記上アームトランジスタと下アームトランジスタのドレイン・ソース間電圧を求め、該電圧と基準電圧とを比較する比較回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力電圧が規定電圧以上になった場合に、前記ドレイン・ソース間電圧が0Vまたは負電圧と検出されたトランジスタと対になるトランジスタをオンまたはオンするデューティが増加する制御をすることを特徴とする充電装置。

10

【請求項5】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機が発生する相電圧を検出し、前記上アームトランジスタと下アームトランジスタのドレイン・ソース間電圧を求め、該電圧と基準電圧とを比較する比較回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力電圧が規定電圧以上になった場合に、前記整流出力電圧を低減するように前記交流出力端子に接続された対となる2つのトランジスタのうち、ドレイン・ソース間電圧が高いと検出された方のトランジスタをオンまたはオンするデューティが増加する制御をすることを特徴とする充電装置。

20

【請求項6】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記発電機が発生する相電圧を検出し、前記上アームトランジスタと下アームトランジスタのドレイン・ソース間電圧を求め、該電圧と基準電圧とを比較する比較回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記交流出力端子と基準電圧端子または整流出力端子との間の電圧が規定電圧以上になった場合に、前記交流出力端子に接続された2つのトランジスタのうち、ドレイン・ソース間電圧が負電圧となるトランジスタと対となるトランジスタをオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

30

【請求項7】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記上アームトランジスタと下アームトランジスタに流れる電流を検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力電圧が規定電圧以上になった場合に、交流出力端子から前記整流出力端子の方向に電流が流れる上アームトランジスタと対になる下アームトランジスタはオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

40

【請求項8】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の

50

交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記上アームトランジスタと下アームトランジスタに流れる電流を検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記整流出力電圧が規定電圧以上になった場合に、基準電圧端子から交流出力端子の方向に電流が流れる下アームトランジスタと対になる上アームトランジスタはオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

【請求項 9】

上アームトランジスタと下アームトランジスタからなるブリッジ回路によって発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、前記上アームトランジスタと下アームトランジスタに流れる電流を検出する相電流検出回路を前記上アームトランジスタと下アームトランジスタのゲート制御回路に設け、前記トランジスタのソースからドレインに流れる電流が規定電流以上になった場合に、そのトランジスタと対になるトランジスタをオン制御またはオンするデューティが増加する制御をすることを特徴とする充電装置。

10

【請求項 10】

請求項 1 から請求項 9 のいずれかにおいて、前記発電機 200 は Y 結線であり、該 Y 結線の midpoint 端子から前記整流出力端子との間に midpoint 用上アームトランジスタと、該 Y 結線の midpoint 端子から前記基準電圧端子との間に midpoint 用下アームトランジスタを設けることを特徴とする充電装置。

20

【請求項 11】

請求項 10 において、前記 midpoint 用上アームトランジスタと前記 midpoint 用下アームトランジスタについてもそれぞれトランジスタのゲート制御回路に前記ブリッジ回路と同じく前記発電機 200 の midpoint 電流とその向きを検出する相電流検出回路または前記発電機が発生する midpoint 電圧を検出し、前記 midpoint 用上アームトランジスタと midpoint 用下アームトランジスタのドレイン・ソース間電圧を求め、該電圧と基準電圧とを比較する比較回路または前記 midpoint 用上アームトランジスタと midpoint 用下アームトランジスタに流れる電流を検出する相電流検出回路を設けることを特徴とする充電装置。

【請求項 12】

請求項 1 から請求項 9 のいずれかにおいて、前記発電機 200 は 結線であることを特徴とする充電装置。

30

【請求項 13】

請求項 1 から請求項 12 のいずれかにおいて、前記整流出力端子と負荷側端子間に負荷遮断用トランジスタを設け、前記整流出力電圧が規定電圧以上になった場合に、前記整流出力端子と負荷側端子とを遮断することを特徴とする充電装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、車両用交流発電機の交流電流を整流し、バッテリーを充電する充電装置に関する。

40

【0002】

【従来の技術】

従来、車両用交流発電機の交流電流を整流し、バッテリーに充電する充電回路において、複数の MOSFET からなる整流ブリッジ回路と、この FET のいずれかにバッテリーの両端電圧より高い逆ドレイン・ソース電圧が印加されたときに MOSFET にゲート電圧を印加する制御手段とを備える充電回路が特開平 4-138030 号公報に開示されている。また、MOSFET としてソース領域またはドレイン領域とウエル領域との間のどちらか一方の内蔵ダイオードと並列に高抵抗体を設け、界磁巻線電流制御を行わない車両用交流発電機が特開平 7-163149 号公報に、また、ソース電極とウエル領域とを高抵抗体

50

で接続する車両用交流発電機が特開平7-170746号公報に、また、MOSFETとしてSiCを使用した場合の制御方法が特開平8-336238号公報に開示されている。

さらに、特開平9-219938号公報には、電機子巻線に生じる発電電圧が規定電圧以上かどうかを検出し、異常電圧発生時にはトランジスタを導通させて発電電圧を抑圧する短絡回路部とを備える車両用発電装置が開示され、また、ローサイド素子をなすMOSトランジスタのドレイン・ゲート間に定電圧降下素子を設け、電機子巻線に生じる発電電圧に異常電圧が発生した時にトランジスタをオンさせる方法も開示されている。

【0003】

【発明が解決しようとする課題】

上記した特開平9-219938号公報には、電機子巻線に生じる発電電圧が規定電圧以上かどうかを検出し、異常電圧が発生したトランジスタをオンさせる方法が開示されているが、このとき異常電圧が発生したトランジスタと対になる逆アーム側に配置されているトランジスタや他の相のトランジスタを異常電圧発生に対応させて最適に制御し、高信頼化する方法に関しては十分な検討がなされていない。

また、特開平9-219938号公報には、MOSFETの内蔵ダイオードを整流素子として使用し、過電圧発生時のみにMOSFETのゲート・ドレイン間に設けた定電圧ダイオードでオンさせて保護する方法が記載されているが、同期整流制御による低損失化も同時に満たした高効率な回路構成の検討は十分になされていない。

また、同期整流を用いたオールタネータ回路を実現するための通常状態の制御方法や過電圧状態での制御方法やこれらの制御方法における具体的な過電圧保護を実現するために必要な制御情報の検出方法やその後の制御方法に関して十分な検討がなされていない。

【0004】

本発明の課題は、上記事情に鑑み、充電装置、特に車両用オールタネータを高効率化、高信頼化することにある。

【0005】

【課題を解決するための手段】

上記課題を解決するために、発電機の交流出力端子から出入りする電流を整流し、基準電圧端子と整流出力端子との間に整流出力電圧を発生させ、バッテリーを充電する充電装置において、整流に用いる一方向性素子としてパワーMOSFETを使用し、整流出力電圧が規定電圧以上になった場合に、整流出力電圧を低減するようにパワーMOSFETのうち、ソースからドレインに電流が流れていたパワーMOSFETをオフ制御し、オフ制御されていたパワーMOSFETをオン制御する。

ここで、この制御は、上アーム側パワーMOSFETと下アーム側パワーMOSFETのゲート制御回路に、発電機の相電流とその向きを検出する相電流検出回路、または、発電機が発生する相電圧を検出し、上アーム側パワーMOSFETと下アーム側パワーMOSFETのドレイン・ソース間電圧を求め、該電圧と基準電圧とを比較する比較回路、または、上アーム側パワーMOSFETと下アーム側パワーMOSFETに流れる電流を検出する相電流検出回路を設けることにより行う。

【0006】

【発明の実施の形態】

以下、本発明の実施形態を図面を参照しながら説明する。

図1は、本発明の第1の実施形態を示す充電装置の回路図であり、図2(a)は、本実施形態の通常状態における駆動表、図2(b)は、本実施形態が過負荷状態になった場合を含む駆動表、図3は、本実施形態の動作フローチャート図、図4は、本実施形態の通常状態における主要電流の流れ、図5は、本実施形態の過負荷状態における主要電流の流れを示す。

図1には、ステータのコイル1a、1b、1cとフィールドコイル1xを有する発電機200の交流出力端子(U相：506，V相：507，W相：508)から出入りする電流を上アームトランジスタ21a、21b、21cと下アームトランジスタ11a、11b

10

20

30

40

50

、11cからなるブリッジ回路で整流し、基準電圧端子500と整流出力端子502との間に整流出力電圧V1を出力し、バッテリー3を充電する自動車用オルタネータ回路を示す。

ブリッジ回路を構成するトランジスタ21a、21b、21c、11a、11b、11cは、パワーMOSFETでソースからドレインへ低損失で電流を同期整流ダイオードとして動作させる。同期整流ダイオードとして動作させるということは、パワーMOSFETのソースからドレイン方向を順方向電流とし、順方向電流が流れる場合にはゲートに電圧を印加して低損失なMOSFET電流を流し、ドレインからソース方向の逆方向電流は流れないようにパワーMOSFETをオフ駆動することである。ここで、11aと21a、11bと21b、11cと21cはブリッジ回路において対となるパワーMOSFETである。

10

図1において、エンジン停止時にイグニッションスイッチ5をオンすると、0V判別回路33の動作によりトランジスタ9がオンし、チャージランプ6を点灯させる。一方、エンジンが始動し、発電機200が回転し始めると、フィールドコイル1xに十分な電流が流れ、ステータコイル1a~1cに交流電圧が誘起される。また、ステータコイル1a~1cの電圧が上昇すると、トランジスタ9がオフし、チャージランプ6が消灯し、発電状態であることを示す。ダイオード32は、トランジスタ11eがオフになったときに、フィールドコイル1xに電流を流し続けさせるために設けてある。また、本実施形態ではトランジスタ9、11eをMOSFETの例で示したため、MOSFETのドレイン・ソース間に存在する内蔵ダイオード10、12eも示してある。

20

【0007】

本実施形態の充電装置では、同期整流用パワーMOSFETを制御するために、相電流検出抵抗511、512、513に発生する電圧Vas、Vbs、Vcsから判断される相電流の向きに応じ、パワーMOSFET駆動回路(ゲート制御回路)16a、16b、16c、26a、26b、26cの出力電圧を図2の駆動表並びに図3の動作フローチャート図に従い制御することに特徴がある。

整流出力端子502の整流出力電圧V1は、基準電圧回路(Ref1)35で生成される電圧Vr1(Vmin, Vmax)と制御回路31で比較し、その結果により過電圧状態かどうかを配線F1によりパワーMOSFET駆動回路16a~16c、26a~26cに伝達する。基準電圧Vr2は基準電圧回路(Ref2)36で生成されるが、本実施形態の場合にはVr2を0Vとして構わない。このため、基準電圧端子500から直接配線を延ばすだけでも構わない。

30

まず、バッテリー3の電圧が低く、整流出力電圧V1がVmin(例えば、9V)未満の場合にはパワーMOSFET駆動回路16a~16c、26a~26cの出力電圧はL状態にしておく。これはボルテージレギュレータ30へ供給する電源端子505が低い場合には、同期整流用パワーMOSFETを駆動するための電力を節約するためである。パワーMOSFET駆動回路16a~16c、26a~26cの出力電圧を低電圧状態(L状態)にしている時、パワーMOSFETはオフ状態であるが、内蔵ダイオード12a~12c、22a~22cが存在するため、従来のダイオードを用いた充電回路として動作する。

40

バッテリー3の電圧がVmin以上となると、相電流の値により同期整流用パワーMOSFETを同期整流駆動する。相電流検出回路15a~15cは、相電流をモニタするために電圧Vas、Vbs、Vcsを検出し、基準電圧Vr2と比較する。一方、制御回路31は、整流出力端子502の整流出力電圧V1と基準電圧回路(Ref1)35で生成される電圧Vr1(=Vmax)を比較し、V1が規定の最大電圧Vmax以下であるかどうかを判断する。その結果により過電圧状態かどうかを配線F1によりパワーMOSFET駆動回路16a~16c、26a~26cに伝達する。

【0008】

本実施形態の通常状態(Vmin < V1 < Vmax)では、パワーMOSFET駆動回路16a~16c、26a~26cの出力電圧は、図2(a)に示すように駆動することが

50

特徴である。相電流の値により同期整流用パワーMOSFETを同期整流駆動する。相電流検出回路15a~15cは、相電流をモニタするために電圧 V_{as} 、 V_{bs} 、 V_{cs} を検出し、基準電圧 V_{r2} と比較する。すなわち、この結果、 V_{as} 、 V_{bs} 、 V_{cs} が正となる（発電機からブリッジ回路に電流が流れる）場合には、交流出力端子506、507、508に接続された上アームトランジスタはオン制御またはオンするデューティを増加し、対となる逆アームに配置された下アームトランジスタはオフ制御またはオフするデューティを増加して制御する。また、 V_{as} 、 V_{bs} 、 V_{cs} が負となる（発電機にブリッジ回路から電流が流れる）場合には、交流出力端子506、507、508に接続された下アーム用トランジスタはオン制御またはオンするデューティを増加し、対となる逆アームに配置された上アームトランジスタはオフ制御またはオフするデューティを増加して

10

制御する。本実施形態の場合には、従来のようにトランジスタ11eのオンするデューティを制御させて発電機のフィールド電流を制御して整流出力電圧を制御する方法を併用させることにより、更に高速に整流出力電圧を制御できるため、信頼性が向上する。あるいは、従来のようにトランジスタ11eをなくし、フィールド電流の制御をせずに整流出力電圧を適正値に制御することも可能であり、この場合にはシステムの低コスト化が図れる。

本実施形態において、12Vバッテリーシステムの場合、同期整流ダイオードとして使用されるパワーMOSFETのドレイン耐圧の最大定格は30V程度、175におけるオン抵抗は5m以下であることが望ましい。このように、高温でも低オン抵抗のパワーMOSFETを使用することにより、例えば100Aの電流が流れても0.5Vの電圧ドロップに抑えられる。従って、整流素子としてダイオードを使用した従来の場合に比べ、オルタネータ回路を高効率化できるという効果がある。

20

ここで、ダイオード12a、12b、12c、22a、22b、22cは、各々パワーMOSFET11a、11b、11c、21a、21b、21cのドレイン・ソース間に存在する内蔵ダイオードである。また、電圧 V_{as} 、 V_{bs} 、 V_{cs} は発電機200からブリッジ回路に電流が流れる場合を正にとってある。

【0009】

次に、ロードダンブ不良のように整流出力端子502とバッテリー側端子503との間のワイヤが切断し、整流出力端子502に高電圧が印加される過電圧状態の場合の動作を説明する。

30

従来回路と同様に制御回路31は、整流出力電圧（配線F0を用いて伝達）が設定電圧以上（例えば、20V以上）に上昇した場合には、トランジスタ11eをオフまたはオフするデューティを増加することによりフィールド電流を低減し、フィールドコイル1xに流れる電流を低下させるだけでなく、本実施形態では、ブリッジ回路を構成するパワーMOSFET駆動回路16a~16c、26a~26cに整流出力電圧が設定電圧以上に上昇したことを配線F1を用いて伝達し、パワーMOSFET駆動回路16a~16c、26a~26cの制御モードを逆位相に変える。すなわち、この条件の場合、パワーMOSFETは、同期整流ダイオードとしての動作ではなく、ドレインからソースへ電流を流すように動作する。

本実施形態では、過電圧状態（ $V_{max} < V_1$ ）になると、配線F1により過電圧状態となったことをパワーMOSFET駆動回路16a~16c、26a~26cに伝達する。この結果、パワーMOSFET駆動回路16a~16c、26a~26cの出力電圧は、図2（b）に示すように、過電圧状態では通常状態とは逆位相でパワーMOSFETを駆動する。すなわち、 V_{as} 、 V_{bs} 、 V_{cs} が正となる（発電機からブリッジ回路に電流が流れる）場合には、交流出力端子506、507、508に接続された下アームトランジスタはオン制御またはオンするデューティを増加する。この時、対となる逆アームに配置された上アームトランジスタもオン駆動またはオンするデューティを増加する駆動のままでも構わないが、発電機200から整流出力電圧端子502に流れる電流を低減するためには、オフ制御またはオフするデューティを増加して制御することが望ましい。また、 V_{as} 、 V_{bs} 、 V_{cs} が負となる（発電機にブリッジ回路から電流が流れる）場合には

40

50

、交流出力端子に接続された上アーム用トランジスタはオン制御またはオンするデューティを増加する。この時、対となる逆アームに配置された下アームトランジスタもオン駆動またはオンするデューティを増加する駆動のままでも構わないが、基準電圧端子500から発電機200に流れる電流を低減するためには、オフ制御またはオフするデューティを増加して制御することが望ましい。

【0010】

以上の動作を更に詳しく説明すると、以下のとおりである。

図2(a)の通常状態の駆動表に示す3T/6から6T/6までの主要電流の流れを図4に、また、図2(b)に示す過電圧負荷状態の3T/6から6T/6までの主要電流の流れを図5に示す。

本実施形態では、通常状態にはソースからドレインに電流が流れるパワーMOSFETについてはオン制御またはオンするデューティを増加してソースからドレインに同期整流ダイオードとして低損失に電流を流すが、パワーMOSFETが過電圧状態になると、オフ制御またはオフするデューティを増加する制御にする。これにより、パワーMOSFETに流れていた電流は、MOSFET電流ではなく、内蔵ダイオード12a~12c、22a~12cに電流が移る。このため、パワーMOSFETに流れる全電流(MOSFET電流と内蔵ダイオードに流れる電流の合計)の絶対値は減少する。これに対し、前記パワーMOSFETと対になって配置されている逆アーム側にあるパワーMOSFETは、対となるパワーMOSFETと逆位相で制御する。すなわち、通常状態ではオフ制御またはオフするデューティを増加する制御にするが、過電圧状態ではオン制御またはオンするデューティを増加する制御にする。

これにより、整流出力電圧V1が過電圧になった時に、ドレイン・ソース間の電圧も抑制でき、さらに整流出力電圧V1からグランド側に電流を戻すことにより、整流出力電圧V1を通常の電圧に抑制させることができる。

上記動作内容をフローチャート図で示すと、図3となる。これにより、整流出力電圧端子502から基準電圧端子500側に電流を流すことにより、整流出力電圧端子502と基準電圧端子500との間に発生する整流出力電圧が規定電圧より過度に高い電圧となることが防止できる。

【0011】

さらに、本実施形態では、一方向性素子として使用するパワーMOSFETのドレイン・ゲート間に電圧クランプ素子として使用する電圧クランプ素子用ダイオード13a、13b、13c、23a、23b、23cを接続することにより、整流出力電圧が規定電圧以上になった場合に、パワーMOSFETの内部ゲート電圧が増加し、パワーMOSFETをアクティブクランプさせる。これにより、パワーMOSFETのドレイン・ソース間には定格電圧以上の電圧が印加されることを防止できるため、パワーMOSFETの破壊を防止できる。ここで、アクティブクランプ動作を開始する整流出力電圧の値は、パワーMOSFETが同期整流ダイオードとして動作しなくなるときの整流出力電圧の値より高くすることが望ましい。

また、ゲート抵抗14a~14c、24a~24cは、パワーMOSFET駆動回路16a~16c、26a~26cの出力端子と電圧クランプ素子用ダイオード13a~13c、23a~23cの間に配置する。例えば、パワーMOSFET駆動回路16a~16c、26a~26cの出力端子がパワーMOSFET11a~11c、21a~21cのゲート・ソース間電圧を下げてパワーMOSFET11a~11c、21a~21cをオフに駆動しているときにも、パワーMOSFET11a~11c、21a~21cのドレイン・ゲート間に設定電圧以上の過電圧が印加されると、電圧クランプ素子用ダイオード13a~13c、23a~23cによりパワーMOSFET11a~11c、21a~21cのゲート・ソース間に電圧を印加してドレイン電流を流し、パワーMOSFET11a~11c、21a~21cのドレイン・ソース間に過電圧が印加されないように保護する。ここで、ゲート抵抗14a~14c、24a~24cは、トランジスタを抵抗性素子として使用してもよい。また、ゲート抵抗は回路構成上パワーMOSFET駆動回路の中に

10

20

30

40

50

配置しても構わない。

なお、本実施形態では、ゲート抵抗 14 a ~ 14 c、24 a ~ 24 c を用いてパワー MOS FET 11 a ~ 11 c、21 a ~ 21 c を保護する例を示したが、パワー MOS FET 駆動回路 16 a ~ 16 c、26 a ~ 26 c の電流吸込み能力を抑えても同様の効果がある。すなわち、パワー MOS FET のゲート電圧を下げている（オフ駆動をしている）ときでも、パワー MOS FET のドレイン・ゲート間に設けた電圧クランプ素子用ダイオード 13 a ~ 13 c、23 a ~ 23 c にクランプ電圧以上の電圧が印加されようとする、パワー MOS FET 駆動回路 16 a ~ 16 c、26 a ~ 26 c では、パワー MOS FET のゲート電圧を 0 V にできなくなる。このため、パワー MOS FET 11 a ~ 11 c、21 a ~ 21 c のゲート・ソース間電圧が上昇し、パワー MOS FET 11 a ~ 11 c、21 a ~ 21 c がオンすることにより、過電圧が印加されないようにできる。

10

【0012】

なお、図 1 では、紙面の都合上、前記トランジスタのゲート・ドレイン間に配置するダイオードの数は、ゲートに対してドレイン電圧をクランプするために 2 個を直列接続し、ドレインに対してゲート電圧をクランプするために 2 個を直列接続しているが、例えば 12 V バッテリシステムや 36 V バッテリシステムの場合では、前記トランジスタのクランプ電圧は、ゲートに対してドレイン電圧をクランプする電圧は、整流出力電圧の上限値との関係で決まり、20 V 以上（12 V バッテリシステムならば 25 V 程度）である。また、ドレインに対してゲート電圧をクランプする電圧は、ゲート酸化膜の保護の目的とゲート電圧が変化してもゲートからドレインへのリーク電流が流れないようにする必要あること

20

ことから、5 V 以上 30 V 以下（例えば、20 V 程度）であることが望ましい。また、このダイオードは、パワー MOS FET と同一チップ上に形成される多結晶シリコンダイオードを使用することにより、低コスト化と小型化を図ることができる。例えば、前記トランジスタのゲート・ドレイン間に配置するダイオードは、耐圧が約 6 V の多結晶シリコンダイオードとし、ゲートに対してドレイン電圧をクランプするために 4 個（2 個以上 8 個以下）を直列接続し、ドレインに対してゲート電圧をクランプするために 3 個（1 個以上 3 個以下）を直列接続することにより実現できる。ここで、ゲートに対してドレイン電圧をクランプする電圧は、上述のパワー MOS FET 駆動回路 16 a ~ 16 c、26 a ~ 26 c が過電圧状態と判断する最大整流出力電圧 V_{max} より高く設定することが望ましい。

30

このように、ドレイン・ゲート間にダイオードのクランプ電圧を設定することにより、整流出力電圧が上昇した場合、まず、フィールド電流を低減させ、ゲート駆動方法も変えて、それでも整流出力電圧が抑えられない場合にパワー MOS FET を保護するためにアクティブクランプが動作し、パワー MOS FET を保護するように設定できる。

以上の構成により、本実施形態では、オールタネータの高効率化と信頼性向上が図れるという効果がある。

【0013】

図 6 は、本発明の第 2 の実施形態として、第 1 の実施形態を示す充電装置（図 1 の回路図）において、過電圧状態でパワー MOS FET の外部ゲート電圧（パワー MOS FET 駆動回路 26 a ~ 26 c、16 a ~ 16 c の出力電圧）を全て L 状態に駆動する場合の駆動表を示し、図 7 は、その動作フローチャート図を示す。

40

本実施形態では、図 1 の回路図において、過電圧状態で全てのパワー MOS FET のゲート電圧を下げ（図 6、図 7 の L 状態）、全てのパワー MOS FET をオフ駆動する。この時、パワー MOS FET 21 a ~ 21 c、11 a ~ 11 c のドレイン・ゲート間に印加される電圧がクランプダイオード 23 a ~ 23 c、13 a ~ 13 c のクランプ電圧より高くなる場合がある。この場合には、パワー MOS FET のドレイン・ゲート間電圧は、一定電圧に保とうとするため、ゲート・ソース間電圧が増加し、パワー MOS FET 21 a ~ 21 c、11 a ~ 11 c は自動的にオンする。したがって、パワー MOS FET のドレイン・ソース間には規定以上の電圧が印加されないため、パワー MOS FET は、破壊せず、保護されることになる。

50

さらに、パワーMOSFET 21a ~ 21c、11a ~ 11c が自動的にオンすることにより、同時に整流出力電圧端子502からの電流を基準電圧端子500側にバイパスさせる。このため、整流出力電圧端子502と基準電圧端子500との間に発生する整流出力電圧が過大にならないように制御される。

なお、本実施形態の場合も、第1の実施形態で述べたように、ゲート抵抗14a ~ 14c、24a ~ 24cを用いるか、パワーMOSFET駆動回路16a ~ 16c、26a ~ 26cの電流吸込み能力を抑えておくことが必要である。

本実施形態でも、過電圧保護の応答速度はやや低減するものの、第1の実施形態と同様にオルタネータの高効率化と信頼性向上が図れるという効果がある。

【0014】

図8は、本発明の第3の実施形態を示す充電装置の回路図であり、図9は、本実施形態の動作フローチャート図である。

本実施形態では、発電機200の交流出力端子506、507、508に発生する相電圧Va、Vb、Vcをモニタすることにより、過電圧状態を検出し、保護動作することが特徴である。本実施形態の場合にも、第1の実施形態の場合と同様に、過負荷保護のためにはパワーMOSFETを通常状態とは逆位相でゲート駆動するが、保護動作をかける場合の判断を相電圧Va、Vb、Vcの値を利用して判断することが特徴である。すなわち、ブリッジ回路に使われるパワーMOSFETのドレイン・ソース間電圧Va、Vb、Vc、V1 - Va、V1 - Vb、V1 - Vcを基準電圧(Vr2)36、基準電圧(Vr3)37と比較することにより実現する。基準電圧Vr2、Vr3はゼロ電圧とすることが望ましい。

【0015】

本実施形態の通常状態(Vmin < V1 < Vmax)では、パワーMOSFETのソースからドレイン方向に電流が流れる時、すなわち、パワーMOSFETのドレイン・ソース間電圧がゼロ電圧以下になるときは、パワーMOSFET駆動回路16a ~ 16c、26a ~ 26cの出力電圧はH(高電位)にしてパワーMOSFETをオン制御して低損失に電流を導通させる。また、逆アーム側のパワーMOSFETのドレイン・ソース間電圧は正電圧となっているため、パワーMOSFET駆動回路16a ~ 16c、26a ~ 26cの出力電圧はL(低電位)にしてパワーMOSFETをオフ制御させる。このような同期整流ダイオード動作により低損失駆動できる。

なお、整流出力電圧を目標電圧に設定するために、パワーMOSFETのドレイン・ソース間電圧がゼロ電圧以下になるときに、パワーMOSFETをオン制御するものの、整流出力電圧の値によりオン制御するデューティを調整して駆動し、逆アーム側のパワーMOSFETには逆位相の電圧を印加させて駆動しても構わない。

過電圧状態(Vmax < V1)になると、配線F1により過電圧状態となったことをパワーMOSFET駆動回路16a ~ 16c、26a ~ 26cに伝達する。この時、本実施形態では、パワーMOSFET駆動回路16a ~ 16c、26a ~ 26cの出力電圧は、ドレイン・ソース間電圧が0Vまたは負電圧となるトランジスタと対になるアームのトランジスタをオンまたはオンするデューティが増加する制御をする。これにより、過電圧が印加されているパワーMOSFETのドレイン・ソース間電圧を低減でき、さらに、整流出力電圧V1からグラウンド側に電流を戻すことにより、整流出力電圧V1を通常の電圧に抑制させることができる。

なお、相電圧は、ゲート電圧を印加することより大きく変化してしまうため、相電圧(ドレイン・ソース間電圧)の検出は、トランジスタをオフさせたときに実行することが望ましい。

以上の構成により、本実施形態でも第1の実施形態と同様にオルタネータの高効率化と信頼性向上が図れるという効果がある。

また、本実施形態では、上アーム用MOSFETも下アーム用MOSFETもそれぞれ独立してドレイン・ソース間電圧をモニタして制御する方法を示したが、例えば下アーム用MOSFETのドレイン・ソース間電圧だけを基準電圧Vr2と比較して、上アーム用M

10

20

30

40

50

OSFETは対となる下アーム用MOSFETと逆位相で制御するようにしても同様の効果がえられる。

また、本実施形態では、整流出力電圧 V_1 が規定電圧以上かどうかで過電圧保護をかける場合を示したが、発電機の相電圧 V_a 、 V_b 、 V_c のいずれかが規定電圧以上になった場合に、図9に示した駆動方法により、規定電圧以上にならない相も含め、ブリッジ回路を構成する全てのパワーMOSFETの駆動方法を変えて駆動することにより、過負荷保護動作させてもよい。この場合には、電流出力端子から基準電圧端子への電流パスが増加するため、規定電圧以上にならない相も含め、ブリッジ回路を構成する全てのパワーMOSFETの駆動方法を変えて過電圧保護動作すると、過電圧保護を迅速に実行できるという効果がある。

10

【0016】

図10は、本発明の第4の実施形態として、第3の実施形態を示す充電装置(図8の回路図)において、過電圧状態になった場合に、保護動作のためにパワーMOSFETを駆動する条件が異なる場合の動作フローチャート図を示す。

本実施形態では、発電機200の相電圧をモニタすることにより、過負荷状態を検出するという点では第3の実施形態と同じであるが、過電圧状態になった場合に、保護動作のためにパワーMOSFETを駆動する条件が少し異なる。すなわち、本実施形態では、過負荷保護のために、上アーム用MOSFETと下アーム用MOSFETのうちドレイン・ソース間電圧が高い方のパワーMOSFETをオン制御するために、相電圧 V_a 、 V_b 、 V_c が整流出力電圧 V_1 の $1/2$ の電圧より大きいか小さいかを比較することにより実現することが特徴である。このため、これまでの実施形態のように通常動作の場合と全く逆位相の駆動をしているわけではない。

20

本実施形態でも、第1の実施形態と同様にオルタネータの高効率化と信頼性向上が図れるという効果がある。

【0017】

図11は、本発明の第5の実施形態を示す充電装置の回路図であり、図12は、本実施形態の動作フローチャート図である。

本実施形態は、本発明の自動車用オルタネータ回路等の充電装置において、整流に用いるパワーMOSFETの制御のために、相電流ではなく、パワーMOSFETに流れる電流を使用することが特徴である。このために、本実施形態では、パワーMOSFETのソ

30

ース側、ドレイン側に接続した抵抗 $17a \sim 17c$ 、 $27a \sim 27c$ で電流検出することが特徴である。

本実施形態において、通常状態では、抵抗 $17a \sim 17c$ の電圧 $V_{17a} \sim V_{17c}$ が V_{r2} (基準電圧 V_{r2} は例えば0ボルト)以下になる期間ならびに抵抗 $27a \sim 27c$ の電圧 $V_{27a} \sim V_{27c}$ が V_{r3} (基準電圧 V_{r3} は例えば0ボルト)以下になる期間には、パワーMOSFET $11a \sim 11c$ 、 $21a \sim 21c$ をオン制御またはオンするデューティが増加する制御をして損失を低減する。このため、 $16a \sim 16c$ 、 $26a \sim 26c$ の出力は高電圧または高電圧にするデューティが増加する制御にする。一方、抵抗 $17a \sim 17c$ の電圧 $V_{17a} \sim V_{17c}$ が V_{r2} (基準電圧 V_{r2} は例えば0ボルト)を超える期間ならびに抵抗 $27a \sim 27c$ の電圧 $V_{27a} \sim V_{27c}$ が V_{r3} (基準電圧 V_{r3} は例えば0ボルト)を超える期間には、パワーMOSFET $11a \sim 11c$ 、 $21a \sim 21c$ をオフ制御またはオフするデューティが増加する制御をする。このため、 $16a \sim 16c$ 、 $26a \sim 26c$ の出力は低電圧または低電圧にするデューティが増加する制御をする。これにより、パワーMOSFET $11a \sim 11c$ 、 $21a \sim 21c$ を低損失な同期整流駆動する。

40

これに対し、本実施形態は、整流出力電圧が規定電圧以上になった場合には、上記駆動とは逆位相で駆動して整流出力電圧が過大となることを防止することが特徴である。

なお、本実施形態では、下アーム用MOSFETの電流検出抵抗 $17a \sim 17c$ と比較に用いる電圧 V_{r2} を発生する基準電圧36、上アーム用MOSFETの電流検出抵抗 $27a \sim 27c$ と比較に用いる電圧 V_{r3} を発生する基準電圧37を設ける場合を示したが、

50

上アーム用MOSFETを必ず下アームと逆位相で駆動する場合には、上アーム用の電流検出抵抗 $27a \sim 27c$ と基準電圧 37 をなくし、下アーム側だけで電流検出して可電圧保護をすることも可能である。

【0018】

また、本実施形態で示した図11の回路図で図13に示す動作フローチャートに従い制御すると、パワーMOSFET $21a \sim 21c$ 、 $11a \sim 11c$ に過電流が流れることにより、パワーMOSFETが破壊することを防止する過電流保護を実現できる。すなわち、パワーMOSFET $21a \sim 21c$ 、 $11a \sim 11c$ に過大電流が流れているかどうかを抵抗 $27a \sim 27c$ 、 $17a \sim 17c$ で検出しながら、図12のフローチャートの通常状態動作と同じように駆動する。図13では、パワーMOSFET $11a$ の過電流検出フ

10

ローだけを示すが、他のパワーMOSFETについても同様である。

図11の回路図において、仮に、特定のMOSFETに過大電流が流れた場合、例えば、通常状態動作のパワーMOSFET $11a$ だけに過大電流が流れた場合を考えると、電流検出抵抗 $17a$ の電圧 $V17a$ の絶対値が増加する。もしも、電圧 $V17a$ の絶対値 $|V17a|$ が規定電圧 $Vr2max$ を超えると、パワーMOSFET $11a$ にはソースからドレインに過電流が流れていると判断する。ソースからドレインに流れる電流はゲート・ソース間電圧では適切に制御できないため、この状態でパワーMOSFET $11a$ に過電流が流れつづけ、パワーMOSFET $11a$ は熱により破壊する可能性がある。

そこで、本実施形態では、パワーMOSFET $11a$ が過電流状態になった場合には、 $11a$ と対になって接続してあるパワーMOSFET $21a$ をオン制御またはオンするデューティが増加する制御をすることが特徴である。

20

発電機 200 に流れ込む電流は、発電機内のコイルに流れる電流であるため、急には低減しないが、本実施形態では、パワーMOSFET $11a$ を流れる電流が過電流となった場合には、パワーMOSFET $11a$ と対になるパワーMOSFET $21a$ からも発電機に電流が提供されるため、パワーMOSFET $11a$ に流れる電流を抑制することが可能とある。

$V17a$ が $Vr2$ （例えば基準電圧 $Vr2$ は0ボルト）より高い電圧となった場合には、通常状態動作と同様に $16a$ の出力電圧は低電圧、 $26a$ の出力電圧は高電圧に制御する。

ここで、パワーMOSFET $11a$ 以外のパワーMOSFET $11b$ 、 $11c$ 、 $21b$ 、 $21c$ は過電流となっていないため、各々 $V17b$ と $Vr2$ の比較、 $V17c$ と $Vr2$ の比較、 $V1 - V17b$ と $Vr3$ の比較、 $V1 - V17c$ と $Vr3$ の比較を行い、通常状態動作と同じ駆動をする（図13では、紙面の都合上 $V17c$ と $Vr2$ の比較と $V1 - V17c$ と $Vr3$ は示してない。）。

30

なお、パワーMOSFET 11 が過電流状態のときに、パワーMOSFET 11 のゲート・ソース間電圧は、通常状態動作と同じように、高電圧にして電圧降下を抑えてもよいし、逆に、パワーMOSFET 11 のゲート・ソース間電圧は、0ボルトにして、パワーMOSFET 11 に流れる電流が減衰する速度を速くするようにしても構わない。

このようにして、同期整流駆動されたパワーMOSFETの過電流保護動作が可能となる。

40

なお、本実施形態では、ブリッジを構成するパワーMOSFETに過大電流が流れる場合の保護として説明したが、ブリッジ回路を構成する個々のパワーMOSFETに温度検出回路を設け、規定温度以上になるパワーMOSFETに過大な電流が流れなくなるように、対となるパワーMOSFETをオンさせて電流を分散するように駆動することにより、パワーMOSFETを保護することも可能である。

ここで、抵抗 $17a \sim 17c$ 、 $27a \sim 27c$ は、配線等の寄生抵抗を使用した場合には低コスト化と小型化が図れるという効果もある。

本実施形態でも、第1の実施形態と同様にオールタネータの高効率化と信頼性向上が図れるという効果がある。

【0019】

50

図14は、本発明の第6の実施形態を示す充電装置の回路図である。

本実施形態では、図1の回路に発電機200のY結線の midpoint 端子501に対して上アーム用パワーMOSFET 21dと下アーム用パワーMOSFET 11dを追加することを特徴とする。

従来回路では、midpoint 端子501と基準電圧端子500との間ならびにmidpoint 端子501と整流出力端子502との間にはそれぞれダイオードを配置し、効率を向上させていたが、本実施形態では、その効率向上に用いるダイオードの代わりにMOSFETを使用し、更に効率向上を図っている。

ここで、パワーMOSFET 11d、21dの駆動方法は他のパワーMOSFETと同様である。すなわち、抵抗514の電圧 V_{xs} を検出し、ソースからドレインに電流が流れるときにはパワーMOSFETをオン制御し、逆アーム側のパワーMOSFETはオフ制御するが、過電圧状態では逆位相で駆動させる。さらに、過電圧保護動作をさせる場合には、ソースからドレインに電流が流れるパワーMOSFETと対となるパワーMOSFETはオン制御またはオンするデューティを増加する駆動をする。この時、対となる逆アームに配置されたトランジスタもオン駆動またはオンするデューティを増加する駆動のままでも構わないが、midpoint 電圧端子501から整流出力端子502への電流または基準電圧端子500からmidpoint 電圧端子501に流れる電流を低減するために、オフ制御またはオフするデューティを増加して制御することが望ましい。

なお、ダイオード12d、22dは、パワーMOSFET 11d、21dの内蔵ダイオードであり、ダイオード13d、23dと抵抗14d、24dは、過電圧保護のために設けてある。

本実施形態でも、第1の実施形態と同様にオルタネータの高効率化と信頼性向上が図れるという効果がある。

また、本実施形態は、相電流を検出する回路にmidpoint 端子用のパワーMOSFETを追加した場合であるが、Y結線型の発電機ならどのような回路にも適用でき、オルタネータの高効率化と信頼性向上が図れるという効果がある。

【0020】

図15は、本発明の第7の実施形態を示す充電装置の回路図である。

本実施形態は、本発明の自動車用オルタネータ回路等の充電装置において、発電機201として結線型で回転子磁石2を使用することを特徴とする。すなわち、本実施形態は、フィールドコイルを使用せずとも、オルタネータ回路を実現できるようにした。

発電機201は、UV相のコイル1ab、VW相のコイル1bc、WU相のコイル1ac、回転子磁石2からなる。

本実施形態の場合には、オルタネータを低コストに実現できるという効果がある。このため、本実施形態では、オルタネータの高効率化と信頼性向上が図られ、さらに低コスト化が図れるという効果がある。

【0021】

図16は、本発明の第8の実施形態を示す充電装置の回路図である。

本実施形態では、整流出力端子電圧 V_1 が過大になっても、負荷4に過電圧が印加されないようにスイッチ素子としてパワーMOSFET 42を追加することを特徴とする。

すなわち、本実施形態では、整流出力電圧 V_1 が規定電圧以上になった場合に、整流出力端子502とバッテリー側端子503とを遮断するためのパワーMOSFET 42を設ける。通常は、パワーMOSFET 42はオン状態であるが、整流出力端子502の整流出力電圧 V_1 が過剰に高くなる過電圧状態の場合には、パワーMOSFET 42をオフする。これにより、バッテリー側端子503に過剰な電圧パルスが印加されないため、バッテリー3に接続されている負荷4が過電圧により破壊することを防止できる。

なお、抵抗44とダイオード43はパワーMOSFET 42の他のパワーMOSFETと同様に破壊強度を増加するために設けてある。

従って、本実施形態の場合にも、オルタネータの高効率化と信頼性向上が図れるという効果がある。

10

20

30

40

50

【 0 0 2 2 】

なお、上述した実施形態では対となる上アームトランジスタと下アームトランジスタは同時にオンすることがないように駆動することを原則として述べてきたが、過電圧保護のため、故意に対となる上アームトランジスタと下アームトランジスタを同時にオンさせて貫通電流を増加させ、整流出力電圧 V_1 が過電圧とならないように制御させるようにしても構わない。

【 0 0 2 3 】

【 発明の効果 】

以上説明したように、本発明によれば、充電装置、特に車両用オルタネータの高効率化と信頼性向上を図ることができ、同時に低コスト化を図ることができる。

10

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 の実施形態を示す充電装置の回路図である。

【 図 2 】 本発明の第 1 の実施形態を示す充電装置の通常状態 (a) と過負荷状態 (b) の場合の駆動表である。

【 図 3 】 本発明の第 1 の実施形態を示す充電装置の動作フロー図である。

【 図 4 】 本発明の第 1 の実施形態を示す充電装置の通常状態における主要電流の流れを示した図である。

【 図 5 】 本発明の第 1 の実施形態を示す充電装置の過負荷状態における主要電流の流れを示した図である。

【 図 6 】 本発明の第 2 の実施形態として図 1 に示す充電回路図の駆動表である。

20

【 図 7 】 本発明の第 2 の実施形態として図 1 に示す充電回路図の動作フロー図である。

【 図 8 】 本発明の第 3 の実施形態を示す充電装置の回路図である。

【 図 9 】 本発明の第 3 の実施形態を示す充電装置の動作フロー図である。

【 図 1 0 】 本発明の第 4 の実施形態として図 8 に示す充電回路図の動作フロー図である。

【 図 1 1 】 本発明の第 5 の実施形態を示す充電装置の回路図である。

【 図 1 2 】 本発明の第 5 の実施形態を示す充電装置の動作フロー図である。

【 図 1 3 】 本発明の第 5 の実施形態を示す充電装置の動作フロー図である。

【 図 1 4 】 本発明の第 6 の実施形態を示す充電装置の回路図である。

【 図 1 5 】 本発明の第 7 の実施形態を示す充電装置の回路図である。

【 図 1 6 】 本発明の第 8 の実施形態を示す充電装置の回路図である。

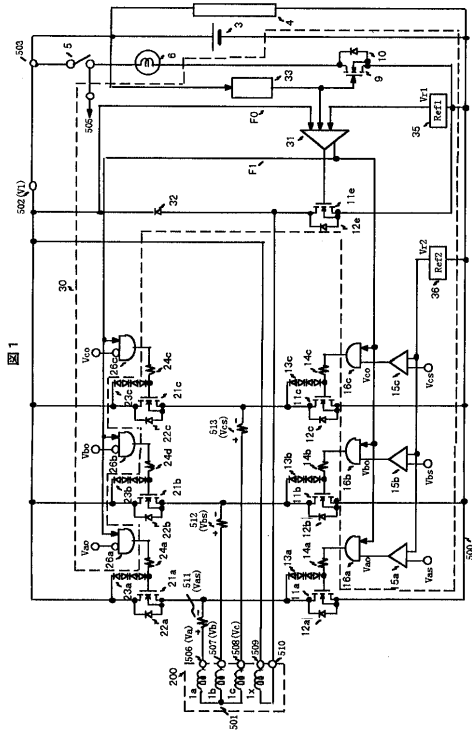
30

【 符号の説明 】

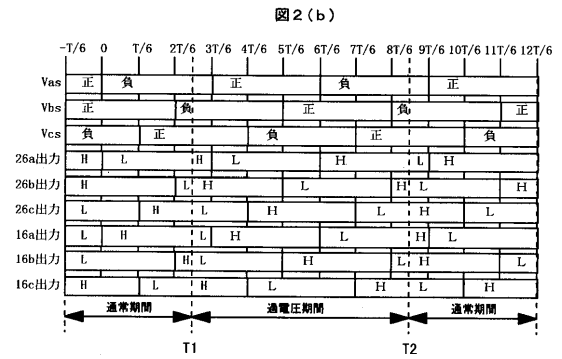
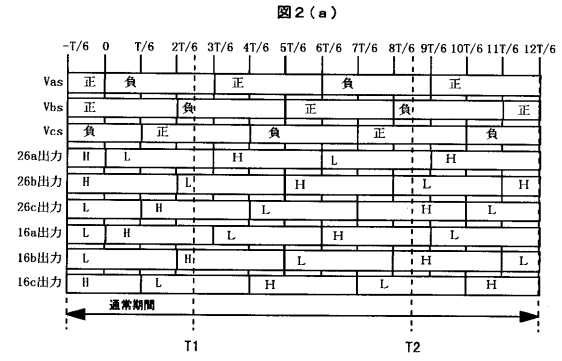
1 a ... U 相のコイル、 1 b ... V 相のコイル、 1 c ... W 相のコイル、 1 a b ... UV 相のコイル、 1 b c ... VW 相のコイル、 1 a c ... WU 相のコイル、 1 x ... フィールドコイル、 2 ... 回転子磁石、 3 ... バッテリー、 4 ... 負荷、 5 ... イグニッションスイッチ、 6 ... チャージランプ、 1 1 a ~ 1 1 c ... 下アーム用パワー MOS F E T、 1 1 d ... 中点下アーム用パワー MOS F E T、 1 2 a ~ 1 2 c ... 下アーム用パワー MOS F E T、 1 2 d ... 中点下アーム用パワー MOS F E T、 1 3 a ~ 1 3 d、 2 3 a ~ 2 3 d ... 電圧クランプ素子用 (アクティブクランプ用) ダイオード、 1 4 a ~ 1 4 d、 2 4 a ~ 2 4 d ... 電圧クランプ素子用 (アクティブクランプ用) 抵抗、 1 5 a ~ 1 5 d ... 相電流検出回路、 1 6 a ~ 1 6 d、 2 6 a ~ 2 6 d ... パワー MOS F E T 駆動回路 (ゲート制御回路)、 1 7 a ~ 1 7 d、 2 7 a ~ 2 7 d ... センス抵抗 (または、寄生抵抗)、 2 1 a ~ 2 1 c ... 上アーム用パワー MOS F E T、 2 1 d ... 中点上アーム用パワー MOS F E T、 2 2 a ~ 2 2 d ... パワー MOS F E T のドレイン・ソース間ダイオード、 3 0 ... ボルテージレギュレータ、 3 1 ... 制御回路、 3 3 ... 0 V 判別回路、 3 5、 3 6、 3 7 ... 基準電圧、 $V_a \sim V_c$... 相電流検出電圧端子、 5 0 2 ... 整流出力電圧端子、 5 0 0 ... 基準電圧端子、 5 0 5 ... ボルテージレギュレータの電圧端子、 5 0 3 ... バッテリー側高電圧端子、 2 0 0、 2 0 1 ... 発電機

40

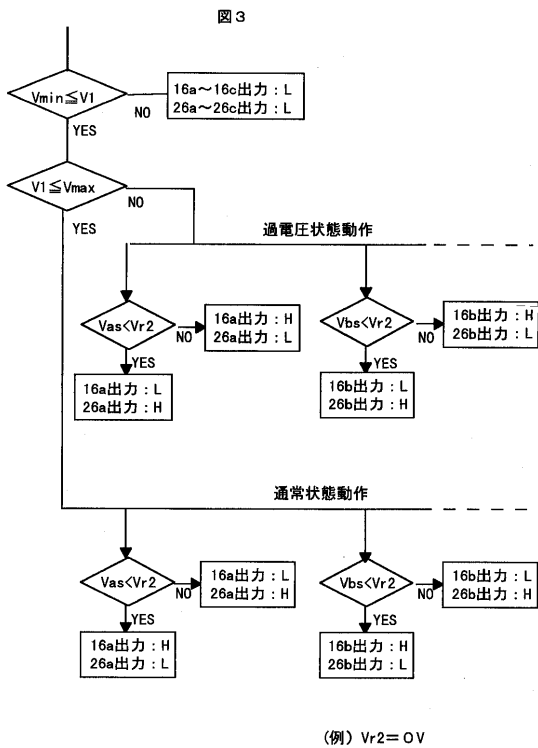
【 図 1 】



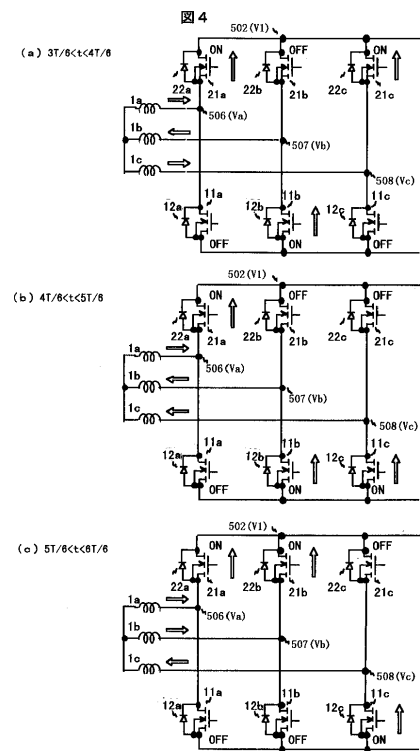
【 図 2 】



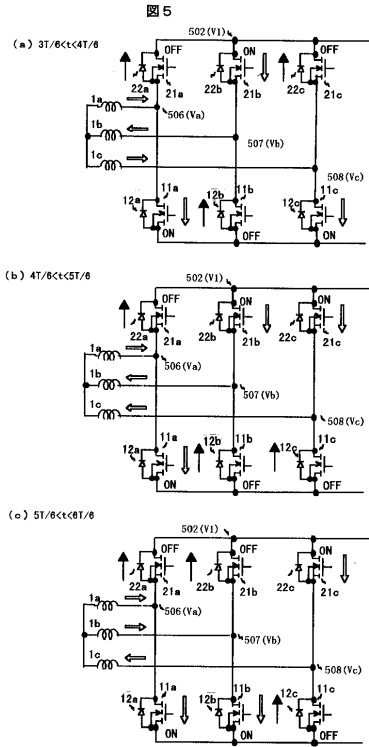
【 図 3 】



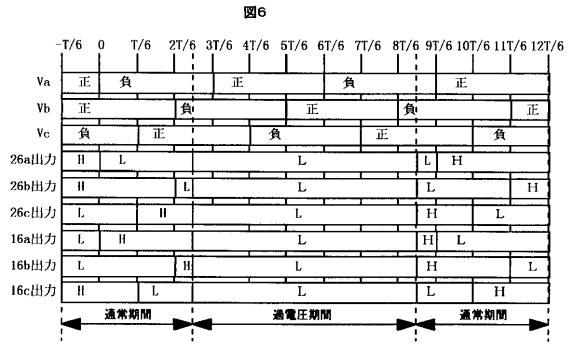
【 図 4 】



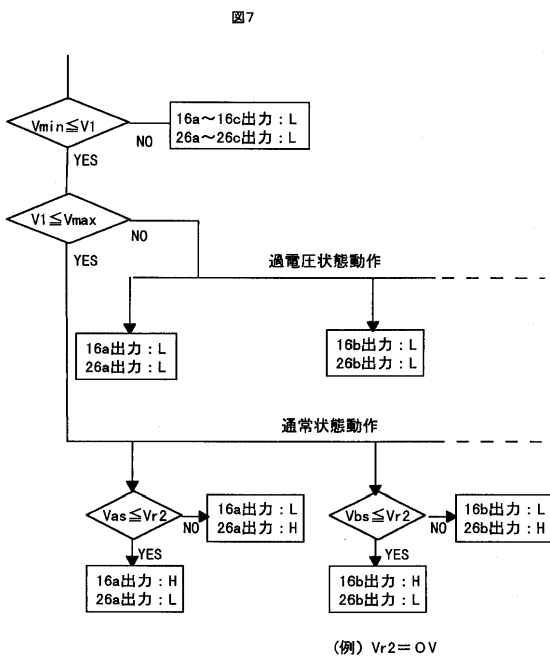
【 図 5 】



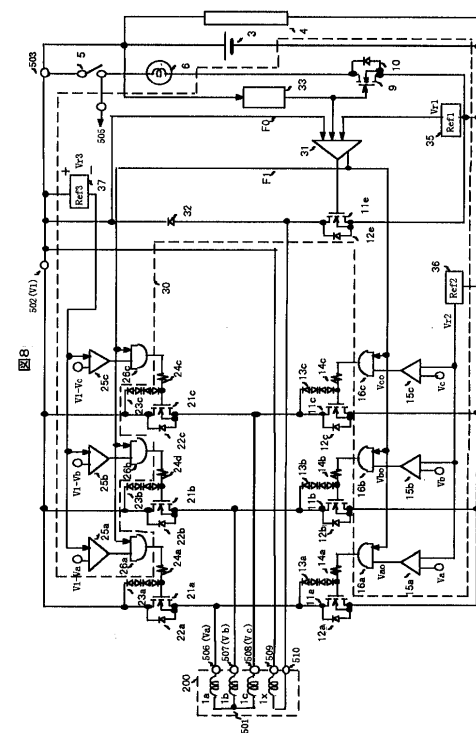
【 図 6 】



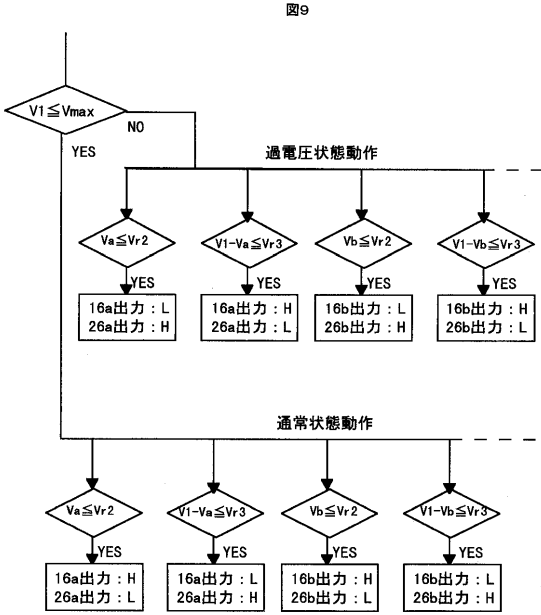
【 図 7 】



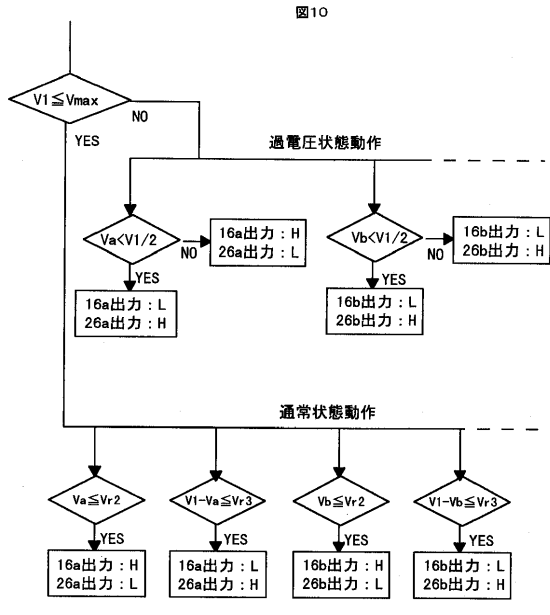
【 図 8 】



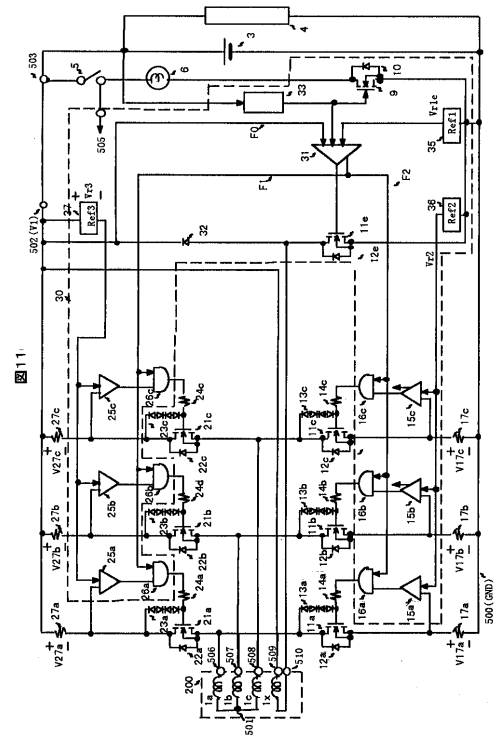
【 図 9 】



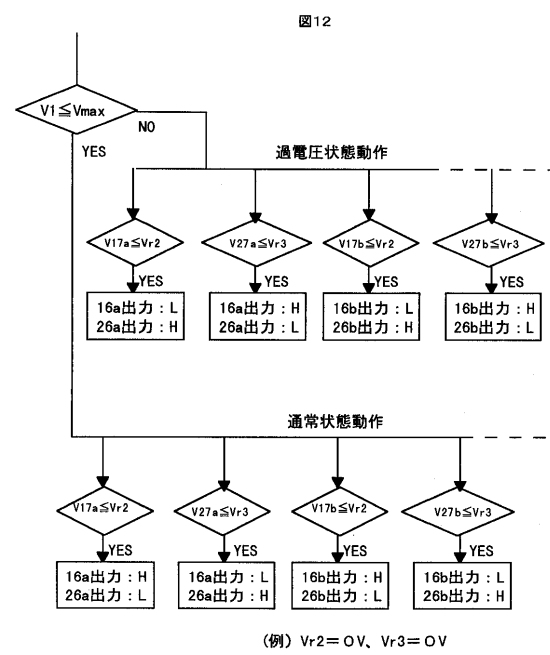
【 図 10 】



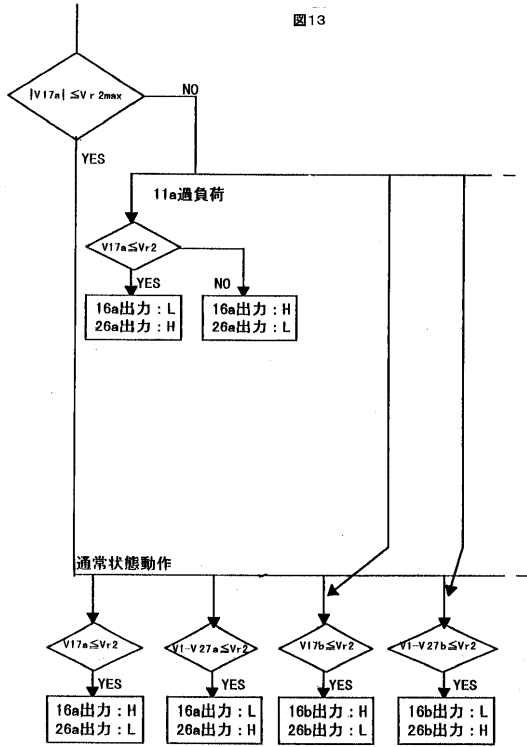
【 図 11 】



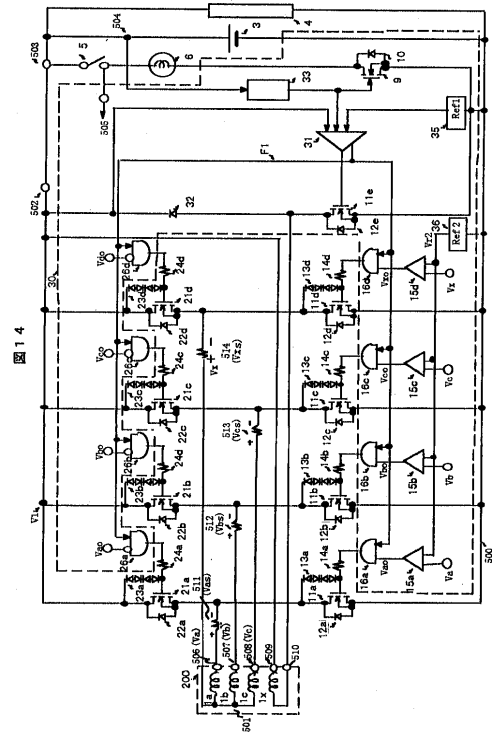
【 図 12 】



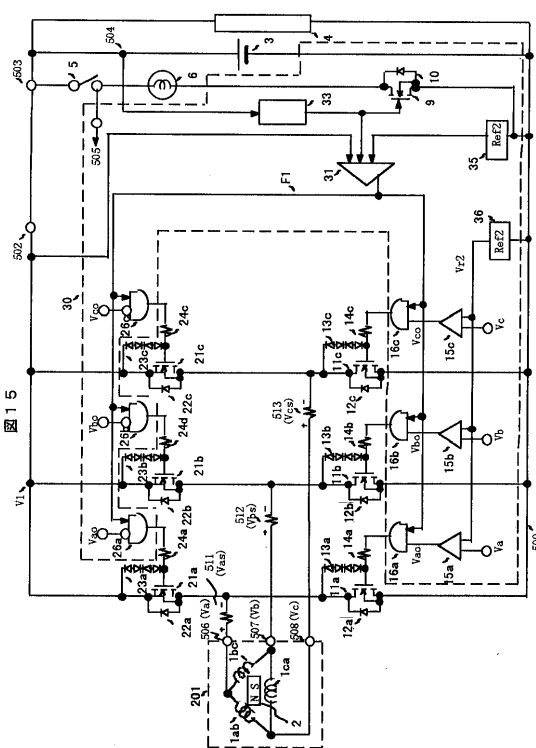
【 図 1 3 】



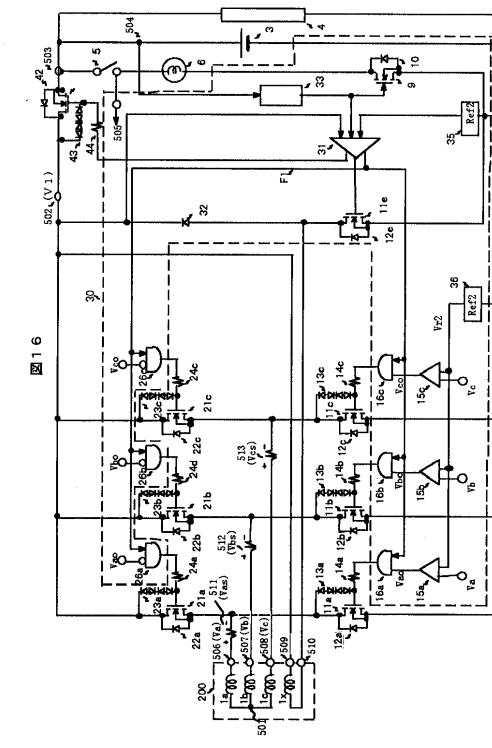
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

(72)発明者 榎本 正寿
茨城県ひたちなか市高場2 4 7 7 番地 株式会社日立カーエンジニアリング内

審査官 西山 昇

(56)参考文献 特開2002-010694(JP,A)
特開平04-138030(JP,A)
特開平09-219938(JP,A)
特開平08-336238(JP,A)
特開平07-170746(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)
H02J 7/14 - 7/24
H02P 9/00 - 9/48
H02M 7/21