

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4785191号  
(P4785191)

(45) 発行日 平成23年10月5日(2011.10.5)

(24) 登録日 平成23年7月22日(2011.7.22)

(51) Int.Cl. F I  
 HO 4 N 5/372 (2011.01) HO 4 N 5/335 7 2 O  
 HO 1 L 27/148 (2006.01) HO 1 L 27/14 B

請求項の数 6 (全 25 頁)

<p>(21) 出願番号 特願2006-89450 (P2006-89450)                  (22) 出願日 平成18年3月28日(2006.3.28)                  (65) 公開番号 特開2007-267024 (P2007-267024A)                  (43) 公開日 平成19年10月11日(2007.10.11)                  審査請求日 平成21年2月12日(2009.2.12)</p>	<p>(73) 特許権者 302062931                  ルネサスエレクトロニクス株式会社                  神奈川県川崎市中原区下沼部1753番地                  (74) 代理人 100102864                  弁理士 工藤 実                  (72) 発明者 松山 英二                  神奈川県川崎市中原区下沼部1753番地                  NECエレクトロニクス株式会社内                  審査官 鈴木 肇</p>
---	--

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

出力ゲートと、  
 前記出力ゲートに電荷を転送するCCD部と、  
 前記出力ゲートと、前記CCD部との間に配置され、互いに位相が反転したクロックが供給される第1転送電極および第2転送電極と、  
 最後部の前記第1転送電極の後ろで、かつ、前記出力ゲートの前段に構成された第3転送電極と

を有し、

前記CCD部に供給されるクロックと、前記第1転送電極および前記第2転送電極に供給されるクロックとが異なるドライバ回路から出力され、

前記第3転送電極には、逓倍出力素子クロックが供給されることを特徴とする

CCDセンサ。

【請求項2】

請求項1に記載のCCDセンサにおいて、

前記CCD部に供給されるクロックは、

CCD部第1クロックと、

前記CCD部第1クロックと逆位相のCCD部第2クロックとを含み、

前記第1転送電極に供給されるクロックは、前記CCD部第1クロックと同じ周期のクロックで構成され、

前記第2転送電極に供給されるクロックは、前記CCD部第2クロックと同じ周期のクロックで構成される

CCDセンサ。

【請求項3】

請求項2に記載のCCDセンサにおいて、

前記CCD部に供給されるクロックは、CCD部用のクロック配線を介して供給され、

前記第1転送電極および前記第2転送電極に供給されるクロックは、前記CCD部用のクロック配線とは異なる第1転送電極用クロック配線および第2転送電極用クロック配線を介して前記第1転送電極および前記第2転送電極に供給され、

前記第1転送電極用クロック配線は、前記CCD部に接続されることなく前記第1転送電極に接続され、

10

前記第2転送電極用クロック配線は、前記CCD部に接続されることなく前記第2転送電極に接続される

CCDセンサ。

【請求項4】

請求項3に記載のCCDセンサにおいて、

前記第1転送電極および前記第2転送電極は、互いに隣り合う位置に構成され、

前記第1転送電極および前記第2転送電極の少なくとも一方は、前記出力ゲートの直前に構成される。

20

【請求項5】

請求項4に記載のCCDセンサにおいて、さらに、

クロック生成部を具備し、

前記クロック生成部は、

前記CCD部第1クロックの周波数を上げた高速第1クロックと、前記CCD部第2クロックの周波数を上げた高速第2クロックとを前記CCD部に供給し、

前記第1転送電極に供給されるクロックの周波数を上げた第1高周波数クロックを前記第1転送電極に印加し、

前記第2転送電極に供給されるクロックの周波数を上げた第2高周波数クロックを前記第2転送電極に印加する

CCDセンサ。

30

【請求項6】

請求項1から5の何れか1項に記載のCCDセンサにおいて、さらに、

前記CCD部の最終段から提供される前記電荷を、前記出力ゲートに転送する電荷転送拡散層

を有し、

前記電荷転送拡散層は、

前記CCD部の最終段から前記出力ゲートにかけて、電荷を転送する方向に垂直で、かつ、基板の面に平行な方向の長さが徐々に短い長さであり、

前記電荷転送拡散層の上層に備えられた電極は、

前記CCD部の最終段から前記出力ゲートにかけて、徐々に長いゲート長である

40

CCDセンサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に関し、特にCCD (Charge Coupled Device: 電荷結合素子) を用いた固体撮像装置に関する。

【背景技術】

【0002】

半導体技術の進歩に伴って、撮影対象物から発せられた光をレンズなどの光学系によって撮像素子の受光平面に結像させ、その発せられた光の明暗を電荷の量に光電変換し、そ

50

の電荷を順次読み出して電気信号に変換する半導体装置（以下、固体撮像装置と呼ぶ。）が普及してきている。一般的に普及している固体撮像装置には、CCD（Charge Coupled Device：電荷結合素子）が備えられている。CCDは、固体撮像装置が撮像した画像を電気信号に変換する動作において、受光素子から読み出された電荷を、電気信号に変換する回路に転送している。

#### 【0003】

半導体技術の微細化に伴って、単位面積当たりの画素数を増加させた受光素子を製造することが可能となり、高解像度の固体撮像装置を構成することが可能となってきている。一般的な固体撮像装置は、クロック生成回路を備えている。固体撮像装置のCCDは、そのクロック生成回路から供給されるクロックにตอบสนองして、受光素子から読み出された電荷を転送している。一般的な固体撮像装置では、互いに位相が反対のクロック（1、2）を用いてCCDを動作させている（例えば、特許文献1参照）。

10

#### 【0004】

図1は従来の固体撮像装置の構成を示す平面図である。図1を参照すると、従来の電荷転送装置100は、複数の電荷転送電極対110と、その電荷転送電極対110に印加される第1クロック1を伝送する第1クロック供給配線101と、その電荷転送電極対110に印加される第2クロック2を伝送する第2クロック供給配線102と、第3クロック1Lにตอบสนองして動作する出力段電極113と、出力ゲート104と、フローティングディフュージョン105と、出力回路106と、リセットゲート107とを含んで構成されている。また、電荷転送電極対110は、第1ポリシリ電極111と第2ポリシリ電極112とが組みになった構成である。また、従来の電荷転送装置100は、第1クロック1が印加される電荷転送電極対110と第2クロック2が印加される電荷転送電極対110とが交互に構成されている。

20

#### 【0005】

フローティングディフュージョン105は電荷検出用のディフュージョンである。nウェル内を転送されてきた信号電荷は、出力ゲート104を介してフローティングディフュージョン105に転送されている。出力ゲート104には、後述する固定の出力ゲート電圧（VOG1、VOG2）が印加されている。リセットゲート107は、フローティングディフュージョン105の電位を定期的リセットするためのリセットゲート電極である。リセットゲート107は、印加されるリセットパルスRにตอบสนองして、フローティングディフュージョン105の電位をリセットドレインの電位にリセットする。出力回路106は、フローティングディフュージョン105の電位にตอบสนองして出力信号を生成している。図1に示されているように、従来に電荷転送装置100において、電荷をフローティングディフュージョン105に転送する経路において、最終段の出力段電極113には、第3クロック1Lが印加されている。出力段電極113は、第3クロック1Lにตอบสนองして、転送されてきた電荷を出力ゲート104に供給している。

30

#### 【0006】

図2は、上述の電荷転送装置100において、図1のC-C'で示される部分の断面を示す断面図である。図2を参照すると、従来の電荷転送装置100は、n型半導体基板に形成されたpウェルと、そのpウェル上に形成された電荷を蓄積させるnウェルとを含んで構成されている。図2に示されているように、複数の電荷転送電極対110において、第1ポリシリ電極111の下層には、絶縁膜を介して非バリヤ領域（以下、ストレージ領域という）が構成されている。また、第2ポリシリ電極112の下層には、絶縁膜を介してバリヤ領域が構成されている。バリヤ領域は、p型不純物（例えばBイオン）を注入することによって形成され、同一転送電極下の転送チャンネルに電位差をつけている。電荷検出用のフローティングディフュージョン105は、出力ゲート104とリセットゲート107との間において、nウェルとpウェルとの間のpn接合を含んで構成されている。

40

#### 【0007】

CCDの最終転送電極である出力段電極113には、第3クロック1Lが印加されている。出力ゲート部104の第1出力ゲート電極には、第1の出力ゲート電圧VOG1が

50

印加され、第2出力ゲート電極には、第2の出力ゲート電圧 $V_{OG2}$ が印加されている。また、リセットゲート107にはリセットパルス $R$ が印加され、リセットドレイン108にはリセットドレイン電圧 $V_{RD}$ が印加されている。従来の電荷転送装置100において、第1の出力ゲート電圧 $V_{OG1}$ 、第2の出力ゲート電圧 $V_{OG2}$ およびリセットドレイン電圧 $V_{RD}$ の各々は定電位である。

【0008】

図3は、従来の電荷転送装置100に供給される信号波形を示すタイミングチャートである。図3に示されている第1クロック $\phi_1$ 、第2クロック $\phi_2$ 、第3クロック $\phi_3$ およびリセットパルス $R$ は、時間の経過に対応して変化する信号電圧である。図3の(a)は、第1クロック $\phi_1$ の動作波形を示す波形図である。図3の(a)を参照すると、第1クロック $\phi_1$ は、高電位側の電位を電位 $V_{1H}$ とし、低電位側の電位を電位 $V_{1L}$ としている。図3の(b)は、第2クロック $\phi_2$ の動作波形を示す波形図である。図3の(b)を参照すると、第2クロック $\phi_2$ は、高電位側の電位を電位 $V_{2H}$ とし、低電位側の電位を電位 $V_{2L}$ としている。図3の(c)は、第3クロック $\phi_3$ の動作波形を示す波形図である。図3の(c)を参照すると、第3クロック $\phi_3$ は、高電位側の電位を電位 $V_{3H}$ とし、低電位側の電位を電位 $V_{3L}$ としている。図3の(d)は、リセットパルス $R$ の動作波形を示す波形図である。図3の(d)を参照すると、リセットパルス $R$ は、高電位側の電位を電位 $V_{RH}$ とし、低電位側の電位を電位 $V_{RL}$ としている。

10

【0009】

図3を参照すると、時刻 $t_1$ から時刻 $t_4$ までの間に、第1クロック $\phi_1$ は、第1電位 $V_{1H}$ から第2電位 $V_{1L}$ になった後、再度第1電位 $V_{1H}$ になっている。このとき第2クロック $\phi_2$ は、第2電位 $V_{2L}$ から第1電位 $V_{2H}$ になった後、再度第2電位 $V_{2L}$ になっている。また、第3クロック $\phi_3$ は、このとき第1電位 $V_{3H}$ から第2電位 $V_{3L}$ になった後、再度第1電位 $V_{3H}$ になっている。更に、図3に示されているように、時刻 $t_3$ において、リセットパルス $R$ が印加されている。

20

【0010】

図4は、上述の時刻 $t_1$ から時刻 $t_4$ まで時間が経過した場合における電荷転送の様子を示す図である。図4の(a)は、時刻 $t_1$ における電荷の蓄積された状態を示している。図4の(b)は、時刻 $t_2$ における電荷の蓄積された状態を示している。図4の(c)は、時刻 $t_3$ における電荷の蓄積された状態を示している。図4の(d)は、時刻 $t_4$ における電荷の蓄積された状態を示している。

30

【0011】

時刻 $t_1$ において信号電荷 $Q_1$ は出力段電極113下のストレージ領域に蓄積されている。この信号電荷 $Q_1$ は、時刻 $t_2$ において出力ゲート104下を通過してフローティングディフュージョン105に注入される。時刻 $t_2$ で電圧として検出された信号電荷 $Q_1$ は、時刻 $t_3$ においてリセットゲート107に印加されるリセットパルス $R$ が電位 $V_{RH}$ となることによって、リセットドレイン108を通して外部に排出される。このとき、次の信号電荷 $Q_2$ が出力段電極113下のストレージ領域に蓄積される。続いて、時刻 $t_4$ において、リセットゲート107に電位 $V_{RL}$ のリセットパルス $R$ が印加されて、時刻 $t_1$ の状態に戻る。以下、これら一連の動作を繰り返すことによって信号電荷 $Q_1$ 、 $Q_2$ 、 $Q_3$ 、...が、出力電圧として順次検出される。

40

【0012】

【特許文献1】特開2001-68660号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

従来の電荷転送装置100では、電荷転送残りが発生することがある。図5は、上記の転送残りの様子を示す図である。従来の電荷転送装置100では、出力段電極113の前数段に備えられた電荷転送電極対110は、第1クロック $\phi_1$ および第2クロック $\phi_2$ に

50

えられた電荷転送電極対 1 1 0 の電極 L 長が、それよりも前に構成されている電荷転送電極対 1 1 0 の電極 L 長より長い場合がある。このとき、電荷転送残りが発生しない状態で転送されてきた電荷は、出力段電極 1 1 3 の前数段に備えられた電荷転送電極対 1 1 0 において、電荷を転送する時間が長くなり、電荷を転送する時間がかかる。また、電極 L 長が長くなることで、出力ゲート電極の縁電界効果 (fringing field effect: 電極の縁による電場の乱れの効果) が減るために Q 2 の電荷転送残りが発生する場合がある。

【 0 0 1 4 】

また、従来の電荷転送装置 1 0 0 においては、C C D の出力にカップリングノイズが発生する場合がある。図 6 は、従来の電荷転送装置 1 0 0 における C C D の動作クロックと出力信号波形とを示すタイミングチャートである。図 6 を参照すると、電荷を転送する期間の中で時刻 t 4 から時刻 t 6 の間は第 1 クロック 1 の信号は立ち下がり、第 2 クロック 2 の信号は立ちあがる期間である。また、時刻 t 4 から時刻 t 5 の間は第 3 クロック 1 L が立ち下がる期間である。

10

【 0 0 1 5 】

第 1 クロック 1、第 2 クロック 2 に接続された出力ゲート電極間の端子間容量は水平画素数分の C C D の繰り返し部の数百 p [ F ] である。しかしながら、C C D シボリ部の電極数は数段であるため、第 3 クロック 1 L 端子容量は数十 p [ F ] 以下である。そのため、第 1 クロック 1、第 2 クロック 2、第 3 クロック 1 L に印加されたクロック信号の伝達において、第 3 クロック 1 L の転送電極の C R 時定数が第 1 クロック 1、第 2 クロック 2 の転送電極より小さくなる。故に時刻 t 4 から時刻 t 5 の間において、第 1 クロック 1、第 2 クロック 2 の波形が第 3 クロック 1 L より鈍くなる。

20

【 0 0 1 6 】

第 3 クロック 1 L は、第 1 クロック 1 および第 2 クロック 2 と C R 時定数が異なる。そのため、第 3 クロック 1 L が立ち下がる期間は時刻 t 4 から時刻 t 5 までとなる。第 3 クロック 1 L が印加される転送電極から電荷検出部へのカップリングノイズが混入し、図 6 の ( d ) に示されるように出力部にカップリングノイズが出現する。この第 3 クロック 1 L に起因するカップリングノイズが混入することで、実質的な信号期間が減ってしまい、C C D の高速動作時においては、信号の安定期間が取れなくなる場合がある。

【 課題を解決するための手段 】

30

【 0 0 1 7 】

以下に、[ 発明を実施するための最良の形態 ] で使用される番号を用いて、課題を解決するための手段を説明する。これらの番号は、[ 特許請求の範囲 ] の記載と [ 発明を実施するための最良の形態 ] との対応関係を明らかにするために付加されたものである。ただし、それらの番号を、[ 特許請求の範囲 ] に記載されている発明の技術的範囲の解釈に用いてはならない。

【 0 0 1 8 】

上記課題を解決するために、出力ゲート ( 7 ) と、前記出力ゲート ( 7 ) に電荷を転送する C C D 部 ( 1 - 1 ) と、前記出力ゲート ( 7 ) と前記 C C D 部 ( 1 - 1 ) との間に配置され、互いに位相が反転したクロック ( 1 L , 2 L ) が供給される第 1 転送電極 ( 5 ) および第 2 転送電極 ( 6 ) とを有する固体撮像装置 ( C C D センサ ) を構成する。ここにおいて、その C C D センサは、前記 C C D 部 ( 1 - 1 ) に供給されるクロック ( 1 , 2 ) と、前記第 1 転送電極 ( 5 ) および前記第 2 転送電極 ( 6 ) に供給されるクロック ( 1 L , 2 L ) とが異なるドライバ回路から出力されることを特徴とする。

40

第 1 転送電極に供給されるクロック ( 1 L ) と第 2 転送電極に供給されるクロック ( 2 L ) の信号は、電圧に対して対称的な波形をしており、第 1 転送電極に供給されるクロック ( 1 L ) が立ち上がる期間と第 2 転送電極に供給されるクロック ( 2 L ) が立ち下がる期間が同じである。そのため、それぞれの電荷検出部へのカップリングの影響がプラスマイナスで相殺される。

【 発明の効果 】

50

## 【 0 0 1 9 】

本発明によると、カップリングノイズを低減させることが可能と固体撮像装置を構成することができる。また、高速転送時における転送不良の発生を抑制する固体撮像装置を構成することができる。

## 【 発明を実施するための最良の形態 】

## 【 0 0 2 0 】

以下に、図面を参照して、本発明を実施するための最良の形態について説明を行う。なお、以下の実施形態において、固体撮像装置に備えられたCCDが、イオン注入障壁型2相駆動CCDである場合を例に説明を行う。

## 【 0 0 2 1 】

## [ 第 1 の実施形態 ]

図7は、本発明を実施するための第1の形態の固体撮像装置の構成を例示する平面図である。本実施形態の固体撮像装置は、電荷の転送を行う電荷転送部1と、電荷転送部1に動作クロックを供給するクロック生成部2と、出力回路12とを含んで構成されている。電荷転送部1は、第2クロック2にตอบสนองして動作する第2クロック電極対3と、第1クロック1にตอบสนองして動作する第1クロック電極対4と、第4クロック2Lにตอบสนองして動作する第4クロック電極対5と、第3クロック1Lにตอบสนองして動作する第3クロック電極対6と、出力ゲート7と、フローティングダイオード9と、リセットゲート10と、リセットドレイン11とを含んで構成されている。図7を参照すると、第2クロック電極対3、第1クロック電極対4、第4クロック電極対5、第3クロック電極対6および出力ゲート7は平行に構成され、それぞれの下層にはn型拡散層8が構成されている。また、電荷転送部1は、第1転送領域1-1と第2転送領域1-2の二つの領域を含んで構成されている。第1転送領域1-1に対応するnウェル8は、幅Wを保持して構成されている。図7に示されているように第2転送領域1-2に対応するn型拡散層8は、出力ゲート電極にかけて電荷転送領域の幅Wが徐々に狭くなっている。

## 【 0 0 2 2 】

図7を参照すると、第1転送領域1-1は、第2クロック電極対3と第1クロック電極対4とを備えて構成されている。第2転送領域1-2は、第4クロック電極対5と、第3クロック電極対6と、出力ゲート7とを含んで構成されている。第1転送領域1-1を構成する第2クロック電極対3は、第2クロック第1電極3-1と第2クロック第2電極3-2とを含んで構成され、第1クロック電極対4は、第1クロック第1電極4-1と第1クロック第2電極4-2とを含んで構成されている。また、第2転送領域1-2を構成する第4クロック電極対5は、第4クロック第1電極5-1と第4クロック第2電極5-2とを含んで構成されている。同様に、第3クロック電極対6は、第3クロック第1電極6-1と第3クロック第2電極6-2とを含んで構成され、出力ゲート7は、出力ゲート第1電極7-1と出力ゲート第2電極7-2とを含んで構成されている。

## 【 0 0 2 3 】

フローティングダイオード9は、nウェル8を転送されてきた信号電荷を受け、その信号電荷が出力回路12に読み出されるまで保持している。リセットゲート10には、リセットパルス供給配線35を介してリセットパルスRが供給される。リセットゲート10は、そのリセットパルスRにตอบสนองして、フローティングダイオード9に保持されている信号電荷を定期的リセットドレイン11に提供している。

## 【 0 0 2 4 】

図7に示されているように、出力回路12は、出力信号生成14と抵抗15とを含んで構成されている。出力信号生成14は、フローティングダイオード9に接続されたゲートを有するMOSトランジスタである。出力信号生成14の電源端には電源電圧VDDが供給され、出力信号生成14の接地端は抵抗15を介して接地されている。出力回路12は、この構成によって出力プリアンプとして作用し、出力信号Voutを、出力端子13を介して出力している。

## 【 0 0 2 5 】

10

20

30

40

50

また、図7に示されているように、クロック生成部2は、クロック生成回路21とインバータ22とを含んで構成されている。クロック生成回路21は、基準クロックに基づいて、第1クロック 1、第2クロック 2、第3クロック 1Lおよび第4クロック 2Lを生成している。クロック生成回路21から出力される各クロックは、インバータ22で波形整形され信号線(31~34)に供給されている。クロック生成回路21から出力される第2クロック 2は、第2クロック供給線31を介して第2クロック電極対3を構成する第2クロック第1電極3-1と第2クロック第2電極3-2とに印加されている。クロック生成回路21から出力される第1クロック 1は、第1クロック供給線32を介して第1クロック電極対4を構成する第1クロック第1電極4-1と第1クロック第2電極4-2とに印加されている。クロック生成回路21から出力される第4クロック 2Lは、第4クロック供給線33を介して第4クロック電極対5を構成する第4クロック第1電極5-1と第4クロック第2電極5-2とに印加されている。クロック生成回路21から出力される第4クロック 2Lは、第4クロック供給線33を介して第4クロック電極対5を構成する第4クロック第1電極5-1と第4クロック第2電極5-2とに印加されている。クロック生成回路21から出力される第3クロック 1Lは、第3クロック供給線34を介して第3クロック電極対6を構成する第3クロック第1電極6-1と第3クロック第2電極6-2とに印加されている。

#### 【0026】

図8は、本実施形態の電荷転送部1の断面を例示する断面図である。図8に示されている断面は、上述の平面図におけるA-A'に対応した断面を示している。図8を参照すると、本実施形態の電荷転送部1は、n型半導体基板17の上層に、Pウェル16が形成され、そのPウェル16の上層にn型拡散層8が形成されている。n型拡散層8の上層には、絶縁膜を介して各電極対(3、4、5、6)が構成されている。図8に示されているように、各電極対(3、4、5、6)の第1電極(3-1、4-1、5-1、6-1)の下層には、絶縁膜を介してバリア領域が構成されている。バリア領域は、p型不純物(例えばBイオン)を注入することによって形成され、同一転送電極下の転送チャンネルに電位差をつけている。また、各電極対(3、4、5、6)の第2電極(3-2、4-2、5-2、6-2)の下層には、転送チャンネルで電荷を蓄積するためのストレージ領域が構成されている。電荷検出用のフローティングダイオード9は、出力ゲート7とリセットゲート10との間において、n型拡散層8とPウェル16との間のpn接合を含んで構成されている。

#### 【0027】

図9は、本実施の形態において、電荷転送部1を動作させるための信号の波形を例示するタイミングチャートである。図9の(a)は、時間経過に対応した第1クロック 1の電圧波形を示している。第1電位V1Hは第1クロック 1の高位側の電位を示し、第2電位V1Lは第1クロック 1の低位側の電位を示している。図9の(b)は、時間経過に対応した第2クロック 2の波形を示している。第1電位V2Hは第2クロック 2の高位側の電位を示し、第2電位V2Lは第2クロック 2の低位側の電位を示している。図9の(c)は、時間経過に対応した第3クロック 1Lの波形を示している。

#### 【0028】

第1電位V3Hは第3クロック 1Lの高位側の電位を示し、第2電位V3Lは第3クロック 1Lの低位側の電位を示している。図9の(d)は、時間経過に対応した第4クロック 2Lの波形を示している。第1電位V4Hは第4クロック 2Lの高位側の電位を示し、第2電位V4Lは第4クロック 2Lの低位側の電位を示している。図9の(e)は、時間経過に対応したリセットパルス Rの波形を示している。第1電位VRHはリセットパルス Rの高位側の電位を示し、第2電位VRLはリセットパルス Rの低位側の電位を示している。

#### 【0029】

図9の(f)は、時間経過に対応した第1の出力ゲート電圧VOG1の電圧を示している。第1の出力ゲート電圧VOG1は、出力ゲート第1電極7-1に印加される電圧であ

10

20

30

40

50

り、出力ゲート第1電極7-1の下の電荷転送チャネルの電位（以下、チャネル電位 $v_1$ という）が、第3クロック電極対6に第2電位 $V_{1L}$ の第3クロック1Lが印加された時の転送電極下のストレージ領域のチャネルの電位（以下、チャネル電位 $v_{SL}$ という）より高く、なおかつ、第3クロック電極対6に第1電位 $V_{1H}$ の第3クロック1Lが印加されたときの転送電極下のストレージ領域のチャネルの電位（以下、チャネル電位 $v_{SH}$ という）よりも低くなるように設定されることが好ましい。

【0030】

図9の(g)は、時間経過に対応した第2の出力ゲート電圧 $V_{OG2}$ の電圧を示している。第2の出力ゲート電圧 $V_{OG2}$ は、出力ゲート第2電極7-2下の電荷転送チャネルの電位（以下、チャネル電位 $v_2$ という）が、出力ゲート第1電極7-1下のチャネル電位 $v_1$ より高くなるように設定されることが好ましい。図9の(h)は、時間経過に対応したリセットドレイン電圧 $V_{RD}$ の電圧を示している。リセットゲート10に印加されるリセットパルス $R$ の第1電位 $V_{RH}$ は、そのときのリセットゲート電極下のチャネルの電位（以下、チャネル電位 $v_{RH}$ という）リセットドレイン11に印加されるリセットドレイン電圧 $V_{RD}$ より高くなるように設定されることが好ましい。

10

【0031】

図9を参照すると、時刻 $t_{01}$ において、第1クロック1が電位 $V_{1H}$ （Highレベル）になっている。またこのとき第3クロック1Lが電位 $V_{3H}$ （Highレベル）となっている。時刻 $t_{02}$ において、第1クロック1が電位 $V_{1L}$ に達し、このとき第2クロック2が電位 $V_{2H}$ に達する。時刻 $t_{03}$ において、リセットパルス $R$ がHighレベルに達し、時刻 $t_{04}$ において、時刻 $t_{01}$ と同様に、第1クロック1が電位 $V_{1H}$ （Highレベル）になっている。

20

【0032】

図10は、上述の動作クロックにตอบสนองして電荷転送部1が電荷を転送する様子を示す図である。図10を参照すると、時刻 $t_1$ において信号電荷 $Q_1$ は第3クロック電極対6下のストレージ領域（第3クロック第1電極6-1下方の拡散領域）に蓄積されている。この信号電荷 $Q_1$ は、時刻 $t_2$ において出力ゲート第1電極7-1、出力ゲート第2電極7-2下を通過してフローティングダイオード9に注入される。信号電荷 $Q_1$ は、電圧として検出される。

【0033】

その後時刻 $t_3$ において、リセットゲート10にリセットパルス $R$ の第1電位 $V_{RH}$ が印加されることによってリセットドレイン11を通して外部に排出される。このとき、次の信号電荷 $Q_2$ が第3クロック電極対6下のストレージ領域（第3クロック第1電極6-1下方の拡散領域）に蓄積される。続いて、時刻 $t_4$ において、リセットゲート10に第2電位 $V_{RL}$ のリセットパルス $R$ が印加されて、時刻 $t_1$ と同様の状態になる。以下、これら一連の動作を繰り返すことによって信号電荷 $Q_1$ 、信号電荷 $Q_2$ 、信号電荷 $Q_3$ 、...が出力電圧として順次検出される。

30

【0034】

以下に、図面を参照して、動作クロックと出力電圧との対応に関して説明を行う。図11は、上述の動作クロック（1、2、1Lおよび2L）とその動作クロックに対応して出力される出力電圧 $V_{out}$ を例示するタイミングチャートである。図11の(a)には、時間経過に対応した第1クロック1の電圧波形が示されている。図11の(b)には、時間経過に対応した第2クロック2の波形が示されている。図11の(c)には、時間経過に対応した第3クロック1Lの波形が示されている。図11の(d)には、時間経過に対応した第4クロック2Lの波形が示されている。図11の(e)には、上記の各クロックに基づいた出力電圧 $V_{out}$ の波形が示されている。

40

【0035】

図11を参照すると、電荷を転送する期間の中で時刻 $t_{11}$ から時刻 $t_{13}$ の間（または、時刻 $t_{14}$ から時刻 $t_{16}$ の間や時刻 $t_{17}$ から時刻 $t_{19}$ の間）は、第1クロック1の信号は立ち下がり、第2クロック2の信号は立ち上がる期間である。また、時刻

50

t 1 1 から時刻 t 1 2 の間（または、時刻 t 1 4 から時刻 t 1 5 の間や時刻 t 1 7 から時刻 t 1 8 の間）は第 3 クロック 1 L が立ち下がり、第 4 クロック 2 L が立ち上がる期間である。

【 0 0 3 6 】

図 1 1 を参照すると、第 1 クロック 1 と第 2 クロック 2 の波形は、第 3 クロック 1 L と第 4 クロック 2 L の波形よりも鈍っている。この波形の鈍りは、第 2 クロック供給線 3 1、第 1 クロック供給線 3 2 に接続された出力ゲート電極間の端子間容量に起因している。本実施形態の電荷転送部 1 において、出力ゲート電極間の端子間容量は、第 1 転送領域 1 - 1 の電極数に対応して数百 p [ F ] である。第 2 転送領域 1 - 2 の電極数は数段であるため、第 4 クロック供給線 3 3、第 3 クロック供給線 3 4 の端子間容量は数十 p [ F ] 以下となる。したがって、第 2 クロック供給線 3 1、第 1 クロック供給線 3 2、第 4 クロック供給線 3 3 および第 3 クロック供給線 3 4 に印加されたクロック信号の伝達において、第 4 クロック供給線 3 3、第 3 クロック供給線 3 4 の転送電極の C R 時定数が第 2 クロック供給線 3 1、第 1 クロック供給線 3 2 の転送電極より小さくなる。

10

【 0 0 3 7 】

図 1 2 は、本実施形態の動作クロックに対応して出力電圧に現れるノイズの状態を例示する波形図である。上述のように、電荷を転送する期間の中で時刻 t 1 1 から時刻 t 1 3 の間は第 1 クロック 1 の信号は立ち下がり、第 2 クロック 2 の信号は立ちあがる期間である。また、時刻 t 1 1 から時刻 t 1 2 の間は第 3 クロック 1 L が立ち下がり、第 4 クロック 2 L が立ち上がる期間である。

20

【 0 0 3 8 】

第 3 クロック 1 L、第 4 クロック 2 L は第 1 クロック 1、第 2 クロック 2 と C R 時定数が異なっている。そのため、第 3 クロック 1 L が立ち下がり第 4 クロック 2 L が立ち上がる期間は時刻 t 1 1 から時刻 t 1 2 までとなる。このとき、第 3 クロック 1 L と第 4 クロック 2 L の信号は、電圧に対して対称的な波形をしており、第 3 クロック 1 L が立ち上がる期間と第 4 クロック 2 L が立ち下がる期間が同じである。そのため、それぞれの電荷検出部へのカップリングの影響がプラスマイナスで相殺され、第 3 クロック 1 L、第 4 クロック 2 L の転送電極から電荷検出部へのカップリングノイズは、図 1 2 の実線のように出力部に混入する。

【 0 0 3 9 】

また、同じ転送電極であっても第 1 クロック 1、第 2 クロック 2 の転送電極から電荷検出部にカップリングノイズが混入する影響が比較的少ない。その理由は第 1 クロック 1 と第 2 クロック 2 の信号は電圧に対して対称的な波形をしており、第 1 クロック 1 が立ち上がる期間と第 2 クロック 2 が立ち下がる期間が同じであるため、それぞれの電荷検出部へのカップリングの影響がプラスマイナスで相殺されるからである。したがって、従来の固体撮像装置では、第 3 クロック 1 L からのカップリングノイズの混入で、C C D の高速動作時において実質的な信号期間が減ってしまっているが、図 1 2 に示されているように、本実施形態の電荷転送部 1 は、信号の安定期間が減少することを抑制している。

30

【 0 0 4 0 】

上述したように、本実施形態の電荷転送部 1 において、第 1 転送領域 1 - 1 はフローティングダイオード 9 に向かって容易に信号電荷を転送できるように、第 1 転送領域 1 - 1 の最終段の転送電極から出力ゲート 7 にかけて電荷転送領域の幅 W を徐々に狭くし、第 2 転送領域 1 - 2 のストレージ電極の L 長を第 1 転送領域 1 - 1 のストレージ電極の L 長よりも広げる構造にしている。

40

【 0 0 4 1 】

図 1 3 は、本実施形態の固体撮像装置の断面を例示する断面図である。図 1 3 を参照すると、本実施形態の電荷転送部 1 には、フローティングダイオード 9 の接合容量である第 1 容量 C 1 と、フローティングダイオード 9 とリセットゲート 1 0 の間のカップリング容量である第 2 容量 C 2 と、フローティングダイオード 9 と出力ゲート第 2 電極 7 - 2 の間

50

のカップリング容量である第3容量 $C_3$ と、フローティングダイオード9から出力信号生成14への配線の配線容量である第4容量 $C_4$ と、出力信号生成14の入力容量である第5容量 $C_5$ とが構成される。このとき、電荷検出用のフローティングダイオード9の電位変化を $V$ とすると、 $V$ は、次の(1)式のように表される。 $V = Q_1 / (C_1 + C_2 + C_3 + C_4 + C_5) \dots (1)$

この電位変化 $V$ は出力信号生成14と抵抗15により構成される出力プリアンプに入力され、その出力端子13から出力電圧 $V_{out}$ として検出される。

【0042】

この出力電圧 $V_{out}$ は抵抗15の抵抗値を $R$ 、出力信号生成14の相互コンダクタンスを $g_m$ として次の(2)式のように表すことができる。 $V_{out} = V \cdot g_m \cdot R / (1 + g_m \cdot R) \dots (2)$

したがって、(1)式および(2)式より、

$$V_{out} = Q_1 \cdot g_m \cdot R / (1 + g_m \cdot R) (C_1 + C_2 + C_3 + C_4 + C_5) \dots (3)$$

を得ることができる。

【0043】

(3)式から明らかのように、信号電荷 $Q$ に対してできるだけ大きな出力電圧 $V_{out}$ を得るには第1容量 $C_1$ ～第5容量 $C_5$ の各容量の低減が必要であり、そのためにはフローティングダイオード9の面積をできるだけ小さくする必要がある。

【0044】

一方、最大信号電荷量 $Q_{MAX}$ は、転送電極下のバリヤ領域のチャネル電位とストレージ領域のチャネル電位との電位差(以下、電位差 $v_{BS}$ と呼ぶ)を用いて次の(4)式のように表すことができる。

$$Q_{MAX} = K \cdot v_{BS} \cdot W \cdot L \dots (4)$$

ここで、 $K$ は比例定数、 $W$ はストレージ領域の電荷転送チャネル幅、 $L$ は同じくストレージ領域の電荷転送チャネル長である。

【0045】

固体撮像素子、例えばエリアセンサの水平転送部としてこのイオン注入障壁型2相駆動CCDを用いる場合、ストレージ領域の電荷転送チャネル長 $L$ は固体撮像素子のサイズと水平画素数によって決まってしまう。また、電位差 $v_{BS}$ は駆動電圧(例えば5V)との関係上安易に変更することができない。したがって、最大信号電荷量 $Q_{MAX}$ を大きくするには、ストレージ領域の電荷転送チャネル幅 $W$ をなるべく大きくする必要があり、電荷検出用のフローティングダイオード9に向かって電荷が転送しやすいように、電荷転送領域の幅を徐々に狭くしている。

【0046】

CCDの繰り返し部と同じ最大電荷容量を確保するために、電荷転送チャネルの $W$ 幅を狭くした分、前述の

$$Q_{MAX} = K \cdot v_{BS} \cdot W \cdot L \dots (4)$$

の関係から、必然的に第2転送領域1-2の $L$ 長を第1転送領域1-1の $L$ 長よりも長くしている。

【0047】

図13に示されているように、第1転送領域1-1の最終段の電極から出力ゲート第2電極7-2にかけての電荷転送領域の幅 $W$ を徐々に狭くした第2転送領域1-2は、幅 $W$ が狭くなっている。この場合において、第1転送領域1-1と同じ最大信号電荷量 $Q_{MAX}$ を取るために、第4クロック電極対5と第3クロック電極対6のストレージ領域に対応する電極(5-2、6-2)の長さ $L_1$ 、 $L_2$ 、 $L_3$ および $L_4$ は、第1転送領域1-1の第2クロック第2電極3-2と第1クロック第2電極4-2の長さ $L$ よりも長い構造( $L_1$ 、 $L_2$ 、 $L_3$ 、 $L_4 > L$ )となっている。なお、ここにおいて $L_1$ 、 $L_2$ 、 $L_3$ および $L_4$ の少なくとも一つが長さ $L$ よりも長い構造であることが好ましい。

【0048】

10

20

30

40

50

図14は、本実施形態の固体撮像装置を高速動作させる場合における動作クロックの波形を例示するタイミングチャートである。図14に破線で示されている波形は、通常CCD駆動時のクロック波形である。また、図14に実線で示されている波形は、通常転送周波数の3倍の高速CCD転送を実行する場合のクロック波形である。上述のように、通常動作時において、第1クロック 1のHighレベルは第1電位V1Hであり、Lowレベルは第2電位V1Lである。同様に、第2クロック 2のHighレベルは第1電位V2Hであり、Lowレベルは第2電位V2Lである。第3クロック 1LのHighレベルは第1電位V3Hであり、Lowレベルは第2電位V3Lである。第4クロック 2LのHighレベルは第1電位V4Hであり、Lowレベルは第2電位V4Lである。本実施の形態において、クロック生成回路から出力されたときの各クロックの電圧レベルは、

10

第1クロックの第1電位V1H  
 = 第2クロックの第1電位V2H  
 = 第3クロックの第1電位V3H  
 = 第4クロックの第1電位V4H  
 となる。また、

第1クロックの第2電位V1L  
 = 第2クロックの第2電位V2L  
 = 第3クロックの第2電位V3L  
 = 第4クロックの第2電位V4L  
 である。

20

【0049】

第1転送領域1-1における端子間容量は、第1転送領域1-1に備えられた第2クロック電極対3と第1クロック電極対4との数に応じた値となる。高速CCD転送をした場合のクロック波形の振幅電圧は、そのときのCR時定数に起因する遅延に応じて、通常CCD駆動時のクロック同じ電位(第1電位V1Hと第2電位V1L)まで到達する前に反転動作をしてしまう。したがって、図14を参照すると、高速動作時の第1クロック 1は、第3電位V1H'と第4電位V1L'のように、通常駆動時の振幅電圧に比べ振幅電圧が小さくなる。また、同様に第2クロック 2は、第3電位V2H'と第4電位V2L'の振幅電圧になる。

30

【0050】

ここにおいて、第2転送領域1-2の電極数は数段であるため、第3クロック 1L、第4クロック 2L端子間容量は第1クロック 1、第2クロック 2と比較してCR時定数が小さい。そのため、CR時定数に起因する遅延が少ないので、高速CCD転送をした場合のクロック波形の振幅電圧は通常CCD駆動時の第1電位V1Hと第2電位V1Lと同じ電圧レベルまで到達する。

【0051】

上述のように、従来の固体撮像装置では第2転送領域1-2の転送電極が第1クロック 1、第2クロック 2で駆動されている。そのため、第2転送領域1-2には第1転送領域1-1と同じ振幅電圧

40

$|V1H' - V1L'|$   
 が印加されている。

【0052】

従来の固体撮像装置では、高速動作時に振幅電圧が $|V1H' - V1L'|$ であっても、第1転送領域1-1で、転送残りが発生しないように設定されている。この場合において、第2転送領域1-2では、電極L長が第1転送領域1-1の電極L長より長くなっているため、電荷を転送するために要する時間が長くなる。したがって、従来の固体撮像装置では上述したように、第2転送領域1-2においてQ2の電荷転送残りが発生する場

【0053】

50

図15は、本実施形態における、CCD高速転送時の電荷転送のポテンシャルの関係を示す図である。図15に破線で示されているポテンシャルの図は、第1クロック 1が第1電位V1H、第2クロック 2が第2電位V2L、第3クロック 1Lが第1電位V3H、第4クロック 2Lが第2電位V4Lのときのチャンネル電位を示している。また図15に破線で示されているポテンシャルの図は、第1クロック 1が第2電位V1L、第2クロック 2が第1電位V2H、第3クロック 1Lが第2電位V3L、第4クロック 2Lが第1電位V4Hのときのチャンネル電位を示している。

【0054】

本実施形態において、第2転送領域1-2に備えられた電極に印加される第3クロック 1L、第4クロック 2Lを供給するクロック配線(33、34)は、第2クロック供給線31、第1クロック供給線32と別配線で構成されている。上述のように、第4クロック供給線33を介して第3クロック 1Lを供給し、第3クロック供給線34を介して第4クロック 2Lを供給しているため、それらを介して伝達される第3クロック 1Lと第4クロック 2Lは、

|V1H - V1L|

に相当する振幅電圧をする。

【0055】

したがって、第4クロック電極対5と第3クロック電極対6のストレージ領域のチャンネル電位は、第1転送領域1-1のチャンネル電位よりV1[V]深くなる。図15に示されているように、本実施形態の固体撮像装置では、電位差による電極の縁による電場の乱れの効果がかかり易くなり、第2転送領域1-2の電荷転送不良の発生を抑制することが可能になる。

【0056】

[第2の実施形態]

以下に、図面を参照して、本発明を実施するための第2の形態について説明を行う。以下に述べる実施形態において、上述の実施形態の説明で参照した図面を同じ符号が付されている要素は、第1の実施形態と同様の構成・動作である。したがって、以下の説明において、第1の実施形態と同じ符号が付されている要素に関しては、重複する説明を省略する。

【0057】

図16は、第2の実施形態の固体撮像装置の構成を例示する平面図である。図16を参照すると、第2の実施形態の固体撮像装置は、電荷転送部1とクロック生成部2とを含んで構成されている。その電荷転送部1は、第5クロック 1L'に反応して動作する第5クロック電極対6aを含んで構成されている。これによって、第2の実施形態の固体撮像装置は、第5クロック電極対6aを第5クロック 1L'にすることで2画素加算のタイミングを実現している。また、そのクロック生成部2は、クロック生成回路23を備え、そのクロック生成回路23は、第1クロック 1、第2クロック 2、第3クロック 1Lおよび第4クロック 2Lに加え、更に、第5クロック 1L'を生成している。図16に示されているように、第5クロック電極対6aは、第5クロック第1電極6a-1と第5クロック第2電極6a-2とを含んで構成されている。その第5クロック第1電極6a-1と第5クロック第2電極6a-2とは、上述の第5クロック 1L'が印加されている。

【0058】

図17は、第2の実施形態における固体撮像装置の断面を例示する断面図である。図17を参照すると、第2の実施形態の電荷転送部1は、出力ゲート7の前段に第5クロック電極対6aを備えて構成されている。図17に示されているように、第5クロック電極対6aは、前段の第4クロック電極対5から転送される電荷を、第5クロック 1L'に反応して出力ゲート7を介してフローティングダイオード9に転送している。

【0059】

図18は、第2の実施形態における電荷転送部1の動作クロックを示すタイミングチャ

10

20

30

40

50

ートである。図18を参照すると、第5クロック  $1L'$  の1周期は、第3クロック  $1L$  の3周期と同様であることが示されている。また、第5クロック  $1L'$  のHighレベルのときの電位は第1電位  $V5H$  であり、Lowレベルのときの電位は第2電位  $V5L$  である。図18に示されているように、時刻  $t21$  において、第1クロック  $1$  と第3クロック  $1L$  とはHighレベルであり、第2クロック  $2$  と第4クロック  $2L$  とはLowレベルである。このとき、第5クロック  $1L'$  は、第5クロック電極対  $6a$  にHighレベルを供給している。時刻  $t22$  において、第1クロック  $1$ 、第2クロック  $2$ 、第3クロック  $1L$ 、第4クロック  $2L$ 、第5クロック  $1L'$  の各々が反転している。時刻  $t23$  において、リセットパルス  $R$  が供給され、時刻  $t24$  において、リセット後の状態から、第5クロック  $1L'$  を除く各クロック ( $1$ 、 $2$ 、 $1L$  および  $2L$ ) が反転している。

10

#### 【0060】

図19は、第2の実施形態の電荷転送部1が、上述の動作クロックにตอบสนองして電荷を転送する様子を例示する図である。図19を参照すると、時刻  $t21$  において、信号電荷  $Q1$  は第5クロック第1電極  $6a-1$  下のストレージ領域に蓄積されている。この信号電荷  $Q1$  は、時刻  $t22$  においてそのまま保持された状態である。このとき(時刻  $t22$  において)、信号電荷  $Q1$  以外の信号電荷(信号電荷  $Q2$ 、信号電荷  $Q3$ 、および信号電荷  $Q4$  が転送されている。

#### 【0061】

時刻  $t23$  において、第5クロック第1電極  $6a-1$  下のストレージ領域に保持されていた信号電荷  $Q1$  に対し、転送されてきた信号電荷  $Q2$  の重ね合わせが実行される。さらに、時刻  $t24$  において、出力ゲート7下を通過してフローティングダイオード9に[ $6a$ ]で重ね合わされた信号電荷  $Q1+Q2$  が注入される。以下、これら一連の動作を繰り返すことによって信号電荷  $Q1+Q2$ 、信号電荷  $Q3+Q4$ 、...のように2画素加算の出力電圧として順次検出される。

20

#### 【0062】

図20は、第2の実施形態における出力電圧  $V_{out}$  の時間変化を示すタイミングチャートである。図20を参照すると、第2の実施形態の電荷転送部1において、出力電圧  $V_{out}$  のカップリングノイズが低減していることが示されている。第2の実施形態において、第5クロック  $1L'$  のクロック波形は第4クロック  $2L$ 、第3クロック  $1L$  と同じ遅延タイミングで変動している。そのため、第1の実施形態での動作と同様に、カップリングノイズが低減することとなる。

30

#### 【0063】

また、第2の実施形態における固体撮像装置は、第1の実施形態の固体撮像装置と同様に、高速動作時の電荷の転送不良を抑制することができる。図21は、第2の実施形態における高速動作時の電荷転送を示す図である。

#### 【0064】

図21の破線は、第1クロック  $1$  が第1電位  $V1H$ 、第2クロック  $2$  が第2電位  $V2L$ 、第3クロック  $1L$  が第1電位  $V3H$ 、第4クロック  $2L$  が第2電位  $V4L$ 、第5クロック  $1L'$  が第1電位  $V5H$  のときのチャンネル電位を示している。また図21の実線は、第1クロック  $1$  が第2電位  $V1L$ 、第2クロック  $2$  が第1電位  $V2H$ 、第3クロック  $1L$  が第2電位  $V3L$ 、第4クロック  $2L$  が第1電位  $V4H$ 、第5クロック  $1L'$  が第2電位  $V5L$  のときのチャンネル電位を示している。図21を参照すると、第1の実施形態と同様に、第2転送領域1-2におけるストレージ領域のチャンネル電位は、第1転送領域1-1のチャンネル電位より  $V1[V]$  深くなっている。そのため、第2の実施形態の固体撮像装置は、第2転送領域1-2の電荷の転送不良の発生を抑制することができる。

40

#### 【0065】

このように、第5クロック電極対  $6a$  を第5クロック  $1L'$  で駆動することで、電荷を重ねて検出するタイミングにする駆動方法を適用する場合に、カップリングノイズを低

50

減させることが可能となる。また、高速転送時における第2転送領域1-2での転送不良の発生を抑制することができる。

【0066】

[第3の実施形態]

図22は、本発明の固体撮像装置における、第3の実施形態の構成を例示する平面図である。図22を参照すると、第3の実施形態におけるクロック生成部2は、複数のインバータ(22-1~22-4)を含んで構成されている。図22に示されているように、第3の実施形態において、第1インバータ22-1の入力端と第3インバータ22-3の入力端は、第1ノードN1に接続されている。同様に、第2インバータ22-2の入力端と第4インバータ22-4の入力端は、第2ノードN2に接続されている。上述のようなクロック生成部2を構成することで、クロック生成回路23の出力配線を減らすことが可能になる。

10

【0067】

なお、上述してきた複数の実施形態において、その構成・動作に矛盾が生じない範囲において、各実施形態を組み合わせることも可能である。ここで上記してきた本願発明を纏めると、本願発明の固体撮像装置は、出力ゲートと、第1クロック1と第2クロック2とにตอบสนองして電荷を転送する電荷転送部と、第1クロック1と第2クロック2とを生成するクロック生成部とから構成されている。その電荷転送部は、出力ゲートの前段に構成されている第3クロック電極対と、その第3クロック電極対の前段に構成されている第4クロック電極対とを備えている。クロック生成部は、第3クロック電極対に、第3クロック1Lを印加し、第4クロック電極対に、第3クロック1Lを反転させた第4クロック2Lを印加している。

20

【0068】

このクロック生成部は、第1クロック供給線32を介して第1クロック1を前記電荷転送部に供給し、第2クロック供給線31を介して第2クロック2を電荷転送部に供給している。ここにおいて、第1クロック供給線32と第2クロック供給線31とは異なる第3クロック供給線34を介して第3クロック1Lを第3クロック電極対に供給し、第1クロック供給線32と第2クロック供給線31とは異なる第4クロック供給線33を介して第4クロック2Lを第4クロック電極対に供給している。

【0069】

この場合において、第3クロック1Lは、第1クロック1と同相のクロックで構成されている。また、第4クロック2Lは、第2クロック2と同相のクロックで構成されている。また、第3クロック供給線34は、第3クロック電極対以外の電極には接続されていない。同様に、第4クロック2Lは第4クロック電極対以外の電極には接続されていない。

30

【0070】

また、本願発明の固体撮像装置において、さらに、第5クロック電極対6aを有する構成であっても良い。この第5クロック電極対6aは、第3クロック電極対(または、4クロック電極対)と出力ゲートとの間に構成されている。クロック生成部は、第5クロック電極対6aに、第3クロック1Lを整数倍した第5クロック1Lを供給する。

40

【0071】

また、高速動作時には、クロック生成部は、第1クロック1の周波数を上げた高速第1クロックと、第2クロック2の周波数を上げた高速第2クロックとを電荷転送部の第3クロック電極対第4クロック電極対以外の電極に供給する。このときに、第3クロック1Lの周波数を上げた高速第3クロック1Lを第3クロック電極対に印加し、第4クロック2Lの周波数を上げた高速第4クロック2Lを第4クロック電極対に印加することで、高速動作に対応している。

【0072】

[第4の実施形態]

以下に、図面を参照して、本発明の第4の実施形態について説明を行う。図23は、本

50

発明の固体撮像装置における、第4の実施形態の構成を例示する平面図である。図23を参照すると、第4の実施形態の固体撮像装置は、タイミングジェネレータ回路40と、第1クロックドライバ回路41と、第2クロックドライバ回路42と、第1パッド43と、第2パッド44とを含んで構成されている。

【0073】

図23に示されているように、本実施形態の固体撮像装置において、第1パッド43には第1クロックドライバ回路41からクロック信号が印加されている。また、第2パッド44には、第2クロックドライバ回路42からクロック信号が印加されている。ここにおいて、第1クロックドライバ回路41が供給するクロック信号と、第2クロックドライバ回路42が供給するクロック信号とは、位相が反転している。

10

【0074】

図23に示されているように、第1パッド43には、第2クロック供給線31と第4クロック供給線33とが接続されている。第2クロック供給線31と第4クロック供給線33とは、その一端が第1パッド43に接合され、かつ、第1パッド43以外の場所では互いに電氣的に接続することがない。すなわち、第2クロック供給線31と第4クロック供給線33とは、第1パッド43から枝分かれしている。同様に、第2パッド44には、第1クロック供給線32と第3クロック供給線34とが接続されている。第1クロック供給線32と第3クロック供給線34とは、その一端が第2パッド44に接合され、かつ、第2パッド44以外の場所では互いに電氣的に接続することがない。すなわち、第1クロック供給線32と第3クロック供給線34とは、第2パッド44から枝分かれしている。

20

【0075】

ここにおいて、第2クロック供給線31は、第1転送領域1-1の第2クロック電極対3(第2クロック第1電極3-1、第2クロック第2電極3-2)にクロック信号を供給し、第4クロック供給線33は、第2転送領域1-2(出力ゲート7と、第1転送領域1-1との間の領域)に配置された第4クロック電極対5にクロック信号を供給している。同様に、第1クロック供給線32は、第1転送領域1-1の第1クロック電極対4にクロック信号を供給し、第3クロック供給線34は、第2転送領域1-2に配置された第3クロック電極対6にクロック信号を供給している。

【0076】

図23に示されているように、本実施形態の固体撮像素子の電荷転送部1は、第4クロック供給線33と第3クロック供給線34を用いて、第2転送領域1-2に対応して備えられた電極(第4クロック電極対5、第3クロック電極対6)にクロック信号を供給している。第2転送領域1-2に対応して備えられた電極(第4クロック電極対5、第3クロック電極対6)は、第1転送領域1-1に対応して備えられた電極(第2クロック電極対3、第1クロック電極対4)よりも、数が少ない。したがって、第4クロック供給線33と第3クロック供給線34に接続される電極の数は、第2クロック供給線31と第1クロック供給線32に接続される電極よりも少なく構成されている。

30

【0077】

そのため、第2転送領域1-2に対応する電極(第4クロック電極対5、第3クロック電極対6)にクロック信号を供給する第4クロック供給線33、第3クロック供給線34の、電極に起因した寄生容量を小さくすることができる。これにより、共通のクロック配線を用いて電荷転送部1の電極にクロック信号を供給する場合に比べて、第2転送領域1-2に対応する電極(第4クロック電極対5、第3クロック電極対6)に印加されるクロック信号に、波形鈍りが生じることを抑制することができる。本実施形態の固体撮像装置は、上述の構成・動作により、高速な電荷の転送を可能することができる。また、本実施形態の固体撮像装置は、クロックバッファの数を少なくすることも可能である。

40

【0078】

[第5の実施形態]

以下に、図面を参照して、本発明の第5の実施形態について説明を行う。図24は、本発明の固体撮像装置における、第5の実施形態の構成を例示する平面図である。図24を

50

参照すると、第5の実施形態の固体撮像装置は、タイミングジェネレータ回路40と、第1クロックドライバ回路41と、第2クロックドライバ回路42と、第1パッド43と、第2パッド44とを含んで構成されている。

【0079】

第5の実施形態の固体撮像装置は、第4の実施形態の固体撮像装置と同様に、第1パッド43には第1クロックドライバ回路41からクロック信号が印加されている。また、第2パッド44には、第2クロックドライバ回路42からクロック信号が印加されている。ここにおいて、第1クロックドライバ回路41が供給するクロック信号と、第2クロックドライバ回路42が供給するクロック信号とは、位相が反転している。

【0080】

図24に示されているように、第1パッド43には、第2クロック供給線31が接続されている。また、第1パッド43は、第3ノードN3を介して第4クロック供給線33に接続されている。第2クロック供給線31と第4クロック供給線33との各々は、その一端が第3ノードN3に接合され、かつ、第3ノードN3以外の場所では互いに電氣的に接続することがない。すなわち、第2クロック供給線31と第4クロック供給線33とは、第3ノードN3から枝分かれしている。

同様に、第2パッド44には、第1クロック供給線32が接続されている。また、第2パッド44は、第4ノードN4を介して第3クロック供給線34に接続されている。第1クロック供給線32と第3クロック供給線34との各々は、その一端が第4ノードN4に接合され、かつ、第2パッド44以外の場所では互いに電氣的に接続することがない。すなわち、第1クロック供給線32と第3クロック供給線34とは、第4ノードN4から枝分かれしている。

【0081】

第1クロック供給線32と第2クロック供給線31とは、第1転送領域1-1に備えられた複数の電極にクロック信号を供給している。第4クロック供給線33は、第2転送領域1-2（出力ゲート7と、第1転送領域1-1との間の領域）に配置された第4クロック電極対5にクロック信号を供給している。第3クロック供給線34は、第2転送領域1-2に配置された第3クロック電極対6にクロック信号を供給している。

【0082】

図24に示されているように、第1パッド43を介して供給されるクロック信号は、第3ノードN3で分岐して第2クロック供給線31、第4クロック供給線33にそれぞれ供給されている。第4クロック供給線33に接続される電極の数は、第2クロック供給線31に接続される電極の数よりも少ない。そのため、第4クロック電極対5にクロック信号を供給する第4クロック供給線33の寄生容量は、第2クロック供給線31の寄生容量よりも小さくなる。同様に、第2パッド44を介して供給されるクロック信号は、第4ノードN4で分岐して第1クロック供給線32、第3クロック供給線34にそれぞれ供給されている。第3クロック供給線34に接続される電極の数は、第1クロック供給線32に接続される電極の数よりも少ない。そのため、第4クロック電極対5にクロック信号を供給する第4クロック供給線33の寄生容量は、第2クロック供給線31の寄生容量よりも小さくなる。これにより、第5の実施形態の固体撮像装置は、電荷転送部1の第2転送領域1-2に供給されるクロック波形の鈍りを小さくすること可能となる。

【図面の簡単な説明】

【0083】

【図1】図1は、従来のCCDの構成を示すブロック図である。

【図2】図2は、従来のCCDの断面を示す断面図である。

【図3】図3は、従来のCCDの動作を示すタイミングチャートである。

【図4】図4は、従来のCCDの動作をポテンシャルの井戸で示す模式図である。

【図5】図5は、従来のCCDにおける電荷転送残りを示す模式図である。

【図6】図6は、従来のCCDにおける出力信号波形を示すタイミングチャートである。

【図7】図7は、第1の実施形態の固体撮像装置の構成を例示する平面図である。

10

20

30

40

50

【図 8】図 8 は、第 1 の実施形態の固体撮像装置の断面を例示する断面図である。

【図 9】図 9 は、第 1 の実施形態の動作を例示するタイミングチャートである。

【図 10】図 10 は、電荷転送部が電荷を転送する様子を示す図である。

【図 11】図 11 は、動作クロックに対応して出力される出力電圧  $V_{out}$  を例示するタイミングチャートである。

【図 12】図 12 は、本実施形態の出力電圧に現れるノイズの状態を例示する波形図である。

【図 13】図 13 は、本実施形態の固体撮像装置の断面を例示する断面図である。

【図 14】図 14 は、本実施形態の固体撮像装置を高速動作させる場合のタイミングチャートである。

10

【図 15】図 15 は、本実施形態における、CCD 高速転送時の電荷転送のポテンシャルの関係を示す図である。

【図 16】図 16 は、第 2 の実施形態における固体撮像装置の構成を例示する平面図である。

【図 17】図 17 は、第 2 の実施形態における固体撮像装置の断面を例示する断面図である。

【図 18】図 18 は、第 2 の実施形態における電荷転送部の動作を例示するタイミングチャートである。

【図 19】図 19 は、第 2 の実施形態の電荷転送部 1 が、上述の動作クロックに応答して電荷を転送する様子を示す図である。

20

【図 20】図 20 は、第 2 の実施形態における出力電圧  $V_{out}$  の時間変化を示すタイミングチャートである。

【図 21】図 21 は、第 2 の実施形態における高速動作時の電荷転送動作を示す図である。

【図 22】図 22 は、本発明の第 3 の実施形態の構成を例示する平面図である。

【図 23】図 23 は、本発明の第 4 の実施形態の構成を例示する平面図である。

【図 24】図 24 は、本発明の第 5 の実施形態の構成を例示する平面図である。

【符号の説明】

【0084】

1 ... 電荷転送部

30

1 - 1 ... 第 1 転送領域

1 - 2 ... 第 2 転送領域

2 ... クロック生成部

3 ... 第 2 クロック電極対

3 - 1 ... 第 2 クロック第 1 電極

3 - 2 ... 第 2 クロック第 2 電極

4 ... 第 1 クロック電極対

4 - 1 ... 第 1 クロック第 1 電極

4 - 2 ... 第 1 クロック第 2 電極

5 ... 第 4 クロック電極対

40

5 - 1 ... 第 4 クロック第 1 電極

5 - 2 ... 第 4 クロック第 2 電極

6 ... 第 3 クロック電極対

6 - 1 ... 第 3 クロック第 1 電極

6 - 2 ... 第 3 クロック第 2 電極

6 a ... 第 5 クロック電極対

6 a - 1 ... 第 5 クロック第 1 電極

6 a - 2 ... 第 5 クロック第 2 電極

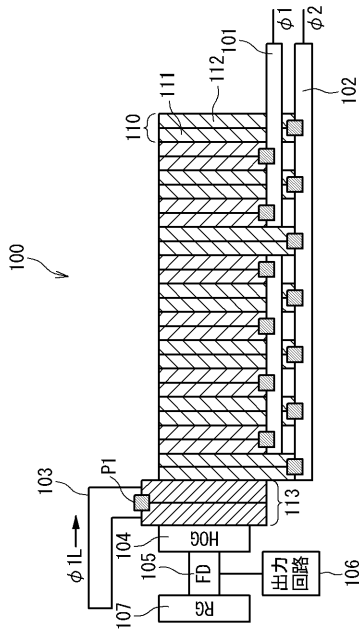
7 ... 出力ゲート

7 - 1 ... 出力ゲート第 1 電極

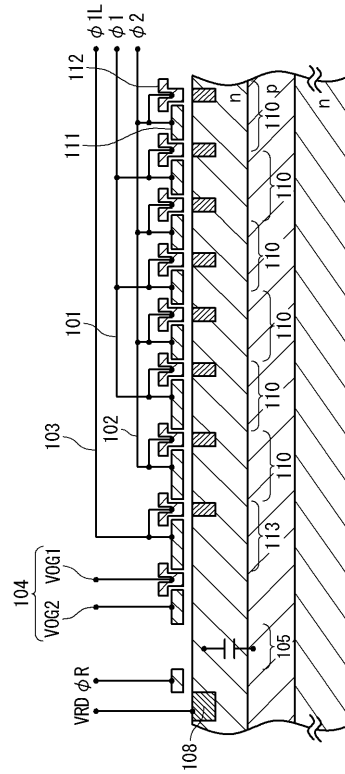
50

7 - 2 ... 出力ゲート第 2 電極	
8 ... n 型拡散層	
9 ... フローティングダイオード	
1 0 ... リセットゲート	
1 1 ... リセットドレイン	
1 2 ... 出力回路	
1 3 ... 出力端子	
1 4 ... 出力信号生成部	
1 5 ... 抵抗	
1 6 ... P ウェル	10
1 7 ... n 型半導体基板	
1 8 ... バリヤ領域	
2 1 ... クロック生成回路	
2 2、2 2 - 1 ~ 2 2 - 4 ... インバータ	
2 3 ... クロック生成回路	
3 1 ... 第 2 クロック供給線	
3 2 ... 第 1 クロック供給線	
3 3 ... 第 4 クロック供給線	
3 4 ... 第 3 クロック供給線	
3 5 ... リセットクロック供給線	20
3 6 ... 第 5 クロック供給線	
4 0 ... タイミングジェネレータ回路	
4 1 ... 第 1 クロックドライバ回路	
4 2 ... 第 2 クロックドライバ回路	
4 3 ... 第 1 パッド	
4 4 ... 第 2 パッド	
1 ... 第 1 クロック	
2 ... 第 2 クロック	
1 L ... 第 3 クロック	
2 L ... 第 4 クロック	30
1 L ' ... 第 5 クロック	
R ... リセットパルス	
V o u t ... 出力電圧	
N 1 ... 第 1 ノード	
N 2 ... 第 2 ノード	
N 3 ... 第 3 ノード	
N 4 ... 第 4 ノード	
C 1 ~ C 5 ... 容量	
1 0 0 ... 電荷転送装置	
1 0 1 ... 第 1 クロック供給配線	40
1 0 2 ... 第 2 クロック供給配線	
1 0 3 ... 第 3 クロック供給配線	
1 0 4 ... 出力ゲート	
1 0 5 ... フローティングディフュージョン	
1 0 6 ... 出力回路	
1 0 7 ... リセットゲート	
1 1 0 ... 電荷転送電極対	
1 1 1 ... 第 1 ポリシリ電極	
1 1 2 ... 第 2 ポリシリ電極	

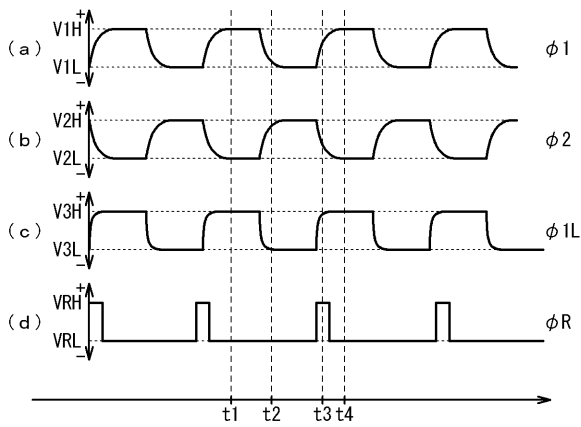
【図1】



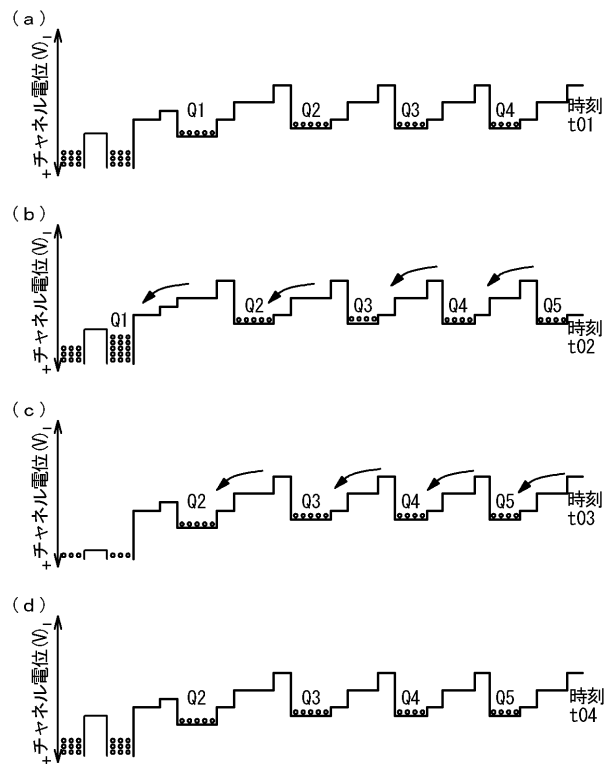
【図2】



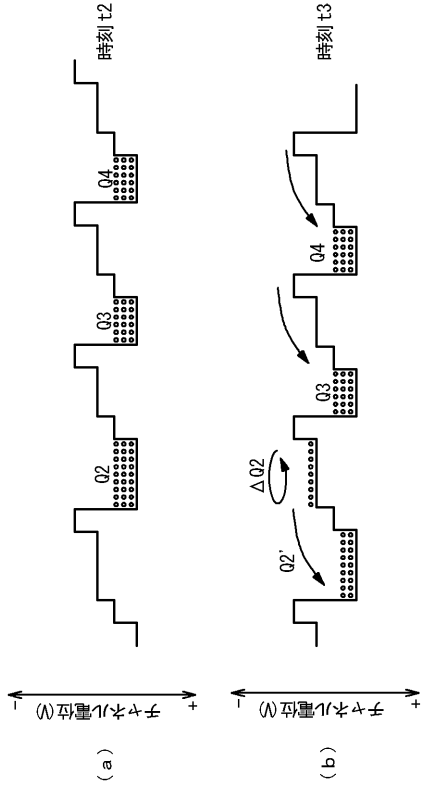
【図3】



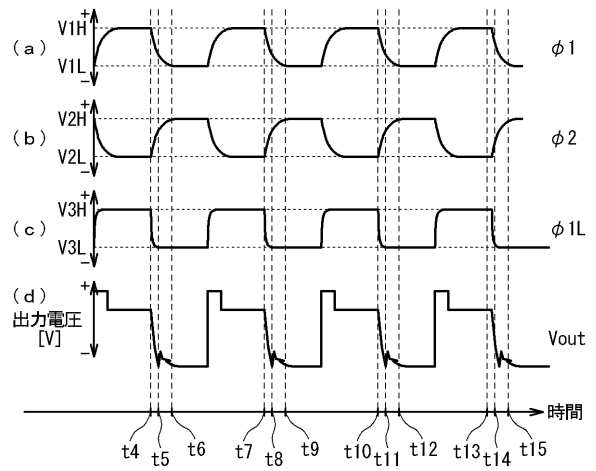
【図4】



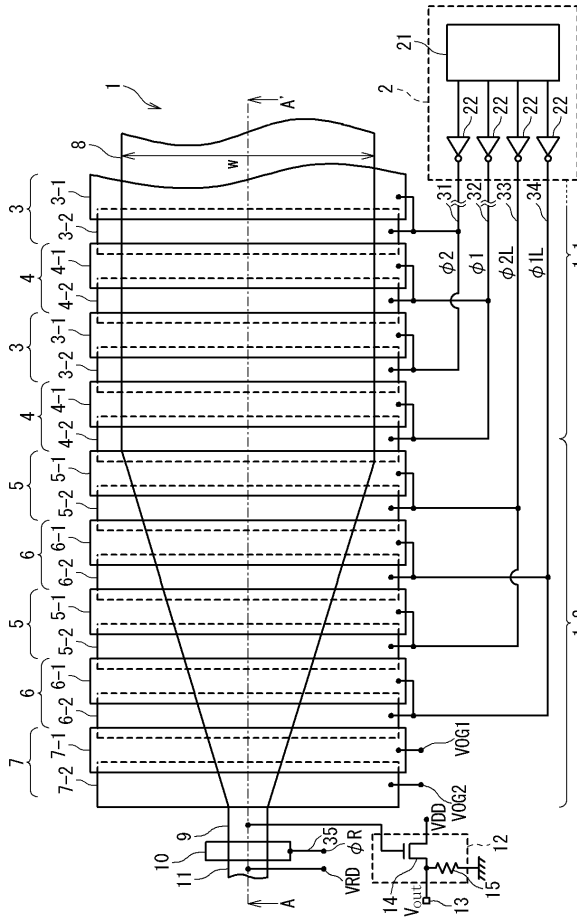
【図5】



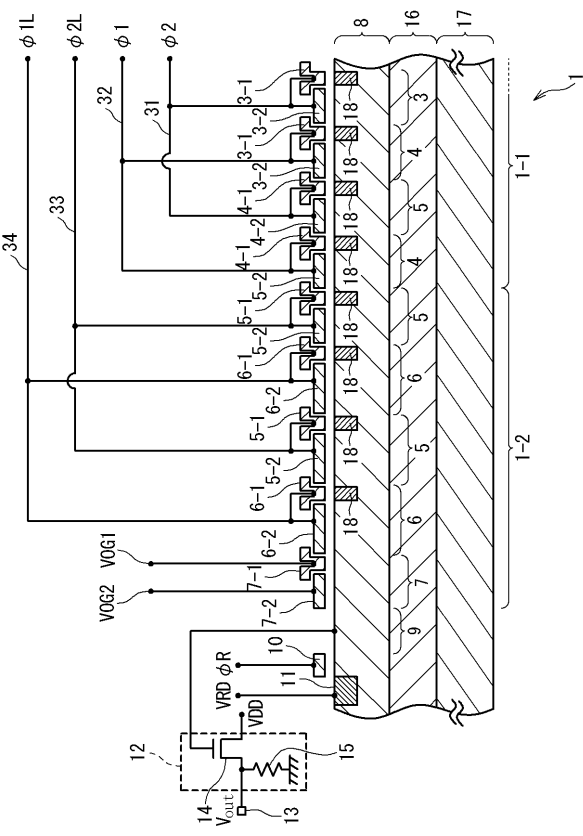
【図6】



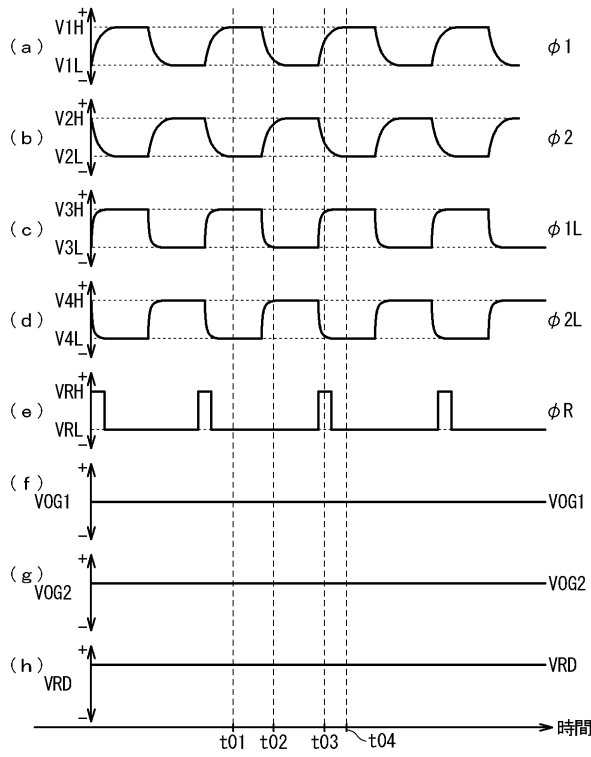
【図7】



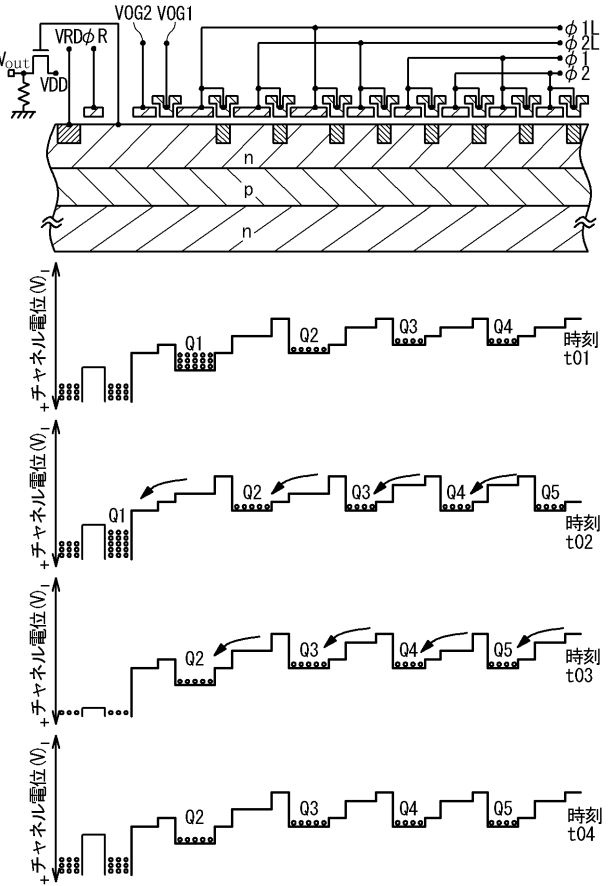
【図8】



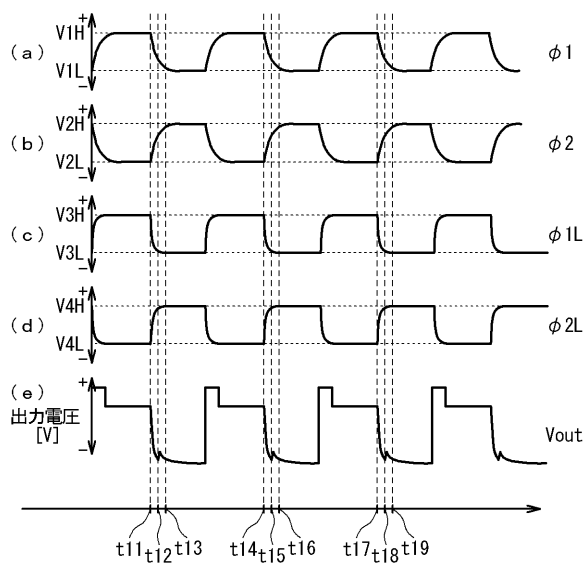
【図9】



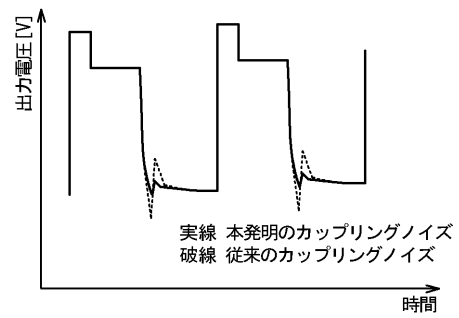
【図10】



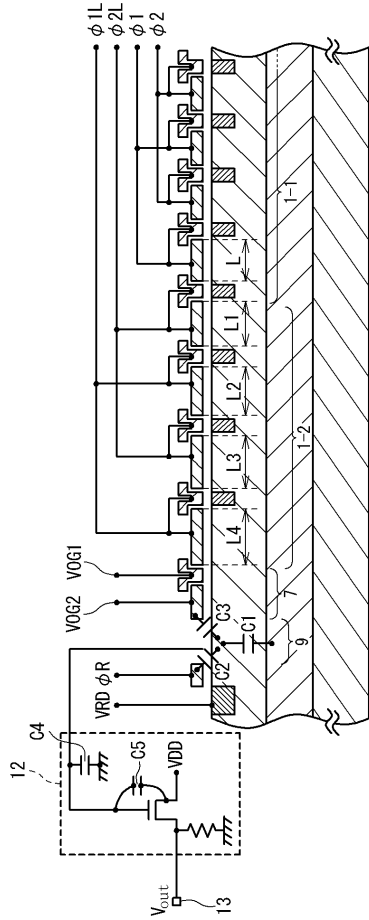
【図11】



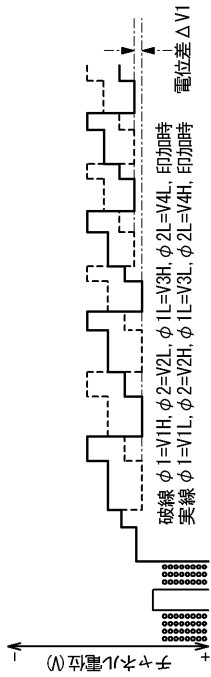
【図12】



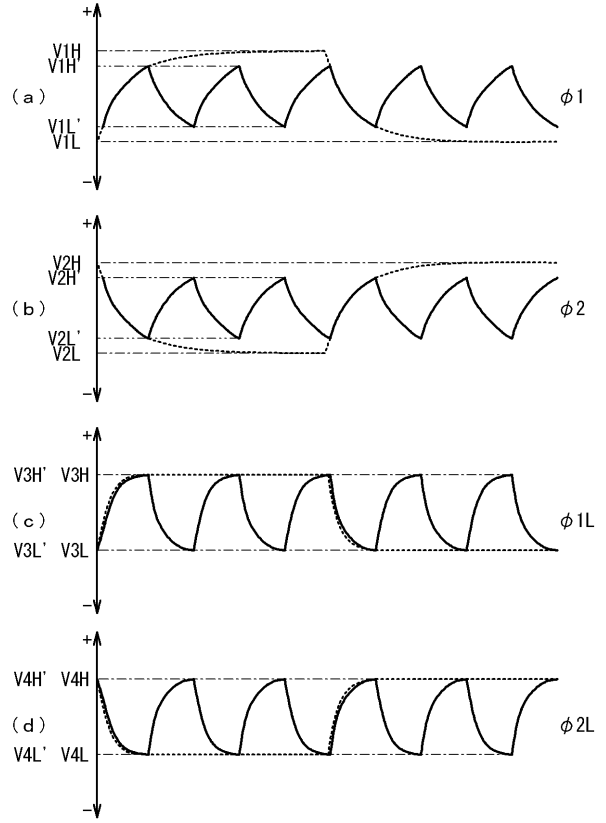
【 図 1 3 】



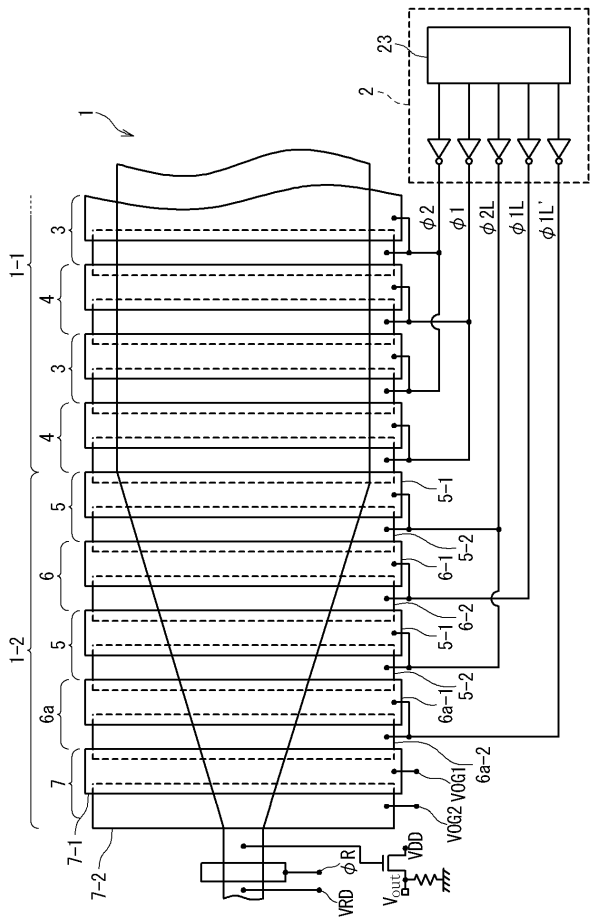
【 図 1 5 】



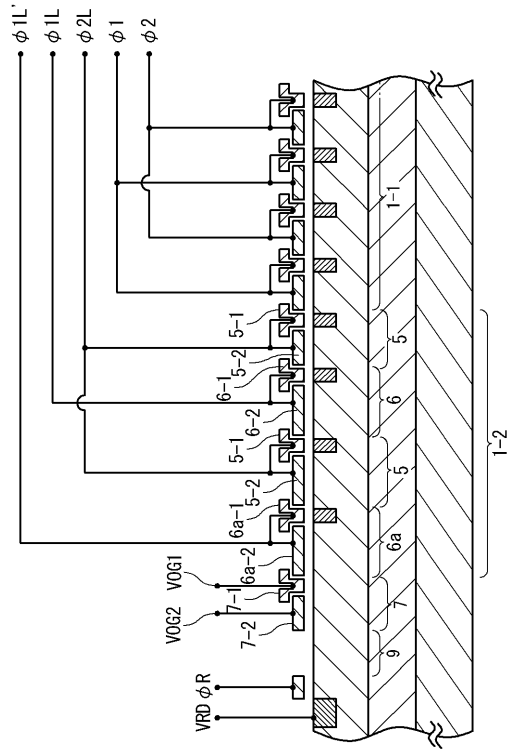
【 図 1 4 】



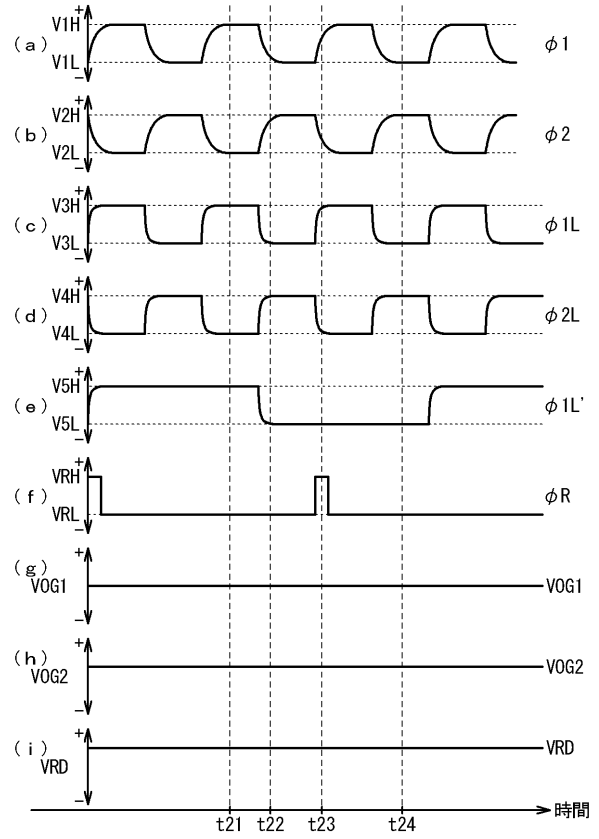
【 図 1 6 】



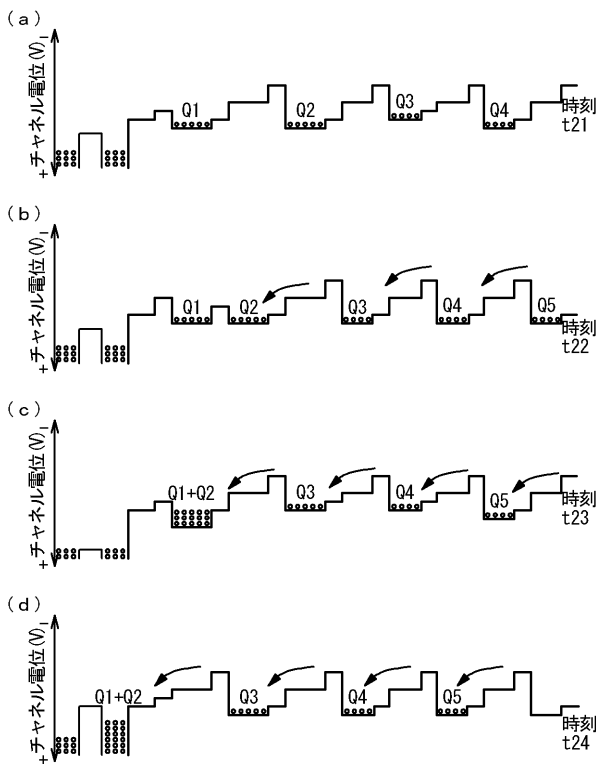
【 図 17 】



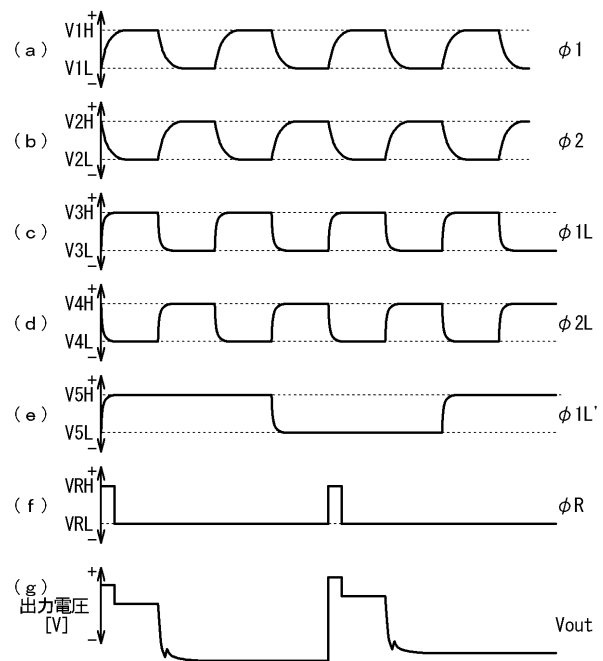
【 図 18 】



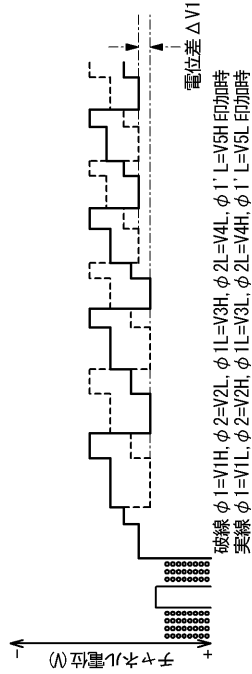
【 図 19 】



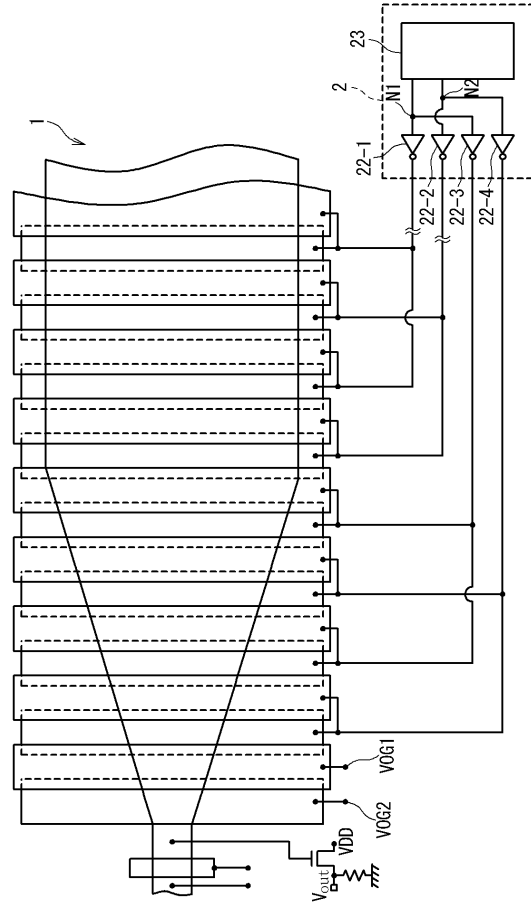
【 図 20 】



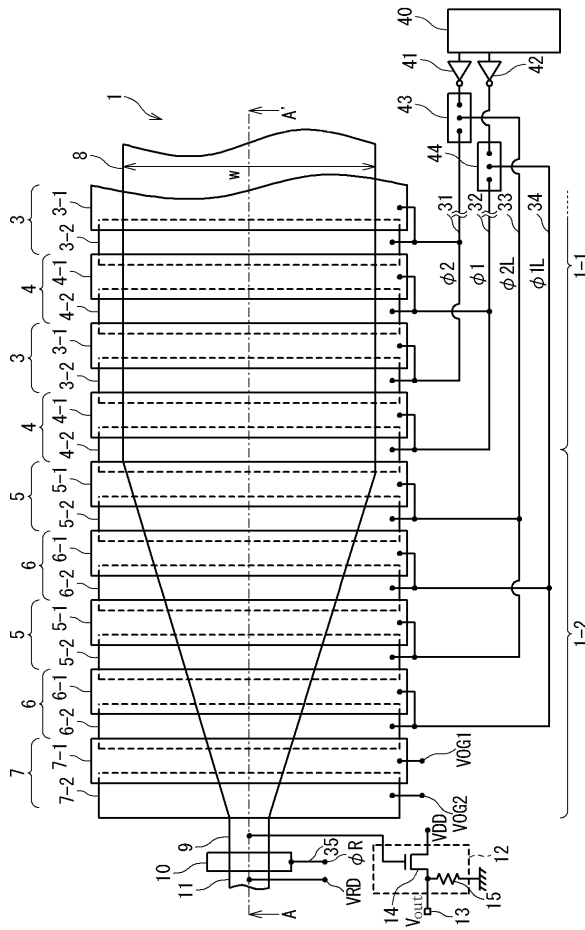
【図 2 1】



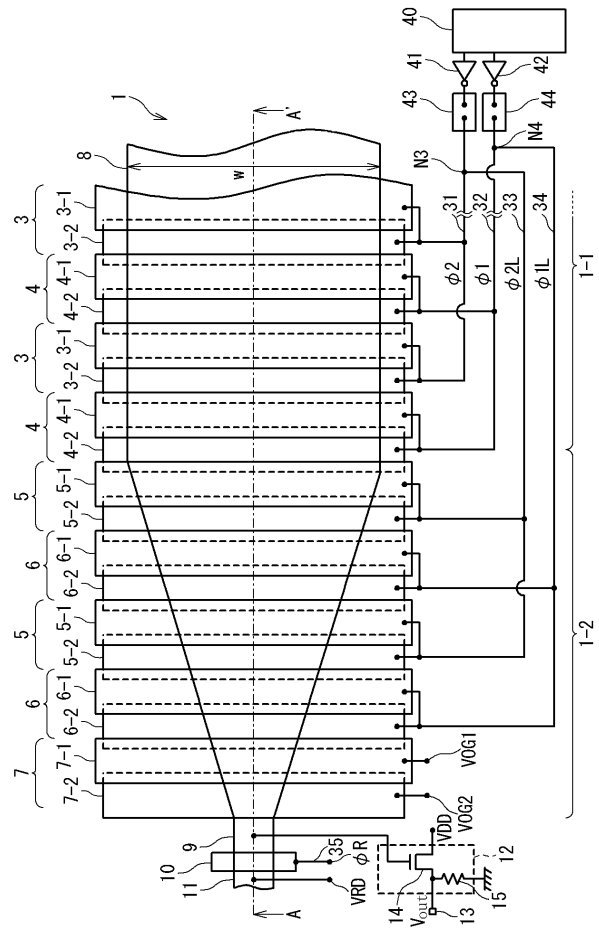
【図 2 2】



【図 2 3】



【図 2 4】



---

フロントページの続き

- (56)参考文献 特開平05 - 020891 (JP, A)  
特開2000 - 150865 (JP, A)  
特開平05 - 063175 (JP, A)  
特開2006 - 339272 (JP, A)  
特開2005 - 323098 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378  
H04N 5/222 - 5/257  
H01L 21/339  
H01L 27/14 - 27/148  
H01L 29/762