

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012年9月13日(13.09.2012)



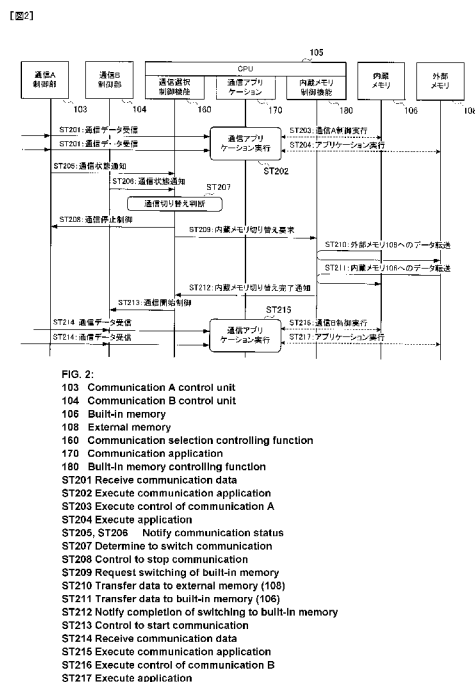
(10) 国際公開番号
WO 2012/120898 A1

- (51) 国際特許分類:
G06F 13/00 (2006.01) H04L 29/06 (2006.01)
G06F 9/445 (2006.01) H04W 88/06 (2009.01)
H04L 29/04 (2006.01)
- (21) 国際出願番号: PCT/JP2012/001643
- (22) 国際出願日: 2012年3月9日(09.03.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-051613 2011年3月9日(09.03.2011) JP
- (71) 出願人(米国を除く全ての指定国について): パナソニックモバイルコミュニケーションズ株式会社 (Panasonic Mobile Communications Co., Ltd.) [JP/JP]; 〒2248539 神奈川県横浜市都筑区佐江戸町600番地 Kanagawa (JP). 株式会社エヌ・ティ・ティ・ドコモ(NTT DOCOMO, INC.) [JP/JP]; 〒1006150 東京都千代田区永田町二丁目11番1号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 青山 恭弘 (AOYAMA, Yasuhiro).
- (74) 代理人: 鷲田 公一 (WASHIDA, Kimihito); 〒1600023 東京都新宿区西新宿1-23-7 新宿ファーストウェスト8階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: COMMUNICATION DEVICE AND DATA EXCHANGE METHOD

(54) 発明の名称: 通信装置及びデータ交換方法



(57) Abstract: A communication device capable of preventing the increase of production cost accompanying high functionality, and the decrease of communication speed of the entire system. This communication device (100) can communicate through a plurality of communication systems consisting of communication (A) and communication (B). An external memory (108) stores control data to be used for controlling the communication by each communication system, with respect to each communication system. A built-in memory (106) can read/write the control data at a higher speed than the external memory (108). A CPU (105) provides instructions to read the control data of the communication system to be used from the external memory (108), and to store the data in the built-in memory (106), and also, upon switching the communication system to be used, the CPU provides instructions to exchange the control data of the communication system prior to the switching which is stored in the built-in memory (106), with the control data of the communication system after the switching which is stored in the external memory (108).

(57) 要約: 高機能化に伴う製造コストの増大及びシステム全体の通信速度の低下を抑制することができる通信装置。この通信装置(100)は、通信Aと通信Bの複数の通信方式により通信可能である。外部メモリ(108)は、各通信方式における通信を制御するために使用される制御データを通信方式毎に格納する。内蔵メモリ(106)は、外部メモリ(108)よりも高速に制御データの読み書きが可能である。CPU(105)は、使用する通信方式の制御データを外部メモリ(108)より読み出して内蔵メモリ(106)に格納することを指示するとともに、使用する通信方式を切り替える際に、内蔵メモリ(106)に格納されている切り替え前の通信方式の制御データを、外部メモリ(108)に格納されている切り替え後の通信方式の制御データに入れ替えることを指示する。

6) に格納されている切り替え前の通信方式の制御データを、外部メモリ(108)に格納されている切り替え後の通信方式の制御データに入れ替えることを指示する。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：通信装置及びデータ交換方法

技術分野

[0001] 本発明は、通信装置及びデータ交換方法に関し、特に複数の通信方式により通信する通信装置及びデータ交換方法に関する。

背景技術

[0002] 従来、通信機器における通信高速化手法として、CPUに近接する内蔵メモリを活用する実装が一般的である（例えば、特許文献1）。この手法によれば、高速化したい特定の通信制御プログラムや処理データをCPUに近接する内蔵メモリに格納し、メモリアクセスの時間ロスを最小化することで高速化を図ることができる。また、この手法は、CPUに近接する内蔵メモリを設ける点で、命令キャッシュやデータキャッシュに近い技術である。しかしながら、この手法は、設計者が用途を固定し、一般的には静的にアドレスを割り付ける点で命令キャッシュやデータキャッシュとは異なる。

[0003] また、昨今の通信機器の高機能化に応じて、無線LAN、GSM、UMTS及びLTEなどの複数の通信方式に適用可能な通信機器が一般的となりつつある。このような高機能化の通信機器では、内蔵メモリに格納するプログラムやデータは、対応する通信方式の数に応じて増加する。

先行技術文献

特許文献

[0004] 特許文献1：特開2001-195261号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、従来の機器においては、内蔵メモリはCPUと同じLSIに搭載されるため、内蔵メモリに格納するプログラムやデータの増加に伴って、LSIの製造コストが増大するという問題がある。また、従来の機器においては、内蔵メモリに格納するプログラムやデータの増加に伴って内蔵メ

モリの容量が増加し、システム全体の通信速度の低下を招くという問題がある。

[0006] 本発明の目的は、高機能化に伴う製造コストの増大及びシステム全体の通信速度の低下を抑制することができる通信装置及びデータ交換方法を提供することである。

課題を解決するための手段

[0007] 本発明の通信装置は、複数の通信方式により通信可能な通信装置であって、各通信方式における通信を制御するために使用される制御データを通信方式毎に格納する第1の格納手段と、前記第1の格納手段よりも高速に前記制御データの読み書きが可能な第2の格納手段と、使用する通信方式の前記制御データを前記第1の格納手段より読み出して前記第2の格納手段に格納するとともに、使用する通信方式を切り替える際に、前記第2の格納手段に格納されている切り替え前の通信方式の前記制御データを、前記第1の格納手段に格納されている切り替え後の通信方式の前記制御データに入れ替える制御手段と、前記第2の格納手段に格納した前記制御データにより制御可能な通信方式で通信を行う通信手段と、を具備する構成を採る。

[0008] 本発明のデータ交換方法は、複数の通信方式により通信可能な通信装置におけるデータ交換方法であって、各通信方式における通信を制御するために使用される制御データを通信方式毎に格納する第1の格納手段より、使用する通信方式の前記制御データを読み出すステップと、前記第1の格納手段よりも高速に前記制御データの読み書きが可能な第2の格納手段に、前記第1の格納手段から読み出した前記制御データを格納するステップと、使用する通信方式を切り替える際に、前記第2の格納手段に記憶する切り替え前の通信方式の前記制御データを、前記第1の格納手段に記憶する切り替え後の通信方式の前記制御データに入れ替えるステップと、を具備するようにした。

発明の効果

[0009] 本発明によれば、高機能化に伴う製造コストの増大及びシステム全体の通信速度の低下を抑制することができる。

図面の簡単な説明

- [0010] [図1]本発明の実施の形態に係る通信装置の構成を示すブロック図
- [図2]本発明の実施の形態に係る通信装置の動作を示すシーケンス図
- [図3]本発明の実施の形態に係る通信装置の動作環境を示す図
- [図4]本発明の実施の形態における通信 A を使用する場合における内蔵メモリ及び外部メモリを使い分ける方法を説明する図
- [図5]本発明の実施の形態における通信 B を使用する場合における内蔵メモリ及び外部メモリを使い分ける方法を説明する図

発明を実施するための形態

[0011] 以下、本発明の実施の形態について、図面を参照して詳細に説明する。

[0012] (実施の形態)

図 1 は、本発明の実施の形態に係る通信装置 100 の構成を示すブロック図である。通信装置 100 は、例えば携帯電話等の通信端末装置である。なお、図 1 では、2 種類の通信方式（通信 A 及び通信 B）に対応する通信装置 100 について説明する。

[0013] 図 1 では、LSI 150 は、通信 A 制御部 103 と、通信 B 制御部 104 と、CPU 105 と、内蔵メモリ 106 と、外部メモリ制御部 107 とを含む。

[0014] 通信 A 接続部 101 は、通信 A 制御部 103 の制御に従って、通信 A の通信方式により通信相手と接続して通信を行う。

[0015] 通信 B 接続部 102 は、通信 B 制御部 104 の制御に従って、通信 B の通信方式により通信相手と接続して通信を行う。

[0016] 通信 A 制御部 103 は、CPU 105 の指示に従って、通信 A 接続部 101 の制御を行う。具体的には、通信 A 制御部 103 は、内蔵メモリ 106 に格納されている通信 A のデータまたはプログラムを使用して、通信 A における通信を制御する。ここで、通信 A のデータ及びプログラムには、通信 A の制御データ及び通信 A の制御プログラムに加えて、通信 A と通信 B とで共用する共通機能データ及び共通機能プログラムを含む。また、通信 A の制御デ

ータは、通信 A による通信を制御するために使用される。

[0017] 通信 B 制御部 104 は、CPU 105 の指示に従って、通信 B 接続部 102 の制御を行う。具体的には、通信 B 制御部 104 は、内蔵メモリ 106 に格納されている通信 B のデータまたはプログラムを使用して、通信 B における通信を制御する。ここで、通信 B のデータ及びプログラムには、通信 B の制御データ及び通信 B の制御プログラムに加えて、通信 A と通信 B とで共用する共通機能データ及び共通機能プログラムを含む。また、通信 B の制御データは、通信 B による通信を制御するために使用される。

[0018] CPU 105 は、通信 A 制御部 103 に対して、通信 A 接続部 101 を制御することを指示する。また、CPU 105 は、通信 B 制御部 104 に対して、通信 B 接続部 102 を制御することを指示する。また、CPU 105 は、外部メモリ制御部 107 に対して、外部メモリ 108 へのデータ若しくはプログラムの格納、または外部メモリ 108 からのデータ若しくはプログラムの読み出しを指示する。

[0019] 具体的には、CPU 105 は、使用する通信方式のデータまたはプログラムを外部メモリ 108 から読み出すことを外部メモリ制御部 107 に指示する。また、CPU 105 は、使用する通信方式を切り替える際に、切り替え前の通信方式のデータを内蔵メモリ 106 から読み出して外部メモリ 108 に格納することを、外部メモリ制御部 107 に指示する。また、CPU 105 は、使用する通信方式を切り替える際に、切り替え後の通信方式のデータを外部メモリ 108 から読み出して内蔵メモリ 106 へ格納することを、外部メモリ制御部 107 に指示する。即ち、CPU 105 は、使用する通信方式を切り替える際に、内蔵メモリ 106 に格納するデータを入れ替えるとともに、内蔵メモリ 106 と外部メモリ 108 との間でデータ交換する制御を行う。

[0020] 内蔵メモリ 106 は、CPU 105 に近接するメモリであり、外部メモリ制御部 107 により外部メモリ 108 から読み出されたデータまたはプログラムを格納する。また、内蔵メモリ 106 は、外部メモリ 108 よりも高速

にデータまたはプログラムを読み書きすることができる。

[0021] 外部メモリ制御部107は、CPU105の指示に従って、外部メモリ108に格納されているデータまたはプログラムを外部メモリ108から読み出して内蔵メモリ106に格納する。また、外部メモリ制御部107は、CPU105の指示に従って、内蔵メモリ106に格納されているデータを外部メモリ108に格納する。これにより、外部メモリ108に格納されているデータが更新される。

[0022] 外部メモリ108は、LSI150の外部に接続されたメモリであり、通信A及び通信Bで使用するデータ及びプログラムを通信方式毎に格納する。

[0023] 次に、通信装置100の動作について、図2を用いて説明する。図2は、通信装置100の動作を示すシーケンス図である。

[0024] CPU105は、ソフトウェア機能として、通信選択制御機能160と、通信アプリケーション170と、内蔵メモリ制御機能180とを有する。従って、図2では、CPU105については、上記の機能毎に動作を説明する。なお、図2において、図1と同一構成である部分には同一の符号を付している。

[0025] また、図2では、図3に示すような移動通信を想定する。図3は、通信装置100の動作環境を示す図である。図3において、Y1からY2に至る破線、及びY2からY3に至る波線は、通信装置100の移動方向を示している。以下においては、通信装置100が、通信Aの無線領域301から、通信Bの無線領域302に移動しながら、何らかの通信アプリケーションを実施している状況を想定して説明する。

[0026] 図2より、まず、通信装置100が図3に示す通信Aの無線領域301に居る期間は、CPU105の通信アプリケーション170は、通信A接続部101（図2において図示省略）及び通信A制御部103を介して通信データを受信して動作する（ステップST201）。

[0027] 次に、CPU105は、通信アプリケーション170における通信アプリケーション実行の際に（ステップST202）、内蔵メモリ106を用いて

通信制御動作を実行する（ステップST203）。また、CPU105は、通信アプリケーション170における通信アプリケーション実行の際に（ステップST202）、外部メモリ108を用いて、通信制御に関係しないアプリケーション動作を実施する（ステップST204）。なお、通信アプリケーション実行の際における、内蔵メモリ106と外部メモリ108との使い分けについては後述する。

[0028] また、通信A制御部103は、通信状態通知をCPU105に通知する（ステップST205）。

[0029] また、通信B制御部104は、通信状態通知をCPU105に通知する（ステップST206）。CPU105は、これらの通知を受けた後、通信選択制御機能160を用いて通信A及び通信Bの電波状態等を把握する。

[0030] CPU105は、通信装置100が移動を継続して図3に示すY2の位置に到達した際に、通信選択制御機能160を用いて、収集した各種情報から通信路を切り替えるべきとの判断を行う（ステップST207）。

[0031] 次に、CPU105は、これまで使用していた通信A制御部103に対して、通信選択制御機能160を用いて通信停止制御を行う（ステップST208）。これにより、通信A制御部103は、通信データを遮断する。

[0032] また、CPU105は、通信選択制御機能160を用いて、内蔵メモリ制御機能180に対して、内蔵メモリ106の切り替え要求を通知する（ステップST209）。

[0033] 次に、CPU105は、内蔵メモリ制御機能180を用いて、内蔵メモリ106に格納されている制御データを外部メモリ108に書き戻す処理を行う（ステップST210）。

[0034] 次に、CPU105は、内蔵メモリ制御機能180を用いてデータ転送を行うことにより、内蔵メモリ106の書き換え処理を行う（ステップST211）。なお、この書き換え処理については後述する。

[0035] また、内蔵メモリ制御機能180は、ステップST211におけるデータ転送が完了した後、内蔵メモリ切り替え完了通知をCPU105に通知する

(ステップST212)。また、CPU105は、通信選択制御機能160を用いて、内蔵メモリ切り替え完了通知を受け取る。

[0036] 次に、CPU105は、通信選択制御機能160を用いて、通信B制御部104に対して通信開始制御を行う(ステップST213)。

[0037] 次に、通信B制御部104は、通信B接続部102(図2において図示省略)を介して通信Bの通信データを受信する(ステップST214)。この動作は、通信装置100が図3の通信Bの無線領域302を移動中に行う。

[0038] また、CPU105は、通信アプリケーション170を用いて、通信データを受信しながら通信アプリケーションの実行を行う(ステップST215)。この際に、CPU105は、内蔵メモリ106を用いて通信制御動作を実行する(ステップST216)。また、CPU105は、外部メモリ108を用いて、通信制御に関係しないアプリケーション動作を実施する(ステップST217)。

[0039] 次に、通信Aを使用する場合における内蔵メモリ106及び外部メモリ108の使い分けについて、図4を用いて説明する。図4は、通信Aを使用する場合における内蔵メモリ106及び外部メモリ108を使い分ける方法を説明する図である。なお、図4は、図2のステップST202～ステップST204の処理を説明するものである。

[0040] 図4は、CPU105と、内蔵メモリ106と、外部メモリ108とを横並びに記載し、CPU105が定義するアドレスマップを概念的に示したものである。また、図4において、X1からX2に至る波線は、アドレスマップのアドレス進行方向を示す。

[0041] 外部メモリ108には、通信A制御プログラム401と、通信A制御データ402と、共通機能プログラム及びデータ403と、通信B制御プログラム404と、通信B制御データ405と、通信アプリケーションプログラム及びデータ406とが図4に示す順序で格納されている。

[0042] また、外部メモリ108のプログラム領域は、CPU105が読み出しのみを行う領域である。また、外部メモリ108のデータ領域は、CPU10

5 が読み出し及び書き換えを行う領域である。また、外部メモリ 108 の共通機能領域は、通信 A 制御時と通信 B 制御時とで、共用するプログラム及び共用するデータを格納する領域である。

[0043] 図 2 のステップ S T 2 0 2 の通信アプリケーション実行では、外部メモリ 108 に格納されている通信 A 制御プログラム 401 と、通信 A 制御データ 402 と、共通機能プログラム+データ 403 とは使用しない。その代わりに、外部メモリ 108 から読み出されて内蔵メモリ 106 に格納された通信 A 制御プログラム 411 と、通信 A 制御データ 412 と、共通機能プログラム+データ 413 とが使用される。これは、通信 A での通信時に内蔵メモリ 106 を使用することにより、通信 A の高速化を図るためである。

[0044] また、図 2 のステップ S T 2 1 0 の外部メモリ 108 へのデータ転送では、内蔵メモリ 106 から外部メモリ 108 にデータを書き戻す。この際、データを書き戻す方向は、図 4 において、通信 A 制御データ 412 から通信 A 制御データ 402 に向かう方向、及び共通機能プログラム+データ 413 から共通機能プログラム+データ 403 に向かう方向である。また、この際、プログラムの書き戻しは行わない。

[0045] 次に、通信 B を使用する場合における内蔵メモリ 106 及び外部メモリ 108 の使い分けについて、図 5 を用いて説明する。図 5 は、通信 B を使用する場合における内蔵メモリ 106 及び外部メモリ 108 を使い分ける方法を説明する図である。なお、外部メモリ 108 に格納されている各種プログラム及びデータは、図 4 と同一であるので、その説明を省略する。

[0046] 図 5 は図 4 と同様に、CPU 105 が定義するアドレスマップを概念的に示したものである。また、X1 から X2 に至る波線は、アドレスマップのアドレス進行方向を示す。

[0047] 図 5 が図 4 と異なる点は、内蔵メモリ 106 のアドレスマップ上の配置である。即ち、図 5 では、内蔵メモリ 106 は、通信 B に対応するために、共通機能プログラム+データ 413 と、通信 B 制御データ 424 と、通信 B 制御プログラム 425 とを格納する。これらは、外部メモリ 108 に格納され

る共通機能プログラム+データ403と、通信B制御プログラム404と、通信B制御データ405とを読み出して、それぞれ内蔵メモリ106に格納したものである。この内蔵メモリ106への格納は、図2のステップST211の内蔵メモリ106へのデータ転送により実施される。

[0048] ただし、共通機能プログラム+データ413は、通信Aと通信Bとで共用可能であるため、使用する通信方式を通信Aから通信Bに切り替える際には、内蔵メモリ106に格納したままの状態であり、入れ替えられない。

[0049] また、図2のステップST215の通信アプリケーション実行では、外部メモリ108に格納される共通機能プログラム+データ403と、通信B制御プログラム404と、通信B制御データ405とは使用しない。その代わりに、内蔵メモリ106に格納された共通機能プログラム+データ413と、通信B制御データ424と、通信B制御プログラム425とを使用する。これは、通信Aでの通信時と同様に、通信Bでの通信時においても、内蔵メモリ106を使用することにより、通信Bの高速化を図るためである。

[0050] また、図4と図5とを比較することにより明らかなように、通信Aの制御データ及び制御プログラムを格納する内蔵メモリ106の領域と、通信Bの制御データ及び制御プログラムを格納する内蔵メモリ106の領域とは異なる。

[0051] このように、本実施の形態では、通信方式の切り替えに応じて、内蔵メモリに格納するプログラム及びデータを入れ替える。これにより、本実施の形態によれば、高機能化に伴う製造コストの増大及びシステム全体の速度低下を抑制することができるとともに、CPUの負荷の低減を図ることができる。

[0052] なお、本実施の形態において、通信Aと通信Bの2種類の通信方式の間で切り替えを行ったが、本発明はこれに限らず、3種類以上の任意の種類の通信方式の間で切り替えを行うことができる。

[0053] また、本実施の形態において、CPU、内蔵メモリ及び外部メモリを1つずつ設けたが、本発明はこれに限らず、CPU、内蔵メモリ及び外部メモリ

の各々を任意の数だけ設けることができる。

[0054] また、内蔵メモリ及び外部メモリのアドレスについては、本実施の形態以外の割り付け方法も可能である。

[0055] 2011年3月9日出願の特願2011-51613の日本出願に含まれる明細書、図面及び要約書の開示内容は、すべて本願に援用される。

産業上の利用可能性

[0056] 本発明にかかる通信装置及びデータ交換方法は、特に複数の通信方式により通信するのに好適である。

符号の説明

[0057] 100 通信装置
101 通信A接続部
102 通信B接続部
103 通信A制御部
104 通信B制御部
105 CPU
106 内蔵メモリ
107 外部メモリ制御部
108 外部メモリ

請求の範囲

[請求項1]

複数の通信方式により通信可能な通信装置であって、
各通信方式における通信を制御するために使用される制御データを通信方式毎に格納する第1の格納手段と、
前記第1の格納手段よりも高速に前記制御データの読み書きが可能な第2の格納手段と、
使用する通信方式の前記制御データを前記第1の格納手段より読み出して前記第2の格納手段に格納するとともに、使用する通信方式を切り替える際に、前記第2の格納手段に格納されている切り替え前の通信方式の前記制御データを、前記第1の格納手段に格納されている切り替え後の通信方式の前記制御データに入れ替える制御手段と、
前記第2の格納手段に格納した前記制御データにより制御可能な通信方式で通信を行う通信手段と、
を具備する通信装置。

[請求項2]

前記第1の格納手段は、前記制御データに加えて、複数の通信方式において共用する共通機能データを格納し、
前記制御手段は、使用する通信方式の前記共通機能データを前記第1の格納手段より読み出して前記第2の格納手段に格納するとともに、使用する通信方式を切り替える際に、切り替え前後の通信方式で共用する前記共通機能データの入れ替えを行わない請求項1記載の通信装置。

[請求項3]

前記制御手段は、使用する通信方式を切り替える際に、前記第1の格納手段に格納されている切り替え前の通信方式の前記制御データを、前記第2の格納手段に格納されている切り替え前の通信方式の前記制御データに更新する請求項1記載の通信装置。

[請求項4]

前記制御手段は、前記切り替え前の通信方式の前記制御データを格納する前記第2の格納手段の格納領域と異なる格納領域に、前記切り替え後の通信方式の前記制御データを格納する請求項1記載の通信装

置。

[請求項5] 複数の通信方式により通信可能な通信装置におけるデータ交換方法であって、

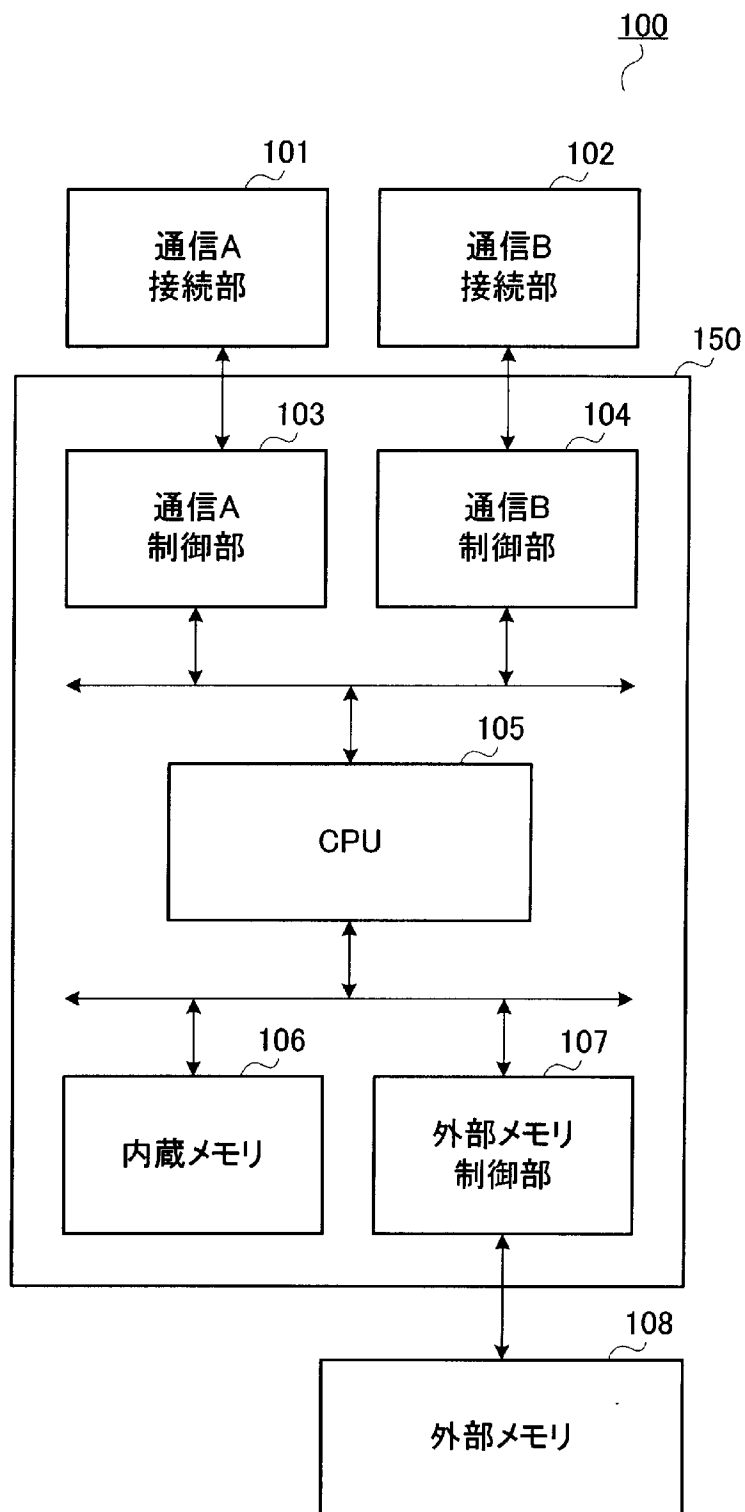
各通信方式における通信を制御するために使用される制御データを通信方式毎に格納する第1の格納手段より、使用する通信方式の前記制御データを読み出すステップと、

前記第1の格納手段よりも高速に前記制御データの読み書きが可能な第2の格納手段に、前記第1の格納手段から読み出した前記制御データを格納するステップと、

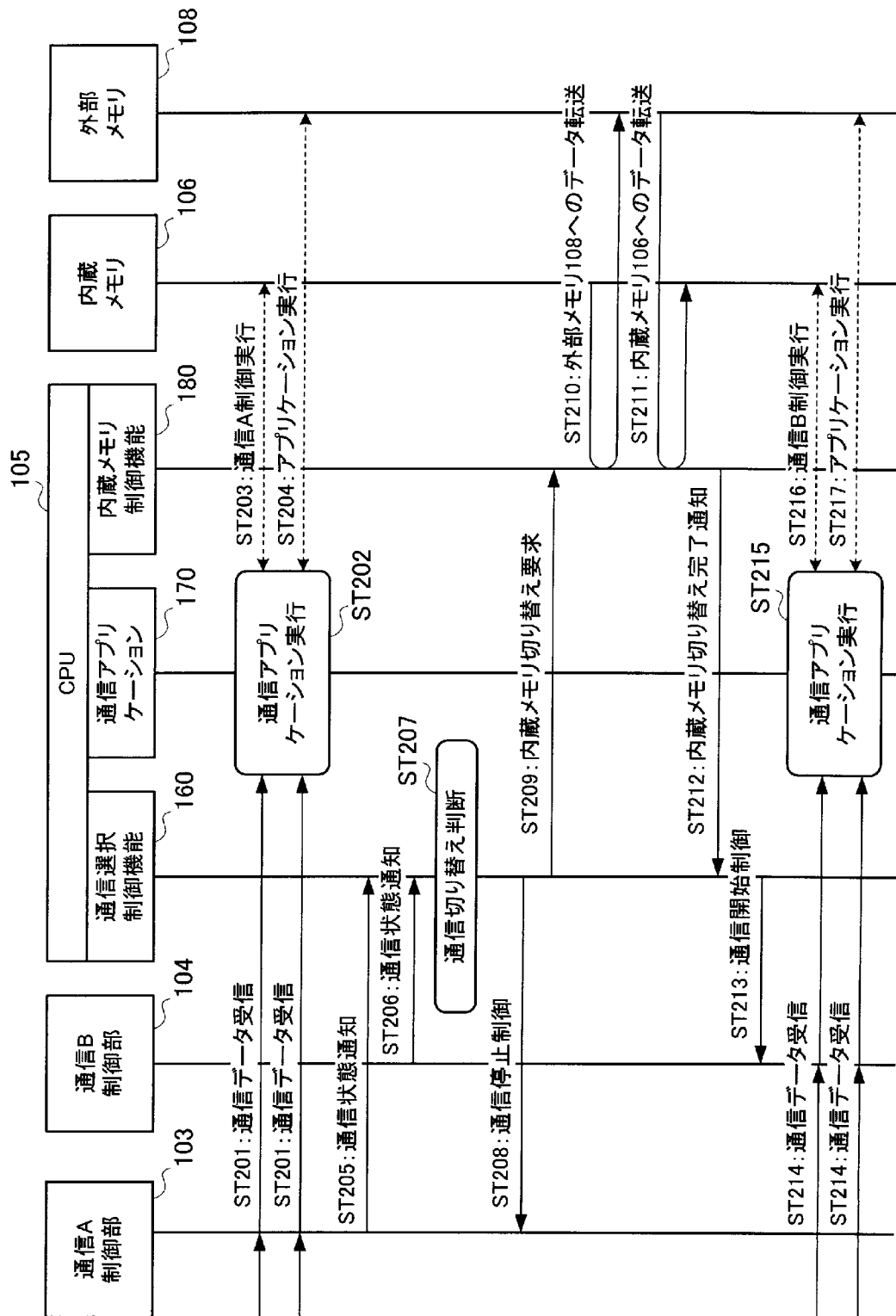
使用する通信方式を切り替える際に、前記第2の格納手段に記憶する切り替え前の通信方式の前記制御データを、前記第1の格納手段に記憶する切り替え後の通信方式の前記制御データに入れ替えるステップと、

を具備するデータ交換方法。

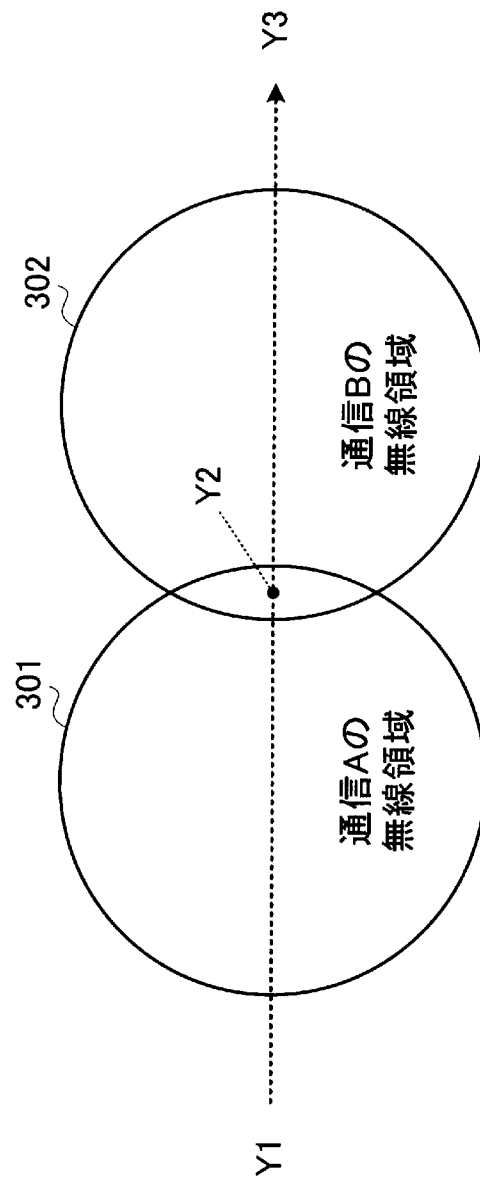
[図1]



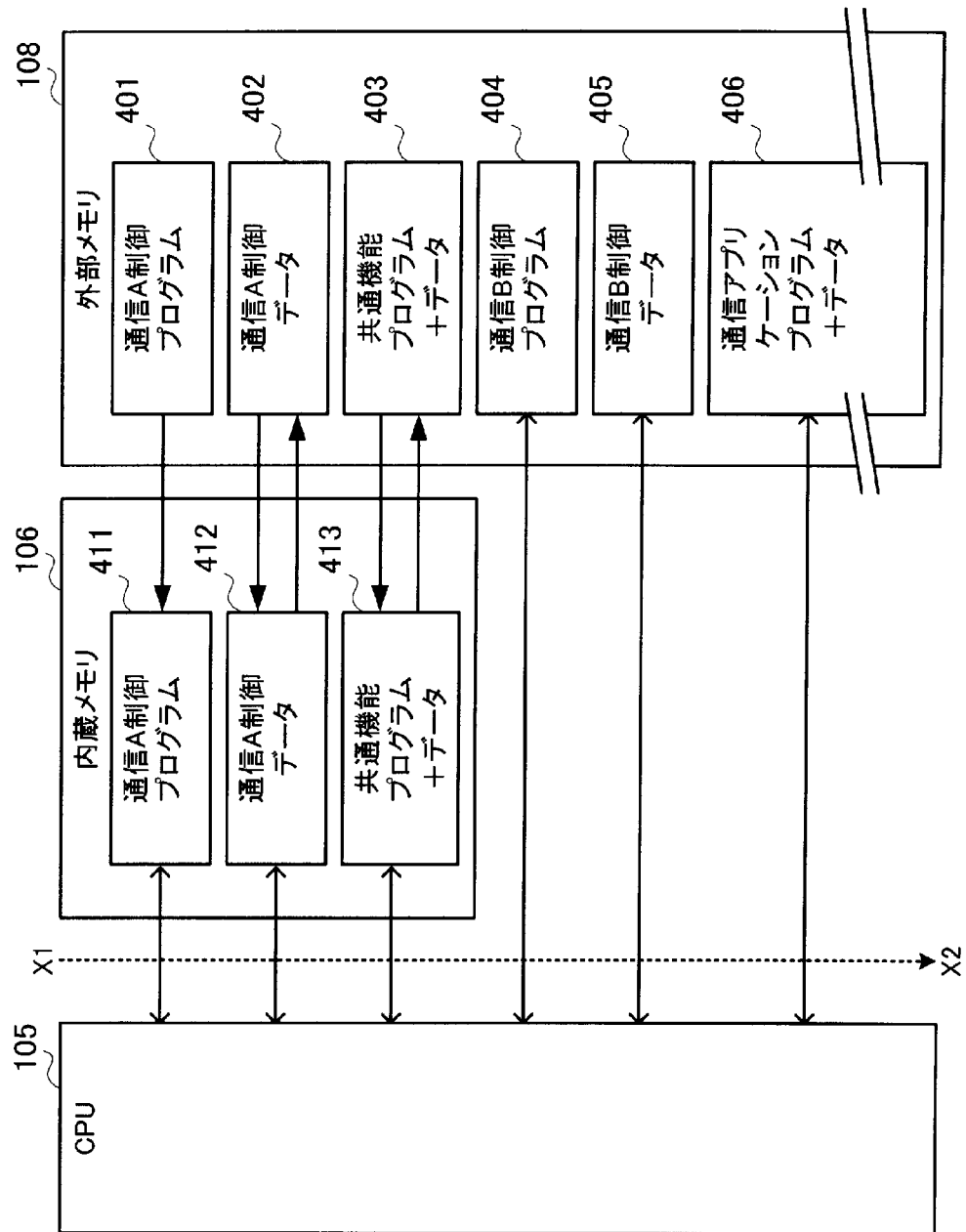
[図2]



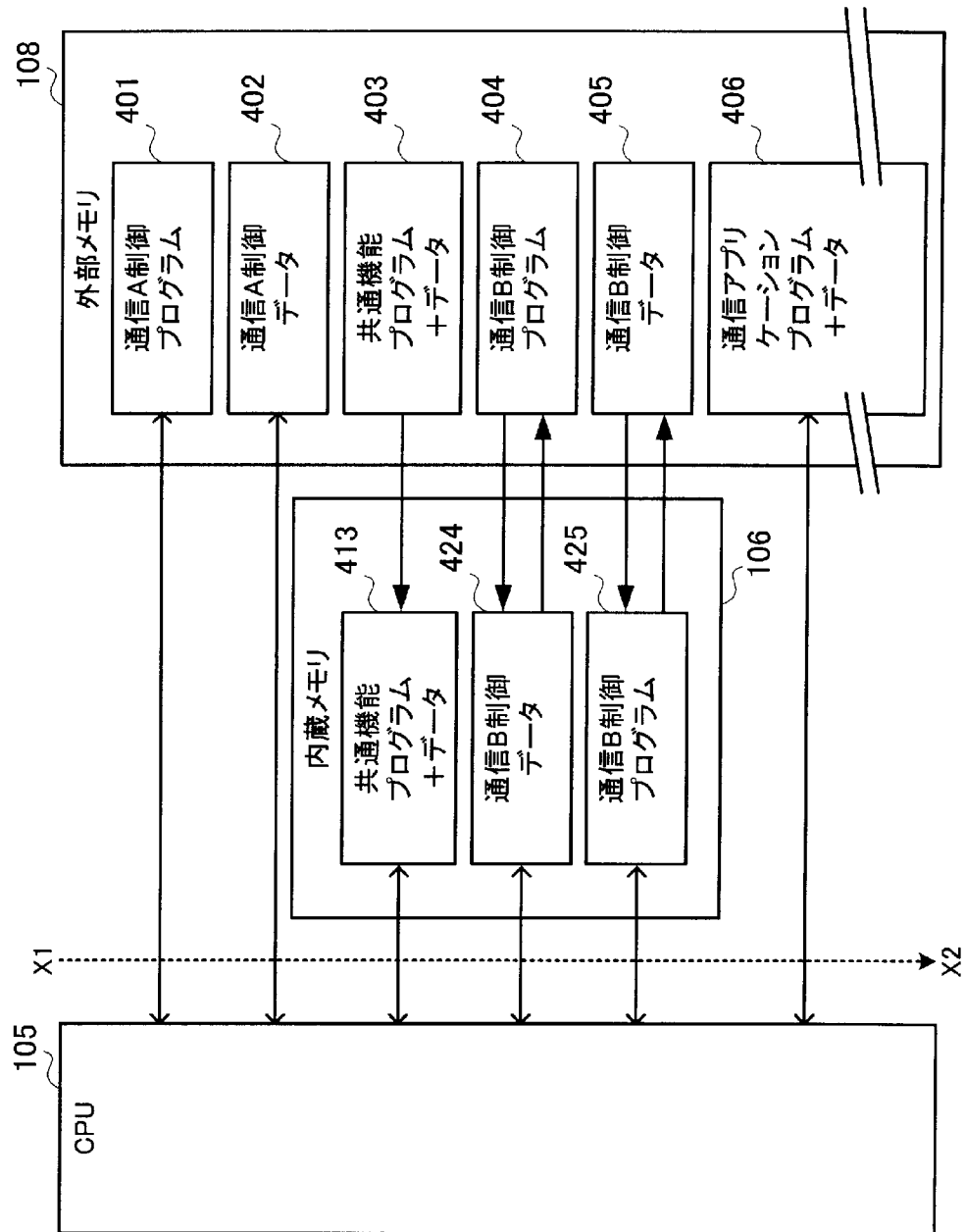
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/001643

A. CLASSIFICATION OF SUBJECT MATTER

G06F13/00(2006.01)i, G06F9/445(2006.01)i, H04L29/04(2006.01)i, H04L29/06(2006.01)i, H04W88/06(2009.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F13/00, G06F9/445, H04L29/04, H04L29/06, H04W88/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-244159 A (Seiko Epson Corp.), 29 August 2003 (29.08.2003), paragraphs [0003] to [0093]; fig. 1 to 10 & US 2003/0236064 A1	1, 5 2-4
Y A	JP 2008-146486 A (Canon Inc.), 26 June 2008 (26.06.2008), entire text; fig. 1 to 14 & US 2008/0140977 A1	1, 5 2-4
Y A	JP 2000-286917 A (Kokusai Electric Co., Ltd.), 13 October 2000 (13.10.2000), entire text; fig. 1 to 6 (Family: none)	1, 5 2-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 April, 2012 (04.04.12)

Date of mailing of the international search report
17 April, 2012 (17.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/001643

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-283651 A (Toshiba Corp.), 03 October 2003 (03.10.2003), paragraphs [0006] to [0058]; fig. 1 to 8 & US 7319885 B2 & US 2008/0261649 A1 & EP 1347581 A2 & CN 1447543 A	1-5

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G06F13/00(2006.01)i, G06F9/445(2006.01)i, H04L29/04(2006.01)i, H04L29/06(2006.01)i, H04W88/06(2009.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G06F13/00, G06F9/445, H04L29/04, H04L29/06, H04W88/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	J P 2 0 0 3 - 2 4 4 1 5 9 A (セイコーエプソン株式会社) 2 0 0 3 . 0 8 . 2 9 , 段落【0 0 0 3】-【0 0 9 3】, 図1-10 & U S 2 0 0 3 / 0 2 3 6 0 6 4 A 1	1, 5 2-4
Y A	J P 2 0 0 8 - 1 4 6 4 8 6 A (キヤノン株式会社) 2 0 0 8 . 0 6 . 2 6 , 全文, 図1-14 & U S 2 0 0 8 / 0 1 4 0 9 7 7 A 1	1, 5 2-4

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 4 . 0 4 . 2 0 1 2

国際調査報告の発送日

1 7 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

古河 雅輝

5 T

3 2 4 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 6 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2000-286917 A (国際電気株式会社) 2000. 10. 13, 全文, 図1-6 (ファミリーなし)	1, 5 2-4
A	JP 2003-283651 A (株式会社東芝) 2003. 10. 03, 段落【0006】-【0058】, 図1-8 & US 7319885 B2 & US 2008/0261649 A1 & EP 1347581 A2 & CN 1447543 A	1-5