

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2017-126544
(P2017-126544A)

(43) 公開日 平成29年7月20日 (2017.7.20)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 H 33/59 (2006.01)	HO 1 H 33/59 D	5 G 0 2 8
HO 3 K 17/16 (2006.01)	HO 3 K 17/16 F	5 G 0 3 4
HO 1 H 9/54 (2006.01)	HO 3 K 17/16 M	5 J 0 5 5
	HO 1 H 33/59 H	
	HO 1 H 9/54 A	
審査請求 未請求 請求項の数 8 書面 (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2016-13814 (P2016-13814)	(71) 出願人	714003922
(22) 出願日	平成28年1月11日 (2016.1.11)		嶋田 隆一
			東京都世田谷区上野毛1丁目31番1-7
			05号
		(72) 発明者	嶋田 隆一
			東京都世田谷区上野毛1丁目31番1-7
			05
		Fターム(参考)	5G028 AA22 FB06 FD03
			5G034 AA09 AA20 AB01 AD18 AD19
			5J055 AX25 AX26 BX17 CX23 DX09
			DX22 DX28 DX29 DX61 EX01
			EX07 EY01 EY03 EY10 EY12
			EY21 EY26 EY28 EZ01 EZ12
			EZ43 EZ66 FX04 FX12 FX19
			FX32 GX01 GX02 GX04 GX05
			GX09

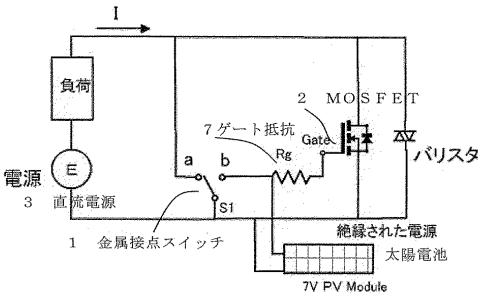
(54) 【発明の名称】 無アーク電流開閉装置

(57) 【要約】

【課題】金属接点をアークの発生すること無く開極し、低ノイズで電流を遮断する。

【解決手段】単極双投の金属接点開閉器のコモン電極とa接点を連続通電用の主接点として、そのa接点とコモン電極には、並列に半導体スイッチを接続し、そのゲートは絶縁された電源から電圧を与えられて半導体スイッチは常時導通状態になっているが、連動するb接点がオン状態になるとゲート抵抗R_gはミラー積分効果で再起電圧を遅らせて上昇し、電流が無アークで開極して低ノイズで遮断される。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

直流電流を開閉するための開閉器であって、無アークで遮断を可能にするために、該開閉器は、

単極双投の金属接点开閉器のコモン電極とノルマルオープンのア接点を連続通電用の主接点として、そのア接点とコモン電極には、それぞれ MOSFET のドレインとソースを接続し、ゲートはノルマルクローズの b 接点にゲート抵抗 R_g を介して接続して、MOSFET のゲートには別途用意した絶縁された電源から電圧を与えられて MOSFET はオン状態になっているが、b 接点がオンになるとゲート電圧が減少するので MOSFET がオフになる。主接点極間の電圧はアーク発生に必要な電圧、約 10 V 以下であるので、無アークで接点電流が MOSFET に転流し、バウンス時間後に b 接点がオンになると、ゲート抵抗のミラー積分効果でソフトにオフ状態になることを特徴とする直流電流の無アーク開閉装置。

10

【請求項 2】

直流電流を開閉するための開閉器であって、電流を無アークで、ソフトに遮断するために、該開閉器は、MOSFET のゲートを飽和領域で導通する状態にするために絶縁した電圧源を用いるが、その絶縁電源として、太陽電池、絶縁 DC 電源、2 次電池、長寿命の電池を用いた請求項 1 に記載の無アーク電流開閉器。

【請求項 3】

前記 MOSFET が絶縁ゲートバイポーラトランジスタ(以下「IGBT」という)であって、前記ベースが前記 IGBT のゲートであることを特徴とする請求項 1、及び 2 に記載の無アーク電流開閉器。

20

【請求項 4】

前記主接点の b 接点または、連動する補助スイッチの b 接点のオンのタイミングで半導体スイッチをオフ状態にするが、b 接点を直接には使わず、光結合スイッチなどの組み合わせで直列接続された複数の MOSFET のゲート電圧を同時にオフにする無アーク電流開閉器。

【請求項 5】

金属接点の連続通電する主接点 S1 とその両極にダイオードブリッジを接続し、ダイオードブリッジの直流出力プラスに MOSFET のドレインを、出力マイナスを MOSFET のソースを接続する。MOSFET のゲートは、1 つ目は低抵抗 R で、主接点 S1 の補助接点または連動するノルマルクローズの b 接点に接続する。MOSFET のゲートは、2 つ目は高抵抗 R_1 を介して MOSFET のドレインに、同じく、 R_1 には並列にコンデンサを並列に接続してある。MOSFET のゲートの 3 つ目は、高抵抗 R_2 を介してドレインに接続してある。抵抗 R とコンデンサ C が連動接点 S b の b 接点のオンで、半導体はオフされるがその再起電圧は C と R のミラー積分効果で緩やかに変化させ、交流電流、方向の変化する直流にも対応できる無アークで開閉し、再起電圧の上昇率が制御された交流または直流開閉器

30

【請求項 6】

開閉器の信頼性を上げるために、機械接点の安全スイッチが半導体スイッチ回路部に直列に接続されて、この安全スイッチがオフされると半導体スイッチ回路部が主回路から切り離されるが、安全スイッチは主回路の投入の前のタイミングでオンされ、主回路の遮断動作の完了後に速やかにオフされることで、半導体スイッチ回路をノイズなどで誤導通させない請求項 1 から 6 のいずれかに記載の開閉器。

40

【請求項 7】

交流電力系専用のトライアックを用いた無アークで低ノイズの開閉器は、単極双投スイッチの金属接点のア接点とコモン電極を通電接点とし、そのア接点とコモン電極にそれぞれトライアックのアノードとカソードを接続、さらにコンデンサ C と抵抗 R の直列回路を a 接点と他方を b 接点に接続し、さらに b 接点はトライアックのゲート保護抵抗を介してゲートに接続することで、無アークで遮断し、コンデンサ C と抵抗 R が電流遮断時のサー

50

ブアブソーバとしても働く交流用開閉器。

【請求項 8】

前記、無アーク低ノイズの開閉スイッチはスイッチ固有のアドレス番号を持ち、そのアドレスに対して、外部からの通信手段によってオン/オフ制御を行い、さらにオン/オフの状態を通信手段により送出することを特徴とする請求項 1 から 7 のいずれかに記載の電流開閉器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力系のスイッチ装置に関し、直流または交流電流の、電力系統、鉄道、電気自動車、配電の施設、屋内配線等の電力を扱うにおいて必要な電流の開閉器に属し、金属接点による直流電流の遮断では発生するアークが持続することで、数十 V 以上数 A 以上の遮断は容易ではない。直流電流を遮断するにアークを発生すること無く遮断可能になるように、半導体スイッチと、導通損失の低い金属接点スイッチとで構成される無アーク電流開閉装置に関する。

10

【背景技術】

【0002】

半導体スイッチの進歩により、高電圧・大電流が高速に遮断可能になった。しかし、アークの消滅による遮断は数 μ 秒であったが、MOSFET はより速く、数 10 ナノ秒でオン、オフするので、インダクタンスのある回路の電流を遮断すると、高い再起電圧が発生して、バリスタやなどのスナバ回路を必要とするなど、保護回路が必要である。高速すぎる遮断は、返ってそのために開閉サージが増している。

20

【0003】

一方、直流電流の遮断を金属接点の開極で行うと電流が遮断されずに連続する。開極時に発生するアークにより通電し、アークを消滅させなければ電流は遮断できない。アークを消弧するにはアーク長を磁気などで長くし、冷却して消弧するが、この間、電極が消耗して接点の寿命が短くなってしまう。

【0004】

近年シリコン・カーバイド系の半導体が実用化されて、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) で 1000 V を越える高耐電圧の半導体スイッチが実用化されている。この高耐圧の半導体スイッチを使って高電圧の直流電力系の開閉、遮断スイッチが提供できるようになった。しかし、まだまだ、半導体スイッチの通電損は金属接点より大きく数 10 W 程度あるので、半導体スイッチの冷却装置が必要となり、大型になってしまうのが欠点である。そこで、両方の利点を組み合わせて、通電は金属接点で、遮断時のみ半導体スイッチで通電、遮断する無アーク開閉器、遮断器が望まれている。

30

【0005】

本発明は特願 2015 - 078094 に記載した金属接点と半導体スイッチの並列接続による無アーク開閉器をさらに効果を増し、応用範囲を広げるようにする改良に関するものである。

40

【0006】

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特願 2015 - 078094

【特許文献 2】特願 2015 - 199768

【発明の概要】

【発明が解決しようとする課題】

【0008】

特許文献 1 に記載の発明の中で、先行特許中の図 6 では、機械接点と半導体スイッチの

50

並列接続であって、通電は金属接点で行い、金属接点の低オン抵抗で発熱はない。電流を遮断する時は、半導体スイッチに転流して、半導体スイッチのゲート制御によって高速に遮断する。

【0009】

図1は特許文献1に記載の図6の直流開閉器であるが、これには2つの特徴がある。第一の特徴はゲート回路である。直流をMOSFET、IGBT、(Insulated Gate By-polar Transistor)などの絶縁ゲートの半導体スイッチでオン・オフするが、半導体スイッチのゲートをON状態にする電圧を半導体スイッチに印加されるドレイン電圧を使っているためゲート駆動電源が不要である。MOSFETのドレインの電圧を高抵抗100kΩ以上の抵抗でゲートに接続することによって、MOSFETの閾値(V_{th})で電流が流れ出し、 V_{th} +オン抵抗の電圧以上にはならない。 V_{th} は3V程度である。並列に接続されている通電接点である金属接点ではアークの発生する最低電圧は10V程度であるので、アークは発生しない。接点電流は無アークで半導体スイッチに転流する。

10

【0010】

特許文献1に記載の発明では、ドレイン電圧でゲートをオンしているのでオン電圧は V_{th} 以下にはならない。ゲートに十分大きな電圧を与えて、飽和領域で駆動できればオン電圧は電流×オン抵抗になって、 V_{th} より小さくなる。これにより発熱が下がり、さらに大きな過電流耐量を利用できるようになる。

20

【0011】

先行特許のもう一つの新規なところは、1極双投スイッチのa接点、b接点を利用して半導体スイッチのゲート信号を制御することの特徴としている。しかし、a接点は、大電流を通電するため、低抵抗である必要があるが、b接点はゲート電圧の制御のための接点であるから電流容量はa接点に比べてわずかである。また、b接点がオンするとMOSFETが遮断するがその遮断スピードが速いので再起電圧も急峻でサージ電圧が発生する。b接点のオン時にチャタリングを起こすと、それに伴ってサージ電圧を多数回、発生する。b接点はチャタリングの起こしにくい金属材料の接点が望ましい。チャタリングの起こさない、接触不良を起こさないスイッチとして水銀スイッチがあるが、要するに柔らかい金属材料がよい。b接点に代わるゲート、ソース間を低抵抗で短絡するスイッチであれば、連動して動作する補助接点、絶縁光カップラ、リードリレーなども可能である。

30

【0012】

本発明は、かかる先に出願された発明をさらに電流の開閉器、遮断器への応用に鑑みなされたものであり、金属接点の問題点を解決し、また半導体スイッチの発熱などの問題点を解決して交流・直流電源を安全かつ確実に短絡、開放、遮断することが可能な開閉器、遮断器を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するために、金属接点と並列に半導体スイッチを接続される、直流電流を開閉させるスイッチは、一つのMOSFETと、そのMOSFETのドレインを金属接点のa接点に接続し、MOSFETのソースを金属接点のコモン電極に接続し、ドレイン、ゲート間に接続された抵抗器と、前記MOSFETのソース、ゲートをb接点によって短絡するスイッチを備えたことを特徴とする特許文献1に記載の発明の図6の機械接点と半導体スイッチの並列接続した無アーク遮断スイッチを基礎にさらに以下のように1から5にあげる改良をすることにより利用範囲を広げる。

40

【0014】

1. 半導体スイッチのゲートにゲートを飽和領域の電圧を与えて、オン抵抗をさらに小さくするために、絶縁した電源を用意してゲートを飽和状態のオンにして、半導体をオフにする時、b接点のオンで絶縁電源をゼロにするがゲート抵抗 R_g とドレイン・ゲート間の寄生容量によるミラー積分効果で再起電圧を遅く上昇させる。絶縁電源には太陽電池、絶縁DC電源、充電2次電池、長寿命な電池などが

50

ある。

【 0 0 1 5 】

- 2 . b 接点のオンで半導体スイッチをオフする際に、b 接点を直接には使わず、光結合スイッチなどの組み合わせでゲート電圧を短絡する。電磁リレーでは、リレー駆動電源のオン、オフを利用して光結合スイッチやリードリレーなどでb 接点の代わりとなるようにタイマーで然るべき時間遅れを設けて駆動してもよい。

【 0 0 1 6 】

- 3 . b 接点の信号がチャタリングを起こす場合の対策として、防止する回路を付加する。併せて、近年の半導体スイッチの遮断スピードが速いので、高周波のノイズを発生し、ノイズによる誤動作を発生する可能性がある。半導体スイッチの遮断スピードを遅くする回路、再起電圧制御回路を付加する。

10

【 0 0 1 7 】

- 4 . 金属接点の a 接点とドレインの間にダイオードを入れて、逆電流阻止構造の直流開閉器にする。これは負荷側に電圧が残っている場合、遮断後に電流が逆流する可能性を除くために必要である。M O S F E T など半導体スイッチとして逆導通型スイッチを用いる場合、逆阻止能力は必要なことである。また、ダイオードの順方向電圧降下、約 1 . 2 V が加わるが、M O S F E T の電圧降下は下がるので大電流を流すことができる。図 1 1 の M O S F E T の損失をシミュレーションで求めたが損失は $I / 3$ になっている。

【 0 0 1 8 】

- 5 . 交流用の開閉器も多頻度開閉を行うと、アークによる電極消耗が開閉器の寿命となる。アークを最小限にするか、できれば無アークで遮断するのが望ましい。3 相交流の電流瞬断は 3 相同時になるように、連動する補助接点の b 接点からのオン信号で三相の 3 つの半導体スイッチを同時にオフする。この場合、半導体スイッチはトライアックでも良い。電流のゼロ点でソフトにオフする利点はある。また交流電流遮断でも直流分が重畳する場合があります、電流ゼロ点が無い、所謂ゼロミス現象時は、直流遮断と変わらないので、トライアックでは無く遮断性能のある M O S F E T を主接点と連動する補助 b 接点のオンで 3 相とも同時に遮断を行うのが理想である。

20

【 発明の効果 】

30

【 0 0 1 9 】

半導体スイッチのゲート駆動に特別な電源を必要としない構成は先の特許文献 1、2 に記載の発明の特徴で簡単に手動トグルスイッチへも応用できた。さらに進めて、電磁リレーや制御リレーの応用、インターネットなどの通信系統との情報交換により、電源のオン、オフを行う電流スイッチを制御管理することができる。この場合、制御電源があるのでそれを利用した絶縁ゲート駆動回路は半導体スイッチのゲートに十分な電圧を印加して確実に飽和状態のオンにして、先の特許文献 1、2 の場合より多くの電流を通電できる。

【 0 0 2 0 】

無アークで金属接点の遮断器を開極し、その後、十分な絶縁耐圧を持つために、b 接点のオン信号を用いるのは金属接点が開極し開極距離がある距離になったことを確実に示す信号であるからである。金属接点の動作を確実に捉える信号である。開極距離が確保されてから半導体スイッチが電流遮断するので、手動の開極をおこなう場合、開極スピードが、一定しないがその場合も b 接点のオンを持って遮断するので、多様な開閉スイッチでの応用が可能である。b 接点をそれにかわる同期タイミングを得られるスイッチであれば、小電流の弱電圧のスイッチ、例えばマイクロスイッチ、リミットスイッチで代用できる。弱電流用の接点を持つ b 接点を主接点と連動させればよい。

40

【 0 0 2 1 】

このことによって、例えば電磁駆動のスイッチでは開極スピードが従来はアーク時間を最小にするため、高速な開極動作が必要であったが、それは、遅くても確実に動作する接点電極開閉装置であればよい。そのことで電極を駆動する機構が改良されて、より小型、

50

省エネ、低騒音の新しい電磁開閉器が可能になる。

【図面の簡単な説明】

【0022】

【図1】特許文献1に記載の先行特許中の図6の半導体スイッチを示す説明図である。

【図2】本発明に係る実施例1の絶縁された電源で駆動される回路図を示す回路図である。

。

【図3】本発明に係る実施例1の原理検証装置の実験時の写真

【図4】実施例1の原理検証装置の直流電流遮断時の電流、電圧波形

【図5】実施例1の絶縁電源として、フォトカップラ（赤外LED＋フォトダイオード：TLP3905）を使った場合の原理検証装置

10

【図6】長寿命な電池をMOSFETのゲート電源として用いる場合の回路例である。

【図7】高電圧の直流電流を半導体スイッチの直列接続で遮断する場合、光カップラでb接点の代わりに短絡する構成図である。

【図8】本発明に係る直流電源の開閉スイッチの第3実施形態を示す回路図である。

【図9】図8のシミュレーション回路である。

【図10】図9のシミュレーション計算の結果である。

【図11】シミュレーション計算の結果（遮断時、時間方向拡大する）である。

【図12】本発明に係る直流電源の開閉スイッチの第4実施形態を示す回路図である。

【図13】本発明に係る交流または方向の変わる直流電力系の開閉の第5実施形態を示す回路図である。

20

【図14】本発明に係る1つのMOSFETで構成された交流、または方向の変わる直流電流の開閉器の第6実施形態を示す回路図である。

【図15】三相交流用に本発明を応用したスイッチの構成である。

【図16】本発明に係るトライアックを用いた交流用の無アーク低ノイズ開閉器である。

【発明を実施するための形態】

【0023】

〔第1実施形態：図2〕

以下、本発明の実施形態について図面を参照しつつ詳細に説明する。

半導体スイッチのゲート電圧に十分高いゲート飽和電圧を与えてオン抵抗を最小にするために、絶縁した電源を付加してゲートをオンし、b接点のオンでゲート電圧をゼロ近くにする。図2は、本発明に係る直流電源の開閉スイッチの第1実施形態を示す回路図である。

30

。

【0024】

図2において、絶縁された直流電圧源は、小型の太陽電池モジュール（7V・1mA）を使った図3の実証実験の例として説明するが、MOSFETを飽和領域で完全オンに必要なゲート電圧が発生する。MOSFETのゲートは高い絶縁性能を持つので、ゲート駆動電流はほとんど流れない、したがって、ゲートが単極双投のトグルスイッチのb接点で短絡されない限り、MOSFETは常にON状態である。図4の実験波形によれば、接点電流の流れている金属接点a接点が開極すると、接点の電流は停止し、MOSFETに流れて、接点間はアークの発生に必要な10Vにならないので無アークで電流は半導体スイッチに転流する。双投スイッチの構造から、a接点が開極してから、バウンスする時間後に、コモン電極はb接点に接触する。絶縁DC電源の電圧をb接点がゲート抵抗R_gで短絡すると半導体スイッチはオフされ、再起電圧がミラー積分効果（ブート・ストラップ効果ともいう）でR_gと寄生容量で決まる時定数で上昇するが、バリスタで抑えられている。絶縁DC電源が太陽電池である場合、好都合である。太陽電池は、弱くても光があれば無負荷解放電圧が現れ、MOSFETを飽和領域まで駆動できるし、短絡しても定電流電源であるので接点の電流はわずかである。

40

【0025】

ゲート用電圧源はコンデンサや、充電できる2次電池に置き換えても良いし、MOSFET用のゲート駆動用絶縁電源を用いてもよい。シリコン・カーバイドのMOSFETで

50

あっても、飽和領域まで駆動する15V程度まで発生する絶縁電源であれば電流容量は問わない。前述の太陽電池と発光素子を組み込んだ出力電圧7Vの光カップラ、TLP3905は小型でよい。2次出力を2段に直列にすれば15Vの絶縁電源になる。ゲート電源の応答スピードは遅くてもa接点からb接点へのバウンス時間は数msかかるのでこれに対して十分早ければ問題ない。また、絶縁電圧源を2次電池にして、開閉装置がオフ時の極間電圧で充電される、または電源から絶縁して充電することができる電気2重層キャパシターであっても可能である。図5は実施例1の絶縁電源として、フォトカップラ、赤外LED+フォトダイオード：TLP3905を使った場合の原理検証実験の外観写真である。

【0026】

図2において、ZnOバリスタ（ZNRとも呼ばれる過電圧保護用非線形抵抗）をMOSFETの過電圧保護のために接続している。これは遮断する直流回路に大きなインダクタンスがある場合、その磁気エネルギーを吸収するので必要に応じて付加する。バリスタのエネルギー吸収能力は、半導体スイッチより10倍以上大きい。

【0027】

図6は、長寿命の電池をゲート電源として遮断時、無アーク遮断が可能な直流開閉器である。主接点a接点と連動する接点、例えば補助接点、または2極双投トグルスイッチの場合は、もう一方のa接点を使ってゲートに電荷を蓄積して、b接点のオンでMOSFETのゲートの電荷を消滅するまで導通しているので、主接点a接点の開ではアークは発生しない。この連動するb接点回路を用いるとゲート電源はMOSFETのゲートをチャージ・アップするのみでよいので、絶縁された電源が長寿命の電池を使用することができる。この電池の代わりにキャパシターにして、別電源で充電する方法をとっても良い。併せて、CとRでゲート回路を構成すればMOSFETのドレイン電圧の変化率を抑えることができ、ノイズの少ない開閉が可能になる。

【0028】

〔第2実施形態：図7〕

図7は、本発明に係る直流電源の開閉スイッチの第2実施形態を示す回路図である。

図7はb接点のオンで半導体スイッチをオフする際に、b接点を直接には使わず、光結合スイッチなどの組み合わせで間接的にゲート電圧をオフ状態にする。

【0029】

図7は、係る先に出願された特許文献1の発明のb接点のオンが最適な半導体遮断のタイミングを与える点を利用して、かつ多数の半導体スイッチを同時にオフすることが可能になる。ここでは光カップラー（ホト・カップラーとも呼ばれる）の例を図示しているが主回路と絶縁することができるスイッチであればリレーでも可能である。LED電源は光カップラのLEDを駆動する電源で電流を約10mA程度流すことができればよい。光カップラは数kVの絶縁をしてホトトランジスタをオンすることができる。光カップラの入力を直列に接続し、出力を、遮断電流をバイパスする直列する複数のMOSFETのゲートソース間に接続すれば、同時に遮断することができ、再起電圧を直列接続で受けることができるので高耐圧の遮断器を提供することができる。

【0030】

〔第3実施形態：図8〕

図8は、本発明に係る直流電源の開閉器の第3実施形態を示す回路図である。MOSFET、特にSiCのMOSFETは電流遮断のスピードが必要以上に速いため、再起電圧の高速な上昇を抑制する為に、絶縁ゲートを持つ半導体スイッチの特性を使って、ミラー積分回路を付加して、3V/μs程度に制限して低ノイズ化を図っている。

【0031】

また、図8では、ゲート回路にC、R、R1、R2を図のように配して、金属接点S1のb接点の信号のチャタリング対策にもなっている。チャタリングを起こすと短時間に多数回のオン・オフを繰り返すことになる。b接点がチャタリングを起こしにくい構造や接点材料にするが、回路的にもその対策をすることが望ましい。それを防止する抵抗とコン

10

20

30

40

50

デンサの電子回路を付加する。併せて、近年の半導体スイッチの遮断スピードが速いために再起電圧の上昇スピードが速く、その電圧波形は高い高周波成分を持つ。高周波ノイズを発生すると、直流スイッチが電流遮断するノイズによる関連電子回路の誤動作を発生する可能性がある。半導体スイッチの遮断スピードを遅くする回路を付加する。

【 0 0 3 2 】

これはドレイン - ゲート間の抵抗に並列の例えば $0.01 \mu F$ のコンデンサ C を接続し、ゲート - ソース間に例えば 100Ω の低抵抗 R で短絡すると遮断電圧の上昇はミラー積分効果で遅くなる。これは $MOSFET$ のゲート電圧の活性領域を使った回路になるが、先のドレイン - ゲート間をつなぐ抵抗 R_1 に並列に接続し、ゲート - ソース間をつなぐ b 接点に並列に高抵抗 R_2 、ここでは $500 k\Omega$ を挿入すれば、チャタリングの防止に効果が有る。 C と R で再起電圧の立ち上がりスピードは、遅くできる。

特許文献 2 の特許願 2015 - 199768 「再起電圧制御装置」によれば、再起電圧 V_r は、ドレイン - ゲート間のコンデンサを C 、ゲート - ソース間の抵抗を R とすれば、ミラー積分理論から、 C に流れる電流で閾値電圧 V_{th} が維持されると考えられるので、

$$V_r = V_{th} * Time / RC$$

である。 $V_{th} = 3V$ 、 $R = 100 \Omega$ 、 $C = 0.01 \mu F$ であれば、再起電圧は 1 マイクロ秒で $3V$ の上昇、 $3V / \mu S$ である。

【 0 0 3 3 】

このようにパワー用のスイッチ用 $MOSFET$ は近年目覚ましく発展しており、スイッチング損を少なくするために。高速動作を必要としてきたが、半導体スイッチの損失が許容するならば、遮断スピードを必要なだけ下げることができる。遮断スピードが遅いほど高周波ノイズは少なくなる。特に遮断器の補助のために用途を限った場合は、繰り返しサイクルが限られているので、半導体の発熱を除去するのが容易、パルス大電流が流せて、その後、ゆっくりと遮断が可能である。

図 9 は直流電流開閉の過渡状態をシミュレーションするためのシミュレーション回路図を示す。図 10 はシミュレーションの結果の電流、電圧波形を示す。(a) は接点と $MOSFET$ の電流波形、バリスタの電流波形である。(b) は接点極間電圧で電源電圧 $100V$ が遮断後インダクタンスのために $300V$ まで上昇、最後はバリスタによってカットされている。(c) はゲート電圧、(d) は $MOSFET$ の電圧と電流を掛けたパワーを積分した損失をジュールで表している。逆電流阻止ダイオードを入れたことでゲート電圧が $1.2V$ 、上がった結果、損失が 3 分の 1 になっている。

図 11 は、図 10 の時間軸を拡大した図である。接点間電圧では、 $300V$ まで $300 \mu S$ で上昇するのが見える。

【 0 0 3 4 】

〔第 4 実施形態：図 12〕

図 12 は、本発明に係る直流電源の開閉スイッチの第 4 実施形態を示す回路図である。

ゲートに抵抗 R を介してドレイン電圧を印加して $MOSFET$ をオン状態にする構成では、オン電圧は閾値電圧である V_{th} までしか下がらない。オン電圧をさらに下げるには、ゲートにより高い電圧を与える必要がある。そこで、金属接点の a 接点と $MOSFET$ のドレインの間に、ダイオードを順方向に入れ、ダイオード順方向電圧を加えて抵抗 R を介してゲートに電圧を与えると、ダイオードの電圧が加わった分、 $MOSFET$ のオン電圧が下がる。実験によると、 $MOSFET$ に $5A$ の電流が流して、ダイオードを含めた極間電圧は $4.2V$ に上がったがオン電圧を測ると閾値 $3V$ より低い $1V$ にさがる。ドレインにダイオードの順方向電圧 $1.2V$ も加えて、極間電圧は $1.2V$ 上がるが、無アークの条件である $10V$ 以下であるならば良いので、 $MOSFET$ のオン電圧が $3V$ から $1V$ に下がったことで、半導体の損失が 3 分の 1 になる。また、ダイオードを入れることによって、逆電流阻止にすることができる。これは負荷側に電圧が残っている負荷の場合、遮断後に電流が逆流する可能性を除くために、必要がある。一般に $MOSFET$ のゲート電極はソースに対して $+/-15V$ 程度以上の電圧が発生しないようにダイオードでクランプしてあるので逆電圧は問題ない。また、ダイオードの順方向電圧の代わりに 1Ω 以下の

低い抵抗を挿入して電流による抵抗ドロップ電圧でも、半導体のオン電圧を下げる効果がある。

【 0 0 3 5 】

直流電流の逆流の阻止をダイードで可能にする前の回路をさらに応用を広くしたのが、図 1 3 である。交流または直流であっても電流の方向が場合によって変化する用途がある。直流配電の直流バス間を接続する場合、電圧は一方向であるが電流は双方向である。その場合、図 1 2 の回路を電流双方向用に改良したのが図 1 3 である。

【 0 0 3 6 】

〔 第 5 実施形態：図 1 4 及び図 1 5 〕

交流用の開閉器も多頻度開閉を行うと、アークによる電極消耗が開閉器の寿命となる。アークを最小限にするか、無アークで遮断するのが望ましい。3 相交流の電流瞬断は 3 相同時に遮断するように、連動する 1 つの b 接点のオン信号で三相の 3 つの半導体スイッチを同時にオフする。

10

【 0 0 3 7 】

図 1 4 は、本発明に係る、電流が両方向の直流電力系、または交流電力系にも使用可能な開閉スイッチの第 5 の実施形態を示す回路図である。

図 1 4 は金属接点を連続通電する主接点 S 1 とするとその両極にダイオードブリッジを接続し、ダイオードブリッジの直流出力プラスに MOSFET のドレインを、出力マイナスを MOSFET のソースを接続する。MOSFET のゲートは、1 つ目は例えば 22 Ω の低抵抗 R で補助接点または連動する接点の b 接点に接続する。MOSFET のゲートは、2 つ目は例えば 100 k Ω の高抵抗 R 1 を介して MOSFET のドレインに、同じく、R 1 には並列にコンデンサ、例えばここでは 0.1 μ F であるが、を並列に接続してある。MOSFET のゲートの 3 つ目は、例えば 500 k Ω の高抵抗 R 2 を介してドレインに接続してある。抵抗 R とコンデンサ C が連動接点 S b の b 接点のオンで、半導体はオフされるがその再起電圧を緩やかに上昇させる。ダイオードブリッジを介して主接点に並列接続されているので、交流電流、方向の変化する直流にも対応できる。

20

【 0 0 3 8 】

シリコンカーバイドで構成される SiC - MOSFET を用いると SiC の性質で高耐圧のスイッチが実現できる。高耐圧の使用に耐える電流スイッチが可能になるが、SiC の MOSFET のシュレフォルド電圧 V_{th} がシリコンの MOSFET より高く 7 V 程度あって、ダイオードブリッジによる電圧降下は 2 V から 3 V あるので、それを加えると主接点遮断の直後に極間電圧 10 V 以上になる。SiC の MOSFET を用いる場合は、ゲート電圧を 15 V 程度加えて飽和状態のオンになって、シリコンの MOSFET と同じ、数 V 以下にならないといけない。このために絶縁したゲート電圧をゲートに別に加えて、それを b 接点で短絡、またはマイナスの電圧を印加してスイッチをオフするのを推奨する。

30

【 0 0 3 9 】

〔 第 6 実施形態：図 1 5 〕

三相交流用半導体スイッチとして、従来はトライアック 3 つで構成される簡単な半導体スイッチでは、トライアックの性質上、電流ゼロ点で遮断する。その場合、最初の 1 相の電流ゼロ点で遮断された後、残り 2 相は単相状態になって、電流ゼロになった時点で同時に遮断される。すなわち、2 相を遮断しているにすぎないので負荷の中性点電位の急峻な過電圧など過渡現象が生じる。ここで目指すのは半導体スイッチによる 3 相同時遮断である。

40

【 0 0 4 0 】

図 1 5 は 3 相交流用に構成された本発明の実施例である。ここでは主接点の a 接点と補助接点の b 接点が使われている。補助接点 b がオンの場合、全てのスイッチがオフされる。b 接点が離れるとゲートはオンになることで、半導体スイッチが通電され、後から、主接点の a 接点が入オンになって、その後、電気抵抗の低い金属接点にほとんどの電流が流れる。

50

【 0 0 4 1 】

補助接点 b が 3 相交流用の 3 接点の開閉器に 1 つの場合、1 つの補助接点 b のオンによって、3 つのゲート用絶縁された電源がゲート電圧をゼロにするようにする。図 1 5 では、さらに安全スイッチが半導体スイッチ回路に直列に接続されている。この安全スイッチがオフされると半導体スイッチ部が主回路から切り離される。安全スイッチは主回路のオンの前のタイミングで接続され、遮断完了後に速やかにオフされる。安全スイッチの存在がオフ時の安全性が接点と半導体の 2 重になることで信頼性が増すためであって、動作のタイミングやスピードは問わない。また、この安全スイッチは常時オフ状態で主接点の投入、遮断動作の間のみ、オン状態にするようにしてもよい。

【 0 0 4 2 】

10

交流専用の無アーク低ノイズ開閉器は、M O S F E T をサイリスタやトライアックに置き換えることができる。M O S F E T より、高耐圧で短時間の通電耐量に優れている。また電流ゼロ点で自然消弧するので、インダクタンス電流遮断による過電圧が生じないという利点もある。しかし、容量性の負荷の場合、電流ゼロで遮断した後、再起電圧がステップ的上昇の問題もある。そのため、サイリスタ、トライアックの再起電圧上昇スピードを制限するためにコンデンサと抵抗の直列接続によるサージ・アブソーバを設置する必要がある。

【 0 0 4 3 】

[実施例 7 : 図 1 6]

20

図 1 6 は、請求項 7 の実施例で本発明に係る直流用、無アーク低ノイズ開閉器の手法をトライアックに代えて交流用の無アーク低ノイズ開閉器に応用したものである。交流の金属接点の開閉であっても、無アークで遮断出来れば接点の寿命が延び、アークが消滅時の裁断サージの発生を防止することができる。本実施例では a 接点と b 接点がともにオフの遷移状態の場合、トライアックのゲートには C と R を介してトリガーに必要な電流が供給されるように、本実施例では、C は $0.1 \mu F$ 、R は 100Ω を選択している。b 接点がオンになるとゲート電流はゼロになるのでトライアックは電流ゼロになるとオフになる。電流ゼロ点でオフになると再起電圧が急峻に発生するが、その電圧上昇率を b 接点がオンすることで C と R の直列回路がサージ・アブソーバとなって作用し、ノイズの発生を防ぐことができる。

30

単に抵抗だけでもトライアックをオンすることはできるが、しかし、オフ時のリーク電流を増やすのみで、サージ発生を抑える効果はないが、C と R のサージ・アブソーバを使ってゲートをオンすることで、無アークでノイズの発生を抑えた開閉が実現できる。

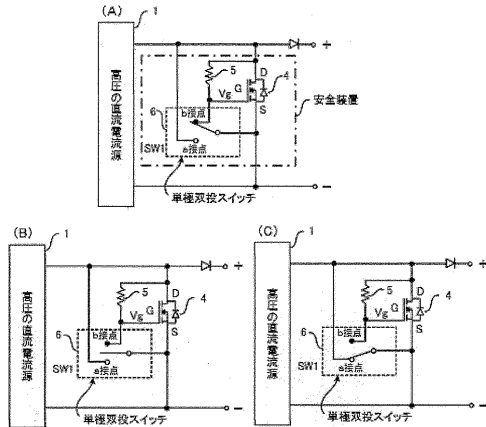
【 符号の説明 】

【 0 0 4 4 】

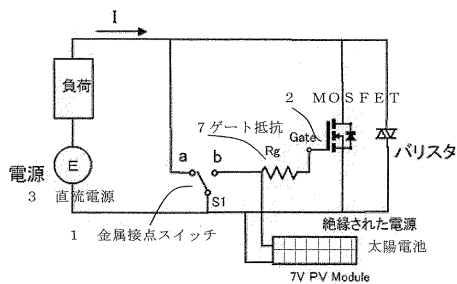
- 1 主接点 S 1 : 金属接点
- 2 半導体スイッチ (M O S F E T 、 I G B T など絶縁ゲートのスイッチ)
- 3 直流電力系
- 4 バリスタ
- 5 C : コンデンサ
- 6 R : 抵抗
- 7 R g : ゲート抵抗
- 8 逆電流阻止ダイオード
- 9 ダイオードブリッジ
- 10 トライアック
- 11 安全スイッチ

40

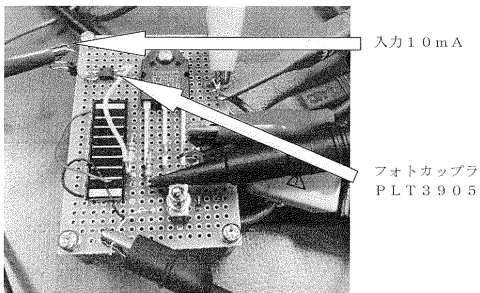
【図 1】



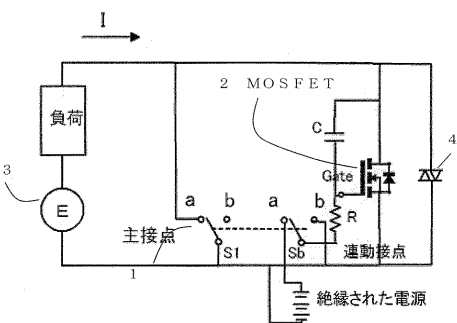
【図 2】



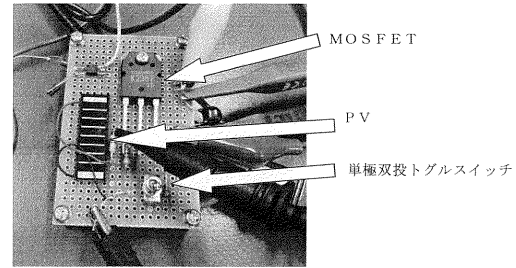
【図 5】



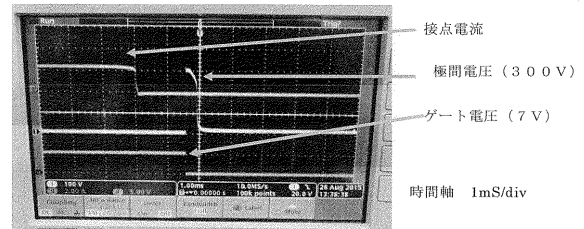
【図 6】



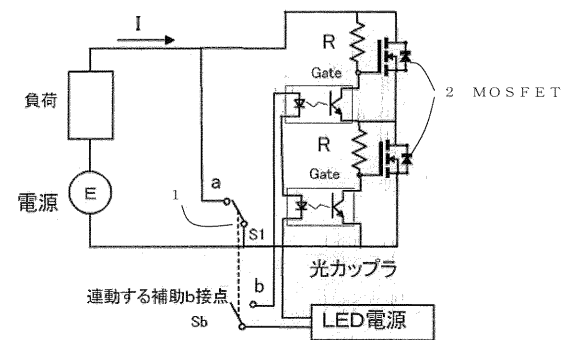
【図 3】



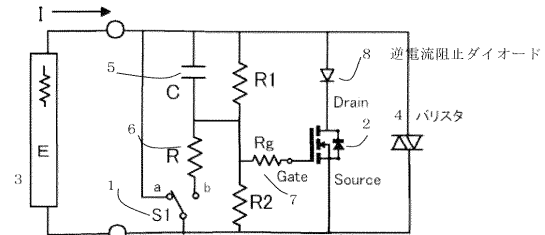
【図 4】



【図 7】

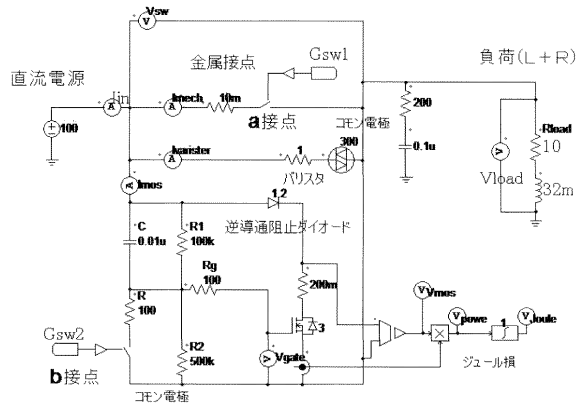


【図 8】

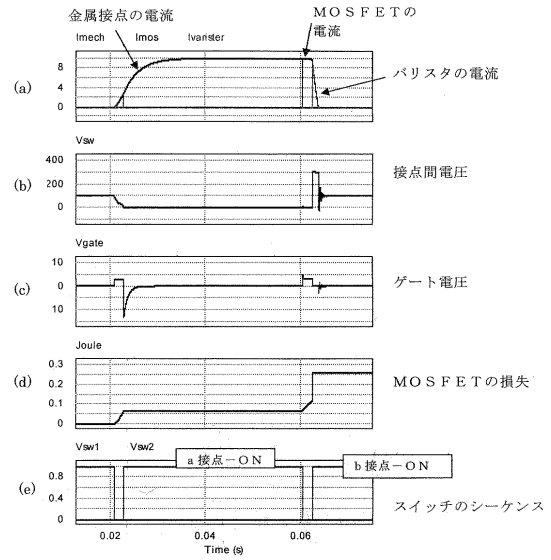


- 1 主接点 S1 : 単極双投の金属接点スイッチ
- 2 半導体スイッチ (MOSFET、IGBT など絶縁ゲートのスイッチ)
- 3 直流電力系
- 4 バリスタ
- 5 C : コンデンサ、0.01 μ F
- 6 R : 抵抗、100 Ω 、R1 = 100 k Ω 、R2 = 500 k Ω
- 7 Rg : ゲート保護抵抗、100 Ω
- 8 逆電流阻止ダイオード

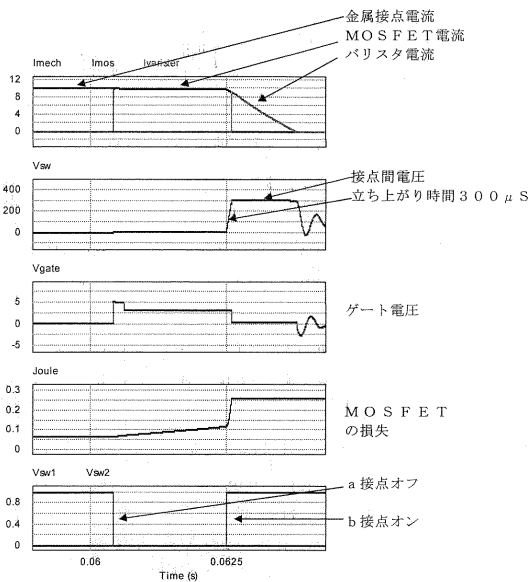
【図 9】



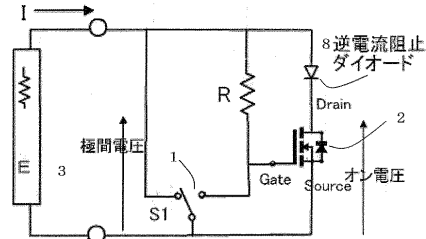
【図 10】



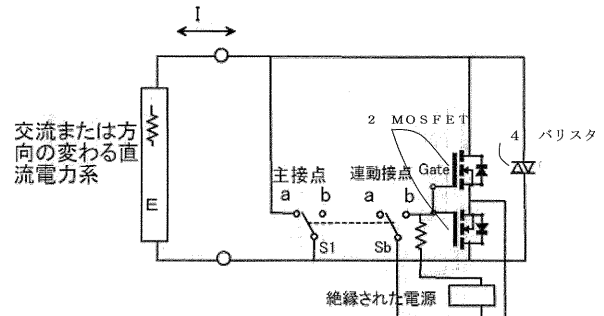
【図 11】



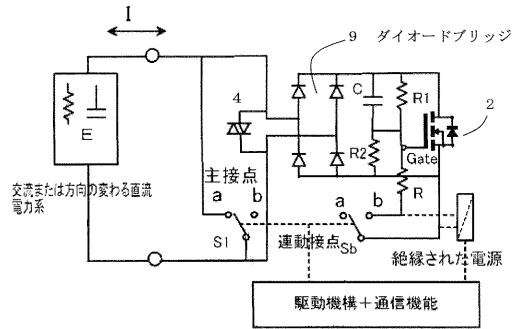
【図 12】



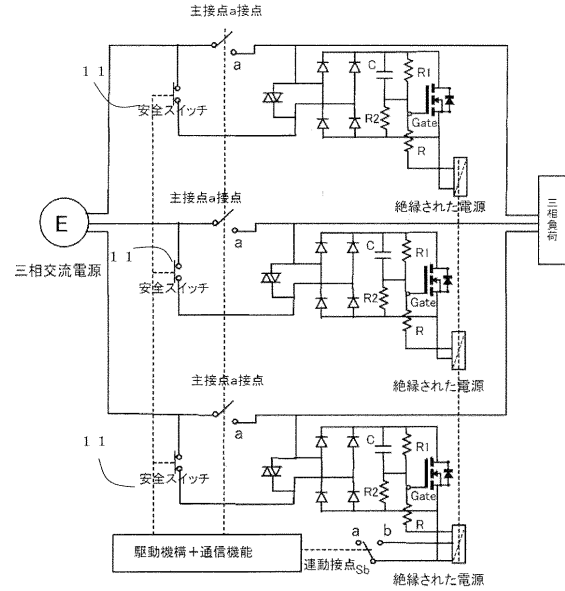
【図 13】



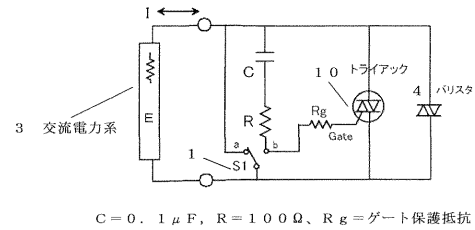
【図 14】



【図 15】



【図 16】



フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

H 0 1 H 9/54

E

H 0 1 H 33/59

P