

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成29年12月14日(2017.12.14)

【公表番号】特表2016-535913(P2016-535913A)

【公表日】平成28年11月17日(2016.11.17)

【年通号数】公開・登録公報2016-064

【出願番号】特願2016-551066(P2016-551066)

【国際特許分類】

G 06 F 9/38 (2006.01)

G 06 F 15/173 (2006.01)

【F I】

G 06 F 9/38 3 1 0 J

G 06 F 9/38 3 7 0 X

G 06 F 15/173 6 8 5 M

G 06 F 15/173 6 7 3

【手続補正書】

【提出日】平成29年10月30日(2017.10.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のスレッドを同時に取り扱うことが可能な構成可能処理回路であって、

スレッドデータストアと、

複数の構成可能実行ユニットと、

前記スレッドデータストアを前記実行ユニットに接続する構成可能ルーティングネットワークと、

構成インスタンスを記憶し、該構成インスタンスのそれぞれがルーティングネットワークの構成及び前記複数の実行ユニットのうち1つ以上の構成を規定している、構成データストアと、

前記実行ユニット、前記ルーティングネットワーク及び前記スレッドデータストアから形成されるとともに複数のパイプラインセクションを備え、該複数のパイプラインセクションが、各クロックサイクルにおいて各スレッドが一つのパイプラインセクションから次のパイプラインセクションに伝播するように構成されている、パイプラインとを備え、

(i) 各スレッドを構成インスタンスと関連付け、

(ii) 各クロックサイクルにおいて、前記複数のパイプラインセクションのそれを、そのクロックサイクル中にそのパイプラインセクション内を伝播する各スレッドと関連付けられた構成インスタンスに従うように構成する
ように構成された回路。

【請求項2】

各構成インスタンスを構成識別子と関連付けるように構成された、請求項1に記載の構成可能処理回路。

【請求項3】

スレッドと関連付けられた構成識別子を、該スレッドと協調して前記パイプライン内を伝播させるように構成された、請求項2に記載の構成可能処理回路。

【請求項4】

前記構成データストアが、複数のメモリを備え、
前記構成インスタンスを前記複数のメモリに亘って分割して、各メモリが特定のパイプラインセクションに適用可能な前記構成インスタンスの部分を記憶するように構成された、請求項1～3のいずれか一項に記載の構成可能処理回路。

【請求項5】

各パイプラインセクションが、それに適用可能な前記構成インスタンスの部分を記憶する前記メモリにアクセスすることにより構成インスタンスにアクセスするように構成されている、請求項4に記載の構成可能処理回路。

【請求項6】

前記パイプラインの各セクションが、スレッドと関連付けられた前記構成識別子を使用して、前記構成データストア内のそのスレッドと関連付けられた前記構成インスタンスにアクセスするように構成されている、請求項2～5のいずれか一項に記載の構成可能処理回路。

【請求項7】

前記複数のスレッドが独立している、請求項1～6のいずれか一項に記載の構成可能処理回路。

【請求項8】

2つ以上のスレッドを同一の構成識別子と関連付けるように構成された、請求項1～7のいずれか一項に記載の構成可能処理回路。

【請求項9】

スレッドが前記回路内の第2の後続の経路とは異なる前記回路内の一経路上の構成に追従できるように、そのスレッドと関連付けられた前記構成識別子を変更することが可能な、請求項1～8のいずれか一項に記載の構成可能処理回路。

【請求項10】

前記スレッドと関連付けられた入力に対して動作を行う際に、前記実行ユニットの1つにより生成された出力に基づき前記構成識別子を変更するように構成された、請求項9に記載の構成可能処理回路。

【請求項11】

前記構成可能ルーティングネットワークが、複数のネットワーク入力及び複数のネットワーク出力を備え、各ネットワーク入力をネットワーク出力に接続するように構成可能である、請求項1～10のいずれか一項に記載の構成可能処理回路。

【請求項12】

前記構成可能ルーティングネットワークが、任意のネットワーク入力を任意のネットワーク出力に接続することが可能である、請求項11に記載の構成可能処理回路。

【請求項13】

前記構成可能ルーティングネットワークが、任意のネットワーク入力を前記ネットワーク出力のうちの任意の1つ以上に接続することが可能である、請求項11又は12に記載の構成可能処理回路。

【請求項14】

前記構成可能ルーティングネットワークの出力が、前記実行ユニットの入力に接続されている、請求項1～13のいずれか一項に記載の構成可能処理回路。

【請求項15】

前記構成可能ルーティングネットワークが、マルチステージスイッチを備える、請求項1～14のいずれか一項に記載の構成可能処理回路。

【請求項16】

前記マルチステージスイッチが、各ステージに1つ以上のスイッチを備え、各スイッチが、複数のスイッチ入力及び複数のスイッチ出力を有し、各スイッチ入力をスイッチ出力に接続するように構成可能である、請求項15に記載の構成可能処理回路。

【請求項17】

前記マルチステージスイッチの各ステージにおけるスイッチが、同じ数のスイッチ入力

及びスイッチ出力を備える、請求項 1 6 に記載の構成可能処理回路。

【請求項 1 8】

前記マルチステージスイッチの 1 つのステージに備えられた前記スイッチが、他のステージに備えられた前記スイッチとは異なる数のスイッチ入力及びスイッチ出力を備える、請求項 1 6 に記載の構成可能処理回路。

【請求項 1 9】

パイプラインセクションが、前記マルチステージスイッチの 1 つ以上のステージに備えられた前記スイッチから形成されている、請求項 1 5 ~ 1 8 のいずれか一項に記載の構成可能処理回路。

【請求項 2 0】

前記マルチステージスイッチの内側ステージにおけるスイッチから形成されたパイプラインセクションが、該マルチステージスイッチにおける、前記マルチステージスイッチの外側ステージに備えられたスイッチから形成されたパイプラインセクションとは異なる数のステージからのスイッチを備える、請求項 1 9 に記載の構成可能処理回路。

【請求項 2 1】

前記構成可能ルーティングネットワークが、Clos ネットワークを備える、請求項 1 ~ 2 0 のいずれか一項に記載の構成可能処理回路。

【請求項 2 2】

前記構成可能ルーティングネットワークが、1 つ以上のクロスバースイッチを備える、請求項 1 ~ 2 1 のいずれか一項に記載の構成可能処理回路。

【請求項 2 3】

前記構成可能ルーティングネットワークが、非ブロッキングである、請求項 1 ~ 2 2 のいずれか一項に記載の構成可能処理回路。

【請求項 2 4】

前記構成可能ルーティングネットワークが、完全に構成可能である、請求項 1 ~ 2 3 のいずれか一項に記載の構成可能処理回路。

【請求項 2 5】

前記構成可能ルーティングネットワークが、部分的に構成可能である、請求項 1 ~ 2 3 のいずれか一項に記載の構成可能処理回路。

【請求項 2 6】

各実行ユニットのために専用のオンチップメモリを備える、請求項 1 ~ 2 5 のいずれか一項に記載の構成可能処理回路。

【請求項 2 7】

前記スレッドデータストア内に記憶されたデータが有効であることをチェックするチェックユニットを備える、請求項 1 ~ 2 6 のいずれか一項に記載の構成可能処理回路。

【請求項 2 8】

前記チェックユニットは、無効データを認識すると、前記実行ユニットが前記スレッドデータストアに書き込みを行うのを一旦停止するように構成され、且つ / 又は、それらが前記無効データを読み出したスレッドに対して動作しているときに、メモリアクセス動作を実行する、請求項 2 7 に記載の構成可能処理回路。

【請求項 2 9】

無効データを読み出したスレッドを、前記回路内のその次の経路上での同じ状態と関連付けるように構成された、請求項 2 7 又は 2 8 に記載の構成可能処理回路。

【請求項 3 0】

前記スレッドデータストア内の位置が、2 つの有効ビットと関連付けられている、請求項 1 ~ 2 9 のいずれか一項に記載の構成可能処理回路。

【請求項 3 1】

前記構成可能ルーティングネットワークが、前記スレッドデータストアから読み出されたデータを運ぶためのマルチプルビットワイドであるデータ経路を備える、請求項 1 ~ 3 0 のいずれか一項に記載の構成可能処理回路。

【請求項 3 2】

2つの構成可能ルーティングネットワークを備え、前記構成可能ルーティングネットワークの一方が、他方よりも広いデータ経路を備える、請求項1～31のいずれか一項に記載の構成可能処理回路。

【請求項 3 3】

フラクチャブル実行ユニットを備える、請求項1～32のいずれか一項に記載の構成可能処理回路。

【請求項 3 4】

前記構成可能ルーティングネットワークが、前記スレッドデータストアを、実行ユニットを交換可能な入力と、実行ユニットを交換不可能な入力とに接続するように構成され、前記構成可能ルーティングネットワークの最外側のステージが、前記スレッドデータストアを前記実行ユニットを交換可能な入力に接続するように構成された第1の数のスイッチと、前記スレッドデータストアを前記実行ユニットを交換不可能な入力に接続するように構成された第2の数のスイッチとを備え、前記第1の数が、接続された入力1つ当たりで、前記第2の数よりも少ない、請求項15～33のいずれか一項に記載の構成可能処理回路。

【請求項 3 5】

動的再構成が可能な、請求項1～34のいずれか一項に記載の構成可能処理回路。

【請求項 3 6】

スレッドデータストアと、複数の構成可能実行ユニットと、前記スレッドデータストアを前記実行ユニットに接続する構成可能ルーティングネットワークと、前記実行ユニット、前記ルーティングネットワーク及び前記スレッドデータストアから形成され、複数のパイプラインセクションを備えるパイプラインとを備える構成可能処理回路において、複数のスレッドを同時に取り扱う方法であって、

各スレッドを、前記ルーティングネットワークの構成及び前記複数の実行ユニットのうちの1つ以上の構成を規定する構成インスタンスと関連付けることと、

各クロックサイクルにおいて、各スレッドを、一つのパイプラインセクションから次のパイプラインセクションに伝播させることと、

各クロックサイクルにおいて、前記複数のパイプラインセクションのそれぞれを、そのクロックサイクル中にそのパイプラインセクション内を伝播する各スレッドと関連付けられた前記構成インスタンスに応じるように構成することとを含む方法。