

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7696830号  
(P7696830)

(45)発行日 令和7年6月23日(2025.6.23)

(24)登録日 令和7年6月13日(2025.6.13)

(51)国際特許分類	F I
H 1 0 F 39/18 (2025.01)	H 1 0 F 39/18 A
H 0 4 N 25/70 (2023.01)	H 0 4 N 25/70
G 0 1 S 7/4863(2020.01)	G 0 1 S 7/4863
H 1 0 F 39/10 (2025.01)	H 1 0 F 39/10 K

請求項の数 16 (全49頁)

(21)出願番号 特願2021-567270(P2021-567270)	(73)特許権者 316005926 ソニーセミコンダクタソリューションズ株式会社 神奈川県厚木市旭町四丁目14番1号
(86)(22)出願日 令和2年12月14日(2020.12.14)	(74)代理人 110002147 弁理士法人酒井国際特許事務所
(86)国際出願番号 PCT/JP2020/046510	(72)発明者 寄門 雄飛 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
(87)国際公開番号 WO2021/131844	(72)発明者 蛸子 芳樹 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
(87)国際公開日 令和3年7月1日(2021.7.1)	(72)発明者 遠藤 表徳
審査請求日 令和5年11月17日(2023.11.17)	
(31)優先権主張番号 特願2019-233694(P2019-233694)	
(32)優先日 令和1年12月25日(2019.12.25)	
(33)優先権主張国・地域又は機関 日本国(JP)	
(31)優先権主張番号 特願2020-166685(P2020-166685)	
(32)優先日 令和2年10月1日(2020.10.1)	
(33)優先権主張国・地域又は機関 日本国(JP)	

最終頁に続く

(54)【発明の名称】 受光素子及び受光装置

(57)【特許請求の範囲】

【請求項1】

半導体基板と、  
前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、  
前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第1の電荷蓄積部と、  
前記半導体基板の表面上に設けられ、前記光電変換部から前記第1の電荷蓄積部へ前記電荷を振り分ける第1の振り分けゲートと、  
前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第2の電荷蓄積部と、  
前記半導体基板の表面上に設けられ、前記光電変換部から前記第2の電荷蓄積部へ前記電荷を振り分ける第2の振り分けゲートと、  
を備える受光素子であって、  
前記第1及び第2の振り分けゲートは、前記半導体基板に埋め込まれた一对の埋込ゲート部をそれぞれ有し、  
前記一对の埋込ゲート部が並ぶ方向に沿って前記受光素子を切断した断面において、  
前記各埋込ゲート部は、当該表面の反対側に位置する前記半導体基板の裏面に向かう厚み方向において、漸次狭くなるテーパ形状を持ち、  
前記厚み方向に沿った前記各埋込ゲート部の長さに対して3/4となる所定の長さ分前記表面から離れた深さにおける前記各埋込ゲート部の直径L2が、前記表面における前記各

埋込ゲート部の直径  $L_1$  の  $3/4$  の長さを持つ、

受光素子。

【請求項 2】

前記第 1 及び第 2 の振り分けゲートには、互いに異なるタイミングで所定の電圧が印加される、請求項 1 に記載の受光素子。

【請求項 3】

前記半導体基板の表面の上方から見て、

前記第 1 及び第 2 の振り分けゲートは、前記光電変換部の中心に対して、互いに略線対称になるように設けられ、

前記第 1 及び第 2 の電荷蓄積部は、前記第 1 及び第 2 の振り分けゲートを両側から挟みこむように設けられている、

請求項 1 又は 2 に記載の受光素子。

10

【請求項 4】

前記半導体基板の表面に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、前記光電変換部の中心から前記第 1 又は第 2 の電荷蓄積部へ向かう方向に沿って伸びる長辺を持つ略矩形状の形状を持つ、

請求項 3 に記載の受光素子。

【請求項 5】

前記半導体基板の、前記表面と反対側の面に設けられた、微細な凹凸が形成されたモスアイ構造をさらに備える、

請求項 1 ~ 4 のいずれか 1 項に記載の受光素子。

20

【請求項 6】

前記半導体基板を貫く第 1 の画素分離部をさらに備える、

請求項 1 ~ 5 のいずれか 1 項に記載の受光素子。

【請求項 7】

前記半導体基板の厚み方向に沿って、前記半導体基板の、前記表面と反対側の面から、前記半導体基板の途中まで貫く、第 2 の画素分離部をさらに備える、

請求項 1 ~ 5 のいずれか 1 項に記載の受光素子。

【請求項 8】

前記半導体基板内に設けられた 1 つ又は複数の浮遊拡散領域と、

前記半導体基板上に設けられた、前記第 1 の電荷蓄積部に転送された前記電荷を前記 1 つ又は複数の浮遊拡散領域へ転送する第 1 の転送ゲートと、

前記半導体基板上に設けられた、前記第 2 の電荷蓄積部に転送された前記電荷を前記 1 つ又は複数の浮遊拡散領域へ転送する第 2 の転送ゲートと、

前記浮遊拡散領域へ転送された前記電荷を増幅して画素信号として出力する 1 つ又は複数の増幅トランジスタと、

選択信号に従って前記画素信号を出力する 1 つ又は複数の選択トランジスタと、

前記浮遊拡散領域に蓄積した前記電荷をリセットする 1 つ又は複数のリセットトランジスタと、

をさらに備える、

請求項 1 ~ 7 のいずれか 1 項に記載の受光素子。

40

【請求項 9】

前記第 1 及び第 2 の電荷蓄積部のそれぞれは、電極、第 1 の酸化膜、及び半導体層の積層を有し、

前記第 1 及び第 2 の転送ゲートのそれぞれは、当該第 1 及び第 2 の転送ゲートと前記半導体基板との間に設けられた第 2 の酸化膜を有し、

前記第 1 の酸化膜の膜厚は、前記第 2 の酸化膜に比べて薄い、

請求項 8 に記載の受光素子。

【請求項 10】

前記増幅トランジスタ、前記選択トランジスタ及び前記リセットトランジスタのそれぞ

50

れは、前記半導体基板上に設けられた第3の酸化膜を有し、

前記増幅トランジスタの前記第3の酸化膜の膜厚は、前記選択トランジスタ及び前記リセットトランジスタの前記第3の酸化膜に比べて、薄い、

請求項9に記載の受光素子。

【請求項11】

前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の酸化膜、及び半導体層の積層を有し、

前記第1の酸化膜の膜厚は、5.0nm以下である、

請求項1～7のいずれか1項に記載の受光素子。

【請求項12】

前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の絶縁膜、及び半導体層の積層を有し

前記第1及び第2の転送ゲートのそれぞれは、当該第1及び第2の転送ゲートと前記半導体基板との間に設けられた第2の絶縁膜を有し、

前記第1の絶縁膜の比誘電率は、前記第2の絶縁膜に比べて高い、

請求項8に記載の受光素子。

【請求項13】

前記増幅トランジスタ、前記選択トランジスタ及び前記リセットトランジスタのそれぞれは、前記半導体基板上に設けられた第3の絶縁膜を有し、

前記増幅トランジスタの前記第3の絶縁膜の比誘電率は、前記選択トランジスタ及び前記リセットトランジスタの前記第3の絶縁膜に比べて、高い、

請求項12に記載の受光素子。

【請求項14】

前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の絶縁膜、及び半導体層の積層を有し、

前記第1の絶縁膜の比誘電率は、4以上である、

請求項1～7のいずれか1項に記載の受光素子。

【請求項15】

1つ又は複数の受光素子を備える受光装置であって、

前記受光素子は、

半導体基板と、

前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第1の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第1の電荷蓄積部へ前記電荷を振り分ける第1の振り分けゲートと、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第2の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第2の電荷蓄積部へ前記電荷を振り分ける第2の振り分けゲートと、

を有し、

前記第1及び第2の振り分けゲートは、前記半導体基板に埋め込まれた一对の埋込ゲート部をそれぞれ有し、

前記一对の埋込ゲート部が並ぶ方向に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、当該表面の反対側に位置する前記半導体基板の裏面に向かう厚み方向において、漸次狭くなるテーパ形状を持ち、

前記厚み方向に沿った前記各埋込ゲート部の長さに対して3/4となる所定の長さ分前記表面から離れた深さにおける前記各埋込ゲート部の直径L2が、前記表面における前記各埋込ゲート部の直径L1の3/4の長さを持つ、

受光装置。

10

20

30

40

50

## 【請求項 16】

対象物に、周期的に明るさを変動させて光を照射する照射部と、  
前記照射部を制御する照射制御部と、  
をさらに備え、  
前記光電変換部は、前記対象物からの反射光を受光する、  
請求項 15 に記載の受光装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本開示は、受光素子及び受光装置に関する。

10

## 【背景技術】

## 【0002】

対象物までの距離を測定する方法として、TOF (Time of Flight) センサ (受光装置) が知られている。TOF センサは、例えば、間接式 TOF センサの場合、対象物に所定の周期を持つ照射光を照射し、照射光と反射光との位相差を検出することで、対象物までの距離を測定することができる。そして、当該 TOF センサにおいては、短い間隔で、受光を複数繰り返すことにより、信号量を増加させて S/N (Signal / Noise) 比を高め、精度の高い測距を可能にしている。

## 【先行技術文献】

## 【特許文献】

20

## 【0003】

【文献】特開 2019 - 4149 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

上述したように、TOF センサ (受光装置) は、S/N 比を高めるために、短い間隔で、受光を複数繰り返す。従って、TOF センサに内蔵されたフォトダイオードでの受光により発生した電荷は、高速で転送されることが求められる。

## 【0005】

そこで、このような状況に鑑みて、本開示では、高速で電荷を転送することができる、受光素子及び受光装置を提案する。

30

## 【課題を解決するための手段】

## 【0006】

本開示によれば、半導体基板と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 1 の電荷蓄積部と、前記半導体基板の表面上に設けられ、前記光電変換部から前記第 1 の電荷蓄積部へ前記電荷を振り分ける第 1 の振り分けゲートと、前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 2 の電荷蓄積部と、前記半導体基板の表面上に設けられ、前記光電変換部から前記第 2 の電荷蓄積部へ前記電荷を振り分ける第 2 の振り分けゲートとを備え、前記第 1 及び第 2 の振り分けゲートは、前記半導体基板に埋め込まれた一対の埋込ゲート部をそれぞれ有する、受光素子が提供される。

40

## 【0007】

また、本開示によれば、1 つ又は複数の受光素子を備える受光装置であって、前記受光素子は、半導体基板と、前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 1 の電荷蓄積部と、前記半導体基板の表面上に設けられ、前記光電変換部から前記第 1 の電荷蓄積部へ前記電荷を振り分ける第 1 の振り分けゲートと、前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 2 の電荷蓄積部と、前記半導体基板の表面上に設けられ、前記光電変換部から前記第 2 の電荷蓄積部へ前記電荷を振り分ける第 2 の振り分けゲートとを有し、前記第 1 及び第 2 の振り分けゲートは、前記半導体基板に埋め込まれた

50

一対の埋込ゲート部をそれぞれ有する、受光装置が提供される。

【図面の簡単な説明】

【0008】

【図1】本開示の実施形態に係る測距モジュール1の構成例を示すブロック図である。

【図2A】本開示の実施形態に係る受光部30の平面構成例を示す説明図(その1)である。

【図2B】本開示の実施形態に係る受光部30の平面構成例を示す説明図(その2)である。

【図2C】本開示の実施形態に係る受光部30の平面構成例を示す説明図(その3)である。

【図3】本開示の実施形態に係る受光素子10の等価回路図である。

【図4】本開示の実施形態に係る測距モジュール1を用いた距離の算出方法の原理を説明するための説明図である。

【図5】本開示の第1の実施形態に係る受光素子10の平面構成例を示す説明図である。

【図6】図5のA-A'線に沿って受光素子10を切断した際の断面図である。

【図7】図5のB-B'線に沿って受光素子10を切断した際の断面図である。

【図8】同実施形態を説明するための説明図である。

【図9】図6の領域Dの拡大図である。

【図10】同実施形態の変形例1に係る受光素子10の平面構成例を示す説明図である。

【図11】同実施形態の変形例2に係る受光素子10の平面構成例を示す説明図である。

【図12】同実施形態の変形例3に係る受光素子10の断面構成例を示す説明図である。

【図13】同実施形態の変形例4に係る受光素子10の断面構成例を示す説明図である。

【図14】同実施形態の変形例5に係る受光素子10の断面構成例を示す説明図である。

【図15】同実施形態の変形例6に係る受光素子10の一部の断面構成例を示す説明図である。

【図16】同実施形態の変形例7に係る受光素子10の断面構成例を示す説明図である。

【図17】本開示の第2の実施形態に係る受光素子10を説明するための説明図である。

【図18】同実施形態に係る受光素子10の平面構成例を示す説明図である。

【図19】同実施形態の変形例1に係る受光素子10の平面構成例を示す説明図である。

【図20】同実施形態の変形例2に係る受光素子10の平面構成例を示す説明図である。

【図21A】同実施形態に係る受光素子10の製造方法を説明するための説明図(その1)である。

【図21B】同実施形態に係る受光素子10の製造方法を説明するための説明図(その2)である。

【図21C】同実施形態に係る受光素子10の製造方法を説明するための説明図(その3)である。

【図21D】同実施形態に係る受光素子10の製造方法を説明するための説明図(その4)である。

【図21E】同実施形態に係る受光素子10の製造方法を説明するための説明図(その5)である。

【図21F】同実施形態に係る受光素子10の製造方法を説明するための説明図(その6)である。

【図22】本開示の第3の実施形態に係る受光素子10の平面構成例を示す説明図である。

【図23A】図22のC-C'線に沿って受光素子10を切断した際の断面図である。

【図23B】図22のD-D'線に沿って受光素子10を切断した際の断面図である。

【図24】本開示の第4の実施形態に係る受光素子10の平面構成例を示す説明図である。

【図25A】図24のE-E'線に沿って受光素子10を切断した際の断面図である。

【図25B】図24のF-F'線に沿って受光素子10を切断した際の断面図である。

【図26】本開示の実施形態に係る測距モジュール1を適用した電子機器としてのスマートフォン900の構成例を示すブロック図である。

10

20

30

40

50

【図 27】内視鏡手術システムの概略的な構成の一例を示す図である。

【図 28】内視鏡の構成の一例を示す図である。

【図 29】カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

【図 30】車両制御システムの概略的な構成の一例を示すブロック図である。

【図 31】車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

【発明を実施するための形態】

【0009】

以下に、添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

10

【0010】

また、本明細書及び図面において、実質的に同一又は類似の機能構成を有する複数の構成要素を、同一の符号の後に異なる数字を付して区別する場合がある。ただし、実質的に同一又は類似の機能構成を有する複数の構成要素の各々を特に区別する必要がない場合、同一符号のみを付する。また、異なる実施形態の類似する構成要素については、同一の符号の後に異なるアルファベットを付して区別する場合がある。ただし、類似する構成要素の各々を特に区別する必要がない場合、同一符号のみを付する。

【0011】

また、以下の説明で参照される図面は、本開示の実施形態の説明とその理解を促すための図面であり、わかりやすくするために、図中に示される形状や寸法、比などは実際と異なる場合がある。さらに、図中に示される素子や装置に含まれる構成要素等は、以下の説明と公知の技術を参酌して適宜、設計変更することができる。

20

【0012】

また、以下の説明においては、本開示の実施形態を裏面照射型受光装置に適用した場合を例に説明し、従って、当該受光装置においては、基板の裏面側から光が入射されることとなる。従って、以下の説明においては、基板の表面とは、光が入射される側を裏面とした場合に、裏面と対向する面となる。

【0013】

以下の説明における具体的な長さや形状についての記載は、数学的に定義される数値と同一の値や幾何学的に定義される形状だけを意味するものではない。詳細には、以下の説明における具体的な長さや形状についての記載は、素子、その製造工程、及び、その使用・動作において許容される程度の違い（誤差・ひずみ）がある場合やその形状に類似する形状をも含むものとする。例えば、以下の説明において「円形状」又は「略円形状」と表現した場合には、真円に限定されるものではなく、楕円形等といった真円に類似する形状をも含むことを意味することとなる。

30

【0014】

さらに、以下の回路（電氣的な接続）の説明においては、特段の断りがない限りは、「電氣的に接続」とは、複数の要素の間を電気（信号）が導通するように接続することを意味する。加えて、以下の説明における「電氣的に接続」には、複数の要素を直接的に、且つ、電氣的に接続する場合だけでなく、他の要素を介して間接的に、且つ、電氣的に接続する場合も含むものとする。

40

【0015】

また、以下の説明において、「共有している」とは、特段の断りがない限りは、複数の一の要素が共有するように他の要素が設けられていることを意味し、言い換えると、他の要素は、所定の数の一の要素のそれぞれに共有されていることを意味する。

【0016】

なお、説明は以下の順序で行うものとする。

1. 本開示の実施形態に係る測距モジュール 1 の構成例
2. 本開示の実施形態に係る受光部 30 の構成例
3. 本開示の実施形態に係る受光素子 10 の等価回路

50

- 4 . 本開示の実施形態に係る測距モジュール 1 を用いた距離の算出方法の原理
- 5 . 本実施形態を創作するに至る背景
- 6 . 第 1 の実施形態
- 7 . 第 2 の実施形態
- 8 . 第 3 の実施形態
- 9 . 第 4 の実施形態
- 10 . まとめ
- 11 . 電子機器の構成例
- 12 . 内視鏡手術システムへの応用例
- 13 . 移動体への応用例
- 14 . 補足

10

## 【0017】

<< 1 . 本開示の実施形態に係る測距モジュール 1 の構成例 >>

まずは、図 1 を参照して、本開示の実施形態に係る測距モジュール 1 の概略的な構成を説明する。図 1 は、本開示の実施形態に係る測距モジュール 1 の構成例を示すブロック図である。詳細には、測距モジュール 1 は、図 1 に示すように、照射部 20 と、受光部 30 と、制御部（照射制御部）40 と、処理部 60 とを主に有することができる。以下に、本実施形態に係る測距モジュール 1 に含まれる各機能ブロックについて説明する。

## 【0018】

（照射部 20）

照射部 20 は、LED（Light Emitting Diode）光源（図示省略）と光学素子（図示省略）とを有している。照射される光の波長は、LED 光源を適宜選択することにより、変えることができる。なお、本実施形態においては、照射部 20 は、例えば、波長 780 nm ~ 1000 nm 範囲の赤外光を照射するものとして説明するが、本実施形態においては、このような赤外光を照射することに限定されるものではない。また、照射部 20 は、後述する制御部 40 から供給される矩形信号のような周期的な信号と同期して、周期的に明るさが変動する照射光を、対象物 800 へ照射することができる。

20

## 【0019】

（受光部 30）

受光部 30 は、対象物 800 から反射した反射光を受光する。受光部 30 は、集光レンズ（図示省略）と後述する複数の受光素子 10 とを有している。集光レンズは、受光した光を各受光素子 10 に集める機能を有する。また、受光素子 10 は、受光した光の強度に基づいて電荷（例えば、電子）を生成し、生成した電荷を、後述する制御部 40 から供給される矩形信号のような周期的な信号と同期して、内蔵するトランジスタ（振り分けトランジスタ VG；図 3 参照）を駆動させ、電荷蓄積部 MEM（図 3 参照）へ転送する。さらに、電荷蓄積部 MEM へ転送された電荷は、信号に変換されて最終的に処理部 60 へ転送されることとなる。なお、当該受光素子 10 の詳細については、後述する。

30

## 【0020】

（制御部 40）

制御部 40 は、周期的な信号を照射部 20 及び受光部 30 に供給し、照射光の照射タイミングや、上記トランジスタの駆動タイミングを制御する。当該信号の周波数は、例えば 5 ~ 20 メガヘルツ（MHz）であることができるが、本実施形態においてはこのような周波数に限定されるものではない。また、制御部 40 は、上記トランジスタ（振り分けトランジスタ VG；図 3 参照）を、例えば差動等、互いに異なるタイミングで動作するように制御する。

40

## 【0021】

（処理部 60）

処理部 60 は、受光部 30 からの信号を取得し、取得した信号に基づいて、例えば間接 ToF（iToF）方式により対象物 800 までの距離を取得することができる。なお、距離の算出方法については、後述する。

50

## 【 0 0 2 2 】

< < 2. 本開示の実施形態に係る受光部 3 0 の構成例 > >

次に、図 2 A から図 2 C を参照して、本開示の実施形態に係る受光部 3 0 の平面構成例について説明する。図 2 A から図 2 C は、本開示の実施形態に係る受光部 3 0 の平面構成例を示す説明図である。詳細には、図 2 A に示すように、本実施形態に係る受光部 3 0 は、例えばシリコンからなる半導体基板 2 0 0 上に設けられた、画素アレイ部 1 2、垂直駆動回路部 3 2、カラム信号処理回路部 3 4、水平駆動回路部 3 6、出力回路部 3 8、及び、制御回路部 4 4 等を含む。以下に、本実施形態に係る受光部 3 0 の各ブロックの詳細について説明する。

## 【 0 0 2 3 】

( 画素アレイ部 1 2 )

画素アレイ部 1 2 は、半導体基板 2 0 0 上にマトリックス状（行方向および列方向の行列状）に 2 次元配置された複数の受光素子 1 0 を有する。各受光素子 1 0 は、光を電荷（例えば電子）に変換する光電変換部（フォトダイオード P D）（図示省略）と、複数の画素トランジスタ（例えば M O S（M e t a l - O x i d e - S e m i c o n d u c t o r）トランジスタ）（図示省略）等を有している。言い換えると、画素アレイ部 1 2 は、入射した光を光電変換し、その結果得られた電荷に応じた信号を出力する画素を複数有する。そして、上記画素トランジスタは、例えば、転送トランジスタ、選択トランジスタ、リセットトランジスタ、及び、増幅トランジスタ等の各種機能を持ったトランジスタを含むことができる。なお、受光素子 1 0 の等価回路等の詳細については後述する。

## 【 0 0 2 4 】

ここで、行方向とは、水平方向の受光素子 1 0 の配列方向をいい、列方向とは、垂直方向の受光素子 1 0 の配列方向をいう。行方向は、図 2 A 中、左右方向であり、列方向は、図 2 A 中、上下方向である。画素アレイ部 1 2 においては、行列状の受光素子 1 0 の配列に対して、行ごとに画素駆動配線 4 2 が行方向に沿って配線されるとともに、各列に垂直信号線 4 8 が列方向に沿って配線されている。例えば画素駆動配線 4 2 は、受光素子 1 0 から信号を読み出す際の駆動を行うための駆動信号を伝送する。

## 【 0 0 2 5 】

( 垂直駆動回路部 3 2 )

垂直駆動回路部 3 2 は、例えばシフトレジスタやアドレスデコーダ等によって形成され、画素駆動配線 4 2 を選択し、選択された画素駆動配線 4 2 に受光素子 1 0 を駆動するためのパルスを供給し、全受光素子 1 0 同時あるいは行単位で受光素子 1 0 を駆動する。例えば、垂直駆動回路部 3 2 は、画素アレイ部 1 2 の各受光素子 1 0 を行単位で順次垂直方向（図 2 A 中の上下方向）に選択走査し、各受光素子 1 0 のフォトダイオード P D の受光量に応じて生成された電荷に基づく画素信号を、垂直信号線 4 8 を通して後述するカラム信号処理回路部 3 4 に供給する。

## 【 0 0 2 6 】

( カラム信号処理回路部 3 4 )

カラム信号処理回路部 3 4 は、受光素子 1 0 の列ごとに配置されており、1 行分の受光素子 1 0 から出力される信号に対して列ごとにノイズ除去等の信号処理を行う。例えば、カラム信号処理回路部 3 4 は、受光素子 1 0 の固有の固定パターンノイズを除去するために C D S（C o r r e l a t e d D o u b l e S a m p l i n g：相関 2 重サンプリング）及び A D（A n a l o g - D e g i t a l）変換等の信号処理を行う。

## 【 0 0 2 7 】

( 水平駆動回路部 3 6 )

水平駆動回路部 3 6 は、例えばシフトレジスタやアドレスデコーダなどによって形成され、水平走査パルスを順次出力することによって、上述したカラム信号処理回路部 3 4 の各々を順番に選択し、カラム信号処理回路部 3 4 の各々から信号を水平信号線 4 6 に出力させることができる。

## 【 0 0 2 8 】

10

20

30

40

50

(出力回路部 38)

出力回路部 38 は、上述したカラム信号処理回路部 34 の各々から水平信号線 46 を通して順次に供給される信号に対し、信号処理を行い出力することができる。出力回路部 38 は、例えば、バッファリング (buffering) を行う機能部として機能してもよく、もしくは、列ばらつき補正、各種デジタル信号処理等の処理を行ってもよい。なお、バッファリングとは、信号のやり取りの際に、処理速度や転送速度の差を補うために、一時的に信号を保存することをいう。

【0029】

(制御回路部 44)

制御回路部 44 は、入力クロックと、動作モードなどを指令するデータを受け取り、また、受光素子 10 の内部情報等のデータを出力することができる。すなわち、制御回路部 44 は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路部 32、カラム信号処理回路部 34 及び水平駆動回路部 36 等の動作の基準となるクロック信号や制御信号を生成する。そして、制御回路部 44 は、生成したクロック信号や制御信号を、垂直駆動回路部 32、カラム信号処理回路部 34 及び水平駆動回路部 36 等に出力する。

10

【0030】

(振り分けトランジスタ駆動部 50、信号処理部 52、データ格納部 54)

図 2 B 及び図 2 C に示すように、受光素子 10 には、振り分けトランジスタ駆動部 50、信号処理部 52、及びデータ格納部 54 が設けられてもよい。すなわち、振り分けトランジスタ駆動部 50、信号処理部 52、及びデータ格納部 54 は、半導体基板 200 上に設けられてもよい。しかしながら、本実施形態においては、これに限定されるものではなく、振り分けトランジスタ駆動部 50、信号処理部 52、及びデータ格納部 54 は、別の半導体基板 (図示省略) に設けられてもよい。まずは、振り分けトランジスタ駆動部 50 は、後述する振り分けトランジスタ V G (図 3 参照) の動作を制御する。例えば、振り分けトランジスタ駆動部 50 は、図 2 B に示すように、列方向に沿って画素アレイ部 12 と隣り合うように設けられてもよく、もしくは、図 2 C に示すように、行方向に沿って画素アレイ部 12 と隣り合うように設けられていてもよく、本実施形態においては、特に限定されるものではない。また、信号処理部 52 は、少なくとも演算処理機能を有し、出力回路部 38 から出力される信号に基づいて、演算処理等の種々の信号処理を行う。データ格納部 54 は、信号処理部 52 の信号処理にあたって、その処理に必要なデータを一時的に格納する。

20

30

【0031】

なお、本実施形態に係る受光部 30 の平面構成例は、図 2 A から図 2 C に示される例に限定されるものではなく、例えば、他の回路等を含んでもよく、特に限定されるものではない。

【0032】

<< 3 . 本開示の実施形態に係る受光素子 10 の等価回路 >>

次に、図 3 を参照して、本開示の実施形態に係る受光素子 10 の等価回路について説明する。図 3 は、本開示の実施形態に係る受光素子 10 の等価回路図である。

40

【0033】

詳細には、図 3 に示すように、受光素子 10 は、光を電荷に変換する光電変換素子 (光電変換部) としてフォトダイオード P D と、電荷排出トランジスタ O F G (なお、電荷排出トランジスタ O F G は、等価回路上では 1 つのトランジスタで示されているが、電氣的に並列接続された複数のトランジスタから構成されてもよい) とを有する。さらに、受光素子 10 は、振り分けトランジスタ V G、電荷蓄積部 (第 1 の電荷蓄積部、第 2 の電荷蓄積部) M E M、転送トランジスタ T G、浮遊拡散領域 F D、リセットトランジスタ R S T、増幅トランジスタ A M P、及び選択トランジスタ S E L をそれぞれ 2 個ずつ有する。

【0034】

図 3 に示すように、受光素子 10 においては、電荷排出トランジスタ O F G のソース /

50

ドレインの一方は、受光することで電荷を発生するフォトダイオードPDに電氣的に接続される。さらに、電荷排出トランジスタOFGのソース/ドレインの他方は、電源回路(電源電位VDD)に電氣的に接続される。そして、電荷排出トランジスタOFGは、自身のゲートに印加された電圧に応じて導通状態になり、フォトダイオードPDに蓄積された電荷を上記電源回路(電源電位VDD)に排出することができる。

【0035】

また、図3に示すように、受光素子10においては、振り分けトランジスタVG1、VG2のソース/ドレインの一方は、フォトダイオードPDに電氣的に接続され、振り分けトランジスタVG1、VG2のソース/ドレインの他方は、電荷蓄積部MEM1、MEM2にそれぞれ電氣的に接続される。そして、振り分けトランジスタVG1、VG2は、自身のゲート(第1の振り分けゲート、第2の振り分けゲート)に印加された電圧に応じて導通状態になり、フォトダイオードPDに蓄積された電荷を電荷蓄積部MEM1、MEM2にそれぞれ転送することができる。すなわち、本実施形態においては、振り分けトランジスタVG1、VG2のゲートに印加される電圧を、互いに異なるタイミングで変化させることにより、フォトダイオードPDに蓄積された電荷を2つある電荷蓄積部MEM1、MEM2のいずれかに振り分けることができる。言い換えると、2つの電荷蓄積部MEM1、MEM2は、1つのフォトダイオードPDを共有しているといえる。

10

【0036】

また、図3に示すように、受光素子10においては、転送トランジスタTG1、TG2のソース/ドレインの一方は、振り分けトランジスタVG1、VG2のソース/ドレインの他方及び電荷蓄積部MEM1、MEM2に電氣的に接続される。さらに、転送トランジスタTG1、TG2のソース/ドレインの他方は、浮遊拡散領域FD1、FD2に電氣的に接続される。そして、転送トランジスタTG1、TG2は、自身のゲート(転送ゲート)に印加された電圧に応じて導通状態になり、電荷蓄積部MEM1、MEM2に蓄積された電荷を浮遊拡散領域FD1、FD2に転送することができる。なお、本開示の実施形態においては、2つの電荷蓄積部MEM1、MEM2があるため、転送トランジスタTG1、TG2は、1つの浮遊拡散領域FDを共有することも可能である。

20

【0037】

また、浮遊拡散領域FD1、FD2は、電荷を電圧に変換して信号として出力する増幅トランジスタAMP1、AMP2のゲートに電氣的に接続される。また、増幅トランジスタAMP1、AMP2のソース/ドレインの一方は、選択信号に従って、変換によって得た上記信号を信号線VSL1、VSL2に出力する選択トランジスタSEL1、SEL2のソース/ドレインの一方に電氣的に接続される。さらに、増幅トランジスタAMP1、AMP2のソース/ドレインの他方は、電源回路(電源電位VDD)に電氣的に接続される。

30

【0038】

また、選択トランジスタSEL1、SEL2のソース/ドレインの他方は、変換された電圧を信号として伝達する上記信号線VSL1、VSL2に電氣的に接続され、さらに上述したカラム信号処理回路部34に電氣的に接続される。さらに、選択トランジスタSEL1、SEL2のゲートは、信号を出力する行を選択する選択線(図示省略)に電氣的に接続され、さらに上述した垂直駆動回路部32に電氣的に接続される。すなわち、浮遊拡散領域FD1、FD2に蓄積された電荷は、選択トランジスタSEL1、SEL2の制御により、増幅トランジスタAMP1、AMP2によって電圧に変換され、信号線VSL1、VSL2に出力されることとなる。

40

【0039】

また、図3に示すように、浮遊拡散領域FD1、FD2は、蓄積した電荷をリセットするためのリセットトランジスタRST1、RST2のドレイン/ソースの一方に電氣的に接続される。リセットトランジスタRST1、RST2のゲートは、リセット信号線(図示省略)に電氣的に接続され、さらに上述した垂直駆動回路部32に電氣的に接続される。また、リセットトランジスタRST1、RST2のドレイン/ソースの他方は、電源回

50

路（電源電位  $VDD$ ）に電氣的に接続される。そして、リセットトランジスタ  $RST1$ 、 $RST2$  は、自身のゲートに印加された電圧に応じて導通状態になり、浮遊拡散領域  $FD1$ 、 $FD2$  に蓄積された電荷をリセット（電源回路（電源電位  $VDD$ ）へ排出）することができる。

【0040】

なお、本実施形態に係る受光素子 10 の等価回路は、図 3 に示される例に限定されるものではなく、例えば、他の素子等を含んでもよく、特に限定されるものではない。

【0041】

ここで、受光素子 10 の動作例について簡単に説明する。

【0042】

まず、受光を開始する前に、フォトダイオード  $PD$  の電荷を排出する排出動作が行われる。すなわち、電荷排出トランジスタ  $OFG1$ 、 $OFG2$  がオンされ、フォトダイオード  $PD$  の電荷が電源回路（電源電位  $VDD$ ）に排出される。

【0043】

次に、受光が開始され、振り分けトランジスタ  $VG1$ 、 $VG2$  は、互いに異なるタイミングで動作する（例えば、差動）ように制御される。詳細には、第 1 の期間において、振り分けトランジスタ  $VG1$  がオンすることにより、フォトダイオード  $PD$  の電荷が電荷蓄積部  $MEM1$  に転送される。一方、第 2 の期間においては、振り分けトランジスタ  $VG2$  がオンすることにより、フォトダイオード  $PD$  の電荷が電荷蓄積部  $MEM2$  に転送される。すなわち、振り分けトランジスタ  $VG1$ 、 $VG2$  により、フォトダイオード  $PD$  で生成された電荷が、電荷蓄積部  $MEM1$ 、 $MEM2$  に振り分けられる。

【0044】

次に、浮遊拡散領域  $FD1$ 、 $FD2$  の電荷を排出する排出動作が行われる。すなわち、リセットトランジスタ  $RST1$ 、 $RST2$  がオンされ、浮遊拡散領域  $FD1$ 、 $FD2$  の電荷が電源回路（電源電位  $VDD$ ）に排出される。この後、浮遊拡散領域  $FD1$ 、 $FD2$  に発生した電荷（ $ktc$  ノイズ）は、 $CDS$  駆動によって除去されることが好ましい。

【0045】

そして、転送トランジスタ  $TG1$ 、 $TG2$  がオンされ、電荷蓄積部  $MEM1$ 、 $MEM2$  に蓄積された電荷が浮遊拡散領域  $FD1$ 、 $FD2$  に転送される。そして、受光期間が終了すると、画素アレイ部 12 の各受光素子 10 が、順次選択される。選択された受光素子 10 では、選択トランジスタ  $SEL1$ 、 $SEL2$  がオンされる。これにより、浮遊拡散領域  $FD1$ 、 $FD2$  に蓄積された電荷が、信号として信号線  $VSL1$ 、 $VSL2$  に出力される。

【0046】

なお、本実施形態に係る受光素子 10 の動作は、上述の例に限定されるものではなく、例えば、適宜順序が変更されてもよい。そして、本実施形態においては、2つの浮遊拡散領域  $FD1$  と  $FD2$  に蓄積される電荷の配分比から、対象物 800 までの距離を求めることができる。以下に、その原理について簡単に説明する。

【0047】

<< 4 . 本開示の実施形態に係る測距モジュール 1 を用いた距離の算出方法の原理 >>

次に、本開示の実施形態に係る測距モジュール 1 を用いた距離の算出方法（間接式）の原理について、図 4 を参照して説明する。図 4 は、本開示の実施形態に係る測距モジュール 1 を用いた距離の算出方法の原理を説明するための説明図であり、詳細には、測距モジュール 1 における、照射光と反射光とを強度の時間変動を模式的に示している。

【0048】

図 4 に示すように、測距モジュール 1 は、光の強度が周期的に変動するように変調された光を照射部 20 から対象物 800 に向かって照射する。照射された光は、対象物 800 で反射されて、反射光として測距モジュール 1 の受光部 30 で検出される。図 4 に示すように、検出された反射光（図 4 の上から 2 段目）は、照射光（図 4 の上から 1 段目）に対して位相差  $\phi$  をもっており、当該位相差  $\phi$  は、測距モジュール 1 から対象物 800 までの距離が遠ければ大きくなり、測距モジュール 1 から対象物 800 までの距離が近ければ小

10

20

30

40

50

さくなる。

#### 【0049】

先に説明したように、本実施形態に係る受光素子10は、例えば互いに差動する振り分けトランジスタVG1、VG2を有している。従って、振り分けトランジスタVG1、VG2がそれぞれ動作する期間は重なっていないことから、図4中のグレーで示される領域802a、802bの期間において、フォトダイオードPDに蓄積した電荷は、電荷蓄積部MEM1、MEM2のそれぞれに振り分けられることとなる。詳細には、電荷蓄積部MEM1、MEM2のそれぞれに振り分けられた電荷は、浮遊拡散領域FD1、FD2に転送され、最終的には、領域802a、802bの期間における積分値である面積に相当する信号に変換される。従って、図4から明らかなように、領域802aの積分値と領域802bの積分値との差分は、反射光の位相差 に応じて変化する。従って、本実施形態においては、領域802aの積分値と領域802bの積分値との差分に基づいて位相差 を算出することにより、対象物800までの距離を算出することができる。なお、本実施形態においては、積分値の差分ではなく、積分値の比を用いて位相差 を算出し、距離を算出することも可能である。

10

#### 【0050】

<<5. 本実施形態を創作するに至る背景>>

以上、本開示の実施形態に係る測距モジュール1、受光部30、受光素子10、及び、距離の算出方法の原理について説明した。ここで、さらに本実施形態の詳細を説明する前に、本発明者らが本実施形態を創作するに至る背景について簡単に説明する。

20

#### 【0051】

先に説明したように、測距モジュール1の受光部30は、短い間隔で、受光を複数繰り返すことにより、信号量を増加させてS/N比を高め、精度の高い測距を可能にしている。例えば、当該受光部30に対しては、例えば数百MHz以上の周波数で、受光、及び発生した電荷の振り分けを行う動作を行うことが求められる。従って、受光部30の受光素子10の振り分けトランジスタVG1、VG2に対しては、低消費電力で、フォトダイオードPDで発生した電荷を高速で電荷蓄積部MEM1、MEM2へ転送(振り分ける)することが求められることとなる。

#### 【0052】

そこで、本発明者らは、上述のような要求を鑑みて、本開示の実施形態を創作するに至った。詳細には、本発明者らが創作した本開示の実施形態においては、振り分けトランジスタVGのゲートは、半導体基板200内に埋め込まれた一对の埋込ゲート部を有する。当該埋込ゲート部は、半導体基板200内に埋め込まれていることから、埋込ゲート部の周囲のポテンシャルを効果的に変調する。従って、埋込ゲート部によれば、半導体基板200の深い箇所にあるフォトダイオードPDで発生した電荷を、電荷蓄積部MEMへ転送することができる。さらに、本発明者らが創作した本開示の実施形態においては、振り分けトランジスタVGのゲートは、2つの埋込ゲート部を有する。従って、本実施形態によれば、2つの埋込ゲート部により、低消費電力でありつつ、より効果的に周囲のポテンシャルを変調することができ、その結果、より高速に電荷を電荷蓄積部MEMへ転送することができる。なお、埋込ゲート部によって寄生容量が増加することから消費電力が増加するが、設計を最適化して全体のバランスをとることにより、低消費電力を実現することができる。以下に、本発明者らが創作した本開示の実施形態の詳細を順次説明する。

30

40

#### 【0053】

<<6. 第1の実施形態>>

<6.1 平面構造>

まずは、図5を参照して、本開示の第1の実施形態に係る受光素子10の平面構造例を説明する。図5は、本実施形態に係る受光素子10の平面構成例を示す説明図であって、半導体基板200の表面の上方から受光素子10を見た場合の図となる。なお、図5における左右方向は、図2Aの行方向(左右方向)に対応し、図5における上下方向は、図2Aの列方向(上下方向)に対応するものとする。

50

## 【 0 0 5 4 】

図 5 に示すように、受光素子 1 0 の中央部の P 型半導体基板 2 0 0 内には、N 型半導体領域 1 0 0 が形成され、N 型半導体領域 1 0 0 は、フォトダイオード（光電変換部）P D の一部を構成する。さらに、フォトダイオード P D の中心点（中心）O を通過し、受光素子 1 0 を上下方向（列方向）に沿って延伸する中心線 6 0 0 に対して、線対称（略線対称）となるように、振り分けトランジスタ V G 1 及び V G 2 のゲート電極（第 1 の振り分けゲート、第 2 の振り分けゲート）1 5 0 a、1 5 0 b が配置されている。なお、振り分けトランジスタ V G 1 及び V G 2 のゲート電極 1 5 0 a、1 5 0 b は、N 型半導体領域 1 0 0 の少なくとも一部と重なるように設けられている。

## 【 0 0 5 5 】

詳細には、振り分けトランジスタ V G 1 は、ゲート電極 1 5 0 a と、ゲート電極 1 5 0 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ソース領域としての N 型半導体領域 1 0 0 と、ドレイン領域としての N 型半導体領域 1 0 2 a とで構成される。ソース領域としての N 型半導体領域 1 0 0 は、フォトダイオード P D と兼用され、ドレイン領域としての N 型半導体領域 1 0 2 a は、電荷蓄積部 M E M 1 と兼用されている。さらに、ゲート電極 1 5 0 a は、図 5 中の破線で示されているように、半導体基板 2 0 0 内に埋め込まれた一対の埋込ゲート部 1 7 0 a、1 7 0 b（図 6 参照）を有する。なお、埋込ゲート部 1 7 0 a、1 7 0 b の詳細については後述する。また、振り分けトランジスタ V G 2 についても、振り分けトランジスタ V G 1 と同様である。

## 【 0 0 5 6 】

さらに、図 5 に示すように、フォトダイオード P D の中心点 O を通過し、受光素子 1 0 を左右方向（行方向）に沿って延伸する中心線 6 0 2 に対して、線対称（略線対称）となるように、電荷排出トランジスタ O F G 1 及び O F G 2 のゲート電極 1 5 2 a、1 5 2 b が配置されている。なお、電荷排出トランジスタ O F G 1 及び O F G 2 のゲート電極 1 5 2 a、1 5 2 b は、N 型半導体領域 1 0 0 の少なくとも一部と重なるように設けられている。

## 【 0 0 5 7 】

詳細には、電荷排出トランジスタ O F G 1 は、ゲート電極 1 5 2 a と、ゲート電極 1 5 2 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ソース領域としての N 型半導体領域 1 0 0 と、ドレイン領域としての N 型半導体領域 1 0 4 a とで構成される。ソース領域としての N 型半導体領域 1 0 0 は、フォトダイオード P D と兼用される。さらに、ゲート電極 1 5 2 a は、図 5 中の破線で示されているように、半導体基板 2 0 0 内に埋め込まれた一対の埋込ゲート部を有する。なお、当該埋込ゲート部の詳細については後述する。また、電荷排出トランジスタ O F G 2 についても、電荷排出トランジスタ O F G 1 と同様である。

## 【 0 0 5 8 】

加えて、中心線 6 0 0 を基準として線対称となるように、且つ、N 型半導体領域 1 0 2 及び振り分けトランジスタ V G 1、V G 2 を両側から挟み込みように、電荷蓄積部 M E M 1、M E M 2 と、転送トランジスタ T G 1、T G 2 とが設けられている。なお、電荷蓄積部 M E M 1 は、転送トランジスタ T G 1 と図 5 中の上下方向（列方向）に沿って隣り合うように並び、電荷蓄積部 M E M 2 は、転送トランジスタ T G 2 と図 5 中の上下方向（列方向）に沿って隣り合うように並ぶ。

## 【 0 0 5 9 】

詳細には、電荷蓄積部（第 1 の電荷蓄積部）M E M 1 は、例えば、電極 1 5 4 a と、電極 1 5 4 a の下方に設けられた絶縁膜（図示省略）と、当該絶縁膜の下方に設けられた N 型半導体領域 1 0 2 a とからなる。また、転送トランジスタ T G 1 は、ゲート電極 1 5 6 a と、ゲート電極 1 5 6 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ソース領域としての N 型半導体領域 1 0 6 a と、ドレイン領域としての N 型半導体領域 1 0 8 a とで構成される。また、電荷蓄積部（第 2 の電荷蓄積部）M E M 2 及び転送トランジスタ T G 2 についても、電荷蓄積部 M E M 1 及び転送トランジスタ T G 1 と同様

10

20

30

40

50

である。

【 0 0 6 0 】

さらに、中心線 6 0 2 を基準として線対称となるように、且つ、N型半導体領域 1 0 2 及び電荷排出トランジスタ O F G 1、O F G 2 を両側から挟み込みように、リセットトランジスタ R S T 1、R S T 2、増幅トランジスタ A M P 1、A M P 2、及び、選択トランジスタ S E L 1、S E L 2 が配置されている。なお、リセットトランジスタ R S T 1、増幅トランジスタ A M P 1 及び選択トランジスタ S E L 1 は、図 5 中の左右方向（行方向）に沿って隣り合うように並び、リセットトランジスタ R S T 2、増幅トランジスタ A M P 2 及び選択トランジスタ S E L 2 も、図 5 中の左右方向（行方向）に沿って隣り合うように並ぶ。

10

【 0 0 6 1 】

詳細には、リセットトランジスタ R S T 1 は、ゲート電極 1 5 8 a と、ゲート電極 1 5 8 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ソース領域としてのN型半導体領域 1 1 0 a と、ドレイン領域としてのN型半導体領域 1 1 2 a とで構成される。ソース領域としてのN型半導体領域 1 1 0 a は、浮遊拡散領域 F D 1 と兼用され、ドレイン領域としてのN型半導体領域 1 1 2 a は、増幅トランジスタ A M P 1 と兼用されている。また、リセットトランジスタ R S T 2 についても、リセットトランジスタ R S T 1 と同様である。

【 0 0 6 2 】

また、増幅トランジスタ A M P 1 は、ゲート電極 1 6 0 a と、ゲート電極 1 6 0 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ドレイン領域としてのN型半導体領域 1 1 2 a と、ソース領域としてのN型半導体領域 1 1 4 a とで構成される。ドレイン領域としてのN型半導体領域 1 1 2 a は、リセットトランジスタ R S T 1 のドレイン領域と兼用されている。また、増幅トランジスタ A M P 2 についても、増幅トランジスタ A M P 1 と同様である。

20

【 0 0 6 3 】

さらに、選択トランジスタ S E L 1 は、ゲート電極 1 6 2 a と、ゲート電極 1 6 2 a と半導体基板 2 0 0 との間に位置するゲート絶縁膜（図示省略）と、ドレイン領域としてのN型半導体領域 1 1 4 a と、ソース領域としてのN型半導体領域 1 1 6 a とで構成される。ドレイン領域としてのN型半導体領域 1 1 4 a は、増幅トランジスタ A M P 1 のソース領域と兼用されている。また、選択トランジスタ S E L 2 についても、選択トランジスタ S E L 1 と同様である。

30

【 0 0 6 4 】

なお、本実施形態に係る受光素子 1 0 の平面構造は、図 5 に示される例に限定されるものではなく、例えば、他の素子等を含んでもよく、特に限定されるものではない。

【 0 0 6 5 】

< 6 . 2 断面構造 >

次に、図 6 から図 9 を参照して、本開示の第 1 の実施形態に係る受光素子 1 0 の断面構造例を説明する。図 6 は、図 5 の A - A ' 線に沿って受光素子 1 0 を切断した際の断面図であり、詳細には、図 6 中の上側が半導体基板 2 0 0 の裏面側となり、図 6 中の下側が半導体基板 2 0 0 の表面側となる。また、図 7 は、図 5 の B - B ' 線に沿って受光素子 1 0 を切断した際の断面図であり、図 7 中の上側が半導体基板 2 0 0 の表面側となり、図 7 中の下側が半導体基板 2 0 0 の裏面側となる。さらに、図 8 は、本実施形態を説明するための説明図である。そして、図 9 は、図 6 の領域 D の拡大図であって、図 9 中の上側が半導体基板 2 0 0 の表面側となり、図 9 中の下側が半導体基板 2 0 0 の裏面側となる。

40

【 0 0 6 6 】

まずは、図 6 に示すように、受光素子 1 0 は、シリコン基板等からなる半導体基板 2 0 0 を有する。詳細には、P型の半導体基板 2 0 0 内には、N型半導体領域 1 0 0 a、1 0 0 b を形成されることにより、半導体基板 2 0 0 内にフォトダイオード P D が形成される。

【 0 0 6 7 】

50

次に、図6中の上側、すなわち、半導体基板200の裏面側から説明する。半導体基板200の裏面の上方には、対象物800からの反射光が入射される、スチレン系樹脂、アクリル系樹脂、スチレン-アクリル共重合系樹脂、またはシロキサン系樹脂等からなるオンチップレンズ208が設けられている。オンチップレンズ208の下方には、例えば、酸化シリコン( $\text{SiO}_2$ )、窒化シリコン( $\text{Si}_3\text{N}_4$ )、酸窒化シリコン( $\text{Si}_3\text{N}_2\text{O}_5$ )等からなる平坦化膜204が設けられている。さらに、平坦化膜204の下方には、絶縁膜からなる反射防止膜202が設けられている。例えば、反射防止膜202は、酸化ハフニウム( $\text{HfO}_2$ )、酸化アルミニウム( $\text{Al}_2\text{O}_3$ )、酸化チタン( $\text{TiO}_2$ )、酸化シリコン等、もしくは、これらの積層から形成することができる。

#### 【0068】

反射防止膜202の上方であって、隣接する受光素子10との境界領域には、対象物800からの反射光が隣接する受光素子10への入射を防止する遮光膜206が設けられている。遮光膜206は、光を遮るような材料からなり、例えば、タングステン(W)、アルミニウム(Al)、銅(Cu)等の金属材料を用いて形成することができる。

#### 【0069】

さらに、遮光膜206の下方には、半導体基板200を貫通し、隣接する受光素子10へと入射光が入り込むことを防止するための画素分離部(第1の画素分離部)210(FFTI)が設けられている。当該画素分離部210は、例えば、半導体基板200の裏面から表面まで貫通するトレンチと、当該トレンチに埋め込まれた酸化シリコン等の絶縁膜又はアルミニウム等の金属膜とからなる。

#### 【0070】

次に、図6中の下側、すなわち、半導体基板200の表面側を説明する。N型半導体領域100bを挟むようにして、縦型トランジスタである2つの振り分けトランジスタVG1、VG2が形成されている。詳細には、振り分けトランジスタVG1、VG2は、半導体基板200の表面上に設けられた、例えばポリシリコン膜からなるゲート電極150a、150bをそれぞれ有する。さらに、ゲート電極150a、150bは、半導体基板200内へ、半導体基板200の厚み方向に沿って延伸する、例えばポリシリコン膜からなる埋込ゲート部170a、170bをそれぞれ有する。言い換えると、埋込ゲート部170a、170bは、半導体基板200内に埋め込まれており、ゲート絶縁膜(図示省略)を介して半導体基板200に接しているといえる。例えば、振り分けトランジスタVG1、VG2の埋込ゲート部170a、170bは、半導体基板200の表面側からドライエッチングによってトレンチを形成し、ゲート絶縁膜を形成し、さらに、トレンチにポリシリコン膜等を埋め込むことで形成することができる。なお、本実施形態に係る埋込ゲート部170a、170bの詳細については、後述する。

#### 【0071】

なお、埋込ゲート部170a、170bに挟まれたN型半導体領域100bは、フォトダイオードPDを構成するN型半導体領域100aに比べて、不純物濃度が高いことが好ましく、さらには、N型半導体領域100bも、半導体基板200の表面側に近づくにつれて不純物濃度が高くなるのが好ましい。

#### 【0072】

さらに、振り分けトランジスタVG1、VG2を左右方向から挟み込むようにして、半導体基板200内に電荷蓄積部MEM1、MEM2が設けられている。例えば、電荷蓄積部MEM1、MEM2は、金属膜又はポリシリコン膜からなる電極154a、154bと、酸化膜からなる絶縁膜(図示省略)と、N型半導体領域102a、102b(図6中では、MEM1、MEM2として示されている)との積層からなるMOS(Metal-Oxide-Semiconductor)型容量であることができる。

#### 【0073】

そして、電荷蓄積部MEM1、MEM2に隣接して、転送トランジスタTG1、TG2のゲート電極156a、156bが、半導体基板200の表面上に設けられている。さらに、転送トランジスタTG1、TG2のゲート電極156a、156bに近接した半導体

10

20

30

40

50

基板 200 内に、浮遊拡散領域 FD1、FD2 として図示されている N 型半導体領域 110a、110b が形成されている。

【0074】

さらに、半導体基板 200 の表面上には、配線層 300 が設けられている。配線層 300 は、絶縁膜 302 と金属膜 304 とを含む。さらに、配線層 300 の、半導体基板 200 と反対側の面上には、電極 306 が設けられている。

【0075】

加えて、配線層 300 の、半導体基板 200 と反対側の面上には、基板 400 が設けられている。基板 400 も、絶縁膜 402 と金属膜 404 とを含み、配線層 300 側の面上には、電極 406 が設けられている。例えば、配線層 300 の電極 306 と、基板 400 の電極 406 とは、銅 (Cu) 等で形成され、互いに接することで、配線層 300 と基板 400 とを接合することができる。

10

【0076】

なお、本実施形態に係る受光素子 10 の断面構造は、図 6 に示される例に限定されるものではなく、例えば、他の素子等を含んでもよく、特に限定されるものではない。

【0077】

次に、図 7 を参照して、本実施形態に係る埋込ゲート部 170a、170b の詳細について説明する。図 7 は、先に説明したように、図 5 の B-B' 線に沿って受光素子 10 を切断した際の断面図であり、詳細には、振り分けトランジスタ VG2 のゲート電極 150b と、埋込ゲート部 170b-1、170b-2 との断面図である (なお、図 7 においては、ゲート絶縁膜の図示を省略している)。図 7 に示すように、本実施形態においては、振り分けトランジスタ VG2 のゲート電極 150b は、図 5 中における上下方向、すなわち、図 2A の列方向に沿って並び、一对の埋込ゲート部 170b-1、170b-2 を有する。さらに、埋込ゲート部 170b-1、170b-2 は、図 5 の破線で示すように、半導体基板 200 の表面に沿って受光素子 10 を切断した断面において、フォトダイオード PD の中心点 O から電荷蓄積部 MEM2 へ向かう方向に沿って伸びる長辺 L (図 9 参照) を持つ略矩形形状の形状を持つことが好ましい。また、振り分けトランジスタ VG1 のゲート電極 150a についても、振り分けトランジスタ VG2 のゲート電極 150b と同様に、図 5 中における上下方向、すなわち、図 2A の列方向に沿って並び、一对の埋込ゲート部 170 を有する。さらに、振り分けトランジスタ VG1 のゲート電極 150a の埋込ゲート部 170 も、図 5 の破線で示すように、半導体基板 200 の表面に沿って受光素子 10 を切断した断面において、フォトダイオード PD の中心点 O から電荷蓄積部 MEM2 へ向かう方向に沿って伸びる長辺 L (図 9 参照) を持つ略矩形形状の形状を持つことが好ましい。

20

30

【0078】

詳細には、本実施形態においては、図 8 に示すように、ゲート電極 150b を介して埋込ゲート部 170b-1、170b-2 に対して電圧を印加することにより、埋込ゲート部 170b-1、170b-2 の周囲 700 の P 型半導体領域を変調させる。そして、図 9 に示すように、半導体基板 200 の深い箇所にあるフォトダイオード PD で発生した電荷 (電子) は、埋込ゲート部 170b によって変調された半導体基板 200 内の周囲 700 を通過して電荷蓄積部 MEM2 へ転送されることとなる。本実施形態においては、2 つの埋込ゲート部 170b-1、170b-2 により、低消費電力でありつつ、より効果的に周囲 700 のポテンシャルを変調することができることから、より高速に電荷を電荷蓄積部 MEM2 へ転送することができる。

40

【0079】

さらに、本実施形態においては、埋込ゲート部 170b-1、170b-2 を、フォトダイオード PD の中心点 O から電荷蓄積部 MEM2 へ向かう方向に沿って伸びる長辺 L (図 9 参照) を持つ略矩形形状の形状に形成する。このようにすることで、上記長辺 L の伸びる方向と電荷が移動する方向とは同じであることから、埋込ゲート部 170b は電荷が通過する領域を効果的に変調し、当該変調された領域に沿って電荷を電荷蓄積部 MEM2

50

へ誘導することができる。

【0080】

また、本実施形態においては、図5の破線で示すように、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bも、半導体基板200に埋め込まれ、ゲート絶縁膜(図示省略)を介して半導体基板200に接している一対の埋込ゲート部170を有していてもよい。このようにすることで、本実施形態においては、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bの2つの埋込ゲート部170により、低消費電力で、より効果的に周囲のポテンシャルを変調し、より高速に電荷を排出することができる。

【0081】

さらに、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bの埋込ゲート部170も、図5の破線で示すように、半導体基板200の表面に沿って受光素子10を切断した断面において、フォトダイオードPDの中心点Oから電源回路(電源電位VDD)に接続されるN型半導体領域104a、104bへ向かう方向に沿って伸びる長辺を持つ略矩形の形状を持つことが好ましい。このようにすることで、電荷が移動する領域をより効果的に変調することができることから、より高速に、電荷を排出することができる。

【0082】

すなわち、本実施形態によれば、高速で電荷を転送することができる受光素子10を提供することができる。

【0083】

<6.3 変形例>

上述した本開示の第1の実施形態に係る受光素子10は、以下のように変形することもできる。以下に、本実施形態の変形例1から変形例7を説明する。なお、以下に説明する変形例1から変形例7に係る受光素子10は、いずれも、振り分けトランジスタVGのゲート電極150は、一対の埋込ゲート部170を有する。

【0084】

(変形例1)

まずは、変形例1を、図10を参照して説明する。図10は、本実施形態の変形例1に係る受光素子10の平面構成例を示す説明図である。本変形例においても、振り分けトランジスタVG1、VG2のゲート電極150a、150bは、一対の埋込ゲート部170を有する。さらに、本変形例においては、図10の破線で示すように、各埋込ゲート部170は、半導体基板200の表面に沿って受光素子10を切断した断面において、フォトダイオードPDの中心点Oから電荷蓄積部MEM1、MEM2へ向かう方向に沿って伸びる長軸を持つ略楕円形の形状を持つ。本変形例においては、埋込ゲート部170を、フォトダイオードPDの中心点Oから電荷蓄積部MEM1、MEM2へ向かう方向に沿って伸びる長軸を持つ略楕円状の形状に形成することにより、上述した第1の実施形態と同様に、より高速に、電荷を電荷蓄積部MEM1、MEM2へ誘導することができる。

【0085】

なお、本変形例においても、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bも、半導体基板200に埋め込まれた一対の埋込ゲート部170を有していてもよい。さらに、本変形例においては、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bの埋込ゲート部170も、図10の破線で示すように、半導体基板200の表面に沿って受光素子10を切断した断面において、フォトダイオードPDの中心点Oから電源回路(電源電位VDD)に接続されるN型半導体領域104a、104bへ向かう方向に沿って伸びる長軸を持つ略楕円状の形状を持つことができる。

【0086】

加えて、本変形例1では、中心線600を基準として鏡面对称となるように、且つ、N型半導体領域102及び振り分けトランジスタVG1、VG2を両側から挟み込みように、電荷蓄積部MEM1、MEM2と、転送トランジスタTG1、TG2とが設けられてい

10

20

30

40

50

る。なお、電荷蓄積部MEM1は、転送トランジスタTG1と図10中の上下方向(列方向)に沿って隣り合うように並び、電荷蓄積部MEM2は、転送トランジスタTG2と図10中の上下方向(列方向)に沿って隣り合うように並ぶ。

#### 【0087】

さらに、本変形例1においては、中心線602を基準として鏡面对称となるように、且つ、N型半導体領域102及び電荷排出トランジスタOFG1、OFG2を両側から挟み込みように、リセットトランジスタRST1、RST2、増幅トランジスタAMP1、AMP2、及び、選択トランジスタSEL1、SEL2が配置されている。なお、リセットトランジスタRST1、増幅トランジスタAMP1及び選択トランジスタSEL1は、図10中の左右方向(行方向)に沿って隣り合うように並び、リセットトランジスタRST2、増幅トランジスタAMP2及び選択トランジスタSEL2も、図10中の左右方向(行方向)に沿って隣り合うように並ぶ。

10

#### 【0088】

##### (変形例2)

次に、変形例2を、図11を参照して説明する。図11は、本実施形態の変形例2に係る受光素子10の平面構成例を示す説明図である。本変形例においても、振り分けトランジスタVG1、VG2のゲート電極150a、150bは、一对の埋込ゲート部170を有する。さらに、本変形例においては、各埋込ゲート部170は、図11の破線で示すように、半導体基板200の表面に沿って受光素子10を切断した断面において、略円状の形状を持つ。本変形例においては、埋込ゲート部170を、略円状の形状に形成することにより、製造による形状のばらつきが生じることを避けることから、2つの振り分けトランジスタVG1、VG2による電荷の振り分けの性能を互いに等しく調整することができる。

20

#### 【0089】

なお、本変形例においても、電荷排出トランジスタOFG1、OFG2のゲート電極152a、152bも、半導体基板200に埋め込まれた一对の埋込ゲート部170を有していてもよい。さらに、本変形例においては、ゲート電極152a、152bの埋込ゲート部170も、図11の破線で示すように、半導体基板200の表面に沿って受光素子10を切断した断面において略円状の形状を持つことができる。

#### 【0090】

##### (変形例3)

次に、変形例3を、図12を参照して説明する。図12は、本実施形態の変形例3に係る受光素子10の断面構成例を示す説明図である。本変形例においても、振り分けトランジスタVG1、VG2のゲート電極150a、150bは、一对の埋込ゲート部170a、170bを有する。さらに、本変形例においては、図12に示すように、受光素子10は、半導体基板200の裏面(表面と反対側の面)に設けられた、微細な凹凸が形成されたモスアイ構造202aを有する。詳細には、モスアイ構造202aは、図12に示すように、半導体基板200側に頂点を有する複数の略四角錐がマトリクス状にならぶことにより構成される。本変形例においては、モスアイ構造202aを設けることにより、界面における急激な屈折率の変化を緩和し、反射を防止することができる。

30

40

#### 【0091】

##### (変形例4)

次に、変形例4を、図13を参照して説明する。図13は、本実施形態の変形例4に係る受光素子10の断面構成例を示す説明図である。本変形例においても、振り分けトランジスタVG1、VG2のゲート電極150a、150bは、一对の埋込ゲート部170a、170bを有する。さらに、本変形例においては、図13に示すように、受光素子10は、半導体基板200の厚み方向に沿って、半導体基板200の裏面(表面と反対側の面)から、半導体基板200の途中まで貫く、画素分離部(第2の画素分離部)210a(DTI(deep Trench Isolation))を有する。当該画素分離部210aによれば、隣接する受光素子10へと入射光が入り込むことを防止することができる。

50

## 【0092】

## (変形例5)

次に、変形例5を、図14を参照して説明する。図14は、本実施形態の変形例5に係る受光素子10の断面構成例を示す説明図である。本変形例においても、振り分けトランジスタVG1、VG2のゲート電極150a、150bは、一对の埋込ゲート部170a、170bを有する。さらに、本変形例においては、半導体基板200内のN型半導体領域102a、102bに埋め込まれた縦型の電極154a、154bを有する電荷蓄積部MEM1、MEM2を有する。本変形例によれば、電荷蓄積部MEM1、MEM2が縦型の電極を持つことから、当該縦型の電極と、当該電極に対向するN型半導体領域102a、102bとははさまれた絶縁膜(図示省略)の面積を広くすることができる。その結果、本変形例によれば、面積が広がることから、電荷蓄積部MEM1、MEM2の容量をさらに大きくすることができ、ひいては、広い受光素子10のダイナミックレンジを確保することが可能となる。

10

## 【0093】

## (変形例6)

次に、変形例6を、図15を参照して説明する。図15は、本実施形態の変形例6に係る受光素子10の一部の断面構成例を示す説明図であり、図7の断面図に対応する。本変形例においても、振り分けトランジスタVG2のゲート電極150bは、一对の埋込ゲート部170b-1、170b-2を有する。さらに、本変形例においては、図15に示すように、各埋込ゲート部170b-1、170b-2は、半導体基板200の表面から、当該表面の反対側に位置する裏面に向かう半導体基板200の厚み方向において、漸次狭くなるテーパ形状を持つ。言い換えると、本変形例においては、一对の埋込ゲート部170b-1、170b-2の、互いに向かい合う側面の間隔(幅)は、半導体基板200の表面から、当該表面の反対側に位置する裏面に向かう半導体基板200の厚み方向において、漸次広がっている。

20

## 【0094】

本変形例においては、一对の埋込ゲート部170b-1、170b-2の、互いに向かい合う側面の間隔を、半導体基板200の表面から半導体基板200の厚み方向に沿って、漸次広げることにより、半導体基板200の厚み方向に好適なポテンシャル勾配を生成し、転送する電荷を半導体基板200の表面近傍に集まりやすくする。そして、本変形例においては、電荷を半導体基板200の表面近傍に集め、転送することにより、安定した電荷の振り分け動作を行うことができ、測距の精度を向上させることができる。

30

## 【0095】

例えば、図15に示すように、各埋込ゲート部170b-1、170b-2は、半導体基板200の表面から半導体基板200の厚み方向に沿って、各埋込ゲート部170b-1、170b-2の長さ(深さ)に対して3/4進んだ箇所(直径L2)が、半導体基板200の表面での直径L1に対して、3/4程度となることが好ましい。このようにすることで、埋込ゲート部170b-1、170b-2を形成する際に、埋込ゲート部170b-1、170b-2に空洞(Void)が生成されることを避け、埋め込み性を良好に維持することができる。

40

## 【0096】

## (変形例7)

次に、変形例7を、図16を参照して説明する。図16は、本実施形態の変形例7に係る受光素子10の断面構成例を示す説明図である。本変形例においては、図16に示すように、受光素子10は、複数の、詳細には、4つの振り分けトランジスタVGを有してもよい。本変形例においても、各振り分けトランジスタVGのゲート電極(第3の振り分けゲート)150は、一对の埋込ゲート部170を有し、それぞれ電荷蓄積部(第3の電荷蓄積部)MEMへ電荷を振り分けることができる。なお、本変形例においても、電荷排出口トランジスタOFGのゲート電極152も、半導体基板200に埋め込まれた一对の埋込ゲート部を有していてもよい。

50

## 【 0 0 9 7 】

## &lt; &lt; 7 . 第 2 の 実 施 形 態 &gt; &gt;

ところで、上述した本開示の第 1 の実施形態においては、振り分けトランジスタ V G に、半導体基板 2 0 0 に埋め込まれた一对の埋込ゲート部 1 7 0 を有することにより大きな寄生容量が発生する。そして、このような大きな寄生容量により、振り分けトランジスタ V G による電荷の転送の速度が遅くなる場合がある。そこで、以下に説明する本開示の第 2 の実施形態においては、振り分けトランジスタ V G のゲート電極 1 5 0 の寄生容量を小さくするために、埋込ゲート部 1 7 0 の、電荷を転送する際に機能する部分以外の部分に接するように低誘電体層を設けている。以下に、本実施形態の詳細を順次説明する。

## 【 0 0 9 8 】

## &lt; 7 . 1 実 施 形 態 &gt;

まずは、図 1 7 及び図 1 8 を参照して、本実施形態に係る振り分けトランジスタ V G の埋込ゲート部 1 7 0 を説明する。図 1 7 は、本実施形態に係る受光素子 1 0 を説明するための説明図であり、図 7 の断面図に対応する。図 1 8 は、本実施形態に係る受光素子 1 0 の平面構成例を示す説明図であり、詳細には、半導体基板 2 0 0 の表面において、説明の便宜上、ゲート電極 1 5 0 等の図示を省略した図である。

## 【 0 0 9 9 】

本実施形態においては、図 1 7 及び図 1 8 に示すように、一对の埋込ゲート部 1 7 0 b - 1、1 7 0 b - 2 のうち、一方の埋込ゲート部 1 7 0 b - 1 の、他方の埋込ゲート部 1 7 0 b - 2 と向かいあう側面とは反対側に位置する側面は、低誘電体層 1 7 2 b - 1、1 7 2 b - 2 に接する。当該低誘電体層 1 7 2 b は、例えば酸化膜（例えば  $\text{SiO}_2$ ）又は窒化膜（例えば  $\text{SiN}$ ）から形成することができる。このように、本実施形態においては、埋込ゲート部 1 7 0 の、電荷を転送する際に機能する部分以外の部分に接するように低誘電体層 1 7 2 を設けることにより、ゲート電極 1 5 0 の寄生容量の増加を抑えることができる。その結果、本実施形態においては、振り分けトランジスタ V G による電荷の転送の速度が遅くなることを避けることができる。

## 【 0 1 0 0 】

なお、本実施形態においては、図 1 8 に示すように、電荷排出トランジスタ O F G のゲート電極 1 5 2 も、半導体基板 2 0 0 に埋め込まれた一对の埋込ゲート部 1 7 4 を有してもよい。さらに、電荷排出トランジスタ O F G のゲート電極 1 5 2 の一对の埋込ゲート部 1 7 4 a、1 7 4 b についても、一方の埋込ゲート部 1 7 4 b - 1 の、他方の埋込ゲート部 1 7 4 b - 2 と向かいあう側面とは反対側に位置する側面は、低誘電体層 1 7 6 b - 1、1 7 6 b - 2 に接してもよい。当該低誘電体層 1 7 6 b も、例えば酸化膜又は窒化膜から形成することができる。このようにすることで、電荷排出トランジスタ O F G のゲート電極 1 5 2 の寄生容量の増加を抑え、電荷排出トランジスタ O F G による電荷の排出の速度が遅くなることを避けることができる。

## 【 0 1 0 1 】

## &lt; 7 . 2 変 形 例 &gt;

なお、上述した本開示の第 2 の実施形態に係る受光素子 1 0 は、以下のように変形することもできる。以下に、図 1 9 及び図 2 0 を参照して、本実施形態の変形例 1 及び 2 を説明する。図 1 9 は、本実施形態の変形例 1 に係る受光素子 1 0 の平面構成例を示す説明図であり、図 2 0 は、本実施形態の変形例 2 に係る受光素子 1 0 の平面構成例を示す説明図である。なお、図 1 9 及び図 2 0 は、図 1 8 と同様に、半導体基板 2 0 0 の表面において、説明の便宜上、ゲート電極 1 5 0 等の図示を省略した図である。

## 【 0 1 0 2 】

図 1 9 及び図 2 0 に示すように、これら変形例においては、埋込ゲート部 1 7 0 の一方の側面は、低誘電体層 1 7 8 に接しており、当該低誘電体層 1 7 8 は、半導体基板 2 0 0 上の各要素を電氣的に分離するための素子分離部からなる。また、これら変形例においては、図 1 9 及び図 2 0 に示すように、電荷排出トランジスタ O F G のゲート電極 1 5 2 の一对の埋込ゲート部 1 7 4 a、1 7 4 b についても、一方の側面は、低誘電体層 1 7 8 に

10

20

30

40

50

接しており、当該低誘電体層 178 は、半導体基板 200 上の各要素を電氣的に分離するための素子分離部からなる。

【0103】

< 7.3 製造方法 >

次に、図 21A から図 21F を参照して本実施形態に係る埋込ゲート部 170 及び低誘電体層 178 の製造方法の一例について説明する。図 21A から図 21F は、本実施形態に係る受光素子 10 の製造方法を説明するための説明図である。

【0104】

まずは、図 21A に示すように、半導体基板 200 の表面に、熱酸化による熱酸化シリコン層 500 を形成する。さらに、熱酸化シリコン層 500 上に、窒化シリコン層 502 と、酸化シリコン層 504 と、パターニングされたレジスト 506 とを形成する。

10

【0105】

次に、レジスト 506 のパターンに沿ってドライエッチングを行い、酸化シリコン層 504 を剥離すると、図 21B に示すようなトレンチ 510 が形成される。

【0106】

そして、熱酸化を行い、トレンチ 510 内の底面及び側面に熱酸化シリコン層 500 を形成し、さらに、図 21C に示すように、トレンチ 510 内に酸化シリコン膜（低誘電体層）172 を埋め込む。

【0107】

さらに、図 21D に示すように、パターニングされたレジスト 508 を形成する。

20

【0108】

次に、図 21E に示すように、レジスト 508 のパターンに沿って、酸化シリコン膜 172 に対してドライエッチングを行い、トレンチ 512 が形成される。

【0109】

そして、トレンチ 512 にポリシリコン膜（埋込ゲート部）170、150 を埋め込み、レジスト 508 及び窒化シリコン層 502 を剥離することにより、図 21F に示すような構造を得ることができる。

【0110】

以上のように、本実施形態によれば、一方の埋込ゲート部 170 の、他方の埋込ゲート部 170 と向かいあう側面とは反対側に位置する側面に接するように、低誘電体層 178 を形成することにより、振り分けトランジスタ V<sub>G</sub> のゲート電極 150 の寄生容量を小さくすることができる。

30

【0111】

<< 8. 第 3 の実施形態 >>

また、上述の第 1 及び第 2 の実施形態及びその変形例においては、電荷蓄積部 MEM1、MEM2 の絶縁膜（図示省略）や、増幅トランジスタ AMP1、AMP2 のゲート絶縁膜（図示省略）等を薄膜化してもよい。このようにすることで、サイズを大きくすることなく、電荷蓄積部 MEM1、MEM2 の容量を増加させることができる。さらに、ゲート絶縁膜内の結晶欠陥が少なくなったり、トランジスタの相互コンダクタンス  $g_m$  が大きくなることにより結晶欠陥の影響が小さくなったり、熱処理時間短縮や熱処理温度の低温化により界面準位が少なくなることから、増幅トランジスタ AMP1、AMP2 のランダムノイズを低減することができる。

40

【0112】

ここで、図 22、図 23A、及び図 23B を参照して、薄膜化された絶縁膜を有する電荷蓄積部 MEM1、MEM2 及び増幅トランジスタ AMP1、AMP2 についての、本開示の第 3 の実施形態を説明する。なお、図 22 は、本実施形態に係る受光素子 10 の平面構成例を示す説明図であって、半導体基板 200 の表面の上方から受光素子 10 を見た場合の図となり、第 1 の実施形態の受光素子 10 と同様である。また、図 23A は、図 22 の C-C' 線に沿って受光素子 10 を切断した際の断面図であり、図 23B は、図 22 の D-D' 線に沿って受光素子 10 を切断した際の断面図である。詳細には、図 23A 及び

50

図 2 3 B においては、図中の上側が半導体基板 2 0 0 の表面側となり、図中の下側が半導体基板 2 0 0 の裏面側となる。

【 0 1 1 3 】

詳細には、本実施形態においては、例えば、図 2 3 A に示すように、増幅トランジスタ AMP 1 の、サイドウォール 7 3 0 に覆われたゲート電極 1 6 0 の下方に位置する絶縁膜 7 2 0 a は、例えば酸化膜（第 3 の酸化膜）からなり、その膜厚は、リセットトランジスタ RST 1 のゲート電極 1 5 8 及び選択トランジスタ SEL 1 のゲート電極 1 6 2 の下方に位置する、酸化膜（第 3 の酸化膜）からなる絶縁膜 7 2 0 に比べて薄い。

【 0 1 1 4 】

また、本実施形態においては、例えば、図 2 3 B に示すように、電荷蓄積部 MEM 1 の、サイドウォール 7 3 0 に覆われた電極 1 5 4 の下方に位置する絶縁膜 7 2 0 a は、例えば酸化膜（第 1 の酸化膜）からなり、その膜厚は、転送トランジスタ TG 1 のゲート電極 1 5 6 の下方に位置する、酸化膜（第 2 の酸化膜）からなる絶縁膜 7 2 0 に比べて薄い。

10

【 0 1 1 5 】

なお、本実施形態においては、増幅トランジスタ AMP 1 のゲート電極 1 6 0 の下方に位置する絶縁膜 7 2 0 a 及び電荷蓄積部 MEM 1 の電極 1 5 4 の下方に位置する絶縁膜 7 2 0 a は、同一材料からなる酸化膜であってもよく、また、略同一の膜厚をもっているもよい。

【 0 1 1 6 】

より具体的には、本実施形態においては、増幅トランジスタ AMP 1 のゲート電極 1 6 0 の下方に位置する絶縁膜 7 2 0 a 及び電荷蓄積部 MEM 1 の電極 1 5 4 の下方に位置する絶縁膜 7 2 0 a は、酸化シリコン（ $SiO_2$ ）、窒化シリコン（ $SiN$ ）等の酸化膜からなる。また、本実施形態においては、増幅トランジスタ AMP 1 のゲート電極 1 6 0 の下方に位置する絶縁膜 7 2 0 a 及び電荷蓄積部 MEM 1 の電極 1 5 4 の下方に位置する絶縁膜 7 2 0 a の膜厚は、薄くなることによる、ランダムノイズの低減効果、及び、リーク電流の増加による消費電力の増加を鑑みて、他の素子（転送トランジスタ TG、リセットトランジスタ RST 及び選択トランジスタ SEL）のゲート電極 1 5 6、1 5 8、1 6 2 の下方に位置する絶縁膜 7 2 0 の膜厚の半分程度であることが好ましく、例えば、1 . 0 nm 以上、5 . 0 nm 以下であることがより好ましい。

20

【 0 1 1 7 】

さらに、本実施形態においては、増幅トランジスタ AMP 1 のゲート電極 1 6 0 の下方に位置する絶縁膜 7 2 0 a 及び電荷蓄積部 MEM 1 の電極 1 5 4 の下方に位置する絶縁膜 7 2 0 a は、半導体基板 2 0 0 の上方から見た場合、隣接する素子を干渉しない程度に、ゲート電極 1 6 0 及び電極 1 5 4 に比べて広がっていることが好ましい。

30

【 0 1 1 8 】

なお、本実施形態においては、電荷蓄積部 MEM 1、MEM 2 の絶縁膜 7 2 0 a や、増幅トランジスタ AMP 1、AMP 2 のゲート絶縁膜 7 2 0 a のみを薄膜化することに限定されるものではない。本実施形態においては、電荷蓄積部 MEM 1、MEM 2 の絶縁膜 7 2 0 a のみを薄膜化してもよく、受光素子 1 0 上の素子（電荷蓄積部 MEM、転送トランジスタ TG、振り分けトランジスタ VG、電荷排出トランジスタ OFG、増幅トランジスタ AMP、リセットトランジスタ RST 及び選択トランジスタ SEL）のゲート電極 1 5 0、1 5 2、1 5 4、1 5 6、1 5 8、1 6 0、1 6 2 及び電極 1 5 4 に接する絶縁膜 7 2 0 を薄膜化してもよい。

40

【 0 1 1 9 】

以上のように、本実施形態によれば、電荷蓄積部 MEM の絶縁膜 7 2 0 a や、増幅トランジスタ AMP のゲート絶縁膜 7 2 0 a 等を薄膜化することにより、サイズを大きくすることなく、電荷蓄積部 MEM の容量を増加させ、トランジスタのランダムノイズを低減することができる。従って、本実施形態においては、上述した第 1 の実施形態に係る構成により、高速で電荷を転送することができ、さらに、第 3 の実施形態に係る構成により、転送した電荷を蓄積するための電荷蓄積部 MEM の容量を増加させることができることから

50

、より測距精度の高い測距モジュール1を得ることができる。加えて、第3の実施形態に係る構成により、トランジスタのランダムノイズの低減を行うことができるため、測距モジュール1の特性をより向上させることができる。なお、本実施形態は、上述した第1及び第2の実施形態及びその変形例と組み合わせる実施することができる。

#### 【0120】

<<9. 第4の実施形態>>

ところで、上述の第3の実施形態においては、電荷蓄積部MEMの絶縁膜720aや、増幅トランジスタAMPのゲート絶縁膜720a等を薄膜化し、電荷蓄積部MEMの容量を増加させ、増幅トランジスタAMPのランダムノイズを低減していた。しかしながら、ゲート絶縁膜720aの薄膜化を進めた場合、上述のような効果を得られるものの、リーク電流が増加してしまうため、薄膜化にも限界がある。そこで、本発明者らは、同じ膜厚であっても、上述の酸化膜に比べて、電荷蓄積部MEMの容量を増加させることができる高い比誘電率を持つ高誘電体膜を上記絶縁膜720aの代わりに使用することを着想した。上記絶縁膜720aとして高誘電体膜を使用することにより、膜厚を薄くしても、リーク電流の増加を避けつつ、電荷蓄積部MEMの容量の増加や、増幅トランジスタAMPのランダムノイズの低減を両立することができる。

10

#### 【0121】

ここで、図24、図25A、及び図25Bを参照して、高誘電体膜からなる絶縁膜を有する電荷蓄積部MEM1、MEM2及び増幅トランジスタAMP1、AMP2についての、本開示の第4の実施形態を説明する。なお、図24は、本実施形態に係る受光素子10の平面構成例を示す説明図であって、半導体基板200の表面の上方から受光素子10を見た場合の図となり、第1の実施形態の受光素子10と同様である。また、図25Aは、図24のE-E'線に沿って受光素子10を切断した際の断面図であり、図25Bは、図24のF-F'線に沿って受光素子10を切断した際の断面図である。詳細には、図25A及び図25Bにおいては、図中の上側が半導体基板200の表面側となり、図中の下側が半導体基板200の裏面側となる。

20

#### 【0122】

詳細には、本実施形態においては、例えば、図25Aに示すように、増幅トランジスタAMP1の、サイドウォール730に覆われたゲート電極160の下方に位置する絶縁膜(第3の絶縁膜)740は、高誘電体膜からなる。そして、絶縁膜740の比誘電率は、リセットトランジスタRST1のゲート電極158及び選択トランジスタSEL1のゲート電極162の下方に位置する絶縁膜(第3の絶縁膜)720に比べて高い。

30

#### 【0123】

また、本実施形態においては、例えば、図25Bに示すように、電荷蓄積部MEM1の、サイドウォール730に覆われた電極154の下方に位置する絶縁膜(第1の絶縁膜)740は、高誘電体膜からなる。絶縁膜740の比誘電率は、転送トランジスタTG1のゲート電極156の下方に位置する絶縁膜(第2の絶縁膜)720に比べて高い。

#### 【0124】

なお、本実施形態においては、増幅トランジスタAMP1のゲート電極160の下方に位置する絶縁膜740及び電荷蓄積部MEM1の電極154の下方に位置する絶縁膜740は、同一材料から形成されてもよい。

40

#### 【0125】

より具体的には、本実施形態においては、高誘電体膜は、酸化シリコン(SiO<sub>2</sub>)の比誘電率(3.9)に比べて高い比誘電率を持つ材料であり、4以上の比誘電率を持つ材料であることが好ましい。本実施形態においては、例えば、高誘電体膜は、金属酸化膜であって、Al<sub>2</sub>O<sub>3</sub>、HfSiON、Y<sub>2</sub>O<sub>3</sub>、Ta<sub>2</sub>O<sub>5</sub>、La<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、HfO<sub>2</sub>、ZrO<sub>2</sub>、HfZrO<sub>2</sub>等の材料から形成することができる。

#### 【0126】

絶縁膜740として、上記高誘電体膜を使用する場合には、V<sub>th</sub>(閾値電圧)の調整のため、ゲート電極150、152、154、156、158、160、162を形成する

50

材料として、TiN、TaN、NiSi等の金属材料を使用してもよい。

【0127】

さらに、本実施形態においては、増幅トランジスタAMP1のゲート電極160の下方に位置する絶縁膜740及び電荷蓄積部MEM1の電極154の下方に位置する絶縁膜740は、半導体基板200の上方から見た場合、隣接する素子を干渉しない程度に、ゲート電極160及び電極154に比べて広がっていることが好ましい。

【0128】

なお、本実施形態においては、電荷蓄積部MEM1、MEM2の絶縁膜740や、増幅トランジスタAMP1、AMP2のゲート絶縁膜740のみを高誘電体膜で形成することに限定されるものではない。本実施形態においては、電荷蓄積部MEM1、MEM2の絶縁膜740のみを高誘電体膜で形成してもよく、受光素子10上の素子(電荷蓄積部MEM、転送トランジスタTG、振り分けトランジスタVG、電荷排出トランジスタOFG、増幅トランジスタAMP、リセットトランジスタRST及び選択トランジスタSEL)のゲート電極150、152、154、156、158、160、162及び電極154に接する絶縁膜720を高誘電体膜によって形成してもよい。

【0129】

以上のように、本実施形態によれば、電荷蓄積部MEMの絶縁膜740や、増幅トランジスタAMPのゲート絶縁膜740等を高誘電体膜で形成することにより、SiO<sub>2</sub>を使用した場合と比べて膜厚を薄くすることなく、電荷蓄積部MEMの容量の増加や、増幅トランジスタAMPのランダムノイズの低減を両立することができる。従って、本実施形態においては、上述した第1の実施形態に係る構成により、高速で電荷を転送することができ、さらに、第4の実施形態に係る構成により、転送した電荷を蓄積するための電荷蓄積部MEMの容量を増加させることができることから、より測距精度の高い測距モジュール1を得ることができる。加えて、第4の実施形態に係る構成により、トランジスタのランダムノイズの低減を行うことができるため、測距モジュール1の特性をより向上させることができる。なお、本実施形態は、上述した第1及び第2の実施形態及びその変形例と組み合わせる実施することができる。

【0130】

<<10. まとめ>>

以上のように、本開示の実施形態及び変形例によれば、高速で電荷を転送することができる、受光素子10及び測距モジュール1を提供することができる。

【0131】

以上、実施の形態およびその変形例、適用例ならびに応用例を挙げて本開示を説明したが、本開示は上記実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示が、本明細書中に記載された効果以外の効果を持っていてもよい。

【0132】

なお、上述した本開示の実施形態及び変形例においては、上述した各半導体領域の導電型を逆にしてもよく、例えば、本実施形態及び変形例は、電子の代わりに、正孔を電荷として用いる素子に適用することが可能である。

【0133】

また、上述した本開示の実施形態及び変形例においては、半導体基板は、必ずしもシリコン基板でなくてもよく、他の基板(例えば、SOI(Silicon ON Insulator)基板やSiGe基板等)であってもよい。また、上記半導体基板は、このような種々の基板上に半導体構造等が形成されたものであってもよい。

【0134】

また、上述した本開示の実施形態及び変形例においては、受光素子10は、1つのチップ上に、照射部や処理回路等とともに形成されてもよく、もしくは、1つのパッケージ内に設けられてもよく、特に限定されるものではない。

10

20

30

40

50

## 【0135】

なお、本開示の実施形態及び変形例においては、上述の各層、各膜、各素子等を形成する方法としては、例えば、物理気相成長法（PVD（Physical Vapor Deposition）法）及びCVD（Chemical Vapor Deposition）法等を挙げることができる。PVD法としては、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB（電子ビーム）蒸着法、各種スパッタリング法（マグネトロンスパッタリング法、RF（Radio Frequency）-DC（Direct Current）結合形バイアススパッタリング法、ECR（Electron Cyclotron Resonance）スパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法等）、イオンプレーティング法、レーザーアブレーション法、分子線エピタキシー（Molecular Beam Epitaxy；MBE）法、レーザ転写法等を挙げることができる。また、CVD法としては、プラズマCVD法、熱CVD法、MO（Metal Organic）CVD法、光CVD法等を挙げることができる。さらに、他の方法としては、電解メッキ法や無電解メッキ法、スピンコート法；浸漬法；キャスト法；マイクロコンタクトプリント法；ドロップキャスト法；スクリーン印刷法やインクジェット印刷法、オフセット印刷法、グラビア印刷法、フレキソ印刷法といった各種印刷法；スタンプ法；スプレー法；エアドクタコーター法、ブレードコーター法、ロッドコーター法、ナイフコーター法、スクイズコーター法、リバースロールコーター法、トランスファーロールコーター法、グラビアコーター法、キスコーター法、キャストコーター法、スプレーコーター法、スリットオリフィスコーター法、カレンダーコーター法といった各種コーティング法を挙げることができる。また、各層のパターニング法としては、シャドーマスク、レーザ転写、フォトリソグラフィ等の化学的エッチング、紫外線やレーザ等による物理的エッチング等を挙げることができる。加えて、平坦化技術としては、CMP（Chemical Mechanical Polishing）法、レーザ平坦化法、リフロー法等を挙げることができる。すなわち、本開示の実施形態及び変形例に係る素子は、既存の半導体装置の製造工程を用いて、容易に、且つ、安価に製造することが可能である。

10

20

## 【0136】

また、上述した本開示の実施形態の変形例に係る製造方法における各ステップは、必ずしも記載された順序に沿って処理されなくてもよい。例えば、各ステップは、適宜順序が変更されて処理されてもよい。さらに、各ステップで用いられる方法についても、必ずしも記載された方法に沿って行われなくてもよく、他の方法によって行われてもよい。

30

## 【0137】

## &lt;&lt;11. 電子機器の構成例&gt;&gt;

なお、受光素子10は、上述したように測距モジュール1に適用できる他、例えば、測距機能を備えるカメラ、測距機能を備えたスマートフォンといった各種の電子機器に適用することができる。そこで、図26を参照して、本技術を適用した電子機器としての、スマートフォン900の構成例について説明する。図26は、本開示の実施形態に係る測距モジュール1を適用した電子機器としてのスマートフォン900の構成例を示すブロック図である。

40

## 【0138】

図26に示すように、スマートフォン900は、CPU（Central Processing Unit）901、ROM（Read Only Memory）902、及びRAM（Random Access Memory）903を含む。また、スマートフォン900は、ストレージ装置904、通信モジュール905、及びセンサモジュール907を含む。さらに、スマートフォン900は、上述した測距モジュール1が適用され得る測距モジュール908を含み、加えて、撮像装置909、表示装置910、スピーカ911、マイクロフォン912、入力装置913、及びバス914を含む。また、スマートフォン900は、CPU901に代えて、又はこれとともに、DSP（Digital Signal Processor）等の処理回路を有してもよい。

50

## 【0139】

CPU901は、演算処理装置及び制御装置として機能し、ROM902、RAM903、又はストレージ装置904等に記録された各種プログラムに従って、スマートフォン900内の動作全般又はその一部を制御する。ROM902は、CPU901が使用するプログラムや演算パラメータなどを記憶する。RAM903は、CPU901の実行において使用するプログラムや、その実行において適宜変化するパラメータ等を一次記憶する。CPU901、ROM902、及びRAM903は、バス914により相互に接続されている。また、ストレージ装置904は、スマートフォン900の記憶部の一例として構成されたデータ格納用の装置である。ストレージ装置904は、例えば、HDD(Hard Disk Drive)等の磁気記憶デバイス、半導体記憶デバイス、光記憶デバイス等により構成される。このストレージ装置904は、CPU901が実行するプログラムや各種データ、及び外部から取得した各種のデータ等を格納する。

10

## 【0140】

通信モジュール905は、例えば、通信ネットワーク906に接続するための通信デバイスなどで構成された通信インタフェースである。通信モジュール905は、例えば、有線又は無線LAN(Local Area Network)、Bluetooth(登録商標)、WUSB(Wireless USB)用の通信カード等であり得る。また、通信モジュール905は、光通信用のルータ、ADSL(Asymmetric Digital Subscriber Line)用のルータ、又は、各種通信用のモデム等であってもよい。通信モジュール905は、例えば、インターネットや他の通信機器との間で、TCP/IPなどの所定のプロトコルを用いて信号等を送受信する。また、通信モジュール905に接続される通信ネットワーク906は、有線又は無線によって接続されたネットワークであり、例えば、インターネット、家庭内LAN、赤外線通信又は衛星通信等である。

20

## 【0141】

センサモジュール907は、例えば、モーションセンサ(例えば、加速度センサ、ジャイロセンサ、地磁気センサ等)、生体情報センサ(例えば、脈拍センサ、血圧センサ、指紋センサ等)、又は位置センサ(例えば、GNSS(Global Navigation Satellite System)受信機等)等の各種のセンサを含む。

## 【0142】

測距モジュール908は、スマートフォン900の表面に設けられ、例えば、当該表面と向かい合う、ユーザの指先、手のひら、顔等の凹凸形状や動きを測距結果として取得することができる。このような測距結果は、ユーザの認証や、ユーザのジェスチャの認識に用いることができる。また、測距モジュール908は、例えば、スマートフォン900から対象物800までの距離を取得したり、対象物800の表面の3次元形状データを取得したりすることもできる。

30

## 【0143】

撮像装置909は、スマートフォン900の表面に設けられ、スマートフォン900の周囲に位置する対象物800等を撮像することができる。詳細には、撮像装置909は、CMOS(Complementary MOS)イメージセンサ等の撮像素子(図示省略)と、撮像素子で光電変換された信号に対して撮像信号処理を施す信号処理回路(図示省略)とを含んで構成することができる。さらに、撮像装置909は、撮像レンズ、絞り機構、ズームレンズ、及びフォーカスレンズ等により構成される光学系機構(図示省略)及び、上記光学系機構の動作を制御する駆動系機構(図示省略)をさらに有することができる。そして、上記撮像素子は、対象物800からの入射光を光学像として集光し、上記信号処理回路は、結像された光学像を画素単位で光電変換し、各画素の信号を撮像信号として読み出し、画像処理することにより撮像画像を取得することができる。

40

## 【0144】

表示装置910は、スマートフォン900の表面に設けられ、例えば、LCD(Liquid Crystal Display)、有機EL(Electro Lumines

50

c e n c e ) ディスプレイ等の表示装置であることができる。表示装置 9 1 0 は、操作画面や、上述した撮像装置 9 0 9 が取得した撮像画像などを表示することができる。

【 0 1 4 5 】

スピーカ 9 1 1 は、例えば、通話音声や、上述した表示装置 9 1 0 が表示する営巣コンテンツに付随する音声等を、ユーザに向けて出力することができる。

【 0 1 4 6 】

マイクロフォン 9 1 2 は、例えば、ユーザの通話音声、スマートフォン 9 0 0 の機能を起動するコマンドを含む音声や、スマートフォン 9 0 0 の周囲環境の音声を集音することができる。

【 0 1 4 7 】

入力装置 9 1 3 は、例えば、ボタン、キーボード、タッチパネル、マウス等、ユーザによって操作される装置である。入力装置 9 1 3 は、ユーザが入力した情報に基づいて入力信号を生成して CPU 9 0 1 に出力する入力制御回路を含む。ユーザは、この入力装置 9 1 3 を操作することによって、スマートフォン 9 0 0 に対して各種のデータを入力したり処理動作を指示したりすることができる。

【 0 1 4 8 】

以上、スマートフォン 9 0 0 の構成例を示した。上記の各構成要素は、汎用的な部材を用いて構成されていてもよいし、各構成要素の機能に特化したハードウェアにより構成されていてもよい。かかる構成は、実施する時々技術レベルに応じて適宜変更され得る。

【 0 1 4 9 】

< < 1 2 . 内視鏡手術システムへの応用例 > >

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

【 0 1 5 0 】

図 2 7 は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

【 0 1 5 1 】

図 2 7 では、術者（医師） 1 1 1 3 1 が、内視鏡手術システム 1 1 0 0 0 を用いて、患者ベッド 1 1 1 3 3 上の患者 1 1 1 3 2 に手術を行っている様子が図示されている。図示するように、内視鏡手術システム 1 1 0 0 0 は、内視鏡 1 1 1 0 0 と、気腹チューブ 1 1 1 1 1 やエネルギー処置具 1 1 1 1 2 等の、その他の術具 1 1 1 1 0 と、内視鏡 1 1 1 0 0 を支持する支持アーム装置 1 1 1 2 0 と、内視鏡下手術のための各種の装置が搭載されたカート 1 1 2 0 0 と、から構成される。

【 0 1 5 2 】

内視鏡 1 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 1 3 2 の体腔内に挿入される鏡筒 1 1 1 0 1 と、鏡筒 1 1 1 0 1 の基端に接続されるカメラヘッド 1 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 1 0 0 を図示しているが、内視鏡 1 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

【 0 1 5 3 】

鏡筒 1 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 1 0 0 には光源装置 1 1 2 0 3 が接続されており、当該光源装置 1 1 2 0 3 によって生成された光が、鏡筒 1 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。さらに、鏡筒 1 1 1 0 1 の先端には、本開示の実施形態に係る測距モジュール 1 の照射部 2 0 及び受光部 3 0 が内蔵されてもよい。このような測距モジュール 1 の一部が搭載されることにより、医者を目視による手術だけでなく、測距モジュール 1 による距離情報を参照することにより、手術の精度をより高めることができる。

【 0 1 5 4 】

10

20

30

40

50

例えば、内視鏡 11100 の構成の一例を示す図 28 の構成のように、カメラヘッド 11102 内には、本開示の実施形態に係る測距モジュール 1 の照射部 20 及び受光部 30 である iToF センサ 15004 が設けられる。詳細には、観察対象からの反射光（観察光）は、鏡筒 11101 を通過して、カメラヘッド 11102 内のレンズ 15001 によって集光され、ハーフミラー 15002 で反射され、iToF センサ 15004 で受光される。さらに、当該 iToF センサ 15004 によって観察光が光電変換され、観察光に対応する電気信号が生成され、メモリ 15005 に格納された後、後述する測距信号処理装置 11209 に送信される。

#### 【0155】

さらに、図 28 に示すように、カメラヘッド 11102 の内部には撮像素子 15003 が設けられており、観察対象からの反射光（観察光）は、鏡筒 11101 を通過して、レンズ 15001 によって集光され、ハーフミラー 15002 で反射され、当該撮像素子 15003 で受光される。当該撮像素子 15003 によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、一度メモリ 15005 に格納された後、RAW データとしてカメラコントロールユニット (CCU: Camera Control Unit) 11201 に送信される。

#### 【0156】

CCU 11201 は、CPU (Central Processing Unit) や GPU (Graphics Processing Unit) 等によって構成され、内視鏡 11100 及び表示装置 11202 の動作を統括的に制御する。さらに、CCU 11201 は、カメラヘッド 11102 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

#### 【0157】

表示装置 11202 は、CCU 11201 からの制御により、当該 CCU 11201 によって画像処理が施された画像信号に基づく画像を表示する。

#### 【0158】

光源装置 11203 は、例えば LED (Light Emitting Diode) 等の光源から構成され、術部等を撮影する際の照射光を内視鏡 11100 に供給する。

#### 【0159】

入力装置 11204 は、内視鏡手術システム 11000 に対する入力インタフェースである。ユーザは、入力装置 11204 を介して、内視鏡手術システム 11000 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 11100 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

#### 【0160】

処置具制御装置 11205 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 11112 の駆動を制御する。気腹装置 11206 は、内視鏡 11100 による視野の確保及び術者の作業空間の確保の目的で、患者 11132 の体腔を膨らめるために、気腹チューブ 11111 を介して当該体腔内にガスを送り込む。レコーダ 11207 は、手術に関する各種の情報を記録可能な装置である。プリンタ 11208 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。測距信号処理装置 11209 は、本開示の実施形態に係る測距モジュール 1 の制御部 40 及び処理部 60 が設けられ、距離情報を取得することが可能な装置である。

#### 【0161】

なお、内視鏡 11100 に術部を撮影する際の照射光を供給する光源装置 11203 は、例えば LED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGB レーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 11203 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGB レーザ光源それぞれからのレーザ光を時分割で観察対象に照

10

20

30

40

50

射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、RGB それぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

【 0 1 6 2 】

また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

10

【 0 1 6 3 】

また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 1 1 2 0 3 は、このような特殊光観察に対応した狭帯域光及び/又は励起光を供給可能に構成され得る。

20

【 0 1 6 4 】

図 2 9 は、図 2 7 に示すカメラヘッド 1 1 1 0 2 及び CCU 1 1 2 0 1 の機能構成の一例を示すブロック図である。

【 0 1 6 5 】

カメラヘッド 1 1 1 0 2 は、レンズユニット 1 1 4 0 1 と、撮像部 1 1 4 0 2 と、駆動部 1 1 4 0 3 と、通信部 1 1 4 0 4 と、カメラヘッド制御部 1 1 4 0 5 と、を有する。CCU 1 1 2 0 1 は、通信部 1 1 4 1 1 と、画像処理部 1 1 4 1 2 と、制御部 1 1 4 1 3 と、を有する。カメラヘッド 1 1 1 0 2 と CCU 1 1 2 0 1 とは、伝送ケーブル 1 1 4 0 0

30

【 0 1 6 6 】

レンズユニット 1 1 4 0 1 は、鏡筒 1 1 1 0 1 との接続部に設けられる光学系である。鏡筒 1 1 1 0 1 の先端から取り込まれた観察光は、カメラヘッド 1 1 1 0 2 まで導光され、当該レンズユニット 1 1 4 0 1 に入射する。レンズユニット 1 1 4 0 1 は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

【 0 1 6 7 】

撮像部 1 1 4 0 2 を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部 1 1 4 0 2 が多板式で構成される場合には、例えば各撮像素子によって RGB それぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部 1 1 4 0 2 は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者 1 1 1 3 1 は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部 1 1 4 0 2 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 1 1 4 0 1 も複数系統設けられ得る。

40

【 0 1 6 8 】

また、撮像部 1 1 4 0 2 は、必ずしもカメラヘッド 1 1 1 0 2 に設けられなくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

50

## 【0169】

駆動部11403は、アクチュエータによって構成され、カメラヘッド制御部11405からの制御により、レンズユニット11401のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部11402による撮像画像の倍率及び焦点が適宜調整され得る。

## 【0170】

通信部11404は、CCU11201との間で各種の情報を送受信するための通信装置によって構成される。通信部11404は、撮像部11402から得た画像信号をRAWデータとして伝送ケーブル11400を介してCCU11201に送信する。

## 【0171】

また、通信部11404は、CCU11201から、カメラヘッド11102の駆動を制御するための制御信号を受信し、カメラヘッド制御部11405に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに/又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

## 【0172】

なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU11201の制御部11413によって自動的に設定されてもよい。後者の場合には、いわゆるAE(Auto Exposure)機能、AF(Auto Focus)機能及びAWB(Auto White Balance)機能が内視鏡11100に搭載されていることになる。

## 【0173】

カメラヘッド制御部11405は、通信部11404を介して受信したCCU11201からの制御信号に基づいて、カメラヘッド11102の駆動を制御する。

## 【0174】

通信部11411は、カメラヘッド11102との間で各種の情報を送受信するための通信装置によって構成される。通信部11411は、カメラヘッド11102から、伝送ケーブル11400を介して送信される画像信号を受信する。

## 【0175】

また、通信部11411は、カメラヘッド11102に対して、カメラヘッド11102の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

## 【0176】

画像処理部11412は、カメラヘッド11102から送信されたRAWデータである画像信号に対して各種の画像処理を施す。

## 【0177】

制御部11413は、内視鏡11100による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部11413は、カメラヘッド11102の駆動を制御するための制御信号を生成する。

## 【0178】

また、制御部11413は、画像処理部11412によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置11202に表示させる。この際、制御部11413は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部11413は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具11112の使用時のミス等を認識することができる。制御部11413は、表示装置11202に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者11131に提示されることにより、術者11131の負担を軽減することや、術者11131が確実に手術を進めることが可能になる。

10

20

30

40

50

## 【0179】

カメラヘッド11102及びCCU11201を接続する伝送ケーブル11400は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

## 【0180】

ここで、図示する例では、伝送ケーブル11400を用いて有線で通信が行われていたが、カメラヘッド11102とCCU11201との間の通信は無線で行われてもよい。

## 【0181】

以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部11402に適用され得る。具体的には、受光素子10を、撮像部11402の構成の一部として適用することができる。撮像部11402の構成の一部として本開示に係る技術を適用することにより、術部までの距離を高精度に測定することができ、より鮮明な術部画像を得ることができる。

10

## 【0182】

なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

## 【0183】

<<13. 移動体への応用例>>

本開示に係る技術(本技術)は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

20

## 【0184】

図30は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

## 【0185】

車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図30に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(Interface)12053が図示されている。

30

## 【0186】

駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

## 【0187】

ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

40

## 【0188】

車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外

50

部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。また、車外情報検出ユニット12030には、iToFセンサ12032が接続される。iToFセンサ12032は、本開示の実施形態に係る測距モジュール1として機能することができる。

【0189】

撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

10

【0190】

車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

【0191】

マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

20

【0192】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

30

【0193】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12030に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検出した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

【0194】

音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図26の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

40

【0195】

図31は、撮像部12031の設置位置の例を示す図である。

【0196】

図31では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

50

## 【0197】

撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。また、本開示の実施形態に係る測距モジュール1の照射部20及び受光部30が内蔵されるiToFセンサモジュール12201は、例えば、車両12100のフロントノーズに設けられる。

10

## 【0198】

なお、図31には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部12102、12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

20

## 【0199】

撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

## 【0200】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化(車両12100に対する相対速度)を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度(例えば、0km/h以上)で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御(追従停止制御も含む)や自動加速制御(追従発進制御も含む)等を行うことができる。このように運転者の操作に抛らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

30

## 【0201】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバーが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバーに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

40

## 【0202】

撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識する

50

ことができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

#### 【0203】

以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、車外情報検出ユニット 12030 や撮像部 12031 に適用され得る。具体的には、受光素子 10 または測距モジュール 1 を、車外情報検出ユニット 12030 や撮像部 12031 の距離検出処理ブロックに適用することができる。車外情報検出ユニット 12030 や撮像部 12031 に、本開示に係る技術を適用することにより、人、車、障害物、標識又は路面上の文字等の物体までの距離を高精度に測定することができ、得られた距離情報を用いて、ドライバの疲労を軽減したり、ドライバや車両の安全度を高めることが可能になる。

#### 【0204】

<< 14 . 補足 >>

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

#### 【0205】

また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

#### 【0206】

なお、本技術は以下のような構成も取ることができる。

(1)

半導体基板と、

前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 1 の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第 1 の電荷蓄積部へ前記電荷を振り分ける第 1 の振り分けゲートと、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 2 の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第 2 の電荷蓄積部へ前記電荷を振り分ける第 2 の振り分けゲートと、

を備え、

前記第 1 及び第 2 の振り分けゲートは、前記半導体基板に埋め込まれた一对の埋込ゲート部をそれぞれ有する、

受光素子。

(2)

前記第 1 及び第 2 の振り分けゲートには、互いに異なるタイミングで所定の電圧が印加される、上記 (1) に記載の受光素子。

(3)

前記半導体基板の表面の上方から見て、

10

20

30

40

50

前記第 1 及び第 2 の振り分けゲートは、前記光電変換部の中心に対して、互いに略線対称になるように設けられ、

前記第 1 及び第 2 の電荷蓄積部は、前記第 1 及び第 2 の振り分けゲートを両側から挟みこむように設けられている、

上記(1)又は(2)に記載の受光素子。

(4)

前記半導体基板の表面に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、前記光電変換部の中心から前記第 1 又は第 2 の電荷蓄積部へ向かう方向に沿って伸びる長辺を持つ略矩形の形状を持つ、

上記(3)に記載の受光素子。

10

(5)

前記半導体基板の表面に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、前記光電変換部の中心から前記第 1 又は第 2 の電荷蓄積部へ向かう方向に沿って伸びる長軸を持つ略楕円状の形状を持つ、

上記(3)に記載の受光素子。

(6)

前記半導体基板の表面に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、略円状の形状を持つ、

上記(3)に記載の受光素子。

(7)

前記一对の埋込ゲート部の、互いに向かい合う側面の間の幅は、

前記半導体基板の表面から、当該表面の反対側に位置する前記半導体基板の裏面に向かう厚み方向において、漸次広がっている、

上記(4)に記載の受光素子。

20

(8)

前記一对の埋込ゲート部が並ぶ方向に沿って前記受光素子を切断した断面において、

前記各埋込ゲート部は、当該表面の反対側に位置する前記半導体基板の裏面に向かう厚み方向において、漸次狭くなるテーパ形状を持つ、

上記(4)に記載の受光素子。

(9)

前記一对の埋込ゲート部のうち、一方の埋込ゲート部の、他方の埋込ゲート部と向かいあう側面とは反対側に位置する側面は、低誘電体層に接する、

上記(4)に記載の受光素子。

30

(10)

前記低誘電体層は、酸化膜又は窒化膜からなる、上記(9)に記載の受光素子。

(11)

前記低誘電体層は、前記半導体基板内に設けられた素子分離部である、

上記(9)に記載の受光素子。

(12)

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される複数の第 3 の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記複数の第 3 の電荷蓄積部へ前記電荷を振り分ける複数の第 3 の振り分けゲートと、

をさらに備え、

前記各第 3 の振り分けゲートは、前記半導体基板に埋め込まれた前記一对の埋込ゲート部をそれぞれ有する、

上記(1)に記載の受光素子。

40

(13)

前記半導体基板の、前記表面と反対側の面に設けられた、微細な凹凸が形成されたモスアイ構造をさらに備える、

50

- 上記(1)～(12)のいずれか1つに記載の受光素子。
- (14)  
前記半導体基板を貫く第1の画素分離部をさらに備える、  
上記(1)～(13)のいずれか1つに記載の受光素子。
- (15)  
前記半導体基板の厚み方向に沿って、前記半導体基板の、前記表面と反対側の面から、  
前記半導体基板の途中まで貫く、第2の画素分離部をさらに備える、  
上記(1)～(13)のいずれか1つに記載の受光素子。
- (16)  
前記半導体基板内に設けられた1つ又は複数の浮遊拡散領域と、  
前記半導体基板上に設けられた、前記第1の電荷蓄積部に転送された前記電荷を前記1  
つ又は複数の浮遊拡散領域へ転送する第1の転送ゲートと、  
前記半導体基板上に設けられた、前記第2の電荷蓄積部に転送された前記電荷を前記1  
つ又は複数の浮遊拡散領域へ転送する第2の転送ゲートと、  
前記浮遊拡散領域へ転送された前記電荷を増幅して画素信号として出力する1つ又は複  
数の増幅トランジスタと、  
選択信号に従って前記画素信号を出力する1つ又は複数の選択トランジスタと、  
前記浮遊拡散領域に蓄積した前記電荷をリセットする1つ又は複数のリセットトランジ  
スタと、  
をさらに備える、  
上記(1)～(15)のいずれか1つに記載の受光素子。
- (17)  
前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の酸化膜、及び半導体層の積  
層を有し、  
前記第1及び第2の転送ゲートのそれぞれは、当該第1及び第2の転送ゲートと前記半  
導体基板との間に設けられた第2の酸化膜を有し、  
前記第1の酸化膜の膜厚は、前記第2の酸化膜に比べて薄い、  
上記(16)に記載の受光素子。
- (18)  
前記増幅トランジスタ、前記選択トランジスタ及び前記リセットトランジスタのそれぞ  
れは、前記半導体基板上に設けられた第3の酸化膜を有し、  
前記増幅トランジスタの前記第3の酸化膜の膜厚は、前記選択トランジスタ及び前記リ  
セットトランジスタの前記第3の酸化膜に比べて、薄い、  
上記(17)に記載の受光素子。
- (19)  
前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の酸化膜、及び半導体層の積  
層を有し、  
前記第1の酸化膜の膜厚は、5.0nm以下である、  
上記(1)～(15)のいずれか1つに記載の受光素子。
- (20)  
前記第1及び第2の電荷蓄積部のそれぞれは、電極、第1の絶縁膜、及び半導体層の積  
層を有し  
前記第1及び第2の転送ゲートのそれぞれは、当該第1及び第2の転送ゲートと前記半  
導体基板との間に設けられた第2の絶縁膜を有し、  
前記第1の絶縁膜の比誘電率は、前記第2の絶縁膜に比べて高い、  
上記(16)に記載の受光素子。
- (21)  
前記増幅トランジスタ、前記選択トランジスタ及び前記リセットトランジスタのそれぞ  
れは、前記半導体基板上に設けられた第3の絶縁膜を有し、  
前記増幅トランジスタの前記第3の絶縁膜の比誘電率は、前記選択トランジスタ及び前

10

20

30

40

50

記リセットトランジスタの前記第 3 の絶縁膜に比べて、高い、  
上記 ( 2 0 ) に記載の受光素子。

( 2 2 )

前記第 1 及び第 2 の電荷蓄積部のそれぞれは、電極、第 1 の絶縁膜、及び半導体層の積層を有し、

前記第 1 の絶縁膜の比誘電率は、4 以上である、  
上記 ( 1 ) ~ ( 1 5 ) のいずれか 1 つに記載の受光素子。

( 2 3 )

1 つ又は複数の受光素子を備える受光装置であって、

前記受光素子は、

半導体基板と、

前記半導体基板内に設けられ、光を電荷に変換する光電変換部と、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 1 の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第 1 の電荷蓄積部へ前記電荷を振り分ける第 1 の振り分けゲートと、

前記半導体基板内に設けられ、前記光電変換部から前記電荷が転送される第 2 の電荷蓄積部と、

前記半導体基板の表面上に設けられ、前記光電変換部から前記第 2 の電荷蓄積部へ前記電荷を振り分ける第 2 の振り分けゲートと、

を有し、

前記第 1 及び第 2 の振り分けゲートは、前記半導体基板に埋め込まれた一対の埋込ゲート部をそれぞれ有する、

受光装置。

( 2 4 )

対象物に、周期的に明るさを変動させて光を照射する照射部と、

前記照射部を制御する照射制御部と、

をさらに備え、

前記光電変換部は、前記対象物からの反射光を受光する、

上記 ( 2 3 ) に記載の受光装置。

【符号の説明】

【 0 2 0 7 】

1 測距モジュール

1 0 受光素子

1 2 画素アレイ部

2 0 照射部

3 0 受光部

3 2 垂直駆動回路部

3 4 カラム信号処理回路部

3 6 水平駆動回路部

3 8 出力回路部

4 0 制御部

4 2 画素駆動配線

4 4 制御回路部

4 6 水平信号線

4 8 垂直信号線

5 0 振り分けトランジスタ駆動部

5 2 信号処理部

5 4 データ格納部

6 0 処理部

10

20

30

40

50

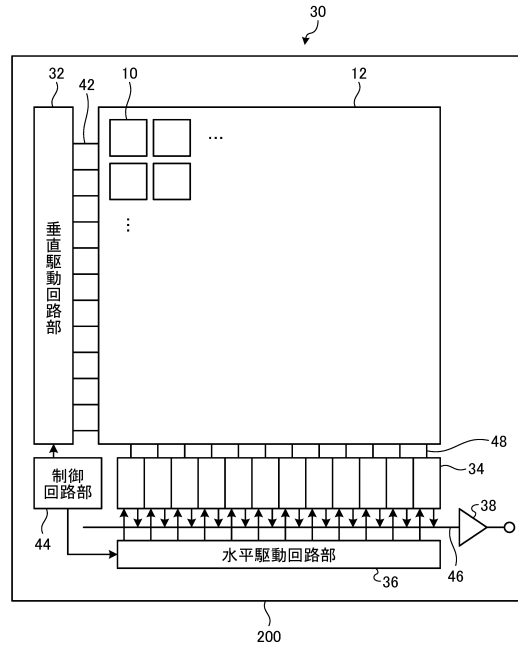
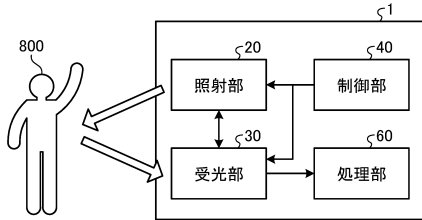
100、102、102a、102b、104a、104b、106a、106b、108a、108b、110a、110b、112a、112b、114a、114b、116a、116b	N型半導体領域	
150a、150b、152a、152b、156a、156b、158a、158b、160a、160b、162a、162b	ゲート電極	
154a、154b、306、406	電極	
170a、170b、174a、174b	埋込ゲート部	
172a、172b、176a、176b、178	低誘電体層	
200	半導体基板	
202	反射防止膜	10
202a	モスアイ構造	
204	平坦化膜	
206	遮光膜	
208	オンチップレンズ	
210、210a	画素分離部	
300	配線層	
302、402、720、720a、740	絶縁膜	
304、404	金属膜	
400	基板	
500	熱酸化シリコン層	20
502	窒化シリコン層	
504	酸化シリコン層	
506、508	レジスト	
510、512	トレンチ	
600、602	中心線	
700	周囲	
710	ビア	
730	サイドウォール	
800	対象物	
802a、802b	領域	30
900	スマートフォン	
901	CPU	
902	ROM	
903	RAM	
904	ストレージ装置	
905	通信モジュール	
907	センサモジュール	
908	測距モジュール	
909	撮像装置	
910	表示装置	40
911	スピーカ	
912	マイクロフォン	
913	入力装置	
AMP、AMP1、AMP2	増幅トランジスタ	
FD、FD1、FD2	浮遊拡散領域	
MEM、MEM1、MEM2	電荷蓄積部	
O	中心点	
OFG、OFG1、OFG2	電荷排出トランジスタ	
PD	フォトダイオード	
RST、RST1、RST2	リセットトランジスタ	50

SEL、SEL 1、SEL 2 選択トランジスタ  
 TG、TG 1、TG 2 転送トランジスタ  
 VDD 電源電位  
 VG、VG 1、VG 2 振り分けトランジスタ  
 VSL、VSL 1、VSL 2 信号線

【図面】

【図 1】

【図 2 A】



10

20

30

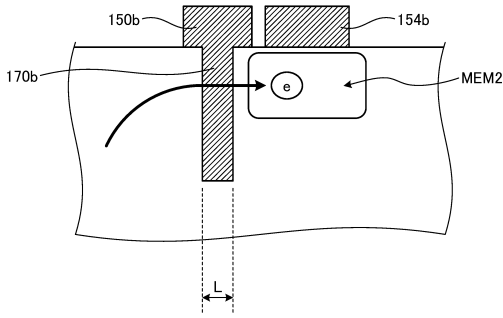
40

50

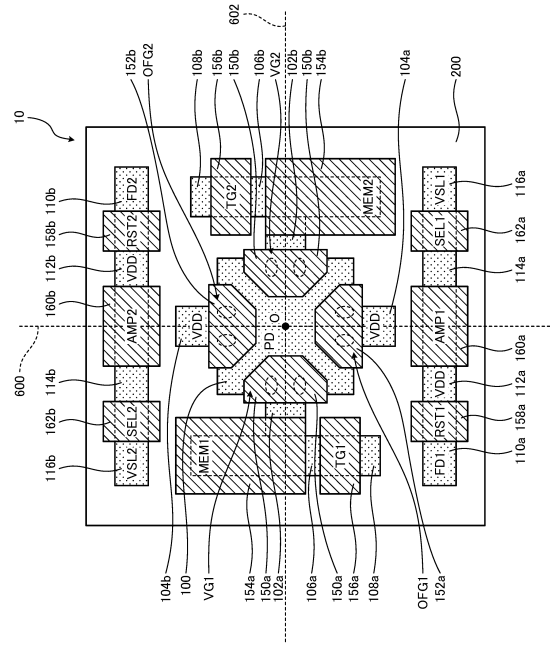




【図 9】



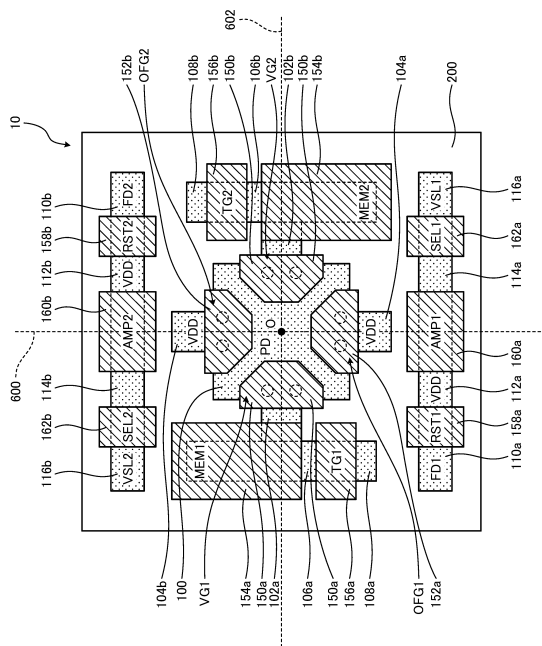
【図 10】



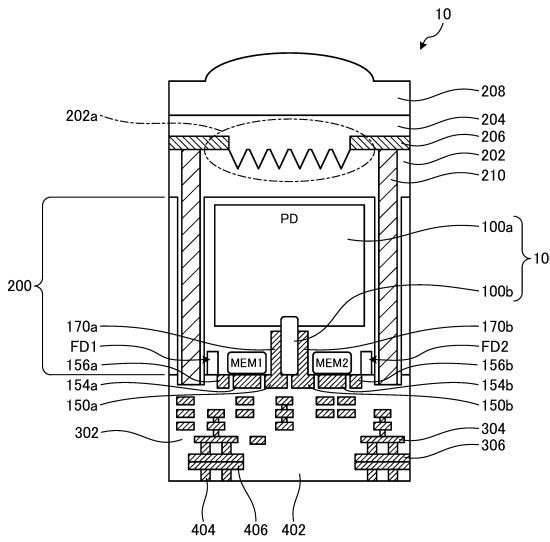
10

20

【図 11】



【図 12】

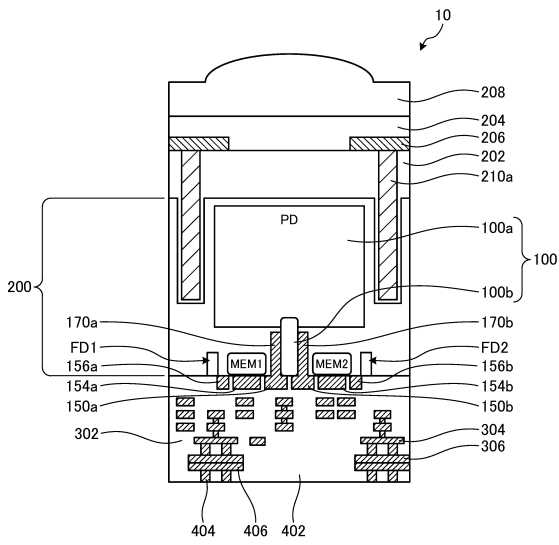


30

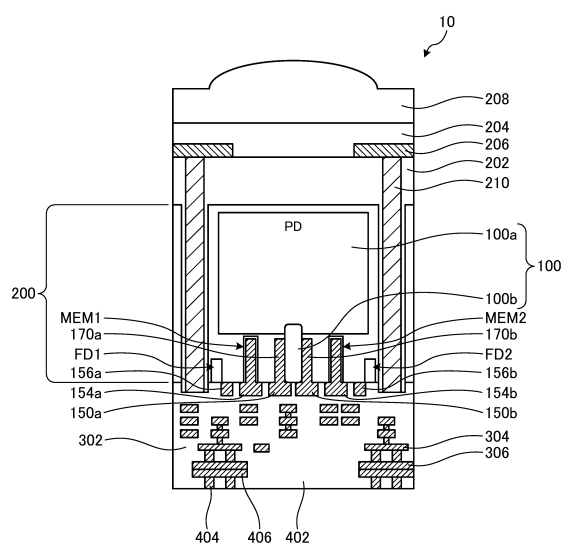
40

50

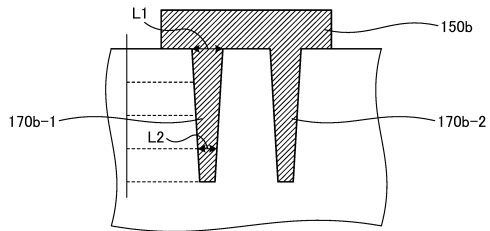
【図 13】



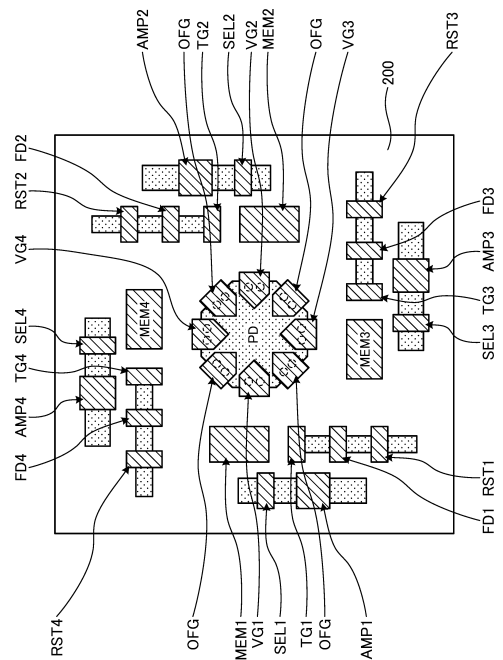
【図 14】



【図 15】



【図 16】



10

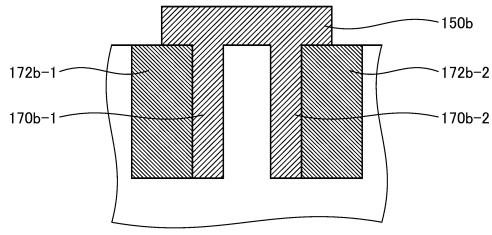
20

30

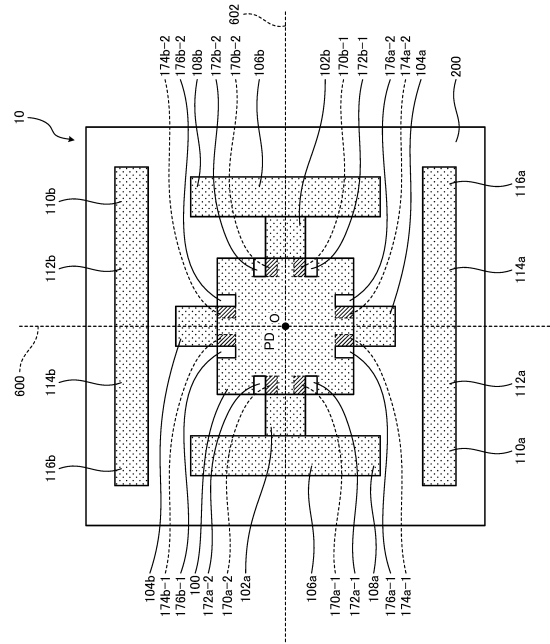
40

50

【図 17】



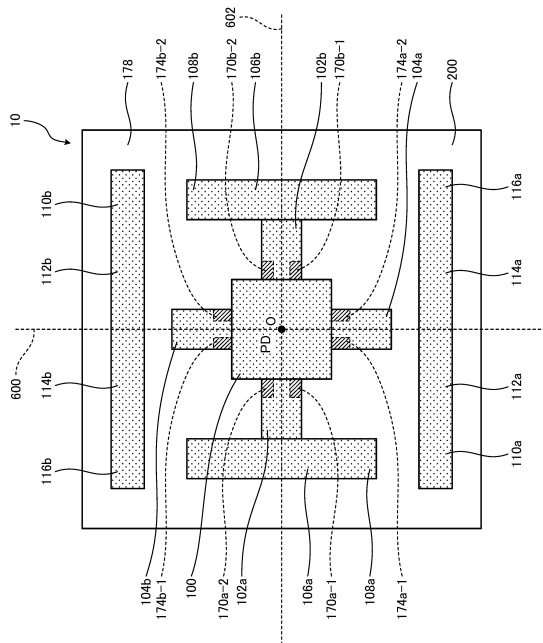
【図 18】



10

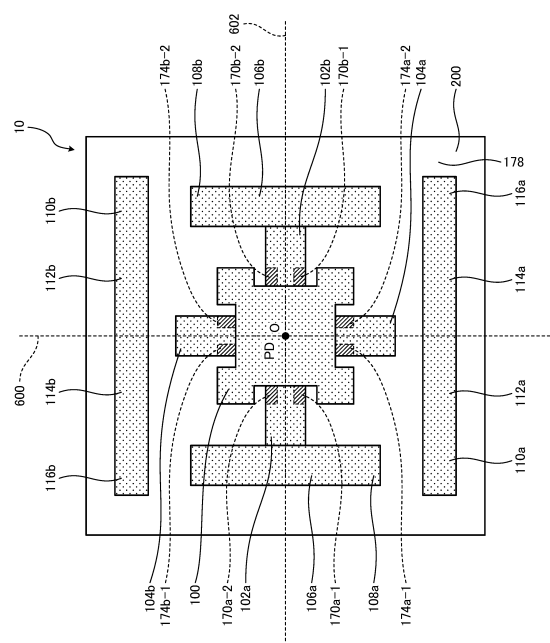
20

【図 19】



30

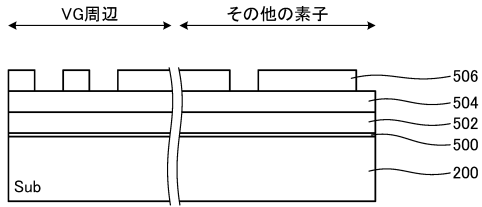
【図 20】



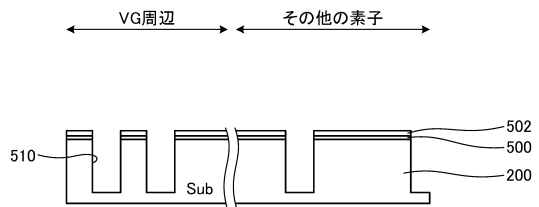
40

50

【図 2 1 A】

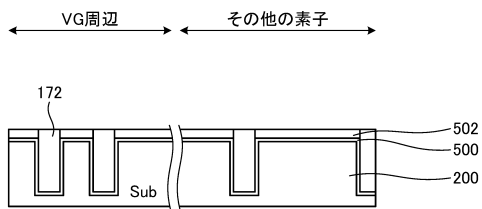


【図 2 1 B】

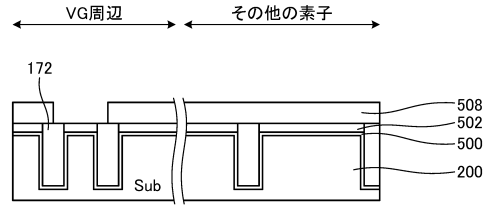


10

【図 2 1 C】

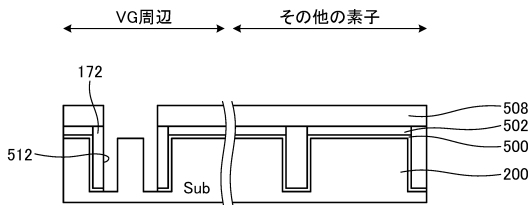


【図 2 1 D】

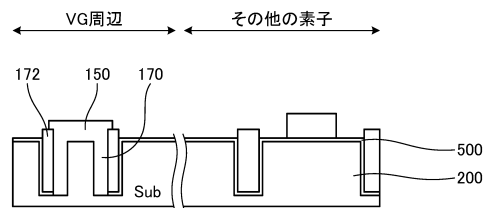


20

【図 2 1 E】



【図 2 1 F】



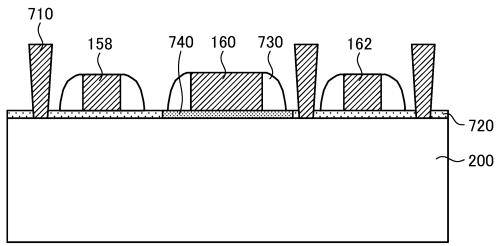
30

40

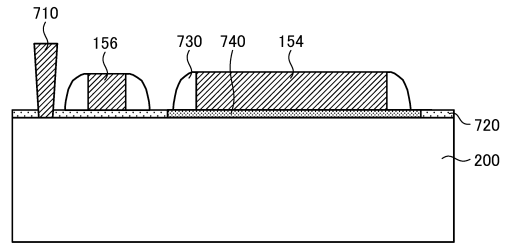
50



【図 25 A】

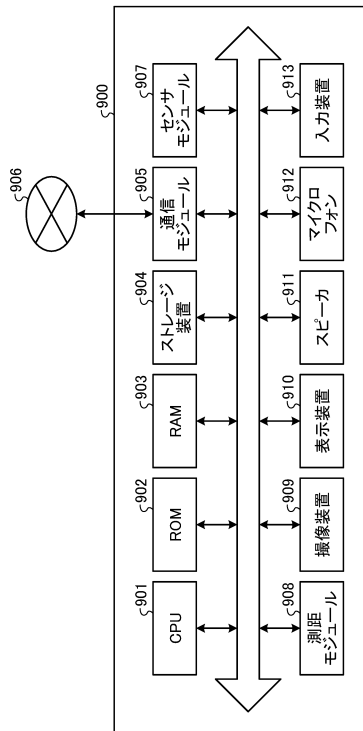


【図 25 B】

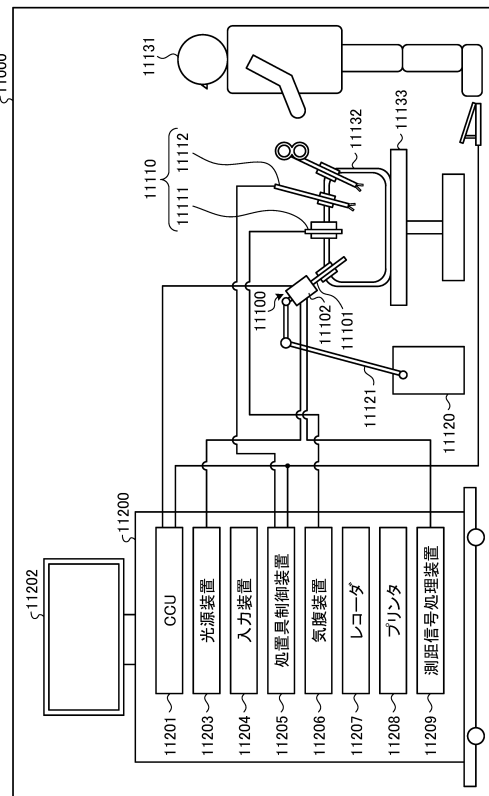


10

【図 26】



【図 27】



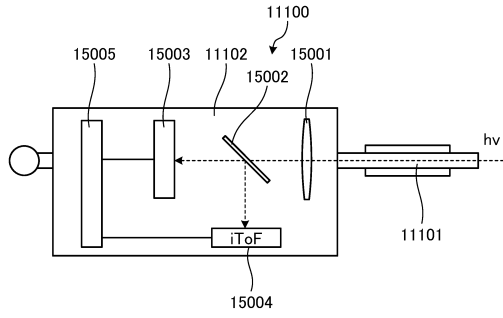
20

30

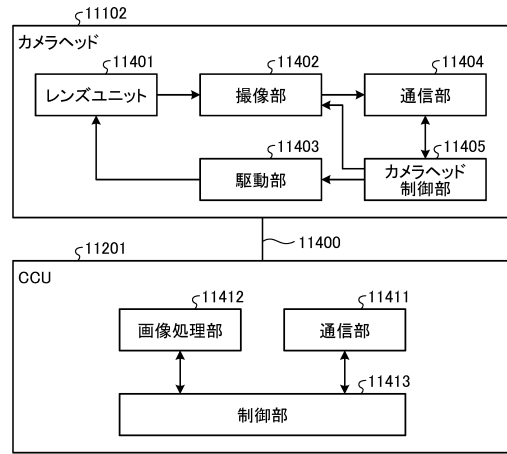
40

50

【図 28】

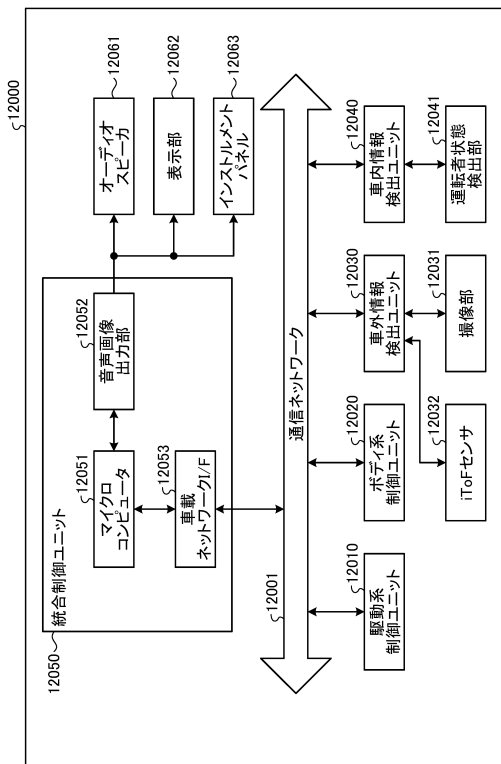


【図 29】

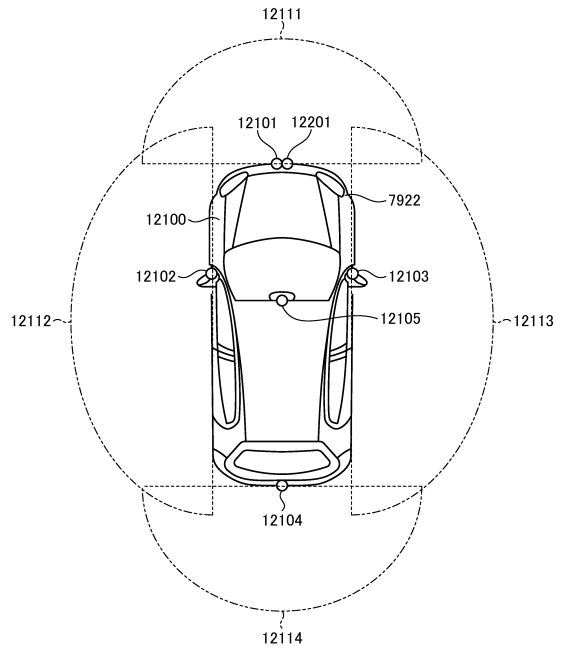


10

【図 30】



【図 31】



20

30

40

50

## フロントページの続き

- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 (72)発明者 河合 信宏
- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 (72)発明者 古閑 史彦
- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 (72)発明者 中村 信男
- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 (72)発明者 横川 創造
- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 (72)発明者 若林 準人
- 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内  
 審査官 加藤 俊哉
- (56)参考文献 特開 2 0 1 9 - 0 0 4 1 4 9 ( J P , A )  
 特開 2 0 1 6 - 1 3 6 5 8 4 ( J P , A )  
 国際公開第 2 0 1 8 / 1 9 8 4 8 6 ( W O , A 1 )  
 特開 2 0 1 3 - 0 6 9 8 4 6 ( J P , A )  
 特開 2 0 1 5 - 0 2 9 0 5 4 ( J P , A )  
 特開 2 0 1 2 - 1 6 9 5 3 0 ( J P , A )  
 特開 2 0 1 5 - 1 5 3 9 6 2 ( J P , A )  
 特開 2 0 0 5 - 3 4 7 6 5 5 ( J P , A )  
 特開 2 0 0 9 - 2 8 3 5 5 2 ( J P , A )  
 特開 2 0 0 9 - 1 7 7 0 9 2 ( J P , A )
- (58)調査した分野 (Int.Cl. , D B 名)  
 H 1 0 F 3 9 / 1 8  
 H 0 4 N 2 5 / 7 0  
 G 0 1 S 7 / 4 8 6 3  
 H 1 0 F 3 9 / 1 0