

(12) 发明专利申请

(10) 申请公布号 CN 102788923 A

(43) 申请公布日 2012. 11. 21

(21) 申请号 201110131708. 7

(22) 申请日 2011. 05. 19

(71) 申请人 飞思卡尔半导体公司
地址 美国得克萨斯

(72) 发明人 张俊 徐秀强

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 秦晨

(51) Int. Cl.

G01R 31/02 (2006. 01)

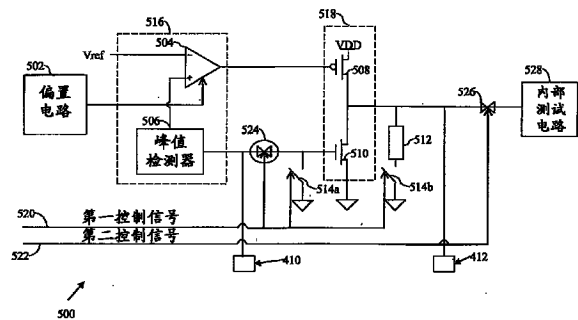
权利要求书 1 页 说明书 5 页 附图 5 页

(54) 发明名称

测试振荡电路的方法和系统

(57) 摘要

本发明涉及测试振荡电路的方法和系统。振荡电路生成电压信号。该电压信号的幅度由内部测试电路来测量并且与预定的上限和下限电压信号比较。如果电压信号的幅度处于预定的上限和下限电压信号之间，则生成通过测试状态信号。如果电压信号的幅度没有处于预定的上限和下限电压信号之间，则生成失败测试状态信号。



1. 一种用于测试振荡电路的系统,包括:
 - 连接于所述振荡电路的输入端子和输出端子之间的逆变器,所述逆变器被配置以基于 DC 偏置点电压来操作;
 - 与所述逆变器并联连接的第一开关;
 - 与所述第一开关串联连接的第二开关;以及
 - 通过将所述 DC 偏置点电压的幅度与第一及第二电压电平比较来生成测试状态信号的内部测试电路,其中所述内部测试电路根据所述第一开关的状态和所述第二开关的状态来测量所述 DC 偏置点电压的所述幅度。
2. 根据权利要求 1 所述的系统,其中所述第一开关和所述第二开关两者同时被切换至接通状态和关断状态中的至少一种状态。
3. 根据权利要求 1 所述的系统,其中所述内部测试电路在所述第一开关和所述第二开关处于接通状态时测量所述 DC 偏置点状态电压的所述幅度。
4. 根据权利要求 1 所述的系统,其中所述内部测试电路包括用于比较所述 DC 偏置点电压与所述第一及第二电压电平以生成所述测试状态信号的比较器,其中所述测试状态信号表明所述振荡电路的通过状态和失败状态中的至少一种状态。
5. 根据权利要求 4 所述的系统,其中所述内部测试电路是模数转换器。
6. 根据权利要求 1 所述的系统,其中所述逆变器是 A 类放大器。
7. 一种用于测试振荡电路的系统,所述振荡电路接收来自外部源的 DC 信号,所述系统包括:
 - 用于生成偏置电流信号的偏置电路;
 - 与所述偏置电路且与所述振荡电路的输入端子连接的振幅检测器,其中所述振幅检测器根据所述 DC 信号的幅度来生成偏置电压信号;
 - 接收来自所述振幅检测器的所述偏置电压信号的放大器,其中所述放大器根据所述偏置电压信号来生成输出电压信号;
 - 与所述放大器连接以根据控制信号来控制所述放大器的操作的多个开关;
 - 与所述放大器和所述多个开关连接的电阻元件,其中所述输出电压在所述电阻元件的两端生成;以及
 - 将所述输出电压与所述第一及第二电压电平比较并生成测试状态信号的比较器。
8. 根据权利要求 7 所述的系统,其中所述偏置电路是电流镜电路。
9. 根据权利要求 7 所述的系统,其中所述放大器是基于 MOSFET 的放大器,包括:
 - 具有与所述振幅检测电路连接的栅极端子、与电压源连接的源极端子以及与所述电阻元件连接的漏极端子的 PMOS 晶体管;以及
 - 具有与所述多个开关中的第一开关连接的栅极端子、与所述电阻元件连接的漏极端子以及与地连接的源极端子的 NMOS 晶体管。
10. 根据权利要求 7 所述的系统,其中所述第一及第二电压电平根据所述输出电压来确定。

测试振荡电路的方法和系统

技术领域

[0001] 本发明涉及电子电路,并且更特别地涉及用于测试振荡电路的方法和系统。

背景技术

[0002] 振荡电路是现代电子电路的组成部分,特别是基于微处理器和微控制器的电路。振荡电路,例如 PLL(锁相环路)电路和晶体振荡电路,被用来生成用来同步电子电路的不同元件之间的操作的时钟信号。

[0003] 晶体振荡电路通常使用在用于生成振荡信号的基于微处理器和微控制器的电路中。微处理器包括用于根据振荡信号来生成时钟信号的片上电路。由于电路是片上的,因而它可能具有某些能够妨碍它的操作的硅故障,由此产生有错误的时钟信号。因此有必要测试片上电路以确保生成正确的时钟信号。

[0004] 各种测试技术已经被用来测试片上电路。一种测试技术是以外部晶体测试振荡频率,具有 100% 的故障覆盖率。在这种情况下,一般的启动时间对于具有 32kHz 的晶体的晶体振荡器为大约 500ms-600ms。因而,这种技术具有长的生产测试时间。这种技术也不能用来在硅管芯 (silicon die) 被封装之前测试硅管芯。

[0005] 另一种测试技术需要使用外部电压源和电流表来测试振荡电路。图 1 是用于测试振荡电路的基于电流表的系统 100 的示意图。该系统包括连接于 EXTAL 端子 104 和 XTAL 端子 106 之间的片上逆变器 (inverter) 102。系统 100 还包括与 EXTAL 端子 104 连接的第一电压源 108 以及与电流表 112 连接的第二电压源 110,而电流表 112 又与 XTAL 端子 106 连接。

[0006] 图 2 是示出一种用于以系统 100 测试振荡电路的方法的流程图 200。该方法包括两个测试,其中第一测试在图 2 中示出。

[0007] 在步骤 202,第一电压信号由第二电压源 110 施加于 XTAL 端子 106 并且 EXTAL 端子 104 接地。逆变器 102 从第二电压源 110 引出电流信号,对应于第一电压信号。在步骤 204,使用电流表 112 来测量从电压源 110 引出的电流。在步骤 206,检测被执行以确定所测得的电流的幅度是否处于预定的界限之内。如果所测得的电流处于预定的界限之内,那么在步骤 208 生成通过状态信号;否则在步骤 210 生成失效状态信号。

[0008] 在第一测试之后,执行其中 XTAL 端子 106 接地并且来自第二电压源 108 的第二电压信号被施加于 EXTAL 端子 104 的第二测试。然后,以上所描述的方法重复步骤 204 到 210 以检测故障。换言之,由第一及第二电压源 108、110 生成的电压信号的幅度被改变以便覆盖存在于振荡电路中的所有硅故障。

[0009] 这种常规的测试技术需要长的建立时间来确保足够的测试精度。因而,生产测试时间是长的并且故障覆盖率是相对低的。此外,外部电压源和外部电流表的使用增加了成本。因此,需要用于测试振荡电路的具有短生产测试时间和高故障覆盖率的系统。

附图说明

[0010] 以下关于本发明的优选实施例的详细描述在结合附图来阅读时将会更好理解。本发明以实例的方式来原因，并且不受附图所限定，在附图中类似的参考符号指示类似的元件。

[0011] 图 1 是用于测试振荡电路的常规系统的示意图；

[0012] 图 2 是示出用于测试振荡电路的常规方法的流程图；

[0013] 图 3 是示出一种根据本发明的一种实施例的用于测试振荡电路的方法的流程图；

[0014] 图 4 是一种根据本发明的一种实施例的用于测试基于逆变器的振荡电路的系统的流程图；以及

[0015] 图 5 是一种根据本发明的一种实施例的用于测试基于 ALC（振幅环路控制）的振荡电路的系统的示意图。

具体实施方式

[0016] 附图的详细描述意指作为本发明的目前优选的实施例的描述，并且并非意指代表本发明可以实施的唯一形式。应当理解，相同的或等效的功能可以由意指包含于本发明的精神和范围之内的不同的实施例来实现。

[0017] 在本发明的一种实施例中提供了一种用于测试振荡电路的方法，其中所述振荡电路是基于逆变器的振荡电路或 ALC（振幅环路控制）振荡电路之一。振荡电路生成电压信号。该方法包括，测量电压信号的幅度以及通过内部测试来比较电压信号的幅度与预定的第一及第二电压信号以生成指示振荡电路的通过或失败测试状态的测试状态信号。

[0018] 在本发明的另一种实施例中提供了一种用于测试振荡电路的系统。该系统包括连接于振荡电路的输入端子和输出端子之间的逆变器。逆变器被配置以基于 DC 偏置点电压来操作。该系统包括与逆变器并联连接的第一开关以及与第一开关串联连接且连接至内部测试电路的第二开关。内部测试电路通过将 DC 偏置点电压的幅度与预定的第一及第二电压电平比较来生成测试状态信号。

[0019] 在本发明的又一种实施例中提供了一种用于测试振荡电路的系统。振荡电路接收来自振荡电路的输入端子的 DC 信号。该系统包括用于生成偏置电流信号的偏置电路以及与偏置电路及与振荡电路的输入端子连接的振幅检测器。振幅检测器根据从振荡器的输入端子收到的 DC 信号来生成偏置电压信号。放大器接收来自振幅检测器的偏置电压信号并且根据偏置电压信号生成输出电压信号。多个开关与放大器连接以根据控制信号来控制放大器的操作。电阻元件与放大器及该多个开关连接。来自放大器的输出电压信号在电阻元件的两端生成。比较器将输出电压信号与第一及第二电压电平比较以生成测试状态信号。

[0020] 现在参考图 3，示出了一种根据本发明的一种实施例的用于测试振荡电路的方法的流程图 300 被示出。在 302，测量由振荡电路生成的电压信号。在本发明的一种实施例中，振荡电路是基于振荡电路的逆变器。在本发明的另一种实施例中，振荡电路是基于 ALC（振幅环路控制）的振荡电路。电压信号的生成稍后将结合图 4、5 来解释。在 304，使电压信号与上限电压信号比较。如果在 304 确定了电压信号的幅度大于上限电压信号，那么在 310 则生成失败测试状态信号。但是，如果在 304 确定了电压信号的幅度小于上限电压，那么在 306 使电压信号与下限电压信号比较。如果在 306 确定了电压信号的幅度小于下限电压信号，则执行步骤 310。在 310，生成失败测试状态信号。但是，如果在 306 确定了电压信号的幅

度大于下限电压信号,那么在 308 则生成通过测试状态信号。在本发明的实施例中,上限电压和下限电压根据由振荡电路生成的电压信号的幅度来设置。例如,在本发明的一种实施例中,上限电压是电压信号的幅度的 120% 以及下限电压信号是电压信号的幅度的 80%。

[0021] 图 4 是根据本发明的一种实施例的用于测试基于逆变器的振荡电路的系统 400 的框图。系统 400 包括逆变器 402、第一开关 404、第二开关 406 和内部测试电路 408。逆变器 402 连接于输入端子 410 和输出端子 412 之间。在本发明的一种实施例中,逆变器 402 是放大器,它是被测试器件。第一开关 404 与逆变器 402 并联连接并且第二开关 406 与第一开关 404 和内部测试电路 408 串联连接。在本发明的一种实施例中,内部测试电路 408 是 ADC(模数转换器)。

[0022] 为了测试基于逆变器的振荡电路,第一及第二开关 404 和 406 被切换至接通状态。内部测试电路 408 经由第二开关 406 与逆变 402 连接。在本发明的一种实施例中,逆变器 402 包括 PMOS 晶体管和 NMOS 晶体管,其在第一开关 404 切换至接通状态时于 DC 偏置点电压下操作。DC 偏置点电压的幅度由 PMOS 和 NMOS 晶体管的尺寸比来确定。例如,如果 PMOS 和 NMOS 晶体管的尺寸比是相同的,则用于 NMOS 和 PMOS 晶体管两者的 DC 偏置电压是相同的。在本发明的一种实施例中,系统 400 用于包括多个逆变器的测试振荡电路,其中该多个逆变器还包括具有相同的尺寸比的多个 NMOS 晶体管和多个 PMOS 晶体管。由于这种相同的尺寸比,该多个逆变器的 DC 偏置点电压是相同的。

[0023] 将第一开关 404 切换至接通状态导致在输入端子 410 和输出端子 412 的两端生成 DC 偏置点电压。由于第二开关 406 处于接通状态,DC 偏置点电压由内部测试电路 408 来检测。内部测试电路 408 将 DC 偏置点电压的幅度与预定的上限电压电平及预定的下限偏置点电压比较。如果 DC 偏置点电压的幅度位于预定的上限和下限电压电平之间,则生成通过测试状态信号。通过测试状态信号指示基于逆变器的振荡电路没有故障。但是,如果 DC 偏置点电压的幅度没有位于预定的上限和下限电压电平之间,则生成失败测试状态信号。失败测试状态信号指示基于逆变器的振荡电路有故障。在本发明的一种实施例中,上限电压电平和下限电压电平根据逆变器 402 的 DC 偏置电压来确定。

[0024] 在本发明的另一种实施例中,系统 400 用于测试振荡电路,该振荡电路包括单一逆变器,使用具有与该单一逆变器尺寸比相同的尺寸比的伪(dummy)逆变器。

[0025] 图 5 是根据本发明的一种实施例的用于测试基于 ALC 的振荡电路的系统 500 的图形。系统 500 包括偏置电路 502、第一放大器 504、峰值检测器 506、PMOS 晶体管 508、NMOS 晶体管 510、电阻元件 512、第一开关 514a、第二开关 514b、第三开关 524、第四开关 526 和内部测试电路 528。系统 500 接收用于控制开关第一、第二、第三和第四开关 514a、514b、524 和 526 的第一控制信号 520 及第二控制信号 522。偏置电路 502 包括电流镜电路(没有示出)以及与电流镜电路连接的电阻器(没有示出)。

[0026] 偏置电路 502 与第一放大器 504 连接。第一放大器 504 的正输入端子与峰值检测器 506 连接并且第一放大器 504 的负端子接收由片上电路(没有示出)生成的参考电压信号。第一放大器 504 的输出端子与 PMOS 晶体管 508 的栅极端子连接。在本发明的一种实施例中,第一放大器 504 和峰值检测器 506 共同形成振幅检测电路 516。PMOS 晶体管 508 的源极端子与电压源(VDD)连接并且 PMOS 晶体管 508 的漏极端子与 NMOS 晶体管 510 的漏极端子连接。PMOS 晶体管 508 的漏极端子还与电阻元件 512 连接。NMOS 晶体管 510 的源

极端子接地。在本发明的一种实施例中,如以上所描述的那样连接的 NMOS 晶体管 510 和 PMOS 晶体管 508 形成第二放大器 518,该第二放大器 518 是被测试的基于 ALC 的振荡器的放大器。在本发明的一种实施例中,放大器 518 是基于 MOSFET 的放大器。NMOS 晶体管 510 的栅极端子通过第三开关 524 与峰值检测器 506 连接。NMOS 晶体管 510 的栅极端子还与第一开关 514a 连接。峰值检测器 506 与输入端子 410 连接。

[0027] 系统 500 接收第一及第二控制信号 520 和 522。第一控制信号 520 控制第一开关 514a、第二开关 514b 及第三开关 524 的切换。在收到第一控制信号 520 时,第一及第二开关 514a 和 514b 切换至接通状态而第三开关 524 切换至关断状态。由于第一开关 514a 是接通的,NMOS 晶体管 510 的栅极端子接地。峰值检测器 506 接收来自输入端子 410 的 DC 信号。在收到 DC 信号时,峰值检测器 506 生成具有与参考电压信号的幅度相等的幅度的电压信号。输出电压信号被传输至第一放大器 504 的正端子。第一放大器 504 还接收来自偏置电路 502 的偏置电流信号。在本发明的一种实施例中,偏置电流信号与偏置电路 502 中的电阻器成反比例。在本发明的另一种实施例中,第一放大器 504 根据第一放大器 504 的尾电流 (tail current) 来操作,该尾电流是从偏置电路 502 收到的偏置电流信号的倍数。第一放大器 504 根据参考电压信号以及来自峰值检测器 506 的电压信号来生成偏置电压信号。偏置电压信号被施加于 PMOS 508 的栅极端子。由于 NMOS 晶体管 510 的栅极端子接地,因而 NMOS 晶体管 510 正操作于截止区内。因而,PMOS 晶体管 508 根据偏置电压信号来生成输出电流信号。在本发明的一种实施例中,当参考电压的幅度与 DC 电压的幅度相同时,输出电流信号是尾电流的倍数。本领域技术人员应当理解,输出电流是来自偏置电路 502 的偏置电流信号的 M 倍,其中“M”是在偏置电路 502 与 PMOS 晶体管 508 之间的倍增因子。本领域技术人员还应当理解,由于偏置电流信号与偏置电路 502 中的电阻器成反比例,因而流过 PMOS 晶体管 508 的输出电流信号同样与偏置电路 502 中的电阻器成反比例。输出电流流过电阻元件 512 以生成输出电压信号。在一种优选的实施例中,电阻元件 512 的类型与偏置电路 502 的电阻器相同,并且电阻元件 512 的幅度与偏置电路 502 中的电阻器的幅度成比例。由于这个原因,在电阻元件 512 的两端形成的输出电压信号是来自偏置电路 502 的偏置电流信号的线性函数并且对应于从偏置电路 502 到 PMOS 晶体管 508 的整个电路。

[0028] 输出电压信号被传输到内部测试电路 528。内部测试电路 528 将输出电压信号的幅度与预定的上限电压电平及预定的下限电压电平比较。如果确定了输出电压信号的幅度位于预定的上限和下限电压电平之间,则生成通过测试状态信号。通过测试状态信号指示基于 ALC 的振荡器电路没有故障。但是,如果确定了 DC 偏置点电压的幅度没有位于预定的上限和下限电压电平之间,则生成失败测试状态信号。失败测试状态信号指示基于 ALC 的振荡电路有故障。在本发明的实施例中,上限和下限电压根据由振荡电路生成的电压信号的幅度来设置。例如,在本发明的一种实施例中,上限电压是电压信号的幅度的 120% 以及下限电压信号是电压信号的幅度的 80%。在本发明的另一种实施例中,在电阻元件 512 的两端形成的输出电压信号是偏置电路 502、振幅检测器 516 及 PMOS 晶体管 508 的输出的线性函数。因而输出电压对应于完整的电路并且在电路中的任意差异都反映于输出电压信号中。

[0029] 以上所描述的方法和系统具有众多优点。该系统在仅增加很小的布局尺寸的情况下具有更高的生产测试覆盖率和更短的生产测试时间。以上所描述的系统不需要外部电压

源和电流表来测试振荡电路。代替外部电压源和外部电流表的是,系统使用了在内部生成的电压信号来测试振荡电路。因而,减少了测试时间。此外,以上所描述的用于测试振荡电路的系统和方法与常规的方法和系统相比更有效。并且由于该方法不需要进行频率/时间测量,因而该方法适用于成本较低的测试器。

[0030] 虽然已经示出和描述了本发明的各种实施例,但是应当清楚本发明并不仅限于这些实施例。在不脱离权利要求书所描述的本发明的精神和范围的情况下,众多的修改、改变、变化、替代和等同物对本领域技术人员而言应当是显而易见的。

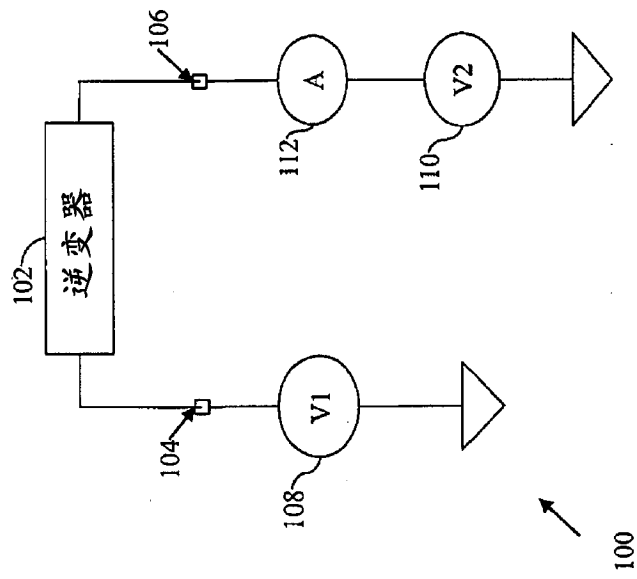


图 1

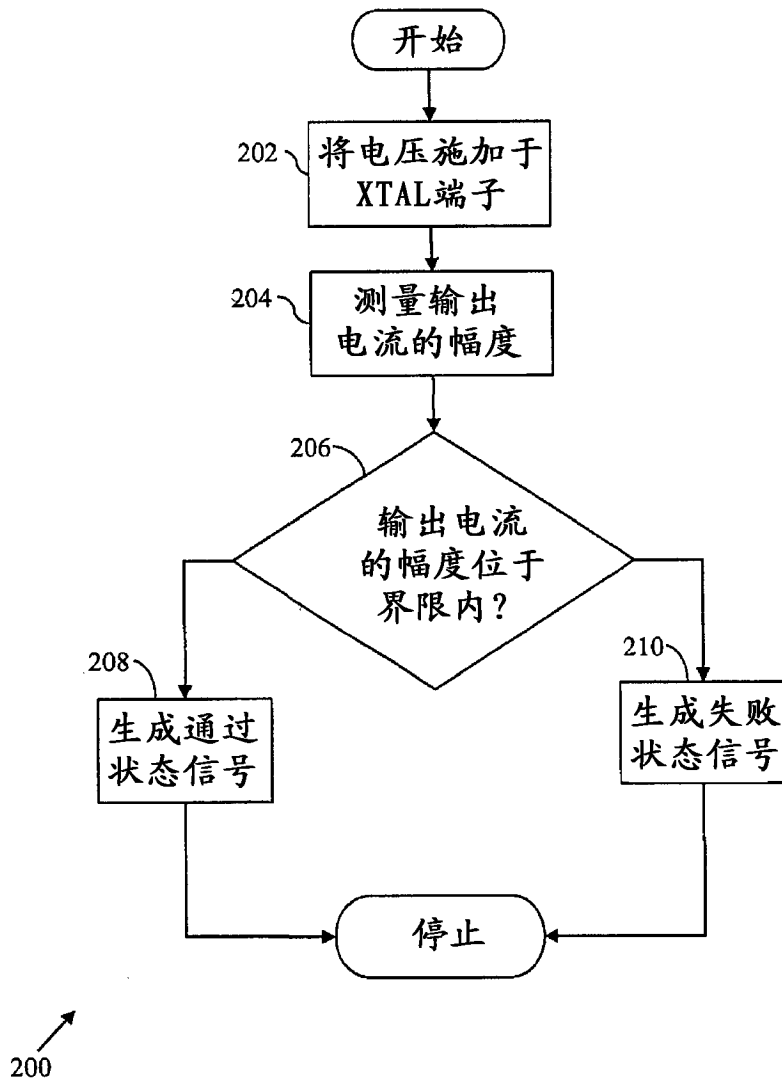


图 2 现有技术

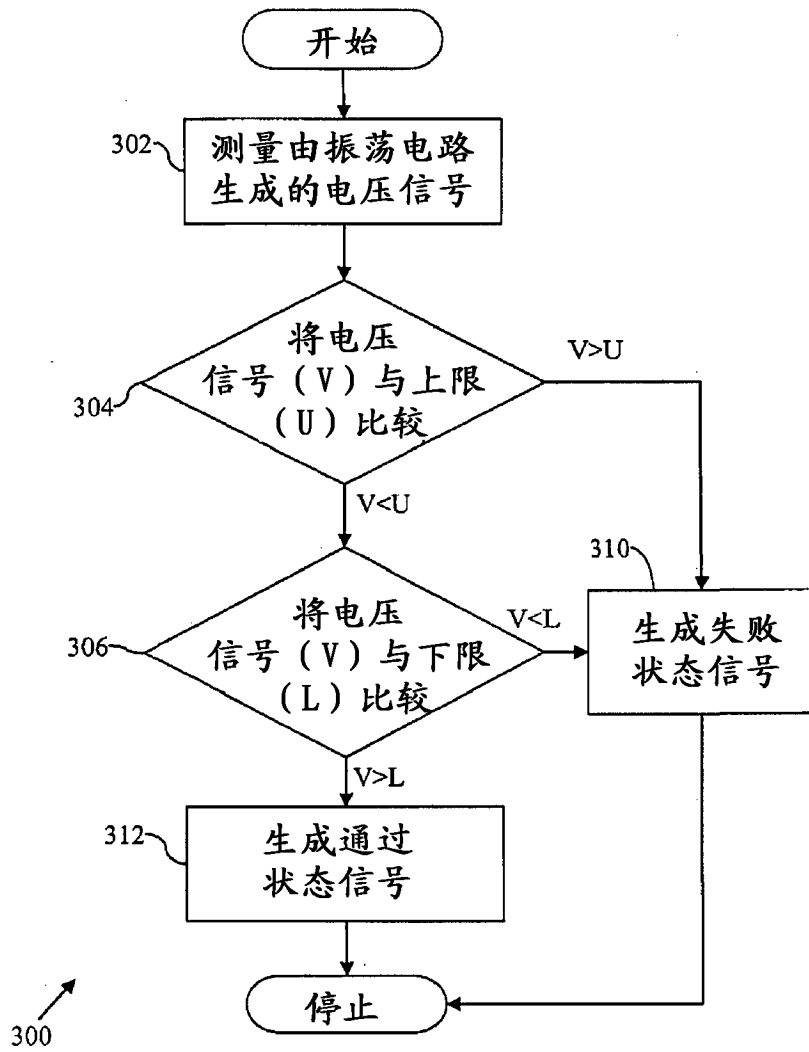


图 3

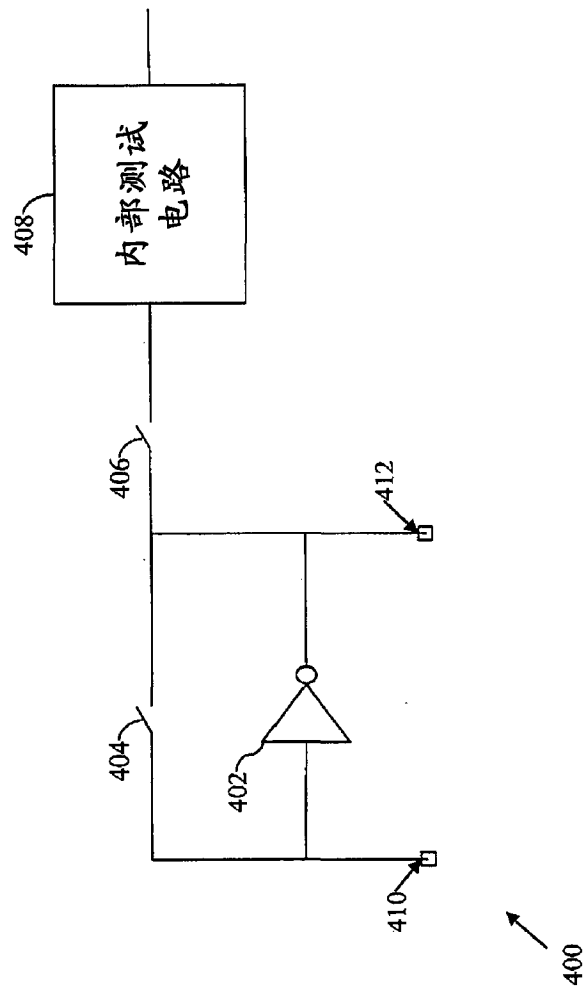


图 4

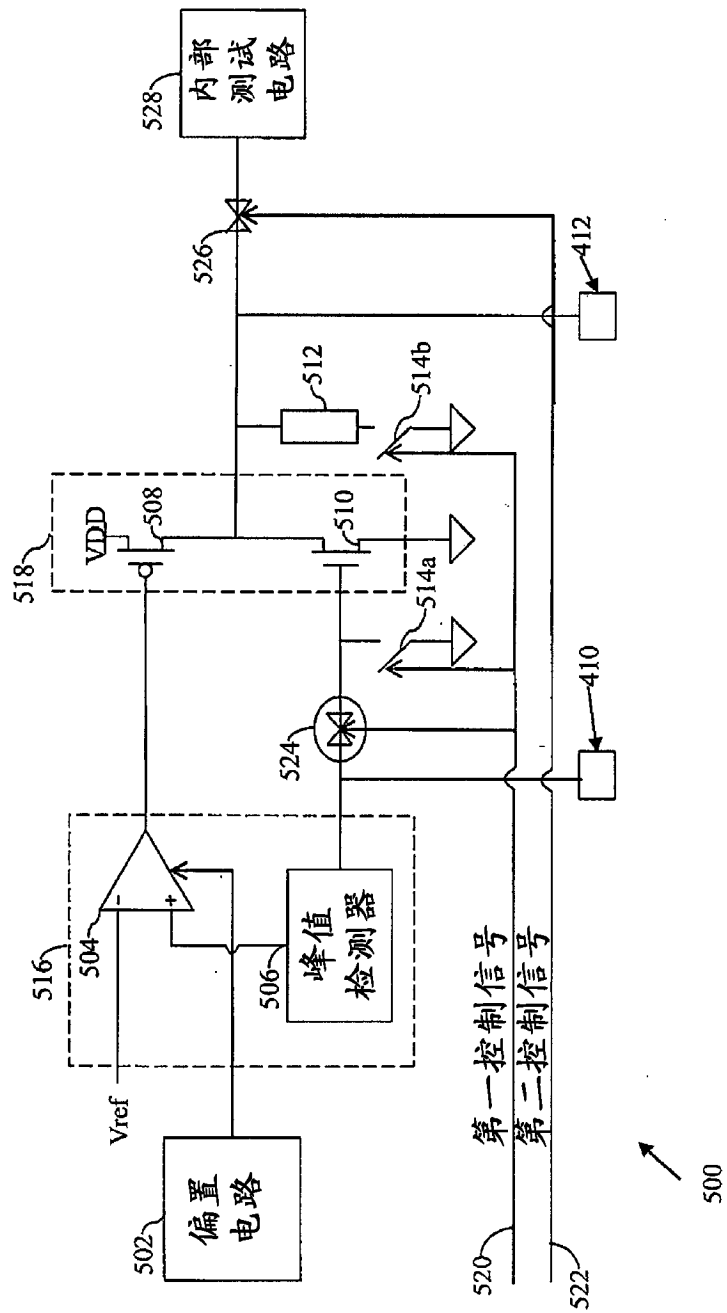


图 5