



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92123651

※申請日期：92年08月27日

※IPC分類：C23C16/30

壹、發明名稱：

(中) 用以形成含有鋳及／或鉛之層的系統與方法

(外) Systems and methods for forming zirconium and/or hafnium-containing layers

貳、申請人：(共 1 人)

1. 姓 名：(中) 麥肯科技有限公司

(英) MICRON TECHNOLOGY, INC.

代表人：(中) 1. 麥契爾 林奇

(英) 1. LYNCH, MICHAEL L.

地 址：(中) 美國愛達荷州波夕南聯邦路八〇〇〇號

(英) 8000 South Federal Way, Boise, ID 83707, U.S.A.

國籍：(中英) 美國 U.S.A.

參、發明人：(共 1 人)

1. 姓 名：(中) 布萊恩 瓦特史崔

(英) VAARTSTRA, BRIAN A.

地 址：(中) 美國愛達荷州南帕布瑞登路三四一七號

(英) 3417 Braden Lane, Nampa, ID 83686, U.S.A.

肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/08/28 ; 10/229,779 ☒ 有主張優先權



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92123651

※申請日期：92年08月27日

※IPC分類：C23C16/30

壹、發明名稱：

(中) 用以形成含有鋳及／或鉛之層的系統與方法

(外) Systems and methods for forming zirconium and/or hafnium-containing layers

貳、申請人：(共 1 人)

1. 姓 名：(中) 麥肯科技有限公司

(英) MICRON TECHNOLOGY, INC.

代表人：(中) 1. 麥契爾 林奇

(英) 1. LYNCH, MICHAEL L.

地 址：(中) 美國愛達荷州波夕南聯邦路八〇〇〇號

(英) 8000 South Federal Way, Boise, ID 83707, U.S.A.

國籍：(中英) 美國 U.S.A.

參、發明人：(共 1 人)

1. 姓 名：(中) 布萊恩 瓦特史崔

(英) VAARTSTRA, BRIAN A.

地 址：(中) 美國愛達荷州南帕布瑞登路三四一七號

(英) 3417 Braden Lane, Nampa, ID 83686, U.S.A.

肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/08/28 ; 10/229,779 ☒ 有主張優先權

(1)

玖、發明說明

【發明所屬之技術領域】

本發明有關於氣相沈積法期間，使用一或多種矽先質化合物與一或多種鋇及/或鉛先質化合物，在一基材上形成層之方法。該先質化合物與方法特別適於在一半導體基材或半導體組合體上形成金屬矽酸鹽，特別是矽酸鋇及/或矽酸鉛介電層。

【先前技術】

電容器是隨機存取記憶裝置——諸如，動態隨機存取記憶體 (DRAM) 裝置與靜態隨機存取記憶體 (SRAM) 裝置——的基本能量貯存裝置。其係由兩個導體所組成，諸如平行金屬或多晶矽板，其係作為電極 (即，貯存結點電極與電池板電容器電極)，並以介電材料彼此隔絕。

諸如電容器與閘極等微電子裝置逐年持續縮小，已導致以往用於積體電路技術之材料到達其性能限制。矽 (即，經摻雜多晶矽) 通常被選為基材，而二氧化矽 (SiO_2) 則經常作為具有矽之介電材料，以構成微電子裝置。不過，隨著最新微型裝置所需，當 SiO_2 層薄至 1 nm (即，僅有 4 或 5 個分子的厚度) 時，由於隧道電流流經該層之故，該層不再能有效地作為絕緣體。

因此，需要新穎的高介電常數材料增加裝置性能。此等材料必須證實其具有高電容率、可避免隧道效應之高阻擋高度與矽直接接觸之高安定性以及良好界面品質和膜形

(2)

態。此外，此等材料必須可與該閘極材料、半導體處理溫度與操作條件相容。

以 ZrO_2 與 HfO_2 為底質之高品質介電材料具有高介電常數，因此已研究作為需要非常薄之層的記憶體中之 SiO_2 的替代物。此等高度結晶多價金屬氧化層於存在矽時具有熱力安定性，於熱退火時之矽氧化作用最少，而且顯示出可與金屬閘極相容。

此一發現已導致研究各種沈積方法形成層，尤其是以矽酸鋯與矽酸鈺為底質之介電層。此種沈積方法包括氣相沈積、金屬熱氧化法與高度真空濺鍍法。氣相沈積法包括化學氣相沈積 (CVD) 與原子層沈積 (ALD)，由於可以卓越地控制基材上之介電體均勻度與厚度，因此極受注目。但是氣相沈積法通常包括反應性金屬先質化合物與氧來源 (諸如氧或水) 之共反應，該氧或水任一者均會形成不良的 SiO_2 界面層。因此，目前正研發無水與無氧氣相沈積法。

Ritala 等人於「以金屬烷氧化物作為氧來源之氧化物薄膜原子層沈積法 (Atomic Layer Deposition of Oxide Thin Films with Metal Alkoxides as Oxygen Sources)」SCIENCE, 288:319-321(2000)中描述一種氧化物薄膜之 ALD 途徑。在此種途徑中，金屬烷氧化物作為金屬來源與氧來源，其與另一種金屬化合物 (諸如金屬氯化物或烷基金屬) 反應，在不會產生界面氧化矽層之情況下，於矽上沈積金屬氧化物。不過，亦可能形成不想要的氯殘留物

(3)

。此外，烷基鋅與烷基鉛通常不安定而且市面上無法取得。其亦可能會在所形成之膜上留下碳。

儘管半導體介電層中有此等連續改善，但是仍然需要一種使用具有充分揮發性金屬先質化合物，可以形成薄而高品質之矽酸鋅及/或矽酸鉛(或經 SiO_2 安定之氧化鋅及/或氧化鉛)層之氣相沈積法，特別是使用一種氣相沈積法在一半導體基材上形成此等層。

【發明內容】

本發明提供在基材上氣相沈積含有金屬層之方法。此等氣相沈積法包括藉由混合一或多種二有機醯胺鋅及/或鉛(例如，二烷基醯胺)先質化合物與一或多種四有機氧矽烷(例如四烷氧基矽烷)先質化合物形成該層。重要的是，本發明方法不需要使用水或強效氧化劑，因此減少(而且通常避免)所需之含有金屬層與該基材間產生不要的界面氧化層的問題。通常且較佳情況係，該層是主要由矽酸鋅、矽酸鉛、矽酸鋅鉛或相關之經 SiO_2 安定之氧化鋅及/或經 SiO_2 安定之氧化鉛所組成的介電層。

本發明方法包括在基材上形成含有金屬層。此等方法包括：提供一基材(以半導體基材或半導體組合體為佳，諸如矽晶圓)；提供至少一種具有化學式為 $\text{Si}(\text{OR})_4$ 之矽先質化合物與至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之鋅及/或鉛先質化合物，其中 R 、 R' 與 R'' 分別為一有機基團，而 M 係鋅或鉛；以及使用一種氣相沈積法，接觸該先質化合物

(4)

，在該基材之一或多個表面上形成含有金屬層(以介電層為佳)。

較佳情況係，本發明方法包括：在一沈積室內提供一基材(以半導體或半導體組合體為佳，諸如矽晶圓)；提供至少一種具有化學式為 $\text{Si}(\text{OR})_4$ 之矽先質化合物與至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之鋅及/或鉛先質化合物，其中 R、R'與 R''分別為一有機基團，而 M 係鋅或鉛；使該先質化合物汽化，形成氣相先質化合物；並將該氣相先質化合物導向該基材，在該基材一或多個表面上形成含有金屬層(以介電層為佳)。

另一較佳方法包括製造記憶體裝置結構，其中該方法包括：提供一個上面具有第一電極之基材(以半導體或半導體組合體為佳，諸如矽晶圓)；提供至少一種具有化學式為 $\text{Si}(\text{OR})_4$ 之矽先質化合物與至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之鋅及/或鉛先質化合物，其中 R、R'與 R''分別為一有機基團，而 M 係鋅或鉛；使該先質化合物汽化，形成氣相先質化合物；並將該氣相先質化合物導向該基材，在該基材一或多個表面上形成含有金屬層(以介電層為佳)；以及，在該介電層上形成第二電極。該介電體形成一電容層，惟其亦可能形成閘極。

本發明方法可以使用一種化學氣相沈積(CVD)法，其可為脈衝方式進行，或是一種原子層沈積(ALD)法(一種自限式氣相沈積法，其包括數次沈積循環，通常係在循環之間進行吹掃作用)。較佳情況係，本發明方法使用 ALD。

(5)

就特定 ALD 方法來說，該等先質化合物可於每個沈積循環期間交替地導入一沈積室。

就特定實例而言，該含有金屬層可包括金屬矽酸鹽（例如矽酸鋯、矽酸鉛、矽酸鋯鉛）、金屬氧化物、矽之氧化物與其組合物。就特定實例來說，該含有金屬層可包括一種固體溶液，其包括例如氧化鋯、氧化鉛與矽之氧化物。

本發明亦提出一種氣相沈積設備，其包括一氣相沈積室，其中放置有基材；一或多個包括化學式為 $\text{Si}(\text{OR})_4$ 之矽先質化合物的容器；以及一或多個包括化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之先質化合物的容器，其中 R、R'與 R''分別為一有機基團，而 M 係鋯或鉛。

本文所使用之「半導體基材」或「半導體組合體」係指一種半導體基材，諸如基底基材層或其上具有一或多層、一或多種結構或一或多個區域之半導體基材。基底半導體層通常是位於晶圓上之矽材料最底層，或是沈積於另一種材料上之矽層，諸如藍寶石上之矽。以基材組合體為參考實例時，事先已使用各種處理步驟，形成或界定區域、接頭、各種結構或圖案，以及開口，諸如電容器之電容器極板或阻擋層。

本文所使用之「層」係指可以使用氣相沈積法，由本發明之先質化合物在一基材上形成之任何含有金屬層。「層」一辭意欲包括半導體產業中特別指定之層，諸如「阻擋層」、「介電層」與「導電層」。（「層」一辭與半導

體產業中經常使用之「膜」一辭同義。)「層」一辭亦意欲包括半導體技術以外之技術中所發現之層，諸如玻璃上之塗層。

本文中所使用之「介電層」係指具有高介電常數之層(或膜)，其主要包含矽酸鋯及/或矽酸鈺(或經 SiO_2 安定之氧化鋯及/或氧化鈺)。矽酸鋯與矽酸鈺可分別以簡化化學式 ZrSiO_4 與 HfSiO_4 描述，但是本發明之「矽酸鋯」與「矽酸鈺」意欲包括 SiO_2 、 ZrO_2 與 HfO_2 之其他化學計量反應產物，其化學式分別為 $\text{Zr}_a\text{Si}_b\text{O}_c$ 與 $\text{Hf}_a\text{Si}_b\text{O}_c$ ，其中 $c = 2(a + b)$ ，其亦包括經 SiO_2 安定之氧化鋯及/或氧化鈺。包含化學式為 $\text{Zr}_a\text{Hf}_b\text{Si}_c\text{O}_d$ (其中 $d = 2(a + b + c)$)之混合矽酸鋯/鈺的含有金屬層亦包括在本發明範圍內。

本文所使用之「先質化合物」係指例如在氣相沈積法中，可以單獨或與其他先質化合物在一基材上形成含有金屬層之鋯、鈺或矽化合物。該鋯、鈺或矽先質化合物於氣化溫度時均呈液態為佳，於室溫下均呈液態更佳。較佳情況係，該先質化合物係於反應時形成揮發性副產物之有機金屬化合物。

本文中使用之「沈積法」與「氣相沈積法」係指由氣化之先質化合物，在基材(例如，經摻雜之多晶矽晶圓)之一或多個表面上形成含有金屬層之方法。更明確地說，將一或多種金屬先質化合物氣化，並導入置於沈積室內之經加熱基材(例如，半導體基材或基材組合體)之一或多個表面上。此等先質化合物藉由例如反應或分解作用，在該基

材表面上形成一種非揮發性薄而均勻之含有金屬層。就本發明目的來說，「氣相沈積法」意欲包括化學氣相沈積法(包括脈衝化學氣相沈積法)與原子層沈積法。

本文所使用之「化學氣相沈積法(CVD)」係指一種氣相沈積法，其中在一沈積室內，在不需費力分離該反應組份情況下，由經氣化金屬先質化合物(與任何所使用之反應氣體)，在該基材上沈積所需之層。相對於牽涉實質上同時使用先質化合物與任何反應氣體之「簡單」CVD法，「脈衝」CVD交替地將此等材料脈衝至該沈積室內，但是不會嚴格地避免該先質與該反應氣體流互混，例如通常用於原子層沈積或ALD(於下文更詳細討論)。

本文所使用之「原子層沈積(ALD)」係指一種氣相沈積法，其中在一沈積室中進行數次連續沈積循環。通常，於每次循環期間，該金屬先質化學吸附於該基材表面；吹掃過量先質；導入後續先質及/或反應氣體，與該化學吸附層反應；並去除過量反應氣體(若使用反應氣體的話)與副產物。與單一循環化學氣相沈積法(CVD)法相較，多次循環ALD法持續得愈久，得以藉由自限層之生長以及藉由分開該化學組份使得變質氣相反應最小化，使得層厚度之控制獲得改良。以先質化合物、反應氣體與吹掃(即，惰性載體)氣體之交替脈衝進行時，本文所使用之「原子層沈積」一辭亦欲包括相關用辭「原子層外延(ALE)」、分子束外延(MBE)、氣體來源MBE、有機金屬MBE以及化學束外延。

本文所使用之「化學吸附」係指經氣化反應先質化合物化學吸附在一基材之表面上。由於具有高吸附能(例如， >30 卡/莫耳)——相當於一般化學鍵之強度——之相當強黏合力，該吸附物質與該基材表面不可逆地黏合。該化學吸附物質通常在該基材表面上形成單一層。(詳見 "The Condensed Chemical Dictionary"，第 10 版，由 G. G. Hawley 修訂，紐約 Van Nostrand Reinhold Co., 所出版 225 (1981))。ALD 技術的基礎係藉由化學吸附形成飽和之反應性先質分子單層的原理。在 ALD 中，將一或多種適當之先質化合物或反應氣體交替導入(例如脈衝)一沈積室，並化學吸附在一基材表面上。隨後導入之各種反應性化合物(例如一或多種先質化合物以及一或多種反應氣體)通常係以一種惰性載體氣體吹掃分開。各先質化合物共反應會在先前沈積層上添加一層新的原子層，形成一累積固態層。重複該循環——通常重複數百次，逐漸形成所需之層厚度。須明白的是，ALD 可以交替使用一種被化學吸附之先質化合物以及一種與該經化學吸附物質反應之反應氣體。

【實施方式】

本發明提出在基材(以一種半導體或半導體組合體為佳)上形成層(含有鋯及/或鉛之層為佳)之方法，其係使用一或多種化學式為 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及一或多種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之鋯及/或鉛先質化合物，其中 R、R'

與 R'' 分別為一有機基團，而 M 係鋇或鉛。

所形成之此等層或膜可為含有金屬膜形式，本文中所使用之含有金屬膜一辭係指矽酸鋇、矽酸鉛或矽酸鋇鉛，以及鋇、鉛與矽之氧化物的固體溶液(例如，經 SiO_2 安定之氧化鋇及/或氧化鉛)。亦可能為矽酸鹽與氧化物之各種組合物。

上面形成該含有金屬層之基材係一半導體基材或基材組合體為佳。本發明意欲包括任何適用之半導體材料，諸如例如經傳導摻雜之多晶矽(本發明簡稱為「矽」)。一基材組合體亦可包含一層包括鉑、銦、銻、鈦、氧化鈦、氮化鈦、氮化鉍、氮化鉍矽、二氧化矽、鋁、砷化鎵、玻璃等，以及其他現有或欲發展用於半導體構造(諸如例如動態隨機存取記憶體(DRAM)與靜態隨機存取記憶體(SRAM))之材料之層。

本發明方法中可使用半導體基材或基材組合體以外之基材。此等基材包括例如纖維、線路等等。若該基材係半導體基材或基材組合體，可以在該基材最下層半導體表面上直接形成此等層，或者例如在形成佈線圖案之晶圓上，可以在此等層任一者上(即，表面)形成層。

適用於本發明之先質化合物係具有化學式 $Si(OR)_4$ 與 $M(NR'R'')_4$ 與者，其中 R 、 R' 與 R'' 分別為一有機基團，而 M 係鋇或鉛。

本發明目的而言，本文中所使用之「有機基團」一辭意指一烴基，其分類為脂族基團、環狀基團或脂族與環狀

基團之組合(例如烷芳基與芳烷基)。在本發明內容中，作為本發明先質化合物適用有機基團係不會干擾使用氣相沈積技術形成含有金屬層者。在本發明內容中，「脂族基團」一辭意指一種經飽和或未飽和直鏈或分枝烴基。該辭係用以包括例如烷基、烯基與炔基。「烷基」一辭意指經飽和直鏈分枝單價烴基，包括例如甲基、乙基、正丙基、異丙基、正丁基、戊基、庚基等等。「烯基」一辭意指一種具有一或多個烯烴不飽和基團(即，碳-碳雙鍵)之未飽和直鏈或分枝單價烴基，諸如乙烯基。「炔基」一辭意指一種具有一或多個碳碳雙三鍵之未飽和直鏈或分枝單價烴基。「環狀基團」一辭意指一種封閉環形烴基，其分類為脂環基團脂族基團或雜環基團。「脂環基團」意指一種環形烴基，其具有與脂族基團類似之性質。「芳族基團」或「芳基」一辭意指一種單分子或多分子芳族烴基。「雜環基團」一辭意指一種封閉環形烴，其中該環的原子當中之一或多者係碳以外之元素(例如，氮、氧、硫等等)。

作為簡化本申請案全文所使用之特定術語的討論與詳述工具，「基團」與「部分」係用以區分可供取代之化學物質或可以被取代之化學物質與無法取代或被取代之化學物質。因此，使用「基團」一辭描述一化學取代基時，所述之化學材料包括該未經取代基團與鏈中具有例如非過氧化 O、N、S、Si、F 原子之基團以及羰基或其他習用取代基。使用「部分」一辭描述一種化學化合物或取代基時，欲指僅包括一未取代化學材料。例如，「烷基」不僅包括

純開環鏈飽和烴烷基取代基，諸如甲基、乙基、丙基、正丁基等，亦欲包括具有本技術中習知之另外取代基之烷基取代基，諸如羥基、烷氧基、烷基磺醯、鹵素原子、氰基、硝基、胺基、羧基等等。因此，「烷基」包括醚基、鹵代烷基、硝基烷基、羧基烷基、羥基烷基、硫代烷基等。另一方面，「烷基部分」限於僅有純開鏈飽和烴烷基取代基，諸如甲基、乙基、丙基、正丁基等等。

就本發明所有先質化合物而言，R 係一有機基團(較佳情況係一有機部分)，以(C1-C10)烷基為佳(較佳情況係，一烷基部分)，以(C1-C8)烷基更佳(較佳情況係，一烷基部分)，以「低級」(即，C1-C4)烷基最佳(較佳情況係，一烷基部分)。

就具有化學式 $\text{Si}(\text{OR})_4$ 之本發明矽先質化合物而言，R 係(C1-C8)烷基為佳(較佳情況係，一烷基部分)，以(C1-C6)烷基更佳(較佳情況係，一烷基部分)，以「低級」(即，C1-C4)烷基最佳(較佳情況係，一烷基部分———甲基、乙基、正丙基、異丙基或丁基)。較佳情況係，所有 R 基團均相同。以化學式 $\text{Si}(\text{OR})_4$ 表示之化合物具有兩個常用之等義名稱：四有機氧矽烷(即，四烷氧基矽烷)或四有機鄰矽酸酯(例如，鄰矽酸四烷酯)。適用矽先質化合物之實例包括鄰矽酸四甲酯、鄰矽酸四乙酯、鄰矽酸四丙酯、鄰矽酸四丁酯、鄰矽酸肆(2-丁氧基乙基)酯與鄰矽酸四烯丙酯，此等實例均可由威斯康辛州密瓦爾基之 Sigma-Aldrich Chemical Co.購得。

亦可藉由反應一莫耳四氯矽烷與四莫耳所需要之醇，製備該矽先質化合物，提供所需要之 R 基團。例如，四異丙氧基矽烷——其係一種較佳之矽先質化合物——可以藉由反應四氯矽烷與異丙醇，然後藉由蒸餾該粗反應產物製得。較佳情況係，該矽先質化合物係四異丙氧基矽烷或四乙氧基矽烷。

就化學式為 $Zr(NR'R'')_4$ 之鋯先質化合物而言，R'與 R''最好為均為甲基、均為乙基或其中一者為甲基，另一者為乙基。適用之鋯先質化合物實例包括肆(二甲基胺基)鋯、肆(二乙基胺基)鋯與肆(乙基甲基胺基)鋯，此等實例均可由 Sigma-Aldrich Chemical Co.購得。

就化學式為 $Hf(NR'R'')_4$ 之鈦先質化合物而言，R'與 R''最好為均為甲基、均為乙基或其中一者為甲基，另一者為乙基。適用之鈦先質化合物實例包括肆(二甲基胺基)鈦與肆(乙基甲基胺基)鈦，後者可由 Sigma-Aldrich Chemical Co.購得。

該鋯與鈦二烷基醯胺化合物提供具有表面基團之高反應性、高揮發性、揮發性副產物以及具有四烷氧基矽烷之最佳反應性等優點(與其他鋯與鈦先質化合物相較)。

可以使用標準技術製備該鋯與鈦二烷基醯胺化合物。例如，可以反應鋯與鈦之氯化物與二烷基醯胺鋰。或者，可購得此等化合物。例如，可由 Sigma-Aldrich Chemical Co.購得肆(二甲基胺基)鋯與肆(二甲基胺基)鈦。

可以各種組合並選擇性與一或多種溶劑(特別是 CVD

法)使用各種先質化合物，形成一種先質組成物。該先質化合物於室溫可呈液態或固態(其於氣化溫度時呈液態為佳)。通常，其係使用習知氣相沈積技術時可使用之揮發性充分的液體。不過，若是固體的話，其亦可能具有充分揮發性，如此使用習知氣相沈積技術時，其可由固態氣化或昇華。若其係揮發較差之固體，其最好可以充分溶解於有機溶劑中，或是熔點低於其分解溫度，如此可用於閃蒸、吹泡、微液滴形成技術等等。本文中，經氣化先質化合物可以單獨使用，或是若使用其他先質化合物或溶劑的話，選擇性與其他先質化合物之經氣化分子，或是選擇性與經氣化溶劑分子併用。本文中所使用之「液體」係指一種溶液或一種純液體(於室溫下為液體，或是於室溫下為固體，但於高溫下會熔融)。只要由有機溶劑轉成氣相之固體量足供化學氣相沈積處理，本文所使用之「溶液」不需要該固體完全溶解，而是可以容許某些未溶解固體。若於沈積中使用溶劑稀釋，所產生之溶劑蒸氣的總莫耳濃度亦可視為一種惰性載體氣體。

適用於本申請案之溶劑(特別是用於 CVD 法)可為下列一或多者：脂族烴類或未飽和烴類(C3-C20，以 C5-C10、環狀、分枝或直鏈為佳)、芳族烴類(C5-C20，以 C5-C10 為佳)、經鹵化烴類、經甲矽烷基化烴類，諸如烷基矽烷、烷基矽酸酯、醚類、聚醚類、硫醚類、酯類、內酯類、氨、醯胺類、胺類(脂族或芳族、一級、二級或三級)、聚胺類、腈類、氰酸酯類、異氰酸酯類、硫代氰酸酯類

、矽氧烷油、醇類或含有上述物質任一者或是上述物質之一或多者混合物之組合物的化合物。該化合物通常亦可彼此相容，因此可改變數量之先質化合物混合物不會相互作用而明顯改變其物理性質。

就本發明而言，最好不使用反應氣體，使該基材(通常為矽)氧化成其氧化物(通常為二氧化矽)之氧化作用最小；取而代之的是，該鄰矽酸酯先質化合物提供氧與矽來源，形成所需要之金屬矽酸鹽層。

視需要，該先質化合物可於一種惰性載體氣體當中氣化。另外，於 ALD 法之吹掃步驟中，可使用一種惰性載體氣體。該惰性載體氣體通常係選自氮、氬、氫與其組合。在本發明內容中，惰性載體氣體係不會干擾該含有金屬層形成之氣體。不論該氣化作用是否於惰性載體氣體中進行，其係於沒有氧的情況下進行為佳，避免該層之氧污染(例如，矽氧化成二氧化矽)。

本發明之沈積法係一種氣相沈積法。由於即使在深處的接點與其他開口內，氣相沈積法可以迅速提供高度保形層之故，半導體產業通常偏愛該方法。化學氣相沈積法(CVD)與原子層沈積(ALD)係經常用在半導體基材上形成薄、連續且均勻之含有金屬層之(以介電層為佳)之兩種氣相沈積法。使用其中任一種氣相沈積法，通常係於一沈積室中氣化一或多種先質化合物以及選擇性併用一或多種反應氣體，在一基材上形成含有金屬層。熟習本技術之人士很容易明白，可以藉由使用各種相關技術——諸如電漿輔

助、光輔助、雷射輔助以及其他技術，促進該氣相沈積法。

所形成之最終層(以一種介電層為佳)厚度在約 10 Å 至約 500 Å 範圍內為佳。更佳情況係，該含有金屬層之厚度在約 30 Å 至約 80 Å 範圍內。

在大部分氣相沈積法中，該先質化合物通常係於高溫下，與一種氧化或還原反應氣體(例如，水蒸氣、氧或氨)反應，形成該含有金屬層。不過，在本發明實務中，由於該矽先質化合物與鋅及/或鉛先質化合物反應形成該矽酸鋅及/或鉛層時，會提供氣相沈積法中所需要之氧來源，故不需要此種反應氣體(即，不需要氧化或水解共反應物)。不過，若情況需要，可以使用氧化氣體，諸如 O_2 、 O_3 、 H_2O 與 H_2O_2 。

由於化學氣相沈積法(CVD)可以在相當快速之處理時間內提供高度保形與高品質介電層，故其已廣泛用於製備半導體製造中之含有金屬層，諸如介電層。將所需之先質化合物氣化，然後導入一容納經加熱基材與選擇性反應氣體及/或惰性載體氣體之沈積室內。在代表性 CVD 了中，在該基材表面處使經氣化先質與反應氣體接觸以形成層(例如介電層)。該單一沈積循環持續至達到該層所需厚度為止。

代表性 CVD 法通常在氣化室中使用先質化合物，該氣化室係與沈積表面或晶圓所在之處理室分開。例如，液態先質化合物通常置於一吹泡機中，並加熱至其氣化溫度

，然後使一惰性載體氣體通過該吹泡機或經過該液態先質化合物，以輸送該經氣化液態先質化合物。然後，使該蒸氣經過一氣體管路吹到用以在基材表面上沈積層之沈積室。已發展出許多技術控制此方法。例如，可以藉由容納該先質化合物之貯存器的溫度，或是藉由吹泡經過或通過該貯存器之惰性載體氣體流速，可以精確控制輸送至該沈積室之先質化合物量。

本文所述之先質化合物較佳實例特別於化學氣相沈積法(CVD)。該基材表面處之沈積溫度最好保持在約 100°C 至約 600°C 範圍內，在約 200°C 至約 500°C 範圍內更佳。該沈積室壓力最好維持在沈積壓力約 0.1 托耳至約 10 托耳。該惰性載體氣體中之先質化合物的分壓最好約 0.001 托耳至約 10 托耳。

該 CVD 法與其室可能有許多種改良，例如，使用大氣壓力化學氣相沈積法、低壓化學氣相沈積法(LPCVD)、電漿強化化學氣相沈積法(PECVD)、熱壁或冷壁反應器或任何其他化學氣相沈積技術。此外，可以使用脈衝 CVD，其與 ALD 相似(將於下文更詳細討論)，但是不會嚴格地避免該先質與該反應氣體流互混。此外，就脈衝 CVD 而言，該沈積厚度視曝露時間而定，此係與自限式之 ALD 相反(將於下文更詳細討論)。

可於一化學氣相沈積反應器中進行代表性 CVD 法，諸如購自 Genus, Inc. (加州 Sunnyvale)商標為 7000 之沈積室、購自應用材料公司(加州聖塔克拉拉)商標為 5000

之沈積室，或是購自 Novelus, Inc.(加州聖荷西)商標為 Prism 之沈積室。不過，可使用適於進行 CVD 之任何沈積室。

或者，較佳情況係，本發明方法中所使用之氣相沈積法係一種多次循環 ALD 法。此種方法的優點(特別是優於 CVD 法)係對於原子層厚度與沈積層(例如介電層)之均勻度，以及該金屬先質化合物曝於較低揮發與反應溫度提供最佳控制，使惡化程度最小。通常，在一 ALD 法中，通常於約 25℃ 至約 400℃ 之沈積溫度(以約 150℃ 至約 300℃ 為佳)下，將各種反應物依序脈衝至適當基材上，該溫度通常低於 CVD 法目前使用之溫度。在此等條件下，膜生長通常為自限性(即，當 ALD 法中之表面反應位置用盡時，該沈積作用通常會停止)，確使其不僅具有優秀保形性，亦具有良好之大面積均勻度加上簡單且精確之厚度控制。與藉由先質及/或反應氣體之連續共反應進行之 CVD 法相反的，由於交替進料該先質化合物及/或反應氣體之故，可以去掉不良的氣相反應。(詳見 Vehkamäki 等人之「以原子層沈積作用生成 SrTiO_3 與 BaTiO_3 薄膜(Growth of SrTiO_3 and BaTiO_3 Thin Films by Atomic Layer Deposition)」，Electrochemical and Solid-State Letter, 2(10):504-506 (1999))。

代表性 ALD 法包括使初始基材曝於第一化學物質(例如，一種矽先質化合物)下，在該基材上完成該物質之化學吸附。理論上，該化學吸附作用形成單一層，其係在整

體曝露初始基材上之均勻單一原子或分子厚度層。換言之，一種飽和單一層。更明確地說，化學吸附可能無法在該基材所有部分上進行。儘管如此，此種有瑕疵單一層仍然為本發明內容中之單一層。實質上經飽和單一層係仍然會形成顯示所需要品質及/或性質之沈積層者。

該第一種物質吹掃過該基材上，並提供第二化學物質(例如，不同之矽先質化合物或鋅及/或鉛先質化合物)，使該第一種物質之第一單一層反應。然後，該經吹掃第二種物質，並使第二種物質單一層曝於該第一下，重複此等步驟。在某些實例中，這兩層單一層可為相同物質。或者，該第二種物質可與該第一種物質反應，但是其上不會化學吸附額外材料。即，該第二種物質可以分開經化學吸附之第一種物質的某些部分，在不曾於其上形成另一單一層之情況下改變此單一層。此外，然後可能化學吸附(或反應)第三種或更多物質，並如前述第一與第二種物質所述般吹掃。視情況需要，該第二種物質(或第三或更多物質)可以選擇性包括至少一種反應氣體。

吹掃作用涉及許多技術，包括但不局限於使該基材及/或單一層與載體氣體接觸，及/或將壓力降至沈積壓力以下，以降低接觸該基材及/或經化學吸附物質之物質濃度。載體氣體之實例包括 N_2 、Ar、He 等。吹掃作用代替該基材及/或單一層與得以化學吸附副產物之任何物質之接觸作用，在導入其他物質之前，吸附並降低接觸物質之濃度。以特定沈積法之產物的規格說明為基礎，該接觸物質

可降至熟習本技術人士習知之某種適當濃度或是分壓。

ALD 通常被稱為自限式方法，其中第一種物質會在基材上所存在之有限數量位置形成化學鍵。該第二種物質僅能與第一種物質結合，因此亦可能為自限。當基材上所有有限數量之位置與第一種物質結合之後，該第一種物質通常不會與已和該基材結合之其餘第一種物質結合。不過，可以改變 ALD 中之處理條件促進此種結合，並使 ALD 為非自限性。因此，ALD 亦可包括一種物質，其藉由堆疊某一物質的同時，形成其中一層單一層以外之層，形成一個原子或分子厚之層。

由於可能存在些微量之第二物質，因此所描述方法表示該第一先質化學吸附期間「實質上沒有」第二先質(即，第二種物質)。根據熟習本技術人士之知識與偏好，可以測量第二先質之可容許量，並選擇處理條件，以達到實質上沒有該第二先質。

因此，於 ALD 法期間，於該沈積室內進行多次連續沈積循環，每次循環沈積一層非常薄之含有金屬層(通常小於一層單一層，如此每次循環之平均生長率自約 0.2 至約 3.0 埃)，直到在該基材上形成所需厚度之層為止。將矽先質化合物與鋅/鉛先質化合物(即，四烷氧基亦或二烷基醯胺鋅/鉛)交替導入(即，脈衝作用)該容納半導體基材之沈積室、將該先質化合物化學吸附在該基材表面上形成單一層，然後反應經化學吸附之先質化合物與其他共反應先質化合物，完成該層沈積作用。先質化合物與惰性載體

氣體之脈衝時間足以飽和該基材表面。通常，該脈衝時間自約 0.1 至約 5 秒，自約 0.2 至約 1 秒為佳。

相較於主要為熱驅動之 CVD，ALD 主要為化學驅動。因此，ALD 經常在比 CVD 低很多之溫度下進行。於 ALD 法期間，該基材溫度保持在低到足以使經化學吸附與下方基材表面間緊密結合，以及避免該先質化合物分解之溫度。該溫度亦高到足以避免該先質化合物凝結。通常，該基材溫度維持在約 25°C 至約 400°C 範圍內(約 150°C 至約 300°C 為佳)，其通常低於目前 CVD 法所使用之溫度。因此，於此一溫度下，該第一種物質或先質化合物被化學吸附。該第二種物質或先質化合物之表面反應可能於與第一先質之化學吸附作用實質上相同溫度之下發生，或者，在實質不同之溫度下發生為佳。當熟習本技術之人士做調整時，很清楚地，溫度方面可能發生某些小幅變動，但是藉由與第一先質化學吸附作用之溫度下可能發生之統計學上相同反應速率，其仍然可為實質相同溫度。可在完全相同溫度下代之進行化學吸附作用與後續反應。

就代表性 ALD 法而言，該沈積室內之壓力保持在約 10^{-4} 托耳至約 1 托耳，約 10^{-4} 托耳至約 0.1 托耳為佳。通常，將該經氣化先質化合物導入該沈積室之後及/或每次循環反應之後，以一種惰性載體氣體吹掃該室。於每次循環期間，該惰性載體氣體亦可與該經氣化先質化合物一同導入。

先質化合物之反應性會明顯影響 ALD 中之處理參數

。在代表性 CVD 處理條件下，高度反應性化合物可能以氣相反應，產生微粒子、過早沈積在非所需表面上、產生不良膜，及/或產生不良步進覆蓋率，或者產生不均勻沈積。就至少此種原因而言，高度反應性化合物可能被視為不適用於 CVD。不過，某些不適於 CVD 之化合物卻是較佳之 ALD 先質。例如，若第一先質係與第二先質具有氣相反應性，此種化合物之組合可能不適於 CVD，但是其可用於 ALD。在 CVD 內容中，如同熟習本技術之人士所知，使用高度氣相反應性先質時，亦存在有關膠黏係數與表面流動性之顧慮，不過，ALD 中存在較少或沒有此種顧慮。

於該基材上形成層之後，可以於氮氣氛或氧化氣氛中之沈積室內，選擇性原位進行退火處理。較佳情況係，該退火溫度係在約 400℃ 至約 1000℃ 範圍內。特別是在 ALD 之後，該退火溫度約 400℃ 至約 750℃ 更佳，約 600℃ 至約 700℃ 最佳。該退火操作最好於持續約 0.5 分鐘至約 60 分鐘，持續約 1 分鐘至約 10 分鐘更佳。熟習本技術之人士將會明白，此等溫度與時間可改變。例如，可以使用爐式退火與迅速熱退火，此外，此種退火可以一或多個退火步驟進行。

如上述，使用本發明之複合物與形成膜之方法有利於半導體結構中之廣泛薄膜應用，特別是使用高介電性材料者。例如此等應用包括電容器，諸如平面電池、溝槽式電池（例如，雙側壁溝槽式電容器）、疊層式電池（例如，冠

形、V 形電池、三角形電池、多指形或圓筒狀容器疊層式電容器)，以及場效電晶體裝置。

含有金屬層係根據本發明形成之特定實例可作為以矽為底質閘極或新穎金屬閘極其中任一之閘極介電體。參考圖 1，其顯示位於基材 50 與閘極介電體 54 上之形成佈線圖案之閘極結構 66。其包括一閘極多晶矽膜 56、阻擋膜 58(例如，摻雜氮之多晶矽)、金屬層 60、絕緣蓋 62(例如，二氧化矽或氮化矽)，以及側壁隔板 68(例如，二氧化矽或氮化矽)。

可用以進行本發明氣相沈積法(化學氣相沈積或原子層沈積)之系統係顯示於圖 2。該系統包括一密閉式氣相沈積室 110，其中可以使用葉輪泵 112 與初步抽氣泵 114 產生真空。將一或多個基材 116(例如，半導體基材或基材組合體)置於室 110 中。設定基材 116 之固定計劃溫度，該溫度可視所使用方法而改變。可以藉由例如上面安裝有基材 116 之電阻加熱器 118 加熱基材 116。亦可使用其他習知之加熱該基材方法。

此方法中，將先質化合物 160(例如，矽先質化合物)貯存於容器 162 中。氣化該先質化合物，並使用例如一種惰性載體氣體 168，分別沿著管線 164 與 166 進料至沈積室 110 中。視情況需要，可以沿著管線 172 供應反應氣體 170。此外，視情況需要，可以沿著管線 176 供應吹掃氣體 174，其通常與惰性載體氣體 168 相同。如圖所示，視情況需要而開啓或關閉一系列閥 180-185。

下列實例進一步說明各種特定且較佳實例與技術。不過，須明白本發明範圍內仍可獲得許多變化與改良，因此本發明範圍不希望受限於此等實例。除非另有說明，否則實例中所顯示之所有百分比均為重量百分比。

實施例

實施例 1 合成四異丙氧基矽烷 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$

在一具備攪拌器與溫度計之經乾燥氬氣吹掃的燒瓶中裝入 100 mL 之無水異丙醇(以 Karl Fischer 分析法測定，水含量為 230 ppm)。然後在室溫下，於 25 分鐘內，以注射管緩慢添加 25 mL 之四氯化矽(可由威斯康辛州密瓦爾基之 Sigma-Aldrich Chemical Co.購得)。於該燒瓶內容物反應期間，形成一種乳液，並放熱至 35°C。

在環境條件下保持 24 小時之後，該燒瓶內容物形成兩層。將下層與某些上層移到與單件式蒸餾設備連接之燒瓶中。使用一氬氣吹掃，於 78°C 與大氣壓力下蒸餾，自該反應混合物去除該異丙醇。於蒸餾期間，自該系統排出副產物氯化氫。去除醇與 HCl 之後，於不使用氬氣吹掃之下，以 166°C 蒸餾該粗反應產物，回收該經純化反應產物 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$ ，使用 GCMS 分析確認其純度與鍵定。

實施例 2 原子層沈積 $(\text{Hf}_2\text{Si})\text{O}_2$

使用一 ALD 法，將先質化合物二甲基醯胺鈐 $\text{Hf}(\text{N}(\text{CH}_3)_2)_4$ (麻塞諸瑟州 Newbury Port 之 Strem

Chemicals)與四異丙氧基矽烷 $\text{Si}[\text{OCH}(\text{CH}_3)_2]_4$ 交替脈衝至容納矽基材之沈積室中 200 次循環，該矽基材之表層係由 1500 埃之 p 型摻雜多晶矽所組成。沈積 350 Å 之 $(\text{Hf}, \text{Si})\text{O}_2$ ，其含有 25 原子 % 之 Hf、10 原子 % 之 Si 與氧。於該 ALD 法完成後立即測量，以及在氧中以 750°C / 1 分鐘退火之後，X 射線繞射分析 (XRD) 顯示該層為非晶相。

若本文中所引述之專利、專利文件以及公告分別納入參考，其全文揭示係以提及的方式併入本文中。在不違背本發明範圍與精神之下，熟習本技術之人士將會明白各種改良與替代方式。須瞭解本發明不希望不當地受限於本文所述之範例實例與實施例，以及只有在本發明受由下文所述之主張權項限定範圍之情況下，此等實施例與實例僅以舉例方式表示。

【圖式簡單說明】

圖 1 係根據本發明製得之電晶體的橫剖面圖。

圖 2 係適用於本發明方法之氣相沈積塗層系統之透視圖。

主要元件對照表

66：閘極結構

50：基材

54：閘極介電體

56：多晶矽膜

(25)

58 : 阻擋膜

60 : 金屬層

62 : 絕緣蓋

68 : 隔板

110 : 氣相沈積室

112 : 葉輪泵

114 : 初步抽氣泵

116 : 基材

118 : 加熱器

160 : 先質化合物

162 : 容器

164 : 管線

166 : 管線

168 : 惰性載體氣體

170 : 反應氣體

172 : 管線

174 : 吹掃氣體

176 : 管線

180-185 : 閥

伍、中文發明摘要

發明之名稱：用以形成含有鋯及/或鈦之層的系統與方法

一種在基材上形成含有鋯及/或鈦之層之方法(與形成彼之設備)，該基材特別是半導體基材或基材組合體，該方法係使用氣相沈積法與一或多種化學式為 Si(OR)_4 之矽先質化合物以及一或多種化學式為 M(NR'R'')_4 之鋯及/或鈦先質化合物，其中 R、R'與 R"分別為一有機基團，而 M 係鋯或鈦。

陸、英文發明摘要

發明之名稱：Systems and methods for forming zirconium and/or hafnium-containing layers

A method of forming (and apparatus for forming) a zirconium and/or hafnium-containing layer on a substrate, particularly a semiconductor substrate or substrate assembly, using a vapor deposition process and one or more silicon precursor compounds of the formula Si(OR)_4 with one or more zirconium and/or hafnium precursor compounds of the formula M(NR'R'')_4 , wherein R, R', and R" are each independently an organic group and M is zirconium or hafnium.

(1)

拾、申請專利範圍

1、一種半導體基材之製造方法，該方法包括：

提供一半導體基材或基材組合體；

提供至少一種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之鋇及/或鉛先質化合物，其中 R 、 R' 與 R'' 分別為一有機基團，而 M 係鋇或鉛；以及

使用一種氣相沈積法，使該先質化合物接觸，在該半導體基材或基材組合體一或多個表面上形成含有金屬之層。

2、如申請專利範圍第 1 項之方法，其中該半導體基材或基材組合體係一矽晶圓。

3、如申請專利範圍第 1 項之方法，其中該含有金屬之層包含金屬矽酸鹽、金屬之氧化物、矽之氧化物與其組合物。

4、如申請專利範圍第 3 項之方法，其中該含有金屬之層含有矽酸鋇、矽酸鉛、矽酸鋇鉛或其組合物。

5、如申請專利範圍第 3 項之方法，其中該含有金屬之層含有一種固體溶液，其含有鋇之氧化物、鉛之氧化物與矽之氧化物。

6、如申請專利範圍第 1 項之方法，其中該含有金屬之層的厚度約 30 Å 至約 80 Å。

7、一種半導體基材之製造方法，該方法包括：

於一沈積室內提供一半導體基材或基材組合體；

(2)

提供至少一種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之先質化合物，其中 R 、 R' 與 R'' 分別為一有機基團，而 M 係鋇或鉛；

氯化該先質化合物以形成經氯化之先質化合物；以及將該經氯化先質化合物導入該半導體基材或基材組合體，於該半導體基材或基材組合體一或多個表面上形成含有金屬之層。

8、如申請專利範圍第 7 項之方法，其中該先質化合物係於有一種惰性載體氣體存在下氯化。

9、如申請專利範圍第 7 項之方法，其中該含有金屬之介電層含有金屬矽酸鹽、金屬之氧化物、矽之氧化物以及其混合物。

10、如申請專利範圍第 9 項之方法，其中該含有金屬之層含有矽酸鋇、矽酸鉛、矽酸鋇鉛或其組合物。

11、如申請專利範圍第 10 項之方法，其中該含有金屬之介電層含有一種固體溶液，其含有鋇之氧化物、鉛之氧化物與矽之氧化物。

12、如申請專利範圍第 7 項之方法，其中使用一種化學氣相沈積法完成該先質化合物之氯化與引導作用。

13、如申請專利範圍第 12 項之方法，其中該該半導體基材或基材組合體之溫度約 100°C 至約 600°C 。

14、如申請專利範圍第 12 項之方法，其中該半導體基材或基材組合體係位於壓力約 0.1 托耳至約 10 托耳之沈積室內。

(3)

15、如申請專利範圍第 7 項之方法，其中使用一種包括數次沈積循環之原子層沈積法完成該先質化合物之氣化與引導作用。

16、如申請專利範圍第 15 項之方法，其中於該原子沈積法期間，藉由每次沈積循環期間交替導入該先質化合物，形成該含有金屬之層。

17、如申請專利範圍第 15 項之方法，其中該該半導體基材或基材組合體之溫度約 25°C 至約 400°C 。

18、如申請專利範圍第 15 項之方法，其中該該半導體基材或基材組合體係位於壓力約 10^{-4} 托耳至約 1 托耳之沈積室內。

19、如申請專利範圍第 15 項之方法，另外包括在約 400°C 至約 750°C 之溫度下退火所形成之含有金屬之層的步驟。

20、一種在基材上形成含有金屬之層之方法，該方法包括：

提供一基材；

提供至少一種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之先質化合物，其中 R、R'與 R''分別為一有機基團，而 M 係鋅或鉛；以及

使用一種氣相沈積法，使該先質化合物接觸，於該基材上形成一含有金屬之層。

21、如申請專利範圍第 20 項之方法，其中該含有金屬之層含有金屬矽酸鹽、金屬之氧化物、矽之氧化物以及

(4)

其混合物。

22、如申請專利範圍第 20 項之方法，其中 R、R'與 R"分別為(C1-C8)烷基部分。

23、如申請專利範圍第 22 項之方法，其中 R 係選自甲基、乙基、正丙基、異丙基與丁基，而 R'與 R"分別選自甲基與乙基。

24、如申請專利範圍第 23 項之方法，其中該矽先質化合物係四異丙氧基矽烷或四乙氧基矽烷。

25、一種於在基材上形成含有金屬層之方法，該方法包括：

提供一基材；

提供至少一種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之先質化合物，其中 R、R'與 R"分別為一有機基團，而 M 係鋅或鉛；

氣化該先質化合物，形成經氣化先質化合物；以及

將該經氣化先質化合物導至該基材，於該基材上形成一含有金屬之層。

26、如申請專利範圍第 25 項之方法，其中使用一種化學氣相沈積法完成該先質化合物之氣化與引導作用。

27、如申請專利範圍第 25 項之方法，其中使用一種包括數次沈積循環之原子層沈積法完成該先質化合物之氣化與引導作用。

28、一種記憶體裝置結構之製造方法，該方法包括：

提供一具有第一電極之基材；

(5)

提供至少一種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物以及至少一種化學式為 $\text{M}(\text{NR}'\text{R}'')_4$ 之先質化合物，其中 R 、 R' 與 R'' 分別為一有機基團，而 M 係鋇或鉛；

氯化該先質化合物，形成經氯化先質化合物；

將該經氯化導至該基材，於該基材第一電極上形成一介電層；以及

在該介電層上形成第二電極。

29、如申請專利範圍第 28 項之方法，其中該介電體形成一電容器層。

30、如申請專利範圍第 28 項之方法，其中介電體形成一閘極。

31、如申請專利範圍第 28 項之方法，其中該先質化合物包含至少一種化學式 $\text{Hf}(\text{NR}'\text{R}'')_4$ 之化合物以及至少一種化學式為 $\text{Zr}(\text{NR}'\text{R}'')_4$ 之化合物，其中 R 、 R' 與 R'' 分別為一有機基團。

32、如申請專利範圍第 31 項之方法，其中使用一種化學氣相沈積法完成該先質化合物之氯化與引導作用。

33、如申請專利範圍第 31 項之方法，其中使用一種包括數次沈積循環之原子層沈積法完成該先質化合物之氯化與引導作用。

34、一種氣相沈積設備，包括：

一沈積室，其中放置一基材；

一或多個容器，其包括一或多種具有化學式 $\text{Si}(\text{OR})_4$ 之矽先質化合物；以及

(6)

一或多個容器，其包括至少一種化學式為 $M(NR'R'')_4$ 之先質化合物，其中 R、R'與 R''分別為一有機基團，而 M 係鋇或鉛。

35、如申請專利範圍第項 34 之設備，其中該基材係矽晶圓。

36、如申請專利範圍第 34 項設備，進一步包括一或多個惰性載體氣體來源，以將該物質輸送至該氣相沈積室。

圖 1

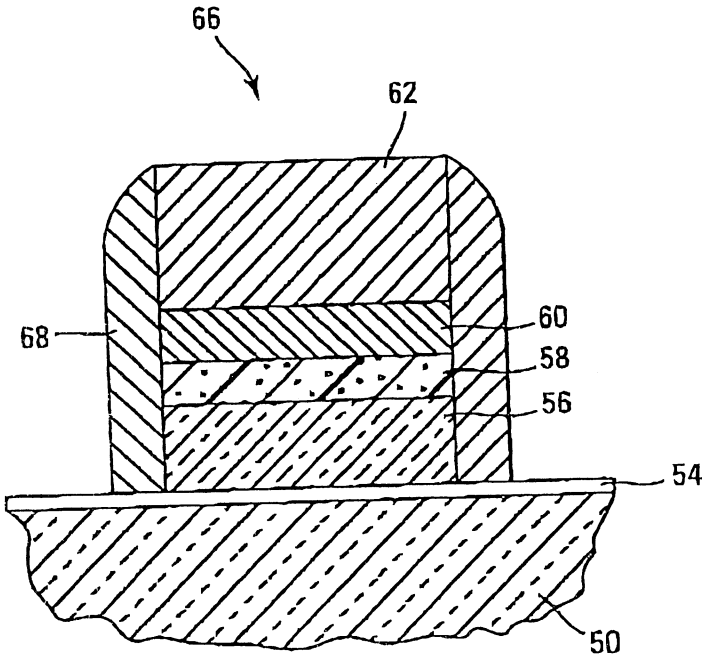
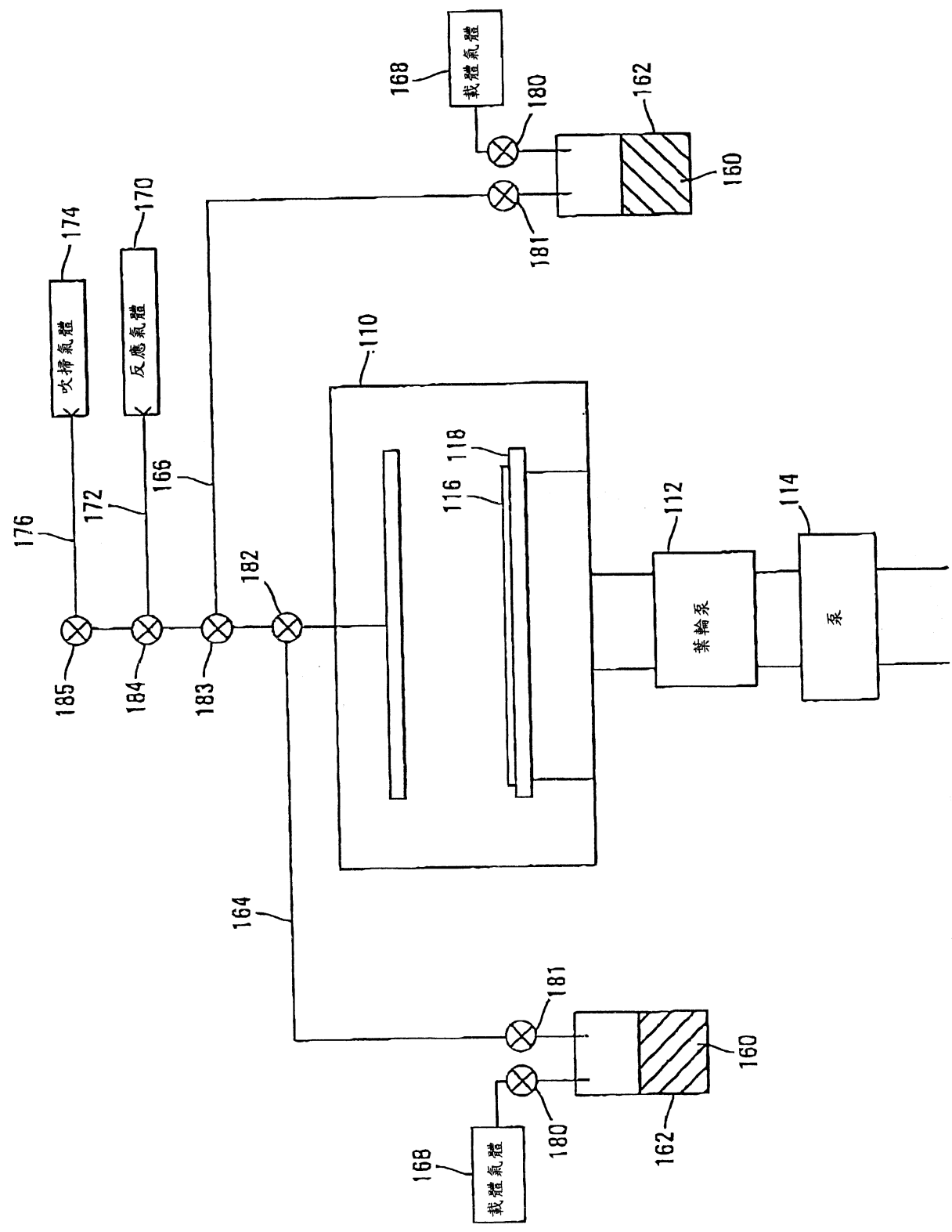


圖2



柒、（一）、本案指定代表圖為：第 1 圖

（二）、本代表圖之元件代表符號簡單說明：

66：閘極結構

50：基材

54：閘極介電體

56：多晶矽膜

58：阻擋膜

60：金屬層

62：絕緣蓋

68：隔板

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無