



①9



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

①1 Número de publicación: **2 348 580**

⑤1 Int. Cl.:

H04L 27/26 (2006.01)

H03M 13/27 (2006.01)

H04N 5/44 (2006.01)

①2

TRADUCCIÓN DE PATENTE EUROPEA

T3

⑨6 Número de solicitud europea: **09010707 .9**

⑨6 Fecha de presentación : **23.03.2004**

⑨7 Número de publicación de la solicitud: **2117195**

⑨7 Fecha de publicación de la solicitud: **11.11.2009**

⑤4 Título: **Intercalador para el establecimiento de correspondencias de símbolos sobre las portadoras de un sistema OFDM.**

③0 Prioridad: **25.03.2003 EP 03290754**

④5 Fecha de publicación de la mención BOPI:
09.12.2010

④5 Fecha de la publicación del folleto de la patente:
09.12.2010

⑦3 Titular/es: **Sony United Kingdom Limited**
The Heights Brooklands
Weybridge, Surrey KT13 0XW, GB

⑦2 Inventor/es: **Peron, Jean-Luc**

⑦4 Agente: **Curell Suñol, Marcelino**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Intercalador para el establecimiento de correspondencias de símbolos sobre las portadoras de un sistema OFDM.

5 **Campo de la invención**

La presente invención se refiere a un aparato de procesamiento de datos que se puede hacer funcionar para establecer correspondencias de símbolos de entrada sobre señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia (OFDM).

10 La presente invención también se refiere a un aparato de procesamiento de datos que se puede hacer funcionar para desasignar correspondencias de símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo OFDM, hacia un flujo continuo de símbolos de salida.

15 **Antecedentes de la invención**

La normativa de Radiodifusión de Vídeo Digital Terrestre (DVB-T) utiliza el Multiplexado por División Ortogonal de Frecuencia (OFDM) para comunicar, a receptores, datos que representan imágenes de vídeo y sonido a través de una señal de radiocomunicaciones para radiodifusión. Se sabe que existen dos modos para la normativa DVB-T, que son conocidos como el modo 2k y el 8k. El modo 2k proporciona 2.048 subportadoras, mientras que el modo 8k proporciona 8.192 subportadoras.

Para mejorar la integridad de los datos comunicados o bien por el modo 2k o bien por el modo 8k, se proporciona un intercaldor de símbolos para intercalar símbolos de datos de entrada cuando se establecen correspondencias de estos símbolos sobre las señales portadoras de un símbolo OFDM. Dicho intercaldor de símbolos comprende una memoria intercaldora en combinación con un generador de direcciones. El generador de direcciones genera una dirección para cada uno de los símbolos de entrada, indicando cada dirección una de las señales portadoras del símbolo OFDM, sobre la cual se va a establecer la correspondencia del símbolo de datos. En la normativa DVB-T se ha dado a conocer una disposición para el modo 2k y para el modo 8k con el fin de generar las direcciones para el establecimiento de correspondencias. Es conocido que el generador de direcciones comprende un registro de desplazamiento con realimentación lineal que se puede hacer funcionar para generar una secuencia pseudoaleatoria de bits, y un circuito de permutación. El circuito de permutación permuta el orden del contenido del registro de desplazamiento con realimentación lineal para generar una dirección. La dirección proporciona una indicación de una de las portadoras OFDM para transportar un símbolo de datos de entrada almacenado en la memoria intercaldora, con el fin de establecer correspondencias de los símbolos de entrada sobre las señales portadoras del símbolo OFDM.

Al igual que el modo 2k y el modo 8k, también se ha propuesto proporcionar un modo 4k. El modo 4k se ha usado en la normativa japonesa para la televisión de radiodifusión digital, que es el sistema de Radiodifusión Digital de Servicios Integrados (ISDB).

40 Las siguientes publicaciones proporcionan una técnica anterior con antecedentes relevantes:

Instituto Europeo de Normas de Telecomunicaciones: "Digital Video Broadcasting (DVB); Framing structure, channel coding and modulation for digital terrestrial television" ETSI EN 300 744 V1.4.1, enero de 2001 (2001-01), XP002207124.

"Features of ISDB-T" Grupo de Expertos de Radiodifusión Digital (DIBEG), [Online] 28 de julio de 2000 (2000-07-28), XP002249911 Recuperado de Internet:

50 URL: http://www.dibeg.org/_PressR/_Brazil/comments730b.PDF>.

Sumario de la invención

Según un aspecto de la presente invención, se proporciona un aparato de procesamiento de datos que se puede hacer funcionar para establecer correspondencias de símbolos de entrada, que van a ser comunicados, sobre un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia (OFDM). El aparato de procesamiento de datos comprende una memoria intercaldora que se puede hacer funcionar para introducir en ella el número predeterminado de símbolos de datos para el establecimiento de correspondencias sobre las señales portadoras OFDM, y leer los símbolos de datos para las portadoras OFDM con el fin de efectuar el establecimiento de correspondencias. La lectura se efectúa en un orden diferente a la introducción, determinándose el orden a partir de un conjunto de direcciones, con el resultado de que los símbolos de datos son intercalados en las señales portadoras. El conjunto de direcciones está determinado por un generador de direcciones, generándose una dirección para cada uno de los símbolos de entrada con el fin de indicar una de las señales portadoras sobre la cual se va a establecer una correspondencia del símbolo de datos.

65 El generador de direcciones comprende un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro, y que se puede hacer funcionar para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador, y un circuito de permutación y una unidad de control. El circuito de

permutación se puede hacer funcionar para recibir el contenido de las etapas del registro de desplazamiento y permutar los bits presentes en las etapas del registro según un orden de permutación, con el fin de formar una dirección de una de las portadoras OFDM. La unidad de control se puede hacer funcionar en combinación con un circuito de comprobación de direcciones, para volver a generar una dirección cuando una dirección generada supera el número máximo de portadoras. El aparato de procesamiento de datos está caracterizado porque el número predeterminado de señales portadoras OFDM es uno de entre dos mil cuarenta y ocho u ocho mil ciento noventa y dos, y el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$. El orden de permutación forma una dirección de once bits $R_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

Aunque, dentro de la normativa DVB-T, se conoce la provisión del modo 2k y el modo 8k, existen ventajas en la provisión de un modo 4k. Mientras que el modo 8k proporciona una disposición para establecer una red de una sola frecuencia con suficientes periodos de guarda para adaptarse a retardos mayores de propagación entre transmisores DVB, se sabe que el modo 2k proporciona una ventaja en aplicaciones móviles. Esto es debido a que el periodo de símbolo 2k es solamente la cuarta parte del periodo de símbolo 8k, permitiendo que la estimación del canal (basada en pilotos dispersados incorporados en cada símbolo) se actualice con más frecuencia lo cual permite que el receptor realice con más precisión el seguimiento de la variación de tiempo del canal debida al efecto doppler y otros. Por lo tanto, el modo 2k es ventajoso para aplicaciones móviles. Sin embargo, el modo 2k requiere una red de múltiples frecuencias complicando, por ello, una disposición de transmisores para proporcionar un sistema de radiodifusión. Un modo 4k proporciona la ventaja de una recepción razonablemente buena para usuarios móviles, incluso a velocidades de conducción elevadas, que provocan, por ello, un mayor desplazamiento doppler, sin la necesidad de un esquema costoso de cancelación de interferencias entre portadoras. También se puede realizar una implementación razonablemente rentable de una red de radiodifusión. Sin embargo, para proporcionar el modo 4k, se debe disponer un intercalador de símbolos para establecer correspondencias de los símbolos de datos de entrada sobre las señales portadoras del símbolo OFDM.

Formas de realización de la presente invención pueden proporcionar un aparato de procesamiento de datos que se puede hacer funcionar como un intercalador de símbolos para establecer correspondencias de símbolos de datos, que van a ser comunicados, sobre un símbolo OFDM, que presenta sustancialmente cuatro mil señales portadoras. En una forma de realización, el número de señales portadoras es tres mil veinticuatro. Como tal, se puede proporcionar un modo 4k, por ejemplo, para una normativa DVB, tal como la DVB-T o la DVB-H. La normativa DVB-H (Radiodifusión de Vídeo Digital para Portátiles) está relacionada con la normativa DVB-T. La DVB-H era conocida anteriormente como DVB-X. Las señales DVB-H son adecuadas para la recepción por dispositivos portátiles tales como terminales móviles de bolsillo.

El establecimiento de correspondencias de símbolos de datos, que van a ser transmitidos, sobre las señales portadoras de un símbolo OFDM, en donde el número de señales portadoras es sustancialmente cuatro mil, representa un problema técnico sustancial que requiere análisis y pruebas de simulación para establecer un polinomio generador apropiado para el registro de desplazamiento con realimentación lineal y el orden de permutación. Esto es debido a que el establecimiento de correspondencias requiere que los símbolos sean intercalados sobre las señales portadoras con el resultado de que símbolos sucesivos del flujo continuo de datos de entrada estén separados en frecuencia por una magnitud lo mayor posible, con el fin de optimizar el rendimiento de los esquemas de codificación de corrección de errores.

Los esquemas de codificación de corrección de errores, tales como la codificación Reed-Solomon y la codificación convolucional presentan un mejor rendimiento cuando el ruido y el deterioro de los valores de símbolos resultantes de la comunicación no presentan ninguna correlación. Algunos canales de radiocomunicaciones, tales como los usados para la DVB-T, pueden adolecer de un desvanecimiento correlacionado tanto en el dominio del tiempo como en el de la frecuencia. Por ello, separando tanto como sea posible símbolos codificados hacia diferentes señales portadoras del símbolo OFDM, se puede mejorar el rendimiento de los esquemas de codificación de corrección de errores.

A partir del análisis de rendimiento por simulación, se ha descubierto que el polinomio generador para el registro de desplazamiento con realimentación lineal en combinación con el orden del circuito de permutación indicado anteriormente, proporciona un buen rendimiento en presencia de condiciones típicas de ruido y desvanecimiento de los canales. Además, proporcionando una disposición que pueda implementar una generación de direcciones, tanto para el modo 2k como para el modo 8k, así como para el modo 4k, cambiando las tomas intermedias del polinomio generador para el registro de desplazamiento con realimentación lineal y el orden de permutación, se obtiene una implementación rentable del intercalador de símbolos para el modo 4k. Además, se puede cambiar un transmisor y un receptor entre el modo 2k, el modo 4k y el modo 8k, cambiando el polinomio generador y los órdenes de permutación. Esto se puede efectuar en software (o por el canal de señalización de parámetros de transmisión (TPS) incorporado en el receptor), por lo que se proporciona una implementación flexible.

En las reivindicaciones adjuntas se definen varios aspectos y características de la presente invención. Otros aspectos de la presente invención incluyen un aparato de procesamiento de datos que se puede hacer funcionar para desasignar correspondencias de símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia (OFDM) hacia un flujo continuo de símbolos de salida, así como un transmisor y un receptor.

Breve descripción de los dibujos

A continuación se describirán formas de realización de la presente invención, únicamente a título de ejemplo, haciendo referencia a los dibujos adjuntos, en los que las partes iguales están provistas de números de referencia correspondientes, y en los que:

la figura 1 es un diagrama de bloques esquemático de un transmisor de OFDM Codificado, que se puede usar, por ejemplo, con la normativa DVB-T;

la figura 2 es un diagrama de bloques esquemático de un intercalador interno de símbolos y un procesador de establecimiento de correspondencias que aparecen en la figura 1;

la figura 3 es un diagrama de bloques esquemático del intercalador de símbolos mostrado en la figura 2;

la figura 4 es un diagrama de bloques esquemático de una memoria intercaladora mostrada en la figura 3, y el correspondiente desintercalador de símbolos del receptor;

la figura 5 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la figura 3 para el modo 2k;

la figura 6 es un diagrama de bloques esquemático de un generador de direcciones como el mostrado en la figura 3, en el modo 8k;

la figura 7 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la figura 3, en el modo 4k;

la figura 8 es un diagrama de bloques esquemático de un receptor de OFDM Codificado que se puede usar, por ejemplo, con la normativa DVB-T; y

la figura 9 es un diagrama de bloques esquemático de un desintercalador interno de símbolos que aparece en la figura 8.

Descripción de formas de realización preferidas

La normativa DVB-T existente basada en el OFDM está compuesta por un modo 2K y un modo 8K, lo cual significa que el ancho de banda usado para transmitir la señal está dividido o bien en 2.048 subportadoras (modo 2K) o bien en 8.192 (modo 8K). El modo 2K presenta algunas características interesantes con respecto a la movilidad. En efecto, el corto tiempo de símbolo de este modo permite un buen rendimiento doppler en entornos móviles. Por otra parte, el modo 8K proporciona a los planificadores de redes la posibilidad de construir una SFN (Red de Frecuencia Única) poco densa y, por tanto, económica. Las investigaciones llevadas a cabo sobre el tema mostraron que la introducción de un modo 4K constituiría un buen compromiso entre estos dos modos. Proporcionaría una recepción razonablemente buena para usuarios móviles, incluso a velocidades de conducción elevadas, sin la necesidad de un esquema de cancelación de ICI (Interferencia Entre Portadoras) complicado y costoso. También ayudaría a mantener el coste de la red en un nivel razonable. Este documento describe un nuevo intercalador de símbolos para este modo 4K.

La figura 1 proporciona un diagrama de bloques ejemplificativo de un transmisor de OFDM Codificado que se puede usar, por ejemplo, para transmitir imágenes de vídeo y señales de audio de acuerdo con la normativa DVB-T. En la figura 1, una fuente de programas genera datos que han de ser transmitidos por el transmisor de COFDM. Un codificador 2 de vídeo, un codificador 4 de audio y un codificador 6 de datos generan vídeo, audio y otros datos a transmitir, que son suministrados a un multiplexor 8 de programas. Una salida del multiplexor 8 de programas es suministrada a un multiplexor 10 de transporte que forma un flujo continuo de transporte multiplexado con otra información necesaria para comunicar el vídeo, el audio y los otros datos. El multiplexor 10 de transporte proporciona un flujo continuo de transporte sobre un canal 12 de conexión a un divisor 14. El divisor divide el flujo continuo de transporte en diferentes ramas A y B, que proporcionan una codificación de corrección directa de errores y una intercalación diferentes. Por motivos de simplicidad, solamente se describirá la rama A.

Tal como se muestra en la figura 1, un transmisor 20 de COFDM recibe el flujo continuo de datos de transporte en un bloque 22 de adaptación de multiplexado y dispersión de energía. El bloque 22 de adaptación de multiplexado y dispersión de energía aleatoriza los datos del flujo continuo de transporte y suministra los datos apropiados a un codificador externo 24 que efectúa una primera codificación externa de los datos de transporte. Un intercalador externo 26 está dispuesto para intercalar los símbolos de datos codificados que, para el ejemplo de la DVB-T, es el código Reed-Solomon (RS), de modo que el intercalador externo intercala símbolos RS. Un codificador interno 28 está dispuesto

para codificar convolucionalmente los datos del intercalador externo usando un codificador convolucional, siendo suministrados los datos codificados a un intercalador interno 30. El intercalador interno 30 también puede recibir datos codificados desde la segunda rama de codificación B.

5 Una salida del intercalador interno es un conjunto de símbolos de datos de los cuales se establecen a continuación correspondencias sobre puntos de constelación de un esquema de modulación. Para el ejemplo de la DVB-T mostrada, el esquema de modulación es QPSK (la DVB-T puede presentar una 16QAM de 4 bits/portadora o una 64QAM de 6 bits/portadora, así como una QPSK). A continuación se establece una correspondencia de cada símbolo de datos del intercalador interno 30 sobre una de las señales portadoras COFDM por medio de un procesador 32 de establecimiento de correspondencias. El símbolo COFDM lo genera, a continuación, un procesador 34 de adaptación de tramas, que introduce señales piloto y de sincronización suministradas desde un formador 36 de señales. A continuación, un generador 38 de OFDM forma el símbolo OFDM en el dominio del tiempo, el cual es suministrado a un procesador 40 de inserción de guardas para generar un intervalo de guarda entre símbolos y, a continuación, a un conversor 42 de digital a analógico y, finalmente, a un amplificador de RF dentro de una etapa frontal 44 de RF para su radiodifusión final por el transmisor de COFDM desde una antena 46.

Para crear un nuevo modo 4K, hay que definir varios elementos, pero el principal es el intercalador de símbolos de 4K, que es parte del intercalador interno mostrado en la figura 1.

20 El propio intercalador interno está compuesto por un intercalador de bits y un intercalador de símbolos, tal como se muestra en la figura 2.

Tal como se ha explicado anteriormente, la presente invención aporta una capacidad de proporcionar un establecimiento casi óptimo de correspondencias de los símbolos de datos de entrada sobre las señales portadoras OFDM. Según la técnica ejemplificativa, el intercalador interno está dispuesto para efectuar un establecimiento óptimo de correspondencias de símbolos de datos de entrada sobre señales portadoras COFDM. El intercalador interno 30 y el procesador 32 de establecimiento de correspondencias se muestran con mayor detalle en la figura 2. En la figura 2, el intercalador interno 30 comprende un procesador desmultiplexor 60 que recibe bits codificados convolucionalmente desde un canal 62 de entrada. A continuación, el desmultiplexor divide los bits en dos flujos continuos de bits de entrada que son suministrados a los intercaladores 68 y 70 de bits mediante canales 64 y 66 de conexión. Los intercaladores de bits intercalan los bits que, a continuación, se constituyen sobre dos canales 72.1, 72.2 de conexión para conectar los bits de cada uno de los intercaladores 68 y 70 de bits a un intercalador 76 de símbolos. El intercalador de símbolos constituye los símbolos de entrada de los canales 72.1, 72.2 de conexión en símbolos para el establecimiento de correspondencias sobre las señales portadoras COFDM. Para la técnica ejemplificativa mostrada en la figura 2, se establecen correspondencias de los símbolos intercalados procedentes del intercalador 76 de símbolos sobre puntos de constelación de una señal portadora QPSK para cada una de las señales del símbolo COFDM.

La especificación DVB-T existente define ya un intercalador de símbolos para los modos 2K y 8K. El propósito del intercalador de símbolos es establecer correspondencias de palabras de v bits (dependiendo v del esquema de modulación escogido) sobre las 1.512 (modo 2K) ó 6.048 (modo 8K) portadoras activas por símbolo OFDM. El intercalador de símbolos actúa sobre bloques de 1.512 (modo 2K) ó 6.048 (modo 8K) símbolos de datos. Formas de realización ejemplificativas de la presente invención utilizan el intercalador 76 de símbolos para proporcionar un establecimiento optimizado de correspondencias de los símbolos de datos de entrada suministrados desde los canales 72.1, 72.2 de conexión, sobre las señales portadoras COFDM. En la figura 3 se muestra un ejemplo del intercalador 76 de símbolos para efectuar el establecimiento de correspondencias de los símbolos de datos de entrada sobre las señales portadoras COFDM.

RAM intercaladora

50 En la figura 3, los símbolos de datos de entrada del canal 72 de conexión son suministrados a una memoria intercaladora 100. La memoria intercaladora 100 establece correspondencias de los símbolos de datos de entrada sobre las señales portadoras COFDM de acuerdo con direcciones de establecimiento de correspondencias proporcionadas por el generador 102 de direcciones. En la figura 4 se muestra una implementación ejemplificativa de la memoria intercaladora 100.

55 La figura 4 comprende una parte superior 100 que ilustra el funcionamiento de la memoria intercaladora en el transmisor, y una parte inferior 340 que ilustra el funcionamiento de la memoria desintercaladora en el receptor. El intercalador 100 y el desintercalador 340 se muestran juntos en la figura 4 para facilitar la comprensión de su funcionamiento. Tal como se muestra en la figura 4, una representación de la comunicación entre el intercalador 100 y el desintercalador 340, a través de otros dispositivos y a través de un canal de transmisión, ha sido simplificada y representada como una sección 140 entre el intercalador 100 y el desintercalador 340. El funcionamiento del intercalador 100 se describe en los párrafos siguientes:

65 Aunque la figura 4 proporciona una ilustración de solo cuatro símbolos de datos de entrada en un ejemplo de cuatro señales portadoras de un símbolo COFDM, se observará que la técnica ilustrada en la figura 4 se puede ampliar a un número mayor de portadoras, tales como 1.512 para el modo 2k, 3.024 para el modo 4k y 6.048 para el modo 8k.

La asignación de direcciones de entrada y de salida de la memoria intercaladora 100 presentada en la figura 4 se muestra para símbolos impares y pares. Para un símbolo COFDM par, los símbolos de datos se toman del canal 72 de entrada y se escriben en la memoria RAM intercaladora 124.1 de acuerdo con una secuencia de direcciones 120 generada para cada símbolo COFDM por el generador 102 de direcciones. Las direcciones de escritura se aplican para el símbolo par de modo que, tal como se ilustra, la intercalación se efectúa mediante la redistribución de las direcciones de escritura. Por lo tanto, para cada símbolo intercalado $y(h(q)) = y'(q)$.

Para símbolos impares se usa la misma memoria RAM intercaladora 124.2. Sin embargo, tal como se muestra en la figura 4, para el símbolo impar, el orden 132 de escritura se produce en la misma secuencia de direcciones usada para leer el símbolo par anterior 126. Esta característica permite que las implementaciones de los intercaladores de símbolos impares y pares usen solamente 1 RAM, con tal que la operación de lectura para una dirección dada se efectúe antes que la operación de escritura. Los símbolos de datos escritos en la RAM intercaladora 124 durante símbolos impares son leídos, a continuación, en una secuencia 134 generada por el generador 102 de direcciones para el siguiente símbolo COFDM par, y así sucesivamente.

En resumen, tal como se representa en la figura 4, una vez que se ha calculado el conjunto de direcciones $H(q)$ para todas las portadoras activas, se procesa el vector de entrada $Y' = (y_0', y_1', y_2', \dots, y_{N_{\max}-1}')$ para producir el vector intercalado $Y = (y_0, y_1, y_2, \dots, y_{N_{\max}-1})$ definido por:

$$y_{H(q)} = y'_q \text{ para símbolos pares, para } q = 0, \dots, N_{\max}-1$$

$$y_q = y'_{H(q)} \text{ para símbolos impares, para } q = 0, \dots, N_{\max}-1$$

Dicho de otro modo, para símbolos OFDM pares, las palabras de entrada se escriben de una manera permutada en una memoria, y se vuelven a leer de una manera secuencial, mientras que para símbolos impares, se escriben secuencialmente y se vuelven a leer permutadas. En el caso anterior, la permutación $H(q)$ queda definida por la siguiente tabla:

TABLA 1

Permutación para un caso sencillo en donde $N_{\max} = 4$

q	1	2	3	4
H(q)	1	3	0	2

Tal como se muestra en la figura 4, el desintercalador 340 funciona de manera que invierte la intercalación aplicada por el intercalador 100, aplicando el mismo conjunto de direcciones que el generado por un generador de direcciones equivalente, pero aplicando las direcciones de escritura y lectura a la inversa. Por tanto, para símbolos pares, las direcciones 342 de escritura están en orden secuencial, mientras que las direcciones 344 de lectura son proporcionadas por el generador de direcciones. Correspondientemente, para los símbolos impares, el orden 346 de escritura se determina a partir del conjunto de direcciones generado por el generador de direcciones, mientras que la lectura 348 se efectúa en orden secuencial.

45 Generación de direcciones

En la figura 5 se representa un diagrama de bloques esquemático, del algoritmo usado para generar la función de permutación $H(q)$ para el modo 2K, y en la figura 6 para el modo 8K.

En la figura 5 se muestra una implementación del generador 102.1 de direcciones para el modo 2k. En la figura 5, un registro de desplazamiento con realimentación lineal está formado por diez etapas de registro 200.1 y una puerta xor 202.1, que está conectada a las etapas del registro 200.1 de desplazamiento de acuerdo con un polinomio generador. Por lo tanto, según el contenido del registro 200.1 de desplazamiento, se proporciona un bit sucesivo del registro de desplazamiento desde la salida de la puerta xor 202.1, efectuando una operación xor entre el contenido del registro de desplazamiento $R[0]$ y la etapa de registro $R[3]$. De acuerdo con el polinomio generador, se genera una secuencia pseudoaleatoria de bits a partir del contenido del registro 200.1 de desplazamiento. Sin embargo, para generar una dirección para el modo 2k tal como se ilustra, se dispone un circuito 210.1 de permutación que permuta efectivamente el orden de los bits dentro del registro 200.1 de desplazamiento, de un orden $R'_i[n]$ a un orden $R_i[n]$ en la salida del circuito 210.1 de permutación. A continuación, diez bits de la salida del circuito 210.1 de permutación son suministrados en un canal 212.1 de conexión, a los cuales se añade un bit más significativo, a través de un canal 214.1, que es proporcionado por un circuito 218.1 de conmutación. Por lo tanto, en el canal 212.1 se genera una dirección de once bits. Sin embargo, para garantizar la autenticidad de una dirección, un circuito 216.1 de comprobación de direcciones analiza la dirección generada para determinar si supera el número máximo de señales portadoras. Si lo supera, se genera entonces una señal de control y la misma se suministra a una unidad 224.1 de control a través de un canal 220.1 de conexión. Si la dirección generada supera el número máximo de señales portadoras, entonces esta dirección es rechazada y se vuelve a generar una nueva dirección para el símbolo particular.

ES 2 348 580 T3

En la figura 6 se muestra un generador 102.2 de direcciones para el modo 8k. Las partes del generador de direcciones para el modo 8k, mostradas en la figura 6, se corresponden con las mostradas para el modo 2k y, por tanto, para evitar repeticiones, solo se describirán las diferencias esenciales entre la figura 6 y la figura 5. Esencialmente, la diferencia entre la figura 6 y la figura 5 es que el registro 200.2 de desplazamiento con realimentación lineal tiene doce etapas de registro de desplazamiento para generar una dirección entre 0 y 8.191. De nuevo, el registro de desplazamiento se forma a partir de la operación xor entre las etapas de registro de desplazamiento seleccionadas de acuerdo con el polinomio generador. A continuación, la dirección se forma permutando el orden de los bits dentro del registro 200.2 de desplazamiento, el cual se determina según un orden predeterminado. De nuevo, se proporcionan el polinomio generador y el orden de permutación para el modo 8k, el cual difiere con respecto al modo 2k.

En resumen, para los modos 2k y 8k se define una palabra R'_i de $(N_r - 1)$ bits, con $N_r = \log_2 M_{MAX}$, en donde $M_{MAX} = 2.048$ en el modo 2K, y $M_{MAX} = 8.192$ en el modo 8K, usando un LFSR (Registro de Desplazamiento con Realimentación Lineal).

Los polinomios usados para generar esta secuencia son los siguientes:

$$\text{Modo 2K: } R'_i[9] = R'_{i-1}[0] \oplus R'_{i-1}[3]$$

$$\text{Modo 8K: } R'_i[11] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[4] \oplus R'_{i-1}[6]$$

en el que i varía de 0 a $M_{MAX} - 1$.

Una vez que se ha generado una palabra R'_i , la misma experimenta una permutación para producir otra palabra de $(N_r - 1)$ bits, denominada R_i . R_i se obtiene a partir de R'_i mediante las permutaciones de bits proporcionadas en las tablas 1 y 2.

TABLA 2

Permutación de bits para el modo 2K

Posiciones de bits de R'_i	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	0	7	5	1	8	2	6	9	3	4

TABLA 3

Permutación de bits para el modo 8K

Posiciones de bits de R'_i	11	10	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	5	11	3	0	10	8	6	9	2	4	1	7

Como ejemplo, esto significa que para el modo 2K, el bit número 9 de R'_i es enviado a la posición de bit número 0 de R_i .

A continuación, la dirección $H(q)$ se obtiene a partir de R_i mediante la siguiente ecuación:

$$H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j$$

La parte $(i \bmod 2) \cdot 2^{N_r-1}$ de la ecuación anterior está representada en la figura 5 y en la figura 6 por el bloque de conmutación T218.

A continuación se efectúa una comprobación de dirección sobre $H(q)$ para verificar que la dirección generada está dentro del intervalo de direcciones aceptables: si $(H(q) < N_{MAX})$, en donde $N_{MAX} = 1.512$ en el modo 2K y 6.048 en el modo 8K, entonces la dirección es válida. Si la dirección no es válida, se informa a la unidad de control y ésta intentará generar una nueva $H(q)$ incrementando el índice i .

ES 2 348 580 T3

La función del bloque de conmutación es garantizar que no se genera una dirección que supere N_{MAX} dos veces en una fila. En efecto, si se generase un valor excesivo, esto significa que el MSB (es decir, el bit de conmutación) de la dirección $H(q)$ era uno. Así pues, el siguiente valor generado tendrá un MSB fijado a cero, lo cual garantiza la producción de una dirección válida.

Las siguientes ecuaciones resumen el comportamiento global y ayudan a comprender la estructura de bucle de este algoritmo:

```

q = 0
para (i = 0; i < MMAX; i = i + 1)
    { H(q)=(i mod 2) · 2Ni-1 ∑j=0Ni-2 Ri(j) · 2j ;
    si (H(q)<NMAX) q = q+1; }
```

Intercalador de símbolos para el modo 4k

En la figura 7 se muestra un generador 102.3 de direcciones para el modo 4k, de acuerdo con la presente técnica. De nuevo, el generador de direcciones de la figura 7 se corresponde con el generador de direcciones mostrado en las figuras 5 y 6 y, por tanto, sólo se comentarán y explicarán las diferencias entre estas figuras. Tal como se muestra en la figura 7, el registro 200.3 de desplazamiento con realimentación lineal tiene once etapas de registro de desplazamiento. De nuevo, una puerta xor 202.3 está dispuesta para generar la secuencia pseudoaleatoria de bits. El circuito 210.3 de permutación proporciona la permutación del contenido del registro de desplazamiento para formar la dirección de un símbolo de datos de entrada con el fin de establecer una correspondencia sobre una de las señales portadoras COFDM.

El intercaldor de símbolos actúa sobre bloques de $N_{MAX} = 3.024$ símbolos de datos. ($M_{MAX} = 4.096$).

El polinomio usado para generar la secuencia de R'_i es:

$$R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$$

A partir del vector R'_i se obtiene un vector R_i mediante la permutación de bits ofrecida en la Tabla 4:

TABLA 4

Permutación de bits para el modo 4K

Posiciones de bits de R'_i	10	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	7	10	5	8	1	2	4	9	0	3	6

La entrada del intercaldor está definida como el vector $Y' = (y'_0, y'_1, y'_2, \dots, y'_{N_{max}-1})$.

El vector intercaldor $Y = (y_0, y_1, y_2, \dots, y_{N_{max}-1})$ está definido por:

$y_{H(q)} = y'_q$ para símbolos pares, para $q = 0, \dots, N_{MAX}-1$

$y_q = y'_{H(q)}$ para símbolos impares, para $q = 0, \dots, N_{MAX}-1$

Receptor

La figura 8 proporciona una ilustración ejemplificativa de un receptor que se puede usar con la presente técnica. Tal como se muestra en la figura 8, una señal COFDM es recibida por una antena 300 y detectada por un sintonizador 302, y convertida a un formato digital por un conversor 304 de analógico a digital. Un procesador 306 de supresión de intervalos de guarda suprime el intervalo de guarda de un símbolo COFDM recibido, antes que los datos sean recuperados del símbolo COFDM, usando un procesador 308 de Transformada Rápida de Fourier (FFT) en combinación con un circuito 310 de estimación y corrección de canales, en cooperación con una unidad decodificadora 311 de Señalización de Parámetros de Transmisión (TPS), según técnicas conocidas. Los datos demodulados se recuperan a partir de un desasignador 312 de correspondencias y se suministran a un desintercaldor interno 314 de símbolos, que funciona de manera que efectúa una inversión del establecimiento de la correspondencia del símbolo de datos recibido con el fin de volver a generar un flujo continuo de datos de salida con los datos desintercaldos.

El desintercalador 314 de símbolos se forma a partir de un aparato de procesado de datos tal como se muestra en la figura 9, con una memoria intercaladora 340 y un generador 342 de direcciones. La memoria intercaladora es como la mostrada en la figura 4, y funciona como ya se explicó anteriormente para efectuar la desintercalación utilizando conjuntos de direcciones generados por el generador 342 de direcciones. El generador 342 de direcciones está formado tal como se muestra en la figura 7, y está dispuesto para generar direcciones correspondientes con el fin de establecer correspondencias de los símbolos de datos recuperados de cada una de las señales subportadoras COFDM hacia un flujo continuo de datos de salida.

Las partes restantes del receptor de COFDM mostrado en la figura 8 están dispuestas para efectuar una decodificación de corrección de errores y una desintercalación con el fin de corregir errores y recuperar una estimación de los datos de la fuente. En particular, un desintercalador 316 de código interno y un decodificador interno 318 funcionan de manera que efectúan la decodificación del código convolucional interno introducido por el intercalador interno 30 y el codificador interno 28 del transmisor mostrado en la figura 1. Un desintercalador externo 320 y un decodificador externo 322 funcionan de manera que efectúan la decodificación del código Reed-Solomon con el fin de recuperar una estimación de los datos de la fuente 1, después de ser desaleatorizados por un desaleatorizador 324.

Una ventaja proporcionada por la presente técnica, tanto para el receptor como para el transmisor, es que un intercalador de símbolos y un desintercalador de símbolos que funcionen en los receptores y transmisores, se pueden conmutar entre el modo 2k, 8k y 4k cambiando los polinomios generadores y el orden de permutación. Por lo tanto, se proporciona una implementación flexible puesto que el intercalador y el desintercalador de símbolos se pueden formar tal como se muestra en las figuras 4 y 9, con un generador de direcciones como el ilustrado en cualquiera de las figuras 5, 6 ó 7. Por lo tanto, el generador de direcciones se puede adaptar a los diferentes modos cambiando los polinomios generadores y los órdenes de permutación indicados para cada uno de los modos 2k, 4k y 8k. Por ejemplo, esto se puede efectuar usando un cambio de software. Alternativamente, en otras formas de realización, una señal TPS incorporada, que indica el modo de la transmisión DVB-T, puede ser detectada en el receptor, en la unidad 311 de procesado de canales TPS, y puede ser usada para configurar automáticamente el desintercalador de símbolos según el modo detectado.

Sobre las formas de realización descritas anteriormente se pueden efectuar varias modificaciones sin apartarse por ello del alcance de la presente invención. En particular, la representación ejemplificativa del polinomio generador y del orden de permutación, que se han usado para representar aspectos de la invención, no están destinadas a ser limitativas, y se amplían a formas equivalentes del polinomio generador y del orden de permutación.

Tal como se observará, el transmisor y el receptor mostrados en las figuras 1 y 8, respectivamente, se proporcionan únicamente a título ilustrativo, y no limitativo. Por ejemplo, se observará que se puede cambiar la posición del intercalador de símbolos y del desintercalador, por ejemplo con respecto al intercalador de bits y al asignador y al desasignador de correspondencias. Tal como se observará, el efecto del intercalador y del desintercalador no cambia por su posición relativa, aunque el intercalador puede estar intercalando símbolos I/Q en lugar de vectores de v bits. En el receptor se puede efectuar un cambio correspondiente. Por consiguiente, el intercalador y el desintercalador pueden estar trabajando sobre diferentes tipos de datos, y pueden estar situados de manera diferente a la posición descrita en las formas de realización ejemplificativas.

Tal como se mencionó anteriormente, formas de realización de la presente invención hallan aplicación con normativas DVB, tales como DVB-T y DVB-H. Por ejemplo, se pueden usar formas de realización de la presente invención en un transmisor o receptor que funcionen de acuerdo con la normativa DVB-H en terminales móviles portátiles. Los terminales móviles pueden estar integrados con teléfonos móviles (ya sean de la generación segunda, tercera o superior) o Asistentes Personales Digitales, o PCs de tipo *Tablet*, por ejemplo. Dichos terminales móviles pueden ser capaces de recibir señales compatibles con DVB-H ó DVB-T dentro de edificios o en movimiento, por ejemplo, en automóviles o trenes, incluso a velocidades elevadas. Los terminales móviles pueden estar alimentados, por ejemplo, mediante baterías, la red eléctrica o fuentes de alimentación DC de bajo voltaje, o se pueden alimentar desde una batería de automóvil. Los servicios que puede proporcionar la DVB-H pueden incluir voz, mensajería, navegación en internet, radio, imágenes de vídeo estáticas y/o en movimiento, servicios de televisión, servicios interactivos, vídeo o vídeo a la carta. Los servicios podrían funcionar en combinación mutua. Se observará que la presente invención no se limita a la aplicación con la DVB, y se puede ampliar a otras normativas de transmisión o recepción, tanto fijas como móviles.

Referencias

[1] EN 300 744, "Framing structure, channel coding and modulation for digital terrestrial television", ETSI.

REIVINDICACIONES

1. Aparato de procesamiento de datos que se puede hacer funcionar para establecer correspondencias de símbolos de entrada, que van a ser comunicados, sobre un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia, OFDM, comprendiendo el aparato de procesamiento de datos

una memoria intercaladora que se puede hacer funcionar para introducir en la misma el número predeterminado de símbolos de datos para el establecimiento de correspondencias sobre las señales portadoras OFDM, y leer los símbolos de datos para las portadoras OFDM con el fin de efectuar el establecimiento de correspondencias, efectuándose la lectura en un orden diferente al de la introducción, determinándose el orden a partir de un conjunto de direcciones, con el resultado de que los símbolos de datos son intercalados en las señales portadoras,

un generador de direcciones que se puede hacer funcionar para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada con el fin de indicar una de las señales portadoras sobre la cual se va a establecer la correspondencia del símbolo de datos, comprendiendo el generador de direcciones

un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro, y que se puede hacer funcionar para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador,

un circuito de permutación que se puede hacer funcionar para recibir el contenido de las etapas del registro de desplazamiento, y para permutar los bits presentes en las etapas del registro según un orden de permutación con el fin de formar una dirección de una de las portadoras OFDM, y

una unidad de control que se puede hacer funcionar en combinación con un circuito de comprobación de direcciones para volver a generar una dirección cuando una dirección generada supera una dirección válida máxima determinada por el número predeterminado de portadoras, **caracterizado** porque

el número predeterminado de señales portadoras OFDM es un máximo de cuatro mil noventa y seis,

el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección de once bits $R_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

2. Aparato de procesamiento de datos según la reivindicación 1, en el que la memoria intercaladora se puede hacer funcionar para efectuar el establecimiento de correspondencias de los símbolos de datos de entrada sobre las señales portadoras para símbolos OFDM pares introduciendo los símbolos de datos de acuerdo con el conjunto de direcciones generado por el generador de direcciones y leyéndolos en un orden secuencial, y para símbolos OFDM impares, introduciendo los símbolos en la memoria en un orden secuencial y leyendo los símbolos de datos de la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones.

3. Transmisor para transmitir datos utilizando el Multiplexado por División Ortogonal de Frecuencia, OFDM, incluyendo el transmisor un aparato de procesamiento de datos de acuerdo con cualquiera de las reivindicaciones anteriores.

4. Transmisor según la reivindicación 3, en el que el transmisor se puede hacer funcionar para transmitir datos de acuerdo con la normativa de Radiodifusión de Vídeo Digital Terrestre o de Radiodifusión de Vídeo Digital para Portátiles.

5. Aparato de procesamiento de datos que se puede hacer funcionar para desasignar correspondencias de símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia, OFDM, hacia un flujo continuo de símbolos de salida, comprendiendo el aparato de procesamiento de datos

una memoria desintercaladora que se puede hacer funcionar para introducir el número predeterminado de símbolos de datos desde las señales portadoras OFDM, y para leer los símbolos de datos hacia el flujo continuo de símbolos de salida con el fin de efectuar la desasignación de correspondencias, efectuándose la lectura en un orden diferente al de la introducción, determinándose el orden a partir de un conjunto de direcciones, con el resultado de que los símbolos de datos son desintercalados de las señales portadoras OFDM,

un generador de direcciones que se puede hacer funcionar para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de datos recibido con el fin de indicar la señal portadora OFDM desde la

ES 2 348 580 T3

cual se va a desasignar la correspondencia del símbolo de datos recibido hacia el flujo continuo de símbolos de salida, comprendiendo el generador de direcciones

5 un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro, y que se puede hacer funcionar para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador,

10 un circuito de permutación que se puede hacer funcionar para recibir el contenido de las etapas del registro de desplazamiento, y para permutar los bits presentes en las etapas del registro según un orden de permutación, con el fin de formar una dirección de una de las portadoras OFDM, y

15 una unidad de control que se puede hacer funcionar en combinación con un circuito de comprobación de direcciones para volver a generar una dirección cuando una dirección generada supera una dirección válida máxima determinada por el número predeterminado de portadoras, **caracterizado** porque

el número predeterminado de señales portadoras OFDM es un máximo de cuatro mil noventa y seis,

20 el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección de once bits $R_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

25	$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
	$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

30 6. Aparato de procesado de datos según la reivindicación 5, en el que la memoria desintercaladora está dispuesta para efectuar la desasignación de correspondencias de los símbolos de datos recibidos desde las señales portadoras hacia el flujo continuo de datos de salida para símbolos OFDM pares, introduciendo los símbolos de datos según un orden secuencial y leyendo los símbolos de datos de la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones, y para símbolos OFDM impares introduciendo los símbolos en la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones y leyendo los símbolos de datos desde la memoria según un orden secuencial.

35 7. Receptor para recibir datos desde una señal modulada con Multiplexado por División Ortogonal de Frecuencia, OFDM, incluyendo el receptor un aparato de procesado de datos según cualquiera de las reivindicaciones 5 ó 6.

40 8. Receptor según la reivindicación 7, en el que el receptor se puede hacer funcionar para recibir datos que han sido modulados de acuerdo con la Normativa de Radiodifusión de Vídeo Digital Terrestre o para Portátiles.

45 9. Método para establecer correspondencias de símbolos de entrada, que van a ser comunicados, sobre un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia, OFDM, comprendiendo el método

introducir el número predeterminado de símbolos de datos para el establecimiento de correspondencias sobre las señales portadoras OFDM,

50 leer los símbolos de datos para las portadoras OFDM, con el fin de efectuar el establecimiento de correspondencias, efectuándose la lectura en un orden diferente al de la introducción, determinándose el orden a partir de un conjunto de direcciones, con el resultado de que los símbolos de datos son intercalados en las señales portadoras,

55 generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada con el fin de indicar una de las señales portadoras sobre la cual se va a establecer la correspondencia del símbolo de datos, comprendiendo la generación del conjunto de direcciones

utilizar un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro, para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador,

60 utilizar un circuito de permutación que se puede hacer funcionar para recibir el contenido de las etapas de registro de desplazamiento con el fin de permutar los bits presentes en las etapas de registro según un orden de permutación para formar una dirección de una de las portadoras OFDM, y

65 volver a generar una dirección cuando una dirección generada supera una dirección válida máxima determinada por el número predeterminado de portadoras, **caracterizado** porque

el número predeterminado de señales portadoras OFDM es un máximo de cuatro mil noventa y seis,

el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección de once bits $R'_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

10. Método para desasignar correspondencias de símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia, OFDM, hacia un flujo continuo de símbolos de salida, comprendiendo el método

introducir el número predeterminado de símbolos de datos desde las señales portadoras OFDM,

leer los símbolos de datos hacia el flujo continuo de símbolos de salida para efectuar la desasignación de correspondencias, efectuándose la lectura en un orden diferente al de la introducción, determinándose el orden a partir de un conjunto de direcciones, con el resultado de que los símbolos de datos son desintercalados de las señales portadoras OFDM,

generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos recibidos, con el fin de indicar la señal portadora OFDM desde la cual se va a desasignar la correspondencia del símbolo de datos recibido hacia el flujo continuo de símbolos de salida, comprendiendo la generación del conjunto de direcciones

utilizar un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador,

utilizar un circuito de permutación para recibir el contenido de las etapas del registro de desplazamiento, y para permutar los bits presentes en las etapas del registro según un orden de permutación con el fin de formar una dirección de una de las portadoras OFDM, y

volver a generar una dirección cuando una dirección generada supera una dirección válida máxima determinada por el número predeterminado de portadoras, **caracterizado** porque

el número predeterminado de señales portadoras OFDM es un máximo de cuatro mil noventa y seis,

el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección de once bits $R'_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

11. Generador de direcciones para ser utilizado con la transmisión o recepción de símbolos de datos intercalados sobre un número predeterminado de señales portadoras de un símbolo Multiplexado por División Ortogonal de Frecuencia, OFDM, pudiéndose hacer funcionar el generador de direcciones para generar un conjunto de direcciones, siendo generada cada dirección para cada uno de los símbolos de datos con el fin de indicar una de las señales portadoras sobre la cual se va a asignar o desasignar la correspondencia del símbolo de datos, comprendiendo el generador de direcciones

un registro de desplazamiento con realimentación lineal que incluye un número predeterminado de etapas de registro, y que se puede hacer funcionar para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador,

un circuito de permutación que se puede hacer funcionar para recibir el contenido de las etapas del registro de desplazamiento, y para permutar los bits presentes en las etapas del registro según un orden de permutación con el fin de formar una dirección de una de las portadoras OFDM, y

una unidad de control que se puede hacer funcionar en combinación con un circuito de comprobación de direcciones, para volver a generar una dirección cuando una dirección generada supera una dirección válida máxima determinada por el número predeterminado de portadoras, **caracterizado** porque

el número predeterminado de señales portadoras OFDM es un máximo de cuatro mil noventa y seis,

ES 2 348 580 T3

el registro de desplazamiento con realimentación lineal tiene once etapas de registro con un polinomio generador para el registro de desplazamiento con realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección de once bits $R_i[n]$ para el símbolo de datos i-ésimo a partir del bit presente en la etapa de registro n-ésima $R'_i[n]$ de acuerdo con la tabla:

$R'_i[n]$ para n =	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para n =	7	10	5	8	1	2	4	9	0	3	6

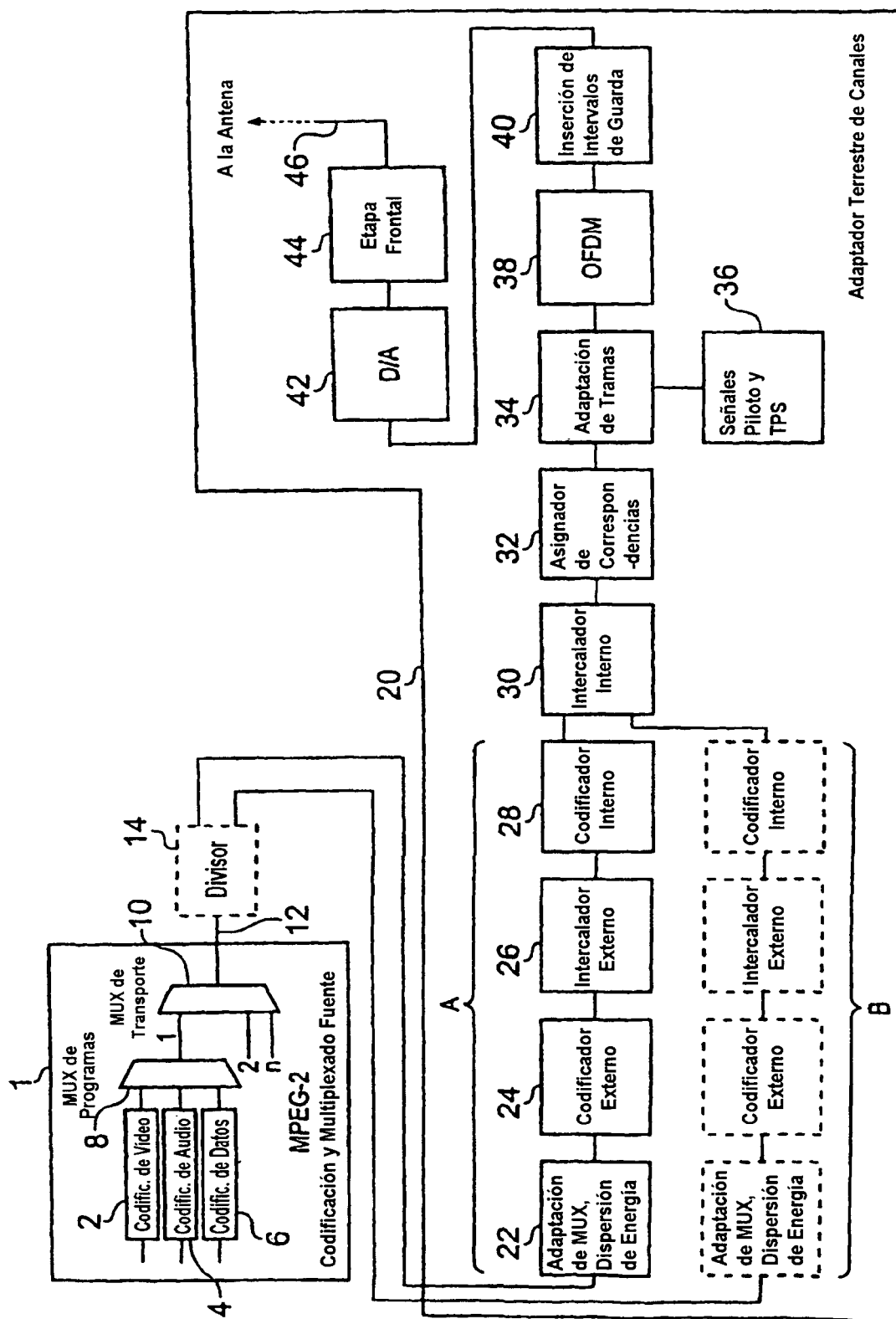


Fig. 1

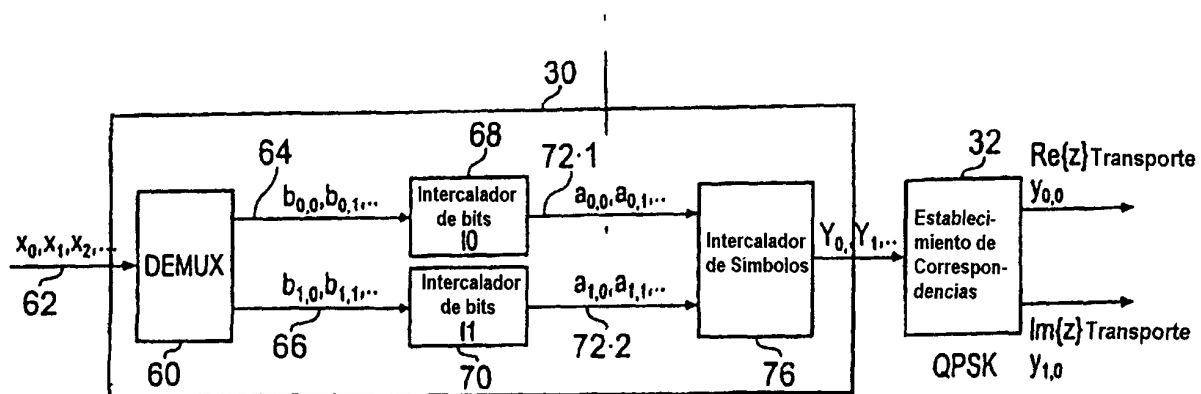


Fig. 2

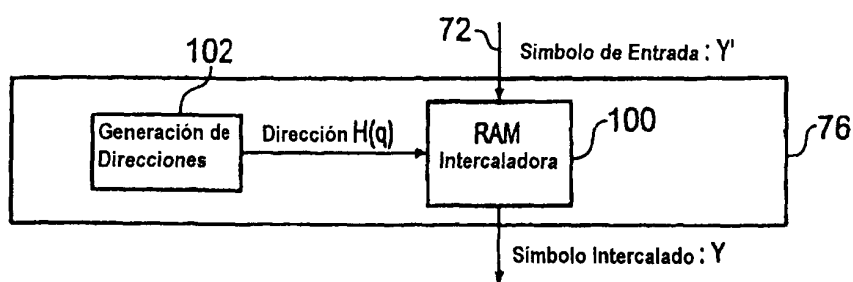


Fig. 3

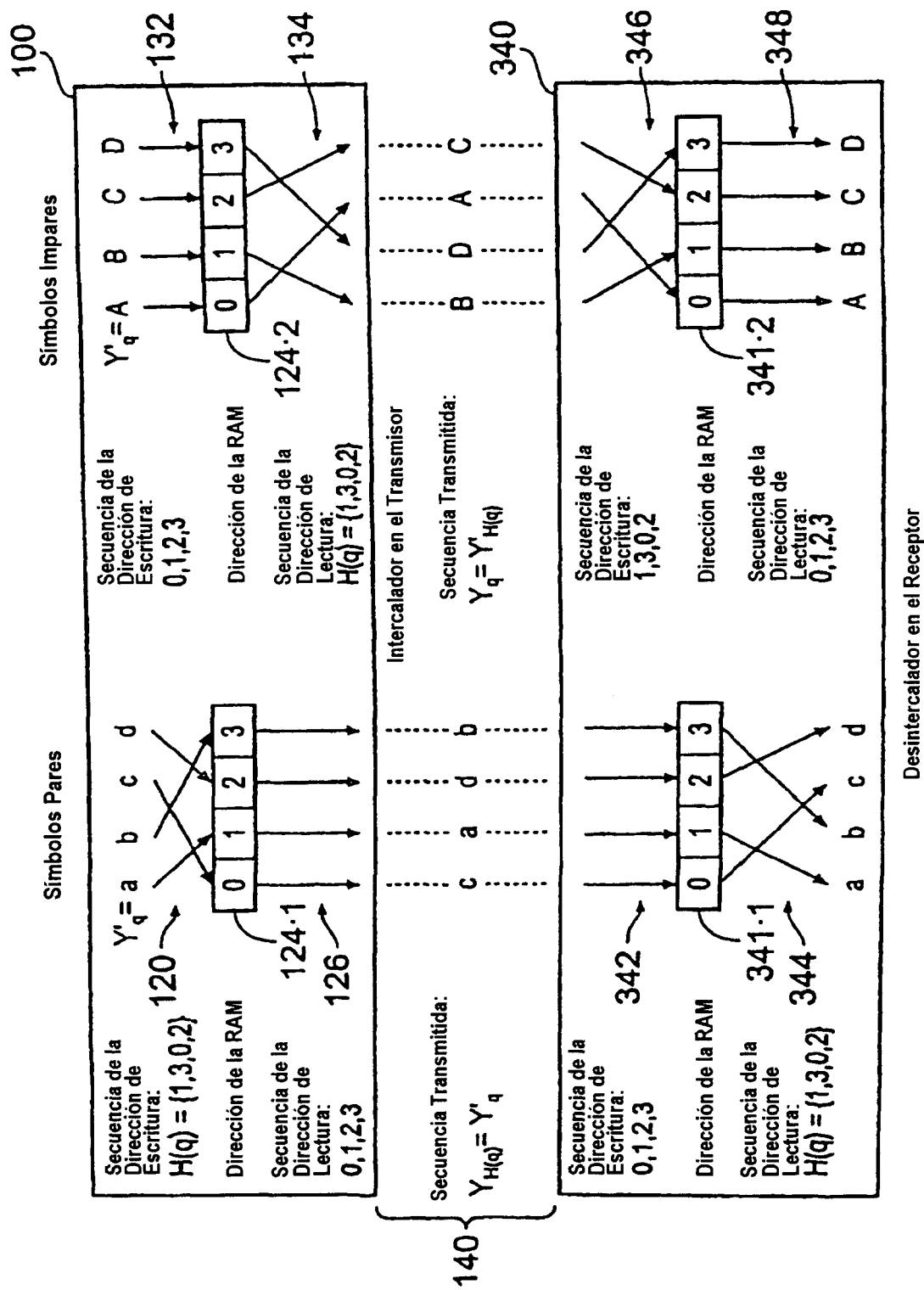


Fig. 4

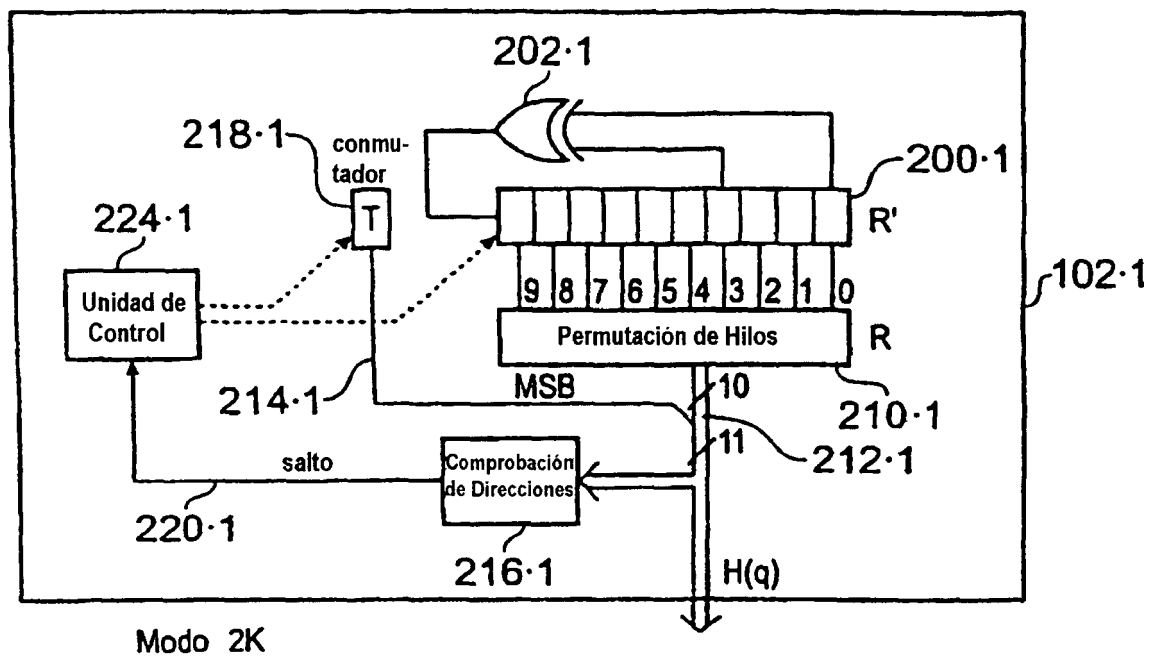


Fig. 5

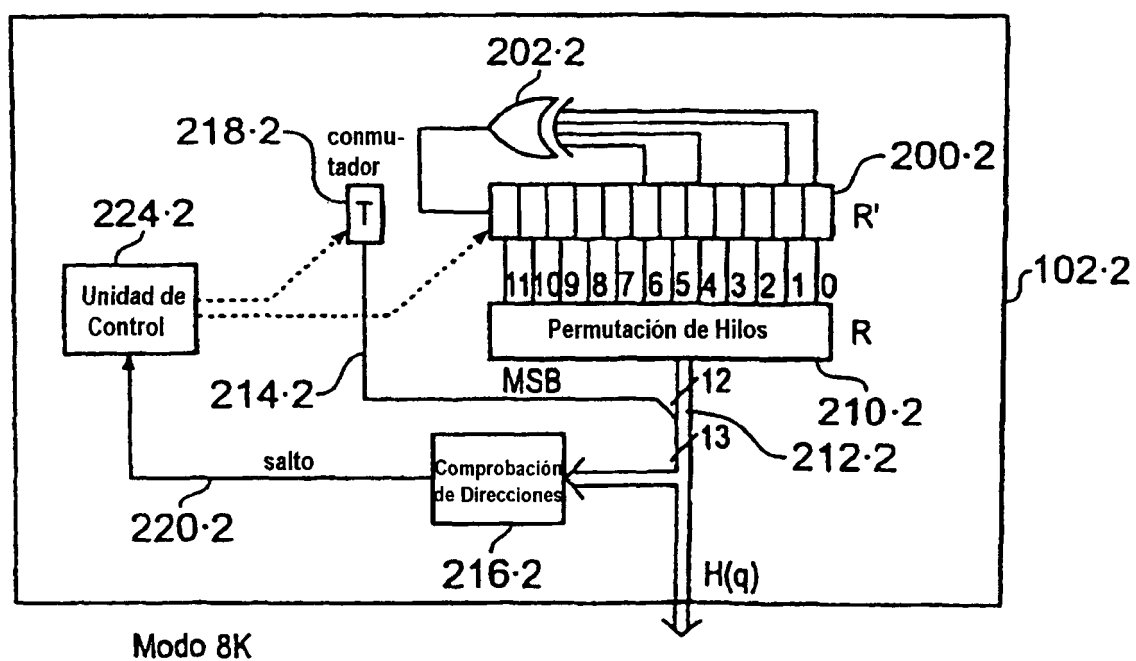


Fig. 6

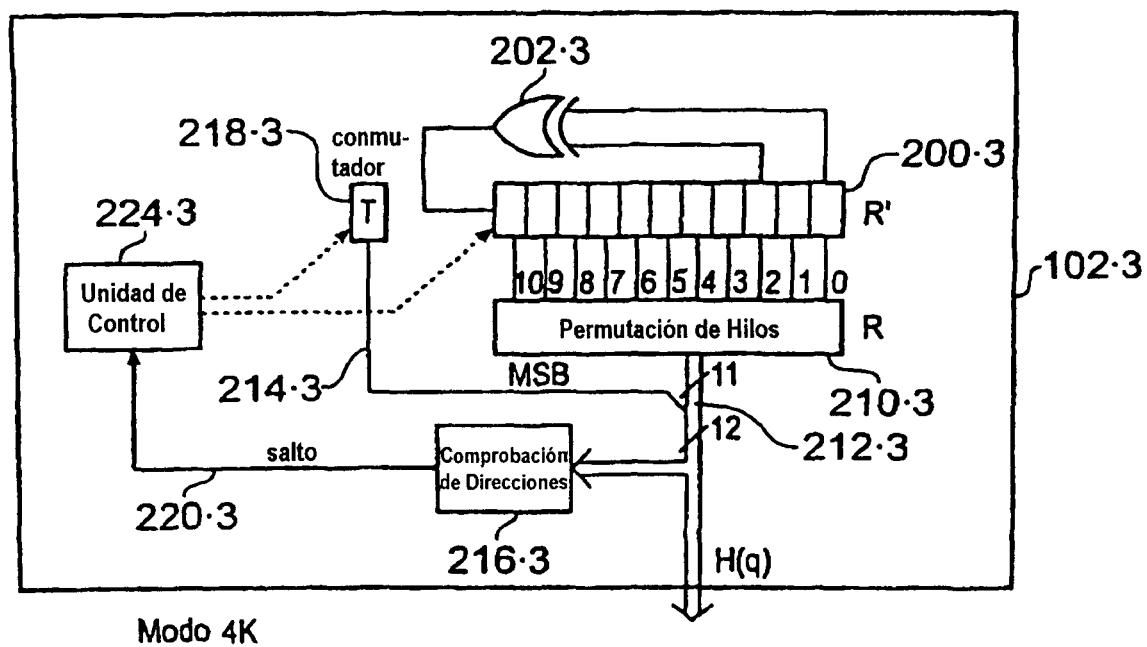


Fig. 7

