



(12) 发明专利

(10) 授权公告号 CN 101454875 B

(45) 授权公告日 2011.01.19

(21) 申请号 200780019709.4
 (22) 申请日 2007.05.24
 (30) 优先权数据
 60/809,881 2006.05.31 US
 11/726,290 2007.03.21 US
 (85) PCT申请进入国家阶段日
 2008.11.28
 (86) PCT申请的申请数据
 PCT/US2007/012603 2007.05.24
 (87) PCT申请的公布数据
 W02007/142911 EN 2007.12.13
 (73) 专利权人 康宁股份有限公司
 地址 美国纽约州
 (72) 发明人 J·G·库亚德 P·勒于得
 S·A·瓦隆
 (74) 专利代理机构 上海专利商标事务所有限公
 司 31100
 代理人 项丹

(51) Int. Cl.
H01L 21/268 (2006.01)
H01L 21/762 (2006.01)
H01L 21/00 (2006.01)
 (56) 对比文件
 US 2004/0232488 A1, 2004.11.25, 全文.
 US 6534380 B1, 2003.03.18, 说明书第 4 栏
 第 65 行 - 第 10 栏第 2 行, 附图 3.
 US 2004/0055999 A1, 2004.03.25, 说明书第
 [0012]-[0029] 段.
 审查员 甄丽娟

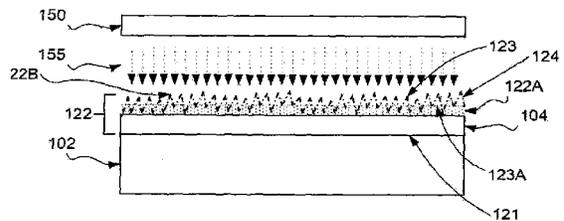
权利要求书 1 页 说明书 13 页 附图 7 页

(54) 发明名称

使用辐照退火制造绝缘体上半导体结构的方法

(57) 摘要

用于绝缘体上半导体 (SOI) 结构的系统和方法及其产品, 包括对至少一个未整饰的表面进行激光退火工艺。制造 SOI 结构还可包括对施主半导体晶片的注入表面进行离子注入工艺以在施主半导体晶片产生脱落层; 将该脱落层的注入表面与绝缘体衬底接合; 将脱落层从施主半导体晶片分离, 从而使至少一个裂开表面露出; 以及对至少一个裂开表面进行激光退火工艺。



1. 一种形成绝缘体上半导体结构的方法,包括:

对晶体施主半导体晶片的注入表面进行离子注入工艺,以产生所述施主半导体晶片的脱落层;

将脱落层的所述注入表面与绝缘体衬底接合;和

将所述脱落层与所述施主半导体晶片分离,从而露出脱落层的一个裂开表面,露出施主半导体晶片的一个裂开表面,并留下接合在绝缘体衬底上的脱落层;以及

在分离脱落层的步骤之后,对脱落层的裂开表面进行辐照退火工艺。

2. 如权利要求1所述的方法,其特征在于,该方法包括:在分离脱落层的步骤之后,对所述施主半导体晶片的裂开表面进行辐照退火工艺。

3. 如权利要求1或2所述的方法,其特征在于,所述辐照退火工艺包括对至少一个裂开表面进行激光辐照。

4. 如权利要求1或2所述的方法,其特征在于,所述辐照退火工艺包括:首先对至少一个裂开表面进行第一激光辐照,然后对至少一个裂开表面进行第二激光辐照,所述第二激光辐照的强度低于所述第一激光辐照。

5. 如权利要求1所述的方法,其特征在于,在对脱落层的裂开表面进行辐照退火工艺的步骤之前,将所述整个脱落层加热至从 100°C 到 $T_{\text{sp}}-100^{\circ}\text{C}$ 的升高的温度,其中 T_{sp} 是所述绝缘体上半导体结构中包含的玻璃的应变点,或所述绝缘体上半导体结构中具有最低熔化温度的组分的熔点。

6. 如权利要求1所述的方法,其特征在于,所述接合步骤包括:

对所述绝缘体衬底和所述施主半导体晶片中的至少一个加热;

使所述绝缘体衬底与所述施主半导体晶片的脱落层直接或间接接触;以及

在所述绝缘体衬底和所述施主半导体晶片上施加电压电势以促使接合。

使用辐照退火制造绝缘体上半导体结构的方法

技术领域

[0001] 本发明涉及使用包括辐照退火尤其是激光退火用于对半导体层整饰的改进工艺制造绝缘体上半导体 (SOI) 结构的系统、方法和产品。

[0002] 背景技术

[0003] 迄今为止,在绝缘体上半导体结构中最普遍使用的半导体材料是硅。这种结构在文献中被称为绝缘体上的硅结构,并将缩写“SOI”用于这种结构。对于高性能薄膜晶体管、太阳能电池、图像传感器、及诸如有源矩阵显示器之类的显示器,SOI 技术正变得日益重要。SOI 结构可包括在绝缘材料上的基本为单晶硅的薄层,其厚度一般为 0.05-0.3 微米 (50-300nm),但在一些情况下有 20 微米 (20000nm) 厚的薄层。

[0004] 为便于介绍,以下的讨论有时按照 SOI 结构的术语进行。参考这种特定类型的 SOI 结构是以便于对本发明解释,而不打算且不应被解释为以任何方式限制本发明的范围。本文使用的缩写 SOI 泛指绝缘体上的半导体结构,包括但不限于绝缘体上的硅结构。类似地,缩写 SiO₂ 一般指玻璃上是半导体结构,包括但不限于玻璃上的硅结构。术语 SiO₂ 还旨在包括玻璃-陶瓷上的半导体结构,包括但不限于玻璃-陶瓷上的硅结构。缩写 SOI 包括 SiO₂ 结构。

[0005] 获得 SOI 结构晶片的各种方式包括 (1) 在晶格匹配的衬底上外延生长硅 (Si); (2) 将单晶硅晶片与另一个其上已生长 SiO₂ 氧化物层的硅晶片接合,然后对顶部的晶片向下抛光或刻蚀至例如 0.05 至 0.3 微米 (50-300nm) 的单晶硅层;以及 (3) 离子注入方法,该方法中,注入氢离子或氧离子,在注入氧离子的情况形成嵌埋在硅晶片中的氧化物层,其上覆盖硅,或在注入氢离子的情况从一个硅晶片分离 (脱落) 出与具有氧化物层的另一个 Si 晶片接合的薄硅层。

[0006] 前两种方法即外延生长和晶片-晶片接合在成本和/或接合强度和耐久度方面没有得到令人满意的结构。涉及离子注入的后一种方法已经引起了一些注意,特别是氢离子注入已被认为更有优势,因为它所需的注入能量通常比氧离子注入所需的能量低 50%,并且所需的剂量减小两个数量级。

[0007] 美国专利第 5,374,564 号公开了一种使用热工艺在衬底上获得单晶硅薄膜的工艺。对具有平坦表面的硅晶片进行以下步骤:(i) 通过离子装置轰击硅晶片表面注入离子,形成气态微气泡层,限定硅晶片下部区域和构成薄硅膜的上部区域;(ii) 使硅晶片的平坦表面与硬质材料层 (诸如绝缘氧化物材料) 接触;以及 (iii) 在高于进行离子轰击的温度下对硅晶片和绝缘材料的组件进行热处理的第三阶段。第三阶段采用足以将硅薄膜和绝缘材料接合到一起的温度,以在微气泡中产生压力效果,并引起硅薄膜和硅晶片的剩余物质之间分离。因为高温步骤,这种工艺不适合于低成本玻璃或玻璃-陶瓷衬底。

[0008] 美国专利申请公报第 2004/0229444 号公开了一种制造 SiO₂ 结构的方法。该方法包括以下步骤:(i) 使硅晶片表面接触氢离子注入以产生接合表面;(ii) 使晶片的接合表面与玻璃衬底接触;(iii) 对晶片和玻璃衬底施加压力、温度及电压以促进它们之间的接合;以及 (iv) 冷却该结构以促使玻璃衬底和硅薄层与硅晶片分离。

[0009] 刚脱落之后所得的 SOI 结构可能呈现出过大的表面粗糙度（例如，约 10nm 或更大）、过大的硅层厚度（即使该层被认为“薄”时）、多余的氢离子、以及对硅晶体层的注入损害（例如，由于形成非晶化的硅层）。因为 SiO₂ 材料的主要优点之一在于膜的单晶本质，所以必须恢复或去除这种晶格损害。其次，在接合工艺期间没有完全去除来自注入物的氢离子，而且因为氢原子是电活性的，所以必须将它们从膜排除以确保器件稳定工作。最后，硅层的裂开作用产生粗糙的表面，已知这会使晶体管的运行劣化，所以应在器件制造之前将其表面粗糙度减小至优选小于 1nm R_a。

[0010] 这些问题可以分别处理。例如，首先可将厚硅膜（500nm）转移到玻璃上。然后通过抛光去除上部 420nm 的部分，以恢复表面光洁度（finish）并消除硅上的受损区。然后将剩余硅膜在炉子中在 600°C 下退火最多 8 小时，以扩散出残余的氢。

[0011] 一些人已建议在将硅薄膜从硅材料晶片剥离之后使用化学机械抛光（CMP）来进一步处理 SOI 结构。然而，不利地是，在抛光过程中 CMP 工艺不能在硅薄膜表面上均匀地去除材料。对于半导体薄膜常规的表面不均匀度（标准偏差 / 平均去除厚度）在 3-5% 范围之内。当硅膜的更多厚度被去除时，膜厚度的差异相应地变差。

[0012] 对于一些玻璃上硅的应用，CMP 工艺的上述缺点尤其是个问题，因为在一些情况下，需要去除厚达约 300-400nm 的材料以获得所需的硅膜厚度。例如，在薄膜晶体管（TFT）制造工艺中，需要硅膜厚度在 100nm 或更小的范围内。而且，TFT 结构还需要低的表面粗糙度。

[0013] CMP 工艺的另一个问题是当对矩形 SOI 结构（例如具有锐角的 SOI 结构）抛光时它呈现出相当差的结果。实际上，相比于 SOI 结构中心处的表面不均匀度其弯角处的上述表面不均匀度被放大。再者，当考虑大的 SOI 结构时（例如用于光电应用），所得的矩形 SOI 结构对常规 CMP 设备（通常设计用于 300mm 标准晶片尺寸）来说太大。成本也是 SOI 结构的商业化应用的一个重要考虑因素。然而，CMP 工艺在时间和金钱上都是高费用的。如果需要能容纳大尺寸 SOI 结构的非常规的 CMP 设备，那么会明显加剧成本问题。

[0014] 另外，会使用炉内退火（FA）以去除所有残留的氢。但是，高温退火不适合于低成本玻璃或玻璃-陶瓷衬底。而更低温度退火（低于 700°C）需要更长的时间来去除残留氢，而且不能有效修复由离子注入引起的晶体损害。而且，CMP 和炉内退火都增加了成本并降低了制造生产率。因此，需要在退火之前至少部分去除氢以缩短退火步骤的时间。

[0015] 因此，希望能获得可与 CMP（可能与炉内退火组合）的结果可比拟或更好的结果，但没有 CMP 或炉内退火及它们相关缺点。

[0016] 发明内容

[0017] 根据本发明的一个或更多实施方式，形成绝缘体上半导体结构的方法包括：对晶体施主半导体晶片的注入表面进行离子注入工艺，以产生所述施主半导体晶片的脱落层；将脱落层的所述注入表面与绝缘体衬底接合；并将所述脱落层与所述施主半导体晶片分离，从而露出脱落层的一个裂开表面，露出施主半导体晶片的一个裂开表面，并留下接合在绝缘体衬底上的脱落层；以及在分离脱落层的步骤之后，对脱落层的一个裂开表面进行辐照退火工艺。根据一个实施方式，辐照退火工艺包括激光退火工艺。根据另一个实施方式，辐照退火工艺包括微波退火工艺。

[0018] 根据本发明的一个或更多实施方式，形成绝缘体上半导体结构的系统、方法和装

置包括：晶体对晶体施主半导体晶片的注入表面进行离子注入工艺，以在该施主半导体晶片产生脱落层；使该脱落层的注入表面与绝缘体衬底接合；将脱落层与施主半导体晶片分离，从而露出至少一个裂开表面；以及对该至少一个裂开表面进行辐照退火工艺。

[0019] 辐照退火工艺将硅层的至少一部分加热到接近或超过其熔点，能够使捕获的氢的至少一部分逃逸，并当材料冷却时修复对晶格的损害。而且，由于高温时原子迁移率升高，或因为如果材料被加热到液态时的表面张力，而减小了初始表面的粗糙度。因此，对于结合炉内退火 (FA) 的 CMP 的上述缺点，根据本发明使用诸如受激准分子激光退火 (ELA) 或微波退火之类的辐照退火有可能克服 CMP 的缺点并减少除氢所需的退火时间。

[0020] 至少一个裂开的表面可包括晶体施主半导体晶片的的第一裂开表面和脱落层的第二裂开表面。激光退火工艺可应用于脱落层的第二裂开表面和 / 或施主半导体晶片的第一裂开表面。

[0021] 激光退火工艺可包括使至少一个裂开表面经受受激准分子激光。举例来说，受激准分子激光可包括作为增益介质的真正受激的二聚物或激基复合物，诸如氯化氙 XeCl。在辐照源或激光产生制造所需效果的足够功率的范围内，可使用其它增益介质的辐照源和激光代替准分子激光。优选每个脉冲或每次曝光的辐照能量密度应当足以熔化部分半导体层，但不应当完全溶解该半导体层。根据本发明工艺的某些实施方式，所处理的表面首先进行第一激光辐照，接着进行辐射强度小于第一激光辐照的第二激光辐照。

[0022] 应当选择辐照波长以使半导体层部分熔化。但是，希望晶体层的下层部分不熔化。因此，光穿透到半导体材料中的深度相比于半导体层的厚度不能太大。如同下文参考示例数据所讨论的，当晶体硅半导体层厚度约为 500nm 时，波长为约 308nm (XeCl 激光)、高于约 800mJ/cm² 阈值的每个脉冲的能量密度可导致表面粗糙度和晶体质量有可观测到的改善。预期半导体组成和厚度的各组合都具有各自实现所需效果的能量阈值。因此，使用更薄半导体硅层时应将能量阈值减小到 800mJ/cm² 以下，同时保持其它参数恒定。

[0023] 辐照和激光领域的普通技术人员有能力选择在半导体材料中具有合适的穿透深度并达到最小功率阈值的辐照源和激光，同时使该激光在足够低的功率水平运行以防止损坏或完全熔化该半导体层。类似地，虽然可能不是最好，但是相信能以组合或按顺序使用多个可能不同增益介质的辐照源或激光来实现所需结果。

[0024] 注意施主半导体晶片可以是结构的一部分，所述结构包括基本为单晶的施主半导体晶片和任选地包括设置在该施主半导体晶片上的外延半导体层。因此，脱落层（例如，与绝缘体衬底结合并与施主半导体结构分离的层）基本上是由单晶施主半导体晶片材料形成的。或者，脱落层基本上可由外延半导体层（而且可能还包括一些单晶施主半导体晶片材料）形成。

[0025] 上述激光退火工艺可应用到脱落层上而与该层是基本上由单晶施主半导体晶片材料形成还是由外延半导体层形成无关。

[0026] 在一个或多个实施方式中，接合步骤可包括：对至少一个绝缘体衬底和施主半导体晶片加热；使该绝缘体衬底与施主半导体晶片的脱落层直接接触或间接接触；以及在该绝缘体衬底和该施主半导体晶片上施加电压电势以促使接合。将该绝缘体衬底和该半导体晶片的温度升高到绝缘体衬底的应变点的约 150°C 之内。可将该绝缘体衬底和该半导体晶片的温度升高到不同温度。该绝缘体衬底和该半导体晶片上的电压电势在约 100 到 10000

伏特之间。可引入应力以使大致在脱落层处发生裂缝。相对于周围的晶片,氢缺陷相的热和微分热膨胀系数导致脱落层在氢缺陷相处裂开。其结果是与绝缘体接合的硅薄膜。

[0027] 在阅读对技术的详细描述之后并相对于现有 SiO₂ 工艺可以很好理解本发明的优点。尽管如此,本发明的一个或多个实施方式包括以下主要优点:更薄的硅膜的转移;具有高晶体质量的更均匀的硅膜;快速制造的产量;提高的制造生产率;减少污染;以及大衬底的易量测性 (scalability)。

[0028] 或者,将厚硅膜转移到绝缘体衬底,然后进行抛光以去除受损的表面。对于非常薄的膜很难控制该过程。因为如本发明中所描述在该过程中没有去除材料,所以硅薄膜可以直接转移。

[0029] 极需要均匀的膜。此外,因为在该过程中没有去除材料,所以该硅膜厚度均匀性由离子注入决定。已经显示这种硅膜相当均匀,其标准偏差约为 1nm。相比之下,抛光通常造成膜厚度 5% 去除量的偏差。

[0030] 提高制造生产率对于减少浪费和降低成本同样重要。通过以一个工艺步骤代替两个工艺步骤,预期能提高总体制造生产率。如所预期的,如果抛光过程的步骤产率较低,这将是特别确切的。虽然已知对非晶形硅膜的受激准分子激光结晶的产率较低,但是因为硅的单晶本质在这种特定情况下反过来是真实的。因为膜的晶体本质,预期工艺窗口会很大,而且因此预期产率会很高。

[0031] 因为半导体的敏感特性,污染会不利地影响性能,所以非常需要减少污染。考虑到这点,激光工艺比用磨料浆进行抛光更清洁。而且相比于长时间的热退火工艺,在快速激光脉冲期间减少了污染物的扩散。当制造电子器件时这是一个重要因素。

[0032] 该工艺容易扩大到大面积。目前受激准分子激光退火已被显示器制造商应用到尺寸最大至 730mm×920mm (Gen4) 的衬底。当在激光束下扫描衬底时可容易地增大衬底尺寸。当用户的衬底尺寸需求增大时这种可量测性能够延长产品寿命。相比之下,对于更大衬底尺寸,表面抛光和炉内退火变得更加困难。

[0033] 当结合附图对本发明进行描述时,对本领域普通技术人员将更清楚其它方面、特征、优点等。

附图说明

[0034] 出于说明本发明的各方面的目的,示出了当前优选的附图形式,然而,应当理解,本发明不限于所示精确设置和手段,而应当仅由权利要求书来限定。

[0035] 图 1 是图示根据本发明的一个或多个实施方式的 SOI 器件结构的框图。

[0036] 图 2 是说明为制造图 1 的 SOI 结构进行的工艺步骤的流程图。

[0037] 图 3-6 是采用图 2 的工艺形成的中间结构和最终结构的框图。

[0038] 图 7 是激光退火之后的 SOI 结构的框图。

[0039] 图 8 图示说明形成绝缘体上半导体结构的工艺步骤的流程图。

[0040] 图 9 示出在激光退火之前的未完成的示例半导体层的原子力显微图像。

[0041] 图 10 示出图 9 的同样半导体层在激光退火之后的原子力显微图像。

[0042] 图 11A 和 11B 分别示出示例的半导体层在退火之前和退火之后的透射电子显微 (TEM) 截面图像。

[0043] 图 12A 和 12B 分别示出示例的半导体层在退火之前和退火之后的扫描电子显微 (SEM) 平面图像。

[0044] 图 13 是根据本发明的预激光退火样品的光反射比数据相对于激光退火后样品的光反射比数据的曲线图。

具体实施方式

[0045] 除非另外说明,在说明书和权利要求书中所使用的诸如那些表示组分的重量百分比、尺寸、及某些物理性质的所有数字应被理解为在所有情况都用术语“约”修饰。还应当理解在说明书和权利要求书中所使用的精确数值构成本发明另外的实施方式。已经尽力确保在实施例中公开的数值的精确性。然而,由于在各自测量技术中存在的标准偏差,所测得的任意数值都固有地包含一定的误差。

[0046] 用“晶体半导体材料”表示该材料完全是晶体的或基本是晶体的,其中存在或不存在有意或无意地引入的缺陷和 / 或掺杂剂。因此它应当包括:(i) 用来形成具有半导电性质的材料的本身为半导电性或非半导电性的前体材料,及(ii) 通过例如掺杂前体材料形成的本身为半导电性的材料。晶体半导体材料可以是单晶或多晶的。实际上,半导电材料通常至少包含一些诸如晶格缺陷或晶粒边界之类的固有的或特意添加的内部或表面缺陷。术语“基本是晶体的”还反映出某些掺杂剂将扭曲或影响半导体材料的晶体结构的事实。

[0047] 参考附图,其中相同的附图标记表示相同要素,在图 1 中示出了根据本发明的一个或多个实施方式的 SOI 结构 100。关于附图,SOI 结构 100 被示例为 SiOG 结构。该 SiOG 结构 100 可包括玻璃衬底 102、及半导体层 104。SiOG 结构 100 适用于制造例如用于包括有机发光二极管 (OLED) 显示器和液晶显示器 (LCD) 的显示器、集成电路、光伏器件等应用的薄膜晶体管 (TFT)。

[0048] 为了讨论的目的,假定半导体层 104 由硅形成。然而,应当理解该半导体材料可以是硅基半导体或诸如 III-V 族、II-IV 族半导体等之类的任何其它类型的半导体。这些材料的实例包括:硅 (Si)、锗-硅 (SiGe)、碳化硅 (SiC)、锗 (Ge)、砷化镓 (GaAs)、磷化镓 (GaP) 及磷化铟 (InP)。

[0049] 玻璃衬底 102 可由氧化物玻璃或氧化物玻璃-陶瓷形成。虽然没有要求,但是本文所描述的实施方式可包括其应变点低于约 1000°C 的氧化物玻璃或玻璃-陶瓷。如玻璃制造工业中所常见,应变点是玻璃或玻璃-陶瓷具有 $10^{14.6}$ 泊 ($10^{13.6}$ Pa·s) 的粘度时的温度。在氧化物玻璃和氧化物玻璃-陶瓷之间,玻璃具有更容易制造的优点,因此使它们更易得到和更廉价。

[0050] 作为示例,玻璃衬底 102 可由包含碱土离子的玻璃基材形成,诸如由可从美国纽约州康宁的康宁公司 (Corning Incorporated, Corning, New York) 得到的 No. 1737 玻璃和 Eagle 2000™ 制成的基材。这些玻璃材料尤其能用于例如液晶显示器的制造。

[0051] 该玻璃衬底的厚度在约 0.1mm 到约 10mm 的范围内,诸如在约 0.5mm 到约 3mm 的范围内。对于一些 SOI 结构,需要厚度大于或等于约 1 微米的绝缘层,如避免当具有硅 / 二氧化硅 / 硅配置的标准 SOI 结构在高频率下运行时产生的寄生电容效应。在过去,难以实现这样的厚度。根据本发明,简单地通过使用厚度大于或等于约 1 微米的玻璃衬底 102 能容易地获得厚度大于约 1 微米的 SOI 结构。玻璃衬底 102 的厚度下限可以是约 1 微米,即

1000nm。不过,要得到高机械强度的最终结构,需要该衬底厚度大于 10 微米。在一些实施方式中,需要该玻璃衬底厚度大于 30 微米(其原因是例如商业可用性)。

[0052] 总而言之,玻璃衬底 102 应当足够厚以支承半导体层 104 通过接合工艺步骤以及在 SiOG 结构 100 上进行的后续处理。虽然对玻璃衬底 102 的厚度没有理论上限,但超过支承功能所需或为最终 SiOG 结构 100 要求的厚度的可能是没有优势的,因为玻璃衬底 102 的厚度越厚,约难以完成形成 SiOG 结构 100 的至少一些工艺步骤。

[0053] 氧化物玻璃或氧化物玻璃-陶瓷衬底 102 可以是氧化硅基。因此,氧化物玻璃或氧化物玻璃-陶瓷中 SiO₂ 的摩尔百分比可大于 30 摩尔%,也可大于 40 摩尔%。在玻璃-陶瓷的情况下,其晶相可以是多铝红柱石、堇青石、钙长石、尖晶石、或玻璃-陶瓷领域公知的其它晶相。非氧化硅基的玻璃和玻璃-陶瓷可用于实施本发明的一个或多个实施方式,但是因为它们较高的成本和/或较差的性能特性一般不具优势。

[0054] 类似地,对于一些应用,例如对于使用非硅基的半导体材料的 SOI 结构,可能需要例如非氧化物玻璃的非氧化物基玻璃衬底,因为它们较高的成本一般不具优势。如下文更具体讨论的,在一个或多个实施方式中,玻璃或玻璃-陶瓷衬底 102 被设计成与接合到其上的层 104 的一种或多种半导体材料(例如硅、锗等)的热膨胀系数(CTE)相匹配。CTE 匹配能确保在包括例如沉积步骤的后续处理步骤的加热周期期间要求的机械性质。

[0055] 对于一些应用,例如显示器应用或太阳能电池应用,玻璃或玻璃-陶瓷 102 在可见光、近紫外、近红外和/或红外波长范围中可以是透明的,例如,玻璃或玻璃陶瓷 102 在 350nm 到 2 微米波长范围中可以是透明的。

[0056] 虽然玻璃衬底 102 可由单层的玻璃或玻璃-陶瓷组成,但是如果需要也可以使用层叠结构。当使用层叠结构时,层叠物中最靠近半导体层 104 的层可具有本文针对由单层玻璃或玻璃-陶瓷组成的玻璃衬底 102 所讨论的性质。远离半导体层 104 的层也可具有那些性质,但可具有不受约束的性质,因为它们不与半导体层 104 直接作用。在后一种情况下,当不再满足对玻璃衬底 102 所指定的性质时可认为玻璃衬底 102 已经终结。

[0057] 现参考图 2 至 6。图 2 图示说明制造图 1 的 SiOG 结构 100(和/或本文公开的其它实施方式)所进行的工艺步骤,而图 3 至 6 示出在进行图 2 的工艺中可能形成的中间结构。在图 3 中,箭头表示离子物流(诸如氢离子)及其注入时的大致方向。在图 2 中,附图标记具有以下含义:

[0058] 202:制备施主半导体晶片的表面;

[0059] 204:对施主半导体晶片进行离子注入步骤;

[0060] 206:使脱落层发生适度氧化;

[0061] 208:在脱落层和玻璃之间形成阳极结合;

[0062] 210:使玻璃层/脱落层与施主半导体晶片分离;以及

[0063] 212:使施主半导体晶片或脱落层进行激光退火工艺。

[0064] 首先再参见图 2 和图 3,在操作 202,通过诸如抛光、清洗等制备施主半导体晶片 120 的注入表面 121,以制备适合与玻璃或玻璃-陶瓷衬底 102 接合的相对平坦和均匀的注入表面 121。注入表面 121 将形成半导体层 104 的下侧面。为了讨论的目的,半导体晶片 120 可以是基本为单晶的硅晶片,但是如上所述可使用任意其它合适的半导体导体材料。

[0065] 在操作 204,通过对注入表面 121 进行一次或多次离子注入步骤以在施主半导体

晶片 120 的注入表面 121 的下面形成弱化区而形成脱落层 122。虽然本发明的各个实施方式不限于形成脱落层 122 的任何特定方法,但一种适合的方法是,对施主半导体晶片 120 的注入表面 121 进行氢离子注入工艺,以至至少开始在施主半导体晶片 120 中形成脱落层 122。

[0066] 可使用常规技术调节注入能量以达到脱落层 122 的大约厚度。作为实例,可采用氢离子注入,但是也可采用其它离子或多种离子,如硼+氢、氮+氢、或有关脱落的文献中已知的其它离子之类。再者,在不背离本发明精神和范围的情况下,可采用适合于形成脱落层 122 的任意其它已知技术或下文中所开发的技术。例如,可使用单束离子注入、等离子浸入离子注入 (PIII) 以及离子喷淋,涉及使用单一离子物种或多离子物种。

[0067] 在以下示例数据部分所讨论的实验中,脱落层 122 的厚度约为 500nm,但因为激光退火重新分布质量,所以相比于去除质量,可使脱落层 122 按要求和 / 或尽可能地薄。而且,如果以具有需要激光退火的半导体层 (例如厚度大于所需) 的 SOI 开始,则在激光退火整饰表面以前,可使用诸如 CMP 或抛光之类的去除质量的已知方法来减小该层的厚度。然而,使用去除质量步骤增加了总体制造工艺的时间和费用,而激光退火则可避免增加总体制造工艺的时间和费用。

[0068] 在操作 206,可对施主半导体晶片 120 进行处理以减小例如离子注入表面 121 上的氢离子浓度。例如,可对施主半导体晶片 120 进行清洗和清洁,并使脱落层 122 的注入施主表面 121 发生适度氧化。适度的氧化处理可包括氧等离子体中的处理、臭氧处理、过氧化氢处理、过氧化氢和氨处理、过氧化氢和酸处理或这些工艺的组合。预期在这些处理期间以氢封端的表面基团氧化为羟基,而这又使硅晶片表面为亲水性。可以在室温进行氧等离子体处理,而氨水或酸处理可在 25-150°C 之间的温度下进行。

[0069] 参考图 2 和图 4,在操作 208 使玻璃衬底 102 与脱落层 122 接合。在美国专利申请公报第 2004/0229444 号中描述了一种合适的接合工艺,其全部内容通过引用结合于本文。以下讨论该工艺中称作阳极结合的部分。在阳极结合工艺中,可对玻璃衬底 102 (以及如果还没完成的脱落层 122) 进行适当的表面清洗。之后,使该中间结构直接或间接接触以获得图 4 中示意性示出的配置。

[0070] 在接触之前或接触之后,在一定的温差梯度下对包括施主半导体晶片 120、脱落层 122、以及玻璃衬底 102 的结构加热。可将玻璃衬底 102 加热至高于施主半导体晶片 120 和脱落层 122 的温度。举例来说,玻璃衬底 102 和施主半导体晶片 120 (以及脱落层 122) 之间的温差至少为 1°C,不过该温差可高达约 100°C -150°C。对于具有与施主半导体晶片 120 匹配 (例如与硅匹配) 热膨胀系数 (CTE) 的玻璃要求该温差,因为它促进了稍后脱落层 122 因为热应力从半导体晶片 120 的分离。玻璃衬底 102 和施主半导体晶片 120 的温度可在玻璃衬底 102 的应变点约 150°C 之内。

[0071] 一旦玻璃衬底 102 和施主半导体晶片 120 之间的温差达到稳定,可对该中间组件施加机械压力。压力范围可在约 1 至 50psi 之间。施加例如约 100psi 的更高压力可能导致玻璃衬底 102 破裂。

[0072] 接着,在该中间组件上施加电压,例如以施主半导体晶片 120 在正极而玻璃衬底 102 在负极。施加电压电势引起玻璃衬底 102 中的碱金属或碱土金属离子从半导体 / 玻璃界面迁移进一步迁移到玻璃衬底 102 中。这样可实现以下两种功能:(i) 形成碱金属或碱土金属离子的自由界面;以及 (ii) 使玻璃衬底 102 成为高反应性而且与施主半导体晶片 120

的脱落层 122 牢固接合。

[0073] 参考图 2 和 5, 在操作 210, 在中间组件保持上述条件一段时间 (例如 约 1 小时或更少) 之后, 移除电压并使该中间组件冷却至室温。然后将施主半导体晶片 120 和玻璃衬底 102 分离, 如果它们还没有成为完全自由则其中可能包括一些剥离, 以得到玻璃衬底 102, 该玻璃衬底具有接合于其上的施主半导体层 120 的半导体材料构成的相对薄脱落层 122。可通过由热应力引起的脱落层 122 的碎裂实现该分离。或者或另外, 可使用诸如水射流切割或化学蚀刻之类的机械应力来促使分离。

[0074] 如图 5 所示, 在分离之后, 所得的结构可包括玻璃衬底 102 和接合于其上的半导体材料的脱落层 122。刚脱落之后的 SOI 结构的裂开表面 123 呈现过高的表面粗糙度 (在图 5 中抽象地示出)、可能过大的硅层厚度、以及硅层的注入损害 122A (例如因为氢离子和非晶化硅层的形成)。不过, 如在图 13 中确认的, 当使用激光退火时可一开始使剥离层 122 更薄, 因为不需要去除 122A 的受损材料, 而通过激光退火工艺损伤将得以恢复。

[0075] 为了讨论的目的假定半导体层 104 的最终厚度会小于 1 微米 (即 1000nm), 例如小于约 200nm, 如 80nm 或更小。因此, 应当形成具有大约所需厚度的适当薄的剥离层 122。历史地, 非晶化的硅层厚度在约 50-150nm 的量级, 而根据注入能量和注入时间, 剥离层 122 的厚度在约 300-500nm 的量级。不过, 在激光退火的情况下, 可形成薄的剥离层 122 以及必须是薄的非晶化的硅层。

[0076] 因此, 参考图 2、操作 212 及图 6, 对裂开的表面 123 进行后处理, 包括对裂开的表面 123 进行激光退火工艺。用本体硅 (bulk silicon) 进行的实验显示激光辐照在数十纳秒可将硅表面加热超过其熔化温度 (1685K)。在 SiO₂ 的情况下, 如果峰值温度超过 1685K, 而且如果在膜中保留有未熔化的品种, 则膜在冷却后为晶体, 并预期将是近乎完美的晶体。在辐照之后, 之前受损的硅表面比本体硅晶片具有的缺陷更少。另外的激光退火还能使多晶膜和本体硅表面平滑。

[0077] 参考图 6, 可使用受激准分子激光 150 进行退火过程, 该受激准分子激光对裂开的表面 123 辐照辐射 155。如图 6 中的符号示出的, 在裂开的表面 123 上可看见许多大的不规则体 122B。通过激光组成、激光波长、辐照功率、曝光时间、以及曝光脉冲数量中的一个或多个来控制激光退火工艺 (以及因此控制材料 124 的重新分布和表面粗糙度的平滑)。当所需量的材料 124 已重新分布而形成退火的表面 123A 时, 可终止该激光退火工艺。对比于图 6 的不规则体 122B, 在退火的表面 123A 上可见少量的相对更小的不规则体 122C, 如图 7 中的符号所示的。

[0078] 虽然此描述所提到的辐射源为激光器, 因为激光是优选的实施方式, 但是辐射源本身不必是激光器。取而代之, 具有类似激光效果的辐射源也能满足要求。为此目的, 辐射源可具有能满足以下三个要求的类似激光的效果: 1) 如果能够有适当 (高) 的能量密度; 2) 如果它能控制在半导体材料中的辐射穿透深度; 以及 3) 如果它能控制辐照时间 (例如, 通过使用脉冲源)。尤其相比于激光器, 辐射源不需要是相干的。根据设计和材料参数, 可接受的辐射源可以是例如发射微波辐射的微波发射器。

[0079] 任何激光或一般的辐射源可用于本发明只要该辐射源能配置成对半导体层 104 退火, 这很大程度地取决于 SOI 结构 100 的参数, 如材料、厚度等。在这方面上, 有许多配置变体, 不仅在辐射源的选择方面, 而且与辐照方法有关, 诸如脉冲发射相对于连续波 (CW)

发射,以及扫描曝光相对于泛光曝光 (flood exposure)。

[0080] 一般而言,关于激光器,该词语“激光器”是由通过受激的辐射发射的光放大 (Light Amplification by the Stimulated Emission of Radiation) 的首字母缩写词 LASER 的派生词。LASER 的逆序造词——建立的动词“激射”被用来表示“通过受激发射产生相干光”。激光器系统一般包括三个重要部分:能量源(通常称为泵浦或泵浦源);增益介质;以及形成光谐振器的反射镜 (mirror) 或反射镜系统。

[0081] 存在许多不同类型的激光器。一般通过所采用的增益介质类型来表示激光器,增益介质也称作为激光材料或激射材料。增益介质可以是例如气体、蒸气、液体、固体、或半导体。

[0082] 气体激光器中最常见的是氦和氖 (He-Ne),气体激光器主要发射可见红光范围的辐射。另一示例是 CO₂ 激光器,其发射能量位于远红外,可用于切割硬质材料。

[0083] 蒸气激光器具有作为增益介质的汽化金属。通常通过电气放电实现激发,诸如铜蒸气或金蒸气激光的情况。在氦-镉 (He-Cd)、氦-硒 (He-Se) 以及氦-汞 (He-Hg) 激光器的情况下汽化金属可与如用作缓冲剂的氦气的其它材料混合。

[0084] 液体激光器包括染料激光器,其中增益介质是在液体溶液或悬浮液中的诸如若丹明 6G (rhodamine 6G) 之类的配合有机染料。通过改变染料溶液和/或其性质,可在宽波长范围上调谐染料激光器。

[0085] 固态增益介质激光器也可称为固态激光器,它具有分布在固体基质中的激射材料。实例包括发射波长为 1,064 纳米的红外光的红宝石或钕:钇铝石榴石 (“Nd-YAG”) 激光器。

[0086] 半导体激光器使用二极管作为增益介质,使它们有时被称为二极管激光器。半导体激光器一般使用低功率而且可以非常小,有利于它们用于诸如激光打印机和 CD 播放器之类的各种电子产品。

[0087] 化学激光器使用化学反应,实现在针对连续操作的高功率下的激发。两个实例包括发射 2700-2900nm 光的氟化氢激光器和发射 3800nm 光的氟化氙激光器,这些激光器利用了氢气或氙气分别与乙烯在三氟化氮中的燃烧产物的反应。

[0088] 气体激光器的子类型,受激准分子激光器使用当电受激时产生的称为受激二聚体也称作受激准分子的伪分子的反应性气体。当激射时受激准分子产生紫外波段的光。在化学中,二聚体指的是由两个类似的子单元或单体连接在一起组成的分子。真正的受激准分子是由处于激发态的相同分子形成的二聚体的分子,而激基复合物是由处于激发状态的不同分子形成的二聚体的分子。目前激基复合物非常普遍地被误称为受激准分子,为此说明书的目的,对受激准分子的引用包括激基复合物。可使用如氯气和氟气之类的气体,单独使用这些气体时形成受激准分子,而与如氩、氦、或氙之类的惰性气体混合使用时形成激基复合物。

[0089] 在本申请的各实施方式中,本发明人使用的激光辐射源的例子包括: XeCl 激光器 (308nm); KrF 激光器 (248nm); 以及 CW 氩气体激光器。在例如 H. J. Kahlert, F. Simon 和 B. Burghardt 的 Mat. Res. Soc. Symp. Proc. Vol. 685E, paper D6. 2 (2001) 中描述了一种激光曝光系统,其相关部分通过引用结合于本文。鉴于本申请的公开内容,该激光系统可适用于本发明中。

[0090] 可使用低频和高频微波进行微波曝光。优选高频曝光（例如 1.10GHz 陀螺振子源 (gyrotron source)），因为它和硅膜电磁耦合良好，而和玻璃耦合较差。因此可实现超过 100°C / 秒的加热速率同时对衬底传热最少。实际上，来自陀螺振子源的能量可以通过波导耦合到特别设计的抽空的样品室中。该室应具有至少一个可变的尺寸，用于对微波谐振模式进行调谐。膜的温度由模式样式支配，因此为能更均匀地加热，需要样品相对于谐振模式样式移动（例如通过旋转）。

[0091] 可使用各种方法来曝光表面，例如通过激光束。以激光束曝光为例，设想以下非限制性的步骤：

[0092] - 使用单个激光束对要处理的表面曝光；

[0093] - 使用多个激光束同时地、连续地或按照其它方式对要处理的表面曝光；

[0094] - 使用大面积光束对已通过例如泛光曝光的处理的表面曝光；

[0095] - 在曝光中可采用在光刻工艺中典型的分步重复 (step-and-repeat) 工艺。

[0096] - 可使用线性、窄光束对要处理的表面扫描；

[0097] - 可使用小面积光束通过如矢量扫描、光栅扫描等对表面扫描；

[0098] - 使用脉冲激光束并且通过控制其脉冲的总数量来控制曝光量；

[0099] - 使用连续激光束并且控制曝光时间来控制总辐照能量；以及

[0100] - 通过控制激光束相对于要曝光表面的速度控制曝光时间，例如控制放置衬底的平台的传送速度。

[0101] 与曝光手段和激光源无关，希望在一个或多个实施方式中对已处理的表面施加基本平均的辐照能量，以将该表面退火至基本相同的程度。所以，需要均匀的激光束。

[0102] 可使用光学系统在半导体层表面上产生均匀光束。该光学系统可包括均化器。能产生均匀激光束的光学系统可以买到。对激光束均匀性的要求由工艺窗口支配，而工艺窗口又取决于半导体层厚度和受损层的厚度。

[0103] 现在将参考上述 SiO₂ 工艺和另外的细节描述本发明的可选实施方式。例如，将脱落层 122 从施主半导体晶片 120 分离的结果会产生施主半导体晶片 120 的第一裂开表面和脱落层 122 的第二裂开表面 123。如上所述，可将激光退火工艺应用到脱落层 122 的第二裂开表面 123 上。另外或或者，可将激光退火工艺应用于施主半导体晶片 120 的第一裂开表面上（使用一种或多种上述技术）。

[0104] 在本发明另一实施例中，施主半导体晶片可以是施主结构的一部分，包括基本为单晶的施主半导体晶片 120 和设置在施主半导体晶片上的外延半导体层。（有关在 SOI 中的外延生长的半导体层的详细内容可参见 2005 年 6 月 23 日提交的共同待审的美国专利申请第 11/159,889 号，其全部内容通过引用结合于本文。）因此，脱落层 122 基本上可由外延半导体层（而且也可能包括一些来自晶片 120 的施主单晶半导体晶片材料）形成。因此，可将上述激光退火工艺应用到基本由外延半导体材料和 / 或外延半导体材料和单晶半导体材料的组合形成的脱落层的裂开表面上。

[0105] 而且，在用于形成绝缘体上半导体结构 100 的系统中，激光退火工艺可以自动化进行。图 8 示出示例性的形成步骤 802-808。在该图中，附图标记具有以下含义：

[0106] 802：制备未退火的绝缘体上半导体结构；

[0107] 804：将 SOI 结构传送并定位在激光退火组件中；

[0108] 806 :进行激光退火 ;以及

[0109] 808 :将 SOI 结构从激光退火组件传送出。

[0110] 该系统可包括绝缘体上半导体处理组件和激光退火组件,绝缘体上半导体处理组件对半导体结构 100 进行加工以便处理。激光退火组件可包括激光器,用于对由绝缘体上半导体处理组件加工的绝缘体上半导体结构 100 进行辐照。处理组件还可包括在辐照之前清洗结构 100,以去除如果存在的和可能需要去除的表面污染或天然氧化物层。激光退火组件还可在真空或受控的气氛中运行,也可以控制污染。

[0111] 例如,在部分制备了 SOI 结构 100 后(步骤 802),处理组件可以将具有需要进行激光退火的未整饰的表面如裂开表面 123 的 SOI 结构 100 传送到并定位在激光退火组件中(步骤 804)。不仅是由剥离形成的裂开表面 123 受益于激光退火,而且由任意次 SOI 形成工序形成的半导体层 104 的表面(具有对其晶体结构的损害,不希望的离子杂质,和 / 或薄膜粗糙度)可表征为需要进行激光退火的未整饰的表面 823。

[0112] 激光退火组件将进行激光退火(步骤 806),处理组件可将具有经激光退火的表面如经退火的表面 123A 的 SOI 结构 100 从激光退火组件中传送出以便进一步处理。激光退火组件可针对不同的半导体层材料、厚度、制造历史等可编程调节,诸如通过调节激光退火工艺的强度和脉冲次数。

[0113] 根据本发明在辐照退火工艺期间,将进行退火的晶体层的至少一部分加热至升高的温度,这样能够使至少部分氢或注入的其它离子物质逃逸。如果需要这样的下游热退火工艺,这可导致较短的热退火工艺。实际上,如同本发明人已发现的,本发明的辐照退火工艺在恢复表面缺陷中是如此有效率,以致该步骤的总时间不会使全部被捕获的注入物质发生除气。在这些实施发生中,在辐照退火之后需要进行另外的热退火步骤,该步骤中能够使被捕获的离子注入的物质除气至要求的程度。甚至在这些实施发生中,由于辐照退火步骤期间的部分除气,相比于 CMP 表面增强工艺可减少热退火所需的总时间。

[0114] 本发明人进一步设想在本发明的辐照退火工艺之前,以及在辐照退火工艺期间,将进行辐照退火的晶体半导体层加热至升高的温度。在某些实施方式中,此温度范围可以为 100°C 到 $T_{\text{sp}} - 100^{\circ}\text{C}$ 之间,如果使用玻璃衬底则其中 T_{sp} 是玻璃衬底的应变点,或如果衬底使用晶体材料则其中 T_{sp} 是该晶体衬底的熔点。这通常需要将整个 SOI 结构,或至少其绝大部分加热至此温度范围。对晶体层这样的预热尤其具有以下优点:(i) 它减少了辐照退火步骤期间晶体半导体层中呈现的温度梯度,减少了碎裂的可能性;(ii) 它能使更多的离子注入的物质在辐照退火步骤期间发生除气;(iii) 它减少了可能需要的后续进行的热退火的时间;以及 (iv) 它使基本同时地进行辐照退火和热退火成为可能。

[0115] 通过以下非限制性实施例进一步说明本发明。

[0116] 实施例

[0117] 进行了一系列实验以证明上述激光退火工艺在 SiO₂ 结构上的可应用性。将具有 500nm 厚的硅脱落层 122 的 SiO₂ 结构 100 在受激准分子激光 150 的 400-1250mJ/cm² 的辐射 155 下曝光 1 到 100 个脉冲。所使用的受激准分子激光 150 是来自 Lambda Physik 的 XeCl 受激准分子激光器,该激光器以最高至 100Hz,以 308 纳米光的 28 纳秒脉冲下操作。308nm 波长的 UV 光在硅中的穿透深度仅几纳米,如果正确选择了硅表面上的激光束的能量密度,将仅硅层的上部发生熔化。该激光器与光学系统包括均化器一起使用以产生均匀的

5mm×0.8mm 光束。在本申请的实例中使用了分步重复曝光,使比光束尺寸更大的面积曝光。相同的激光能量足以是非晶形硅膜结晶,产生多晶硅。然而,在本情况下,脱落层 122 是仅具有注入损伤 122A 的单晶膜,允许该单晶膜作为籽晶。在本实验中,超过约 800mJ/cm² 的阈值的能量在表面粗糙度中产生可观测到的改善。

[0118] 以下的表 1 描述针对不同强度和脉冲次数对表面粗糙度(以纳米表示的 R_A) 的各种改善。测量的初始表面粗糙度是 6.6nm R_A(9.4nm RMS),而在 1250mJ/cm² 的一次激光脉冲之后测得的经激光退火的表面 123A 的表面粗糙度低于 1.0nm。类似地,在 1000mJ/cm² 下的 10 次脉冲之后,经激光退火的表面 123A 的表面粗糙度也减小为低于 1.0nm。

[0119] 表 1:

[0120]

	1250mJ/cm ²	1000mJ/cm ²	800mJ/cm ²
0 次脉冲	6.61	6.61	6.61
1 次脉冲	0.99	1.42	-
2 次脉冲	0.98	1.16	1.45
10 次脉冲	0.63	0.74	1.29

[0121] 类似地,图 9、10、和 11 可视地描述对表面粗糙度的改善和表面粗糙度的显著减小。图 9 是使用上述制造工艺的实施例形成的 SiO₂ 结构 100 的初始裂开表面 123 的原子力显微 (AFM) 图像。图 10 是图 9 中的同样 SiO₂ 结构 100 的经退火的表面 123A 在 1250mJ/cm² 的十次激光脉冲之后的原子力显微图像。将图 9 的图像与图 10 的图像比较,很明显该退火步骤去除了表面不规则体。

[0122] 用相对高的脉冲能量密度 (1250mJ/cm²) 已获得良好的表面粗糙度减小。然而,在这些高能量密度下,退火步骤可能会在硅膜中产生诸如裂缝之类的局部缺陷,其原因大概是由于氢向外扩散。在一些情况下在退火步骤中连续使用不同的能量密度可能是有益的,以允许(一些)氢外扩散的较低能量密度开始并后继以高能量密度。

[0123] 如图 11A、11B、12A 和 12B 中更生动地描述的,退火工艺在 SiO₂ 结构 100 的半导体层 104 上产生相对平滑的、恢复了注入损害 122A 的退火的表面 123A。图 11A 和 11B 分别示出形成的半导体层 104 在退火之前和退火之后的截面的透射电子显微 (TEM) 图像。在图 11B 的情况下,退火过程包括在 800mJ·cm⁻² 下的 10 次脉冲。图 12A 和 12B 分别示出形成的半导体层 104 在退火之前和退火之后的平面的扫描电子显微 (SEM) 图像。在此实施例中,用 800mJ·cm⁻² 下的 15 次脉冲然后 1200mJ·cm⁻² 下的 10 次脉冲完成退火。在图 11A 和 12A 中,最初的裂开表面 123 的表面损伤 122A 很明显,而图 11B 和 12B 中的经退火表面 123A 更加清楚,并显示出更高质量的结晶度。

[0124] 同样,图 13 示出 SiO₂ 结构 100 的光反射数据,包括所形成的裂开表面 123 和在 1000mJ/cm² 的 10 次脉冲之后的退火表面 123A。在该图的右边示出对经辐照的膜和未经辐照的膜的干涉条纹 160 几乎一样,表明激光照射没有改变膜厚度,在表面形貌测量中确认了该发现。然而在左边示出经退火表面 123A 对于 400nm 以下的波长的绝对反射率超过裂开表面 123 的绝对反射比。这种额外的反射比是表面粗糙度减小的表征,如已从 AFM 数据中推断的,并是膜表面晶体缺陷减少的表征。而且,经辐照的样品的数据与纯的单晶硅表面的相应数据(未示出)一致。

[0125] 还可在样品上进行电气测量以确认经退火的表面 123A 的近单晶的结晶度。这些

测量还表示膜中不需要的电活性氢原子数量的减少。因此,除了使半导体层的表面 123A 平滑外,激光退火工艺通过释放俘获的氢离子和 将半导体层 104 恢复至接近单晶状态,而基本上去除了注入损伤 122A。

[0126] 总而言之,相信本发明代表将激光退火应用到由氢离子注入形成的 SOI 衬底第一应用。它提供用于同时改善硅的表面粗糙度和晶体质量的独特解决方案。

[0127] 虽然本文已参考特定实施例描述了本发明,但应当理解这些实施例仅仅是说明本发明的原理和应用。因此应当理解的是,在不背离由所附权利要求所限定的本发明精神和范围的情况下,可对说明性实施例作出许多修改,并且可修改其它设置。

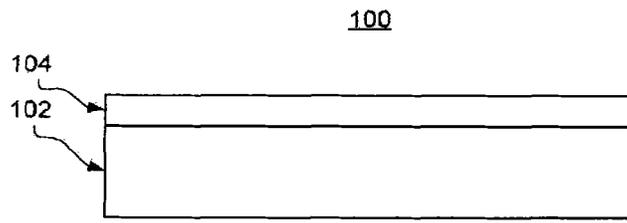


图 1

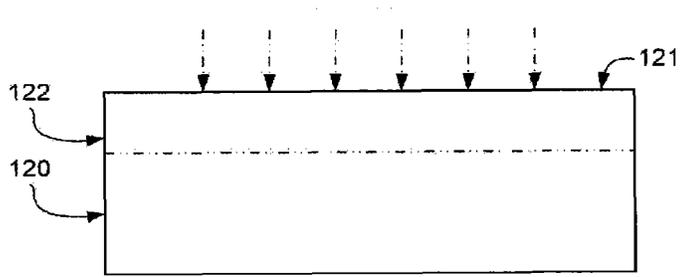


图 3

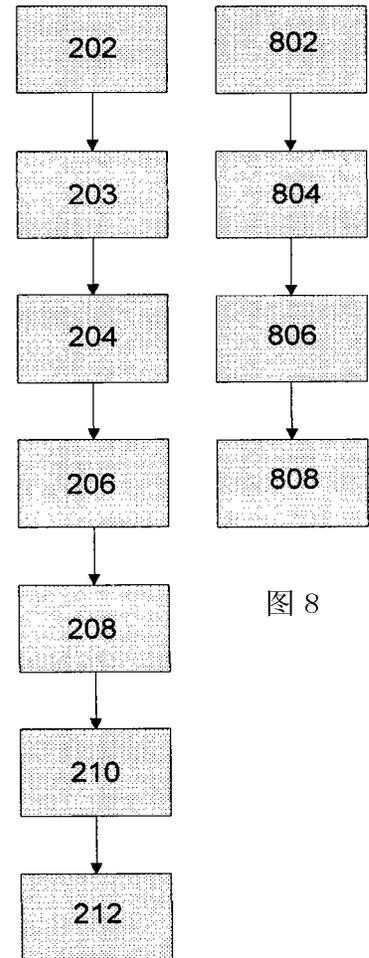


图 8

图 2

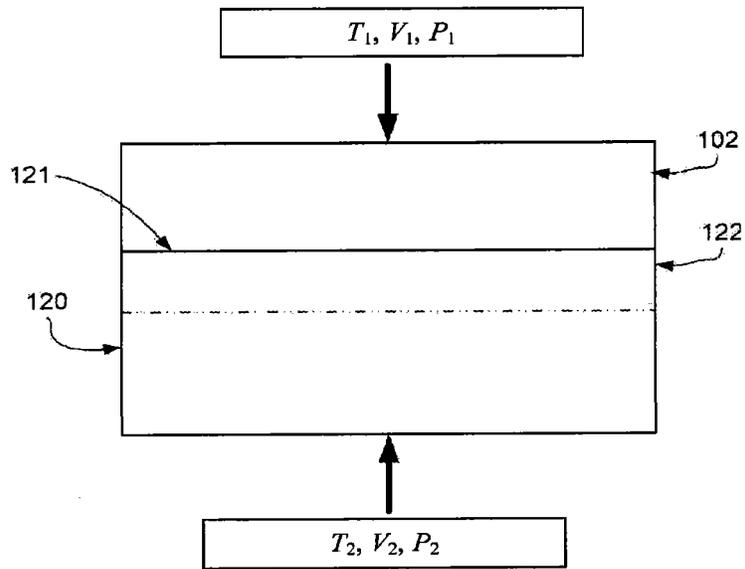


图 4

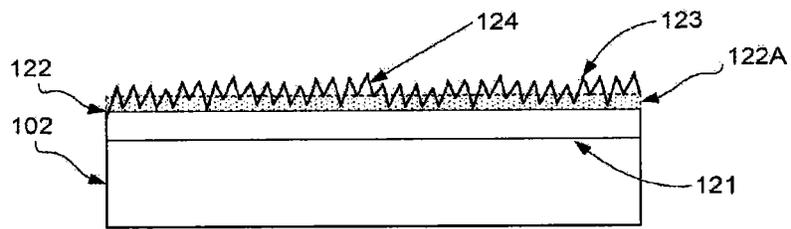


图 5

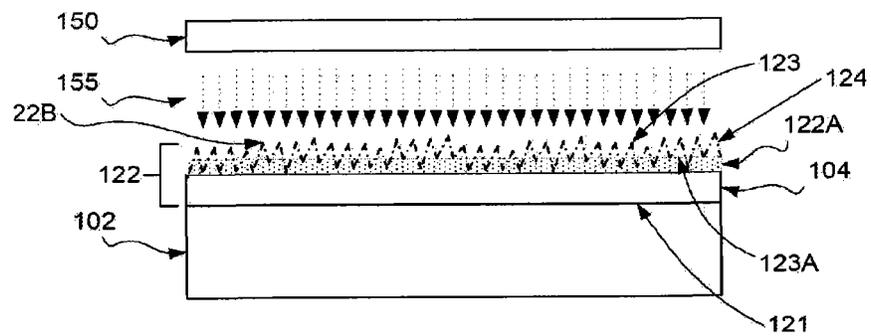


图 6

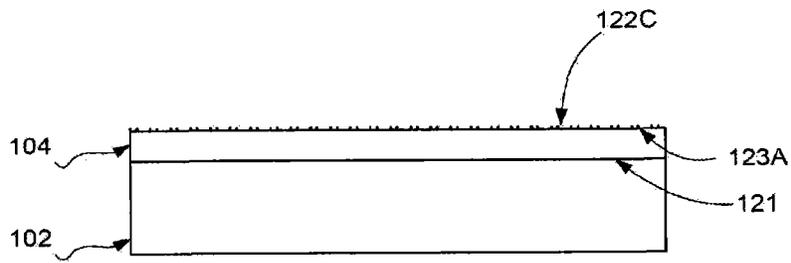


图 7

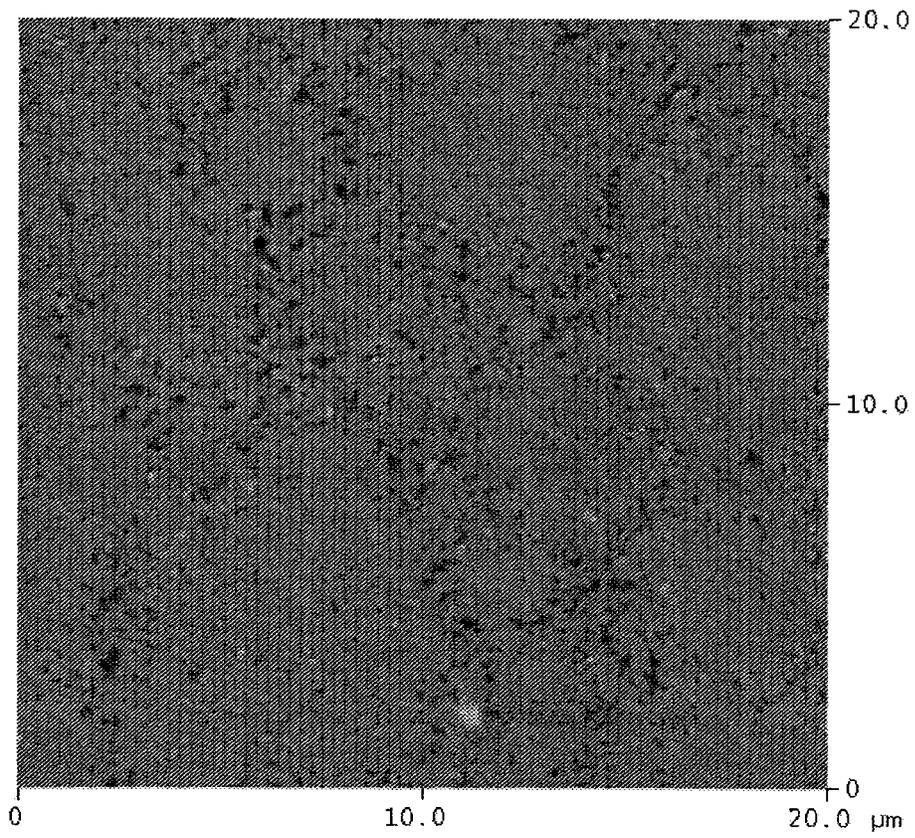


图 9

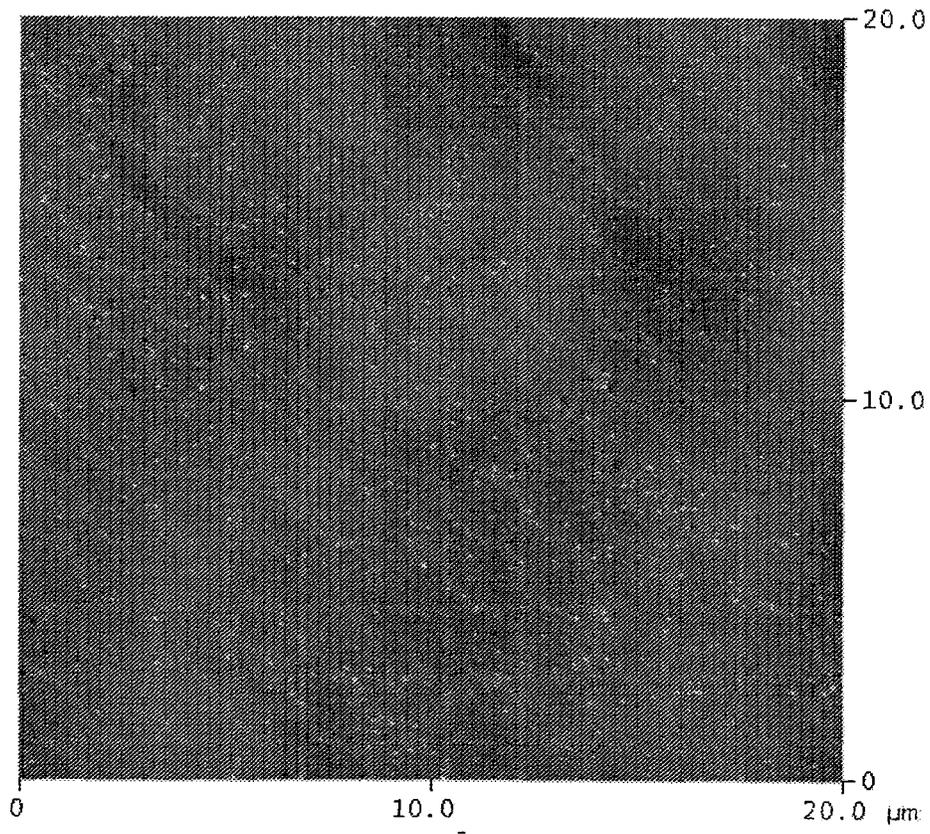


图 10

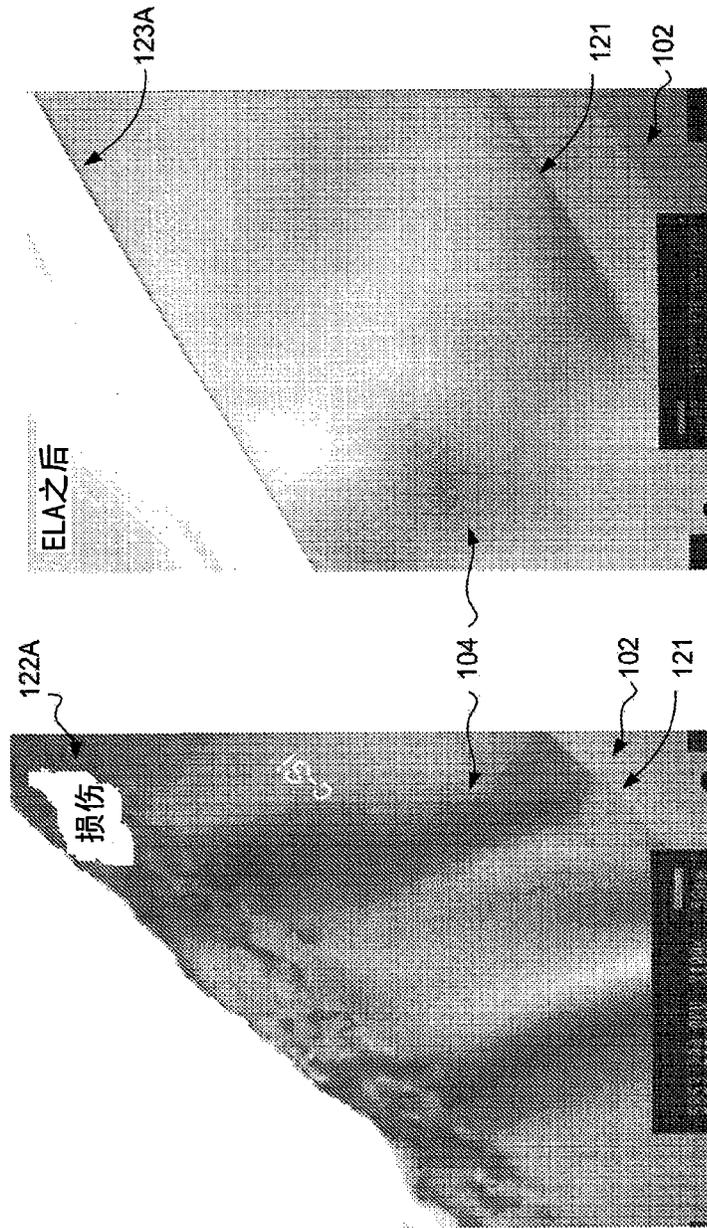


图 11A

图 11B

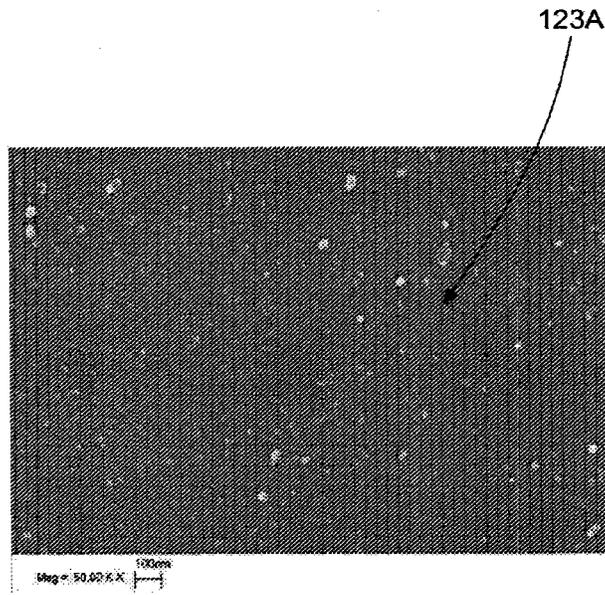


图 12B

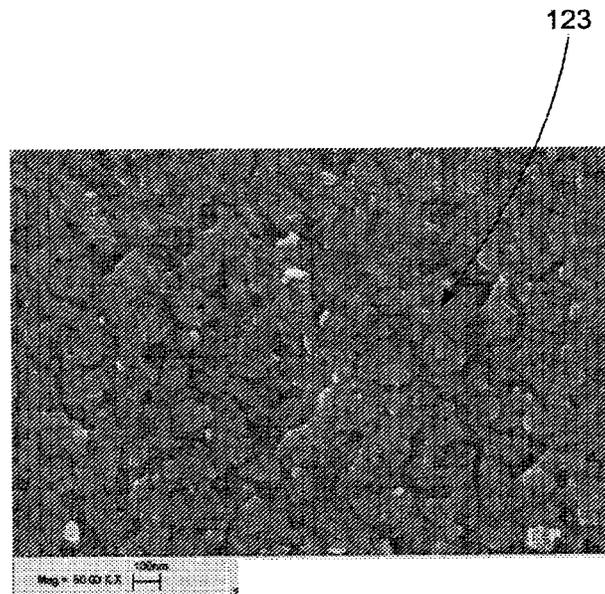


图 12A

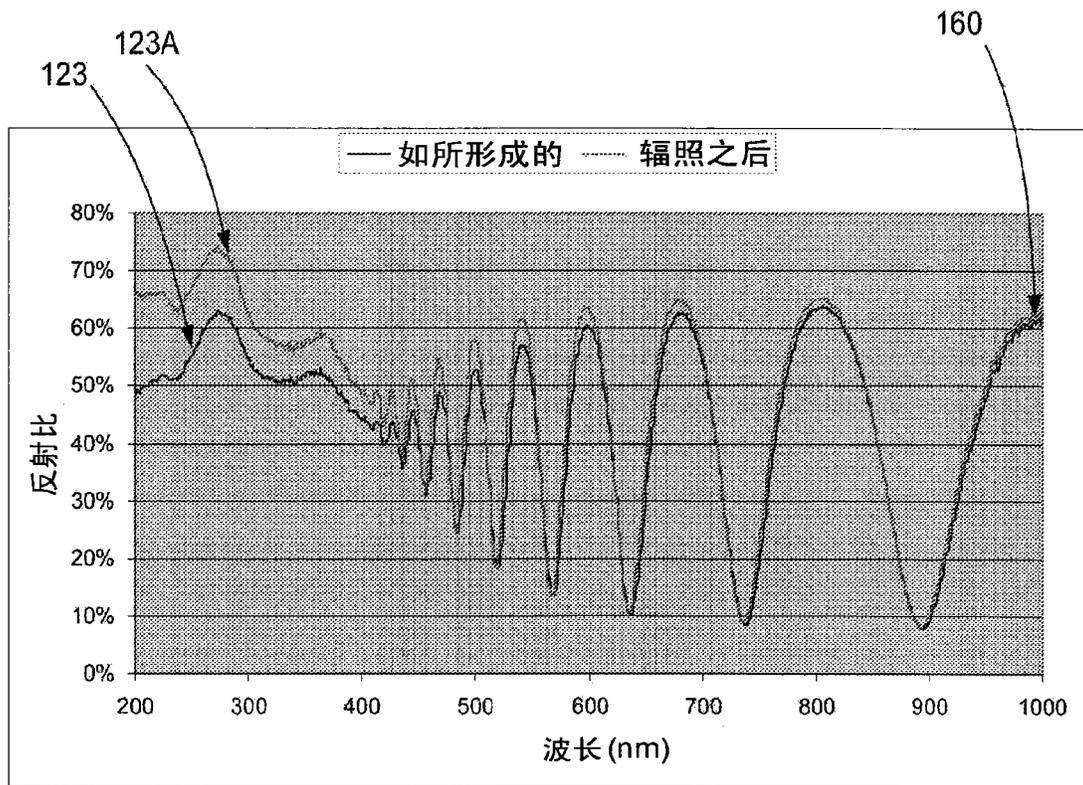


图 13