(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 196 42 746 B4** 2005.05.04

(12) **Patentschrift**

(21) Aktenzeichen: **196 42 746.0**
(22) Anmeldetag: **16.10.1996**
(43) Offenlegungstag: **27.11.1997**
(45) Veröffentlichungstag der Patenterteilung: **04.05.2005**

(51) Int Cl.[7]: **H01L 29/78**
H01L 27/115, H01L 21/8247

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(30) Unionspriorität:
8-127127 22.05.1996 JP

(71) Patentinhaber:
Mitsubishi Denki K.K., Tokio/Tokyo, JP

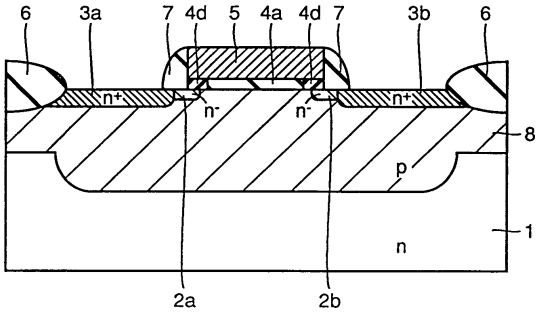
(74) Vertreter:
PRÜFER & PARTNER GbR, 81545 München

(72) Erfinder:
Kuroi, Takashi, Tokio/Tokyo, JP; Sayama, Hirokazu, Tokio/Tokyo, JP

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:
US 48 88 619
Jpn, J. Appl. Phys. Vol. 34 (1995) pp. 771-775 Part 1, No. 2B, Feb. 1995;
Jpn, J. Appl. Phys. Vol. 35, (1996) pp. 802-806, Part 1., No. 2B, Feb. 1996;

(54) Bezeichnung: **Halbleitereinrichtung und ihr Herstellungsverfahren**

(57) Hauptanspruch: Halbleitereinrichtung, welche umfaßt:
auf einer Hauptoberfläche eines Halbleitersubstrats (1, 101) mit einer Leitfähigkeit eines ersten Typs ein Paar von in einem vorgeschriebenen Abstand voneinander gebildeten Störstellengebiete (2a, 2b, 3a, 3b, 101a, 103b) mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs;
ein Kanalgebiet, das zwischen dem Paar von Störstellengebieten gebildet ist;
einen Isolierfilm (4a, 4b, 104a, 104b), der auf dem Kanalgebiet so gebildet ist, daß er das Kanalgebiet umfaßt; und
eine erste Elektrode (5, 5b, 105, 105b), die auf dem Isolierfilm gebildet ist, wobei
der Isolierfilm (4a, 104a) eine gleichmäßige Dicke und Stickstoff enthaltende Stickstoff enthaltende Gebiete (4a, 4f, 104a, 104f) auf beiden Endabschnitten im Kontakt mit dem Paar von Störstellengebieten hat.



Beschreibung

[0001] Die vorliegende Erfindung betrifft im allgemeinen Halbleitereinrichtungen und ihre Herstellungsverfahren und insbesondere eine Halbleitereinrichtung mit durch Einführen von Stickstoff in einen Teil eines Gateisolierfilms verbesserter Zuverlässigkeit und ihr Herstellungsverfahren.

[0002] Bei der Herstellung von Halbleitereinrichtungen ist es eine wichtige Aufgabe, die Zuverlässigkeit eines Gateisolierfilms in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) zu sichern. Ein Faktor einer Verschlechterung der Zuverlässigkeit eines Gateisolierfilms sind heiße Träger, die in den Gateisolierfilm injiziert werden. Während die Größe einer Halbleitereinrichtung abnimmt, wird das elektrische Feld in der Richtung längs eines Kanalgebiets in der Halbleitereinrichtung vergrößert, und die in dem Kanalgebiet vorhandenen Träger werden durch das elektrische Feld beschleunigt und weisen eine große Energie auf. Die Träger mit einer derartigen großen Energie sind die heißen Träger. Die heißen Träger mit der großen Energie können in den Gateisolierfilm über die Energiebarriere an der Grenzfläche zwischen dem Halbleitersubstrat und dem Gateisolierfilm leicht injiziert werden.

[0003] Die in den Gateisolierfilm injizierten Träger werden in dem Gateoxidfilm teilweise eingefangen oder erzeugen einen Oberflächenpegel, wodurch sie die Schwellenspannung der Halbleitereinrichtung ändern oder die Stromtreibfähigkeit verkleinern.

[0004] Um zu verhindern, daß durch die heißen Träger die Zuverlässigkeit der Halbleitereinrichtung verschlechtert wird, ist die Verwendung eines Oxynitridfilms als Gateisolierfilm vorgeschlagen worden. Die Verwendung eines Oxynitridfilms für den Gateisolierfilm verbessert den Widerstand gegen die heißen Träger und verbessert auch die Menge von Ladungen, die injiziert werden, bis der Gateisolierfilm durchbricht, und daher kann verhindert werden, daß der Dotant in der Gateelektrode durch den Gateisolierfilm hindurchdringt und in dem Halbleitersubstrat diffundiert.

[0005] Unter Bezugnahme auf Fig. 69 wird nun die Struktur eines herkömmlichen MOSFET kurz beschrieben. In einem in einem n-Typ-Halbleitersubstrat **1** gebildeten p-Wannengebiet **8** sind ein n^+-Draindiffusionsgebiet **3a** und ein n^+-Sourcediffusionsgebiet **3b** in einem vorgeschriebenen Abstand voneinander mit einem Kanalgebiet zwischen ihnen gebildet. An das n^+-Draindiffusionsgebiet **3a** und das n^+-Sourcediffusionsgebiet 3b auf der Seite des Kanalgebiets angrenzend sind n^--LDD-Schichten **2a** und **2b** mit einer LDD-Struktur gebildet. Auf dem Kanalgebiet ist eine Gateelektrode **5** mit einem aus einem Oxynitridfilm gebildeten Gateisolierfilm **4b** dazwischen gebildet.

[0006] Ein Verfahren zum Herstellen eines derartigen MOSFET wird in Verbindung mit den Fig. 70 bis Fig. 73 kurz beschrieben.

[0007] Unter Bezugnahme auf Fig. 70 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Isolierfilm **6** gebildet. Dann werden in das n-Typ-Halbleitersubstrat **1** mehrmals mit verschiedenen Implantationsenergien p-Typ-Störstellen wie beispielsweise Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwellenspannung des MOSFET gesteuert wird.

[0008] Unter Bezugnahme auf Fig. 71 wird durch thermische Oxidation eine Oberfläche des n-Typ-Halbleitersubstrats **1** oxidiert, um einen Gateoxidfilm **4** zu bilden. Dann wird das n-Typ-Halbleitersubstrat **1** einer Wärmebehandlung in einer Stickstoffdioxid enthaltenden Atmosphäre unterworfen, um den Gateisolierfilm **4** zu nitrieren, und es ergibt sich ein Oxynitridfilm **4b**.

[0009] Unter Bezugnahme auf Fig. 72 wird nun auf dem Oxynitridfilm **4** ein mit Phosphor dotierter polykristalliner Siliziumfilm gebildet und auf dem polykristallinen Siliziumfilm mittels Photolithographie ein in eine vorgeschriebene Form strukturierter Resistfilm gebildet. Der polykristalline Siliziumfilm wird unter Verwendung des Resistfilms strukturiert, um eine Gateelektrode **5** zu bilden. Der Resistfilm wird dann entfernt und unter Verwendung der Gateelektrode **5** als Maske in die p-Wanne **8** eine Substanz wie beispielsweise Arsen implantiert, um eine n^--LDD-Schicht **2a**, **2b** zu bilden.

[0010] Unter Bezugnahme auf Fig. 73 wird auf einer Seitenwandung der Gateelektrode **5** ein Seitenwandungsoxidfilm **7** gebildet und dann unter Verwendung des Seitenwandungsoxidfilms **7** und der Gateelektrode **5** als Maske die p-Wanne **8** mit Arsen implantiert, um ein Draindiffusionsgebiet **3a** und ein Sourcediffusionsgebiet **3b** zu bilden. Dann folgt eine vorgeschriebene Wärmebehandlung, um den in Fig. 69 gezeigten MOSFET zu vervollständigen.

[0011] Eine nichtflüchtige Halbleiterspeichereinrichtung ist eine von integrierten Halbleiterschaltungseinrichtungen. Vor allem ein EEPROM (elektrisch löschbarer und programmierbarer Nurlesespeicher) ist bekannt, welcher sowohl ein freies Programmieren von Daten als auch ein elektrisches Schreiben und Löschen zuläßt. Bezüglich eines derartigen EEPROM wird ein Flash-EEPROM, der ein schubweises Löschen von in ihm geschriebenen Informationen zuläßt, zum Beispiel durch das US-Patent Nr. 4,868,61.9 offenbart.

[0012] Wenn in dem Flash-EEPROM Daten ge-

schrieben oder gelöscht werden, dann werden mittels des Tunneleffekts durch den Gateisolierfilm hindurch Elektronen durchgelassen, und die in den Gateisolierfilm injizierten Elektronen werden in ihm teilweise eingefangen oder erzeugen manchmal einen Oberflächenpegel an der Grenzfläche zwischen dem Gateisolierfilm und dem Halbleitersubstrat. Im Ergebnis ändert sich die Schwellenspannung des Flash-EEPROM und wird die Stromtreibfähigkeit verkleinert. Um ein derartiges Verschlechtern der Zuverlässigkeit des Gateisolierfilms zu unterdrücken, ist die Verwendung eines Oxynitridfilms für den Gateisolierfilm vorgeschlagen worden.

[0013] Die Struktur eines einen Oxynitridfilm für den Gateisolierfilm verwendenden herkömmlichen Flash-EEPROM wird in Verbindung mit Fig. 74 kurz beschrieben.

[0014] Das herkömmliche Flash-EEPROM weist ein Draindiffusionsgebiet **103a** und ein Sourcediffusionsgebiet **103b**, die voneinander beabstandet sind, auf einem p-Typ-Halbleitersubstrat **101** mit einem Kanalgebiet zwischen ihnen auf. Auf dem Kanalgebiet ist eine Ladungssammelelektrode **105** mit einem Gateisolierfilm **104b** dazwischen gebildet, und auf der Ladungssammelelektrode **105** ist eine Steuerelektrode **108** zum elektrischen Isolieren der Ladungssammelelektrode **105** mit einem Zwischenschichtisolierfilm **107** dazwischen gebildet. Ein Seitenwandungsoxidfilm **110** ist auf Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **108** gebildet.

[0015] Ein Verfahren zum Herstellen des Flash-EEPROM wird in Verbindung mit den Fig. 75 bis Fig. 79 kurz beschrieben.

[0016] Unter Bezugnahme auf Fig. 75 wird mittels thermischer Oxidation die Oberfläche eines p-Typ-Halbleitersubstrats **101** oxidiert und ein Gateoxidfilm gebildet. Danach wird der Gateoxidfilm nitriert, um einen Oxynitridfilm **104b** mittels einer Wärmebehandlung in einer Ammoniak enthaltenden Atmosphäre zu bilden.

[0017] Dann wird unter Bezugnahme auf Fig. 76 auf dem Oxynitridfilm **104b** ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, auf welchem ein aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildeter Zwischenschichtisolierfilm gebildet wird. Dann wird auf dem Zwischenschichtisolierfilm ein zweiter mit Phosphor dotierter polykristalliner Siliziumfilm gebildet.

[0018] Ein in eine vorgeschriebene Form strukturierter Resistfilm wird mittels Photolithographie auf dem zweiten polykristallinen Siliziumfilm gebildet. Dann werden unter Verwendung des Resistfilms als Maske der zweite polykristalline Siliziumfilm, der Zwischenschichtisolierfilm und der erste polykristalline Siliziumfilm geätzt, wird der Resistfilm entfernt und werden somit die Steuerelektrode **108**, der Zwischenschichtisolierfilm **107** und die Ladungssammelelektrode **105** gebildet.

[0019] Unter Bezugnahme auf Fig. 77 wird nun ein Resistfilm **109** gebildet, der ein als Draindiffusionsgebiet vorgesehenes Gebiet bedeckt, und unter Verwendung der Steuerelektrode **108** und des Resistfilms **109** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert. Im Ergebnis wird in dem p-Typ-Halbleitersubstrat **101** ein Sourcediffusionsgebiet **103b** gebildet.

[0020] Nach Entfernen des Resistfilms **109** wird nun unter Bezugnahme auf Fig. 78 auf den Seitenwandungen der Steuerelektrode **108** und der Ladungssammelelektrode **105** ein Seitenwandungsoxidfilm **110** gebildet. Dann wird ein das Sourcediffusionsgebiet **103b** bedeckender Resistfilm **111** gebildet und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert. Im Ergebnis wird in dem p-Typ-Halbleitersubstrat **101** ein Draindiffusionsgebiet **103a** gebildet. Dann wird das Halbleitersubstrat wärmebehandelt, um das in Fig. 79 gezeigte Flash-EEPROM zu vervollständigen.

[0021] Die Verwendung eines Oxynitridfilms für den Gateisolierfilm bei der Herstellung der MOSFET stößt auf die folgenden Nachteile.

[0022] Der Oxynitridfilm wird verwendet, um den widerstand eines MOSFET gegen heiße Träger zu verbessern, aber bei einer vergrößerten Stickstoffkonzentration für den Gateisolierfilm in einem Bereich von mehreren atm% bis einigen 10 atm%

(i) werden in dem Gateisolierfilm durch das Eindringen des Stickstoffs in den Gateisolierfilm Spannungen verursacht und

(ii) nimmt die Rauheit der Grenzfläche zwischen dem Gateisolierfilm und dem Halbleitersubstrat zu.

[0023] Aus den vorstehenden Gründen wird in dem Kanalgebiet des MOSFET ein Oberflächenpegel erzeugt, wird eine Trägerfalle erzeugt und nimmt die Beweglichkeit der Träger ab, was eine verkleinerte Stromtreibfähigkeit des MOSFET und eine verkleinerte Betriebsgeschwindigkeit ergibt.

[0024] Auch bei dem Flash-EEPROM nimmt aus denselben Gründen wie denjenigen für den MOSFET die Geschwindigkeit des Schreibens im Flash-EEPROM ab.

Stand der Technik

[0025] Aus Jpn. J.Appl.Phys. Bd. 34 (1995), S. 771

– 775 "The Impact of Nitrogen Implantation onto Highly Doped Polysilicon Gates for Highly Reliable and High-Performance Sub-Quarter-Micron Dual-Gate Complementary Metal Oxide Semiconductor" ist eine Halbleitereinrichtung mit einem Dual-Gate CMOS bekannt, bei dem ein Oxidnitridfilm als ein Gateisolierfilm benutzt wird.

[0026] Aus Jpn. J.Appl.Phys. Bd. 35 (1996), S. 802 – 806 "Impact of Nitrogen Implantation on Highly Reliable Sub-Quarter-Micron Metal Oxide Field-Effect Transistors with Lightly Doped Drain Structure" ist eine Halbleitereinrichtung mit einem LDD-MOSFET bekannt, bei dem Seitenwandabstandsstücke an einer Gateelektrode mit Stickstoff dotiert sind.

Aufgabenstellung

[0027] Es ist daher Aufgabe der vorliegenden Erfindung, eine hoch zuverlässige Halbleitereinrichtung und ein Herstellungsverfahren dafür vorzusehen, bei denen die Beweglichkeit der Träger in einem Kanalgebiet daran gehindert wird, abgesenkt zu werden.

[0028] Die Halbleitereinrichtung enthält gemäß dem Prinzip der vorliegenden Erfindung auf einer Hauptoberfläche eines Halbleitersubstrats mit einer Leitfähigkeit eines ersten Typs ein Paar von Störstellengebiete mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs in einem vorgeschriebenen Abstand voneinander, ein zwischen dem Paar von Störstellengebieten gebildetes Kanalgebiet, einen auf dem Kanalgebiet gebildeten Isolierfilm und eine auf dem Isolierfilm gebildete erste Elektrode. Der Isolierfilm mit einer gleichmäßigen Dicke hat ein Stickstoff enthaltendes Gebiet an beiden Enden im Kontakt mit dem Paar von Störstellengebieten.

[0029] Ein Verfahren zum Herstellen einer Halbleitereinrichtung gemäß der vorliegenden Erfindung umfaßt in dem einen Aspekt die folgenden Schritte.

[0030] Ein Isolierfilm wird auf einer Hauptoberfläche eines Halbleitersubstrats mit einer Leitfähigkeit eines ersten Typs gebildet. Dann wird auf dem Isolierfilm eine erste Elektrode gebildet.

[0031] Der Isolierfilm und die erste Elektrode werden in eine vorgeschriebene Form mittels Photolithographie strukturiert. Dann wird in dem Halbleitersubstrat durch Einführen von Störstellen mit einer zur Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs unter Verwendung der ersten Elektrode als Maske ein Paar von Störstellengebieten gebildet.

[0032] An beiden Enden des Isolierfilms wird durch eine Wärmebehandlung in einer Atmosphäre, die ein Stickstoff enthaltendes Gas enthält, ein Stickstoff enthaltendes Gebiet gebildet.

[0033] Gemäß der vorstehend beschriebenen Halbleitereinrichtung und ihrem Herstellungsverfahren wird das Stickstoff enthaltende Gebiet nur in der Nähe eines Unterkantenabschnitts der ersten Elektrode, mit anderen Worten, nur im Isolierfilm in dem mit heißen Trägern implantierten Gebiet, gebildet. Da daher verhindert wird, daß zwischen dem Isolierfilm in der Nähe des mit heißen Trägern implantierten Unterkantenabschnitts der ersten Elektrode und dem Halbleitersubstrat ein Oberflächenpegel erzeugt wird, und der Trägereinfang in der Nähe des Unterkantenabschnitts der ersten Elektrode in dem Isolierfilm verkleinert werden kann, kann die Verwendung der Halbleitereinrichtung für einen MOSFET die durch injizierte heiße Träger verursachte Verschlechterung des Isolierfilms verringern.

[0034] Da ferner in dem unteren Gebiet im Zentrum der ersten Elektrode das Stickstoff enthaltende Gebiet nicht gebildet ist, kann eine Abnahme der Beweglichkeit der Träger in dem Kanalgebiet verhindert werden. Im Ergebnis kann ein hochzuverlässiger MOSFET mit großer Treibfähigkeit vorgesehen werden.

[0035] Der Isolierfilm in der Halbleitereinrichtung weist eine gleichmäßige Dicke auf, so daß eine durch sogenannte Gatevogelschnäbel verursachte Abnahme der Stromtreibfähigkeit, wie sie bei herkömmlichen Techniken vorkommt, verhindert werden kann.

[0036] Die Verwendung der Halbleitereinrichtung für ein Flash-EEPROM kann die durch Schreiben in den und Löschen aus dem Flash-EEPROM verursachte Verschlechterung eines Isolierfilms verringern. Da außerdem eine Abnahme der Beweglichkeit der Träger in dem Kanalgebiet unterdrückt werden kann, kann ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit verwirklicht werden.

[0037] Besonders vorzugsweise weist der Isolierfilm ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet zwischen den Stickstoff enthaltenden Gebieten auf. Das Gebiet hat eine kleinere Stickstoffkonzentration als das Stickstoff enthaltende Gebiet.

[0038] Die Verwendung einer derartigen Struktur verhindert, daß der Dotant in der ersten Elektrode durch den Isolierfilm hindurch befördert wird und in das Halbleitersubstrat diffundiert, und die Betriebscharakteristiken der Halbleitereinrichtung können stabilisiert werden.

[0039] Besonders vorzugsweise ist in dem Paar von Störstellengebieten eine Stickstoffstörstellenschicht gebildet, die so gebildet ist, daß sie aus dem im Isolierfilm gebildeten Stickstoff enthaltenden Gebiet in das Halbleitersubstrat verläuft.

[0040] Wenn eine derartige Struktur mit Stickstoffstörstellenschicht beispielsweise bei einer Halbleitereinrichtung mit LDD-Struktur verwendet wird, dann kann eine Störstellendiffusion des LDD-Gebiets unterdrückt und im Ergebnis der Kurzkanaleffekt in Halbleitereinrichtungen verhindert werden.

[0041] Besonders vorzugsweise enthält die erste Elektrode Stickstoff. In der den Stickstoff enthaltenden ersten Elektrode wird der Diffusionskoeffizient des Dotanten in der ersten Elektrode relativ klein, wodurch die Diffusion des Dotanten in das Halbleitersubstrat unterdrückt wird.

[0042] In einem anderen Aspekt der Halbleitereinrichtung gemäß der vorliegenden Erfindung hat der Isolationsfilm ein Stickstoff enthaltendes Stickstoff enthaltendes Gebiet an beiden Enden im Kontakt mit einem Paar von Störstellengebieten und ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet mit einer Stickstoffstörstellenkonzentration, die kleiner als die des Stickstoff enthaltenden Gebiets in dem Gebiet zwischen den Stickstoff enthaltenden Gebieten ist, wobei die Dicke des Stickstoff mit kleinerer Konzentration enthaltenden Gebiets größer als die des Stickstoff enthaltenden Gebiets ist. Durch vorsehen des an beiden Enden der ersten Elektrode liegenden Stickstoff enthaltenden Gebiets derart, daß es dick ist, kann der Widerstand gegen heiße Träger verbessert werden.

Ausführungsbeispiel

[0043] Es folgt die Beschreibung von Ausführungsbeispielen anhand der Figuren.

[0044] Von den Figuren zeigen:

[0045] Fig. 1 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer ersten Ausführungsform der Erfindung zeigt;

[0046] Fig. 2 eine Darstellung, welche die Stickstoffkonzentration in einem Gateisolierfilm zeigt;

[0047] Fig. 3 bis Fig. 7 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der ersten Ausführungsform darstellen;

[0048] Fig. 8 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer zweiten Ausführungsform der Erfindung zeigt;

[0049] Fig. 9 eine Darstellung, welche die Stickstoffkonzentration in einem Gateisolierfilm zeigt;

[0050] Fig. 10 bis Fig. 14 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der zweiten Ausführungsform darstellen;

[0051] Fig. 15 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer dritten Ausführungsform der Erfindung zeigt;

[0052] Fig. 16 bis Fig. 20 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der dritten Ausführungsform darstellen;

[0053] Fig. 21 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer vierten Ausführungsform der Erfindung zeigt;

[0054] Fig. 22 bis Fig. 26 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der vierten Ausführungsform darstellen;

[0055] Fig. 27 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer fünften Ausführungsform der Erfindung zeigt;

[0056] Fig. 28 bis Fig. 32 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der fünften Ausführungsform darstellen;

[0057] Fig. 33 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer sechsten Ausführungsform der Erfindung zeigt;

[0058] Fig. 34 bis Fig. 39 Querschnittsansichten, die einen ersten bis sechsten Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der sechsten Ausführungsform darstellen;

[0059] Fig. 40 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer siebenten Ausführungsform der Erfindung zeigt;

[0060] Fig. 41 bis Fig. 46 Querschnittsansichten, die einen ersten bis sechsten Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der siebenten Ausführungsform darstellen;

[0061] Fig. 47 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer achten Ausführungsform der Erfindung zeigt;

[0062] Fig. 48 bis Fig. 53 Querschnittsansichten, die einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der achten Ausführungsform darstellen;

[0063] Fig. 54 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer neunten Ausführungsform der Erfindung zeigt;

[0064] Fig. 55 bis Fig. 60 Querschnittsansichten, die einen ersten bis sechsten Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der neunten Ausführungsform darstellen;

[0065] Fig. 61 eine Querschnittsansicht, welche die Struktur einer Halbleitereinrichtung gemäß einer zehnten Ausführungsform der Erfindung zeigt;

[0066] Fig. 62 bis Fig. 68 Querschnittsansichten, die einen ersten bis siebenten Schritt bei einem Verfahren zum Herstellen der Halbleitereinrichtung gemäß der zehnten Ausführungsform darstellen;

[0067] Fig. 69 eine Querschnittsansicht, welche die Struktur eines herkömmlichen MOSFET zeigt;

[0068] Fig. 70 bis Fig. 73 Querschnittsansichten, welche einen ersten bis vierten Schritt bei einem Verfahren zum Herstellen des herkömmlichen MOSFET darstellen;

[0069] Fig. 74 eine Querschnittsansicht, welche die Struktur eines herkömmlichen Flash-EEPROM zeigt; und

[0070] Fig. 75 bis Fig. 79 Querschnittsansichten, welche einen ersten bis fünften Schritt bei einem Verfahren zum Herstellen des herkömmlichen Flash-EEPROM darstellen.

[0071] Nun werden in Verbindung mit den beigefügten Zeichnungen die Halbleitereinrichtungen gemäß den Ausführungsformen der Erfindung und ihre Herstellungsverfahren beschrieben.

Die erste Ausführungsform

[0072] Eine Halbleitereinrichtung gemäß der ersten Ausführungsform der Erfindung und ihr Herstellungsverfahren werden unter Bezugnahme auf die Figuren beschrieben.

[0073] Fig. 1 ist eine Querschnittsansicht, welche einen MOSFET gemäß der ersten Ausführungsform der Erfindung schematisch darstellt.

[0074] Eine p-Wanne **8** ist auf einem n-Typ-Halbleitersubstrat **1** wie beispielsweise einem Siliziumsubstrat gebildet, und ein aktives Gebiet ist durch einen Elementisolations-Isolierfilm **6** festgelegt. In der p-Wanne **8** sind ein n^+-Typ-Draindiffusionsgebiet **3a** und ein n^+-Typ-Sourcediffusionsgebiet 3b in einem vorgeschriebenen Abstand voneinander mit einem Kanalgebiet zwischen ihnen gebildet. In dem n^+-Typ-Draindiffusionsgebiet **3a** und dem n^+-Typ-Sourcediffusionsgebiet **3b** sind auf der entsprechenden Seite des Kanalgebiets n^--Typ-LDD-Schichten **2a** und **2b** gebildet.

[0075] Eine Gateelektrode **5** ist auf dem Kanalgebiet mit einem Gateisolierfilm **4a** wie beispielsweise einem Oxidfilm dazwischen gebildet.

[0076] Ein Gateisolierfilm **4d** ist im Kontakt mit einem Unterkantenabschnitt der Gateelektrode **5** vorgesehen, mit anderen Worten, ein Gateisolierfilm **4a** in der Nähe eines Gebiets, das im Kontakt mit der n^--Typ-LDD-Schicht **2a** des n^+-Typ-Draindiffusionsgebiets **3a** und der n^--Typ-LDD-Schicht **2b** des n^+-Typ-Sourcediffusionsgebiets **3b** ist, weist ein Stickstoff enthaltendes Gebiet **4d** auf, wie in dem Profil der Stickstoffkonzentration für den Gateisolierfilm **4a** in Fig. 2 dargestellt.

[0077] Ein Verfahren zum Herstellen der Halbleitereinrichtung wird in Verbindung mit den Fig. 3 bis Fig. 7 beschrieben. Unter Bezugnahme auf Fig. 3 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Oxidfilm **6** gebildet und werden dann in Mehrfachstufen mit verschiedenen Implantationsenergien Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwellenspannung des MOSFET gesteuert wird.

[0078] Nun wird unter Bezugnahme auf Fig. 4 das n-Typ-Halbleitersubstrat **1** thermisch oxidiert, um einen Gateoxidfilm **4a** mit einer Dicke in einem Bereich von 40 Å bis 100 Å zu bilden.

[0079] Nun wird unter Bezugnahme auf Fig. 5 ein mit Phosphor dotierter polykristalliner Siliziumfilm **5** gebildet, wird auf dem ganzen polykristallinen Siliziumfilm **5** ein Resist film-förmig aufgetragen und wird mittels Photolithographie ein Strukturieren in eine vorgeschriebene Form ausgeführt.

[0080] Unter Verwendung des Resistfilms als Maske werden der polykristalline Siliziumfilm **5** und der Gateoxidfilm **4** geätzt, und dann wird der Resist entfernt, um die Gateelektrode **5** und den Gateisolierfilm **4a** zu vervollständigen. Danach werden unter Verwendung der Gateelektrode **5** als Maske in die p-Wanne **8** Arsenionen implantiert, um n^--Typ-LDD-Schichten **2a** und **2b** zu bilden.

[0081] Nun wird unter Bezugnahme auf Fig. 6 in einer Ammoniak enthaltenden Atmosphäre der Gateisolierfilm **4a** bei einer Temperatur in einem Bereich von 600°C bis 900°C (vorzugsweise bei 800°C) wärmebehandelt und wird der Gateoxidfilm **4a** in dem Gebiet, das im Kontakt mit dem Unterkantenabschnitt der Gateelektrode **5** ist, nitriert, um ein Stickstoff enthaltendes Gebiet **4d** zu bilden.

[0082] Dann wird unter Bezugnahme auf Fig. 7 auf einer Seitenwandung der Gateelektrode **5** ein Seitenwandungsoxidfilm **7** gebildet, werden unter Verwendung der Gateelektrode **5** und des Seitenwandungsoxidfilms **7** als Maske in die p-Wanne **8** Arsenionen

implantiert, um ein n^+-Typ-Draingebiet **3a** und ein n^+-Typ-Sourcegebiet **3b** zu bilden, und wird durch eine Wärmebehandlung der in Fig. 3 gezeigte MOSFET vervollständigt.

[0083] Bei dem MOSFET gemäß der ersten Ausführungsform wird das Stickstoff enthaltende Gebiet **4d** nur in dem Gebiet in der Nähe des Unterkantenabschnitts der Gateelektrode **5**, mit anderen Worten, nur in dem mit heißen Trägern implantierten Gebiet, gebildet.

[0084] Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm **4a** in der Nähe des mit heißen Trägern implantierten Unterkantenabschnitts der Gateelektrode und dem n-Typ-Halbleitersubstrat **1** ein Oberflächenpegel erzeugt wird, wodurch ein Trägereinfang in dem Gateisolierfilm **4a** in der Nähe des Unterkantenabschnitts der Gateelektrode **5** und daher eine Verschlechterung des MOSFET durch Implantation heißer Träger verringert werden kann.

[0085] Da das Stickstoff enthaltende Gebiet **4d** nur an den beiden Enden des Gateisolierfilms **4a** gebildet ist, kann unterdrückt wird, daß die Beweglichkeit der Träger verkleinert wird. Ferner kann der Gateisolierfilm **4a** mit einer gleichmäßigen Dicke das durch Gatevogelschnäbel verursachte Abnehmen der Stromtreibfähigkeit, wie es bei der herkömmlichen Struktur vorkommt, eliminieren. Daher kann in der Halbleitereinrichtung gemäß der ersten Ausführungsform ein hochzuverlässiger MOSFET mit großer Treibfähigkeit verwirklicht werden.

Die zweite Ausführungsform

[0086] Nun werden in Verbindung mit den Figuren eine Halbleitereinrichtung gemäß der zweiten Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0087] Fig. 8 ist eine Querschnittsansicht, welche einen MOSFET gemäß der zweiten Ausführungsform der Erfindung schematisch darstellt.

[0088] Die Struktur des MOSFET gemäß der zweiten Ausführungsform ist im wesentlichen dieselbe wie die Struktur des in Fig. 1 gezeigten MOSFET gemäß der ersten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß auch in dem Gebiet zwischen den Stickstoff enthaltenden Gebieten **4d** des Gateisolierfilms ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet mit einer Stickstoffstörstellenkonzentration vorgesehen ist, die kleiner als diejenige des Stickstoff enthaltenden Gebiets **4d** ist, wie in dem in Fig. 9 dargestellten Profil der Stickstoffkonzentration im Gateisolierfilm gezeigt. Die übrige Struktur ist im wesentlichen dieselbe wie diejenige des MOSFET gemäß der ersten Ausführungsform, und gleiche oder entsprechende Abschnitte sind mit denselben Bezugszeichen bezeichnet.

[0089] Nun wird unter Bezugnahme auf die Fig. 10 bis Fig. 14 ein Verfahren zum Herstellen des MOSFET gemäß der zweiten Ausführungsform der Erfindung beschrieben.

[0090] Unter Bezugnahme auf Fig. 10 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Oxidfilm **6** gebildet und werden dann in Mehrfachstufen mit verschiedenen Implantationsenergien Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwellenspannung des MOSFET gesteuert wird.

[0091] Nun wird unter Bezugnahme auf Fig. 11 eine Oberfläche des n-Typ-Halbleitersubstrats **1** thermisch oxidiert, um einen Gateoxidfilm zu bilden, woraufhin eine Wärmebehandlung in einer Ammoniak enthaltenden Atmosphäre bei einer Temperatur in einem Bereich von 600°C bis 900°C folgt, um einen Oxynitridfilm **4B** zu bilden.

[0092] Nun wird unter Bezugnahme auf Fig. 12 auf dem Oxynitridfilm **4B**, auf dem ein in eine vorgeschriebene Form mittels Photolithographie strukturierter Resistfilm gebildet ist, ein mit Phosphor dotierter polykristalliner Siliziumfilm gebildet. Dann werden unter Verwendung des Resistfilms als Maske der polykristalline Siliziumfilm und der Oxynitridfilm **4B** geätzt, wird der Resistfilm entfernt und werden eine Gateelektrode **5** und ein Oxynitridfilm **4b** vervollständigt.

[0093] Nun werden unter Verwendung der Gateelektrode **5** als Maske in die p-Wanne **8** Arsenionen implantiert, um n^--Typ-LDD-Schichten **2a** und **2b** zu bilden.

[0094] Nun wird unter Bezugnahme auf Fig. 13 der Oxynitridfilm **4b** einer Wärmebehandlung in einer Ammoniak enthaltenden Atmosphäre bei einer Temperatur in einem Bereich von 600°C bis 900°C unterworfen, wird der Oxynitridfilm **4b** in dem Gebiet, das im Kontakt mit dem Unterkantenabschnitt der Gateelektrode **5** ist, nitriert und wird ein Stickstoff enthaltendes Gebiet **4d** gebildet, das eine Stickstoffkonzentration aufweist, die in der Nähe des Unterkantenabschnitts der Gateelektrode **5** größer als im Zentralgebiet ist.

[0095] Unter Bezugnahme auf Fig. 14 werden nun, nachdem auf einer Seitenwandung der Gateelektrode **5** ein Seitenwandungsoxidfilm **7** gebildet ist, unter Verwendung der Gateelektrode **5** und des Seitenwandungsoxidfilms **7** als Maske in die p-Wanne **8** Arsenionen implantiert, um ein n^+-Typ-Draindiffusionsgebiet 3a und ein n^+-Typ-Sourcediffusionsgebiet **3b** zu bilden, und dann wird eine Wärmebehandlung ausgeführt, um den MOSFET zu vervollständigen.

[0096] Es wird angemerkt, daß bei dem vorstehenden Herstellungsprozeß der Gateoxidfilm gebildet wird durch die Oxidation des n-Typ-Halbleitersubstrats **1**, welche von der Wärmebehandlung in der Ammoniak enthaltenden Atmosphäre bei einer Temperatur im Bereich von 600°C bis 900°C gefolgt wird, um den Oxynitridfilm **4B** durch Nitrieren des Gateoxidfilms zu bilden, daß der Gateoxidfilm aber in einer Atmosphäre aus Stickstoffmonoxid bei etwa 900°C oder alternativ in einer Atmosphäre aus Stickstoffdioxid bei etwa 1000°C wärmebehandelt werden kann, so daß der Gateoxidfilm nitriert wird, um den Oxynitridfilm **4B** zu bilden. Alternativ kann in einer Atmosphäre aus Stickstoffmonoxid bei etwa 900°C oder in einer Atmosphäre aus Stickstoffdioxid bei etwa 1000°C das n-Typ-Halbleitersubstrat **1** direkt oxynitriert werden, um den Oxynitridfilm **4B** zu bilden.

[0097] Die Halbleitereinrichtung gemäß der zweiten Ausführungsform der Erfindung weist ein Stickstoff enthaltendes Gebiet auf, das eine größere Menge Stickstoff in der Nähe des Unterkantenabschnitts der Gateelektrode des Gateisolierfilms, mit anderen Worten, in dem mit heißen Trägern implantierten Gebiet, enthält. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in der Nähe des mit heißen Trägern implantierten Unterkantenabschnitts der Gateelektrode **5** und dem n-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während der Trägereinfang in der Nähe des Unterkantenabschnitts der Gateelektrode in dem Gateisolierfilm und daher die durch Injektion heißer Träger verursachte Verschlechterung des MOSFET verringert werden kann.

[0098] Außerdem kann der aus dem Oxynitridfilm gebildete Gateisolierfilm die Implantationsladungsmenge vergrößern, bis der Gateisolierfilm durchbricht, und daher kann unterdrückt werden, daß der Dotant in der Gateelektrode in das Siliziumsubstrat diffundiert. Ferner ist das den Stickstoff mit größerer Konzentration enthaltende Stickstoff enthaltende Gebiet nur an den beiden Enden des Gateisolierfilms gebildet, so daß unterdrückt werden kann, daß durch das Nitrieren der Gateelektrode die Beweglichkeit der Träger verkleinert wird. Im Ergebnis kann ein hochzuverlässiger MOSFET mit großer Treibfähigkeit verwirklicht werden.

Die dritte Ausführungsform

[0099] Nun werden in Verbindung mit den Figuren eine Halbleitereinrichtung gemäß der dritten Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0100] Fig. 15 ist eine Querschnittsansicht, welche einen MOSFET gemäß der dritten Ausführungsform der Erfindung schematisch darstellt.

[0101] Die Struktur des MOSFET gemäß der dritten Ausführungsform ist dieselbe wie diejenige des in Fig. 8 gezeigten MOSFET gemäß der zweiten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß das Stickstoff enthaltende Gebiet **4d** des Gateisolierfilms ein Stickstoff enthaltendes Gebiet **4e** aufweist, das eine Dicke hat, die größer als diejenige des Stickstoff mit kleiner Konzentration enthaltenden Gebiets **4d** ist. Die übrige Struktur ist im wesentlichen dieselbe wie diejenige des MOSFET gemäß der zweiten Ausführungsform, und gleiche oder entsprechende Abschnitte sind mit denselben Bezugszeichen bezeichnet.

[0102] Unter Bezugnahme auf die Fig. 16 bis Fig. 20 wird ein Verfahren zum Herstellen des MOSFET gemäß der dritten Ausführungsform der Erfindung beschrieben.

[0103] Unter Bezugnahme auf Fig. 16 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Oxidfilm **6** gebildet und werden dann in Mehrfachstufen mit verschiedenen Implantationsenergien Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwellenspannung des MOSFET gesteuert wird.

[0104] Nun wird unter Bezugnahme auf Fig. 17 eine Oberfläche des n-Typ-Halbleitersubstrats **1** thermisch oxidiert, um einen Gateoxidfilm zu bilden, woraufhin eine Wärmebehandlung in einer Ammoniakatmosphäre bei einer Temperatur in einem Bereich von 600°C bis 900°C folgt, um einen Oxynitridfilm **4B** zu bilden.

[0105] Dann wird unter Bezugnahme auf Fig. 18 auf dem Oxynitridfilm **4B** ein mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, und dann wird auf dem polykristallinen Siliziumfilm mittels Photolithographie ein Resistfilm mit vorgeschriebener Form gebildet.

[0106] Dann werden unter Verwendung des Resistfilms als Maske der polykristalline Siliziumfilm und der Oxynitridfilm **4B** geätzt, wird der Resistfilm entfernt und werden eine Gateelektrode **5** und ein Oxynitridfilm **4b** vervollständigt.

[0107] Nun werden unter Bezugnahme auf Fig. 19 in einer Atmosphäre, die sowohl Stickstoffdioxid mit etwa 1000°C enthält als auch den Oxynitridfilm **4b** in dem Gebiet, das im Kontakt mit einem Unterkantenabschnitt der Gateelektrode **5** ist, nitriert, der Oxynitridfilm **4b** wärmebehandelt und wird ein Stickstoff enthaltendes Gebiet **4e** mit einem Gebiet, das mit einer größeren Konzentration in der Nähe des Unterkantenabschnitts der Gatelektrode **5** nitriert wird, gebildet. Zu der Zeit oxidiert auch der Sauerstoff in dem Stickstoffdioxid einen Teil der Gateelektrode **5** und einen Teil des n-Typ-Halbleitersubstrats **1**, und das Stickstoff enthaltende Gebiet **4e** wird eine Dicke auf-

weisen, die größer als diejenige des Stickstoff mit kleiner Konzentration enthaltenden Gebiets **4b** ist.

[0108] Unter Verwendung der Gateelektrode **5** als Maske werden in die p-Wanne **8** Arsenionen implantiert, um n^--Typ-LDD-Schichten **2a** und **2b** zu bilden.

[0109] Nun wird unter Bezugnahme auf Fig. 20 auf einer Seitenwandung der Gateelektrode **5** ein Seitenwandungsoxidfilm **7** gebildet, und dann werden unter Verwendung der Gateelektrode **5** und des Seitenwandungsoxidfilms **7** als Maske in die p-Wanne **8** Arsenionen implantiert, um ein n^+-Typ-Draindiffusionsgebiet **3a** und ein n^+-Sourcediffusionsgebiet **3b** zu bilden, woraufhin eine Wärmebehandlung folgt, um den MOSFET zu vervollständigen.

[0110] Bei der vorstehenden Beschreibung wird zum Oxynitrieren des Gateoxidfilms in der Nähe des Unterkantenabschnitts der Gateelektrode Stickstoffdioxid verwendet, aber es ist selbstverständlich, daß durch eine Wärmebehandlung in einer Stickstoffmonoxid mit etwa 900°C enthaltenden Atmosphäre oder in einer Atmosphäre, die wenigstens zwei Arten Gas aus Stickstoffmonoxid, Stickstoffdioxid und Ammoniak enthält, dieselbe Struktur vorgesehen werden kann.

[0111] Bei dem MOSFET gemäß der dritten Ausführungsform ist in der Nähe des Unterkantenabschnitts der Gateelektrode in dem Gateisolierfilm, mit anderen Worten, in dem mit heißen Trägern implantierten Gebiet, das eine große Menge Stickstoff enthaltende Stickstoff enthaltende Gebiet gebildet. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in der Nähe des mit heißen Trägern implantierten Unterkantenabschnitts der Gateelektrode und dem n-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe des Unterkantenabschnitts der Gateelektrode in dem Gateisolierfilm und daher eine Verschlechterung des MOSFET durch die Injektion heißer Träger verringert werden kann.

[0112] Außerdem ist der Gateisolierfilm aus einem Oxynitridfilm gebildet, wodurch die Menge jener Ladungen vergrößert werden kann, welche injiziert werden, bis der Gateisolierfilm durchbricht, und es kann unterdrückt werden, daß der Dotant in der Gateelektrode in das n-Typ-Halbleitersubstrat diffundiert wird.

[0113] Das den Stickstoff mit größerer Konzentration enthaltende Stickstoff enthaltende Gebiet wird nur an den beiden Enden des Gateisolierfilms gebildet, wodurch das Abnehmen der Beweglichkeit der Träger durch das Nitrieren des Gateisolierfilms unterdrückt werden kann.

[0114] Ferner wird durch das Oxynitrieren der Gateoxidfilm in dem Unterkantenabschnitt der Gateelektrode oxidiert und daher Sauerstoff eingeführt, welcher eine durch das Ätzen der Gateelektrode verursachte Beschädigung der Gateelektrode ausbessern kann. Daher kann ein hochzuverlässiger MOSFET mit großer Treibfähigkeit verwirklicht werden.

[0115] Es wird angemerkt, daß bei der vorstehenden Beschreibung nach dem Bilden der n^--Typ-LDD-Schicht der Gateoxidfilm oxynitriert wird, aber vor dem Bilden der n^--Typ-LDD-Schicht die Oxynitrierbehandlung ausgeführt und die durch die Wärmebehandlung bei der Oxynitrierbehandlung verursachte Diffusion der n^--Typ-LDD-Schicht unterdrückt werden kann.

Die vierte Ausführungsform

[0116] Nun werden in Verbindung mit den Figuren ein MOSFET gemäß der vierten Ausführungsform der vorliegenden Erfindung und sein Herstellungsverfahren beschrieben.

[0117] Fig. 21 ist eine Querschnittsansicht, welche den MOSFET gemäß der vierten Ausführungsform der Erfindung schematisch darstellt.

[0118] Die Struktur der vierten Ausführungsform ist im wesentlichen dieselbe wie diejenige der in Fig. 1 gezeigten ersten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß an beiden Enden des Gateisolierfilms **4a** Stickstoff enthaltende Gebiete **4f** gebildet sind und eine Stickstoffstörstellenschicht **4h** so gebildet ist, daß sie aus dem Stickstoff enthaltenden Gebiet **4f** zu jeder der n^--Typ-LDD-Schichten **2a** und **2b** hin verläuft. Die übrige Struktur ist dieselbe wie diejenige des MOSFET gemäß der ersten Ausführungsform, und daher sind gleiche Abschnitte mit denselben Bezugszeichen bezeichnet.

[0119] Unter Bezugnahme auf die Fig. 22 bis Fig. 26 wird ein Verfahren zum Herstellen des MOSFET gemäß der vierten Ausführungsform der Erfindung beschrieben.

[0120] Unter Bezugnahme auf Fig. 22 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Oxidfilm **6** gebildet und werden dann in Mehrfachstufen mit verschiedenen Implantationsenergien Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwellenspannung des MOSFET gesteuert wird.

[0121] Nun wird unter Bezugnahme auf Fig. 23 eine Oberfläche des n-Typ-Halbleitersubstrats **1** thermisch oxidiert, um einen Gateoxidfilm **4A** zu bilden.

[0122] Unter Bezugnahme auf Fig. 24 wird auf dem Gateoxidfilm **4A** ein mit Phosphor dotierter polykristalliner Siliziumfilm gebildet und dann mittels Photoli-

thographie ein Resistfilm **20** in eine vorgeschriebene Form strukturiert.

[0123] Unter Verwendung des Resistfilms **20** als Maske werden der polykristalline Siliziumfilm und der Gateoxidfilm **4A** geätzt, um eine Gateelektrode **5** und einen Gateoxidfilm **4a** zu vervollständigen.

[0124] Während der Resistfilm **20** noch verbleibt, werden dann aus einer Stellung, die in einem Winkel in einem Bereich von 30° bis 45° bezüglich der Senkrechten auf der Oberfläche des n-Typ-Halbleitersubstrats **1** geneigt ist, Stickstoffionen implantiert, während sich das n-Typ-Halbleitersubstrat **1** dreht. Der Stickstoff wird somit in die Seitenwandungen der Gateelektrode **5**, die Seitenwandungen des Gateisolierfilms **4a** und in die Nähe der Unterkante der Gateelektrode **5** in dem n-Typ-Halbleitersubstrat **1** eingeführt, und im Ergebnis wird ein Gebiet **4g**, in das Stickstoff eingeführt ist, gebildet. Die Menge der zu der Zeit implantierten Stickstoffionen ist in einem Bereich von 1×10^{15} bis 1×10^{16} cm^{-2}, wobei die Implantationsenergie in einem Bereich von 5 bis 20 keV ist, die Störstellenkonzentration des Gebiets **4g**, in das Stickstoff eingeführt ist, auf einen Wert in einem Bereich von etwa 1×10^{20} cm^{-3} bis 1×10^{21} cm^{-3} abnimmt, und das Gebiet **4g**, in das Stickstoff eingeführt ist, so gebildet wird, daß es eine Dicke in einem Bereich von etwa 50 Å bis 200 Å über der Oberfläche des n-Typ-Halbleitersubstrtats **1** hat.

[0125] Nach Entfernen des Resistfilms **20** werden dann unter Bezugnahme auf Fig. 25 unter Verwendung der Gateelektrode **5** als Maske in die p-Wanne **8** Arsenionen implantiert, um n^--Typ-LDD-Schichten **2a** und **2b** zu bilden.

[0126] Unter Bezugnahme auf Fig. 26 wird nun auf einer Seitenwandung der Gateelektrode **5** ein Seitenwandungsoxidfilm **7** gebildet und werden unter Verwendung der Gateelektrode **5** und des Seitenwandungsoxidfilms **7** als Maske in die p-Wanne **8** Arsenionen implantiert, um ein n^+-Typ-Draindiffusionsgebiet **3a** und ein n^+-Typ-Sourcediffusionsgebiet **3b** zu bilden.

[0127] Dann wird eine Wärmebehandlung ausgeführt, um den MOSFET zu vervollständigen. Der in die Seitenwandung der Gateelektrode **5** und das n-Typ-Halbleitersubstrat **1** implantierte Stickstoff schlägt sich an beiden Enden der Gateelektrode **5** durch die Wärmebehandlung nieder, und an den beiden Enden der Gateelektrode **5** werden Stickstoff enthaltenden Gebiete **4f** gebildet.

[0128] Bei dem MOSFET gemäß der vierten Ausführungsform wird das Stickstoff enthaltende Gebiet nur in der Nähe des Unterkantenabschnitts der Gateelektrode, mit anderen Worten, nur in dem mit heißen Trägern implantierten Gebiet, gebildet. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in der Nähe des mit heißen Trägern implantierten Kantenabschnitts der Gateelektrode und dem n-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, wobei ein Trägereinfang in der Nähe des Unterkantenabschnitts der Gateelektrode in dem Gateisolierfilm und daher eine Verschlechterung des MOSFET durch Injektion heißer Träger verringert werden kann.

[0129] Ferner ist das Stickstoff enthaltende Gebiet nur an den beiden Enden des Gateisolierfilms gebildet, und daher kann eine Abnahme der Beweglichkeit der Träger durch das Nitrieren des Gateisolierfilms unterdrückt werden. Der Gateisolierfilm wird durch die Ionenimplantation und die Wäremebehandlung zum Aktivieren der Source/Draindiffusionsgebiete nitriert, und daher kann ein einfacher Prozeß mit nur einem weiteren Schritt zur Ionenimplantation dazu verwendet werden, die Struktur des MOSFET gemäß der vorliegenden Ausführungsform zu verwirklichen. Im Ergebnis kann ein hochzuverlässiger MOSFET mit großer Treibfähigkeit leicht verwirklicht werden.

Die fünfte Ausführungsform

[0130] Nun werden in Verbindung mit den Figuren eine Halbleitereinrichtung gemäß der fünften Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0131] Fig. 27 ist eine Querschnittsansicht, welche einen MOSFET gemäß der fünften Ausführungsform der Erfindung schematisch darstellt.

[0132] Die Struktur des MOSFET gemäß der fünften Ausführungsform ist im wesentlichen dieselbe wie diejenige der in Fig. 21 gezeigten vierten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß der MOSFET gemäß der fünften Ausführungsform auch in dem Gebiet zwischen den Stickstoff enthaltenden Gebieten **4f** in dem Gateisolierfilm versehen ist mit einem Stickstoff mit kleiner Konzentration enthaltenden Gebiet **4b** mit einer Stickstoffstörstellenkonzentration, die kleiner als diejenige des Stickstoff enthaltenden Gebiets **4f** ist, und daß die Gateelektrode **5b** auch Stickstoff enthält.

[0133] Da die übrige Struktur dieselbe wie diejenige des MOSFET gemäß der vierten Ausführungsform ist, sind gleiche oder entsprechende Abschnitte mit denselben Bezugszeichen bezeichnet.

[0134] Ein Verfahren zum Herstellen des MOSFET gemäß der fünften Ausführungsform wird in Verbindung mit den Fig. 28 bis Fig. 32 beschrieben.

[0135] Unter Bezugnahme auf Fig. 28 wird auf einem n-Typ-Halbleitersubstrat **1** durch selektive Oxidation ein Elementisolations-Oxidfilm **6** gebildet und

werden dann in Mehrfachstufen mit verschiedenen Energien Borionen implantiert, um eine p-Wanne **8** zu bilden, während die Schwelle des MOSFET gesteuert wird.

[0136] Nun wird unter Bezugnahme auf Fig. 29 eine Oberfläche des n-Typ-Halbleitersubstrats **1** thermisch oxidiert, um einen Gateoxidfilm zu bilden, und dann wird ein mit Phosphor dotierter polykristalliner Siliziumfilm gebildet. Dann werden in den oberen Schichtabschnitt des polykristallinen Siliziumfilms Stickstoffionen implantiert, um eine in ihrem oberen Schichtabschnitt Stickstoff enthaltende polykristalline Siliziumschicht **5B** zu vervollständigen.

[0137] Nun wird unter Bezugnahme auf Fig. 30 auf dem polykristallinen Siliziumfilm **5B** ein mittels Photolithographie in eine vorgeschriebene Form strukturierter Resistfilm **21** gebildet und werden unter Verwendung des Resistfilms **21** als Maske der polykristalline Siliziumfilm **5B** und der Gateoxidfilm **4A** strukturiert, um eine Gateelektrode **5b** und eine Gateelektrode **4a** zu vervollständigen.

[0138] Während der Resistfilm **21** noch verbleibt, werden dann aus einer Stellung, die in einem Winkel in einem Bereich von 35° bis 45° bezüglich der Senkrechten auf dem n-Typ-Halbleitersubstrat **1** geneigt ist, Stickstoffionen implantiert, während sich das n-Typ-Halbleitersubstrat **1** dreht, so daß der Stickstoff in den Seitenwandungsabschnitt der Gateelektrode **5b** und in das n-Typ-Halbleitersubstrat **1** in der Nähe des Unterkantenabschnitts der Gateelektrode **5b** eingeführt wird, um ein Gebiet **4g**, in das Stickstoff eingeführt ist, zu bilden.

[0139] Unter Bezugnahme auf Fig. 31 werden unter Verwendung der Gateelektrode **5b** als Maske in die p-Wanne **8** Arsenionen implantiert, um n^--Typ-LDD-Schichten **2a** und **2b** zu bilden.

[0140] Nachdem auf den Seitenwandungen der Gateelektrode **5b** ein Seitenwandungsoxidfilm **7** gebildet ist, werden unter Bezugnahme auf Fig. 32 unter Verwendung der Gateelektrode **5b** und des Seitenwandungsoxidfilms **7** als Maske in die p-Wanne **8** Arsenionen implantiert, um ein n^+-Typ-Draindiffusionsgebiet **3a** und ein n^+-Typ-Sourcediffusionsgebiet **3b** zu bilden, und dann wird eine Wärmebehandlung ausgeführt, um den NMOSFET gemäß der fünften Ausführungsform zu vervollständigen.

[0141] Die Wärmebehandlung erlaubt es dem Stickstoff in der Gateelektrode **5b** und dem n-Typ-Halbleitersubstrat, sich in dem Gateoxidfilm **4a** niederzuschlagen, und in einem Gebiet zwischen den Stickstoff enthaltenden Gebieten **4f** wird ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet **4b** mit einer Stickstoffkonzentration gebildet, die kleiner als diejenige des Stickstoff enthaltenden Gebiets **4f** ist.

[0142] Bei dem MOSFET gemäß der fünften Ausführungsform wird ein eine große Menge Stickstoff enthaltendes Stickstoff enthaltendes Gebiet in dem Gebiet in der Nähe der Unterkante der Gateelektrode, mit anderen Worten, in dem mit heißen Trägern implantierten Gebiet, gebildet. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in der Nähe des mit heißen Trägern implantierten Unterkantenabschnitts der Gateelektrode und dem n-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe des Unterkantenabschnitts der Gateelektrode in dem Gateisolierfilm verkleinert und daher eine Verschlechterung des MOSFET durch Injektion heißer Träger wirksam verringert werden kann.

[0143] Da ferner der Gateisolierfilm ein Oxynitridfilm ist, kann diejenige Menge der Ladung vergrößert werden, welche injiziert wird, bis der Gateisolierfilm durchbricht, und daher kann die Diffusion des Dotanten in der Gateelektrode in das n-Typ-Halbleitersubstrat unterdrückt werden.

[0144] Ferner sind die den Stickstoff mit größerer Konzentration enthaltenden Stickstoff enthaltenden Gebiete nur an den beiden Enden des Gateisolierfilms gebildet, wodurch eine Abnahme der Beweglichkeit der Träger durch das Nitrieren des Gateisolierfilms unterdrückt werden kann.

[0145] Der Gateisolierfilm wird durch einen einfachen Prozeß mit nur zwei weiteren Schritten zur Ionenimplantation nitriert, wobei ein zuverlässigerer MOSFET mit großer Treibfähigkeit leicht verwirklicht werden kann.

Die sechste Ausführungsform

[0146] Eine Halbleitereinrichtung gemäß der sechsten Ausführungsform der Erfindung und ihr Herstellungsverfahren werden in Verbindung mit den Figuren beschrieben.

[0147] Fig. 33 ist eine Querschnittsansicht, welche ein Flash-EEPROM gemäß der sechsten Ausführungsform der Erfindung schematisch darstellt. Auf einem beispielsweise aus einem Siliziumsubstrat gebildeten p-Typ-Halbleitersubstrat **101** sind ein n-Typ-Draindiffusionsgebiet **103a** und ein n-Typ-Sourcediffusionsgebiet **103b** in einem vorgeschriebenen Abstand voneinander mit einem Kanalgebiet zwischen ihnen gebildet. Auf dem Kanalgebiet ist eine Ladungssammelelektrode **105** mit einem Gateisolierfilm **104a** dazwischen gebildet. Der Gateisolierfilm **104a**, der im Kontakt mit einem Unterkantenabschnitt der Ladungssammelelektrode **105** ist, weist ein Stickstoff enthaltendes Gebiet **104d** auf.

[0148] Eine Steuerelektrode **108** ist auf der Ladungssammelelektrode **105** mit einem Zwischen-

schichtisolierfilm **107** zwischen ihnen zur elektrischen Isolation von der Ladungssammelelektrode **105** gebildet. Auf den Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **105** ist ein Seitenwandungsoxidfilm **110** gebildet.

[0149] Unter Bezugnahme auf die Fig. 34 bis Fig. 39 wird ein verfahren zum Herstellen des Flash-EEPROM gemäß der sechsten Ausführungsform der Erfindung beschrieben. Unter Bezugnahme auf Fig. 34 wird auf einem p-Typ-Halbleitersubstrat **101** durch thermisches Oxidieren des p-Typ-Halbleitersubstrats **101** ein Gateoxidfilm **104A** gebildet.

[0150] Nun wird unter Bezugnahme auf Fig. 35 ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, auf welchem ein aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildeter Zwischenschichtisolierfilm gebildet wird, und dann wird auf dem Zwischenschichtisolierfilm ein zweiter polykristalliner Siliziumfilm gebildet.

[0151] Dann wird auf dem zweiten polykristallinen Siliziumfilm ein in eine vorgeschriebene Form mittels Photolithographie strukturierter Resistfilm gebildet und werden unter Verwendung des Resistfilms als Maske der Gateoxidfilm **104A**, der erste polykristalline Siliziumfilm, der Zwischenschichtisolierfilm und der zweite polykristalline Siliziumfilm strukturiert, um einen Gateisolierfilm **104a**, eine Ladungssammelelektrode **105**, einen Zwischenschichtisolierfilm **107** und eine Steuerelektrode **108** zu vervollständigen.

[0152] Unter Bezugnahme auf Fig. 36 wird in einer Ammoniak enthaltenden Atmosphäre eine Wärmebehandlung bei einer Temperatur von etwa 800°C ausgeführt, wobei der Gateisolierfilm **104a** in einem Gebiet, das im Kontakt mit dem Unterkantenabschnitt der Ladungssammelelektrode **105** ist, nitriert wird, um Stickstoff enthaltende Gebiete **104d** an beiden Enden des Gateisolierfilms **104a** zu bilden.

[0153] Unter Bezugnahme auf Fig. 37 wird ein Resistfilm **109** so gebildet, daß er ein als Draindiffusionsgebiet des Flash-EEPROM vorgesehenes Gebiet bedeckt, und werden unter Verwendung des Resistfilms **109** und der Steuerelektrode **108** als Maske in das p-Typ-Halbleitexsubstrat **101** Arsenionen implantiert, um ein Sourcediffusionsgebiet **103b** zu bilden.

[0154] Nach Entfernen des Resistfilms **109** wird unter Bezugnahme auf Fig. 38 auf den Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **108** ein Seitenwandungsoxidfilm **110** gebildet, und dann wird ein das n-Typ-Sourcediffusionsgebiet **103b** bedeckender Resistfilm **111** gebildet.

[0155] Dann werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Draingebiet **103a** zu bilden. Nach Entfernen des Resistfilms **111** wird dann unter Bezugnahme auf Fig. 39 eine Wärmebehandlung ausgeführt, um das Flash-EEPROM gemäß der sechsten Ausführungsform der Erfindung zu vervollständigen.

[0156] Bei dem Flash-EEPROM gemäß der sechsten Ausführungsform wird das Stickstoff enthaltende Gebiet nur in dem Gateisolierfilm in der Nähe der Unterkante der Ladungssammelelektrode, mit anderen Worten, nur in dem Gateisolierfilm in dem Gebiet, durch das hindurch zur Zeit des Schreibens und Löschens Elektronen tunneln, gebildet. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in dem Kantenabschnitt der Ladungssammelelektrode, durch welchen die Elektronen tunneln, und dem Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode in dem Gateisolierfilm verkleinert und daher eine Verschlechterung des Flash-EEPROM durch das Schreiben und das Löschen verringert werden kann.

[0157] Ferner werden die Stickstoff enthaltenden Gebiete nur auf den beiden Endabschnitten des Gateisolierfilms gebildet, und daher kann eine durch das Nitrieren des Gateisolierfilms verursachte Abnahme der Beweglichkeit der Träger verkleinert werden. Im Ergebnis kann ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit vorgesehen werden.

Die siebente Ausführungsform

[0158] Eine Halbleitereinrichtung gemäß der siebenten Ausführungsform der Erfindung und ihr Herstellungsverfahren werden mit den Figuren beschrieben.

[0159] Fig. 40 ist eine Querschnittsansicht, welche ein Flash-EEPROM gemäß der siebenten Ausführungsform der Erfindung schematisch darstellt.

[0160] Die Struktur des Flash-EEPROM gemäß der siebenten Ausführungsform ist im wesentlichen dieselbe wie diejenige der in Fig. 33 gezeigten sechsten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß auch in dem Gebiet zwischen den Stickstoff enthaltenden Gebieten **104d** in dem Gateisolierfilm ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet **4b** vorgesehen ist, das eine Stickstoffstörstellenkonzentration hat, die kleiner als diejenige des Stickstoff enthaltenden Gebiets **4d** ist. Die übrige Struktur ist dieselbe wie die des Flash-EEPROM gemäß der sechsten Ausführungsform der Erfindung, und daher sind die gleichen Abschnitte wie diejenigen des in Fig. 33 gezeigten Flash-EEPROM mit denselben Bezugszeichen bezeichnet.

[0161] Unter Bezugnahme auf die Fig. 41 bis Fig. 46 wird ein Verfahren zum Herstellen des Flash-EEPROM gemäß der siebenten Ausführungsform beschrieben.

[0162] Unter Bezugnahme auf Fig. 41 wird auf der Oberfläche eines p-Typ-Halbleitersubstrats **101** mittels thermischer Oxidation ein Gateoxidfilm gebildet und folgt eine Wärmebehandlung bei einer Temperatur in einem Bereich von 600°C bis 900°C in einer Ammoniakatmosphäre, so daß der Gateoxidfilm nitriert wird, um einen Oxynitridfilm **104B** zu bilden.

[0163] Unter Bezugnahme auf Fig. 42 wird auf dem Oxynitridfilm **104B** ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, auf welchem ein aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildeter Zwischenschichtisolierfilm gebildet wird. Dann wird auf dem Zwischenschichtisolierfilm ein zweiter mit Phosphor dotierter polykristalliner Siliziumfilm gebildet.

[0164] Dann wird auf dem zweiten polykristallinen Siliziumfilm ein in eine vorgeschriebene Form mittels Photolithographie strukturierter Resistfilm gebildet, werden dann unter Verwendung des Resistfilms als Maske der Gateisolierfilm, der erste polykristalline Siliziumfilm, der Zwischenschichtisolierfilm und der zweite polykristalline Siliziumfilm geätzt und wird der Resistfilm entfernt, um einen Gateisolierfilm **104b**, eine Ladungssammelelektrode **105**, einen Zwischenschichtisolierfilm **107** und eine Steuerelektrode **108** zu vervollständigen.

[0165] Unter Bezugnahme auf Fig. 43 wird eine Wärmebehandlung bei einer Temperatur in einem Bereich von 600°C bis 900°C in einer Ammoniak enthaltenden Atmosphäre ausgeführt, um die Gateelektrode **104b** in einem Gebiet, das im Kontakt mit einem Kantenabschnitt der Ladungssammelelektrode **105** ist, zu nitrieren, und wird ein Stickstoff enthaltendes Gebiet **104d** mit großer Stickstoffkonzentration gebildet.

[0166] Unter Bezugnahme auf Fig. 44 wird ein Resistfilm **109** so gebildet, daß er ein als n-Typ-Draindiffusionsgebiet des Flash-EEPROM vorgesehenes Gebiet bedeckt, und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **109** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Sourcediffusionsgebiet **103b** zu bilden.

[0167] Unter Bezugnahme auf Fig. 45 wird der Resistfilm **109** entfernt, wird auf den Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **108** ein Seitenwandungsoxidfilm **110** gebildet, wird dann ein das n-Typ-Sourcediffusionsgebiet **103b** bedeckender Resistfilm **111** gebildet und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Draindiffusionsgebiet **103a** zu bilden. Nach Entfernen des Resistfilms **111** wird dann, wie Fig. 46 gezeigt, eine Wärmebehandlung ausgeführt, um das Flash-EEPROM gemäß der siebenten Ausführungsform der Erfindung zu vervollständigen.

[0168] Bei der vorstehenden Beschreibung wird durch Oxidation des p-Typ-Halbleitersubstrats **101** der Gateoxidfilm gebildet und eine Wärmebehandlung bei einer Temperatur im Bereich von 600°C bis 900°C in einer Ammoniakatmosphäre ausgeführt, so daß der Gateoxidfilm nitriert wird, um den Oxynitridfilm zu bilden, aber der Gateoxidfilm kann nitriert werden, so daß der Oxynitridfilm durch Wärmebehandlung des Gateoxidfilms bei etwa 900°C in einer Stickstoffmonoxidatmosphäre oder bei etwa 1000°C in einer Stickstoffdioxidatmosphäre gebildet wird. Alternativ kann das p-Typ-Halbleitersubstrat **101** bei 900°C in einer Stickstoffmonoxidatmosphäre oder bei etwa 1000°C in einer Stickstoffdioxidatmosphäre direkt oxynitriert werden, um den Oxynitridfilm **104** zu bilden.

[0169] Bei der Halbleitereinrichtung gemäß der siebenten Ausführungsform der Erfindung wird der eine größere Menge Stickstoff enthaltende Oxynitridfilm in dem Gateisolierfilm in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode, mit anderen Worten, in dem Gebiet, durch welches hindurch zur Zeit des Schreibens und des Löschens Elektronen tunneln, gebildet.

[0170] Im Ergebnis wird unterdrückt; daß zwischen dem Gateisolierfilm in der Nähe des Unterkantenabschnitt der Ladungssammelelektrode, durch welchen hindurch die Elektronen tunneln, und dem p-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode in dem Gateisolierfilm verkleinert und daher eine Verschlechterung des Flash-EEPROM durch das Schreiben und das Löschen verringert werden kann. Da ferner der Gateisolierfilm ein Oxynitridfilm ist, kann die Menge derjenigen Ladungen vergrößert werden, welche zu injizieren sind, bis der Gateisolierfilm durchbricht, und daher kann die Diffusion des Dotanten in der Ladungssammelelektrode in das Halbleitersubstrat unterdrückt werden.

[0171] Das den Stickstoff mit großer Konzentration enthaltende Stickstoff enthaltende Gebiet ist nur auf den beiden Endabschnitten des Gateisolierfilms gebildet, und daher kann eine durch das Nitrieren des Gateisolierfilms verursachte Abnahme der Beweglichkeit der Träger unterdrückt werden. Im Ergebnis kann ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit vorgesehen werden.

Die achte Ausführungsform

[0172] Nun werden in Verbindung mit den beigefügten Figuren eine Halbleitereinrichtung gemäß der achten Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0173] Fig. 47 ist eine Querschnittsansicht, welche ein Flash-EEPROM gemäß der achten Ausführungsform der Erfindung schematisch darstellt.

[0174] Die Struktur des Flash-EEPROM gemäß der achten Ausführungsform ist im wesentlichen dieselbe wie diejenige der in Fig. 40 gezeigten siebenten Ausführungsform, wobei ein wichtiger Unterschied darin besteht, daß die Breite eines Stickstoff enthaltenden Gebiets, das auf jedem Ende eines Stickstoff mit kleiner Konzentration enthaltenden Gebiets **104b** vorgesehen ist, größer als diejenige des Stickstoff mit kleiner Konzentration enthaltenden Gebiets **104b** gemacht ist. Die übrige Struktur ist dieselbe wie diejenige des Flash-EEPROM gemäß der siebenten Ausführungsform, und daher sind gleiche Abschnitte mit denselben Bezugszeichen bezeichnet.

[0175] Unter Bezugnahme auf die Fig. 48 bis Fig. 53 wird ein Verfahren zum Herstellen des Flash-EEPROM gemäß der achten Ausführungsform der Erfindung beschrieben.

[0176] Unter Bezugnahme auf Fig. 48 wird auf der Oberfläche eines p-Typ-Halbleitersubstrats **101** mittels thermischer Oxidation ein Gateoxidfilm gebildet und folgt eine Wärmebehandlung bei einer Temperatur in einem Bereich von 600°C bis 900°C in einer Ammoniakatmosphäre, so daß der Gateoxidfilm nitriert wird, um einen Oxynitridfilm **104B** zu bilden.

[0177] Unter Bezugnahme auf Fig. 49 wird ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, auf welchem ein aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildeter Zwischenschichtisolierfilm gebildet wird. Dann wird auf dem Zwischenschichtisolierfilm ein zweiter polykristalliner Siliziumfilm gebildet.

[0178] Dann wird auf dem zweiten polykristallinen Siliziumfilm mittels Photolithographie ein in eine vorgeschriebene Form strukturierter Resistfilm gebildet, werden dann unter Verwendung des Resistfilms als Maske der Oxynitridfilm **104B**, der erste polykristalline Siliziumfilm, der Zwischenschichtisolierfilm und der zweite polykristalline Siliziumfilm geätzt und werden nach Entfernen des Resistfilms ein Oxynitridfilm **104b**, eine Ladungssammelelektrode **105**, ein Zwischenschichtisolierfilm **107** und eine Steuerelektrode **108** gebildet.

[0179] Unter Bezugnahme auf Fig. 50 wird eine Wärmebehandlung bei etwa 1000°C in einer Stickstoffdioxid enthaltenden Atmosphäre ausgeführt und in dem Oxynitridfilm in dem Gebiet in der Nähe eines Unterkantenabschnitts der Ladungssammelelektrode **105** ein Stickstoff enthaltendes Gebiet **104e** mit einer großen Stickstoffkonzentration gebildet. Zu der Zeit werden durch den Sauerstoff in dem Stickstoffdioxid ein Teil der Ladungssammelelektrode **105** und ein Teil des Halbleitersubstrats **101** oxidiert, und die Dicke des Stickstoff enthaltenden Gebiets **104**, das im Kontakt mit dem Unterkantenabschnitt der Ladungssammelelektrode **105** ist, wird größer als diejenige des Stickstoff mit kleiner Konzentration enthaltenden Gebiets **104b**.

[0180] Unter Bezugnahme auf Fig. 51 wird ein Resistfilm **109** gebildet, der ein als n-Typ-Draindiffusionsgebiet des Flash-EEPROM vorgesehenes Gebiet bedeckt, und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **109** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Sourcediffusionsgebiet **103b** zu bilden.

[0181] Nach Entfernen des Resistfilms **109** wird, bezugnehmend auf Fig. 52, auf den Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **108** ein Seitenwandungsoxidfilm **110** gebildet, wird dann ein das n-Typ-Sourcediffusionsgebiet **103b** bedeckender Resistfilm **111** gebildet und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Draindiffusionsgebiet **103a** zu bilden. Nach Entfernen des Resistfilms **111** wird dann unter Bezugnahme auf Fig. 53 eine Wärmebehandlung ausgeführt, um das Flash-EEPROM gemäß der achten Ausführungsform zu vervollständigen.

[0182] Im vorstehenden wird zum Oxynitrieren des Unterkantenabschnitts der Gateelektrode in dem Gateoxidfilm Stickstoffdioxid verwendet, aber dieselbe Struktur kann erhalten werden durch eine Wärmebehandlung bei etwa 900°C in einer Stick stoffmonoxid enthaltenden Atmosphäre oder einer Atmosphäre, die wenigstens zwei Arten Gas aus Stickstoffmonoxid, Stickstoffdioxid und Ammoniak enthält.

[0183] Bei dem Flash-EEPROM gemäß der achten Ausführungsform der Erfindung wird nur in dem Gateisolierfilm in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode, mit anderen Worten, nur in dem Gebiet, durch das hindurch zur Zeit des Schreibens und des Löschens Elektronen tunneln, das Stickstoff enthaltende Gebiet gebildet.

[0184] Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in dem Unterkantenabschnitt der Ladungssammelelektrode, durch welchen hindurch Elektronen tunneln, und dem p-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein

Trägereinfang in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode in dem Gateisolierfilm verkleinert werden kann, so daß eine durch das Schreiben und das Löschen verursachte Verschlechterung des Flash-EEPROM verringert werden kann.

[0185] Da ferner das Stickstoff enthaltende Gebiet nur an den beiden Enden des Gateisolierfilms gebildet wird, kann eine durch das Nitrieren des Gateisolierfilms verursachte Abnahme der Beweglichkeit der Träger unterdrückt werden. Der Gateoxidfilm in dem Kantenabschnitt der Gateelektrode wird durch Oxynitrieren oxidiert, mit anderen Worten, in ihn wird Sauerstoff eingeführt, und daher können an der Ladungssammelelektrode durch das Ätzen verursachte Beschädigungen ausgebessert werden. Daher kann ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit verwirklicht werden.

[0186] Ferner wird bei der vorliegenden Ausführungsform für den Gateisolierfilm der Oxynitridfilm verwendet, wird der Kantenabschnitt oxynitriert und weist daher das Stickstoff enthaltende Gebiet eine größere Stickstoffkonzentration als der Zentralabschnitt des Gateisolierfilms auf. Im Ergebnis kann die Menge derjenigen Ladungen vergrößert werden, welche injiziert werden, bis der Isolierfilm durchbricht, und kann eine Diffusion des Dotanten in der Ladungssammelelektrode in das Siliziumsubstrat unterdrückt werden.

Die neunte Ausführungsform

[0187] Mit den beigefügten Figuren werden eine Halbleitereinrichtung gemäß der neunten Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0188] Fig. 54 ist eine Querschnittsansicht, welche ein Flash-EEPROM gemäß der neunten Ausführungsform der Erfindung schematisch darstellt.

[0189] Die Struktur des Flash-EEPROM gemäß der neunten Ausführungsform ist im wesentlichen mit derjenigen der in Fig. 33 gezeigten sechsten Ausführungsform identisch, wobei ein wichtiger Unterschied darin besteht, daß die Stickstoffstörstellenschicht **104h** so vorgesehen ist, daß sie aus dem an beiden Enden des Gateisolierfilms **104a** gebildeten Stickstoff enthaltenden Gebiet **104d** zu dem p-Typ-Halbleitersubstrat 101 hin verläuft. Die übrige Struktur ist dieselbe wie diejenige der sechsten Ausführungsform, und daher sind gleiche Abschnitte mit denselben Bezugszeichen bezeichnet.

[0190] Unter Bezugnahme auf die Fig. 55 bis Fig. 60 wird ein Verfahren zum Herstellen des Flash-EEPROM gemäß der neunten Ausführungsform der Erfindung beschrieben.

[0191] Unter Bezugnahme auf Fig. 55 wird auf der Oberfläche eines p-Typ-Halbleitersubstrats **101** mittels thermischer Oxidation ein Gateoxidfilm **104A** gebildet.

[0192] Unter Bezugnahme auf Fig. 56 wird ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet, auf welchem ein Zwischenschichtisolierfilm aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildet wird. Dann wird auf dem Zwischenschichtisolierfilm ein zweiter polykristalliner Siliziumfilm gebildet.

[0193] Dann wird auf dem zweiten polykristallinen Siliziumfilm ein in eine vorgeschriebene Form mittels Photolithographie strukturierter Resistfilm gebildet, werden dann unter Verwendung des Resistfilms der Gateoxidfilm **104A**, der erste polykristalline Siliziumfilm, der Zwischenschichtisolierfilm und der zweite polykristalline Siliziumfilm geätzt und wird der Resistfilm entfernt, um einen Gateisolierfilm **104a**, eine Ladungssammelelektrode **105**, einen Zwischenschichtisolierfilm **107** und eine Steuerelektrode **108** zu vervollständigen.

[0194] Unter Bezugnahme auf Fig. 57 werden mit dem verbleibenden Resistfilm **20** in das p-Typ-Halbleitersubstrat **101** Stickstoffionen aus einer Stellung in einem Winkel in einem Bereich von 30° bis 40° bezüglich der Senkrechten auf dem p-Typ-Halbleitersubstrat implantiert, während sich das Substrat dreht, und wird der Stickstoff somit in die Seitenwandungen des Gateisolierfilms **104a**, der Ladungssammelelektrode **105** und der Steuerelektrode **108** und in eine vorgeschriebene Tiefe des p-Typ-Halbleitersubstrats **101** eingeführt.

[0195] Unter Bezugnahme auf Fig. 58 wird ein Resistfilm **109** so gebildet, daß er ein als n-Typ-Draindiffusionsgebiet des Flash-EEPROM vorgesehenes Gebiet bedeckt, und werden dann unter Verwendung der Steuerelektrode **108** und des Resistfilms **109** als Maske in die Oberfläche des p-Typ-Halbleitersubstrats **101** Arsenionen implantiert, um ein n-Typ-Sourcediffusionsgebiet **103b** zu bilden.

[0196] Nach Entfernen des Resistfilms **109** wird, bezugnehmend auf Fig. 59, auf den Seitenwandungen der Ladungssammelelektrode **105** und der Steuerelektrode **108** ein Seitenwandungsoxidfilm **110** gebildet, wird dann ein das n-Typ-Sourcediffusionsgebiet **103b** bedeckender Resistfilm **111** gebildet und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in die Oberfläche des p-Typ-Halbleitersubstrats **101** Arsenionen implantiert, um ein n-Typ-Draindiffusionsgebiet **103a** zu bilden.

[0197] Nach Entfernen des Resistfilms **111** wird dann unter Bezugnahme auf Fig. 60 eine Wärmebe-

handlung ausgeführt, um das Flash-EEPROM gemäß der neunten Ausführungsform der Erfindung zu vervollständigen.

[0198] Es wird angemerkt, daß durch die Wärmebehandlung der Stickstoff in dem Seitenwandungsabschnitt der Ladungssammelelektrode **105** und dem Unterkantenabschnitt der Ladungssammelelektrode **105** in dem p-Typ-Halbleitersubstrat **101** sich in dem Gateoxidfilm **104a** niederschlägt und daher ein Stickstoff mit großer Konzentration enthaltendes Gebiet **104f** gebildet wird.

[0199] Bei dem Flash-EEPROM gemäß der neunten Ausführungsform der Erfindung wird nur in dem Gateisolierfilm in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode, mit anderen Worten, nur in dem Gebiet, durch das hindurch zur Zeit des Schreibens und des Löschens Elektronen tunneln, das Stickstoff enthaltende Gebiet gebildet.

[0200] Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm in dem Unterkantenabschnitt der Ladungssammelelektrode, durch welchen hindurch Elektronen tunneln, und dem p-Typ-Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode in dem Gateisolierfilm verkleinert werden kann, so daß eine durch das Schreiben und das Löschen verursachte Verschlechterung des Flash-EEPROM verringert werden kann.

[0201] Da ferner nur an den beiden Enden des Gateisolierfilms das Stickstoff enthaltende Gebiet gebildet ist, kann eine Abnahme der Beweglichkeit der Träger durch das Nitrieren des Gateisolierfilms unterdrückt werden. Da durch die Ionenimplantation und den Schritt zur Wärmebehandlung zum Aktivieren des Source/Drain das Nitrieren des Gateisolierfilms ausgeführt wird, kann ein einfacher Prozeß mit nur einem weiteren Schritt zur Ionenimplantation dazu verwendet werden, ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit vorzusehen.

Die zehnte Ausführungsform

[0202] In Verbindung mit den beigefügten Figuren werden eine Halbleitereinrichtung gemäß der zehnten Ausführungsform der Erfindung und ihr Herstellungsverfahren beschrieben.

[0203] Fig. 61 ist eine Querschnittsansicht, welche ein Flash-EEPROM gemäß der zehnten Ausführungsform der Erfindung schematisch darstellt.

[0204] Die Struktur des Flash-EEPROM gemäß der zehnten Ausführungsform ist im wesentlichen mit derjenigen der in Fig. 54 gezeigten neunten Ausführungsform identisch, wobei ein wichtiger Unterschied darin besteht, daß bei der zehnten Ausführungsform auch in dem Gebiet zwischen den Stickstoff enthaltenden Gebieten **104f** ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet **104b** gebildet ist, das den Stickstoff mit einer Konzentration enthält, die kleiner als diejenige des Stickstoff enthaltenden Gebiets **104f** ist, und daß die Ladungssammelelektrode **105b** auch Stickstoff enthält. Die übrige Struktur ist dieselbe wie diejenige des Flash-EEPROM gemäß der neunten Ausführungsform, und daher sind gleiche Abschnitte mit denselben Bezugszeichen bezeichnet.

[0205] Unter Bezugnahme auf die Fig. 62 bis Fig. 68 wird ein Verfahren zum Herstellen des Flash-EEPROM gemäß der zehnten Ausführungsform der Erfindung beschrieben.

[0206] Unter Bezugnahme auf Fig. 62 wird auf der Oberfläche eines p-Typ-Halbleitersubstrats **101** mittels thermischer Oxidation ein Gateoxidfilm **104A** gebildet.

[0207] Unter Bezugnahme auf Fig. 63 wird auf dem Gateoxidfilm **104A** ein erster mit Phosphor dotierter polykristalliner Siliziumfilm gebildet und auf einer oberen Schicht des ersten polykristallinen Siliziumfilms ein erster mit Stickstoffionen implantierter polykristalliner Siliziumfilm **105B** gebildet.

[0208] Unter Bezugnahme auf Fig. 64 wird auf dem ersten polykristallinen Siliziumfilm **105B** ein aus einem Verbundfilm aus einem Oxidfilm und einem Nitridfilm gebildeter Zwischenschichtisolierfilm gebildet und wird dann auf dem Zwischenschichtisolierfilm ein zweiter polykristalliner Siliziumfilm gebildet.

[0209] Auf dem zweiten polykristallinen Siliziumfilm wird ein in eine vorgeschriebene Form mittels Photolithographie strukturierter Resistfilm **21** gebildet, und dann werden unter Verwendung des Resistfilms **21** als Maske der Gateoxidfilm **104A**, der erste polykristalline Siliziumfilm **105B**, der Zwischen schichtisolierfilm und der zweite polykristalline Siliziumfilm strukturiert, um einen Gateisolierfilm **104a**, eine Ladungssammelelektrode **105b**, einen Zwischenschichtisolierfilm **107** und eine Steuerelektrode **108** zu vervollständigen.

[0210] Unter Bezugnahme auf Fig. 65 werden mit dem verbleibenden Resistfilm **21** in das Halbleitersubstrat **101** Stickstoffionen aus einer Stellung in einem Winkel in einem Bereich von 30° bis 40° bezüglich der Senkrechten auf dem Halbleitersubstrat **101** implantiert, während sich das Substrat dreht, und wird auf den Seitenwandungen des Gateisolierfilms **104a**, der Ladungssammelelektrode **105b** und der Steuerelektrode **108** und in einer vorgeschriebenen Tiefe des p-Typ-Halbleitersubstrats **101** ein Gebiet **104g**, in das Stickstoff eingeführt ist, gebildet.

[0211] Unter Bezugnahme auf Fig. 66 wird ein Resistfilm **109** gebildet, der ein als n-Typ-Draindiffusionsgebiet des Flash-EEPROM vorgesehenes Gebiet bedeckt, und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **109** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Sourcediffusionsgebiet **103b** zu bilden.

[0212] Nach Entfernen des Resistfilms **109** wird, bezugnehmend auf Fig. 67, auf den Seitenwandungen der Ladungssammelelektrode **105b** und der Steuerelektrode **108** ein Seitenwandungsoxidfilm **110** gebildet, wird dann ein Resistfilm **111** so gebildet, daß er das n-Typ-Sourcediffusionsgebiet **103b** bedeckt, und werden unter Verwendung der Steuerelektrode **108** und des Resistfilms **111** als Maske in das p-Typ-Halbleitersubstrat **101** Arsenionen implantiert, um ein n-Typ-Draindiffusionsgebiet **103a** zu bilden.

[0213] Nach Entfernen des Resistfilms **111** wird dann, wie in Fig. 68 gezeigt, eine Wärmebehandlung ausgeführt, um das Flash-EEPROM gemäß der zehnten Ausführungsform der Erfindung zu vervollständigen.

[0214] Es wird angemerkt, daß durch die Wärmebehandlung der Stickstoff in der Ladungssammelelektrode **105** und dem Unterkantenabschnitt der Ladungssammelelektrode **105** in dem p-Typ-Halbleitersubstrat **101** sich in dem Gateoxidfilm niederschlägt. Somit wird in dem Zentralabschnitt des Gateoxidfilms ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet **104b** gebildet und wird auf jedem Endabschnitt des Gateoxidfilms ein Stickstoff enthaltendes Gebiet **104f** gebildet, das eine Stickstoffkonzentration aufweist, die größer als diejenige des Stickstoff mit kleiner Konzentration enthaltenden Gebiets **104b** ist.

[0215] Bei der Halbleitereinrichtung gemäß der zehnten Ausführungsform der Erfindung wird in dem Gateisolierfilm in der Nähe des Unterkantenabschnitts der Ladungssammelelektrode, mit anderen Worten, in dem Gebiet, durch das hindurch zur Zeit des Schreibens und des Löschens Elektronen tunneln, das eine große Menge Stickstoff enthaltende Stickstoff enthaltende Gebiet gebildet. Im Ergebnis wird unterdrückt, daß zwischen dem Gateisolierfilm an der Unterkante der Ladungssammelelektrode, durch welche hindurch Elektronen tunneln, und dem Halbleitersubstrat ein Oberflächenpegel erzeugt wird, während ein Trägereinfang in der Nähe der Unterkante der Ladungssammelelektrode in dem Gateisolierfilm verkleinert und daher eine durch das Schreiben und das Löschen verursachte Verschlechterung des Flash-EEPROM verringert werden kann.

[0216] Da ferner nur auf den beiden Endabschnitten des Gateisolierfilms das Stickstoff enthaltende Gebiet gebildet ist, kann eine durch das Nitrieren des Gateisolierfilms verursachte Abnahme der Beweglichkeit der Träger unterdrückt werden. Das Nitrieren des Gateisolierfilms wird durch die Ionenimplantation und die Wärmebehandlung zum Aktivieren des Source/Drain ausgeführt, und daher erlaubt es ein einfacher Prozeß mit nur zwei weiteren Schritten zur Ionenimplantation, ein hochzuverlässiges Flash-EEPROM mit großer Treibfähigkeit leicht zu verwirklichen.

[0217] Es wird angemerkt, daß bei der vorstehend beschriebenen ersten bis fünften Ausführungsform Verfahren zum Herstellen eines n-Kanal-Typ-MOSFET beschrieben werden, daß aber der Typ der Leitfähigkeit des Dotanten so geändert werden kann, daß ein p-Kanal-Typ-MOSFET gebildet wird. Selektives Dotieren kann eine Verwendung bei einer CMOS-Struktur gestatten.

[0218] Obwohl die vorliegende Erfindung detailliert beschrieben und dargestellt worden ist, ist es selbstverständlich, daß dieselbe nur veranschaulichend und beispielhaft ist und keiner Beschränkung unterliegt, wobei der Inhalt und der Bereich der vorliegenden Erfindung nur durch die beigefügten Ansprüche beschränkt sind.

Patentansprüche

1. Halbleitereinrichtung, welche umfaßt:
auf einer Hauptoberfläche eines Halbleitersubstrats (**1**, **101**) mit einer Leitfähigkeit eines ersten Typs ein Paar von in einem vorgeschriebenen Abstand voneinander gebildeten Störstellengebiete (**2a**, **2b**, **3a**, **3b**, **101a**, **103b**) mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs;
ein Kanalgebiet, das zwischen dem Paar von Störstellengebieten gebildet ist;
einen Isolierfilm (**4a**, **4b**, **104a**, **104b**), der auf dem Kanalgebiet so gebildet ist, daß er das Kanalgebiet umfaßt; und
eine erste Elektrode (**5**, **5b**, **105**, **105b**), die auf dem Isolierfilm gebildet ist, wobei
der Isolierfilm (**4a**, **104a**) eine gleichmäßige Dicke und Stickstoff enthaltende Stickstoff enthaltende Gebiete (**4a**, **4f**, **104a**, **104f**) auf beiden Endabschnitten im Kontakt mit dem Paar von Störstellengebieten hat.

2. Halbleitereinrichtung nach Anspruch 1, bei welcher in einem Gebiet zwischen den Stickstoff enthaltenden Gebieten (**4d**, **104d**) der Isolierfilm (**4b**, **104b**) ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet aufweist, das eine Stickstoffstörstellenkonzentration hat, die kleiner als diejenige des Stickstoff enthaltenden Gebiets ist.

3. Halbleitereinrichtung nach Anspruch 1, bei welcher das Paar von Störstellengebieten (**2a**, **2b**,

103a, **103b**) eine Stickstoffstörstellenschicht (**4h**, **104h**) aufweist, die so gebildet ist, daß sie aus dem Stickstoff enthaltenden Gebiet (**4f**, **104f**) zu dem Halbleitersubstrat (**1**, **101**) hin verläuft.

4. Halbleitereinrichtung nach Anspruch 3, bei welcher in einem Gebiet zwischen den Stickstoff enthaltenden Gebieten (**4f**, **104f**) der Isolierfilm (**4b**, **104b**) ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet aufweist, das eine Stickstoffstörstellenkonzentration hat, die kleiner als diejenige des Stickstoff enthaltenden Gebiets ist, und die erste Elektrode (**5b**, **105b**) Stickstoff enthält.

5. Halbleitereinrichtung, welche umfaßt:
auf einer Hauptoberfläche eines Halbleitersubstrats (**1**, **101**) mit einer Leitfähigkeit eines ersten Typs ein Paar von in einem vorgeschriebenen Abstand voneinander gebildeten Störstellengebieten (**2a**, **2b**, **3a**, **3b**, **103a**, **103b**) mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs;
ein Kanalgebiet, das zwischen dem Paar von Störstellengebieten gebildet ist;
einen Isolierfilm (**4b**, **104b**), der auf dem Kanalgebiet gebildet ist; und
eine erste Elektrode (**5**, **105**), die auf dem Isolierfilm (**4b**, **104b**) gebildet ist, wobei
der Isolierfilm (**4b**, **104b**) Stickstoff enthaltende Stickstoff enthaltende Gebiete (**4e**, **104e**) auf beiden Endabschnitten im Kontakt mit dem Paar von Störstellengebieten hat und zwischen den Stickstoff enthaltenden Gebieten ein Stickstoff mit kleiner Konzentration enthaltendes Gebiet (**4b**, **104b**) aufweist, das eine Stickstoffstörstellenkonzentration hat, die kleiner als diejenige des Stickstoff enthaltenden Gebiets (**4e**, **104e**) ist, und
das Stickstoff mit kleiner Konzentration enthaltende Gebiet (**4b**, **104b**) dicker als das Stickstoff enthaltende Gebiet (**4e**, **104e**) ist.

6. Halbleitereinrichtung nach Anspruch 1, bei welcher die Halbleitereinrichtung eine zweite Elektrode (**108**) auf der ersten Elektrode (**105**) mit einem Zwischenschichtisolierfilm (**107**) dazwischen aufweist.

7. Verfahren zum Herstellen einer Halbleitereinrichtung, welches die Schritte umfaßt:
einen Schritt zum Bilden eines Isolierfilms (**4A**, **4B**, **104A**, **104B**) auf einer Hauptoberfläche eines Halbleitersubstrats (**1**, **101**) mit einer Leitfähigkeit eines ersten Typs;
einen Schritt zum Bilden einer ersten Elektrode (**5**, **105**) auf dem Isolierfilm (**4A**, **4B**, **104A**, **104B**);
einen Schritt zum Strukturieren des Isolierfilms (**4A**, **4B**, **104A**, **104B**) und der ersten Elektrode (**5**, **105**) in eine vorgeschriebene Form mittels Photolithographietechnik;
einen Schritt zum Einführen von Störstellen mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs in das Halbleitersubstrat (**1**, **101**) unter Verwendung der ersten Elektrode (**5**, **105**) als Maske, um dadurch ein Paar von Störstellengebieten (**2a**, **2b**, **103a**, **103b**) zu bilden; und
einen Schritt zum Ausführen einer Wärmebehandlung in einer Atmosphäre, die ein Stickstoff umfassendes Gas enthält, um dadurch ein Stickstoff enthaltendes Gebiet (**4d**, **4e**, **104d**, **104e**) auf beiden Endabschnitten des Isolierfilms (**4a**, **4b**, **104a**, **104b**) zu bilden.

8. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 7, bei welchem
der Schritt zum Bilden der ersten Elektrode (**105**) einen Schritt zum Bilden einer zweiten Elektrode (**108**) auf der ersten Elektrode (**105**) mit einem Zwischenschichtisolierfilm (**107**) dazwischen umfaßt,
der Schritt zum Strukturieren der ersten Elektrode (**105**) einen Schritt zum Strukturieren der zweiten Elektrode (**108**) zur gleichen Zeit umfaßt und
der Schritt zum Bilden des Paares von Störstellengebieten (**103a**, **103b**) einen Schritt zum Implantieren von Störstellen mit einer Leitfähigkeit des zweiten Typs unter Verwendung auch der zweiten Elektrode (**108**) als Maske umfaßt.

9. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 7, bei welchem der Schritt zum Bilden des Isolierfilms (**4b**) es erlaubt, daß der Isolierfilm Stickstoff mit einer Konzentration enthält, die kleiner als diejenige des Stickstoff enthaltenden Gebiets (**4d**) ist.

10. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 9, bei welchem
das das Stickstoffgas enthaltende Gas wenigstens eine Art Gas ist, das aus der aus Stickstoffmonoxid, Stickstoffdioxid und Ammoniak bestehenden Gruppe gewählt ist, und
der Schritt zur Wärmebehandlung Stickstoff enthaltende Gebiete auf beiden Endabschnitten des Isolierfilms durch eine Wärmebehandlung bei einer Temperatur von etwa 800°C bildet.

11. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 9, bei welchem der Wärmebehandlungsschritt unter Verwendung des den Stickstoff enthaltenden Gases die eine einer Wärmebehandlung bei etwa 900°C mit Stickstoffmonoxid und einer Wärmebehandlung bei etwa 1000°C mit Stickstoffdioxid ist.

12. Verfahren zum Herstellen einer Halbleitereinrichtung, welches die Schritte umfaßt:
einen Schritt zum Bilden eines Isolierfilms (**4A**, **104A**) auf einer Hauptoberfläche eines Halbleitersubstrats (**1**, **101**) mit einer Leitfähigkeit eines ersten Typs;
einen Schritt zum Bilden einer ersten Elektrode (**5**,

105) auf dem Isolierfilm (**4A**, **104A**);
einen Schritt zum Bilden eines Resistfilms (**20**) mit einer vorgeschriebenen Form auf der ersten Elektrode (**5**, **105**) mittels Photolithographietechnik und Strukturieren des Isolierfilms (**4A**, **104A**) und der ersten Elektrode (**5**, **105**) unter Verwendung des Resistfilms als Maske;
einen Schritt zum Implantieren von Stickstoff in das Halbleitersubstrat, das im Kontakt mit der ersten Elektrode (**5**, **105**) ist, eine Seitenwandung des Isolierfilms (**4a**, **104a**) und eine Seitenwandung des Isolierfilms (**4a**, **104a**), um ein mit Stickstoff implantiertes Gebiet (**4g**, **104g**) mittels eines Schrägionenimplantationsrotationsverfahrens zu bilden, während der Resistfilm (**20**) verbleibt;
nach Entfernen des Resistfilms (**20**) einen Schritt zum Einführen von Störstellen mit einer zu der Leitfähigkeit des ersten Typs entgegengesetzten Leitfähigkeit eines zweiten Typs in das Halbleitersubstrat (**1**, **101**) unter Verwendung der ersten Elektrode (**5**, **105**) als Maske, um ein Paar von Störstellengebieten (**3a**, **3b**, **103a**, **103b**) zu bilden; und
einen Schritt zum Wärmebehandeln des mit Stickstoff implantierten Gebiets (**4g**, **104g**), um dadurch ein Stickstoff enthaltendes Gebiet (**4f**, **104f**) auf beiden Endabschnitten des Isolierfilms (**4a**, **104a**) zu bilden.

13. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 12, bei welchem der Schritt zum Bilden der ersten Elektrode (**5**, **105**) auf dem Isolierfilm (**4A**, **104A**) ferner einen Schritt zum Bilden eines mit Stickstoff implantierten Gebiets (**5B**, **105B**) durch Implantieren von Stickstoff in einen oberen Schichtabschnitt der ersten Elektrode (**5**, **105**) umfaßt.

14. Verfahren zum Herstellen einer Halbleitereinrichtung nach Anspruch 12, bei welchem
der Schritt zum Bilden der ersten Elektrode (**105**) einen Schritt zum Bilden einer zweiten Elektrode (**108**) auf der ersten Elektrode (**105**) mit einem Zwischenschichtisolierfilm (**107**) zwischen ihnen umfaßt,
der Schritt zum Strukturieren der ersten Elektrode (**105**) einen Schritt zum Strukturieren der zweiten Elektrode (**108**) zur gleichen Zeit umfaßt und
der Schritt zum Bilden des Paares von Störstellengebieten einen Schritt zum Implantieren von Störstellen mit der Leitfähigkeit des zweiten Typs unter Verwendung auch der zweiten Elektrode (**108**) als Maske umfaßt.

Es folgen 41 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

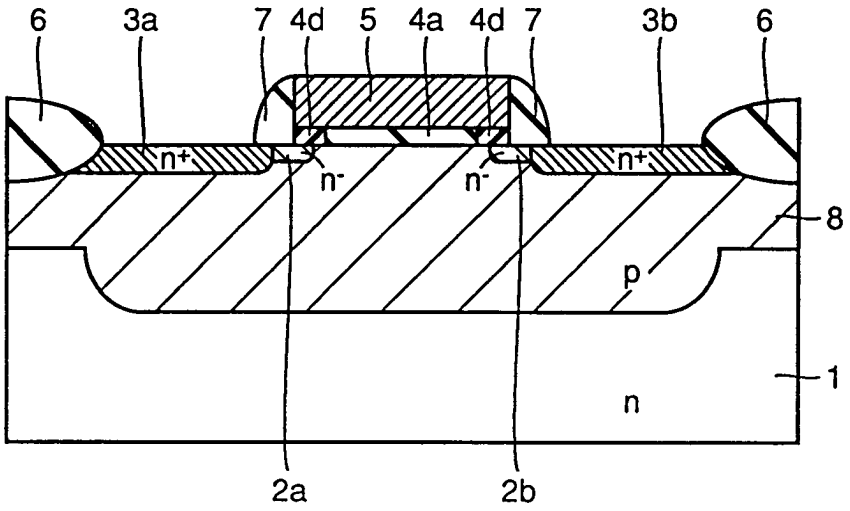


FIG. 2

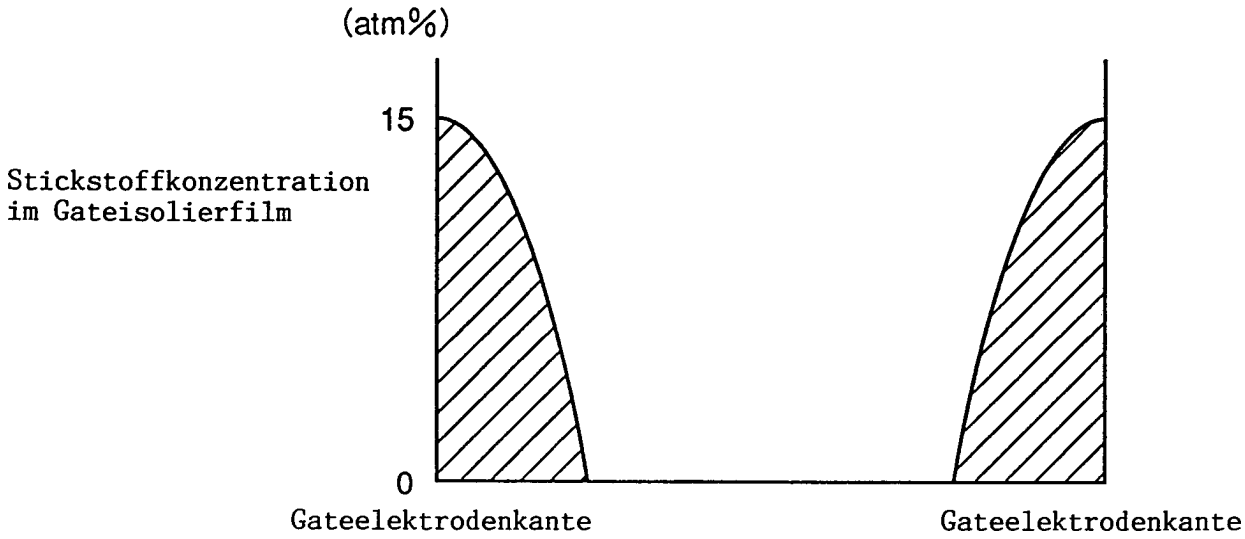


FIG. 3

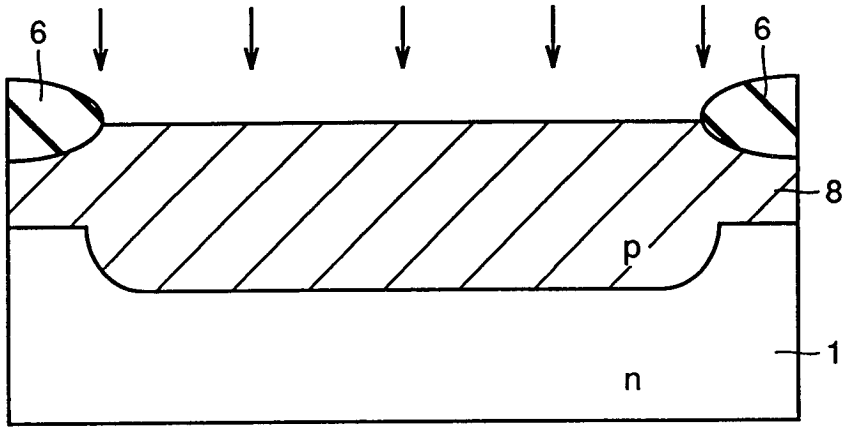


FIG. 4

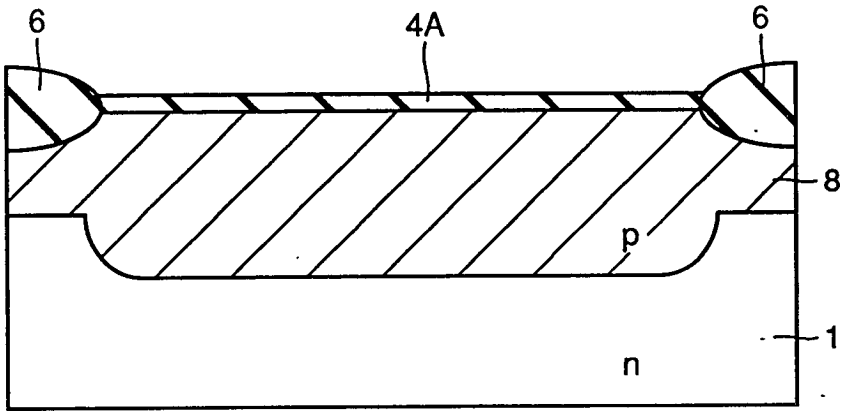


FIG. 5

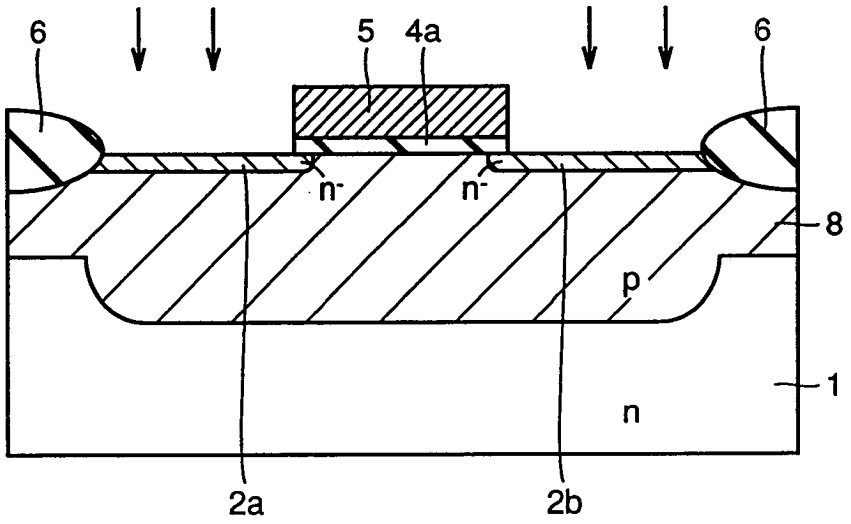


FIG. 6

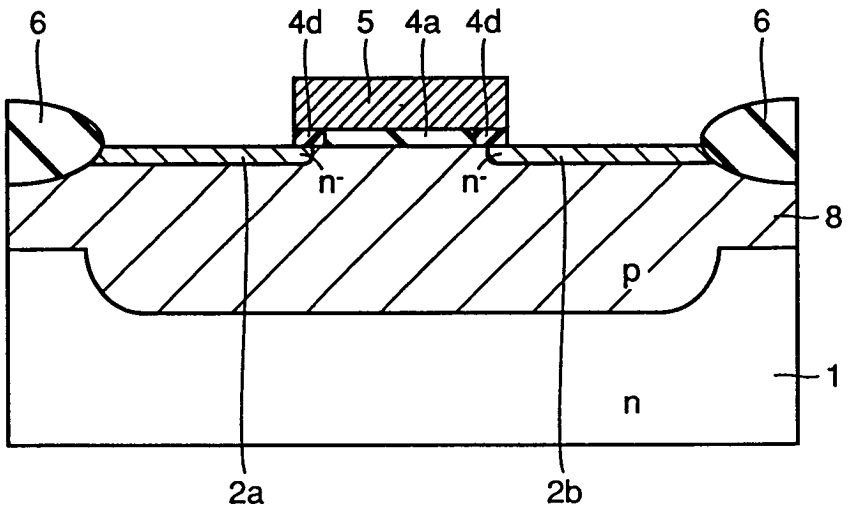


FIG. 7

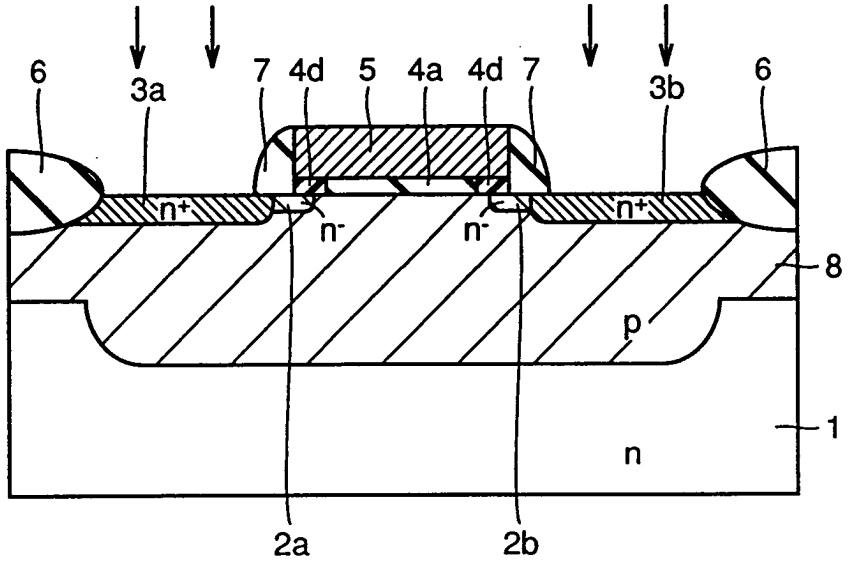

6
3a
7
4d
5
4a
4d
7
3b
6
n+
n+
n-
n-
8
p
1
n
2a
2b

FIG. 8

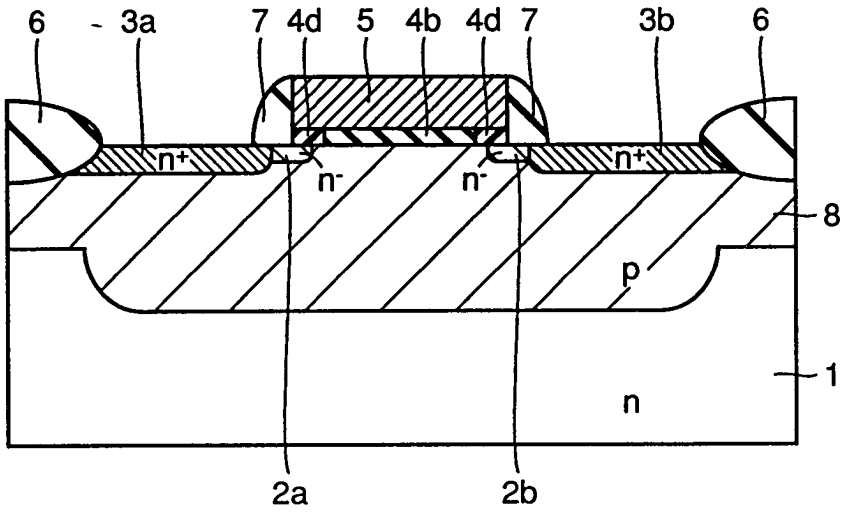

6
3a
7
4d
5
4b
4d
7
3b
6
n+
n+
n-
n-
8
p
1
n
2a
2b

FIG. 9

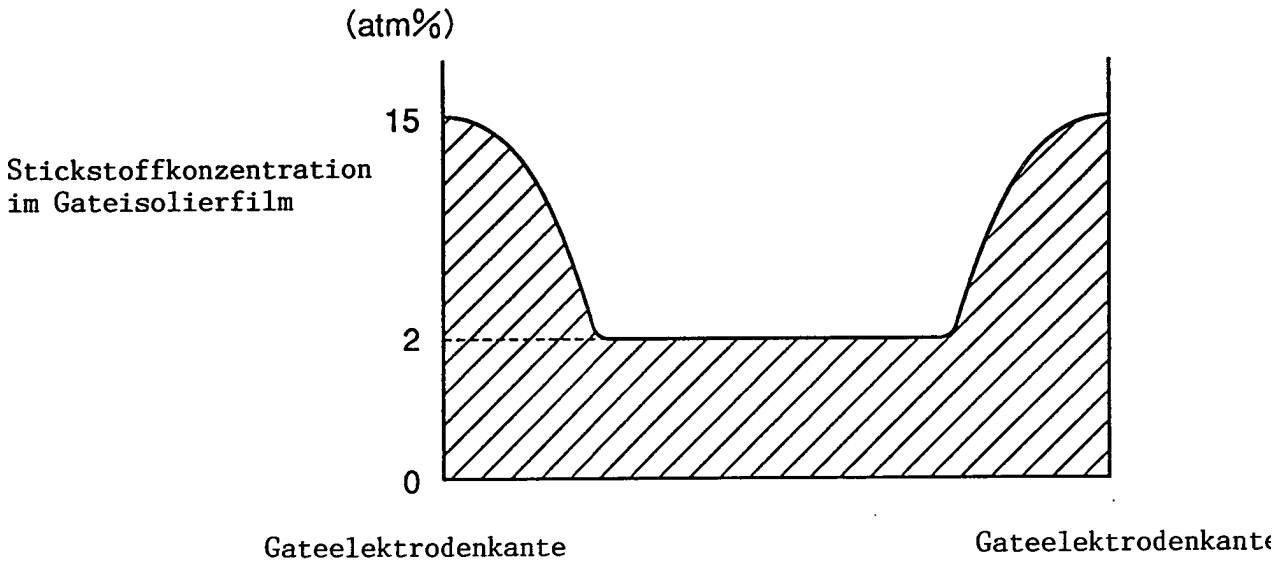

(atm%)
15
2
0
Stickstoffkonzentration
im Gateisolierfilm
Gateelektrodenkante
Gateelektrodenkante

FIG. 10

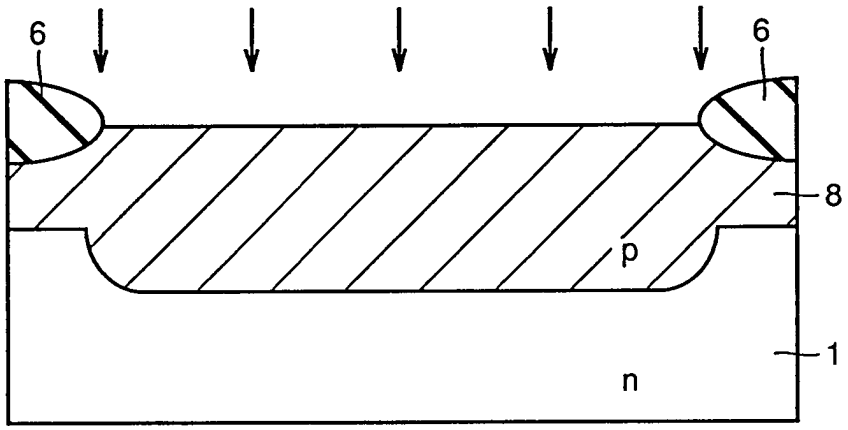

6
6
8
p
1
n

FIG. 11

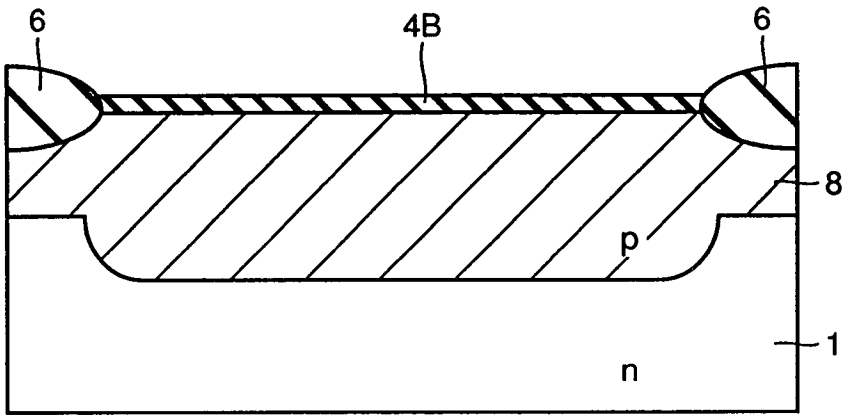


FIG. 12

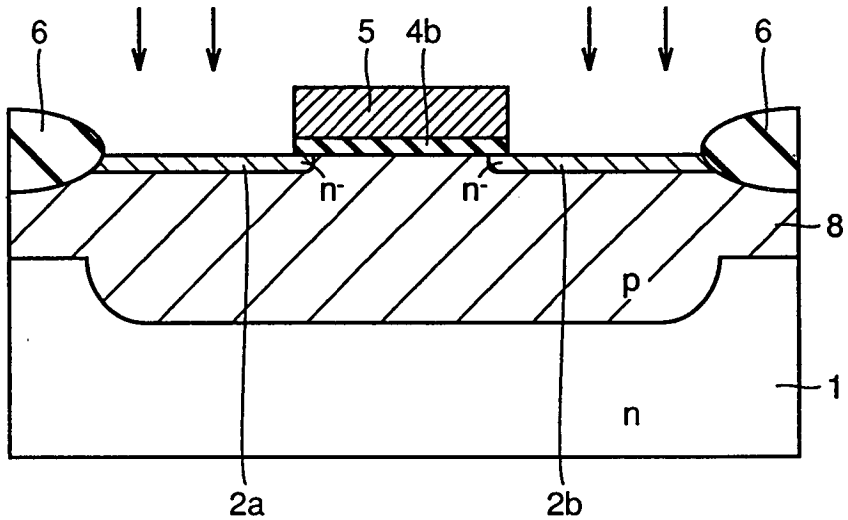


FIG. 13

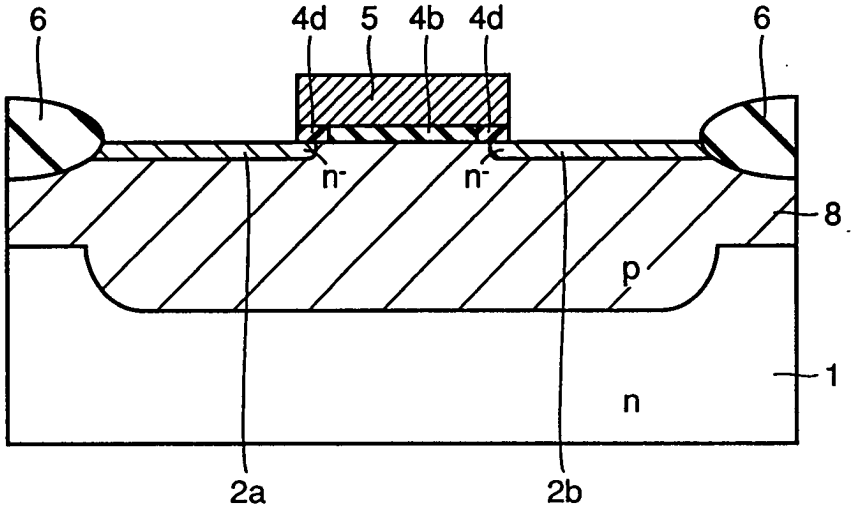


FIG. 14

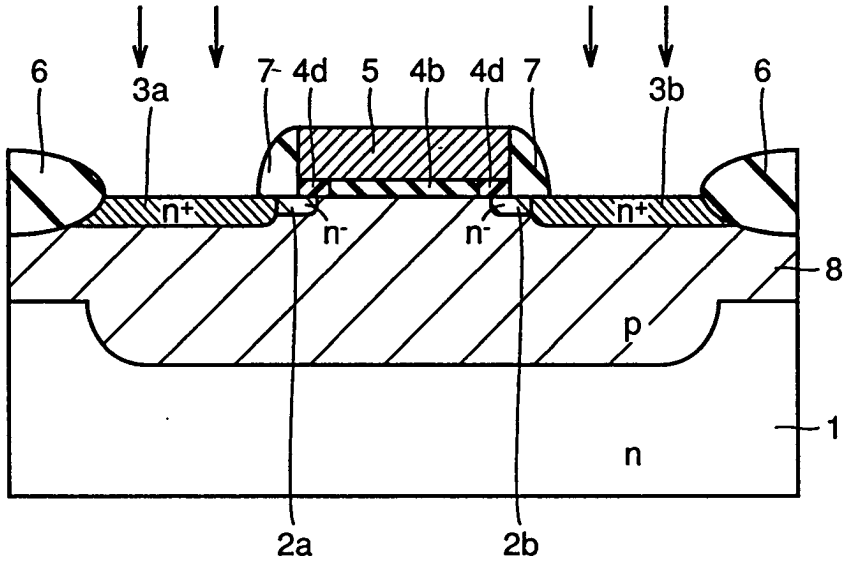


FIG. 15

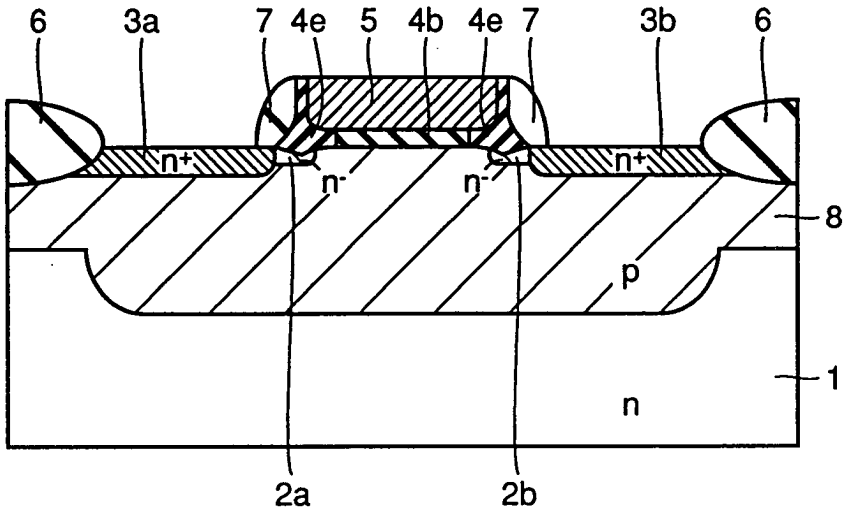


FIG. 16

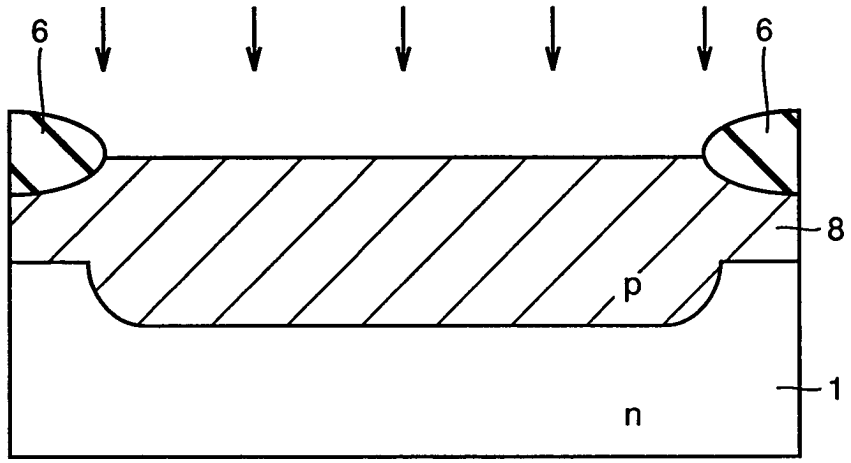


FIG. 17

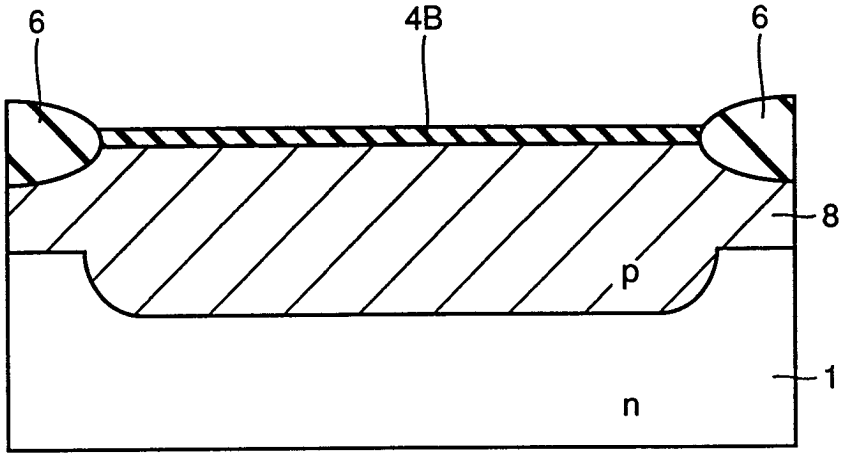


FIG. 18

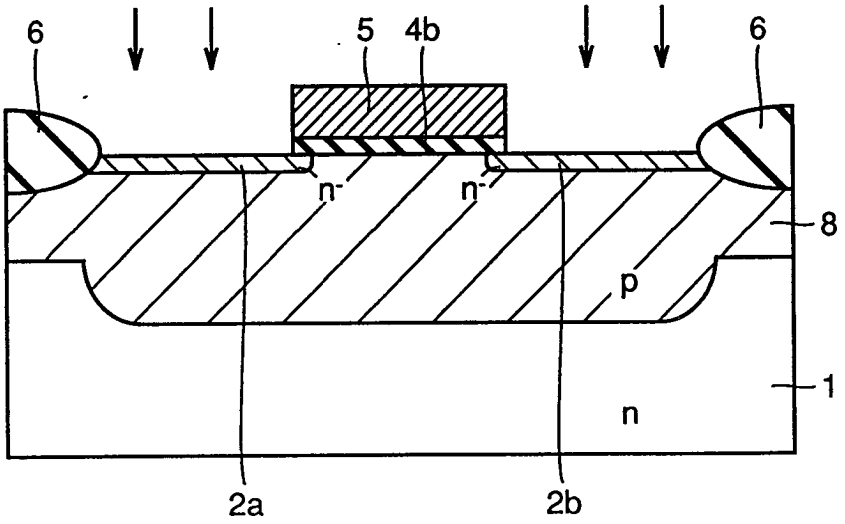


FIG. 19

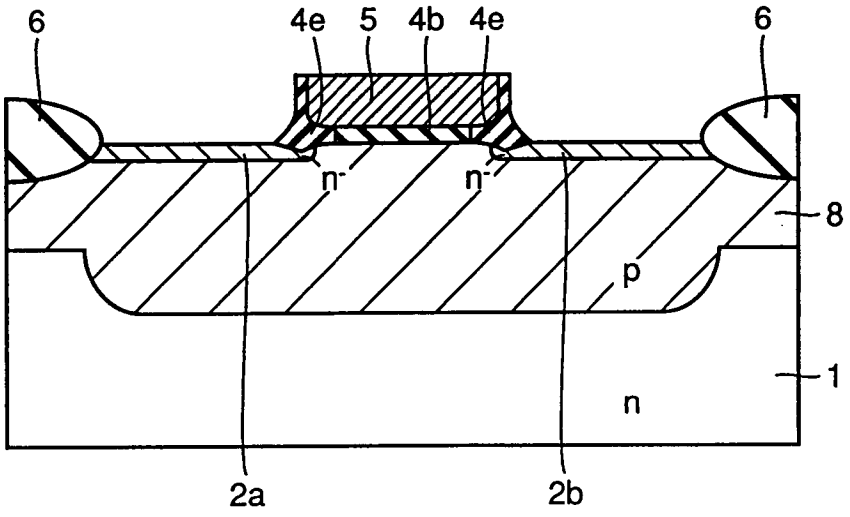


FIG. 20

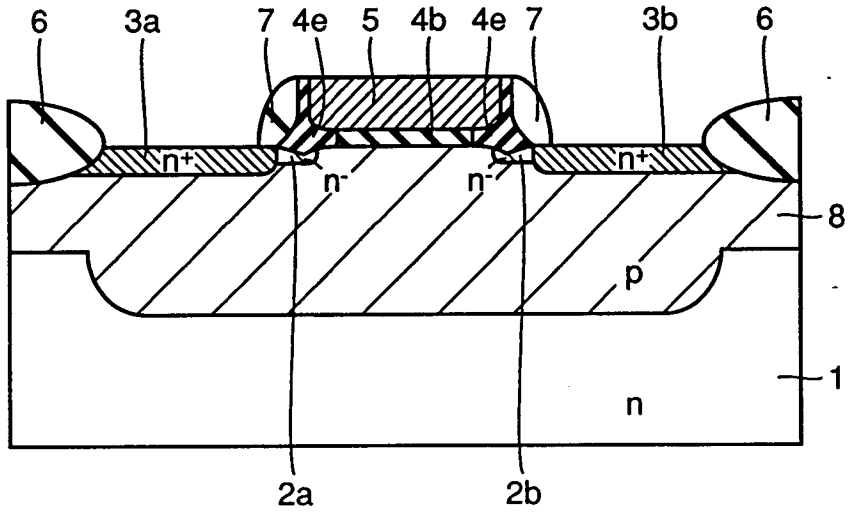


FIG. 21

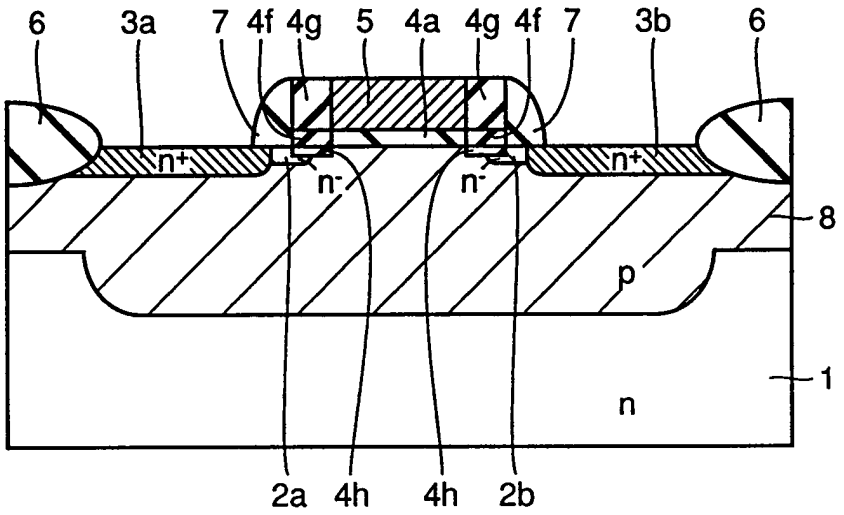


FIG. 22

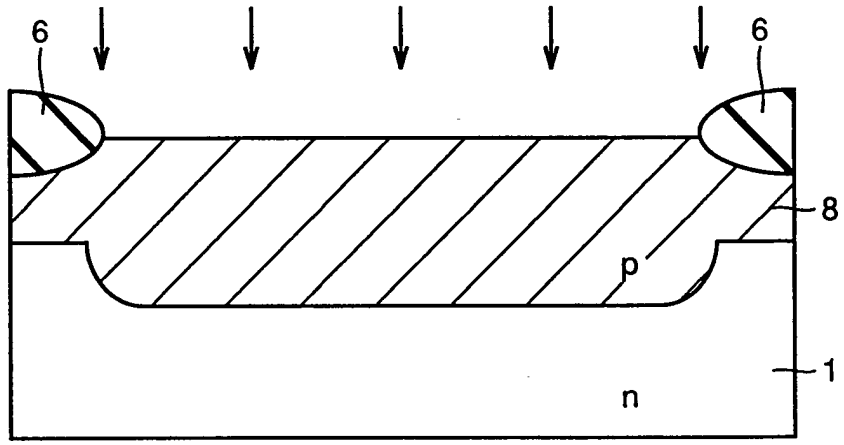


FIG. 23

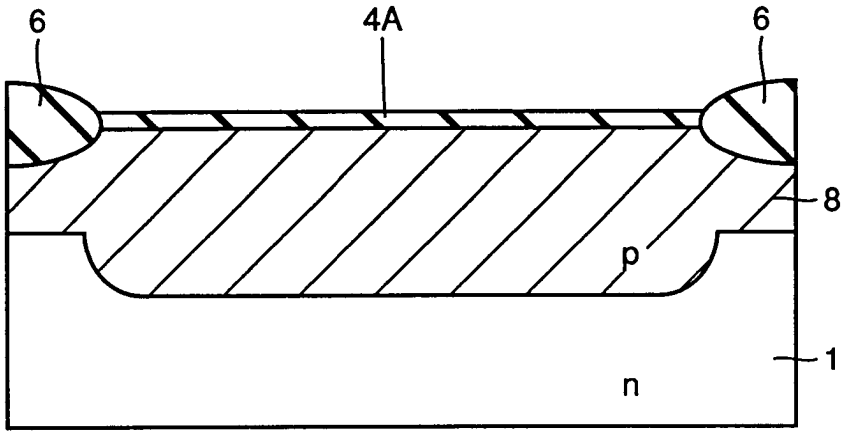


FIG. 24

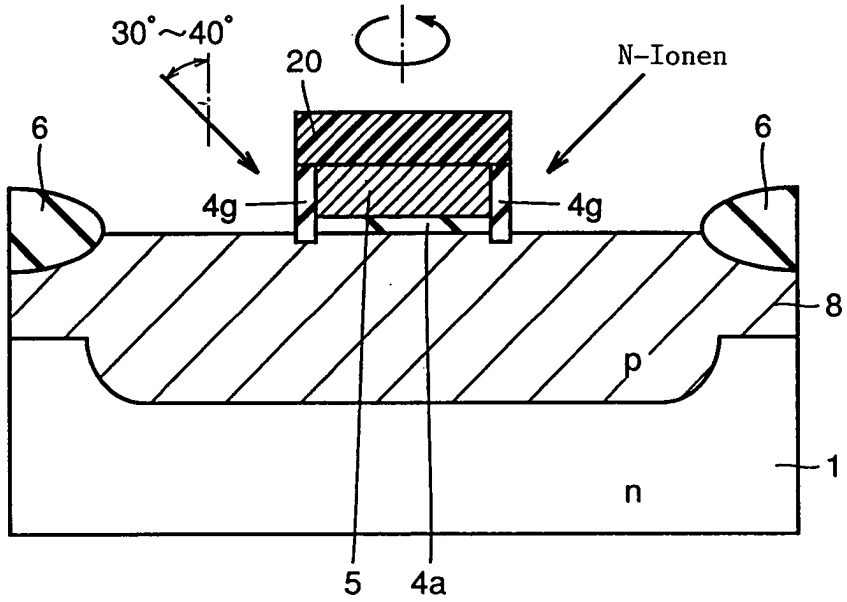


FIG. 25

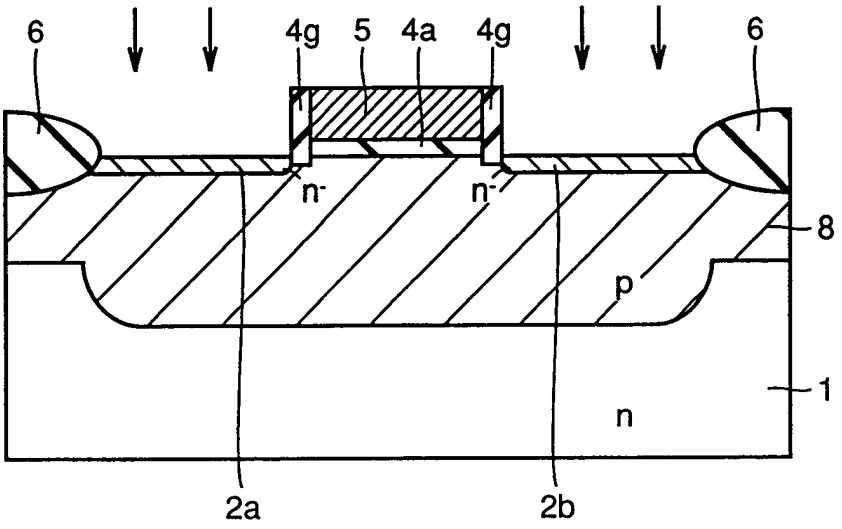

6
4g
5
4a
4g
6
n-
n-
8
p
1
n
2a
2b

FIG. 26

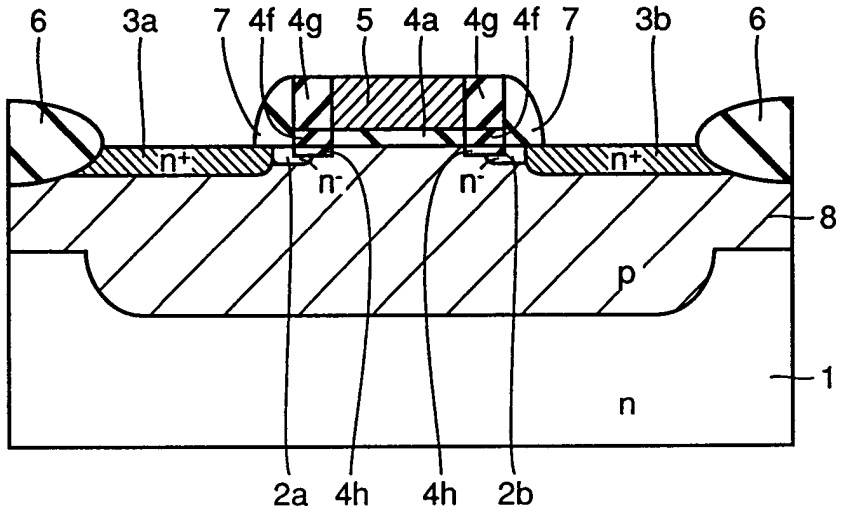

6
3a
7
4f
4g
5
4a
4g
4f
7
3b
6
n+
n+
n-
n-
8
p
1
n
2a
4h
4h
2b

FIG. 27

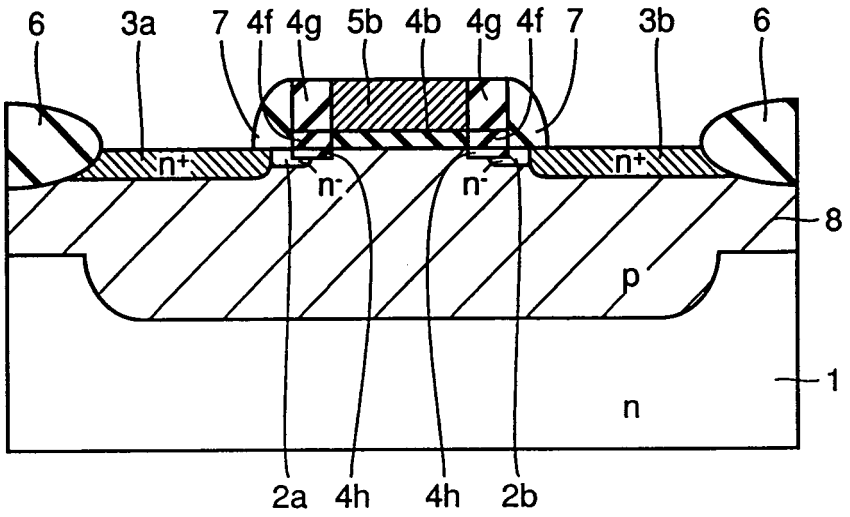


FIG. 28

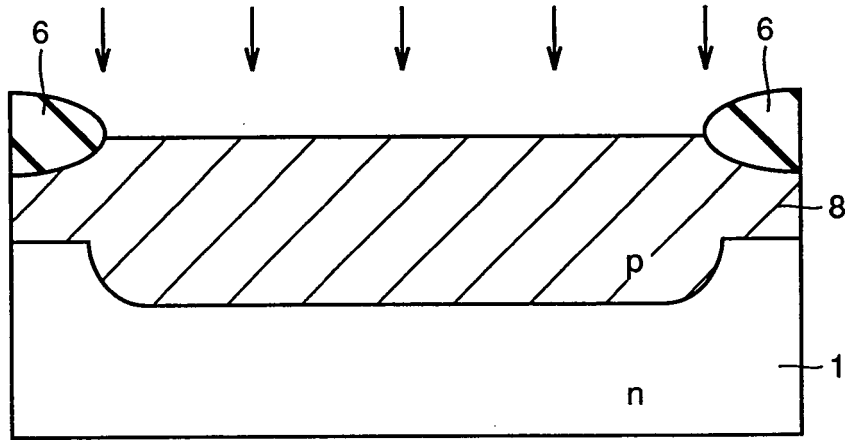


FIG. 29

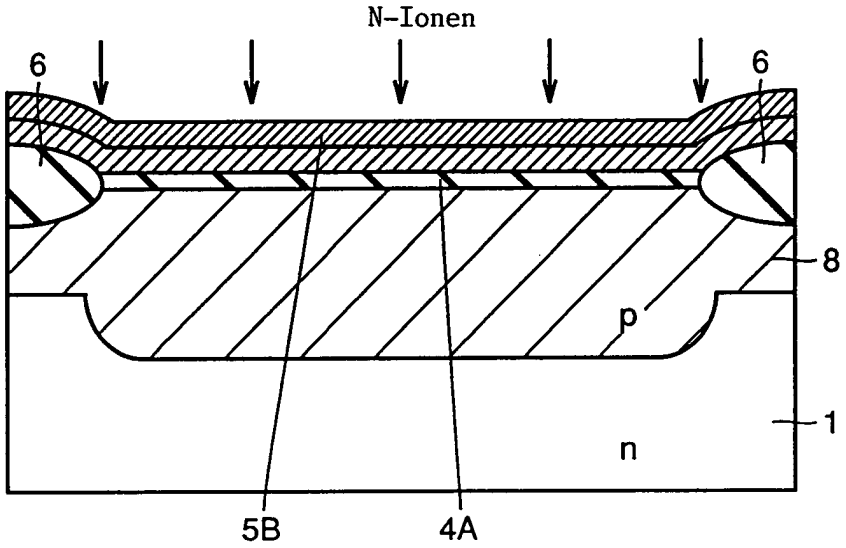


FIG. 30

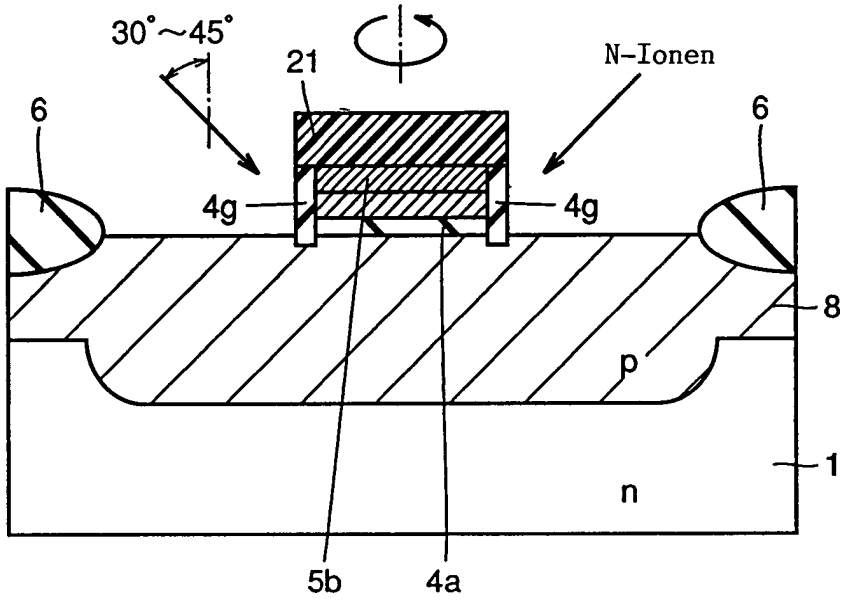


FIG. 31

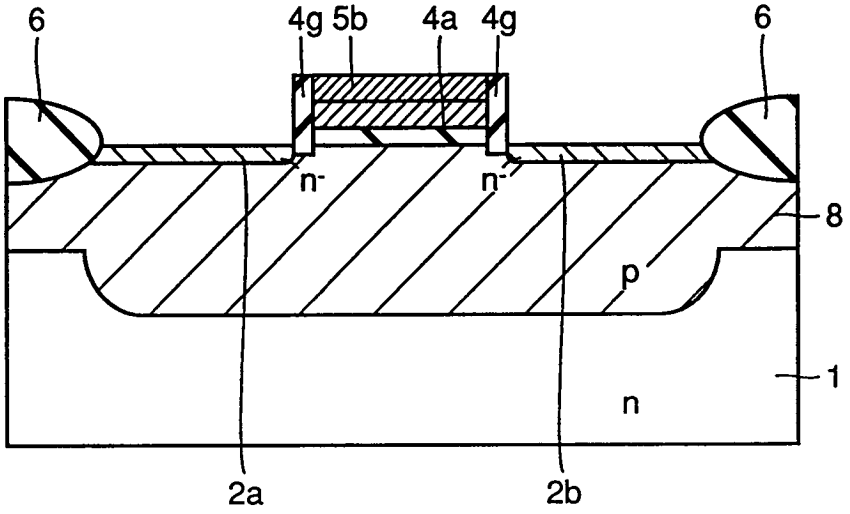

6
4g
5b
4a
4g
6
n-
n-
8
p
1
n
2a
2b

FIG. 32

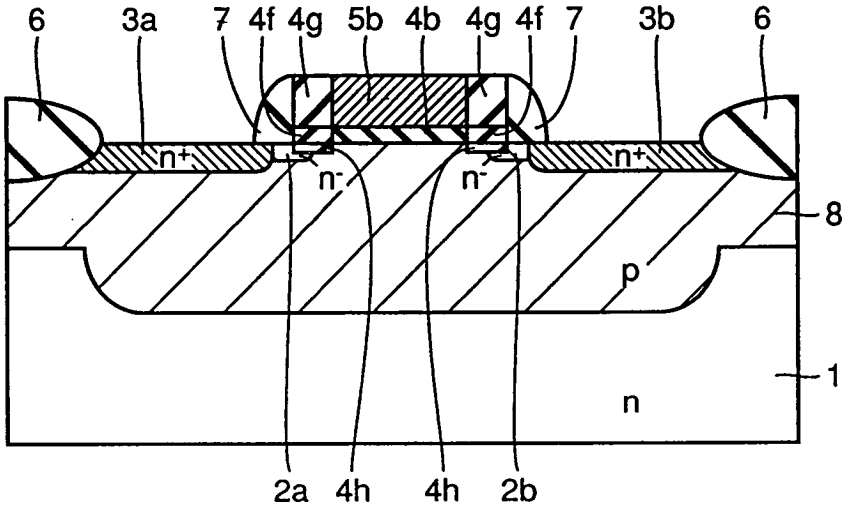

6
3a
7
4f
4g
5b
4b
4g
4f
7
3b
6
n+
n+
n-
n-
8
p
1
n
2a
4h
4h
2b

FIG. 33

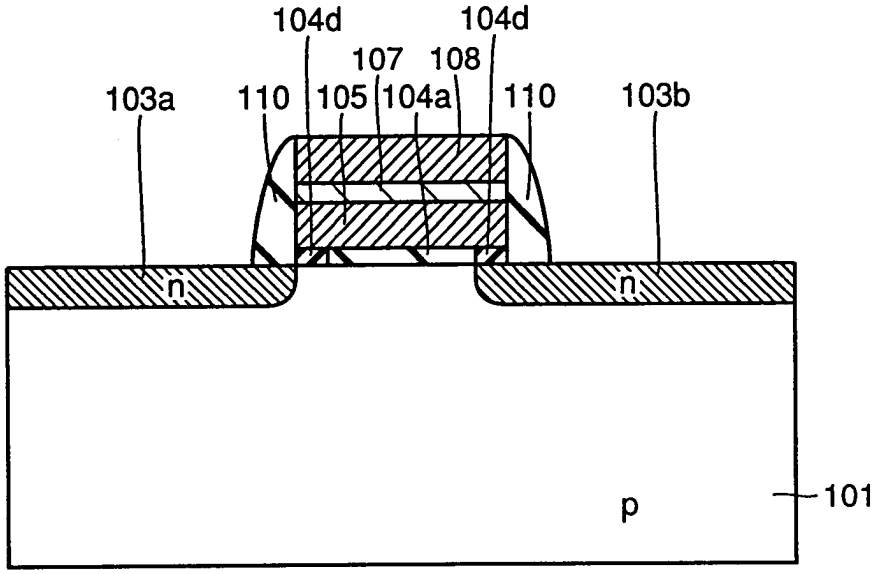


FIG. 34

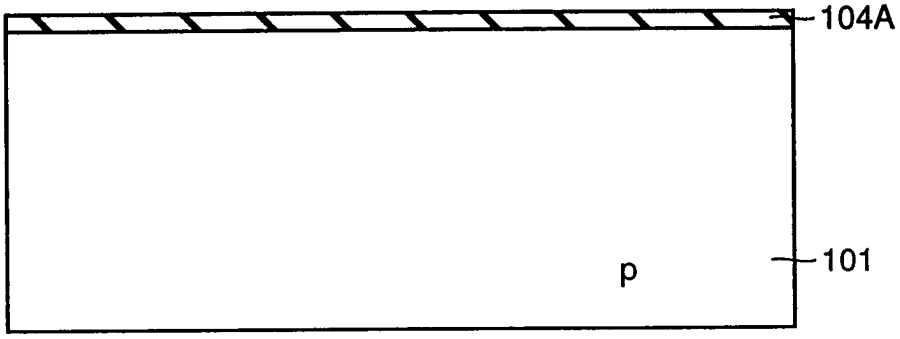


FIG. 35

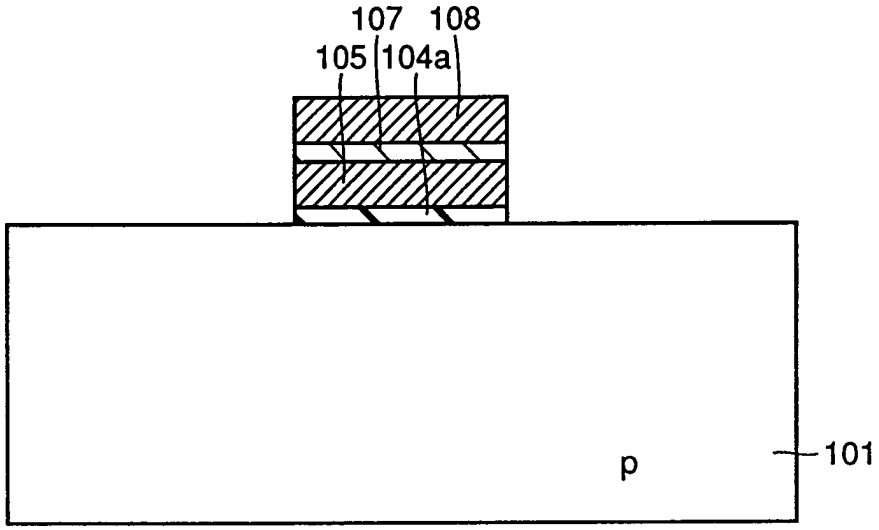


FIG. 36

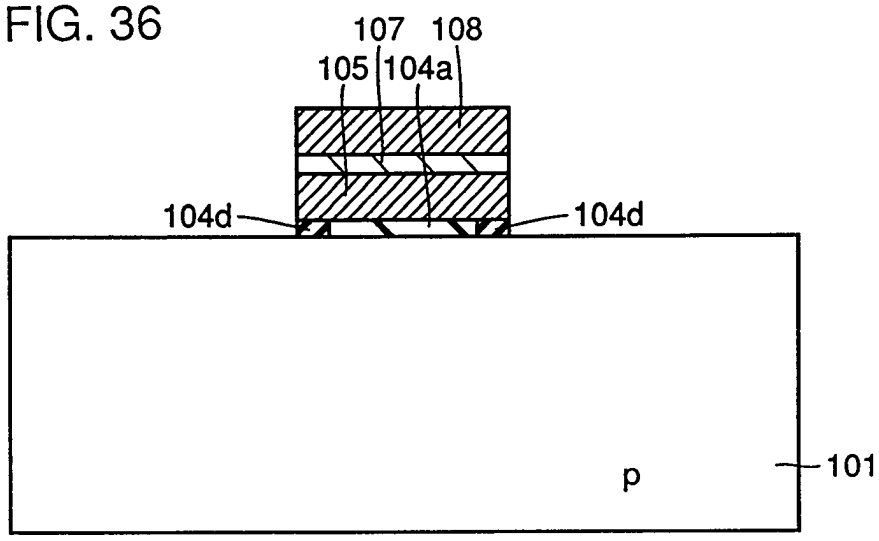


FIG. 37

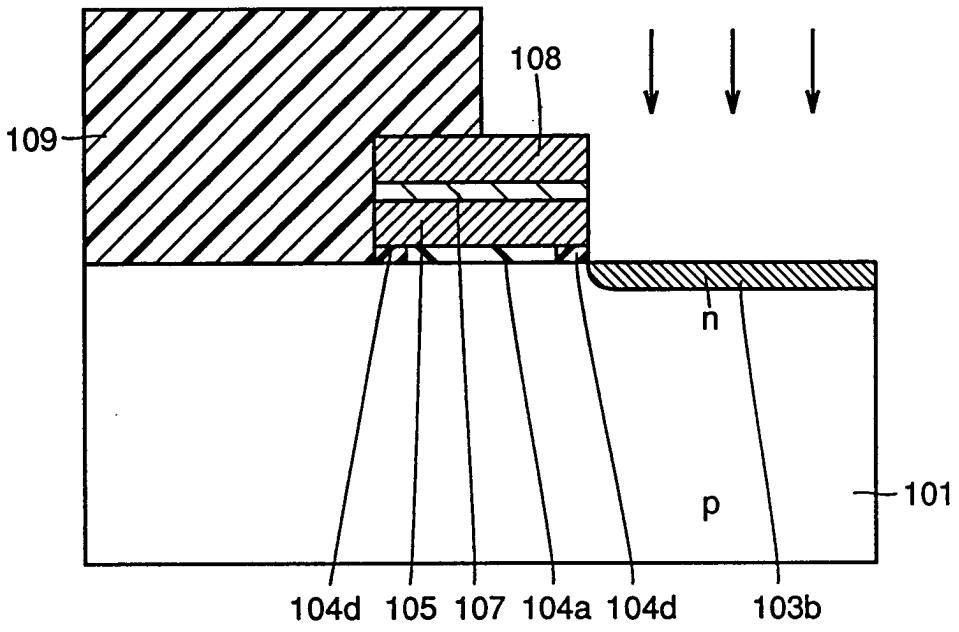

108
109
n
p
101
104d
105
107
104a
104d
103b

FIG. 38

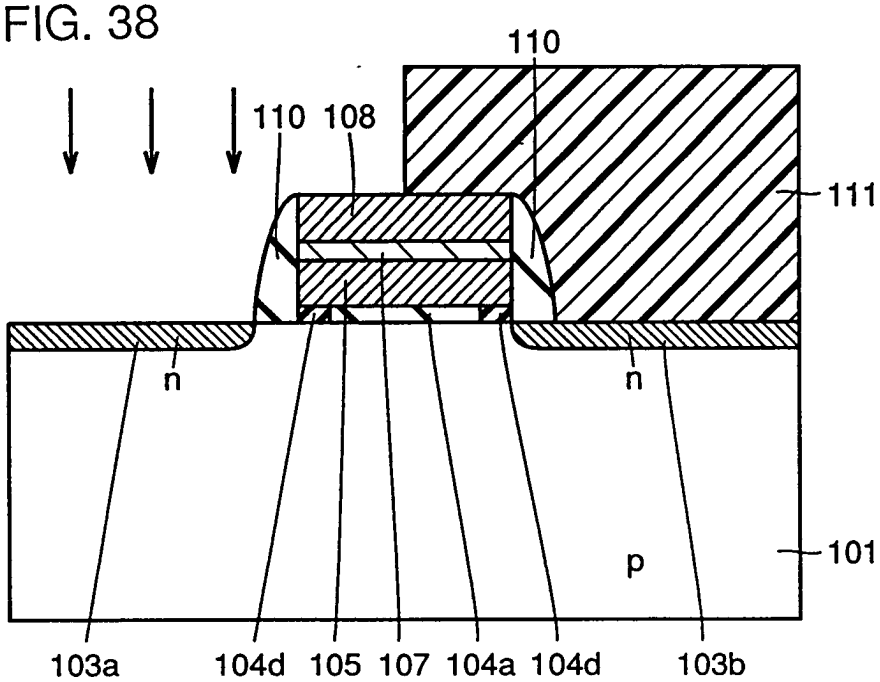

110
110
108
111
n
n
p
101
103a
104d
105
107
104a
104d
103b

FIG. 39

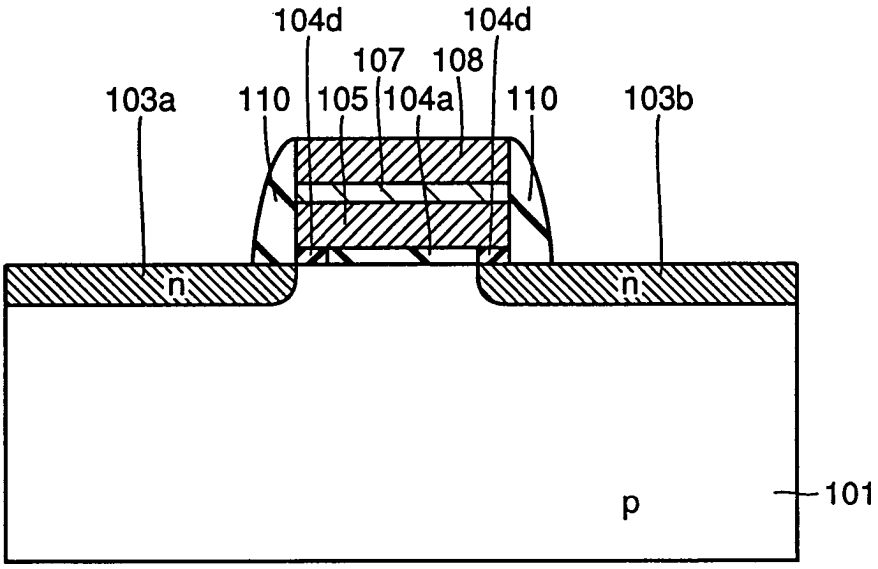


FIG. 40

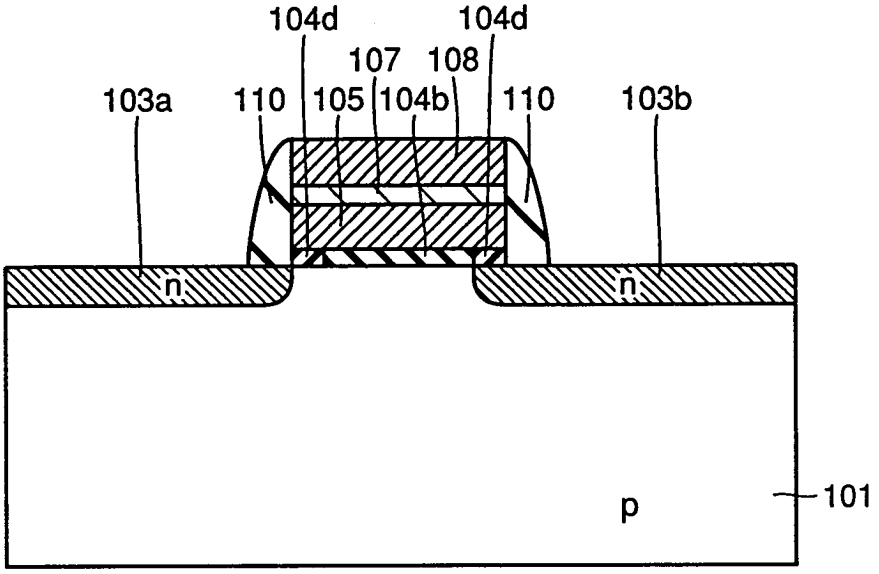


FIG. 41

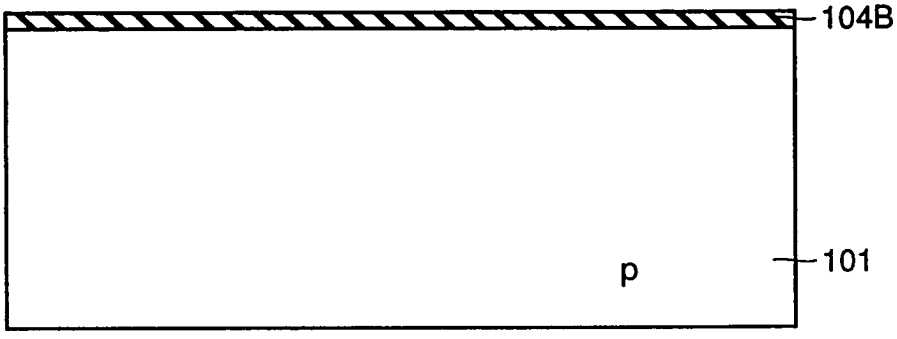


FIG. 42

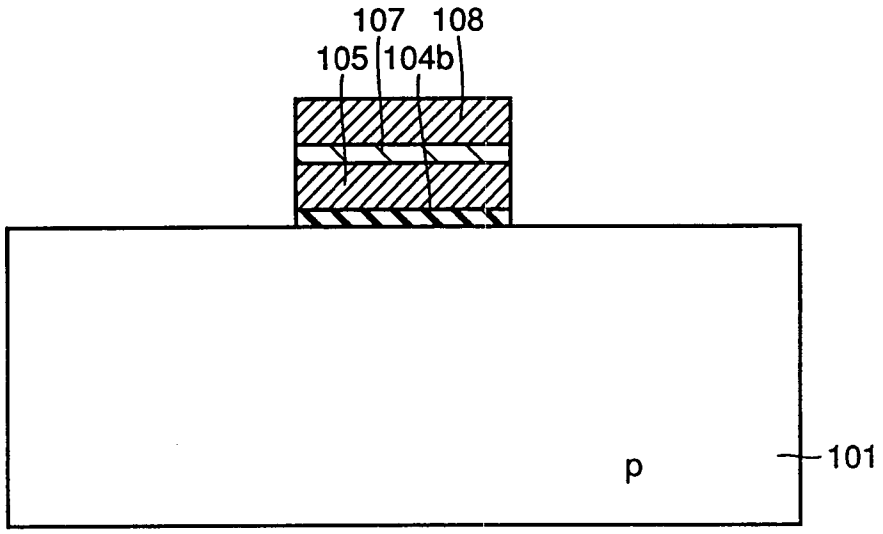


FIG. 43

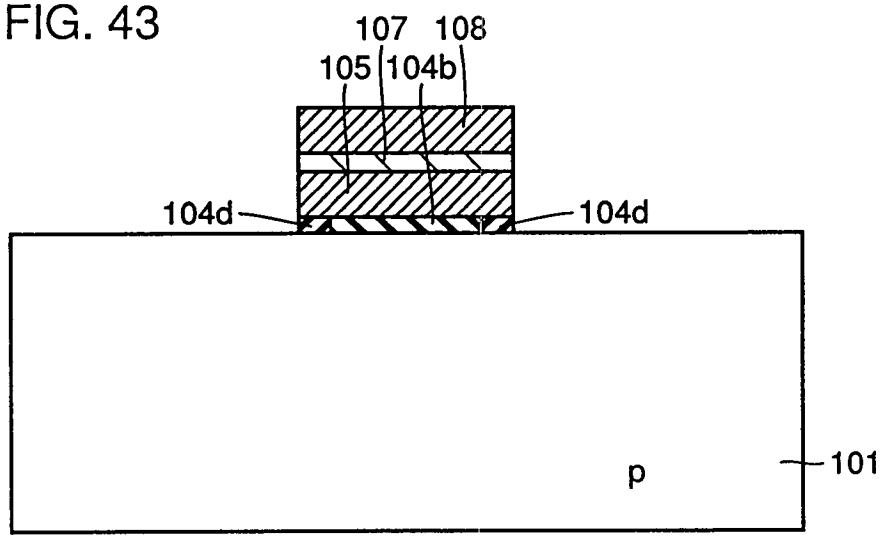


FIG. 44

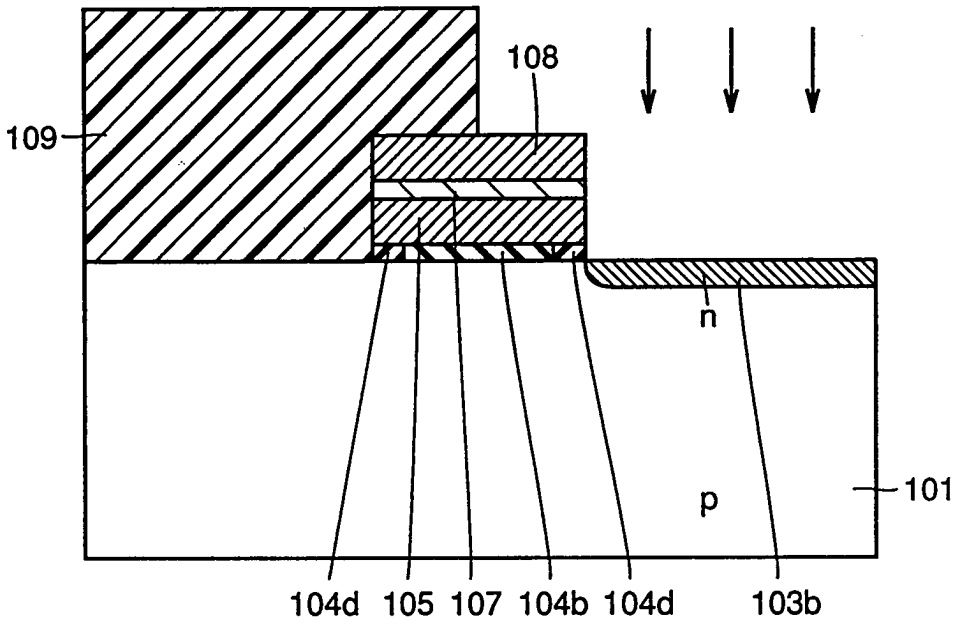

108
109
n
p
101
104d
105
107
104b
104d
103b

FIG. 45

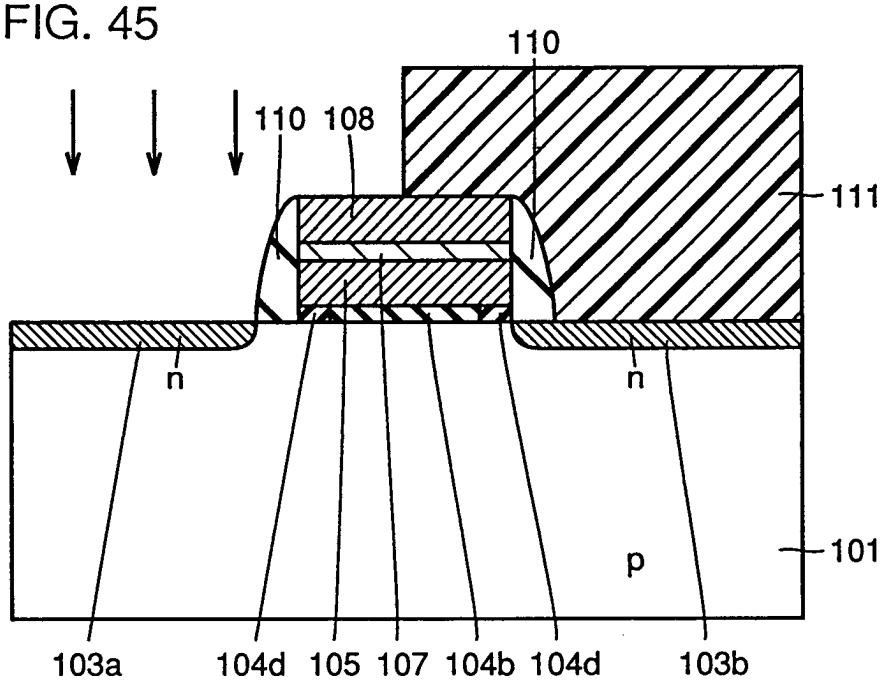

110
110
108
111
n
n
p
101
103a
104d
105
107
104b
104d
103b

FIG. 46

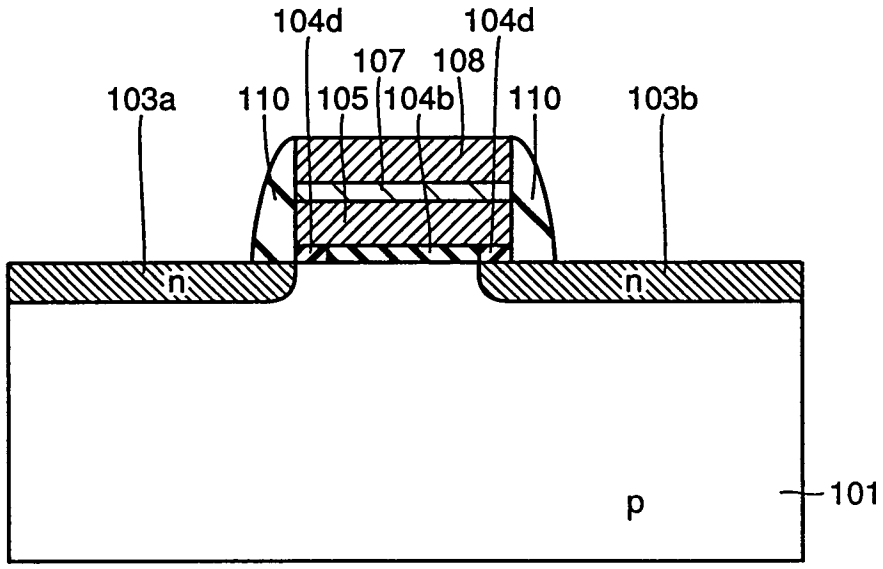


FIG. 47

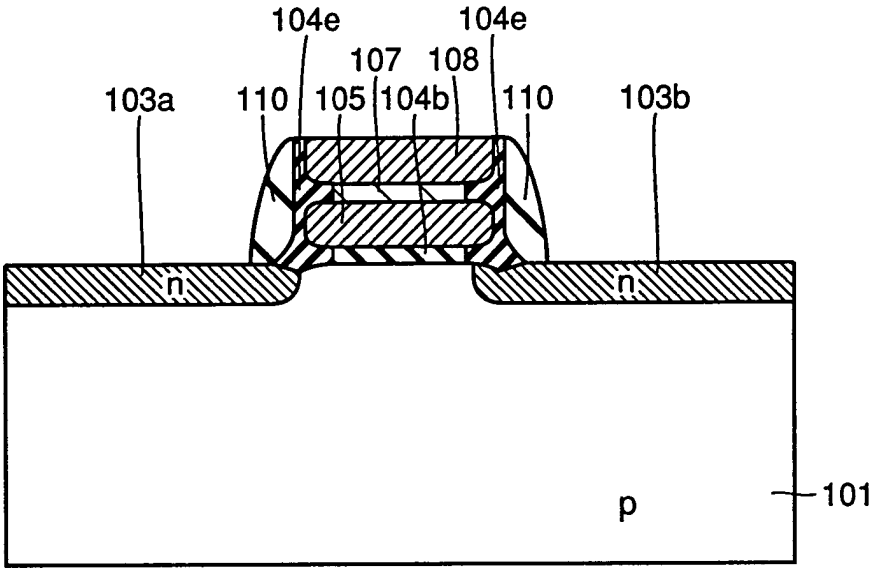


FIG. 48

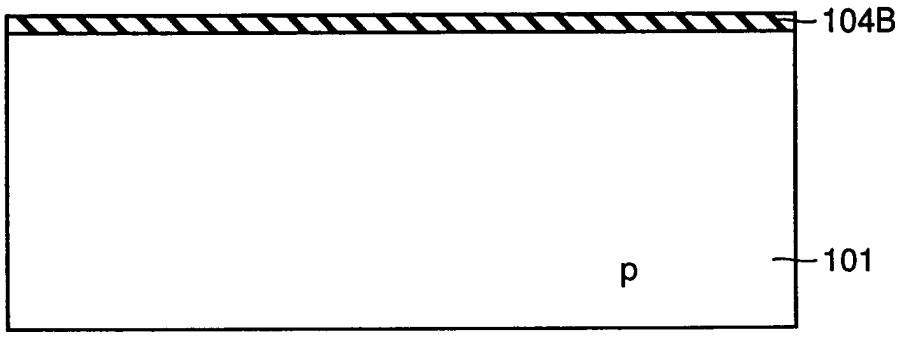


FIG. 49

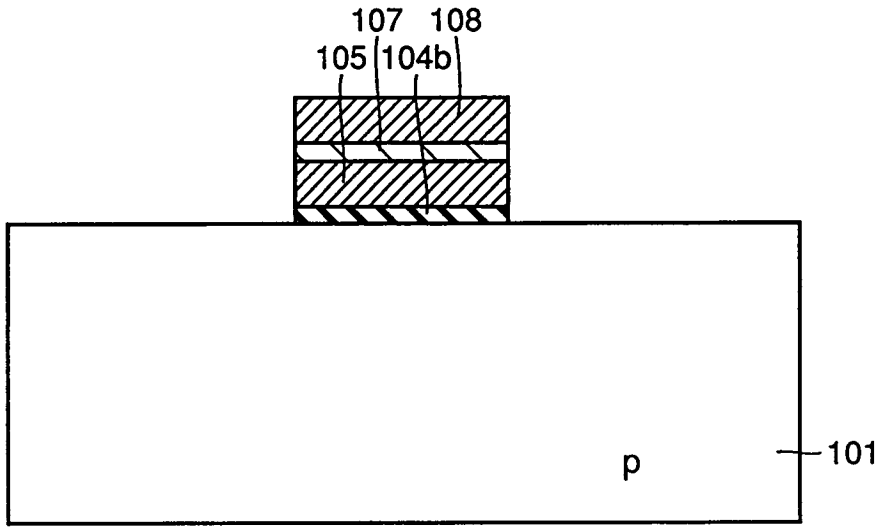


FIG. 50

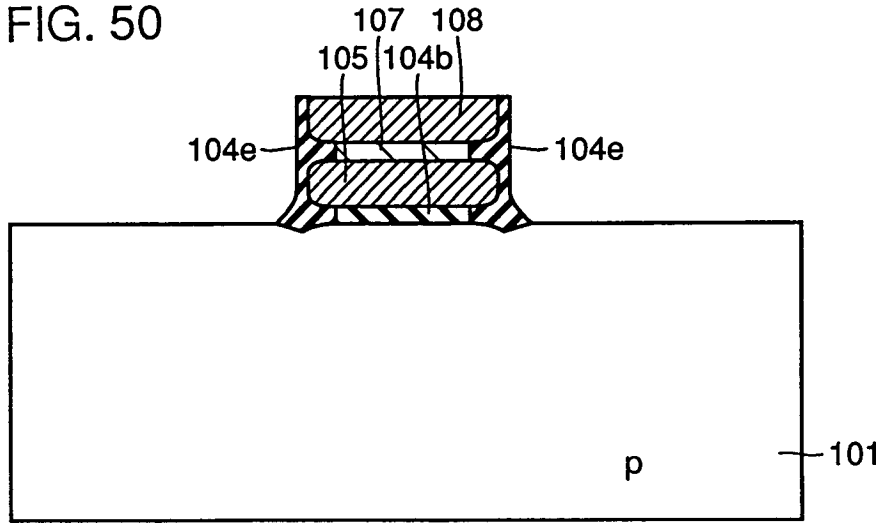


FIG. 51

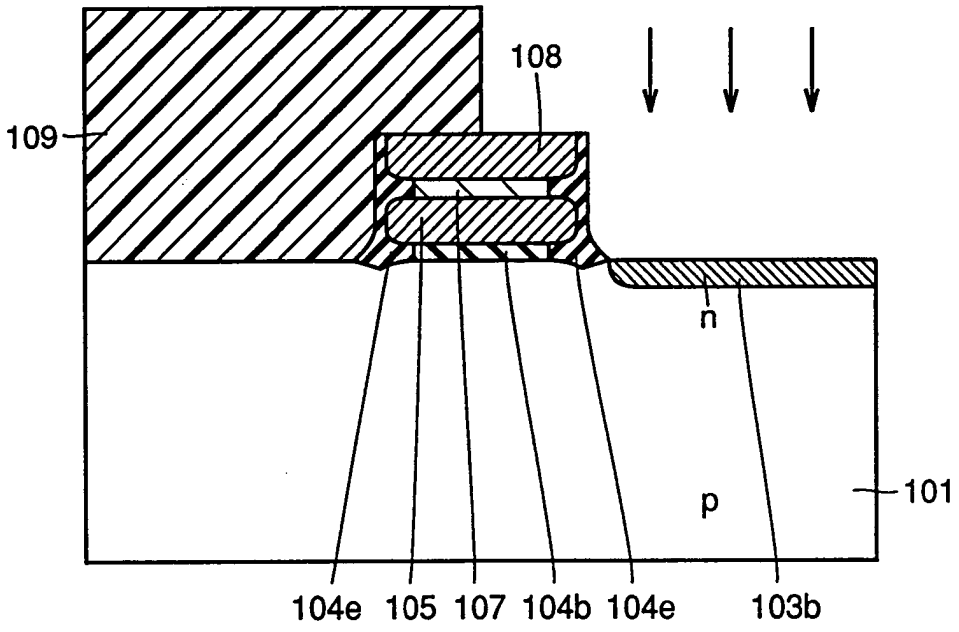

108
109
n
p
101
104e
105
107
104b
104e
103b

FIG. 52

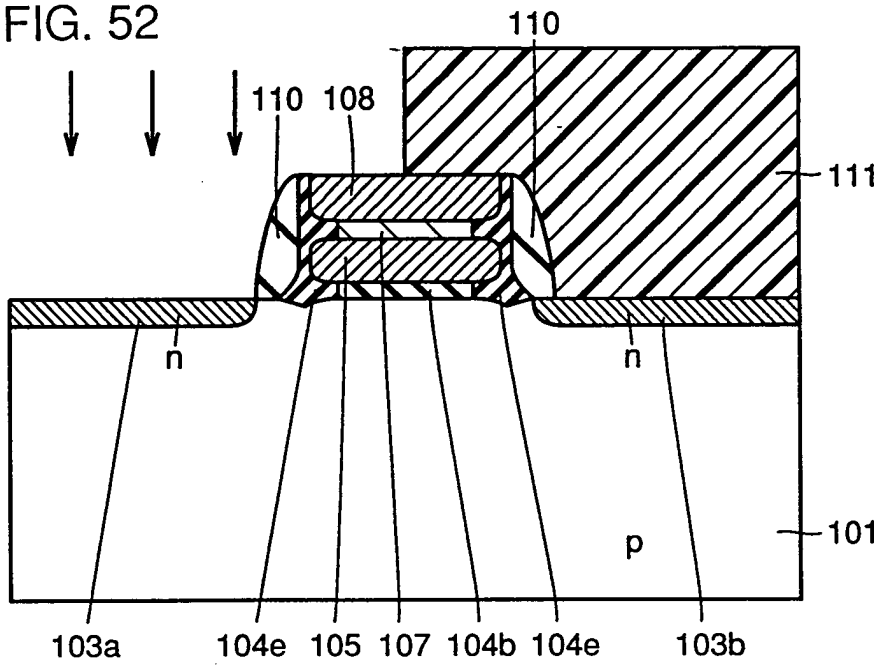

110
110
108
111
n
n
p
101
103a
104e
105
107
104b
104e
103b

FIG. 53

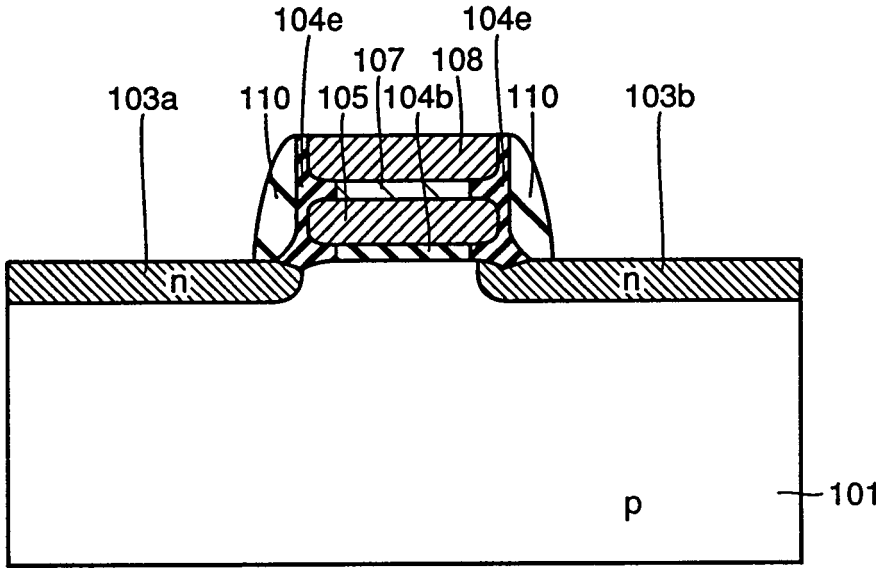


FIG. 54

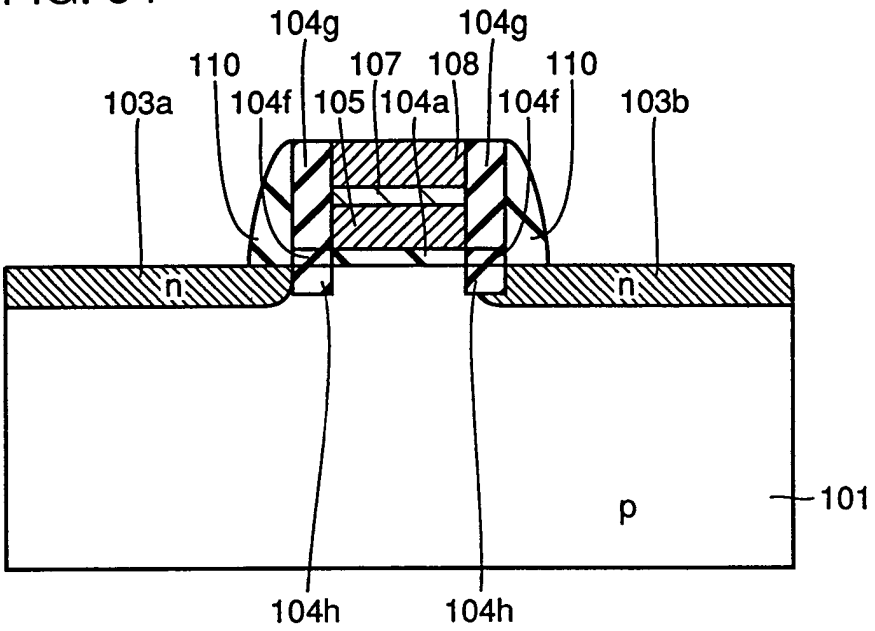

104g
104g
110
107
108
110
103a
104f
105
104a
104f
103b
n
n
p
101
104h
104h

FIG. 55

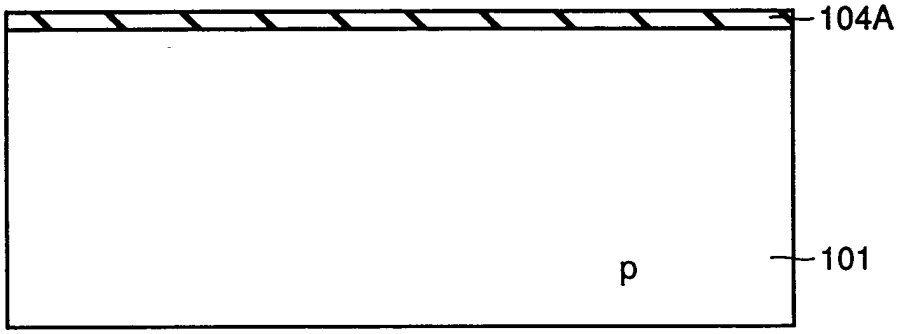

104A
p
101

FIG. 56

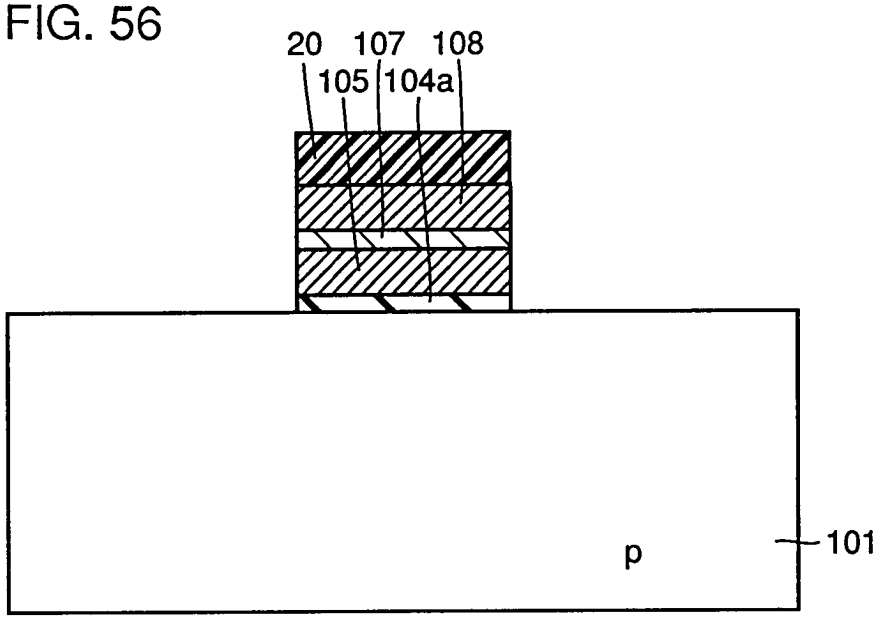

20
107
108
105
104a
p
101

FIG. 57

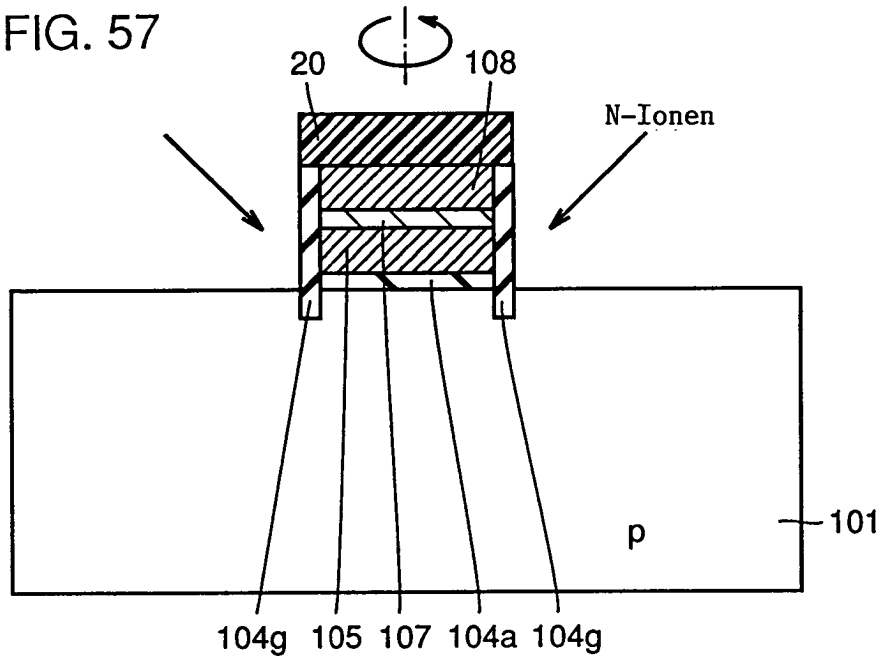

20
108
N-Ionen
p
101
104g
105
107
104a
104g

FIG. 58

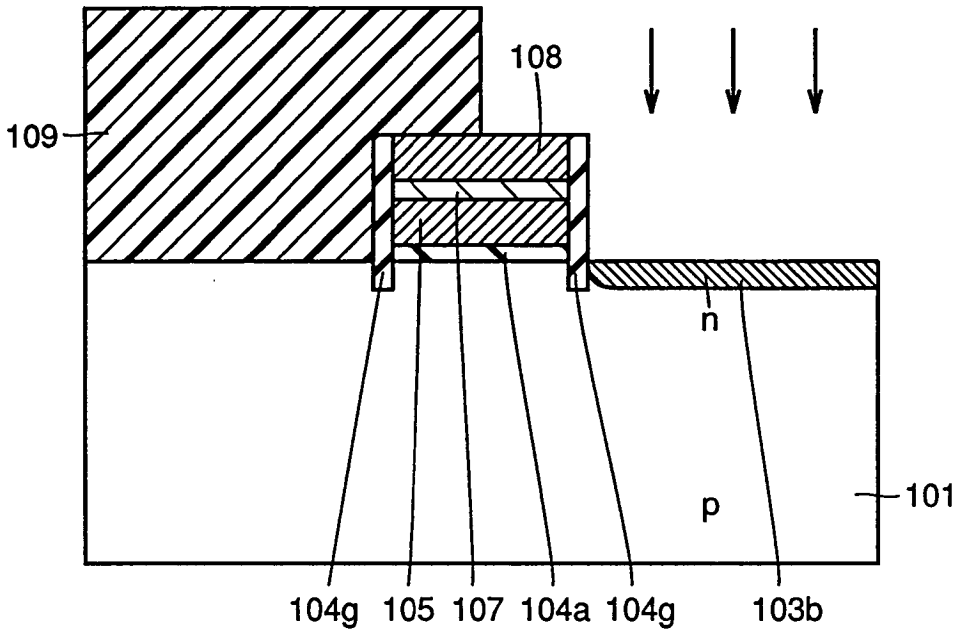

108
109
n
p
101
104g
105
107
104a
104g
103b

FIG. 59

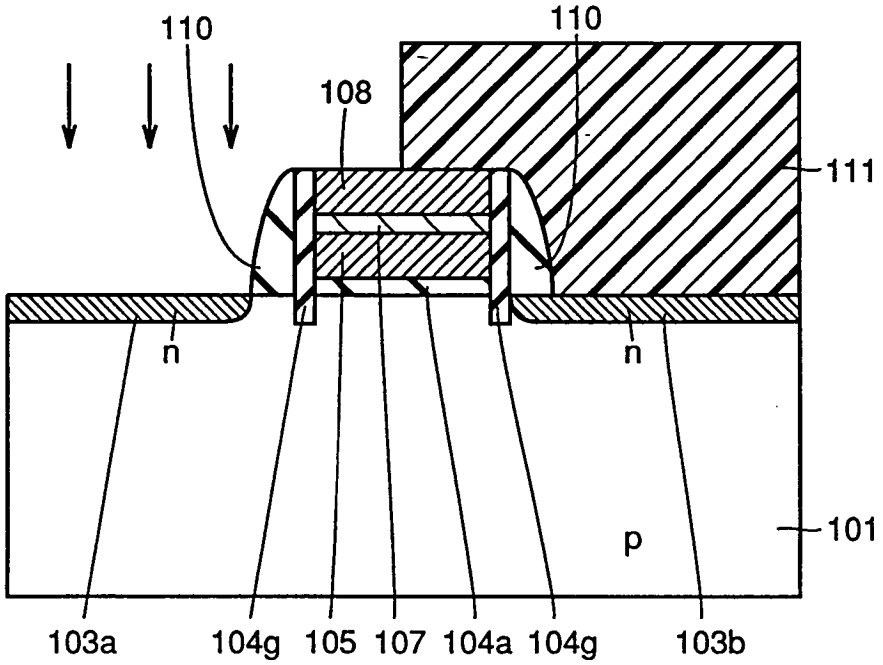

110
110
108
111
n
n
p
101
103a
104g
105
107
104a
104g
103b

FIG. 60

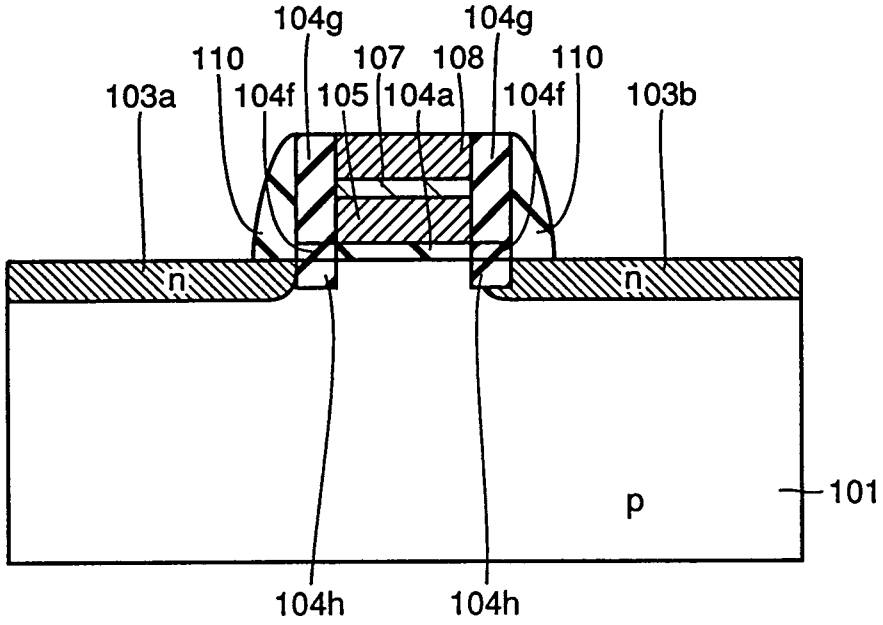

104g
104g
110
107
108
110
103a
104f
105
104a
104f
103b
n
n
p
101
104h
104h

FIG. 61

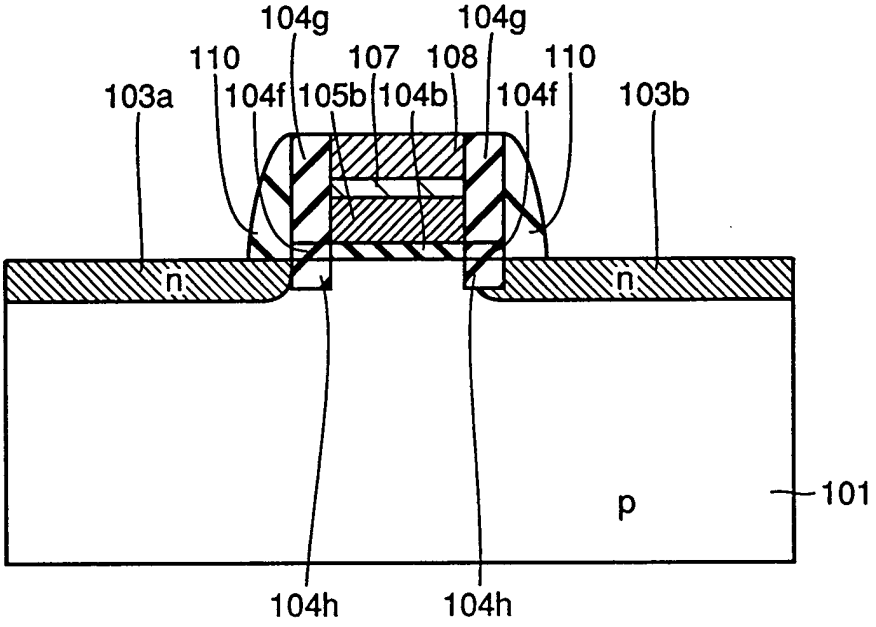

104g
104g
110
107
108
110
103a
104f
105b
104b
104f
103b
n
n
p
101
104h
104h

FIG. 62

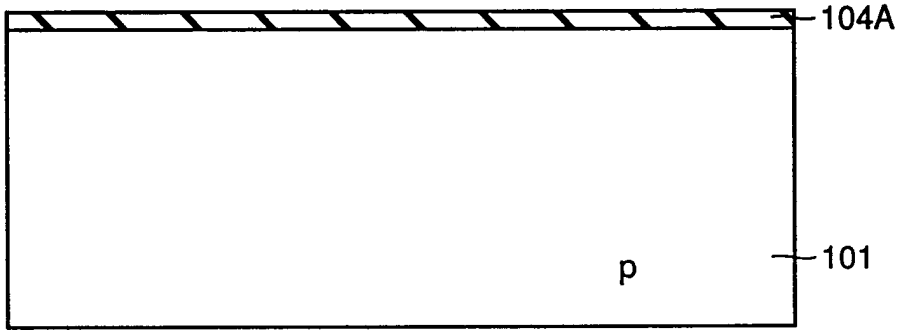

104A
p
101

FIG. 63

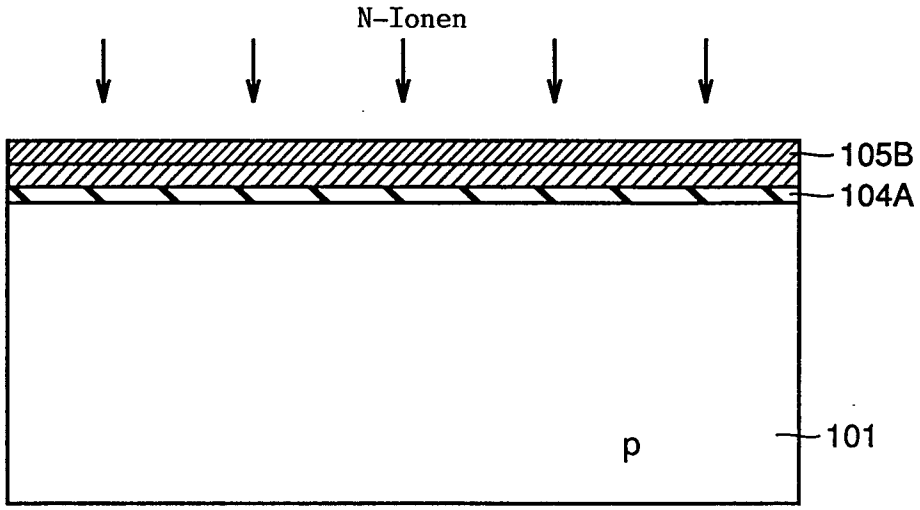


FIG. 64

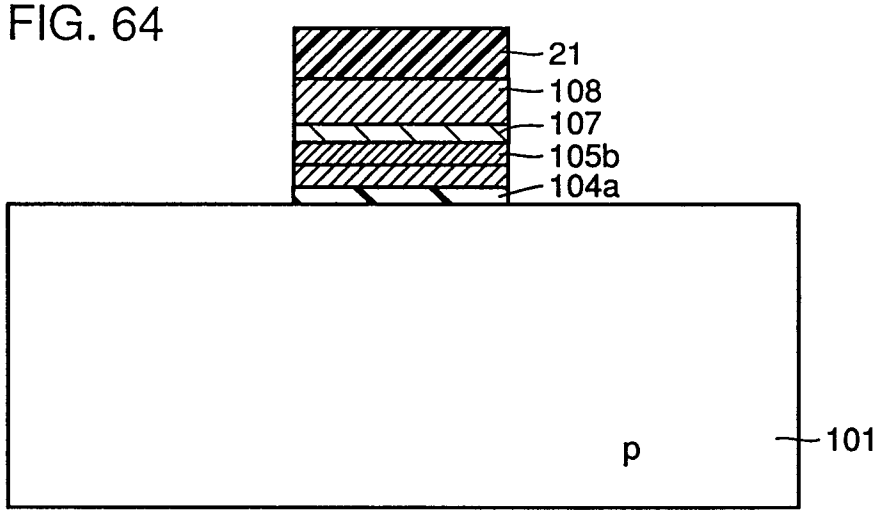


FIG. 65

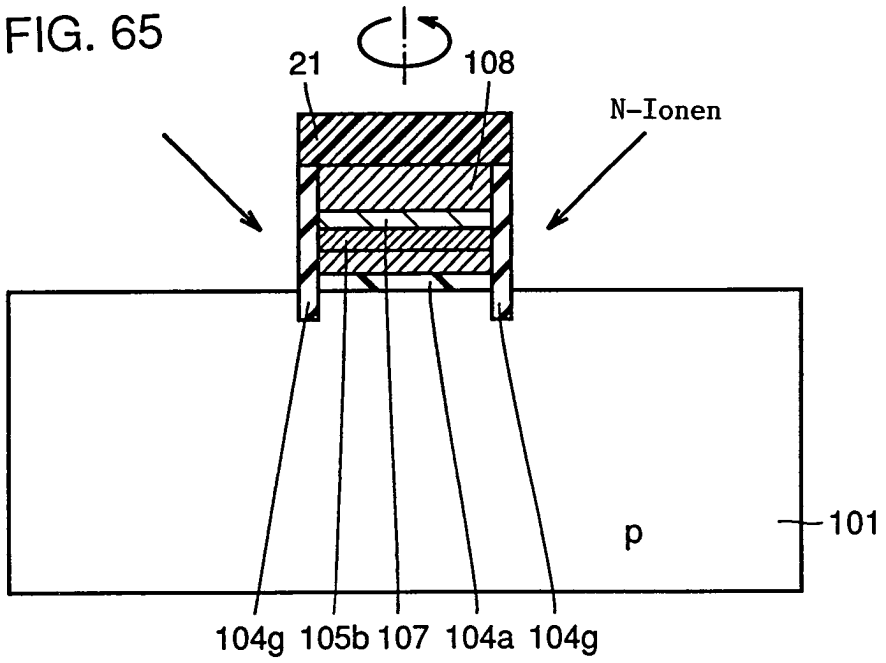

21
108
N-Ionen
p
101
104g 105b 107 104a 104g

FIG. 66

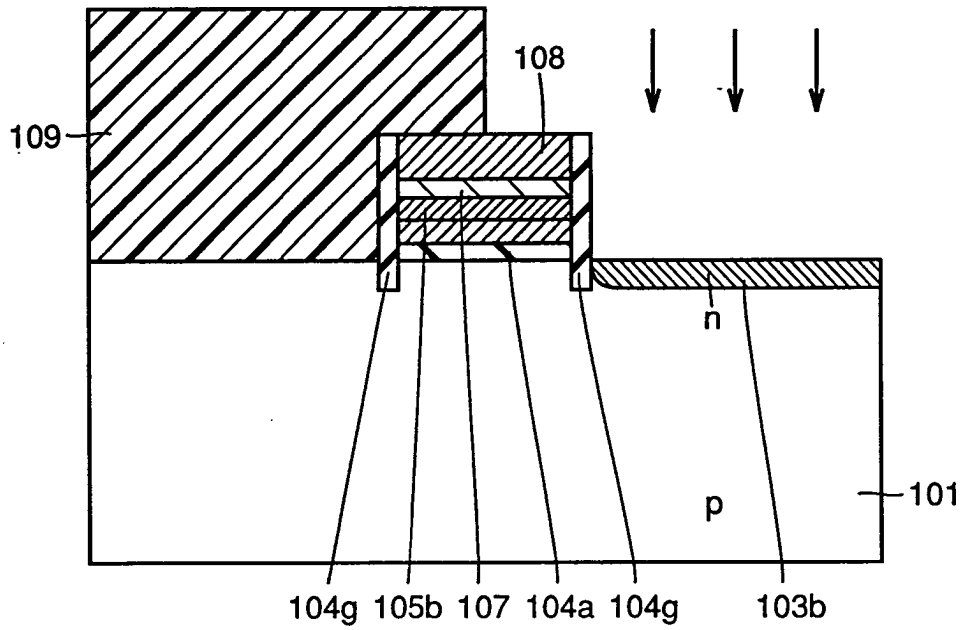

108
109
n
p
101
104g 105b 107 104a 104g 103b

FIG. 67

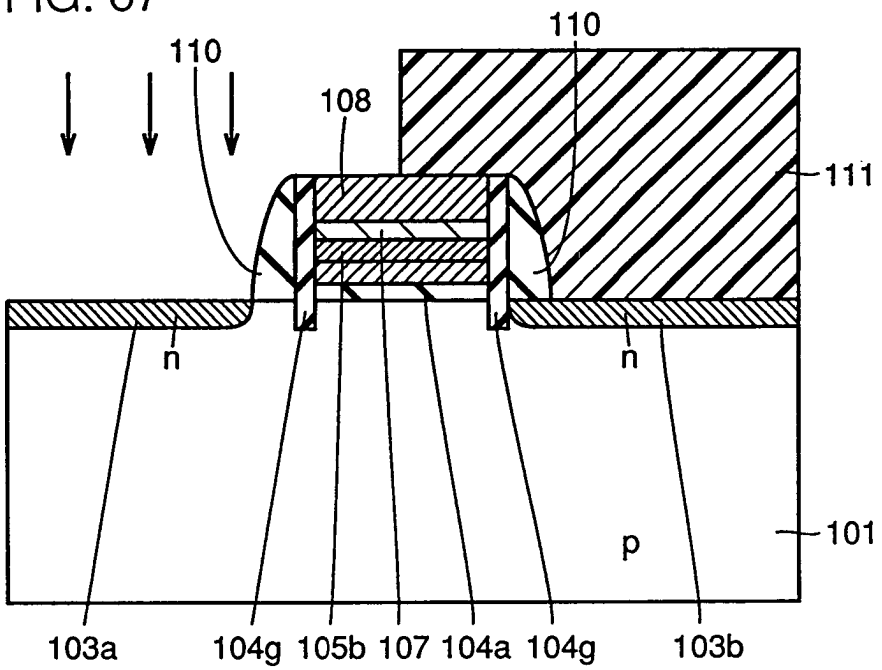

110
110
108
111
n
n
p
101
103a
104g
105b
107
104a
104g
103b

FIG. 68

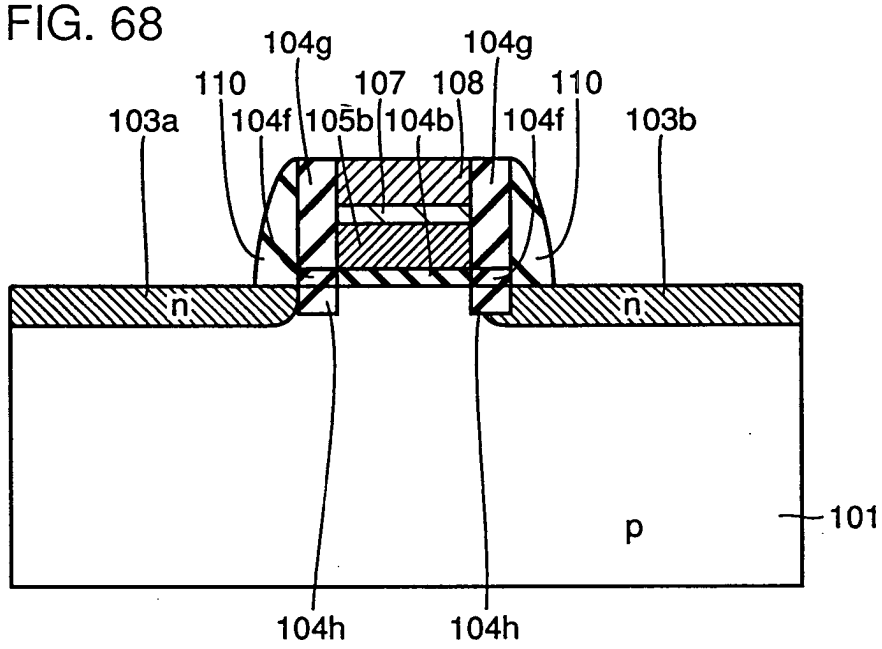

104g
104g
110
107
108
110
103a
104f
105b
104b
104f
103b
n
n
p
101
104h
104h

FIG. 69

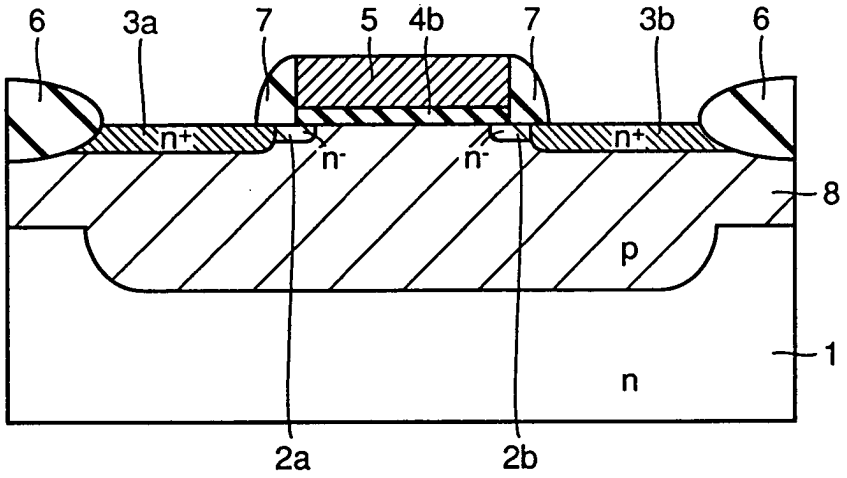


FIG. 70

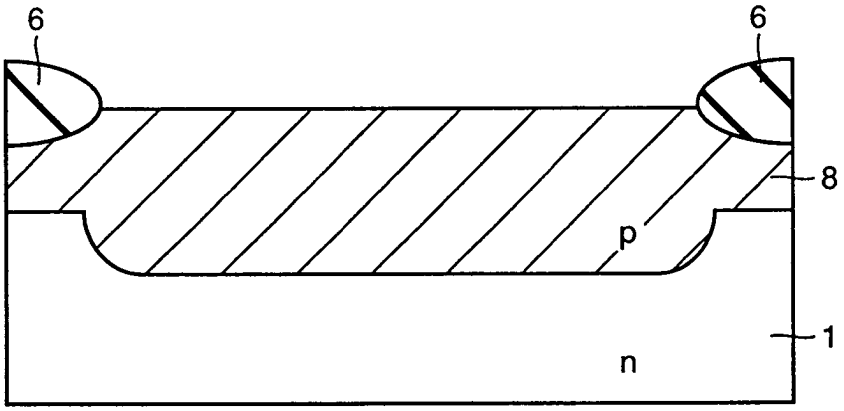


FIG. 71

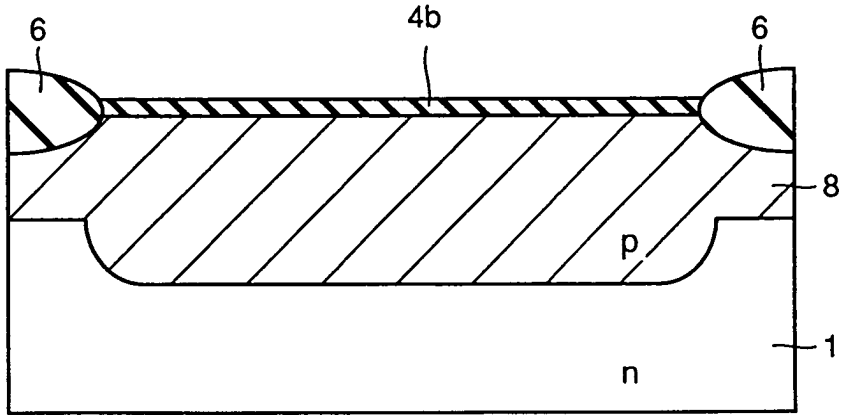


FIG. 72

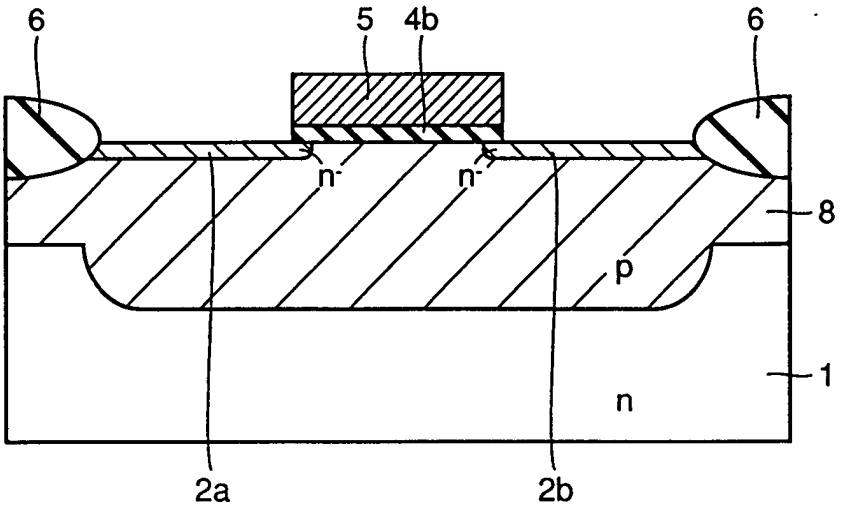


FIG. 73

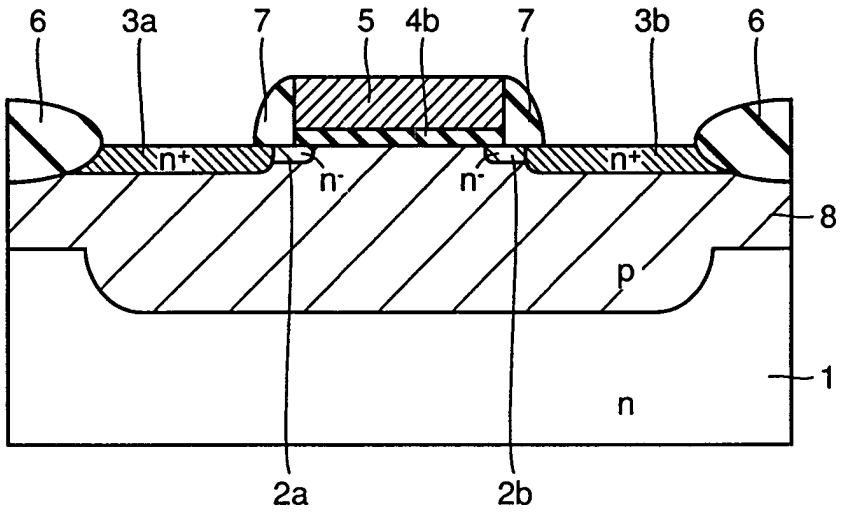


FIG. 74

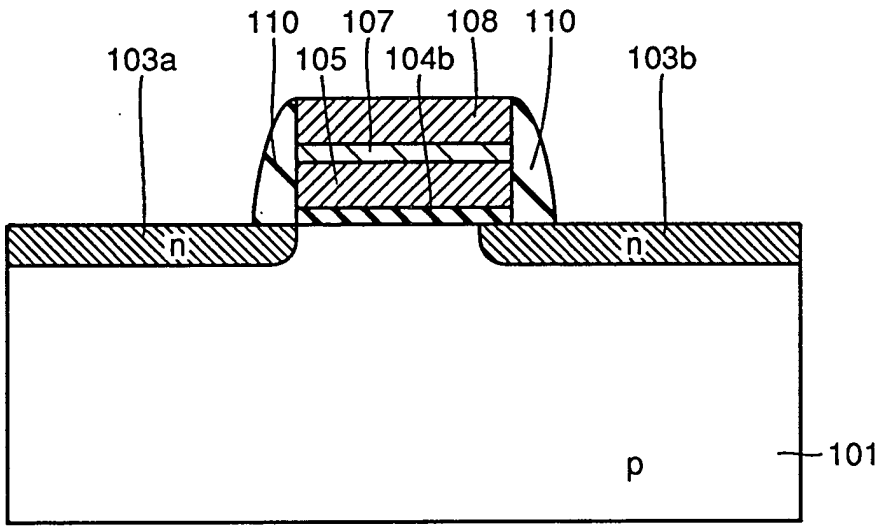


FIG. 75

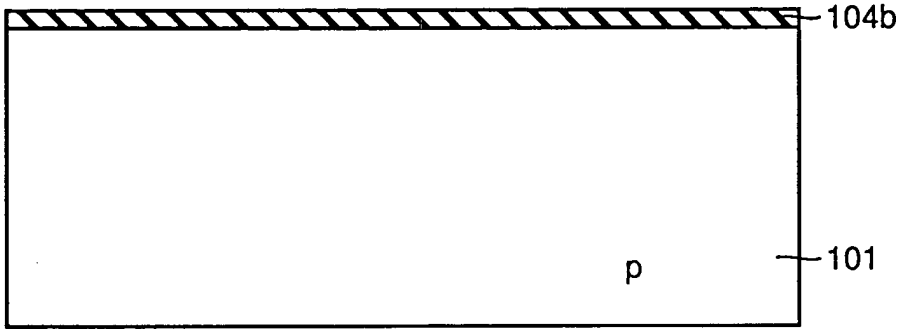


FIG. 76

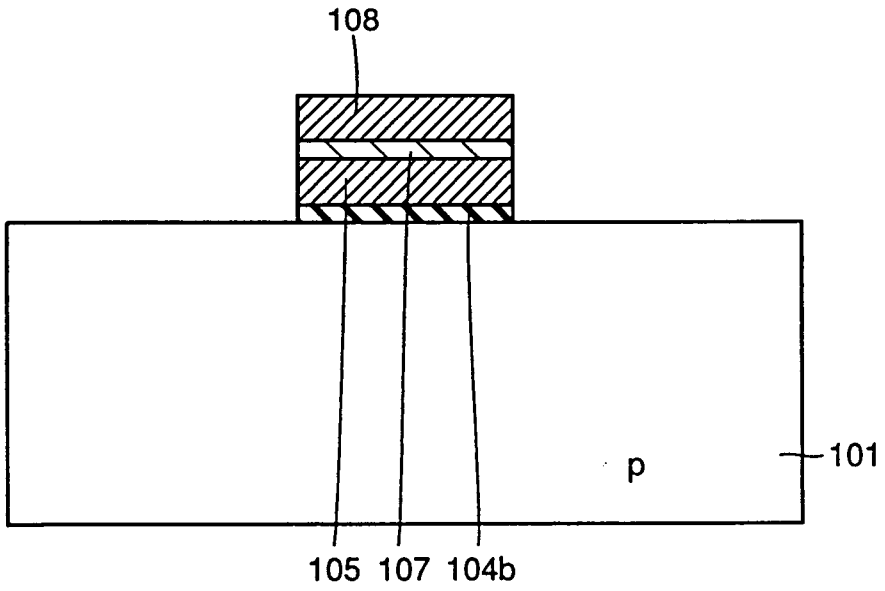


FIG. 77

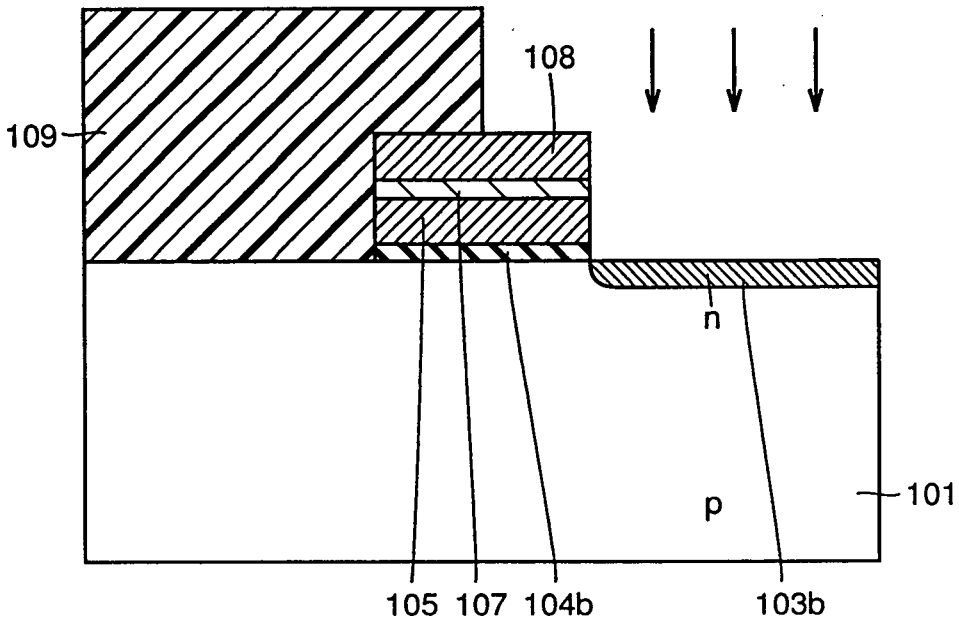


FIG. 78

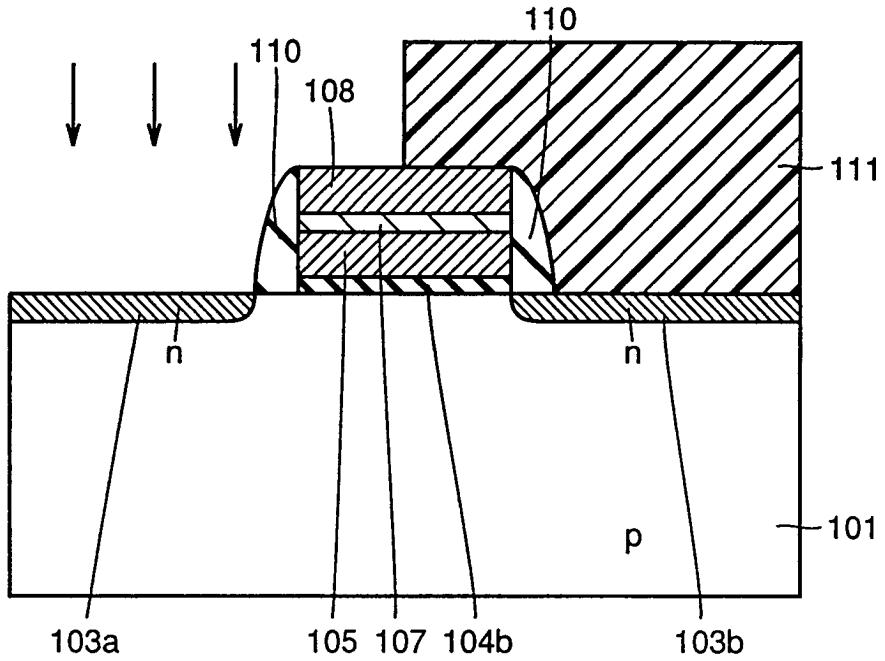
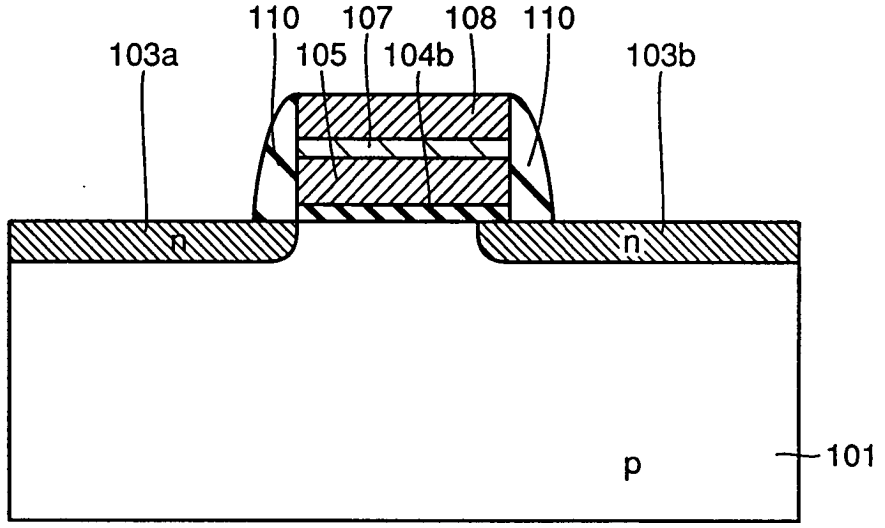

110
110
108
111
n
n
p
101
103a
105
107
104b
103b

FIG. 79


110
107
108
110
103a
105
104b
103b
n
n
p
101