(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 102369519 A
(43)申请公布日 2012.03.07

(21)申请号 201180001725.7

(22)申请日 2011.08.31

(85)PCT申请进入国家阶段日
2011.10.17

(86)PCT申请的申请数据
PCT/CN2011/079172 2011.08.31

(71)申请人 华为技术有限公司
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72)发明人 范纯磊

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274
代理人 申健

(51)Int.Cl.
G06F 12/08(2006.01)

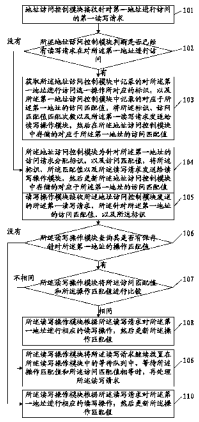
权利要求书 2 页 说明书 7 页 附图 3 页

(54)发明名称

地址访问方法、装置及系统

(57)摘要

本发明实施例公开了一种地址访问的方法、装置及系统，涉及缓存管理技术领域，解决了为相同地址的读写请求进行保序处理时产生的队头阻塞。本发明包括：接收针对第一地址进行访问的读写请求；判断是否已经有读写请求在对所述第一地址进行访问；若已经有读写请求在对所述第一地址进行访问，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块。本发明实施例主要用于地址访问控制的处理过程中。



CN 102369519 A

1. 一种地址访问的方法，其特征在于，包括：

接收针对第一地址进行访问的读写请求；

判断是否已经有读写请求在对所述第一地址进行访问；

若已经有读写请求在对所述第一地址进行访问，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；

若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块。

2. 根据权利要求 1 所述的地址访问的方法，其特征在于，在将访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块之后，该方法还包括：

存储对应于所述第一地址的访问匹配值；或

根据预定规则，更新所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值。

3. 一种地址访问的方法，其特征在于，包括：

接收所述地址访问控制模块发送的针对第一地址的读写请求、以及针对所述第一地址的访问匹配值；

查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；

若所述读写控制模块中有保存针对所述第一地址的操作匹配值，将所述访问匹配值和所述操作匹配值进行比较；

若所述访问匹配值和所述操作匹配值相同，则根据所述读写请求对所述第一地址进行相应的读写操作；

若所述访问匹配值和所述操作匹配值不相同，则将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；

若所述读写控制模块中没有保存针对所述第一地址的操作匹配值，则根据所述读写请求对所述第一地址进行相应的读写操作。

4. 根据权利要求 3 所述地址访问的方法，其特征在于，在根据所述读写请求对所述第一地址进行相应的读写操作之后，该方法还包括：

根据预定规则，更新所述操作匹配值。

5. 根据权利要求 2 或 4 所述地址访问的方法，其特征在于，所述预定规则为：

若所述读写请求为读请求或写请求其中任一项，则将所述操作匹配值加 1；

若所述读写请求包括针对所述第一地址的读请求和包括针对所述第一地址的写请求，则将所述操作匹配值加 2。

6. 一种地址访问控制模块，其特征在于，包括：

接收单元，用于接收针对第一地址进行访问的读写请求；

判断单元，用于是否已经有读写请求在对所述第一地址进行访问；

第一处理单元，用于在已经有读写请求在对所述第一地址进行访问时，获取所述第一地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；

第二处理单元，用于在没有读写请求在对所述第一地址进行访问时，为针对所述第一地址的访问请求分配访问匹配值，将所述标识、所述访问匹配值以及所述读写请求发送给读写操作模块。

7. 根据权利要求 6 所述的地址访问控制模块，其特征在于，还包括：

存储单元，用于存储对应于所述第一地址的访问匹配值；

更新单元，用于根据预定规则，更新所述第一地址访问控制模块中存储的对应于所述第一地址的访问匹配值。

8. 一种读写操作模块，其特征在于，包括：

接收单元，用于接收所述第一地址访问控制模块发送的所述读写请求、以及所述针对所述第一地址的访问匹配值；

查询单元，用于查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；

比较单元，用于在所述读写控制模块中有保存针对所述第一地址的操作匹配值时，将所述访问匹配值和所述操作匹配值进行比较；

第一处理单元，用于在所述访问匹配值和所述操作匹配值相同时，根据所述读写请求对所述第一地址进行相应的读写操作；

第二处理单元，用于在所述访问匹配值和所述操作匹配值不相同时，将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；

第三处理单元，用于在所述读写控制模块中没有保存针对所述第一地址的操作匹配值时，根据所述读写请求对所述第一地址进行相应的读写操作。

9. 根据权利要求 8 所述的读写操作模块，其特征在于，还包括：

更新单元，用于根据预定规则，更新所述操作匹配值。

10. 一种地址访问系统，其特征在于，包括：

地址访问控制模块，用于接收针对第一地址进行访问的读写请求；判断是否已经有读写请求在对所述第一地址进行访问；若已经有读写请求在对所述第一地址进行访问，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块。

读写操作模块，用于接收所述第一地址访问控制模块发送的所述读写请求、以及所述针对所述第一地址的访问匹配值；查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；若所述读写控制模块中有保存针对所述第一地址的操作匹配值，将所述访问匹配值和所述操作匹配值进行比较；若所述访问匹配值和所述操作匹配值相同，则根据所述读写请求对所述第一地址进行相应的读写操作；若所述访问匹配值和所述操作匹配值不相同，则将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；若所述读写控制模块中没有保存针对所述第一地址的操作匹配值，则根据所述读写请求对所述第一地址进行相应的读写操作。

地址访问方法、装置及系统

技术领域

[0001] 本发明涉及缓存管理技术领域，尤其涉及一种地址访问方法、装置及系统。

背景技术

[0002] 为了解决多个读写请求对同一个地址的访问按序进行的问题，需要一个CAM(Content Addressable Memory，内容可寻址存储器）或一个高速缓冲存储器（cache）对相同地址的读写要求进行保序处理，在前一个写请求未完成时，不发出对相同地址的读请求，目前，可以通过使用CAM对访问相同地址的请求阻塞，保证在处理不同请求对相同地址的请求时不会乱序；或者通过使用cache对相同地址的读写请求阻塞，同时对命中的请求直接输出，对未命中的请求，申请cache id(identity，身份标识号码），写入cache，也可以保证在处理不同请求对相同地址的请求时不会乱序。

[0003] 当前技术在对访问相同地址的读写请求进行保序处理时，在前一个读写请求未完成的时候，不接收下一个访问相同地址的读写请求，使得后续读写请求均得不到处理，因此造成了HoL(Head of Line，队头）阻塞，降低了控制器读写效率，降低了系统的QoS(Quality of Service，服务质量）。

发明内容

[0004] 本发明的实施例提供一种地址访问方法、装置及系统，解决了对访问相同地址的读写请求进行保序处理时的HoL阻塞，提高了控制器读写效率，提高了系统的QoS。

[0005] 为达到上述目的，本发明的实施例采用如下技术方案：

[0006] 一种地址访问的方法，包括：

[0007] 接收针对第一地址进行访问的读写请求；

[0008] 判断是否已经有读写请求在对所述第一地址进行访问；

[0009] 若已经有读写请求在对所述第一地址进行访问，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；

[0010] 若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块。

[0011] 一种地址访问的方法，包括：

[0012] 接收所述地址访问控制模块发送的针对第一地址的读写请求、以及针对所述第一地址的访问匹配值；

[0013] 查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；

[0014] 若所述读写控制模块中有保存针对所述第一地址的操作匹配值，将所述访问匹配值和所述操作匹配值进行比较；

[0015] 若所述访问匹配值和所述操作匹配值相同，则根据所述读写请求对所述第一地址进行相应的读写操作；

[0016] 若所述访问匹配值和所述操作匹配值不相同，则将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；

[0017] 若所述读写控制模块中没有保存针对所述第一地址的操作匹配值，则根据所述读写请求对所述第一地址进行相应的读写操作。

[0018] 一种地址访问控制模块，包括：

[0019] 接收单元，用于接收针对第一地址进行访问的读写请求；

[0020] 判断单元，用于是否已经有读写请求在对所述第一地址进行访问；

[0021] 第一处理单元，用于在已经有读写请求在对所述第一地址进行访问时，获取所述第一地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；

[0022] 第二处理单元，用于在没有读写请求在对所述第一地址进行访问时，为针对所述第一地址的访问请求分配访问匹配值，将所述标识、所述访问匹配值以及所述读写请求发送给读写操作模块。

[0023] 一种读写操作模块，包括：

[0024] 接收单元，用于接收所述第一地址访问控制模块发送的所述读写请求、以及所述针对所述第一地址的访问匹配值；

[0025] 查询单元，用于查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；

[0026] 比较单元，用于在所述读写控制模块中有保存针对所述第一地址的操作匹配值时，将所述访问匹配值和所述操作匹配值进行比较；

[0027] 第一处理单元，用于在所述访问匹配值和所述操作匹配值相同时，根据所述读写请求对所述第一地址进行相应的读写操作；

[0028] 第二处理单元，用于在所述访问匹配值和所述操作匹配值不相同时，将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；

[0029] 第三处理单元，用于在所述读写控制模块中没有保存针对所述第一地址的操作匹配值时，根据所述读写请求对所述第一地址进行相应的读写操作。

[0030] 一种地址访问系统，包括：

[0031] 地址访问控制模块，用于接收针对第一地址进行访问的读写请求；判断是否已经有读写请求在对所述第一地址进行访问；若已经有读写请求在对所述第一地址进行访问，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述访问匹配值以及所述读写请求发送给读写操作模块；若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配访问匹配值，将所述匹配值以及所述读写请求发送给读写操作模块；

[0032] 读写操作模块，用于接收所述第一地址访问控制模块发送的所述读写请求、以及所述针对所述第一地址的访问匹配值；查询读写控制模块中是否有保存针对所述第一地址的操作匹配值；若所述读写控制模块中有保存针对所述第一地址的操作匹配值，将所述访问匹配值和所述操作匹配值进行比较；若所述访问匹配值和所述操作匹配值相同，则根据

所述读写请求对所述第一地址进行相应的读写操作；若所述访问匹配值和所述操作匹配值不相同，则将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；若所述读写控制模块中没有保存针对所述第一地址的操作匹配值，则根据所述读写请求对所述第一地址进行相应的读写操作。

[0033] 本发明实施例提供的地址访问的方法、装置及系统，在地址访问控制模块接收新的读写请求时会根据所述读写请求对应的地址判断是否已经有读写请求在对所述第一地址进行访问，若有，则获取所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值；若没有，则为针对所述第一地址的访问请求分配访问匹配值，然后将所述匹配值以及所述读写请求发送给读写操作模块，使得地址访问控制模块在接收对相同地址进行访问的读写请求后可以直接对其处理并发送到读写操作模块中，将不用等待前一个读写请求完成后再对下一个读写请求进行处理从读写请求队列源端避免了 HoL 阻塞；并且，在所述读写请求中标记上匹配次数，在所述读写操作模块接收所述读写请求进行处理时得到了保序；综上所述，本发明解决了对访问相同地址读写请求进行保序处理时的 HoL 阻塞，提高了控制器读写效率，提高了系统的 QoS。

附图说明

[0034] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0035] 图 1 为本发明实施例 1 中提供的一种地址访问的方法流程图；

[0036] 图 2 为本发明实施例 2 中提供的一种地址访问装置的组成框图；

[0037] 图 3 为本发明实施例 2 中提供的另一种地址访问装置的组成框图；

[0038] 图 4 为本发明实施例 2 中提供的另一种地址访问装置的组成框图；

[0039] 图 5 为本发明实施例 2 中提供的另一种地址访问装置的组成框图；

[0040] 图 6 为本发明实施例 2 中提供的一种地址访问系统的组成框图。

具体实施方式

[0041] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0042] 实施例 1

[0043] 本发明实施例中提供了一种地址访问的方法，该方法为地址访问控制模块侧的方法，如图 1 所示，该方法包括：

[0044] 101、地址访问控制模块接收针对第一地址进行访问的第一读写请求。

[0045] 102、所述地址访问控制模块判断是否已经有读写请求在对所述第一地址进行访问；如果已经有读写请求在对所述第一地址进行访问，则执行步骤 103；否则执行步骤 104。

[0046] 103、获取所述地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述第一地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述标识、访问匹配值匹配次数以及所述第一读写请求发送给读写操作模块，然后在所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值，接下来执行步骤 105。

[0047] 其中，在本发明实施例中，可以将所述标识和所述访问匹配值携带在所述读写请求中发送给所述读写操作模块。

[0048] 104、所述地址访问控制模块为针对所述第一地址的访问请求分配标识，以及访问匹配值，将所述标识、所述匹配值以及所述读写请求发送给读写操作模块，然后更新所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值。

[0049] 其中，在本发明实施例中，可以将所述标识和所述访问匹配值携带在所述读写请求中发送给所述读写操作模块。

[0050] 需要说明的是，在本发明实施例中，所述访问匹配值可以为针对所述第一地址的访问请求的个数，或者根据针对所述第一地址的访问请求的个数，在一个初始值的基础上产生的累加值。另外也需要注意的是，根据访问请求的类型不同，每次访问请求对所述访问匹配值带来的累加可以为 1 或者 2。

[0051] 105、读写操作模块接收所述地址访问控制模块发送的所述第一读写请求、所述针对所述第一地址的访问匹配值、以及所述标识。

[0052] 106、所述读写操作模块查询其是否有保存针对所述第一地址的操作匹配值；如果有，则执行步骤 107；否则执行步骤 110。

[0053] 107、所述读写操作模块将所述访问匹配值和所述操作匹配值进行比较，若所述访问匹配值与所述操作匹配值相等，则执行步骤 108；否则执行步骤 109。

[0054] 需要说明的是，若所述访问匹配值和所述操作匹配值相等，则说明访问控制模块之前发送的针对所述第一地址的读写请求均已经操作完成，如果不同，或者说，操作匹配值小于所述访问匹配值，则说明仍有读写请求还在等待处理中。

[0055] 108、所述读写操作模块根据所述读写请求对所述第一地址进行相应的读写操作，然后更新所述操作匹配值。

[0056] 其中，在本发明实施例中，对所述操作匹配值的更新可以根据所述读写请求的类型进行加 1 或者加 2 的操作。比如，如果所述读写请求仅为读请求或者写请求，则只将所述操作匹配值加 1；如果所述读写请求既包括针对所述第一地址的读请求又包括针对所述第一地址的写请求，可以每完成一类请求就将所述操作匹配值加 1，或者等所述读请求和写请求全部完成之后，一并将所述操作匹配值加 2。

[0057] 109、所述读写操作模块将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求。

[0058] 需要说明的是，操作匹配值和访问匹配值不相等，则说明仍有针对所述第一地址的访问请求在等待处理中，而这些等待处理的访问请求被处理之后，操作匹配值自然就会得到更新，而当操作匹配值被更新到与访问匹配值相等，则说明轮到相应的读写请求进行读写操作。

[0059] 110、所述读写操作模块根据所述读写请求对所述第一地址进行相应的读写操作，然后更新所述操作匹配值。

[0060] 根据上述对地址访问方法的描述，进一步的，本发明实施例举例说明对相同地址访问的读写请求处理时的处理流程，包括：

[0061] 1、地址访问控制模块（CAM）接收对地址 X 的写请求 WREQ0，在 CAM 内根据 WREQ0 的访问地址进行判断，若没有读写请求在对地址 X 进行访问，则申请一个新的位置，并得到分配的标记（ID）为 ID0，此时发送到读写操作模块（eDRAMController）的访问匹配值（MATCH_TIMES）为 0，并在将该写请求 WREQ0 发送出去之后，在 CAM 中对 MATCH_TIMES 加 1，此时 MATCH_TIMES 值为 1。

[0062] 2、CAM 接收下一个对地址 X 的写请求 WREQ1，在 CAM 中根据 WREQ1 的访问地址进行判断，判断已经有读写请求在对地址 X 进行访问，则获取 CAM 中记录的对地址 X 的 I D0 及 MATCH_TIMES，并将 ID0 及 CAM 内的 MATCH_TIMES（值为 1）携带在 WREQ1 中发送到 eDRAM Controller，并在将该写请求 WREQ1 发送出去之后，在 CAM 中对 MATCH_TIMES 加 1，此时 MATCH_TIMES 值为 2。

[0063] 3、CAM 接收下一个对地址 X 的读请求 RREQ2，在 CAM 中根据 RREQ2 的访问地址进行判断，判断已经有读写请求在对地址 X 进行访问，则获取 CAM 中记录的对地址 X 的 ID0 及 MATCH_TIMES，并将 ID0 及 CAM 内的 MATCH_TIMES（值为 2）携带在 RREQ2 中发送到 eDRAM Controller，并将该读请求 RREQ2 发送出去之后，在 CAM 中对 MATCH_TIMES 加 1，此时 MATCH_TIMES 值为 3。

[0064] 4、后续如有类似请求，均如步骤 1-3 所述的方式对所述类似请求进行相应的地址访问判断处理。

[0065] 5、eDRAM Controller 在面对相同地址 X 的读写请求时，将首先处理 WREQ0，此时 eDRAM Controller 中 MATCH_TIMES 值为 0。

[0066] 6、当 WERQ0 完成操作后，eDRAM Controller 会将 MATCH_TIMES 值加 1 并向 CAM 发送完成信息，该完成信息中携带 ID0 和 MATCH_TIMES 值（为 1）；CAM 在接收到完成信息后，通过 ID0 获取对应的存储的 MATCH_TIMES；并将存储的 MATCH_TIMES 与 eDRAM Controller 发送来的 MATCH_TIMES 进行比较，确定两者是否相同；若相同则将 ID0 对应的地址信息被删除，则 ID0 可以重新被分配，若不相同，则保留所述 ID0 对应的地址信息。然后，在 eDRAM Controller 将 MATCH_TIMES 值加 1 后，WERQ1 的 MATCH_TIMES 与 eDRAM Controller 中的 MATCH_TIMES 值相同，于是 WREQ1 可以被 eDRAM Controller 处理。

[0067] 9、当 WERQ1 完成操作后，重复步骤 6 的操作，于是 RREQ2 及后续的读写操作也可以被 eDRAM Controller 处理。

[0068] 另外，需要说明的是，所述地址访问控制模块可以为但不局限于 CAM，所述读写操作模块可以为但不局限于 eDRAM Controller，本发明实施例对此不进行限制，其它可以实现地址访问控制功能或读写操作功能的模块都可以用于本发明实施例中都属于本发明保护的范围。

[0069] 本发明实施例提供的地址访问的方法，在地址访问控制模块接收新的读写请求时会根据所述读写请求对应的地址判断是否已经有读写请求在对所述第一地址进行访问，若有，则获取所述地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值；若没有，则为针对所述第一地址的访问请求分配标识，然后将所述标识和所述匹配次数携带在所述读写

请求中发送给对应的读写操作模块，使得地址访问控制模块在接收对相同地址进行访问的读写请求后可以直接对其处理并发送到读写操作模块中，将不用等待前一个读写请求完成后再对下一个读写请求进行处理从读写请求队列源端避免了 HoL 阻塞；并且，在所述读写请求中标记上匹配次数，在所述读写操作模块接收所述读写请求进行处理时得到了保序；综上所述，本发明解决了对访问相同地址读写请求进行保序处理时的 HoL 阻塞，提高了控制器读写效率，提高了系统的 QoS。

[0070] 实施例 2

[0071] 本发明实施例提供了一种地址访问控制模块，如图 2 所示，该地址访问控制模块包括：接收单元 21、匹配单元 22、第一处理单元 23、第二处理单元 24。

[0072] 接收单元 21，用于接收针对第一地址进行访问的读写请求。

[0073] 判断单元 22，用于判断是否已经有读写请求在对所述第一地址进行访问。

[0074] 第一处理单元 23，用于在已经有读写请求在对所述第一地址进行访问时，获取所述地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述标识、访问匹配值以及所述读写请求发送给读写操作模块。

[0075] 第二处理单元 24，用于在没有读写请求在对所述第一地址进行访问时，为针对所述第一地址的访问请求分配标识，将访问匹配值，将所述标识、所述匹配值以及所述读写请求发送给读写操作模块。

[0076] 进一步的，如图 3 所示，该地址访问控制模块还包括：存储单元 25、更新单元 26。

[0077] 存储单元 25，用于存储对应于所述第一地址的访问匹配值。

[0078] 更新单元 26，用于根据预定规则，更新所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值。

[0079] 本发明实施例提供了一种读写操作模块，如图 4 所示，所述读写操作模块包括：接收单元 31、查询单元 32、比较单元 33、第一处理单元 34、第二处理单元 35、第三处理单元 36。

[0080] 接收单元 31，用于接收所述第一地址访问控制模块发送的所述读写请求、所述针对所述第一地址的访问匹配值、以及所述标识。

[0081] 查询单元 32，用于查询读写控制模块中是否有保存针对所述第一地址的操作匹配值。

[0082] 比较单元 33，用于在所述读写控制模块中有保存针对所述第一地址的操作匹配值时，将所述访问匹配值和所述操作匹配值进行比较。

[0083] 第一处理单元 34，用于在所述访问匹配值和所述操作匹配值相同时，根据所述读写请求对所述第一地址进行相应的读写操作。

[0084] 第二处理单元 35，用于在所述访问匹配值和所述操作匹配值不相同时，将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求。

[0085] 第三处理单元 36，用于在所述读写控制模块中没有保存针对所述第一地址的操作匹配值时，根据所述读写请求对所述第一地址进行相应的读写操作。

[0086] 进一步的，如图 5 所示，该读写操作模块还包括：更新单元 37。

[0087] 更新单元 37，用于根据预定规则，更新所述操作匹配值。

[0088] 本发明实施例提供了一种地址访问系统，如图 6 所示，所述地址访问系统包括：地址访问控制模块 41、读写操作模块 42。

[0089] 地址访问控制模块 41，用于接收针对第一地址进行访问的读写请求；判断是否已经有读写请求在对所述第一地址进行访问；若已经有读写请求在对所述第一地址进行访问，则获取所述第一地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述标识、访问匹配值以及所述读写请求发送给读写操作模块 42；若没有读写请求在对所述第一地址进行访问，则为针对所述第一地址的访问请求分配标识，将访问匹配值，将所述标识、所述匹配值以及所述读写请求发送给读写操作模块 42。

[0090] 读写操作模块 42，用于接收所述第一地址访问控制模块 41 发送的所述读写请求、所述针对所述第一地址的访问匹配值、以及所述标识；查询读写控制模块 42 中是否有保存针对所述第一地址的操作匹配值；若所述读写控制模块 42 中有保存针对所述第一地址的操作匹配值，将所述访问匹配值和所述操作匹配值进行比较；若所述访问匹配值和所述操作匹配值相同，则根据所述读写请求对所述第一地址进行相应的读写操作；若所述访问匹配值和所述操作匹配值不相同，则将所述读写请求继续放置在所述读写操作模块 42 中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求；若所述读写控制模块 42 中没有保存针对所述第一地址的操作匹配值，则根据所述读写请求对所述第一地址进行相应的读写操作。

[0091] 本发明实施例提供的地址访问的装置及系统，在地址访问控制模块接收新的读写请求时会根据所述读写请求对应的地址判断是否已经有读写请求在对所述第一地址进行访问，若有，则获取所述地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述地址访问控制模块中记录的对应于所述第一地址的访问匹配值；若没有，则为针对所述第一地址的访问请求分配标识，然后将所述标识和所述匹配次数携带在所述读写请求中发送给对应的读写操作模块，使得地址访问控制模块在接收对相同地址进行访问的读写请求后可以直接对其处理并发送到读写操作模块中，将不用等待前一个读写请求完成后再对下一个读写请求进行处理从读写请求队列源端避免了 HoL 阻塞；并且，在所述读写请求中标记上匹配次数，在所述读写操作模块接收所述读写请求进行处理时得到了保序；综上所述，本发明解决了对访问相同地址读写请求进行保序处理时的 HoL 阻塞，提高了控制器读写效率，提高了系统的 QoS。

[0092] 通过以上的实施方式的描述，所属领域的技术人员可以清楚地了解到本发明可借助软件加必需的通用硬件的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。基于这样的理解，本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在可读取的存储介质中，如计算机的软盘，硬盘或光盘等，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例所述的方法。

[0093] 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

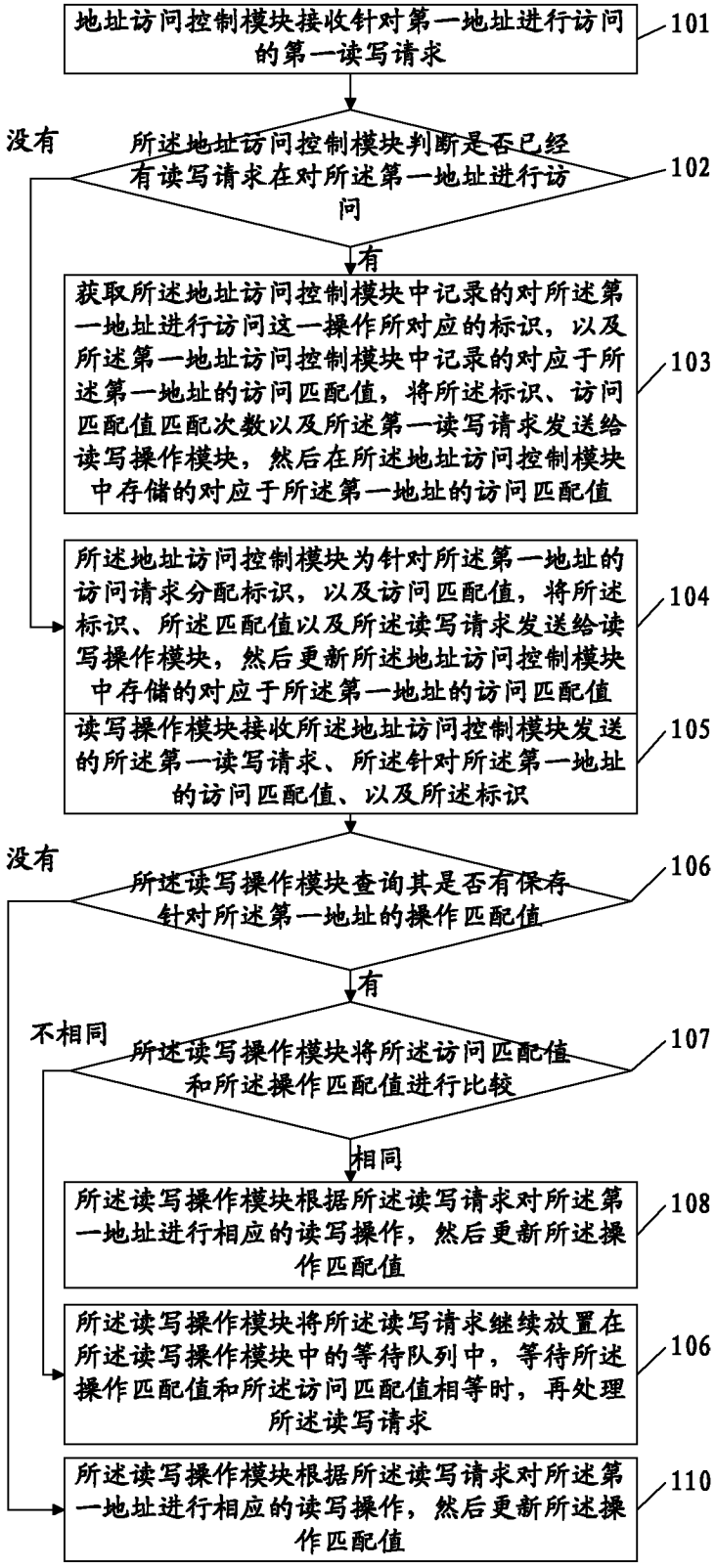

地址访问控制模块接收针对第一地址进行访问的第一读写请求
101
所述地址访问控制模块判断是否已经有读写请求在对所述第一地址进行访问
102
没有
有
获取所述地址访问控制模块中记录的对所述第一地址进行访问这一操作所对应的标识，以及所述第一地址访问控制模块中记录的对应于所述第一地址的访问匹配值，将所述标识、访问匹配值匹配次数以及所述第一读写请求发送给读写操作模块，然后在所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值
103
所述地址访问控制模块为针对所述第一地址的访问请求分配标识，以及访问匹配值，将所述标识、所述匹配值以及所述读写请求发送给读写操作模块，然后更新所述地址访问控制模块中存储的对应于所述第一地址的访问匹配值
104
读写操作模块接收所述地址访问控制模块发送的所述第一读写请求、所述针对所述第一地址的访问匹配值、以及所述标识
105
所述读写操作模块查询其是否有保存针对所述第一地址的操作匹配值
106
没有
有
所述读写操作模块将所述访问匹配值和所述操作匹配值进行比较
107
不相同
相同
所述读写操作模块根据所述读写请求对所述第一地址进行相应的读写操作，然后更新所述操作匹配值
108
所述读写操作模块将所述读写请求继续放置在所述读写操作模块中的等待队列中，等待所述操作匹配值和所述访问匹配值相等时，再处理所述读写请求
106
所述读写操作模块根据所述读写请求对所述第一地址进行相应的读写操作，然后更新所述操作匹配值
110

图 1

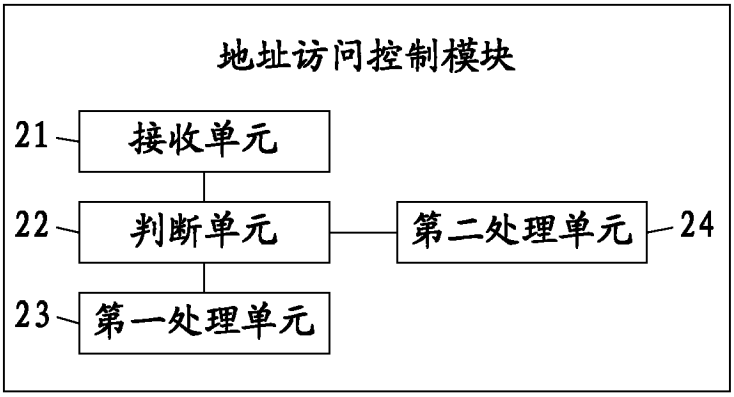

地址访问控制模块
21
接收单元
22
判断单元
第二处理单元
24
23
第一处理单元

图 2

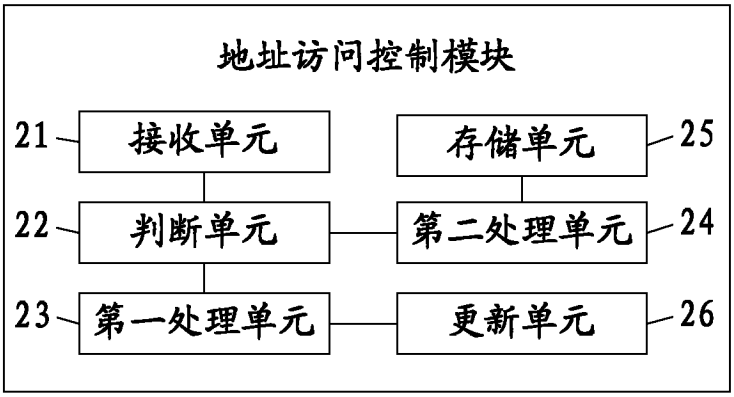

地址访问控制模块
21
接收单元
存储单元
25
22
判断单元
第二处理单元
24
23
第一处理单元
更新单元
26

图 3

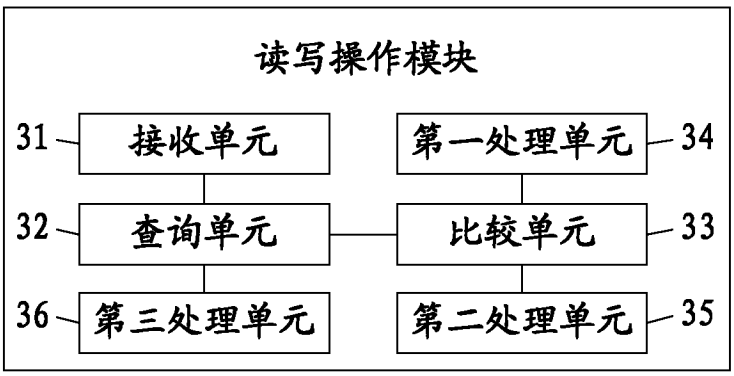

读写操作模块
31
接收单元
第一处理单元
34
32
查询单元
比较单元
33
36
第三处理单元
第二处理单元
35

图 4

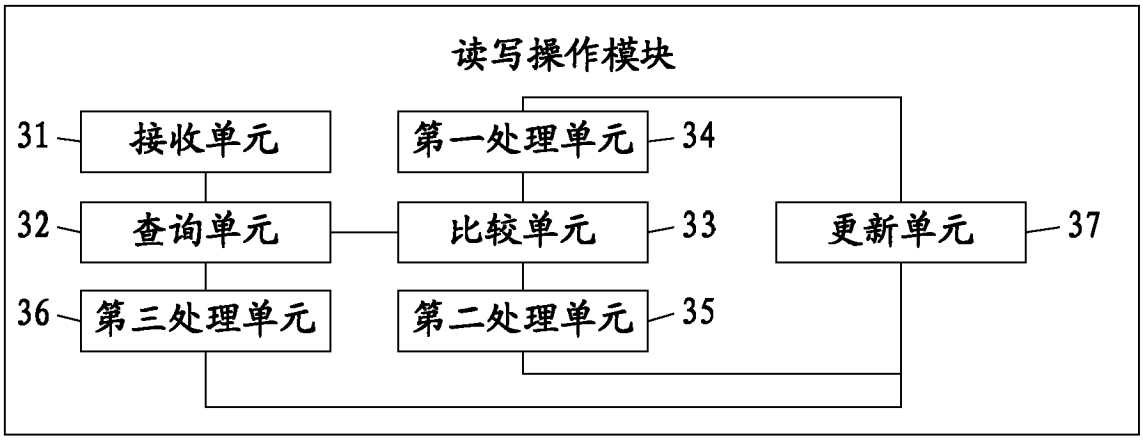

读写操作模块
31
接收单元
第一处理单元
34
32
查询单元
比较单元
33
更新单元
37
36
第三处理单元
第二处理单元
35

图 5

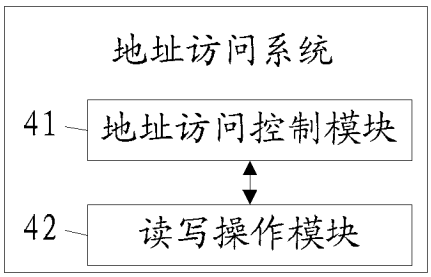

地址访问系统
41
地址访问控制模块
42
读写操作模块

图 6