



(12) 发明专利

(10) 授权公告号 CN 112820763 B

(45) 授权公告日 2024. 06. 28

(21) 申请号 202110002391.0
 (22) 申请日 2019.07.31
 (65) 同一申请的已公布的文献号
 申请公布号 CN 112820763 A
 (43) 申请公布日 2021.05.18
 (62) 分案原申请数据
 201980001210.3 2019.07.31
 (73) 专利权人 京东方科技集团股份有限公司
 地址 100015 北京市朝阳区酒仙桥路10号
 专利权人 成都京东方光电科技有限公司
 (72) 发明人 黄耀 黄炜贇 龙跃 曾超 李孟
 (74) 专利代理机构 北京同达信恒知识产权代理
 有限公司 11291
 专利代理师 刘红彬

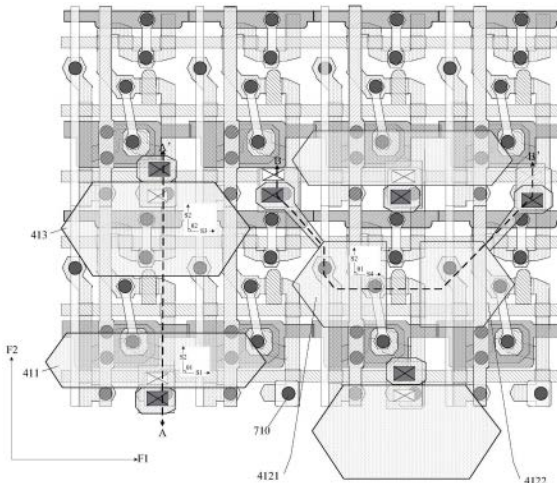
(51) Int.Cl.
 H10K 59/121 (2023.01)
 H10K 50/814 (2023.01)
 H10K 59/131 (2023.01)
 H10K 59/35 (2023.01)
 (56) 对比文件
 CN 107195660 A, 2017.09.22
 CN 109728058 A, 2019.05.07

审查员 王福豹

权利要求书5页 说明书34页 附图26页

(54) 发明名称
 电致发光显示面板及显示装置

(57) 摘要
 本公开公开了电致发光显示面板及显示装置,其中,电致发光显示面板包括:多个重复单元,各重复单元包括多个子像素,各子像素包括:第一导电层,位于基板上方;第一绝缘层,位于第一导电层上方,并且包括第一过孔,第一过孔暴露第一导电层的一部分;阳极,位于第一绝缘层上,并且包括相互电连接的主体部分和辅助部分;辅助部分通过第一过孔与第一导电层电连接;至少一个子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠。



1. 一种电致发光显示面板,其中,包括:

衬底基板;

多个子像素,所述子像素包括像素驱动电路;所述像素驱动电路包括半导体层;

所述像素驱动电路包括第一导电层,位于所述衬底基板上方;所述第一导电层包括相互间隔设置的阳极连接部、数据线、电源线;其中,所述数据线在第二方向的尺寸大于其在第一方向的尺寸,所述电源线在所述第二方向的尺寸大于其在所述第一方向的尺寸,所述第一方向与所述第二方向不同;

阳极,位于所述第一导电层背离所述衬底基板一侧;所述阳极所在层与所述第一导电层之间具有至少一个膜层,并且所述阳极通过贯穿所述至少一个膜层的第一过孔与所述阳极连接部直接连接;

其中,所述子像素包括第一子像素和第二子像素,所述第一子像素包括第一像素驱动电路,所述第二子像素包括第二像素驱动电路;

所述第一像素驱动电路包括位于所述半导体层的第一半导体图形,所述第二像素驱动电路包括位于所述半导体层的第二半导体图形;

所述第一像素驱动电路与所述第二像素驱动电路沿第一方向排列;

所述阳极包括第一阳极;所述第一阳极与所述第一像素驱动电路电连接;所述第一阳极在所述第一方向的尺寸大于所述第一阳极在所述第二方向的尺寸;

所述数据线包括第一数据线和第二数据线;所述第一数据线与所述第一像素驱动电路电连接,所述第二数据线与所述第二像素驱动电路电连接;

所述电源线包括第一电源线和第二电源线;所述第一电源线在所述衬底基板的正投影与所述第一半导体图形在所述衬底基板的正投影交叠,所述第二电源线在所述衬底基板的正投影与所述第二半导体图形在所述衬底基板的正投影交叠;

所述像素驱动电路包括电容极板;其中,所述第一像素驱动电路包括第一电容极板,所述第二像素驱动电路包括第二电容极板;其中,所述第一电容极板和所述第二电容极板设置在同一层;

与所述第一像素驱动电路电连接的第一阳极在所述衬底基板的正投影分别与所述第一电容极板在所述衬底基板的正投影、所述第二电容极板在所述衬底基板的正投影、所述第一数据线在所述衬底基板的正投影、所述第二数据线在所述衬底基板的正投影、所述第一电源线在所述衬底基板的正投影以及所述第二电源线在所述衬底基板的正投影具有交叠;以及,所述第一阳极与所述第一电容极板的交叠面积大于所述第一阳极与所述第二电容极板的交叠面积。

2. 如权利要求1所述的电致发光显示面板,其中,各所述像素驱动电路包括驱动晶体管;所述驱动晶体管包括栅极;

所述第一电容极板作为所述第一像素驱动电路中的驱动晶体管的栅极;

所述第二电容极板作为所述第二像素驱动电路中的驱动晶体管的栅极。

3. 如权利要求2所述的电致发光显示面板,其中,所述电源线在所述衬底基板的正投影与所述驱动晶体管的栅极在所述衬底基板的正投影交叠。

4. 如权利要求2所述的电致发光显示面板,其中,所述第一阳极与所述第一数据线的交叠面积和所述第一阳极与所述第二数据线的交叠面积大致相等。

5. 如权利要求4所述的电致发光显示面板,其中,所述阳极包括相互电连接的主体部分和辅助部分;

所述阳极的有效发光区在所述衬底基板的正投影位于所述主体部分在所述衬底基板的正投影的内部,且所述主体部分与所述阳极具有至少部分相同的边界;所述第一过孔在所述衬底基板的正投影位于所述辅助部分在所述衬底基板的正投影的内部,且所述辅助部分与所述阳极具有至少部分相同的边界;

所述第一阳极中的主体部分与所述第一数据线的交叠面积和所述第一阳极中的主体部分与所述第二数据线的交叠面积大致相等。

6. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述第一数据线和所述第一电源线之间的距离小于所述第一电源线和所述第二电源线之间的距离。

7. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述第一阳极对应的有效发光区与所述第一数据线的交叠面积和所述第一阳极对应的有效发光区与所述第二数据线的交叠面积大致相等。

8. 如权利要求1-5任一项所述的电致发光显示面板,其中,各所述像素驱动电路包括存储电容;所述存储电容包括参考极板;所述参考极板位于所述电容极板和所述第一导电层之间;

所述参考极板具有极板孔;

所述第一阳极在所述衬底基板的正投影与所述第一子像素中的参考极板的极板孔在所述衬底基板的正投影交叠。

9. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述第一阳极在所述第一方向上的边缘部分在所述第二方向上具有第一阳极尺寸;

所述第一阳极在所述第一方向上的中间部分在所述第二方向上具有第二阳极尺寸;

所述第一阳极尺寸小于所述第二阳极尺寸。

10. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述第二子像素中的阳极在所述第二方向上的边缘部分在所述第一方向上具有第三阳极尺寸;

所述第二子像素中的阳极在所述第二方向上的中间部分在所述第一方向上具有第四阳极尺寸;

所述第三阳极尺寸小于所述第四阳极尺寸。

11. 如权利要求1-5任一项所述的电致发光显示面板,其中,具有第一发光颜色的两个子像素的有效发光区的中心之间的最小距离小于其他相同发光颜色子像素的有效发光区的中心之间的最小距离;

所述其他相同发光颜色与所述第一发光颜色不同。

12. 如权利要求5所述的电致发光显示面板,其中,所述子像素包括:第三子像素;

所述第一子像素中的辅助部分突出所述第一子像素中的主体部分的方向为第一突出方向;

所述第二子像素中的辅助部分突出所述第二子像素中的主体部分的方向为第二突出方向;

所述第三子像素中的辅助部分突出所述第三子像素中的主体部分的方向为第三突出方向;

所述第一突出方向和所述第三突出方向之间的夹角小于所述第一突出方向和所述第二突出方向之间的夹角。

13. 如权利要求12所述的电致发光显示面板,其中,所述第一子像素中的阳极和所述第二子像素中的阳极之间的最小距离小于所述第二子像素中的辅助部分的长度。

14. 如权利要求12所述的电致发光显示面板,其中,所述第二子像素中的第一过孔和所述第三子像素中的第一过孔之间的距离小于所述第三子像素中的阳极在所述第一方向上的长度。

15. 如权利要求5所述的电致发光显示面板,其中,所述第一阳极中的主体部分与所述第一电源线的交叠面积和所述第一阳极中的主体部分与所述第二电源线的交叠面积大致相等。

16. 如权利要求5所述的电致发光显示面板,其中,所述第一阳极中的主体部分与所述第一电源线及所述第一数据线的交叠面积之和为第一面积和;

所述第一阳极中的主体部分与所述第二电源线及所述第二数据线的交叠面积之和为第二面积和;

所述第一面积和与所述第二面积和大致相等。

17. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述第一阳极对应的有效发光区与所述第一电源线及所述第一数据线的交叠面积之和为第三面积和;

所述第一阳极对应的有效发光区与所述第二电源线及所述第二数据线的交叠面积之和为第四面积和;

所述第三面积和与所述第四面积和大致相等。

18. 如权利要求1-5任一项所述的电致发光显示面板,其中,一个所述阳极在所述衬底基板的正投影分别与扫描信号线、复位控制信号线以及复位电源信号线在所述衬底基板的正投影均有交叠;

所述扫描信号线用于控制所述像素驱动电路中的阈值补偿晶体管;

所述复位控制信号线用于控制所述像素驱动电路中的第一复位晶体管;

所述复位电源信号线用于提供初始化电压。

19. 如权利要求18所述的电致发光显示面板,其中,所述第一复位晶体管的第二极与驱动晶体管的栅极电连接,所述复位电源信号线通过所述第一复位晶体管与所述驱动晶体管的栅极电连接。

20. 如权利要求19所述的电致发光显示面板,其中,设置于一个导电层的第一连接块电连接所述驱动晶体管的栅极和所述半导体层中的所述阈值补偿晶体管的源极区域或漏极区域;

所述第一导电层设置于所述阳极与所述半导体层之间。

21. 如权利要求20所述的电致发光显示面板,其中,所述扫描信号线在所述衬底基板的正投影和所述第一连接块在所述衬底基板的正投影交叠。

22. 如权利要求20所述的电致发光显示面板,其中,设置于所述一个导电层的第二连接块电连接所述复位电源信号线和所述半导体层中的所述第一复位晶体管的源极区域。

23. 如权利要求18所述的电致发光显示面板,其中,所述扫描信号线在所述衬底基板的正投影和所述复位电源信号线在所述衬底基板的正投影之间具有所述复位控制信号线在

所述衬底基板的正投影。

24. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述电源线与设置于参考导电层的参考极板电连接。

25. 如权利要求1-5任一项所述的电致发光显示面板,其中,在所述第一导电层远离阳极所在层的一侧设置有至少一个膜层;

所述电源线通过贯穿所述至少一个膜层的连接通孔与对应的像素驱动电路电连接,

所述第一阳极分别与所述第一电源线对应的连接通孔及所述第二电源线对应的连接通孔交叠,且所述第一阳极与所述第一电源线对应的连接通孔的交叠面积和所述第一阳极与所述第二电源线对应的连接通孔的交叠面积大致相等。

26. 如权利要求5所述的电致发光显示面板,其中,所述第一阳极的主体部分和对应的有效发光区均与发光控制信号线交叠;

所述发光控制信号线用于控制所述第一像素驱动电路和所述第二像素驱动电路中的发光控制晶体管。

27. 如权利要求26所述的电致发光显示面板,其中,所述发光控制信号线在所述衬底基板的正投影与扫描信号线在所述衬底基板的正投影之间具有所述电容极板在所述衬底基板的正投影。

28. 如权利要求5所述的电致发光显示面板,其中,至少2种颜色子像素中的阳极的主体部分与对应的电容极板不交叠。

29. 如权利要求28所述的电致发光显示面板,其中,所述至少2种颜色与所述第一像素驱动电路所在的子像素的发光颜色不同。

30. 如权利要求5所述的电致发光显示面板,其中,至少2个阳极的辅助部分的延伸方向不同。

31. 如权利要求1-5任一项所述的电致发光显示面板,其中,所述阳极还包括第四阳极;所述第四阳极在所述第一方向上的尺寸大于其在所述第二方向上的尺寸;

所述第四阳极分别与所述第一数据线、所述第二数据线、所述第一电源线以及所述第二电源线具有交叠;

所述第一阳极对应的有效发光区在所述衬底基板的正投影和所述第四阳极对应的有效发光区在所述衬底基板的正投影经过平移后无法重合。

32. 如权利要求31所述的电致发光显示面板,其中,所述第四阳极与所述第一电源线的交叠面积大于所述第四阳极与所述第二电源线的交叠面积。

33. 如权利要求5所述的电致发光显示面板,其中,所述多个子像素中的阳极的主体部分与对应的阳极连接部没有交叠。

34. 如权利要求33所述的电致发光显示面板,其中,所述多个子像素包括绿色子像素;

所述绿色子像素中的阳极连接部与对应的阳极的主体部分没有交叠。

35. 如权利要求34所述的电致发光显示面板,其中,所述绿色子像素中,所述第一过孔与对应的所述阳极的主体部分在所述第一方向没有交叠,且所述第一过孔与对应的所述有效发光区在所述第一方向没有交叠。

36. 如权利要求35所述的电致发光显示面板,其中,多个所述子像素中的第一过孔位于沿所述第一方向延伸的同一条直线上;

其中,至少两个所述第一过孔对应的有效发光区在所述衬底基板上的正投影经过平移无法重合。

37.如权利要求35所述的电致发光显示面板,其中,多个所述子像素中的第一过孔位于沿所述第一方向延伸的同一条直线上;

其中,至少两个所述第一过孔与对应的阳极的主体部分在所述第二方向上没有交叠,且至少两个所述第一过孔与对应的有效发光区在所述第二方向上没有交叠。

38.如权利要求34-37任一项所述的电致发光显示面板,其中,所述绿色子像素中的辅助部分包括阳极孔设置部和阳极孔连接部;所述阳极孔设置部和阳极孔连接部均为长条状;所述阳极孔连接部用于电连接所述主体部分和所述阳极孔设置部;

所述绿色子像素中,所述第一过孔在所述衬底基板的正投影位于所述阳极孔设置部在所述衬底基板的正投影内部,且所述阳极孔设置部的最大宽度大于所述阳极孔连接部的最大宽度。

39.如权利要求35-37任一项所述的电致发光显示面板,其中,至少两个阳极与对应的电容极板之间的交叠面积大致相等;

所述至少两个阳极对应的有效发光区在所述衬底基板的正投影经过平移后无法重合。

40.如权利要求39所述的电致发光显示面板,其中,所述两个阳极均对应绿色子像素。

41.一种显示装置,其中,包括如权利要求1-40任一项所述的电致发光显示面板。

电致发光显示面板及显示装置

[0001] 本专利申请文件是申请日为2019年7月31日,申请号为201980001210.3,发明名称为《电致发光显示面板及显示装置》的发明专利申请文件的分案申请。

技术领域

[0002] 本公开实施例涉及显示技术领域,特别涉及电致发光显示面板及显示装置。

背景技术

[0003] 随着显示技术的不断发展,有机发光二极管(Organic Light Emitting Diode, OLED)显示面板因其自发光、广视角、高对比度、低功耗、高反应速度等优点,已经越来越多地被应用于各种电子设备中。随着人们对于OLED显示面板的要求的提高,为了实现显示面板中的高分辨率设计,OLED显示面板通常会采用SPR像素排列,即像素借用的方式。

发明内容

[0004] 本公开实施例提供了电致发光显示面板,包括:

[0005] 多个重复单元,各所述重复单元包括多个子像素,各所述子像素包括:

[0006] 第一导电层,位于基板上方;

[0007] 第一绝缘层,位于所述第一导电层上方,并且包括第一过孔,所述第一过孔暴露所述第一导电层的一部分;

[0008] 阳极,位于所述第一绝缘层上,并且包括相互电连接的主体部分和辅助部分;所述辅助部分通过所述第一过孔与所述第一导电层电连接;

[0009] 至少一个所述子像素中,所述主体部分在所述基板的正投影与所述第一过孔在所述基板的正投影不交叠;

[0010] 至少一个所述子像素中,所述主体部分在第一方向的尺寸大于在第二方向的尺寸,且至少一个所述子像素中,所述第一过孔与所述主体部分在所述第二方向上排布;其中,所述第一方向与所述第二方向不同。

[0011] 可选地,在本公开实施例中,所述第一导电层包括:相互间隔设置的第一电源线和第一连接线;

[0012] 各所述子像素中,所述辅助部分通过所述第一过孔与所述第一连接线电连接。

[0013] 可选地,在本公开实施例中,所述第一电源线包括:沿所述第一方向排列且沿所述第二方向延伸的多个子电源线,以及电连接各个所述子电源线的导通线。

[0014] 可选地,在本公开实施例中,所述子电源线与所述导通线大致形成网格结构,每个网格内部设置有一个所述第一连接线,且所述第一连接线与所述子电源线和所述导通线之间均有间隔。

[0015] 可选地,在本公开实施例中,所述多个重复单元中的至少一个重复单元包括:沿所述第二方向排列的一个第一颜色子像素、一个第二颜色子像素对以及一个第三颜色子像素;其中,所述第二颜色子像素对包括沿所述第一方向排列的两个第二颜色子像素;

[0016] 所述多个重复单元沿所述第二方向排列形成重复单元组,所述重复单元组沿所述第一方向排列,且相邻两个所述重复单元组中的重复单元错位排列。

[0017] 可选地,在本公开实施例中,各所述子像素还包括:位于第一导电层面向所述基板一侧的像素驱动电路;其中,各所述子像素中像素驱动电路阵列分布。

[0018] 可选地,在本公开实施例中,第一颜色子像素的主体部分的延伸方向与第一颜色子像素的像素驱动电路所在区域的长度方向之间具有第一夹角;其中,所述第一夹角在45度至165度之间;

[0019] 第三颜色子像素的主体部分的延伸方向与第一颜色子像素的像素驱动电路所在区域的长度方向之间具有第二夹角;其中,所述第二夹角在45度至165度之间;

[0020] 第二颜色子像素对的延伸方向与第二颜色子像素对的像素驱动电路所在区域的长度方向之间具有第三夹角;其中,所述第三夹角在45度至165度之间。

[0021] 可选地,在本公开实施例中,各所述像素驱动电路中的各层图案所在区域在所述第二方向上的尺寸大于在第一方向上的尺寸。

[0022] 可选地,在本公开实施例中,两个相邻的重复单元组中的一个第二颜色子像素对在另一个重复单元组中的相邻的第一颜色子像素和第三颜色子像素在所述第二方向上的最大跨度之间。

[0023] 可选地,在本公开实施例中,所述第一颜色子像素的主体部分在所述第二方向上的尺寸小于所述第三颜色子像素的主体部分在所述第二方向上的尺寸;

[0024] 所述第一颜色子像素的主体部分在所述第一方向上的尺寸大于所述第三颜色子像素的主体部分在所述第一方向上的尺寸。

[0025] 可选地,在本公开实施例中,各所述第三颜色子像素中,所述主体部分在所述基板的正投影与所述第一过孔在所述基板的正投影不交叠。

[0026] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分为轴对称图形,且所述第一过孔位于所述主体部分沿所述第二方向的对称轴上。

[0027] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分在所述基板的正投影与所述像素驱动电路中的驱动晶体管不交叠,所述主体部分在所述基板的正投影与所述像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线和复位电源信号线在所述基板的正投影交叠,所述主体部分在所述基板的正投影与两条数据线在所述基板的正投影交叠,所述主体部分在所述基板的正投影与两条第二电源线在所述基板的正投影交叠。

[0028] 可选地,在本公开实施例中,各所述第一颜色子像素中,所述主体部分在所述基板的正投影与所述第一过孔在所述基板的正投影不交叠。

[0029] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分为轴对称图形,且所述第一过孔位于所述主体部分沿所述第二方向的对称轴上。

[0030] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分在所述基板的正投影与所述像素驱动电路中的驱动晶体管交叠,所述主体部分在所述基板的正投影与所述像素驱动电路电连接的发光控制信号线在所述基板的正投影交叠,所述主体部分在所述基板的正投影与两条数据线在所述基板的正投影交叠,所述主体部分在所述基板的正投影与两条第二电源线在所述基板的正投影交叠。

[0031] 可选地,在本公开实施例中,各所述第二颜色子像素中,所述主体部分在所述基板的正投影与所述第一过孔在所述基板的正投影不交叠。

[0032] 可选地,在本公开实施例中,所述第二颜色子像素对包括第一个第二颜色子像素和第二个第二颜色子像素;同一所述重复单元中,所述第一个第二颜色子像素的第一过孔位于所述第一个第二颜色子像素背离所述第三颜色子像素一侧;

[0033] 同一所述重复单元中,所述第二个第二颜色子像素的第一过孔位于所述第二个第二颜色子像素背离所述第三颜色子像素一侧。

[0034] 可选地,在本公开实施例中,针对同一重复单元中的第一颜色子像素和第一个第二颜色子像素,以及针对与所述同一重复单元中的第一颜色子像素和第一个第二颜色子像素均最近邻的第三颜色子像素,所述第一个第二颜色子像素的第一过孔位于所述第一颜色子像素与所述第三颜色子像素之间的间隙中;

[0035] 针对同一重复单元中的第一颜色子像素和第二个第二颜色子像素,以及针对与所述同一重复单元中的第一颜色子像素和第二个第二颜色子像素均最近邻的第三颜色子像素,所述第二个第二颜色子像素的第一过孔位于所述第一颜色子像素与所述第三颜色子像素之间的间隙中。

[0036] 可选地,在本公开实施例中,所述第一个第二颜色子像素中,所述主体部分在所述基板的正投影与所述像素驱动电路中的驱动晶体管无交叠,所述主体部分在所述基板的正投影与所述像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线和扫描信号线在所述基板的正投影交叠;

[0037] 所述第二个第二颜色子像素中,所述主体部分在所述基板的正投影与所述像素驱动电路中的驱动晶体管无交叠,所述主体部分在所述基板的正投影与所述像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线和扫描信号线在所述基板的正投影交叠。

[0038] 可选地,在本公开实施例中,所述第三颜色子像素中的像素驱动电路、所述第一个第二颜色子像素中的像素驱动电路、所述第一颜色子像素中的像素驱动电路以及所述第二个第二颜色子像素中的像素驱动电路沿第一方向依次排布。

[0039] 可选地,在本公开实施例中,同种颜色子像素中的第一过孔位于所述颜色子像素的同一侧。

[0040] 可选地,在本公开实施例中,同一所述重复单元中,所述第一个第二颜色子像素的第一过孔、所述第一颜色子像素的第一过孔以及所述第二个第二颜色子像素的第一过孔沿所述第一方向顺序排列于同一第一子折线上;

[0041] 针对一个重复单元组中的第一颜色子像素和相邻重复单元组中且与所述第一颜色子像素最近邻的第三颜色子像素,所述第一颜色子像素的第一过孔和所述第三颜色子像素的第一过孔沿第三方向排列于同一第二子折线上;其中,所述第三方向与所述第一方向交叉。

[0042] 可选地,在本公开实施例中,所述折线包括:所述第一子折线和所述第二子折线;不同列中的相邻的两个重复单元中,第一个重复单元中的第三颜色子像素的第一过孔与第二个重复单元中的所述第一个第二颜色子像素的第一过孔、所述第一颜色子像素的第一过孔以及所述第二个第二颜色子像素的第一过孔依次顺序排列于折线上。

[0043] 可选地,在本公开实施例中,同一所述重复单元中的所述第三颜色子像素的第一过孔和所述第一颜色子像素的第一过孔沿所述第二方向排列于同一直线上。

[0044] 可选地,在本公开实施例中,不同列且相邻的两个重复单元中,一个重复单元中的第一个第二颜色子像素的第一过孔与另一个重复单元中的第二个第二颜色子像素的第一过孔沿所述第二方向排列于同一直线上。

[0045] 可选地,在本公开实施例中,奇数类重复单元组和偶数类重复单元组中的至少一类重复单元组中,同一行重复单元中的所述第一颜色子像素的第一过孔、所述第二颜色子像素对中的第一个第二颜色子像素的第一过孔以及第二个第二颜色子像素的第一过孔沿所述第一方向排列于同一直线上;

[0046] 并且,奇数类重复单元组和偶数类重复单元组中的至少一类重复单元组中,同一行重复单元中的所述第三颜色子像素的第一过孔沿所述第一方向排列于同一直线上。

[0047] 可选地,在本公开实施例中,所述电致发光显示面板还包括:

[0048] 第二导电层,位于所述第一导电层与所述基板之间,并且包括:间隔设置的第二电源线和第二连接线;

[0049] 第二绝缘层,位于所述第二导电层与所述第一导电层之间,并且具有暴露所述第二连接线的第二过孔以及暴露所述第二电源线的一部分的第三过孔;

[0050] 所述第一连接线通过所述第二过孔与所述第二连接线彼此电连接;

[0051] 所述第一电源线通过所述第三过孔与所述第二电源线彼此电连接。

[0052] 可选地,在本公开实施例中,针对相互电连接的所述第一连接线和所述第二连接线,所述第一连接线在所述基板的正投影与所述第二连接线在所述基板的正投影至少部分交叠;

[0053] 所述第一电源线在所述基板的正投影与所述第二电源线在所述基板的正投影至少部分交叠。

[0054] 可选地,在本公开实施例中,所述第三颜色子像素中,所述第一过孔相对所述第二过孔靠近像素驱动电路中的驱动晶体管设置;

[0055] 所述第一颜色子像素中,所述第一过孔相对所述第二过孔远离像素驱动电路中的驱动晶体管设置;

[0056] 所述第二颜色子像素中,所述第一过孔相对所述第二过孔远离像素驱动电路中的驱动晶体管设置。

[0057] 可选地,在本公开实施例中,同一所述子像素中,所述第一过孔在所述基板的正投影与所述第二过孔在所述基板的正投影大致不交叠。

[0058] 可选地,在本公开实施例中,各所述子像素还包括:第四过孔;

[0059] 所述第三颜色子像素中,所述第四过孔在所述基板的正投影与所述第二过孔在所述基板的正投影交叠;

[0060] 所述第一颜色子像素中,所述第四过孔在所述基板的正投影与所述第一过孔在所述基板的正投影交叠;

[0061] 所述第二颜色子像素中,所述第四过孔在所述基板的正投影与所述第一过孔在所述基板的正投影交叠。

[0062] 可选地,在本公开实施例中,所述第四过孔沿第一方向排列于一条直线上,且位于

同一直线上相邻的两个第四过孔之间的间距大致相同。

[0063] 可选地,在本公开实施例中,沿所述第一方向上的相邻的两个第一过孔之间的间距大致相同,沿所述第二方向上的相邻的两个第一过孔之间的间距大致相同;

[0064] 沿所述第一方向上的相邻的两个第二过孔之间的间距大致相同,沿所述第二方向上的相邻的两个第二过孔之间的间距大致相同。

[0065] 可选地,在本公开实施例中,所述第三颜色子像素中,所述第一过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影交叠,且所述第二过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠,以及所述第四过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠。

[0066] 可选地,在本公开实施例中,所述第一颜色子像素中,所述第一过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠,且所述第二过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影交叠,以及所述第四过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠。

[0067] 可选地,在本公开实施例中,所述第二颜色子像素中,所述第一过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠,且所述第二过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影交叠,以及所述第四过孔在所述基板的正投影与所述驱动电路电连接的发光控制信号线在所述基板的正投影不交叠。

[0068] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分在所述基板的正投影与所述第二过孔在所述基板的正投影至少部分交叠。

[0069] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分在所述基板的正投影与两个第三过孔在所述基板的正投影至少部分交叠。

[0070] 可选地,在本公开实施例中,所述第三颜色子像素中,所述第一过孔靠近与所述主体部分在所述基板的正投影交叠的所述两个第三过孔的中心线的一侧设置,并且所述第二过孔靠近与所述主体部分在所述基板的正投影交叠的所述两个第三过孔的中心线的另一侧设置。

[0071] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分为轴对称图形,并且所述第二过孔位于所述主体部分沿所述第二方向的对称轴上。

[0072] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分在所述基板的正投影与所述第二过孔在所述基板的正投影至少部分交叠。

[0073] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分在所述基板的正投影与两个第三过孔在所述基板的正投影至少部分交叠。

[0074] 可选地,在本公开实施例中,所述第一颜色子像素中,所述第一过孔靠近正投影交叠的所述两个第三过孔的中心线的一侧设置,并且所述第二过孔靠近正投影交叠的所述两个第三过孔的中心线的另一侧设置。

[0075] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分为轴对称图形,并且所述第二过孔位于所述主体部分沿所述第二方向的对称轴上。

[0076] 可选地,在本公开实施例中,针对同一重复单元中的第一颜色子像素和第一个第二颜色子像素,以及针对与所述同一重复单元中的第一颜色子像素和第一个第二颜色子像素均最近邻的第三颜色子像素,所述第一个第二颜色子像素的第二过孔位于所述第一颜色子像素与所述第三颜色子像素之间的间隙中;

[0077] 针对同一重复单元中的第一颜色子像素和第二个第二颜色子像素,以及针对与所述同一重复单元中的第一颜色子像素和第二个第二颜色子像素均最近邻的第三颜色子像素,所述第二个第二颜色子像素的第二过孔位于所述第一颜色子像素与所述第三颜色子像素之间的间隙中。

[0078] 可选地,在本公开实施例中,所述第一个第二颜色子像素中,所述第一过孔和所述第二过孔沿所述第二方向排列于同一直线上;所述第二个第二颜色子像素中,所述第一过孔和所述第二过孔沿所述第二方向排列于同一直线上。

[0079] 可选地,在本公开实施例中,所述第一个第二颜色子像素中,所述第二过孔位于所述第一过孔背离所述主体部分一侧;

[0080] 所述第二个第二颜色子像素中,所述第二过孔位于所述第一过孔背离所述主体部分一侧。

[0081] 可选地,在本公开实施例中,奇数列重复单元组中的第三颜色子像素的第二过孔与偶数列重复单元组中的第一颜色子像素的第一过孔、第一个第二颜色子像素的第一过孔以及第二个第二颜色子像素的第一过孔沿所述第一方向排列于同一直线上。

[0082] 可选地,在本公开实施例中,所述第三颜色子像素中,所述主体部分在所述基板的正投影覆盖两条子电源线在所述基板的正投影;并且与所述主体部分在所述基板的正投影交叠的所述两条子电源线平行设置于所述主体部分的中心的两侧。

[0083] 可选地,在本公开实施例中,所述第一颜色子像素中,所述主体部分在所述基板的正投影覆盖两条子电源线在所述基板的正投影;并且与所述主体部分在所述基板的正投影交叠的所述两条子电源线平行设置于所述主体部分的中心的两侧。

[0084] 可选地,在本公开实施例中,所述第二颜色子像素中,所述主体部分在所述基板的正投影与一条所述子电源线以及与所述子电源线电连接的导通线在所述基板的正投影至少部分交叠。

[0085] 可选地,在本公开实施例中,所述第一导电层包括:相互间隔设置的第一电源线、第一连接线以及数据线;

[0086] 各所述子像素中,所述辅助部分通过所述第一过孔与所述第一连接线电连接。

[0087] 可选地,在本公开实施例中,所述第一电源线和所述数据线沿第一方向排列且沿第二方向延伸;并且所述第一方向与所述第二方向不同。

[0088] 可选地,在本公开实施例中,所述第一电源线被配置为传输驱动电压的电源线。

[0089] 本公开实施例还提供了显示装置,包括如上述电致发光显示面板。

附图说明

[0090] 图1a为相关技术中的显示面板的俯视结构示意图;

[0091] 图1b为图1a所示的显示面板中沿AA'方向的剖视结构示意图;

[0092] 图2a为本公开中的一些像素驱动电路的结构示意图;

- [0093] 图2b为本公开中的一些有源半导体层的俯视结构示意图；
- [0094] 图2c为本公开中的一些栅导电层的俯视结构示意图；
- [0095] 图2d为本公开中的一些参考导电层的俯视结构示意图；
- [0096] 图2e为本公开中的一些源漏极金属层的俯视结构示意图；
- [0097] 图2f为本公开中的一些辅助金属层的俯视结构示意图；
- [0098] 图2g为本公开中的有源半导体层、栅导电层、参考导电层和源漏极金属层以及辅助金属层的层叠位置关系的示意图；
- [0099] 图3a为本公开中的一些显示面板的俯视结构示意图；
- [0100] 图3b为本公开中的又一些显示面板的俯视结构示意图；
- [0101] 图3c为本公开中的又一些显示面板的俯视结构示意图；
- [0102] 图4为本公开中的一些显示面板的阳极、第一过孔以及第二过孔的结构示意图；
- [0103] 图5a为本公开中的一些显示面板中的第一导电层、第二过孔以及第三过孔的结构示意图；
- [0104] 图5b为本公开中的又一些显示面板中的第一导电层、第二过孔以及第三过孔的结构示意图；
- [0105] 图6a为图3a所示的显示面板中沿AA' 方向的剖视结构示意图；
- [0106] 图6b为图3a所示的显示面板中沿BB' 方向的剖视结构示意图；
- [0107] 图6c为图3b所示的显示面板中沿AA' 方向的剖视结构示意图；
- [0108] 图7a为图3a所示的显示面板中沿CC' 方向的剖视结构示意图；
- [0109] 图7b为图3a所示的显示面板中沿DD' 方向的剖视结构示意图；
- [0110] 图8a为图3a所示的显示面板中沿EE' 方向的剖视结构示意图；
- [0111] 图8b为图3a所示的显示面板中沿FF' 方向的剖视结构示意图；
- [0112] 图8c为图3b所示的显示面板中沿BB' 方向的剖视结构示意图；
- [0113] 图9a为本公开中的又一些显示面板的俯视结构示意图；
- [0114] 图9b为本公开中的又一些显示面板的俯视结构示意图；
- [0115] 图10为图9a所示的显示面板的阳极与第一过孔的结构示意图；
- [0116] 图11为图9a所示的显示面板中的第一导电层与第一过孔的结构示意图；
- [0117] 图12为图9a所示的显示面板中沿AA' 方向的剖视结构示意图；
- [0118] 图13为图9a所示的显示面板中沿BB' 方向的剖视结构示意图；
- [0119] 图14为图9a所示的显示面板中沿CC' 方向的剖视结构示意图；
- [0120] 图15为图9a所示的显示面板中沿DD' 方向的剖视结构示意图；
- [0121] 图16为图9b所示的显示面板中沿AA' 方向的剖视结构示意图；
- [0122] 图17为图9b所示的显示面板中沿BB' 方向的剖视结构示意图。

具体实施方式

[0123] 为使本公开实施例的目的、技术方案和优点更加清楚,下面将结合本公开实施例的附图,对本公开实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本公开的一部分实施例,而不是全部的实施例。基于所描述的本公开的实施例,本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例,都属于本公开保护的范围。

[0124] 除非另外定义,本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“电连接”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。

[0125] 通常的OLED显示面板包括衬底基板、设置在衬底基板上的像素驱动电路、设置在像素驱动电路远离衬底基板的一侧的平坦层、设置在平坦层远离衬底基板一侧的阳极、设置在阳极远离衬底基板一侧的发光层以及设置在发光层远离衬底基板一侧的阴极。

[0126] 图1a为一些显示面板的俯视结构示意图。图1b为图1a所示的显示面板沿AA'方向的剖视结构示意图。如图1a和图1b所示,显示面板可以包括:衬底基板10、像素驱动电路20、平坦层30、阳极40、发光层50、阴极60以及像素限定层80;像素限定层80具有开口,以通过开口限定出有效发光区。其中,像素驱动电路20具有晶体管和电容,并通过晶体管和电容的相互作用产生电信号,产生的电信号通过连接线21输入到阳极40。并且对阴极60加载相应的电压,可以驱动发光层50发光。平坦层30中具有过孔31,阳极40通过过孔31与连接线21相互电连接。然而,由于过孔31具有一定深度,使得阳极40和阳极40上的发光层50在该过孔31存在的区域出现凹陷,从而导致阳极40不平整,进而导致显示面板产生色偏现象。

[0127] 结合图2a所示,像素驱动电路0121可以包括:像素驱动电路0122、第一发光控制电路0123、第二发光控制电路0124、数据写入电路0126、存储电路0127、阈值补偿电路0128和复位电路0129。其中,像素驱动电路0122包括控制端、第一端和第二端,且被配置为发光元件0120提供驱动发光元件0120发光的驱动电流。例如,第一发光控制电路0123与像素驱动电路0122的第一端和第一电压端VDD连接,且被配置为实现像素驱动电路0122和第一电压端VDD之间的连接导通或断开,第二发光控制电路0124与像素驱动电路0122的第二端和发光元件0120的第一发光电压施加电极电连接,且被配置为实现像素驱动电路0122和发光元件0120之间的连接导通或断开。数据写入电路0126与像素驱动电路0122的第一端电连接,且被配置为在扫描信号的控制下将数据信号写入存储电路0127;存储电路0127与像素驱动电路0122的控制端和第一电压端VDD电连接,且被配置为存储数据信号;阈值补偿电路0128与像素驱动电路0122的控制端和第二端电连接,且被配置为对像素驱动电路0122进行阈值补偿;复位电路0129与像素驱动电路0122的控制端和发光元件0120的第一发光电压施加电极电连接,且配置为在复位控制信号的控制下对像素驱动电路0122的控制端和发光元件0120的第一发光电压施加电极进行复位。其中,发光器件0120包括层叠设置的阳极40、发光层50、阴极60。

[0128] 示例性地,结合图2a所示,像素驱动电路0122包括:驱动晶体管T1,像素驱动电路0122的控制端包括驱动晶体管T1的栅极,像素驱动电路0122的第一端包括驱动晶体管T1的第一极,像素驱动电路0122的第二端包括驱动晶体管T1的第二极。

[0129] 示例性地,结合图2a所示,数据写入电路0126包括数据写入晶体管T2,存储电路0127包括第三电容C2,阈值补偿电路0128包括阈值补偿晶体管T3,第一发光控制电路0123包括第一发光控制晶体管T4,第二发光控制电路0124包括第二发光控制晶体管T5,复位电路0129包括第一复位晶体管T6和第二复位晶体管T7,复位控制信号可以包括第一子复位控

制信号和第二子复位控制信号。

[0130] 具体地,数据写入晶体管T2的第一极与驱动晶体管T1的第一极电连接,数据写入晶体管T2的第二极被配置为与数据线Vd电连接以接收数据信号,数据写入晶体管T2的栅极被配置为与第一扫描信号线Ga1电连接以接收扫描信号;第三电容C2的第一极与第一电源端VDD电连接,第三电容C2的第二极与驱动晶体管T1的栅极电连接;阈值补偿晶体管T3的第一极与驱动晶体管T1的第二极电连接,阈值补偿晶体管T3的第二极与驱动晶体管T1的栅极电连接,阈值补偿晶体管T3的栅极被配置为与第二扫描信号线Ga2电连接以接收补偿控制信号;第一复位晶体管T6的第一极被配置为与第一复位电源端Vinit1电连接以接收第一复位信号,第一复位晶体管T6的第二极与驱动晶体管T1的栅极电连接,第一复位晶体管T6的栅极被配置为与第一复位控制信号线Rst1电连接以接收第一子复位控制信号;第二复位晶体管T7的第一极被配置为与第二复位电源端Vinit2电连接以接收第二复位信号,第二复位晶体管T7的第二极与发光元件120的第一发光电压施加电极电连接,第二复位晶体管T7的栅极被配置为与第二复位控制信号线Rst2电连接以接收第二子复位控制信号;第一发光控制晶体管T4的第一极与第一电源端VDD电连接,第一发光控制晶体管T4的第二极与驱动晶体管T1的第一极电连接,第一发光控制晶体管T4的栅极被配置为与第一发光控制信号线EM1电连接以接收第一发光控制信号;第二发光控制晶体管T5的第一极与驱动晶体管T1的第二极电连接,第二发光控制晶体管T5的第二极与发光元件120的第一发光电压施加电极电连接,第二发光控制晶体管T5的栅极被配置为与第二发光控制信号线EM2电连接以接收第二发光控制信号;发光元件120的第二发光电压施加电极与第二电源端VSS电连接。其中,第一极和第二极可以根据实际应用确定为源极或漏极,在此不作限定。

[0131] 示例性地,第一电源端VDD和第二电源端VSS之一为高压端,另一个为低压端。例如,如图2a所示的实施例中,第一电源端VDD为电压源以输出恒定的第一电压,第一电压为正电压;而第二电源端VSS可以为电压源以输出恒定的第二电压,第二电压为负电压等。例如,在一些示例中,第二电源端VSS可以接地。

[0132] 需要说明的是,在本公开实施例中,子像素的像素驱动电路除了可以为图2a所示的结构之外,还可以为包括其他数量的晶体管的结构,本公开实施例对此不作限定。

[0133] 图2b至图2g为本公开一些实施例提供的像素驱动电路的各层的示意图。下面结合附图2b~2g描述像素驱动电路中的各个电路在基板上的位置关系,图2b~2g所示的示例以一个子像素的像素驱动电路为例。其中,图2b~2g还示出了连接到像素驱动电路0121的第一扫描信号线Ga1a、第二扫描信号线Ga2a、第一复位控制信号线Rst1a、第二复位控制信号线Rst2a、第一复位电源端Vinit1a的第一复位电源信号线Init1a、第二复位电源端Vinit2a的第二复位电源信号线Init2a、第一发光控制信号线EM1a、第二发光控制信号线EM2a、数据线Vd、第一电源端VDD的第一电源信号线VDD1、第二电源信号线VDD2,第一电源信号线VDD1和第二电源信号线VDD2彼此电连接。需要说明的是,在图2b~2g所示的示例中,第一扫描信号线Ga1a和第二扫描信号线Ga2a为同一条信号线,第一复位电源信号线Init1a和第二复位电源信号线Init2a为同一条信号线,第一复位控制信号线Rst1a和第二复位控制信号线Rst2a为同一条信号线,第一发光控制信号线EM1a和第二发光控制信号线EM2a为同一条信号线。

[0134] 例如,图2b示出了该像素驱动电路0121的有源半导体层0310。有源半导体层0310

可采用半导体材料图案化形成。有源半导体层0310可用于制作上述的驱动晶体管T1、数据写入晶体管T2、阈值补偿晶体管T3、第一发光控制晶体管T4、第二发光控制晶体管T5、第一复位晶体管T6和第二复位晶体管T7的有源层,各有源层可包括源极区域、漏极区域以及源极区域和漏极区域之间的沟道区。例如,各晶体管的有源层一体设置。

[0135] 例如,有源半导体层0310可采用非晶硅、多晶硅、氧化物半导体材料等制作。需要说明的是,上述的源极区域和漏极区域可为掺杂有n型杂质或p型杂质的区域。

[0136] 例如,像素驱动电路0121的栅极金属层可以包括栅导电层0320。在上述的有源半导体层0310上形成有栅极绝缘层(未示出),用于保护上述的有源半导体层0310。图2c示出了该像素驱动电路0121的栅导电层0320,栅导电层0320设置在栅极绝缘层上,从而与有源半导体层0310绝缘。栅导电层0320可以包括第三电容C2的第二极CC2a、第一扫描信号线Ga1a、第二扫描信号线Ga2a、第一复位控制信号线Rst1a、第二复位控制信号线Rst2a、第一发光控制信号线EM1a、第二发光控制信号线EM2a、以及驱动晶体管T1、数据写入晶体管T2、阈值补偿晶体管T3、第一发光控制晶体管T4、第二发光控制晶体管T5、第一复位晶体管T6和第二复位晶体管T7的栅极。

[0137] 例如,如图2c所示,数据写入晶体管T2的栅极可以为第一扫描信号线Ga1a与有源半导体层0310交叠的部分,第一发光控制晶体管T4的栅极可以为第一发光控制信号线EM1a/第二发光控制信号线EM2a与有源半导体层0310交叠的第一部分,第二发光控制晶体管T5的栅极可以为第一发光控制信号线EM1a/第二发光控制信号线EM2a与有源半导体层0310交叠的第二部分,第一复位晶体管T6的栅极为第一复位控制信号线Rst1a/第二复位控制信号线Rst2a与有源半导体层0310交叠的第一部分,第二复位晶体管T7的栅极为第一复位控制信号线Rst1a/第二复位控制信号线Rst2a与有源半导体层0310交叠的第二部分,阈值补偿晶体管T3可为双栅结构的薄膜晶体管,阈值补偿晶体管T3的第一个栅极可为第二扫描信号线Ga2a与有源半导体层0310交叠的部分,阈值补偿晶体管T3的第二个栅极可为从第二扫描信号线Ga2a突出的突出部与有源半导体层0310交叠的部分。如图2a和2c所示,驱动晶体管T1的栅极可为第三电容C2的第二极CC2a。

[0138] 需要说明的是,图2b中的各虚线矩形框示出了栅导电层0320与有源半导体层0310交叠的各个部分。

[0139] 例如,如图2c所示,第一扫描信号线Ga1a/第二扫描信号线Ga2a、第一复位控制信号线Rst1a/第二复位控制信号线Rst2a和第一发光控制信号线EM1a/第二发光控制信号线EM2a沿第二方向F2排布。第一扫描信号线Ga1a/第二扫描信号线Ga2a位于第一复位控制信号线Rst1a/第二复位控制信号线Rst2a和第一发光控制信号线EM1a/第二发光控制信号线EM2a之间。

[0140] 例如,在第二方向F2上,第三电容C2的第二极CC2a位于第一扫描信号线Ga1a/第二扫描信号线Ga2a和第一发光控制信号线EM1/a第二发光控制信号线EM2a之间。从第二扫描信号线Ga2a突出的突出部位位于第二扫描信号线Ga2a的远离第一发光控制信号线EM1a/第二发光控制信号线EM2a的一侧。

[0141] 例如,结合图2b所示,在第二方向F2上,数据写入晶体管T2的栅极、阈值补偿晶体管T3的栅极、第一复位晶体管T6的栅极和第二复位晶体管T7的栅极均位于驱动晶体管T1的栅极的第一侧,第一发光控制晶体管T4的栅极、第二发光控制晶体管T5的栅极均位于驱动

晶体管T1的栅极的第二侧。

[0142] 例如,在一些实施例中,如图2b至图2g所示,在第一方向F1上,数据写入晶体管T2的栅极和第一发光控制晶体管T4的栅极均位于驱动晶体管T1的栅极的第三侧,阈值补偿晶体管T3的第一个栅极、第二发光控制晶体管T5的栅极和第二复位晶体管T7的栅极均位于驱动晶体管T1的栅极的第四侧。其中,驱动晶体管T1的栅极的第三侧和第四侧为在第一方向F1上驱动晶体管T1的栅极的彼此相对的两侧。

[0143] 例如,在上述的栅导电层0320上形成有第一层间绝缘层(未示出),用于保护上述的栅导电层0320。图2d示出了该像素驱动电路120a的参考导电层0330,参考导电层0330包括第三电容C2的第一极CC1a、第一复位电源信号线Init1a、第二复位电源信号线Init2a。第三电容C2的第一极CC1a与第三电容C2的第二极CC2a至少部分交叠以形成第三电容C2。

[0144] 例如,在上述的参考导电层0330上形成有第二层间绝缘层(未示出),用于保护上述的参考导电层0330。图2e示出了该像素驱动电路0121的源漏极金属层0340,源漏极金属层0340包括数据线Vd和第一电源信号线VDD1。

[0145] 例如,在上述的源漏极金属层0340上形成有第三层间绝缘层(未示出),用于保护上述的源漏极金属层0340。图2f示出了该像素驱动电路0121的辅助金属层0350,辅助金属层0350包括第二电源信号线VDD2。

[0146] 图2g为上述的有源半导体层0310、栅导电层0320、参考导电层0330和源漏极金属层0340以及辅助金属层0350的层叠位置关系的示意图。如图2e至图2g所示,数据线Vd通过栅极绝缘层、第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔381a)与有源半导体层0310中的数据写入晶体管T2的源极区域电连接。第一电源信号线VDD1通过栅极绝缘层、第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔382a)与有源半导体层0310中对应的第一发光控制晶体管T4的源极区域电连接。第一电源信号线VDD1通过第二绝缘层中的至少一个过孔(例如,过孔3832a)与参考导电层0330中的第三电容C2的第一极CC1a电连接。第一电源信号线VDD1还通过第二绝缘层中的至少一个过孔(例如,过孔3831a)与辅助金属层0350中的第二电源信号线VDD2电连接。

[0147] 例如,如图2e和2g所示,源漏极金属层0340还包括连接部341a、连接部342a和连接部343a。连接部341a的一端通过栅极绝缘层、第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔384a)与有源半导体层0310中对应的阈值补偿晶体管T3的漏极区域电连接。连接部341a的另一端通过第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔385a)与栅导电层0320中的驱动晶体管T1的栅极(即第三电容C2的第二极CC2a)电连接。连接部342a的一端通过第二绝缘层中的一个过孔(例如,过孔386a)与第一复位电源信号线Init1a/第二复位电源信号线Init2a电连接,连接部342a的另一端通过栅极绝缘层、第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔387a)与有源半导体层0310中的第二复位晶体管T7的漏极区域电连接。连接部343a通过栅极绝缘层、第一层间绝缘层和第二层间绝缘层中的至少一个过孔(例如,过孔388a)与有源半导体层0310中的第二发光控制晶体管T5的漏极区域电连接。

[0148] 例如,如图2f和2g所示,辅助金属层0350还包括连接部351a。连接部351a通过贯穿第三层间绝缘层的过孔(例如,过孔385b)与连接部343a电连接。

[0149] 例如,如图2b至图2g所示,在第二方向F2上,第一扫描信号线Ga1a、第二扫描信号

线Ga2a、第一复位控制信号线Rst1a、第二复位控制信号线Rst2a、第一复位电源信号线Init1a和第二复位电源信号线Init2a均位于的驱动晶体管T1的栅极的第一侧,第一发光控制信号线EM1a、第二发光控制信号线EM2a均位于驱动晶体管T1的第二侧。

[0150] 例如,第一扫描信号线Ga1a、第二扫描信号线Ga2a、第一复位控制信号线Rst1a、第二复位控制信号线Rst2a、第一发光控制信号线EM1a、第二发光控制信号线EM2a、第一复位电源信号线Init1a和第二复位电源信号线Init2a均沿第一方向F1延伸,数据线Vd沿第二方向F2延伸。

[0151] 例如,第一电源信号线VDD1沿第二方向F2延伸,第二电源信号线VDD2沿第二方向F2延伸。也就是说,在整个显示基板上,第一电源信号线VDD1和第二电源信号线VDD2电性连接,从而第一电源端VDD的信号线的电阻较小、压降较低,进而可以提高第一电源端VDD提供的电源电压的稳定性。

[0152] 例如,第一扫描信号线Ga1a、第二扫描信号线Ga2a、第一复位控制信号线Rst1a、第二复位控制信号线Rst2a、第一发光控制信号线EM1a、第二发光控制信号线EM2a位于同一层,第一复位电源信号线Init1a、第二复位电源信号线Init2a和第二电源信号线VDD2a位于同一层。第一电源信号线VDD1和数据线Vd位于同一层。

[0153] 需要说明的是,每个像素驱动电路中的像素驱动电路、第一发光控制电路、第二发光控制电路、数据写入电路、存储电路、阈值补偿电路和复位电路等的位置排布关系不限于图2b至图2g所示的示例,根据实际应用需求,可以具体设置像素驱动电路、第一发光控制电路、第二发光控制电路、数据写入电路、存储电路、阈值补偿电路和复位电路的位置。

[0154] 结合图3a至图8c所示,本公开实施例提供的电致发光显示面板可以包括多个重复单元001,各重复单元001包括多个子像素,各子像素可以包括:位于基板100上方的第一导电层200,位于第一导电层200上方的第一绝缘层300,位于第一绝缘层300上的阳极400。第一绝缘层300包括第一过孔310,第一过孔310暴露第一导电层200的一部分。阳极400包括相互电连接的主体部分410和辅助部分420,辅助部分420通过第一过孔310与第一导电层200电连接。其中,至少一个子像素中,主体部分410在基板100的正投影与第一过孔310在基板100的正投影不交叠。并且,至少一个子像素中,主体部分410在第一方向F1的尺寸大于在第二方向F2的尺寸,且至少一个子像素中,第一过孔310与主体部分410在第二方向F2上排布;其中,第一方向F1与第二方向F2不同。

[0155] 本公开实施例提供的电致发光显示面板,通过使阳极包括相互电连接的主体部分和辅助部分,采用辅助部分通过第一过孔与第一导电层电连接,以使阳极通过第一导电层与像素驱动电路相互电连接。并且,至少一个子像素中,主体部分在第一方向的尺寸大于在第二方向的尺寸,且至少一个子像素中,第一过孔与主体部分在第二方向上排布;其中,第一方向与第二方向不同。由于至少一个子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠,可以使该子像素中的第一过孔进行避让,以使该子像素中阳极的主体部分不受第一过孔的深度影响,从而避免阳极的主体部分出现凹陷,以避免由于第一过孔导致的阳极不平整的情况出现,进而改善显示面板的色偏现象。

[0156] 在具体实施时,第一过孔与主体部分在第二方向上排布,例如可以为,所述第一过孔和所述主体部分在平行于第二方向的一条直线上投影,所述第一过孔的投影和所述主体部分的投影不完全重叠,例如第一过孔的投影和所述主体部分的投影不交叠,或者仅交叠

一部分;所述第一过孔和所述主体部分在平行于第一方向的一条直线上投影,第一过孔的投影完全落入所述主体部分的投影内。在具体实施时,第一过孔与主体部分在第二方向上排布,例如可以为,所述主体部分具有大致平行于第一方向的第一边,所述第一过孔位于所述主体部分第一边远离所述主体部分的一侧。在具体实施时,第一过孔与主体部分在第二方向上排布,例如可以为,连接所述第一过孔中心和所述主体部分任意一点的一条虚拟线与第二方向的夹角小于 90° ,进一步的,可以小于 60° ,再进一步的,可以小于 45° 。

[0157] 在具体实施时,在本公开实施例中,如图3a至图8c所示,同一子像素中的主体部分和辅助部分是一体结构。例如,采用一次构图工艺形成同一子像素中的主体部分和辅助部分。

[0158] 在具体实施时,在本公开实施例中,如图3a至图8c所示,第一导电层200可以包括:相互间隔设置的第一电源线210和第一连接线220;其中,各子像素中,辅助部分420通过第一过孔310与第一连接线220电连接。示例性地,第一导电层200例如为上述的辅助金属层0350。其中,第一电源线210例如为上述的第二电源信号线VDD2,第一连接线220例如为上述的连接部351a。并且,其中过孔的对应关系,在此不作赘述。

[0159] 在具体实施时,在本公开实施例中,如图3a至图8c所示,电致发光显示面板还可以包括:位于第一导电层200与基板100之间的第二导电层600,以及位于第二导电层600与第一导电层200之间的第二绝缘层500。第二导电层600具有间隔设置的第二电源线610和第二连接线620。第二绝缘层500具有暴露第二连接线620的第二过孔520以及暴露第二电源线610的一部分的第三过孔630。并且,第一电源线210通过第三过孔530与第二电源线610彼此电连接,以实现降低电阻的效果。第一连接线220通过第二过孔520与第二连接线620彼此电连接,第二连接线620与像素驱动电路中的晶体管的漏极电连接,以实现信号的传输。示例性地,第二导电层600例如为上述的源漏极金属层0340。第二电源线610例如为上述的第一电源信号线VDD1,第二连接线620例如为上述的连接部343a。并且,其中过孔和绝缘层以及其余膜层的对应关系可以参见上述有源半导体层0310、栅导电层0320、参考导电层0330的实施,在此不作赘述。

[0160] 在具体实施时,在本公开实施例中,如图3a至图8c所示,针对相互电连接的第一连接线220和第二连接线620,第一连接线220在基板100的正投影与第二连接线620在基板100的正投影至少部分交叠。可选地,第一连接线220在基板100的正投影与第二连接线620在基板100的正投影重叠。可选地,第一连接线220在基板100的正投影与第二连接线620在基板100的正投影部分交叠。这样可以提高相互电连接的效果。

[0161] 在具体实施时,在本公开实施例中,如图3a至图8c所示,第一电源线210在基板100的正投影与第二电源线610在基板100的正投影至少部分交叠。可选地,第一电源线210在基板100的正投影与第二电源线610在基板100的正投影重叠。可选地,第一电源线210在基板100的正投影与第二电源线610在基板100的正投影部分交叠。这样可以提高相互电连接的效果。

[0162] 在具体实施时,在本公开实施例中,如图3a所示,第三过孔530阵列分布于基板100上。示例性地,多个第三过孔530沿第一方向F1和第二方向F2进行均匀排列。示例性地,第一电源线210可以被配置为传输驱动电压的电源线。这样使得第二电源线610也可以被配置为传输驱动电压的电源线。从而可以降低负载对传输的驱动电压的不利影响。进一步地,在具

体实施时,第二导电层600还具有分别与第二电源线610和第二连接线620间隔设置的数据线和桥接线。该桥接线被配置为使像素驱动电路中的部分晶体管的栅极、源极以及漏极中的两个极进行电连接。该数据线被配置为传输数据信号,并且数据线和桥接线的设置方式可以与相关技术中的设置方式基本相同,在此不作赘述。

[0163] 在具体实施时,在本公开实施例中,如图6a所示,各子像素还可以包括位于阳极400背离基板100一侧的像素界定层80,位于阳极400背离基板100一侧的发光层50,以及位于阳极背离发光层50一侧的阴极60。其中,像素限定层80具有开口,且开口暴露阳极400的主体部分410的至少部分区域,发光层50位于开口内且与开口暴露的主体部分410的区域接触,则开口中的发光层50所处的区域用于发光,从而可以通过开口限定出有效发光区90。也就是说,像素限定层80的开口与阳极400的主体部分410交叠的部分区域为各子像素的有效发光区90。示例性地,第三颜色子像素030中的像素限定层80的开口与阳极400的主体部分413交叠的部分区域为第三颜色子像素030的有效发光区90-030。第一颜色子像素010中的像素限定层80的开口与阳极400的主体部分411交叠的部分区域为第一颜色子像素010的有效发光区90-010。第二颜色子像素021中的像素限定层80的开口与阳极400的主体部分4121交叠的部分区域为第二颜色子像素021的有效发光区90-021。第二颜色子像素022中的像素限定层80的开口与阳极400的主体部分4122交叠的部分区域为第二颜色子像素022的有效发光区90-022。

[0164] 需要说明的是,在本公开的实施例中,每个发光层可以包括电致发光层本身以及位于电致发光层两侧的其他公共层,例如,空穴注入层、空穴传输层、电子注入层以及电子传输层等等,但是在本公开的附图中,仅示出了发光层中的电致发光层,而没有示出其他公共层。示例性地,电致发光层的材料可以包括:有机电致发光材料,这样可以使电致发光显示面板为OLED显示面板。或者,电致发光层的材料也可以包括:量子点电致发光材料,这样可以使电致发光显示面板为量子点发光二极管(Quantum Dot Light Emitting Diodes, QLED)显示面板。

[0165] 在具体实施时,在本公开实施例中,结合图3a与图4所示,同一子像素中,第一过孔310在基板100的正投影与第二过孔520在基板100的正投影不交叠。这样可以避免由于过孔过深导致阳极不能与第二连接线电连接的问题。

[0166] 示例性地,在具体实施时,在本公开实施例中,如图3a、图3b与图5a所示,第一电源线210可以包括:沿第一方向F1排列且沿第二方向F2延伸的多个子电源线211。其中,第一方向F1与第二方向F2不同。示例性地,第一方向F1与第二方向F2垂直。示例性地,第一方向F1可以为显示面板的行方向,即栅线延伸的方向,第二方向F2可以为显示面板的列方向,即数据线延伸的方向。当然,本公开实施例包括但不限于此。

[0167] 在具体实施时,在本公开实施例中,如图3c与图5b所示,第一电源线210可以包括:沿第一方向F1排列且沿第二方向F2延伸的多个子电源线211以及电连接各个子电源线211的导通线212。这样可以进一步降低第一电源线210的电阻。示例性地,第一方向F1与第二方向F2垂直。当然,本公开实施例包括但不限于此。

[0168] 在具体实施时,在本公开实施例中,如图3c与图5b所示,子电源线211与导通线212大致形成网格结构,每个网格内部设置有一个第一连接线220,且第一连接线220与子电源线211和导通线212之间均有间隔。

[0169] 一般在显示领域,一个像素通常包括多个可分别显示单色(例如红色、绿色或蓝色)的子像素,通过控制不同颜色的子像素的比例以实现显示不同的颜色,因此上述子像素可以为单色子像素。在具体实施时,在本公开实施例中,如图3a至图4所示,多个重复单元001中的每个可以包括:沿第二方向F2排列的一个第一颜色子像素010、一个第二颜色子像素对020以及一个第三颜色子像素030。其中,第二颜色子像素对020可以包括沿第一方向F1排列的两个第二颜色子像素021、022。其中,第一颜色子像素010被配置为发第一颜色的光,第二颜色子像素021、022被配置为发第二颜色的光,第三颜色子像素被配置为发第三颜色的光。在一些示例中,第一颜色、第二颜色以及第三颜色可以从红色、绿色以及蓝色中进行选取。例如,第一颜色为红色、第二颜色为绿色、第三颜色为蓝色。由此,该重复单元001为红绿蓝子像素的排列结构。当然,本公开实施例包括但不限于此。上述的第一颜色、第二颜色和第三颜色还可为其他颜色。

[0170] 在具体实施时,在本公开实施例中,如图3a至图4所示,多个重复单元001沿第二方向F2排列形成重复单元组,重复单元组沿第一方向F1排列,且相邻两个重复单元组中的重复单元001错位排列。示例性地,相邻两个重复单元组中的重复单元001相差1/2个重复单元001的尺寸。需要说明的是,上述的一个重复单元001的尺寸可以为:第二方向F2上相邻两个重复单元001中的相同颜色子像素的中心之间的距离。例如上述的一个重复单元001的尺寸可以为:第二方向F2上相邻两个重复单元001中的第一颜色子像素010的中心之间的距离。

[0171] 或者,例如,相邻重复单元组中的重复单元沿第二方向是彼此错开的,也就是说,相邻的重复单元组中的相邻的重复单元沿第二方向有一定的偏移量。因此,相邻重复单元组中相同颜色的子像素在第二方向上并不是对齐的。在一些示例中,相邻重复单元组中的相同颜色子像素在第二方向上的偏移量可以为重复单元在第二方向上的尺寸的一半。例如,重复单元在第二方向上的尺寸可以为重复单元在第二方向上的节距。

[0172] 在具体实施时,在本公开实施例中,如图3a至图4所示,由于第二颜色子像素对020可以包括沿第一方向F1排列的两个第二颜色子像素021、022,在采用FMM蒸镀工艺制备发光层时,可将每个第二颜色子像素对020中的两个第二颜色子像素021、022的发光层连起来,通过FMM的一个蒸镀孔来形成每个第二颜色子像素对020中的两个第二颜色子像素021、022的发光层。在第二颜色为绿色时,可以在一定程度上降低制备绿色子像素的发光层的工艺难度。

[0173] 此外,虽然在附图中的各子像素的主体部分的形状包括严格的由两条线段形成的角,但在一些实施例中,各个子像素的有效发光区的形状可以均为圆角图形。也就是说,在上述各种图形形状的基础上,各个子像素的有效发光区的角被倒圆。例如,对于发光层通过掩模版进行蒸镀的情况下,发光层位于角落处的部分则可能会自然形成圆角形状。

[0174] 在一些示例中,如图3a至图4所示,第一颜色子像素010和第三颜色子像素030的主体部分的形状可以均为六边形,该六边形的三组对边均平行。每个第二颜色子像素021、022的主体部分的形状可以为五边形,该五边形包括非直角交叉的两条边、一组平行的对边以及一条垂直边,垂直边与一组平行的对边垂直,非直角交叉的两条边连接于一组平行的对边之间;其中,每个第二颜色子像素对020中的第二颜色子像素021、022中的垂直边相邻设置。

[0175] 在一些示例中,如图3a至图4所示,第一颜色子像素010的主体部分中一组较长的

平行对边和第三颜色子像素030的主体部分中一组较长的平行对边,分别与第二颜色子像素021、022中的主体部分的一组平行的对边平行。进一步地,示例性地,第一颜色子像素010的有效发光区90-010中一组较长的平行对边和第三颜色子像素030的有效发光区90-030中一组较长的平行对边,分别与第二颜色子像素021、022的有效发光区90-021、90-022中的一组平行的对边平行。

[0176] 在一些示例中,如图3a至图4所示,第一颜色子像素010的面积大于一个第二颜色子像素020的面积,第三颜色子像素030的面积大于一个第二颜色子像素020的面积。例如,第一颜色子像素010的有效发光区90-010的面积大于一个第二颜色子像素020的有效发光区90-021、90-022的面积,第三颜色子像素030的有效发光区90-030的面积大于一个第二颜色子像素020的有效发光区90-021、90-022的面积。

[0177] 在具体实施时,在本公开实施例中,如图3a至图4所示,在第一方向F1上相邻的两个重复单元在第二方向F2上的交错距离大于从第一颜色子像素010的最大跨度、第二颜色子像素021的最大跨度、第二颜色子像素022的最大跨度以及第三颜色子像素030的最大跨度中的一个或其结合。例如,在第一方向F1上相邻的两个重复单元在第二方向F2上的交错距离大于从第一颜色子像素010的有效发光区90-010的最大跨度 d_{010} 、第二颜色子像素021的有效发光区90-021的最大跨度 d_{020} 、第二颜色子像素022的有效发光区90-022的最大跨度 d_{020} 以及第三颜色子像素030的有效发光区90-030的最大跨度 d_{030} 中的一个或其结合。

[0178] 在具体实施时,在本公开实施例中,如图3a至图4所示,在一个重复单元001中,第二颜色子像素对020中的第二颜色子像素021与第二颜色子像素022在第一方向F1上的最远距离大于第一颜色子像素010的任意两点在第一方向F1上的最远距离。例如,在一个重复单元001中,第二颜色子像素对020中的第二颜色子像素021的有效发光区90-021与第二颜色子像素022的有效发光区90-022在第一方向F1上的最远距离大于第一颜色子像素010的有效发光区90-010的任意两点在第一方向F1上的最远距离。

[0179] 在具体实施时,在本公开实施例中,如图3a至图4所示,在一个重复单元001中,第二颜色子像素对020中的第二颜色子像素021与第二颜色子像素022在第一方向F1上的最远距离大于第三颜色子像素030的任意两点在第一方向F1上的最远距离。例如,在一个重复单元001中,第二颜色子像素对020中的第二颜色子像素021的有效发光区90-021与第二颜色子像素022的有效发光区90-022在第一方向F1上的最远距离大于第三颜色子像素030的有效发光区90-030的任意两点在第一方向F1上的最远距离。

[0180] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素的相邻子像素不包括第一颜色子像素,第二颜色子像素对的相邻子像素不包括第二颜色子像素,第三颜色子像素的相邻子像素不包括第三颜色子像素。

[0181] 在具体实施时,在本公开实施例中,如图3a至图4所示,在第一方向F1和第二方向F2上,两个第一颜色子像素010由除第一颜色子像素之外的其他子像素分割,两个第三颜色子像素030由除第三颜色子像素之外的其他子像素分割,两个第二颜色子像素对由除第二颜色子像素之外的其他子像素分割。

[0182] 在具体实施时,在本公开实施例中,如图3a至图4所示,以第一方向F1上的两个相邻的重复单元排列为一个重复组。示例性地,同一个重复组中,一个重复单元中的第二颜色子像素对在另一个重复单元中的一个第一颜色子像素和一个第三颜色子像素在第二方向

F2上的最大跨度之间。例如,同一个重复组中,一个重复单元中的第二颜色子像素对的有效发光区在另一个重复单元中的一个第一颜色子像素的有效发光区和一个第三颜色子像素的有效发光区在第二方向F2上的最大跨度之间。

[0183] 在具体实施时,在本公开实施例中,如图3a至图4所示,以第一方向F1上的两个相邻的重复单元排列为一个重复组。示例性地,同一个重复组中,一个重复单元中的第一颜色子像素在另一个重复单元中的一个第二颜色子像素对和一个第三颜色子像素在第二方向F2上的最大跨度之间。例如,同一个重复组中,一个重复单元中的第一颜色子像素的有效发光区在另一个重复单元中的一个第二颜色子像素对的有效发光区和一个第三颜色子像素的有效发光区在第二方向F2上的最大跨度之间。

[0184] 在具体实施时,在本公开实施例中,如图3a至图4所示,以第一方向F1上的两个相邻的重复单元排列为一个重复组。示例性地,同一个重复组中,一个重复单元中的第三颜色子像素在另一个重复单元中的一个第二颜色子像素对和一个第一颜色子像素在第二方向F2上的最大跨度之间。例如,同一个重复组中,一个重复单元中的第三颜色子像素的有效发光区在另一个重复单元中的一个第二颜色子像素对的有效发光区和一个第一颜色子像素的有效发光区在第二方向F2上的最大跨度之间。

[0185] 在具体实施时,在本公开实施例中,如图3a至图4所示,同一个重复单元001中,同一第二颜色子像素对020中的两个第二颜色子像素021、022在第一方向F1上的最小距离小于一个第一颜色子像素010在第一方向F1上的最大跨度。例如,同一个重复单元001中,同一第二颜色子像素对020中的第二颜色子像素021的有效发光区90-021与第二颜色子像素022的有效发光区90-022在第一方向F1上的最小距离小于一个第一颜色子像素010的有效发光区90-010在第一方向F1上的最大跨度 d_{010} 。

[0186] 在具体实施时,在本公开实施例中,如图3a至图4所示,同一个重复单元001中,同一第二颜色子像素对020中的两个第二颜色子像素021、022在第一方向F1上的最小距离小于一个第三颜色子像素030在第一方向F1上的最大跨度。例如,同一个重复单元001中,同一第二颜色子像素对020中的第二颜色子像素021的有效发光区90-021与第二颜色子像素022的有效发光区90-022在第一方向F1上的最小距离小于一个第三颜色子像素030的有效发光区90-030在第一方向F1上的最大跨度 d_{030} 。

[0187] 在具体实施时,在本公开实施例中,如图3a至图4所示,奇数列重复单元组中重复单元中的子像素排列方式相同,偶数列重复单元组中重复单元中的子像素排列方式相同。例如,除了在基板的显示区的边缘部分之外,每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元组中两个相邻的红色和蓝色子像素的中心之间。此外,上述两个绿色子像素的边缘在上述两个相邻的红色和蓝色子像素的外侧边缘的内侧,这里的外侧边缘是指两个子像素的沿第一方向F1上彼此相对的边缘。也就是说,在第一方向F1上,一个绿色子像素对在第一方向F1上的延伸的范围不大于上述两个相邻的红色和蓝色子像素在第一方向F1上的延伸的范围。另外,在本公开的实施例中,如果没有特别说明,子像素的“中心”是指子像素(例如:第一颜色子像素、第二颜色子像素或第三颜色子像素)的形状的几何中心。

[0188] 需要说明的是,在对子像素排列结构进行设计时,子像素一般会设计为规则的形状,比如,六边形、五边形、梯形或其他形状。在进行设计时,子像素的中心可以是上述规则形状的几何中心。然而,在实际制造工艺中,所形成的子像素的形状一般会与上述设计的规

则形状有一定的偏差。例如,上述规则的形状的各个角可能会变成圆角,因此,子像素的形状可以为圆角图形。此外,实际制造的子像素的形状还可能会与设计的形状有其他的变化。例如,设计为六边形的子像素的形状在实际制造中可能变成近似椭圆形。因此,子像素的中心也可能并非制作形成的子像素的不规则形状的严格的几何中心。在本公开的实施例中,子像素的中心可以与子像素的几何中心有一定的偏移量。子像素的中心是指从子像素的几何中心出发到子像素的边缘各点的辐射线段上的特定点所围成的区域内的任一点,该辐射线段上的特定点在距离该几何中心 $1/3$ 该辐射线段的长度处。该子像素中心的定义适用于规则形状的子像素形状的中心,也适用于不规则形状的子像素的中心。

[0189] 在具体实施时,在本公开实施例中,如图3a至图4所示,在每相邻的三个重复单元组中,该三个相邻列沿着行方向(即第一方向F1)依次包括第一列、第二列和第三列,第二列中第二颜色子像素020对中的两个第二颜色子像素021、022的中心在行方向上的最短距离小于第一列中第一颜色子像素010的中心与第三列中第一颜色子像素010的中心在行方向上的最小距离。

[0190] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素010在第二方向F2上的边与第三颜色子像素030在第二方向F2上的边平行排列。

[0191] 在具体实施时,在本公开实施例中,如图3a至图4所示,每个重复单元001中,第一颜色子像素010、第二颜色子像素对020以及第三颜色子像素030的排列顺序相同。

[0192] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素010的主体部分411在第二方向F2上的尺寸小于第三颜色子像素030的主体部分413在第二方向F2上的尺寸。并且,第一颜色子像素010的主体部分411在第一方向F1上的尺寸大于第三颜色子像素030的主体部分413在第一方向F1上的尺寸。示例性地,第三颜色子像素030的主体部分413在第二方向F2上的尺寸小于第三颜色子像素030的主体部分413在第一方向F1上的尺寸,并且第一颜色子像素010的主体部分411在第二方向F2上的尺寸小于第一颜色子像素010的主体部分411在第一方向F1上的尺寸。当然,本公开实施例包括但不限于此,上述的各尺寸之间的关系还可为其他形式。

[0193] 在具体实施时,在本公开实施例中,如图3a至图8c所示,各子像素还包括:位于第一导电层200面向基板100一侧的像素驱动电路;其中,各子像素中像素驱动电路阵列分布。需要说明的是,像素驱动电路的各层结构可以参见图2a至图2g所示的结构,在此不作赘述。

[0194] 在具体实施时,在本公开实施例中,如图2g与图3b所示,第三颜色子像素030中的像素驱动电路、第一个第二颜色子像素021中的像素驱动电路、第一颜色子像素010中的像素驱动电路以及第二个第二颜色子像素022中的像素驱动电路沿第一方向F1依次排布。当然,本公开包括但不限于此。

[0195] 在具体实施时,在本公开实施例中,如图2g与图3b所示,各像素驱动电路中的各层图案所在区域在第二方向F2上的尺寸大于在第一方向F1上的尺寸。当然,本公开包括但不限于此。

[0196] 在具体实施时,在本公开实施例中,如图2g与图3b所示,第一颜色子像素010的主体部分411的延伸方向S1与第一颜色子像素010的像素驱动电路所在区域的长度方向S2之间具有第一夹角 θ_1 ;其中,第一夹角 θ_1 在45度至165度之间。示例性地, θ_1 大致可以为90度,也就是说,第一颜色子像素010的主体部分411的延伸方向S1(例如,第一颜色子像素010的

主体部分411的延伸方向可以为第一方向F1)与第一颜色子像素010的像素驱动电路所在区域的长度方向(例如,第一颜色子像素010的像素驱动电路所在区域的长度方向可以为第二方向F2)大致垂直。当然, θ_1 大致也可以为45度至135度之间,75度至115度之间,或者50度、80度、100度、120度、140度。本公开包括在不限于此。

[0197] 在具体实施时,在本公开实施例中,如图2g与图3b所示,第三颜色子像素030的主体部分413的延伸方向S3与第三颜色子像素010的像素驱动电路所在区域的长度方向S2之间具有第二夹角 θ_2 ;其中,第二夹角 θ_2 在45度至165度之间。示例性地, θ_2 大致可以为90度,也就是说,第三颜色子像素030的主体部分413的延伸方向S1(例如,第三颜色子像素030的主体部分411的延伸方向为第一方向F1)与第三颜色子像素010的像素驱动电路所在区域的长度方向S2(例如,第三颜色子像素010的像素驱动电路所在区域的长度方向为第二方向F2)大致垂直。当然, θ_2 大致也可以为45度、75度、115度、135度。本公开包括在不限于此。

[0198] 在具体实施时,在本公开实施例中,如图2g与图3b所示,第二颜色子像素对020的延伸方向S4与第二颜色子像素对020的像素驱动电路所在区域的长度方向S2之间具有第三夹角 θ_3 ;其中,第三夹角 θ_3 在45度至165度之间。示例性地, θ_3 大致可以为90度,也就是说,第二颜色子像素对020的延伸方向S4(例如,第二颜色子像素对020的延伸方向为第一方向F1)与第二颜色子像素对020的像素驱动电路所在区域的长度方向S2(例如,第二颜色子像素对020的像素驱动电路所在区域的长度方向为第二方向F2)大致垂直。当然, θ_3 大致也可以为45度至135度之间,75度至115度之间,或者50度、80度、100度、120度、140度。本公开包括在不限于此。

[0199] 在具体实施时,例如限定一个矩形区域包括一个子像素的像素驱动电路各个膜层的图案,例如图2g虚线框所示,限定各个子像素的像素驱动电路的矩形区域矩阵式排列于基板上,则该矩形区域的长边方向与第一颜色子像素的主体部分的延伸方向大致垂直。

[0200] 在具体实施时,例如限定一个矩形区域包括一个子像素的像素驱动电路各个膜层的图案,例如图2g虚线框所示,限定各个子像素的像素驱动电路的矩形区域矩阵式排列于基板上,则该矩形区域的长边方向与第三颜色子像素的主体部分的延伸方向大致垂直。

[0201] 在具体实施时,在本公开实施例中,如图2a至图6c所示,第三颜色子像素030中,主体部分413在基板100的正投影与像素驱动电路中的驱动晶体管不交叠,主体部分413在基板100的正投影与像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线(即下一行的第一复位控制信号线Rst1a或第二复位控制信号线Rst2a)和复位电源信号线(即下一行的第一复位电源信号线Init1a或第二复位电源信号线Init2a)在基板100的正投影交叠,主体部分413在基板100的正投影与两条数据线Vd在基板100的正投影交叠,主体部分413在基板100的正投影与两条第二电源线610在基板100的正投影交叠。示例性地,正投影与主体部分413交叠的数据线Vd和电源线610交替排列。当然,本公开包括但不限于此。

[0202] 在具体实施时,在本公开实施例中,如图3a至图5b所示,第三颜色子像素030中,主体部分413在基板100的正投影覆盖两条子电源线211在基板100的正投影。并且与主体部分413在基板100的正投影交叠的两条子电源线211平行设置于主体部分413的中心的两侧。示例性地,与主体部分413在基板100的正投影交叠的两条子电源线211的正投影穿过主体部分413的正投影。

[0203] 在具体实施时,在本公开实施例中,如图3a至图5b所示,第一颜色子像素010中,主

体部分411在基板100的正投影覆盖两条子电源线211在基板100的正投影。并且与主体部分411在基板100的正投影交叠的两条子电源线211平行设置于主体部分411的中心的两侧。示例性地,与主体部分411在基板100的正投影交叠的两条子电源线211的正投影穿过主体部分411的正投影。

[0204] 在具体实施时,在本公开实施例中,如图3a至图6c所示,第一颜色子像素010中,主体部分411在基板100的正投影与像素驱动电路中的驱动晶体管交叠,主体部分411在基板100的正投影与像素驱动电路电连接的发光控制信号线(第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影交叠,主体部分411在基板100的正投影与两条数据线Vd在基板100的正投影交叠,主体部分411在基板100的正投影与两条第二电源线610在基板100的正投影交叠。当然,本公开包括但不限于此。

[0205] 在具体实施时,在本公开实施例中,如图3c与图5b所示,第二颜色子像素中,主体部分在基板的正投影与一条子电源线以及与子电源线电连接的导通线在基板的正投影至少部分交叠。示例性地,如图3c与图5b所示,第二颜色子像素对020可以包括第一个第二颜色子像素021和第二个第二颜色子像素022。其中,第一个第二颜色子像素021中,主体部分4121在基板100的正投影与一条子电源线211以及与子电源线211电连接的导通线212在基板100的正投影部分交叠。示例性地,与主体部分4121在基板100的正投影交叠的子电源线211和导通线212可以采用十字型设置。当然,本公开实施例包括但不限于此。上述的与主体部分4121在基板100的正投影交叠的子电源线211和导通线212还可设置为其他形式。

[0206] 在具体实施时,在本公开实施例中,如图3b、图5b以及图6c所示,第一个第二颜色子像素021中,主体部分4121在基板100的正投影与像素驱动电路中的驱动晶体管无交叠,主体部分4121在基板100的正投影与像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线(即下一行的第一复位控制信号线Rst1a或第二复位控制信号线Rst2a)和扫描信号线(即下一行的第一扫描信号线Ga1a或第二扫描信号线Ga2a)在基板的正投影交叠。当然,本公开包括但不限于此。

[0207] 在具体实施时,在本公开实施例中,如图3b、图5b以及图6c所示,第二个第二颜色子像素022中,主体部分4122在基板100的正投影与像素驱动电路中的驱动晶体管无交叠,主体部分4122在基板100的正投影与像素驱动电路相邻的下一行像素驱动电路电连接的复位控制信号线(即下一行的第一复位控制信号线Rst1a或第二复位控制信号线Rst2a)和扫描信号线(即下一行的第一扫描信号线Ga1a或第二扫描信号线Ga2a)在基板100的正投影交叠。当然,本公开包括但不限于此。

[0208] 示例性地,如图3c与图5b所示,第二个第二颜色子像素022中,主体部分4122在基板100的正投影与一条子电源线211以及与子电源线211电连接的导通线212在基板100的正投影部分交叠。示例性地,与主体部分4122在基板100的正投影交叠的子电源线211和导通线212可以采用十字型设置。当然,本公开实施例包括但不限于此。上述的与主体部分4122在基板100的正投影交叠的子电源线211和导通线212还可设置为其他形式。

[0209] 在具体实施时,在本公开实施例中,如图3c与图5b所示,子电源线211和导通线212相互电连接,使第一电源线210形成网格状结构。示例性地,导通线212阵列排布于基板100上。例如,如图3c与图5b所示,针对同一重复单元组中相邻的第三颜色子像素030和第一颜色子像素010,该第三颜色子像素030中的主体部分413和第一颜色子像素010中的主体部分

411之间设置一条导通线212。第二颜色子像素020中的主体部分4121和主体部分4122覆盖的导通线212沿第一方向F1延伸于同一直线上。

[0210] 在具体实施时,在本公开实施例中,如图3a至图6c所示,各第三颜色子像素030中,主体部分413和辅助部分423相互电连接,辅助部分423通过第一过孔310与第一连接线223相互电连接,第一连接线223通过第二过孔520与第二连接线623彼此电连接,第二连接线623与像素驱动电路中的晶体管的漏极电连接,以将像素驱动电路产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0211] 在具体实施时,在本公开实施例中,如图3a至图4以及图6a与图6c所示,各第三颜色子像素030中,主体部分413在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第三颜色子像素030中的主体部分413不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分413出现不平整的情况,从而可以改善显示面板的色偏现象。

[0212] 一般,第一过孔310与第二过孔520之间的距离不应过远或过近,在具体实施时,在本公开实施例中,各第三颜色子像素030中,沿第二方向F2上,第一过孔310与第二过孔520之间的距离W中的最小值可以满足的1微米~2微米范围。其中,可以使第一过孔310与第二过孔520之间的距离W中的最小值为。也可以使第一过孔310与第二过孔520之间的距离W中的最小值为,也可以使第一过孔310与第二过孔520之间的距离W中的最小值为。当然,在实际应用中,第一过孔310与第二过孔520之间的距离W可以根据实际应用环境来设计确定,在此不作限定。

[0213] 可选地,第一绝缘层可以被配置为平坦层,从而使得位于第一绝缘层上的主体部分可以具有较高的平坦度。

[0214] 在具体实施时,在本公开实施例中,如图3a至图4以及图6a与图6c所示,第三颜色子像素030中,主体部分413在基板100的正投影与第二过孔520在基板100的正投影至少部分交叠。例如,主体部分413在基板100的正投影覆盖第二过孔520在基板100的正投影。由于第二过孔520位于第二绝缘层500中,第二绝缘层500与主体部分413之间具有第一绝缘层300和第一导电层200,因此第二过孔520对主体部分413的影响较小,甚至可以忽略不计。

[0215] 在具体实施时,在本公开实施例中,如图3b与图6c所示,第三颜色子像素030中,第一过孔310相对第二过孔520靠近像素驱动电路中的驱动晶体管设置。当然,本公开包括但不限于此。

[0216] 在具体实施时,在本公开实施例中,如图3b所示,各子像素还包括:第四过孔710。可选地,第四过孔710沿第一方向F1排列于一条直线上,且位于同一直线上相邻的两个第四过孔710之间的间距大致相同。其中,第四过孔710可以为过孔388a。

[0217] 在具体实施时,在本公开实施例中,如图3b与图6c所示,第三颜色子像素030中,第四过孔710在基板100的正投影与第二过孔520在基板100的正投影交叠。当然,本公开包括但不限于此。

[0218] 在具体实施时,在本公开实施例中,结合图3b至图8c所示,第三颜色子像素030中,第一过孔310在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影交叠,且第二过孔520在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线

EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠,以及第四过孔710在基板100的正投影与驱动电路电连接的发光控制信号线(本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠。

[0219] 在具体实施时,在本公开实施例中,如图3a与图6b所示,第三颜色子像素030中,主体部分413在基板100的正投影与两个第三过孔530在基板100的正投影至少部分交叠。例如,第三颜色子像素030中,主体部分413在基板100的正投影与两个第三过孔530在基板100的正投影部分交叠。

[0220] 在具体实施时,在本公开实施例中,如图3a、图3c与图6b所示,第三颜色子像素030中,第一过孔310靠近与主体部分413在基板100的正投影交叠的两个第三过孔530的中心线LZ1的一侧设置,并且第二过孔520靠近与主体部分413在基板100的正投影交叠的两个第三过孔530的中心线LZ1的另一侧设置。这样可以使第三颜色子像素030中的第一过孔310与第二过孔520可以距离较近设置。需要说明的是,中心线LZ1与第一方向F1平行。并且,中心线LZ1为通过这两个第三过孔530的中心的线,其是虚拟的,并不是真实存在的线。

[0221] 需要说明的是,在本公开实施例中,在平行于基板所在平面的平面中,过孔的截面可以为规则图形,例如长方形、正多边形(正方形、正五边形、正六边形等),圆形、椭圆形等,此时过孔的中心可以是指该规则图形的几何中心。当然,在平行于基板所在平面的平面中,过孔的截面也可以为不规则图形,此时过孔的中心可以是指该不规则图形的等效几何中心。

[0222] 在具体实施时,在本公开实施例中,如图3a至图4所示,第三颜色子像素030中,主体部分413可以为轴对称图形,第一过孔310可以位于主体部分413沿第二方向F2的对称轴上。示例性地,第三颜色子像素030中的主体部分413可以具有沿第二方向F2的第一对称轴,第三颜色子像素030中的第一过孔310关于第一对称轴大致呈轴对称设置,示例性地,第三颜色子像素030中的主体部分413的形状大致为六边形或椭圆形,六边形的长对称轴或椭圆形的长轴与第一方向F1大致平行,六边形的短对称轴或椭圆形的短轴与第二方向F2大致平行,则可以将六边形的短对称轴或椭圆形的短轴作为第一对称轴。示例性地,可以使第三颜色子像素030中的第一过孔310关于第一对称轴大致呈轴对称设置,也可以使第三颜色子像素030中的第一过孔310仅是与第一对称轴相交,并不是关于第一对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第三颜色子像素030中的第一过孔310的实施方式,在此不作限定。

[0223] 在具体实施时,在本公开实施例中,如图3a至图4所示,第三颜色子像素030中,第二过孔520可以位于主体部分413沿第二方向F2的对称轴上。示例性地,第三颜色子像素030中的第二过孔520关于第一对称轴大致呈轴对称设置。示例性地,可以使第三颜色子像素030中的第二过孔520关于第一对称轴大致呈轴对称设置,也可以使第三颜色子像素030中的第二过孔520仅是与第一对称轴相交,并不是关于第一对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第三颜色子像素030中的第二过孔520的实施方式,在此不作限定。

[0224] 在具体实施时,在本公开实施例中,如图3a至图3c以及图6c与图7a所示,各第一颜色子像素010中,主体部分411和辅助部分421相互电连接,辅助部分421通过第一过孔310与第一连接线221相互电连接,第一连接线221通过第二过孔520与第二连接线621彼此电连

接,第二连接线621与像素驱动电路中的晶体管的漏极电连接,以将像素驱动电路产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0225] 在具体实施时,在本公开实施例中,如图3a至图4以及图6c与图7a所示,各第一颜色子像素010中,主体部分411在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第一颜色子像素010中的主体部分411不受第一过孔310的影响,以避免由于第一过孔导致的主体部分411出现不平整的情况,从而可以改善显示面板的色偏现象。

[0226] 在具体实施时,在本公开实施例中,如图3a至图4以及图6c至图7a所示,第一颜色子像素010中,主体部分411在基板100的正投影与第二过孔520在基板100的正投影至少部分交叠。示例性地,主体部分411在基板100的正投影覆盖第二过孔520在基板100的正投影。由于第二过孔520位于第二绝缘层500中,第二绝缘层500与主体部分411之间具有第一绝缘层300和第一导电层200,因此第二过孔520对主体部分411的影响较小,甚至可以忽略不计。

[0227] 在具体实施时,在本公开实施例中,如图3b所示,第一颜色子像素010中,第一过孔310相对第二过孔520远离像素驱动电路中的驱动晶体管设置。当然,本公开包括但不限于此。

[0228] 在具体实施时,在本公开实施例中,如图3b与图6c所示,第一颜色子像素010中,第四过孔710在基板100的正投影与第一过孔310在基板100的正投影交叠。当然,本公开包括但不限于此。

[0229] 在具体实施时,在本公开实施例中,如图3b与图6c所示,第一颜色子像素010中,第一过孔310在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠,且第二过孔在基板的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影交叠,以及第四过孔710在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠。当然,本公开包括但不限于此。

[0230] 在具体实施时,在本公开实施例中,如图3a至图4以及图6c与图7b所示,第一颜色子像素010中,主体部分411在基板100的正投影与两个第三过孔530在基板100的正投影至少部分交叠。示例性地,第一颜色子像素010中,主体部分411在基板100的正投影与两个第三过孔530在基板100的正投影部分交叠。

[0231] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素010中,第一过孔310靠近正投影交叠的两个第三过孔530的中心线LZ2的一侧设置,并且第二过孔520靠近正投影交叠的两个第三过孔530的中心线LZ2的另一侧设置。这样可以使第一颜色子像素010中的第一过孔310与第二过孔520可以距离较近设置。需要说明的是,中心线LZ2与第一方向F1平行。并且中心线LZ2为通过这两个第三过孔530的中心的线,其是虚拟的,并不是真实存在的线。

[0232] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素010中,主体部分411可以为轴对称图形,第一过孔310位于主体部分411沿第二方向F2的对称轴上。示例性地,第一颜色子像素010中的主体部分411可以具有沿第二方向F2的第二对称轴。示例性地,第一颜色子像素010中的主体部分411的形状大致为六边形或椭圆形,六边形的长对称轴或椭圆形的长轴与第一方向F1大致平行,六边形的短对称轴或椭圆形的短轴与第二方

向F2大致平行,则可以将六边形的短对称轴或椭圆形的短轴作为第二对称轴。示例性地,可以使第一颜色子像素010中的第一过孔310关于第二对称轴大致呈轴对称设置,也可以使第一颜色子像素010中的第一过孔310仅是与第二对称轴相交,并不是关于第二对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第一颜色子像素010中的第一过孔310的实施方式,在此不作限定。

[0233] 在具体实施时,在本公开实施例中,如图3a至图4所示,第一颜色子像素010中,第二过孔520位于主体部分411沿第二方向F2的对称轴上。示例性地,可以使第一颜色子像素010中的第二过孔520关于第二对称轴大致呈轴对称设置,也可以使第一颜色子像素010中的第二过孔520仅是与第二对称轴相交,并不是关于第二对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第一颜色子像素010中的第二过孔520的实施方式,在此不作限定。

[0234] 在具体实施时,在本公开实施例中,如图3a至图4以及图8a与图8c所示,各第一个第二颜色子像素021中,主体部分4121和辅助部分4221相互电连接,辅助部分4221通过第一过孔310与第一连接线2221相互电连接,第一连接线2221通过第二过孔520与第二连接线6221彼此电连接,第二连接线6221与像素驱动电路中的晶体管的漏极电连接,以将像素驱动电路产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0235] 在具体实施时,在本公开实施例中,如图3a至图4以及图8b与图8c所示,各第二个第二颜色子像素022中,主体部分4122和辅助部分4222相互电连接,辅助部分4222通过第一过孔310与第一连接线2222相互电连接,第一连接线2222通过第二过孔520与第二连接线6222彼此电连接,第二连接线6222与像素驱动电路中的晶体管的漏极电连接,以将像素驱动电路产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0236] 可选地,如图3a至图4以及图8a至图8c所示,各第二颜色子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠。示例性地,如图3a至图4以及图8a与图8c所示,第一个第二颜色子像素021中,主体部分4121在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第一个第二颜色子像素021中的主体部分4121不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分4121出现不平整的情况,从而可以改善显示面板的色偏现象。

[0237] 示例性地,如图3a至图4以及图8a与图8c所示,第二个第二颜色子像素021中,主体部分4122在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第二个第二颜色子像素022中的主体部分4122不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分4122出现不平整的情况,从而可以改善显示面板的色偏现象。

[0238] 在具体实施时,在本公开实施例中,如图3a至图4所示,第二颜色子像素对020包括第一个第二颜色子像素021和第二个第二颜色子像素022;其中,同一重复单元001中,第一个第二颜色子像素021的第一过孔310位于该第一个第二颜色子像素021背离第三颜色子像素030一侧。并且,同一重复单元001中,第二个第二颜色子像素022的第一过孔310位于该第二个第二颜色子像素022背离第三颜色子像素030一侧。

[0239] 在具体实施时,在本公开实施例中,如图3a至图4所示,针对同一重复单元001中的

第一颜色子像素010和第一个第二颜色子像素021,以及针对与上述同一重复单元001中的第一颜色子像素010和第一个第二颜色子像素021均最近邻的第三颜色子像素030,第一个第二颜色子像素021的第一过孔310位于该第一颜色子像素010与该第三颜色子像素030之间的间隙中。并且,针对同一重复单元001中的第一颜色子像素010和第二个第二颜色子像素022,以及针对与上述同一重复单元001中的第一颜色子像素010和第二个第二颜色子像素022均最近邻的第三颜色子像素030,该第二个第二颜色子像素022的第一过孔310位于该第一颜色子像素010与该第三颜色子像素030之间的间隙中。

[0240] 在具体实施时,在本公开实施例中,如图3a至图4所示,针对同一重复单元001中的第一颜色子像素010和第一个第二颜色子像素021,以及针对与同一重复单元001中的第一颜色子像素010和第一个第二颜色子像素021均最近邻的第三颜色子像素030,第一个第二颜色子像素021的第二过孔520位于该第一颜色子像素010与该第三颜色子像素030之间的间隙中。并且,针对同一重复单元001中的第一颜色子像素010和第二个第二颜色子像素022,以及针对与同一重复单元001中的第一颜色子像素010和第二个第二颜色子像素022均最近邻的第三颜色子像素030,第二个第二颜色子像素022的第二过孔520位于第一颜色子像素010与第三颜色子像素030之间的间隙中。

[0241] 在具体实施时,在本公开实施例中,如图3a至图4所示,同种颜色子像素中的第一过孔310位于该颜色子像素的同一侧。示例性地,第一颜色子像素010的第一过孔310位于所在的第一颜色子像素010的同一侧。第二颜色子像素021、022的第一过孔310位于所在的第二颜色子像素021、022的同一侧。第三颜色子像素030的第一过孔310位于所在的第三颜色子像素030的同一侧。

[0242] 在具体实施时,在本公开实施例中,如图3a至图4所示,同一重复单元001中,第一个第二颜色子像素021的第一过孔310和第二过孔520靠近第一颜色子像素010的一侧设置,第二个第二颜色子像素022的第一过孔310和第二过孔520靠近第一颜色子像素010的另一侧设置。即第一个第二颜色子像素021的第一过孔310和第二个第二颜色子像素022的第一过孔310分别位于第一颜色子像素010的两侧。第一个第二颜色子像素021的第二过孔520和第二个第二颜色子像素022的第二过孔520分别位于第一颜色子像素010的两侧。示例性地,同一重复单元001中,第一个第二颜色子像素021的第一过孔310和第二过孔520可以设置于该重复单元001中的第一颜色子像素010中的主体部分411以及与该主体部分411左侧相邻的第三颜色子像素030中的主体部分413之间。并且,同一重复单元001中,第二个第二颜色子像素022的第一过孔310和第二过孔520可以设置于该重复单元001中的第一颜色子像素010中的主体部分411以及与该主体部分411右侧相邻的第三颜色子像素030中的主体部分413之间。

[0243] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,第一个第二颜色子像素021中,可以使第二过孔520位于第一过孔310背离主体部分412一侧。当然,本公开实施例包括但不限于此。

[0244] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,第一个第二颜色子像素021中,可以使第一过孔310和第二过孔520沿第二方向F2排列于同一直线上。当然,本公开实施例包括但不限于此。

[0245] 可选地,在具体实施时,在本公开实施例中,如图3b所示,第一个第二颜色子像素

021中,第一过孔310相对第二过孔520远离像素驱动电路中的驱动晶体管设置。当然,本公开实施例包括但不限于此。

[0246] 可选地,在具体实施时,在本公开实施例中,如图3b与图8c所示,第一个第二颜色子像素021中,第四过孔710在基板100的正投影与第一过孔310在基板100的正投影交叠。当然,本公开实施例包括但不限于此。

[0247] 可选地,在具体实施时,在本公开实施例中,如图3b与图8c所示,第一个第二颜色子像素021中,第一过孔310在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠,且第二过孔520在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影交叠,以及第四过孔710在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠。当然,本公开实施例包括但不限于此。

[0248] 可选地,在具体实施时,在本公开实施例中,如图3a至图4以及图8b与图8c所示,第二个第二颜色子像素022中,可以使第二过孔520位于第一过孔310背离主体部分4122一侧。当然,本公开实施例包括但不限于此。

[0249] 可选地,在具体实施时,在本公开实施例中,如图3a至图4以及图8b与图8c所示,第二个第二颜色子像素022中,可以使第一过孔310和第二过孔520沿第二方向F2排列于同一直线上。当然,本公开实施例包括但不限于此。

[0250] 可选地,在具体实施时,在本公开实施例中,如图3b所示,第二个第二颜色子像素022中,第一过孔310相对第二过孔520远离像素驱动电路中的驱动晶体管设置。当然,本公开实施例包括但不限于此。

[0251] 可选地,在具体实施时,在本公开实施例中,如图3b与图8c所示,第二个第二颜色子像素022中,第四过孔710在基板100的正投影与第一过孔310在基板100的正投影交叠。当然,本公开实施例包括但不限于此。

[0252] 可选地,在具体实施时,在本公开实施例中,如图3b与图8c所示,第二个第二颜色子像素022中,第一过孔310在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠,且第二过孔520在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影交叠,以及第四过孔710在基板100的正投影与驱动电路电连接的发光控制信号线(即本行的第一发光控制信号线EM1a或第二发光控制信号线EM2a)在基板100的正投影不交叠。当然,本公开实施例包括但不限于此。

[0253] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,同一重复单元001中,第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310、第一颜色子像素010的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1顺序排列于同一第一子折线Z1上。示例性地,第二列重复单元组的一个重复单元001中,第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310、第一颜色子像素010的第一过孔310以及第二个第二颜色子像素022的第一过孔310,可以使这三个第一过孔310沿第一方向

F1的箭头所指的方向顺序排列于第一子折线Z1上,从而可以降低制备这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0254] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,针对一个重复单元组中的第一颜色子像素010和相邻重复单元组中且与第一颜色子像素010最近邻的第三颜色子像素030,第一颜色子像素010的第一过孔310和第三颜色子像素030的第一过孔310沿第三方向排列于同一第二子折线Z2上;其中,第三方向与第一方向交叉且不垂直。

[0255] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,折线可以包括:第一子折线Z1和第二子折线Z2;不同列中的相邻的两个重复单元001中,第一个重复单元中的第三颜色子像素030的第一过孔310与第二个重复单元中的第一个第二颜色子像素021的第一过孔310、第一颜色子像素010的第一过孔310以及第二个第二颜色子像素022的第一过孔310依次顺序排列于该折线上。也就是说,不同列中的相邻的两个重复单元001中,第一个重复单元中的第三颜色子像素030的第一过孔310与第二个重复单元中的第一个第二颜色子像素021的第一过孔310、第一颜色子像素010的第一过孔310以及第二个第二颜色子像素022的第一过孔310重复排列。这样也可以降低制备这些第一过孔310时使用的掩膜版(Mask)的设计难度。

[0256] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,同一重复单元001中的第三颜色子像素030的第一过孔310和第一颜色子像素010的第一过孔310沿第二方向F2排列于同一直线上。这样也可以降低制备这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0257] 可选地,在具体实施时,在本公开实施例中,如图3a至图4所示,不同列且相邻的两个重复单元001中,一个重复单元001中的第一个第二颜色子像素021的第一过孔310与另一个重复单元001中的第二个第二颜色子像素022的第一过孔310沿第二方向F2排列于同一直线上。这样也可以降低制备这些第一过孔310时使用的掩膜版(Mask)的设计难度。

[0258] 在具体实施时,在本公开实施例中,如图3a至图4所示,奇数列重复单元组中的第三颜色子像素030的第二过孔520与偶数列重复单元组中的第一颜色子像素010的第一过孔310、第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。示例性地,第一列和第三列重复单元组中的第三颜色子像素030的第二过孔520与第二列重复单元组中的第一颜色子像素010的第一过孔310、第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。

[0259] 在具体实施时,在本公开实施例中,如图3a至图4所示,奇数类重复单元组中,同一行重复单元001中的第一颜色子像素010的第一过孔310、第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0260] 在具体实施时,在本公开实施例中,如图3a至图4所示,奇数类重复单元组中,同一行重复单元001中的第三颜色子像素030的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0261] 在具体实施时,在本公开实施例中,如图3a至图4所示,偶数类重复单元组中,同一行重复单元001中的第一颜色子像素010的第一过孔310、第二颜色子像素020中的第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0262] 在具体实施时,在本公开实施例中,如图3a至图4所示,偶数类重复单元组中,同一行重复单元001中的第三颜色子像素030的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0263] 在具体实施时,在本公开实施例中,如图3a至图4所示,沿第一方向F1上的相邻的两个第一过孔310之间的间距可以大致相同。当然,本公开实施例包括但不限于此。

[0264] 在具体实施时,在本公开实施例中,如图3a至图4所示,沿第二方向F2上的相邻的两个第一过孔310之间的间距可以大致相同。当然,本公开实施例包括但不限于此。

[0265] 在具体实施时,在本公开实施例中,如图3a至图4所示,沿第一方向F1上的相邻的两个第二过孔520之间的间距可以大致相同。当然,本公开实施例包括但不限于此。

[0266] 在具体实施时,在本公开实施例中,如图3a至图4所示,沿第二方向F2上的相邻的两个第二过孔520之间的间距可以大致相同。当然,本公开实施例包括但不限于此。

[0267] 基于同一发明构思,本公开实施例还提供了另一些电致发光显示面板,如图9a至图15所示,其针对上述实施例中的部分实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处,其相同之处在此不作赘述。

[0268] 在具体实施时,在本公开实施例中,如图9a至图15所示,可以包括多个重复单元001,各重复单元001包括多个子像素,各子像素可以包括:位于基板100上方的第一导电层200,位于第一导电层200上方的第一绝缘层300,位于第一绝缘层300上的阳极400。第一绝缘层300包括第一过孔310,第一过孔310暴露第一导电层200的一部分。阳极400包括相互电连接的主体部分410和辅助部分420,辅助部分420通过第一过孔310与第一导电层200电连接。其中,至少一个子像素中,主体部分410在基板100的正投影与第一过孔310在基板100的正投影不交叠。并且,至少一个子像素中,主体部分410在第一方向F1的尺寸大于在第二方向F2的尺寸,且至少一个子像素中,第一过孔310与主体部分410在第二方向F2上排布;其中,第一方向F1与第二方向F2不同。

[0269] 本公开实施例提供的电致发光显示面板,通过使阳极包括相互电连接的主体部分和辅助部分,采用辅助部分通过第一过孔与第一导电层电连接,以使阳极通过第一导电层与像素驱动电路相互电连接。并且,由于至少一个子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠,可以使该子像素中的第一过孔进行避让,以使该子像素中阳极的主体部分不受第一过孔的深度影响,从而避免阳极的主体部分出现凹陷,以避免由于第一过孔导致的阳极不平整的情况出现,进而改善显示面板的色偏现象。

[0270] 在具体实施时,在本公开实施例中,如图9a、图9b、图11、图12所示,第一导电层200可以包括:相互间隔设置的第一电源线210、第一连接线220以及数据线230。其中,各子像素中,辅助部分420通过第一过孔310与第一连接线220电连接。第一连接线220与像素驱动电路中的晶体管的漏极电连接,以实现信号的传输。需要说明的是,上述仅是以第三颜色子像

素030为例进行说明,其余子像素中的设置以此类推,在此不作赘述。

[0271] 进一步地,在具体实施时,在本公开实施例中,如图9a与图9b、图11、图12所示,第一导电层200还可以包括:分别与第一电源线210、第一连接线220以及数据线230间隔设置的桥接线240。该桥接线被配置为使像素驱动电路中的部分晶体管的栅极、源极以及漏极中的两个极进行电连接。并且桥接线的设置方式可以与相关技术中的设置方式基本相同,在此不作赘述。

[0272] 示例性地,第一导电层200例如可以为上述的源漏极金属层0340。第一电源线210例如可以为上述的第一电源信号线VDD1,数据线230例如可以为上述的数据线Vd,第一连接线220例如可以为上述的连接部343a,桥接线240例如可以为上述的连接部341a、342a中的至少一个。也就是说,本实施例与上述实施例相比,未设置辅助金属层0350,而其中过孔和绝缘层以及其余膜层的对应关系可以参见上述有源半导体层0310、栅导电层0320、参考导电层0330的实施,在此不作赘述。

[0273] 在具体实施时,在本公开实施例中,如图12所示,各子像素还可以包括位于阳极400背离基板100一侧的像素界定层80,位于阳极400背离基板100一侧的发光层50,以及位于阳极背离发光层50一侧的阴极60。其中,像素限定层80具有开口,且开口暴露阳极400的主体部分410的至少部分区域,发光层50位于开口内且与开口暴露的主体部分410的区域接触,则开口中的发光层50所处的区域用于发光,从而可以通过开口限定出有效发光区90。需要说明的是,上述各子像素的有效发光区90的实施方式可以参见上述实施例,在此不作赘述。

[0274] 在具体实施时,第一电源线可以被配置为传输驱动电压的电源线。数据线可以被配置为传输数据电压的信号线。在本公开实施例中,如图9a、图9b与图11所示,第一电源线210和数据线230沿第一方向F1排列且沿第二方向F2延伸;并且第一方向F1与第二方向F2不同。示例性地,第一方向F1与第二方向F2垂直。示例性地,第一方向F1可以为显示面板的行方向,即栅线延伸的方向,第二方向F2可以为显示面板的列方向,即数据线延伸的方向。当然,本公开实施例包括但不限于此。

[0275] 一般在显示领域,一个像素通常包括多个可分别显示单色(例如红色、绿色或蓝色)的子像素,通过控制不同颜色的子像素的比例以实现显示不同的颜色,因此上述子像素可以为单色子像素。在具体实施时,在本公开实施例中,如图9a至图10所示,多个重复单元001中的每个可以包括:沿第二方向F2排列的一个第一颜色子像素010、一个第二颜色子像素对020以及一个第三颜色子像素030。其中,第二颜色子像素对020可以包括沿第一方向F1排列的两个第二颜色子像素021、022。其中,第一颜色子像素010被配置为发第一颜色的光,第二颜色子像素021、022被配置为发第二颜色的光,第三颜色子像素被配置为发第三颜色的光。在一些示例中,第一颜色、第二颜色以及第三颜色可以从红色、绿色以及蓝色中进行选取。例如,第一颜色为红色、第二颜色为绿色、第三颜色为蓝色。由此,该重复单元001为红绿蓝子像素的排列结构。当然,本公开实施例包括但不限于此。上述的第一颜色、第二颜色和第三颜色还可为其他颜色。需要说明的是,上述各子像素的排列方式可以参见上述实施方式,在此不作赘述。

[0276] 在具体实施时,在本公开实施例中,如图9a至图10所示,多个重复单元001沿第二方向F2排列形成重复单元组,重复单元组沿第一方向F1排列,且相邻两个重复单元组中的

重复单元001错位排列。示例性地,相邻两个重复单元组中的重复单元001相差 $1/2$ 个重复单元001的尺寸。需要说明的是,上述的一个重复单元001的尺寸可以为:第二方向F2上相邻两个重复单元001中的相同颜色子像素的中心之间的距离。例如上述的一个重复单元001的尺寸可以为:第二方向F2上相邻两个重复单元001中的第一颜色子像素010的中心之间的距离。

[0277] 在具体实施时,在本公开实施例中,如图9a至图10所示,第一颜色子像素010的主体部分411在第二方向F2上的尺寸小于第三颜色子像素030的主体部分413在第二方向F2上的尺寸。并且,第一颜色子像素010的主体部分411在第一方向F1上的尺寸大于第三颜色子像素030的主体部分413在第一方向F1上的尺寸。示例性地,第三颜色子像素030的主体部分413在第二方向F2上的尺寸小于第三颜色子像素030的主体部分413在第一方向F1上的尺寸,并且第一颜色子像素010的主体部分411在第二方向F2上的尺寸小于第一颜色子像素010的主体部分411在第一方向F1上的尺寸。当然,本公开实施例包括但不限于此,上述的各尺寸之间的关系还可为其他形式。

[0278] 在具体实施时,如图9a至图11所示,以相邻的一条第一电源线210和一条数据线230为一个信号线组,在本公开实施例中,第三颜色子像素030中,主体部分413在基板100的正投影覆盖两个信号线组在基板100的正投影。并且,与主体部分413在基板100的正投影交叠的两个信号线组平行设置于主体部分413的中心的两侧。示例性地,第三颜色子像素030中,主体部分413在基板100的正投影覆盖两条第一电源线210和两条数据线230在基板100的正投影。并且,一条第一电源线210和一条数据线230平行设置于主体部分413一侧,另一条第一电源线210和另一条数据线230平行设置于主体部分413另一侧。

[0279] 进一步地,在具体实施时,在本公开实施例中,如图9a至图11所示,第三颜色子像素030中,主体部分413在基板100的正投影与两条桥接线240在基板100的正投影至少部分交叠。示例性地,主体部分413在基板100的正投影覆盖一条桥接线240在基板100的正投影交叠,并且,主体部分413在基板100的正投影与另一条桥接线240在基板100的正投影的边缘交叠。

[0280] 在具体实施时,如图9a至图11所示,第一颜色子像素010中,主体部分411在基板100的正投影覆盖两个信号线组在基板100的正投影。并且,与主体部分411在基板100的正投影交叠的两个信号线组平行设置于主体部分411两侧。示例性地,第一颜色子像素010中,主体部分411在基板100的正投影覆盖两条第一电源线210和两条数据线230在基板100的正投影。并且,一条第一电源线210和一条数据线230平行设置于主体部分411一侧,另一条第一电源线210和另一条数据线230平行设置于主体部分411另一侧。

[0281] 进一步地,在具体实施时,在本公开实施例中,如图9a至图11所示,第一颜色子像素010中,主体部分411在基板100的正投影与一条桥接线240在基板100的正投影交叠。示例性地,主体部分411在基板100的正投影与一条桥接线240在基板100的正投影的边缘交叠。

[0282] 在具体实施时,如图9a至图11所示,第二颜色子像素中,主体部分在基板100的正投影与一个信号线组在基板100的正投影交叠。并且,同一第二颜色子像素对020中,与两个第二颜色子像素的主体部分在基板100的正投影交叠的信号线组相邻设置。示例性地,第二颜色子像素对020可以包括第一个第二颜色子像素021和第二个第二颜色子像素022。其中,第一个第二颜色子像素021中,主体部分4121在基板100的正投影与一条第一电源线210与

一条数据线220在基板100的正投影交叠。第二个第二颜色子像素022中,主体部分4122在基板100的正投影与另一条第一电源线210与另一条数据线220在基板100的正投影交叠。

[0283] 进一步地,在具体实施时,如图9a至图11所示,第一个第二颜色子像素021中的主体部分4121在基板100的正投影还可以与一条桥接线240在基板100的正投影的边缘交叠。

[0284] 进一步地,在具体实施时,如图9a至图11所示,第二个第二颜色子像素022中的主体部分4122在基板100的正投影还可以与两条桥接线240在基板100的正投影的边缘交叠。

[0285] 在具体实施时,在本公开实施例中,如图9a、图9b、图12以及图16所示,各第三颜色子像素030中,主体部分413和辅助部分423相互电连接,辅助部分423通过第一过孔310与第一连接线223相互电连接,第一连接线223与像素驱动电路20中的晶体管的漏极电连接,以将像素驱动电路20产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0286] 在具体实施时,在本公开实施例中,如图9a、图9b、图12以及图16所示,各第三颜色子像素030中,主体部分413在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第三颜色子像素030中的主体部分413不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分413出现不平整的情况,从而可以改善显示面板的色偏现象。

[0287] 可选地,第一绝缘层可以被配置为平坦层,从而使得位于第一绝缘层上的主体部分可以具有较高的平坦度。

[0288] 在具体实施时,在本公开实施例中,如图9a至图10、图12以及图16所示,第三颜色子像素030中,主体部分413可以为轴对称图形,并且第一过孔310可以位于主体部分413沿第二方向F2的对称轴上。示例性地,第三颜色子像素030中的主体部分413可以具有沿第二方向F2的第一对称轴。示例性地,第三颜色子像素030中的主体部分413的形状大致为六边形或椭圆形,六边形的长对称轴或椭圆形的长轴与第一方向F1大致平行,六边形的短对称轴或椭圆形的短轴与第二方向F2大致平行,则可以将六边形的短对称轴或椭圆形的短轴作为第一对称轴。示例性地,可以使第三颜色子像素030中的第一过孔310关于第一对称轴大致呈轴对称设置。也可以使第三颜色子像素030中的第一过孔310仅是与第一对称轴相交,并不是关于第一对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第三颜色子像素030中的第一过孔310的实施方式,在此不作限定。

[0289] 在具体实施时,在本公开实施例中,如图9a、图9b、图13以及图16所示,各第一颜色子像素010中,主体部分411和辅助部分421相互电连接,辅助部分421通过第一过孔310与第一连接线221相互电连接,第一连接线221与像素驱动电路20中的晶体管的漏极电连接,以将像素驱动电路20产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0290] 在具体实施时,在本公开实施例中,如图9a、图9b、图13以及图16所示,各第一颜色子像素010中,主体部分411在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第一颜色子像素010中的主体部分411不受第一过孔310的影响,以避免由于第一过孔导致的主体部分411出现不平整的情况,从而可以改善显示面板的色偏现象。

[0291] 在具体实施时,在本公开实施例中,如图9a、图9b、图10所示,第一颜色子像素010中,主体部分411可以为轴对称图形,并且第一过孔310可以位于主体部分411沿第二方向F2的对称轴上。示例性地,第一颜色子像素010中的主体部分411可以具有沿第二方向F2的第

二对称轴。示例性地,第一颜色子像素010中的主体部分411的形状大致为六边形或椭圆形,六边形的长对称轴或椭圆形的长轴与第一方向F1大致平行,六边形的短对称轴或椭圆形的短轴与第二方向F2大致平行,则可以将六边形的短对称轴或椭圆形的短轴作为第二对称轴。示例性地,可以使第一颜色子像素010中的第一过孔310关于第二对称轴大致呈轴对称设置。也可以使第一颜色子像素010中的第一过孔310仅是与第二对称轴相交,并不是关于第二对称轴大致呈轴对称设置。当然,在实际应用中,可以根据实际应用环境来设计确定第一颜色子像素010中的第一过孔310的实施方式,在此不作限定。

[0292] 在具体实施时,在本公开实施例中,如图9a、图9b、图10、图14与图17所示,各第一个第二颜色子像素021中,主体部分4121和辅助部分4221相互电连接,辅助部分4221通过第一过孔310与第一连接线2221相互电连接,第一连接线2221与像素驱动电路20中的晶体管的漏极电连接,以将像素驱动电路20产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0293] 在具体实施时,在本公开实施例中,如图9a、图9b、图10、图15与图17所示,各第二个第二颜色子像素022中,主体部分4122和辅助部分4222相互电连接,辅助部分4222通过第一过孔310与第一连接线2222相互电连接,第一连接线2222与像素驱动电路20中的晶体管的漏极电连接,以将像素驱动电路20产生的电信号输入阳极400,并且还通过对阴极60加载相应的电压,以驱动发光层50发光。

[0294] 可选地,如图9a、图9b、图10、图14至图17所示,各第二颜色子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠。示例性地,如图9a、图9b、图10、图14与图17所示,第一个第二颜色子像素021中,主体部分4121在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第一个第二颜色子像素021中的主体部分4121不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分4121出现不平整的情况,从而可以改善显示面板的色偏现象。

[0295] 示例性地,如图9a、图9b、图10、图15与图17所示,第二个第二颜色子像素021中,主体部分4122在基板100的正投影与第一过孔310在基板100的正投影不交叠。这样可以使各第二个第二颜色子像素022中的主体部分4122不受第一过孔310的影响,以避免由于第一过孔310导致的主体部分4122出现不平整的情况,从而可以改善显示面板的色偏现象。

[0296] 在具体实施时,在本公开实施例中,如图9a至图10所示,同一重复单元001中,第一个第二颜色子像素021的第一过孔310靠近第一颜色子像素010的一侧设置,第二个第二颜色子像素022的第一过孔310靠近第一颜色子像素010的另一侧设置。即第一个第二颜色子像素021的第一过孔310和第二个第二颜色子像素022的第一过孔310分别位于第一颜色子像素010的两侧。示例性地,同一重复单元001中,第一个第二颜色子像素021的第一过孔310可以设置于该重复单元001中的第一颜色子像素010中的主体部分411以及与该主体部分411左侧相邻的第三颜色子像素030中的主体部分413之间。并且,同一重复单元001中,第二个第二颜色子像素022的第一过孔310可以设置于该重复单元001中的第一颜色子像素010中的主体部分411以及与该主体部分411右侧相邻的第三颜色子像素030中的主体部分413之间。

[0297] 可选地,在具体实施时,在本公开实施例中,如图9a至图10所示,同一重复单元001中,第一颜色子像素010的第一过孔310、第二颜色子像素对020中的第一个第二颜色子像素

021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。示例性地,第二列重复单元组的一个重复单元001中,第一颜色子像素010的第一过孔310、第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310,可以使这三个第一过孔310沿第一方向F1排列于同一直线上,从而可以降低制备这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0298] 可选地,在具体实施时,在本公开实施例中,如图9a至图10所示,同一重复单元001中的第三颜色子像素030的第一过孔310和第一颜色子像素010的第一过孔310沿第二方向F2排列于同一直线上。这样也可以降低制备这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0299] 可选地,在具体实施时,在本公开实施例中,如图9a至图10所示,同一重复单元组中,第三颜色子像素030的第一过孔310和第一颜色子像素010的第一过孔310沿第二方向F2排列于同一直线上。并且,同一重复单元组中,各第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310沿第二方向F2排列于同一直线上。以及同一重复单元组中,各第二颜色子像素对020中的第二个第二颜色子像素022的第一过孔310沿第二方向F2排列于同一直线上。这样也可以降低制备这些第一过孔310时使用的掩膜版(Mask)的设计难度。

[0300] 在具体实施时,在本公开实施例中,如图9a至图10所示,奇数类重复单元组中,同一行重复单元001中的第一颜色子像素010的第一过孔310、第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0301] 在具体实施时,在本公开实施例中,如图9a至图10所示,奇数类重复单元组中,同一行重复单元001中的第三颜色子像素030的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0302] 在具体实施时,在本公开实施例中,如图9a至图10所示,偶数类重复单元组中,同一行重复单元001中的第一颜色子像素010的第一过孔310、第二颜色子像素对020中的第一个第二颜色子像素021的第一过孔310以及第二个第二颜色子像素022的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0303] 在具体实施时,在本公开实施例中,如图9a至图10所示,偶数类重复单元组中,同一行重复单元001中的第三颜色子像素030的第一过孔310沿第一方向F1排列于同一直线上。这样也可以降低制备显示面板中的这三个第一过孔310时使用的掩膜版(Mask)的设计难度。

[0304] 并且,需要说明的是,本实施例中的第一过孔的实施方式也可以参见上述实施例中第一过孔的实施方式,在此不作赘述。

[0305] 需要说明的是,由于工艺条件的限制或其他因素,上述各特征中的相同并不能完全相同,可能会有一些偏差,因此上述各特征之间的相同关系只要大致满足上述条件即可,均属于本发明的保护范围。例如,上述相同可以是在误差允许范围之内所允许的相同。

[0306] 并且,由于工艺条件的限制或其他因素,也并不能使上述不同过孔完全沿第一方

向或第二方向排列于一条直线上,可能会有一些偏差,因此上述排列于一条直线上的关系只要大致满足上述条件即可,均属于本发明的保护范围。

[0307] 基于同一发明构思,本公开实施例还提供了显示装置,包括本公开实施例提供的上述电致发光显示面板。该显示装置解决问题的原理与前述电致发光显示面板相似,因此该显示装置的实施可以参见前述电致发光显示面板的实施,重复之处在此不再赘述。

[0308] 在具体实施时,在本公开实施例中,显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本公开的限制。

[0309] 本公开实施例提供的电致发光显示面板及显示装置,通过使阳极包括相互电连接的主体部分和辅助部分,采用辅助部分通过第一过孔与第一导电层电连接,以使阳极通过第一导电层与像素驱动电路相互电连接。并且,由于至少一个子像素中,主体部分在基板的正投影与第一过孔在基板的正投影不交叠,可以使该子像素中的第一过孔进行避让,以使该子像素中阳极的主体部分不受第一过孔的深度影响,从而避免阳极的主体部分出现凹陷,以避免由于第一过孔导致的阳极不平整的情况出现,进而改善显示面板的色偏现象。

[0310] 显然,本领域的技术人员可以对本公开实施例进行各种改动和变型而不脱离本公开实施例的精神和范围。这样,倘若本公开实施例的这些修改和变型属于本公开权利要求及其等同技术的范围之内,则本公开也意图包含这些改动和变型在内。

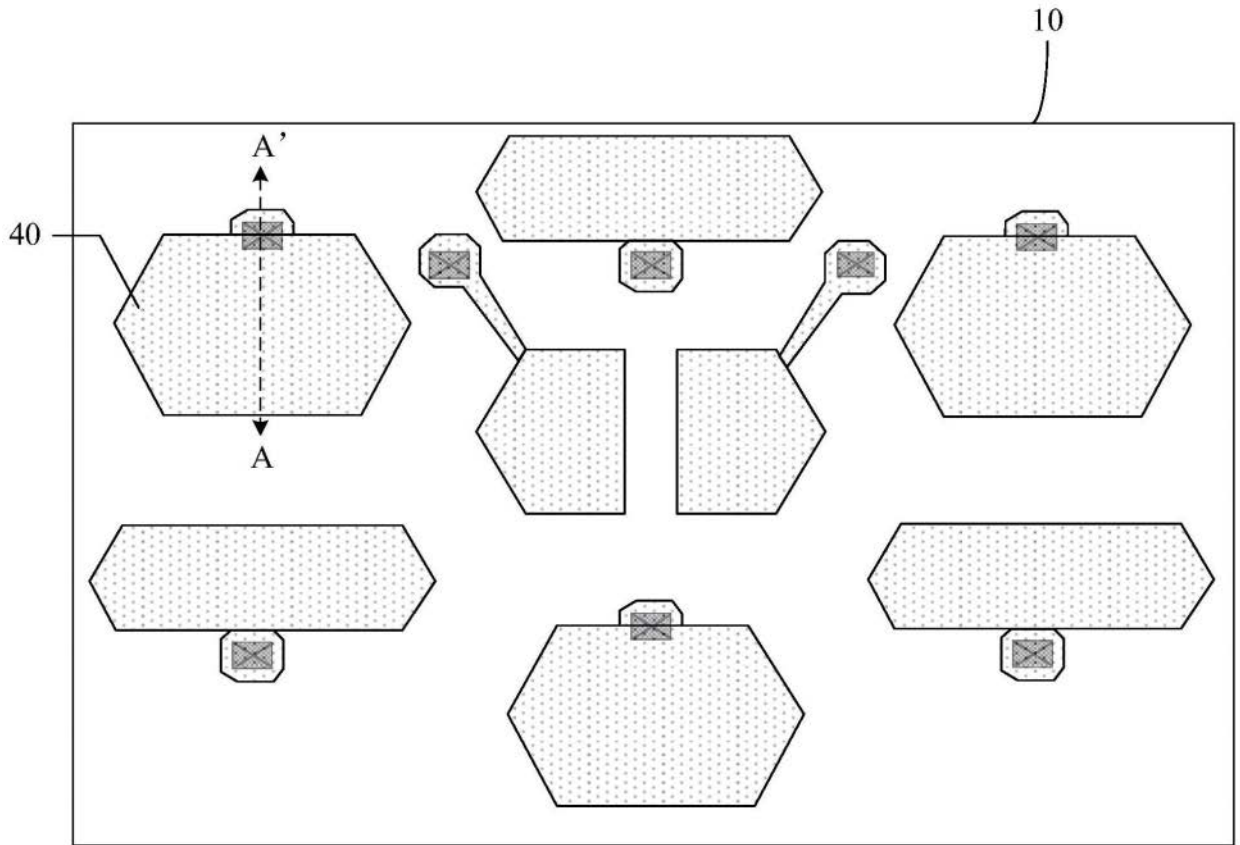


图1a

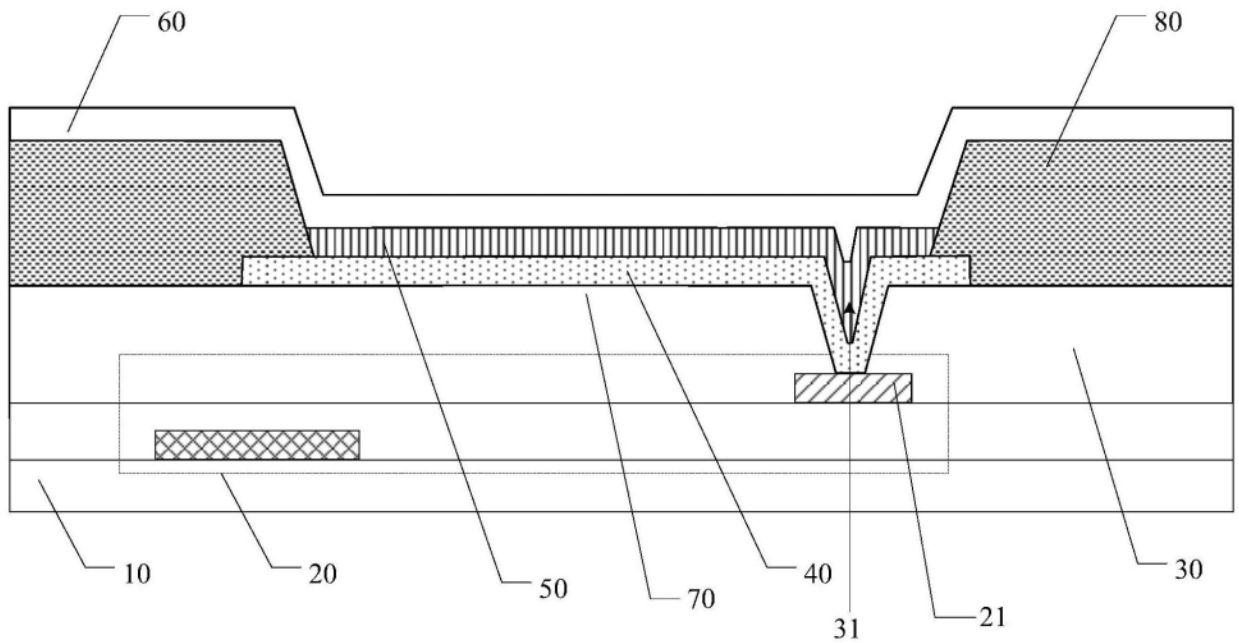


图1b

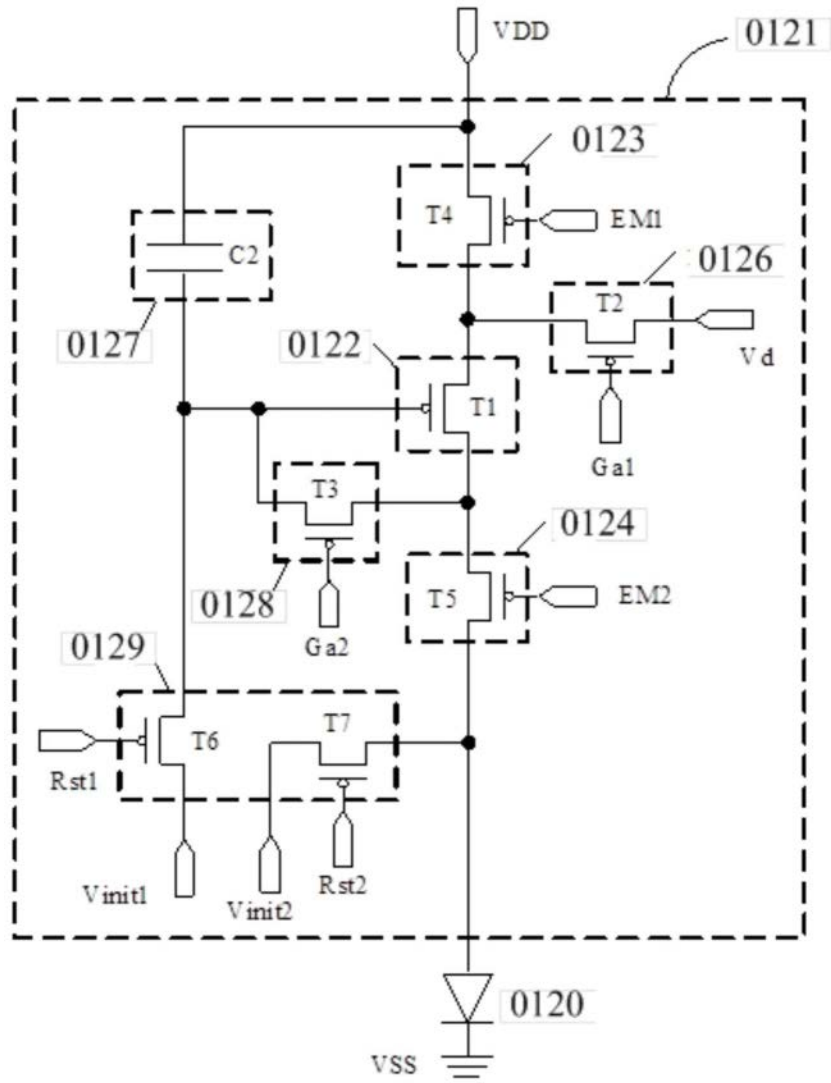


图2a

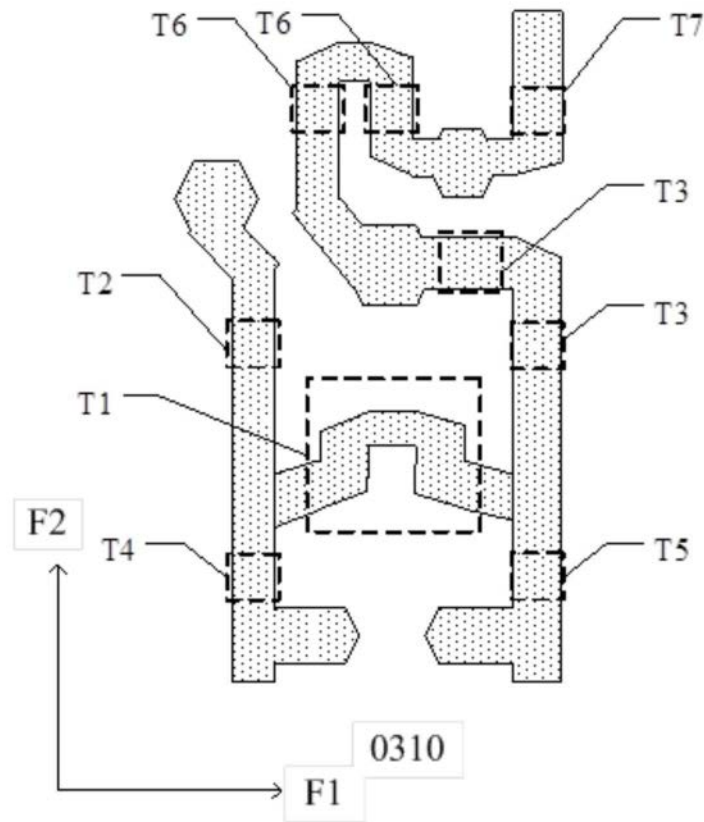


图2b

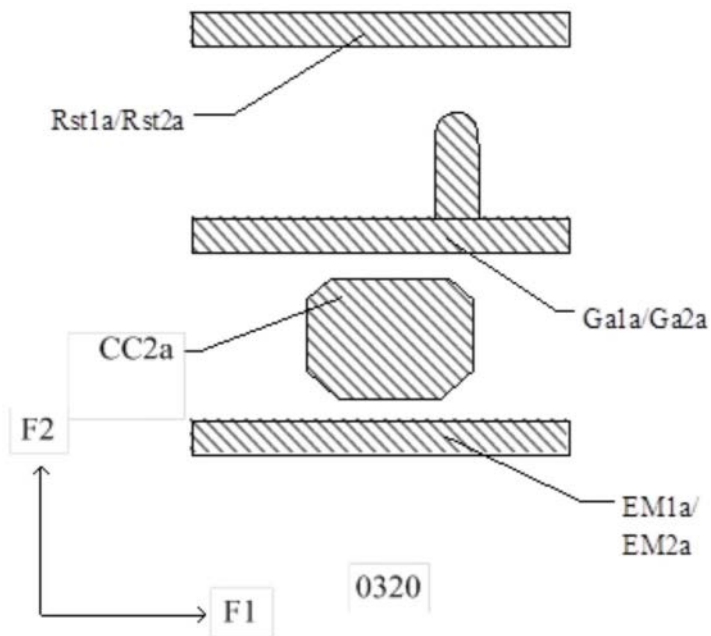


图2c

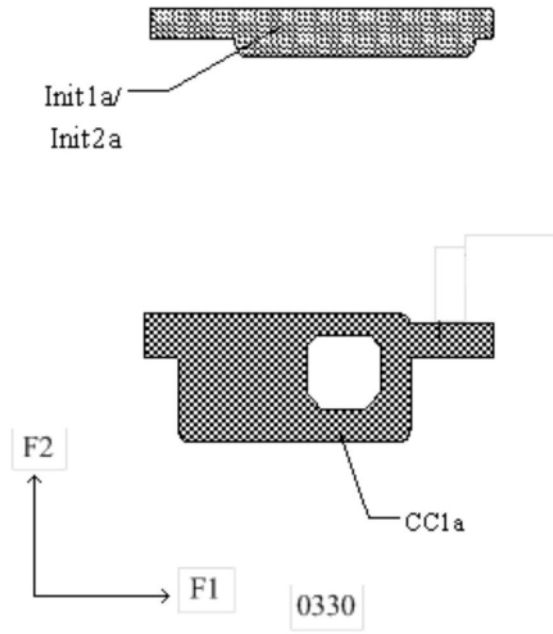


图2d

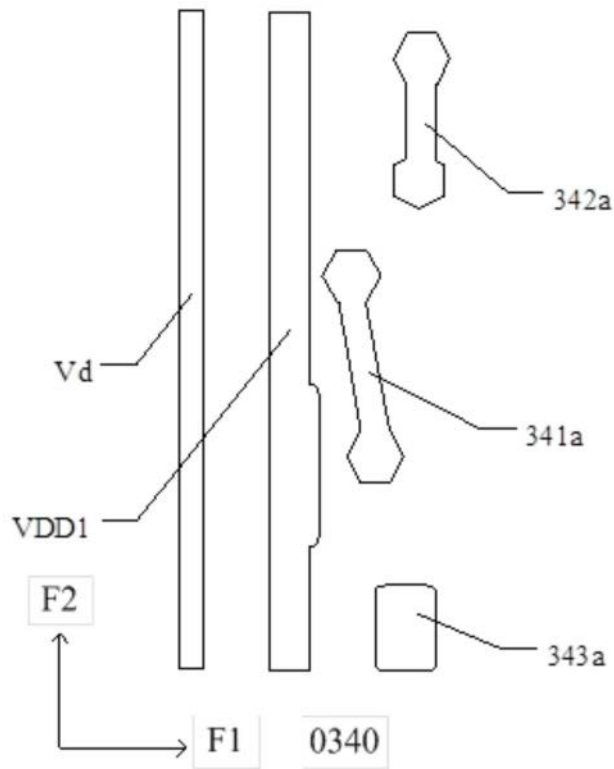


图2e

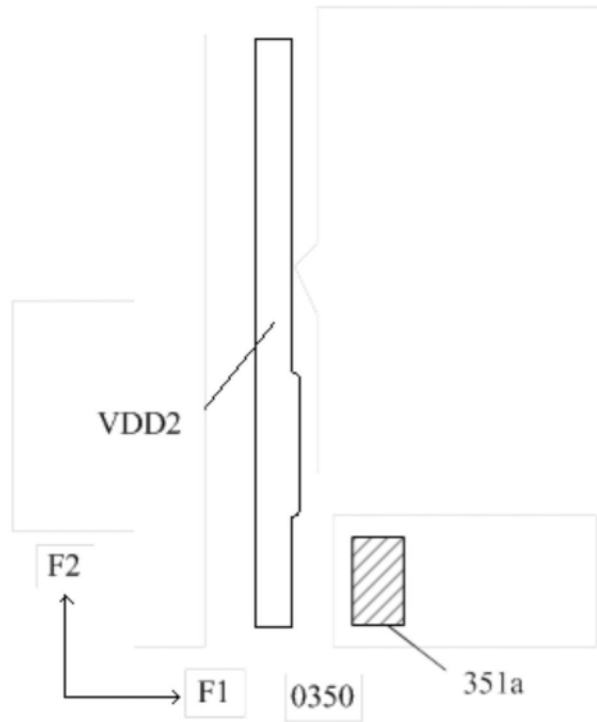


图2f

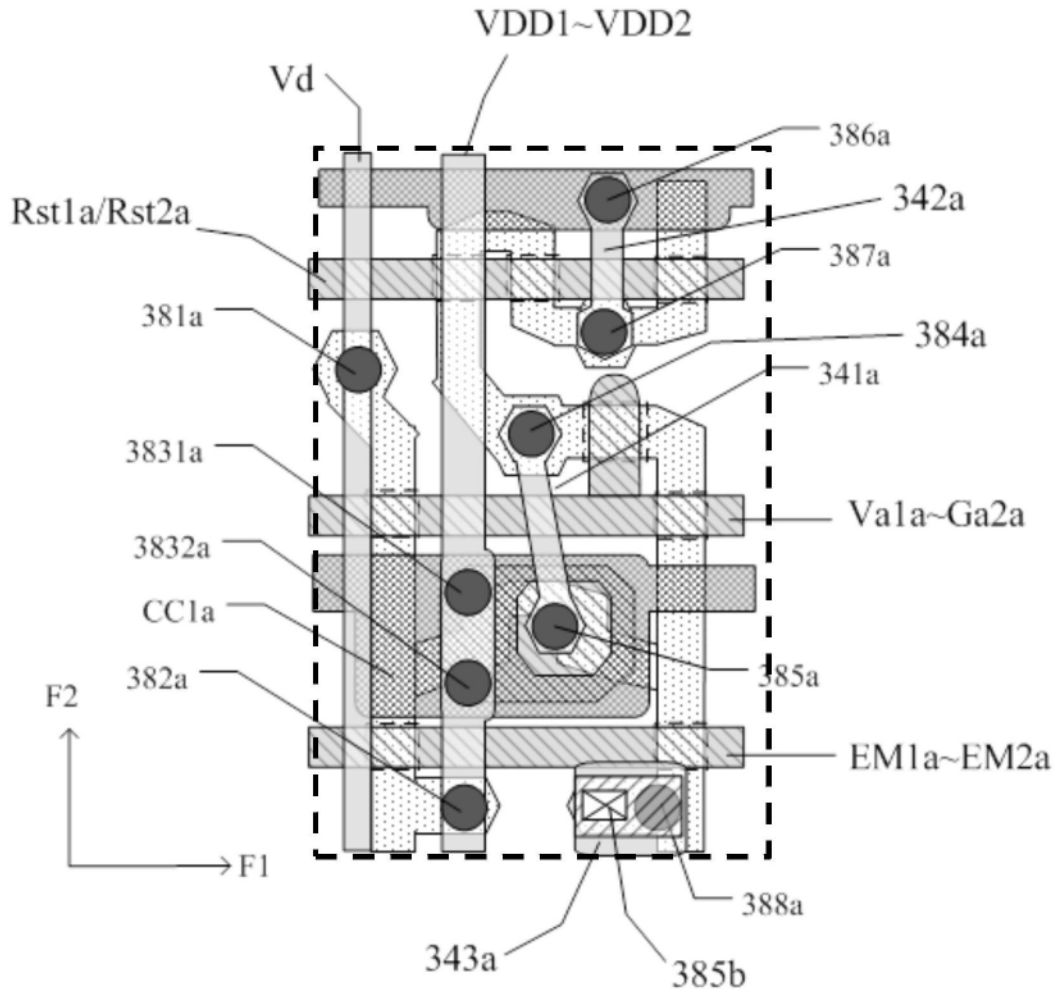


图2g

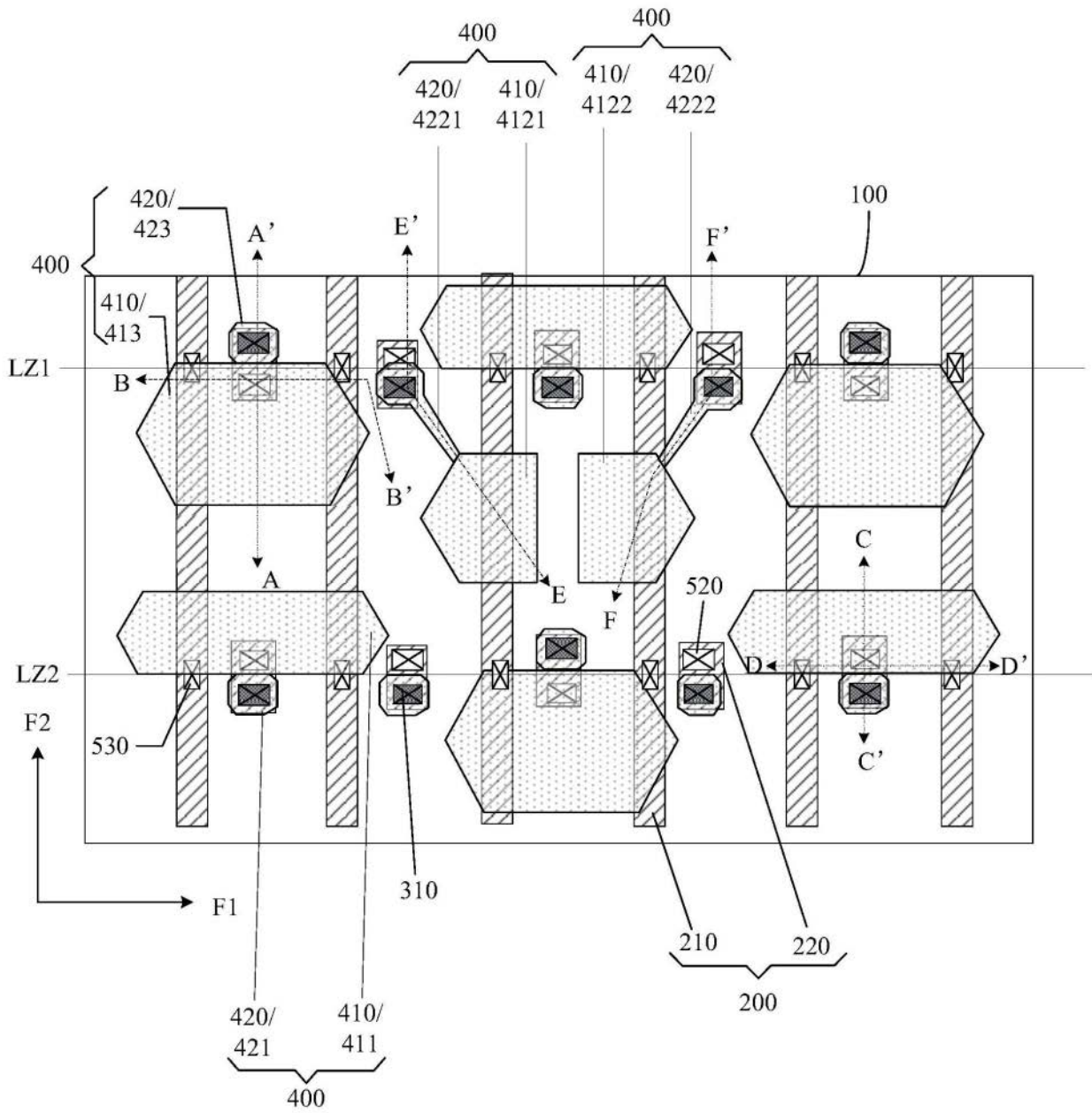


图3a

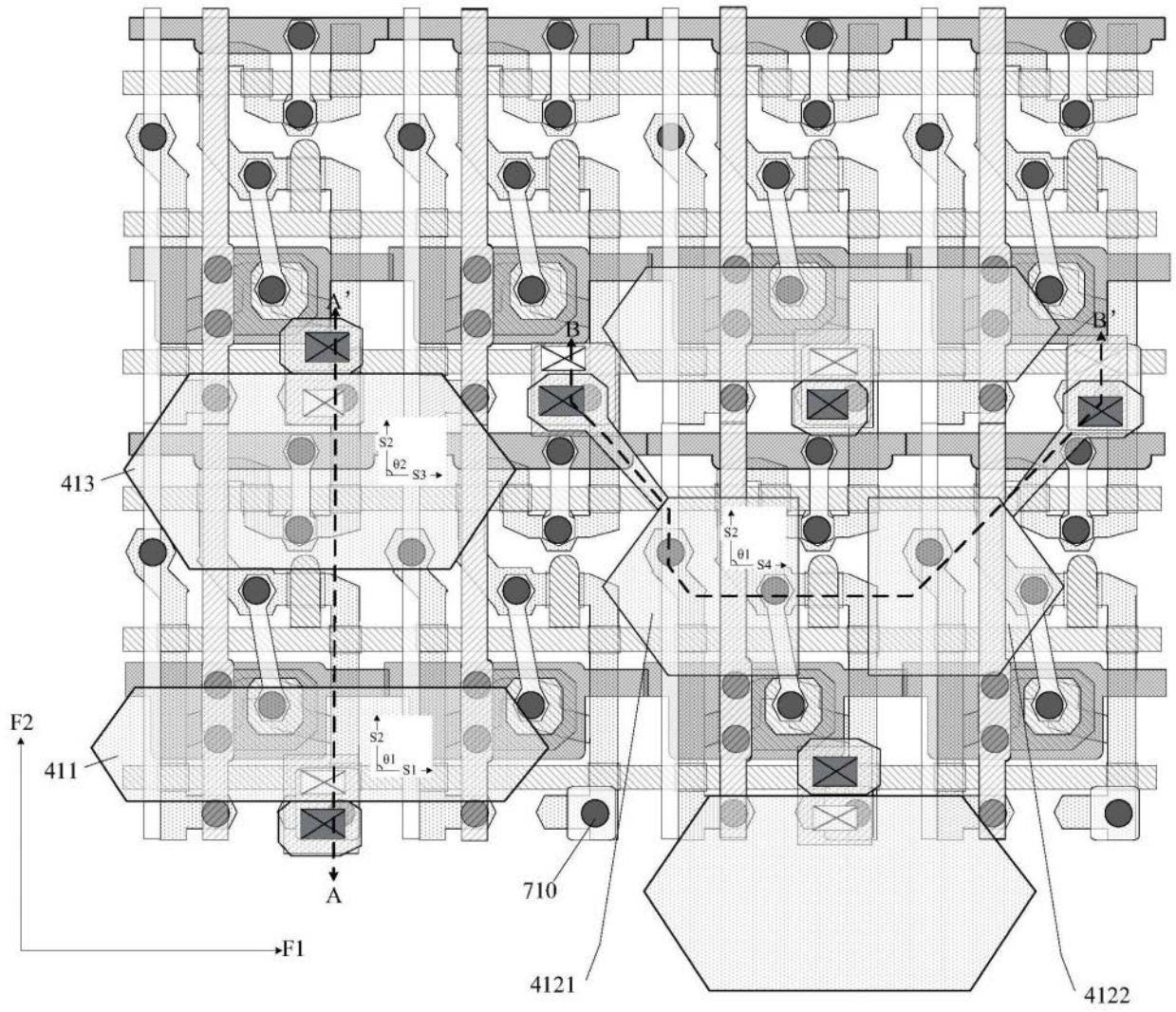


图3b

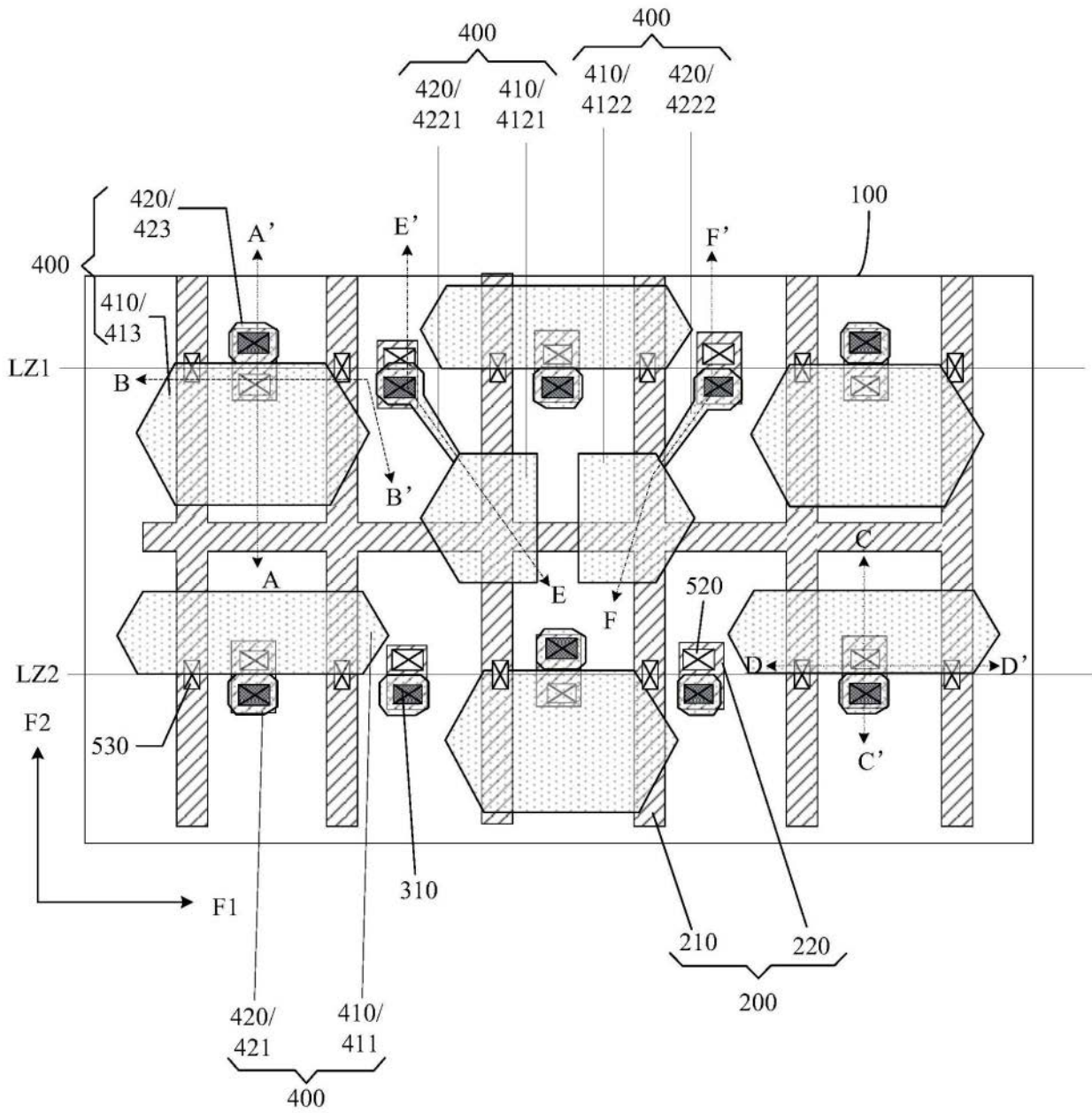


图3c

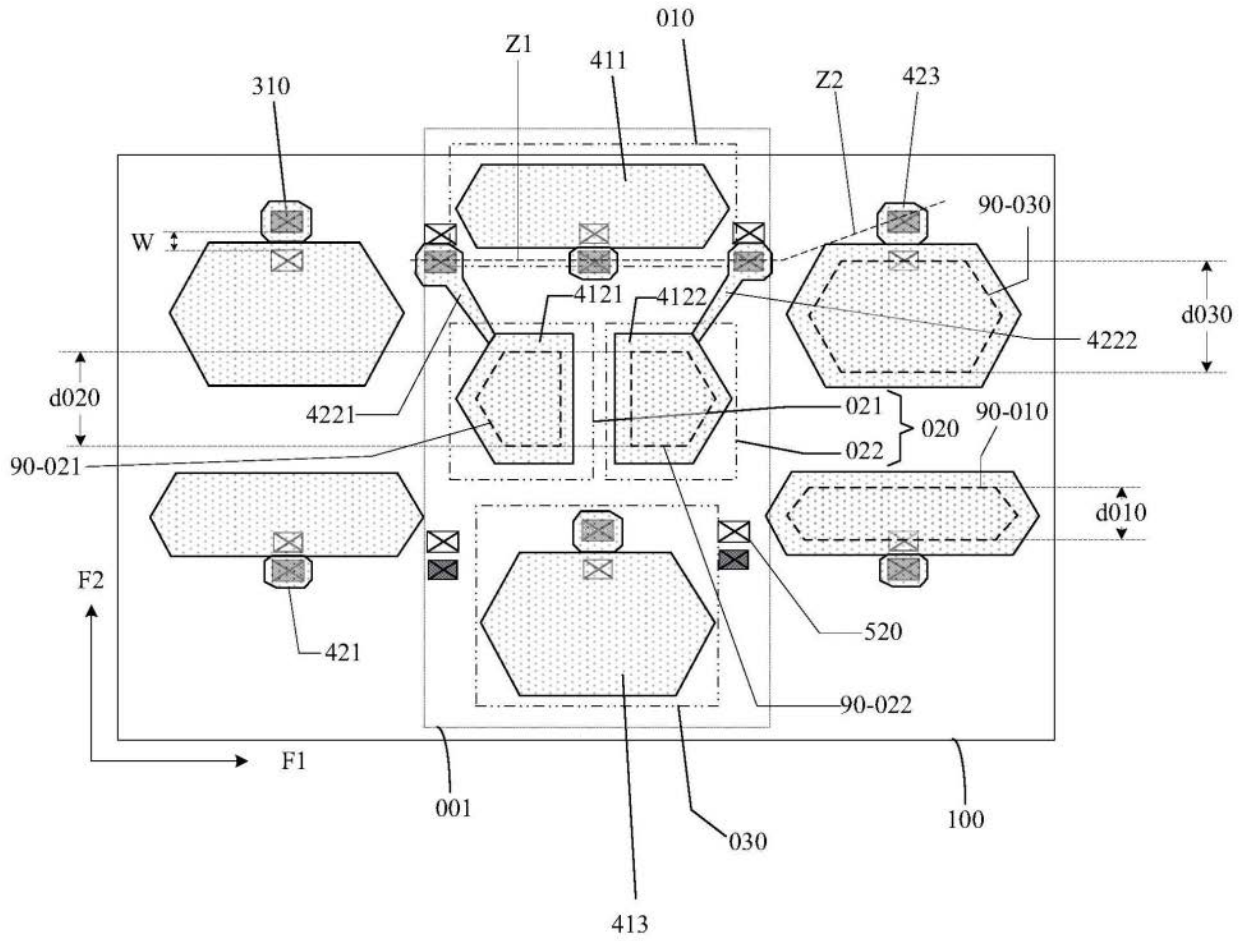


图4

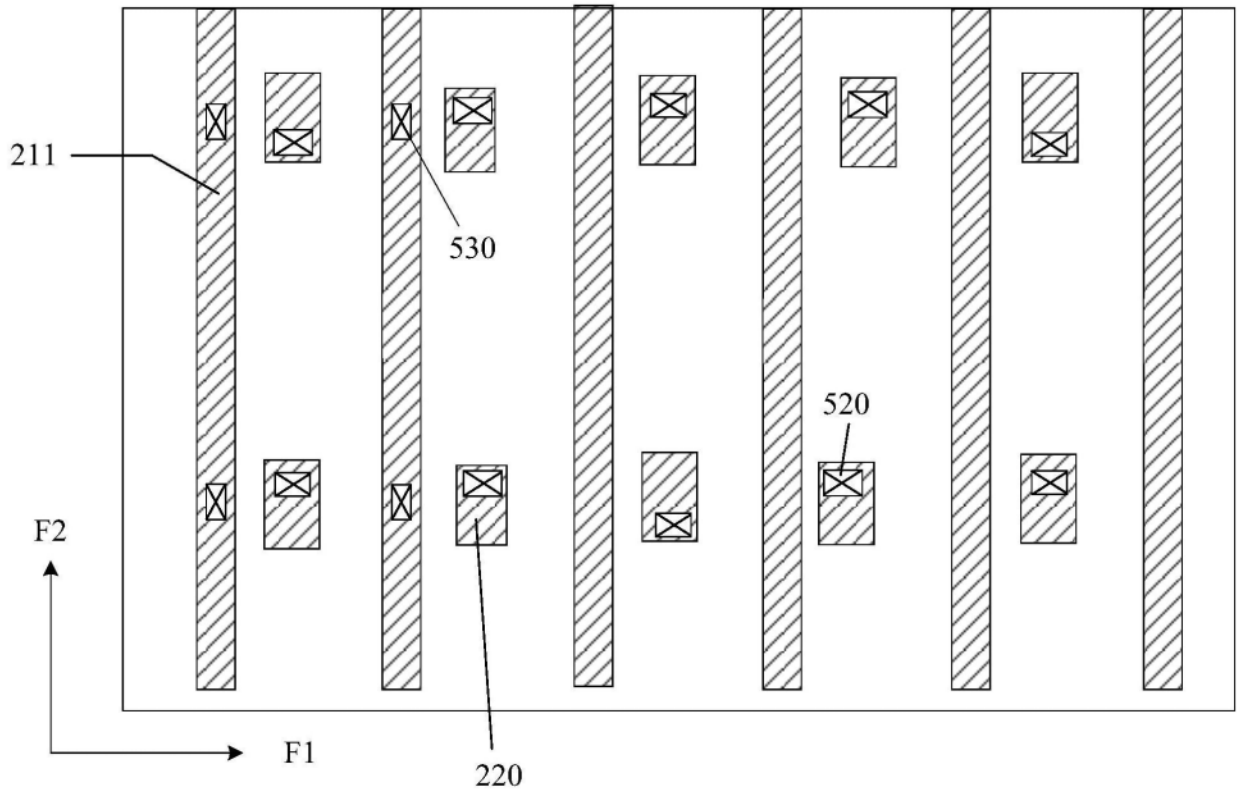


图5a

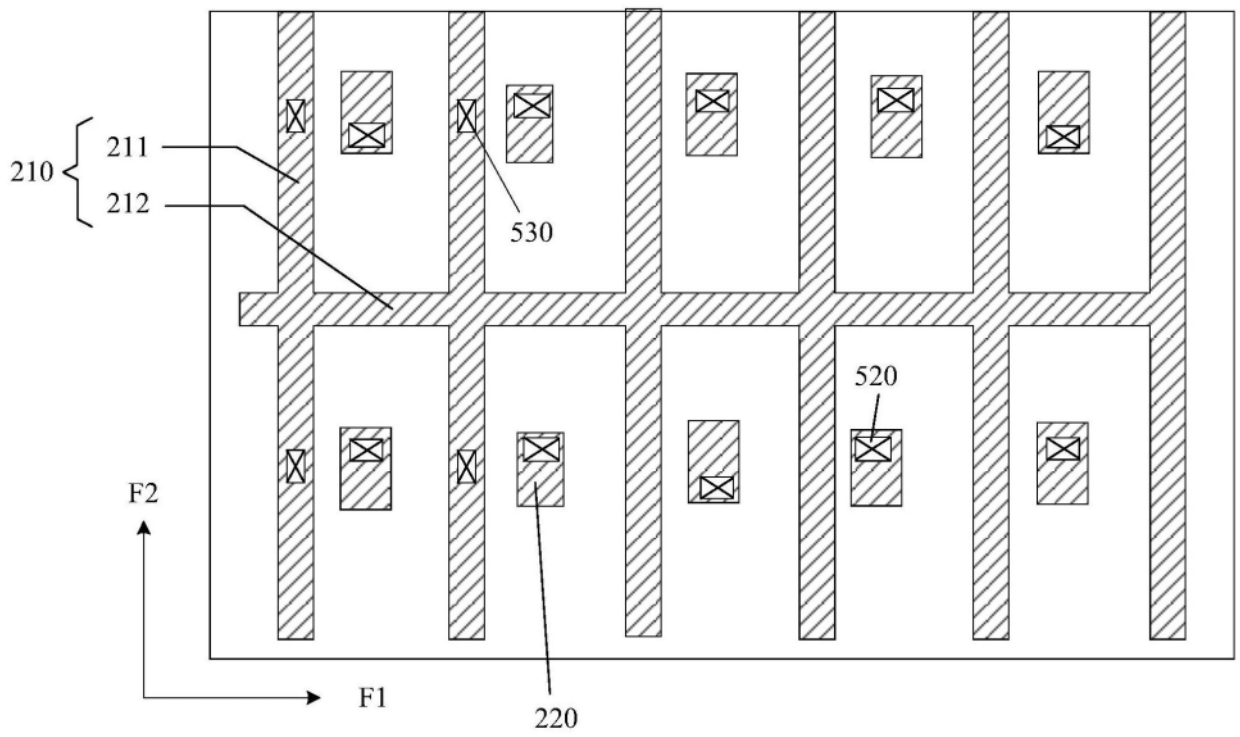


图5b

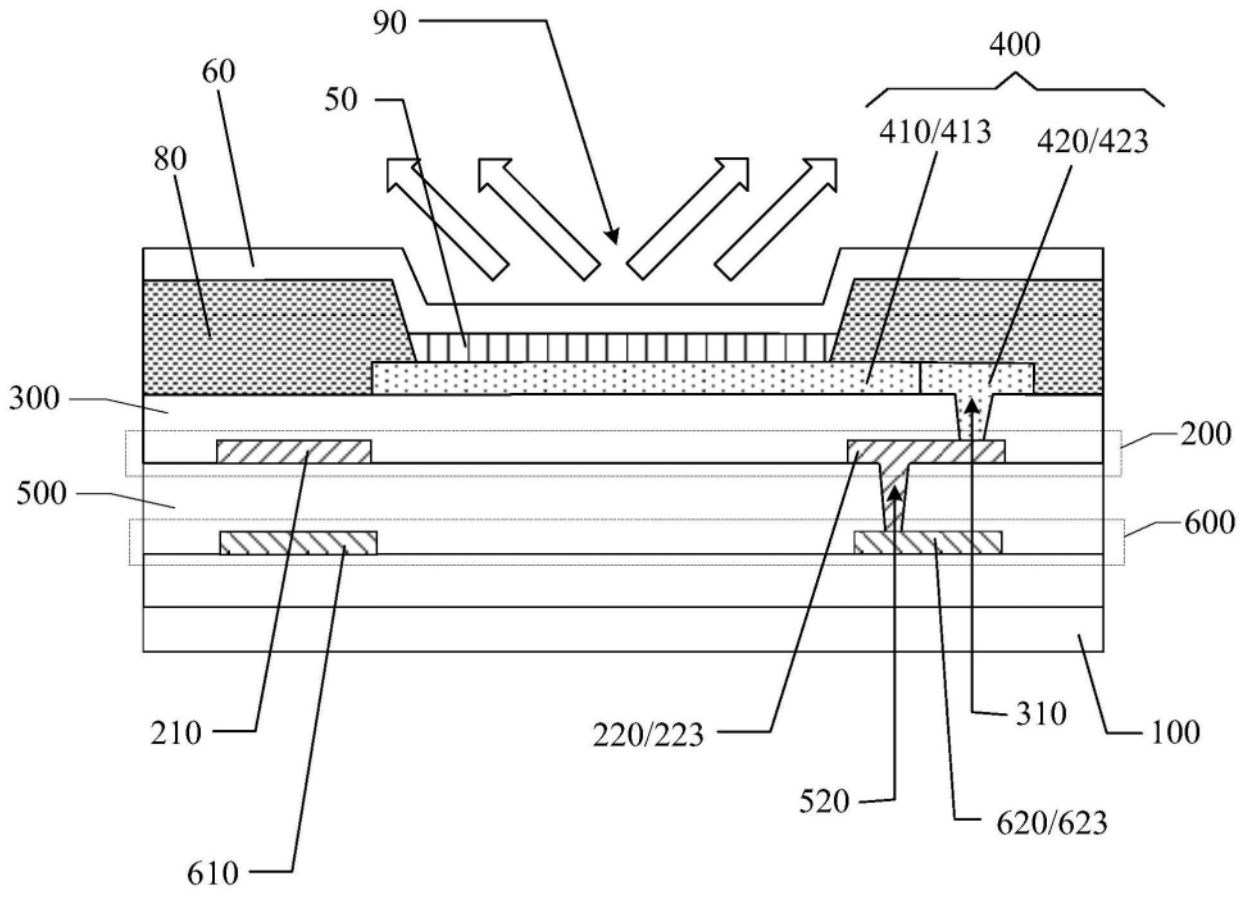


图6a

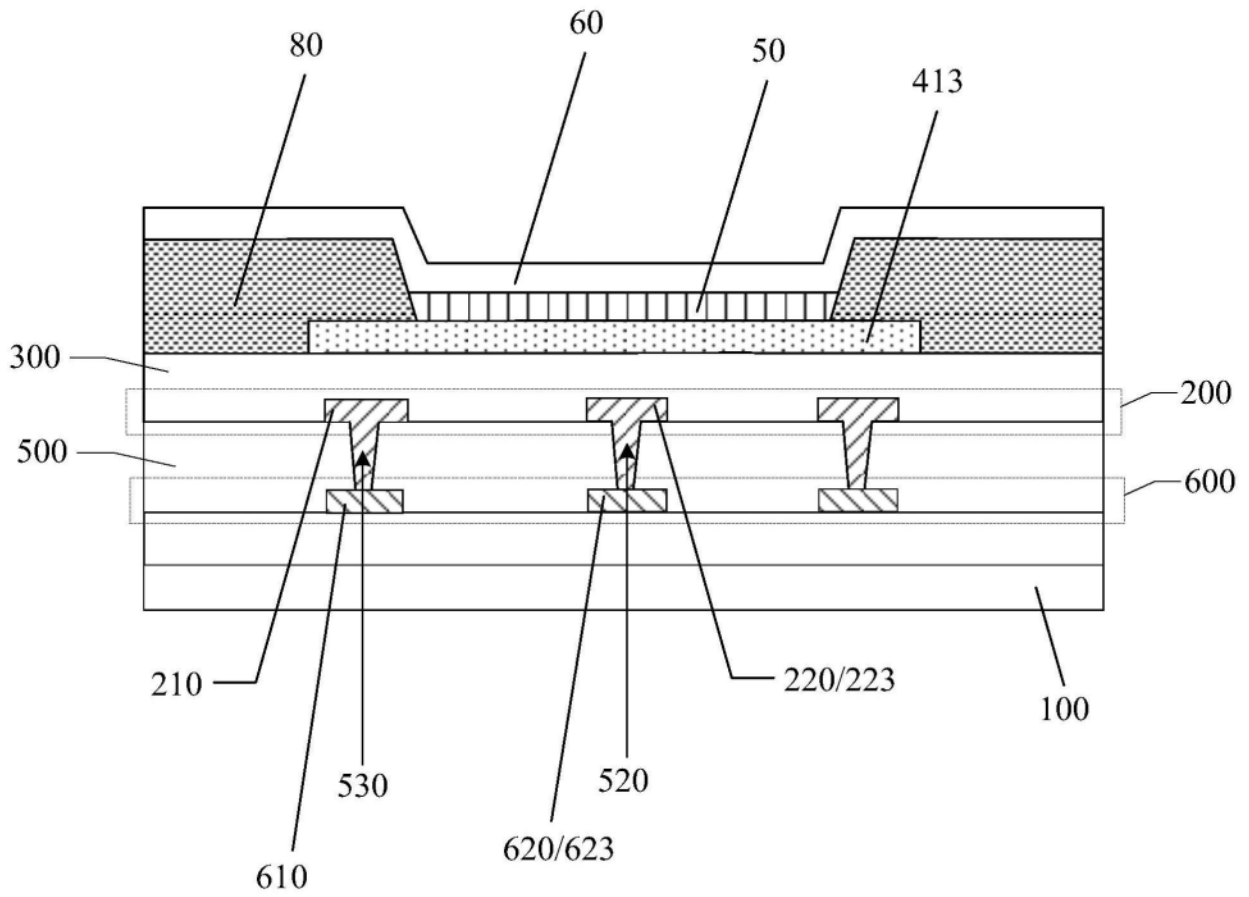


图6b

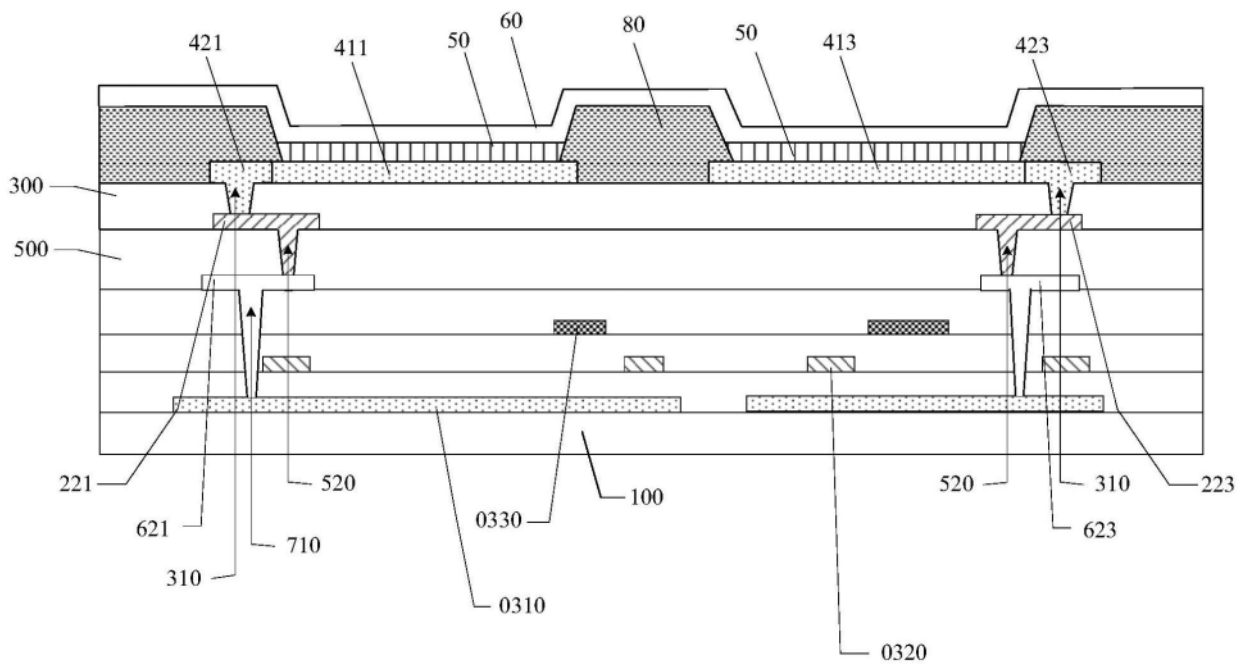


图6c

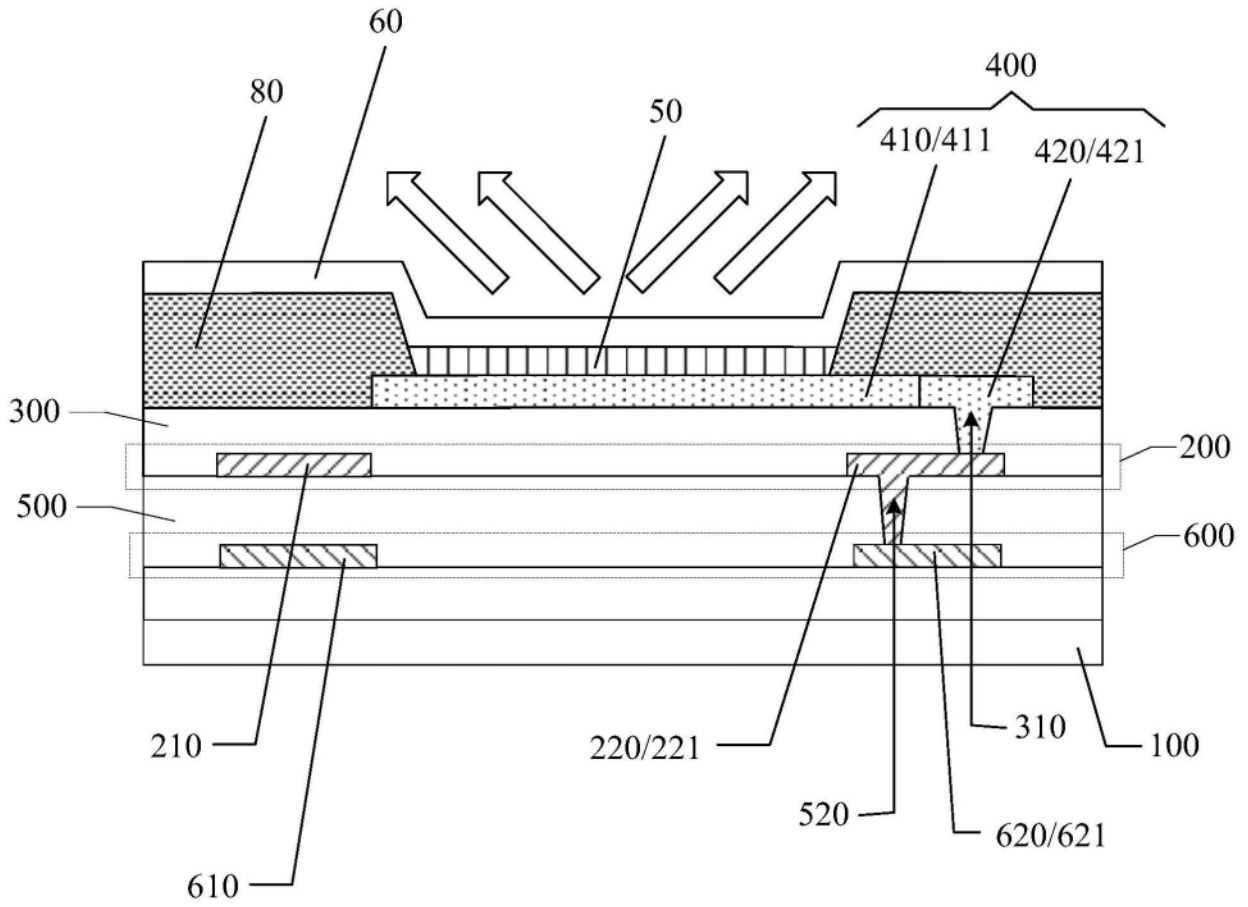


图7a

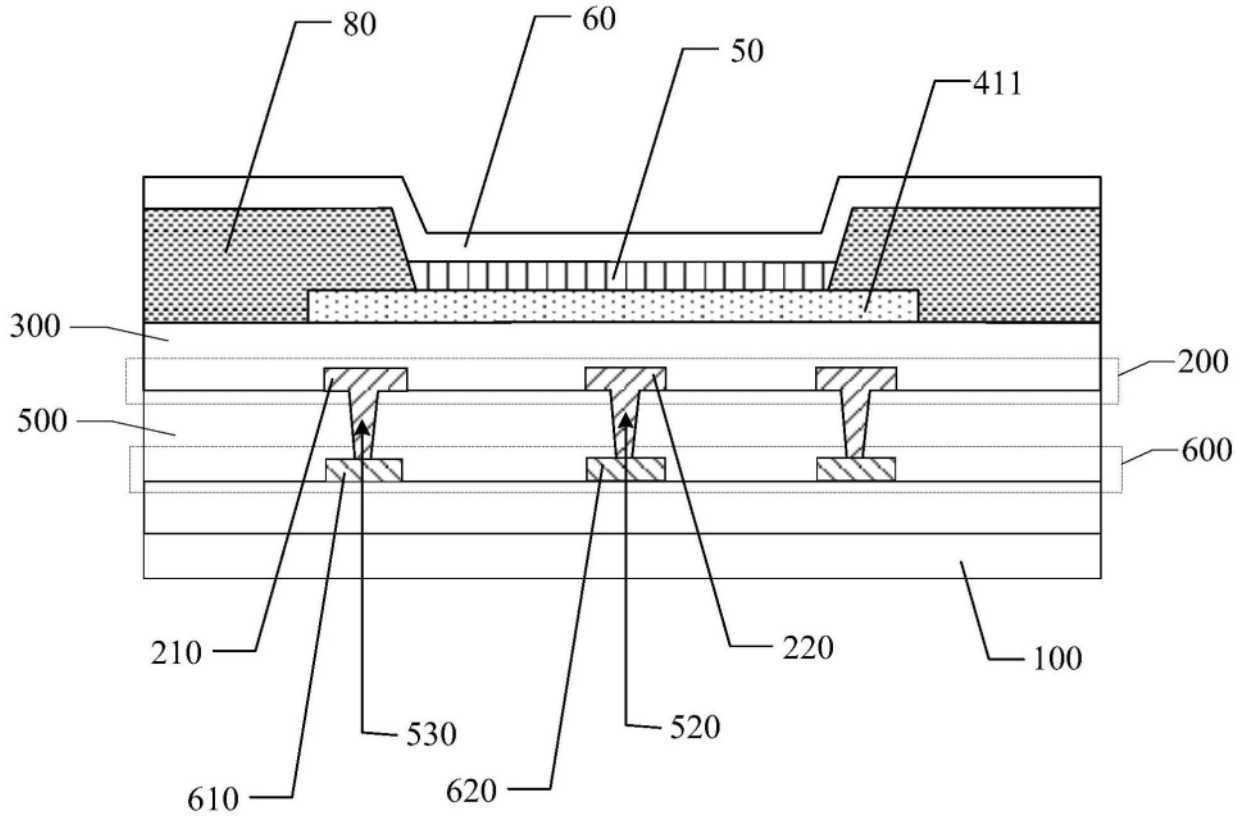


图7b

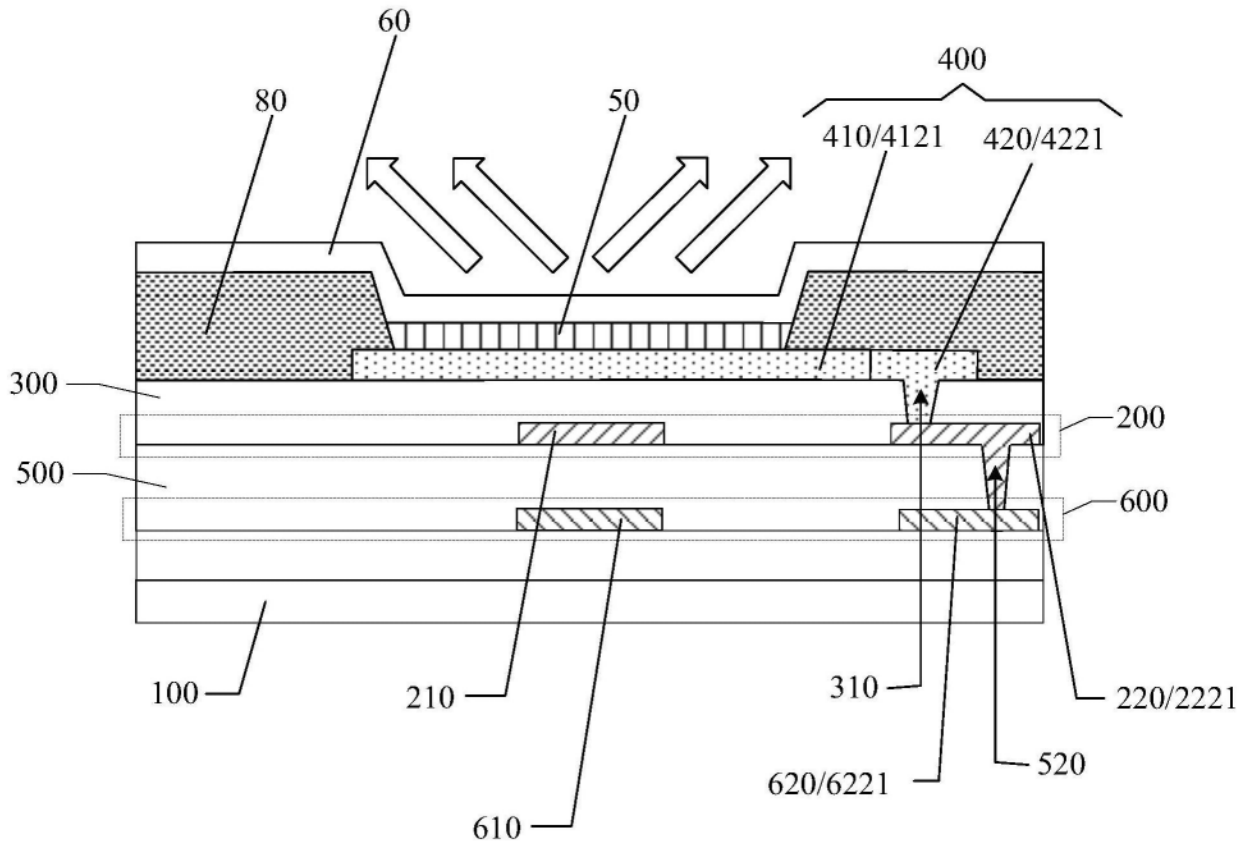


图8a

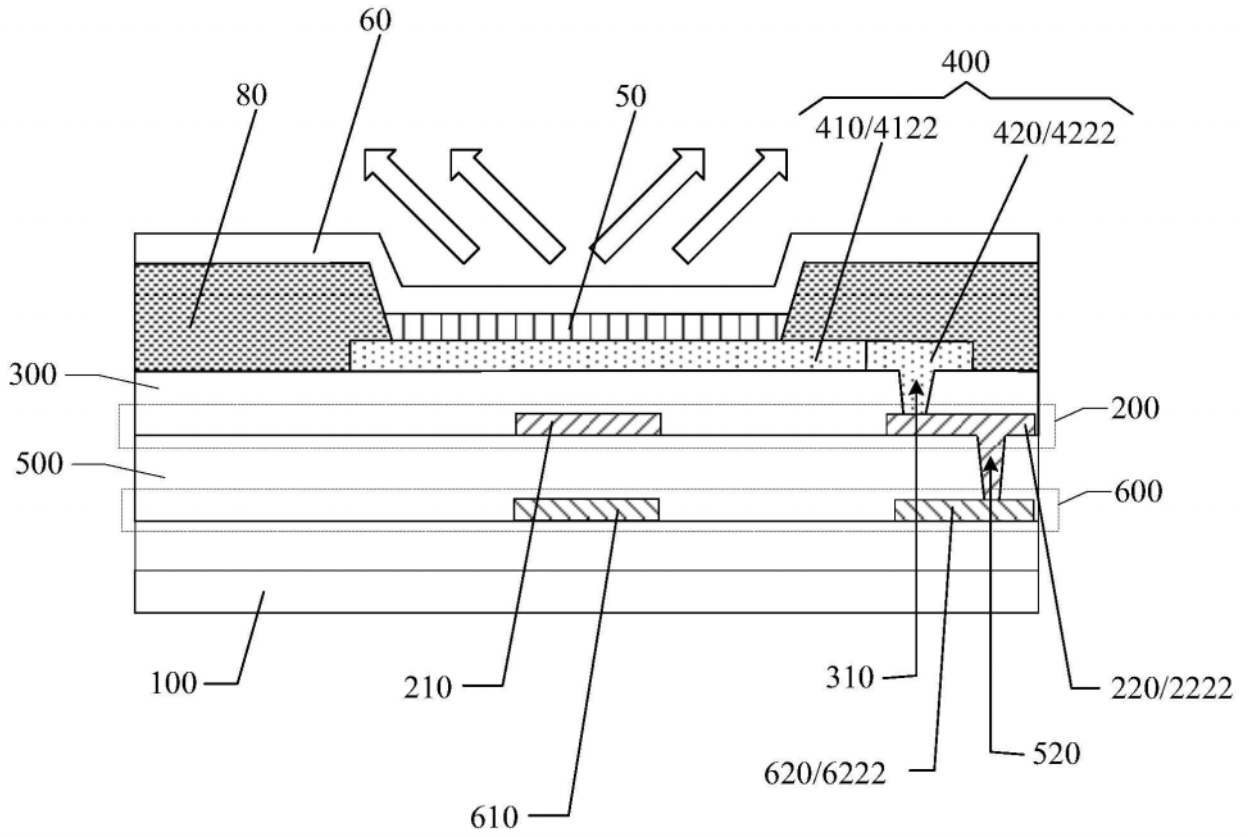


图8b

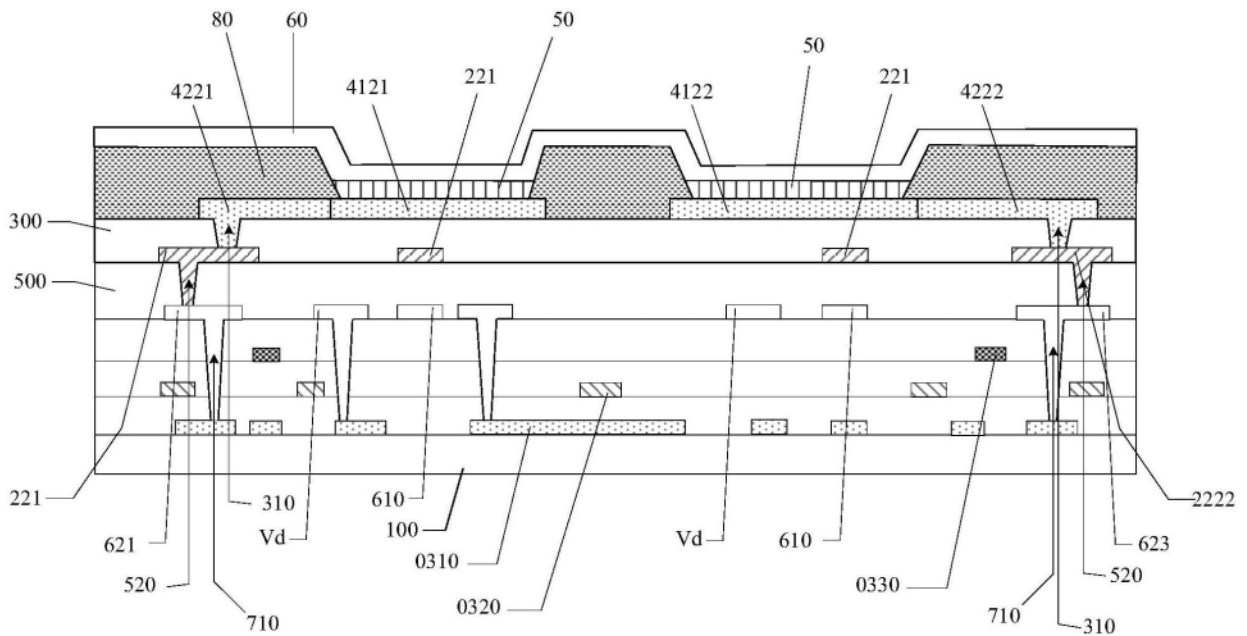


图8c

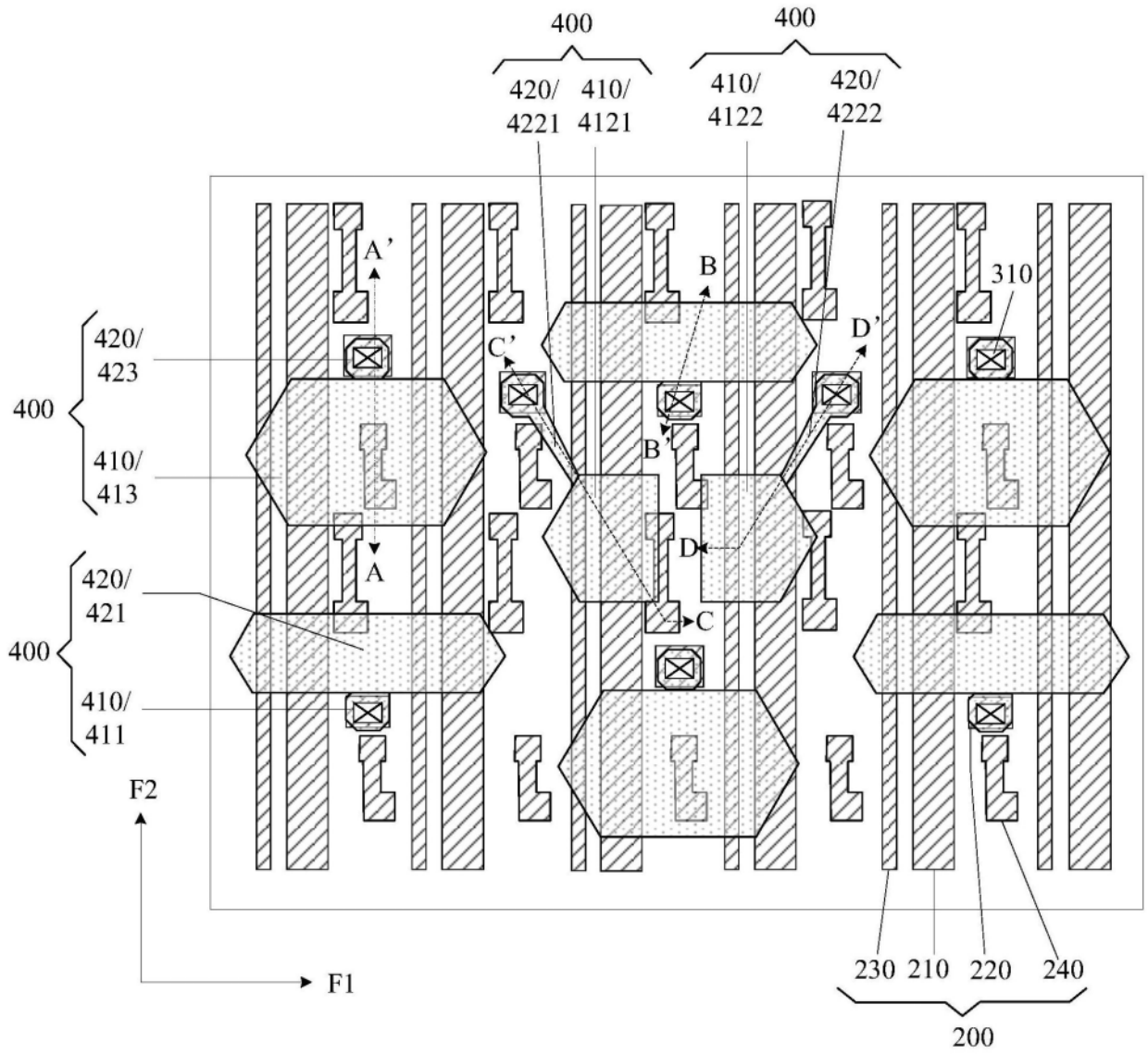


图9a

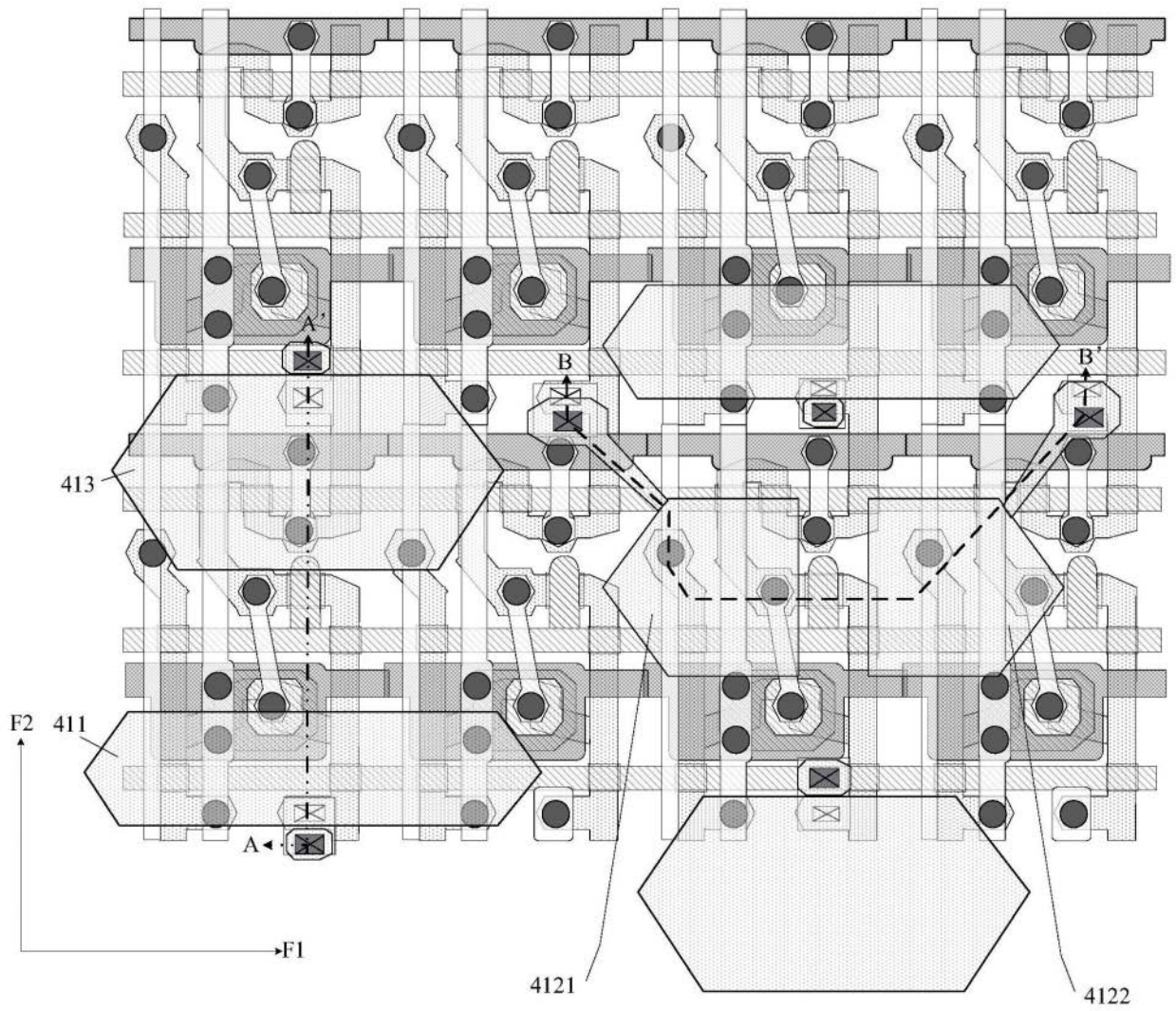


图9b

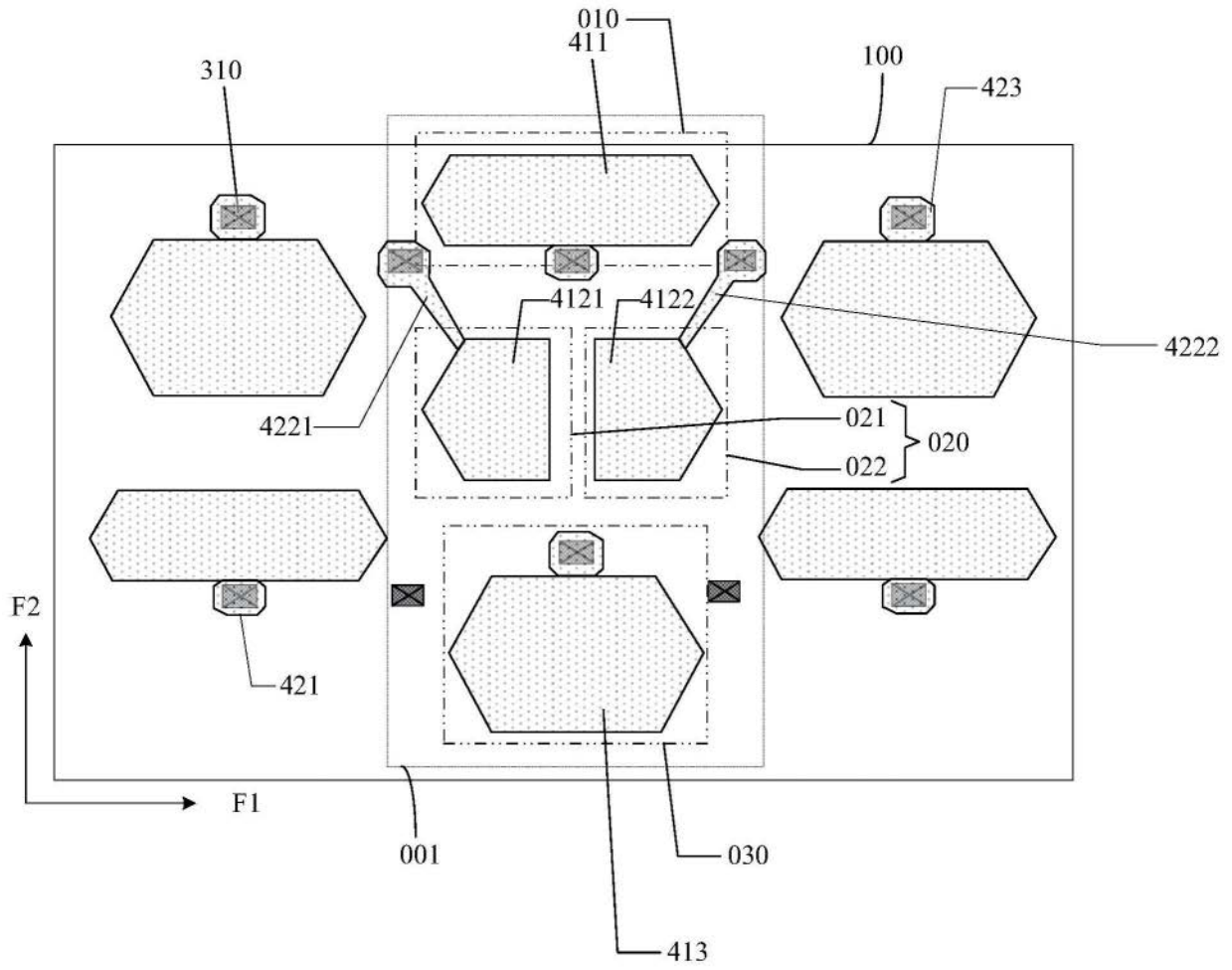


图10

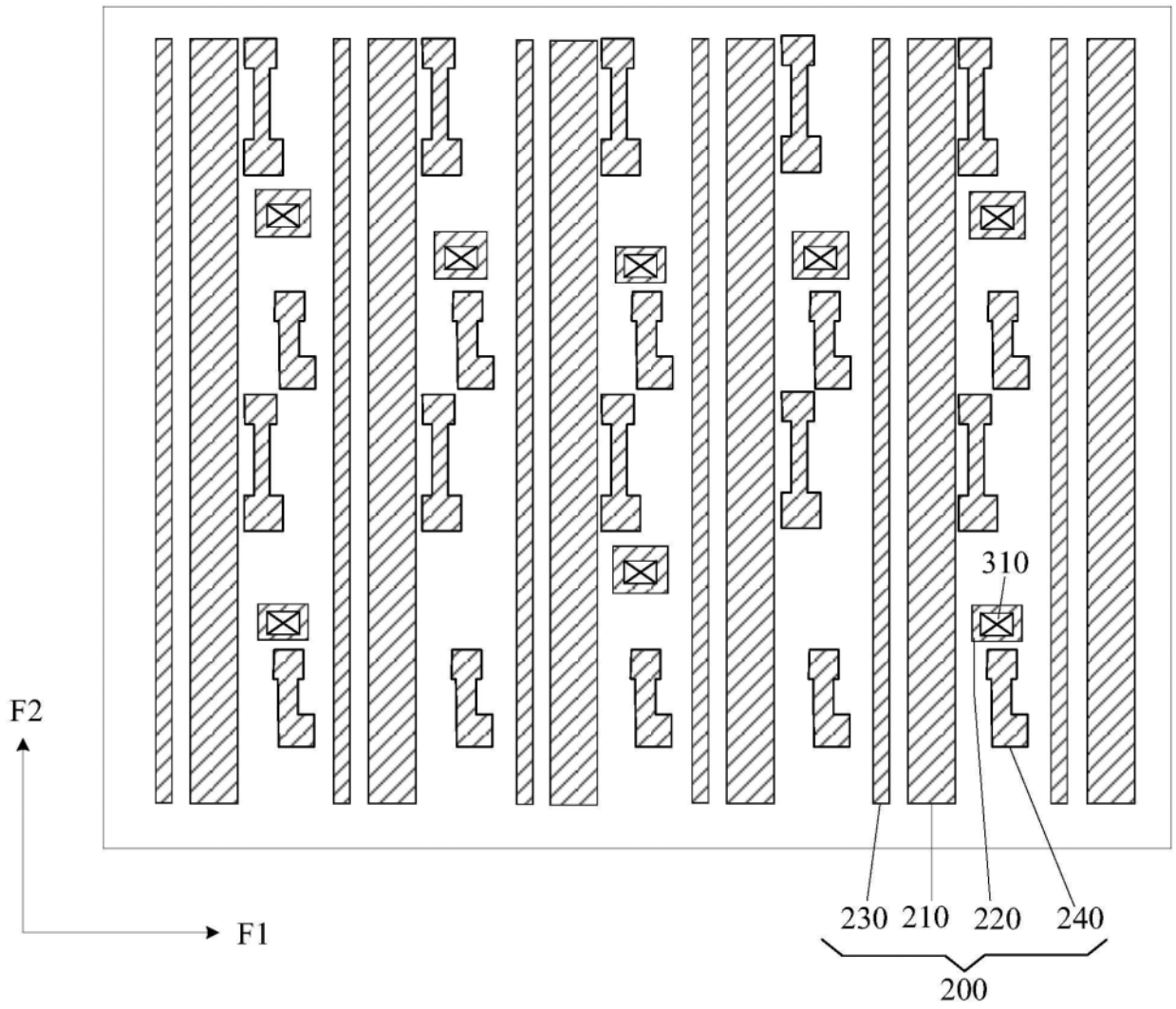


图11

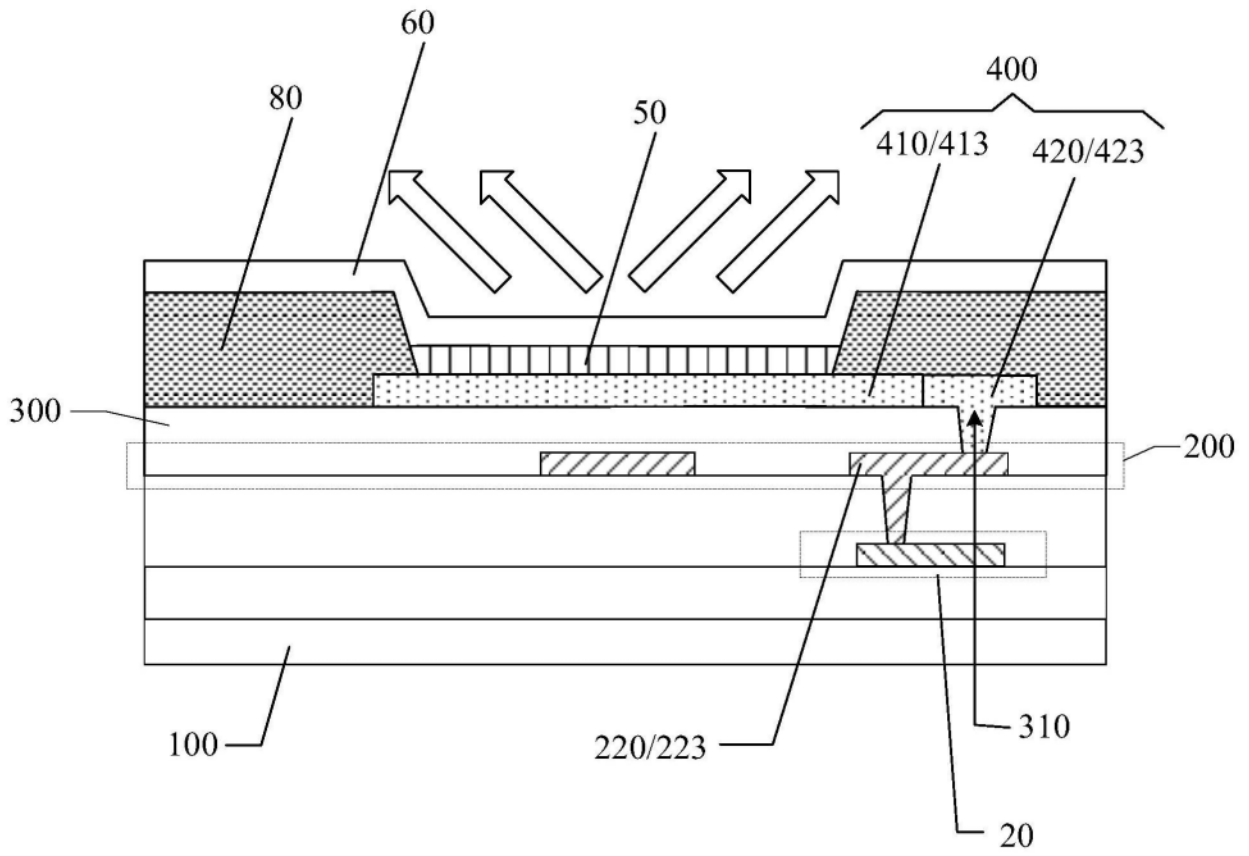


图12

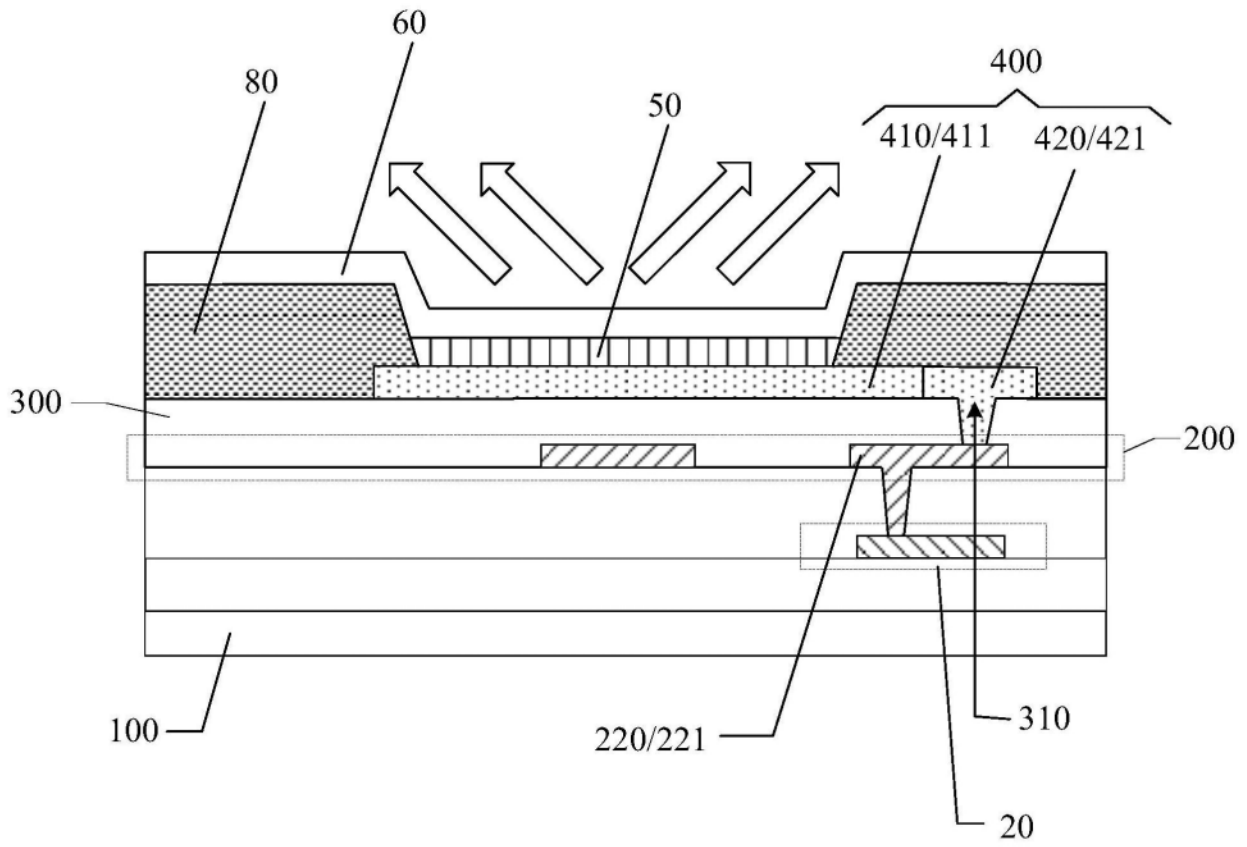


图13

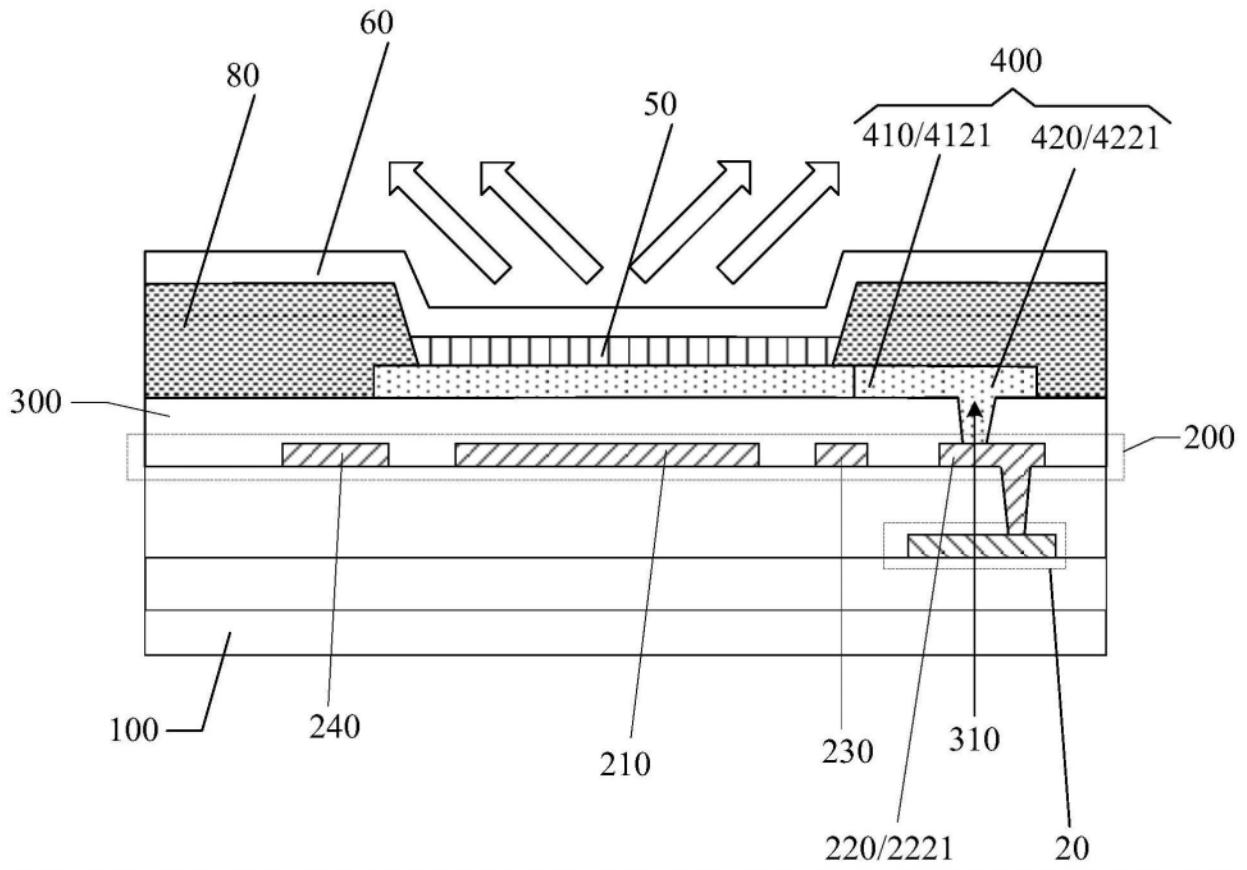


图14

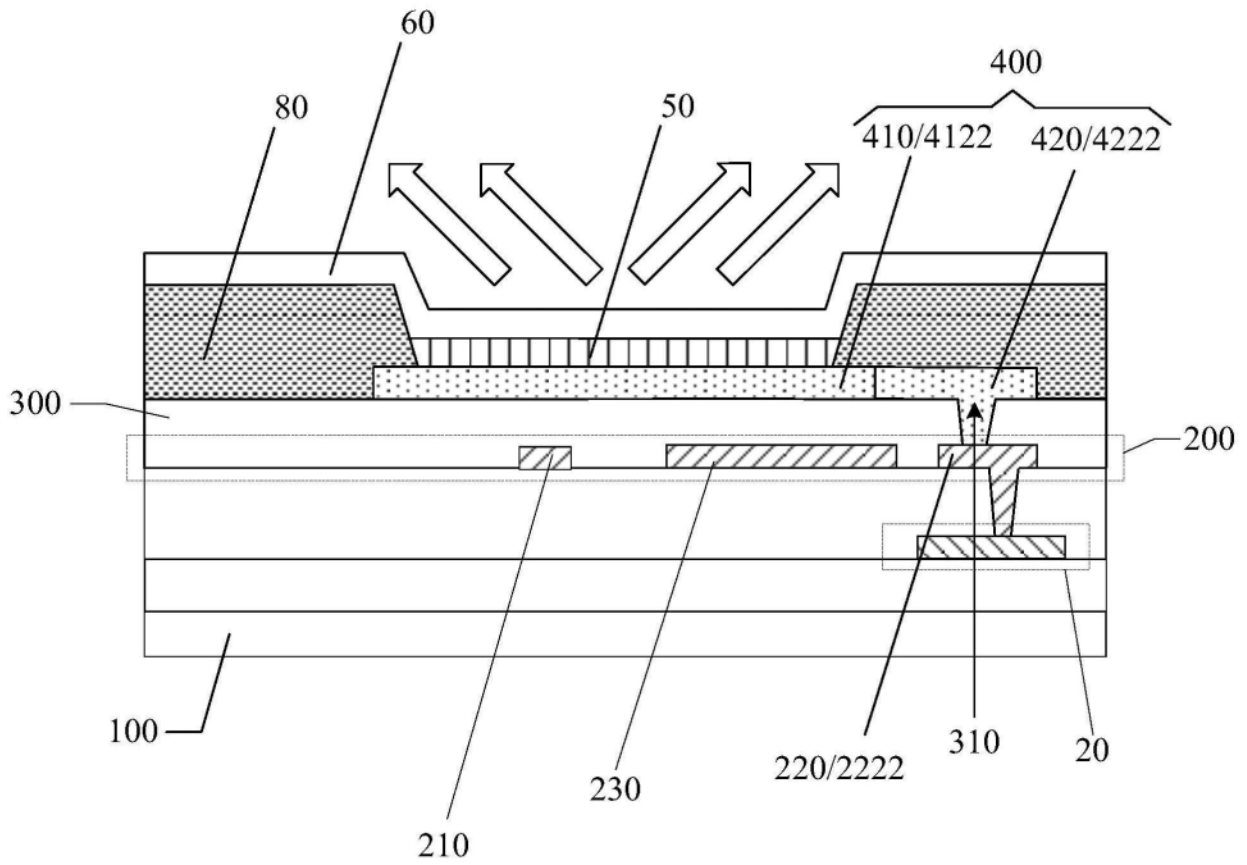


图15

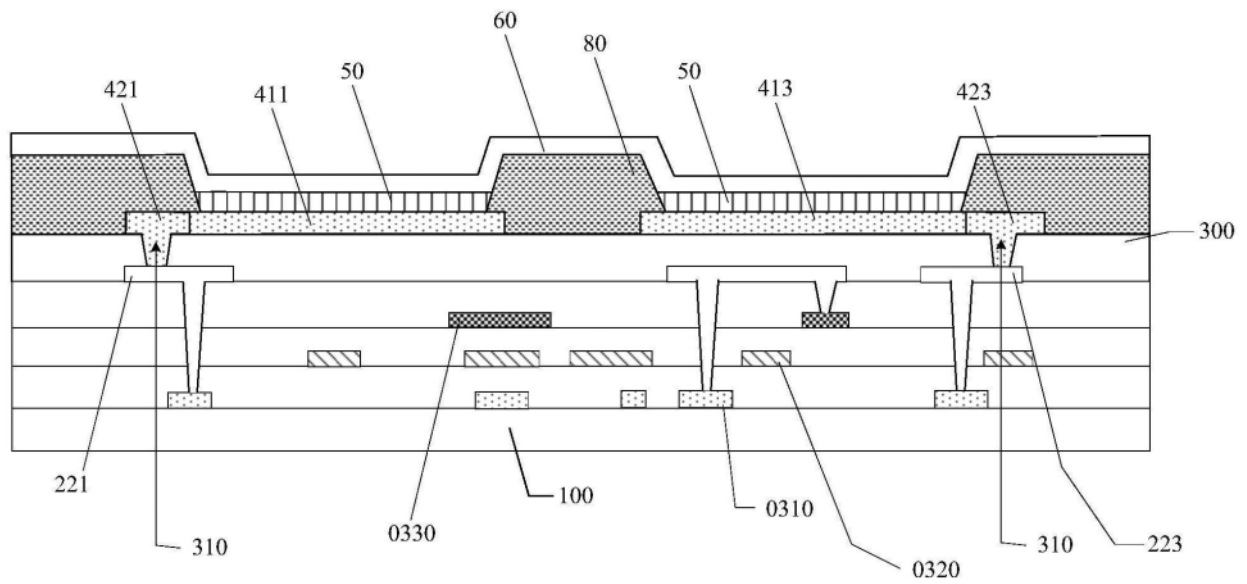


图16

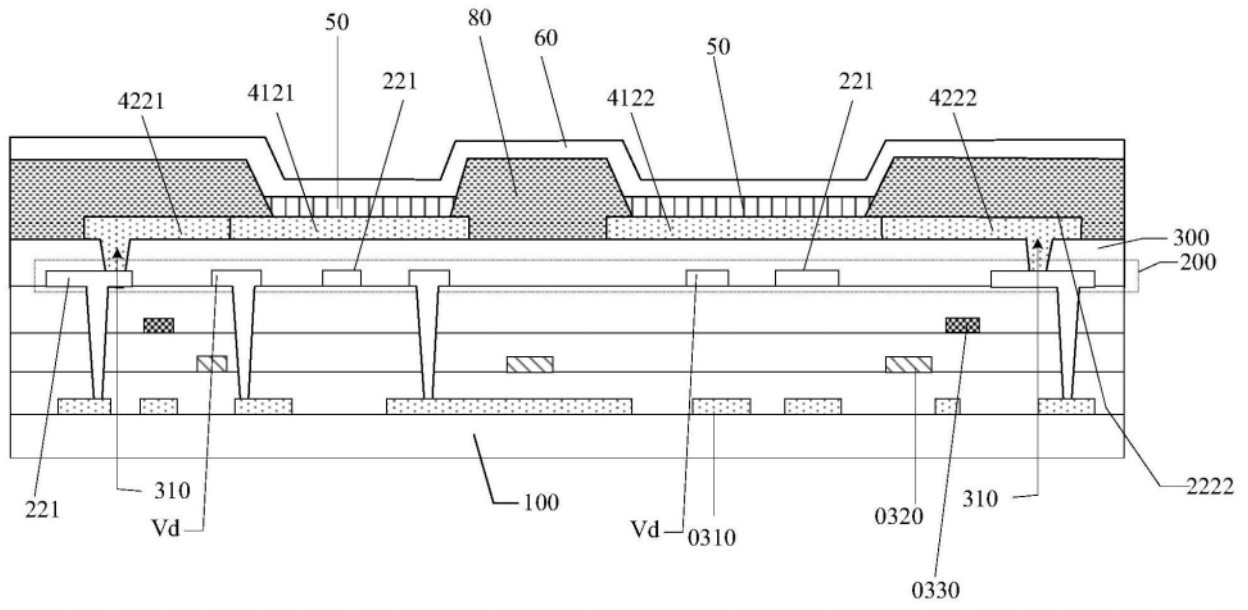


图17