

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7291998号
(P7291998)

(45)発行日 令和5年6月16日(2023.6.16)

(24)登録日 令和5年6月8日(2023.6.8)

(51)国際特許分類	F I			
G 0 1 R 13/20 (2006.01)	G 0 1 R	13/20	N	
G 0 1 R 13/32 (2006.01)	G 0 1 R	13/20	L	
	G 0 1 R	13/32	M	

請求項の数 4 外国語出願 (全14頁)

(21)出願番号	特願2017-19836(P2017-19836)	(73)特許権者	391002340
(22)出願日	平成29年2月6日(2017.2.6)		テクトロニクス・インコーポレイテッド
(65)公開番号	特開2017-201295(P2017-201295 A)		TEKTRONIX, INC.
(43)公開日	平成29年11月9日(2017.11.9)		アメリカ合衆国 オレゴン州 9 7 0 7 7
審査請求日	令和2年1月27日(2020.1.27)		- 0 0 0 1 ビーバートン サウスウエス
(31)優先権主張番号	62/292085		ト カール・ブラウン・ドライブ 1 4 1
(32)優先日	平成28年2月5日(2016.2.5)	(74)代理人	5 0
(33)優先権主張国・地域又は機関	米国(US)		100090033
(31)優先権主張番号	15/395593		弁理士 荒船 博司
(32)優先日	平成28年12月30日(2016.12.30)	(74)代理人	100093045
(33)優先権主張国・地域又は機関	米国(US)		弁理士 荒船 良男
前置審査		(72)発明者	ダニエル・ジー・ニールム
			アメリカ合衆国 オレゴン州 9 7 0 7 7
			- 0 0 0 1 ビーバートン サウスウエス
			ト カール・ブラウン・ドライブ 1 4 1
			最終頁に続く

(54)【発明の名称】 試験測定装置及びトリガ生成方法

(57)【特許請求の範囲】

【請求項1】

入力信号を受ける入力回路と、
上記入力信号をデジタル信号に変換するアナログ・デジタル・コンバータと、
上記デジタル信号を記憶するよう構成されるアクイジション・メモリと、
上記入力信号又は上記デジタル信号に発生する特定のイベントを検出するよう動作するイベント・デコーダを有し、繰り返し発生する上記特定のイベントの中の最終イベントを検出するのに応じてトリガ信号を生成するよう構成されるトリガ・サブシステムと、
上記トリガ信号に応じて上記アクイジション・メモリに記憶された上記デジタル信号を表示する表示部と
を具備、

上記トリガ・サブシステムが、最終イベント継続時間を記憶する最終イベント・トリガ・タイマを含み、該最終イベント・トリガ・タイマは、上記特定のイベントが検出されると計時を開始し、繰り返し発生する上記特定のイベントの中の以前に最後と判定された上記特定のイベントが発生した後、上記最終イベント継続時間内に新たな上記特定のイベントが生じなかった場合に、上記トリガ信号の発生処理を行う試験測定装置。

【請求項2】

上記トリガ・サブシステムが、上記最終イベント継続時間内に新たな上記特定のイベントが生じなかったと決定した時間から、上記最終イベント継続時間を引き算することによって、上記アクイジション・メモリに記憶された上記デジタル信号中の上記トリガ信号の

位置を決定する請求項 1 に記載の試験測定装置。

【請求項 3】

試験測定装置においてトリガを生成する方法であって、
 入力信号を受ける処理と、
 上記入力信号をデジタル信号にデジタル化する処理と、
 アクイジション・メモリ中に上記デジタル信号を記憶する処理と、
 上記入力信号又は上記デジタル信号に発生する特定のイベントを検出する処理と、
 上記特定のイベントが検出されたときにタイマを始動する処理と、
 上記特定のイベントの次に発生する上記特定イベントを検出する前に上記タイマが終了
 すると、トリガを生成することによって、繰り返し発生する上記特定のイベントの中の最
終イベントを検出する処理と、
 上記トリガに応じて上記アクイジション・メモリに記憶された上記デジタル信号を表示
 する処理と

10

を具えるトリガを生成する方法。

【請求項 4】

繰り返し発生する上記特定のイベントの中の上記最終イベントが検出された時点から上
記タイマ中に記憶された期間を引き算することによって、上記アクイジション・メモリ中
にタイムスタンプを生成する処理と

を更に具える請求項 3 に記載のトリガを生成する方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、概して、デジタル・オシロスコープのような試験測定装置に関し、特に、こ
 うした装置におけるトリガ・モードと、こうした装置におけるトリガ発生方法に関する。

【背景技術】

【0002】

近年、P C I e、イーサネットのような、いくつかの高速シリアル・データ通信規格で
 は、データ・チャンネルにおける最大通信速度を最適化するために、データ・チャンネル
 におけるノード間の初期化シーケンスのデータ・セットを定義してきている。これら初期
 化又はトレーニング・シーケンスには、定義されたプロトコルがあり、明確な開始ポイン
 トがあるが、広く可変な継続時間があり、これは、そのシリアル・チャンネルにおける減
 衰量に大きく依存している。100 G B p s のイーサネットについては、トレーニング・
 シーケンスが、継続時間について200 m s から500 m s までのレンジが有り得る。ユ
 ーザには、トレーニング・シーケンスにおける最終的な動作の結果を定められるようにす
 る、例えば、合致したプロトコルの最終結果を定められるようにするという希望があるが
 、そうした結果を直接とらえる方法が現在は存在していない。

30

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許第8374231号明細書
 特許第5344342号公報
 米国特許公開第2012/0320964号明細書
 特許第5160999号公報

40

【非特許文献】

【0004】

【文献】「Triggering Fundamentals (第6版)」、文書番号55W-17291-6で検索、
 Tektronix、Inc.、2011年8月1日更新、[online]、[2017年2月3日検索]
 、インターネット <http://www.tek.com/>
 「トリガ入門(第3版)」、文書番号55Z-17291-3で検索、テクトロニクス、2010
 年6月発行、[online]、[2017年2月3日検索]、インターネット <http://jp.te>

50

k.com/

トランジスタ技術 S P E C I A L 編集部編、「デジタル・オシロスコープ活用ノート」、
「第 1 章 オシロスコープは電気信号を見る道具」及び「5 - 2 トリガ回路のしくみ」、
第 8 5 ~ 8 7 頁、図 2 (デジタル・オシロスコープの内部ブロック図)、トランジスタ
技術 S P E C I A L f o r フレッシュャーズ No . 9 9、C Q 出版株式会社、2 0 0
7 年 7 月 1 日 発行

「知っておきたい計測器の基本」の第 2 頁、「序章 0 . 1 計測器を使えば「電気は見える」」、
株式会社オーム社、平成 2 6 (2 0 1 4) 年 2 月 2 5 日 第 1 版第 1 刷発行

【発明の概要】

【発明が解決しようとする課題】

10

【0005】

現在のオシロスコープでは、非常に長いレコード長が使用されているにもかかわらず、
高速データ・チャンネルを始めた場合、多くの場合、オシロスコープは、完全なトレーニ
ング・シーケンスを全ては捕捉できない。オシロスコープ中のデータ・アキュジション・
メモリが、全トレーニング・シーケンスを捕捉するのに十分長いレコードを記憶できると
しても、こうした長いレコードを処理するのに必要な時間量は、何分にもなり、装置のス
ループットに悪い影響を与える。従って、このような長いレコードの処理では遅延が長い
ために、最終シーケンスのソフトウェア検索もユーザーのニーズを満たさない。

【0006】

本発明の実施形態は、従来技術のこれら及び他の制約に取り組むものである。

20

【課題を解決するための手段】

【0007】

本願に開示される技術の例示的な例を以下に示す。技術の実施形態は、以下に記載する
複数の例の任意の1つ以上、及び任意の組み合わせを含むことができる。

【0008】

実施例 1 としては試験測定装置があり、入力信号を受ける入力回路と、上記入力信号に
関連するデジタル信号を記憶するよう構成されるアキュジション・メモリと、上記入力信
号又は上記デジタル信号の 1 つ以上の特徴に応じて、発生したイベント・シリーズを検出
するよう動作し、発生したイベント・シリーズ中の最終イベントを検出するのに応じてト
リガ信号を生成するよう構成される 1 つ以上のイベント・デコーダを有するトリガ・サブ
システムとを具えている。

30

【0009】

実施例 2 としては、実施例 1 の試験測定装置又は本願に記載の他の任意の実施例の試験
測定装置があり、このとき、上記トリガ・サブシステムが、最終イベント継続時間を記憶
する最終イベント・トリガ・タイマ (trigger-on-final-event タイマ) を含み、イベン
ト・シリーズ中の先に最後に判定されたイベントが発生した後、上記最終イベント継続時
間内にイベント・シリーズ中にイベントが生じなかった場合に、上記トリガ信号の発生処
理が行われる。

【0010】

実施例 3 としては、実施例 2 の試験測定装置又は本願に記載の他の任意の実施例の試験
測定装置があり、このとき、上記最終イベント・トリガ・タイマは、イベントが検出され
ると開始し、満了する前にイベント・シリーズ中にイベントが検出される場合には、上記
トリガ信号の発生を抑制するタイマである。

40

【0011】

実施例 4 としては、実施例 3 の試験測定装置又は本願に記載の他の任意の実施例の試験
測定装置があり、このとき、上記イベント・シリーズ中にイベントが検出されると、上記
最終イベント・トリガ・タイマがリセットされる。

【0012】

実施例 5 としては、実施例 2 の試験測定装置又は本願に記載の他の任意の実施例の試験
測定装置があり、このとき、上記最終イベント・トリガ・タイマは、水晶制御 (crystal c

50

controlled)である。

【0013】

実施例6としては、実施例1～5の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記トリガ信号が生成されたときに、上記アクイジション・メモリ中に記憶されたデータの特定部分に関連するタイムスタンプを示すよう構成されるタイムスタンプ・インディケータを更に具えている。

【0014】

実施例7としては、実施例6の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記タイムスタンプは、イベント・シリーズ中の最終イベントに関連するデータの一部に関連している。

10

【0015】

実施例8としては、実施例6の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記トリガ・サブシステムが、最終イベント継続時間を記憶する最終イベント・トリガ・タイマを含み、タイムアウトが発生したと決定した時間から、上記最終イベント継続時間を引き算することによって上記タイムスタンプが生成される。

【0016】

実施例9としては、実施例6の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記タイムスタンプ・インディケータは、記憶されたデジタル・データ中の最終イベントのおおよその位置を特定し、更に、記憶された上記デジタル・データを分析し、記憶された上記デジタル・データ中の上記最終イベントの具体的な位置を求めるよう構成される補正設備 (correction facility) を更に具えている。

20

【0017】

実施例10としては、実施例1～9の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記トリガ・サブシステムは、強制タイムアウト信号を受けよう構成される入力部を含み、上記強制タイムアウト信号をうけると、上記トリガ・サブシステムは、イベント・シリーズ中の上記最終イベントは、上記強制タイムアウト信号を受け直前のイベントであると指示する。

【0018】

実施例11としては、実施例1～10の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記アクイジション・メモリに記憶された上記デジタル・データに、上記イベント・シリーズ中の検出された複数のイベントにおいて一時的なタイムスタンプでマークが付けられる。

30

【0019】

実施例12としては、実施例1～11の試験測定装置又は本願に記載の他の任意の実施例の試験測定装置があり、このとき、上記トリガ・システムは、上記イベント・シリーズの検出をイネーブルする前に、上記入力信号又は上記デジタル信号中の第1トリガ・イベントを検出するよう構成される。

【0020】

実施例13としては、試験測定装置でトリガを発生させるプロセッサで制御される方法があり、入力信号を受け処理と、上記入力信号をデジタル信号にデジタル化する処理と、アクイジション・メモリ中に上記デジタル信号を記憶する処理と、イベント・シリーズ中のイベントを得るために上記入力信号又は上記デジタル信号を評価する処理と、上記イベント・シリーズ中の最終イベントが検出されるとトリガを生成する処理とを具えている。

40

【0021】

実施例14としては、実施例13のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、上記トリガを生成する処理が、上記イベント・シリーズ中にイベントが検出されたときにタイマを始動する処理と、上記イベント・シリーズ中の次のイベントを検出する前に上記タイマが終了すると、上記トリガを生成する処理とを有している。

【0022】

50

実施例 15 としては、実施例 13 ~ 14 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、上記タイムは、水晶制御 (crystal controlled) タイマである。

【0023】

実施例 16 としては、実施例 13 ~ 15 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、上記イベント・シリーズ中の最終イベントが発生したときに、上記アクイジション・メモリに関するタイムスタンプを示す処理を更に具えている。

【0024】

実施例 17 としては、実施例 13 ~ 16 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、上記アクイジション・メモリに記憶されたデータを判断することによって、上記タイムスタンプの位置を精緻化する処理を更に具えている。

【0025】

実施例 18 としては、実施例 13 ~ 14 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、上記イベント・シリーズ中の最終イベントを検出する処理と、上記イベント・シリーズ中の上記最終イベントが検出された時点から上記タイム中に記憶された期間を引き算することによって、上記アクイジション・メモリ中にタイムスタンプを生成する処理とを更に具えている。

【0026】

実施例 19 としては、実施例 13 ~ 18 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、強制タイムアウト信号を受ける処理を更に具え、このとき、上記強制タイムアウト信号を受ける前の上記イベント・シリーズ中のイベントを、上記イベント・シリーズ中の上記最終イベントとみなす。

【0027】

実施例 20 としては、実施例 13 ~ 19 のプロセッサで制御される方法又は本願に記載の他の任意の実施例の方法があり、このとき、新たなイベントが生じたら最終イベントを得るために上記イベント・シリーズを評価し、残りのイベントは上記イベント・シリーズと無関係とする。

【図面の簡単な説明】

【0028】

【図 1】図 1 は、本発明の実施形態による繰り返しパターンの最終発生についてトリガを生成する例である。

【図 2】図 2 は、複数のトリガと連動して本発明の実施形態がどのように使用されるかを説明するトレーニング・シーケンスの例示の関係図である。

【図 3】図 3 は、本発明の実施形態による最終発生についてのトリガの実施例の信号の流れの関係図である。

【図 4】図 4 は、最終発生についてのトリガの 1 つ実施形態が実現される試験測定システムの例のブロック図である。

【発明を実施するための形態】

【0029】

既知の多様なトリガ処理テクニックは、テクトロニクスの「Triggering Fundamentals」、Copyright 2011 (非特許文献 1) に記載されている。

【0030】

本発明の実施形態は、イベントの最終発生についてのトリガ処理を対象としている。「Triggering Fundamentals」に記載のように、例えば、もしオシロスコープの特定の入力チャンネルの信号が高 (High) から低 (Low) に変化したら、又は、入力信号が予め設定したしきい値レベルと交差した時、といった新しいイベントにトリガをかけることは既知である。トリガ・イベントは、必ずしもオシロスコープの入力チャンネルによって受信されているデータに基づいている必要はなく、その代わりに、ある期間の満了、又は他の

10

20

30

40

50

外部イベントなどの異なる原因に由来してもよい。トリガ・イベントは、そのトリガ・イベント以降のあるポスト・トリガ遅延後にアクシジョン・メモリに記憶される入力チャンネルからのデータを停止するのに続いて、表示、分析、不揮発性メモリへの記憶などというように、オシロスコープ内又はオシロスコープ上で発生する多くの事象を引き起こすことができる。

【0031】

しかし、複数イベントのシリーズ中の「最終」発生するイベントに関連するデータを捕捉する必要性も、時としてはある。現在のオシロスコープでは、イベントの最終発生に関連する入力データを見分ける方法がない。本発明の実施形態は、反対に、意図的に、各イベントの後にアクシジョン・メモリにデータを保存し、続いて、最終トリガ・イベントが発生した後に、先に記憶されたデータ中のある位置に、関心のあるデータの先頭としてマークを付ける。このコンセプトの多くの詳細及び変形は、以下で詳細に説明する。

10

【0032】

イベントの「最終」発生にトリガをかけることは、無視できる非最終イベントがあることを推定することである。例えば、もし特定データ・パターンが8回繰り返すなら、最初の7回のパターンの繰り返しは、非最終イベントである一方、8番目の繰り返しは最終発生である。これは、反復数が既知の場合には、追いかけるのは比較的容易かもしれないが、反復数が未知の場合には最終発生を確認するのはずっと困難であるし、可変なら一層困難である。そこで、本発明の実施形態は、いつ特定のイベント発生が最終発生であるかを決定するのに、複数の異なる方法及び手法を利用する。続いて、最終発生が特定された後では、例えば、最終発生に関するデータを取り出して、分析しても良い。

20

【0033】

図1は、オシロスコープのような試験装置において、最終発生にトリガをかける単純化した例を示す例示的な波形関係図である。

【0034】

この例では、波形100中に、ワイド・パルス104A~104Dのシリーズ(列)が、多数の狭いパルス102と共にある。オシロスコープは、波形100中のどのワイド・パルス104が、ワイド・パルスの最終発生であるかを決定しようとしている。この例では、タイマで、最終発生のワイド・パルス104の決定を補助する。波形100を参照すると、各ワイド・パルス104に続いて繰り返し期間106がある。例えば、繰り返し期間106Aは、ワイド・パルス104A及び104Bの間の時間である。次の繰り返し期間106Bは、ワイド・パルス104Bに続いている、等である。各繰り返し期間106には、最大継続時間があり、これは、タイマ(図示しないが、オシロスコープでは非常に一般的)によって測定される。

30

【0035】

最後のワイド・パルス104Dが、波形100中の最終発生であることを決定する1つの方法は、繰り返し期間106の最大継続時間でタイムアウトするようにタイマを設定することである。タイムアウト期間が終了するまでにイベントが繰り返されなかった場合は、オシロスコープが以前に最後に受けたイベントが、シリーズ中の最後であると判定される。この判定は、アクティブ・メモリ内のデータ記憶を停止し、表示、分析、不揮発性記憶などを開始するために使用されてもよい。図示の例では、タイムアウト期間108は、繰り返し期間106の最大長を超えている。従って、オシロスコープは、106Cに続くタイムアウト期間内にワイド・パルス104が発生していないので、ワイド・パルス104Dは、波形100におけるワイド・パルス104の最後又は最終発生であると判定する。

40

【0036】

この例では、判定は、時間基準(time reference)110で行われ、これは、タイムアウト期間108を最後の繰り返し期間106Cの終端(end)に加えることによって決定される。よって、最後のワイド・パルス104は、タイムアウト期間108の前に発生するワイド・パルスであり、これは、図示のように、ワイド・パルス104Dである。

【0037】

50

タイムアウト期間 108 は、多くの方法で決定できる。例えば、繰り返し期間 106 の最大継続時間が既知の場合には、事前設定されても良い。また、繰り返し期間の平均値を測定し、タイムアウト・マージンを加算することで自動的に計算しても良い。例えば、もし平均的な繰り返し期間 106 が経験的に $15 \mu s$ であると決定された場合には、タイムアウト期間 108 は、平均繰り返し期間に対してどの程度まで厳しく許容範囲を希望するかに応じて、例えば、 $17 \mu s$ 、 $20 \mu s$ 、つまり、 $15 \mu s$ より長い任意の時間に設定しても良い。また、タイムアウト期間は、試験期間中に観測された複数の繰り返し期間の中の最大継続時間よりも、少しだけ長く設定しても良い。例えば、もしサンプリング期間後に最大繰り返し期間が $88 ms$ と決定された場合には、タイムアウト期間を $90 ms$ に設定しても良い。もちろん、他のタイムアウト期間の設定方法も可能であり、本発明の実施形態は、そうした方法のどれでも動作できる。

10

【0038】

繰り返しイベントの最終発生が決定された後、オシロスコープは、トリガ位置、例えば、波形 100 に関するトリガ位置 115 を決定する。従来技術のトリガ動作では、取り込まれたレコード内のトリガ位置は、取り込まれたレコードの終端からポスト・トリガ遅延を引き算することで求めることがある。しかし、トリガ・イベントの最終発生は、発生時点では決められないことがあるので、別の方法が必要となる。

【0039】

最終発生のトリガ位置を決定する 1 つの方法は、タイムアウトが発生し、アキュジションが終了した時点 110 から、タイムアウト期間 108 を引き算するというものである。このように、時点 110 からタイムアウト期間 108 を引き算することによって、最後のワイド・パルス 104D の立ち下がりエッジにおいて、トリガ位置 115 (104D がワイド・パルスとして認識された時点、しかし、最終ワイド・パルスであると判断可能になるよりは、ずっと前の時点) が与えられる。波形 100 についてのデータ、つまり、波形 100 自身は、トリガ位置 115 より前から始まって、オシロスコープのアキュジション・メモリに記憶されている。

20

【0040】

実際的には、波形 100 についてのデータは、循環バッファとして動作するよう設定されているアキュジション・メモリに既に記憶されていて良い。言い換えると、トリガ・イベントの前に、アキュジション・メモリは、オシロスコープに供給される波形データ 100 を記憶し続けることができるが、利用可能なアキュジション・メモリの容量は有限なので、最も古い波形データ 100 は、波形 100 が続くにつれて、新しいデータで上書きされる。通常、循環バッファの容量は、トリガ・イベント前後両方の所望データ量を捕捉するように形成され、トリガ・イベント後の所望データの継続時間だけアキュジションを続けるように、ポスト・トリガ遅延が設定される。

30

【0041】

しかし、本発明の実施形態では、循環バッファの容量を、所望のプリ・トリガ・データを上書きすることなく、タイムアウト期間中、データの記憶を続けるように形成し、これによって、トリガ点が確立した後に、アキュジション・バッファに先に記憶した (仮に従前なら上書きされ、循環バッファの容量を増加させることはなかったであろう) 情報を効果的に「取り出す (retrieve)」。言い換えると、本発明の実施形態は、アキュジション・バッファのどのデータを保存する必要があるか計算し、計算された最終発生時間周辺のそうしたデータに、トリガに重要なデータとしてマークを付ける。いくつかの状況において、この重要なデータへのマーキングは、タイムスタンプを付ける処理、つまり、データ・アキュジション・メモリ中にタイムスタンプを生成する処理として知られる。

40

【0042】

図 1 に図示した例では、波形 100 は、アキュジション・メモリに取り込まれて保存されていると仮定している。トリガを超えるまで、アキュジション・メモリ中のどのデータにも、重要又は保存が必要であるとして、マークを付けることはない。タイムアウト点 110 の後で、オシロスコープは、アキュジション・メモリ中に既に取り込まれた、所望の

50

プリ・トリガ時間によってトリガ位置 1 1 5 より前から始まるデータに、重要であるとしてマーク又はタイムスタンプを付ける。この動作の更に詳細は、以下で明らかとなる。オシロスコープ中の水晶制御クロックのような、非常に正確なタイムアウト・タイマによって、上述のプロセスを用いて決定されたトリガ点の非常に正確な位置が得られる。もしタイムアウト・タイマが極めて正確でないなら、アクイジション・メモリから重要なデータが確実に失われないようにするため、タイムスタンプされたトリガ・データの一部分として、算出されたトリガ点の前に追加データを設けるようにしても良い。

【 0 0 4 3 】

図 2 は、イベントの最終発生に基づくトリガを決定する更に複雑な方法を図示している。図 1 に図示した例が単一の要因、つまり、タイムアウトだけを含んでいたのに対して、図 2 の例では、2 段階判断を説明している。特に、図 2 の関係図の例は、1 0 0 G b p s イーサネットについてのデータ通信速度を確立するのに利用されるトレーニング・シーケンスを表している。ユーザにとって重要なデータは、概して、重要データ 1 4 2 として図示されている。本発明の実施形態は、わかりやすいやり方でこうした重要データ 1 4 2 を分離可能にするが、現在は、こうしたデータを分離するのは非常に困難である。

10

【 0 0 4 4 】

このイーサネットのトレーニング信号 1 2 0 のプロトコルには、最初の初期化ステージがあり、これに繰り返しのトレーニング・ステージが続く。本質的なことではないが、通常、トレーニング信号 1 2 0 中の初期化信号は、アナログ信号である。上述のように、種々の入力信号をトリガとして利用できる。1 0 0 G イーサネット規格について、トレーニング信号 1 2 0 は、最初に初期化信号 1 2 2 について分析され、これは「A」トリガと考える。初期化ステージの後の長いパルスで示される初期化信号 1 2 2 を受けた後、Aトリガの条件が満たされ、オシロスコープは、トレーニング信号 1 2 0 の「B」トリガについての判断を始める。この例では、Bトリガは、複数のBイベントのシリーズの中の最終Bイベントで、上述のタイムアウトの例と類似している。

20

【 0 0 4 5 】

図 2 に図示される例では、独特の(ユニークな)開始点 1 2 6 が、Aトリガで確立され、これは、次に、Bトリガをイネーブルする。開始点 1 2 6 は、ある期間の開始となり、この期間中に、オシロスコープは、トレーニング・データ信号 1 2 0 における「B」イベントの最終発生を判定する。開始点 1 2 6 に続いてかなりの期間が存在することもあるが、時間による遅延後のBトリガ(B trigger-after-delay-by-time)を用いることで、オシロスコープは、A及びBトリガ間の部分 1 2 8 の間において、トレーニング・データ信号 1 2 0 を捕捉しない(又は、アクイジション・メモリ・バッファ中に少なくとも維持しない、つまり、上書きする)ことによって、トレーニング信号 1 2 0 の部分 1 2 8 を効果的に破棄又はスキップすることが可能になると共に、複数のBイベント 1 5 0 中の繰り返しの重要でない期間を効果的に破棄又はスキップすることが可能になる。このトリガ設定によって、Bトリガは、1 0 0 G b p s イーサネットを設定するためのトレーニング・シーケンス中に繰り返される制御データのヘッドを見つけるように設定され、その最後の事象は、ユーザにとっての重要データ 1 4 2 の部分である。

30

【 0 0 4 6 】

この例では、Bトリガは、パルス幅モードとなっており、これは、Bイベント 1 5 0 を示す比較的長いパルス 1 3 0 を検索する。「B」イベント 1 5 0 は、図 2 では、トレーニング信号 1 2 0 中のワイド・パルス 1 3 0 として示されている。また、複数のBイベント 1 5 0 は、図 2 の下付近に、分離された複数のパルスとして図示されている。Bイベント 1 5 0 は、約 1 0 0 μ s 毎に繰り返し、これは繰り返し期間 1 2 4 として使われている。図 2 において、最初のBイベント 1 5 0 は、1 3 0 Aとして示される期間の終わりに生じる一方、2番目のBイベントは、期間 1 3 0 Bの直後に生じる。トレーニング信号 1 2 0 とBイベントのグラフ 1 5 0 中の破線で示されるように、多数のBイベントが繰り返される。実際の試験の場合では、Bイベント 1 5 0 は、数百又は数千回繰り返すこともあり、これは、最終イベントを選択するために繰り返しイベントを効果的にスキップする本発明

40

50

の実施形態が、なぜ非常に有用なのかを説明する。B イベント 150 は、期間 130 Y の最後において図示される最終 B イベントまで続く。

【0047】

タイムアウト回路は、各期間 130 の後に続く時間量を測定し、B イベント 150 の後、タイムアウト期間よりも長くトレーニング信号 120 が進行したときだけ、タイムアウト 140 が生じたと判定する。言い換えると、図 2 を参照すれば、タイムアウト期間が 134 として図示される一方、繰り返し期間は 124 として図示される。パルス 130 Y で始めて、タイミング回路は、新たな B パルスが発生することなく、トレーニング信号 120 がタイムアウト期間 134 より長く続いたと判定している。よって、ポイント 140 でタイムアウトが発生したと判定され、期間 130 Y の後に続く B パルス 150 が、B パルスの最終発生であると判定された。そこで、上述のように、最終 B パルス 150 を捕捉するための適切なトリガ位置 145 が、140 で生じたタイムアウトからタイムアウト期間 134 を引き算することによって決定される。従って、トリガ位置がパルス 130 Y の先頭として設定され、これは、アキュジション・メモリ内の重要データ 142 の位置を特定する場合のトリガ点としての基準の正しい位置である。

10

【0048】

図 3 は、本発明の実施形態によるトリガを用いて、図 2 のトレーニング信号 120 がどのように判断されるかを説明する実施例のフロー図である。図 2 及び図 3 を参照すると、入力部は、トレーニング信号 120 を受け、続いて、判断工程 162 が、トリガ A が発生したかどうかを判定する。図 2 では、トリガ A は、特定のアナログ信号 122 だったが、本発明の実施形態は、どのような形式のトリガもトリガ A として利用できる。例えば、トリガ A は、グリッチ、シリアル、ラント、パルス幅、タイムアウトなどや、任意の既知の他の形式のトリガ、又は、本発明の実施形態による最終イベント・トリガのような、任意のトリガ形式であっても良い。

20

【0049】

もしこの A トリガが判断されるシステムにおける唯一のトリガであるなら、マルチプレクサ 168 は、制御入力を変更することによって、A トリガを判断するだけのように設定し、B トリガを検討しないようにしても良い。こうした例では、上記フローの残りは、以下で更に詳しく説明するように続く。

【0050】

もし A トリガを判断するだけに代えて、A トリガ及び B トリガの両方が検討されるなら、トリガ・ステート・マシーン 166 は、工程 162 から A トリガを受けると、B トリガ判断工程 164 において B トリガが判断されるのをイネーブルする。また、トリガ・ステート・マシーン 166 は、B イベントを判断するようにマルチプレクサ 168 を切り替える。図 2 では、B トリガの判断は、上述のように、最終 B イベントであった。しかし、本発明の実施形態は、任意の形式のトリガで機能できる。

30

【0051】

図 2 を参照して説明したように、イベント・タイマ 170 は、最後の B イベントが生じた時を判定するための特定時間でタイムアウトするように設定される。又は、もしシステムが、A トリガを判断するようにマルチプレクサ 168 をイネーブルすることによって、最後の A イベントをモニタするように設定されたならば、図 3 に図示したシステムは、最後の A イベントを求めてデータ・ストリームを検索するにもできる。図 3 に図示したシステムがどの「最終イベント」を求めて検索するにしても、イベント・タイマ 170 は、システムをモニタして、最後の B (又は、もしマルチプレクサ 168 で選択されたのなら、A) からタイムアウト時間が経過したかどうかを判定する。もし B イベントがタイムアウト期間内に再度生じたら、効果的に何も起こらず、B トリガはトリガされない。

40

【0052】

もし代わりに、タイムアウト期間内に B イベントが生じないなら、「最終」 B イベントが生じているのだから、B トリガの条件が満たされる。B トリガの条件が満たされた場合、データのアキュジションは、工程 180 で停止し、新しいデータがオシロスコープのア

50

クイジション・メモリに記憶されるのが回避されこととなるか、又は、アクイジション・メモリの少なくとも一部分に、保存すべきとのマークが付けられることになる。続いて、工程 182 では、タイムアウト・イベントの時間からタイムアウト値が引き算され、最後の B イベントが生じたアクイジション・メモリ中のデータのポイントにおいて、トリガ・タイムスタンプが生成される。これは、図 2 では、タイムアウトの決定 140 からタイムアウト期間 134 を引き算することによって、適切なトリガ位置 145 にマークを付けるように図示されていた。よって、重要データ、例えば、図 2 における重要データ 142 が、ユーザによって評価される。

【0053】

いくつかの実施形態では、イベント・タイマ 170 が、単純なタイムアウトを超えるものを含んでいても良い。例えば、いくつかの実施形態では、イベント・タイマは、1 対の 2 つの時間値の間の中間時間値についてはスキップするものの、この 1 対の 2 つの時間値から外れた時間値に基づいて、最終イベントを判定しても良い。例えば、タイマ 170 は、上述のように、最大値タイマを用いて、タイムアウトの前にイベントが生じなければ、最後の B イベントをトリガするように設定されても良い。また、(設定可能な)時間が 2 つの隣接するパルス間に経過するのを確実にするために、最小値タイマを用いても良い。そして、もし 2 つの隣接するパルスが、その最小時間内に生じたら、これらパルスのいずれかが重要パルスであるとして選択され、その重要な取り込みデータにマークを付けるために、適切なタイムスタンプが生成されても良い。

【0054】

イベント・タイマ 170 は、カウント・ダウン、カウント・アップ、シフト・レジスタ、アナログ・ランプ又は他の形式のタイマのような任意の形式のタイマを含むとして良い。

【0055】

これらと同じ方向に沿って、ユーザが更なる制御を行えるように、イベント・タイマ 170 と連動して強制タイムアウト信号 184 が動作するようにしても良い。例えば、強制タイムアウト信号 184 は、イベント・タイマ 170 中のタイムアウト・タイマが任意の新しいイベントでリセットされるのを防ぐために利用されても良く、それによって、実際には強制タイムアウト信号 184 の後に追加のイベントがデータ中に発生するか否かに関係なく、タイマ 170 が、強制タイムアウト信号 184 の前に通過した最終イベントが最終イベントであったとアサートされるのを強制的に宣言する。強制タイムアウト信号 184 は、ユーザがデータ・ストリーム中の特定部分を調査したいという状況において、アサート(assert)されても良い。強制タイムアウト信号 184 が使用されるという構成において、タイムスタンプ引き算工程 182 は、依然として動作し、アクイジション・メモリ中のデータ・トリガ・タイムスタンプは、強制タイムアウト信号 184 のアサートの前に、最終イベントであると設定される。

【0056】

別のモードでは、ユーザが、最終発生が既に捕捉され、アクイジション・メモリに記憶されているのを知っているために、強制タイムアウト信号 184 をアクイジション・メモリへのデータのアクイジションを直ちに停止するのに利用しても良い。この実施形態では、もし各イベントが発生する度にアクイジション・メモリに一時的なタイムスタンプが生成されるなら、タイムスタンプ引き算工程 182 は省略できる。例えば、図 2 を参照すると、もし仮に最終発生一時的タイムスタンプが、B イベント 150 が生成されるごとに生成されるなら、強制タイムアウト信号によって、オシロスコープが最終発生一時的タイムスタンプに最終発生タイムスタンプとして直ちにマークを付けると共に、こうしたタイムスタンプの周辺のデータを重要データとして直ちにマークを付けるようもできる。

【0057】

図 2 に示した例は、具体的には、100 Gbps イーサネット・リンク・トレーニングに関するが、本発明の実施形態は、関心のあるデータ(data of interest: 重要データ)がイベントの最後の発生付近にあるという多くの状況において利用できる。例えば、チャンネル速度の設定に利用される多くのデータ・ネゴシエーション・プロトコルは、指定の

10

20

30

40

50

開始ポイントがあり、これに、規則的なインターバルで繰り返すパターン又はリセット・イベントまでのパターンがあって、そして、最終ポイントが存在するというパターンが続く。本発明の実施形態は、指定の開始ポイントを（トリガAとして）得るために検索し、続いて最終発生の特徴をトリガBとして使用して、重要データを捕捉及び選択するのに利用できる。いくつかのパターン又はシーケンスについては、A - Bシーケンス・トリガが必要でないこともあり、そのため、いくつかの実施形態は、図1に図示されるように、Aトリガだけを判断するように設定しても良い。

【0058】

図4は、試験プローブ402を介して被試験デバイス（DUT）404に結合された試験測定装置400を含む試験測定システムの例示的なコンポーネントを図示したブロック図である。試験測定装置400は、オシロスコープや他の形式の装置でも良い。試験測定装置には、ユーザ・インタフェース410、プロセッサ・メモリ422に結合されたプロセッサ420、そして、表示メモリ432に結合された表示部430がある。プロセッサ420は、プロセッサ・メモリ422に記憶された命令に基づいて動作するようプログラムされても良い。プロセッサ・メモリ422は、リード・オンリー・メモリ、ランダム・アクセス・メモリ、フラッシュ・メモリ、FPGA若しくは他の再プログラム可能な回路に記憶されたコード、又は他の形態のメモリであってもよい。

10

【0059】

試験測定装置400は、プローブ402を介してDUT404から入力信号を受け取り、プロセッサにデジタル信号を出力するための入力回路を含む。入力信号は、典型的にはアナログ信号であるが、装置400内のアナログ・デジタル（A/D）コンバータ460によってデジタル形式に変換される。プロセッサ420は、デジタル信号を受信して処理し、そこから導出された1つ以上の信号を出力するように動作する。

20

【0060】

アキュイジション・メモリ450は、DUT404からの入力信号を記憶する。上述のように、アキュイジション・メモリ450は循環バッファとして構成することができ、これは、取得された最も古い信号をより新しい取得信号で順番に上書きする。

【0061】

トリガ・サブシステム440は、上記入力信号若しくは上記デジタル信号の1つ以上の特徴にตอบสนองして、又は強制タイムアウト信号184（図3）のような他の信号に基づいて動作して、信号のアキュイジションを開始又は終了すると共に、メモリ内のデジタル信号の記憶を制御する1つ以上のトリガ・イベント・デコーダを含む。トリガ・サブシステムは、図3のフローに示すように動作するように構成でき、上記図1及び図2を参照して上述したように、入力信号を分析するように構成できる。トリガ・サブシステム440には、最終イベント分析部442があっても良く、これは、入力信号においてイベントのシリーズの中の最後のイベントが発生したときに、上述のように、トリガ信号を生成するよう動作できる。最終イベント分析部442からのこのような最終イベント・トリガに基づいて、又は他のトリガ・イベントに基づいて、トリガ・タイムスタンプ計算部452は、アキュイジション・メモリ450に既に格納されているデータが重要データとしてマークされているかどうかを判定する。

30

40

【0062】

他の実施形態では、最終イベント分析部442が、試験測定システム400によって他のトリガをアクティブ・トリガとして設定できるようにするといった他のプロセスを開始させても良い。更に他の実施形態では、最終イベント分析部442又はトリガ・サブシステム440内の他の機能が、トリガ・イベントの最後の発生後のプログラムされた期間の後に、アキュイジションを開始又は終了させるようにしても良い。続いて、トリガ・タイムスタンプ計算部452は、最後のトリガ・イベントの発生時刻に従って、アキュイジション・メモリ内に記憶されているデジタル信号の位置を定めるように動作する。

【0063】

更に、この説明は、特定の特徴に言及している。本願における開示は、それらの特定の

50

特徴の可能な全ての組み合わせを含むと理解されるべきである。例えば、特定の特徴が特定の態様の状況において開示されている場合、その特徴は、可能な限り、他の態様の状況においても使用できる

【 0 0 6 4 】

また、本出願において2つ以上の定義されたステップ又は工程を有する方法が言及される場合、定義されたステップ又は工程は、状況がそれらの可能性を排除しない限り、任意の順序で又は同時に実行できる。

【 0 0 6 5 】

特定の本発明の実施態様は、例示の目的のために例示及び説明されているが、本発明の精神および範囲から逸脱することなく様々な改変がなされ得ることが理解されよう。

10

【符号の説明】

【 0 0 6 6 】

- 1 2 0 トレーニング信号
- 1 6 2 判断工程
- 1 6 4 Bトリガ判断工程
- 1 6 6 トリガ・ステート・マシーン
- 1 7 0 イベント・タイマ
- 1 8 0 アクイジション停止工程
- 1 8 2 タイムスタンプ引き算工程
- 1 8 4 強制タイムアウト信号
- 4 0 0 試験測定装置
- 4 0 2 試験プローブ
- 4 0 4 被試験デバイス (D U T)
- 4 1 0 ユーザ・インタフェース
- 4 2 0 プロセッサ
- 4 2 2 プロセッサ・メモリ
- 4 3 0 表示部
- 4 3 2 表示メモリ
- 4 4 0 トリガ・サブシステム
- 4 4 2 最終イベント分析部
- 4 5 0 アクイジション・メモリ
- 4 5 2 トリガ・タイムスタンプ計算部
- 4 6 0 アナログ・デジタル・コンバータ

20

30

40

50

フロントページの続き

- 50 テクトロニクス・インコーポレイテッド内
(72)発明者 デビッド・エル・ケリー
アメリカ合衆国 オレゴン州 97077-0001 ビーバートン サウスウエスト カール・ブラウン・ドライブ 14150 テクトロニクス・インコーポレイテッド内
- (72)発明者 パトリック・エイ・スミス
アメリカ合衆国 オレゴン州 97077-0001 ビーバートン サウスウエスト カール・ブラウン・ドライブ 14150 テクトロニクス・インコーポレイテッド内
- 審査官 小川 浩史
- (56)参考文献 特開2014-25941(JP,A)
米国特許出願公開第2010/0228508(US,A1)
特開2011-123070(JP,A)
特開昭57-194362(JP,A)
特開昭63-115066(JP,A)
特開平6-27149(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
G01R 13/00-13/42