

# 公告本

437078

申請日期	88年2月12日
案號	88102327
類別	Holl 21/2, Holl 21/20

A4  
C4

(以上各欄由本局填註)

## 發明專利說明書

一、發明 名稱	中文	複合構件，其分開方法，及予以利用之半導體基底之準備方法
	英文	Composite member, its separation method, and preparation method of semiconductor substrate by utilization thereof
二、發明 人	姓名	(1) 近江和明 (2) 坂口清文 (3) 柳田一隆
	國籍	(1) 日本                      (2) 日本                      (3) 日本
	住、居所	(1) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內  (2) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內  (3) 日本國東京都大田區下丸子三丁目三〇番二號 佳能股份有限公司內
三、申請人	姓名 (名稱)	(1) 佳能股份有限公司 キャノン株式会社
	國籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都大田區下丸子三丁目三〇番二號
	代表人 姓名	(1) 御手洗富士夫

裝  
訂  
線

437078

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權

日本 1998年 2月 18日 10-035820 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明(1)

### 發明背景

#### 發明領域

本發明有關一種複合構件，其分開方法及半導體基底之準備方法，尤其有關一種具有易碎結構與低機械強度於內部之複合構件，其分開方法及半導體基底之準備方法。特別地，本發明適用於一種基底(SOI基底)之準備方法，該基底具有當作一種半導體基底型式之SOI(半導體於絕緣體之上)結構。

#### 相關背景技藝

利用SOI基底之裝置具有種種無法藉一般之矽(Si)基底所獲得之優點，例如該等優點如下述：

- (1) 電介質易於分離，且該裝置適用於高度積體；
- (2) 該裝置係優於抵抗光線；
- (3) 浮動電容小而實現元件之高速度操作；
- (4) 無需阱之製程；
- (5) 可防止閃鎖；以及
- (6) 可藉薄膜化來形成完全空乏型場效電晶體。

因為該SOI結構具有如上述之種種優點，故有關其形成方法之研究已進行數十年。已知為習知之SOI技術係一種SOS(矽於藍寶石上)技術，該SOS技術係用於以CVD(化學氣相沈積法)法藉非磊晶生長術來形成矽於單晶藍寶石基底之上。該SOS技術已評估為最成熟之SOI技術，但因為大量晶體缺陷會由矽層與底部藍寶

## 五、發明說明(2)

石基底之界面中晶格不匹配所造成，建構藍寶石基底於矽層內之鋁的混合物，基底價格，區域擴大之遲緩，及其他原因而未付諸實際利用。

緊隨著該 S O S 技術，出現一種 S I M O X (藉離子布植氧氣之分離) 技術。關於該 S I M O X 技術，已發展出多種針對晶體缺陷之減少及製造成本之降低的方法，例如該等方法含有：注射氧離子於基底以形成一埋入之氧化物層之方法；經由氧化物膜接合兩晶圓，拋光或蝕刻該等晶圓之一，及留下薄的單晶矽層於該氧化物膜之上的方法；布植氫離子於一具有氧化物膜形成於其上之矽基底之表面一預定深度內，與另一基底接合，藉熱處理法或另外處理法而留下薄的單晶矽層於該氧化物膜之上，及剝離所接合之基底(其他基底)之方法；以及類似方法。

一種新的 S O I 技術揭示於日本專利號碼第 2,608,351 號或美國專利號碼第 5,371,037 號中。在該技術中，一藉形成一非多孔狀單晶層於具有多孔層形成其上之單晶半導體基底上所取得之第 1 基底接合於一第 2 基底之上而該等基底係接合，接著去除不需要之部分，使得該非多孔狀單晶層轉移至該第 2 基底。該技術係優越於其中該 S O I 層具有一優異之膜厚度均勻性，可降低該 S O I 層之晶體缺陷之密度；該 S O I 層具有良好之表面平坦性；無需昂貴及特殊規格之製造裝置；以及可以以相同之製造裝置來製造具有 S O I 膜於大約數十奈米 (nm) 至 10 微米 ( $\mu\text{m}$ ) 範

### 五、發明說明（3）

圍內之 S O I 基底。

此外，本案申請人已在日本專利申請公開案號第 7 - 3 0 2 8 8 9 號中揭示一種技術，其中在接合第 1 與第 2 基底之後，從該第 2 基底分離第 1 基底而不要破壞，接著使所分離之第 1 基底之表面平滑，且再形成一多孔層於其上，使得該第 1 基底可再使用。所提出之該方法之實例將參照第 1 2 A 至 1 2 C 圖予以描述，在第 1 矽基底

1 0 0 1 之表面層完成多孔狀以形成一多孔層 1 0 0 2 之後，一單晶矽層 1 0 0 3 形成於該層 1 0 0 2 之上，而該單晶矽層與分離自第 1 矽底部基底之第 2 矽基底 1 0 0 4 則經由絕緣層 1 0 0 5 而相互接合（第 1 2 A 圖）。之後，分開經由多孔層所接合之晶圓及選擇性地去除暴露於第 2 矽底部基底之表面之該多孔矽層以形成 S O I 基底（第 1 2 C 圖）。該第 1 矽基底 1 0 0 1 可藉去除其餘之多孔層於該處而再使用。

在日本專利申請公開案號第 7 - 3 0 2 8 8 9 號所揭示之發明中，該基底係利用多孔矽層比非多孔矽易碎之性質而予以分開，因為使用於半導體基底之準備一次之基底可再使用於半導體基底之準備，可有效地降低半導體基底之成本。而且，在該技術中，因為可以不浪費地利用該第 1 基底，故可大大地降低製造成本。此外，製程也會有利地簡化。

用以分開第 1 及第 2 底部基底（底板）之方法的實例包含：加壓、拉出、剪斷、楔形物插入，熱處理，氧化，

### 五、發明說明(4)

振動施加，配線切斷，及類似物。此外，本發明人已提出一種分開方法於日本專利申請案第9-75498號或1998年3月25日所申請之美國專利申請案第047,327號中，其中係噴灑流體於一分開區域，氣體及/或液體係利用為該流體，且特別地利用主要由水所組成之液體的水噴出物會是較佳的。在該方法中，於分開之時，水不僅切斷接合面而且均勻地進入該第1與第2底部間之縫隙，使得一相當均勻的分開壓力可施加於整個分開面。而且，在該方法中，相異於其中未使用氣體之情況，諸顆粒可予以洗淨而不會散開。該方法係藉楔形物插入而在該兩關係上優於未使用氣體之分開方法。尤其，當設定分開區域之機械強度低於接合處之機械強度時，只有易碎之部分會藉噴灑流體於該分開區域而裂開，破壞或去除，而另外強硬之部分可有利地予以保留而不會破壞。

然而，當使用水噴射或另一流體來分開接合之複合構件而藉噴灑該流體於複合構件之側面，尤其是該分開區域之側面周圍時，則會有因為該分開區域具有額外之強度使流體之流動不易破壞或切斷該分開區域之情況。在此例中，可藉提升流體壓力來分開複合構件，但倘若過於提升該壓力，則破裂會從該接合之底部之側面向內進行，其中所分開之底部基底之一或二者會由射入該分開區域之流體的壓力所弄裂，因此，在該分開之製程中，產量會低。為避免此情況，提供有一種進一步減低該分開區域之機械強度以形成一更為易脆結構之方法，然而，若該結構過分地易

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(5)

脆，則會造成該分開區域破裂及無法接合或該分開區域在除了準備複合構件之製程外之加熱，清洗或處理該底部基底之期間破裂而產生污染物之顆粒的問題。

而且，當以另一未使用流體之方法來執行分開時，基本上會造成類似問題，因此降低了該分開製程中之產量。

### 發明概述

本發明之目的在於提供一種複合構件及其分開方法，其中該複合構件可相當容易地分開而不會毀損所分開之諸底部。

本發明之另一目的在於提供一種複合構件及其分開方法，其中可相當地提升主要分開區域之機械強度，會防止該分開區域所不欲之破壞，且會抑制顆粒之產生。

根據本發明之一觀點，提供有一種利用複合構件之分開方法的半導體基底之準備方法，包含在一分開區域處分開該複合構件為複數構件之步驟，其中沿著一接合面，該分開區域之機械強度係非均勻的。

特別地，在該分開區域中，較佳地，該複合構件之週邊部分在機械強度上係低於中心部分。此外，較佳地，該分開區域在機械強度上係低於接合之界面。

根據本發明之另一觀點，提供有一種利用上述分開方法之半導體基底的準備方法。

根據本發明之又一觀點，提供有一種半導體基底的準備方法，該方法包含分開一藉接合一第1底部基底與一第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(6)

2 底部基底於彼此所形成之複合構件為複合構件於一相異於接合面之位置中所形成之分開區域處，該分開區域之機械強度沿著該接合面係非均勻的，且該分開區域之週邊部分之機械強度係局部地低。

根據本發明之再一觀點，提供有一種複合構件，該複合構件包含一分開區域於內部，該分開區域沿著該複合構件之表面係非均勻的，該分開區域之週邊部分之機械強度係局部地低。

用於該分開區域，可利用藉電鍍法所形成之多孔層，藉布植離子所形成之其中可獲得微空穴之層，或類以物。當使用矽晶圓或另一半導體基底，或石英晶圓作為第 1 或第 2 底部時，雖然其具有一定向之扁平部分或一缺口，但其實質地具有碟片之形狀。因此，藉接合該第 1 及第 2 底部基底於彼此所獲得之複合構件同時具有一實質碟片之形狀。在此例中，當該分開區域之機械強度在此一方式中係非均勻，即該強度在複合構件之中心部分中為高而在其週邊部分中為低，而在周圍之方向中為實質地均勻時，則可有效地分開該複合構件。當該複合構件為方形平板構件時，則其角落，側邊或整個週邊之強度係低的。

該機械強度可藉形成彼此之孔隙率相異之部分於該分開區域中而完成非均勻性。當孔隙率增加時，機械強度會減低，因此，可藉改變該孔隙率來改變機械強度。尤其，可藉設定週邊部分中之孔隙率比中心部分中之孔隙率高而減低該週邊部分之機械強度。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(7)

同時，可藉改變該分開區域之厚度來完成非均勻性。當該分開區域之厚度增加時，機械強度會減低，因此，亦可藉改變厚度來改變機械強度。尤其，可藉設定底部之週邊部分中之該分開區域之多孔層的厚度比該底部之中心部分中之該分開區域之多孔層的厚度大而減低該週邊部分之機械強度。

爲了獲得一適合之複合構件，其不會在分開該複合構件之製程之前的製程中分開而會確實地在分開之製程中分開，較佳地係藉複數之相異於機械強度中之層來形成該分開區域。尤其，在含有複數層之分開區域中，較佳地，孔隙率高之層的厚度係小於毗鄰於一非多孔狀單晶半導體層而孔隙率低之層的厚度。各該等複數層之結構無需陡峭地改變於界面中，即使各層之強度或結構係連續地改變於該等毗鄰層之界面中之時，相較於當該強度係均勻於整個分開區域之上時，亦可易於促成分開。

在含有相異於機械強度中之複數層之分開區域中，較佳地，孔隙率高之層具有週邊部分中之孔隙率比底部中心部分之附近處之孔隙率高的孔隙率，因此，該機械強度亦會藉改變厚度而改變。尤其，可藉設定該週邊部分中之該分開區域之多孔層的厚度比該底部之中心部分中之該分開區域之多孔層的厚度大而減低該週邊部分之機械強度。

爲了獲得一適合之複合構件，其不會在分開該複合構件之製程之前的製程中分開而會確實地在分開之製程中分開，較佳地係藉複數之相異於機械強度中之層來形成該分

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

### 五、發明說明(8)

開區域。尤其，在含有複數層之分開區域中，較佳地，孔隙率高之層的厚度係小於毗鄰於一非多孔狀單晶半導體層而孔隙率低之層的厚度。各該等複數層之結構無需陡峭地改變於界面中，即使各層之強度或結構係連續地改變於該等毗鄰層之界面中之時，相較於當該強度係均勻於整個分開區域之上時，亦可易於促成分開。

在含有相異於機械強度中之複數層之分開區域中，較佳地，孔隙率高之層具有週邊部分中之孔隙率比底部中心部分之附近處之孔隙率高的孔隙率。

在含有相異於機械強度中之複數層之分開區域中，具有高孔隙率之一第2層之孔隙率可藉製成具有小的孔隙率之第1層之厚度在週邊部分中高於底部之中心部分中而製成在週邊部分中高於該底部基底之中心部分中之孔隙率。

本發明人已處理諸實驗，其中一陽極電鍍裝置係多樣地修飾以形成良好品質之多孔層。結果，發現一種矽晶圓，該矽晶圓具有一平面內孔隙率之分布於複數之接受利用某種模式之陽極電鍍裝置之多孔處理的矽晶圓之中。而且，在其中諸試品係藉形成非多孔層於多孔層之上所準備且該等非多孔層剝離之諸實驗之結果中，已發現到在若干試品中孔隙率相當低之多孔層甚至可比孔隙率相當高之多孔層易於剝離。從上述兩個發現可理解，如稍後將描述之實施例中，當孔隙率相當高之層破裂或破壞於具有平面內分布之孔隙率之等該多孔層之中時，孔隙率相當低之層亦易於破裂，其並未極大地由孔隙率之絕對值所影響。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(9)

特別地，已發現當具有一其中分開可易於啓始之構件之週邊部分中孔隙率相當高之層時，可易於促成分開且不管該孔隙率之絕對值，而本發明已研發出。

### 圖式簡單說明

第 1 A，1 B 及 1 C 係根據本發明之複合構件之示意剖面視圖；

第 2 A 及 2 B 圖係根據本發明之複合構件之頂視圖；

第 3 A 及 3 B 圖顯示根據本發明之複合構件之機械強度之平面內分布；

第 4 圖係顯示其中施加使用於本發明中之陽極電鍍之狀態的視圖；

第 5 圖係根據本發明之半導體基底之孔隙率之特性圖；

第 6 A，6 B 及 6 C 圖係顯示根據本發明之複合構件之分開方法的視圖；

第 7 圖係一水噴射裝置之示意視圖；

第 8 圖係本發明之複合構件之剖面視圖；

第 9 圖係顯示多孔厚度與陽極電鍍電流之特性圖；

第 10 圖係相對於第 1 層之厚度的第 2 層之孔隙率之特性圖；

第 11 圖係根據本發明之實施例之複合構件的剖面視圖；以及

第 12 A，12 B 及 12 C 圖係顯示一習知之半導體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

## 五、發明說明 ( 10 )

基底的準備方法的視圖。

### 主要元件對照表

- 1 : 第 1 底部基底
- 2 : 第 2 底部基底
- 3 : 分開區域
- 4 : 非多孔層
- 5 : 接合界面
- 6 : 絕緣層
- 7 : 定向之扁平部分
- 2 1 : 第 1 底部基底
- 2 2 : 第 2 多孔層
- 2 3 : 第 1 多孔層
- 2 7 : 第 2 底部基底
- 3 1 : 機械性地強硬部分
- 3 2 : 機械性地脆弱部分
- 3 7 : 殘留部分
- 1 0 1 : 直流 ( D C ) 電源供應器
- 1 0 2 : 陰極電極
- 1 0 3 : 陽極電極
- 1 0 4 , 1 0 5 : 絕緣支撐物
- 1 0 6 : 絕緣槽底
- 1 1 0 : 楔形物
- 1 1 1 : 力

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

### 五、發明說明(11)

- 4 0 2 : 水噴嘴
- 4 0 3 , 4 0 4 : 支撐物
- 4 0 6 : 關閉器
- 4 0 7 : 工具
- 4 0 8 : 軸承
- 4 0 9 : 支撐之底部基底
- 4 1 0 : 速度控制馬達
- 4 1 1 : 軸承
- 4 1 2 : 壓縮彈簧
- 4 1 3 : 定位銷
- 4 1 4 : 水噴射泵
- 1 0 0 1 : 第 1 矽層
- 1 0 0 2 : 多孔層
- 1 0 0 3 : 單晶矽層
- 1 0 0 4 : 第 2 矽層
- 1 0 0 5 : 絕緣層

#### 較佳實施例詳細說明

第 1 A 至 1 C 圖係根據本發明一實施例之複合構件的剖面視圖。

該複合構件係藉相互接合一第 1 底部基底 1 與一第 2 底部基底 2 而形成，且一分開區域 3 形成於內部。此處，該第 1 底部基底 1 係以此一方式來接合，即，形成在該分開區域 3 之上的層 4 係緊靠於該第 2 底部基底 2 之表面上

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

## 五、發明說明 ( 12 )

，而形成一接合界面。該分開區域具有一機械強度相當高之部分 3 1 及一脆弱部分 3 2，而該機械性地脆弱部分 3 2 係定位於該複合構件之週邊部分（該分開區域之週邊部分）。在分開該複合構件之情況中，因為在機械強度上相當低之部分 3 2 係定位在該複合構件之週邊部分中，故該部分 3 2 會先破裂或崩塌，藉此，易於促成該複合構件之分開。

更特別地，第 1 A 圖顯示孔隙率高之多孔材料之部分 3 2 係形成在厚度均勻之分開區域 3 之週邊部分中，而孔隙率低之多孔材料之部分 3 1 則形成在中心部分之中，使得機械強度上局部低之部分 3 2 配置於週邊部分之中。第 2 A 圖顯示從頂部所圖示之複合構件中之機械性地強硬及脆弱部分 3 1，3 2。數字 7 表示一配置如所需之定向之扁平部分。此外，如第 2 B 圖中所示，機械性地脆弱部分 3 2 可部分地形成在該複合構件之外部週邊之中而取代了形成在整個外部週邊之中，該機械性地強硬部分係大於脆弱部分。第 1 B 圖顯示藉製成孔隙率均勻之多孔材料之分開區域 3 的非均勻厚度而在週邊部分中所形成之機械性地脆弱部分 3 2。同時在此例中，如第 2 B 圖中所示，該部分 3 2 可部分地形成在該分開區域 3 之平面中之外部週邊之中。第 1 C 圖顯示藉布植離子來形成一具有大的離子布植量於該週邊部分中之部分所形成之機械性地脆弱部分 3 2。同時在此例中，如第 2 B 圖中所示，該機械性地脆弱部分 3 2 可藉局部性地增加離子布植量而部分地形成於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明 ( 13 )

該外部週邊之中。當布植氫離子或稀有氣體離子及執行預定之熱處理時，會產生微空穴，因此，其中以高濃度來注射離子之部分可形成為孔隙率高之多孔部分。該機械性地脆弱部分 3 2 可藉設定該多孔材料之孔隙率及厚度比其他部分高而予以局部性地形成。而且，離子所布植之部分的機械強度可藉局部性地布植該等離子於多孔材料所形成之分開區域之內及藉使該多孔材料易脆而予以降低，也就是說，較佳地係適當地來組合第 1 A 至 1 C 圖中所示之該等結構之特徵。

較佳地，利用作為本發明之第 1 底部基底 1 者係矽晶圓或 Ge, SiGe, SiC, GaAs, GaAlAs, InP, GaN 或類以物之似平板之半導體晶圓。

除了相同於該第 1 底部基底 1 之半導體晶圓之半導體晶圓之外，可利用石英玻璃，樹脂片或另外之絕緣底部，及不銹鋼或其他金屬底部基底來作為第 2 底部基底 2。

較佳地，非多孔層包含藉選取來自含有相同於使用於第 1 底部中之半導體材料之族之材料所形成之單一層或複數之層。當分開該複合構件來準備 SOI 基底時，單晶半導體層係較佳的。

較佳的，層 6 係由一絕緣材料，一導電材料，或另外之相異於層 4 之材料的材料所形成。

此外，較佳地，該第 1 及第 2 底部基底係經由一絕緣層或一黏著層予以接合。

第 3 A 及 3 B 圖係圖表，相對地顯示該複合構件之平

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(14)

面中機械強度之分布。

實線 10 顯示一模式，其中機械強度逐漸地增加自一外部週邊 LE1 之左邊邊緣朝向該複合構件之中心 O，以及在位置 LE2 與 RE2 之間含有中心 O 之部分具有最低之機械強度。點實線 11 顯一模式，其中機械強度具有一間斷性之轉變於一外部週邊（在外部週邊邊緣 LE1 與位置 LE2 之間，在外部週邊邊緣 RE1 與位置 RE2 之間）與一中心部分（從位置 LE2 至 RE2）。虛線 12 顯示一模式，其中機械強度連續地增加自外部週邊邊緣 LE1，RE1 朝向中心 O，且該機械強度只取最大值於中心 O 之處。

在本發明中，較佳地，從複合構件之外部週邊邊緣 5 毫米內之位置至該分開區域之外部週邊邊緣之機械強度係局部性地低於中心部分中之機械強度。參閱第 3A 圖，較佳地，該分開區域係以此一方式形成為一薄層，即，該複合構件之外部週邊邊緣之 5 毫米內之位置係在 LE1 與 LE2 之間及 / 或在 RE2 與 RE1 之間。

此外，當大尺寸之複合構件分開自其外部週邊邊緣朝向中心時，會有一種情況，即該複合構件之中心部分無法如所要的予以分開。在此情況中，機械性地脆弱部分會局部性地形成在中心部分中。第 3B 圖顯示此模式之實例，其中在週邊與中心之間的部分，亦即，甜甜圈狀之部分 M 在機械強度上會高。

當利用一多孔層為分開區域時，該機械性地脆弱之邊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

## 五、發明說明 ( 15 )

緣部分之孔隙率係設定於 20% 或更多，較佳地係 35% 或更多，而該孔隙率之上限則可為 80% 或更少。

機械性地強硬之中心部分之孔隙率並未受限，只要低於週邊部分之孔隙率即可，但可以以孔隙率呈低於週邊部分之孔隙率之此一方式而較佳地選取自 5% 至 35% 之範圍，更佳地自 5% 至 20% 之範圍。當孔隙率中之差異係 5% 或更多，較佳地係 10% 或更多時，則可在該週邊部分與該中心部分之中取得足以使複合構件易於分開之機械強度之差異。

此外，在第 3 B 圖中，該部分 M 係機械性地強硬，因此，當該分開區域係由多孔材料所形成時，該部分 M 之孔隙率，亦即，具有機械強度最大值之部分可以以相同於第 3 A 圖之中心部分之孔隙率之方式設定低至 5% 至 25% 之範圍中，較佳地 5% 至 20% 之範圍中。

第 3 B 圖中之中心 O 之孔隙率需比該部分 M 之孔隙高，且可適當地選取自 20% 至 80% 之範圍以合乎此關係之要求。

此處，多孔材料之孔隙率 P (%) 指示該多孔材料之外觀體積中之孔體積之比例，該孔隙率係在下一方程式中利用在該第 1 底部基底上所形成之多孔材料之密度 m 及非多孔材料之密度 M 來表示：

$$P = \{ (M - m) \div M \} \times 100\% \quad (1)$$

此處，該多孔材料之密度 m 係藉含有諸孔之多孔材料之體積 V 來除含有該等孔之諸多孔材料之重量 G 而取得，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

後

## 五、發明說明 ( 16 )

而表示如下：

$$m = G \div V \quad ( 2 )$$

實際上，其中僅在表面之同一邊之深度 d 具有多孔層結構之該底部基底之多孔層之孔隙率 P 可利用形成多孔層於其上之前之該底部基底之重量 A，形成多孔層於其上之後之該底部基底之重量 a，及在完全自該處去除多孔層之後之該底部基底之重量 B 而獲得自下一方程式：

$$P = \{ ( A - a ) \div ( A - B ) \} \times 100 \% ( 3 )$$

接著，將描述一種準備該複合構件之方法。

首先，準備一矽晶圓或類似物之第 1 底部基底 1，且形成該分開區域 3 在該第 1 底部基底 1 之表面上或在距該表面一預定之深度處。用以形成該分開區域之方法之諸實例含有：藉陽極電鍍或類似者來製成該第 1 底部基底 1 之表面多孔性之方法及／或布植相異於該底部基底之構成元素之氫離子，稀有氣體離子，或類似物而形成一具有最大離子布植濃度於距該第 1 底部基底 1 之表面一預定深度處之離子布植之方法。該機械性地脆弱部分係藉控制稍後將予以描述之陽極電鍍或離子布植之諸條件而形成在該週邊部分之中。

接著，若需要時，可形成非多孔層 4 於該分開區域 3 之上且接合該第 2 底部基底。在布植離子之情況中，該第 1 底部基底之表面層照原狀地構成該非多孔層。當製成該第 1 底部基底 1 之表面為多孔狀時，層 4 則藉濺射法或 C V D 法而形成於該處之上。之後，該非多孔層 4 係如所

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 17 )

需地直接或經由該絕緣層 6 來接合於矽晶圓或類似物之該第 2 底部基底之上，藉此完成該複合構件。

在用以形成機械強度局部性低之多孔層的方法中，陽極電鍍之電流密度會改變於該平面中。當流入於半導體基底之週邊部分內之陽極電鍍電流之密度在該底部之週邊部分設定為高之時，該多孔層之底部基底之週邊部分中之厚度及／或孔隙率可製成比該底部之中心部分高。為完成該電流密度之分布，例如在陽極電鍍之期間，在接受形成之底部基底之附近處之陽極電鍍液體中之其中流過離子電流之剖面區域係設定大於接受該形成之底部基底之區域，因此，流入於該底部基底之週邊部分內之陽極電鍍電流之表面密度可設定高於流入該底部基底之中心內之陽極電鍍電流之表面密度。特別地，使用大於接受該形成之底部基底之陽極電鍍槽，使得具有寬於該底部基底之區域之剖面區域之離子電流可由該底部所接受。

第 4 圖係一示意圖，顯示一使用於陽極電鍍中之裝置。在第 4 圖中，數字 101 表示用於該陽極電鍍之直流 (DC) 電流供應器，102 表示陰極電極，103 表示陽極電極，以及 104，105 表示用以支撐所處理之底部基底 1 絕緣支撐物。該底部基底 1 係結合於該等支撐物 104，105 之凹處中。數字 106 表示一絕緣槽底。該等電極 102，103 之面積約係該第 1 底部基底 1 之 1.2 至 3.0 倍，較佳地係 1.3 至 2.0 倍。在該結構中，當經由該底部基底之外部週邊邊緣之流自外部之離

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明 ( 18 )

子集中在該底部中之時，較多之離子會流入該底部之週邊部分，而可提升該週邊部分之多孔層之厚度及孔隙率。

此外，當執行複數之陽極電鍍之步驟時，該第 1 多孔層之週邊部分會形成比中心部分厚，因此，稍後所形成之第 2 多孔層之週邊部分之孔隙率會製成比該中心部分之孔隙率高。

當此種流過電流之分布需要更精確地予以控制時，一電流導引器配置於接受該形成之底部基底之附近處以用於控制流入於該底部基底表面之離子電流之分布。當控制該離子電流之分布時，可控制具有小的孔隙率之層之厚度分布。

當利用其中可獲得微空穴之離子布植法所形成之層作為分開區域時，則可藉提高離子布植密度來增加微空穴之大小或密度，或所分布之微空穴之厚度，使得該區域之機械強度可予以減低。

因此，當該底部基底之週邊部分之離子布植量設定比該底部基底之中心部分之離子布植量大之時，該底部基底之週邊部分之每單位體積之微空穴之密度會升高而可作成比該底部基底中心部分之孔隙率高的孔隙率。

第 5 圖顯示在第 4 圖所示之方法中所獲得之多孔材料之直徑方向中之孔隙率的平面內分布。

當孔隙率增加時，機械強度會減少，因此，第 5 圖顯示垂直顛倒於第 3 A 圖之實線 1 0 所示圖型之圖型。當電極 1 0 2，1 0 3 之面積對於底部基底之面積之比例足夠

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明（19）

大之時，係提供由實線 1 5 所示之圖型；當電極之面積對於底部基底之面積小之時，則提供虛線 1 4 所示之趨勢，藉此可形成具有高的孔隙率之多孔材料於該週邊部分之中。

接著，將描述用以準備一具有第 1 A 圖中或由第 3 A 圖之點實線 1 1 所示之機械強度分布之多孔層的技術。

一 第一方法係如下所述：

一 用於離子布植或光阻圖型係僅配置於該底部基底 1 之外部週邊部分之上，而硼離子則注入於該中心部分。局部地係具有低的硼離子濃度於外部週邊中之底部基底係利用具有實質相同的該底部面積之電極來接受陽極電鍍，且該多孔層則準備為其中該外部週邊部分具有高的孔隙率而該中心部分具有低的孔隙率。

一 第二方法係如下所述：

該底部基底除了其外部週邊部分外之中心部係覆蓋有抵抗陽極電鍍之臘或另外之遮罩，而一般之陽極電鍍則執行於高電流密度下，使該外部週邊部分多孔化。接著，遮罩該外部週邊部分而在低電流密度下執行一般之陽極電鍍，使該中心部分多孔化。

在一第三方法中，於藉該一般之陽極電鍍形成均勻之多孔層之後，只藉離子布植法來提高該外部週邊部分之孔隙率。當控制離子布植量之分布時，可以以良好之可控制

## 五、發明說明(20)

性來形成具有如第3A, 3B圖中所示之強度分布之多孔層。

此外, 就製造成本而言, 第4圖中所示之方法比該等方法更為有利。

接著將更詳細地描述一種準備第1C圖中所示之複合構件之方法。

氧化矽晶圓或另外之底部基底而形成絕緣層6; 氫或稀有氣體離子係以預定之加速電壓來布植於該底部基底之整個表面之內; 除了外部週邊部分之外的中心部分則覆蓋有光阻遮罩圖型, 且再以相同的加速電壓來布植該等離子於外部週邊部分之內, 具有機械性地脆弱部分32之分開區域3可以以此方式來形成。在去除該遮罩圖型之後, 該絕緣層6係接合於該第2底部基底2之上。在第1及第2離子布植操作中之各劑量係設定於 $10^{15} \text{ cm}^{-2}$ 至 $10^{17} \text{ cm}^{-2}$ 之範圍中, 而在機械性地脆弱部分中之相異原子之濃度可設定於 $10^{20} \text{ cm}^{-3}$ 至 $10^{23} \text{ cm}^{-3}$ 之範圍中。

接著, 將描述一種使用於本發明中之分開複合構件之方法, 且將描述分開第1A圖中所示之複合構件之模式。如第6A圖中所示, 係使用由熱處理所產生之內部應力或類似者, 或外力來分開該複合構件。在該分開區域3之中, 因為該週邊部分32局部地具有低的機械強度, 故其首先崩塌或破裂。第6A圖顯示插入一楔形物110及施加一力111而從第2底部基底2來分開該第1底部基底之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明（21）

週邊部分。其後，如第 6 B 圖中所示，該複合構件係分離為二。當保留在非多孔層 4 之上之該分開區域 3 之殘留層 3 7 相當厚之時，則藉拋光法或蝕刻法來去除該殘留層。接著，若需要時，可執行熱處理（氫氣退火）於氫氣氛圍中。如第 6 C 圖中所示，可取得配置有具一平滑表面之層 4 之底部基底 2，對於使用於太陽電池中而言，並不需要去除該殘留層。

可使用於本發明中之複合構件之分開方法的實例含有加壓、拉出、剪斷、楔形物插入、熱處理、振動施加、配線切斷，及種種如揭示於日本專利申請公開案號第 7 - 3 0 2 8 8 9 號中之方法。此外，如日本專利申請案號第 9 - 7 5 4 9 8 號中所提議，接合之第 1 及第 2 底部基底可藉噴灑流體或噴出一噴射流體至該分開區域之側面附近處而在除了接合界面外之分開區域中分開成複數之構件。

使用於本發明之分開中之噴射流體可藉經由一細的噴嘴噴出加壓之流體而完成。如“水噴出物”第 1 冊第 1 號第 4 頁中所介紹之流體噴射方法可使用為噴出高速高壓流動之射束的方法。在可用於本發明中之流體噴射中，具有藉高壓泵來加壓之範圍在 1 0 0 至 3 0 0 0 k g f / c m<sup>2</sup> 之高壓液體係經由一具有約 0 . 1 至 0 . 5 毫米直徑之微細噴嘴予以噴出，使可切割（研磨劑係添加於水供堅硬之材料用）或作業陶瓷、金屬、混凝土、樹脂、橡膠、木頭或另外材料。此外，可去除表面層之塗覆膜，或可清潔構件之表面。在習知之水噴射方法中，主要功效係去除一部

## 五、發明說明(22)

分如上述之材料，特別地，在水噴射切割之操作中，係去除主要構件之切割寬度，去除塗覆膜，或藉去除不需要之部分來清潔構件表面。

當使用水噴射來形成根據本發明之水流動時，可藉噴出水噴出物於該分開區域之側面來分開複合構件。在此例中，該分開區域之側面係首先暴露於該接合底部之側面，而該水噴出物係直接地噴於該暴露之部分或其週邊部分，然後，該底部基底會分開為二而不會損壞，而只須藉水噴出物來去除該機械性易碎之分開區域。而且，即使該分開區域因若干理由而並未事先地暴露，且相對應部分覆蓋有類似熱氧化膜之薄層時，在該底部基底可以以水噴出物來分開之前，覆蓋該分開區域之層會首先地以該水噴出物予以去除。

此外，可利用該習知之水噴射之未使用功效，特別地，噴出物係噴至該複合構件側面中之凹處以擴大及崩塌該結構性易碎之分開區域，使得接合之晶圓可予以分開。在此例中，該分開區域之晶片幾乎不能產生。即使該分開區域係由無法藉該噴出物所去除之材料所形成時，該分開亦可予以執行而不會利用到研磨劑或不會損壞分開之表面。

上述功效並非切割或拋光之功效，而可預期為藉流體之楔形物的功效。此功效係極可預期的，當力施加於一方向中，其中該分開區域係藉噴出該噴出物於一形成於接合底部之側面中之凹處而剝離，為了充分地完成此功效，較佳地，該複合構件之側面形狀係凹面以取代凸面。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

號

## 五、發明說明（23）

第 7 圖係一示意透視圖，顯示使用於本發明中之半導體基底之製造方法中之水噴射裝置的實例。在第 7 圖中，複合構件 1 係藉積體地接合兩個矽晶圓而形成，且該分開區域 3 係提供於內部。支撐物 403，404 係配置於相同的轉軸上用以藉真空搥子來吸附／固定該複合構件 1。此外，支撐物 404 係經由一軸承 408 來連接於一支撐之底部基底 409，且其後部直接地連接於一速度控制馬達 410，使得該支撐物 404 可旋轉於隨意之速度處；再者，支撐物 403 經由軸承 411 來連接於支撐之底座基底 409，且其後部經由壓縮彈簧 412 而連接於支撐之底座基底 409，使得力會施加於一方向中，其中該支撐物 403 脫開自複合構件 1 之方向。

首先，該複合構件 1 係根據一定位銷 413 來設定且藉支撐物 404 予以吸附／保持，因為複合構件 1 藉一工具 407 之定位銷 413 來定位，故可保持該複合構件 1 之中心部分。接著，該支撐物 403 沿著軸承 411 朝向左邊前進，直到吸附／保持該複合構件 1 為止，然後，朝向右邊所使用之力藉壓縮彈簧 412 施加於支撐物 403。在此例中，該壓縮彈簧 412 之回復力及用以吸住複合構件 1 之支撐物 403 之力係平衡著，以防止該支撐物 403 藉壓縮彈簧 412 之力而脫開自複合構件 1。

接著，水從一水噴射泵 414 進給至水噴嘴，且水連續噴出一恆常之時間，直到所噴出之水穩定為止。當水穩定時，開閉器 406 打開而從水噴嘴 402 噴出水（下文

### 五、發明說明 ( 24 )

中稱為噴出水)至複合構件1之側面。在此例中,該複合構件1及支撐物403係藉旋轉支撐物404而旋轉,因為噴出水係施加於靠近複合構件1之厚度之中心,該複合構件1會從其外部週邊部分朝向其中心推開/擴大為二,在該複合構件1中相當脆弱之分開區域會崩塌,而最終地該複合構件會分開成兩件。

如上述,該噴出水係均勻地施加於該複合構件1,而且,當支撐物403支撐該複合構件1時,該力係運用朝向右邊,因此,該複合構件1之分開件並不會相互滑動。

酒精或其他有機溶劑;氫氟酸、硝酸或其他酸;氫氧化鉀或其他鹼;或其他具有選擇性地蝕刻該分開區域之功能的液體均可使用為該流體以取代水。此外,可使用為該流體者係空氣、氮氣、碳酸氣、稀有氣體或另外氣體,亦可使用具有蝕刻該分開區域之功能的氣體或電漿。在半導體基底之準備方法中所介紹之複合構件之分開方法中,較佳地係利用雜質金屬或顆粒儘可能去除之純水,超純水,或另外具有高純度之水。而且,引入完全低溫之製程,因此,即使係使用除了純水外之噴出流體時,亦可在分開之後藉清洗法來去除該等雜質或顆粒。

在如上述之噴灑流體之方法中,較佳地,該複合構件之分開區域之附近處係凹入為凹面之形狀,用以接納流體來產生力於其中推開/擴大該分開區域之方向中。當藉經由該分開區域來接合兩底部基底所形成之複合構件分開於該分開區域處之時,可輕易地藉去角該等底部之邊緣來完

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 25 )

成上述之結構。

可利用水噴射或其他流體之流動、加壓、拉出、剪斷、楔形物插入、熱處理、振動施加、配線切斷、及其他種種方法來施加一分開力於事先形成在複合構件中之分開區域且分開該複合構件為二。在此例中，該分關係藉崩塌該分開區域之機械性地易碎部分而執行，當流體噴至該分開區域之附近處之時，該機械性地易碎部分會由該流體之流動所去除或崩塌。然而，基本上，當利用流體時，會去除該分開區域，而其他非易碎部分則保留不會崩塌。結果，可有利地執行該分開而不會損壞在分開之後將使用之任一部分。然而，在任一該等方法中，除非該分開區域係十分脆弱，否則無法使其崩塌，例如，有一例其中該分開區域無法以具有一預定壓力之流體流動來崩塌或去除。

為解決該問題，當升高流體之壓力時，不僅該分開區域而且其他部分會崩塌，例如，當分開接合之底部基底時，平板狀之第 1 或第 2 底部基底會破裂。然而，當降低流體之壓力以預防此之時，卻無法執行分開。

在大多數之分開方法中，於最初之分開階段中，固體楔形物必須推入複合構件中所形成之分開區域的表面附近處之內，例如在該碟形接合底部之週邊部分中所形成之部分的分開區域。在許多情況中，該分開需從表面來進行，當分開無法進行時，靠近該表面之部分會有一小的區域，即，該分開力所施加之區域，因此會造成必須升高力之表面密度，此係因為該分開力可施加於已分開之表面，但沒

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

## 五、發明說明（26）

有分開力可施加於尚未分開之表面。當進行分開時，可施加該分開力之區域會擴大，因此，即使當施加於該分開表面之分開力增加以促成分開時，該表面密度會降低，而可易於防止該底部基底因該分開而斷裂（破裂或其他者）。

爲了促成該分開，在分開之最初階段中，機械強度可藉提升該分開區域之多孔層之孔隙率，增加多孔層之厚度，或增加離子布植量而增加所產生微空穴之數量來予以降低。然而，當該強度過分地降低時，會造成缺點於形成複合構件之製程中而在分開製程之前崩塌該分開區域。

徹底研究之結果，本發明之已發現到，爲避免上述缺點，該分開區域之機械強度係以與接合面平行而改變，且特別地，接近於接合之底部基底表面之該分開區域之部分，例如週邊部分之機械強度係設定低於該底部基底之中心部分之機械強度。

在分開之最初階段中，因爲該分開面之區域小而無法增加分開力，該分開區域之機械強度會降低，使得該分開係以小的力來進行，此係藉降低該底部基底之週邊部分附近處之分開區域的機械強度而實現。在製程期間之剝離則藉設定該底部基底中心部分之分開區域之機械強度高於週邊部分予以預防。

在此例中，當該分開進行至中心部分時，所分開之區域會明顯，因此，當減少該分開力之表面密度時，整個分開力會增加，而可促進分開。此方法係不管分開方法而可實現，但最佳地係噴出流體流於該分開區域之方法，用於

## 五、發明說明（27）

相當均勻地施加分開力於整個分開面而防止該底部基底破裂。

爲了擴大用以執行一穩定分開之條件的範圍以確實地分開底部基底而不會損壞該底部基底，如第 8 圖中所示，較佳地，該分開區域 3 係由機械強度相異之複數層或區域予以形成。在此例中，週邊部分之機械強度可相對地易於作成比底部之中心部分的機械強度小。當該分開區域具有孔隙率小之層 2 3（下文中稱爲第 1 多孔層）與孔隙率大之層 2 2（下文中稱爲第 2 多孔層）之疊層結構時，孔隙率小之層 2 3 係首先藉陽極電鍍來形成且接著增加該陽極電鍍之電流而同樣地藉陽極電鍍來形成孔隙率大之層 2 2。

徹底研究之結果，本發明人已發現到，第 2 多孔層之孔隙率並非僅由電流之大小來確定，而亦會根據第 1 多孔層 2 3 之孔隙率或厚度來確定。當第 2 多孔層 2 2 之陽極電鍍電流設定相同，但第 1 多孔層 2 3 係厚的或孔隙率低之時，則第 2 多孔層 2 2 之孔隙率趨於增加。因此，例如，當第 1 多孔層 2 3 之厚度減少時，則必須提高第 2 多孔層 2 2 之陽極電鍍電流以維持第 2 多孔層 2 2 之孔隙率高，此關係顯示於第 9 圖中。

若第 2 多孔層之陽極電鍍電流保持恆常而第 1 多孔層之厚度改變時，會影響到第 2 多孔層之孔隙率，此關係顯示於第 10 圖之中。明顯地，在第 1 多孔層形成之後，第 2 多孔層無法獨立地形成，且第 1 多孔層之特徵會使第 2

## 五、發明說明 ( 28 )

多孔層之孔隙率受到影響。此現象之詳細機構並未完全地予以解說，而且，如稍後所述，在形成液體中之  $F^-$  離子必須用以形成多孔矽，當  $F^-$  離子消耗於孔之尖端處之孔形成部分之中時，必須從該多孔矽之表面透過該孔來供應新的  $F^-$  離子到該孔之尖端。

假設此種藉電場或擴散之  $F^-$  離子在該孔中之有效可運輸性會根據第 1 層之孔大小或長度，亦即，第 1 層之厚度時，則特定地，藉陽極電鍍所形成之第 1 多孔層本身會限制用以形成隨後之多孔層所需之離子之運輸。

因此，所形成之第 1 多孔層適用為一用以限制供形成隨後之多孔層所需之  $F^-$  離子之有效可運輸性。當陽極電鍍電流恆常時，會促進形成而形成一足夠之厚度而不會大大地改變孔隙率，此係因為藉  $F^-$  離子之消耗與供應間之平衡所確定大小之孔係形成於恆常電流處，但若電流在中途增加時，則  $F^-$  離子之消耗與供應間之平衡會因所形成之多孔層之存在所改變，而大大地改變了孔的大小。

當增加第 1 層之厚度而降低透過該層所運輸之  $F^-$  離子之有效可運輸性時，則在該孔之尖端中之  $F^-$  離子之濃度會減少，而離子缺乏層會散布於該孔內之形成液體中。因此，其中在該孔內之形成液體與矽單晶表面間之介面的電位障礙減少之部分會擴大。在該部分中，係蝕刻矽，而可增加孔之大小。

實際上，即使當簡單地增加陽極電鍍電流時，並不會大大地增加孔隙率，除非在矽表面上形成可運輸性之限制

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

### 五、發明說明 ( 29 )

層，此反而增加了形成速率，因此，爲了藉增加該陽極電鍍電流而大大地改變該孔隙率，用以限制該等  $F^-$  離子之可運輸性之層係必須在孔隙率增加層與形成液體。若在底部之週邊中可增加第 1 多孔層之厚度時，則在相對應部分中之第 2 多孔層之孔隙率會比在其中第 1 層係薄的中心部分中之第 2 層之孔隙率大，藉此，可降低底部基底之週邊部分之分開區域的機械強度。

本發明之特徵爲，其中當該陽極電鍍之機構係良好地使用如上述而形成含有相異於機械強度之複數層或區域的分開區域時，孔隙率大之層 2 2 之孔隙率可藉增加在底部週邊部分中而非在底部中心部分中之孔隙率小之層 2 3 之厚度，而製成在底部之週邊部分中之孔隙率比在中心部分中之孔隙率更高。

如上述，多孔層可藉陽極電鍍及利用第 4 圖中所示之簡單裝置而形成於晶圓上。具有小的孔隙率之層可在底部基底週邊部分中形成比在底部基底中心部分中更厚，此可具有大的孔隙率之隨後所形成層之孔隙率在底部基底週邊部分中比在底部基底中心部分更高。當進入電流之分布必須更精確地予以控制時，電流導引器係提供於接受形成之底部基底附近處以用於控制流入該底部基底表面內之離子電流之分布。當控制該離子電流之分布時，則可控制具有小的孔隙率之層的厚度分布。

此外，已參照第 7 圖描述用以從含有第 1 及第 2 底部基底分開晶圓與薄膜半導體之水噴出物注入裝置。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

## 五、發明說明（30）

將參照第 8 圖來詳細描述可使用於本發明方法中之接合底部基底之實例。如第 8 圖中所示，在該實例中，該分開區域具有一雙層結構，該雙層結構包含具有低孔隙率之第 1 多孔層 2 3 以及具有高孔隙率及低機械強度之第 2 多孔層。在本發明中，第 2 多孔層 2 2 之孔隙率或厚度可在底部基底週邊部分之附近處設定比在中心部分處高。在分開之期間，破裂會在第 2 多孔層 2 2 中一相異於接合界面之位置內或界面內產生。該第 2 多孔層 2 2 具有低的機械強度，因此，當施加力於其中第 1 底部基底 2 1 與第 2 底部基底 2 7 相互分開之方向時，只有第 2 多孔層 2 2 會崩塌而該等底部基底會分開。在此例中，當形成非多孔單晶矽之層 4 時，該第 1 多孔層 2 3 必須當作保護層以用於抑制晶體缺陷的產生或用於防止該層 4 崩塌於分開製程中。當孔隙率並未大量增加時，可執行分開而無需形成第 2 多孔層 2 2，但較佳地係形成該第 2 多孔層 2 2 以提供良好的產量。

接著，將更詳細地描述本發明之實施例。

### 實例 1

使用具有 6 2 5 微米厚度，0 . 0 1 歐姆 · 公分（ $\Omega \cdot \text{cm}$ ）之特定阻值及 8 吋直徑之第 1 P 型（或 N 型）（1 0 0）單晶矽基底，及執行陽極電鍍於氫氟酸（HF）溶液中，形成槽係以此一方式來準備，即，平行於陽極電鍍層之形成電極與矽單晶底部基底之平面的剖面面積約係

## 五、發明說明（31）

兩倍於矽底部之面積，且利用該形成槽。

陽極電鍍之條件係如下：

陽極電鍍電流：2.6 安培（A）

陽極電鍍溶液：HF：H<sub>2</sub>O：C<sub>2</sub>H<sub>5</sub>OH = 1：1  
：1

時間：11 分鐘

接受形成之底部基底的多孔層之中心部分的厚度約為 1.2 微米（ $\mu\text{m}$ ）及該中心部分之孔隙率約為 20%，而週邊部分之多孔層之厚度約為最大 1.9 微米及孔隙率為 30%。在該等條件下所準備之底部基底之週邊部分的孔大小可藉電子顯微鏡之觀察而測量。明顯地，在距表面深之部分中之孔大小比在中心部分中要大，然而，對於中心部分或週邊部分而言，在孔大小之中並沒有明顯的差異可發現於多孔層之表面附近處之中，此對於隨後之製程係重要的，其中具有較少缺陷之矽單晶會磊晶地發展為多孔層結構。

該基底係以氫氟酸來清洗於 400℃，在氧氛圍之中，接著氧化 1 小時，透過該氧化，多孔矽之孔的內壁會覆蓋有熱氧化膜，在熱處理執行於 950℃，在氫氛圍中之後，單晶矽藉 CVD 法在下述條件下磊晶地在該多孔矽之上成長 0.3 微米：

來源氣體：矽烷（SiH<sub>4</sub>）

載體氣體：氫氣（H<sub>2</sub>）

溫度：900℃

## 五、發明說明（32）

壓力： $1 \times 10^{-2}$  托（T o r r）

成長速度：3.3 奈米（n m）／秒

此外，藉熱氧化法形成 100 奈米之  $S i O_2$ （二氧化矽）層於該磊晶矽層之表面上。

在相互重疊及接觸該  $S i O_2$  層之表面與一個別製備之矽基底之表面之後，熱處理係在  $1180^\circ C$  執行 5 分鐘來執行接合。當該複合構件係設定於第 7 圖所示裝置之中而水噴出物注入係執行於  $1000 \text{ kg f} / \text{cm}^2$  之水壓力及 0.15 毫米之直徑時，該多孔矽層會崩塌該晶圓會有效地分成兩個，而暴露該多孔矽於兩矽晶圓之分開面之上，接著，選擇性地以  $H F / H_2 O_2 / C_2 H_5 O H$  之蝕刻液體來蝕刻該多孔矽層，該多孔矽係選擇性地蝕刻且完全地去除，非多孔矽單晶對於蝕刻液體之蝕刻率係顯著地低，而實際上可忽略該非多孔層中之蝕刻量，特別地，具有 0.2 微米厚度之單晶矽層可形成在經氧化之矽膜之上，甚至該單晶矽層不會受到該多孔矽之選擇性蝕刻所改變，而所生成之 S O I 基底係在氫氣氛圍中予以熱處理。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有晶體缺陷導入該矽層而維持了良好的可結晶性。即使當沒有氧化物膜形成於該磊晶矽層之表面上時，也會獲得相同的結果。

藉去除殘留之多孔矽層於第 1 矽單晶基底，該第 1 矽單晶基底可再使用作第 1 矽單晶基底以用於獲得另一 S O I 基底。

## 五、發明說明 ( 33 )

實例 2

使用具有 625 微米厚度，0.01 歐姆·公分 ( $\Omega \cdot \text{cm}$ ) 之特定阻值及 8 吋直徑之第 1 P 型 (或 N 型) (100) 單晶矽基底，及執行陽極電鍍於氫氟酸 (HF) 溶液中，形成槽係以此一方式來準備，即平行於陽極電鍍層之形成電極與矽單晶底部基底之平面的剖面面積約係兩倍於矽底部之面積，且利用該形成槽。

陽極電鍍之條件係如下：

陽極電鍍電流：2.6 安培 (A)

陽極電鍍溶液：HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 : 1

時間：11 分鐘

接受形成之底部基底的第 1 多孔層之中心部分的厚度約為 12 微米，及該中心部分之孔隙率約為 20%，而週邊部分之多孔層之厚度約為最大 19 微米及孔隙率為 30%。在第 1 層形成之後，第 2 層之形成係在下列條件下執行：

陽極電鍍電流：8 安培 (A)

陽極電鍍溶液：HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 : 1

時間：2 分鐘

當第 2 層之形成係於形成第 1 層之後在上述條件下執行時，第 2 層之中心厚度約為兩微米，及孔隙率約為 40

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明 ( 34 )

%。然而，在該底部之週邊部分中，孔隙率約為最大 55 %，而其厚度少於兩微米。

然而，對於中心部分或週邊部分而言，在孔大小之中並沒有明顯的差異可發現於第 1 多孔層之表面附近處之中，此對於隨後之製程係重要的，其中具有較少缺陷之矽單晶會磊晶地發展為多孔層結構。

該基底係於 400 °C，在氧氣氛圍中氧化 1 小時，透過該氧化，多孔矽之孔的內壁會覆蓋有熱氧化膜，接著，在以 HF 溶液執行清洗及在氫氣氛圍中執行熱處理之後，單晶矽藉 CVD 法磊晶地在該多孔矽之上成長 0.3 微米，該成長之條件係如下：

來源氣體：矽烷 ( SiH<sub>4</sub> )

載體氣體：氫氣 ( H<sub>2</sub> )

溫度：900 °C

壓力：1 × 10<sup>-2</sup> 托 ( Torr )

成長速度：3.3 奈米 ( nm ) / 秒

此外，藉熱氧化法形成 100 奈米之 SiO<sub>2</sub> ( 二氧化矽 ) 層於該磊晶矽層之表面上。

在相互重疊及接觸該 SiO<sub>2</sub> 層之表面與一個別製備之矽基底之表面之後，熱處理係在 1180 °C 執行 5 分鐘來執行接合。所生成之複合構件之橫剖面圖示地顯示於第 11 圖之中。該多孔層係暴露於晶圓邊緣，該多孔矽係蝕刻至某一程度，且銳利之平板插入於相對應部分，接著，該多孔矽層裂開，該晶圓畫分為二，而暴露多孔矽。接著

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明（35）

，選擇性地以  $\text{HF} / \text{H}_2\text{O}_2 / \text{C}_2\text{H}_5\text{OH}$  之蝕刻液體來蝕刻該多孔矽層，該多孔矽係選擇性地蝕刻且完全地去除，非多孔矽單晶對於蝕刻液體之蝕刻率係顯著地低，且在該非多孔層中之蝕刻量提供了實際上可忽略之膜厚度的減少，特別地，具有 0.2 微米厚度之單晶矽層可形成在氧化之矽膜之上，甚至該單晶矽層不會受到該多孔矽之選擇性蝕刻所改變，所生成之  $\text{SOI}$  基底係在氫氣氛圍中予以熱處理。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有晶體缺陷導入該矽層而維持了良好的可結晶性。即使當沒有氧化膜形成於該磊晶矽層之表面上時，也會獲得相同的結果。藉去除殘留之多孔矽於第 1 矽單晶基底，該第 1 矽單晶基底可再使用作第 1 矽單晶基底。

#### 實例 3

使用具有 625 微米厚度，0.01 歐姆·公分 ( $\Omega \cdot \text{cm}$ ) 之特定阻值及 8 吋直徑之第 1 P 型（或 N 型）（100）單晶矽基底，及執行陽極電鍍於氫氟酸（ $\text{HF}$ ）溶液中，形成槽係以此一方式來準備，即平行於陽極電鍍層之形成電極與矽單晶底部基底之平面的剖面面積約係兩倍於矽底部之面積，且利用該形成槽。

陽極電鍍之條件係如下：

陽極電鍍電流：2.6 安培（A）

陽極電鍍溶液： $\text{HF} : \text{H}_2\text{O} : \text{C}_2\text{H}_5\text{OH} = 1 : 1$

## 五、發明說明（36）

： 1

時間： 1 1 分鐘

接受形成之底部基底的第 1 多孔層之中心部分的厚度約為 1.2 微米，及該中心部分之孔隙率約為 20%，而週邊部分之多孔層之厚度約為最大 1.9 微米及孔隙率為 30%。在第 1 層形成之後，第 2 層之形成係在下列條件下執行。

陽極電鍍電流： 8 安培（A）

陽極電鍍溶液： HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1

： 1

時間： 2 分鐘

當第 2 層之形成係於形成第 1 層之後在上述條件下執行時，第 2 層之中心厚度約為兩微米，及孔隙率約為 40%。然而，在該底部之週邊部分中，孔隙率約為最大 55%，而其厚度少於兩微米。

然而，對於中心部分或週邊部分而言，在孔大小之中並沒有明顯的差異可發現於第 1 多孔層之表面附近處之中，此對於隨後之製程係重要的，其中具有較少缺陷之矽單晶會磊晶地發展為多孔層結構。

該基底係於 400℃，在氧氣氛圍中氧化 1 小時，透過該氧化，多孔矽之孔的內壁會覆蓋有熱氧化膜，在以 HF 溶液執行清洗及在氫氣氛圍中執行熱處理之後，單晶矽藉 CVD 法磊晶地在該多孔矽之上成長 0.3 微米，該成長之條件係如下：

裝

訂

線

## 五、發明說明 ( 37 )

來源氣體：矽烷 (  $\text{SiH}_4$  )

載體氣體：氫氣 (  $\text{H}_2$  )

溫度：900 °C

壓力： $1 \times 10^{-2}$  托 ( Torr )

成長速度：3.3 奈米 ( nm ) / 秒

此外，藉熱氧化法形成 100 奈米之  $\text{SiO}_2$  ( 二氧化矽 ) 層於該磊晶矽層之表面上。

在相互重疊及接觸該  $\text{SiO}_2$  層之表面與一個別製備之矽基底之表面之後，熱處理係在 1180 °C 執行 5 分鐘來執行接合。藉此取得如第 11 圖所示之複合構件。對於晶圓側面，水噴出物之注入係以 300 kgf /  $\text{cm}^2$  及 0.1 毫米之直徑予以執行。接著，該多孔矽層裂開，該晶圓有效地畫分為二，而暴露多孔層。接著，選擇性地以  $\text{HF} / \text{H}_2\text{O}_2 / \text{C}_2\text{H}_5\text{OH}$  之蝕刻液來蝕刻該多孔矽層，該多孔矽係選擇性地蝕刻且完全地去除，非多孔矽單晶對於蝕刻液體之蝕刻率係顯著地低，且在該非多孔層中之蝕刻量提供了實際上可忽略之厚度的減少，特別地，具有 0.2 微米厚度之單晶矽層可形成在氧化之矽膜之上，甚至該單晶矽層不會受到該多孔矽之選擇性蝕刻所改變，所生成之 S O I 基底係在氫氣氛圍中予以熱處理。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有晶體缺陷導入該矽層而維持了良好的可結晶性。即使當沒有氧化膜形成於該磊晶矽層之表面上時，也會獲得相同的結果。藉去除殘留之多孔矽於第 1 矽單晶基底，該第 1

## 五、發明說明 ( 38 )

矽單晶基底可再使用作第 1 矽單晶基底。

### 實例 4

使用具有 625 微米厚度，0.01 歐姆·公分 ( $\Omega \cdot \text{cm}$ ) 之特定阻值及 8 吋直徑之第 1 P 型 (或 N 型) (100) 單晶矽基底，及執行陽極電鍍於氫氟酸 (HF) 溶液中，形成槽係以此一方式來準備，即平行於陽極電鍍層之形成電極與矽單晶底部基底之平面的剖面面積約係 1.3 倍於矽底部之面積，且利用該形成槽。

陽極電鍍之條件係如下：

陽極電鍍電流：2.6 安培 (A)

陽極電鍍溶液：HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 : 1

時間：11 分鐘

接受形成之底部基底的第 1 多孔層之中心部分的厚度約為 6 微米，及該中心部分之孔隙率約為 20%，而週邊部分之多孔層之厚度約為最大 8 微米及孔隙率為 25%。在第 1 層形成之後，第 2 層之形成係在下列條件下執行。

陽極電鍍電流：1.2 安培 (A)

陽極電鍍溶液：HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 : 1

時間：1 分鐘

對於中心部分或週邊部分而言，在孔大小之中並沒有明顯的差異可發現於第 1 多孔層之表面附近處之中，此對

### 五、發明說明 ( 39 )

於隨後之製程係重要的，其中具有較少缺陷之矽單晶會磊晶地發展為多孔層結構。

該基底係於  $400^{\circ}\text{C}$ ，在氧氣氛圍中氧化 1 小時，透過該氧化，多孔矽之孔的內壁會覆蓋有熱氧化膜，在以 HF 溶液執行清洗及在氫氣氛圍中執行熱處理之後，單晶矽藉 CVD 法磊晶地在該多孔矽之上成長 0.3 微米，該成長之條件係如下：

來源氣體：矽烷 ( $\text{SiH}_4$ )

載體氣體：氫氣 ( $\text{H}_2$ )

溫度：  $900^{\circ}\text{C}$

壓力：  $1 \times 10^{-2}$  托 ( Torr )

成長速度： 3.3 奈米 ( nm ) / 秒

此外，藉熱氧化法形成 100 奈米之  $\text{SiO}_2$  ( 二氧化矽 ) 層於該磊晶矽層之表面上。

在相互重疊及接觸該  $\text{SiO}_2$  層之表面與一個別製備之矽基底之表面之後，熱處理係在  $1180^{\circ}\text{C}$  執行 5 分鐘來執行接合。該多孔層係暴露於晶圓邊緣，且取代蝕刻該多孔矽至某一程度，以  $300 \text{ kgf} / \text{cm}^2$  之水壓力及

0.1 毫米之直徑來執行水噴出物之注入，接著，該多孔矽層裂開，該晶圓有效地畫分為二，而暴露多孔層。接著，選擇性地以 HF /  $\text{H}_2\text{O}_2$  /  $\text{C}_2\text{H}_5\text{OH}$  之蝕刻液體來蝕刻該多孔矽層，該多孔矽係選擇性地蝕刻比第 3 實例短的時間且完全地去除，非多孔矽單晶對於蝕刻液體之蝕刻率係顯著地低，且在該非多孔層中之蝕刻量提供了實際上可

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明（40）

忽略之膜厚度的減少，特別地，具有0.2微米厚度之單晶矽層可形成在氧化之矽膜之上，甚至該單晶矽層不會受到該多孔矽之選擇性蝕刻所改變，所生成之S O I基底係在氫氣氛圍中予以熱處理。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有晶體缺陷導入該矽層而維持了良好的可結晶性。即使當沒有氧化膜形成於該磊晶矽層之表面上時，也會獲得相同的結果。藉去除殘留之多孔矽於第1矽單晶基底，該第1矽單晶基底可再使用作第1矽單晶基底。

### 實例 5

使用具有625微米厚度，0.01歐姆·公分（ $\Omega \cdot \text{cm}$ ）之特定阻值及8吋直徑之第1 P型（或N型）（100）單晶矽基底，及執行陽極電鍍於氫氟酸（HF）溶液中，形成槽係以此一方式來準備，即平行於陽極電鍍層之形成電極與矽單晶底部基底之平面的剖面面積約係1.3倍於矽底部之面積，且利用該形成槽。

陽極電鍍之條件係如下：

陽極電鍍電流：2.6安培（A）

陽極電鍍溶液：HF：H<sub>2</sub>O：C<sub>2</sub>H<sub>5</sub>OH = 1：1：1

時間：11分鐘

接受形成之底部基底的第1多孔層之中心部分的厚度約為6微米，及該中心部分之孔隙率約為20%，而週邊

## 五、發明說明（41）

部分之多孔層之厚度約為最大 8 微米及孔隙率為 25%。  
在第 1 層形成之後，第 2 層之形成係在下列條件下執行。

陽極電鍍電流：1.2 安培（A）

陽極電鍍溶液：HF : H<sub>2</sub>O : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 : 1

時間：1 分鐘

對於中心部分或週邊部分而言，在孔大小之中並沒有明顯的差異可發現於第 1 多孔層之表面附近處之中，此對於隨後之製程係重要的，其中具有較少缺陷之矽單晶會磊晶地發展為多孔層結構。

該基底係於 400 °C，在氧氣氛圍中氧化 1 小時，透過該氧化，多孔矽之孔的內壁會覆蓋有熱氧化膜，在以 HF 溶液執行清洗及在氫氣氛圍中執行熱處理之後，單晶矽藉 CVD 法磊晶地在該多孔矽之上成長 0.3 微米，該成長之條件係如下：

來源氣體：矽烷（SiH<sub>4</sub>）

載體氣體：氫氣（H<sub>2</sub>）

溫度：900 °C

壓力：1 × 10<sup>-2</sup> 托（Torr）

成長速度：3.3 奈米（nm）/秒

此外，藉熱氧化法形成 100 奈米之 SiO<sub>2</sub>（二氧化矽）層於該磊晶矽層之表面上。

在相互重疊及接觸該 SiO<sub>2</sub> 層之表面與一個別製備之矽基底之表面之後，熱處理係在 1180 °C 執行 5 分鐘來

## 五、發明說明（42）

執行接合。該多孔層係暴露於晶圓邊緣，且該多孔矽係蝕刻至某一程度。如上所述所準備之接合之底部基底之多重性同時地沈入一超音波發射裝置之水槽中，當發射約50千赫之超音波時，所有接合之底部基底之多孔矽層會裂開，各晶圓會畫分為二，而暴露多孔矽。接著，選擇性地以 $\text{HF} / \text{H}_2\text{O}_2 / \text{C}_2\text{H}_5\text{OH}$ 之蝕刻液體來蝕刻該多孔矽層，該多孔矽係選擇性地蝕刻比第3實例短的時間且完全地去除，非多孔矽單晶對於蝕刻液體之蝕刻率係顯著地低，且在該非多孔層中之蝕刻量提供了實際上可忽略之膜厚度的減少，特別地，具有0.2微米厚度之單晶矽層可形成在氧化之矽膜之上，甚至該單晶矽層不會受到該多孔矽之選擇性蝕刻所改變。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有晶體缺陷導入該矽層而維持了良好的可結晶性。即使當沒有氧化膜形成於該磊晶矽層之表面上時，也會獲得相同的結果。藉去除殘留之多孔矽於第1矽單晶基底，該第1矽單晶基底可再使用作第1矽單晶基底。

### 實例 6

200奈米之氧化膜（ $\text{SiO}_2$ 層）形成於第1單晶矽基底之表面上作為絕緣層。

一第1離子布植法係以投射範圍落在該矽基底中之此一方式從該第1基底之表面來執行。在此方式中，一作為分開區域之層係藉一微空穴層或一具有高濃度離子在該投

## 五、發明說明（43）

射範圍之深度中注入其中之層而形成爲一扭曲層，接著，在實質地相同於該第 1 離子布植法之條件下，再執行離子布植法於該基底之週邊部分 10 毫米寬之範圍中，藉此，該週邊部分之離子布植量約兩倍於中心部分之離子布植量。

在該離子布植之後，相互重疊及接觸該  $\text{SiO}_2$  層之表面與一個別製備之第 2 矽基底之表面，接著，執行熱處理於  $600^\circ\text{C}$  以執行接合。

當保持如上述所接合之該基底的中心部分，且該基底係繞著中心軸來旋轉時，水噴出物注入法係在  $300\text{ kgf/cm}^2$  之水壓力及 0.1 毫米之直徑下以平行於接合面而從週邊部分執行，然後，該分開區域會崩潰而該晶圓會顯著有效地分開。

結果，該  $\text{SiO}_2$  層，表面單晶層及一部分原先形成在該第 1 基底之表面上之分開層會轉移至第 2 基底，該分開層之其餘部分會留在該第 1 基底之表面上。在該分開之後，該第 2 基底退火於  $1000^\circ\text{C}$ ，之後，以 CMP 裝置來拋光及去除轉移至第 2 基底之分開層，而平滑其表面。

特別地，具有厚度 0.2 毫米之單晶矽層可形成在氧化之矽膜上，對於所有平面內之面，如上述之形成於絕緣層上之單晶矽層之厚度係以 100 點或位置來測量。結果，該膜厚度之均勻性係  $201\text{ 奈米} \pm 7\text{ 奈米}$ 。

藉透射型電子顯微鏡觀察橫剖面之結果，證實了並沒有新的晶體缺陷導入該矽層而維持了良好的可結晶性。

## 五、發明說明（44）

此外，在以氫氣於  $1100^{\circ}\text{C}$  執行熱處理 1 小時之後，以內原子力顯微鏡來評估表面之粗糙度，結果，在 50 微米之方形區中之平均方形區粗糙度為 0.2 奈米，其相等於一般販售之矽晶圓的粗糙度。

即使當氧化膜僅形成於第 2 基底之表面上或磊晶層與第 2 基底之表面上之時，亦可獲得相同的結果。

此外，當藉蝕刻法或表面拋光法來再生殘留於第 1 基底上之分開層，且若需要時進一步地施加氫氣退火或另外之表面處理時，可再利用該基底作為第 1 或第 2 基底。

在該實例中，矽晶圓之表面區域係藉離子布植法經由分開層而轉移至第 2 基底，且磊晶之晶圓亦可藉離子布植法經由分開層來轉移磊晶層至第 2 基底。此外，在該實例之離子布植之後，會去除表面之  $\text{SiO}_2$ ，形成磊晶層，進一步形成  $\text{SiO}_2$ ，然後執行接合程序，使得磊晶層可藉離子布植法經由分開而轉移至第 2 基底。在後者之情況中，該矽晶圓之表面區域亦同時轉移。

在上述用以分開複合構件之方法中，即使當提高分開力時，從接合之底部基底的邊緣朝向內部進行之分開並不會破壞途中所分開之底部之一或全部。而且，所分開之第 1 底部基底可再使用作半導體底部基底以用於獲得下一個  $\text{SOI}$  基底。

此外，可在準備接合之底部中再使用所分開之底部基底之一而增加了底部基底分開之產量。

而且，可預防所崩塌之分開區域所產生之顆粒在製程

### 五、發明說明(45)

中造成污染。此外，當利用無流體之另外方法來執行分開時，亦可增加分開之產量。

此外，可以以此一方式來準備一適用之複合構件，即，當底部基底從接合之半導體底部基底或另一複合構件內部所形成之分開區域分開時，該分開並不會在分開製程之前發生，且該分開會確實地在分開製程中執行。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

四、中文發明摘要(發明之名稱：複合構件，其分開方法，及予以利用之半導體基底之準備方法)

爲了分開第1及第2底部基底而不會使它們破裂，及再使用一受損之底部基底作爲半導體基底來增強產量，揭示有一種半導體基底之準備方法，該方法包含：在一相異於接合面之位置中所形成之分開區域處分開一藉經由絕緣層接合第1與第2底部基底於彼此所形成之複合構件爲複數構件而轉移一底部基底之一部分至另一基底之上，該分開區域之機械強度沿著該複合構件之接合面係非均勻的。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱：Composite Member, its Separation Method, and Preparation Method of Semiconductor Substrate by Utilization thereof)

In order to separate first and second base substrate without cracking them, and use a damaged base substrate again as a semiconductor substrate to enhance a yield, there is disclosed a preparation method of a semiconductor substrate comprising the steps of separating a composite member formed by bonding the first and second base substrates to each other via an insulating layer into a plurality of members at a separation area formed in a position different from a bonded face to transfer a part of one base substrate onto the other base. A mechanical strength of the separation area is non-uniform along the bonded face in the composite member.

訂

線

## 六、申請專利範圍

1. 一種複合構件之分開方法，包含：在一分開區域分開該複合構件為複數構件，該分開區域之機械強度係非均勻的，且該分開區域之週邊部分之機械強度係局部性地低。

2. 如申請專利範圍第1項之分開方法，其中該分開區域之機械強度比該複合構件之接合界面之機械強度低。

3. 如申請專利範圍第1項之分開方法，其中該分開區域係由陽極電鍍所形成之多孔層。

4. 如申請專利範圍第1項之分開方法，其中該複合構件實質地具有碟片形狀，以及該分開區域之機械強度在該複合構件之中心部分高，在週邊部分低而沿著周圍的方向則實質地均勻。

5. 如申請專利範圍第1項之分開方法，其中該分開區域之機械強度係藉形成層之諸部分彼此在孔隙率之中相異而製成非均勻。

6. 如申請專利範圍第1項之分開方法，其中該分開區域之孔隙率係設定為，在週邊部分比在中心部分高。

7. 如申請專利範圍第1項之分開方法，其中該機械強度係藉在該分開區域中形成厚度彼此相異之諸部分而製成非均勻。

8. 如申請專利範圍第5項之分開方法，其中該多孔層係形成為，在週邊部分比在中心部分厚。

9. 如申請專利範圍第1項之分開方法，其中該分開區域包含在機械強度中相異之複數層。

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

1 0 . 如申請專利範圍第 1 項之分開方法，其中該分開區域包含一孔隙率高之層及一孔隙率低之層。

1 1 . 如申請專利範圍第 1 0 項之分開方法，其中孔隙率高之該層之孔隙率為，在週邊部分比在中心部分高。

1 2 . 如申請專利範圍第 1 0 項之分開方法，其中孔隙率低之該層之厚度係設定為，在週邊部分比在中心部分大；及孔隙率高之該層之孔隙率係設定為，在週邊部分比在中心部分高。

1 3 . 如申請專利範圍第 1 2 項之分開方法，其中孔隙率低之該層之厚度係藉改變平面內之陽極電鍍之電流密度而設定為，在底部基底之週邊部分比在中心部分高。

1 4 . 如申請專利範圍第 1 3 項之分開方法，其中流過接受陽極電鍍之第 1 底部基底附近處之陽極電鍍液體之離子電流的剖面面積係設定大於該第 1 底部之面積，使得流入週邊部分之陽極電鍍電流之表面密度製成比流入中心部分之陽極電鍍電流之表面密度高；孔隙率低之該層之厚度係製成，在週邊部分比在中心部分大；及稍後形成之孔隙率高之該層之孔隙率係製成，在週邊部分比在中心部分高。

1 5 . 如申請專利範圍第 1 3 項之分開方法，其中用以控制流入於一第 1 底部基底之表面中之離子電流分布之電流導引器係配置於接受該陽極電鍍之該第 1 底部基底之附近處，使得孔隙率低之該層之厚度變化於平面內。

1 6 . 如申請專利範圍第 1 項之分開方法，其中該分

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

開區域係一藉離子布植準所形成之層，其中可獲得諸微空穴。

17. 如申請專利範圍第1項之分開方法，其中該週邊部分之離子布植數量係設定為比該中心部分之離子布植數量大。

18. 如申請專利範圍第1項之分開方法，其中流體係噴出以產生裂開於該分開區域中。

19. 如申請專利範圍第18項之分開方法，其中自噴嘴噴出高壓水流之水噴射法係使用為噴出該流體之方法。

20. 如申請專利範圍第18項之分開方法，其中該複合構件之側面包含一凹處，用以接納該流體及產生一力於其中推擠／擴大該分開區域之方向中。

21. 如申請專利範圍第1項之分開方法，其中該第1底部基底係藉製成單晶矽基底部分地多孔而形成多孔單晶矽層及藉磊晶地發展非多孔單晶矽層於該非多孔單晶矽層之上而予以形成。

22. 如申請專利範圍第21項之分開方法，其中該第1底部基底與一第2底部基底係透過一絕緣層予以接合，且該絕緣層係藉氧化該第1底部之非多孔單晶矽層之表面予以形成。

23. 如申請專利範圍第1項之分開方法，其中包含離子布植於一含有單晶半導體之第1底部基底之預定深度中以獲得其中可取得微空穴層之離子布植層當作該分開區

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

域：接合該第 1 底部基底與一第 2 底部基底以取得其中該第 1 底部基底之離子布植面係向內定位之複合構件；以及噴出一流體至該複合構件之側面以分開該複合構件。

2 4 . 如申請專利範圍第 1 項之分開方法，其中該複合構件之側面包含一凹處，用以接納一流體及產生一力於其中推擠／擴大一離子布植層之方向中。

2 5 . 如申請專利範圍第 2 3 項之分開方法，其中該離子布植層具有比該接合界面低的機械強度。

2 6 . 如申請專利範圍第 1 項之分開方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為 5 % 或更多。

2 7 . 如申請專利範圍第 1 項之分開方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為 1 0 % 或更多。

2 8 . 如申請專利範圍第 1 項之分開方法，其中該週邊部分之孔隙率係選取自 2 0 % 或更多與 8 0 % 或更少之間的範圍。

2 9 . 如申請專利範圍第 1 項之分開方法，其中該週邊部分之孔隙率係選取自 3 5 % 或更多與 8 0 % 或更少之間的範圍。

3 0 . 如申請專利範圍第 1 項之分開方法，其中該中心部分之孔隙率係選取自 5 % 或更多與少於 3 5 % 間之範圍。

3 1 . 如申請專利範圍第 1 項之分開方法，其中該中

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

心部分之孔隙率係選取自 5 % 或更多與少於 20 % 間之範圍。

32 . 如申請專利範圍第 1 項之分開方法，其中該分開區域含有一部分，該部分具有比該週邊部分大的高機械強度。

33 . 如申請專利範圍第 1 項之分開方法，其中該分開區域含有一部分，該部分具有高機械強度於一偏離自該複合構件之中心的位置中。

34 . 一種半導體基底之準備方法，該準備方法利用如申請專利範圍第 1 項之分開方法。

35 . 一種半導體基底之準備方法，包含：在一相異於接合面之位置中所形成之分開區域處分開一藉接合一第 1 底部基底與一第 2 底部基底於彼此所形成之複合構件為複數構件，該分開區域之機械強度沿著該接合面係非均勻的，且該分開區域之週邊部分之機械強度係局部性地低。

36 . 如申請專利範圍第 35 項之半導體基底之準備方法，其中該分開區域之機械強度係低於該接合面之機械強度。

37 . 如申請專利範圍第 35 項之半導體基底之準備方法，其中該分開區域係由陽極電鍍所形成之多孔層。

38 . 如申請專利範圍第 35 項之半導體基底之準備方法，其中該複合構件實質地具有碟片形狀，以及該分開區域之機械強度在該複合構件之中心部分高，在週邊部分低而沿著周圍的方向則實質地均勻。

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

39. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域之機械強度係藉形成層之諸部分彼此在孔隙率之中相異而製成非均勻。

40. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域之孔隙率係設定為，在週邊部分比在中心部分高。

41. 如申請專利範圍第35項之半導體基底之準備方法，其中該機械強度係藉在該分開區域中形成厚度彼此相異之諸部分而製成非均勻。

42. 如申請專利範圍第39項之半導體基底之準備方法，其中該多孔層係形成為，在週邊部分比在中心部分厚。

43. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域包含在機械強度中相異之複數層。

44. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域包含一孔隙率高之層及一孔隙率低之層。

45. 如申請專利範圍第44項之半導體基底之準備方法，其中孔隙率高之該層之孔隙率為，在週邊部分比在中心部分高。

46. 如申請專利範圍第44項之半導體基底之準備方法，其中孔隙率低之該層之厚度係設定為，在週邊部分比在中心部分大；及孔隙率高之該層之孔隙率係設定為，在週邊部分比在中心部分高。

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

47. 如申請專利範圍第46項之半導體基底之準備方法，其中孔隙率低之該層之厚度係藉改變平面內之陽極電鍍之電流密度而設定為，在底部基底之週邊部分比在中心部分高。

48. 如申請專利範圍第47項之半導體基底之準備方法，其中流過接受陽極電鍍之第1底部基底陽極電鍍液體之離子電流的剖面面積係設定大於該第1底部之面積，使得流入週邊部分之陽極電鍍電流之表面密度製成比流入中心部分之陽極電鍍電流之表面密度高；孔隙率低之該層之厚度係製成，在週邊部分比在中心部分大；及稍後形成之孔隙率高之該層之孔隙率係製成，在週邊部分比在中心部分高。

49. 如申請專利範圍第47項之半導體基底之準備方法，其中用以控制流入於一第1底部基底之表面中之離子電流分布之電流導引器係配置於接受該陽極電鍍之該第1底部基底之附近處，使得孔隙率低之該層之厚度變化於平面內。

50. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域係一藉離子布植法所形成之層，其中可獲得諸微空穴。

51. 如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之離子布植數量係設定為比該中心部分之離子布植數量大。

52. 如申請專利範圍第35項之半導體基底之準備

(請先閱讀背面之注意事項再填寫本頁)

表

訂

## 六、申請專利範圍

方法，其中流體係噴出至該分開區域之附近處以產生裂開於該分開區域中。

5 3 . 如申請專利範圍第 5 2 項之半導體基底之準備方法，其中自噴嘴噴出高壓水流之水噴射法係使用為噴出該流體之方法。

5 4 . 如申請專利範圍第 5 2 項之半導體基底之準備方法，其中該複合構件之側面包含一凹處，用以接納該流體及產生一力於其中推擠／擴大該分開區域之方向中。

5 5 . 如申請專利範圍第 3 5 項之半導體基底之準備方法，其中該第 1 底部基底係藉製成單晶矽基底部分地多孔而形成多孔單晶矽層及藉磊晶地發展非多孔單晶矽層於該非多孔單晶矽層之上而予以形成。

5 6 . 如申請專利範圍第 5 5 項之半導體基底之準備方法，其中該第 1 底部基底與該第 2 底部基底係透過一絕緣層予以接合，且該絕緣層係藉氧化該第 1 底部之非多孔單晶矽層之表面予以形成。

5 7 . 如申請專利範圍第 3 5 項之半導體基底之準備方法，其中包含離子布植於一含有單晶半導體之第 1 底部基底之預定深度中以獲得其中可取得微空穴層之離子布植層當作該分開區域；接合該第 1 底部基底與一第 2 底部基底以取得其中該第 1 底部基底之離子布植面係向內定位之複合構件；以及噴出一流體至該複合構件之側面以分開該複合構件。

5 8 . 如申請專利範圍第 3 5 項之半導體基底之準備

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

## 六、申請專利範圍

方法，其中該複合構件之側面包含一凹處，用以接納一流體及產生一力於其中推擠／擴大一離子布植層之方向中。

59．如申請專利範圍第57項之半導體基底之準備方法，其中該離子布植層具有比該接合界面低的機械強度。

60．如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為5%或更多。

61．如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率與該孔隙率之最小值間的差異為10%或更多。

62．如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率係選取自20%或更多與80%或更少之間的範圍。

63．如申請專利範圍第35項之半導體基底之準備方法，其中該週邊部分之孔隙率係選取自35%或更多與80%或更少之間的範圍。

64．如申請專利範圍第35項之半導體基底之準備方法，其中該中心部分之孔隙率係選取自5%或更多與少於35%間之範圍。

65．如申請專利範圍第35項之半導體基底之準備方法，其中該中心部分之孔隙率係選取自5%或更多與少於20%間之範圍。

66．如申請專利範圍第35項之半導體基底之準備

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

方法，其中該分開區域含有一部分，該部分具有比該週邊部分大的高機械強度。

67. 如申請專利範圍第35項之半導體基底之準備方法，其中該分開區域含有一部分，該部分具有高機械強度於一偏離自該複合構件之中心的位置中。

68. 一種複合構件，包含：一分開區域於內部，該分開區域之機械強度沿著該複合構件之表面係非均勻，該分開區域之週邊部分之機械強度係局部性地低。

(請先閱讀背面之注意事項再填寫本頁)

表

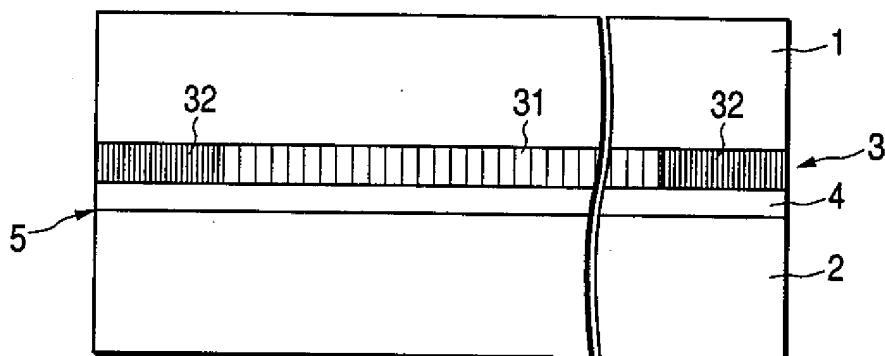
訂

88102327

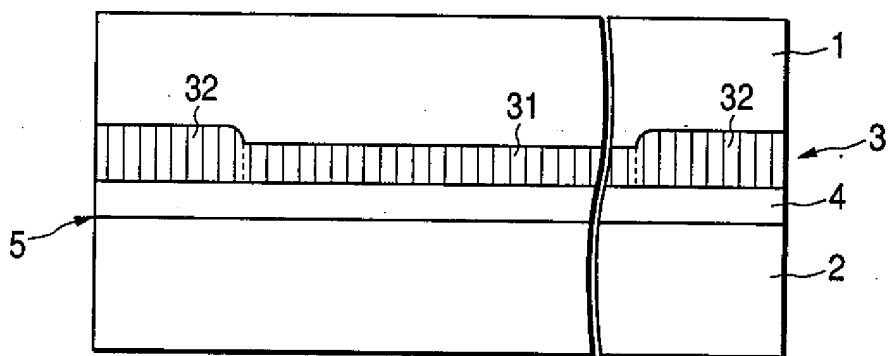
733309

437078

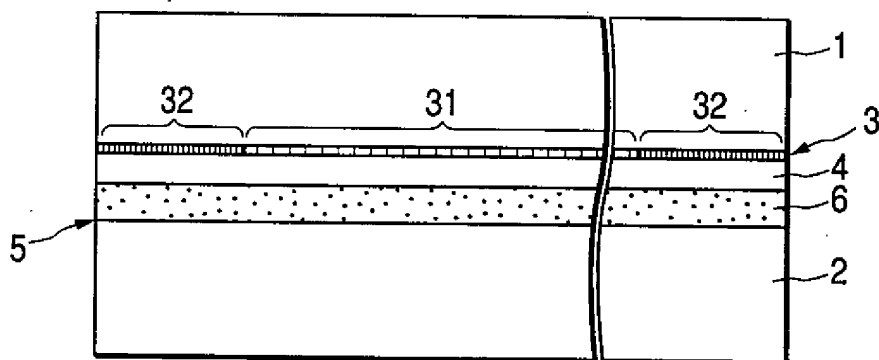
第 1A 圖



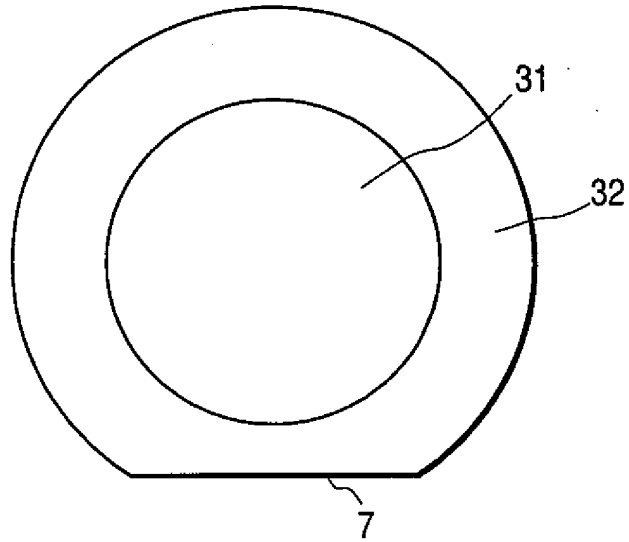
第 1B 圖



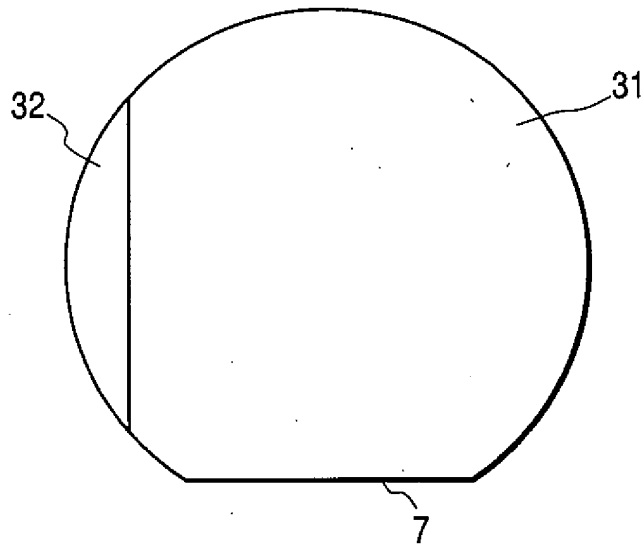
第 1C 圖



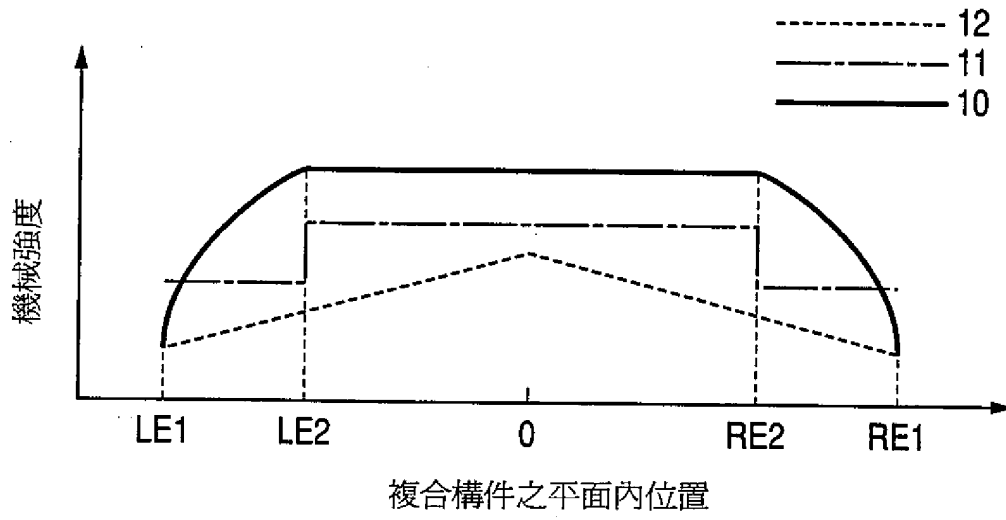
第 2A 圖



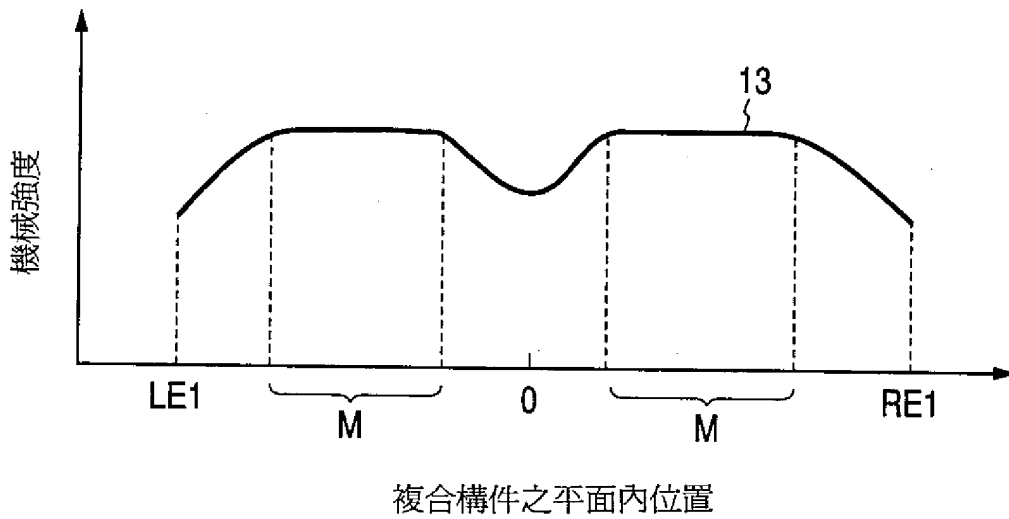
第 2B 圖



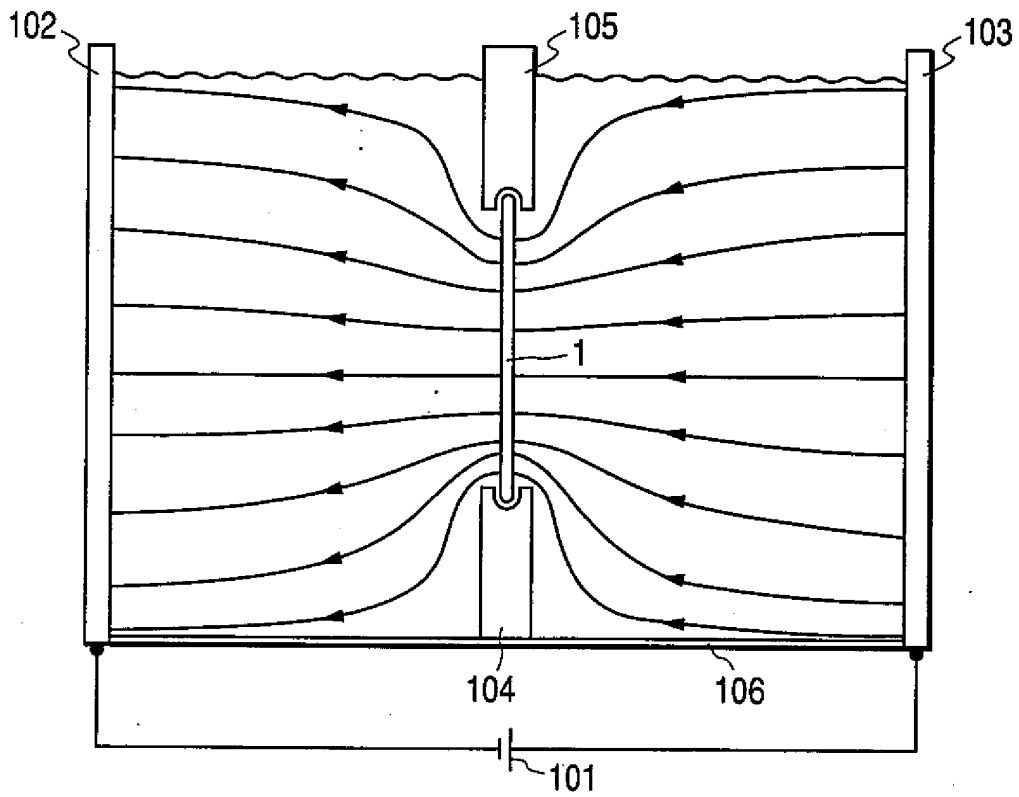
### 第 3A 圖



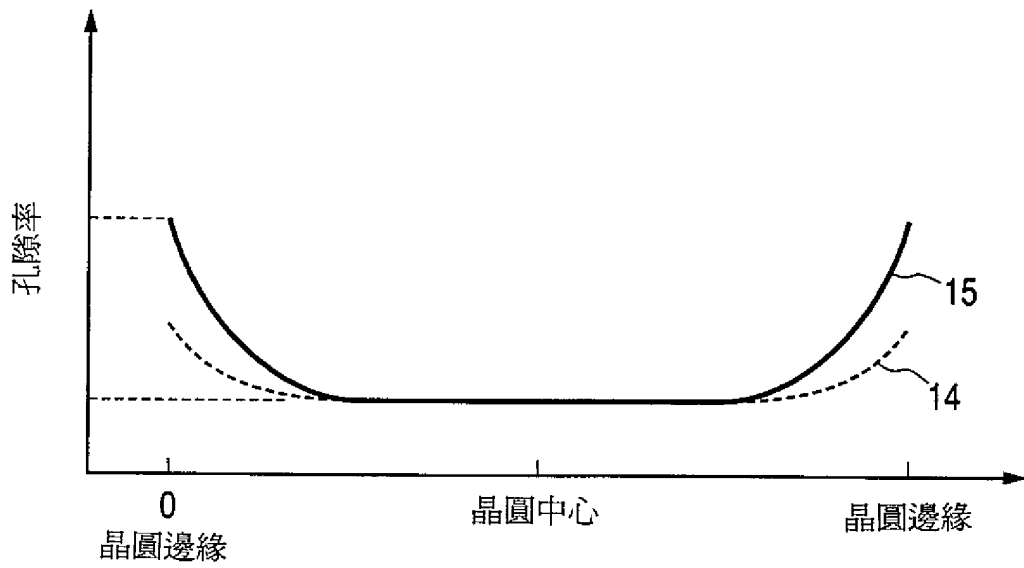
### 第 3B 圖



第 4 圖

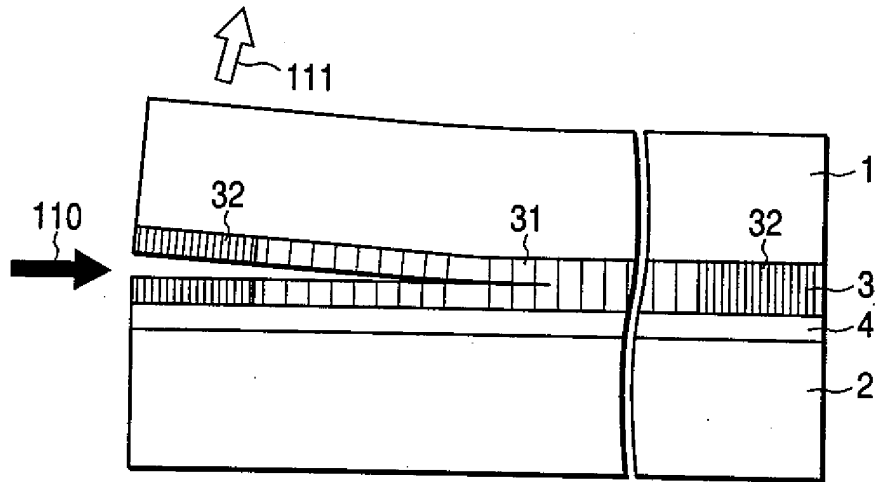


第 5 圖

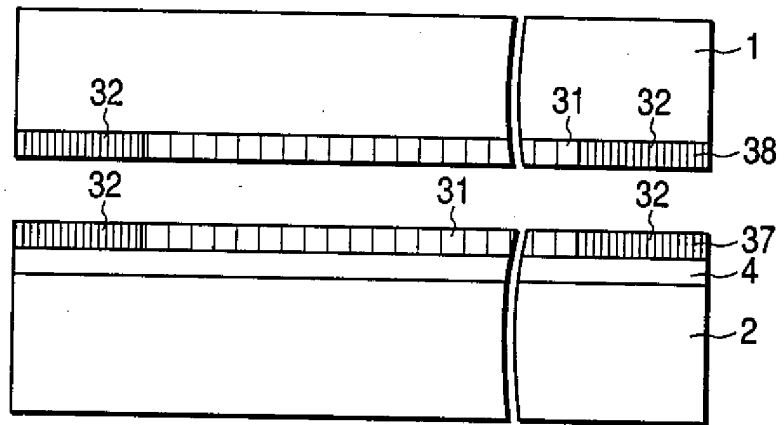


基底之平面內裝置

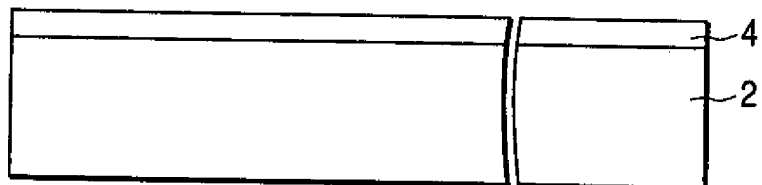
第 6A 圖



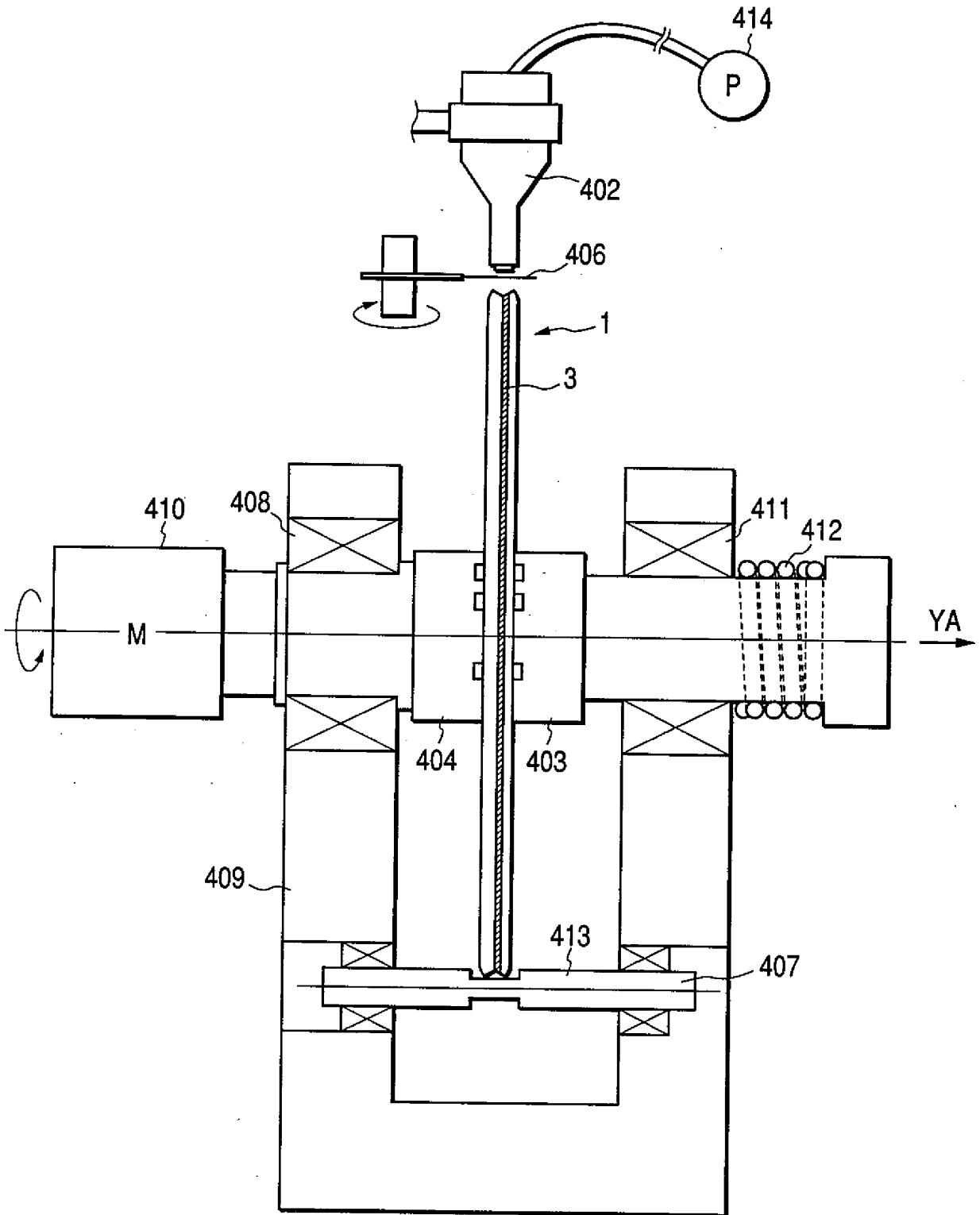
第 6B 圖



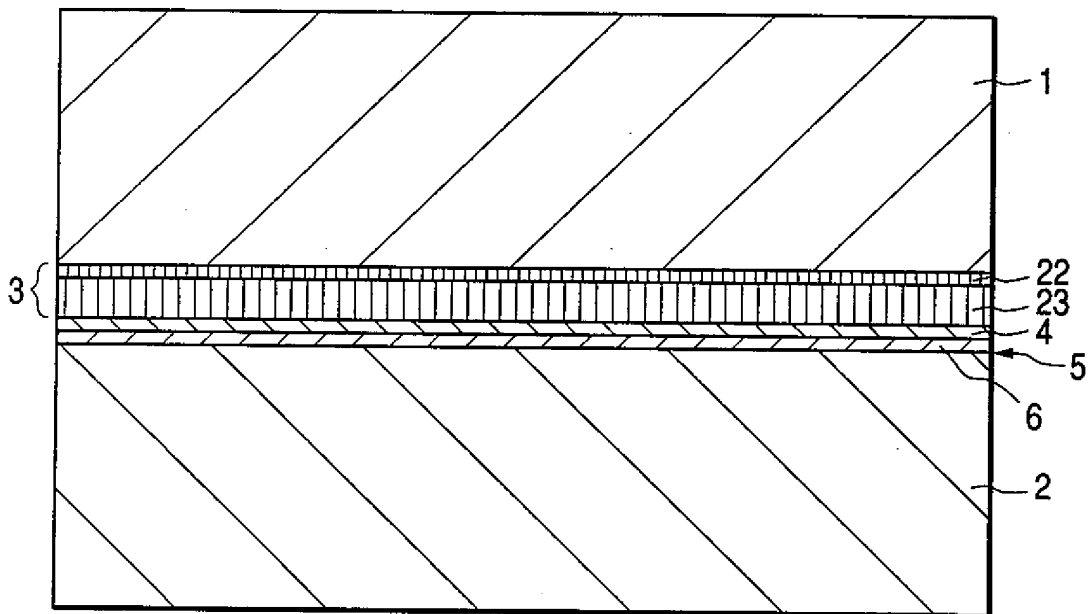
第 6C 圖



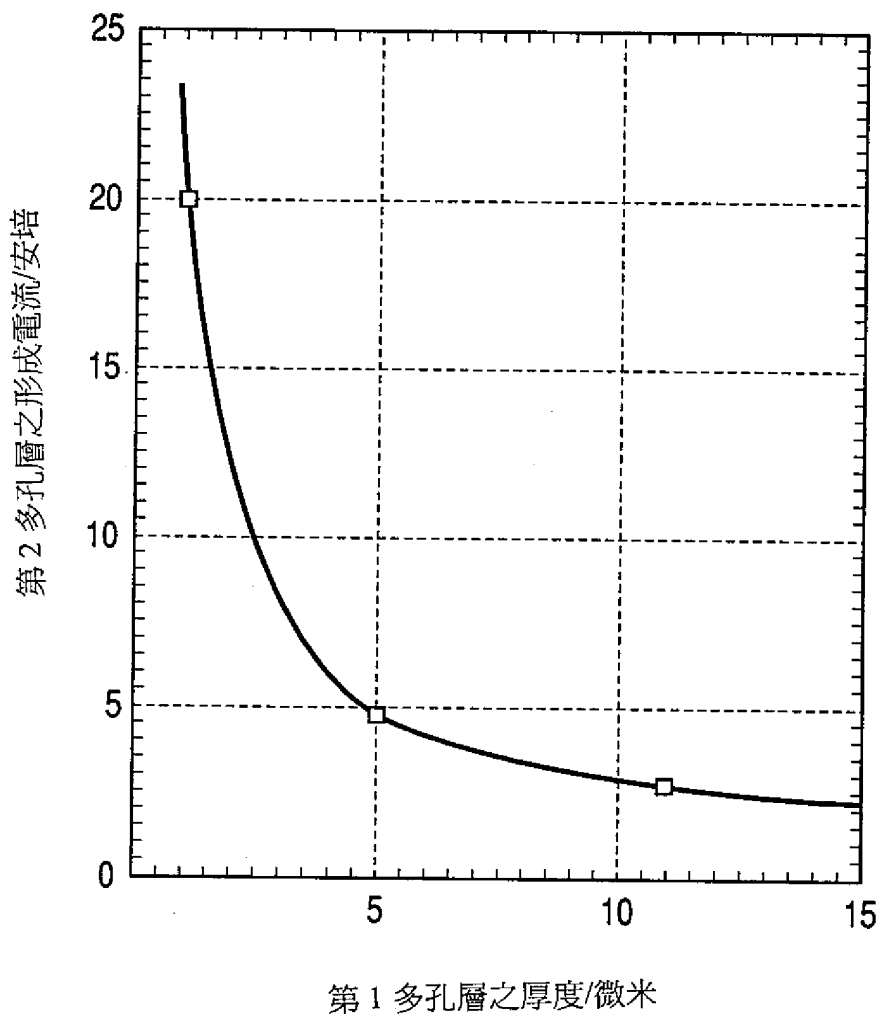
第 7 圖



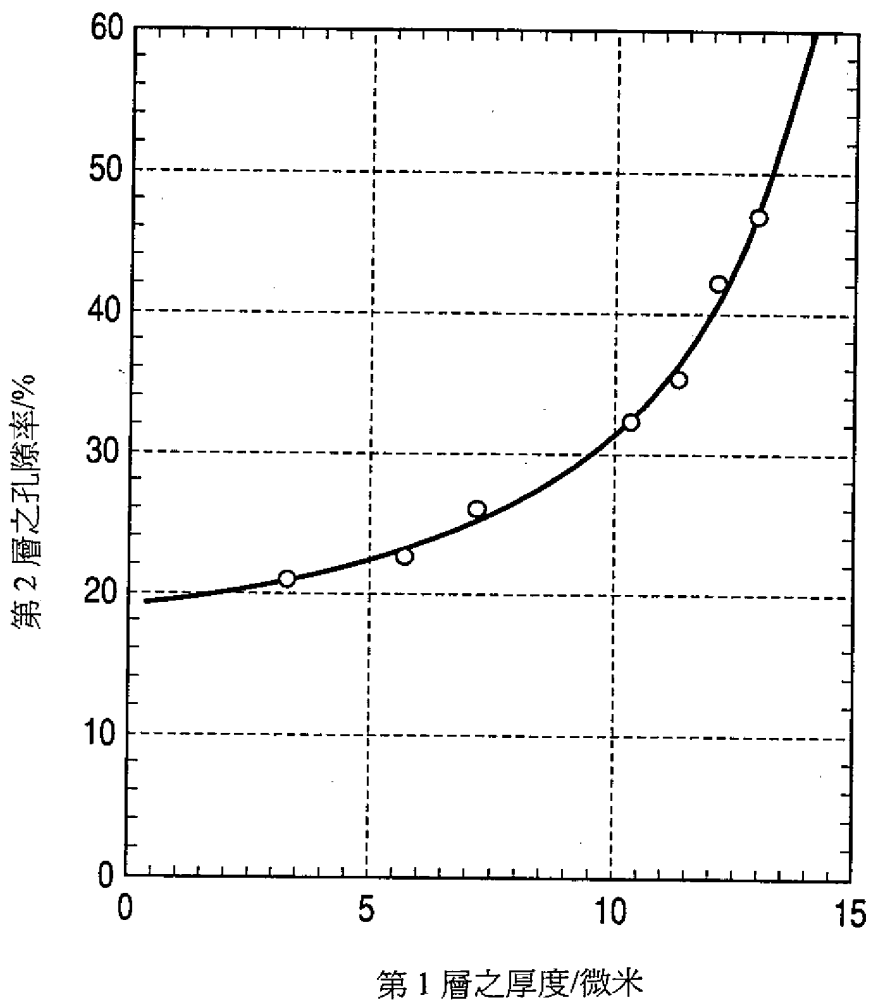
第 8 圖



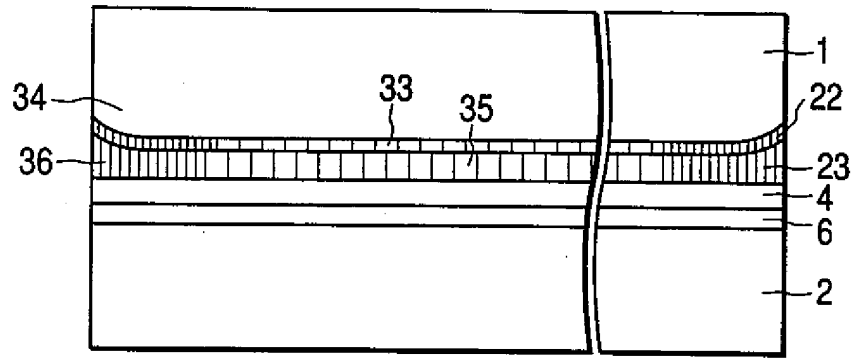
第 9 圖



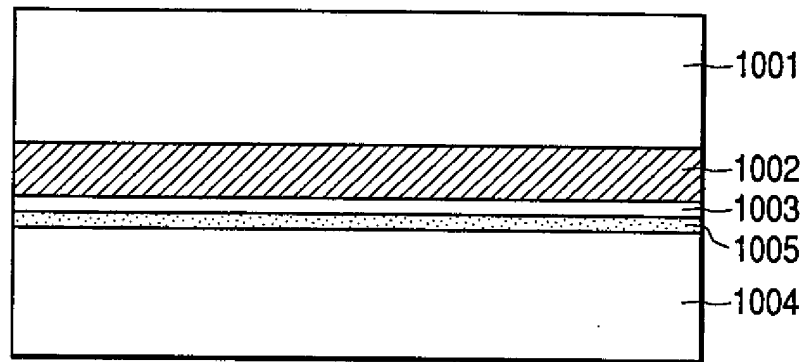
第 10 圖



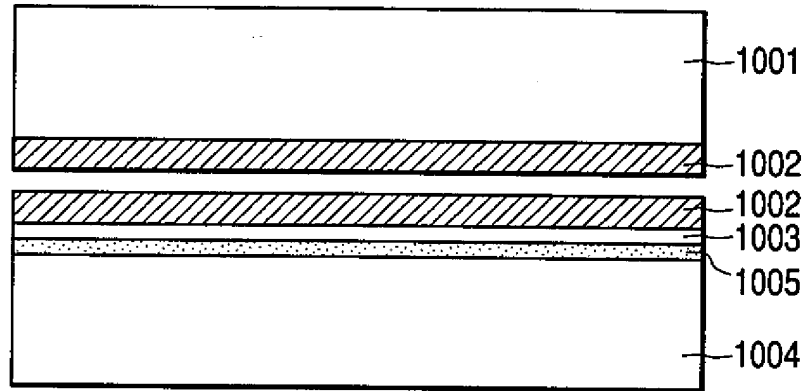
第 11 圖



第 12A 圖



第 12B 圖



第 12C 圖

