

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年10月8日(08.10.2009)

PCT

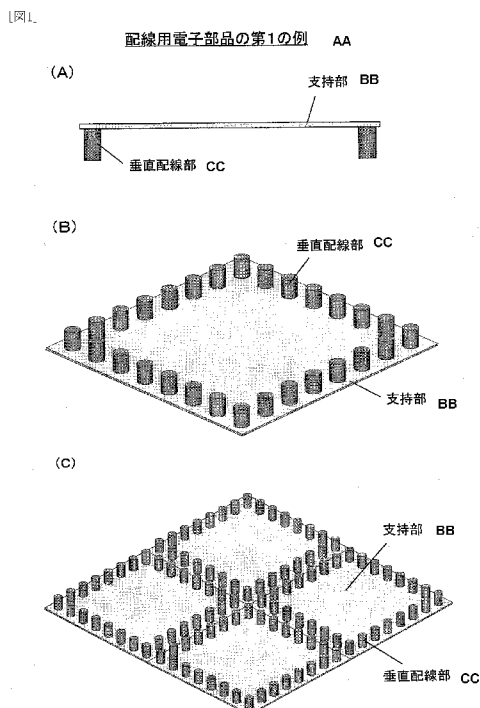
(10) 国際公開番号
WO 2009/123048 A1

- (51) 国際特許分類:
H01L 25/10 (2006.01) H01L 25/11 (2006.01)
H01L 23/12 (2006.01) H01L 25/18 (2006.01)
- (21) 国際出願番号: PCT/JP2009/056273
- (22) 国際出願日: 2009年3月27日(27.03.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-090189 2008年3月31日(31.03.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人九州工業大学(KYUSHU INSTITUTE OF TECHNOLOGY) [JP/JP]; 〒8048550 福岡県北九州市戸畑区仙水町1番1号 Fukuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 石原 政道 (ISHIHARA, Masamichi) [JP/JP]; 〒8080196 福岡県北九州市若松区ひびきの2-4 国立大学法人九州工業大学内 Fukuoka (JP). 上田 弘孝(UEDA, Hirotaka) [JP/JP]; 〒2270064 神奈川県横浜市青葉区田奈町50-10-408 Kanagawa (JP).
- (74) 代理人: 大川 譲(OHKAWA, Yuzuru); 〒1160013 東京都荒川区西日暮里5丁目11番8号 三共セントラルプラザビル5階 開明国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

[続葉有]

(54) Title: ELECTRONIC COMPONENT USED FOR WIRING AND METHOD FOR MANUFACTURING THE SAME

(54) 発明の名称: 配線用電子部品及びその製造方法



AA FIRST EXAMPLE OF ELECTRONIC COMPONENT USED FOR WIRING
BB SUPPORTING MEMBER
CC VERTICAL WIRING MEMBER

(57) Abstract: An electronic component used for wiring is configured to arrange a circuit element including a semiconductor chip. The circuit element is connected with a wiring pattern arranged on the rear surface of the electronic component. An electronic device package is connected with an external electrode positioned on the front surface on the side reverse to the wiring pattern through a vertical wiring. The electronic component is assembled into the electronic device package. The electronic component used for wiring is comprised of an electrically conductive supporting member serving as an electroforming matrix and a plurality of vertical wiring members integrally connected on the supporting member by applying an electroforming method.

(57) 要約: 本発明は、半導体チップを含む回路素子を配置して、該回路素子をその裏面の配線パターンに接続し、かつ、該配線パターンとは反対側のおもて面に位置する外部電極に垂直配線を介して接続される電子デバイスパッケージに組み込んで用いる。この配線用電子部品は、電鍍母型材質としての導電性の支持部と、電鍍法により該支持部上に一体に連結して構成される複数の垂直配線部と、から構成される。



WO 2009/123048 A1

(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第 21 条(3))

明 細 書

配線用電子部品及びその製造方法

技術分野

[0001] 本発明は、半導体チップを含む回路素子を配置し、該回路素子から垂直配線を介して接続される外部電極を有する電子デバイスパッケージに組み込んで用いるための配線用電子部品及びその製造方法に関する。

背景技術

[0002] LSIチップの高集積化に伴い、パッケージサイズの縮小化も強く要求されており、様々な実装パッケージ構造が提案されている。近年、半導体ベアチップに貫通電極を形成して両面電極構造にし、それを積層しようとする開発が盛んに行われている。この技術は貫通電極構造を必要としているが(特許文献1参照)、現在の貫通電極形成はシリコン基板の開口と開口部の絶縁膜形成さらに低抵抗金属を充填する等、複雑な工程が必要である。このように、半導体基板への貫通電極の形成とその絶縁方法にはまだ課題が残されていて、貫通電極を必要とせずに両面電極構造を形成できることが望まれる。一方、携帯電話やデジタルカメラのさらなる進化に伴いリアルサイズの電子デバイスパッケージであるウエハレベルチップサイズパッケージ(WLCSP)もこれからさらに製品適用が拡大される傾向にある。

[0003] 特許文献1は基板上に突起電極を形成して両面電極構造を開示しているが、その突起電極形成方法や接続方法などの具体的な開示は全く無い。また上面の再配線も開示しているが、この手法は上面メッキで低抵抗金属膜を形成してリソグラフィーを用いてパターン形成する従来手法のみの開示に留まっており、コスト的には大きな課題を持っていると言える。

[0004] また、一般的に、半導体製造プロセスは、LSIを作りこむ前工程と、それをパッケージングする後工程に分かれるが、後工程メーカーで前工程もカバーできる専門メーカーは少ない。従来のウエハレベルチップサイズパッケージ(WLCSP)のような電子デバイスパッケージの製造は、ウエハ上で再配線や垂直配線部メッキ等の処理をするプロセス、すなわち前工程に近い設備を必要とし、従来の後工程設備だけではできなかつ

た。

特許文献1:特開2001-127243号公報

発明の開示

発明が解決しようとする課題

[0005] 両面電極パッケージ(以下DFPと略す)のように、LSIチップ搭載基板から離れて他方に電極を取り出す場合やあるいはウエハレベルチップサイズパッケージ(以下WLCSPと略す)のようにLSIチップの能動面から離れて他方に電極を取り出す場合は、基板と離れて電極を取り出すための少なくとも垂直配線、あるいは再配線のための水平配線も含めた構造が必要である。一般的にDFPの垂直配線は基板に予め作りこんだ構造や樹脂封止後に樹脂を開口してメッキで埋める方法、さらにはシリコン基板を貫通させ基板の両側に電極を取り出す構造が採られている。また再配線はインクジェットあるいはリソグラフィーを使った再配線等がある。このように従来技術では垂直配線や再配線の形成は工程が複雑でコスト高になり易い構造になっている。

[0006] 本発明は、係る問題点を解決するために、DFPやWLCSPの構造形成のための追加工程を垂直配線や再配線を部品として集約させ、工程を簡素化し部品は専門メーカーに任せることでコスト低減も実現することを目的としている。この部品化によりWLCSPなどは前工程に近い設備が必要な工程をオフラインで部品に集約することができ、これによって、後工程メーカーも大きな投資の必要なく参入できることになる。また垂直配線を用いることによって、DFP構造が貫通電極技術等を必要とすること無く、簡潔にしかもコスト的にも安く製造することができる。この結果DFPやWLCSPのように小型で高密度の多岐に亘る電子デバイスパッケージを容易に供給すること可能にする。

課題を解決するための手段

[0007] 本発明の配線用電子部品及びその製造方法は、半導体チップを含む回路素子を配置して、該回路素子をおもて面に位置する外部電極に垂直配線を介して接続される電子デバイスパッケージに組み込んで用いる。この配線用電子部品は、電鋳母型材質としての導電性の支持部と、電鋳法により該支持部上に一体に連結して構成される複数の垂直配線部と、から構成される。この支持部には、それに支持される垂直配線部だけでなく、それに接続される水平配線部を形成することができる。

[0008] また、配線用電子部品は、絶縁基材、或いはこの絶縁基材の裏側に剥離助長層を介して貼り付けた補強板との2層構成の支持部と、メッキにより該支持部上に一体に連結して構成される複数の垂直配線部と、から構成される。この支持部には、それに支持される垂直配線部だけでなく、それに接続される水平配線部を形成することができる。この支持部は例えば、シリコン基板又はガラス、あるいはステンレス板等の補強板と、その補強板の一方の全面に薄膜フィルムの絶縁基材により作成したテープを貼り付けて構成される。この絶縁基材上に、メッキのためのシード層を形成して、このシード層の上にメッキにより前記垂直配線部及び水平配線部を成長させる。あるいは補強板の上に銅箔付テープを貼り付けて、その銅箔を加工して水平配線を形成し、該水平配線上にメッキにより垂直配線を形成しても良い。

[0009] また、配線用電子部品は、導電性或いは絶縁性の支持部と、該支持部上に一体に連結して構成される前記垂直配線を行うための複数の垂直配線部とから構成されるが、この垂直配線部は、支持部上に塗布したホトレジストに垂直配線部用穴を開けて、そこに導電性ペーストを埋め込むことにより構成される。

発明の効果

[0010] 本発明は、例えばWLCSPでは、前工程設備が必要な工程をオフラインで部品に集約することができ、後工程メーカーも大きな投資が必要なく、参入でき、今後の市場拡大に容易に追随できることになる。これによって、新規に高価な設備とメッキ処理設備を準備しなくても済む分コストも安くできる。

[0011] また、本発明によれば、DFPを形成するための貫通電極技術を必要とすること無く、簡潔にしかもコスト的にも安く実現することが可能となる。これによって、電子機器の携帯電話等の小型実装分野、及び電子機器で3次元接続が有効なセンサー用パッケージとして有効となる。

図面の簡単な説明

[0012] [図1]本発明を具体化する配線用電子部品の第1の例を示す図であり、(A)及び(B)は1個の電子デバイスパッケージのための単体パターンの側面断面図及び斜視図をそれぞれ示し、また(C)は4個の電子デバイスパッケージのための4個の単体パターンを1個に連結したパターンの斜視図を示している。

[図2]多層有機基板上にLSIチップを接着しかつ接続した状態で示す図である。

[図3]LSIチップを接着しかつ接続した多層有機基板上に、図1に示した配線用電子部品の垂直配線部を固定し、接続した状態で示す図である。

[図4]樹脂封止した状態で示す図である。

[図5]支持部(電鋳母型)を剥離した後の状態で示す図である。

[図6]垂直配線部のおもて面側、及び裏面側に形成された端面電極部(ランド)にそれぞれ、外部接続用のバンプ電極を形成した完成状態で示す図である。

[図7]本発明を具体化する配線用電子部品の第2の例を示す図であり、図7(A)及び(B)はそれぞれ単体パターンの側面断面図及び斜視図を示している。

[図8]LSIチップを接着しかつ接続した多層有機基板(図2参照)上に、第2の例の配線用電子部品を固定し、接続した状態で示す図である。

[図9]樹脂封止した状態で示す図である。

[図10]支持部を剥離した後の状態で示す図である。

[図11]水平配線部パターンの先端側、及び多層有機基板の裏面側に形成されたランドにそれぞれ、外部接続用のバンプ電極を形成した完成状態で示す図である。

[図12]本発明に基づき構成される配線用電子部品を、リードフレームに固定し、接続した状態で示す図である。

[図13]配線用電子部品の支持部上に、回路素子(LSIチップ)が搭載されて接続された状態で示す図である。

[図14]樹脂封止した状態で示す図である。

[図15]支持部剥離後の状態を示す図である。

[図16]外部接続用のバンプ電極を形成した状態で示す図である。

[図17]完成したLSIウエハを示す図であり、(A)は、複数個のチップが縦横に併置して形成されている1枚のウエハを示し、(B)は、その1チップのみを取り出して示す拡大したLSIチップ斜視図であり、(C)は、X-X'ラインで切断した断面図である。

[図18]配線用電子部品とLSIチップを接続前の状態で例示する図である。

[図19]配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。

[図20]支持部(電鍍母型)を剥離した後の状態で示す図である。

[図21]外部接続用のバンプ電極を形成した状態で示す図である。

[図22]本発明を具体化する配線用電子部品の第3の例を示す図であり、(A)及び(B)はそれぞれ単体パターンの側面断面図及び斜視図を示し、かつ、(C)は単体パターンを4個連結した連結パターンの斜視図を示している。

[図23]第1の半導体チップを接続した状態で示す第3の例の配線用電子部品の断面図(A)及び斜視図(B)である。

[図24]第1の半導体チップを装着した配線用電子部品を、第2の半導体チップを装着した有機基板上に固定し、接続した状態で示す図である。

[図25]樹脂封止した状態で示す図である。

[図26]裏面側に形成された端面電極部(ランド)に、外部接続用のバンプ電極を形成した状態で示す図である。

[図27]本発明を具体化する配線用電子部品の第4の例を示す図であり、(A)は、多数個一体に連結された状態で示す配線用電子部品を示す斜視図であり、図中のY-Y'ラインで切断した断面図を(B)に示している。

[図28]接続前の状態で例示する図である。

[図29]配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。

[図30]基板を剥離した後の状態で示す図である。

[図31]外部接続用のバンプ電極を形成した状態で示す図である。

[図32]本発明を具体化する配線用電子部品の第5の例を示す図であり、(A)は、多数個一体に連結された状態で示す配線用電子部品を示す斜視図であり、図中のZ-Z'ラインで切断した断面図を(B)に示している。

[図33]接続前の状態で例示する図である。

[図34]配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。

[図35]シリコン基板(又はガラス)を剥離した後の状態で示す図である。

[図36]外部接続用のバンプ電極を形成した状態で示す図である。

[図37]本発明を具体化する配線用電子部品の第6の例の製造のために、支持部上に水平配線部を形成した状態で示す図である。

[図38]支持部上にホトレジストを塗布した状態で示す図である。

[図39]垂直配線部用穴を開けた状態で示す図である。

[図40]垂直配線部用穴に銅ペーストを埋め込んだ状態で示す図である。

[図41]ホトレジストを除去することによって、配線用電子部品の第6の例が完成した状態で示す図である。

[図42]ホトレジストを用いた電鍍部品の製造方法を示す工程図である。

発明を実施するための最良の形態

- [0013] 以下、例示に基づき本発明を説明する。図1は、本発明を具体化する配線用電子部品の第1の例を示す図であり、図1(A)及び(B)は1個の電子デバイスパッケージのための単体パターンの側面断面図及び斜視図をそれぞれ示し、また図1(C)は4個の電子デバイスパッケージのための4個の単体パターンを1個に連結したパターンの斜視図を示している。この配線用電子部品の第1の例は、電鍍法を用いて、複数の垂直配線部を導電性材料の支持部により一体に連結して構成される。垂直配線部は、例示したような円柱形状に限らず、矩形、多角形状等を含む柱状(棒状)形状であれば良い。パターン中央部は、例示したようにベタ板にすることに限らず、中抜きでも可能である。一体連結の垂直配線部パターンの製造は電鍍法によって行われる。
- [0014] 電鍍法自体は、周知の加工法である。電鍍法とは「電気メッキ法による金属製品の製造・補修又は複製法」であって、基本的には電気メッキと同様であるが、メッキ厚、メッキ皮膜の分離操作を行う点が、電気メッキとは異なる。また、母型よりメッキ皮膜を剥離して使用する場合、メッキ皮膜の物性の制御・管理が重要ポイントとなる。本発明で用いる電鍍法により成長させる導電性材料のメッキ金属としては、ニッケルまたは銅とか、ニッケル合金、或いは銅合金を含む材料を用いることができる。本発明で用いる母型材質としては、一般的な導電性材料であるステンレスを用いることができるが、それ以外に、例えばベースにシリコン基板を用いて、その表面をメッキパターンが剥離し易いようにメッキ用の電気を通す程度の薄い酸化膜等の材料で覆ったものを用いることができる。内部応力の生じないようなメッキ浴の組成やメッキ条件を選定

する必要があり、ニッケルメッキの場合、メッキ浴として、スルファミン酸ニッケル浴が利用されている。

[0015] 図42は、ホトレジストを用いた電鍍部品の製造方法を示す工程図である。以下、電鍍法について説明するが、この工程図に示した製造ステップは、メッキの場合にも適用可能である。メッキ(無電解メッキ)の場合は、母型としてステンレスのような導電体に代えて絶縁体を用いることにより、これを剥がすことなく半導体装置の保護膜として機能させることができる。

[0016] 電鍍法は、図42(a)に示すように、ステンレス等の母型の上面に、ホトレジスト(不導体被膜)を塗布する。次いで、パターンフィルムを通して露光するパターン焼き付け及びその後の現像により、非メッキ部分をホトレジストパターンで覆った電鍍用原版を形成する(図42(b))。電鍍用原版のホトレジストパターンの厚さは、製品(垂直配線部、或いは水平配線部)の厚さ以上であり、垂直配線部の場合は、ICのチップ厚より厚い、例えば50 μ mから300 μ m前後の厚さとする。続いて、ホトレジストパターンの開口部にメッキ金属が形成される(図42(c))。適性温度に維持されたメッキ浴(例えば、スルファミン酸ニッケル液)中に、陽極側に電鍍させようとする電鍍金属を入れ、陰極側にステンレス等の電鍍母型を配置する。陰極側の電鍍母型の表面上には、図42(c)に示すように、ホトレジストパターンが予め形成されている。電流を流すと、陽極側の電鍍金属が溶け出して、電鍍母型上のホトレジストパターン開口部にメッキされる。

[0017] 次に、図42(d)に示すように、平坦化加工が行われる。次に、レジストを除去すると(図42(e))、レジスト部分以外がそのまま水平配線部や垂直配線部のような配線部となる。そして、このメッキ金属を電鍍母型から剥離する(図42(f))。形成されたメッキ金属と支持部の剥がしが、熱や圧力で容易に行うことができるのが、電鍍法の特徴である。

[0018] 図7を参照して後述する水平配線部付きの配線用電子部品の製造のためには、図42(a)～(d)に示す工程を2回繰り返し、最初の工程で、支持部上に水平配線部を形成した後、2回目の工程で、水平配線部に接続される垂直配線部を形成する。

[0019] 図1に示すような配線用電子部品は、種々の電子デバイスパッケージに組み込ん

で用いることができる。以下、図2～図6を参照して、有機基板タイプの電子デバイスパッケージに組み込んだ場合を例として、その製造について説明する。図2は、多層有機基板上にLSIチップを接着しかつ接続した状態で示す図である。LSIチップは、多層有機基板上にダイボンド材により接着して、有機基板の最上層の配線パターンとはボンディングワイヤにより接続するものとして例示している。多層または単層有機基板の最上層の配線パターンに、ボンディングワイヤ接続電極となるボンディング用金属パッド部が形成されると共に、該パッド部への配線が形成される。この多層または単層有機基板のおもて面の金属パッド部と、LSIチップは、Auボンディングワイヤにより接続される。或いは、LSIチップは、有機基板に対してフリップチップボンド接続することもできる(図示省略)。

[0020] 多層または単層有機基板は、単層2層配線構造や複数層から成る基板の各層に、それぞれ配線パターンを形成した後これらの基板を貼り合わせ、必要に応じて各層の配線パターンを接続するためのスルーホールを形成したものである。このスルーホールの内部には導体層が形成され、この導体層が裏面側に形成された端面電極部であるランドと接続されている。このような多層または単層有機基板は、例えば、「ハンダボール」と呼ばれる小さいハンダ材料を丸めたもの(バンプ)を裏面に実装した(BGA: Ball Grid Array)一括封止有機基板として知られている。

[0021] 図3は、LSIチップを接着しかつ接続した多層有機基板上に、図1に示した配線用電子部品の垂直配線部を固定し、接続した状態で示す図である。垂直配線部は、有機基板の配線パターンの所定の位置に、半田接続或いは銀ペースト等の導電性ペーストによる接続等により、固定されかつ電氣的に接続される。垂直配線部が有機基板の配線パターン上の所定の位置に配置した接続電極用金属パッド部(図2参照)に固定された段階では、全ての垂直配線部が、板状の支持部により一体に連結されている。

[0022] 図4は、樹脂封止した状態で示す図である。一体に連結されている垂直配線部が固定された後、この状態で、有機基板の上面は、支持部の下面までトランスファーマールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。

- [0023] 図5は、支持部(電鋳母型)を剥離した後の状態で示す図である。支持部を剥離することにより、垂直配線部が電氣的に個々に分離される。この段階の構成により、完成製品として使用可能であるが、この後、図6に示すように、垂直配線部のおもて面側、及び裏面側に形成された端面電極部(ランド)にそれぞれ、外部接続用のバンプ電極を形成することができる。このように、支持部である導電性材料(電鋳母型)にリングラフィートとメッキを用いて柱状の垂直配線部を成長させ、支持部と一体になった垂直配線部パターンを有する配線用電子部品を形成し、そして、この電子部品を、LSIチップが搭載された多層基板に接続した後、支持部と多層基板の間に樹脂を充填し、然る後に該支持部を剥がすことにより垂直配線部の端面がバンプ電極に接続された両面電極構造の電子デバイスパッケージが形成される。これによって、LSIチップを含む回路素子がおもて面に位置するバンプ電極(外部電極)に、垂直配線部を通して接続される。
- [0024] 図7は、本発明を具体化する配線用電子部品の第2の例を示す図であり、図7(A)及び(B)はそれぞれ単体パターンの側面断面図及び斜視図を示している。この配線用電子部品の第2の例は、上述した電鋳法を用いて、支持部に支持される垂直配線部だけでなく、それに接続される水平配線部パターンを形成している。なお、単体パターンとして例示したが、図1と同様に複数個連結した連結パターンとすることもできる。
- [0025] 図7に示す第2の例の配線用電子部品もまた、上述した第1の例と同様に、種々の電子デバイスパッケージに組み込んで用いることができる。以下、図8～図11を参照して、有機基板タイプの電子デバイスパッケージに組み込んだ場合を例として、その製造について説明する。
- [0026] 図8は、LSIチップを接着しかつ接続した多層有機基板(図2参照)上に、第2の例の配線用電子部品を固定し、接続した状態で示す図である。図3を参照して前述したのと同様に、有機基板上の配線パターンの所定の位置には、板状の支持部により一体に連結された垂直配線部が固定されかつ電氣的に接続される。
- [0027] 図9は、樹脂封止した状態で示す図である。図4を参照して前述した通りである。その後、図10に示すように、支持部が剥離される。図10は、支持部を剥離した後の状

態で示す図である。支持部を剥離することにより、垂直配線部及びそれに接続された水平配線部パターンが電氣的に個々に分離される。この後、図11に示すように、水平配線部パターンの先端側、及び多層有機基板の裏面側に形成されたランドにそれぞれ、外部接続用のバンプ電極を形成して、さらに、チップ個片化のための切断を行って、製品として完成させる。

[0028] 以上、配線用電子部品の第1或いは第2の例を、有機基板タイプの電子デバイスパッケージの製造に用いる例について説明したが、本発明の配線用電子部品は、有機基板タイプ以外にも、種々のタイプの電子デバイスパッケージに適用することができる。図12は、本発明に基づき構成される配線用電子部品を、リードフレームに固定し、接続した状態で示す図である。なお、図12において、配線用電子部品として、図1に示すような第1の例のものを例示したが、図7に例示した第2の例の配線用電子部品も同様に用いることができる。リードフレームの所定の位置には、配線用電子部品の垂直配線部が、半田接続とか、銀ペースト等の導電性ペーストによる接続等により、固定され、かつ電氣的に接続される。垂直配線部がリードフレームの所定の位置に固定された段階では、全ての垂直配線部が、支持部により一体に連結されている。

[0029] リードフレーム上には、LSIチップが接着されかつ接続されている。LSIチップは、リードフレームのダイパッド上にAgペースト等によるダイボンダ材により接着されている(チップダイボンダ)。リードフレームのインナーリード部と、LSIチップは、Auボンディングワイヤにより接続される(ワイヤボンダ)。このリードフレームを周囲の回路と電氣的に接続するためのアウターリード部は、その先端断面が、例示したようなリードフレーム裏面だけでなく、側面にも露出させることができる。リードフレームは、例えば、PdメッキしたCu合金のような金属板から、化学腐食パターンニング(エッチング)加工やプレス加工により、多数個同時に形成され、その後の工程で、この多数個同時に形成されたリードフレームが、各個片に切断されることになる。図示のリードフレームは各個片に切断された状態で示され、それ故に、リードフレーム自体も個々に分離されて図示されているが、この製造段階にあるリードフレームは、実際には未だ一体に連結されている。

[0030] この後、図4～図5を参照して前述したのと同様に、樹脂封止し、そして、支持部が

剥離されて、垂直配線部が個々に分離される。この後、チップ個片化のための切断が行われて、製品として完成する。このように、本発明を具体化する配線用電子部品は、リードフレームタイプの電子デバイスパッケージにも組み込むことができる。

[0031] 次に、本発明に基づき構成される配線用電子部品に、直接LSIチップを組み込んだタイプの電子デバイスパッケージの製造について説明する。図13は、配線用電子部品の支持部上に、回路素子(LSIチップ)が搭載されて接続された状態で示す図である。ここで用いる配線用電子部品は、垂直配線部に加えて水平配線部を有する第2の例の配線用電子部品(図7参照)に相当する。配線用電子部品の水平配線部パターン上に、LSIチップを含む電子部品を、ダイボンド材により接着して、水平配線部パターンとはボンディングワイヤ(ワイヤボンド接続方式)により接続する。或いは、フリップチップ方式で搭載することもできる。これによって、水平配線部パターン上に回路素子を配置して、該回路素子の電極端子と水平配線部パターンの必要個所とを電気接続する。

[0032] 図14は、樹脂封止した状態で示す図である。支持部の上面は、トランスファーモールドされ、或いは液状樹脂を用いて樹脂封止される。樹脂封止は、金型を用いて、垂直配線部上面位置まで充填する。

[0033] 図15は、支持部剥離後の状態を示す図である。完成品には不要の支持部を剥離する。

[0034] 図16は、外部接続用のバンプ電極を形成した状態で示す図である。バンプ電極は、おもて面においては垂直配線部の上面に、かつ、裏面においては水平配線部パターンの所定の位置に形成される。その後、チップ個片化のための切断が行われて、製品として完成する。

[0035] 次に、図17～図21を参照して、本発明に基づき構成される配線用電子部品を組み込んだウエハレベルチップサイズパッケージの製造について説明する。チップサイズパッケージ(CSP)とは、LSIチップサイズに限りなく近い小ささと、薄さを備えた超小型パッケージであり、さらに、ウエハレベルチップサイズパッケージ(WLCSP)とは、個々のLSIに切り分ける(個片化)前に、LSIと電極同士をワイヤーで接続し周囲を樹脂で固めた、即ち、ウエハ上で直接パッケージした超小型パッケージとして知られてい

る。

[0036] 図17は、完成したLSIウエハを示す図であり、(A)は、複数個のチップが縦横に併置して形成されている1枚のウエハを示し、(B)は、その1チップのみを取り出して示す拡大したLSIチップ斜視図であり、(C)は、X-X'ラインで切断した断面図である。図17(B)、(C)に示すLSIチップは、半導体(例えばシリコン)基板上に、通常の半導体プロセス技術を用いて形成される。基板上面(おもて面)には、アクティブ領域及び配線領域を含むLSI領域と、その周辺部にボンディングパッド領域が形成される。ボンディングパッド領域は、ウエハ製造完成時には、アルミニウム配線また銅配線であるため、ウエハ完成後にバリアメタル(例えば金スパッタ、或いは金メッキ)を施した後、メッキ、半田等を行う。

[0037] 図18は、配線用電子部品とLSIチップを接続前の状態で例示している。ここで用いる配線用電子部品は、垂直配線部に加えて水平配線部を有する第2の例の配線用電子部品(図7参照)を例示したが、同様に、第1の例の配線用電子部品(図1参照)を用いることができる。LSIチップ上のボンディングパッド領域には、配線用電子部品の複数の垂直配線部が、一括して固定されかつ電氣的に接続される。垂直配線部を固定及び接続する手法としては、半田接続によって行うことができる。ボンディングパッド領域に、半田接続(例えば半田リフロー)を行うことにより、垂直配線部が一括接続される。垂直配線部がボンディングパッド領域に固定された段階では、全ての垂直配線部と配線が、板状の支持部により一体に連結されている。

[0038] 図19は、配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。一体に連結されている垂直配線部がLSIチップに固定された後、この状態で、LSIチップのおもて面は、支持部の下面まで、即ちLSIチップと支持部の間の空間を満たすようにトランスファーモールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。

[0039] 図20は、支持部(電鋳母型)を剥離した後の状態で示す図である。支持部を剥離することにより、複数の垂直配線部(及びそれに接続された水平配線部)が、電氣的には互いに個々に分離される。

[0040] 図21は、外部接続用のバンプ電極を形成した状態で示す図である。支持部を剥離

することにより露出した水平配線部パターン上に、それに接続される外部接続用のバンプ電極を形成する。このように、ウエハレベルチップサイズパッケージの再配線(水平配線部)と垂直配線部作成工程を、配線用電子部品として集約することができる。

[0041] 図22は、本発明を具体化する配線用電子部品の第3の例を示す図であり、図22(A)及び(B)はそれぞれ単体パターンの側面断面図及び斜視図を示し、かつ、図22(C)は単体パターンを4個連結した連結パターンの斜視図を示している。この配線用電子部品の第3の例は、構造的には第2の例(図7参照)と同じであり、支持部に支持される垂直配線部だけでなく、それに接続される水平配線部パターンを有しているが、電鍍法により形成される第2の例とは異なり、メッキ法を用いて形成されている。

[0042] この配線用電子部品は、複数の水平配線部及び垂直配線部を支持部により一体に連結して構成される。板状の支持部は、ポリイミドテープなどに代表される薄膜フィルムの絶縁基材により作成することができる。また、半導体装置の製造中に、より強い剛性がこの絶縁基材に求められる場合は、この絶縁基材と、この裏側(水平配線部形成面の反対側)に貼り付けた補強板(例えば、ステンレス板)との2層構成を用いることができる。但し、この補強板は、後述する樹脂封止工程後に、剥離して除去する。

[0043] 周知のように、無電解メッキ技術を用いれば、電気メッキのように通電を必要としないため、プラスチックやセラミックスのような不導体にもメッキ可能である。素材の形状や種類にかかわらず均一な厚みの皮膜が得られる。この例に示した配線用電子部品の支持部は、電子デバイスパッケージとして製造が完成した際には保護膜として機能するので、支持部を半導体装置から剥がす必要はない。このような場合、水平配線部パターンの作製、及びそれに続く垂直配線部の作製をメッキにより行うことができる。

[0044] 次に、図23～図26を参照して、本発明に基づき構成される配線用電子部品を組み込んだ2つの半導体チップ搭載タイプの電子デバイスパッケージの製造について説明する。図23は、第1の半導体チップを接続した状態で示す第3の例の配線用電子部品の断面図(A)及び斜視図(B)である。配線用電子部品の支持部に支持された水平配線部パターン上に、第1の半導体チップが載置されて、例えば、フリップチップボンド接続により水平配線部パターンと電氣的に接続される。

- [0045] 図24は、第1の半導体チップを装着した配線用電子部品(図23参照)を、第2の半導体チップを装着した有機基板(図2参照)上に固定し、接続した状態で示す図である。第1の半導体チップを搭載した配線用電子部品は、別途組み立てた、例えば、図2を参照して前述したような有機基板上に固定され、かつ電氣的に接続されることになる。有機基板の配線パターンの所定の位置には、垂直配線部が固定されかつ電氣的に接続される。
- [0046] 図25は、樹脂封止した状態で示す図である。一体に連結されている垂直配線部が固定された後、この状態で、有機基板の上面は、支持部の下面までトランスファーモールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。
- [0047] この段階の構成により、完成製品として使用可能である。支持部は、完成製品の保護膜として機能する。なお、この後、図26に示すように、裏面側に形成された端面電極部(ランド)に、外部接続用のバンプ電極を形成することができる。さらに、チップ個片化のための切断を行って、製品として完成させる。
- [0048] 図27は、本発明を具体化する配線用電子部品の第4の例を示す図であり、図27(A)は、多数個一体に連結された状態で示す配線用電子部品を示す斜視図であり、図中のY-Y'ラインで切断した断面図を(B)に示している。
- [0049] 支持部にステンレス(SUS)を用いることができる。但し、ステンレスを用いた場合、シリコン基板と熱膨張係数が異なってウエハ上に形成された垂直配線部接続位置とステンレスに支持された垂直配線部の位置がずれる場合が想定されるが、この場合は、熱膨張の等しいシリコン基板又は低熱膨張係数のガラスを使うことが望ましい。例示の支持部は、基板(ステンレス、或いはシリコン基板又はガラス)の一方の全面に、ポリイミドテープなどに代表される薄膜フィルムの絶縁基材により作成したテープを貼り付けたものを用いる。基板とテープは後の工程で相互に剥離される。このため、例えばリフロー温度より高温(モールド温度以上)を加えると、基板とテープが剥離し易い処理を予め行っておく。例えば熱カプセル入り接着剤、または支持部として光を透過する材料(耐熱低熱膨張ガラスなど)にして、紫外線剥離型接着剤を用いる。または熱可塑性の接着剤でも良い。

- [0050] さらに、このテープ上に、水平配線部パターンとなるべき金属のシード層を形成して、メタル付きテープを形成する。このシード層としては、例えば、銅メッキを可能とする金、銀、銅、パラジウム箔を用いることができる。水平配線部パターンはシード層の上にレジストを塗布し、パターンを露光、現像してさらにエッチングを行い、レジストを除去して完成させる。このシード層の上にメッキにより配線層を成長させる。さらにその上に、垂直配線部形成のためレジスト塗布と現像を行い、ポスト部をメッキ成長させる。或いは、配線部はナノ金属粒子で直接シード層をパターンニングにしてリソグラフィ工程を省略することもできる。この直接パターンニングは、有機溶媒中に銅等のナノ金属粒子を含有させて、それをプリンターで実用されているインクジェット法で所望のパターンを描く方法である。前記と同じようにさらにその上に、垂直配線部形成のためレジスト塗布と現像を行い、垂直配線部をメッキ成長させる。これによって、配線用電子部品が完成する。
- [0051] 次に、図28～31を参照して、図27に示したような第4の例の配線用電子部品を用いて構成される、ウエハレベルチップサイズパッケージの製造について説明する。図27に示した配線用電子部品は、図17を参照して前述したLSIチップ上に接続、固定されることができ、図28は、その接続前の状態で例示している。LSIチップ上のボンディングパッド領域には、配線用電子部品の垂直配線部が固定されかつ電氣的に接続される。
- [0052] 図29は、配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。一体に連結されている配線用電子部品がLSIチップに固定された後、この状態で、LSIチップの上面は、絶縁基材テープの下面までトランスファーモールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。
- [0053] 図30は、基板を剥離した後の状態で示す図である。例えば、所定の高温を加えることにより、基板(ステンレス、或いはシリコン基板又はガラス)を剥離する。これにより露出した絶縁基材テープは、完成製品の保護膜として機能する。
- [0054] 図31は、外部接続用のバンプ電極を形成した状態で示す図である。絶縁基材テープに穴を空け、開口により露出した配線と接続される外部接続用のバンプ電極を形

成する。これによって、ウエハレベルチップサイズパッケージが完成する。

[0055] 図32は、本発明を具体化する配線用電子部品の第5の例を示す図であり、図32(A)は、多数個一体に連結された状態で示す配線用電子部品を示す斜視図であり、図中のZ-Z'ラインで切断した断面図を図32(B)に示している。

[0056] この例では、支持部としてシリコン基板又はガラスを用いる。シリコン基板に剥離助長層を設け、その後全面にシード層を形成する(例えばスパッタ層あるいはナノ金属材料を塗膜)。シリコン基板は、後の工程で配線層(シード層)から剥離される。このため、例えばリフロー温度より高温を加えると、シリコン基板(又はガラス)と配線層が剥離し易い処理を予め行っておく。その後にレジストを塗り、水平配線部パターンに現像し、そして、メッキ成長させる。これによって水平配線部パターンが形成されるが、さらにその上に、垂直配線部形成のためレジスト塗布と現像を行い、そして、メッキ成長させる。或いは、配線及び垂直配線部を、ナノ金属粒子で直接パターンニングすることもできる。これによって、配線用電子部品が完成する。

[0057] 次に、図33~36を参照して、図32に示したような第5の例の配線用電子部品を用いて構成される、ウエハレベルチップサイズパッケージの製造について説明する。図32に示した配線用電子部品は、図17を参照して前述したようなLSIチップ上に接続、固定することができるが、図33は、その接続前の状態で例示している。LSIチップ上のボンディングパッド領域には、配線用電子部品の複数の垂直配線部が、一括して固定されかつ電氣的に接続される。これによって、配線用電子部品がLSIチップ上に結合される。

[0058] 図34は、配線用電子部品をLSIチップ上に接続、固定した後、樹脂封止した状態で示す図である。一体に連結されている配線用電子部品がLSIチップに固定された後、この状態で、LSIチップの上面は、シリコン基板(又はガラス)の下面までトランスファーモールドされ、或いは液状樹脂(材質は、例えばエポキシ系)を用いて樹脂封止される。

[0059] 図35は、シリコン基板(又はガラス)を剥離した後の状態で示す図である。例えば、所定の高温を加えることにより、シリコン基板(又はガラス)を剥離する。

[0060] 図36は、外部接続用のバンプ電極を形成した状態で示す図である。シリコン基板(

又はガラス)の剥離により露出した配線と接続される外部接続用のバンプ電極を形成する。配線上面を保護する保護膜を必要に応じて形成した際は、保護膜に穴を空けて、そこにバンプ電極を形成する。これによって、ウエハレベルチップサイズパッケージが完成する。

- [0061] 図37～図41は、本発明を具体化する配線用電子部品の第6の例の製造を説明する図である。最初に、図37に示すように、支持部上に水平配線部を形成する。この場合、水平配線部は後の工程で支持部と簡単に剥離できるように、電鍍法で導電性の支持部上に形成することができる(単層構造)。または、支持部は、ポリイミドテープなどに代表される薄膜フィルムの絶縁基材により作成して(2層構造)、この配線用電子部品を組み込んだパッケージの保護膜として利用することができる。
- [0062] 次に、図38に示すように、水平配線部を形成した支持部上にホトレジストを塗布する。なお、図示の例は、支持部上に、水平配線部を有するが、以下に示す方法は、水平配線部の無い垂直配線部のみの製造にも適用することができる。この場合、支持部上に、水平配線部を形成すること無く、ホトレジストを塗布する。
- [0063] 次に、図39に示すように、垂直配線部となる位置に、そのための穴を開ける。このため、ホトレジスト上に垂直配線部パターンを転写し、現像する。
- [0064] 次に、図40に示すように、開口された垂直配線部用穴に銅ペーストを埋め込む。これは、例えば、真空印刷技術とか、或いは通常のスクリーン印刷技術により行うことができる。銅ペーストはベークあるいはキュアすると収縮するので、それを考慮した充填を行う。例えば、銅ペーストと同じくらいの収縮のレジスト材を使うか、或いは収縮量を計算したレジスト膜厚にしておく。
- [0065] 次に、図41に示すように、ホトレジストを除去することによって、配線用電子部品が完成する。この場合、銅ペーストのままでも垂直配線部として使用できるが、必要に応じて低抵抗化と強度補強のためにその外周にメッキを施す。レジスト除去後に無電解メッキ或いは電解メッキを行うことにより、垂直配線部が補強される。
- [0066] 以上、本開示にて幾つかの実施の形態のみを単に一例として詳細に説明したが、本発明の新規な教示及び有利な効果から実質的に逸脱せずに、その実施の形態には多くの改変例が可能である。

請求の範囲

- [1] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される垂直配線が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品において、
- 絶縁基材、或いはこの絶縁基材の裏側に剥離可能な接着剤で貼り付けた補強板との2層構成の支持部と、
- 該支持部上に一体に連結して構成される前記垂直配線を行うための複数の垂直配線部と、
- から成る配線用電子部品。
- [2] 前記複数の垂直配線部が、前記支持部上にメッキにより構成される請求項1に記載の配線用電子部品。
- [3] 前記支持部に支持される垂直配線部だけでなく、それに接続される水平配線部を形成した請求項2に記載の配線用電子部品。
- [4] 前記支持部は、ステンレス板、シリコン基板又はガラスの一方の全面に薄膜フィルムの絶縁基材により作成したテープを貼り付けて構成される請求項3に記載の配線用電子部品。
- [5] 前記絶縁基材上に、金属のシード層を形成して、このシード層の上にメッキにより前記垂直配線部及び水平配線部を成長させる請求項4に記載の配線用電子部品。
- [6] 前記支持部としてシリコン基板又はガラスを用い、この支持部に剥離助長層を介してシード層を形成し、このシード層の上にメッキにより前記垂直配線部及び水平配線部を成長させる請求項7に記載の配線用電子部品。
- [7] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される垂直配線が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品において、
- 導電性或いは絶縁性の支持部と、
- 該支持部上に一体に連結して構成される前記垂直配線を行うための複数の垂直配線部と、
- から成る配線用電子部品。

- [8] 導電性の前記支持部を電鍍母型として用いて、前記複数の垂直配線部が、電鍍法により前記支持部上に構成される請求項7に記載の配線用電子部品。
- [9] さらに、前記垂直配線部に接続される水平配線部を備えた請求項8に記載の配線用電子部品。
- [10] 前記支持部は、導電性材料、或いはメッキ用の電気を通す程度の薄い酸化膜材料で覆ったシリコン基板である請求項9に記載の配線用電子部品。
- [11] 前記垂直配線部は、支持部上に塗布したホトレジストに垂直配線部用穴を開けて、そこに導電性ペーストを埋め込むことにより構成される請求項7に記載の配線用電子部品。
- [12] 前記支持部に支持される垂直配線部だけでなく、それに接続される水平配線部を形成した請求項11に記載の配線用電子部品。
- [13] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される垂直配線が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、
電鍍母型材質としての導電性の支持部を備え、
この支持部上にリソグラフィとメッキを用いて前記垂直配線を行うための垂直配線部を成長させ、支持部と一体になった垂直配線部パターンを形成することから成る配線用電子部品の製造方法。
- [14] 前記支持部上に水平配線部を形成した後、この水平配線部に接続される前記垂直配線部を形成した請求項13に記載の配線用電子部品の製造方法。
- [15] 前記支持部は、導電性材料、或いはメッキ用の電気を通す程度の薄い酸化膜材料で覆ったシリコン基板である請求項14に記載の配線用電子部品の製造方法。
- [16] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される垂直配線が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、
絶縁基材、或いはこの絶縁基材の裏側に剥離可能な接着剤で貼り付けた補強板との2層構成の支持部を備え、
メッキにより該支持部上に一体に連結して構成される前記垂直配線を行うための複

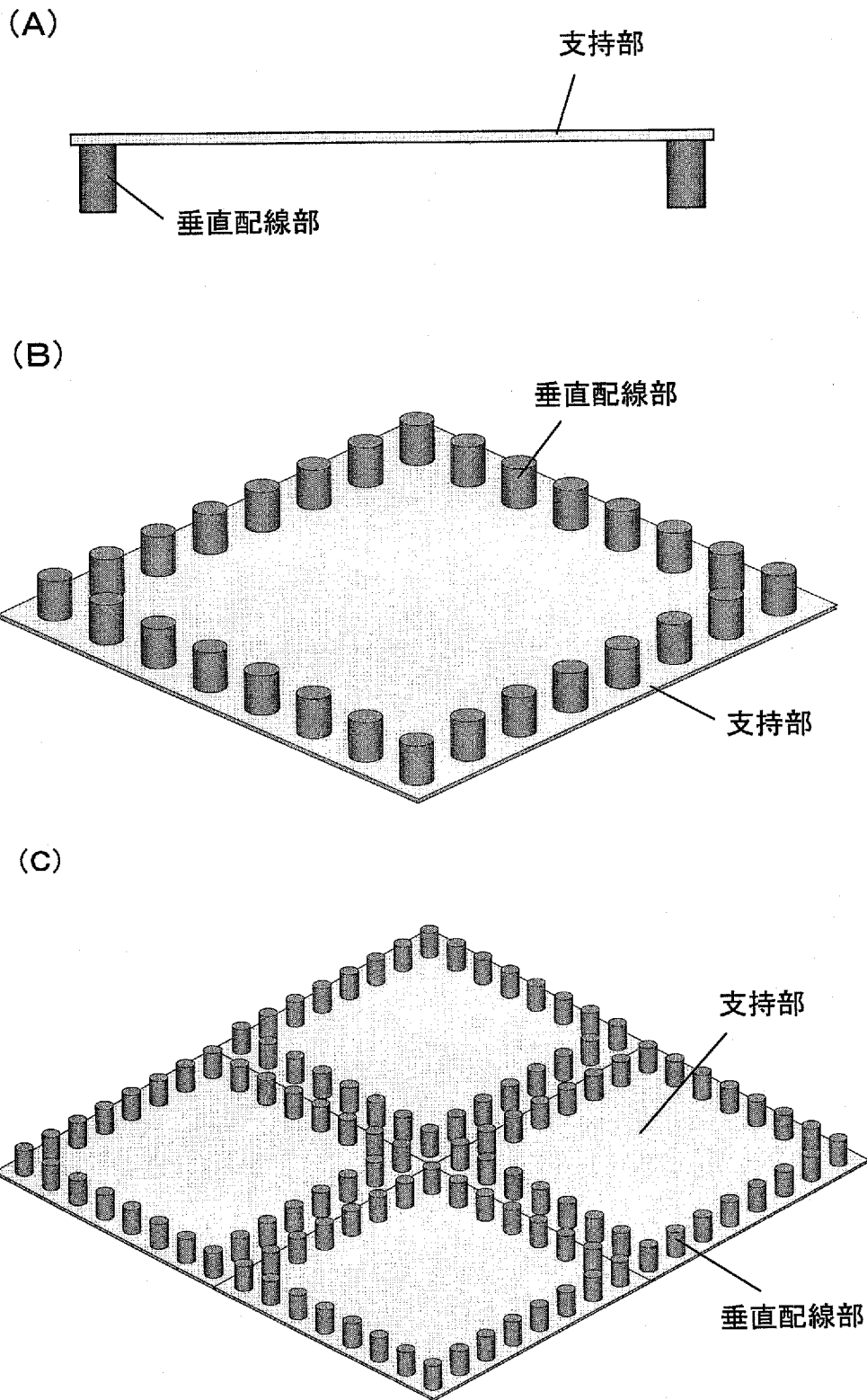
数の垂直配線部を形成した、

ことから成る配線用電子部品の製造方法。

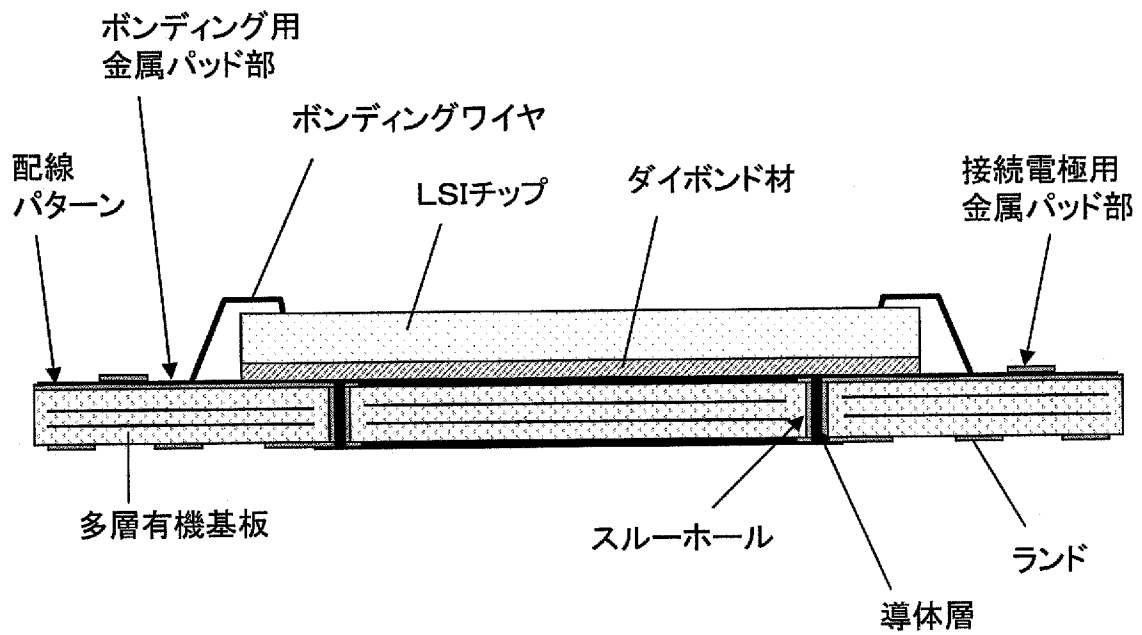
- [17] 前記支持部上に水平配線部を形成した後、この水平配線部に接続される前記垂直配線部を形成した請求項16に記載の配線用電子部品の製造方法。
- [18] 前記支持部は、シリコン基板又はガラスの一方の全面に、薄膜フィルムの絶縁基材により作成したテープを貼り付けて構成される請求項17に記載の配線用電子部品の製造方法。
- [19] 前記絶縁基材上に、金属のシード層を形成して、このシード層の上にメッキにより前記垂直配線部及び水平配線部を成長させる請求項18に記載の配線用電子部品の製造方法。
- [20] 前記支持部としてステンレス板、シリコン基板又はガラスを用い、この支持部に剥離助長層を介してシード層を形成し、このシード層の上にメッキにより前記垂直配線部及び水平配線部を成長させる請求項17に記載の配線用電子部品の製造方法。
- [21] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される垂直配線が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、
導電性或いは絶縁性の支持部を備え、
該支持部上に塗布したホトレジストに垂直配線部用穴を開けて、そこに導電性ペーストを埋め込んだ後、ホトレジストを除去することにより前記垂直配線部を構成することから成る配線用電子部品の製造方法。
- [22] 前記ホトレジストを除去した後、垂直配線の低抵抗化および構造の強化のためにメッキを施した請求項21に記載の配線用電子部品の製造方法。
- [23] 前記支持部上に水平配線部を形成した後、この水平配線部に接続される前記垂直配線部を形成した請求項21に記載の配線用電子部品の製造方法。

[図1]

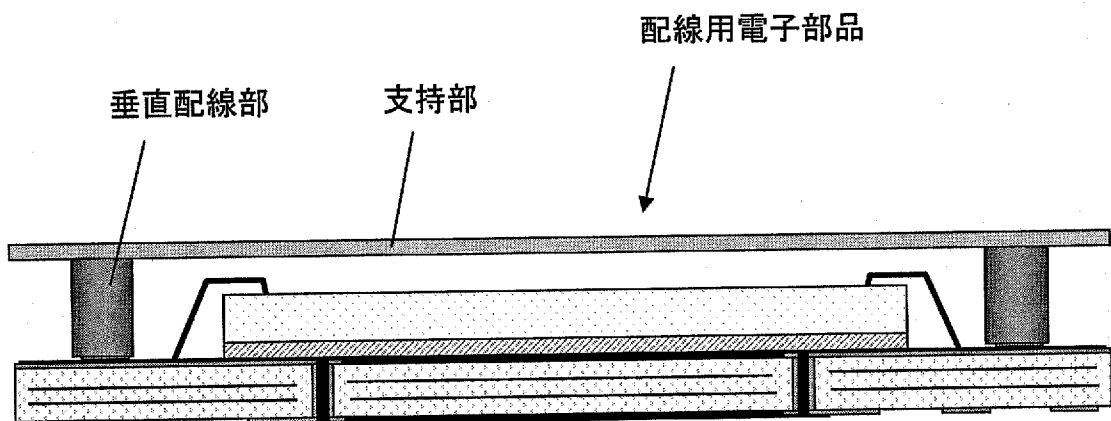
配線用電子部品の第1の例



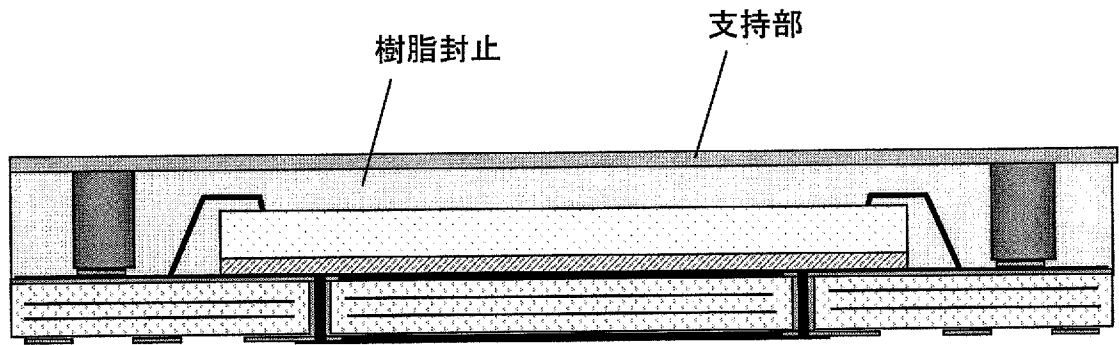
[図2]



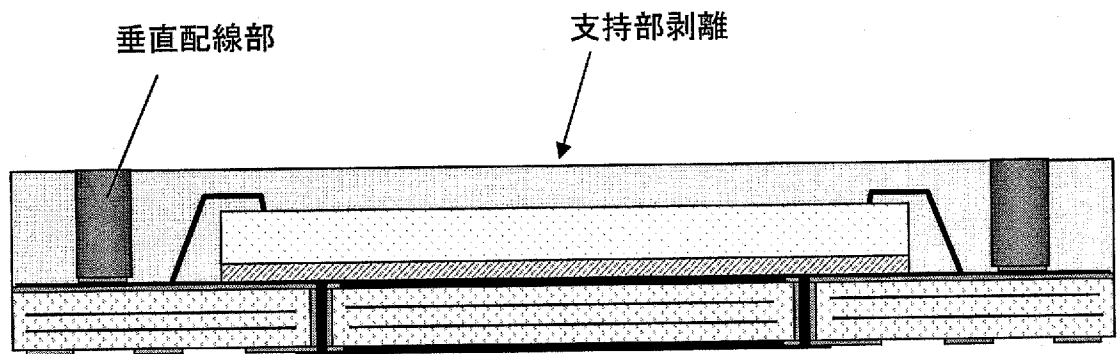
[図3]



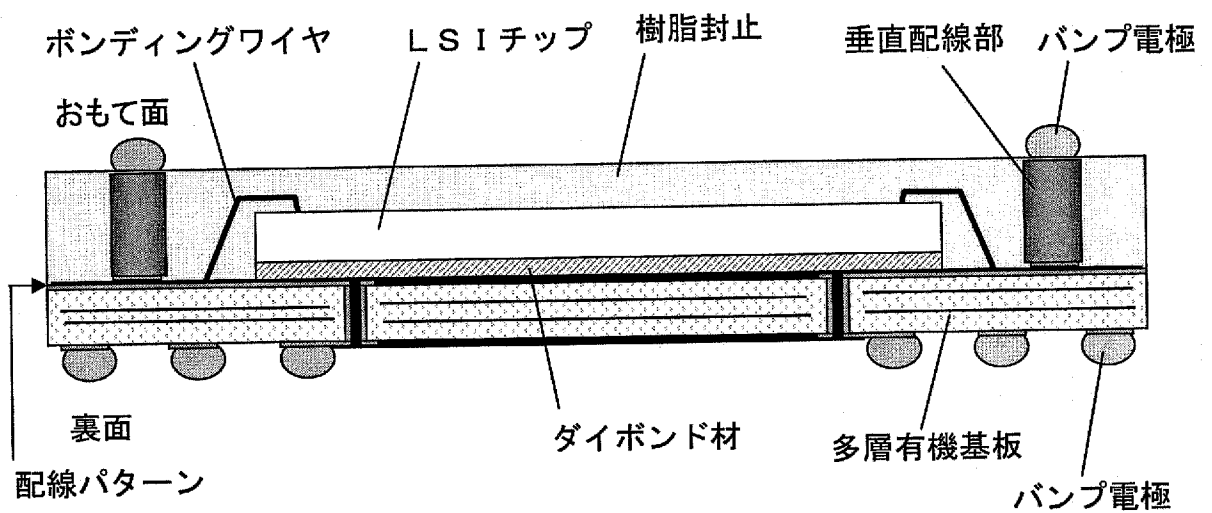
[図4]



[図5]



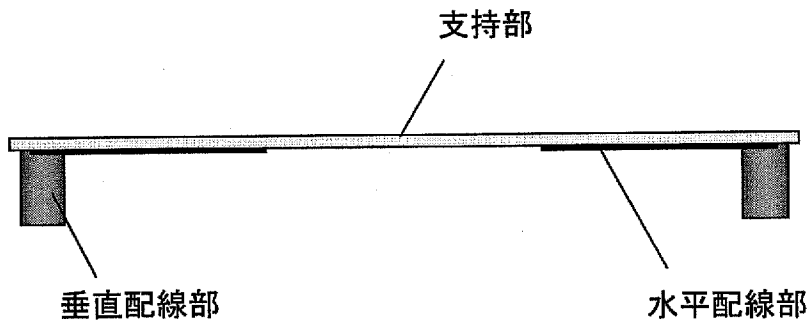
[図6]



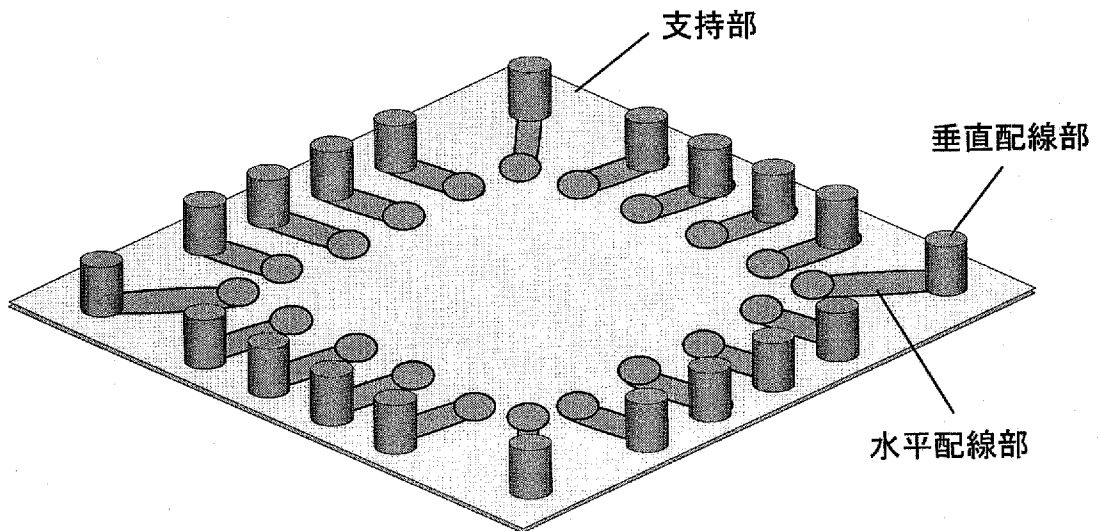
[図7]

配線用電子部品の第2の例

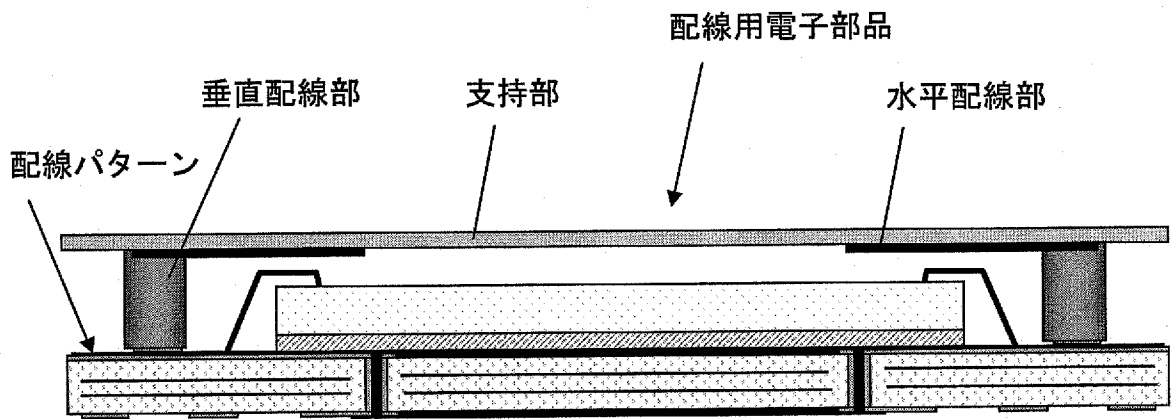
(A)



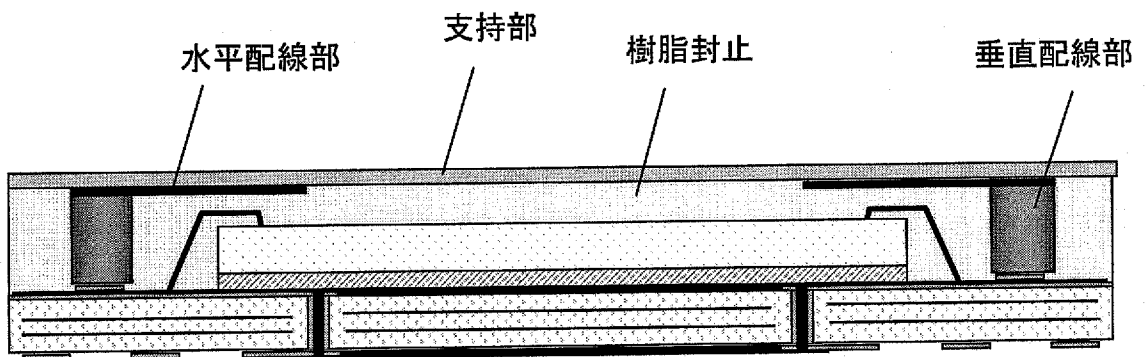
(B)



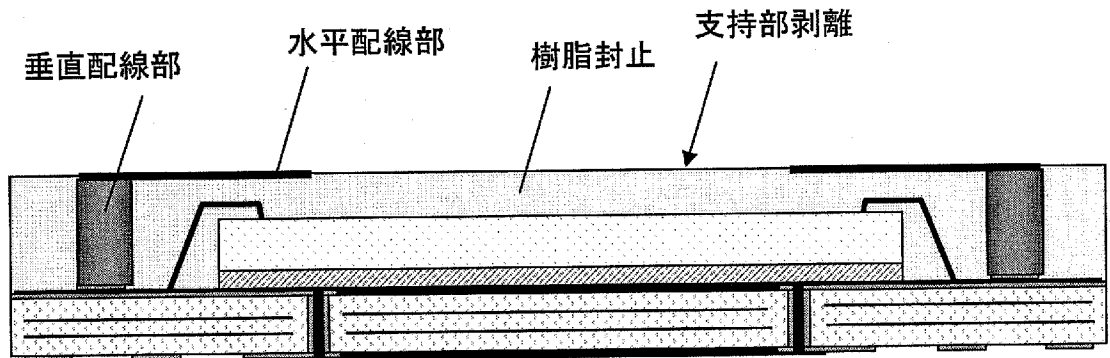
[図8]



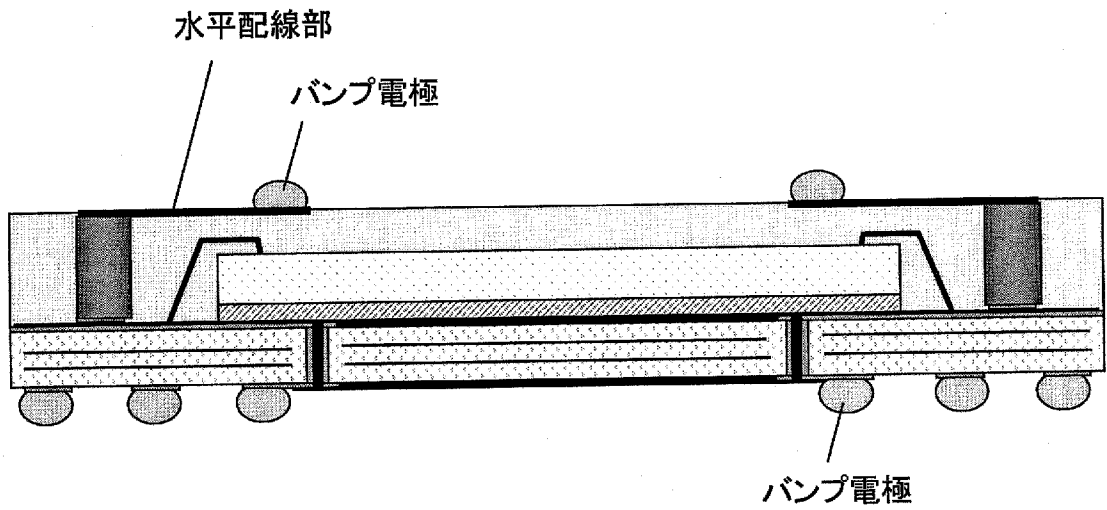
[図9]



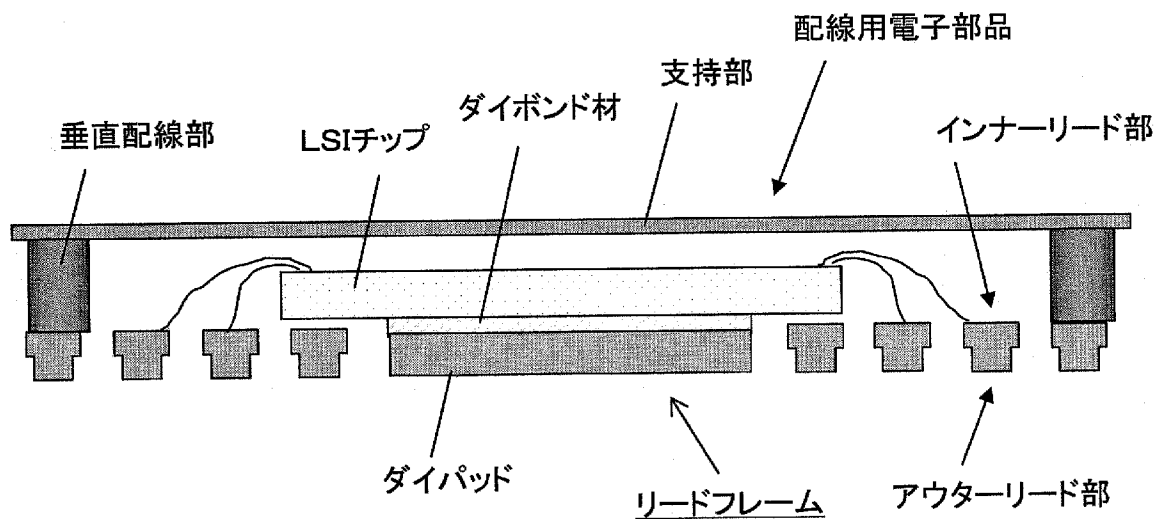
[図10]



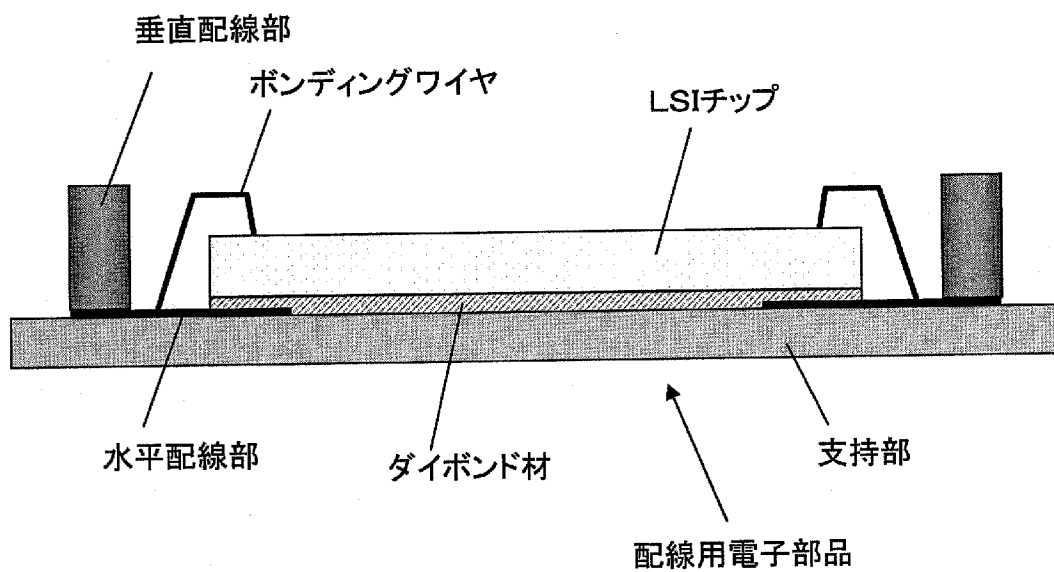
[図11]



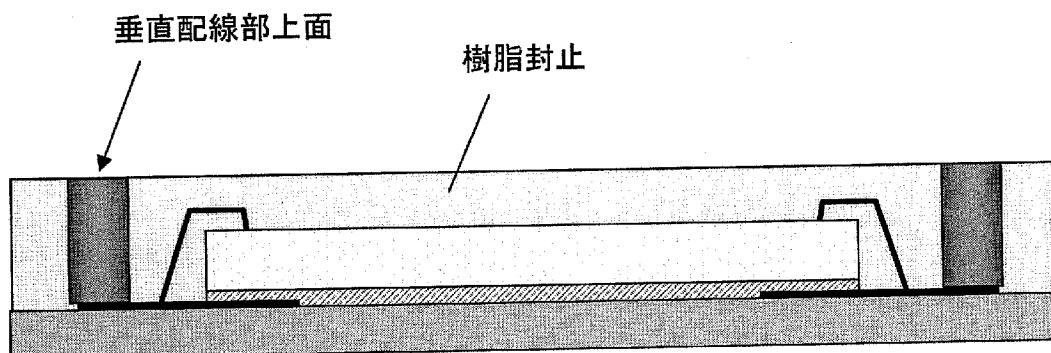
[図12]



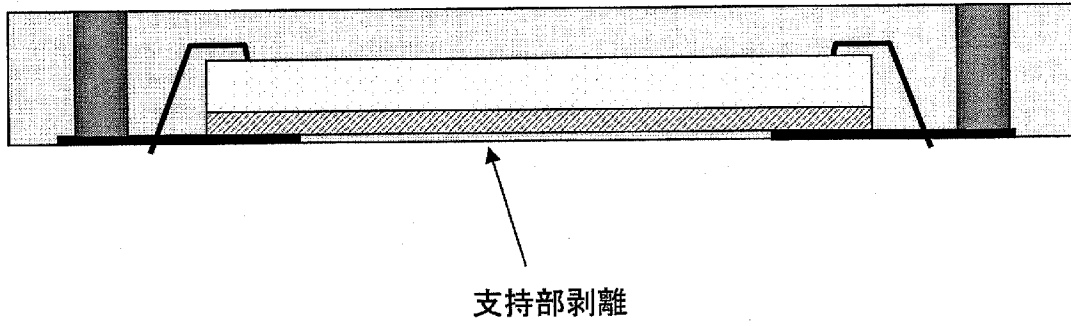
[図13]



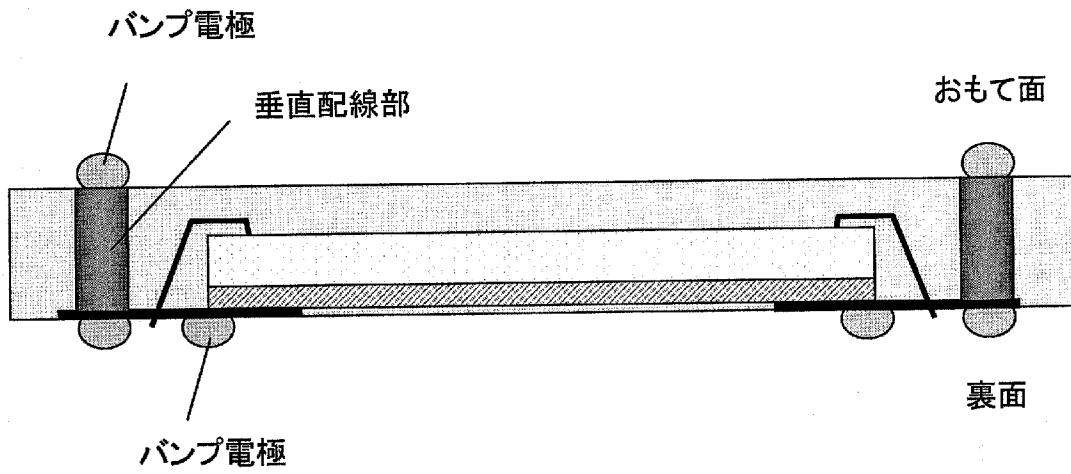
[図14]



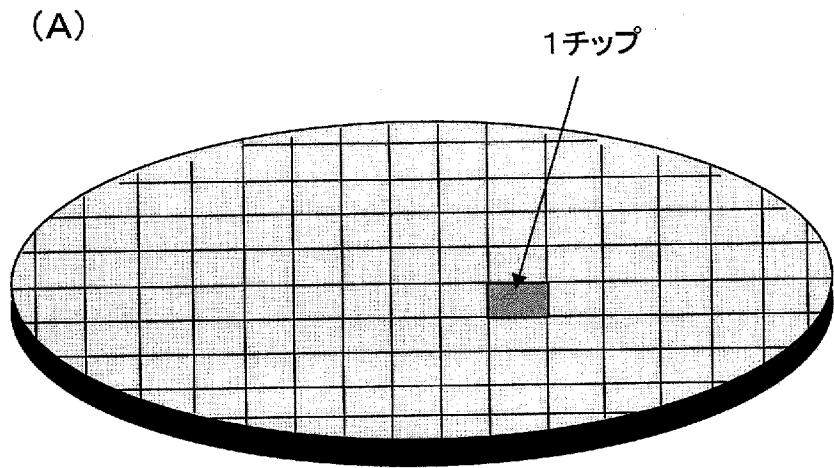
[図15]



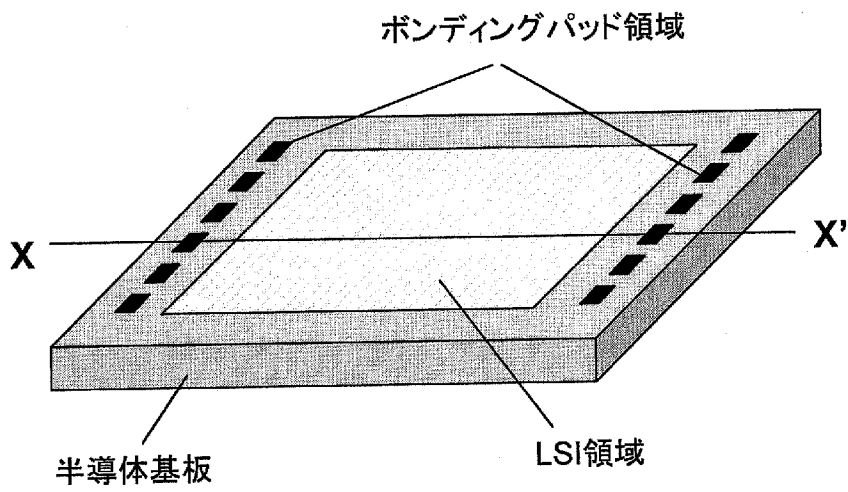
[図16]



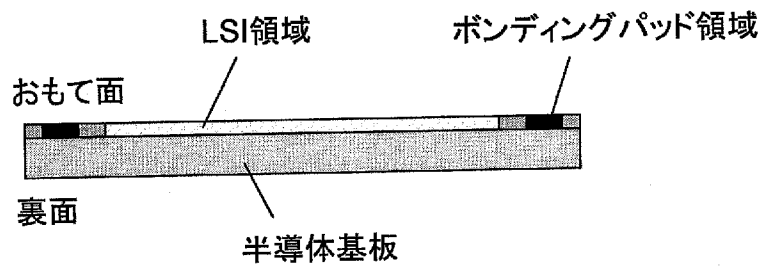
[図17]



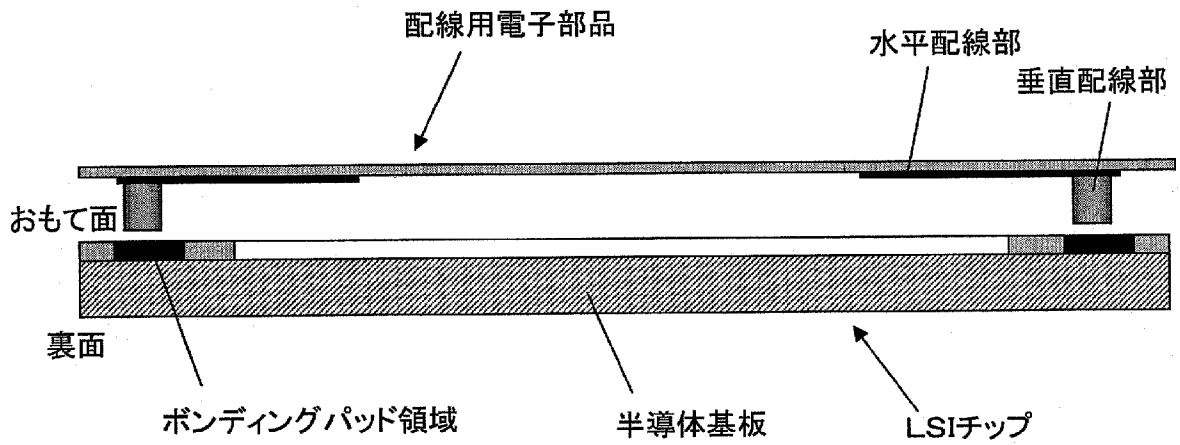
(B) 1チップ拡大図



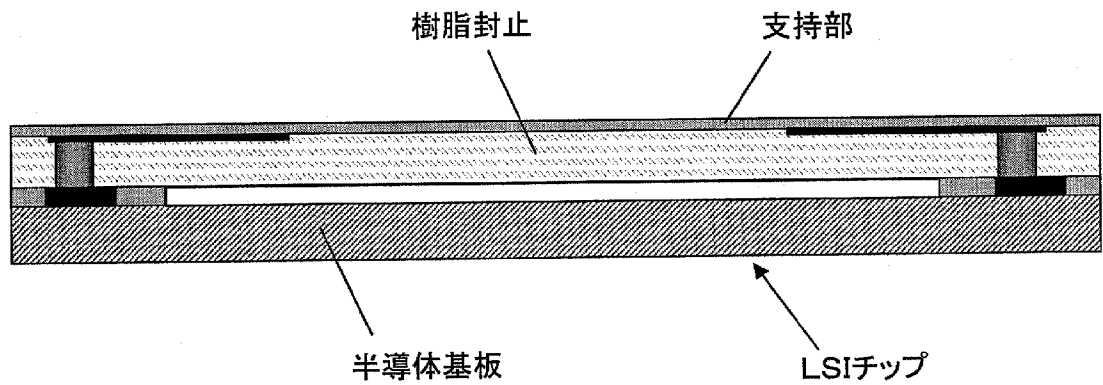
(C) X-X'断面図



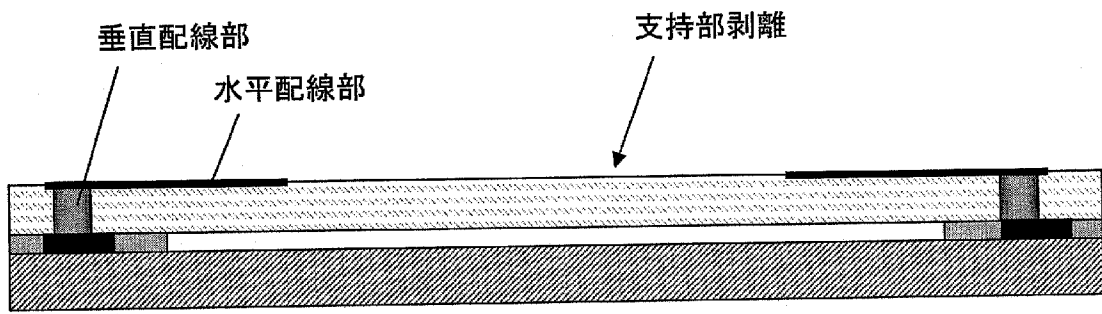
[図18]



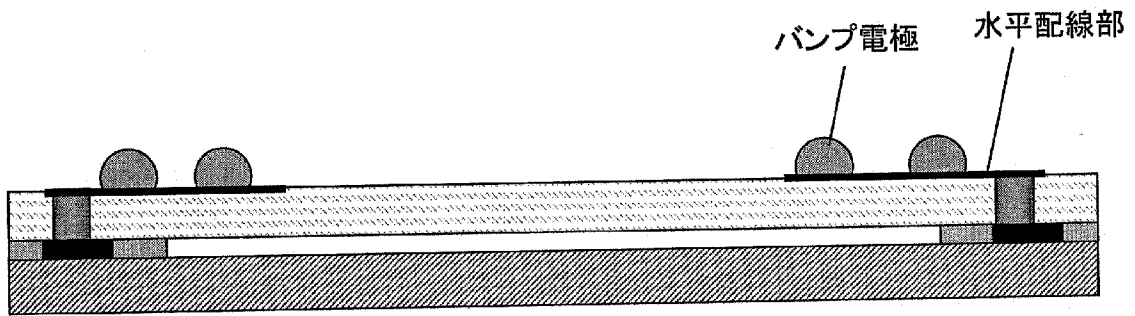
[図19]



[図20]

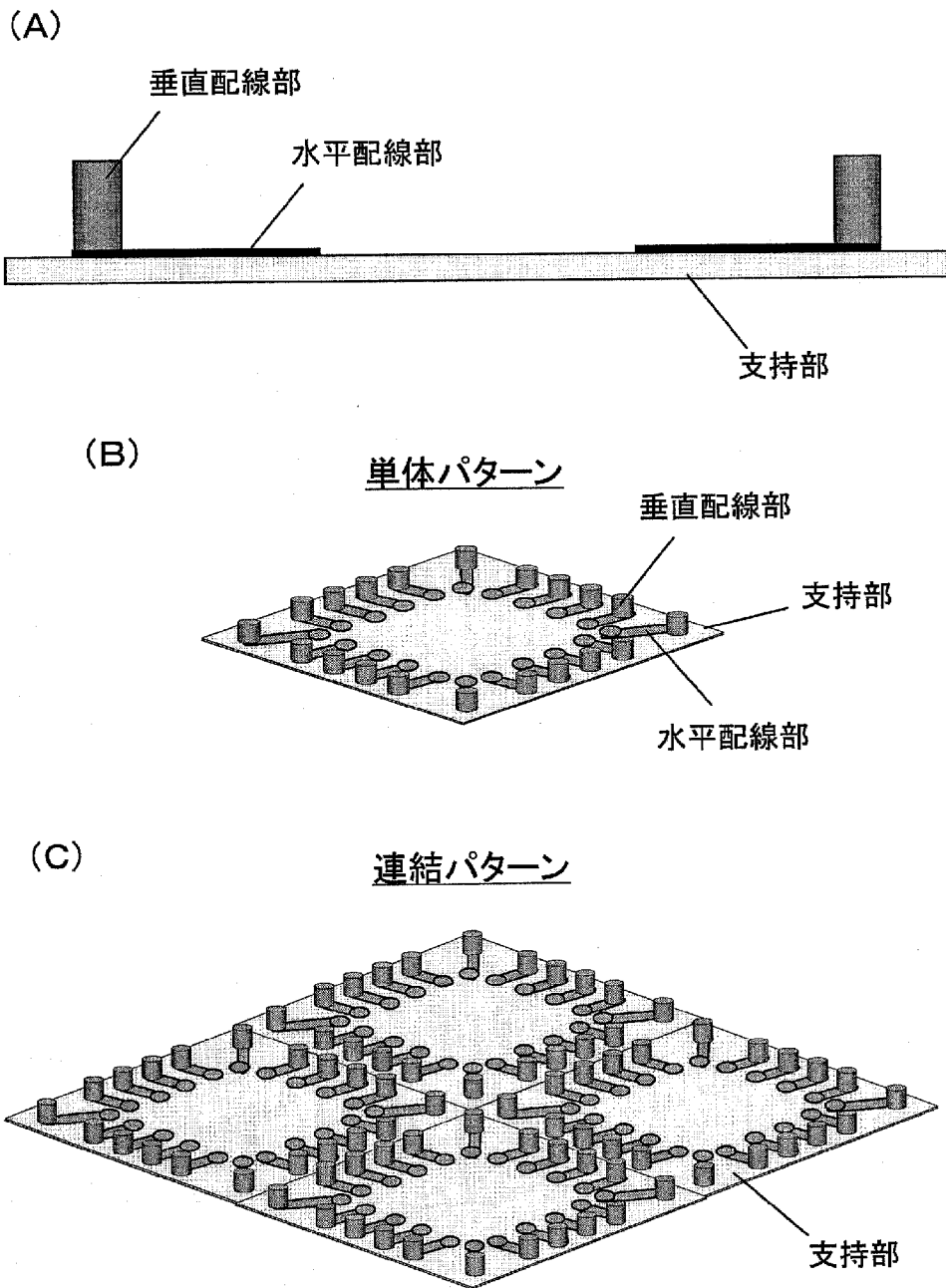


[図21]

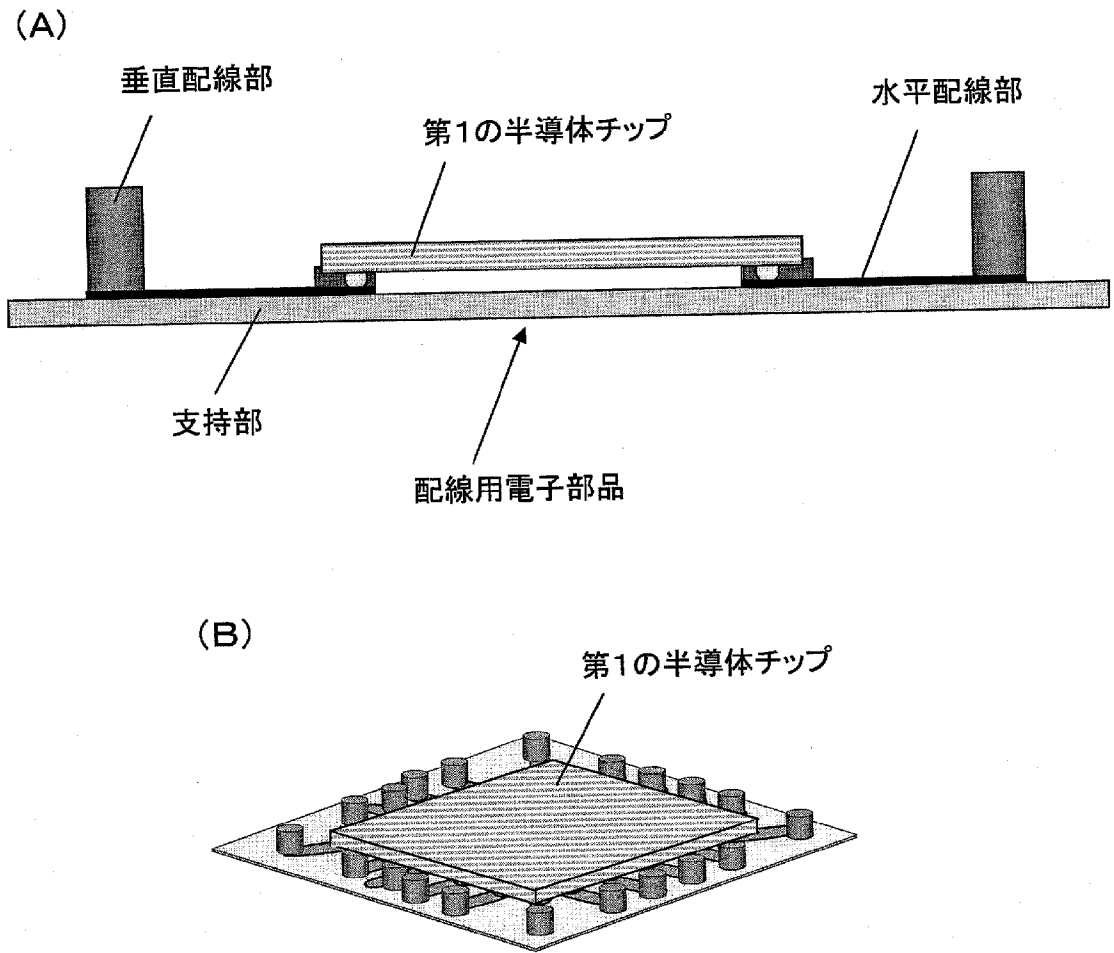


[図22]

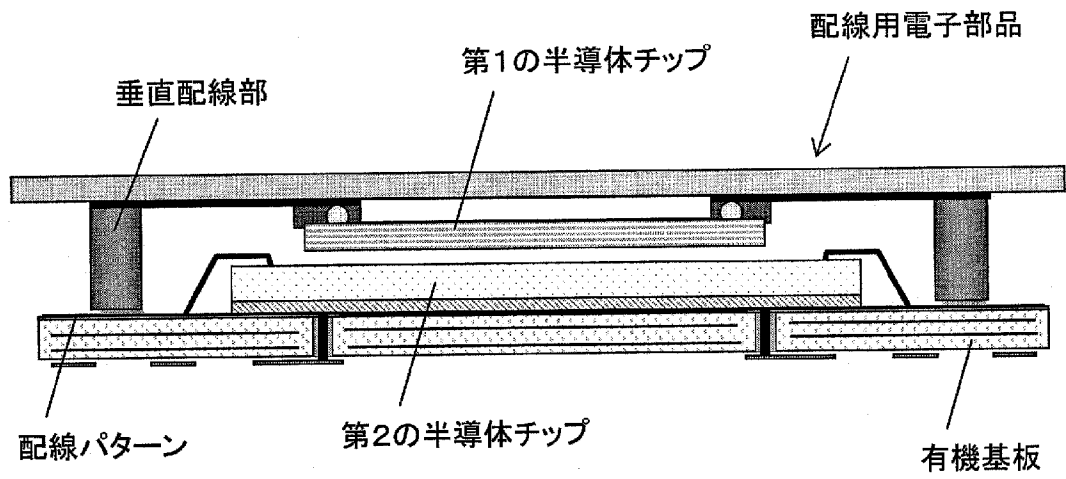
配線用電子部品の第3の例



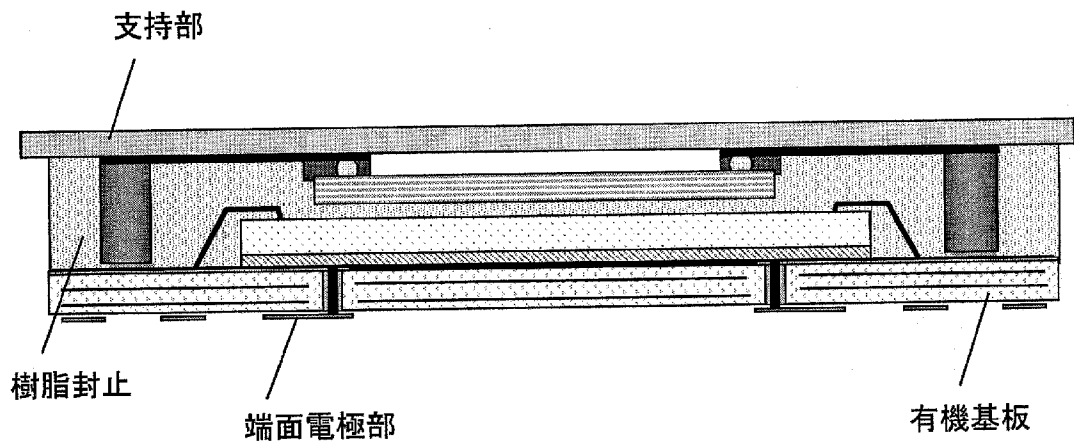
[図23]



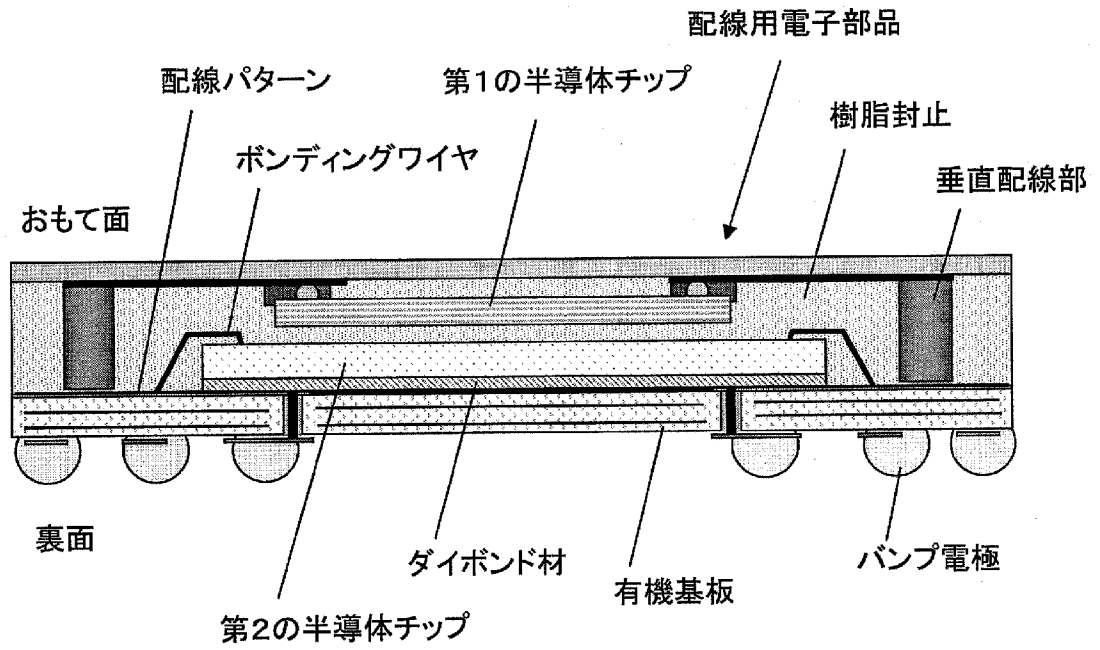
[図24]



[図25]

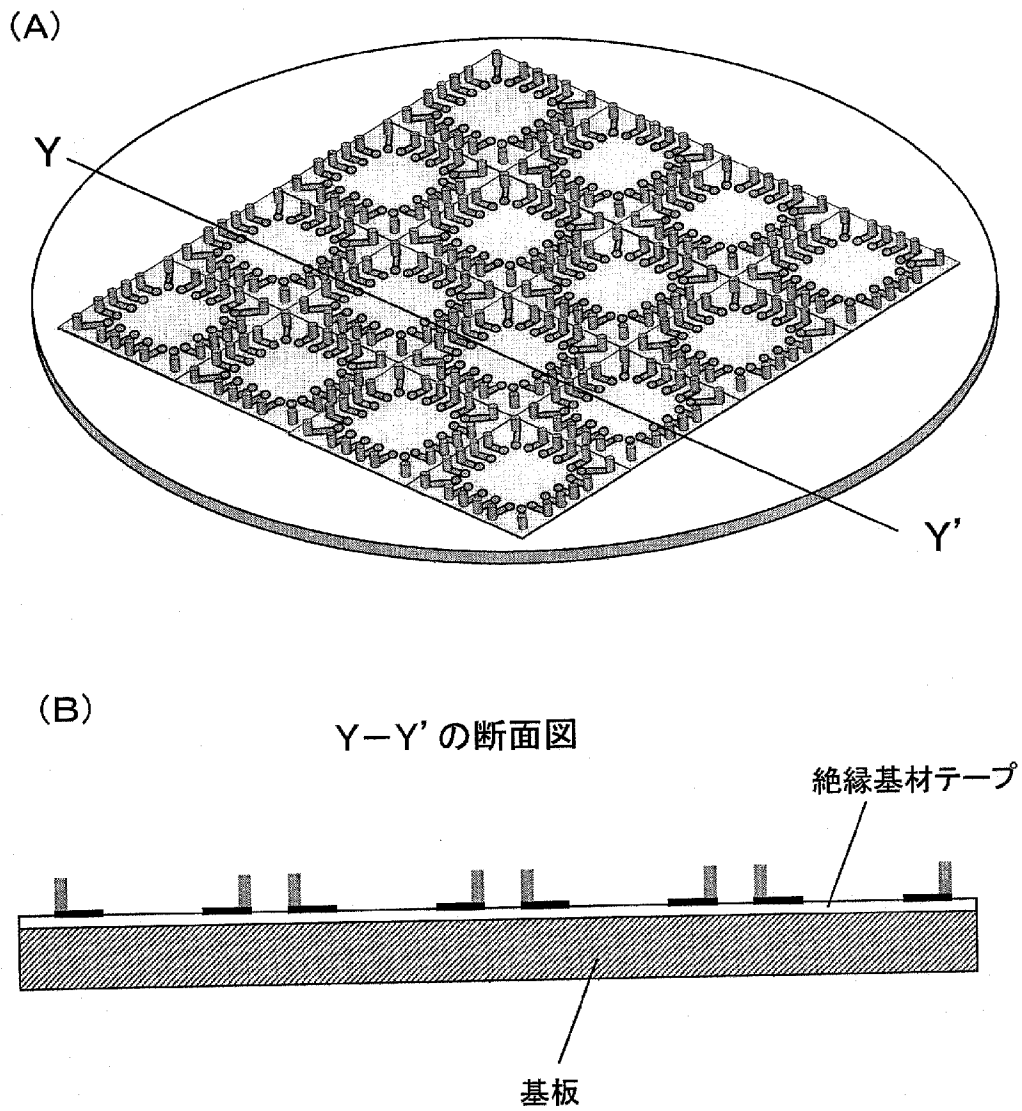


[図26]

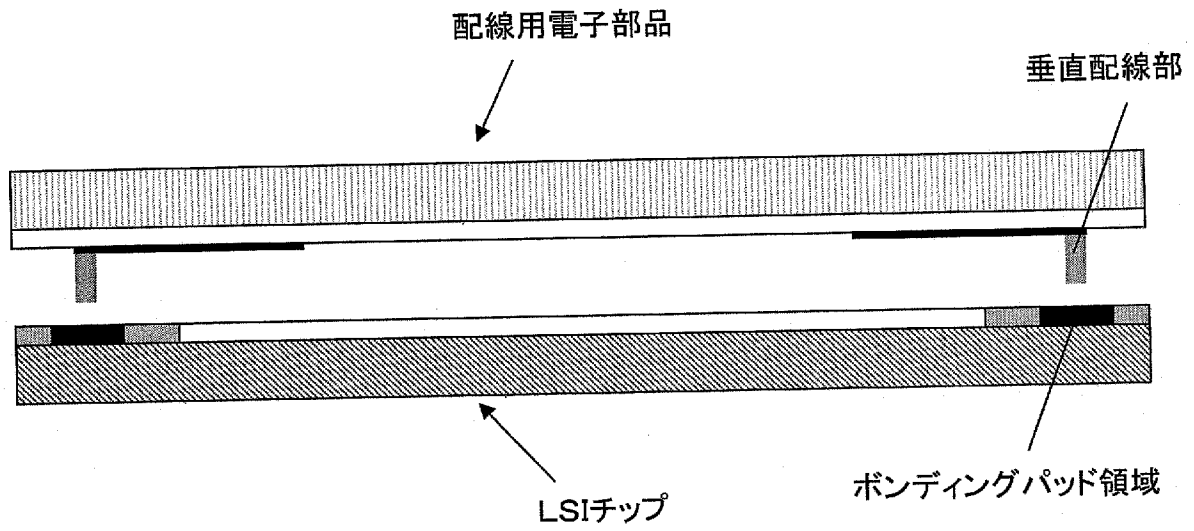


[図27]

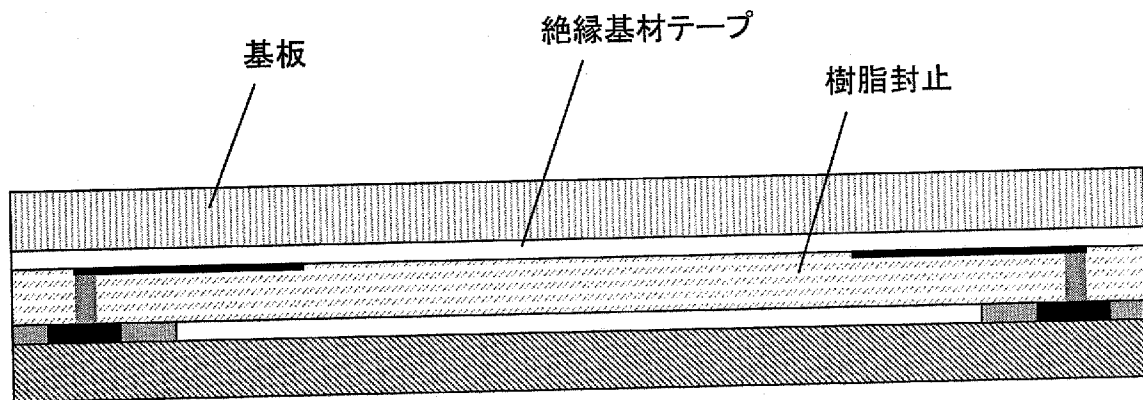
配線用電子部品の第4の例



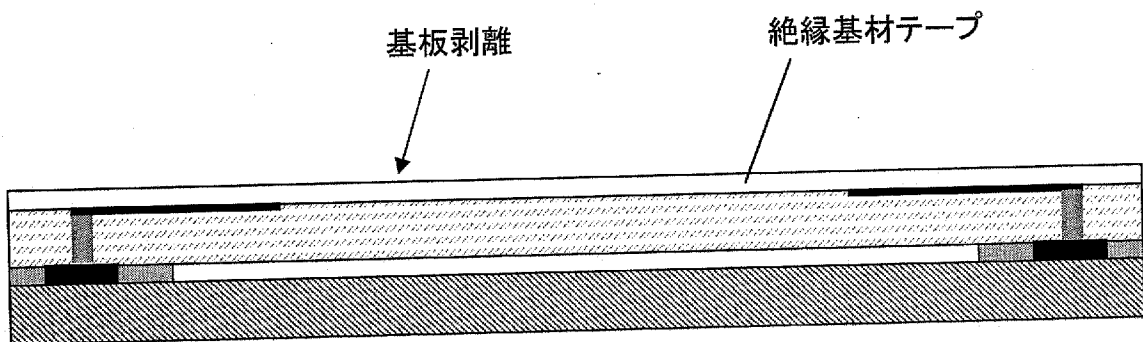
[図28]



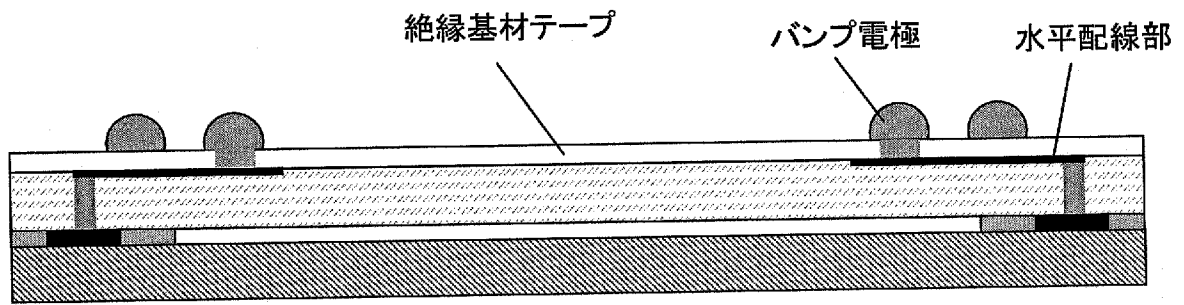
[図29]



[図30]

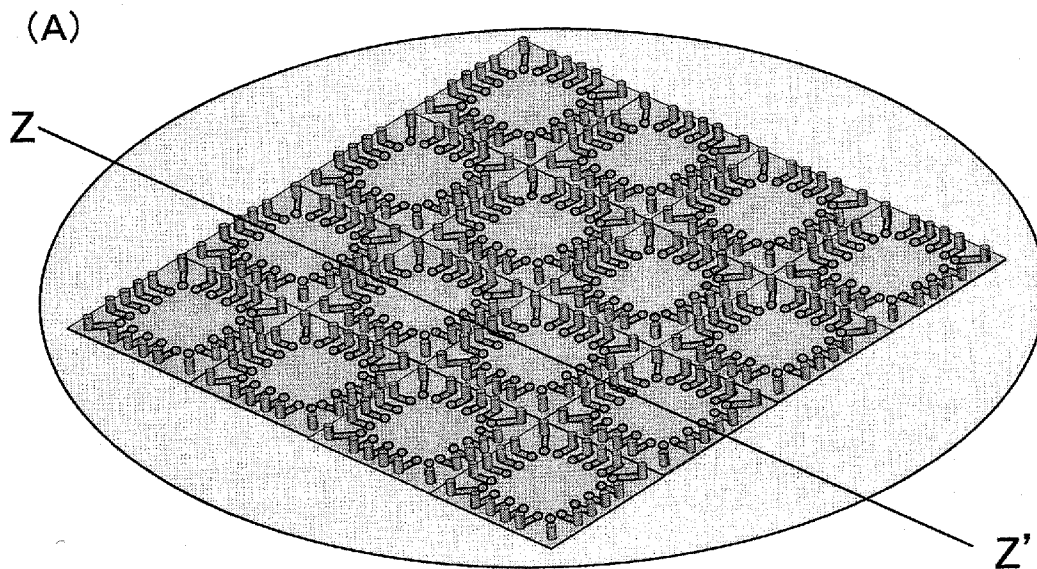


[図31]



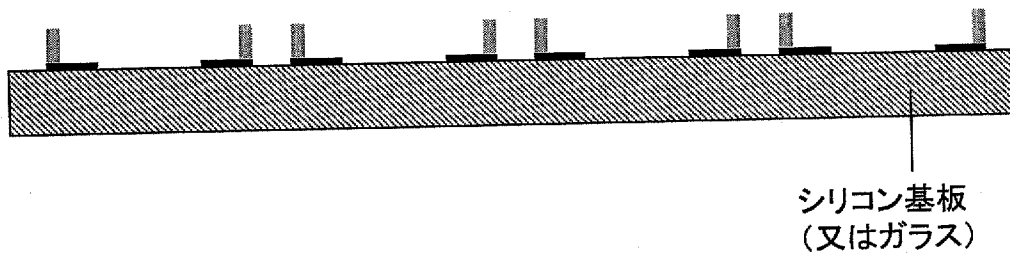
[図32]

配線用電子部品の第5の例

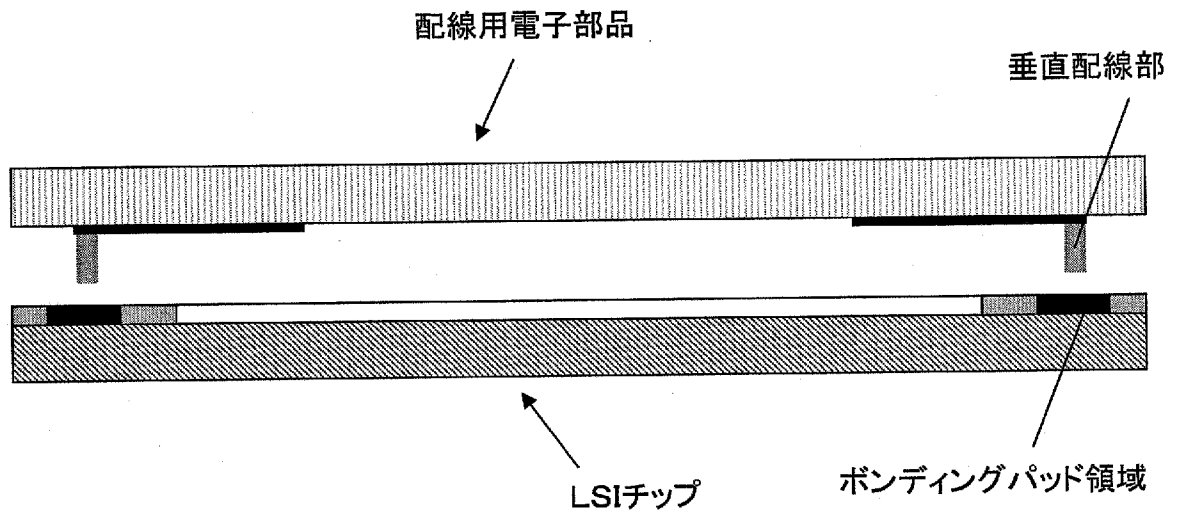


(B)

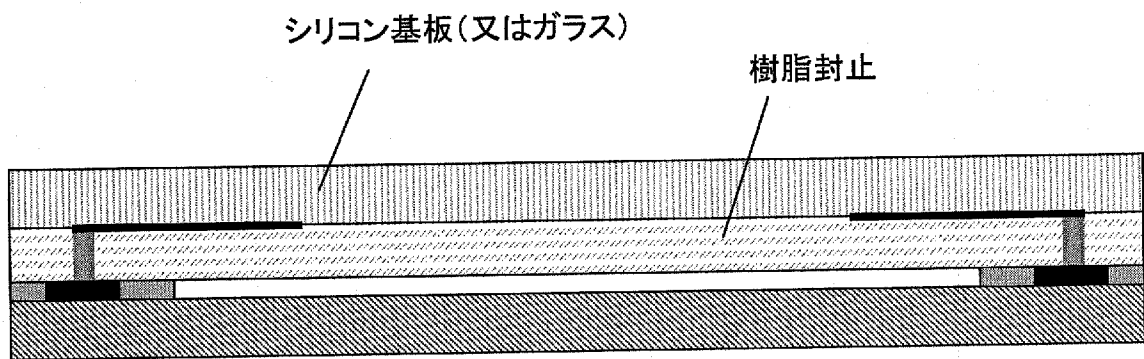
Z-Z' の断面図



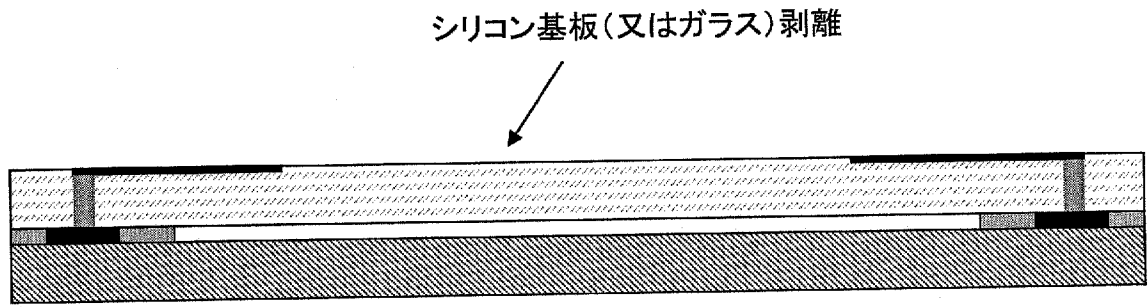
[図33]



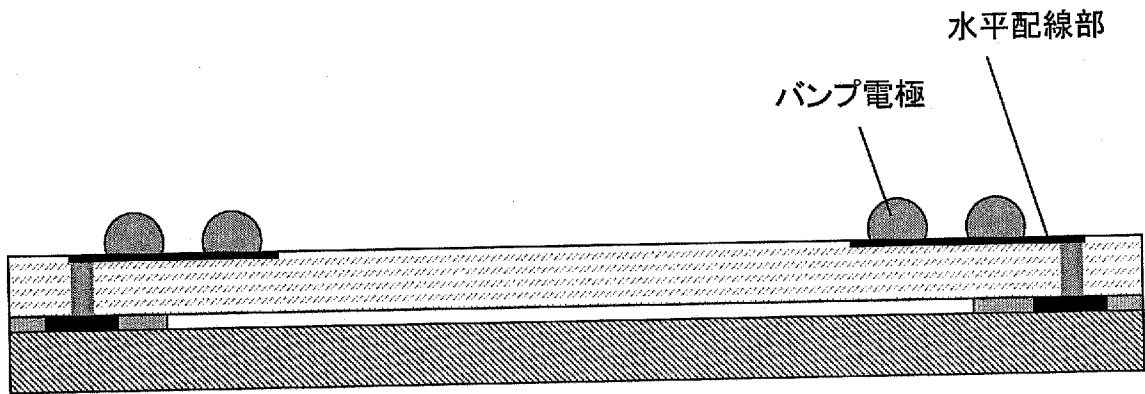
[図34]



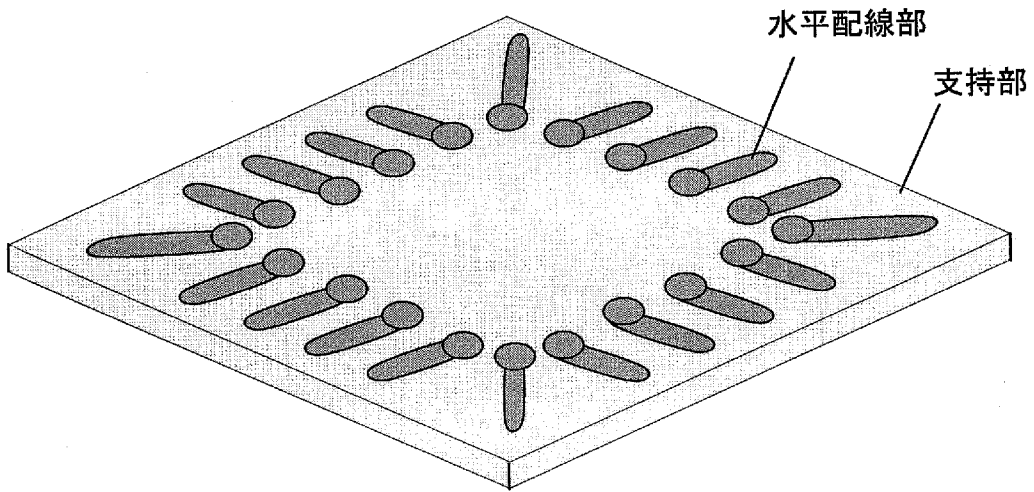
[図35]



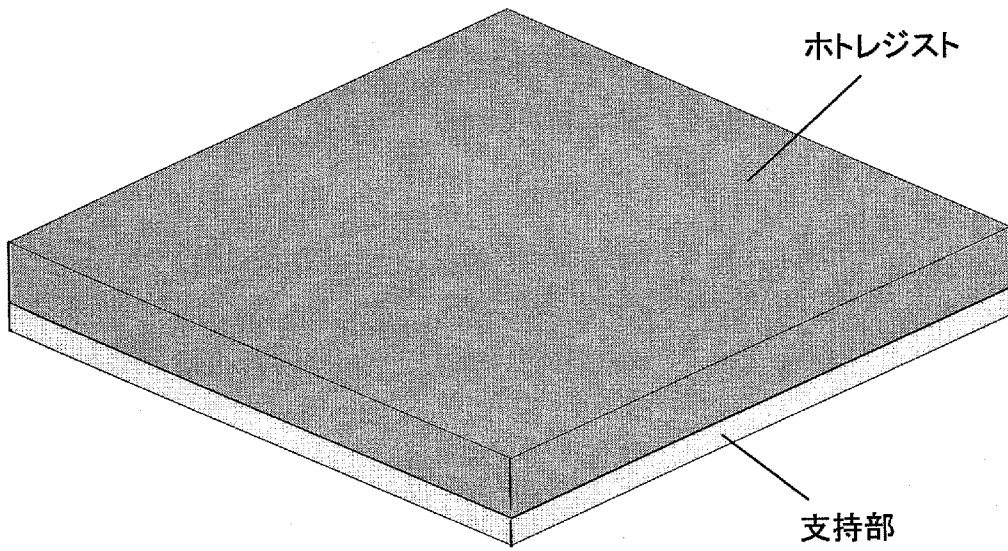
[図36]



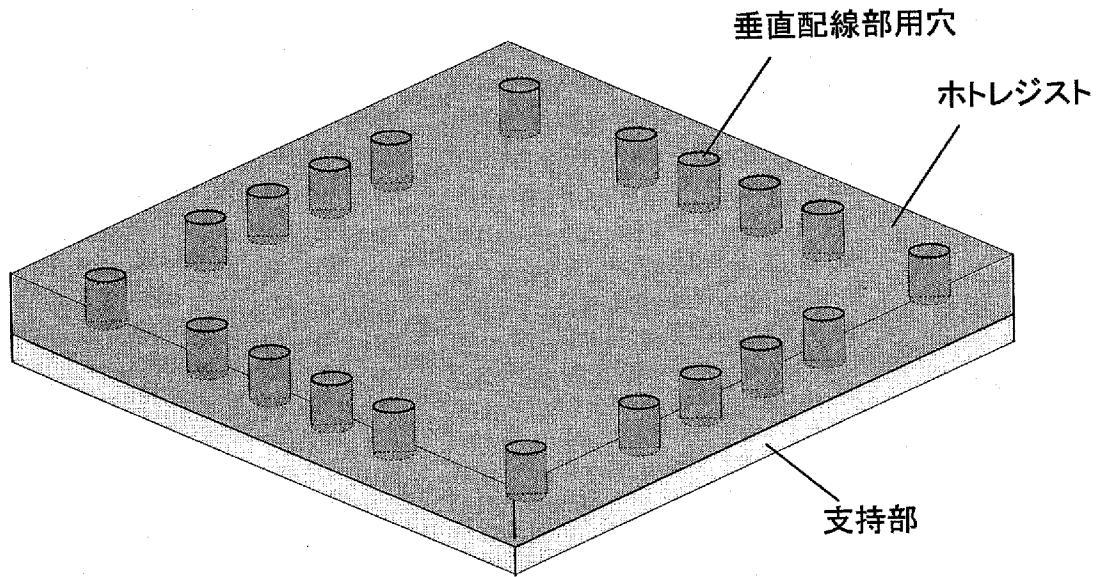
[図37]



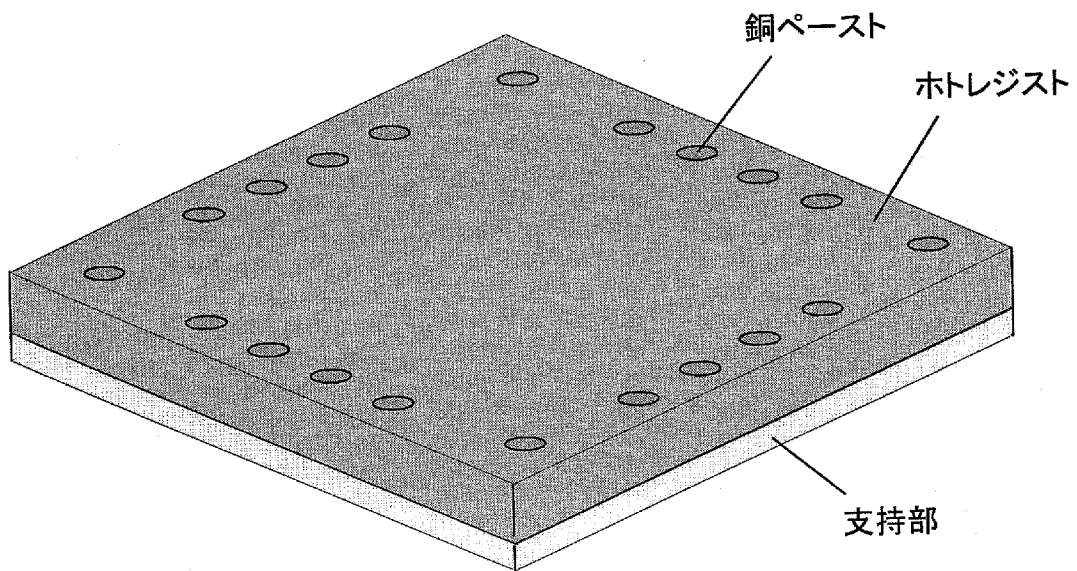
[図38]



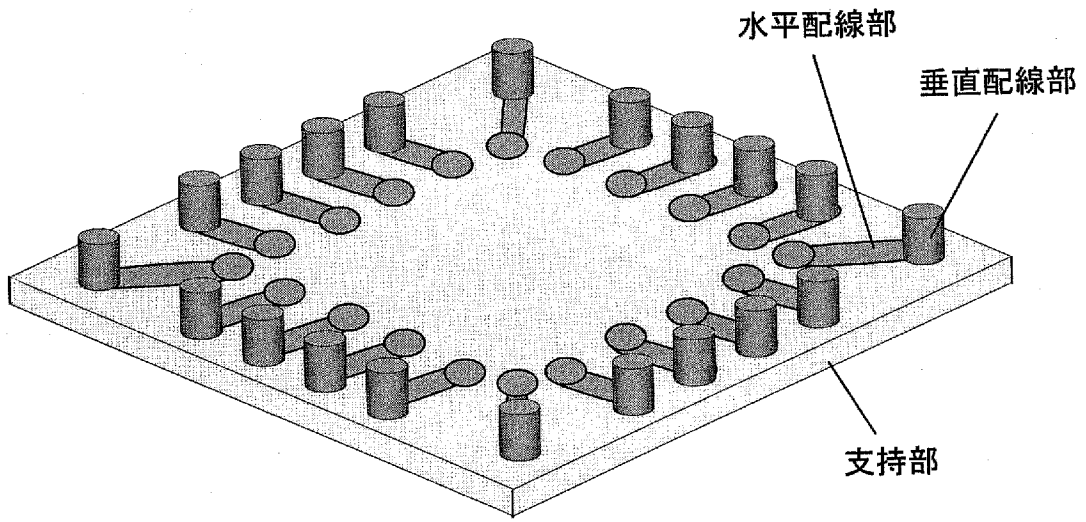
[図39]



[図40]

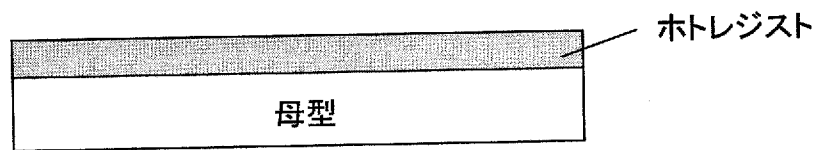


[図41]

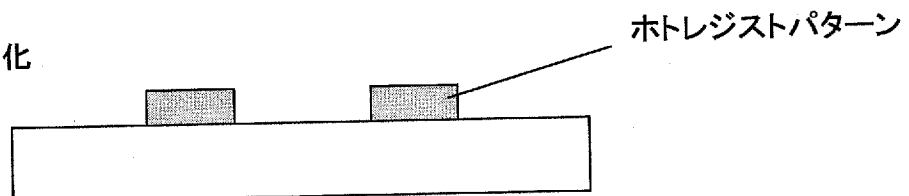


[図42]

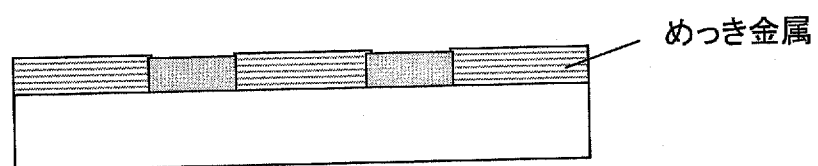
(a)レジスト塗布



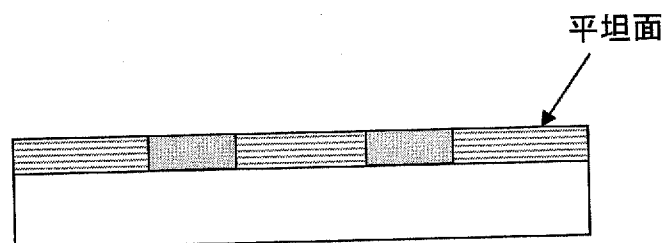
(b)パターン化



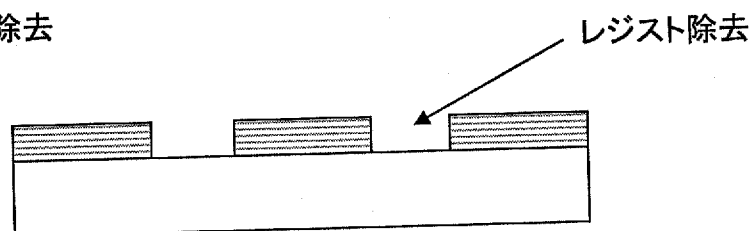
(c)めっき



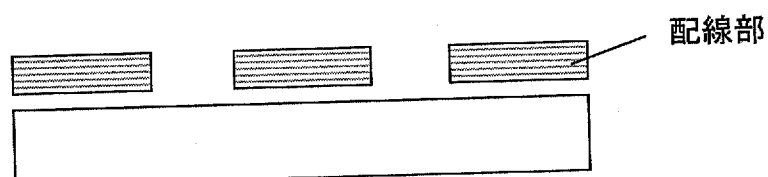
(d)平坦化



(e)レジスト除去



(f)剥離



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/056273

A. CLASSIFICATION OF SUBJECT MATTER
H01L25/10(2006.01) i, H01L23/12(2006.01) i, H01L25/11(2006.01) i, H01L25/18(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L25/10, H01L23/12, H01L25/11, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X <u>Y</u> <u>A</u>	JP 2008-16729 A (Kyushu Institute of Technology), 24 January, 2008 (24.01.08), Par. No. [0017]; Fig. 4 (Family: none)	7 <u>8-10, 13-15</u> <u>1-5, 16-20</u>
Y	JP 2002-359350 A (Denso Corp.), 13 December, 2002 (13.12.02), Column 9, line 21 to column 10, line 20; Figs. 1 to 2 (Family: none)	8-10, 13-15
P, X	WO 2008/065896 A1 (Kyushu Institute of Technology), 05 June, 2008 (05.06.08), Par. Nos. [0024] to [0029]; Figs. 6, 29 (Family: none)	7-10, 13-15

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 01 June, 2009 (01.06.09)	Date of mailing of the international search report 09 June, 2009 (09.06.09)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/056273

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, X	JP 2009-70882 A (Kyushu Institute of Technology), 02 April, 2009 (02.04.09), Par. Nos. [0015], [0025] to [0026], [0037]; Figs. 1, 9, 13 (Family: none)	7-10, 13-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/056273

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.: 6
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
The vertical wiring member in the invention in claim 6 is deposited on a seed layer by forming the seed layer on a supporting member through a removal promoting layer. However, the vertical wiring member in the invention in claim 7, on which claim 6 is dependent, is (continued to the extra sheet)
3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention in claim 1 uses a supporting member of a two-layer structure comprised of an insulating base material, or a reinforcing plate bonded to the rear surface of the insulating base material with a removable adhesive, but the inventions in claims 6-12, 13-15 and 21-23 do not use the supporting member of the two-layer structure.

(continued to the extra sheet)

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.: 1-10 and 13-20

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest
the

- The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/056273

Continuation of Box No.II-2 of continuation of first sheet(2)

configured by being integrally connected on the supporting member, and it is not clear whether the vertical wiring member in the invention in claim 6 is arranged through the removal promoting layer or not.

Continuation of Box No.III of continuation of first sheet(2)

Further, a feature common to the inventions in claims 7-12 is "an electronic component used for wiring comprised of an electrically conductive or insulating supporting member and a vertical wiring member integrally connected with the supporting member". Since a result of the search shows, however, that the feature quoted above is disclosed in document 1: JP 2008-16729 A (National University Corporation Kyushu Institute of Technology), 24 January, 2008 (24.01.08), paragraph [0017], Fig. 4, it has become clear that the common feature is not novel. As a result, since the feature quoted above does not make any contribution over the prior art, the common feature is not the special technical feature in the meaning of PCT Rule 13.2, second sentence. Therefore, neither the inventions in claims 7-10 nor the inventions in claims 11-12 satisfy the requirement of unity of invention.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L25/10(2006.01)i, H01L23/12(2006.01)i, H01L25/11(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L25/10, H01L23/12, H01L25/11, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2009年
 日本国実用新案登録公報 1996-2009年
 日本国登録実用新案公報 1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2008-16729 A (国立大学法人九州工業大学) 2008.01.24, 【0017】, 図4 (ファミリーなし)	7 8-10, 13-15 <u>1-5, 16-20</u>
Y	JP 2002-359350 A (株式会社デンソー) 2002.12.13, 第9欄第21行-第10欄第20行, 図1-2 (ファミリーなし)	8-10, 13-15

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献</p>
--	---

国際調査を完了した日 01.06.2009	国際調査報告の発送日 09.06.2009
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 田中 永一 電話番号 03-3581-1101 内線 3469

第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. 請求項 6 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
請求項6に係る発明における垂直配線部は、支持部に剥離助長層を介してシード層を形成し、このシード層上に成長させるものであるが、請求項6が引用する請求項7に係る発明における垂直配線部は、支持部上に一体連結して構成されるものであり、請求項6に係る発明の垂直配線部は、剥離助長層を介して設けられるものか否か不明確である。
3. 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるときの国際調査機関は認めた。

請求項1に係る発明は、絶縁基材、或いはこの絶縁基材の裏面に剥離可能な接着剤で貼り付けた補強板との2層構成の支持部を用いたものであるが、請求項6-12, 13-15, 21-23に係る発明は、2層構成の支持部を用いたものではない。

また、請求項7-12に係る発明の共通事項は、「導電性或いは絶縁性の支持部と、該支持部上に一体連結して構成される垂直配線部とからなる配線用電子部品」である。しかし、調査の結果、前記「」内の事項は、文献1:JP 2008-16729 A (国立大学法人九州工業大学) 2008.01.24, 【0017】、図4に開示されているから、新規でないことが明らかとなった。結果として、前記「」内の事項は先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項は、特別な技術的特徴でない。よって、請求項7-10に係る発明と、請求項11-12に係る発明とは、発明の単一性の要件を満たしていない。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

請求項1-10, 13-20
4. 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付はあったが、異議申立てはなかった。

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, X	WO 2008/065896 A1 (国立大学法人九州工業大学) 2008. 06. 05, [0024]-[0029], 図 6 及び 29 (ファミリーなし)	7-10, 13-15
E, X	JP 2009-70882 A (国立大学法人九州工業大学) 2009. 04. 02, 【0015】, 【0025】 - 【0026】 , 【0037】 , 図 1, 図 9, 図 13 (ファミリーなし)	7-10, 13-15