

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和3年3月4日(2021.3.4)

【公表番号】特表2020-507207(P2020-507207A)

【公表日】令和2年3月5日(2020.3.5)

【年通号数】公開・登録公報2020-009

【出願番号】特願2019-539226(P2019-539226)

【国際特許分類】

H 01 L	21/336	(2006.01)
H 01 L	29/78	(2006.01)
H 01 L	21/306	(2006.01)
H 01 L	21/28	(2006.01)
H 01 L	29/417	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	21/768	(2006.01)
H 01 L	23/522	(2006.01)
H 01 L	23/532	(2006.01)

【F I】

H 01 L	29/78	3 0 1 P
H 01 L	21/306	F
H 01 L	29/78	3 0 1 C
H 01 L	21/28	3 0 1 S
H 01 L	29/50	M
H 01 L	21/88	T
H 01 L	21/88	Q

【手続補正書】

【提出日】令和3年1月16日(2021.1.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

マイクロ電子デバイスを形成する方法であって、

頂部表面を有する基板を提供することと、

前記基板の頂部表面上にプラチナ含有層を形成することであって、前記プラチナ含有層が、前記基板の頂部表面上の底部表面と、前記基板の頂部表面と反対に位置して前記基板の頂部表面から離れて面する頂部表面とを有する、前記プラチナ含有層を形成することと、

前記プラチナ含有層の頂部表面上にキャップ層を形成することであって、前記キャップ層が、主としてアルミニウムである第1の層と主として銅である第2の層とから基本的に構成されるグループから選択される1つであり、前記プラチナ含有層の頂部表面における前記キャップ層と前記プラチナ含有層との間の界面にプラチナ酸化物がない、前記キャップ層を形成することと、

ウェットエッティングプロセスによって前記キャップ層と前記プラチナ含有層の少なくとも一部とを除去することであって、前記ウェットエッティングプロセスの同じウェットエッティング液が前記キャップ層と前記プラチナ含有層との双方を除去し、前記キャップ層が、

前記同じウェットエッティング液において前記プラチナ含有層のエッティングレートの少なくとも2倍のエッティングレートを有し、前記ウェットエッティングプロセスが前記基板の前記頂部表面を露出させる、前記キャップ層と前記プラチナ含有層の少なくとも一部を除去することと、

を含む、方法。

【請求項2】

請求項1に記載の方法であって、

前記キャップ層が主としてアルミニウムを含む、方法。

【請求項3】

請求項1に記載の方法であって、

前記キャップ層が前記マイクロ電子デバイスの相互接続ラインにおける層の組成に等しい組成を有する、方法。

【請求項4】

請求項1に記載の方法であって、

前記ウェットエッティングプロセスが王水を用いる、方法。

【請求項5】

請求項1に記載の方法であって、

前記キャップ層が、前記プラチナ含有層が酸化環境に晒される前に形成される、方法。

【請求項6】

請求項1に記載の方法であって、

前記キャップ層が、前記プラチナ含有層の前記頂部表面からプラチナ酸化物を除去する後に形成される、方法。

【請求項7】

請求項6に記載の方法であって、

前記プラチナ酸化物を除去することが、スパッタエッティングプロセスを用いて実施される、方法。

【請求項8】

請求項6に記載の方法であって、

前記プラチナ酸化物を除去することが、前記プラチナ含有層を加熱することによって実施される、方法。

【請求項9】

請求項1に記載の方法であって、

前記キャップ層を形成する前に、前記プラチナ含有層の一部の上にハードマスクを形成することを更に含み、

前記キャップ層が前記ハードマスクの上に形成される、方法。

【請求項10】

請求項9に記載の方法であって、

前記ハードマスクが誘電材料を含む、方法。

【請求項11】

請求項9に記載の方法であって、

前記ハードマスクが導電性である、方法。

【請求項12】

請求項11に記載の方法であって、

前記キャップ層と前記プラチナ含有層の少なくとも一部とを前記ウェットエッティングプロセスを用いて除去した後に前記プラチナ含有層の残っている部分上に前記ハードマスクをパターニングすることを更に含む、方法。

【請求項13】

請求項1に記載の方法であって、

前記プラチナ含有層の対応する一部の上の前記キャップ層の一部を除去することと、

前記ウェットエッティングプロセスを用いて残っている前記キャップ層と前記プラチナ含

有層の一部とを除去する前に、前記キャップ層の一部を除去することによって露出される箇所の前記プラチナ含有層上にマスキングプラチナ酸化物を形成することであって、前記マスキングプラチナ酸化物が前記マスキングプラチナ酸化物の下の前記プラチナ含有層の除去をロックする、前記マスキングプラチナ酸化物を形成することと、  
を更に含む、方法。

【請求項 1 4】

請求項1に記載の方法であって、

前記プラチナ含有層が露出されたシリコン含有半導体材料に接し、

前記方法が、前記キャップ層と前記プラチナ含有層の少なくとも一部とを除去する前に、プラチナシリサイドを形成するために前記プラチナ含有層を加熱することを更に含む、  
方法。

【請求項 1 5】

請求項1に記載の方法であって、

前記プラチナ含有層の少なくとも一部が局所的相互接続を提供する、方法。

【請求項 1 6】

請求項1 5に記載の方法であって、

前記局所的相互接続がプラチナシリサイドへの電気的接続を提供する、方法。

【請求項 1 7】

請求項1に記載の方法であって、

前記プラチナ含有層の少なくとも一部がボンドパッドを提供する、方法。