

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成22年11月25日(2010.11.25)

【公表番号】特表2010-507147(P2010-507147A)

【公表日】平成22年3月4日(2010.3.4)

【年通号数】公開・登録公報2010-009

【出願番号】特願2009-532520(P2009-532520)

【国際特許分類】

G 06 F 12/02 (2006.01)

G 06 F 12/00 (2006.01)

【F I】

G 06 F 12/02 510 A

G 06 F 12/00 560 A

G 06 F 12/00 597 U

G 06 F 12/00 591

【手続補正書】

【提出日】平成22年10月6日(2010.10.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリであって、

複数のブロックに組織化された不揮発性メモリと、

前記メモリ内に保持された1つより多いデータ型と、

データ型毎のマージンであって、少なくとも1つのマージンは他のものとは異なり、前記マージンはブロックが一杯になる前の複数の空きメモリユニットであるので、前記マージンは、前記ブロック内のデータがリロケートを許可される前に、所定の間隔で蓄積されたデータを収容するのにちょうど十分であり、前記所定の間隔は、前記ブロック内のデータがリロケートを許可される前に、最悪の場合における間隔を生じさせるホスト書き込みパターンから決定されるものであるマージンと、

前記1つより多いデータ型の更新を記憶する複数のブロックであって、各ブロックが同一の型のデータを実質的に記憶するものである複数のブロックと、

許可される場合には、ブロックが前記データ型のマージンに到達するデータを記憶するのに応じて、前記ブロック内のデータを他のブロックへリロケートする読み出し／書き込み回路と、

を備えるメモリ。

【請求項2】

請求項1記載のメモリにおいて、

前記メモリを動作させることは、そこへのホスト書き込みを含み、

前記所定の間隔は、前記ブロック内のデータがリロケートを許可される前に、最大の間隔を生じさせる最悪の場合におけるホスト書き込みパターンに依存するメモリ。

【請求項3】

請求項1記載のメモリにおいて、

前記所定の間隔は、リロケートするデータの最大量を生じさせるブロックの最悪の場合における構成に依存するメモリ。

**【請求項 4】**

請求項 1 記載のメモリにおいて、

前記異なるデータ型は、所定の順位付けを有し、

データをリロケートする前記読み出し／書き込み回路は、前記データ型のマージンに到達しつつ任意の同様のブロックのうちで最高位のデータ型を有するデータをブロックが記憶するのに応答可能であるメモリ。

**【請求項 5】**

請求項 4 記載のメモリにおいて、

前記最高位を有するデータ型は、前記ブロックを最速で埋めることが見込まれるものであるメモリ。

**【請求項 6】**

請求項 1 記載のメモリにおいて、

前記異なるデータ型は、前記メモリが前記ブロックを管理するために使用する制御データであるメモリ。

**【請求項 7】**

請求項 6 記載のメモリにおいて、

前記異なるデータ型は、前記ブロックの提供を制御するためのものを含むメモリ。

**【請求項 8】**

請求項 6 記載のメモリにおいて、

前記異なるデータ型は、前記ブロック内に記憶されたデータの位置に関するものを含むメモリ。

**【請求項 9】**

請求項 6 記載のメモリにおいて、

前記ブロック内のデータは、前記メモリ上のホストコマンドの実行中にリロケートが許可されるメモリ。

**【請求項 10】**

請求項 1 記載のメモリにおいて、

前記ブロック内のデータがリロケートを許可される前の所定の間隔は、前記ブロック内のデータをリロケートするために必要な時間に依存するメモリ。

**【請求項 11】**

請求項 1 記載のメモリにおいて、

前記ブロック内のデータがリロケートを許可される前の所定の間隔は、ホストデータを受信するために開放されたブロックのプールがどのように構成されているかに依存するメモリ。

**【請求項 12】**

請求項 1 記載のメモリにおいて、

前記ブロック内のデータがリロケートを許可される前の所定の間隔は、ホストコマンドによって設定される最大時間に依存するメモリ。

**【請求項 13】**

請求項 1 ~ 12 のいずれか記載のメモリにおいて、

各ブロック内のデータは、共に消去可能であるメモリ。

**【請求項 14】**

請求項 1 記載のメモリにおいて、

前記メモリは、ワンタイムプログラマブルメモリであるメモリ。

**【請求項 15】**

請求項 1 記載のメモリにおいて、

前記メモリは、フラッシュ EEPROM であるメモリ。

**【請求項 16】**

請求項 1 記載のメモリにおいて、

前記メモリは、着脱可能なメモリカード内で実施されるメモリ。

**【請求項 17】**

メモリを動作させる方法であって、

不揮発性メモリを複数のブロックに組織化するステップと、

1つより多いデータ型を保持するステップと、

データ型毎にブロックが一杯になる前の複数の空きメモリユニットのマージンを設定するステップであって、前記マージンは、前記ブロック内のデータがリロケートを許可される前に、所定の間隔で蓄積されたデータを収容するのに実質的に十分であり、少なくとも1つのマージンは他のものとは異なるようにした設定するステップと、

前記1つより多いデータ型の更新を複数のブロックに記憶するので、各ブロックが同一の型のデータを実質的に記憶するステップと、

許可される場合には、ブロックが前記データ型のマージンに到達するデータを記憶するのに応じて、前記ブロック内のデータを他のブロックへリロケートするステップと、

を含む方法。

**【請求項 18】**

請求項17記載の方法において、

前記メモリを動作させることは、そこへのホスト書き込みを含み、

前記所定の間隔は、前記ブロック内のデータがリロケートを許可される前に、最大の間隔を生じさせる最悪の場合におけるホスト書き込みパターンに依存する方法。

**【請求項 19】**

請求項17記載の方法において、

前記所定の間隔は、リロケートするデータの最大量を生じさせるブロックの最悪の場合における構成に依存する方法。

**【請求項 20】**

請求項17記載の方法において、

各データ型に順位付けを割り当てるステップをさらに含み、

前記データをリロケートするステップは、前記マージンに到達しつつ任意の同様のブロックのうちで最高位のデータ型を有するデータをブロックが記憶するのに応答可能である方法。

**【請求項 21】**

請求項20記載の方法において、

前記最高位を有するデータ型は、前記ブロックを最速で埋めることができるものである方法。

**【請求項 22】**

請求項17記載の方法において、

前記異なるデータ型は、前記メモリが前記ブロックを管理するために使用する制御データである方法。

**【請求項 23】**

請求項22記載の方法において、

前記異なるデータ型は、前記ブロックの提供を制御するためのものを含む方法。

**【請求項 24】**

請求項22記載の方法において、

前記異なるデータ型は、前記ブロック内に記憶されたデータの位置に関するものを含む方法。

**【請求項 25】**

請求項22記載の方法において、

前記ブロック内のデータは、前記メモリ上のホストコマンドの実行中にリロケートが許可される方法。

**【請求項 26】**

請求項17記載の方法において、

前記ブロック内のデータがリロケートを許可される前の所定の間隔の決定は、前記ブロ

ック内のデータをリロケートするために必要な時間を含む方法。

【請求項 27】

請求項17記載の方法において、

前記ブロック内のデータがリロケートを許可される前の所定の間隔の決定は、ホストデータを受信するために開放されたブロックのプールがどのように構成されているかを含む方法。

【請求項 28】

請求項17記載の方法において、

前記ブロック内のデータがリロケートを許可される前の所定の間隔の決定は、ホストコマンドによって設定される最大時間を含む方法。

【請求項 29】

請求項17～28記載の方法において、

各ブロック内のデータは、共に消去可能である方法。

【請求項 30】

請求項17記載の方法において、

前記メモリは、ワンタイムプログラマブルメモリである方法。

【請求項 31】

請求項17記載の方法において、

前記メモリは、フラッシュ EEPROM である方法。

【請求項 32】

請求項17記載の方法において、

前記メモリは、着脱可能なメモリカード内で実施される方法。

【請求項 33】

請求項17～28のいずれか記載の方法において、

前記メモリは、1ビットのデータをそれぞれ記憶するメモリセルを有する方法。

【請求項 34】

請求項17～28のいずれか記載の方法であって、

前記メモリは、1ビットより多くのデータをそれぞれ記憶するメモリセルを有する方法

。