

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3891552号  
(P3891552)

(45) 発行日 平成19年3月14日(2007.3.14)

(24) 登録日 平成18年12月15日(2006.12.15)

(51) Int. Cl.	F I	
<b>HO3H 17/04 (2006.01)</b>	HO3H 17/04	615E
<b>HO3H 17/02 (2006.01)</b>	HO3H 17/04	615J
	HO3H 17/02	615E
	HO3H 17/02	615J

請求項の数 3 (全 10 頁)

(21) 出願番号	特願2001-379611 (P2001-379611)	(73) 特許権者	000130329
(22) 出願日	平成13年12月13日(2001.12.13)		株式会社コルグ
(65) 公開番号	特開2003-179465 (P2003-179465A)		東京都杉並区下高井戸1丁目15番12号
(43) 公開日	平成15年6月27日(2003.6.27)	(74) 代理人	100105810
審査請求日	平成15年3月18日(2003.3.18)		弁理士 根本 宏
		(72) 発明者	藤山 浩一
			東京都杉並区下高井戸1丁目15番12号
			株式会社コルグ内
		審査官	東 昌秋

最終頁に続く

(54) 【発明の名称】 フィルタ装置

(57) 【特許請求の範囲】

## 【請求項1】

入力信号に対してフィルタリングを行って出力信号とするフィルタ装置であって、  
 当該装置に対する前記入力信号を受け付け、設定されたカットオフ特性で周波数帯域を制限した信号を出力する帯域阻止部と、この帯域阻止部からの出力信号に対して前記カットオフ特性を定めるカットオフ周波数近傍のみのゲインを調整して当該装置の前記出力信号とするピーキング部とを分けてそれらをデジタルフィルタを用いて構成したことを特徴とするフィルタ装置。

## 【請求項2】

請求項1に記載のフィルタ装置において、

前記ピーキング部は、

入出力特性が非線形である非線形入出力部を更に備えたことを特徴とするフィルタ装置

。

## 【請求項3】

請求項2に記載のフィルタ装置において、

前記非線形入出力部は、

前記帯域阻止部からの出力信号と前記ピーキング部のバンドパスフィルタからの出力信号との加算信号を入力可能に構成されたことを特徴とするフィルタ装置。

## 【発明の詳細な説明】

【0001】

10

20

**【発明の属する技術分野】**

本発明は、例えばアナログシンセサイザ等に用いられるアナログフィルタをデジタルフィルタでモデリングしたフィルタ装置に関する。

**【0002】****【従来の技術】**

アナログシンセサイザの主要な構成要素となるアナログフィルタをデジタルフィルタでモデリングする場合には、以下のような理由によってその実現が困難であった。第1に従来のデジタルフィルタにあっては周波数0からナイキスト周波数までの周波数帯域内でレゾナンス(Q値に相当しローパスフィルタでは通過帯域特性の先鋭さを指す)を大きくした場合には係数感度が大きく変化するのでその動作が不安定になるからである。更に第2にアナログフィルタは構成素子の非線形性故に波形歪が生じるので独特な効果付加等を簡単に実現できるがデジタルフィルタでこれを実現しようとしても簡単にはいかなかった。

10

**【0003】****【発明が解決しようとする課題】**

そこで、上述した第1の動作不安定の問題を解消する手法としてカットオフ特性とレゾナンス特性とを決定するパラメータ間に内部的な制限を設けた構成としたり、フィルタ係数を適宜補正する処理等を付加したものが提案されていたがこれらは動作不安定化の根本的対策とはなっておらず、その構成も複雑になる。しかも第2の問題に着目してこれを効果的に解決する手法は殆ど提案されていない。

**【0004】**

本発明は、このような従来の課題を解決するためになされたものであり、周波数0からナイキスト周波数までの周波数帯域において安定した動作を行うアナログモデリング型のフィルタを提供することを目的とする。また、本発明の他の目的はかかるフィルタにおいても波形歪を容易に再現することを可能とする点にある。

20

**【0005】****【課題を解決するための手段】**

上記目的を達成するために、本発明は、入力信号に対してフィルタリングを行って出力信号とするフィルタ装置であって、

当該装置に対する前記入力信号を受け付け、設定されたカットオフ特性で周波数帯域を制限した信号を出力する帯域阻止部と、この帯域阻止部からの出力信号に対して前記カットオフ特性を定めるカットオフ周波数近傍のみのゲインを調整して当該装置の前記出力信号とするピーキング部とを分けてそれらをデジタルフィルタを用いて構成したことを特徴とするようにした。

30

**【0006】**

また、前記帯域阻止部は、複数の1次IIR型ローパスフィルタを縦続して構成し、前記ピーキング部は、1次IIR型ローパスフィルタと1次IIR型ハイパスフィルタとを用いて成るバンドパスフィルタに出力信号を帰還したものを入力するように構成し、前記帯域阻止部の複数の1次IIR型ローパスフィルタのカットオフ周波数が、前記ピーキング部のバンドパスフィルタの中心周波数に一致させるようにしてフィルタ装置を実現することができる。

40

**【0007】**

さらに、前記ピーキング部が入出力特性が非線形である非線形入出力部を更に備えた構成を提供される。この非線形入出力部は、前記帯域阻止部からの出力信号と前記ピーキング部のバンドパスフィルタからの出力信号との加算信号を入力可能に構成することができる。

**【発明の実施の形態】**

以下、本発明の実施の形態を図面を参照しつつ説明する。

**【0008】**

(第1の実施形態)

(構成)

50

図1は本発明の第1の実施形態のアナログモデリングデジタルフィルタ1000のブロック構成図である。このアナログモデリングフィルタ1000は、1次のIIR(Infinite Impulse Response)型ローパスフィルタ100と、1次のIIR型ローパスフィルタ110と、ピーキング部200とを備えている。

【0009】

入力端子300を介して入力された信号は2つの1次のIIR型ローパスフィルタ100、110によってカットオフ周波数 $f_c$ 以下の周波数成分が通過されこれを超える周波数成分は阻止されるように構成されている。かくして、2つの1次のIIR型ローパスフィルタ100、110は設定されたカットオフ特性で通過信号の周波数帯域を制限する帯域阻止部150となっている。

10

【0010】

また、出力端子310から出力される出力信号は帰還係数230で定まる帰還量でバンドパスフィルタ220に帰還入力される。このバンドパスフィルタ220は、例えば1次のIIR型ローパスフィルタと1次のIIR型ハイパスフィルタとで実現されその通過帯域の中心周波数は、フィルタ100、110のカットオフ周波数と同じ周波数に設定されている。そしてこのバンドパスフィルタ220を通過した信号は帯域阻止部150側からの信号と加算器210で加算出力されるように構成されている。

【0011】

図2は図1の構成をデジタルフィルタで構成したより具体的な構成例である。1次のIIR型フィルタ100、110において101、111は加算器、102、112は係数 $k$ の乗算器、103、113は遅延素子、104、114は減算器となっている。なお、これらの1次のIIR型のフィルタ100、110のそれぞれの伝達関数は図8の「ローパス特性」で示される式となる。

20

【0012】

また、バンドパスフィルタ220において、221は遅延素子、222は係数 $a$ の乗算器、223は減算器、224は加算器、225は遅延素子、226は係数 $a$ の乗算器、227、228は加算器である。さらに、229は減算器、231は遅延素子である。図2を参照すれば分かるようにこのバンドパスフィルタ220は1次のIIR型ローパスフィルタと1次のIIR型ハイパスフィルタとを含んで構成されている。

30

【0013】

また図2の係数テーブル400には入力信号の周波数の応じて用意してある係数 $k$ 、 $a$ の値を格納してある。図3は格納された係数 $k$ 、 $a$ の説明図であり、横軸にはサンプリング周波数で規格化された正規化周波数(0.5の点がナイキスト周波数に相当する)、縦軸には、図面上側の線3aで示される正規化周波数に応じて変化する係数 $k$ の値、図面下側の線3bで示される正規化周波数に応じて変化する係数 $a$ の値となっている。係数テーブル400はこのように周波数によって変化する係数 $k$ 、 $a$ を格納している。

【0014】

係数制御部500は入力信号の周波数に応じて係数テーブル400から対応する係数 $k$ 、 $a$ を索出し、これらを各フィルタ100、110、220に供給する。これに回答して各フィルタ100、110、220の係数は更新されて適宜特性が変更されてフィルタリング動作を行う。

40

【0015】

図4(a)は「1.95」、カットオフ周波数 $f_c$ をサンプリング周波数で正規化した $F_c$ の値が「0.0015」の場合の特性、図4(b)はカットオフ周波数を10倍とした場合、即ち $F_c$ の値を「0.015」とした場合の特性を示している。なお、図4において縦軸はパワー、横軸はサンプリング周波数で正規化した周波数を示している。

【0016】

そして、図4(a)、(b)における符号a、dで示す点線が帯域阻止部150のパワー-周波数特性を示し、図4(a)、(b)における符号b、eで示す点線がピーキング部

50

200のパワー - 周波数特性を示しており、図4(a)、(b)における符号c、fで示す線が全体でのパワー - 周波数特性を示している。

【0017】

図4を参照すれば分かるように、設定されたカットオフ特性で通過信号の周波数帯域を制限する帯域阻止部150と、カットオフ周波数 $f_c$ 近傍のみのゲインを調整するピーキング部200とを分けてそれらをデジタルフィルタを用いて構成することによって、全体的な特性はどのような周波数においても維持されて、周波数0からナイキスト周波数までの帯域内でレゾナンス(ピーキング部でのピーク値の先鋭さ)を上げた場合の安定性を確保することができるようになる。

【0018】

(第2の実施形態)

(構成)

図5は第2の実施形態のアナログモデリングデジタルフィルタ1001のブロック構成図である。図1と比較して分かるようにこのアナログモデリングデジタルフィルタ1001においては図1のアナログモデリングデジタルフィルタ1000のピーキング部200において、加算器210と出力端子の間に非線形入出力部240を設けた点のみに特徴がありその他の点は変わる所がないため、変更点に係わる部分のみを説明する。

【0019】

図6はこのアナログモデリングデジタルフィルタ1001の詳細な構成図であり、図2と比較して分かるように非線形入出力部240が新たに加算器210と出力端子310との間に設けられている。非線形入出力部240は、テーブル241と信号処理部242とを備えている。テーブル241には入力に対して非線形的に出力信号を生成するためのデータが格納されており、例えば図7にその非線形特性が示されている。入力 $x$ が大きくなる程、出力は平坦になって全体的に非線形性を有している。そして信号処理部242は入力信号 $x$ に対応する出力信号をテーブル242を参照して求め、求めた出力信号を出力するように構成されている。

【0020】

この非線形入出力部240を含めたピーキング部200の特性を示す伝達関数は図8のピーキング特性で示す式となり、さらにアナログモデリングフィルタ1001の全体的な特性は図8の全体特性で示す式のようになる。

【0021】

図9、図10、図11は振幅12.5(%) (全体で2の16乗 = 65536のpeak to peak値においてその12.5(%)をpeak to peakとした)のサイン波(周波数 $f = 240\text{ Hz}$ )を入力した場合の非線形入出力部240の出力信号を示している。なお、この場合、サンプリング周波数 $f_s = 48\text{ k (Hz)}$ 、カットオフ周波数 $f_c = 240\text{ Hz}$ として、を「0%(ケース1)」、「50%(ケース2)」、「100%(ケース3)」と変化させている。

【0022】

これに対して図12、図13、図14はそれぞれケース1、2、3における「パワー - 周波数特性」の説明図である。ケース1(図12参照)では基本波 $f_1$ に対して1個の高調波 $h_1$ が出現し、また、ケース2(図13参照)では基本波 $f_1$ に対して2個の高調波 $h_2$ が出現する。そして帰還係数を最大とするケース3(図14参照)においては基本波 $f_1$ に対して多数の高調波 $h_1$ 、 $h_2$ 、 $h_3$ 、...が出現する。

【0023】

したがって、第2の実施形態によれば、ピーキング部200に非線形出力部240を設けることによってレゾナンスの増減と共に、アナログフィルタが有する歪波形特性を容易に再現することができる。

【0024】

以上本発明の実施の形態について説明したが、本発明の要旨を逸脱しない範囲内で上記実施形態に種々の変形や変更を施すことが可能となる。また、アナログモデリングデジタル

10

20

30

40

50

フィルタ1000、1001の構成を可能な限り専用のLSI等のハードウェアで実現することもできるし、その機能を可能な限りCPU(又はDSP)が動作プログラムを実行することによって実現することも可能である。さらに各テーブルを使用せずにアルゴリズムプログラムで一連の動作を行うようにしても良い。また、以上の実施形態においては帯域阻止部を複数の1次IIR型ローパスフィルタを縦続して構成したが、帯域阻止部を複数の1次IIR型ハイパスフィルタを縦続して構成しても良く、この場合のハイパス特性を示す伝達関数は図8の最下段に示すものを採用すれば良い。

#### 【発明の効果】

以上説明してきたように、本発明によれば、周波数0からナイキスト周波数までの周波数帯域において安定した動作を行うアナログモデリング型のフィルタを実現することができるといふ効果が得られる。また、本発明の他の目的はかかるフィルタにおいても波形歪を容易に再現することも可能になるといふ効果も得られる。

10

#### 【図面の簡単な説明】

【図1】第1の実施形態のアナログモデリングデジタルフィルタ1000のブロック構成図である。

【図2】第1の実施形態のアナログモデリングデジタルフィルタ1000の具体的な構成図である。

【図3】係数の説明図である。

【図4】アナログモデリングデジタルフィルタ1000の特性の説明図である。

【図5】第2の実施形態のアナログモデリングデジタルフィルタ1001のブロック構成図である。

20

【図6】第1の実施形態のアナログモデリングデジタルフィルタ1001の具体的な構成図である。

【図7】フィルタ特性の説明図である。

【図8】第2の実施形態の発振器200のブロック構成図である。

【図9】入力信号の説明図である。

【図10】入力信号の説明図である。

【図11】入力信号の説明図である。

【図12】出力パワースペクトルの説明図である。

【図13】出力パワースペクトルの説明図である。

30

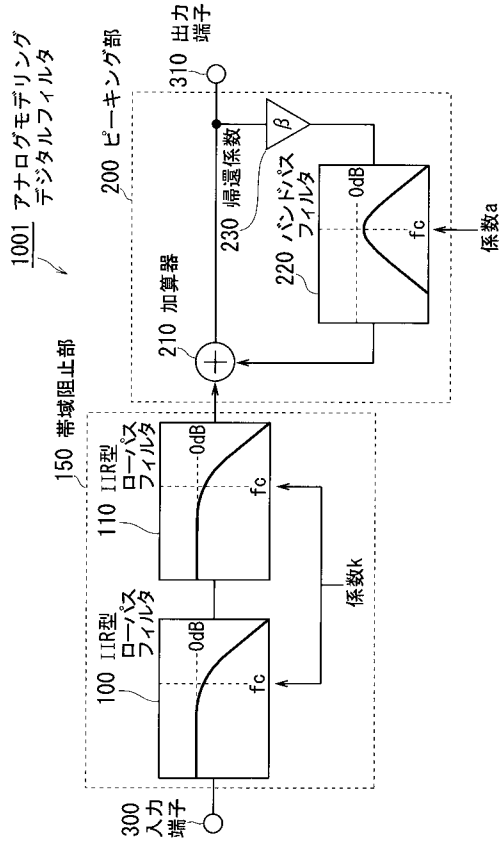
【図14】出力パワースペクトルの説明図である。

#### 【符号の説明】

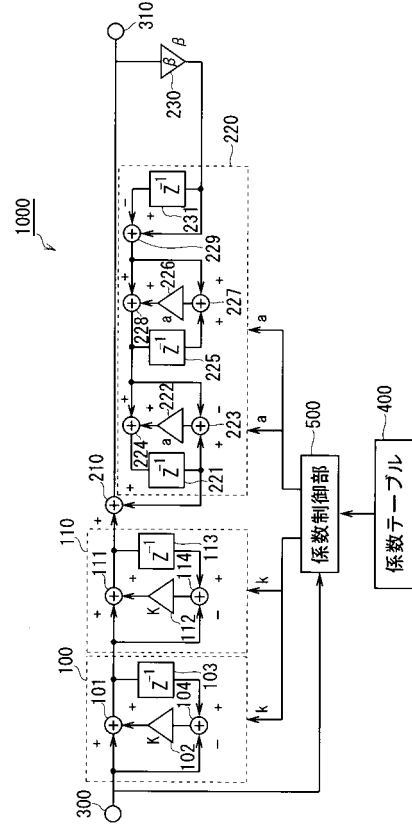
- 100 IIR型ローパスフィルタ
- 110 IIR型ローパスフィルタ
- 200 ピーキング部
- 210 加算器
- 220 バンドパスフィルタ
- 230 帰還係数
- 240 非線形入出力部
- 241 テーブル
- 242 信号処理部
- 112 テーブル
- 300 入力端子
- 310 出力端子
- 400 係数テーブル
- 500 係数制御部
- 1000 アナログモデリングデジタルフィルタ
- 1001 アナログモデリングデジタルフィルタ

40

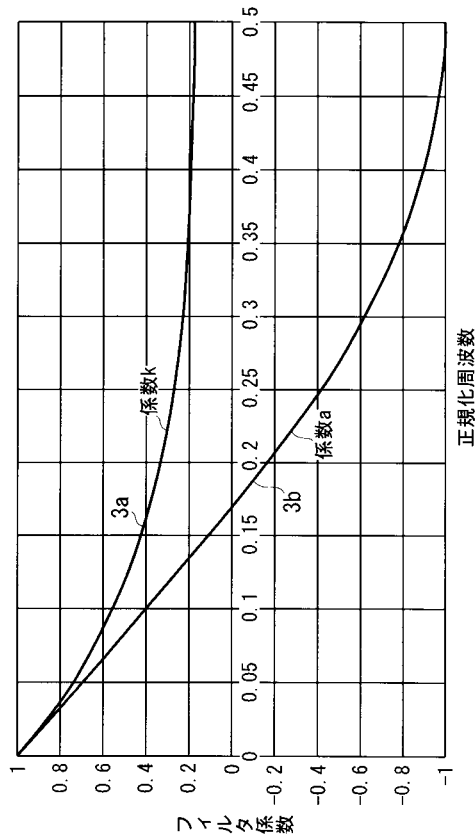
【 図 1 】



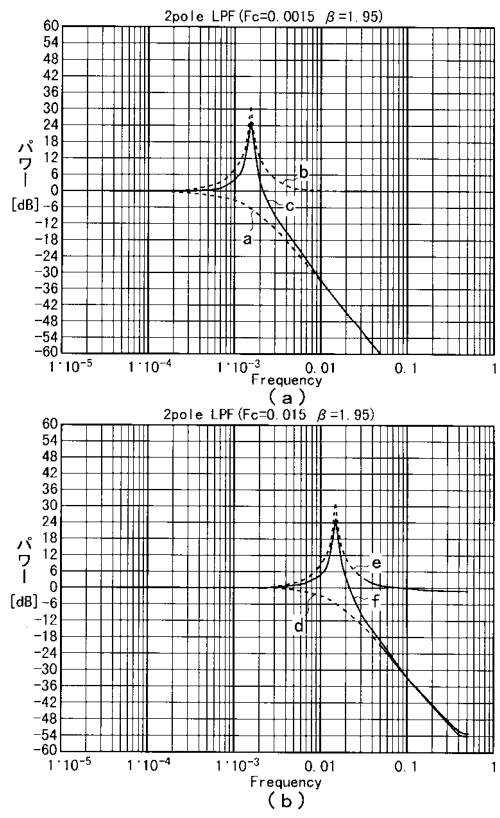
【 図 2 】



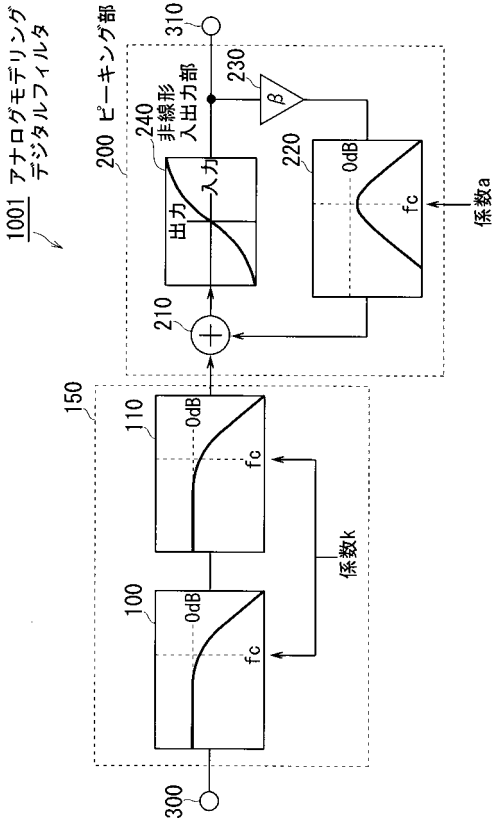
【 図 3 】



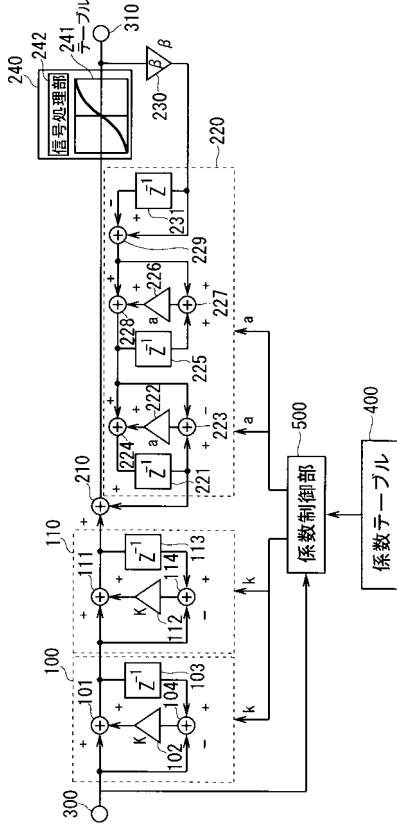
【 図 4 】



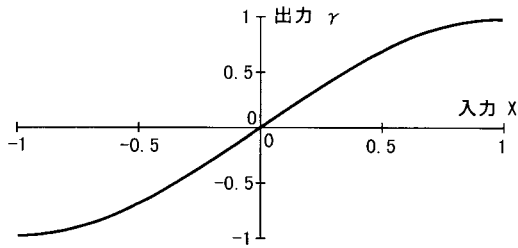
【 図 5 】



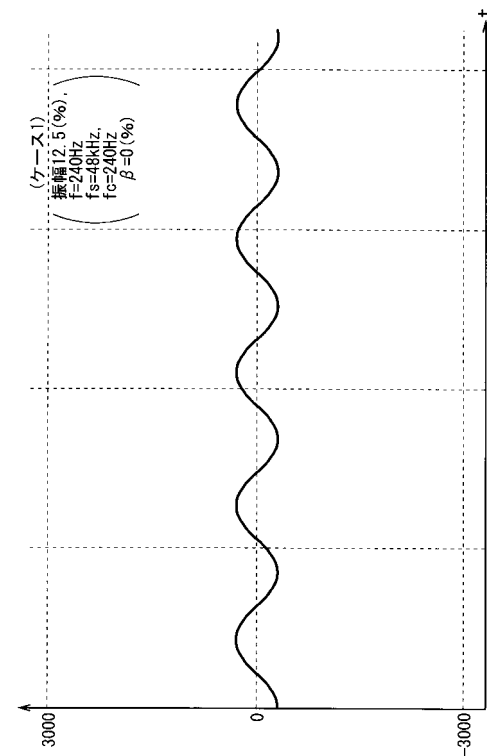
【 図 6 】



【 図 7 】



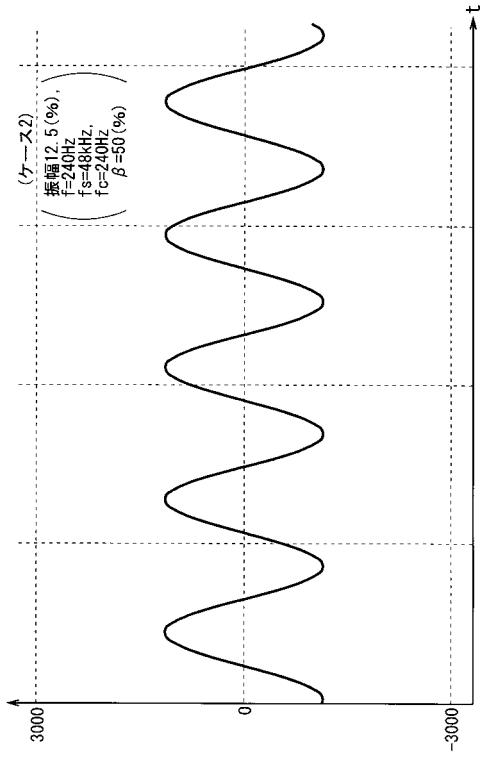
【 図 9 】



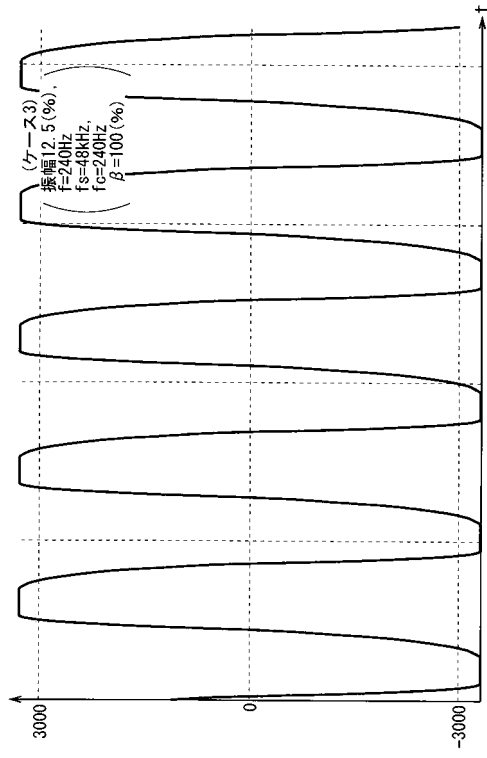
【 図 8 】

フィルタ特性	伝達関数
ローパス特性	$H_{LPF}(z) = \frac{1-k}{1-k \cdot z^{-1}}$
ピーキング特性	$H_{PEQ}(z) = \frac{\gamma \cdot (1-2a \cdot z^{-1} + a^2 \cdot a^{-2})}{1 + [-2 \cdot a \cdot \beta \cdot \gamma \cdot \frac{1+a}{2} \cdot (1-a)] \cdot z^{-1} + [a^2 + \beta \cdot \gamma \cdot \frac{1+a}{2} \cdot (1-a)] \cdot z^{-2}}$
全体特性	$H(z) = \left( \frac{1-k}{1-k \cdot z^{-1}} \right)^2 \cdot \frac{\gamma \cdot (1-2a \cdot z^{-1} + a^2 \cdot a^{-2})}{1 + [-2 \cdot a \cdot \beta \cdot \gamma \cdot \frac{1+a}{2} \cdot (1-a)] \cdot z^{-1} + [a^2 + \beta \cdot \gamma \cdot \frac{1+a}{2} \cdot (1-a)] \cdot z^{-2}}$
ハイパス特性	$H_{HPF}(z) = \frac{(1+k)}{2(1-z^{-1}) \cdot (1-k \cdot z^{-1})}$

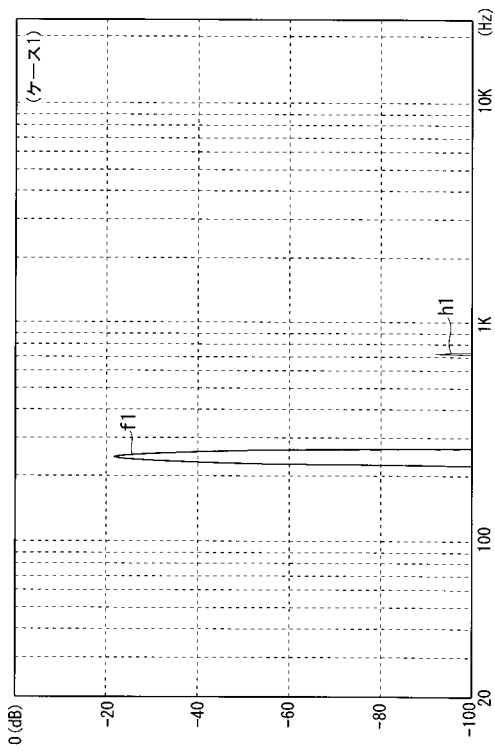
【 図 1 0 】



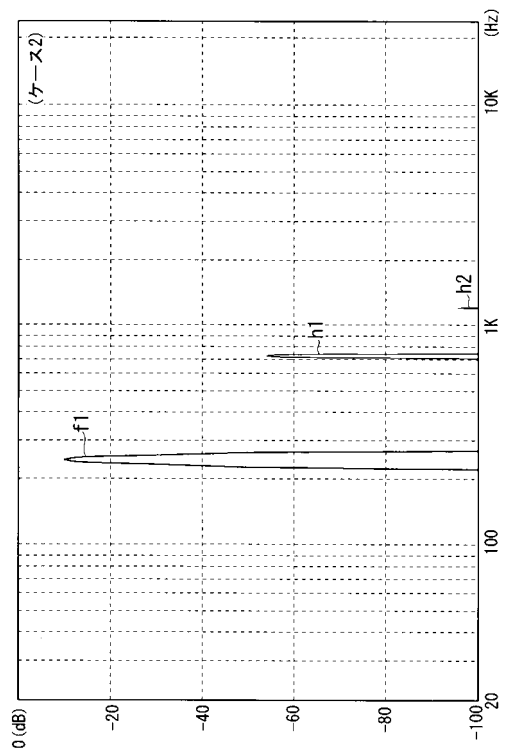
【 図 1 1 】



【 図 1 2 】

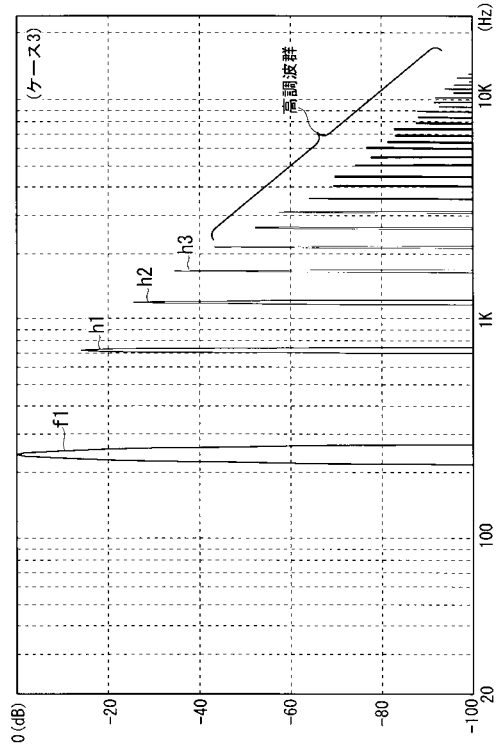


【 図 1 3 】





【 図 1 4 】



---

フロントページの続き

- (56)参考文献 特開平03 - 151709 (JP, A)  
特開平03 - 124110 (JP, A)  
特開昭63 - 242015 (JP, A)  
特表2002 - 500462 (JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H03H 17/00-17/08