



# [12] 发明专利说明书

专利号 ZL 01126012.2

[45] 授权公告日 2008 年 11 月 26 日

[11] 授权公告号 CN 100437709C

[22] 申请日 2001.8.20 [21] 申请号 01126012.2

[30] 优先权

[32] 2000. 8. 18 [33] JP [31] 249090/00

[32] 2000. 8. 23 [33] JP [31] 253196/00

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 小山润 山崎舜平

[56] 参考文献

US5945972A 1999. 8. 31

US6020902A 2000. 2. 1

CN1337669A 2002. 2. 27

CN1224279A 1999. 7. 28

CN1222979A 1999. 7. 14

CN1227947A 1999. 9. 8

JP2000 - 28983A 2000. 1. 28

审查员 杨 雪

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴增勇 梁 永

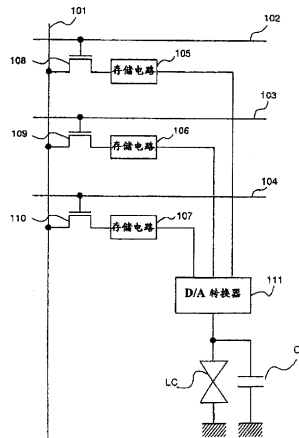
权利要求书 4 页 说明书 42 页 附图 38 页

## [54] 发明名称

液晶显示器及它和包含它的便携式信息装置的驱动方法

## [57] 摘要

一种通过输入  $n$  ( $n$  是自然数) 位数字信号来显示图像的液晶显示器, 它在各个像素中具有  $n$  个存储电路。  $n$  个存储电路存储  $n$  位数字信号, 这些数字信号通过各像素中提供的 D/A 转换器被转换成相应的模拟信号, 以便将模拟信号输入到液晶元件。因此, 当要显示静止图像时, 一旦数字信号被写入存储电路中, 所存储的数字信号则被重复使用。 在显示静止图像的过程中, 源信号线驱动电路和其它电路可以终止其驱动。 这样, 就可以降低液晶显示器的功耗。



1. 一种包含像素的液晶显示器，

其中每个所述像素均具有  $n \times m$  个存储电路和一个 D/A 转换器，所述 D/A 转换器用于将存储在所述  $n \times m$  个存储电路中的  $n$  位数字信号转换成模拟信号， $n$  和  $m$  均为等于或大于 2 的自然数，并且

每个所述像素存储对应于  $m$  帧的数字信号。

2. 根据权利要求 1 的液晶显示器，其特征在于所述存储电路和所述 D/A 转换器被布置为与在每个所述像素中的一个源信号线重叠。

3. 根据权利要求 1 的液晶显示器，其特征在于所述存储电路和所述 D/A 转换器被布置为与在每个所述像素中的一个栅信号线重叠。

4. 一种包含像素的液晶显示器，每个所述像素包括：

液晶元件；以及

一条源信号线， $n$  条栅信号线， $n$  个包含栅电极的薄膜晶体管， $n$  个存储电路，以及一个 D/A 转换器，其中  $n$  是等于或大于 2 的自然数；

其中，每个所述栅电极连接到所述  $n$  条栅信号线之一，并且所述  $n$  个薄膜晶体管中的每一个均具有源区和漏区，这两个区的其中一个区连接所述源信号线，其中的另一个区连接到所述  $n$  个存储电路的其中之一输入端，

其中，所述  $n$  个存储电路中的每一个的输出端连接到所述 D/A 转换器的输入端，以及

其中，所述 D/A 转换器的输出端连接到所述液晶元件。

5. 一种包含像素的液晶显示器，每个所述像素包括：

液晶元件；以及

$n$  条源信号线，一条栅信号线， $n$  个具有栅电极的薄膜晶体管， $n$  个存储电路，以及一个 D/A 转换器，其中  $n$  是等于或大于 2 的自然数；

其中，每个所述栅电极连接到所述栅信号线，并且所述  $n$  个薄膜晶体管中的每一个均具有源区和漏区，这两个区的其中一个区连接所述  $n$  条源信号线的其中之一，其中的另一个区连接到所述  $n$  个存储电路的其中之一输入端，

其中，所述  $n$  个存储电路中的每一个的输出端连接到所述 D/A 转换器

的输入端, 以及

其中, 所述 D/A 转换器的输出端连接到所述液晶元件。

6. 根据权利要求 4 的液晶显示器, 其特征在于:

所述液晶显示器具有源信号线驱动电路, 其中包括移位寄存器、第一门锁电路、第二门锁电路及开关,

一从所述移位寄存器接收到抽样脉冲, 所述第一门锁电路就保持  $n$  位数字信号, 直到所述  $n$  位数字信号被传送到所述第二门锁电路, 并且

所述开关选择已被传送到所述第二门锁电路的所述  $n$  位数字信号, 每次一位, 以便将所述被选的信号输入到所述源信号线。

7. 根据权利要求 4 的液晶显示器, 其特征在于:

所述液晶显示器具有源信号线驱动电路, 其中包括移位寄存器、第一门锁电路及第二门锁电路, 以及

一从所述移位寄存器接收到抽样脉冲, 所述第一门锁电路就保持 1 位数字信号, 直到所述 1 位数字信号被传送到所述第二门锁电路。

8. 根据权利要求 5 的液晶显示器, 其特征在于:

所述液晶显示器具有源信号线驱动电路, 其中包括移位寄存器和第一门锁电路, 以及

一从所述移位寄存器接收到抽样脉冲, 所述第一门锁电路就保持  $n$  位数字信号。

9. 根据权利要求 5 的液晶显示器, 其特征在于:

所述液晶显示器具有源信号线驱动电路, 其中包括移位寄存器、第一门锁电路及  $n$  个开关,

一从所述移位寄存器接收到抽样脉冲时, 所述第一门锁电路就保持  $n$  位数字信号, 以及

所述  $n$  个开关将存储在所述第一门锁电路中的所述  $n$  位数字信号输入到所述  $n$  条源信号线。

10. 根据权利要求 1、4 和 5 的任何一个的液晶显示器, 其特征在于从包括静态随机存取存储器、铁电随机存取存储器及动态随机存取存储器组中选择所述存储电路。

11. 根据权利要求 1、4 和 5 的任何一个的液晶显示器, 其特征在于所

述存储电路是在从包括玻璃衬底、塑料衬底、不锈钢衬底以及单晶片的组中选择的一种衬底上形成的。

12. 根据权利要求 1、4 和 5 的任何一个的液晶显示器，其特征在于所述液晶显示器装在从包括移动电话、摄像机、移动计算机、头戴式显示器、电视机、便携式电子图书、个人计算机及数字摄像机的组中选择的一种装置中。

13. 一种驱动液晶显示器的方法，所述方法包括：

使用一个液晶显示器，所述液晶显示器包含多个排成矩阵形式的像素，所述像素中的每个像素具有多个存储电路和一个 D/A 转换器，以及

其中，将数据重写入所有所述多个像素中特定行的像素或特定列的像素的所述多个存储电路中。

14. 一种驱动液晶显示器的方法，所述方法包括：

使用一个液晶显示器，所述液晶显示器包含多个像素和用于将视频信号输入到所述多个像素中的源信号线驱动电路，所述多个像素中的每一个像素均具有多个存储电路和一个 D/A 转换器，以及

在显示静止图像时，终止所述源信号线驱动电路的操作。

15. 根据权利要求 13 的方法，其特征在于从包括静态随机存取存储器、铁电随机存取存储器及动态随机存取存储器的组中选择所述存储电路。

16. 根据权利要求 13 的方法，其特征在于所述存储电路是在从包括玻璃衬底、塑料衬底、不锈钢衬底及单晶片的组中选择的一种衬底上形成的。

17. 根据权利要求 13 的方法，其特征在于所述液晶显示器装在从包括移动电话、摄像机、移动计算机、头戴式显示器、电视机、便携式电子图书、个人计算机及数字摄像机的组中选择的一种装置中。

18. 一种驱动便携式信息装置的方法，所述便携式信息装置包含液晶显示器和中央处理器，所述方法包括：

使用一个液晶显示器，所述液晶显示器包括像素，每个像素具有多个存储电路、一个 D/A 转换器及用于将信号输出到所述多个存储电路的驱动电路；

使用一个中央处理器，所述中央处理器包括用于控制所述驱动电路的第一电路，以及用于控制输入到所述便携式信息装置的信号的第二电路；以及

当所述液晶显示器显示静止图像时，终止所述第一电路的操作。

19. 一种驱动便携式信息装置的方法，所述便携式信息装置包含液晶显示器和视频随机存取存储器，所述方法包括：

使用一个液晶显示器，所述液晶显示器包括像素，每个像素具有多个存储电路和一个 D/A 转换器，以及

当所述液晶显示器显示静止图像时，终止从所述视频随机存取存储器中读取数据的操作。

20. 一种驱动便携式信息装置的方法，所述便携式信息装置包含液晶显示器，所述方法包括：

使用一个液晶显示器，所述液晶显示器包括像素，每个像素具有多个存储电路和一个 D/A 转换器，以及

当所述液晶显示器显示静止图像时，终止所述液晶显示器的源信号线驱动电路的操作。

21. 根据权利要求 18 的方法，其特征在于按照每一帧周期被读出一次来读出所述多个存储电路中的数据。

22. 一种驱动便携式信息装置的方法，所述便携式信息装置包含液晶显示器，所述方法包括：

使用一个液晶显示器，所述液晶显示器具有多个排成矩阵形式的像素；所述多个像素中的每一个像素均具有多个存储电路和一个 D/A 转换器；以及

重写所有所述多个像素中特定行的像素或特定列的像素的所述多个存储电路中的数据。

23. 根据权利要求 18 的方法，其特征在于从包括静态随机存取存储器、铁电随机存取存储器及动态随机存取存储器的组中选择所述存储电路。

24. 根据权利要求 18 的方法，其特征在于所述存储电路是在从包括玻璃衬底、塑料衬底、不锈钢衬底及单晶片的组中选择的一种衬底上形成的。

25. 根据权利要求 18 的方法，其特征在于所述便携式信息装置是从包括蜂窝式电话、个人计算机、导航系统、个人数字助理及电子图书的组中选择的一种装置。

## 液晶显示器及它和包含它的便携式信息装置的驱动方法

### 技术领域

本发明涉及半导体显示器（以下称作显示器），具体涉及具有在绝缘体上形成的薄膜晶体管的有源矩阵显示器。更具体地说，本发明涉及一种使用数字信号作为视频信号的有源矩阵液晶显示器。本发明还涉及使用这种显示器的便携式信息装置。便携式信息装置的具体示例包括蜂窝式电话、PDA（个人数字助理）、便携式个人计算机、便携式导航系统以及电子图书，这些装置均包括有源矩阵液晶显示器。

### 背景技术

近年来，具有在绝缘体上、具体是在玻璃衬底上形成的半导体薄膜的显示器受到了极大的欢迎，在这些显示器中，采用薄膜晶体管（以下称作 TFT）的有源矩阵显示器尤其备受青睐。任何采用 TFT 的有源矩阵显示器均将数万个 TFT 到数百万个 TFT 排成矩阵并控制像素的电荷来显示图像。

近来发展的一项技术涉及到用于同时形成像素 TFT 以及驱动电路 TFT 的多晶硅 TFT。像素 TFT 是组成像素的 TFT，驱动电路 TFT 是组成驱动电路的 TFT，它提供在像素部分的外围。这种技术对液晶显示器减小尺寸和降低功耗有极大的作用。由于这项技术的发展，对于例如近来在日益扩大的范围内得到应用的移动式机器的显示装置，液晶显示器正成为不可缺少的装置。

图 13 示出由数字方法所驱动的正常液晶显示器的示意图。像素部分 1308 位于中央。在像素部分之上，安排有源信号线驱动电路 1301 以控制源信号线。源信号线驱动电路 1301 包括移位寄存器电路 1303、

第一门控电路 1304、第二门控电路 1305、D/A 转换器电路 (D/A 转换器, 又称作 DAC) 1306 以及模拟开关 1307 等。用于控制栅信号线的栅信号线驱动电路 1302 安排在像素部分的左侧及右侧。虽然图 3 中像素部分两侧均提供了栅信号线驱动电路 1302, 但像素部分的左侧或右侧只能提供一个栅信号线驱动电路。然而, 从驱动效率和驱动可靠性的角度出发, 需要在像素部分的每一侧均设置栅信号线驱动电路。

源信号线驱动电路 1301 具有如图 14 所示的结构。作为示例的, 图 14 所示的驱动电路是源信号线驱动电路, 它具有 3 位数字灰度级信号的 1024 像素水平分辨率。驱动电路包括移位寄存器电路 (SR) 1401、第一门控电路 (LAT1) 1402、第二门控电路 (LAT2) 1403 以及 D/A 转换器电路 (D/A) 1404 等。必要时驱动电路也可以包含缓冲器电路、电平移动器电路等, 尽管在图 14 中未示出。

参照图 13 和 14 来简要说明该装置的操作。首先, 时钟信号 (S-CLK, S-CLKb) 和起动脉冲 (S-SP) 输入到移位寄存器电路 1303 (图 14 中用 SR 表示), 并随之输出脉冲。然后, 这些脉冲输入到第一门控电路 1304 (图 14 中用 LAT1 表示), 使同样输入到第一门控电路 1304 的数字信号 (数字数据) 分别保持在其中。此处, D1 是最高有效位 (MSB), 而 D3 是最低有效位 (LSB)。当第一门控电路 1304 完成了保持对应于一个水平周期的数字信号时, 对回扫周期期间的门控信号 (门控脉冲) 的输入作出反应, 保持在第一门控电路 1304 中的数字信号同时被传送到第二门控电路 1305 (图 14 中用 LAT2 表示)。

此后, 移位寄存器电路 1303 又进行操作, 以开始保持对应于下一个水平周期的数字信号。同时, 保持在第二门控电路 1305 中的数字信号由 D/A 转换器 1306 (图 14 中用 D/A 表示) 转换成模拟信号。该模拟信号通过源信号线写入像素。通过重复这种操作来显示图像。

现将说明采用上述传统液晶显示器的便携式装置。

以便携式信息终端为例来对便携式信息装置进行说明。图 34 示出传统的便携式信息终端的方框图。便携式信息终端用于根据用户的需要来为用户提供所需的信息。待提供的信息包括存储在便携式信息终端的存储器（例如 DRAM 1509 和闪速存储器 1510）中的数据、存储在插入便携式信息终端的存储卡 1503 中的数据、通过将便携式信息终端经外部接口端口 1505 连接到外部设备得到的数据以及其它类似的数据。一收到用户通过笔触式书写板 1501 输入的指令，信息就由 CPU 1506 进行处理，使液晶显示器 1513 显示该信息。

具体地说，通过笔触式书写板 1501 输入的信号由检测器电路 1502 进行检测，然后再输入到书写板接口 1518。输入的信号由书写板接口 1518 进行处理，经处理的信号输入到视频信号输入电路 1507 和其它电路。CPU 1506 处理必要的的数据，经处理的数据根据存储在 VRAM 1511 中的图像格式被转换成图像数据。图像数据被发送到 LCD 控制器 1512，LCD 控制器 1512 又产生信号来驱动液晶显示器 1513。这样，显示器就被驱动来显示信息。

以蜂窝式电话为另一个示例来说明便携式信息装置。图 35 示出传统的蜂窝式电话的方框图。该蜂窝式电话包括：发送/接收电路 1615，用于发送和接收无线电波；音频处理电路 1602，用于处理接收的信号；喇叭 1614；麦克风 1608；键盘 1601，用于输入数据；键盘接口 1618，用于处理通过键盘 1601 输入的信号；等等。

一收到用户通过键盘输入的指令，CPU 1606 就处理信息，使液晶显示器 1613 来显示信息。该信息可以是存储在存储器（诸如 DRAM 1609 和闪速存储器 1610）中的数据、存储在插入蜂窝式电话的存储卡 1603 中的数据、通过将蜂窝式电话经外部接口端口 1605 连接到外部设备所得到的数据以及其它类似的数据。

具体地说，通过键盘 1601 输入的信号由键盘接口 1618 进行处理，经处理的信号输入到视频信号处理电路 1607 和其它电路。CPU 1606 处理必要的的数据，经处理的数据根据存储在 VRAM（视频 RAM）



1611 中的图像格式被转换成图像数据。图像数据被发送到 LCD 控制器 1612, LCD 控制器 1612 产生用来驱动液晶显示器 1613 的信号。这样, 显示器就被驱动来显示信息。

图 26 示出发送 / 接收电路 1615 的结构示例。

发送 / 接收电路 1615 包括: 天线 2662; 滤波器 2663、2667、2668、2672 及 2676; 开关 2664; 放大器 2665、2666 及 2677; 第一频率转换器电路 2669; 第二频率转换器电路 2673; 频率转换器电路 2671; 振荡电路 2670 和 2674; AC/DC 转换器 2675; 数据解调电路 2678; 以及数据调制电路 2679。

在通用有源矩阵液晶显示器中, 屏幕显示每秒更新约六十次, 以便平滑地显示动画。换句话说, 需要为每个新帧提供数字信号, 并且这些信号每次均必须写入像素。即使在待显示的图像为静止图像时, 同样的信号必须不断地提供给每个新帧, 并且外部电路以及驱动电路等必须连续并重复地处理所述同样的数字信号。

另外一种方法就是将静止图像的数字信号写入外部存储电路一次, 然后, 在每次开始新帧时, 从外部存储电路向液晶显示器提供数字信号。然而, 还是需要外部存储电路和显示器的驱动电路来连续操作, 这点与上述方法没有区别。

同样在传统的便携式信息装置中, 同一图像的数据必须向包含在便携式信息装置中的显示器每秒发送六十次, 以便在显示器上显示任何图像, 即使是静止图像。为了结合附图来进行说明, 图 34 中虚线所包含的电路在图像被显示时必须连续操作(所述电路包括: CPU 1506 中的视频信号处理电路 1507; VRAM 1511; LCD 控制器 1512; 液晶显示器 1513 的源信号线驱动电路和栅信号线驱动电路; 笔触式书写板 1501; 检测器电路 1502; 以及书写板接口 1518)。在图 35 的情况下, 图 35 中虚线所包含的电路在图像被显示时必须连续操作(所述电路包括: CPU 1606 中的视频信号处理电路 1607; VRAM 1611; LCD 控制器 1612; 液晶显示器 1613 的源信号线驱动电路和

栅信号线驱动电路；键盘 1601；以及键盘接口 1618）。

无源矩阵显示器只有少量的像素，在显示静止图像时，有些无源矩阵显示器可以通过在其驱动 IC 或控制器中增加存储电路，来终止其 VRAM 的操作。但是，从芯片大小的角度来看，对于诸如有源矩阵液晶显示器之类使用大量像素的显示器，在驱动或控制器中增加存储电路的方法是不切实际的。这样，多个电路必须在先有技术的便携式信息装置中连续操作，即使是显示静止图像时，因而妨碍了功耗的降低。

移动式机器迫切需要功耗的降低。虽然事实上移动式机器通常都是用于静止图像方式，但在静止图像显示过程中，移动机器的驱动电路仍象上述那样连续操作。因此，阻碍了功耗的降低。

### 发明内容

本发明正是鉴于上述问题而作出的，因此，本发明的目的就是要在显示静止图像时降低驱动电路和其它电路的功耗。

为了达到上述目的，本发明采取以下措施。

在每个像素中提供多个存储电路，以便为每个像素存储数字信号。在显示静止图像的情况下，一旦信号被写入，则要写入像素的信息是相同的。因此，可以通过读出存储在存储电路中的信号，而不是在开始新帧时输入信号，来连续显示静止图像。这就是说，如果要显示静止图像，一旦完成了对应于至少一帧的信号处理，源信号线驱动电路、视频信号处理电路以及其它电路可以终止其操作。这就能够极大地降低功耗。

下面将说明本发明的液晶显示器以及包含本发明的液晶显示器的便携式信息装置的结构。

根据本发明，提供了一种包含像素的液晶显示器，其特征在于每个像素均包含多个存储电路和一个 D/A 转换器。

根据本发明，提供了一种包含像素的液晶显示器，其特征在于

每个像素均包含  $n$  个 ( $n$  为等于或大于 2 的自然数) 存储电路和一个 D/A 转换器, 后者用于将存储在  $n$  个存储电路中的数字信号转换成模拟信号。

根据本发明, 提供了一种包含像素的液晶显示器, 每个像素均包含模拟信号被输入到其中的液晶元件, 其特征在于每个像素均包含  $n$  个 ( $n$  为等于或大于 2 的自然数) 存储电路和一个 D/A 转换器, 后者用于将存储在  $n$  个存储电路中的数字信号转换成模拟信号。

根据本发明, 提供了一种包含像素的液晶显示器, 其特征在于每个像素均包含  $n \times m$  个 ( $n$  和  $m$  均为等于或大于 2 的自然数) 存储电路和一个 D/A 转换器, 后者用于将存储在  $n \times m$  个存储电路中的  $n$  位数字信号转换成模拟信号。

根据本发明, 提供了一种包含像素的液晶显示器, 其特征在于驱动包含像素的液晶显示器的方法, 每个像素均包含  $n \times m$  个 ( $n$  和  $m$  均为等于或大于 2 的自然数) 存储电路和一个 D/A 转换器, 后者用于将存储在  $n \times m$  个存储电路中的  $n$  位数字信号转换成模拟信号, 并且每个像素存储对应于  $m$  个帧的数字信号。

根据本发明, 液晶显示器可以具有以下特征: 源信号线被提供, 并且存储电路和 D/A 转换器被布置, 以至与源信号线重叠。

根据本发明, 液晶显示器可以具有以下特征: 栅信号线被提供, 并且存储电路和 D/A 转换器被布置, 以至与栅信号线重叠。

根据本发明, 提供了一种包含像素的液晶显示器, 每个像素均包含液晶元件, 其特征在于每个像素均包含一条源信号线、 $n$  条 ( $n$  为等于或大于 2 的自然数) 栅信号线、 $n$  个 TFT、 $n$  个存储器电路及一个 D/A 转换器;  $n$  个 TFT 均有栅电极, 每个栅电极均连接到  $n$  条栅信号线的其中一条, 并且  $n$  个 TFT 中的每一个均包含一个源区和一个漏区, 这两个区的其中之一连接到源信号线, 其中的另一个区则连接到  $n$  个存储器电路的其中之一输入端;  $n$  个存储器电路中的每一个存储电路的输出端连接到 D/A 转换器的输入端; D/A 转换器的输

出端连接到液晶元件。

根据本发明，提供了包含像素的液晶显示器，每个像素均包含液晶元件，其特征在于每个像素均包含  $n$  条（ $n$  为等于或大于 2 的自然数）源信号线、一条栅信号线、 $n$  个 TFT、 $n$  个存储电路及一个 D/A 转换器； $n$  个 TFT 均有连接到栅信号线的栅电极，并且  $n$  个 TFT 中的每一个均包含一个源区和一个漏区，这两个区的其中之一连接到  $n$  条源信号线的其中之一，其中另一个区则连接到  $n$  个存储电路的其中一个存储电路的输入端； $n$  个存储电路中的每一个存储电路的输出端连接到 D/A 转换器的输入端；D/A 转换器的输出端连接到液晶元件。

本发明的液晶显示器可以是一种液晶显示器，其特征在于源信号线驱动电路被提供，并且源信号线驱动电路包括移位寄存器、第一门锁电路、第二门锁电路及开关，一从移位寄存器接收到抽样脉冲，第一门锁电路就保持  $n$  位数字信号，直到该  $n$  位数字信号被传送给第二门锁电路，开关选择已传送到第二门锁电路的  $n$  位数字信号，一次一位，以便将选择的信号输入到源信号线。

本发明的液晶显示器可以是一种液晶显示器，其特征在于源信号线驱动电路被提供，并且源信号线驱动电路包括移位寄存器、第一门锁电路以及第二门锁电路，一从移位寄存器接收到抽样脉冲，第一门锁电路就保持 1 位数字信号，直到该 1 位数字信号被传送给第二门锁电路。

本发明的液晶显示器可以是一种液晶显示器，其特征在于源信号线驱动电路被提供，并且源信号线驱动电路包括移位寄存器和第一门锁电路；一从移位寄存器接收到抽样脉冲，第一门锁电路就保持  $n$  位数字信号。

本发明的液晶显示器可以是一种液晶显示器，其特征在于源信号线驱动电路被提供，并且源信号线驱动电路包括移位寄存器、第一门锁电路及  $n$  个开关；一从移位寄存器接收到抽样脉冲，第一门

锁电路就保持  $n$  位数字信号,  $n$  个开关将存储在第一门锁电路中的  $n$  位数字信号输入到  $n$  条源信号线。

根据本发明, 液晶显示器可以具有以下特征: 存储电路是静态随机存取存储器 (SRAM)、铁电随机存取存储器 (FeRAM) 或动态随机存取存储器 (DRAM)。

根据本发明, 液晶显示器可以具有以下特征: 存储电路是在玻璃衬底、塑料衬底、不锈钢衬底或单晶片上形成的。

本发明的液晶显示器可以是电视机、个人计算机、便携式终端、摄像机或头戴式显示器, 其特征不在于包括所述液晶显示器。

根据本发明, 提供了驱动一种液晶显示器的方法, 该液晶显示器包含多个排成矩阵的像素, 该方法的特征在于多个所述像素中的每一个均包含多个存储电路和一个 D/A 转换器, 数据被重新写入所有像素中特定行的像素或特定列的像素的多个存储电路中。

根据本发明, 提供了驱动一种液晶显示器的方法, 该液晶显示器包含多个像素和一个用于将视频信号输入到所述多个像素中的源信号线驱动电路, 该方法的特征在于所述多个像素中的每一个均包含多个存储电路和一个 D/A 转换器, 并且在显示静止图像时, 源信号线驱动电路的操作被终止。

根据本发明, 驱动液晶显示器的方法可以具有以下特点: 存储电路是静态随机存取存储器 (SRAM)、铁电随机存取存储器 (FeRAM) 或动态随机存取存储器 (DRAM)。

根据本发明, 驱动液晶显示器的方法可以具有以下特点: 存储电路是在玻璃衬底、塑料衬底、不锈钢衬底或单晶片上形成的。

本发明的晶体显示器可以是电视机、个人计算机、便携式终端、摄像机或头戴式显示器, 其特征不在于液晶显示器由上述驱动方法来驱动。

根据本发明, 提供了驱动一种便携式信息装置的方法, 该便携式信息装置包含液晶显示器和 CPU, 该方法的特征在于: 液晶显示

器包括像素，每个像素均包含多个存储电路、一个 D/A 转换器及一个用于将信号输出到多个存储电路的驱动电路；CPU 包括控制所述驱动电路的第一电路和控制输入到便携式信息装置的信号的第二电路；并且当液晶显示器显示静止图像时，第一电路的操作被终止。

根据本发明，提供了驱动一种便携式信息装置的方法，该便携式信息装置包含液晶显示器和 VRAM（视频随机存取存储器），该方法的特征在于：液晶显示器包括像素，每个像素均包含多个存储电路和一个 D/A 转换器；并且当液晶显示器显示静止图像时，从 VRAM 读取数据的操作被终止。

根据本发明，提供了驱动一种包含液晶显示器的便携式信息装置的方法，其特征在于液晶显示器包含像素，每个像素均包含多个存储电路和一个 D/A 转换器；并且当液晶显示器显示静止图像时，液晶显示器的源信号线驱动电路的操作被终止。

根据本发明，驱动便携式信息装置的方法可以具有以下特征：多个存储电路中的数据在一帧周期中被读出一次。

根据本发明，提供了驱动包含液晶显示器的便携式信息装置的方法，其特征在于：液晶显示器包含多个排成矩阵的像素；多个像素中的每一个均包含多个存储电路和一个 D/A 转换器；液晶显示器重写所有像素中特定行的像素或特定列的像素的多个存储电路中的数据。

根据本发明，驱动便携式信息装置的方法可以具有以下特征：便携式信息装置是蜂窝式电话、个人计算机、导航系统、PDA 或电子图书。

#### 附图说明

附图中：

图 1 是本发明的像素的电路图，其中包含多个存储电路；

图 2 是说明采用本发明的像素来显示图像的源信号线驱动电路

的电路结构的简图;

图 3A 和 3B 是采用本发明的像素来显示图像的时间图;

图 4 是存储电路的详细电路图;

图 5 是说明不包含第二门锁电路的源信号线驱动电路的电路结构的简图;

图 6 是本发明的像素的电路图, 其中, 该像素由图 5 中的源信号线驱动电路来驱动;

图 7A 和 7B 是采用图 5 和 6 所示的电路来显示图像的时间图;

图 8 是说明本发明液晶显示器的 D/A 转换器的结构的简图;

图 9 是说明本发明液晶显示器的 D/A 转换器的结构的简图;

图 10A 至 10C 是说明制作包含本发明的像素的液晶显示器的示例性过程的简图;

图 11A 至 11C 是说明制作包含本发明的像素的液晶显示器的示例性过程的简图;

图 12A 和 12B 是说明制作包含本发明的像素的液晶显示器的示例性过程的简图;

图 13 是示意性说明传统的液晶显示器的总体电路结构的简图;

图 14 是说明传统的液晶显示器的源信号线驱动电路的电路结构的简图;

图 15A 至 15F 是说明可以采用包含本发明的像素的显示器的电子设备的简图;

图 16A 至 16D 是说明可以采用包含本发明像素的显示器的电子设备的简图;

图 17 是说明不包含第二门锁电路的源信号线驱动电路的电路结构的简图;

图 18A 和 18B 是采用图 17 所示电路来显示图像的时间图;

图 19A 和 19B 是说明制作反射液晶显示器的过程的示例的简图;

图 20 是说明本发明的液晶显示器的 D/A 转换器的结构的简图；  
图 21 是说明本发明的液晶显示器的 D/A 转换器的结构的简图；  
图 22 是说明包含一位数据处理所需数量的门锁电路的源信号线驱动电路的电路结构的简图。  
图 23 是说明采用解码器的栅信号线驱动电路的简图，；  
图 24 是说明采用本发明的便携式信息终端的方框图；  
图 25 是说明采用本发明的蜂窝式电话的方框图；  
图 26 是说明蜂窝式电话的发送/接收单元的方框图；  
图 27A 至 27C 是说明本发明的便携式信息装置的液晶显示器的简图，其中图 27A 是俯视图，图 27B 和 27C 是剖视图；  
图 28A 至 28C 是说明本发明的便携式信息装置的应用示例的简图；  
图 29A 和 29B 是说明本发明的便携式信息装置的应用示例的简图；  
图 30 是本发明的便携式信息装置的液晶显示器中像素的俯视图；  
图 31 是说明本发明的便携式信息装置的示例的简图；  
图 32 是说明本发明的便携式信息装置的示例的简图；  
图 33 是说明本发明的便携式信息装置的示例的简图；  
图 34 是传统的便携式信息终端的方框图；  
图 35 是传统的蜂窝式电话的方框图；  
图 36 是说明本发明液晶显示器的像素的结构简图；  
图 37 是说明本发明液晶显示器的像素的结构简图；以及  
图 38 是说明本发明液晶显示器的像素的结构简图。

## 具体实施方式

### [实施例模式]

图 2 示出源信号线驱动电路的结构和采用包含存储电路的像素



的显示器中一些像素的结构。所述电路能够处理3位数字灰度级信号，并且包括移位寄存器电路(SR)201、第一门锁电路(LAT1)202、第二门锁电路(LAT2)203、位信号选择开关(SW)204以及像素205。210所表示的是从栅信号线驱动电路或直接从外部提供的信号，稍后将随对像素的解释一道对所述信号进行说明。

图1示出图2中像素205其中之一的详细电路结构。该像素用于3位数字灰度级信号，并且包括液晶元件(LC)、存储电容器(Cs)、存储电路(105至107)以及D/A(D/A转换器111)等。101所表示的是源信号线，102至104表示写栅信号线，108至110表示写TFT。

D/A转换器111的具体示例将在实施例中进行说明。但是，D/A转换器的结构可以与实施例中所描述的有所不同。

图3A和3B是根据本发明的图1所示显示器的时间图。该显示器能够处理3位数字灰度级信号，并且具有VGA级别的分辨率。驱动这种显示器的方法将参照图1至3B进行说明。在本说明中所用的参考符号与图1至3B中所用的相同。

参照图2、图3A及3B。在图3A中，帧周期分别由 $\alpha$ 、 $\beta$ 以及 $\gamma$ 来表示。首先说明在周期 $\alpha$ 中电路的操作。

与传统的数字驱动方法的驱动电路相似，时钟信号(S-CLK, S-CLKb)和起动脉冲(S-SP)被输入到移位寄存器电路201，随后输出抽样脉冲。抽样脉冲被输入到第一门锁电路202(LAT1)，使同样被输入到第一门锁电路202的数字信号(数字数据)分别被保持在其中。这个周期在本说明中称作点数据(dot data)抽样周期。图3中，对应于一个水平周期的点数据抽样周期从周期1延伸到周期480。数字信号是3位信号，D1是最高有效位(MSB)，而D3是最低有效位(LSB)。当第一门锁电路202完成了保持对应于一个水平周期的数字信号时，对回扫周期的门锁信号(门锁脉冲)的输入作出反应，保持在第一门锁电路202中的数字信号同时被传送到第二门锁电路203(LAT2)。

随后,第一门控电路进行操作,以便对再次从移位寄存器电路 201 输出的抽样脉冲作出反应,来保持对应于下一个水平周期的数字信号。

另一方面,传送到第二门控电路 203 的数字信号被写入布置在每个像素中的存储电路中。如图 3B 所示,下一列的点数据抽样周期被分为三个部分,即周期 I、周期 II 以及周期 III,以便将保持在第二门控电路中的数字信号输出到源信号线。此时,位信号选择开关 204 被用来将各个位的信号按顺序输出到源信号线。

在周期 I,脉冲被输入到写栅信号线 102,使 TFT 108 导通,并且数字信号被写入存储电路 105。随后,在周期 II,脉冲被输入到写栅信号线 103,以便使 TFT 109 导通,并且数字信号被写入存储电路 106。最后,在周期 III,脉冲被输入到写栅信号线 104,以便使 TFT 110 导通,并且数字信号被写入存储电路 107。

上述步骤完成对应于一个水平周期的数字信号的处理。图 3B 中的周期对应于图 3A 中由\*表示的周期。上述操作重复进行,直到最后阶段被处理,从而完成将对应于一帧的数字信号写入存储电路 105 至 107 的过程。

所写入的数字信号通过 D/A 111 转换成模拟信号,并且该模拟信号被输入到液晶元件。液晶元件根据所输入模拟信号来改变其透射比,以便提供灰度级。由于此处的信号是 3 位信号,因此所获得的亮度范围是 0 至 7,即总共 8 个等级。

上述操作重复进行以连续显示图像。如果要显示的图像是静止图像,则在第一步操作中,数字信号被存储在存储电路 105 至 107 中。一旦存储了数字信号,对于每一个新帧周期,存储在存储电路 105 至 107 中的数字信号就被反复地读出。

DAC 控制器被适当地用来控制对每个新帧周期中反复地读出存储在存储电路中的数字信号,并在 D/A 111 中将所读出的信号转换成模拟信号。

另一方面，存储电路的输出信号通过读出 TFT（未示出）被输入到 D/A 111。控制读出 TFT 的启用和停用，以便对于每个新帧周期反复地读出存储在存储电路中的数字信号。

在这种情况下，读出栅信号线驱动电路（未示出）被用来将信号输入到连接读出 TFT 栅电极的读出栅信号线（未示出）。

这样，当显示静止图像时，源信号线驱动电路可以终止其驱动。

此外，栅信号线可以逐个被用于将数字信号写入存储电路或从存储电路读出数字信号，而不是同时驱动所有栅信号线。换句话说，通过操作源信号线驱动电路仅一小段时间，从而增加显示方法选择，就可能部分重写屏幕。

在这种情况下，就需要使用解码器来作为栅信号线驱动电路。适合使用的解码器为日本专利申请公开特许公报 No. Hei 8-101669 所公开的电路。解码器的示例如图 23 所示。源信号线驱动电路还可以包括解码器来重写屏幕的一部分。

在这种实施例模式中，一个像素包含三个存储电路，以便存储对应于一帧的 3 位数字信号。但是，根据本发明的存储电路数量并不限于三个。例如，当要存储对应于  $m$  ( $m$  是等于或大于 2 的自然数) 帧的  $n$  ( $n$  是等于或大于 2 的自然数) 位数字信号时，一个像素就包含  $n \times m$  个存储电路。

安装到像素中的存储电路以上述方式来存储数字信号，以便显示静止图像时，存储在存储电路中的数字信号可以被反复地用于每一个新帧周期。这样能连续地显示静止图像，而不需要驱动外部电路、源信号线驱动电路或其它电路。因此，本发明对液晶显示器中功耗的降低有极大的作用。

考虑到在数量上根据位数来增加的闩锁电路的布置，源信号线驱动电路可以不一定整体在绝缘体上构成。部分或全部的源信号线驱动电路可以在绝缘体之外。

尽管本实施例模式中的源信号线驱动电路配置了多个根据位数

的闩锁电路，但仅以一位数据处理所需的数量来提供闩锁电路时，源信号线驱动电路也可以进行操作。在这种情况下，从有效位到较低有效位的数字信号被连续地输入到闩锁电路。

图 24 说明本发明的便携式信息装置的结构，该便携式信息装置采用了如上所述构成的液晶显示器。当要显示静止图像时，视频信号存储在显示器 2413 的像素的存储电路中，并且所存储的视频信号被检索以便显示图像。因此，显示静止图像时，在 CPU 2406 内部电路中的视频处理电路 2407、VRAM 2411 以及显示器 2413 的源信号线驱动电路可以终止其操作，而不是象在先有技术中 CPU 的所有内部电路都必须进行操作。

下面将给出对上述段落的具体说明。如果持续一段给定时段都没有通过任何笔触式书写板 2401 输入，或者如果持续一段给定时段都没有从外部接口端口输入请求改变图像显示的信号，则 CPU 2406 判断该装置处于静止图像模式。作出上述判断后，CPU 2406 进行如下操作。CPU 通过 LCD 控制器 2412 来终止显示器 2413 的源信号线驱动电路。具体地说，通过切断提供给源信号线驱动电路的起动脉冲、时钟信号以及视频信号，来终止源信号线驱动电路的操作。此时，栅信号线驱动电路并不终止其操作，而是接收提供信号以便反复从存储电路中读出数据。

栅信号线驱动电路通常以用于驱动源信号线驱动电路的频率的 1/100 或更小的频率来驱动。因此，如果在显示静止图像期间，栅信号线驱动电路的操作没有终止，那么它也几乎不会影响功耗。当所用的液晶材料不会产生有关诸如老化 (burn-in) 现象的图像质量问题时，栅信号线驱动电路的操作当然也可以终止。这样，显示器 2413 在仅终止源信号线驱动电路的操作时或在终止源信号线驱动电路和栅信号线驱动电路两者时显示静止图像。

接着，CPU 2406 终止 CPU 2406 中视频信号处理电路 2407 和 VRAM 2411 的操作。显示器 2413 采用存储在显示器提供的存储电

路中的视频数据来显示图像，如上所述，因此就不需要向显示器输入新的视频数据。在显示静止图像期间，视频信号处理电路 2407、VRAM 2411 以及涉及视频数据的生成和处理的其它电路就不需要进行操作。这样，就可以在 CPU 2406、VRAM 2411 以及源信号线驱动电路中实现功耗的降低。

当通过笔触式书写板 2401 输入信号来输入视频信号时，改变显示内容的指令通过书写板接口 2418 从笔触式书写板的检测器电路 2402 发送到 CPU 2406。接收该指令后，CPU 2406 即启动已终止操作的 VRAM 2411 和视频信号处理电路 2407。然后，起动脉冲、时钟信号以及视频数据通过 LCD 控制器 2412 被提供给显示器 2413 的源信号线驱动电路，以便在像素中写入新的视频信号。

这样，只要图 24 中虚线所包含的电路（即栅信号线驱动电路、LCD 控制器 2412、笔触式书写板 2401、检测器电路 2402 以及书写板接口 2418）进行操作，便携式信息终端就可以连续显示静止图像。

图 25 示出采用本发明的蜂窝式电话的示例。蜂窝式电话的操作通常与图 24 所示的便携式信息终端的操作相同。蜂窝式电话和便携式信息终端之间的差别在于：蜂窝式电话采用键盘 2501 来输入数据，并且由 CPU 2506 通过键盘接口 2518 进行控制。另一个差别在于：外部数据通过电话服务公司的通信系统输入到天线，并由 CPU 2506 控制的发送/接收电路 2515 进行放大。当显示静止图像时，视频信号处理电路 2507、VRAM 2511 以及源信号线驱动电路的操作可以类似于便携式信息终端的那样被终止。

这样，只要图 25 中虚线所包含的电路（即栅信号线驱动电路、LCD 控制器 2512、键盘 2501 以及键盘接口 2518）进行操作，蜂窝式电话可以继续显示静止图像。

下面将说明本发明的实施例。

#### [实施例 1]

本实施例对实施例模式中所示电路的像素进行说明，涉及其特

定结构（晶体管和其它元件的布置）及其操作。

图 8 示出类似于图 1 所示的像素，但此处所示的组成 D/A 111 的电路与图 1 所示的不同。图 8 中，与图 1 相同的元件由相同的参考符号来表示。存储电路 105、106 以及 107 分别连接到写 TFT 108、109 以及 110，并且由分别由存储电路选择信号线（写栅信号线）102、103 以及 104 进行控制。

图 4 示出存储电路的示例。虚线框 450 所包含的区域是一个存储电路（对应于图 8 中的 105、106 或 107），而 451 表示一个写 TFT（对应于图 8 中的 108、109 或 110）。图中所示的存储电路 450 是采用触发器的静态随机存取存储器（SRAM）。但是，存储电路并不限于这种结构。

图 8 所示的本实施例的电路可以根据实施例模式中结合图 3A 和 3B 所述的时间图进行驱动。电路的操作以及实际驱动存储电路选择单元的方法将结合图 3A、3B 以及图 8 进行说明。本说明采用图 3A、3B 以及图 8 所用的参考符号。

参照图 3A 和 3B。在图 3A 中，帧周期分别由  $\alpha$ 、 $\beta$  以及  $\gamma$  来表示。首先说明在周期  $\alpha$  中电路的操作。

移位寄存器电路、第一门锁电路以及第二门锁电路的操作与实施例模式中所述操作相同，参见实施例模式的说明。

在周期 I，脉冲被输入到写栅信号线 102 以使 TFT 108 导通，并且数字信号被写入存储电路 105。随后，在周期 II，脉冲被输入到写栅信号线 103 以使 TFT 109 导通，并且数字信号被写入存储电路 106。最后，在周期 III，脉冲被输入到写栅信号线 104 以使 TFT 110 导通，并且数字信号被写入存储电路 107。

上述步骤完成对应于一个水平周期的数字信号处理。图 3B 中的周期对应于图 3A 中由 \* 所表示的周期。上述操作重复进行，直到最后阶段被处理，从而完成将对应于一帧的数字信号写入存储电路 105 至 107 的过程。

所写入的数字信号通过 D/A 111 转换成模拟信号，并且该模拟信号输入到液晶元件。液晶元件根据输入模拟信号来改变其透射比，以便提供灰度级。由于此处的信号是 3 位信号，因此所获得的亮度范围是 0 至 7，即总共 8 个等级。

这样，对应于一个帧周期的数据被显示。同时，驱动电路将处理下一帧周期的数字信号。

上述步骤重复进行以显示图像。

要显示静止图像时，在完成将某一帧的数字信号写入存储电路之后，源信号线驱动电路的操作被终止，并且写入存储电路中的相同信号在每次起动新帧时被读取，以便显示静止图像。

虽然图 8 中未示出，然而还有另一个可供选择的方法。在该另一个可供选择的方法中，每个像素中存储电路的输出均通过读出 TFT 被输入到 D/A，并且对于每个新帧周期，这些信号均通过操作读出 TFT 被反复从存储电路中读出。操作读出 TFT 的电路可以具有任何已知结构。

静止图像可以通过另一种方法来显示，在这种方法中，输入到存储电路的信号被不断地输入到 D/A 电路，并且相应的模拟信号被输出到液晶元件。在这种情况下，相同亮度级的显示连续进行，直到进行了写 TFT 的选择且信息被新写入存储电路中。这种驱动方法不需要上述的读出 TFT 等。

这样，显示静止图像过程中的耗电量可以极大地降低。

#### [实施例 2]

本实施例说明了一种情况，在这种情况下，信号按照点序制被写入像素部分的存储电路中，以消除对源信号线驱动电路的第二门控电路的需求。

图 5 示出源信号线驱动电路的结构和采用包含存储电路的像素的液晶显示器中一些像素的结构。这种电路能够处理 3 位数字灰度级信号，并且包括移位寄存器电路 (SR) 501、门控电路 (LAT1) 502

以及像素 503、510 所表示的是直接从栅信号线驱动电路等提供的信号，稍后将与对像素的解释一道对这些信号进行说明。

图 6 示出图 5 中像素 503 的其中之一详细电路结构。正如实施例 1 那样，该像素用于 3 位数字灰度级信号，并且包括液晶元件 (LC)、存储电容器 (Cs)、存储电路 (605 至 607) 以及 D/A (D/A 转换器 611) 等。601 所表示的是第一位 (MSB) 信号源信号线，602 表示第二位信号源信号线，以及 603 表示第三位 (LSB) 信号源信号线。参考符号 604 表示写栅信号线，而 608 至 610 表示写 TFT。

图 7A 和 7B 是关于本实施例的电路驱动的时间图。下面将结合图 6 以及图 7A、7B 进行说明。

移位寄存器电路 501 和门锁电路 (LAT1) 502 的操作与实施例模式和实施例 1 中所述相同。如图 7B 所示，在第一阶段的门锁操作完成之后，就立即开始写入像素的存储电路的操作。脉冲被输入到写栅信号线 604 以使写 TFT 608 至 610 导通并使存储电路准备写入。分别保持在门锁电路 502 中按位排序的数字信号通过三条源信号线 601 至 603 被同时写入存储电路。

当保持在门锁电路中的数字信号在第一阶段被写入存储电路时，对后续的抽样脉冲作出反应，下一阶段的数字信号开始保持在门锁电路中。这样，信号被顺序地写入存储电路。

以上操作被反复进行，直到最后阶段，从而完成一个水平周期。

图 7B 中的周期对应于图 7A 中由\*\*所表示的周期。

对于所有水平周期 1 至 480 进行同样的操作。

然后完成第一帧的显示周期。在周期  $\beta$  中，下一帧的数字信号被处理。

通过重复以上步骤来显示图像。要显示静止图像时，在完成将某一帧的数字信号写入存储电路之后，源信号线驱动电路的操作被终止，并且被写入存储电路中的相同信号在每次起动新帧时被读取，以便显示静止图像。这样，显示静止图像过程中的耗电量可以极大



地降低。此外，门锁电路的数量减少到实施例模式中门锁电路数量的一半。因此，本实施例在电路的布置上节省空间，并且有助于显示器整体尺寸的减少。

### [实施例 3]

本实施例说明一种液晶显示器的示例，这种液晶显示器采用实施例 2 所述的液晶显示器的电路结构并且不包含第二门锁电路，并采用点顺驱动将信号写入像素中的存储电路。

图 17 示出根据本实施例的液晶显示器的源信号线驱动电路的电路结构的示例。该电路能够处理 3 位数字灰度级信号，并且包括移位寄存器电路 1701、门锁电路 1702、开关电路 1703 以及像素 1704。1710 所表示的是从栅信号线驱动电路或直接从外部提供的信号。像素的电路结构与实施例 2 的相同，因此实际上可以参照图 6。

图 18A 和 18B 是关于本实施例的电路驱动的时间图。下面将参照图 6、图 17 以及图 18A、18B 来进行说明。

从移位寄存器电路 1701 输出抽样脉冲到响应抽样脉冲而将数字信号保持在门锁电路 1702 中的这些操作与实施例 1 和 2 的相同。在本实施例中，开关电路 1703 放置在门锁电路 1702 和像素 1704 中的存储电路之间。因此，在完成了将数字信号保持在门锁电路的操作之后，就不立即开始写入存储电路的操作。开关电路 1703 保持闭合状态，直到点数据抽样周期结束，并且只要开关电路是闭合的，门锁电路就继续保持数字信号。

如图 18B 所示，在完成了保持对应于一个水平周期的数字信号之后的回扫周期中，开关电路 1703 在接收到门锁信号（门锁脉冲）时便被立即打开。然后保持在门锁电路 1702 中的数字信号同时被写入像素 1704 中的存储电路。在这个写入操作过程中像素 1704 的操作以及在下一帧周期的显示的读出操作过程中像素 1704 的操作与实施例 2 的相同，因此就不再对它们进行说明。

图 18B 中的周期对应于图 18A 中由\*\*\*表示的周期。

这样，当源信号线驱动电路没有第二门锁电路时，也可以方便地进行按照点序制的驱动。

#### [实施例 4]

本实施例说明一种情况，在这种情况下，采用一种从许多灰度级电压线中进行选择的 D/A 转换器。图 8 示出其电路图。

当电路处理 3 位数字信号时，提供了八条灰度级电压线，这些电压线分别连接到开关 TFT。存储电路的输出被用于通过解码器有选择地驱动开关 TFT。开关 TFT 可以使用传输门。

在图 8 中，从存储电路 105 至 107 的输出包括存储在存储电路中的信号以及所存储信号的反相信号。

本实施例可以随意地与实施例 1 至 3 进行组合。

#### [实施例 5]

本实施例说明一种情况，在这种情况下，采用一种 D/A 转换器，其结构不同于实施例 4 中参照图 8 所述的结构。图 9 示出其电路图。

本实施例的电路是一种从类似于实施例 4 中参照图 8 所述的许多灰度级电压线中进行选择的电路。图 8 的电路包含许多元件，因此这些元件占用了像素的大的面积。在图 9 中，开关被串联，使这些开关兼作解码器以减少元件数量。这些开关可以使用传输门。

在图 9 中，从存储电路 105 至 107 中的输出包括存储在存储电路中的信号以及所存储信号的反相信号。

本实施例可以随意地与实施例 1 至 3 进行组合。

#### [实施例 6]

本实施例说明一种情况，在这种情况下，采用一种 D/A 转换器，其结构不同于实施例 4 和 5 中参照图 8 和图 9 所述的结构。图 20 示出其电路图。

图 8 和 9 所示的 D/A 转换器采用灰度级电压线，要求配线的数量对应于灰度级的数量。因此图 8 和 9 的转换器不适合于多灰度级。在图 20 的转换器中，基准电压被划分，以便按照电容器 C1 至 C3 的

组合来提供灰度级电压。象这样的电容划分方法按照电容器 C1 至 C3 的比例来获得灰度级，从而提供不同的灰度级显示。

象这样的电容划分方法的 D/A 转换器在“AMLCD99, 技术论文文摘”第 29-32 页中进行了说明。

本实施例可以随意地与实施例 1 至 3 进行组合。

#### [实施例 7]

本实施例说明一种情况，在这种情况下，采用一种 D/A 转换器，其结构不同于实施例 4、5 以及 6 中参照图 8、图 9 以及图 20 所述的结构。图 21 示出其电路图。

图 21 所示的转换器是通过进一步简化实施例 6 中参照图 20 所述的 D/A 转换器而得到的电路。在电容器 C1、C2 以及 C3 其中每一个电容器的两个电极中，没有连接液晶元件的电极在复位时被连接到  $V_L$ ，而在其它时间则被连接到  $V_H$  或  $V_L$ 。这种连接仅通过一个开关就能建立。这个开关可以使用传输门。

在图 21 中，从存储电路 105 至 107 中的输出包括存储在存储电路中的信号以及所存储信号的反相信号。

本实施例可以随意地与实施例 1 至 3 进行组合。

#### [实施例 8]

如图 22 所示，以仅一位数据处理所需的数量来提供源信号线驱动电路的闪烁电路。为了弥补较少的电路数量，源信号线驱动电路操作的速度快了三倍，第一位数据、第二位数据以及第三位数据在一条线周期内被依次输入到源信号线驱动电路。这样，本实施例的源信号线驱动电路就可以提供与实施例 1 相同的效果。

本方法需要外部电路来依次替换数据，但可以减少源信号线驱动电路的尺寸。

#### [实施例 9]

注意，下面将对制作驱动电路（源信号线驱动电路、栅信号线驱动电路以及像素选择线驱动电路）的 TFT 的步骤进行说明，所述

驱动电路提供在使用本发明驱动方法的显示器的像素部分以及在像素部分的外围部分。为了简化说明，图中示出了 CMOS 电路，该电路是驱动电路部分的基本结构电路。

首先，如图 10A 所示，基底薄膜 5002 在衬底 5001 上形成，其中，基底薄膜 5002 由诸如氧化硅薄膜、氮化硅薄膜或氧氮化硅薄膜的绝缘薄膜制成，衬底 5001 由诸如硼硅酸钡（barium borosilicate）玻璃或硼硅酸铝（aluminum borosilicate）玻璃的玻璃制成，通常由诸如 Corning Corp. #7059 玻璃或 #1737 玻璃的玻璃制成，例如，形成氧氮化硅薄膜 5002a 和氢化氧氮化硅（hydrogenated silicon oxynitride）薄膜 5002b 的分层薄膜，其中，氧氮化硅薄膜 5002a 由  $\text{SiH}_4$ 、 $\text{NH}_3$  以及  $\text{N}_2\text{O}$  通过等离子体 CVD 制成 10 至 200 nm（最好是在 50 和 100 nm 之间）的厚度，氢化氧氮化硅薄膜 5002b 类似地由  $\text{SiH}_4$  和  $\text{N}_2\text{O}$  制成 50 至 200 nm（最好是在 100 和 150 nm 之间）的厚度。实施例 9 中基底薄膜 5002 示出为两层结构，然而，也可以构成单层薄膜的绝缘薄膜以及分层为两层以上的结构。

岛状半导体层 5003 至 5006 由晶态半导体薄膜形成，其中晶态半导体薄膜由具有非晶态结构的半导体薄膜经激光晶化方法或已知的热晶化方法来制成。岛状半导体层 5003 至 5006 的厚度可以为 25 至 80 nm（最好是在 30 和 60 nm 之间）。对形成晶态半导体薄膜的材料没有限制，但最好是用硅或硅锗（SiGe）合金来形成晶态半导体薄膜。

诸如脉冲振荡类型或连续光发射类型的受激准分子激光器、YAG 激光器或  $\text{YVO}_4$  激光器的激光器可以用于通过激光晶化方法来制作晶态半导体薄膜。当使用这些类型的激光器时，可以采用下述方法：先将激光振荡器所发出的激光通过光学系统聚光成直线形状，然后再将此光照射到半导体薄膜上。晶化条件可以由操作人员进行适当地选择，但是，当使用受激准分子激光器时，脉冲振荡频率设置为 30 Hz，激光能量密度设置为 100 至 400  $\text{mJ}/\text{cm}^2$ （通常在 200 和 300  $\text{mJ}/\text{cm}^2$ ）

之间)。此外,当使用YAG激光器时,使用二次谐波,并且脉冲振荡频率被设置为1至10 kHz,激光能量密度可以设置为300至600 mJ/cm<sup>2</sup>(通常在350和500 mJ/cm<sup>2</sup>之间)。聚光为直线形状的宽度为100至1000 μm(例如400 μm)的激光便照射到衬底的整个表面。对于线性激光,这可以以80至90%的覆比率实现。

通过覆盖岛状半导体层5003至5006来形成栅绝缘薄膜5007。栅绝缘薄膜5007由厚度为40至150 nm含硅的绝缘薄膜通过等离子体CVD或溅射来形成。在实施例9中,形成120 nm厚的氮化硅薄膜。栅绝缘薄膜当然并不限于这种氮化硅薄膜,其它含硅的绝缘薄膜也可以用于单层或分层结构。例如,当使用氧化硅薄膜时,它可以通过以下方法来形成:衬底温度设置为300至400℃,在40 Pa的反应压力下,对TEOS(原硅酸四乙酯)和O<sub>2</sub>的混合物通过等离子体CVD,并通过以0.5至0.8W/cm<sup>2</sup>的高频(13.56 MHz)电功率密度放电。通过随后在400至500℃之间对这样制成的氧化硅薄膜进行加温退火,就可以获得栅绝缘薄膜的良好特性。

随后,第一导电薄膜5008和第二导电薄膜5009在栅绝缘薄膜5007上形成,以便形成栅电极。在实施例9中,第一导电薄膜5008由厚度为50至100 nm的Ta薄膜构成,第二导电薄膜5009由厚度为100至300 nm的W薄膜构成。

Ta薄膜通过溅射来形成,对Ta靶的溅射由Ar进行。如果适量的Xe和Kr被添加到Ar,则Ta薄膜的内部压力则会减轻,并且可以防止薄膜脱落。 $\alpha$ 相Ta薄膜的电阻率约为20  $\mu\Omega$ cm,并且可以用于栅电极,但 $\beta$ 相Ta薄膜的电阻率约为180  $\mu\Omega$ cm,且不适合用于栅电极。如果形成厚度约为10至50 nm的氮化钽薄膜作为Ta薄膜的基底(base)以形成 $\alpha$ 相Ta薄膜,则很容易制成 $\alpha$ 相Ta薄膜,其中,氮化钽薄膜具有类似于 $\alpha$ 相Ta的晶体结构。

W薄膜通过溅射W靶来形成,也可以用六氟化钨(WF<sub>6</sub>)通过热CVD来形成。无论采用哪一种方法,都需要使薄膜变为低阻性的,

以便将它用作栅电极，W薄膜的电阻率最好是等于或小于 $20\ \mu\Omega\text{cm}$ 。可以通过扩大W薄膜的晶粒来降低电阻率，但是，在W薄膜中有诸如氧的许多杂质元素的情况下，晶化被禁止，因而薄膜成为高电阻性。因此，具有纯度为99.9999%的W靶被用于溅射法。此外，通过在形成W薄膜时注意不要让气相中的杂质进入，就可以达到9至 $20\ \mu\Omega\text{cm}$ 的电阻率。

注意，虽然实施例9中，第一导电薄膜5008是Ta薄并且第二导电薄膜5009是W薄膜，但是，Ta、W、Ti、Mo、Al、Cu族中所选的元素，或者主要成份中包含这些元素之一的合金材料，或者化合物材料等都可以用来形成这两种薄膜。此外，也可以使用半导体薄膜，通常是多晶硅薄膜，其中掺杂了诸如磷的杂质元素。除实施例9中所采用的之外，最佳组合的示例还包括：由氮化钽(TaN)来形成第一导电薄膜5008，并将它与W薄膜形成的第二导电薄膜5009结合；由氮化钽(TaN)来形成第一导电薄膜5008，并将它与Al薄膜所形成的第二导电薄膜5009结合；由氮化钽(TaN)来形成第一导电薄膜5008，并将它与Cu薄膜形成的第二导电薄膜5009结合。无论采用哪种方法，最好是结合能以适当的选择性进行蚀刻的导电材料。

然后，掩模5010由抗蚀剂形成，进行第一蚀刻处理以便形成电极和布线。实施例9中采用ICP(电感耦合等离子体)蚀刻方法。 $\text{CF}_4$ 和 $\text{Cl}_2$ 的气体混合物被用作蚀刻气体，并在1 Pa下向线圈状电极施加500W RF电功率(13.56 MHz)来产生等离子体。100W RF电功率(13.56 MHz)也被施加到衬底侧(试样阶段)，有效地施加负的自偏压。在混合 $\text{CF}_4$ 和 $\text{Cl}_2$ 的情况下，W薄膜和Ta薄膜被蚀刻到大致相同的水准。

通过使用适当的抗蚀剂掩模形状，按照在上述蚀刻条件下施加到衬底侧的偏压效果，第一导电层和第二导电层的边缘部分被制成锥形。锥形部分的角度为15至 $45^\circ$ 。蚀刻时间可以适当地增加10至

20%，以便在栅绝缘薄膜上不留残渣地进行蚀刻。对于W薄膜，氮化硅薄膜的选择性为2至4（通常为3），因此氮化硅薄膜大约20至50 nm的暴露表面通过这种过蚀刻（over-etching）过程进行蚀刻。这样，按照第一蚀刻过程形成了由第一导电层和第二导电层组成的第一形状导电层5011至5016（第一导电层5011a至5016a以及第二导电层5011b至5016b）。参考数字5007表示栅绝缘薄膜，通过约20至50 nm的蚀刻，第一形状导电层5011至5016没有覆盖的区域被制作得更薄。（图10B）

接着进行第一掺杂过程，产生n型导电性的杂质元素被添加。（图10B）离子掺杂或离子注入可以用于掺杂法。在剂量为 $1 \times 10^{13}$ 至 $5 \times 10^{14}$ 原子/平方厘米以及加速电压为60至100 keV的条件下进行离子掺杂。周期表15族的元素，通常为磷（P）或砷（As），被用作产生n型导电性的杂质元素，此处用磷（P）。对于这种情况下的n型导电性产生杂质元素，导电层5011至5016成为掩模，并且第一杂质区域5017至5020通过自调整方式来形成。产生n型导电性的杂质元素被添加到第一杂质区域5017至5020，浓度为 $1 \times 10^{20}$ 至 $1 \times 10^{21}$ 原子/立方厘米。（图10B）

接着在不除去抗蚀性掩模的情况下进行第二蚀刻过程，如图10C所示。 $CF_4$ 、 $Cl_2$ 以及 $O_2$ 的混合物被用作蚀刻气体，W薄膜被选择性地蚀刻。通过第二蚀刻过程，形成了第二形状导电层5021至5026（第一导电层5021a至5026a以及第二导电层5021b至5026b）。参考数字5007表示栅绝缘薄膜，并且第二形状导电层5021至5026没有覆盖的区域再次被蚀刻约20至50 nm，形成更薄的区域。

按照 $CF_4$ 和 $Cl_2$ 混合气体的W薄膜或Ta薄膜的蚀刻反应可以从所产生的根（radicals）、离子类型以及反应产物的蒸汽压力来进行估计。比较W和Ta的氟化物以及氯化物的蒸汽压力，W氟化物化合物 $SF_6$ 特别高， $WCl_3$ 、 $TaF_5$ 以及 $TaCl_5$ 的蒸汽压力为相同的级（order）。因此，W薄膜和Ta薄膜均由 $CF_4$ 和 $Cl_2$ 气体混合物来进

行蚀刻。但是，如果适量的  $O_2$  被添加到这种气体混合物中， $CF_4$  和  $Cl_2$  则发生反应，形成 CO 和 F，并且产生大量的 F 根或 F 离子。结果，具有高氟化物蒸汽压力的 W 薄膜的蚀刻速度被提高。另一方面，即使 F 增加，Ta 的蚀刻速度不会相应地提高。此外，与 W 相比，Ta 易被氧化，因此 Ta 的表面被  $O_2$  的附加物所氧化。Ta 薄膜的蚀刻速度进一步降低，因为 Ta 氧化物不会与氟化物和氯化物发生反应。因此，在 W 薄膜和 Ta 薄膜之间的蚀刻速度就能够有所不同，并且能够使 W 薄膜的蚀刻速度大于 Ta 薄膜的蚀刻速度。

然后，如图 11A 所示，进行第二掺杂过程。在这种情况下，剂量少于第一掺杂过程，并且在高加速电压的条件下，添加产生 n 型导电性的杂质。例如，在加速电压设置为 70 至 120 keV 以及剂量为  $1 \times 10^{13}$  原子/平方厘米的情况下进行这个过程，以便在组成图 10B 的岛状半导体层的第一杂质区域内部形成新的杂质区域。掺杂被进行，使第二形状导电层 5021 至 5026 被用作杂质元素的掩模，并且杂质元素还被添加到第一导电层 5021a 至 5026a 下面的区域中。这样，形成了第二杂质区域 5027 至 5031。添加到第二杂质区域 5027 至 5031 的磷 (P) 的浓度具有按照第一导电层 5021a 至 5026a 的锥形部分厚度的平缓浓度梯度。注意，在与第一导电层 5021a 至 5026a 锥形部分重叠的半导体层中，杂质元素的浓度在第一导电层 5021a 至 5026a 锥形部分的端部至内部略有下降，但浓度还是保持几乎相同的水平。

如图 11B 所示，进行第三蚀刻过程。通过使用反应离子蚀刻方法 (RIE 方法——reactive ion etching method) 并用  $CHF_3$  蚀刻气体来进行这个过程。第一导电层 5021a 至 5026a 的锥形部分被部分地蚀刻，并且通过第三蚀刻过程，第一导电层与半导体层重叠的区域减少。形成了第三形状导电层 5032 至 5037 (第一导电层 5032a 至 5037a 和第二导电层 5032b 至 5037b)。此时，未被第三形状导电层 5032 至 5037 覆盖的栅绝缘薄膜 5007 的区域通过蚀刻被制作得薄了 20 至 50 nm。



通过第三蚀刻过程, 在第二杂质区域 5027 至 5031 的情况下, 与第一导电层 5032a 至 5037a 重叠的第二杂质区域 5027a 至 1031a, 以及在第一杂质区域和第二杂质区域之间的第三杂质区域 5027b 至 5231b.

随后, 如图 11C 所示, 在岛状半导体层 5004 中形成第四杂质区域 5039 至 5044, 其导电类型与第一导电类型相反, 形成 p 沟道 TFT. 第三导电层 5033b 被用作杂质元素的掩模, 并且以自调整的方式形成杂质区域. 此时, 构成 n 沟道 TFT 的岛状半导体层 5003、5005、存储电容器部分 5006 以及布线部分 5034 的整个表面被抗蚀性掩模 5038 所覆盖. 分别以不同的浓度将磷添加到杂质区域 5039 至 5044. 采用乙硼烷 ( $B_2H_6$ ) 通过离子掺杂法来形成所述区域, 并且各个区域的杂质浓度为  $2 \times 10^{20}$  至  $2 \times 10^{21}$  原子/立方厘米.

通过以上步骤, 在各个岛状半导体层中形成了杂质区域. 与岛状半导体层重叠的第三形状导电层 5032、5033、5035 以及 5036 起栅电极的作用. 数字 5034 起岛状源信号线的作用. 数字 5037 起电容器布线的作用.

在除去抗蚀性掩模 5038 之后, 激活添加到各个岛状半导体层的杂质元素的步骤用于控制导电类型. 采用炉内退火炉 (furnace anneal oven) 通过加温退火方法来执行这个步骤. 此外, 可以运用激光退火方法或快速加温退火方法 (RTA 方法). 在氧浓度为 1 ppm 或更小、最好是 0.1 ppm 或更小、温度为 400 至 700°C、通常为 500 至 600°C 的氮环境中执行加温退火方法. 实施例 9 中, 在 500°C 下进行热处理 4 小时. 但是, 在用于第三形状导电层 5032 至 5037 的布线材料不耐热的情况下, 最好是在形成层间绝缘薄膜 (其主要成份为硅) 之后再执行激活, 以保护布线等.

此外, 在含 3 至 100% 的氢的环境中, 在 300 至 450°C 下进行 1 至 12 小时的热处理, 并进行使岛状半导体层氢化的步骤. 这个步骤是通过热激发氢来终止半导体层中不饱和键的步骤. 作为用于氢化

的另一种方法，可以进行等离子体氢化（采用由等离子体激发的氢）。

接着，形成厚度为 100 至 200 nm 的氮氧化硅薄膜的第一层间绝缘薄膜 5045。然后，在其上形成有机绝缘材料的第二层间绝缘薄膜 5046。此后，进行蚀刻以形成接触孔。

然后，在驱动电路部分，形成接触岛状半导体层的源区的源极布线 5047、5048 以及接触岛状半导体层的漏区的漏极布线 5049。在像素部分，形成连接电极 5050 以及像素电极 5051、5052（图 12A）。连接电极 5050 提供源信号线 5034 和像素 TFT 之间的电气连接。应当注意，像素电极 5052 和存储电容器属于相邻的像素。

这样，可以在同一个衬底上形成包含 n 沟道 TFT 和 p 沟道 TFT 的驱动电路、像素 TFT 和包含存储电容器的像素部分。在本说明中，这样的衬底被称作有源矩阵衬底。

此外，像素电极的边缘部分布置为与源信号线和栅信号线重叠，使像素电极间的间隙可以屏蔽光线而不用黑矩阵（black matrix）。

另外，根据实施例 9 所示过程，可以通过使用五个光掩模（一个岛状半导体层图案（pattern）、第一布线图案（源信号线、栅信号线、电容器布线）、p 沟道区域掩模图案、接触孔图案以及第二布线图案（包括像素电极和连接电极））来制作有源矩阵衬底。结果，过程可以被减少，这就有助于降低制造费用并增加生产能力。

在获取图 12A 的有源矩阵衬底之后，在图 12B 的有源矩阵衬底上形成定位薄膜 5053，并执行摩擦过程。

准备相对的衬底 5054。在相对的衬底 5054 上形成滤色片层 5055 至 5057 以及外涂层 5058。形成滤色片层，使具有红色的滤色片层 5055 以及具有蓝色的滤色片层 5056 互相重叠，并用作光屏蔽薄膜。需要至少屏蔽 TFT、连接电极和像素电极之间的空隙，因此，最好是适当地布置红色滤色片和蓝色滤色片，以便重叠并屏蔽必要的位置。

此外，结合连接电极 5050，涂覆红色滤色片层 5055、蓝色滤色片层 5056 以及绿色滤色片层 5057，形成隔板（spacer）。通

过将颜料混入丙烯酸树脂来形成厚度为 1 至 3  $\mu\text{m}$  的各种滤色片。可以采用一种使用感光材料的掩模来形成预定的图案。考虑到 1 至 4  $\mu\text{m}$  的涂覆层厚度, 隔板的高度作为 2 至 7  $\mu\text{m}$ , 最好是在 4 和 6  $\mu\text{m}$  之间。当有源矩阵衬底和相对衬底结合时由这个高度产生一个间隙。通过光硬化或热硬化来形成涂覆层 5058, 并使用例如有机树脂材料以及诸如聚酰亚胺和丙烯酸树脂的材料。

隔板的布置可以任意确定, 并且例如隔板可以布置在相对衬底 5054 上, 以便与连接电极上方的位置对齐, 如图 12B 所示。此外, 隔板还可以布置在相对衬底 5054 上, 以便与驱动电路的 TFT 上方的位置对齐。隔板可以布置在驱动电路部分的整个表面的上方, 并且它们可以布置为覆盖源极布线和漏极布线。

在形成涂覆层 5058 之后, 通过形成图案 (patterning) 来形成相对电极 5059, 并且在形成定位薄膜 5060 之后执行摩擦过程。

然后, 其上形成像素部分和驱动电路的有源矩阵衬底和相对衬底通过密封件 5062 接合到一起。填料被混入密封件 5062, 这两种衬底被接合到一起, 具有由填料和隔板保持的均匀间隙。然后液晶材料 5061 被注入两个衬底之间, 再使用密封材料完全密封 (图中未示出)。已知的液晶材料可以用作液晶材料 5061。这样便实现了图 12B 所示的有源矩阵液晶显示器。

尽管按上述过程制作的 TFT 具有顶部栅 (top gate) 结构, 但本发明也可以运用于底部栅 (bottom gate) 结构 TFT 或其它结构 TFT。

此外, 玻璃衬底被用于本实施例中, 但并不限于此。除玻璃衬底以外的衬底, 例如塑料衬底、不锈钢衬底以及单晶片, 均可以被用于实施。

本实施例可以随意地与实施例 1 至 8 进行组合。

#### [实施例 10]

本发明的液晶显示器在其像素部分中包含多个存储电路, 因此组成一个像素的元件数量大于一个普通像素中的元件数量。如果液

晶显示器属于透射类型，那么较低的孔径比会引起亮度不够。因此，本发明最适合运用于反射液晶显示器类型。本实施例说明制作反射液晶显示器类型的示例。

按照实施例9的说明，制作图19A所示的有源矩阵衬底（该衬底类似于图12A所示的衬底）。然后形成树脂薄膜作为第三层间绝缘薄膜5201。此后，在像素电极中开一个接触孔以便形成反射电极5202。最适合构成反射电极5202的材料是具有良好反射率的材料，例如主要包含Al或Ag薄膜，或者是包含薄膜的Al和包含薄膜的Ag的叠层片。

另一方面，准备相对衬底5054。本实施例中，通过形成图案在相对衬底5054上形成相对电极5205。相对电极5205由透明导电薄膜构成。透明导电薄膜的材料可以包含氧化铟和氧化锡的化合物（此化合物称作ITO）或氧化铟和氧化锌的化合物。

尽管在图中没有示出，但要制作彩色液晶显示器时形成滤色片层。这种情况下的最佳结构是：不同颜色的相邻滤色片层互相重叠，使其兼作用于作为TFT区域的光屏蔽薄膜。

随后，在有源矩阵衬底和相对衬底上分别形成定位薄膜5203和5204，并对定位薄膜进行磨擦处理。

其上形成像素部分和驱动电路部分的有源矩阵衬底通过密封件5206被粘合到相对衬底上。密封件5206包含混入其中的填料，并且填料与隔板一道，在两块衬底粘合时使衬底间的距离保持均匀。液晶材料5207被注入衬底之间，然后用最终的密封材料（未示出）完全密封衬底。液晶材料5207可以是已知的液晶材料。这样就实现了图19B所示的反射性液晶显示器。

在本实施例中，也可以使用除玻璃衬底之外的衬底，包括塑料衬底、不锈钢衬底以及单晶片等。

另外，本发明可以容易地运用于半透射性的显示器中，在这种类型的显示器中，一半像素包含反射电极，而其余像素则包含透明

电极。

本实施例可以随意地与实施例 1 至 8 进行结合。

[实施例 11]

本实施例结合图 27A 至 27C，对制作本发明的液晶显示器的示例进行说明。

图 27A 是一种液晶显示器的俯视图，这种液晶显示器的液晶密封在 TFT 衬底和其相对衬底之间。图 27B 是沿图 27A 的线条 A-A' 的剖视图。图 27C 是沿图 27A 的线条 B-B' 的剖视图。

提供密封件 4009，使其包围像素部分 4002、源信号线驱动电路 4003、第一和第二栅信号线驱动电路 4004a 和 4004b，它们均在 TFT 衬底 4001 上形成。相对衬底 4008 位于像素部分 4002、源信号线驱动电路 4003、第一和第二栅信号线驱动电路 4004a 和 4004b 上。TFT 衬底 4001、密封件 4009 以及相对衬底 4008 所包围的空间填充液晶材料 4210。

在 TFT 衬底 4001 上形成的像素部分 4002、源信号线驱动电路 4003、第一和第二栅信号线驱动电路 4004a 和 4004b 均包含许多 TFT。图 27B 说明驱动 TFT 4201 和像素 TFT 4202，作为这些 TFT 的代表。驱动 TFT（图中所示为一个 n 沟道 TFT 和一个 p 沟道 TFT）4201 在基底薄膜 4010 上形成，并且包含在源信号线驱动电路 4003 中。像素 TFT（控制施加于像素电极上的电压的 TFT）4202 包含在像素部分 4002 中。

在本实施例中，通过已知方法所形成的 p 沟道 TFT 和 n 沟道 TFT 被用于驱动 TFT 4201，通过已知方法所形成的 p 沟道 TFT 被用于像素 TFT 4202。像素部分 4002 配有存储电容器（未示出），该存储电容器与像素 TFT 4202 的栅电极电气连接。

在驱动 TFT 4201 和像素 TFT 4202 上形成层间绝缘薄膜（平面薄膜(planarization film)）4301。在层间绝缘薄膜 4301 上，形成与像素 TFT 4202 的漏极电气连接的像素电极 4203。

在相对衬底 4008 上形成相对电极 4205。尽管在图 27B 中未示出，但适当地提供滤色片和偏振片。对相对电极 4205 施加给定电压。

按照上述方法，形成包括像素电极 4203、液晶 4210 以及相对电极 4205 的液晶元件。

参考符号 4005a 表示引出连线(lead-out wiring lines)，该连线将像素部分 4002、源信号线驱动电路 4003、第一栅信号线驱动电路 4004a 以及第二栅信号线驱动电路 4004b 连接到外部电源。引出连线 4005a 连接在密封件 4009 和 TFT 衬底 4001 之间，通过各向异性的导电薄膜 4300 与 FPC 4006 的 FPC 连线 4301 进行电气连接。

相对衬底 4008 可以由玻璃材料、金属材料(通常为不锈钢材料)、陶瓷材料或塑胶材料(包括塑料薄膜)来形成。可用的塑胶材料的示例包括 FRP(玻璃纤维增强塑料)片、PVF(聚氟乙烯)薄膜、Mylar 薄膜、聚酯薄膜以及丙烯酸树脂薄膜。也可以使用 PVF 薄膜间或 Mylar 薄膜间夹入了铝箔的薄片。

如果来自像素电极的光线传播到覆盖件侧，那么覆盖件必须是透明的。在这种情况下，使用诸如玻璃片、塑料片、聚酯薄膜或丙烯酸薄膜的透明材料。

像素电极 4203 和导电薄膜 4203a 是同时形成的。形成导电薄膜 4203a，以便接触引出连线 4005a 的顶面，如图 27C 所示。

各向异性的导电薄膜 4300 包含导电填料 4300a。通过将 TFT 衬底 4001 和 FPC 4006 进行热压入配合，导电填料 4300a 将 TFT 衬底 4001 上的导电薄膜 4203a 电气连接到 FPC 4006 上的 FPC 连线 4301。

本实施例可以随意地与实施例 1 至 10 进行结合。

#### [实施例 12]

本实施例对一个示例进行说明，该示例中，在透射性液晶显示器中实现本发明的液晶显示器。

设计规则设置为 1  $\mu\text{m}$  规则，像素间距设置为约 100 ppi。像素中的存储电路、D/A 转换器以及其它元件可以放置在源信号线的下

面，从而解决低孔径比的问题。这就能够将本发明除运用于反射性液晶显示器之外，还可以运用于透射性液晶显示器中。

图 30 示意性示出上述结构的透射性液晶显示器中像素的俯视图。

参考符号 3301 表示像素，3302 至 3304 表示存储电路，3305 表示 D/A 转换器，3306 表示像素电极，以及 3307 表示源信号线。图中省略了相对电极、滤色片、存储电容器以及一些其它元件。形成存储电路 3302 至 3304 以及 D/A 转换器 3305，以致与源信号线 3307 重叠。

尽管没有示出，但可以布置存储电路 3302 至 3304 以及 D/A 转换器 3305，以致与栅信号线重叠，而不是将它们放置在源信号线 3307 的下面。

#### [实施例 13]

静态随机存取存储器 (SRAM) 被用于根据本发明实施例 1 至 12 的液晶显示器像素部分的存储电路。但是，存储电路并不限于 SRAM。可以提供动态随机存取存储器 (DRAM) 作为本发明的液晶显示器中像素部分可用的其它存储电路。

尽管在图中没有示出，但可以被用来组成本发明的液晶显示器中像素部分的其它形式的存储电路包括 FeRAM (铁电随机存取存储器)。FeRAM 是非易失存储器，它具有 SRAM 和 DRAM 同样级别的写入速度。FeRAM 包括低写入电压在内的特征可以被用来进一步降低本发明液晶显示器的功耗。闪速存储器也可以被用来组成本发明的存储电路。

本实施例可以随意地与实施例 1 至 12 进行结合。

#### [实施例 14]

采用根据本发明所形成的驱动电路的有源矩阵液晶显示器具有各种各样的用途。在本实施例中，半导体器件实现了一种显示器，这种显示器采用根据本发明所形成的驱动电路。

下面给出可以作为这样的显示器的示例：便携式信息终端（例如电子图书、移动式计算机或移动电话）；摄像机；数字摄像机；个人计算机；电视机和投影机。这些电子设备的示例如图 15 和 16 所示。

图 15A 是一种便携式电话，它包括机身 2601、声音输出部分 2602、声音输入部分 2603、显示部分 2604、操作开关 2605 以及天线 2606。本发明可以运用于显示部分 2604。

图 15B 说明一种摄像机，它包括机身 2611、显示部分 2612、音频输入部分 2613、操作开关 2614、电池 2615 以及图像接收部分 2616 等。本发明可以被运用于显示部分 2612。

图 15C 说明一种移动式计算机或便携式信息终端，它包括机身 2621、摄像区 2622、图像接收区 2623、操作开关 2624 以及显示部分 2625 等。本发明可以运用于显示部分 2625。

图 15D 说明头戴式显示器，它包括机身 2631、显示部分 2632 以及挂臂部分 2633。本发明可以运用于显示部分 2632。

图 15E 说明一种电视机，它包括机身 2641、喇叭 2642、显示部分 2643、输入装置 2644 以及放大装置 2645。本发明可以用于显示部分 2643。

图 15F 说明一种便携式电子图书，它包括机身 2651、显示部分 2652、存储媒体 2653、操作开关 2654 以及天线 2655，并且该便携式电子图书显示记录在小型盘（MD）和 DVD（数字化通用光盘(digital versatile disc)）上的数据以及由天线所记录的数据。本发明可以运用于显示部分 2652。

图 16A 说明一种个人计算机，它包括机身 2201、图像输入部分 2202、显示部分 2203 以及键盘 2204 等。本发明可以被运用于显示部分 2203。

图 16B 说明一种播放器，它采用记录节目的记录媒体（以下称作记录媒体），并且包括机身 2211、显示部分 2212、喇叭部分 2213、



记录媒体 2214 以及操作开关 2215。此播放器采用 DVD（数字化通用光盘）、CD 等作为记录媒体，并且可以被用于音乐欣赏、影片欣赏、游戏以及因特网。本发明可以运用于显示部分 2212。

图 16C 说明一种数字摄像机，它包括机身 2221、显示部分 2222、取景器部分 2223、操作开关 2224 以及图像接收区（图中未示出）。本发明可以运用于显示部分 2222。

图 16D 说明一种单眼头戴式显示器，它包括主体 2231 和固定带部分 2232。本发明可以运用于显示部分 2231。

#### [实施例 15]

本实施例说明根据本发明的便携式信息终端的外观。图 31 所示的是具有本发明的结构的便携式信息终端。在图 31 中，2701 表示显示面板，2702 表示操作面板。显示面板 2701 在连接装置 2703 处与操作面板 2702 相连接。设置了显示面板 2701 的显示装置 2704 的面板和设置了操作面板 2702 的操作键 2706 的面板在连接装置 2703 处形成  $\theta$  角。 $\theta$  角是可以任意改变的。

图 31 所示的便携式信息终端具有电话功能，并且显示面板 2701 配置了音频输出装置 2705，使声音从音频输出装置 2705 输出。本发明的液晶显示装置被用于显示装置 2704。

显示装置 2704 的长宽比可以任意设置，例如 16: 9 或者 4: 3。显示装置 2704 的理想尺寸大约是对角线为 1 至 4.5 英寸。

操作面板 2702 除配置了操作键 2706 之外，还配置了电源开关 2707 和音频输入装置 2708。电源开关 2707 与图 31 中的操作键 2706 分开来提供。但是，电源开关 2707 可以是操作键 2706 的其中之一。声音从音频输入装置 2708 输入。

在图 31 中，显示面板 2701 包含音频输出装置 2705，而操作面板 2702 包含音频输入装置 2708。但本发明并不限于这种布置，显示面板 2701 可以包含音频输入装置 2708，而操作面板 2702 包含音频输出装置 2705。另外，音频输出装置 2705 和音频输入装置 2708 均

可以在显示面板 2701 上来提供, 或者音频输出装置 2705 和音频输入装置 2708 可以同时也在操作面板 2702 上提供。

图 32 说明一种情况, 在这种情况下, 用食指来操作图 31 所示的便携式信息终端的操作键 2706。另一方面, 图 33 说明一种情况, 在这种情况下, 用大拇指来操作图 31 所示的便携式信息终端的操作键 2706。操作键 2706 可以在操作面板 2702 的一个侧面上提供。终端的操作只需要用一只(惯用的)手的食指或大拇指。

#### [实施例 16]

本实施例参照图 28A 至 29B 说明运用本发明的便携式信息装置的电子设备。

个人计算机可以作为本发明的便携式信息装置的一个示例。图 28A 示出一种个人计算机, 它包括机身 2801、图像输入装置 2802、显示装置 2803 以及键盘 2804 等。通过采用各个像素均包含存储电路的液晶显示器来作为显示装置 2803, 可以降低个人计算机的功耗。

导航系统可以作为本发明的便携式信息装置的一个示例。图 28B 示出一种导航系统, 它包括机身 2811、显示装置 2812、喇叭装置 2813、存储媒体 2814 以及操作开关 2815 等。通过采用各个像素均包含存储电路的液晶显示器来作为显示装置 2812, 可以降低导航系统的功耗。

电子图书可以作为本发明的便携式信息装置的一个示例。图 28C 示出一种电子图书, 它包括主体 2851、显示装置 2852、存储媒体 2853、操作开关 2854 以及天线 2855 等。电子图书显示记录在小型盘(MD)和 DVD(数字化通用光盘)上的数据以及通过天线接收的数据。通过采用各个像素均包含存储电路的液晶显示器来作为显示装置 2852, 可以降低电子图书的功耗。

蜂窝式电话可以作为本发明的便携式信息装置的一个示例。图 29A 示出一种蜂窝式电话, 它包括显示面板 2901、操作面板 2902、连接装置 2903、显示装置 2904、音频输出装置 2905、操作开关 2906、

电源开关 2907、音频输入装置 2908、天线 2909、CCD 光接收装置 2910 以及外部输入端口 2911 等。通过采用各个像素均包含存储电路的液晶显示器来作为显示装置 2904，可以降低蜂窝式电话的功耗。

PDA 可以作为本发明的便携式信息装置的一个示例。图 29B 示出一种 PDA，它包括显示装置/笔触式书写板 3004、操作开关 3006、电源开关 3007、外部输入端口 3011、输入笔 3012 等。通过采用各个像素均包含存储电路的液晶显示器来作为显示装置 3004，可以降低 PDA 的功耗。

#### [实施例 17]

本实施例说明一种情况，在这种情况下，DAC 控制器（未示出）被用于将保持在各个像素的存储电路中并被输入到 D/A 转换器中的信号转换成在像素结构与图 20 相同的液晶显示器中的相应的模拟信号。下面将参照图 37 进行说明。

在本实施例中，将保持在各个像素的存储电路中并被输入到 D/A 转换器中的信号转换成相应的模拟信号并将模拟信号从 D/A 转换器中输出的操作称作存储电路读出操作。

在图 37 中，像素包含写 TFT 108 至 110、存储电路 105 至 107、源信号线 101、写栅信号线 102 至 104、D/A 转换器 400、液晶元件 LC 以及存储电容器 Cs。

写 TFT 108 至 110 其中的每一个均包含源区和漏区，其中一个区连接到源信号线 110，另一个区则连接到其相关存储电路的输入（108 连接到 105，109 连接到 106，110 连接到 107）。写 TFT 108 包含连接到栅信号线 102 的栅电极，TFT 109 包含连接到线 103 的栅电极，以及 TFT 110 包含连接到线 104 的栅电极。存储电路 105 至 107 的输出分别连接到 D/A 转换器 400 的输入 In1 至 In3。D/A 转换器 400 的输出 OUT 连接到液晶元件 LC 以及存储电容器 Cs 的电极之一。

D/A 转换器 400 包括 NAND 电路 441 至 443、反相器 444 至 446 以及 461、开关 447a 至 449a、开关 447b 至 449b、开关 460、电容器

C1 至 C3、复位信号线 452、低电压侧灰度级电源线 453、高电压侧灰度级电源线 454 以及中间电压侧灰度级电源线 455。

一直到在存储电路 105 至 107 中存储数字信号的操作与实施例模式和实施例 1 中的操作相同。因此便不再对它们进行说明。

现将说明 D/A 转换器 400 的操作。

信号 RES 被输入到复位信号线 452，以便接通开关 460。连接到 OUT 端一侧的电容器 C1 至 C3 的电位固定为中间电压侧灰度级电源线 455 的电位  $V_M$ 。高电压侧灰度级电源线 453 的电位设置为等于低电压侧灰度级电源线 453 的电位  $V_L$  的电位。如果数字信号在这时输入到 In1 至 In3，则信号不会被写入电容器 C1 至 C3。

此后，复位信号线 452 的信号 RES 改变，开关 460 断开，从而解除了 OUT 端侧上的电容器 C1 至 C3 电位的固定电位。随后，高电压侧灰度级电源线 454 的电位改变为电位  $V_H$ ，该电位不同于低电压侧灰度级电源线 453 的电位  $V_L$ 。这时，NAND 电路 441 至 443 的输出根据输入到端子 In1 至 In3 的信号来改变。NAND 电路输出的变化使开关 447a 和 447b 的其中之一接通，也使开关 448a 和 448b 的其中之一、以及开关 449a 和 449b 的其中之一接通。然后，高电压侧灰度级电源线的电位  $V_H$  或低电压侧灰度级电源线的电位  $V_L$  施加给电容器 C1 至 C3 的电极。

电容器 C1 至 C3 的电容量根据位 (bit) 来设置。例如，C1: C2: C3 为 1: 2: 4。

施加给电容器 C1 至 C3 的电压改变 OUT 端侧电容器 C1 至 C3 的电位，以便改变输出的电位。换句话说，对应于 In1 至 In3 的输入数字信号的模拟信号从 OUT 端输出。

DAC 控制器控制输入到复位信号线 452 的信号 RES、高电压侧灰度级电源线 454 的电位等，从而根据输入的数字信号来控制从 D/A 转换器 400 输出的模拟信号。

一旦数字信号被写入像素的存储电路，上述操作即采用 DAC 控

制器来重复进行，以便反复读出保持在存储电路中的数字信号。这样就可以显示静止图像。

源信号线驱动电路和栅信号线驱动电路可以在显示静止图像的过程中终止其操作。

尽管图 37 作为示例说明的是包含三个存储电路的像素，但本发明不限于此。概括起来，本实施例可以运用于各个像素均包含  $n$  个 ( $n$  是等于或大于 2 的自然数) 存储电路的液晶显示器。

所使用的 DAC 控制器可以是已知结构的电路。

#### [实施例 18]

本实施例参照图 36 说明根据本发明的像素的结构示例。

在图 36 中，与图 1 相同的元件均用同样的参考符号来表示，并且不再对它们进行说明。

在图 36 中，存储电路 105 至 107 的输出分别被发送到读出 TFT 121 至 123，然后再输入到 D/A 111。读出 TFT 121 至 123 的栅电极连接到读出栅信号线 124。

在如图 36 所示结构的像素中，将信号写入存储电路 105 至 107 的操作与实施例模式和实施例 1 的相同。因此省略了对该操作的说明。

如果要显示静止图像，一旦数字信号被存储在存储电路 105 至 107 中，读 TFT 121 至 123 则通过将信号输入到读出栅信号线 124 来接通。这使保持在存储电路 105 至 107 中的数字信号被输入到 D/A 111。在各个像素均象本实施例中一样包含读出 TFT 的情况下，将保持在存储电路 105 至 107 中的数字信号输入到 D/A 111 的操作在此被称作存储电路信号读操作。

读出 TFT 121 至 123 被接通和断开，以便重复读操作，由此显示静止图像。

通过选择读出栅信号线可以实现读操作。读出栅信号线 124 可以由读出栅信号线驱动电路来驱动。

该读出栅信号线驱动电路可以是任何已知的栅信号线驱动电路。

尽管图 36 作为示例说明的是包含三个存储电路的像素，但本发明不限于此。概括起来，本实施例可以运用于各个像素均包含  $n$  个（ $n$  是等于或大于 2 的自然数）存储电路的液晶显示器。

[实施例 19]

本实施例参照图 38 说明根据本发明的液晶显示器中像素的结构。

在图 38 中，与图 1 相同的元件均用同样的参考符号来表示，并且不再对它们进行说明。

各个像素包含存储电路 141a 至 143a 以及存储电路 141b 至 143b。选择开关 151 选择写 TFT 108 对存储电路 141a 或对存储电路 141b 的连接。选择开关 152 选择写 TFT 109 对存储电路 142a 或对存储电路 142b 的连接。选择开关 153 选择写 TFT 110 对存储电路 143a 或对存储电路 143b 的连接。

选择开关 154 选择 D/A 111 对存储电路 141a 或对存储电路 141b 的连接。选择开关 155 选择 D/A 111 对存储电路 142a 或对存储电路 142b 的连接。选择开关 156 选择 D/A 111 对存储电路 143a 或对存储电路 143b 的连接。

采用选择开关 151 至 153 和选择开关 154 至 156，可以确定数字信号是否存储在存储电路 141a 至 143a 中或数字信号是否存储在存储器 141b 至 143b 中。这些开关还被用来选择是将数字信号从存储电路 141a 至 143a 输入到 D/A 111，还是将数字信号从存储电路 141b 至 143b 输入到 D/A 111。

在各个像素中，将数字信号输入到所选存储电路的操作以及读出存储在所选存储电路中的数字信号的操作与实施例模式和实施例 1 中的相同。因而在此不对这些操作进行说明。

每个像素使用存储电路 141a 至 143a 来存储对应于一帧周期的 3

位数字信号，并使用存储电路 141b 至 143b 来存储对应于不同于上述一个帧周期的另一帧周期的 3 位数字信号。

图 38 所示的存储电路存储对应于两个帧周期的 3 位数字信号，但本实施例并不限于此。概括起来，本实施例可以运用于各个像素均存储  $n$  ( $n$  是等于或大于 2 的自然数) 位对应于  $m$  ( $m$  是等于或大于 2 的自然数) 帧的数字信号的液晶显示器。

布置在每个像素中的多个存储电路被用来存储数字信号，以便在显示静止图像期间，存储在存储电路中的数字信号可以被重复地用于每一个新帧。这样，当静止图像将被连续地显示时，源信号线驱动电路可以终止其操作。因此，本发明对液晶显示器整体功耗降低具有极大的作用。

视频信号处理电路和用于处理输入到放置于便携式信息装置中的液晶显示器的信号的其它电路也可以在静止图像被连续地显示时终止其操作。因此，本发明对便携式信息装置功耗的降低有极大的作用。

图 1

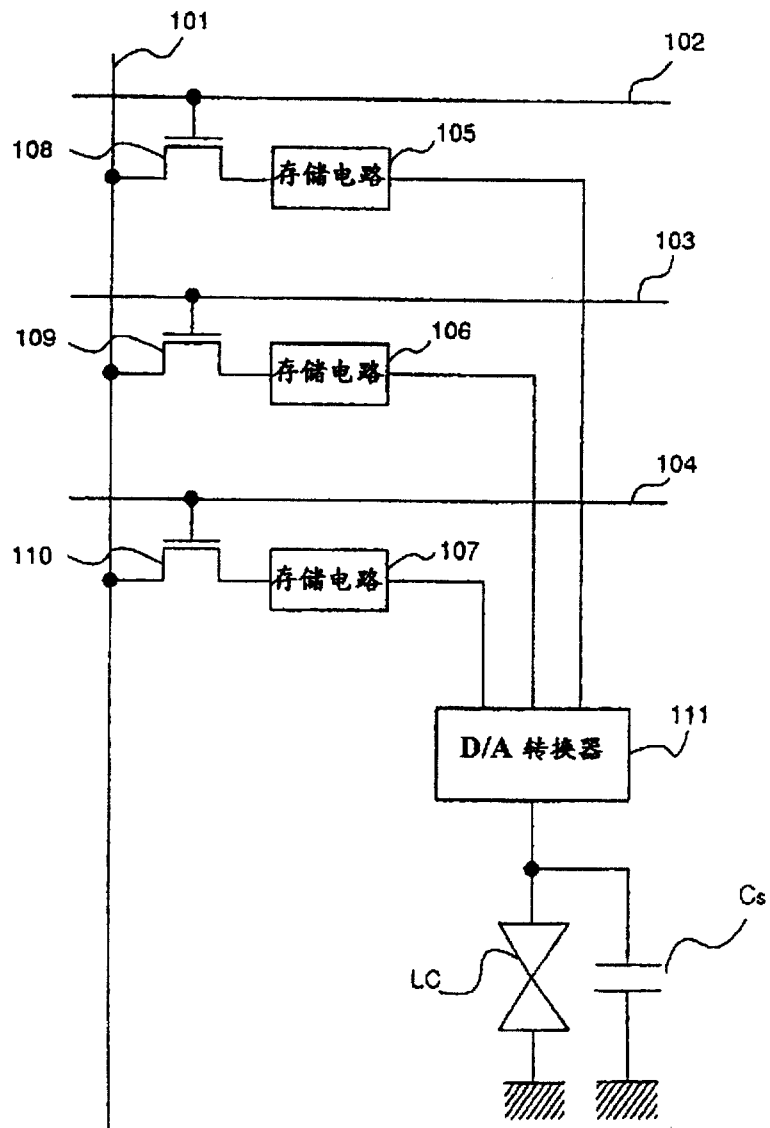




图 2

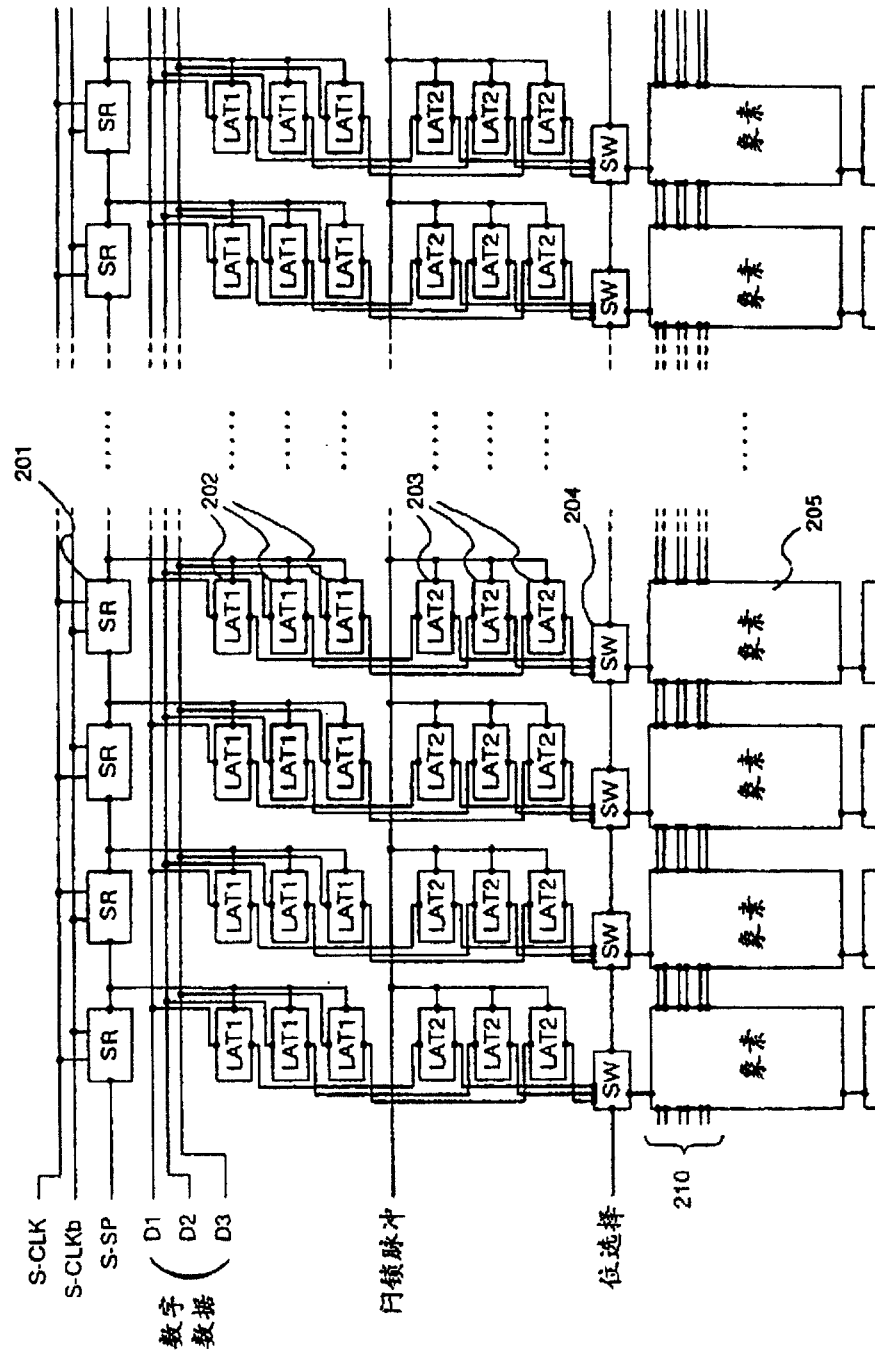


图 3A

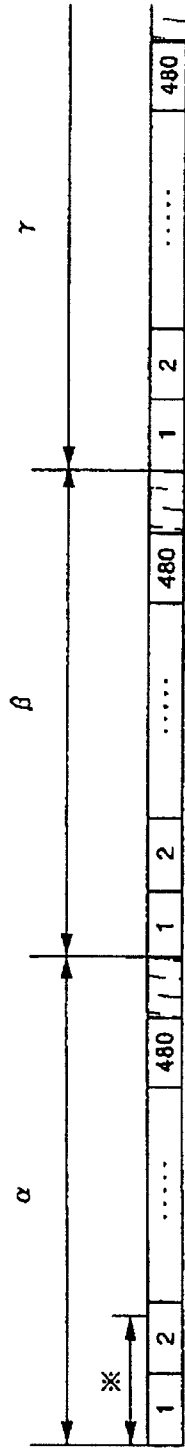


图 3B

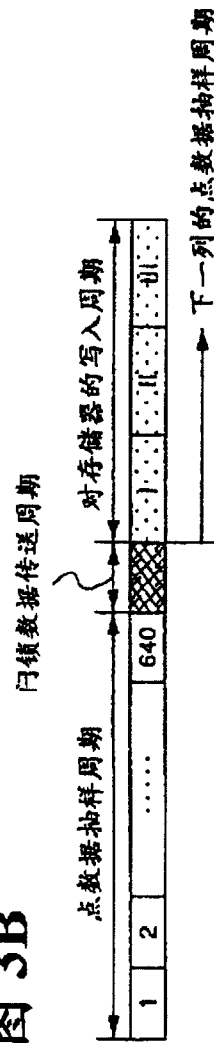


图 4

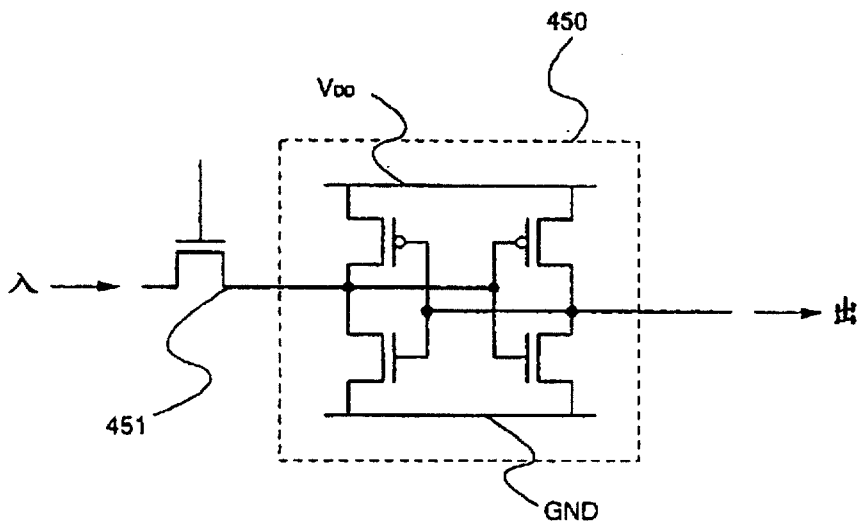


图5

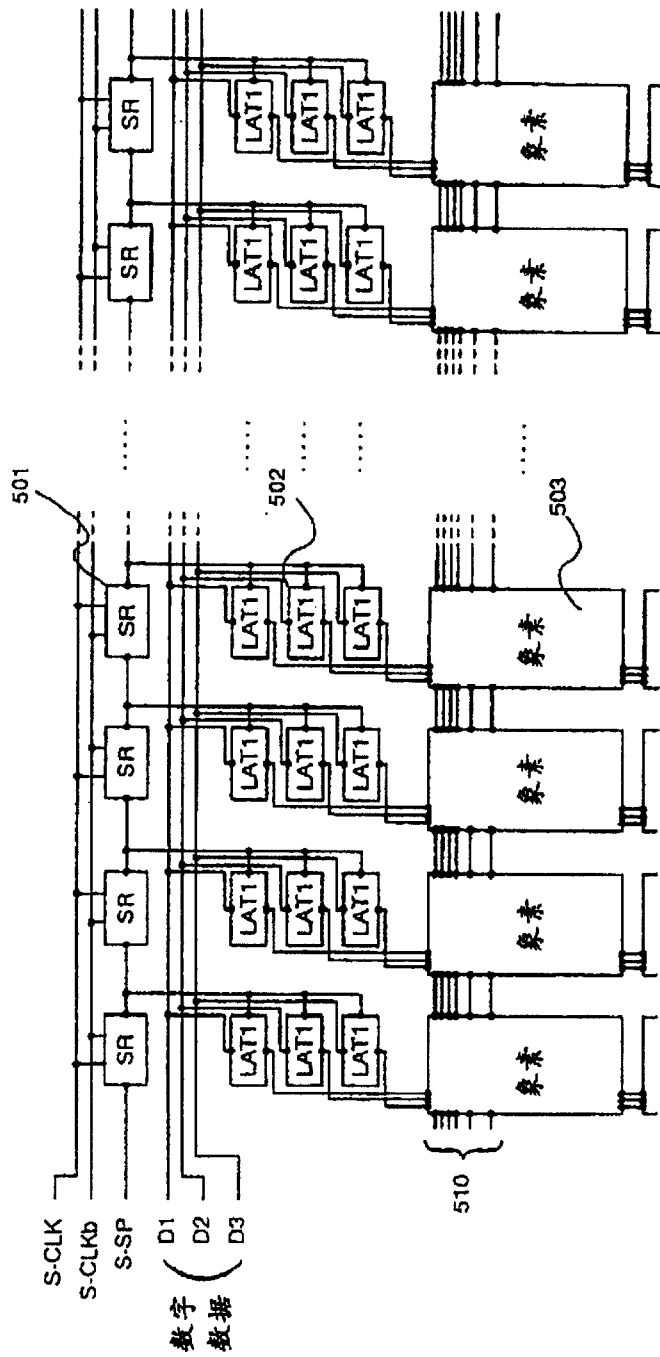


图 6

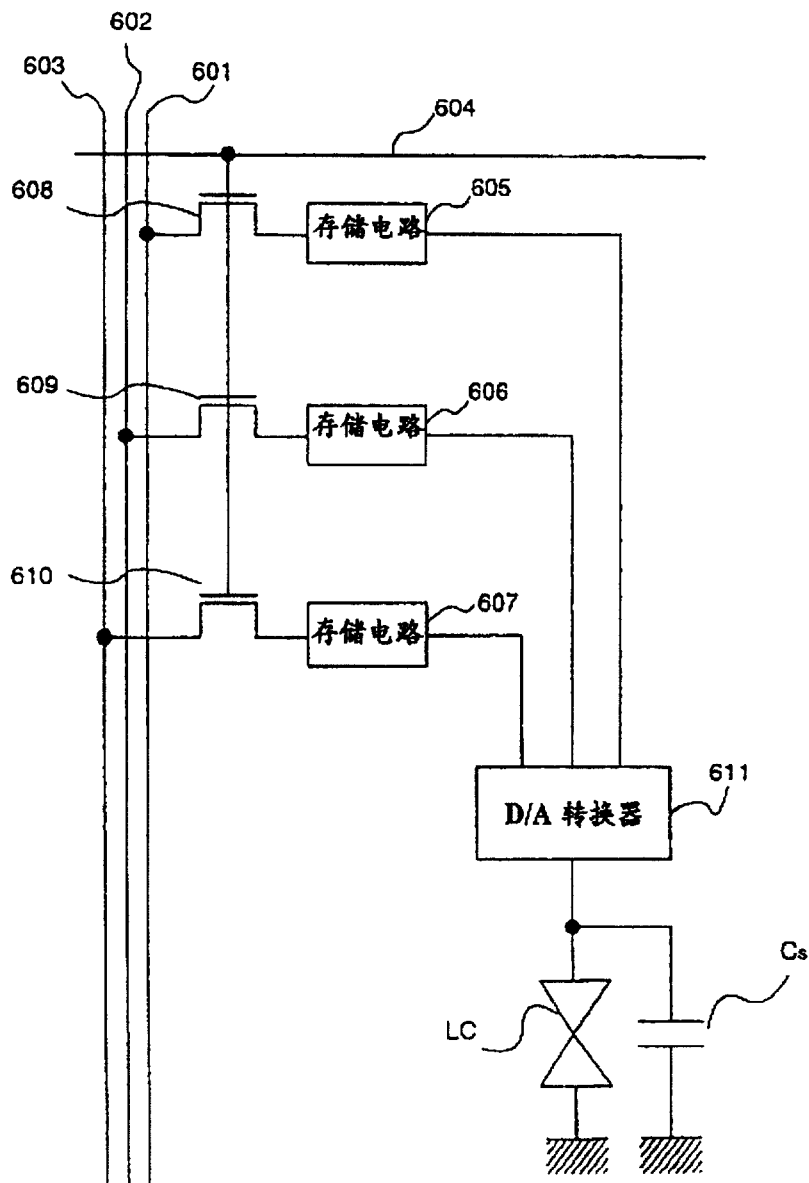


图 7A

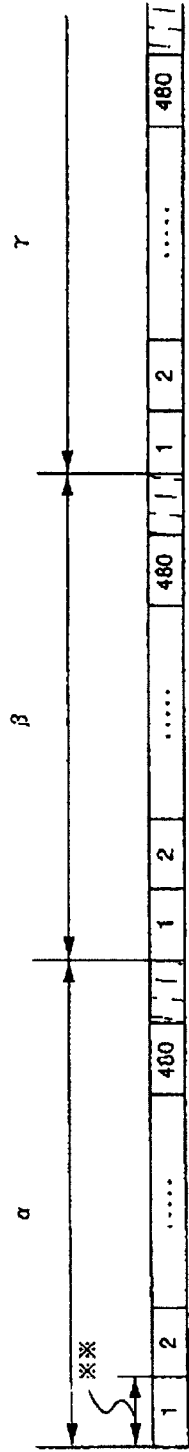


图 7B

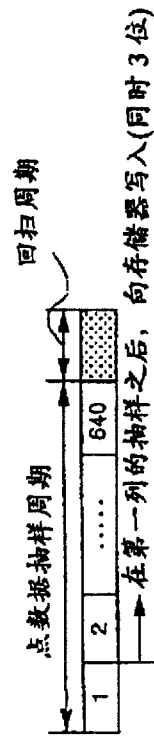


图 8

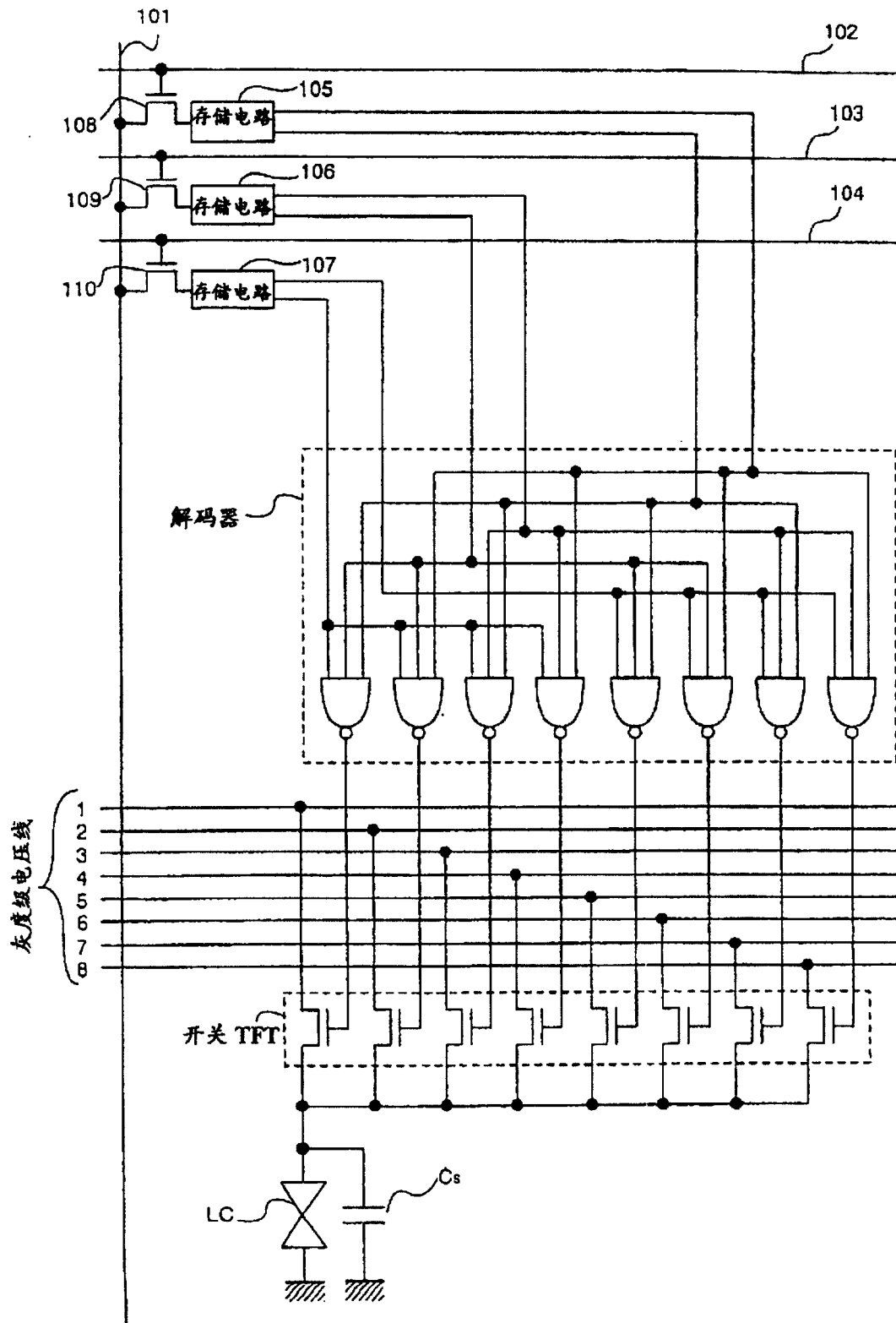


图 9

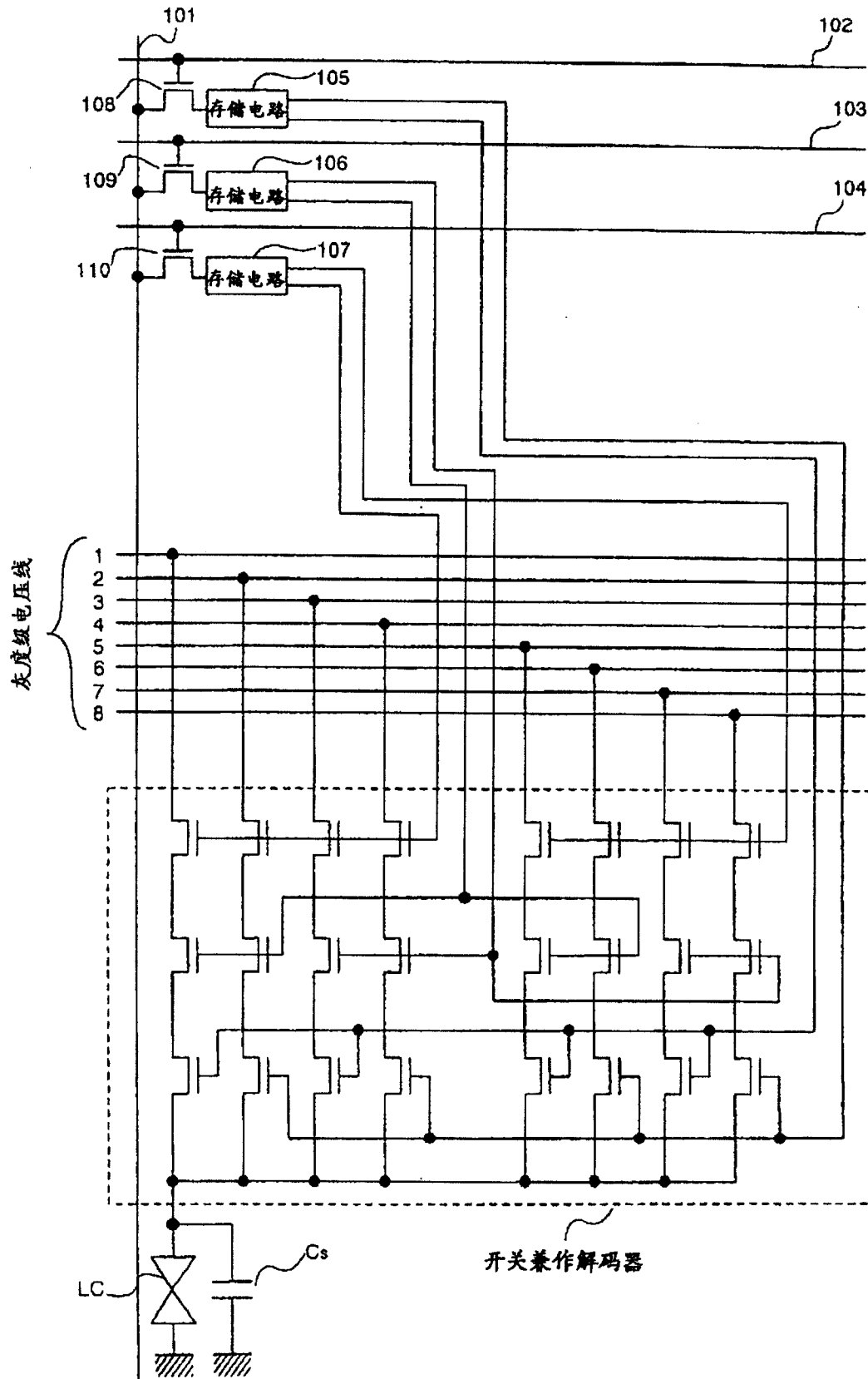




图 10A

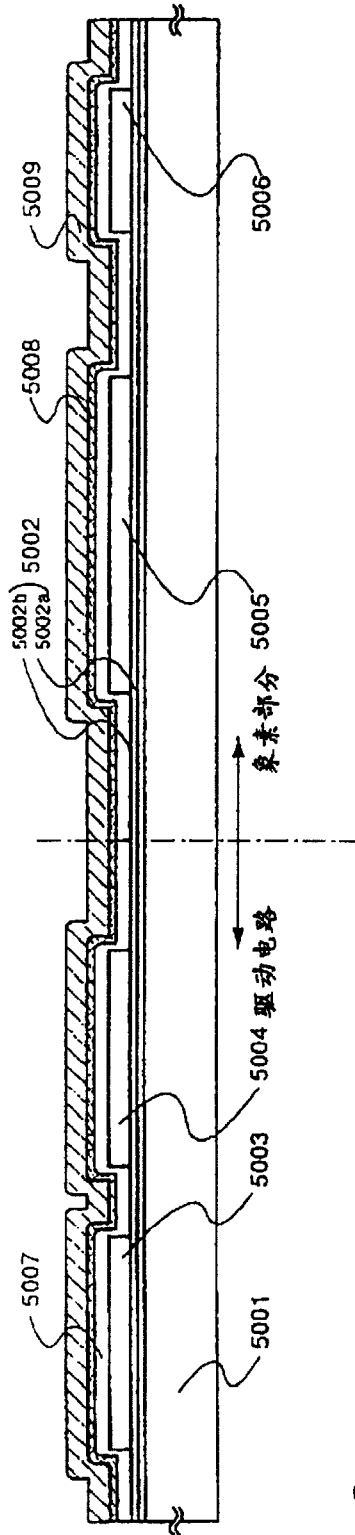


图 10B

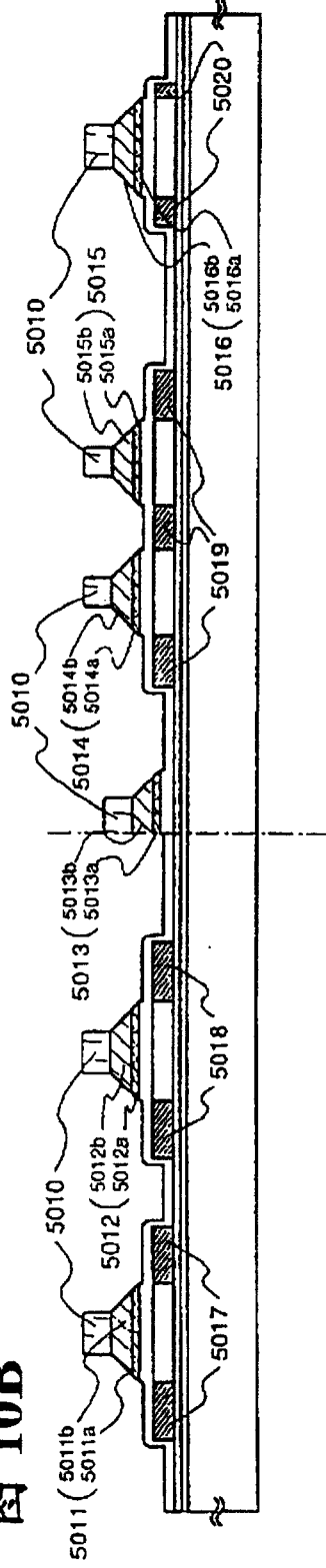
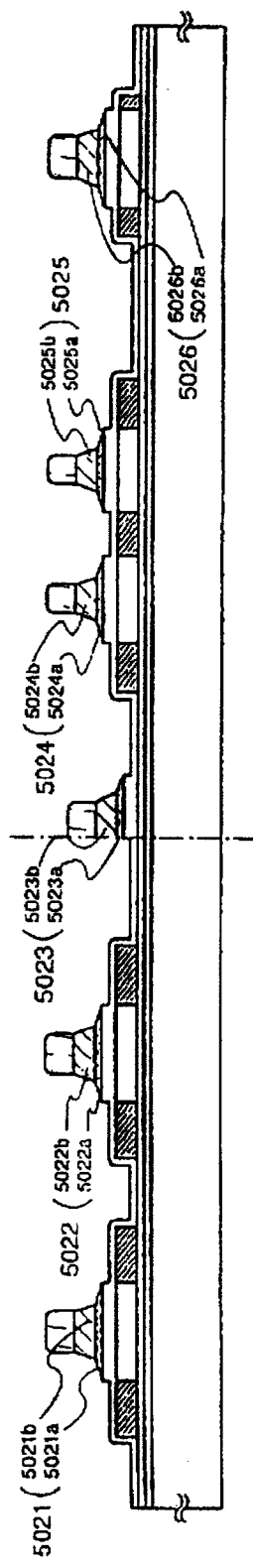


图 10C



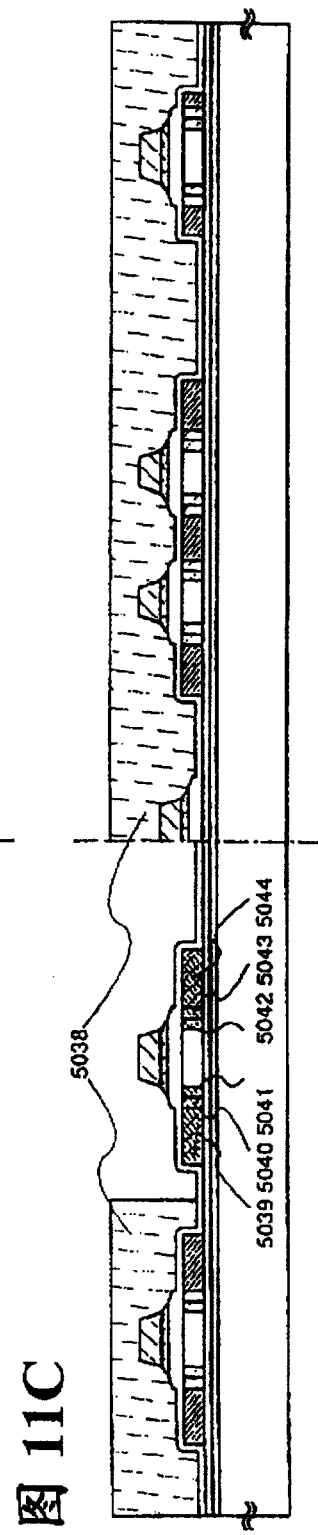
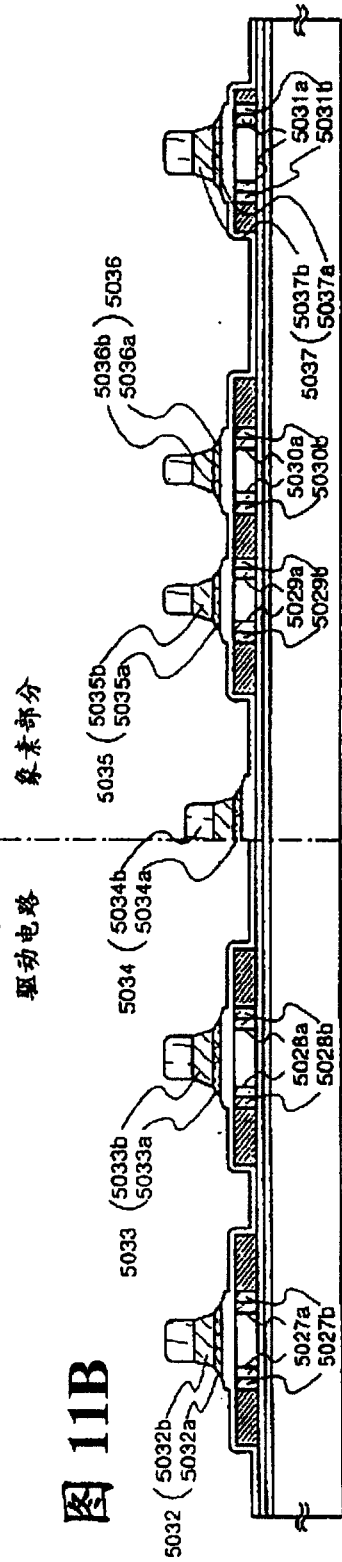
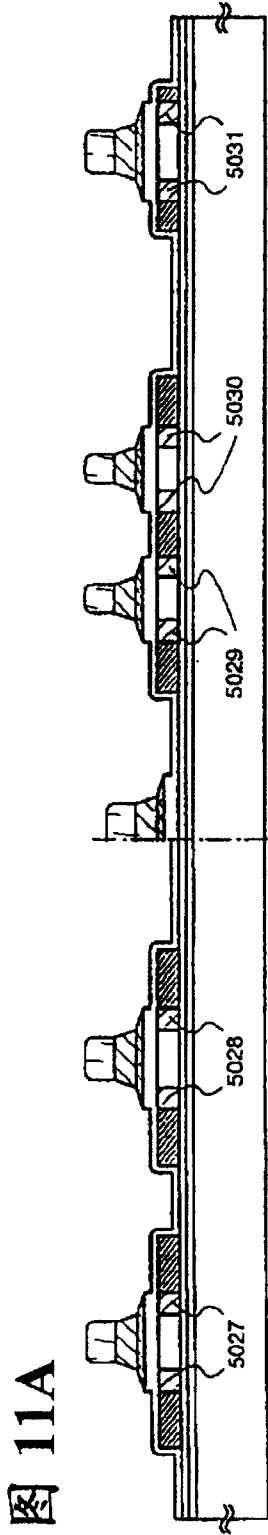


图 12A

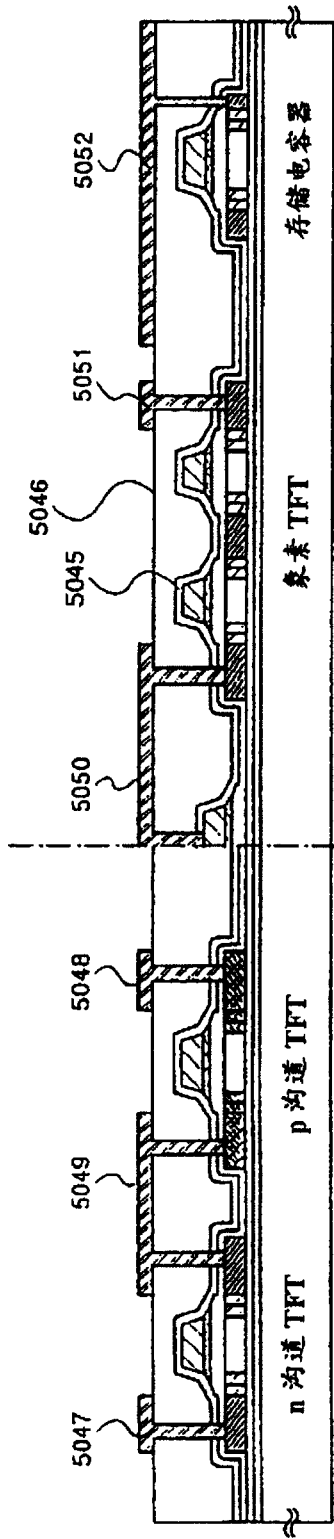


图 12B

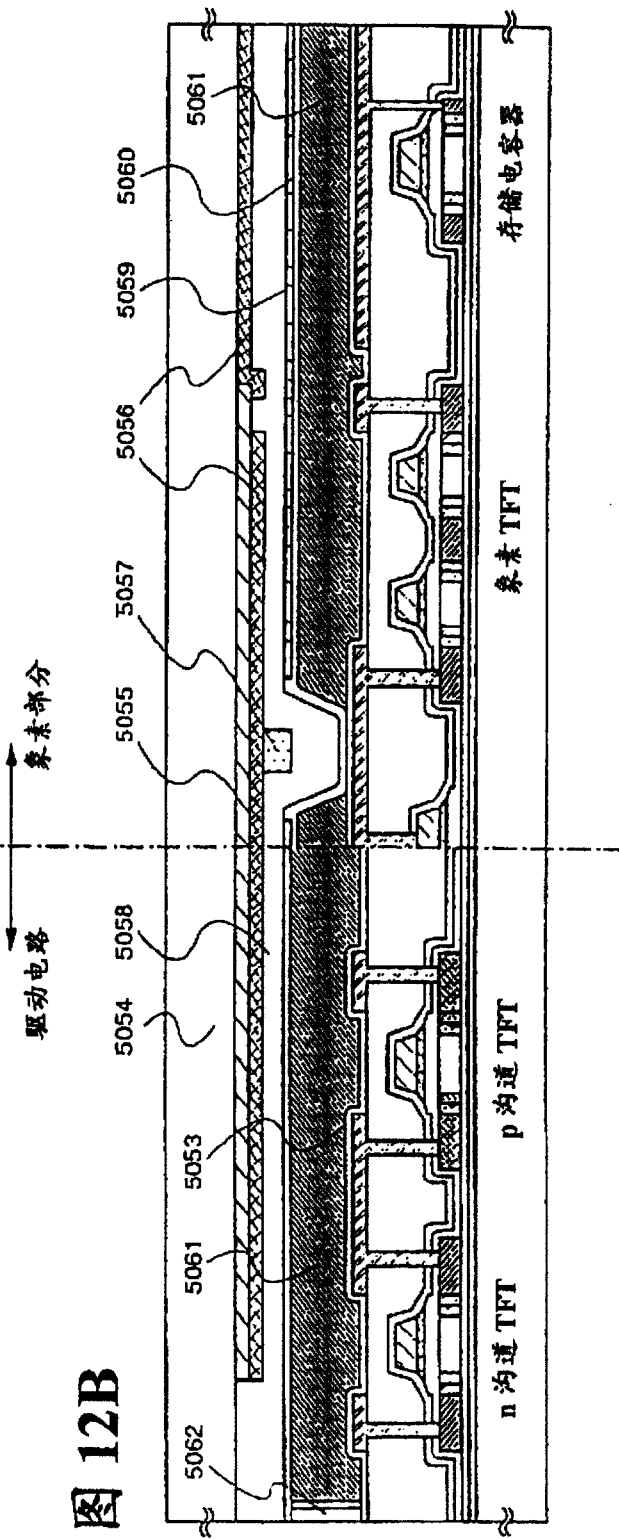


图 13

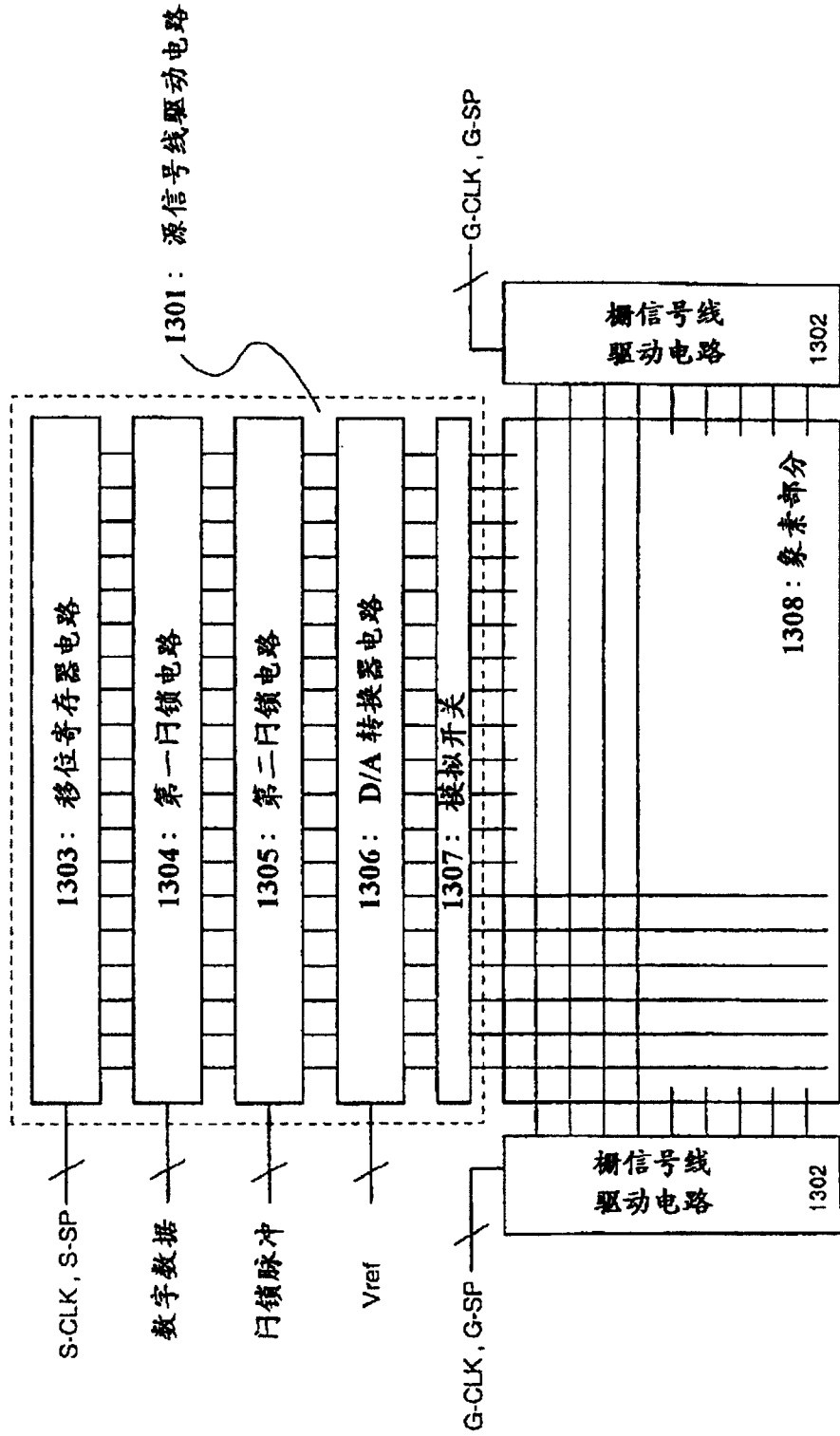
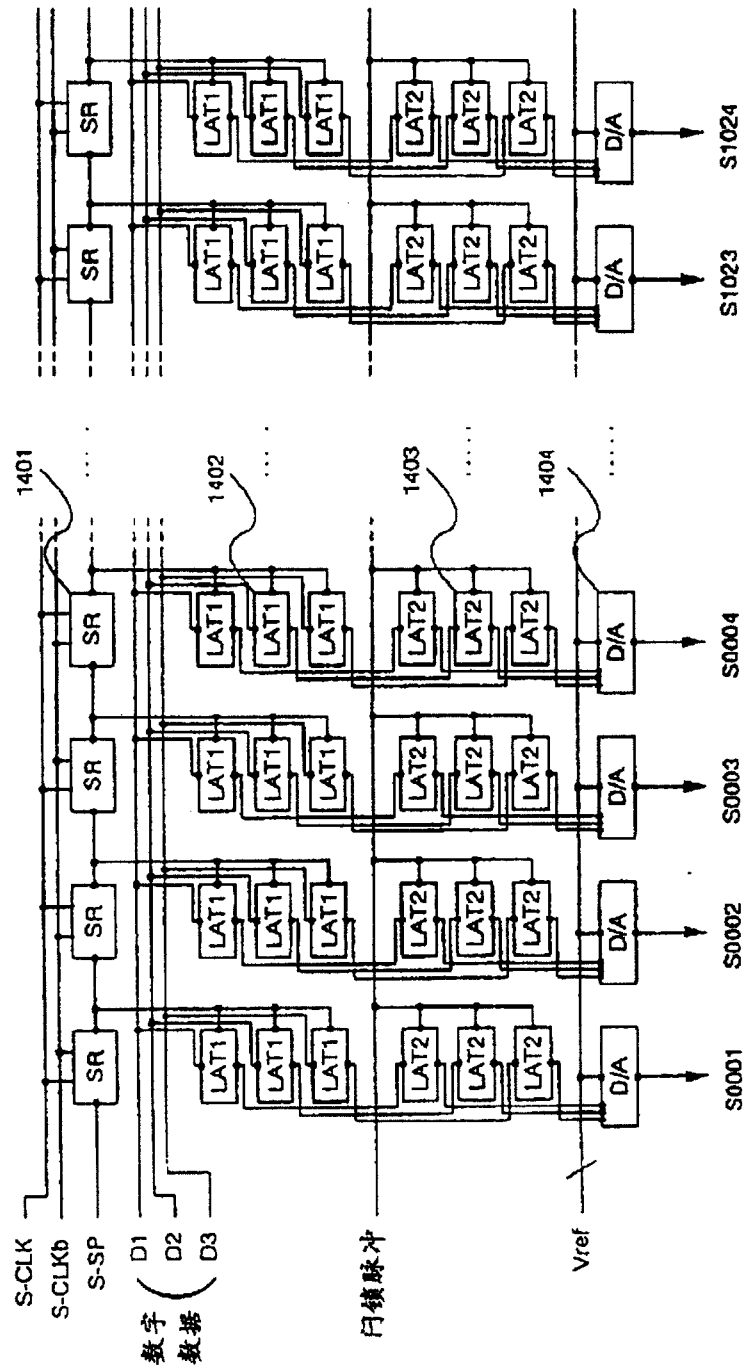


图 14



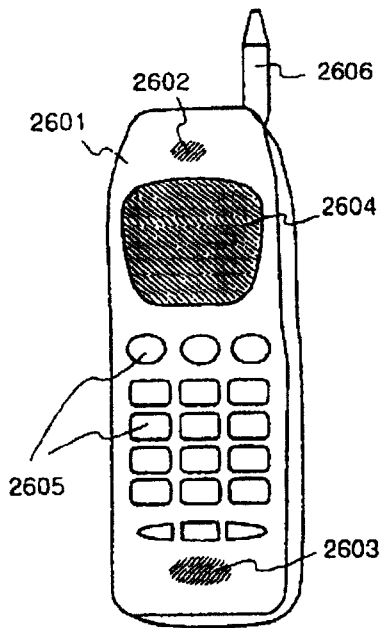


图 15A

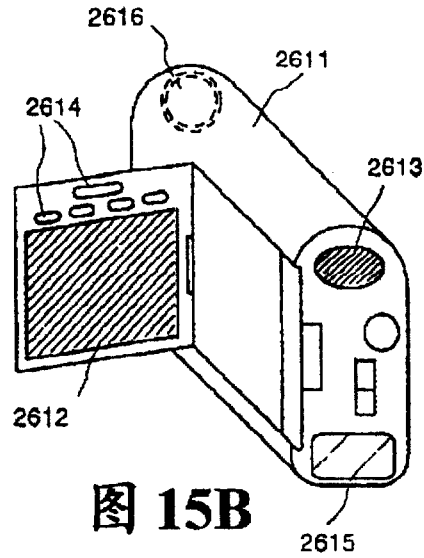


图 15B

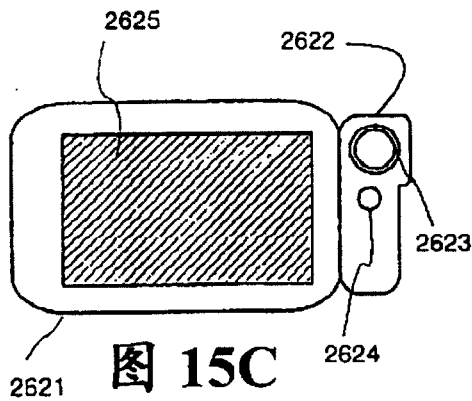


图 15C

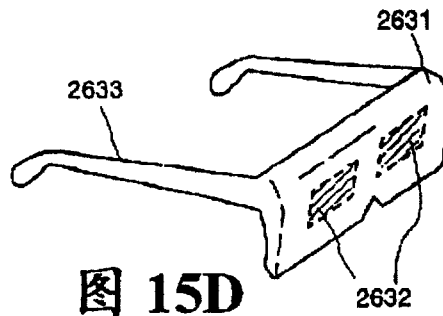


图 15D

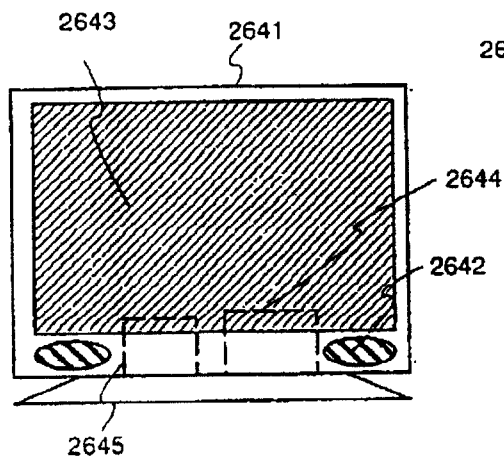


图 15E

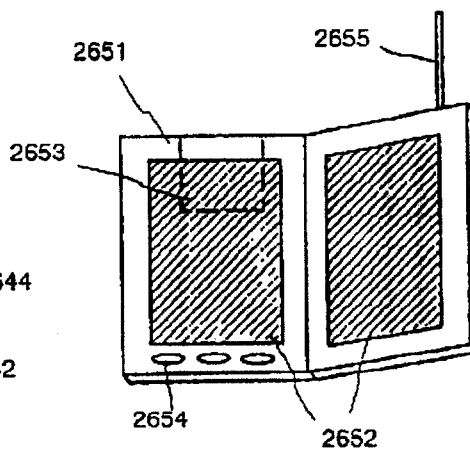


图 15F

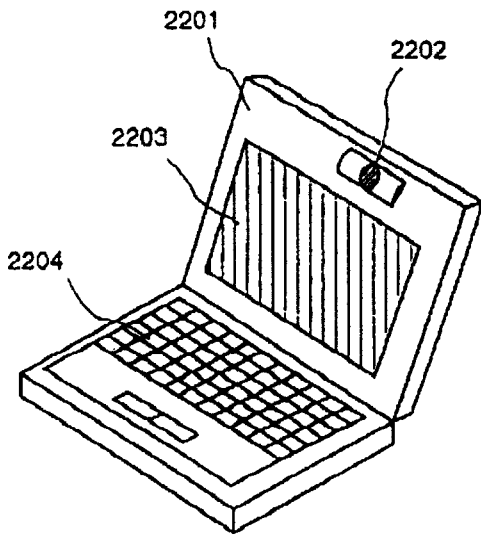


图 16A

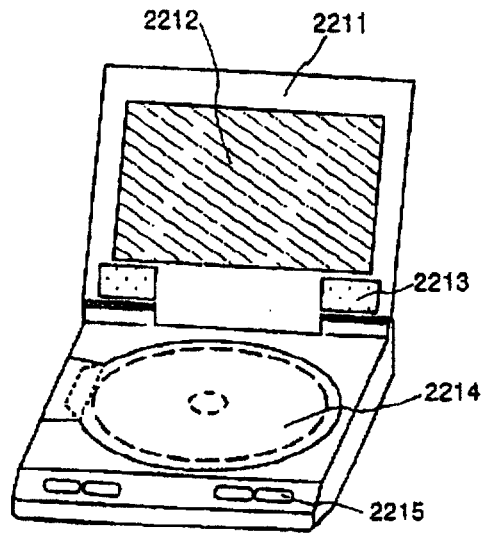


图 16B

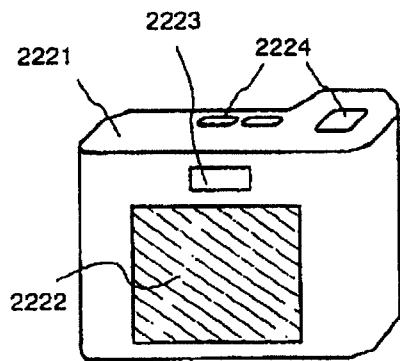


图 16C

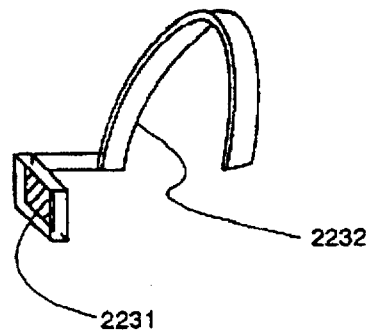


图 16D

图 17

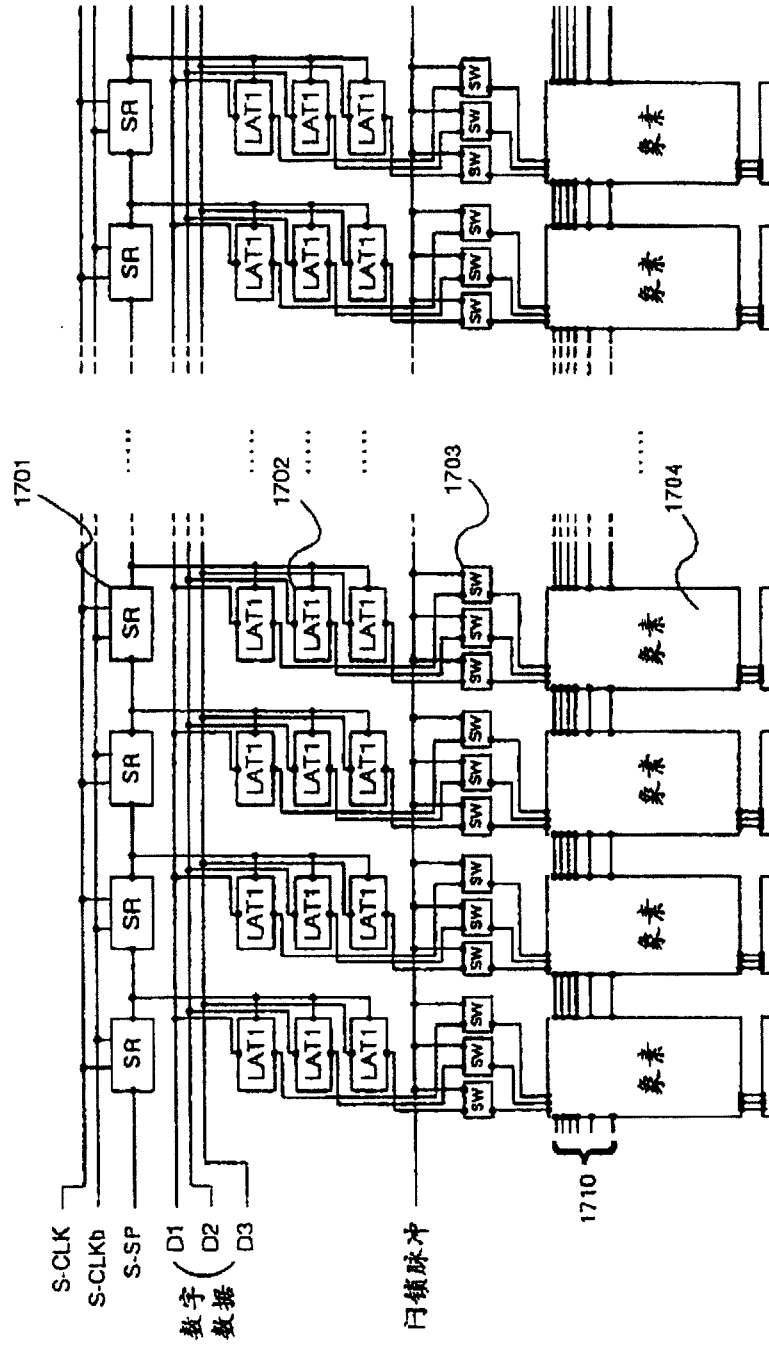




图 18A

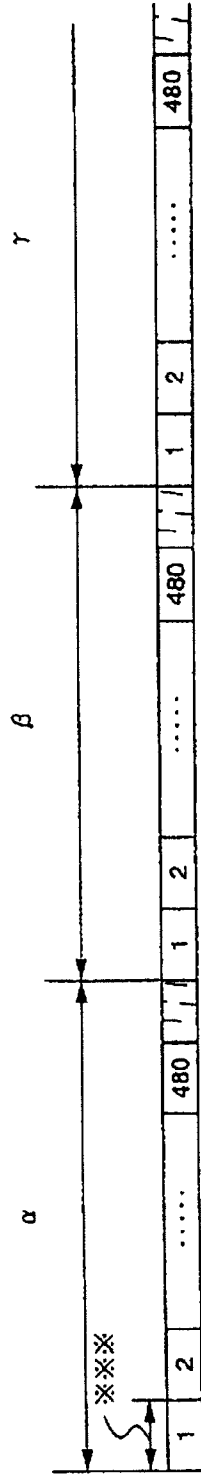


图 18B

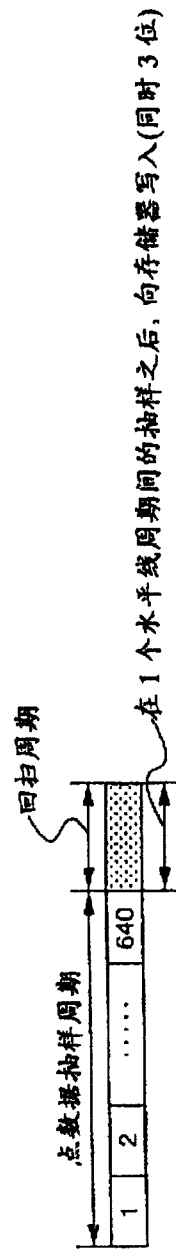


图 19A

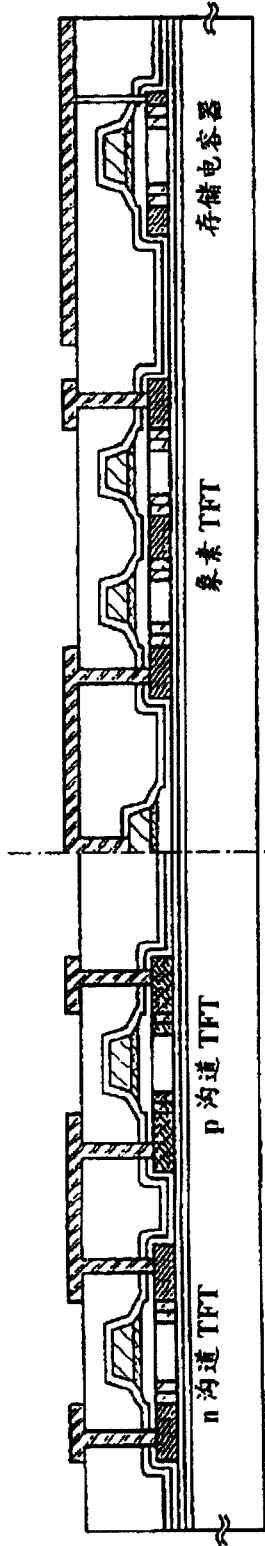


图 19B

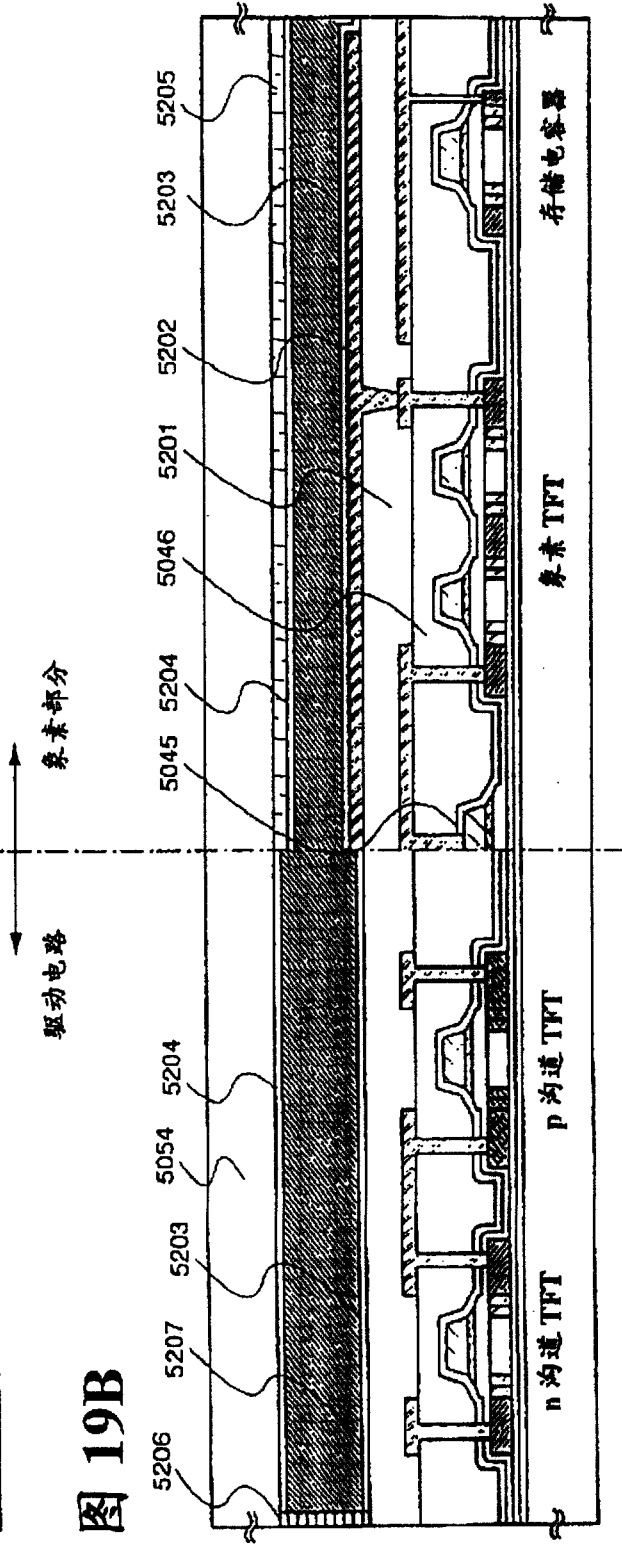


图 20

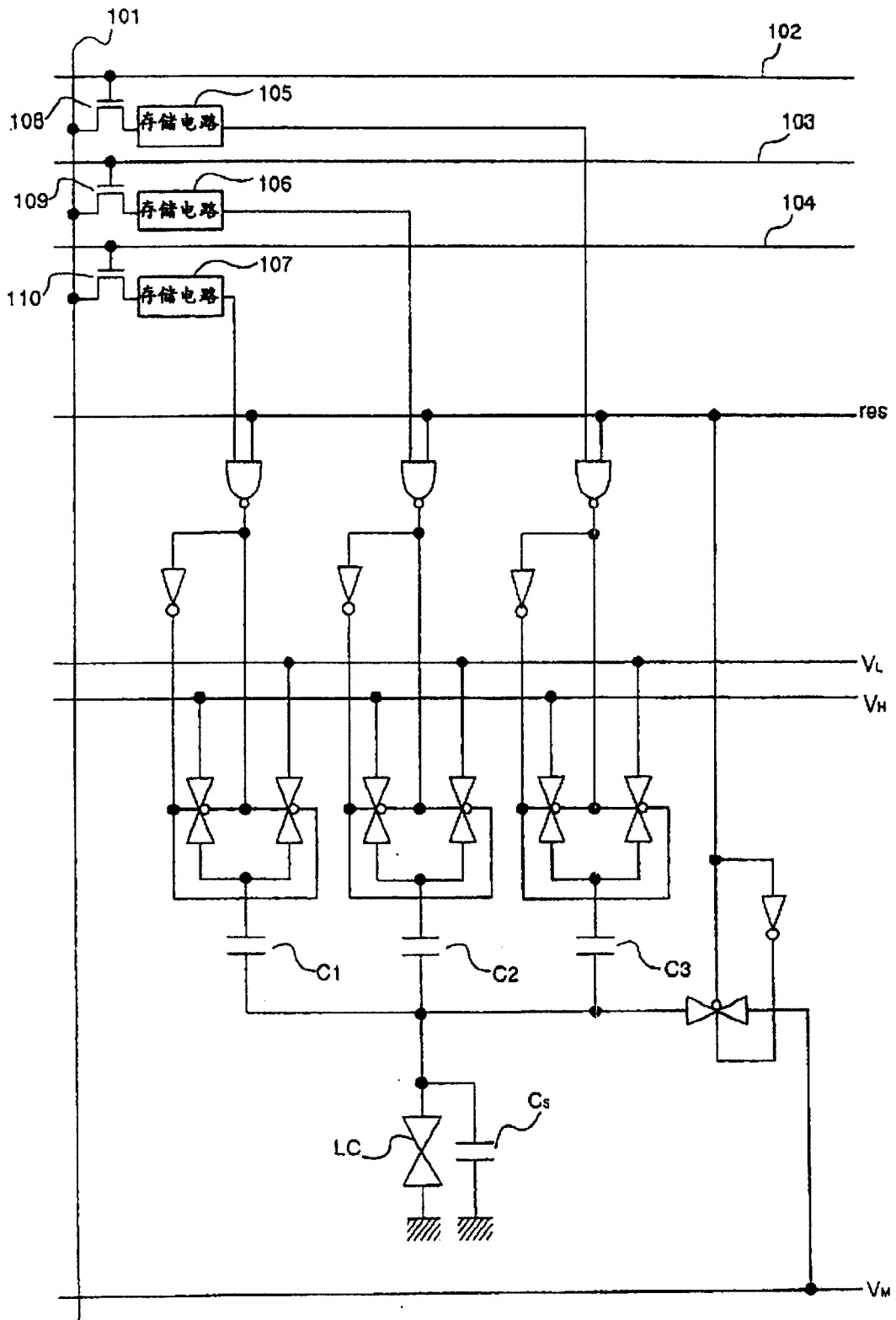


图 21

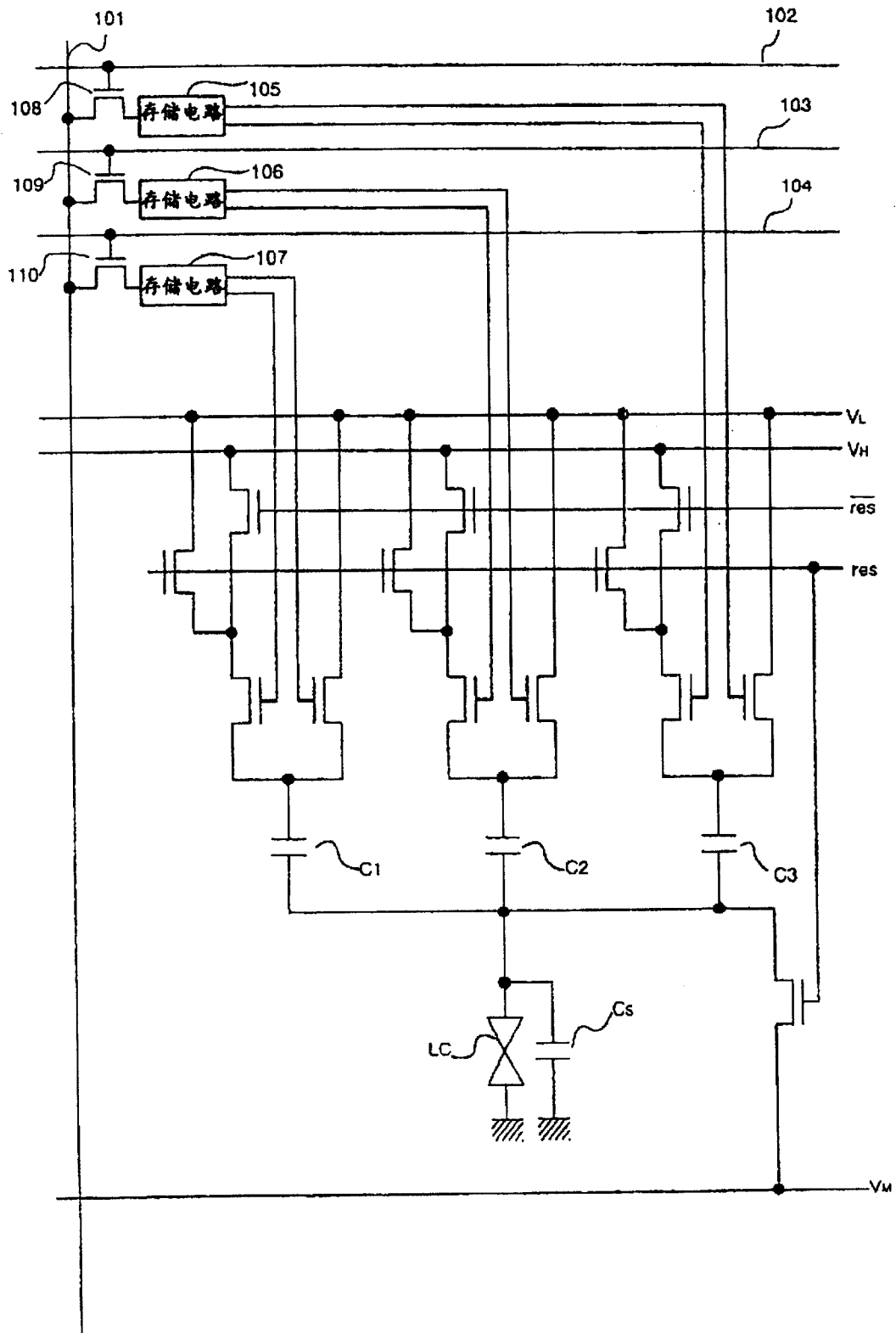


图 22

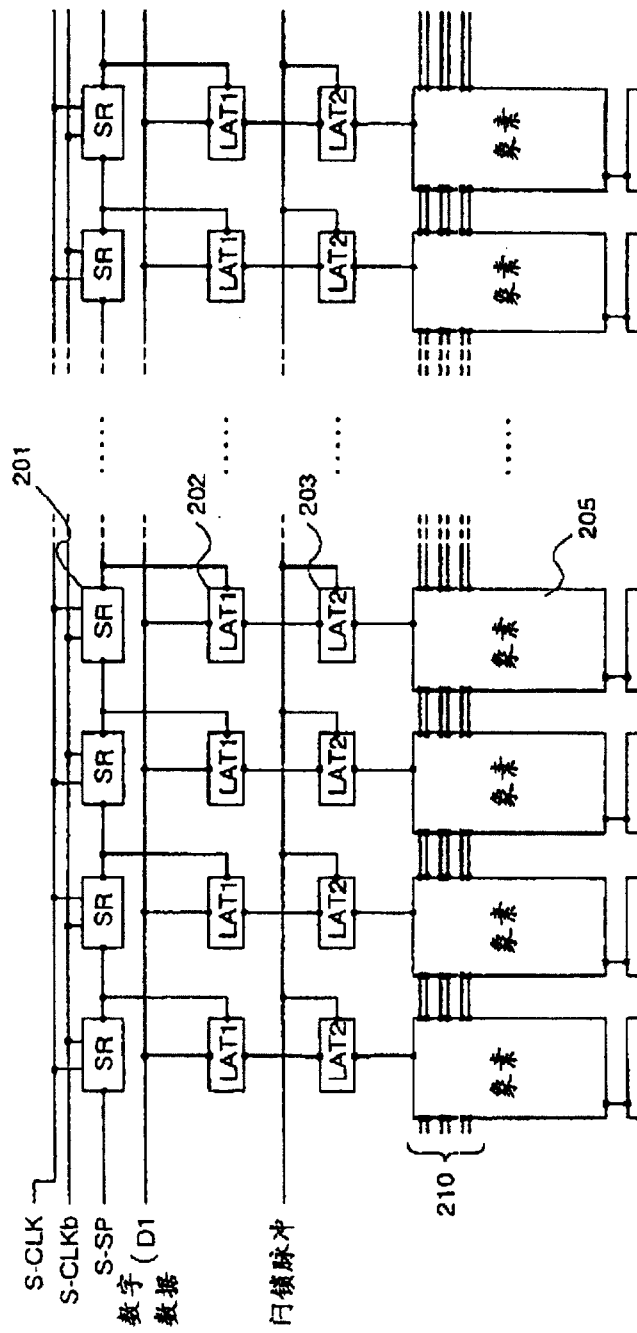


图 23

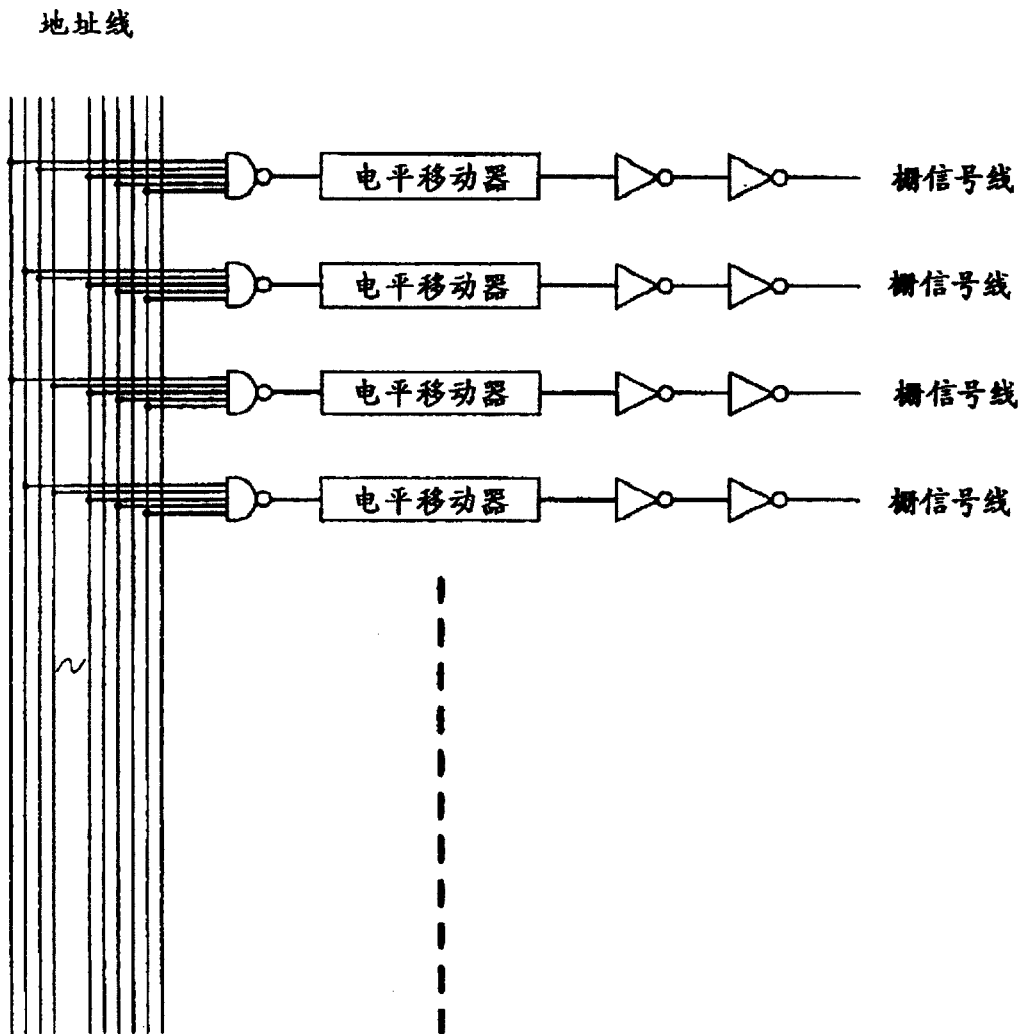


图 24

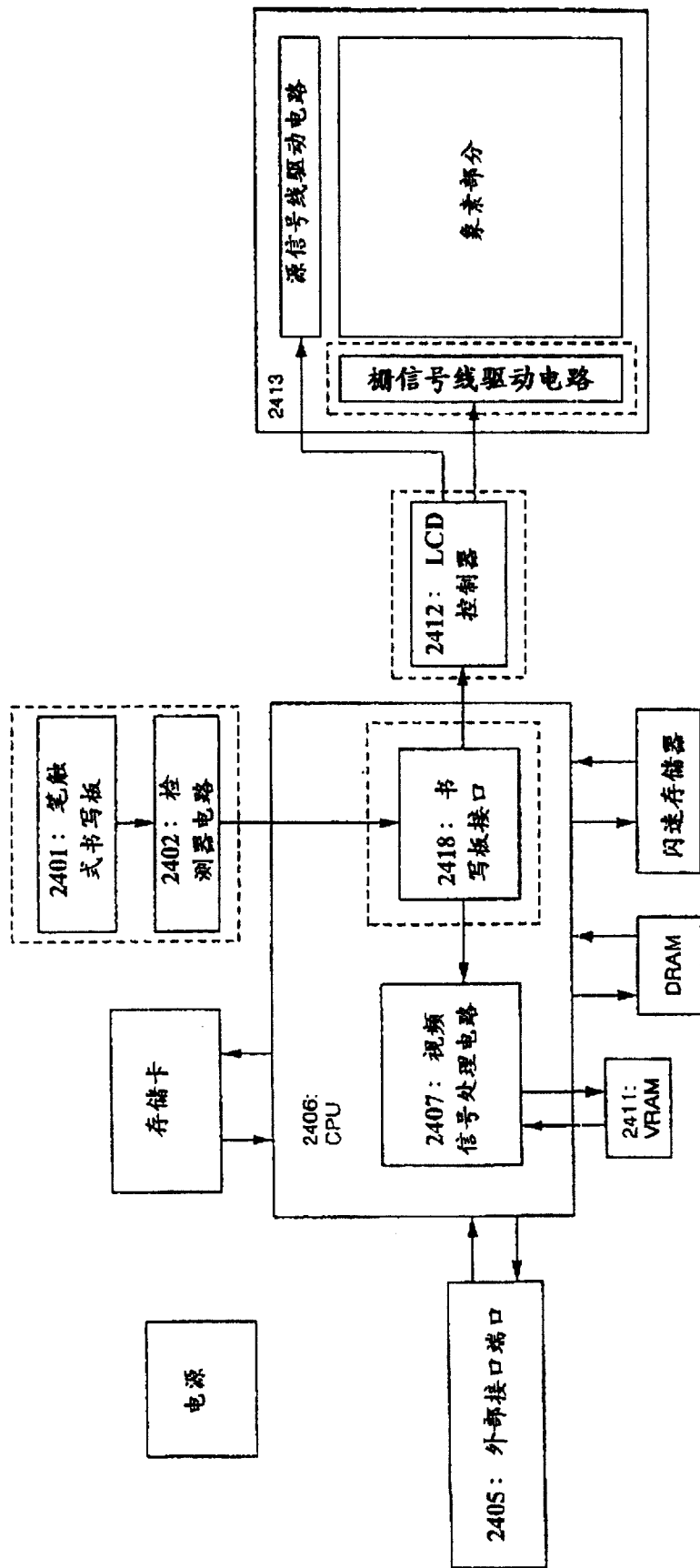


图 25

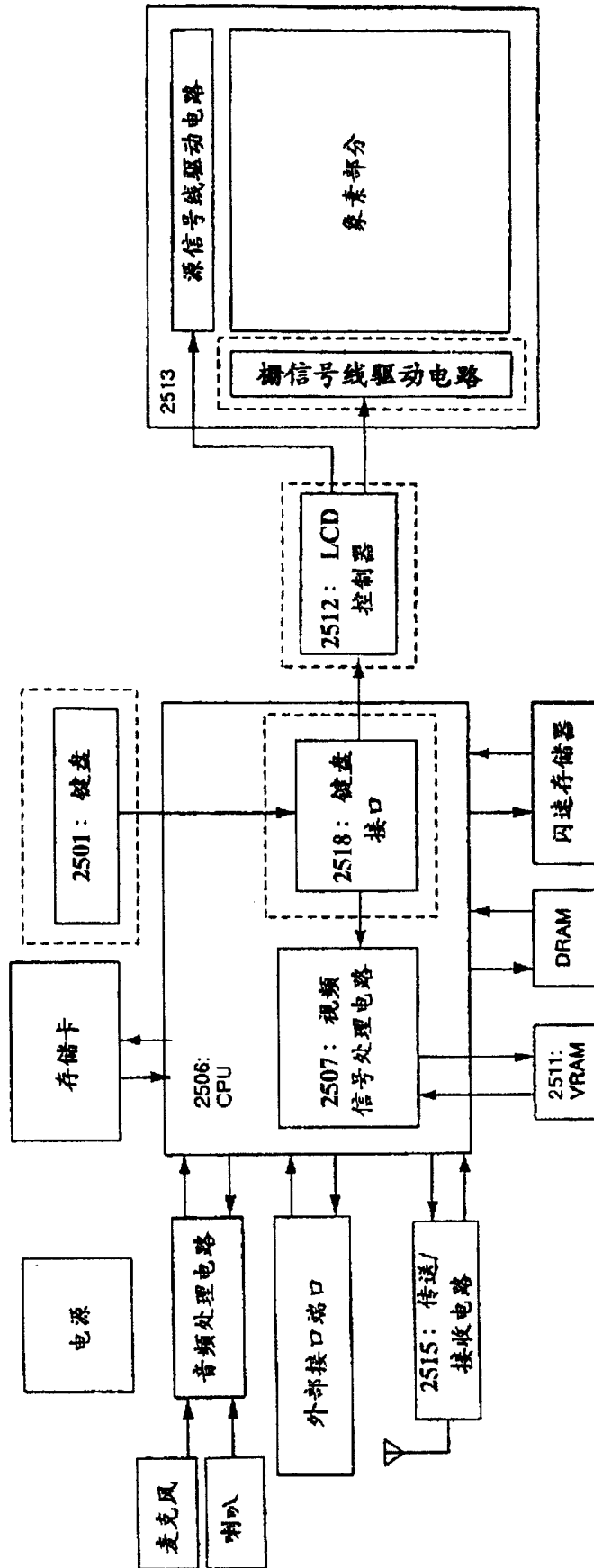




图 26

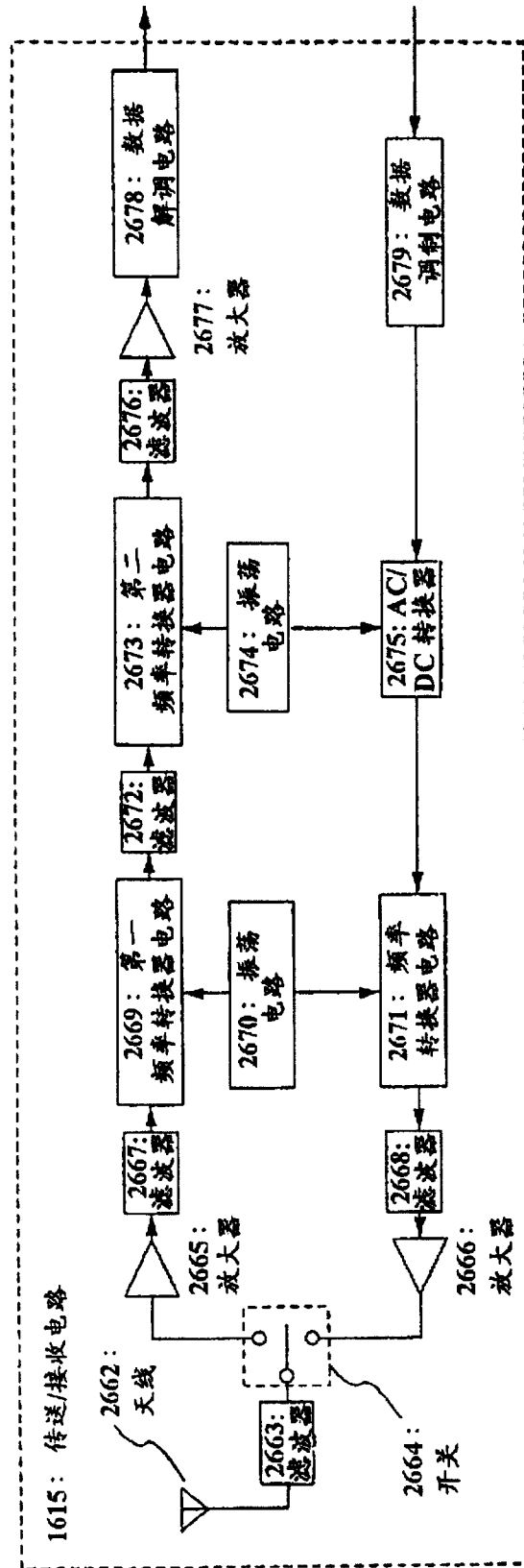


图 27A

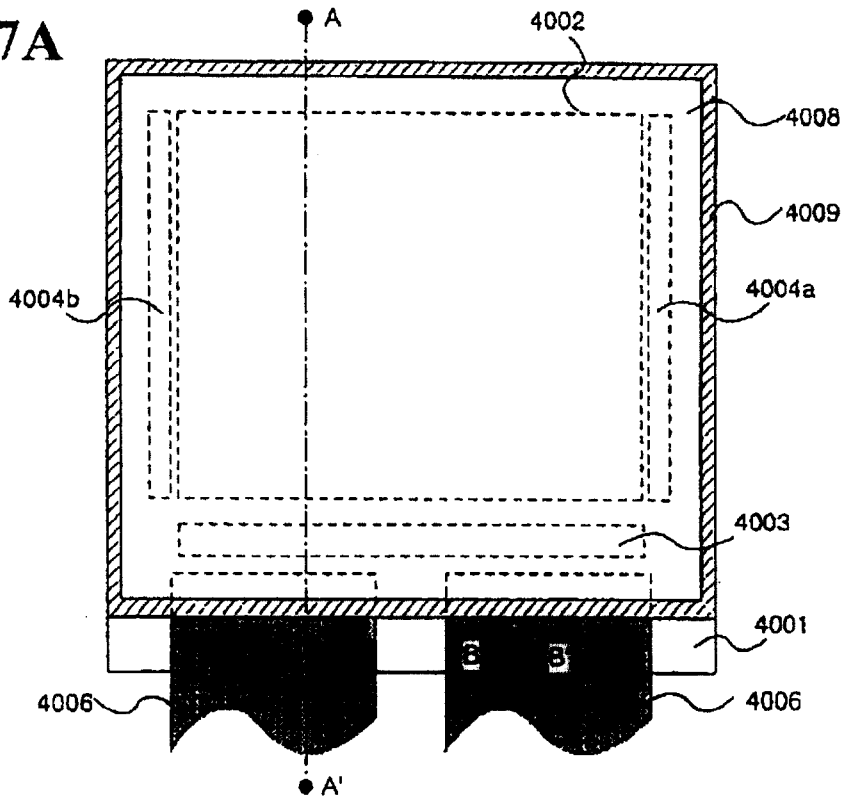


图 27B

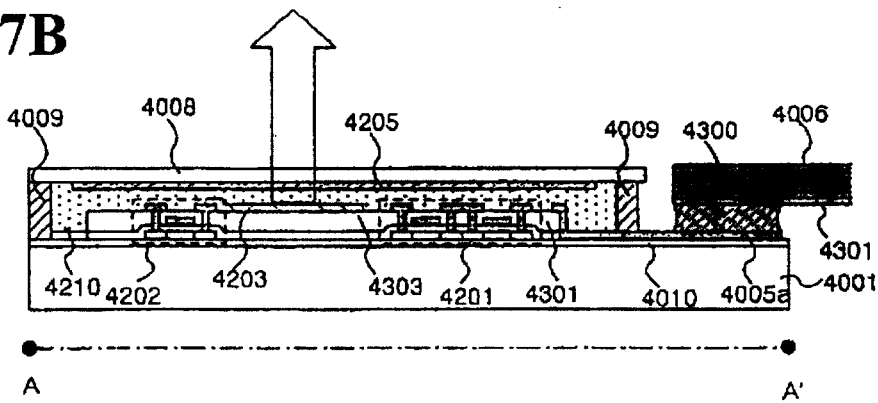
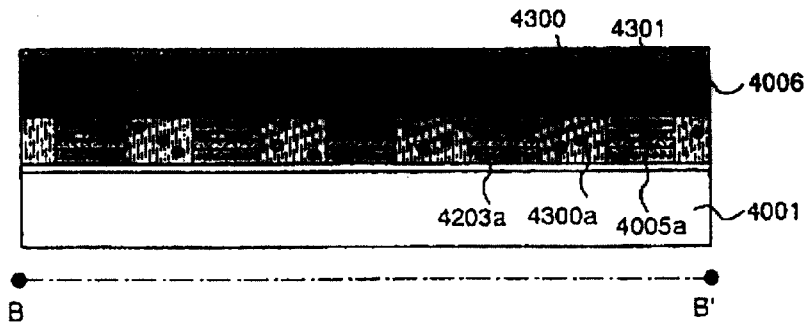


图 27C



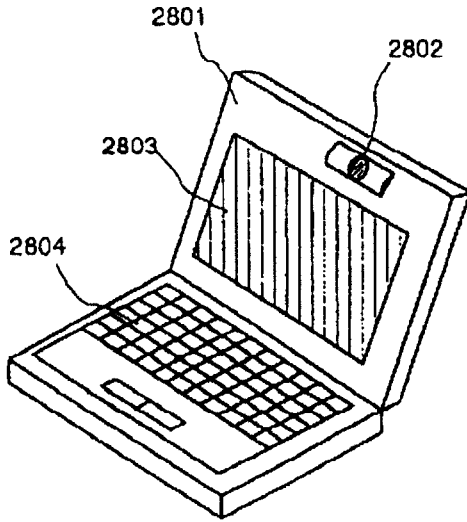


图 28A

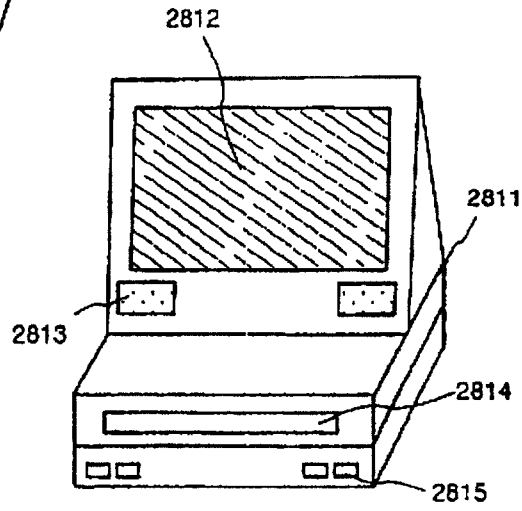


图 28B

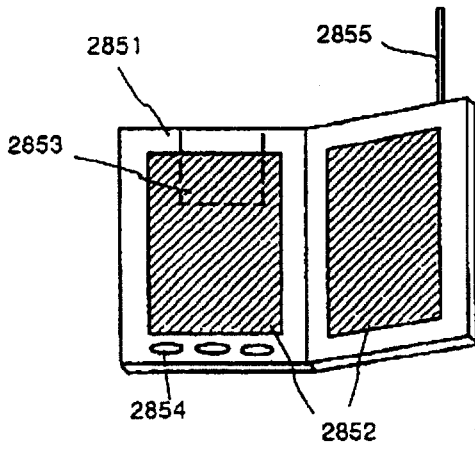


图 28C

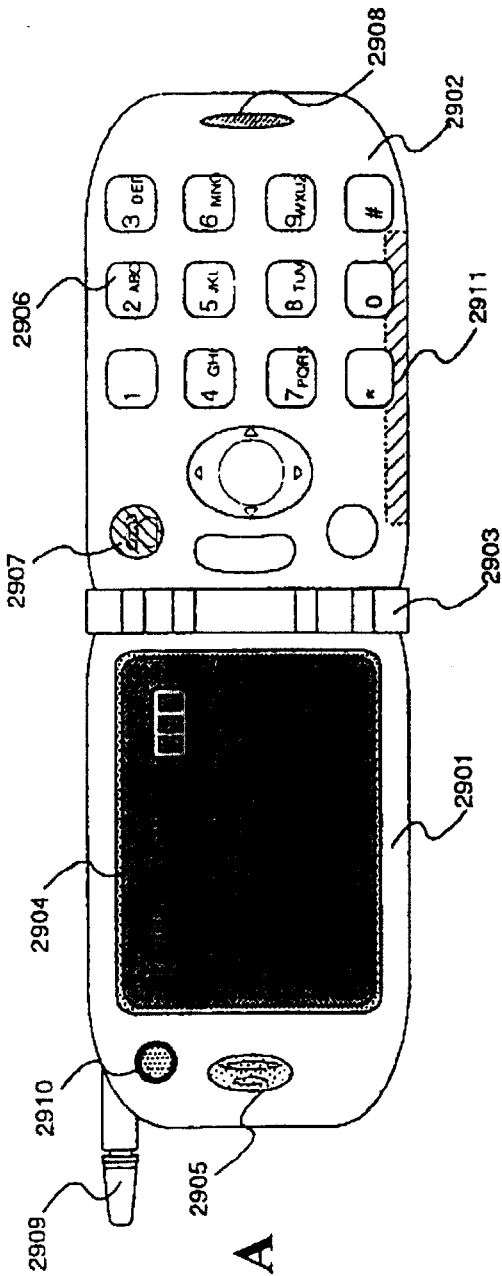


图 29A

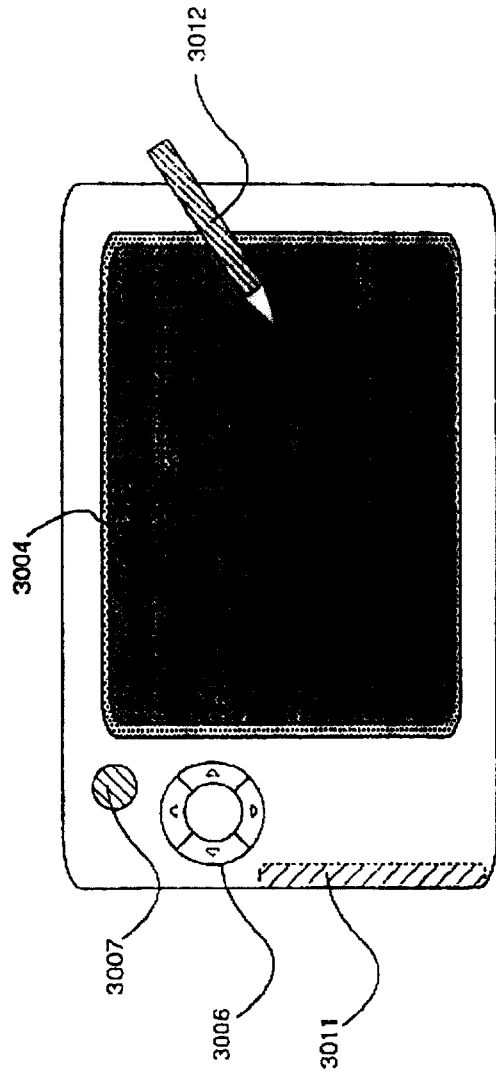


图 29B

图 30

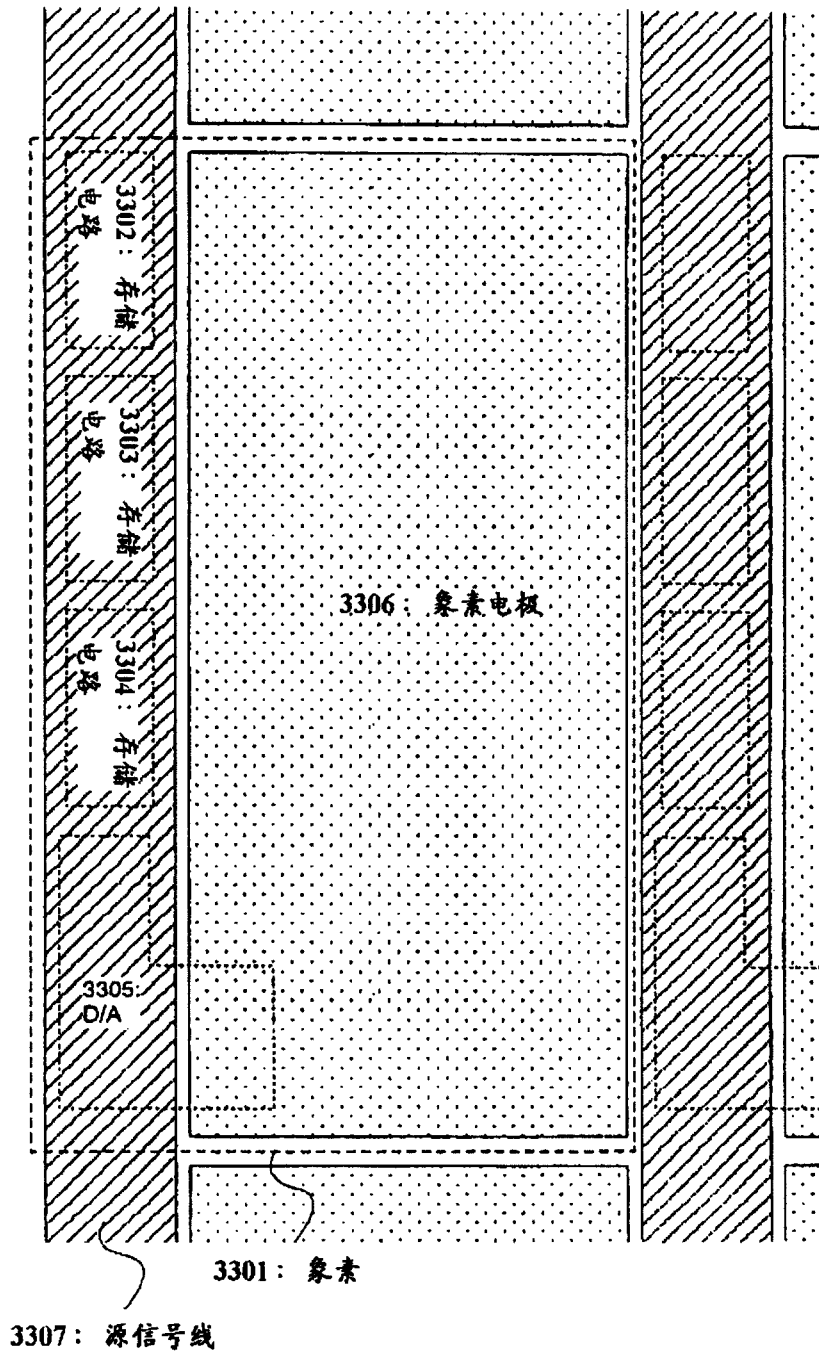


图 31

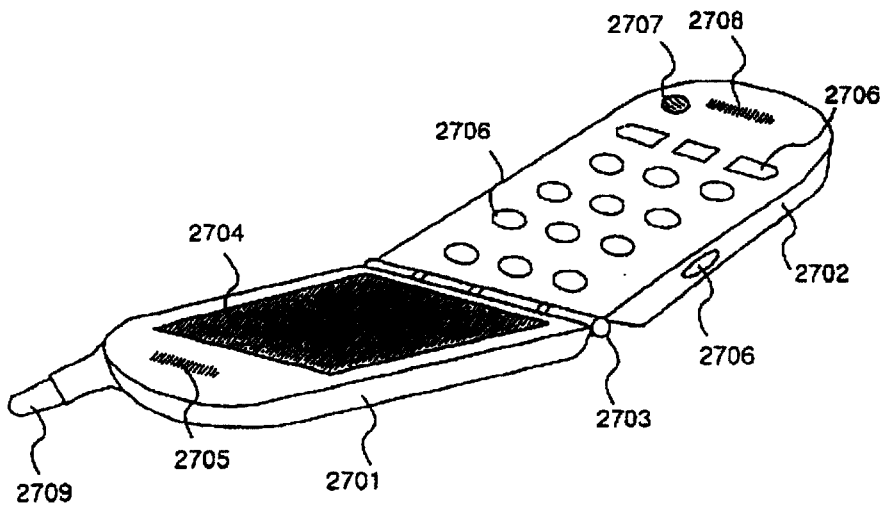


图 32

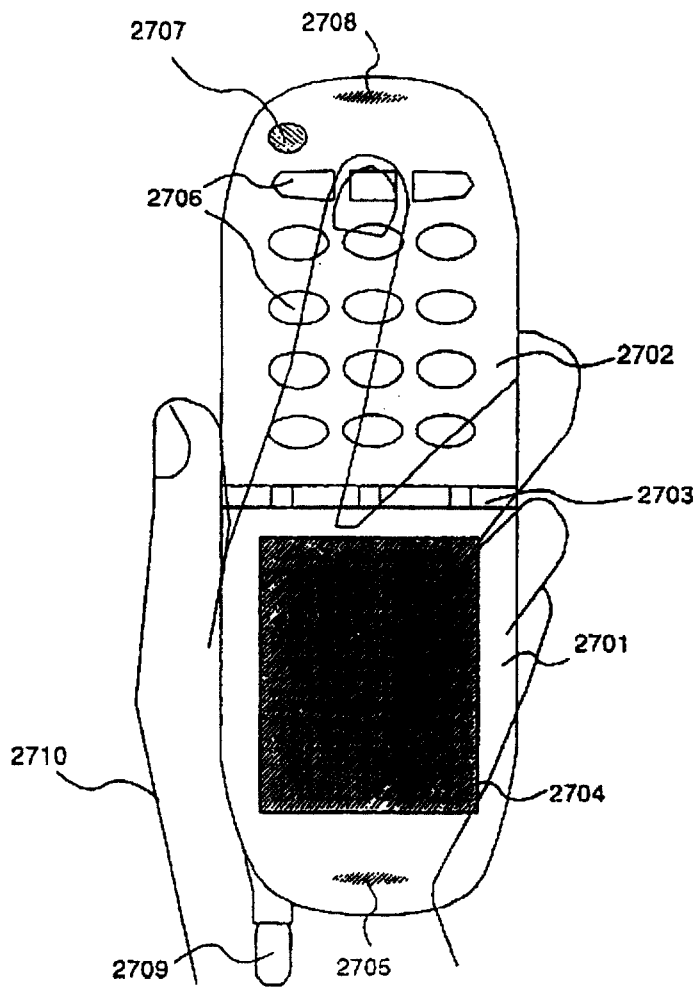


图 33

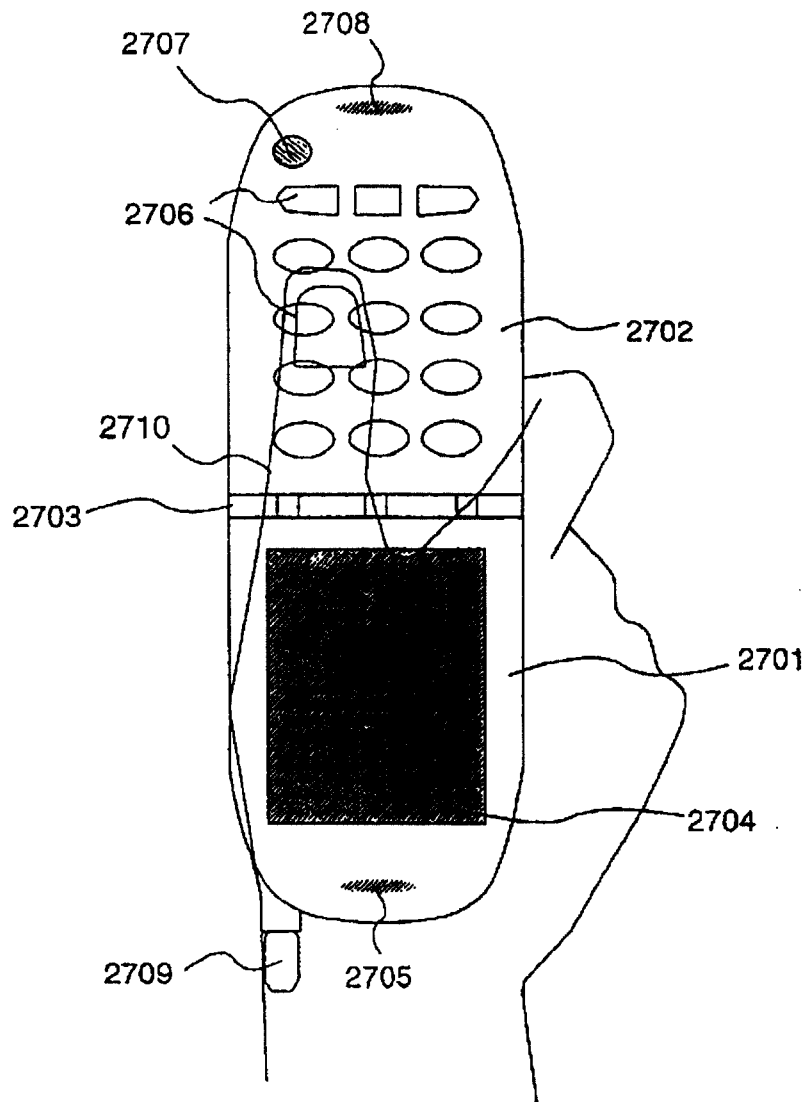




图 34 现有技术

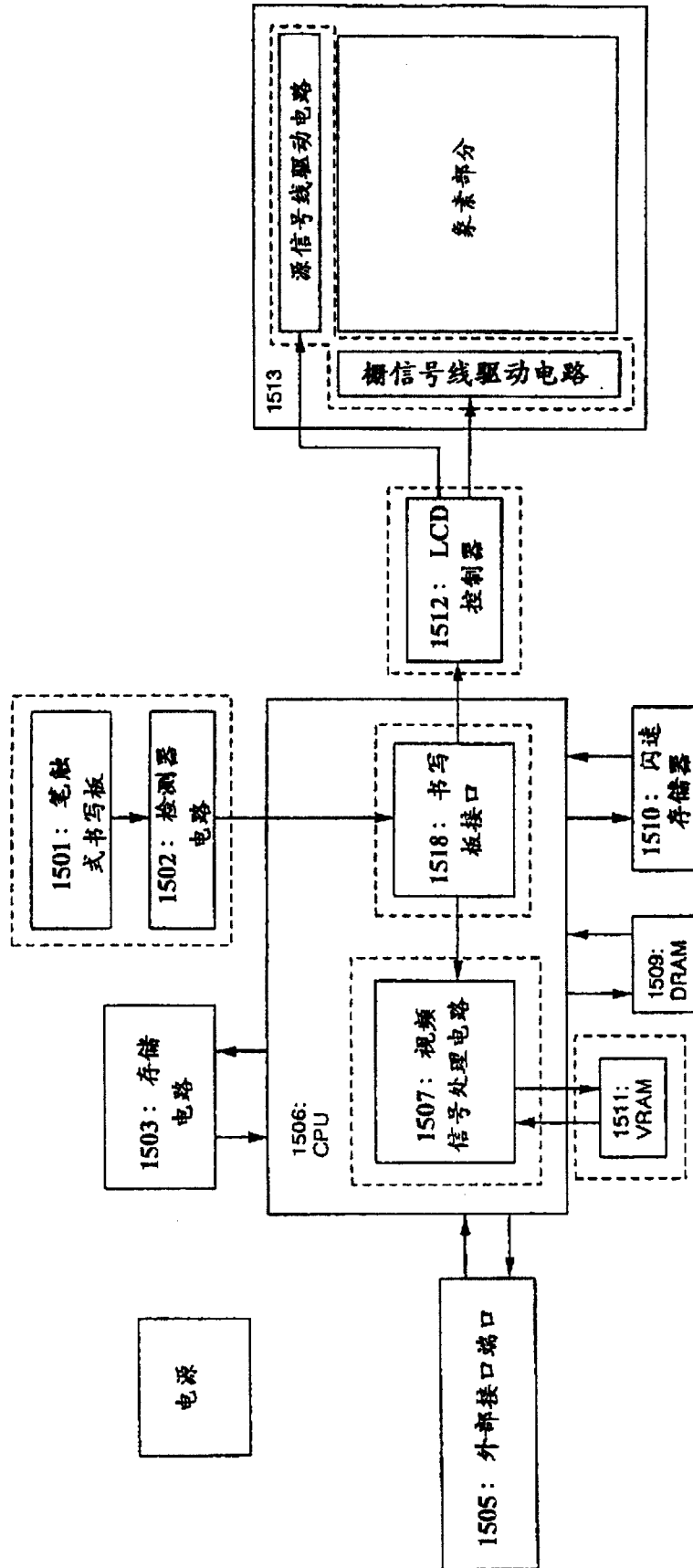


图 35 现有技术

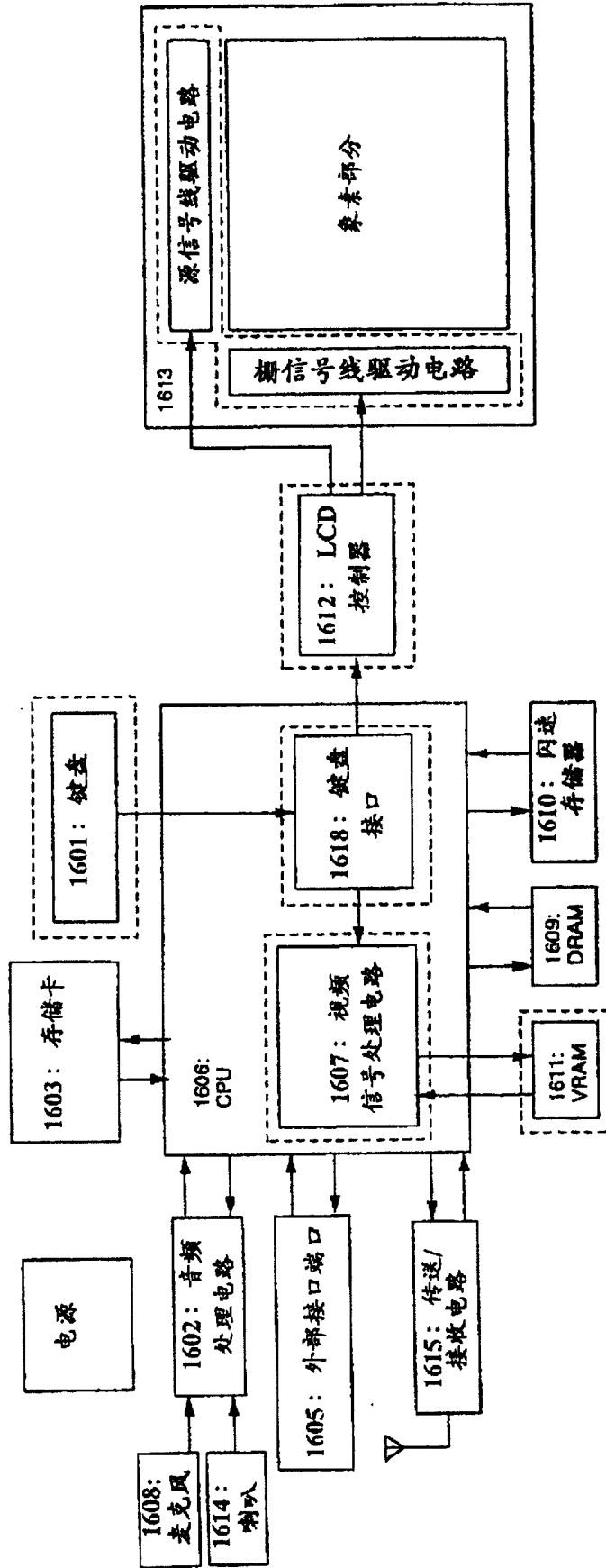


图 36

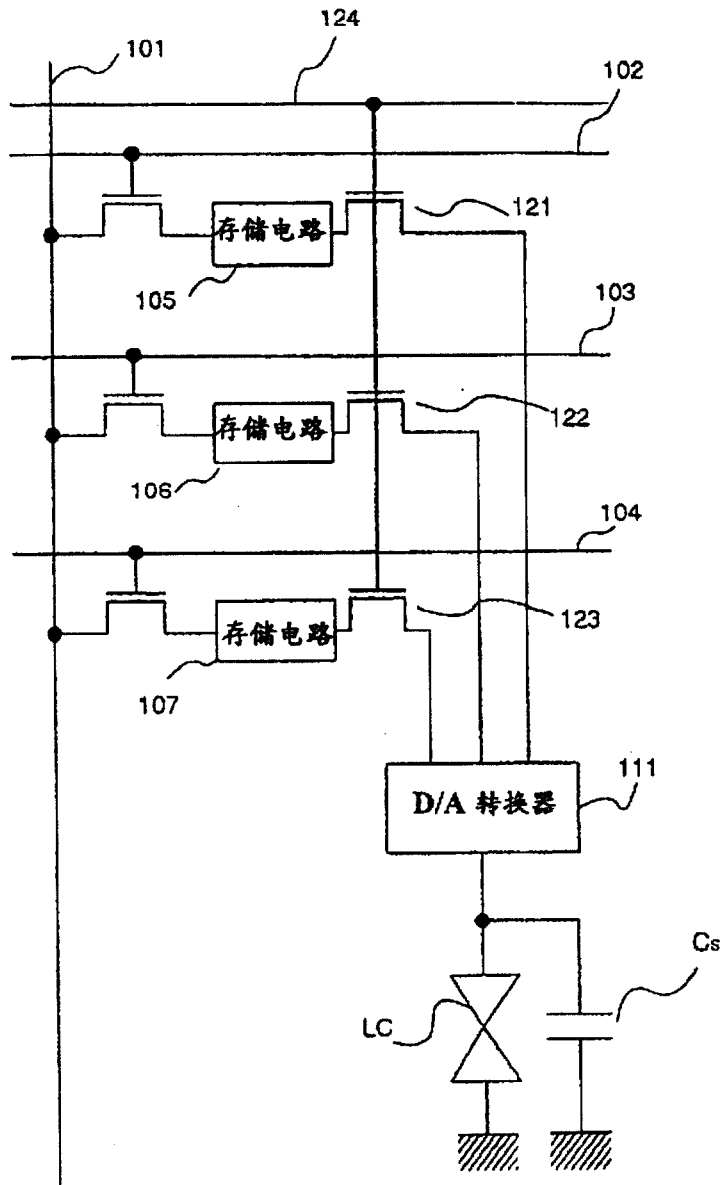


图 37

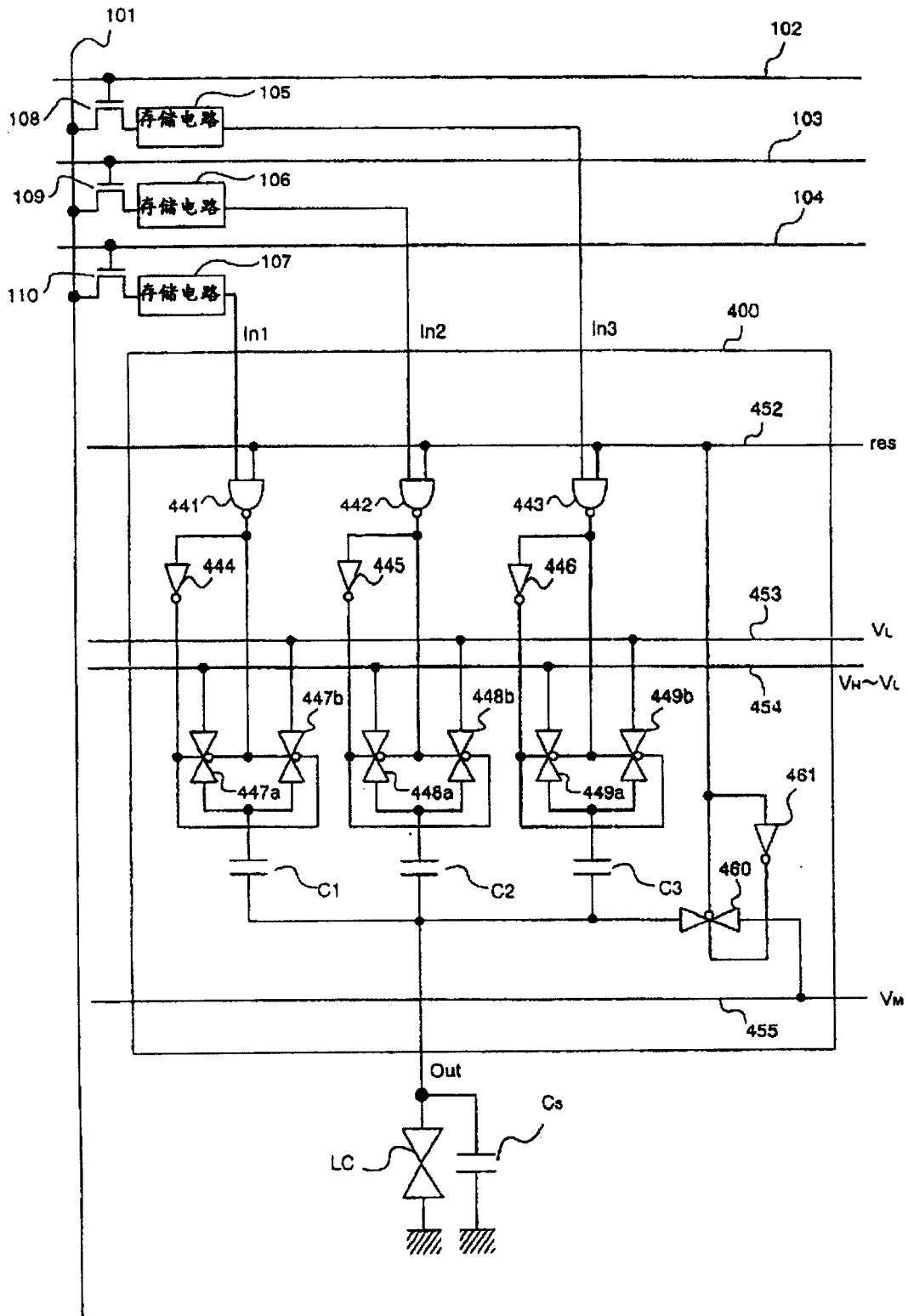


图 38

