

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 2 部門第 4 区分  
 【発行日】平成 17 年 3 月 3 日 (2005.3.3)

【公開番号】特開 2002-248805 (P2002-248805A)  
 【公開日】平成 14 年 9 月 3 日 (2002.9.3)  
 【出願番号】特願 2001-48431 (P2001-48431)

【国際特許分類第 7 版】

B 4 1 J 2/44  
 B 4 1 J 2/45  
 B 4 1 J 2/455  
 B 4 1 J 2/35

【F I】

B 4 1 J 3/21 L  
 B 4 1 J 3/20 1 1 4 C

【手続補正書】

【提出日】平成 16 年 4 月 1 日 (2004.4.1)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

列状に配列された複数の被駆動素子と、該被駆動素子を駆動する複数の駆動素子とを有するプリントヘッドにおいて、

前記被駆動素子は、第 1 の電極と第 2 の電極を備え、

前記被駆動素子の第 1 の電極を第 1 の所定数共通に接続し、

前記第 1 の電極と前記第 2 の電極の組合せにより特定の被駆動素子を駆動する駆動手段と、

前記被駆動素子に与えるエネルギーの補正量を記憶する複数の補正データ記憶手段と、

前記複数の補正データ記憶手段から、被駆動素子に対応する特定の補正データ記憶手段を、前記第 1 の電極と前記第 2 の電極との組合せに応じて選択する補正データ選択手段とを有することを特徴とするプリントヘッド。

【請求項 2】

前記補正データ記憶手段は、

共通接続される前記複数の被駆動素子の各々に対応させた補正データの下位ビットを記憶する第 1 の記憶部と、

前記補正データの上位ビットを記憶する第 2 の記憶部とを有し、

該第 2 の記憶部と、該第 2 の記憶部に共通して対応する複数の被駆動素子の各々に対応する第 1 の記憶部との組合せにより、被駆動素子各々の補正データを表す請求項 1 に記載のプリントヘッド。

【請求項 3】

前記補正データ選択手段の各々は、1つの第 1 チャネル型 MOS トランジスタと、

これに共通接続された複数の第 2 のチャネル型 MOS トランジスタとの組で構成され、

前記第 1 チャネル型 MOS トランジスタと前記第 2 のチャネル型 MOS トランジスタとは、所定の時間差をもって、排他的にオンさせることを特徴とする請求項 1 または請求項 2 に記載のプリントヘッド。

【請求項 4】

前記被駆動素子が発光素子であることを特徴とする請求項 1 から請求項 3 に記載のプリントヘッド。

【請求項 5】

前記発光素子が L E D であることを特徴とする請求項 4 記載のプリントヘッド。

【請求項 6】

前記被駆動素子が発熱素子であることを特徴とする請求項 1 から請求項 3 に記載のプリントヘッド。

【請求項 7】

請求項 1 から請求項 6 に記載のプリントヘッドを用い、制御部に記憶された各被駆動素子に対する補正データを前記プリントヘッドに転送することを特徴とする画像形成装置。

【請求項 8】

列状に配列された複数の L E D と、該 L E D を駆動する複数の駆動素子とを有するプリントヘッドにおいて、

前記 L E D は、第 1 の電極と第 2 の電極を備え、

前記 L E D の第 1 の電極を第 1 の所定数共通に接続し、

前記第 1 の電極と前記第 2 の電極の組合せにより特定の L E D を駆動する駆動手段と、

前記 L E D に与えるエネルギーの補正量を記憶する複数の補正データ記憶手段と、

前記複数の補正データ記憶手段から、L E D に対応する特定の補正データ記憶手段を、前記第 1 の電極と前記第 2 の電極との組合せに応じて選択する補正データ選択手段とを有することを特徴とするプリントヘッド。

【請求項 9】

請求項 8 に記載のプリントヘッドを用い、制御部に記憶された各被駆動素子に対する補正データを前記プリントヘッドに転送することを特徴とする画像形成装置。