

(12) 发明专利

(10) 授权公告号 CN 101271664 B

(45) 授权公告日 2011. 01. 12

(21) 申请号 200810082794. 5

H01L 21/20 (2006. 01)

(22) 申请日 2008. 03. 19

H01L 21/336 (2006. 01)

(30) 优先权数据

审查员 孙洁君

2007-072966 2007. 03. 20 JP

(73) 专利权人 索尼株式会社

地址 日本东京

(72) 发明人 山下淳一 内野胜秀

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G09G 3/30 (2006. 01)

G09G 3/32 (2006. 01)

H01L 27/32 (2006. 01)

H01L 21/82 (2006. 01)

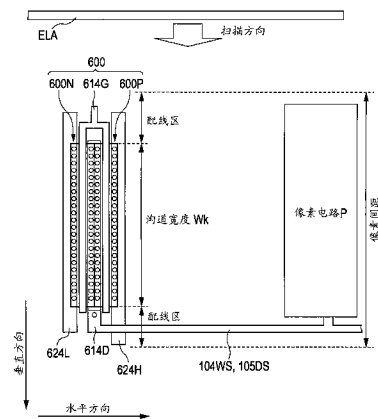
权利要求书 2 页 说明书 33 页 附图 20 页

(54) 发明名称

显示装置

(57) 摘要

一种显示装置,包括像素阵列单元,具有以矩阵形式设置的像素电路,像素电路包括:驱动晶体管;光电元件;存储电容器;采样晶体管,通过在驱动晶体管处基于存储在存储电容器中的信息生成将施加给光电元件的驱动电流来使光电元件发光;以及控制单元,其输出级包括缓冲晶体管,从缓冲晶体管输出用于驱动像素阵列单元的脉冲信号;其中,像素阵列单元和控制单元通过在垂直方向和水平扫描方向上扫描的具有长激光束照射形成;以及其中,对于控制单元,缓冲晶体管的尺寸等于或大于激光束扫描方向上的像素间距。本发明可以抑制由于缓冲晶体管的性能偏差所引起的显示性能的劣化。



1. 一种显示装置,包括:

像素阵列单元,其中,以矩阵形式设置像素电路,所述像素电路包括:

驱动晶体管,被配置为生成驱动电流,

光电元件,连接至所述驱动晶体管的输出端侧,

存储电容器,用于存储与经由画面信号线提供的画面信号内的信号电位相对应的信息,和

采样晶体管,被配置为将与所述信号电位相对应的信息写入所述存储电容器中,通过在所述驱动晶体管处基于存储在所述存储电容器中的信息生成将施加给所述光电元件的驱动电流来使所述光电元件发光;以及

控制单元,其输出级包括缓冲晶体管,所述控制单元被配置为从所述缓冲晶体管输出用于驱动所述像素阵列单元的脉冲信号;

其中,所述像素阵列单元和所述控制单元通过在垂直方向上或水平方向上扫描的具有预定波长的长激光束照射形成;

以及,对于所述控制单元,所述缓冲晶体管的沟道宽度等于或大于所述激光束的扫描方向上的像素间距。

2. 一种显示装置,包括:

像素阵列单元,其中,以矩阵形式设置像素电路,所述像素电路包括:

驱动晶体管,被配置为生成驱动电流,

光电元件,连接至所述驱动晶体管的输出端侧,

存储电容器,用于存储与经由画面信号线提供的画面信号内的信号电位相对应的信息,和

采样晶体管,被配置为将与所述信号电位相对应的信息写入所述存储电容器中,通过在所述驱动晶体管处基于存储在所述存储电容器中的信息生成将施加给所述光电元件的驱动电流来使所述光电元件发光;以及

控制单元,其输出级包括缓冲晶体管,所述控制单元被配置为从所述缓冲晶体管输出用于驱动所述像素阵列单元的脉冲信号;

其中,所述像素阵列单元和所述控制单元通过在垂直方向上或水平方向上扫描的具有预定波长的长激光束照射形成;

以及,在所述激光束的扫描方向上的像素间距内,所述缓冲晶体管的沟道宽度被设置为除连接至所述缓冲晶体管的各个终端的配线部分之外的最大值。

3. 根据权利要求1所述的显示装置,其中,设置每行的所述缓冲晶体管的沟道宽度,使得等于或大于所述激光束的扫描方向上的像素间距,以及关于与相邻行的关系,设置朝向相邻行的部分以相互交替。

4. 根据权利要求1所述的显示装置,其中,每行的每个所述缓冲晶体管都具有多指结构;

以及,具有多指结构的各个晶体管的沟道宽度都等于或大于所述激光束的扫描方向上的像素间距。

5. 根据权利要求1所述的显示装置,其中,所述像素阵列单元包括所述驱动晶体管或用于抑制伴随所述光电元件的特性波动的所述驱动电流的波动的驱动电流波动抑制单

元；

以及,所述控制单元包括:

写扫描单元,用于通过在水平周期内顺序控制所述采样晶体管来顺序扫描所述像素电路,并从所述采样晶体管输出用于将对应于画面信号的信号电位的信息写入一行的每个存储电容器的写扫描脉冲,以及

校正扫描单元,用于从所述缓冲晶体管输出用于控制所述驱动电流波动抑制单元的校正脉冲;

以及,对于所述写扫描单元或所述校正扫描单元中的至少一个,所述缓冲晶体管的沟道宽度等于或大于所述激光束的扫描方向上的像素间距。

6. 根据权利要求 5 所述的显示装置,其中,所述驱动电流波动抑制单元被配置为执行迁移率校正,用于将关于所述驱动晶体管的迁移率的校正值添加至待被写入所述存储电容器中的信息;

以及,用于输出所述校正扫描单元的所述校正脉冲的所述缓冲晶体管的沟道宽度等于或大于所述激光束的扫描方向上的像素间距。

显示装置

[0001] 相关申请的交叉参考

[0002] 本发明包含于 2007 年 3 月 20 日向日本专利局提交的日本专利申请 JP 2007-072966 的主题,其全部内容结合于此作为参考。

技术领域

[0003] 本发明涉及包括像素阵列单元的显示装置,其中,以矩阵形式配置包括光电元件(也称为显示元件或发光元件)的像素电路(也称为像素)。更具体地,本发明涉及有源矩阵显示装置,其中,以矩阵形式设置包括作为显示元件的光电元件(其亮度的变化取决于驱动信号的大小)的像素电路,每个像素电路均具有有源元件,以及通过其有源元件以像素单位执行显示驱动。

背景技术

[0004] 对于像素显示元件,已经存在采用其亮度由于施加给其的电压或流过其的电流而产生变化的光电元件的显示装置。例如,作为亮度由于施加给其的电压而发生变化的光电元件,液晶显示元件是典型实例,以及作为其亮度由于流动其中的电流而发生变化的光电元件,有机电致发光(有机 EL,有机发光二极管(OLED);下文中称作有机 EL)元件是典型实例。利用后者的有机 EL 元件的有机 EL 显示装置是所谓的利用作为像素显示元件的自发光元件的光电元件的发光显示装置。

[0005] 有机 EL 元件是利用根据施加给有机薄膜的电场而发光的现象的光电元件。有机 EL 元件甚至可以被相对较低的施加电压(例如,10V 以下)驱动,因此可以被低功耗驱动。此外,有机 EL 元件是通过自身发光的自发光元件,所以对于有机 EL 显示装置,不需要提供液晶装置所必需的诸如背光等的辅助照明构件,因此,可容易地进行降低重量和减小厚度。此外,有机 EL 元件的响应速度是相当高的速度(例如,大约几个微秒),因此,在显示运动图像时不会出现残像。根据这种优点,近年来已经进行了利用有机 EL 元件作为光电元件的平面自发光显示装置的开发。

[0006] 通过包括有机 EL 元件的电流驱动光电元件作为典型实例,当它们的驱动电流值不同时,它们的发光亮度也不同。因此,为了以稳定的亮度发光,向光电元件提供稳定的驱动电流是很重要的。例如,可以将用于向有机 EL 元件提供驱动电流的驱动系统划分为恒定电流驱动系统和恒定电压驱动系统(因为这是众所周知的技术,所以本文不提供已知的文献)。

[0007] 有机 EL 元件的电压-电流特性包括具有较大斜度的特性,因此一旦执行恒定电压驱动,微小的电压偏差或微小的元件特性偏差就引起较大的亮度偏差。因此,一般来说,利用恒定电流驱动,其使用处于饱和区的驱动晶体管。不用说,对于恒定电流驱动,电流波动也会引起亮度偏差,但较小的电流偏差引起较小的亮度偏差。

[0008] 相反,即使对于恒定电流驱动系统,为了不改变光电元件的发光亮度,根据输入图像信号稳定写入和保持在存储电容器中的驱动信号也是很重要的。例如,为了不改变有机

EL 元件的发光亮度,重要的是根据输入图像信号稳定驱动电流。

[0009] 然而,应该注意,用于驱动光电元件的有源元件(驱动晶体管)的阈值电压和迁移率由于处理的波动而波动。此外,诸如有机 EL 元件等的光电元件的特性随时间波动。具体地,在利用低温多晶硅 TFT 基板等的情况下,晶体管的阈值特性和迁移率特性的偏差很大。即使对于恒定驱动系统,这种驱动有源元件的特性偏差或光电元件的特性波动影响了发光亮度。

[0010] 因此,为了均匀地控制显示装置整个屏幕上的发光亮度,已经研究了各种类型的配置以控制由于上述驱动有源元件或光电元件的特性波动的发光波动(参见日本未审查专利公开第 2006-215213 号)。

[0011] 例如,对于在日本未审查专利申请公开第 2006-215213 号所描述的配置,作为用于有机 EL 元件的像素电路,已经提出了:阈值校正功能,即使在驱动晶体管的阈值电压具有偏差或随时间变化的情况下,也能稳定驱动电流;迁移率校正功能,即使在驱动晶体管的迁移率具有偏差或随时间变化的情况下,也能稳定驱动电流;以及自举功能,即使在有机 EL 元件的电流-电压特性随时间而具有变化的情况下,也能稳定驱动电流。

[0012] 为了实现这些阈值校正功能和迁移率校正功能等,有必要使用脉冲信号以预定的定时导通/截止采样晶体管或增加用于阈值校正和迁移率校正的每个晶体管。

[0013] 每个晶体管的导通周期或截止周期确定每个校正周期,因此,管理用于导通/截止每个晶体管的定时以得到每种校正效果是很重要的。一旦由校正周期引起偏差,阈值校正优点和迁移率校正优点对于各个像素是具有波动的,以及引起由于这种偏差的亮度偏差,导致图像质量的劣化。例如,在校正周期之间的偏差具有余量的情况下是没有问题的,使得当校正周期较长时,即使对于导通/截止定时存在一些偏差,也几乎没有问题,但是校正周期变得越短,校正周期之间的偏差余量就变得越小,因此,进行管理以免引起其偏差,以及以免引起晶体管导通/截止定时的偏移是很重要的。

[0014] 现在,从设置在像素阵列单元(以二维形式排列像素电路)侧边缘上的扫描电路为每条扫描线输出用于控制每个晶体管的脉冲信号(用于亮度变化校正操作的脉冲信号),以及经由每条扫描线向像素阵列单元内连接至每条扫描线的所有像素电路的预定终端按照每条扫描线同时提供该脉冲信号。然而,注意,扫描线具有线性阻抗和分布电容(重叠寄生电容),因此涉及可能存在取决于像素电路与扫描电路距离远近的脉冲信号的传播特性的差异,以及校正周期由于其传播特性的差异而产生波动。关于这点,可以考虑采用用于从驱动定时方面改善校正周期之间的偏差的技术。

发明内容

[0015] 然而,注意,对于根据驱动定时方面的改善,假设对每条扫描线由扫描电路提供的脉冲信号本身没有定时偏离(具体地,脉冲波形的钝化(blunting))。如果扫描电路提供的脉冲信号本身具有波形钝化,并且对于每条扫描线其波形钝化都有所不同,则引起校正周期之间的偏差,并发生亮度偏差。类似地,扫描电路提供的脉冲信号本身的波形钝化影响连接至扫描线的所有像素电路,因此,对于每条扫描线出现由于波形钝化的偏差所引起的亮度不均匀(例如,线性地)。与像素阵列单元内的每个像素电路的阈值和迁移率随机波动的情况下的随机亮度相比,这一点在视觉上可被轻易地识别出来,这导致了严重问题。

[0016] 此外,这种脉冲定时的偏离(具体地,脉冲波形的钝化)不仅限于阈值校正和迁移率校正,对于用于驱动像素电路的其他脉冲,同样存在关于定时偏离的余量程度的差异,但是如果存在偏离,则在显示性能中表现出的其影响是不可忽略的。

[0017] 认为需要提供一种可以改善由扫描电路提供的脉冲信号的波形钝化偏差的配置。

[0018] 根据本发明的显示装置的实施例是使像素电路内的光电元件基于画面信号发光的显示装置,在以矩阵形式设置在像素阵列单元中的像素电路内,至少提供了:驱动晶体管,被配置为生成驱动电流;光电元件,连接至驱动晶体管的输出端侧;存储电容器,用于存储与经由画面信号线提供的画面信号内的信号电位相对应的信息;以及采样晶体管,被配置为将与画面信号的信号电位相对应的信息写入存储电容器。对于像素电路,通过在驱动晶体管处基于存储在存储电容器中的信息生成将施加给光电元件的驱动电流来使光电元件发光。期望在驱动晶体管的控制输入端和输出端之间连接存储电容器。

[0019] 采样晶体管写入与存储电容器内的信号电位相对应的信息,因此采样晶体管向其输入端(源极端或漏极端中的一个)输入信号电位,以及写入与连接至其输出端(源极端或漏极端中的另外一个)的存储电容器中的信号电位相对应的信息。不用说,采样晶体管的输出端也连接至驱动晶体管的控制输入端。

[0020] 作为根据本发明的显示装置实施例的特征,当考虑到电路模式的方面时,首先,假设像素阵列单元和控制单元通过在垂直方向或水平方向上扫描的具有预定波长的长激光束照射而形成。

[0021] 在缓冲晶体管,假设采用被配置为向每条信号线输出用于对输入视频信号进行采样的脉冲信号的缓冲晶体管。作为用于向每条信号线输出用于对输入视频信号进行采样的脉冲信号的缓冲晶体管,例如,采用用于确定将通过驱动像素电路实现的预定(特定)操作的开始定时的缓冲晶体管以及用于确定其结束定时的缓冲晶体管。

[0022] 作为一种观点,这些缓冲晶体管不仅可以应用于水平方向上的扫描单元,而且还可以应用于垂直方向上的扫描单元。当考虑到一般的扫描方向,并且将注意力集中在阈值校正和迁移率校正上时,需要不是把注意力集中在水平方向的扫描单元上,而是集中在垂直方向的扫描单元上。

[0023] 这是因为通常来说,水平方向上的采样率对于点顺序驱动为几百纳秒,对于线顺序驱动为几十微秒,以及垂直方向上的采样率大约为 50 微秒,因此为了抑制水平方向上的校正周期之间的偏差,执行照射以直接将 ELA 照射方向引到像素的长度方向(行方向)。利用垂直方向上的扫描执行迁移率校正,但需要占用几微秒,因此 ELA 照射偏差超过可以被忽略的水平,需要使用上述布局来设计垂直方向上的扫描单元。

[0024] 然而,注意,对于线顺序驱动,水平方向上的采样率比迁移率校正时间长,因此,在某些情况下,ELA 照射方向可以被反转 90 度。此时,利用水平方向上的扫描单元,同样由于 ELA 而引起偏差,因此期望使用上述布局来设计水平方向上的扫描单元。

[0025] 期望在激光束的扫描方向上的像素间距内,将缓冲晶体管的沟道宽度设置为除连接至缓冲晶体管的各个终端的配线部分之外的最大值。

[0026] 期望设置每行中的缓冲晶体管的每个尺寸,使得等于或大于激光束的扫描方向上的像素间距,以及对于与相邻行的关系,期望设置朝向相邻行突出的部分以相互交替。进一步期望设置缓冲晶体管的沟道,使其大于激光束扫描方向上的像素间距。

[0027] 期望通过多指结构来配置每行中的每个缓冲晶体管,并将具有多指结构的各个晶体管缓冲器的每个尺寸都设置为等于或大于激光束扫描方向上的像素间距。

[0028] 注意,期望将与考虑到这种电路模式方面的缓冲晶体管的尺寸相关的这种处理不应用于控制单元内的所有缓冲晶体管,而是将其应用于具有关于脉冲信号特性偏差的余量的缓冲晶体管。不用说,这并不意味着不将这种处理应用于所有缓冲晶体管。

[0029] 例如,期望将这种处理应用于扫描单元(诸如关于阈值校正或迁移率校正的写扫描单元和校正扫描单元中的至少一个),其中,扫描单元用于输出控制驱动电流波动抑制单元的校正脉冲,该电流波动抑制单元用于抑制伴随驱动晶体管或光电元件的特性波动的驱动电流的波动。具体地,期望将这种处理应用于关于校正周期之间的偏差具有小余量的单元。例如,通常,迁移率校正周期比阈值校正周期短的多,并且其偏差随着亮度的变化而出现,因此需要严格地执行迁移率校正周期的偏差管理,因此,期望将这种处理应用于关于迁移率校正的校正脉冲的缓冲晶体管。

[0030] 根据本发明的一个实施例,进行了一种配置,其中,像素阵列单元和控制单元通过在垂直方向上扫描的具有预定波长的长激光束照射而形成,以及关于控制单元,将用于向每条信号线输出用于对输入视频信号进行采样的脉冲信号的缓冲晶体管(例如,用于确定操作开始或结束的每个缓冲晶体管)的尺寸设置为等于或大于激光束扫描方向上的像素间距。

[0031] 因此,与现有技术相比,可以抑制从控制单元的缓冲晶体管输出至像素电路的驱动脉冲波形之间的特性偏差性。这是因为,晶体管的特性变为对应于激光束照射强度的平均值的特性,但是将晶体管的尺寸布局得很大能够使关于一个缓冲晶体管的激光束照射的次数增多,因此,与小晶体管尺寸和较少次数的激光束照射的情况相比,可以抑制偏差。结果,可以抑制由于缓冲晶体管的性能偏差所引起的显示性能的劣化。

附图说明

[0032] 图 1A 是示出用作根据本发明的显示装置实施例的有源矩阵显示装置的示意性结构的框图;

[0033] 图 1B 是示出用作根据本发明的显示装置实施例的有源矩阵显示装置的示意性结构的框图(在彩色显示模式的情况下);

[0034] 图 2 是示出组成有机 EL 显示装置的像素电路的第一实施例的示图;

[0035] 图 3A 是描述有机 EL 装置和驱动晶体管的操作点的示图;

[0036] 图 3B 是描述有机 EL 装置和驱动晶体管的特性偏差对驱动电流的影响的示图;

[0037] 图 3C 是描述用于改善有机 EL 装置和驱动晶体管的特性偏差对驱动电流的影响的技术概念的示图(部分 1);

[0038] 图 3D 是描述用于改善有机 EL 装置和驱动晶体管的特性偏差对驱动电流影响的技术概念的示图(部分 1);

[0039] 图 4 是描述根据第一实施例的像素电路的操作的时序图;

[0040] 图 5 是描述写扫描单元和驱动扫描单元的输出电路的第一实例的示图;

[0041] 图 6 是示出接近迁移率校正周期的校正脉冲的波形钝化的第一实例的示图;

[0042] 图 7 是示出迁移率校正周期和像素电流(驱动电流)之间关系的特性示图;

[0043] 图 8 是示出由于波形钝化的偏差所引起的迁移率校正周期的偏差所导致的亮度不均匀的示图；

[0044] 图 9 是示出接近迁移率校正周期的校正脉冲的波形钝化的第二实例的示图；

[0045] 图 10 是示出在 ELA 照射时每次的照射强度偏差的实例的示图；

[0046] 图 11 是示出关于根据本实施例的驱动电路布置的比较实例的示图

[0047] 图 12 是示出驱动电路布置的第一实施例的示图；

[0048] 图 13A 是示出驱动电路布置的第二实施例（第一实例）的示图；

[0049] 图 13B 是示出驱动电路布置的第二实施例（第二实例）的示图；

[0050] 图 14 是示出驱动电路布置的第三实施例的示图；

[0051] 图 15A 是示出像素电路的第二实施例的示图；以及

[0052] 图 15B 是描述根据第二实施例的像素电路操作的时序图。

具体实施方式

[0053] 以下，将参考附图描述本发明的实施例。

[0054] < 显示装置总的概述 >

[0055] 图 1A 和图 1B 是示出根据本发明的显示装置实施例的有源矩阵显示装置的示意性结构的框图。对于本实施例，将描述分别采用作为像素显示元件的有机 EL 元件以及作为有源元件的多晶硅薄膜晶体管 (TFT) 的情况作为实例，并且本实施例被应用于由形成在其上形成有薄膜晶体管的半导体基板上的有机 EL 元件组成的有源矩阵有机 EL 显示器（下文中，称作有机 EL 显示装置）。

[0056] 注意，以下将具体描述用作像素显示元件的有机 EL 元件作为实例，并且用于本实施例的显示元件不仅限于有机 EL 元件。通常，稍后描述的所有实施例都可应用于通过电流驱动发光的所有发光元件。

[0057] 如图 1A 所示，有机 EL 显示装置 1 包括：显示面板单元 100，其中，设置具有用作多个显示元件的有机 EL 元件（未示出）的像素电路（也称为像素）110，以配置具有纵横比（显示纵横比（例如 9：16））的有效画面区域；驱动信号生成单元 200，是用于输出对显示面板单元 100 进行驱动控制的各种类型的脉冲信号的面板控制单元的实例；以及图像信号处理单元 300。驱动信号生成单元 200 和画面信号处理单元 300 内嵌到一个芯片 IC（集成电路）中。

[0058] 注意，如图所示，产品类型不仅限于被提供作为是包括所有的显示面板单元 100、驱动信号生成单元 200 和画面信号处理单元 300 的模块（复合部件）类型的有机 EL 显示装置 1，而是可以例如被提供作为仅包括显示面板单元的 100 的有机 EL 显示装置 1。此外，这种有机 EL 显示装置 1 被用作利用诸如半导体存储器、迷你盘 (MD)、盒式录音带等的记录介质的便携式音乐播放器的显示单元以及其他电子设备的显示单元。

[0059] 对于显示面板单元 100，以集成的方式在基板 101 上形成以下单元：像素阵列单元 102，以 n 行 \times m 列的矩阵形式排列像素电路 P ；垂直驱动单元 103，用于在垂直方向上扫描像素电路 P ；水平驱动单元（也称为水平选择器或数据线驱动单元）106，用于在水平方向上扫描像素电路 P ；以及外部连接终端单元（衬垫 (pad) 单元）108。也就是说，进行一种配置，其中，在与像素阵列单元 102 相同的基板 101 上形成诸如垂直驱动单元 103、水平驱动单元

106 等的驱动电路。

[0060] 垂直驱动单元 103 包括输出级处的缓冲晶体管,其是用于从缓冲晶体管输出用于驱动像素阵列单元 102 的每个像素电路 P 的脉冲信号的控制单元的实例。垂直驱动单元 103 包括例如写扫描单元(写扫描器 WS)104、驱动扫描单元(驱动扫描器 DS)105(这两个单元在图中以整体示出)、以及两个阈值和迁移率校正扫描单元 114 和 115(这两个单元在图中以整体示出)。

[0061] 作为实例,像素阵列单元 102 被配置为通过图示左右方向的一侧或两侧写扫描单元 104、驱动扫描单元 105 以及阈值和迁移率校正扫描单元 114 和 115 驱动,并且还通过图示上下方向的一侧或两侧的水平驱动单元 106 驱动。终端单元 108 被配置为提供有来自驱动信号生成单元 200 的各种类型的脉冲信号。此外,类似地,终端单元 108 被配置为提供有来自画面信号处理单元 300 的画面信号 V_{sig} 。

[0062] 作为实例,提供必要的脉冲信号作为垂直驱动脉冲信号,例如作为垂直方向上的写开始脉冲实例的转换(shift)开始脉冲 SPDS 和 SPWS、垂直扫描时钟 CKDS 和 CKWS 等。此外,提供必要的脉冲信号作为用于校正阈值或迁移率的脉冲信号,例如,作为垂直方向上的阈值检测开始脉冲实例的转换开始脉冲 SPAZ1 和 SPAZ2、垂直扫描时钟 CKAZ1 和 CKAZ2 等。此外,提供必要的脉冲信号作为水平驱动脉冲信号,例如,作为水平方向上的写开始脉冲实例的水平开始脉冲 SPH、水平扫描时钟 CKH 等。

[0063] 终端单元 108 的每个终端被配置为经由配线 109 连接至垂直驱动单元 103 和水平驱动单元 106。例如,将提供给终端单元 108 的每个脉冲在根据需要在未示出的电平转换单元中内部调整每个脉冲的电压电压之后经由缓冲器提供给垂直驱动单元 103 和水平驱动单元 106 的每个单元。

[0064] 对于像素阵列单元 102,尽管在图中没有示出(稍后将描述细节),但进行了一种配置,其中,以矩阵形式二维地设置像素电路 P(设置像素晶体管,使得有机 EL 元件用作显示元件),关于其像素阵列相对于每行对扫描线进行配线,并相对于每列对信号线进行配线。

[0065] 例如,由扫描线(栅极线)104WS 和 105DS、阈值和迁移率校正扫描线 114AZ 和 115AZ 以及信号线(数据线)106HS 形成像素阵列单元 102。未示出的有机 EL 元件以及用于驱动该元件的薄膜晶体管(TFT)在两者的交叉部分处形成。由有机 EL 元件和薄膜晶体管的组合构成像素电路 P。

[0066] 具体地,对于每个像素行,将通过写扫描单元 104 利用写驱动脉冲 WS 驱动的 n 行的写扫描线 104WS₁ ~ 104WS_n、通过驱动扫描单元 105 利用扫描驱动脉冲 NDS 驱动的 n 行的驱动扫描线 105DS₁ ~ 105DS_n、通过第一阈值和迁移率校正扫描单元 114 利用阈值和迁移率校正脉冲 AZ1 驱动的 n 行的阈值和迁移率校正扫描线 114AZ₁ ~ 114AZ_n 以及通过第二阈值和迁移率校正扫描单元 115 利用阈值和迁移率校正脉冲 AZ2 驱动的 n 行的阈值和迁移率校正扫描线 115AZ₁ ~ 115AZ_n 配线到以矩阵形式排列的每个像素电路 P。

[0067] 写扫描单元 104 和驱动扫描单元 105 基于由驱动信号生成单元 200 提供的垂直驱动系统的脉冲信号经由扫描线 105DS 和 104WS 的每一个顺序选择每个像素电路 P。水平驱动单元 106 基于由驱动信号生成单元 200 提供的水平驱动系统的脉冲信号经由画面信号线 106HS 将图像信号写入所选像素电路 P。

[0068] 垂直驱动单元 103 的每个单元以线的顺序扫描像素阵列单元 102, 并且与此同步, 水平驱动单元 106 在水平方向上 (即, 对于每个像素) 将一个水平线的图像信号顺序写入像素阵列单元 102, 或者同时写入一个水平线的图像信号。前者整体上是点顺序驱动, 后者整体上是线顺序驱动。

[0069] 在对应点顺序驱动的情况下, 水平驱动单元 106 由移位寄存器、采样开关 (水平开关) 等组成, 并且以像素单位将从画面信号处理单元 300 输入的像素信号写入由垂直驱动单元 103 中的每个单元所选择的行的每个像素电路 P。即, 水平驱动单元 106 执行用于以像素单位将画面信号写入通过垂直扫描选择的行的像素电路 P 的点顺序驱动。

[0070] 另一方面, 在对应于线顺序驱动情况下, 水平驱动单元 106 被构成为包括用于同时导通设置在所有列的画面信号线 106HS 上的未示出的开关的驱动电路, 以同时导通设置在所有列的画面信号线 106HS 上的未示出的开关, 从而在通过垂直驱动单元 103 选择的行的一行的所有像素电路 P 中同时写入从画面信号处理单元 300 输入的像素信号。

[0071] 垂直驱动单元 103 中的每个单元都由逻辑门 (包括锁存器) 的组合构成, 并且以行单位选择像素阵列单元 102 的每个像素电路 P。注意, 在图 1A 中, 示出了一种配置, 其中, 仅将垂直驱动单元 103 设置在像素阵列单元 102 的一侧, 但是可以采样一种配置, 其中, 垂直驱动单元 103 被设置在两侧, 以夹置像素阵列单元 102。

[0072] 类似地, 在图 1A 中, 示出了一种配置, 其中, 仅将水平驱动单元 106 设置在像素阵列单元 102 的一侧, 但是可以采样一种配置, 其中, 水平驱动单元 106 被设置在两侧以夹置像素阵列单元 102。

[0073] 注意, 为了对应于彩色图像显示, 对于像素阵列单元 102, 例如如图 1B 所示, 以条状排列子像素 G、R 和 B, 其中, 一个像素负责红、绿和蓝中的任何一种。

[0074] < 像素电路 : 第一实施例 >

[0075] 图 2 是示出组成图 1A 和图 1B 所示有机 EL 装置的像素电路 P 的第一实施例的示意图。注意, 图 2 还示出了设置在显示面板单元的基板 101 上的像素电路 P 的外围部分中的垂直驱动单元 103 和水平驱动单元 106。

[0076] 图 3A 是描述有机 EL 元件和驱动晶体管的操作点的示意图。图 3B 是描述由于给定的有机 EL 元件和驱动晶体的特性偏差对驱动电流 I_{ds} 的影响的示意图。图 3C 和图 3B 是描述其改善技术的概念的示意图。

[0077] 根据图 2 所示第一实施例的像素电路 P 具有驱动晶体管基本由 n 沟道型薄膜场效应管构成的特征, 以及还具有提供用于抑制由于有机 EL 元件随时间的劣化所引起的有机 EL 元件的驱动电流 I_{ds} 的波动的电路, 即, 用于实现校正作为光电元件实例的有机 EL 元件的电流 - 电压特性中的变化以维持驱动电流 I_{ds} 均匀恒定的阈值校正功能和迁移率校正功能的驱动信号稳定电路 (部分 1) 的特征。此外, 具有提供用于实现即使在有机 EL 元件的电流 - 电压特性随时间具有变化的情况下也能稳定驱动电流的自举 (bootstrap) 功能的驱动信号稳定电路 (部分 1) 的特征。

[0078] 注意, 对于根据第一实施例的像素电路 P, 采用 p 沟道型晶体管作为发光控制晶体管, 但是例如稍后描述的第二实施例, 可以进行一种配置, 其中, 将 p 沟道型晶体管变为 n 沟道型晶体管, 以使用有效高扫描驱动脉冲 DS 进行驱动。在这种情况下, 所有开关晶体管都可由 n 沟道型晶体管构成, 从而可以在制作晶体管时采用现有的非晶硅 (a-Si) 处理。因此,

可以实现晶体管成本的降低。在这一点上,对于根据第一实施例的像素电路 P,采用 p 沟道型作为发光控制晶体管,其具有不利的方面。

[0079] 采用 MOS 晶体管作为包括驱动晶体管的各个晶体管。在这种情况下,将栅极端作为控制输入端,源极和漏极中的一个作为输入端,以及另一个作为输出端。

[0080] 像素电路 P 包括:存储电容器(也称为像素电容器)120;n 沟道型驱动晶体管 121;p 沟道型发光控制晶体管 122,其中,将有效低驱动脉冲(扫描驱动脉冲 NDS)提供给作为控制输入端的栅极 G;n 沟道型采样晶体管 125,其中,将有效高驱动脉冲(写驱动脉冲 WS)提供给作为控制输入端的栅极 G;以及有机 EL 元件 127,其是用于通过施加给其的电流而发光的光电元件(发光元件)的实例。

[0081] 采样晶体管 125 是设置在驱动晶体管 121 的栅极 G(控制输入端)处的开关晶体管,并且发光控制晶体管 122 也是开关晶体管。通常,由于包括整流器而用二极管的符号表示有机 EL 元件 127。注意,有机 EL 元件 127 包括寄生电容器(等效电容器)Ce1。在附图中,该寄生电容器 Ce1 被示出为与有机 EL 元件 127 并联。

[0082] 像素电路 P 具有以下特征:发光控制晶体管 122 设置在驱动晶体管 121 的漏极端 D 侧,存储电容器 120 连接在驱动晶体管 121 的栅极和源极之间,并且还设置自举电路 130 以及阈值和迁移率校正电路 140。自举电路 130 以及阈值和迁移率校正电路 140 是用于抑制伴随驱动晶体管 121 或作为光电元件实例的有机 EL 元件 127 的特性波动的驱动电流 I_{ds} 的波动的驱动电流波动抑制单元的实例。

[0083] 有机 EL 元件 127 是电流发光元件,因此,通过控制施加给有机 EL 元件 127 的电流获得着色的灰度。因此,通过改变施加给驱动晶体管 121 的栅极端 G 的电压来控制施加给有机 EL 元件 127 的电流。

[0084] 此时,设置自举(bootstrap)电路 130 以及阈值和迁移率校正电路 140,以不被有机 EL 元件 127 随时间的变化和驱动晶体管 121 的特性偏差所影响。因此,除写扫描单元 104 和驱动扫描单元 105 之外,用于驱动像素电路 P 的垂直驱动单元 103 还包括两个阈值和迁移率校正扫描单元 114 和 115。

[0085] 在附图中,仅示出了一个像素电路 P,但是如图 1A 所描述的,以矩阵形式排列具有相同结构的像素电路 P。这里,对于每个像素行,将通过写扫描单元 104 利用写驱动脉冲 WS 驱动的 n 行的写扫描线 104WS₁ ~ 104WS_n、通过驱动扫描单元 105 利用扫描驱动脉冲 NDS 驱动的 n 行的驱动扫描线 105DS₁ ~ 105DS_n、通过第一阈值和迁移率校正扫描单元 114 利用阈值和迁移率校正脉冲 AZ1 驱动的 n 行的阈值和迁移率校正扫描线 114AZ₁ ~ 114AZ_n 以及通过第二阈值和迁移率校正扫描单元 115 利用阈值和迁移率校正脉冲 AZ2 驱动的 n 行的阈值和迁移率校正扫描线 115AZ₁ ~ 115AZ_n 配线到以矩阵形式排列的每个像素电路 P。

[0086] 自举电路 130 包括 n 沟道型检测晶体管 124(向其提供与有机 EL 元件 127 并联连接的有效高阈值和移动校正脉冲 AZ2),并且由检测晶体管 124 和连接在驱动晶体管 121 的栅极和源极之间的存储电容器 120 构成。将存储电容器 120 配置为也作为自举电容器。

[0087] 阈值和迁移率校正电路 140 包括 n 沟道型检测晶体管 123(向其提供驱动晶体管 121 的栅极端 G 和第二电源电位 V_{c2} 之间的有效高阈值和迁移率校正脉冲 AZ1),并且由检测晶体管 123、驱动晶体管 121、发光控制晶体管 122 以及连接在驱动晶体管 121 的栅极和源极之间的存储电容器 120 构成。将存储电容器 120 配置为也作为用于保持所检测的阈值

电压 V_{th} 的阈值电压存储电容器。

[0088] 对于驱动晶体管 121,漏极端 D 首先被连接至发光控制晶体管 122 的漏极端 D。发光控制晶体管 122 的源极端 S 连接至第一电源电位 V_{c1} 。此外,对于驱动晶体管 121,源极端 S 直接连接至有机 EL 元件 127 的正极端 A。假设其连接点为节点 ND121。有机 EL 元件的负极 K 连接至对用于提供基准电位的所有像素通用的地线 $V_{cath}(GND)$,从而向其提供负极电位 V_{cath} 。

[0089] 注意,代替 p 沟道型,可采用将有效高驱动脉冲(扫描驱动脉冲 DS)提供给作为控制输入端的栅极端 G 的 n 沟道型作为发光控制晶体管 122。在这种情况下,对于 n 沟道型发光控制晶体管 122,漏极端连接至第一电源电位 V_{c1} ,源极端连接至驱动晶体管 121 的漏极端。

[0090] 对于采样晶体管 125,栅极端 G 连接至来自写扫描单元 104 的写扫描线 104WS,源极端 S 连接至画面信号线 106HS,以及漏极端 D 连接至驱动晶体管 121 的栅极端 G。假设其连接点为节点 ND122。存储电容器 120 连接在节点 ND121 和节点 ND122 之间。向采样晶体管 125 的栅极端 G 提供来自写扫描单元 104 的有效高写驱动脉冲 WS。对于采样晶体管 125,如附图中的括号所示,源极端 S 和漏极端 D 可以颠倒,漏极端 D 可作为信号输入端连接至画面信号线 106HS,以及源极端 S 可作为信号输出端连接至驱动晶体管 121 的栅极端 G。

[0091] 检测晶体管 123 是设置在驱动晶体管 121 的栅极 G(控制输入端)侧的开关晶体管,其中,源极端 S 连接至作为偏移(offset)电压实例的接地电位 V_{ofs} ,漏极端 D 连接至驱动晶体管 121 的栅极端 G(节点 ND122),以及作为控制输入端的栅极端 G 连接至阈值和迁移率校正扫描线 114AZ。进行了一种配置,其中,驱动晶体管 121 的栅极端 G 的电位通过导通的检测晶体管 123 经由检测晶体管 123 连接至作为固定电位的接地电位 V_{ofs} 。

[0092] 检测晶体管 124 是开关晶体管,其中,漏极端 D 连接至作为在驱动晶体管 121 的源极端 S 和有机 EL 元件 127 的正极端 A 之间的连接点的节点 ND121,源极端 S 连接至作为基准电位实例的接地电位 V_{s1} ,以及作为控制输入端的栅极端 G 连接至阈值和迁移率校正扫描线 115AZ。

[0093] 进行了一种配置,其中,存储电容器 120 连接在驱动晶体管 121 的栅极和源极之间,并且使检测晶体管 124 导通,从而驱动晶体管 121 的源极端 S 的电位经由检测晶体管 124 连接至作为固定电位的接地电位 V_{s1} 。

[0094] 采样晶体管 125 在被写扫描线 104WS 选择时运行,对来自画面信号线 106HS 的图像信号 V_{sig} (的信号电位 V_{in}) 进行采样,以及经由节点 ND112 将与信号电位 V_{in} 相对应大小的电压保持在存储电容器 120 中。保持在存储电容器 120 中的电位理想地与信号电位 V_{in} 具有相同的大小,但实际上比信号电位 V_{in} 小。

[0095] 当发光控制晶体管 122 导通时,驱动晶体管 121 根据保持在存储电容器 120 中的驱动电位(该点处驱动晶体管 121 的栅极和源极之间的电压 V_{gs}) 电流驱动有机 EL 元件 127,其通过扫描驱动脉冲 NDS 引起。发光控制晶体管 122 在被驱动扫描线 105DS 选择时电导通,以从第一电源电位 V_{c1} 向驱动晶体管 121 提供电流。

[0096] 因此,作为驱动晶体管 121 的电源供给端的漏极端 D 侧经由发光控制晶体管 122 连接至第一电源电位 V_{c1} ,并且控制发光控制晶体管 122 的导通(ON)周期,从而调整有机 EL 元件 127 的发光周期和非发光周期,并且能够执行负载驱动。

[0097] 检测晶体管 123 和 124 在通过将来自阈值和迁移率校正扫描单元 114 和 115 的有效高阈值和迁移率校正脉冲 AZ1 和 AZ2 提供给阈值和迁移率校正扫描线 114AZ 和 115AZ 而被选择时运行,并执行预定的校正操作(用于校正阈值电压 V_{th} 或迁移率 μ 偏差的操作)。例如,为了在有机 EL 元件 127 的电流驱动之前检测驱动晶体管 121 的阈值电压 V_{th} 以预先取消其影响,检测电位被保持在存储电容器 120 中。

[0098] 作为用于确保具有这种结构的像素电路 P 的正常操作的条件,将接地电位 V_{s1} 设置得低于从接地电位 V_{ofs} 中减去驱动晶体管 121 的阈值电压 V_{th} 的电平。即,保持“ $V_{s1} < V_{ofs} - V_{th}$ ”。

[0099] 此外,将有机 EL 元件 127 的阈值电压 V_{thEL} 与有机 EL 元件 127 的负极端 K 的电位 V_{cath} 相加的电平设置得高于从接地电位 V_{s1} 中减去驱动晶体管 121 的阈值电压 V_{th} 的电平。即,保持“ $V_{cath} + V_{thEL} > V_{s1} - V_{th}$ ”。期望将接地电位 V_{ofs} 的电平设置得接近于由画面信号线 106HS 提供的像素信号 V_{sig} 的最低电平(最低电平以下的范围)。

[0100] 对于具有这种结构的像素电路 P,采样晶体管 125 根据在预定信号写周期(采样周期)内由写扫描线 104WS 提供的写驱动脉冲 WS 而电导通,并对从画面信号线 106HS 提供给存储电容器 120 的画面信号 V_{sig} 进行采样。存储电容器 120 根据采样的画面信号 V_{sig} 施加驱动晶体管 121 的源极和栅极之间的输入电压(栅极和源极之间的电压 V_{gs})。

[0101] 驱动晶体管 121 在预定发光周期内将根据栅极和源极之间的电压 V_{gs} 的输出电流提供给有机 EL 元件 127 作为驱动电流 I_{ds} 。注意,该驱动电流 I_{ds} 具有对驱动晶体管 121 的沟道区域的载流子迁移率 μ 和阈值电压 V_{th} 的依赖性。通过由驱动晶体管 121 提供的驱动电流 I_{ds} 驱动有机 EL 元件 127,从而以与画面信号 V_{sig} (具体地,信号电位 V_{in}) 相对应的亮度发光。

[0102] 该像素电路 P 包括由开关晶体管(发光控制晶体管 122 和检测晶体管 123 和 124)构成的校正单元,其预先在发光周期的开头校正保持在存储电容器 120 中的栅极和源极之间的电压 V_{gs} ,以消除对驱动电流的载流子迁移率 μ 的依赖性。

[0103] 具体地,校正单元(开关晶体管 122,123 和 124)根据由写扫描线 104WS 和驱动扫描线 105DS 提供的写驱动脉冲 WS 和扫描驱动脉冲 NDS 在信号写周期的一部分(例如,后半侧)中运行,在画面信号 V_{sig} 被采样的状态下从驱动晶体管 121 中提取驱动电流 I_{ds} ,并且负反馈该电流以校正栅极和源极之间的电压 V_{gs} 。此外,为了消除对驱动电流 I_{ds} 的阈值电压 V_{th} 的依赖性,该校正单元(开关晶体管 122,123 和 124)在信号写周期之前预先检测驱动晶体管 121 的阈值电压 V_{th} ,并且还将检测的阈值电压 V_{th} 与栅极和源极之间的电压 V_{gs} 相加。

[0104] 特别地,对于根据本实例的像素电路 P,驱动晶体管 121 是 n 沟道型晶体管,其中,在漏极连接至正电源侧的同时,源极连接至有机 EL 元件 127 侧。在这种情况下,上述校正单元在与信号写周期的后部重叠的发光周期的开头从驱动晶体管 121 中提取驱动电流 I_{ds} ,并将其负反馈到存储电容器 120 侧。

[0105] 此时,配置校正单元,使得在发光周期的开头部分从驱动晶体管 121 的源极端 S 侧提取的驱动电流 I_{ds} 流向包括在有机 EL 元件 127 中的寄生电容器 C_{el} 。具体地,有机 EL 元件 127 是包括正极端 A 和负极端 K 的二级管型发光元件,其中,在正极端 A 侧连接至驱动晶体管 121 的源极端 S 的同时,负极端 K 侧连接至接地侧(在本实例中为负极电位 V_{cath})。

[0106] 根据这种配置,对于校正单元(开关晶体管 122,123 和 124),预先将有机 EL 元件 127 的正极和负极之间设置为反向偏置状态,并且在从驱动晶体管 121 的源极端 S 侧提取的驱动电流 I_{ds} 流向有机 EL 元件 127 时,二级管型有机 EL 元件 127 被用作电容性元件。

[0107] 注意,对于校正单元,可以调整用于在信号写周期内从驱动晶体管 121 提取的驱动电流 I_{ds} 所需的时间宽度 t ,并且期望优化关于存储电容器 120 的驱动电流 I_{ds} 的负反馈量。

[0108] 现在,术语“优化负反馈量”是指适当地设置写驱动脉冲 WS 和驱动扫描脉冲 NDS 之间的相位差,以及进一步优选地,即使在从画面信号电位的黑色电平到白色电平范围内任意电平的情况下也能适当地执行迁移率校正。施加给栅极和源极之间的电压 V_{gs} 的负反馈量取决于驱动电流 I_{ds} 的提取时间,因此提取时间越长,负反馈量越大。

[0109] 对于像素电路和驱动定时,存在各种类型的技术,根据这些技术,可以将各种类型的技术用作“优化负反馈量”时的技术。例如,作为画面线信号电位的画面信号线 106HS 的电压变化特性或者写扫描线 104WS 的电压变化特性(即,写驱动脉冲的变换特性)被倾斜,从而使迁移率校正周期 t 自动跟随画面线信号电位并实现其最优化。根据这些技术,即使用画面信号线 106HS 的电位也可以确定迁移率校正周期,且可以用 $\Delta V = I_{ds} \cdot C_{el}/t$ 表示迁移率校正参数 ΔV 。

[0110] 从迁移率校正参数 ΔV 的表达式中可以清楚地理解,作为驱动晶体管 121 的漏极和源极之间的电流的驱动电流 I_{ds} 越大,迁移率校正参数 ΔV 越大。相反,作为驱动晶体管 121 的漏极和源极之间的电流的驱动电流 I_{ds} 越小,迁移率校正参数 ΔV 越小。因此,根据驱动电流 I_{ds} 确定迁移率校正参数 ΔV 。此时,迁移率校正周期没有必要稳定,相反,期望在一些情况下调整依赖于驱动电流 I_{ds} 的迁移率校正周期。例如,在驱动电流 I_{ds} 较大的情况下,期望缩短迁移率校正周期,相反,在驱动电流 I_{ds} 较小的情况下,期望加长迁移率校正周期。

[0111] 例如,画面信号线电位(画面信号线 106HS 的电位)的上升沿和下降沿倾斜,或者写扫描线电位(具体地,用于截止采样晶体管的侧)的变化特性倾斜,从而自动调整校正周期 t ,以在画面信号线 106HS 的电位较高时(当驱动电流 I_{ds} 较大时)变短,或者在画面信号线 106HS 的电位较低时(当驱动电流 I_{ds} 较小时)变长。因此,可通过跟随画面信号电位(画面信号 V_{sig} 的信号电位 V_{in})自动设置适当的校正周期,从而,不论图像的亮度和模式如何都可以执行最佳迁移率校正。根据像素电路 P 或驱动定时可以同时使用这两者。

[0112] <基本操作>

[0113] 首先,作为比较实例描述根据第一实施例的像素电路 P 的特征,将对关于在没有设置发光控制晶体管 122、检测晶体管 123 和检测晶体管 124,并且对于存储电容器 120,其一端连接至节点 ND122,另一端连接至对所有像素通用的接地线 V_{cath} (GND) 的情况下的操作进行描述。下文中,将这种像素电路 P 称作根据比较实例的像素电路 P。

[0114] 对于根据比较实例的像素电路 P,通过驱动晶体管 121 和有机 EL 元件 127 之间的操作点确定驱动晶体管 121 的源极端 S 的电位(源极电位 V_s),并且其电压值根据驱动晶体管 121 的栅极电位 V_g 而不同。

[0115] 通常,如图 3A 所示,驱动晶体管 121 在饱和区域中被驱动。因此,如果在饱和区域中运行的晶体管的漏极端和源极端之间流动的电流为 I_{ds} ,迁移率为 μ ,沟道宽度(栅极宽

度)为W,沟道长度(栅极长度)为L,栅极容量(每单位面积的栅极氧化物容量)为 C_{ox} ,以及晶体管的阈值电压为 V_{th} ,则驱动晶体管121是具有在以下表达式(1)所示值的恒定电流源。注意,“ \wedge ”表示求幂。从表达式(1)可以清楚地理解,对于饱和区域,晶体管的漏极电流 I_{ds} 被栅极和源极之间的电压 V_{gs} 控制,并作为恒定电流源进行操作。

$$[0116] \quad I_{ds} = \frac{1}{2} \mu \frac{W}{L} C_{ox} (V_{gs} - V_{th})^2 \cdots (1)$$

[0117] <发光元件的 I_{el} - V_{el} 特性和I-V特性>

[0118] 对于图3B(1)所示的有机EL元件所代表电流驱动发光元件的电流-电压(I_{el} - V_{el})特性,以实线示出的曲线表示初始状态时的特性,以及以虚线示出的曲线表示随时间变化之后的特性。通常,如图所示,包括有机EL元件的电流驱动发光元件的I-V特性随时间劣化。

[0119] 例如,当发光电流 I_{el} 流向作为发光元件实例的有机EL元件127时,唯一确定其正极和负极之间的电压 V_{el} 。如图3B(1)所示,在发光周期内,由驱动晶体管121的漏极和源极之间的电流 I_{ds} (=驱动电流 I_{ds})确定的发光电流 I_{el} 流向有机EL元件127的正极端A,通过正极和负极之间的电压 V_{el} 增加正极和负极之间的电压。

[0120] 对于根据比较实例的像素电路P,根据有机EL元件127的I-V特性随时间的变化,关于相同发光电流 I_{el} 的正极和负极之间的电压 V_{el} 从 V_{el1} 变化到 V_{el2} ,这引起驱动晶体管121的操作点的变化,即使向其施加相同的栅极电位 V_g 也引起驱动晶体管121的源极电位 V_s 的变化,因此,引起驱动晶体管121的栅极和源极之间的电压 V_{gs} 的变化。

[0121] 对于采样n沟道型晶体管作为驱动晶体管121的简单电路,源极端S连接至有机EL元件127侧,这使得有机EL元件127的I-V特性被随时间的变化所影响,引起流向有机EL元件127的电流(发光电路 I_{el})变化,因此,发光亮度变化。

[0122] 具体地,对于根据比较实例的像素电路,由于有机EL元件127的I-V特性随时间的变化而导致操作点变化,即使向其施加相同的栅极电位 V_g ,驱动晶体管121的源极电位 V_s 也发生变化。因此,驱动晶体管121的栅极和源极之间的电压 V_{gs} 发生变化。如从特性表达式(1)中清楚地理解,一旦栅极和源极之间的电压 V_{gs} 波动,即使栅极电位 V_g 稳定,驱动电流 I_{ds} 也会波动,并且流向有机EL元件127的电流值同时发生变化。因此,一旦有机EL元件127的I-V特性变化,对于根据比较实例的像素电路P,有机EL元件127的发光亮度随时间发生变化。

[0123] 对于采样n沟道型作为驱动晶体管121的简单电路,源极端S连接至有机EL元件127侧,这引起在栅极和源极之间的电压 V_{gs} 随着有机EL元件127的时间改变,引起流向有机EL元件127的电流发生变化,因此,发光亮度变化。

[0124] 由于随着作为发光元件实例的有机EL元件127随时间的特性波动而引起的有机EL元件127的正极电位波动表现为驱动晶体管121的栅极和源极之间的电压 V_{gs} 的波动,这引起漏电流(驱动电流 I_{ds})的波动。由于这种原因引起的驱动电流的波动表现为每个像素电路P的发光亮度的偏差,这引起图像质量的劣化。

[0125] 另一方面,稍后将进行具体描述,在将对应于信号电位 V_{in} 的信息写入存储电容器时(有机EL元件127的发光周期之后连续),激活自举操作,这通过将采样晶体管125设置为非导通状态来驱动用于实现使驱动晶体管121的源极端S的电位 V_s 的波动与其栅极

端 G 的电位 V_g 联动的自举功能的电路结构。

[0126] 因此,即使由于有机 EL 元件 127 随时间的特性波动而存在有机 EL 元件 127 的正极电位波动(即,源极电位波动),栅极电位 V_g 也发生波动,从而抵消其波动,因此可以保证屏幕亮度的均匀性。根据自举功能,可以改善由有机 EL 元件代表的电流驱动发光元件的随时间波动的校正性能。

[0127] 该自举功能在写驱动脉冲 WS 被切换为无效低状态以及采样晶体管 125 截止的发光开始点处开始,此后,发光电流 I_{e1} 开始流向有机 EL 元件 127,并且在正极和负极之间的电压 V_{e1} 增加直到正极和负极之间的电压 V_{e1} 稳定的过程期间,即使在由于正极和负极之间的电压 V_{e1} 的波动而引起驱动晶体管 121 的源极电位 V_s 波动的情况下,这种功能也起作用。

[0128] < 驱动晶体管的 V_{gs} - I_{ds} 特性 >

[0129] 此外,根据该驱动晶体管 121 的制造处理偏差,对于每个像素电路 P,引起诸如阈值和迁移率等的特性波动。此外,在驱动处于饱和区域的驱动晶体管 121 的情况下,根据该特性波动,即使将相同的栅极电位施加给驱动晶体管 121,对于每个像素电路 P 漏极电流(驱动电流 I_{ds}) 都发生波动,这表现为发光亮度的偏差。

[0130] 例如,图 3B(2) 示出了关注驱动晶体管 121 的阈值偏差的电压-电流(V_{gs} - I_{ds}) 特性。在关于阈值电压不同(例如 V_{th1} 和 V_{th2}) 的两个驱动晶体管 121 的附图中示出了特性曲线。

[0131] 如上所述,在驱动晶体管 121 在饱和区域中运行时的漏极电流 I_{ds} 由特性表达式(1) 表示。从特性表达式(1) 中可以清楚地理解,一旦阈值电压 V_{th} 波动,即使栅极和源极之间的电压 V_{gs} 稳定,漏极电流 I_{ds} 也发生波动。即,如果对阈值电压 v_{th} 的偏差没有采取任何对策,则如图 3B(2) 所示,当阈值电压是 V_{th1} 时,对应于 V_{gs} 的驱动电流是 I_{ds1} ,当阈值电压是 V_{th2} 时,对应于相同栅极电压 V_{gs} 的驱动电流是不同于 I_{ds1} 的 I_{ds2} 。

[0132] 此外,图 3B(3) 示出了关注在驱动晶体管 121 的迁移率偏差的电压-电流(V_{gs} - I_{ds}) 特性。在关于迁移率不同(例如, μ_1 和 μ_2) 的两个驱动晶体管 121 的附图中示出了特性曲线。

[0133] 从特性表达式(1) 中可以清楚地理解,一旦迁移率 μ 波动,即使栅极和源极之间的电压 V_{gs} 稳定,漏极电流 I_{ds} 也会波动。即,如果对迁移率 μ 的偏差没有采取任何对策,则如图 3B(3) 所示,当迁移率是 μ_1 时,对应于 V_{gs} 的驱动电流是 I_{ds1} ,当迁移率是 μ_2 时,对应于相同栅极电压 V_{gs} 的驱动电流是不同于 I_{ds1} 的 I_{ds2} 。

[0134] 如图 3B(2) 和 (3) 所示,如果由于阈值电压 V_{th} 或迁移率 μ 的差别而存在关于 V_{in} - I_{ds} 特性的较大差别,则即使向晶体管施加相同的信号电位 V_{in} ,驱动电流 I_{ds} ,即,发光亮度也会不同,因此,不能获得屏幕亮度的均匀性。

[0135] < 阈值校正和迁移率校正的概念 >

[0136] 另一方面,采样用于实现阈值校正功能和迁移率校正功能(稍后描述细节)的驱动定时,从而可以抑制这种波动的影响,以及可以保证屏幕亮度的均匀性。

[0137] 对于本实施例的阈值校正操作和迁移率校正操作,尽管稍后将描述细节,但发光时栅极和源极之间的电压 V_{gs} 被配置为以“ $V_{in}+V_{th}-\Delta V$ ”表示,从而防止漏极和栅极之间的电流 I_{ds} 对阈值电压 V_{th} 的偏差和波动的依赖性,并且还防止对迁移率 μ 的偏差和波动

的依赖性。从而,即使阈值电压 V_{th} 或迁移率 μ 由于制作过程或者随时间波动,驱动电流 I_{ds} 也不波动,并且有机 EL 元件 127 的发光亮度不波动。

[0138] 例如,图 3C 是描述迁移率校正时驱动晶体管 121 的操作点的曲线图。如果在制作过程时或随时间变化的迁移率 μ_1 和 μ_2 的偏差经受能够使发光时栅极和源极之间的电压 V_{gs} 以“ $V_{in}+V_{th}-\Delta V$ ”表示的阈值校正或者迁移率校正,首先,从迁移率的观点来看,对于迁移率 μ_1 确定迁移率校正参数 ΔV_1 ,对于迁移率 μ_2 确定迁移率校正参数 ΔV_2 。

[0139] 因此,对于任意迁移率确定适当的迁移率校正参数,使得确定驱动晶体管 121 的迁移率 μ_1 时的驱动电流 I_{dsa} 和迁移率 μ_2 时的驱动电流 I_{dsb} 。尽管在迁移率校正之前存在很大的电流偏差,但由于迁移率校正而使电流偏差变小,并且抑制了迁移率 μ 的差。在最佳状态下,可以保持“ $I_{dsa} = I_{dsb}$ ”,并且可以除去(取消)迁移率 μ 的差。

[0140] 如图 3B(3) 所示,如果电流偏差不经受迁移率校正,则在关于栅极和源极之间的电压 V_{gs} 的迁移率不同(例如, μ_1 和 μ_2) 时,驱动电流 I_{ds} (例如, I_{ds1} 和 I_{ds2}) 由此也大大不同。为了处理这个问题,分别将适当的迁移率校正参数 ΔV_1 和 ΔV_2 施加给迁移率 μ_1 和 μ_2 ,从而驱动电流 I_{ds} 变成 I_{dsa} 和 I_{dsb} ,并且迁移率校正参数 ΔV_1 和 ΔV_2 中的每一个都被最优化,因此可以接近迁移率校正之后的驱动电流 I_{dsa} 和 I_{dsb} ,并且可设置为最佳状态下的相同水平。

[0141] 在迁移率校正时,可以从图 3C 中的曲线图明显理解,较大的迁移率 μ_1 经受负反馈以增加迁移率校正参数 ΔV_1 ,而较小的迁移率 μ_2 经受负反馈以减小迁移率校正参数 ΔV_2 。在这种意义上,迁移率校正参数 ΔV 也被称为负反馈量 ΔV 。

[0142] 此外,图 3D 的每幅图示出了从阈值校正的观点来看信号电位 V_{in} 和驱动电流 I_{ds} 之间的关系。例如,在图 3D 的每幅图中,将信号电位 V_{in} 作为横轴,并把驱动电流 I_{ds} 作为纵轴,关于由阈值电压 V_{th} 相对较低且迁移率 μ 相对较大的驱动晶体管组成的像素电路 Pa(实线曲线)以及由阈值电压 V_{th} 相对较高且迁移率 μ 相对较小的驱动晶体管 121 组成的像素电路 Pb(虚线曲线)的驱动晶体管 121 的电流-电压特性被示为特性曲线。

[0143] 在图 3D(1) 是既不执行阈值校正也不执行迁移率校正的情况。在这种情况下,在像素电路 Pa 和像素电路 Pb 处根本不执行关于阈值电压 V_{th} 和迁移率 μ 的校正,所以关于阈值电压 V_{th} 和迁移率 μ 的差引起 V_{in} - I_{ds} 特性的较大差别。因此,即使将相同的信号电位 V_{in} 施加于两个电路,驱动电流 I_{ds} ,即,发光亮度不同,从而不能获得屏幕亮度的均匀性。

[0144] 图 3D(2) 是执行阈值校正而不执行迁移率校正的情况。在这种情况下,在像素电路 Pa 和像素电路 Pb 处消除了阈值电压 V_{th} 的差。然而,注意,迁移率 μ 的差如它所表现的一样。因此,对于信号电位 V_{in} 较高的区域(即,亮度较高的区域),迁移率 μ 的差明显地表现,即使是相同的灰度亮度也不同。具体地,对于相同的灰度(相同的信号电位 V_{in}),迁移率 μ 较大的像素电路 Pa 的亮度(驱动电流 I_{ds}) 较高,且迁移率 μ 较小的像素电路 Pb 的亮度较低。

[0145] 图 3D(3) 是执行阈值校正和迁移率校正的情况,在这种情况下,完全校正了关于阈值电压 V_{th} 和迁移率 μ 的差,由此,像素电路 Pa 和像素电路 Pb 的 V_{in} - I_{ds} 特性匹配。因此,亮度 (I_{ds}) 在所有灰度(信号电位 V_{in}) 变成相同的等级,因此显著改善了屏幕亮度的均匀性。

[0146] 图 3D(4) 是执行阈值校正和迁移率校正,但阈值电压 V_{th} 的校正不充分的情况。例如,其实例是通过一次阈值校正操作不能在存储电容器 120 中保持相当于驱动晶体管 121 的阈值电压 V_{th} 的电压。此时,没有消除阈值电压 V_{th} 的差,因此在像素电路 Pa 和像素电路 Pb 的低灰度区域处表现出亮度(驱动电流 I_{ds})差异。因此,在阈值电压 V_{th} 校正不充分的情况下,亮度不均匀出现在低灰度处,这削弱了图像质量。

[0147] < 像素电路的操作 :第一实施例 >

[0148] 图 4 是描述根据第一实施例的像素电路的操作的时序图。在图 4 中,沿时间轴 t 表示写驱动脉冲 WS、阈值和迁移率校正脉冲 AZ1 和 AZ2 以及扫描驱动脉冲 NDS 的波形。可以从以上描述理解到,开关晶体管 123、124 和 125 是 n 沟道型,使得当各个脉冲 WS、AZ2 和 AZ2 处于高电平状态时导通,以及当脉冲处于低电平状态时截止。另一方面,发光控制晶体管 122 是 p 沟道型,使得当扫描驱动脉冲 NDS 处于高电平状态时截止,以及当脉冲处于低电平状态时导通。注意,该时序图还表示驱动晶体管 121 的栅极端 G 的电位变化和源极端 S 的电位变化以及各个脉冲 WS、AZ1、AZ2 和 DS 的波形。

[0149] 对于像素电路 P,在通常的发光状态下,单独从驱动扫描单元 105 输出的扫描驱动脉冲 NDS 处于有效低状态,并且从写扫描单元 104 以及阈值和迁移率校正扫描单元 114 和 115 分别输出的写驱动脉冲 WS 以及阈值和迁移率校正脉冲 AZ1 和 AZ2 处于无效低状态,这是发光晶体管 122 单独导通的状态。

[0150] 像素阵列单元 102 的每行在一场期间被顺序扫描一次。在该场开始之前的先前周期中,所有脉冲 WS、AZ1、AZ2 和 DS 均处于低电平状态。因此,n 沟道型开关晶体管 123、124 和 125 处于截止状态,而 p 沟道型发光控制晶体管 122 单独处于导通状态。

[0151] 因此,驱动晶体管 121 经由处于导通状态的发光控制晶体管 122 连接至第一电源电位 V_{c1} ,从而根据栅极和源极之间的预定电压 V_{gs} 向有机 EL 元件 127 提供驱动电流 I_{ds} 。因此,有机 EL 元件 127 在定时 t_1 处或在定时 t_1 之前发光。此时,以栅极电位 V_g 和源极电位 V_s 之间的差表示施加给驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 。

[0152] 此时,将驱动晶体管 121 设置为在饱和区域中运行,使得如果在运行在饱和区域中的晶体管的漏极端和源极端之间流动的电流为 I_{ds} ,迁移率为 μ ,沟道宽度为 W ,沟道长度为 L ,栅极容量为 C_{ox} ,晶体管的阈值电压为 V_{th} ,则原则上,驱动晶体管 121 是具有表达式 (1) 所示值的恒定电流源。

[0153] 在一个新场 (field) 开始的定时 t_1 处,扫描驱动脉冲 NDS 从低电平状态切换到高电平状态 (t_1)。因此,一旦进入定时 t_1 ,所有开关晶体管 122 ~ 125 截止。因此,发光控制晶体管 122 截止,并且驱动晶体管 121 与第一电源电位 V_{c1} 隔离,使得栅极电压 V_g 和源极电压 V_s 下降,并且有机 EL 元件 127 的发光停止并进入非发光周期。

[0154] 接下来,通过依次将阈值和迁移率脉冲 AZ1 和 AZ2 设置为有效高状态而使检测晶体管 123 和 124 导通 (t_2),然后,通过将阈值和迁移率校正脉冲 AZ2 设置为无效低状态同时将阈值和迁移率校正脉冲 AZ1 保持为有效高状态而使检测晶体管 123 侧单独截止 (t_4)。注意,可以首先导通检测晶体管 123 和 124 中的任意一个。因此,防止电流流向有机 EL 元件 127,并将有机 EL 元件 127 设置为非发光状态。附图所示实例示出了二者几乎同时导通的状态。

[0155] 此时,对于驱动晶体管 121,通过经由检测晶体管 124 向源极端 S 提供的接地电位

V_{s1} 对驱动晶体管 121 的源极电位 V_s 进行初始化,进一步,通过经由检测晶体管 123 向栅极端 G 提供的接地电位 V_{ofs} 对驱动晶体管 121 的栅极电位 V_g 进行初始化 ($t_2 \sim t_4$)。

[0156] 因此,将连接在驱动晶体管 121 的栅极和源极之间的存储电容器 120 两端的电位差设置为驱动晶体管 121 的阈值电压 V_{th} 以上。此时,驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 取值“ $V_{ofs}-V_{s1}$ ”,但是已经设置了条件“ $V_{s1} < V_{ofs}-V_{th}$ ”,使得驱动晶体管 121 维持为导通状态,并向其施加据此的电流 I_{ds1} 。

[0157] 现在,为了使有机 EL 元件 127 处于非发光状态,需要实现 $V_{cath}+V_{thEL} > V_{s2}-V_{th}$ 的关系,即,设置接地电位 V_{ofs} 和 V_{s1} 的电压,使得施加给有机 EL 元件 127 的正极端 A 的电压 V_{e1} ($= V_{s1}-V_{th}$) 小于有机 EL 元件 127 的阈值电压 V_{thEL} 和负极电压 V_{cath} 的和。因此,有机 EL 元件 127 变为反向偏置状态,其小于驱动晶体管 121 的电流,并变为非发光状态。

[0158] 因此,驱动晶体管 121 的漏极电流 I_{ds1} 从第一电源电位 V_{c1} 经由处于导通状态的检测晶体管 124 流向接地电位 V_{s1} 。此外,设置条件“ $V_{ofs}-V_{s1} = V_{gs} > V_{th}$ ”,从而在定时 t_5 之后执行阈值电压 V_{th} 的偏差校正的准备。换句话说,周期 $t_2 \sim t_5$ 相当于驱动晶体管 121 的复位周期(初始化周期)或迁移率校正的准备周期。

[0159] 此外,关于有机 EL 元件 127 的阈值电压 V_{thEL} ,已经设置了 $V_{thEL} > V_{s1}$ 。因此,对有机 EL 元件 127 施加负偏压,并且有机 EL 元件 127 进入所谓的反向偏置状态。该反向偏置状态通常对于操作稍后执行的阈值电压 V_{th} 的偏差校正和稍后执行的载流子迁移率 μ 的偏差校正是必要的。

[0160] 接下来,阈值和迁移率校正脉冲 AZ2 被设置为无效低状态 (t_4),几乎于此同时(稍有延迟),扫描驱动脉冲 NDS 被设置为有效低状态 (t_5)。因此,虽然检测晶体管 124 截止,但发光控制晶体管 122 导通。结果,驱动电流 I_{ds} 流向存储电容器 120,且进入用于校正(消除)驱动晶体管 121 的阈值电压 V_{th} 的阈值校正周期的阶段。

[0161] 驱动晶体管 121 的栅极端 G 被保持为接地电位 V_{ofs} ,且驱动电流 I_{ds} 流动直到驱动晶体管 121 的源极电位 V_s 增大到中断为止。一旦驱动晶体管 121 截止,驱动晶体管的源极电位 V_s 就变为“ $V_{ofs}-V_{th}$ ”。

[0162] 也就是说,有机 EL 元件 127 的等效电路用二极管和寄生电容器 C_{e1} 的并联电路表示,只要保持“ $V_{e1} \leq V_{cath}+V_{thEL}$ ”,即,只要有机 EL 元件 127 的漏极电流远远小于流向驱动晶体管 121 的电流,就将驱动晶体管 121 的电流用于对存储电容器 120 和寄生电容器 C_{e1} 进行充电。

[0163] 结果,一旦切断流向驱动晶体管 121 的漏极电流 I_{ds} 的电流路径,有机 EL 元件 127 的正极端 A 的电压 V_{e1} ,即,节点 ND121 的电位随时间增大。随后,一旦节点 ND121 的电位(源极电压 V_s)和节点 ND122 的电压(栅极电压 V_g)之间的电位差刚刚达到阈值电压 V_{th} ,驱动晶体管 121 就从导通状态转换为截止状态,漏极电流停止流动,因此,阈值校正周期结束。即,随着经过固定时间,驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 取诸如阈值电压 V_{th} 的值。

[0164] 此时,已经设置了条件“ $V_{e1} = V_{ofs}-V_{th} \leq V_{cath}+V_{thEL}$ ”。即,在存储电容器 120 中保持出现在节点 ND121 和节点 ND122 之间的电位差等于阈值电压。因此,各个检测晶体管 123 和 124 在分别被阈值和迁移率校正扫描线 114AZ 和 115AZ 在适当的定时选择时运行,

检测驱动晶体管 121 的阈值电压 V_{th} ，并将其保持在存储电容器 120 中。

[0165] 按照顺序将扫描驱动脉冲 NDS 切换为无效高状态 (t_6)，进一步将阈值和迁移率校正脉冲 AZ1 切换为无效的状态 (t_7)，从而顺序截止发光控制晶体管 122 和检测晶体管 123，因此阈值取消操作结束。在检测晶体管 123 之前使发光控制晶体管 122 截止，从而可以抑制驱动晶体管 121 的栅极端 G 的电压 V_g 的波动。

[0166] 注意，即使在经过阈值取消 (V_{th} 校正周期) 之后，驱动晶体管 121 的检测阈值电压 V_{th} 也作为用于校正的电位保持在存储电容器 120 中。因此，定时 $t_5 \sim t_6$ 是用于检测驱动晶体管 121 的阈值电压 V_{th} 的周期。这里，将检测周期 $t_5 \sim t_6$ 称为阈值校正周期。

[0167] 这里，示出了单独执行一次阈值校正操作的情况，但这不是必须的。例如，可以进行一种配置，其中，将一个水平周期作为处理循环，并重复多次执行阈值校正操作。通常，阈值校正周期短于一个水平周期。因此，由于各种原因可能导致一种情况，其中，在该较短的一次阈值校正操作周期内，对应于阈值电压 V_{th} 的校正电压不能被保持在存储电容器 120 中。为了消除该问题，期望多次重复阈值校正操作。尽管这里省略关于其定时的附图，但在对存储电容器 120 的信号电位 V_{in} 进行采样 (信号写入) 之前，阈值校正操作被重复执行多个水平循环，从而以确定的方式在存储电容器 120 中保持相当于驱动晶体管 121 的阈值电压 V_{th} 的电压。

[0168] 接下来，写驱动脉冲 WS 被设置为有效高状态，采样晶体管 125 导通，并且存储电容器 120 的像素信号 V_{sig} 被写入其中 (也称为“采样周期”) ($t_8 \sim t_{10}$)。执行画面信号 V_{sig} 的这种采样直到定时 t_{10} ，其中，写驱动脉冲 WS 返回到无效低状态。也就是说，定时 $t_8 \sim t_{10}$ 被称为信号写周期 (下文中，也称为采样周期)。通常，采样周期被设置为一个水平周期 (1H)。

[0169] 对于该采样周期 ($t_8 \sim t_{10}$)，向驱动晶体管 121 的栅极端 G 提供像素信号 V_{sig} 的信号电位 V_{in} ，从而将栅极电压 V_g 作为对应于信号电位 V_{in} 的驱动电位。与信号电位 V_{in} 相对应的写入存储电容器 120 中的信息大小的比被称为写增益 G_{input} 。此时，以与驱动晶体管 121 的阈值电压 V_{th} 相加的方式保持像素信号 V_{sig} 。结果，不断取消驱动晶体管 121 的阈值电压 V_{th} 的波动，这相当于执行阈值校正。

[0170] 例如，如表达式 (2) 所示，驱动晶体管 121 的栅极和源极之间的电压 V_{gs} ，即，写入存储电容器 120 中的驱动电位由存储电容器 120 (容量值 C_s)、有机 EL 元件 127 的寄生电容器 C_{el} (容量值 C_{el}) 以及栅极和源极之间的寄生电容器 (容量值 C_{gs}) 确定。通过画面信号 V_{sig} 的信号电位 V_{in} 基本确定驱动电流 I_{ds} 。换句话说，有机 EL 元件 127 以根据信号电位 V_{in} 的亮度发光。

$$[0171] \quad V_{gs} = \frac{C_{el}}{C_{el} + C_s + C_{gs}} (V_{sig} - V_{ofs}) + V_{th} \dots (2)$$

[0172] 然而，注意，通常来说，寄生电容器 C_{el} 远远大于存储电容器 120 的容量值 C_s 和寄生容量值 C_{gs} ，即，存储电容器 120 与有机 EL 元件 127 的寄生电容器 (等效电容器) C_{el} 相比充分小。结果，几乎大部分画面信号 V_{sig} 被写入存储电容器 120。精确地， V_{sig} 与 V_{ofs} 的差，“ $V_{sig}-V_{ofs}$ ”，被写入存储电容器 120。

[0173] 因此，驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 等于“ $V_{sig}-V_{ofs}+V_{th}$ ”，其中，先前检测和保持的阈值电压 V_{th} 与此时经受采样的“ $V_{sig}-V_{ofs}$ ”相加。此时，如果将接地

电位 V_{ofs} 设置为像素信号 V_{sig} 的黑电平左右, 则保持 $V_{ofs} = 0V$, 因此, 栅极和源极之间的电压 (= 驱动电位) 等于“ $V_{sig} + V_{th} (= V_{in} + V_{th})$ ”。

[0174] 在信号写周期结束的定时 t_{10} 之前, 将扫描驱动脉冲 NDS 设置为有效低状态, 并且发光控制晶体管 122 导通 (t_9)。因此, 驱动晶体管 121 的漏极端 D 经由发光控制晶体管 122 连接至第一电源电位 V_{c1} , 使得像素电路 P 从非发光周期前进到发光周期。

[0175] 因此, 在采样晶体管 125 仍然处于导通状态且发光控制晶体管 122 进入导通状态的时间段 $t_9 \sim t_{10}$, 执行驱动晶体管 121 的迁移率校正。调整写驱动脉冲 WS 和扫描驱动脉冲 NDS 的有效周期的重叠周期 (参考迁移率校正周期), 从而优化每个像素的驱动晶体管 121 的迁移率的校正。即, 在信号写周期的后部和发光周期的开头部分重叠的时间段 $t_9 \sim t_{10}$ 适当地执行迁移率校正。

[0176] 此外, 此时, 在用于截止采样晶体管 125 侧的写扫描线电位的变化特性发生倾斜, 从而自动调整迁移率校正周期, 使得当画面信号线 106HS 较高时 (当驱动电流 I_{ds} 较大时) 缩短, 或者当画面信号线 106HS 较低时 (当驱动电流 I_{ds} 较小时) 加长。因此, 可以通过跟随画面信号电位 (画面信号 V_{sig} 的信号电位 V_{in}) 将迁移率校正周期设置为最佳状态。因此, 无论图像的亮度和模式如何, 都可以执行最佳迁移率校正。

[0177] 注意, 在执行该迁移率校正的发光周期的开头, 有机 EL 元件 127 实际上处于反向偏置状态, 因此不发光。在迁移率校正周期 $t_9 \sim t_{10}$, 在驱动晶体管 121 的栅极端 G 固定为与画面信号 V_{sig} (详细地, 信号电位 V_{in}) 相对应的电位的状态下, 驱动电流 I_{ds} 流向驱动晶体管 121。

[0178] 现在, 已经设置了“ $V_{ofs} - V_{th} < V_{thEL}$ ”, 从而将有机 EL 元件 127 设置为反向偏置状态, 因此, 这表示的不是二极管特性而是简单的电容特性。因此, 通过组合存储电容器 120 的电容值 C_s 和有机 EL 元件 127 的寄生电容器 (等效电容器) C_{e1} 的电容值 C_{e1} 的电容“ $C = C_s + C_{e1}$ ”写入流向驱动晶体管 121 的驱动电流 I_{ds} 。因此, 驱动晶体管 121 的源极电位 V_s 增大。

[0179] 对于图 4 所示的时序图, 该源极电位 V_s 的增加用 ΔV 表示。这个增加, 即, 作为迁移率校正参数的负反馈量 ΔV 最终从保持在存储电容器 120 中的栅极和源极之间的电压 V_{gs} 中减去, 这等效于向其施加负反馈。因此, 驱动晶体管 121 的驱动电流 I_{ds} 经受对相同驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 的负反馈, 从而可以校正迁移率 μ 。注意, 通过调整迁移率校正周期 $t_9 \sim t_{10}$ 的时间宽度 t 可以优化负反馈量 ΔV 。

[0180] 在本实例的情况下, 画面信号 V_{sig} 越高, 驱动电流 I_{ds} 越大, 并且 ΔV 的绝对值也越大。因此, 可以执行取决于发光亮度水平的迁移率校正。此外, 在考虑到高迁移率驱动晶体管 121 和低迁移率驱动晶体管 121 的情况下, 如果画面信号恒定, 则驱动晶体管 121 的迁移率 μ 越大, ΔV 的绝对值越大。

[0181] 换句话说, 在迁移率校正周期中, 迁移率高的晶体管相对于低迁移率的驱动晶体管 121 大幅增加源极电位。此外, 源极电位增加的越大, 栅极和源极之间的电位差越小, 因此, 施加负反馈以难以施加电流。迁移率 μ 越大, 负反馈量 ΔV 越大, 从而可以消除每个像素的迁移率 μ 的偏差。甚至对于具有不同迁移率的驱动晶体管 121, 相同的驱动电流 I_{ds} 也可以施加给有机 EL 元件 127。调整迁移率校正周期, 从而可将负反馈量 ΔV 的大小设置为最佳状态。

[0182] 接下来,写扫描单元 104 将写驱动脉冲 WS 切换为无效低状态 (t_{10})。因此,采样晶体管 125 变为非导电(截止)状态,并且该进程前进到发光周期。随后,该进程前进到下一帧(或场),其中,再一次重复阈值校正准备操作、阈值校正操作、迁移率校正操作和发光操作。

[0183] 结果,驱动晶体管 121 的栅极端 G 与画面信号线 106HS 隔离。消除施加给驱动晶体管 121 的栅极端 G 的信号电位 V_{in} ,使得可以增加驱动晶体管 121 的栅极电位 V_g 。

[0184] 此时,流向驱动晶体管 121 的驱动电流 I_{ds} 流向有机 EL 元件 127,并且有机 EL 元件 127 的正极电位根据驱动电流 I_{ds} 增大。假设这种增大为 V_{e1} 。此时,根据存储电容器 120 的影响,驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 稳定,使得驱动晶体管 121 向有机 EL 元件 127 流入恒定电流(驱动电流 I_{ds})。结果,发生电压下降,并且有机 EL 元件 127 的正极端 A 的电位 V_{e1} (=节点 ND121 的电位)增大到诸如驱动电流 I_{ds} 的电流可以流向有机 EL 元件 127 的电压。在此期间,保持在存储电容器 120 中的栅极和源极之间的电压 V_{gs} 维持“ $V_{sig}+V_{th}-\Delta V(=V_{in}+V_{th}-\Delta V)$ ”的值。

[0185] 最后,随着源极电位 V_s 的增大,消除有机 EL 元件 127 的反向偏置状态,使得实际上有机 EL 元件 127 根据驱动电流 I_{ds} 的流动开始发光。此时有机 EL 元件 127 正极电位的增大(V_{e1})正是驱动晶体管 121 的源极电位 V_s 的增大,并且驱动晶体管 121 的源极电位 V_s 变为“ $-V_{th}+\Delta V+V_{e1}$ ”。

[0186] 通过用“ $V_{sig}+V_{th}-\Delta V(=V_{in}+V_{th}-\Delta V)$ ”取代表示先前晶体管特性的表达式(1)的 V_{gs} ,可以表示发光时的驱动电流 I_{ds} 和栅极电压 V_{gs} 的关系,如表达式(3)所示。

$$[0187] \quad I_{ds} = k\mu (V_{gs}-V_{th})^2 = k\mu (V_{sig}-\Delta V)^2$$

$$[0188] \quad = k\mu (V_{in}-\Delta V)^2 \dots (3)$$

[0189] 在表达式(3)中,保持 $k = (1/2)(W/L)C_{ox}$ 。根据表达式(3),可以发现删除了阈值电压 V_{th} 项,且提供给有机 EL 元件 127 的驱动电流 I_{ds} 不依赖于驱动晶体管 121 的阈值电压 V_{th} 。通过画面信号 V_{sig} 的信号电压 V_{in} 基本确定驱动电流 I_{ds} 。换句话说,有机 EL 元件 127 以对应于画面信号 V_{sig} 亮度发光。

[0190] 此时,通过反馈量 ΔV 校正信号电位 V_{in} 。该校正量 ΔV 起作用,以消除位于表达式(3)系数部的迁移率 μ 的影响。注意,尽管将省略详细描述,但表达式(3)所示的迁移率校正项经受数值分析,从而关于迁移率校正时间的驱动电流 I_{ds} 可以被表示为例如表达式(4)所示。

$$[0191] \quad I_{ds} = k\mu \left(\frac{V_{sig}}{1 + V_{sig} \frac{k\mu}{C} t} \right)^2$$

$$[0192] \quad = k\mu \left(\frac{V_{in}}{1 + V_{in} \frac{k\mu}{C} t} \right)^2 \dots (4)$$

[0193] 因此,驱动电流 I_{ds} 充分地仅依赖于信号电位 V_{in} 。驱动电流 I_{ds} 不依赖于阈值电压 V_{th} ,所以即使通过制造过程改变阈值电压,漏极和源极之间的驱动电流 I_{ds} 也不会波动,并且有机 EL 元件 127 的发光亮度不波动。

[0194] 此外,存储电容器 120 连接在驱动晶体管 121 的栅极端 G 和源极端 S 之间,由于存储电容器 120 的影响,在发光周期的开始处执行自举功能,同时驱动晶体管 121 的栅极和源

极之间的电压“ $V_{sig} = V_{in} - \Delta V + V_{th}$ ”保持稳定,驱动晶体管 121 的栅极电位 V_g 和源极电位 V_s 增大。一旦驱动晶体管 121 的源极电位 V_s 变成“ $-V_{th} + \Delta V + V_{el}$ ”,栅极电位 V_g 就变成“ $V_{in} + V_{el}$ ”。

[0195] 这里,对于有机 EL 元件 127,如果发光时间变长,则其 I-V 特性发生变化。因此,节点 ND121 的电位也发生变化。然而,注意,根据存储电容器 120 的影响,节点 ND122 的电位与节点 ND121 的电位增加联动地增大,使得驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 持续保持为几乎“ $V_{sig} + V_{th} - \Delta V (= V_{in} + V_{th} - \Delta V)$ ”,而无论节点 121 的电位增加,因此,流向有机 EL 元件 127 的电流没有改变。因此,即使有机 EL 元件 127 的 I-V 特性劣化,恒定电流 I_{ds} 也总是持续流动,使得有机 EL 元件 127 持续以对应于像素信号 V_{sig} 的亮度发光,因此,亮度从不改变。

[0196] 此后,一旦到达下一场的定时 t_1 ,扫描驱动脉冲 NDS 就被设置为无效高状态,发光控制晶体管 122 截止,发光结束,并且该场结束。此后,以与上述相同的方式,进程前进到下一场的操作,重复阈值电压校正操作、迁移率校正操作和发光操作。

[0197] 因此,对于根据本实施例的像素电路 P,自举电路 130 被配置为用作用于校正作为光电元件实例的有机 EL 元件 127 的电流 - 电压特性变化以保持驱动电流稳定的驱动信号稳定电路。

[0198] 此外,对于根据本实施例的像素电路 P,提供阈值和迁移率校正电路 140,并且根据阈值校正周期内检测晶体管 123 和 124 的操作,通过取消驱动晶体管 121 的阈值电压 V_{th} 使恒定电流 I_{ds} 不被阈值电压 V_{th} 的偏差所影响,从而可以以对应于输入像素信号的稳定灰度显示图像,因此,可以获得高质量的图像。

[0199] 此外,根据通过采样晶体管 125 的画面信号 V_{sig} 的写操作与发光控制晶体管 122 联动的迁移率校正周期内的操作,可将不被载流子迁移率 μ 的偏差所影响的恒定电流 I_{ds} 施加作为反映驱动晶体管 121 的载流子迁移率 μ 的栅极和源极之间的电压 V_{gs} ,从而可以以对应于输入像素信号的稳定灰度显示图像,因此,可以获得高质量的图像。

[0200] 也就是说,为了防止由于驱动晶体管 121 的特性偏差(在本实例中为阈值电压 V_{th} 和载流子迁移率 μ 的偏差)对驱动电流 I_{ds} 的影响,阈值和迁移率校正电路 140 被配置为用作用于校正由于阈值电压 V_{th} 和载流子迁移率 μ 的影响以保持驱动电流稳定的驱动信号稳定电路。

[0201] 本实施例所示的自举电路 130 以及阈值和迁移率校正电路 140 的电路结构是用于保持使用 n 沟道型作为驱动晶体管 121 驱动有机 EL 元件 127 的驱动信号稳定的驱动信号稳定电路的实例,但不限于此,因此,作为用于防止由于有机 EL 元件 127 随时间的劣化以及 n 沟道型晶体管 121 的特性波动(例如,偏差和诸如阈值电压和迁移率等的波动)对驱动电流 I_{ds} 的影响的驱动信号稳定电路,可以采用其他已知各种类型的电路。

[0202] 现在,对于根据本实施例的驱动定时,通过检测晶体管 123 和发光控制晶体管 122 基于由阈值和迁移率校正扫描单元 114 提供的阈值和迁移率脉冲 AZ1 以及由驱动扫描单元 105 提供的扫描驱动脉冲 NDS 中的每一个而导通的重叠周期来确定阈值校正周期,实际上,发光控制晶体管 122 导通的周期本身确定阈值校正周期。另一方面,通过采样晶体管 125 和发光控制晶体管 122 基于由写扫描单元 104 提供的写驱动脉冲 WS 以及由驱动扫描单元 105 提供的扫描驱动脉冲 NDS 中的每一个而导通的重叠周期来确定迁移率校正周期,通过

发光控制晶体管 122 导通直到采样晶体管 125 截止之后的周期来确定迁移率校正周期,使得实际上,写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的相位差确定迁移率周期。

[0203] 因此,即使不存在关于像素电路 P 内的检测晶体管 123、采样晶体管 125 以及发光控制晶体管 122 的特性偏差,并且可以忽略阈值和迁移率校正扫描线 114AZ、写扫描线 104WS 以及驱动扫描线 105DS 的配线阻抗和配线电容的距离依赖性的影响(下文中,称为前提条件),也存在由于设置在写扫描单元 104、驱动扫描单元 105 以及阈值和迁移率扫描单元 114 末级处的输出电路(通常,称为输出缓冲器)的特性所引起的波形特性差异影响阈值校正周期和迁移率校正周期的可能性。

[0204] 具体地,对于上述驱动定时,迁移率校正周期短于阈值校正周期,对于阈值校正周期,即使存在有关检测晶体管 123 的导通周期的一些偏差也几乎没有问题,但对于迁移率校正周期,偏差的影响较大,所以管理是很重要的,从而不引起有关写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的相位差的偏差。

[0205] 采样晶体管 125 和发光控制晶体管 122 都是垂直扫描系统的开关晶体管,所以通过上述前提条件以行为单位引起写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的相位差的偏差,并且存在其偏差视觉上被认为是横向条状噪声(lateral stripe noise)的问题。下面将详细描述这些问题及其改善技术。

[0206] <垂直扫描系统的输出电路>

[0207] 图 5 是描述写扫描单元 104 和驱动扫描单元 105 的输出电路的示图。如图所示,写扫描单元 104 和驱动扫描单元 105 都被配置为将每行的写扫描线 104WS 和驱动扫描线 105DS 切换为高电平状态或低电平状态,以同时控制一行的所有采样晶体管 125 或所有发光晶体管 122 的各个栅极端 G。因此,在连接至写扫描线 104WS 或驱动扫描线 105DS 的部分,设置具有充分驱动能力的输出电路 400 和 500。在附图中,仅示出了一行的输出电路 400 和 500,但关于每行的写扫描线 104WS 和驱动扫描线 105DS 设置输出电路 400 和 500。写扫描单元 104 和驱动扫描单元 105 被设置在像素阵列单元 102 的外边缘(所谓的框架部分),以及尽管未在图中示出,但由设置在显示面板单元 100 外侧处的、输出阻抗充分小的电源电路提供第一电位 V_{cc_H} 和第二电位 V_{ss_L} ($V_{cc_H} > V_{ss_L}$)。

[0208] 输出电路 400 和 500 具有相同的结构,所以以下将对作为代表的输出电路 400 进行描述。写扫描单元 104 侧的输出电路 400 具有以下作为实例的结构:p 沟道晶体管(p 型晶体管)402 和 n 沟道晶体管(n 型晶体管)404 串联设置在第一电位 V_{cc_H} 的供给端 400H 和第二电位 V_{ss_L} 的供给端 400L 之间。P 型晶体管 402 的源极端 S 连接至第一电位 V_{cc_H} 的供给端 400H,以及 n 型晶体管 404 的源极端 S 连接至第二电位 V_{ss_L} 的供给端 400L。P 型晶体管 402 和 n 型晶体管 404 各自的漏极端 D 连接到一起,并且其连接点连接至写扫描线 104WS。整体上配置为 CMOS 反相器。

[0209] P 型晶体管 402 和 n 型晶体管 404 各自的栅极端 G 连接在一起,并将处于有效低状态的写驱动脉冲 NWS 提供其连接点。当写驱动脉冲 NWS 处于有效低状态时,n 型晶体管 404 截止,而 p 型晶体管 402 导通,使得将第一电位 V_{cc_H} 提供给写扫描线 104WS,另一方面,当写驱动脉冲 NWS 处于无效高状态时,p 型晶体管 402 截止,而 n 型晶体管 404 导通,使得将第二电位 V_{ss_L} 提供给写扫描线 104WS。另一方面,对于驱动扫描单元 105 侧的输出电路 500,P 型晶体管 502 和 n 型晶体管 504 各自的栅极端 G 连接在一起,并将有效高状态的

扫描驱动脉冲 DS 提供给其连接点。当扫描驱动脉冲 DS 处于无效低状态时, n 型晶体管 504 截止, 而 p 型晶体管 502 导通, 使得将第一电位 V_{cc_H} 提供给驱动扫描线 105DS, 另一方面, 当扫描驱动脉冲 DS 处于有效高状态时, p 型晶体管 502 截止, 而 n 型晶体管 504 导通, 使得将第二电位 V_{ss_L} 提供给驱动扫描线 105DS。从这些操作可以理解, 输出电路 400 和 500 用作反相 (inverter) 型缓冲器。

[0210] < 迁移率校正周期和输出电路的晶体管特性偏差的影响 >

[0211] 图 6 ~ 10 是描述迁移率校正周期附近的写驱动脉冲 WS 和扫描驱动脉冲 NDS 的波形钝化的实例以及由于波形钝化偏差对迁移率校正周期的影响的示图。图 6 是示出迁移率校正周期附近的校正脉冲 (写驱动脉冲 WS 和扫描驱动脉冲 NDS) 的波形钝化的第一实例的示图。图 7 是示出迁移率校正周期和像素电流 (驱动电流 I_{ds}) 之间的关系特性示图。图 8 是示出由于波形钝化偏差所引起的迁移率校正周期偏差导致的亮度不均匀的实例的示图。图 9 是示出迁移率校正周期附近的校正脉冲 (写驱动脉冲 WS) 的波形钝化的第二实例的示图。图 10 是示出每次 ELA 照射时照射强度偏差实例的示图。

[0212] 如图 4 所描述的, 对于根据本发明实施例的像素电路 P 及其驱动定时, 在采样周期的后半部执行迁移率校正周期。对于图 4 所示的驱动定时, 通过发光控制晶体管 122 导通以及将对应于画面信号 V_{sig} 的电压信息写入存储电容器 120 的处理, 通过发光控制晶体管 122 导通直到采样晶体管 125 截止之后的周期来确定迁移率校正周期, 使得实际上, 写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的相位差确定迁移率校正周期。

[0213] 对于写驱动脉冲 WS 的写扫描线 104WS 以及扫描驱动脉冲 NDS 的驱动扫描线 105DS, 采用诸如钼等的具有高阻值的导线, 并且其重叠的寄生电容很大, 所以那些脉冲如图 6 所示地钝化。脉冲的波形钝化强烈依赖于设置在扫描单元 104 和 105 的每一个的末级处的输出电路 400 和 500 的缓冲特性。一旦组成输出电路 400 和 500 的晶体管 402、404、502 和 504 (统称为“缓冲晶体管”) 的每一个的特性发生波动, 脉冲的波形特性也发生波动, 并且由于其影响导致迁移率校正周期也波动。例如, 图 7 示出了在迁移率校正时间和像素电流值之间的关系, 但从该图中理解到, 一旦迁移率校正发生波动, 就在像素电流之间引起电流差, 并对每行引起亮度偏差。迁移率校正时间越长, 像素电流就越弱越暗, 另一方面, 迁移率校正时间越短, 像素电流越强越亮。

[0214] 例如, 对于图 6 所示的写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的关系, 当扫描驱动脉冲 NDS 的下降沿最急剧时, 迁移率校正时间变得最长, 并且写驱动 WS 的下降沿最缓和, 以及当扫描驱动脉冲 NDS 的下降沿最缓和时, 迁移率校正时间变得最短, 并且写驱动脉冲 WS 的下降沿最陡峭。前者是发光亮度的观点来看最坏情况的方案。

[0215] 与如图 8 所示的周围相比, 这种最坏情况的线 (水平线) 表现为暗段 (dark stage), 例如显示出横向带状噪声, 因此, 产量降低。期望具有高亮度的面板, 为了实现这个目的, 需要较短的迁移率校正周期。如果校正周期变短, 则由于校正周期偏差引起的带状变得越明显。

[0216] 此外, 如图 9 所示, 在用于截止采样晶体管 125 侧的写扫描线电位的变化特性倾斜的情况下也引起上述问题, 从而迁移率校正周期自动地跟随画面信号电位 (画面信号 V_{sig} 的信号电位 V_{in}), 即, 如果发生组成输出电路 400 和 500 的缓冲晶体管的特性偏差, 则还会引起写扫描线电位的变化特性偏差, 并且由于其影响还引起了迁移率校正周期的偏差。

[0217] 对于阈值校正,其校正周期比迁移率校正周期长,此外,可以多次执行阈值校正,使得可以以相对缓和的方式执行阈值校正周期的偏差管理。另一方面,对于迁移率校正,校正周期比阈值校正周期短的多,并且其偏差表现为亮度的变化,使得有必要严格地进行其迁移率校正周期的偏差管理。

[0218] 现在,缓冲晶体管的特性偏差的原因是在准分子激光退火(ELA)处理中的输出强度偏差。也就是说,对于有源矩阵型有机EL面板,使用利用多晶硅(poly-Si)基板的低温处理,并且诸如TFT等的驱动电路被集成在玻璃基板上。多晶硅基板通过照射准分子激光器(波长是308nm)的高输出脉冲、以及使非晶硅膜经受熔化、冷却和固化而形成。该方法被称为准分子激光退火法,并且可以以低温获得大面积的高质量多晶硅。

[0219] 对于ELA处理,使用具有预定照射间距的准分子激光器在形成显示面板单元100的多晶硅基板上以一个方向通过预定照射间距(例如,数10 μm 的单位)执行扫描,在该基板上安装像素阵列单元102以及在其外边缘部安装垂直驱动单元103和水平驱动单元106。

[0220] 然而,注意,如图10所示,通常,对于每个照射引起ELA输出偏差,在扫描方向上引起照射强度偏差,以及不仅像素阵列单元102内的像素电路P的TFT而且输出电路400和500的缓冲晶体管容易被ELA照射强度偏差所影响。这是因为由于准分子激光器的输出偏差引起了晶粒直径尺寸的偏差。

[0221] 如果在半导体基板上以照射间距单位引起ELA照射强度偏差,则存在在扫描方向上排列的每个缓冲晶体管的特性差异,以及由于其特性差异的影响还在迁移率校正周期之间引起扫描方向上的偏差,从而,这导致这种偏差轻易地在视觉上认为是带状噪声的劣势。

[0222] 即,由于缓冲晶体管的特性偏差而引起的迁移率校正周期之间的偏差表现为亮度不均匀。具体地,对于低温多晶硅,准分子激光退火在其中被执行,在半导体基板上照射线性激光(直线光)的同时,在与其激光的长度方向垂直的方向上执行扫描以结晶化,使得由于退火处理时扫描不均匀(诸如照射宽度、扫描间距、扫描速度、照射强度等的波动)的影响,用作光源的激光束的特性(线性)不仅表现为显示面板单元100的各个像素电路P的特性偏差,而且表现为设置在像素阵列单元102外边缘的扫描单元103和106的特性偏差。

[0223] 具体地,在特定的扫描时间(扫描位置)处,通常以恒定且均匀的照射强度线性地照射半导体基板,组成各个扫描单元103和106的缓冲晶体管的特性在激光束(直线光)的长度方向上大体变得均匀,但是另一方面,在退火处理时在扫描方向上发生偏差。结果,在显示屏幕上线性地出现亮度的不均匀,其与退火处理时的扫描方向具有一定的关系,并且视觉上被观察为带状噪声。如图1B所示,对彩色图像显示的处理导致视觉上识别出每行不必要着色(带状彩色噪声)的缺点。

[0224] 通过使用线性激光束扫描半导体来执行退火处理,使得存在缓冲晶体管的特性偏差容易地以充分线性相关来变现的特征,以及还存在即使各个缓冲晶体管的特性不均匀的水平较小,这也作为视觉上容易感知的带状噪声出现在图像上的倾向。

[0225] 即使晶体管的特性偏差水平相同,但人们感知该偏差的方式在线性积累偏差并被识别为带状模式的情况以及随机分布偏差的情况之间却大大不同,因此,与前一种情况相比,随机分布偏差的情况可自然地接受。这是由于人类的认知心理学本能地将注意力集中在可以被识别的任何几何图案上。

[0226] 为了消除该问题,可以考虑尽可能地减少退火处理时的偏差因素(例如,线性激

光束的照射宽度、扫描间距、扫描速度、照射强度等)的第一技术。然而,注意,不用说这种方法受到限制。

[0227] 因此,通过本实施例,将注意力集中在显示屏幕上以带状表现的亮度不均匀的原因是用于扫描线性激光束的退火处理,根据退火处理时的照射宽度和扫描间距设计形成半导体电路时缓冲晶体管的布局结构(图样设计)。从电路的观点来说本实施例与现有方法相同,但是从制作的观点来采取措施。

[0228] 具体地,通过退火处理时的扫描方向,将缓冲晶体管的尺寸(具体地,沟道宽度)设置为通常与像素间距相同。注意,关于缓冲晶体管的尺寸,其沟道尺寸实际上具有一种含义,所以将除不能被用作沟道(例如,电极配线等)的区域之外的有效沟道宽度的尺寸设置为通常是与像素间距相同的尺寸。以下,这种关系称为将设置驱动器晶体管的沟道宽度设置为与退火处理时扫描方向上的像素间距相同的尺寸。也就是说,从沟道宽度的观点来设计布局结构,使得用于驱动一行的所有开关晶体管的驱动晶体管与像素间距的关系最大程度地进行设置,从而减轻了退火处理时偏差的原因对显示屏幕的影响。以下将详细描述关于形成半导体电路时的图样设计和制作过程方面。

[0229] <改善技术:第一基本实例>

[0230] 图 11 是示出关于可以减轻退火处理时由于偏差原因引起的显示屏幕上的亮度偏差的根据本实施例的驱动电路布置(布局)的比较实例的示图。图 12 是示出根据第一实施例的驱动电路布置(布局)的示图。两者都是将注意力集中在写扫描单元 104、驱动扫描单元 105 以及例如图 8 中的部分 A 的像素电路 P 之间的连接部分的示图。这可以应用于稍后描述其他实施例。

[0231] 以与现有配置相同的方式,当生成有机 EL 显示装置 1 的显示屏单元 100 时,采用多晶硅基板以在低温处理的玻璃基板上集成驱动电路。此时,采用 ELA 方法来照射准分子激光(波长为 308nm)的高输出脉冲,并使非晶硅(a-Si)膜经受熔化、冷却和固化,从而执行面板制造。

[0232] 此时,通过本实施例,为了抑制由于 ELA 照射所引起的缓冲器特性的偏差,缓冲晶体管的沟道宽度 W 被设置为可通过与像素间距的关系得到的最大值。具体地,第一实施例是在没有分割缓冲晶体管的沟道宽度 W 的情况下(即,没有采用多指结构的情况下)的第一应用实例,缓冲晶体管的一个沟道宽度 W 被设置为可通过与像素间距的关系得到的最大值。关于稍后描述的第二实施例的差异,第一实施例具有沟道宽度 W 被设置为等于或小于 ELA 扫描方向上的像素间距的特征。

[0233] 通常,设置在扫描单元中的缓冲器需要具有足够的驱动能力,以驱动共同连接至其缓冲器驱动的一条扫描线的所有开关晶体管。缓冲器的驱动能力与沟道尺寸(缓冲器尺寸)相关,并且通过电流流动方向上的沟道长度 L 或与电流流动方向垂直的沟道宽度 W 来调整其沟道尺寸。通常,当调整驱动能力时,为了便于调整布局区域,晶体管不被用作单个装置,而是代替使用在多行中设置具有预定宽度的多个栅电极的多指结构,通过相互连接对应的每个源极和漏极来将晶体管分割成多个小晶体管,从而在规定区域内有效设置单个晶体管。

[0234] 例如,类似于图 11 所示的比较实例,对于 p 型晶体管 402 和 502(准确地称为 600P),在未示出的 n 型基板上相互并联地设置在一个方向上延伸的多个(在本实例中为 4

个) 栅电极 614GP, 以及设置在 n 型基板的表面上栅电极 614GN 直下的区域是沟道区 616P。n 型基板的表面上的沟道区 616P 之间的区域是源极区 618P 或漏极区 620P, 并且源极区 618P 和漏极区 620P 交替排列。因此, 形成多个 p 型晶体管 600P_@ (@ 为 1 ~ 4; 每个也被称为分割的 p 型晶体管), 源极区 618P 或漏极区 620P 在彼此临近的 p 型晶体管 600P_1 ~ 600P_k 之间共享; 在源极区 618P 和漏极区 620P 的表面上的栅电极 614GP 的长度方向上的列中排列多个接触 622SP 和 622DP, 以及源极区 618P 的每个接触 622SP 共同连接至第一电位 V_{cc_H} 的电极 624H。

[0235] 对于具有相同结构的 n 型晶体管 404 和 504 (准确地称为 600N), 在未示出的 p 型基板上相互并联地设置在一个方向上延伸的多个 (在本实例中为 4 个) 栅电极 614GN, 以及设置在 p 型基板的表面上栅电极 614GP 直下的区域是沟道区 616N。p 型基板的表面上的沟道区 616N 之间的区域是源极区 618N 或漏极区 620N, 并且源极区 618N 和漏极区 620N 交替排列。因此, 形成多个 n 型晶体管 600N_@ (@ 为 1 ~ 4; 每个也被称为分割的 n 型晶体管), 源极区 618N 或漏极区 620N 在彼此临近的 n 型晶体管 600N_1 ~ 600N_k 之间共享; 在源极区 618N 和漏极区 620N 的表面上的栅电极 614GN 的长度方向上的列中排列多个接触 622SN 和 622DN, 以及源极区 618N 的每个接触 622SN 共同连接至第二电位 V_{ss_L} 的电极 624L。

[0236] P 型晶体管 600P 的栅电极 614GP 以及 n 型晶体管 600N 的栅电极 614GN 共同连接至栅电极 614G, 以及 n 型晶体管的漏极区 620N 的接触 622DN 以及 p 型晶体管的漏极区 620P 的接触 622DP 共同连接至漏电极 614D。

[0237] 通过 p 型晶体管 600P 和 n 型晶体管 600N (准确地称为缓冲晶体管 600), 沟道宽度 W 通常等效于源极区 618P 和 618N 或漏极区 620P 或 620N 的栅电极 614GP 和 614GN 的长度方向上的长度, 并且沟道长度 L 通常等效于沟道区 616P 和 616N 的宽度 (与栅电极 614GP 和 614GN 的长度方向垂直的方向上的长度)。

[0238] 通过关于图 5 所示输出电路 400 和 500 的对应性, 写驱动脉冲 NWS 被提供给栅电极 614G, 并且漏电极 614D 连接至写扫描线 104WS 或驱动扫描线 105DS。

[0239] 对于具有这种多指结构的缓冲晶体管 600, 整个沟道宽度 W_{all} 可表示为 $W_{all} = n * W_n$, 当假设每个分割晶体管的沟道宽度 W 为 W_n 时, 分割数为 n。

[0240] 另一方面, 通过本实施例的结构, 不管缓冲晶体管是否被分割, 为了将缓冲晶体管的沟道宽度设置为与退火处理时扫描方向上的像素间距相同的尺寸, 关于退火处理时的扫描方向, 将缓冲晶体管的沟道宽度 W 设置为除可根据与像素间距的相关性得到的配线区以外的最大值 (W_k)。

[0241] 现在, 可根据与像素间距的关系得到最大值 (W_k) 意味着当形成缓冲晶体管使得沟道宽度 W 的方向与 ELA 扫描方向一致时, 在形成缓冲晶体管以包括像素间距内的栅极、源极和漏极的每个电极的引回值 (leading-around worth) 的情况下, 其栅极、源极和漏极的每个电极配线对于沟道宽度 W 没有贡献, 因此, 除其电极配线之外, 可用作沟道宽度 W 的几乎整个范围被分配给沟道宽度 W。

[0242] 通过图 12 所示第一实施例的结构实例, 形成一种结构, 其中, 缓冲晶体管的沟道宽度 W 没有被分割, 即, 没有采用多指结构, 缓冲晶体管的一个沟道宽度 W_k 被设置为可根据与像素间距的关系得到的最大值 (在像素间距范围内), 其具有与像素间距相同的几百 μm 级的缓冲器尺寸。图 12 所示第一实施例的结构实例中的各个缓冲晶体管 600P 和 600N 都

具有与图 11 所示比较实例的各个缓冲晶体管 600P 和 600N 比较而言相同的沟道宽度（以及沟道长度 L），因此，保持 $W_{all} = W_k = n \cdot W_n$ 。

[0243] 因此，可通过更多的 ELA 照射确定缓冲晶体管 600 的特性。因此，可以获得与 ELA 照射强度平均值相当的特性，可以抑制缓冲晶体管 600 的特性的每行的偏差，可以抑制由于迁移率校正周期偏差所引起的条状噪声的出现，并且可以获得具有高均匀性的图像质量。

[0244] 在采用具有现有配置的多指结构的情况下，关于分割数和每个分割晶体管（分割 p 型晶体管和分割 n 型晶体管）的沟道宽度 W 之间的关系，仅简单地考虑驱动能力方面。因此，类似于图 11 所示的比较实例，分割晶体管的沟道宽度 W 接近 ELA 照射间距，并且经常变为与 ELA 照射间距相同的尺寸。

[0245] 例如，假设像素间距为 $100 \mu\text{m}$ ，以及通过将像素间距 $100 \mu\text{m}$ 的 80% 四等分所获取的尺寸为每指的沟道宽度 $W (= 20 \mu\text{m})$ 。如果 ELA 照射间距约为 $10 \mu\text{m}$ ，则如图 10 所示，用于每次发射的 ELA 照射强度都发生波动，因此，在图 11 所示比较实例的情况下，通过大约一次或两次 ELA 照射来确定缓冲晶体管的特性，引起输出缓冲器的特性偏差增大的问题。每行的缓冲晶体管 600 的特性很容易受到 ELA 照射偏差的影响，引起很容易发生每行（每级）的输出偏差的问题。

[0246] 另一方面，通过根据图 12 所示第一实施例的布局，如果说缓冲晶体管 600 的沟道宽度 W_k 约为与像素间距相同的 $100 \mu\text{m}$ ，并且 ELA 照射间距约为 $10 \mu\text{m}$ ，则可通过大约八次 ELA 照射确定其特性，可以获得最终的特性，与比较实例约四次的平均值相当，因此，可以非常好地抑制每行的缓冲晶体管 600 的特性差异。如果可以抑制每行的缓冲晶体管 600 的特性差异，则也可以抑制迁移率校正周期的行偏差，因此，可以获得具有高均匀性的图像质量。

[0247] < 改善技术 : 第二实施例 >

[0248] 图 13A 和图 13B 是示出可以减轻退火处理时由于偏差原因引起的显示屏幕上的亮度偏差的驱动电路布置（布局）的第二实施例的示图。根据第二实施例的缓冲晶体管 600 的布局为没有分割沟道宽度 W 的情况下（即，在没有采用多指结构的情况下）的第二应用实例，其中，缓冲晶体管的一个沟道宽度 W_k 被设置为可根据与像素间距的关系获得的最大值。对于与上述第一实施例的差别，本实施例是关于需要将沟道宽度 W_k 设置得等于或大于像素间距的情况的应用实例。

[0249] 在图 13A 所示第一实例和图 13B 所示第二实例的任意一个实例中，每行的缓冲晶体管 600 没有被分割。对于图 13A 所示的第一实例，其沟道宽度 W_k 被设置为几乎等于像素间距。另一方面，对于图 13B 所示的第二实例，沟道宽度 W_k 在垂直方向上进一步延伸，并且将其沟道宽度 W_k 设置得远远大于 ELA 扫描方向上的像素间距（大约 1.1 倍）。

[0250] 在那些情况下，为了确保沟道宽度 W_k 等于或远远大于像素间距，每行的缓冲晶体管 600 都包括朝向相邻行突出的部分（存在仅包括配线区的情况，以及进一步包括沟道宽度 W_k 的情况），因此，将缓冲晶体管 600 布局为横跨相邻行（相邻级）延伸。一旦在列中排列这种状态时，阈值和迁移率校正扫描单元 114 以及阈值和迁移率校正扫描单元 115 的垂直方向尺寸与像素阵列单元 102 的垂直方向尺寸相比变得非常大。因此，期望设置这种朝向相邻行突出的部分以对于与相邻行的关系而相互交替。因此，阈值和迁移率校正扫描单

元 114 以及阈值和迁移率校正扫描单元 115 的垂直方向尺寸可被设置为几乎等于像素阵列单元 102 的垂直方向尺寸。

[0251] 此时,如图所示,期望根据漏电极 614D 和写扫描线 104WS 或驱动扫描线 105DS 之间的配线布局来执行布置,以通过在对对应行中设置缓冲晶体管 600 的漏电极 614D,在行方向上从漏电极 614D 延伸写扫描线 104WS 或驱动扫描线 105DS,以及使栅电极 614G 侧朝向相邻行(相邻级)侧突出。不用说,尽管在图中没有示出,但可以执行布局,以使栅电极 614G 和漏电极 614D 的各个配线区都朝向相邻行侧突出。

[0252] 通过根据第二实施例的布局,缓冲晶体管 600 的沟道宽度 W_k 等于或大于像素间距,因此,可通过比第一实施例更多的 ELA 照射来确定其特性,因此,与第一实施例相比,可抑制每行的缓冲晶体管 600 的特性差异。当然,与第一实施例相比,增大了驱动能力。

[0253] <改善技术:第三实施例>

[0254] 图 14 是示出可以减轻退火处理时由于偏差原因引起的显示屏幕上的亮度偏差的驱动电路布置(布局)的第三实施例的示图。根据第三实施例的缓冲晶体管 600 的布局为在分割沟道宽度 Wa_{11} 的情况下(即,在采用多指结构的情况下)的应用实例,在这种情况下,缓冲晶体管的一个沟道宽度 W_k 被设置为根据与像素间距的关系获得的最大值。

[0255] 即,在需要将沟道宽度 Wa_{11} 设置得等于或大于 ELA 扫描方向上的像素间距的情况下,如图 14 所示,分割栅电极 614GP 和 614GN 以采用多指结构,但是分割晶体管的每个沟道宽度 W_k 被设置为根据与像素间距的关系获得的最大值,从而将整个沟道宽度 Wa_{11} 所需的分割数抑制至最小。将整个沟道宽度 Wa_{11} 所需的分割数抑制至最小的原因是防止关于所需性能的过分影响。例如,如果说获得的一个分割晶体管的沟道宽度需要整个沟道宽度 Wa_{11} 、分割数 N 及 ELA 扫描方向上的像素间距 P ,则期望满足 $(N-1)*W_k < Wa_{11} \leq N*W_k$ 。

[0256] 通过根据第三实施例的布局,在采用多指结构的情况下,将每个分割晶体管的沟道宽度设置为可根据与像素间距的关系获得的最大值 W_k ,使得通过每个分割晶体管,与第一实施例相同的方式,可确定与更多 ELA 照射的平均值相当的特性,因此,可显著抑制每行的缓冲晶体管 600 的特性差异。另外,采用多指结构能够使与分割晶体管的 ELA 照射的平均值相当的特性被整体确定,因此,与第一或第二实施例相比,可抑制最终特性。当然,与第一或第二实施例相比,提高了驱动能力。

[0257] 注意,尽管在图中没有示出,但通过采用多指结构的第三实施例,每个分割晶体管的沟道宽度 W_k 可被设置得等于或远远大于通过采用根据第二实施例的配置的 ELA 扫描方向上的像素间距。因此,可以进一步显著抑制每行的缓冲晶体管 600 的特性差异。当然,进一步提高了驱动能力。

[0258] <像素电路:第二实施例>

[0259] 图 15A 是示出像素电路 P 的第二实施例的示图。注意,图 15A 还示出了设置在显示面板单元 100 的基板 101 上的像素电路 P 外围部分上的垂直驱动单元 103 和水平驱动单元 106。

[0260] 根据第二实施例的像素电路 P 具有以下特征:采用两个晶体管驱动结构,其使用另一个用于扫描的开关晶体管(采样晶体管 125)以及驱动晶体管 121,并且根据用于控制各个开关晶体管的电源驱动脉冲 DSL 和写驱动脉冲 WS 的接通/切断设置,防止了由于有机 EL 元件 127 随时间的劣化或驱动晶体管 121 的特性波动(例如,阈值电压或迁移率等的偏

差或波动)对驱动电流 I_{ds} 的影响。此外,通过两个晶体管驱动结构,装置数和配线数都很小,从而可以实现高度精细的结构,而且还可以执行采样而没有画面信号 V_{sig} 的劣化,从而可以获得很好的图像质量。

[0261] 首先,以与第一实施例相同的方式,存储电容器 120 连接在驱动晶体管 121 的栅极和源极之间,以构成自举电路,其是作为用于防止由于有机 EL 元件 127 随时间的劣化所引起的驱动电流波动的电路的驱动信号稳定电路的实例。对于用于抑制由于驱动晶体管 121 的特性波动(例如,阈值电压或迁移率等的偏差或波动)所引起的对驱动电流 I_{ds} 的影响的方法,可通过设计晶体管 121 和 125 的每一个的驱动定时来解决。

[0262] 具体地,根据第二实施例的像素电路 P 包括存储电容器 120、n 沟道型驱动晶体管 121、提供有效高写驱动脉冲 WS 的 n 沟道型采样晶体管 125 以及作为通过施加给其的电流而发光的光电元件(发光元件)的实例的有机 EL 元件 127。

[0263] 存储电容器 120 连接在驱动晶体管 121 的栅极端 G(节点 ND122)和源极端 S 之间,并且驱动晶体管 121 的源极端 S 直接连接至有机 EL 元件 127 的阳极端 A。有机 EL 元件 127 的阴极端 K 假设为用作基准电位的阴极电位 V_{cath} 。阴极电位 V_{cath} 连接至所有像素共有的、用于提供基准电位的接地配线 $V_{cath}(GND)$ 。

[0264] 驱动晶体管 121 的漏极端 D 连接至来自用作电源扫描器的驱动扫描单元 105 的电源线 105DSL。电源线 105DSL 具有电源线 105DSL 本身具有对驱动晶体管 121 的电源供给能力的特征。具体地,根据第二实施例的驱动扫描单元 105 包括用于切换等效于电源电压的高电压边侧的第一电位 V_{cc_H} 以及低电压侧的第二电位 V_{cc_L} 的电源电压切换电路,以向驱动晶体管 121 的漏极端 D 提供该电源电压。

[0265] 对于第二电位 V_{cc_L} ,采用比画面信号线 106HS 中的画面信号 V_{sig} 的基准电压 V_o 充分低的电位。例如,电源供给线 105DSL 的低电位侧的第二电位 V_{cc_L} 被设置为驱动晶体管 121 的栅极和源极之间的电压 V_{gs} (栅极电位 V_g 和源极电位 V_s 之间的差)大于驱动晶体管 121 的阈值电压 V_{th} 。注意,基准电位 V_o 还用于对阈值校正操作之前的初始化操作,以及预先用于画面信号线 106HS 的预充电。

[0266] 对于采样晶体管 125,栅极端 G 连接至来自写扫描单元 104 的写扫描线 104WS,源极端 S 连接至画面信号线 106HS,以及漏极端 D 连接至驱动晶体管 121 的栅极端 G(节点 ND122)。将来自写扫描单元 104 的有效高写驱动脉冲 WS 提供给它栅极端 G。对于采样晶体管 125,可以采用源极端 S 和栅极端 D 颠倒的连接模式。

[0267] < 像素电路的操作 :第二实施例 >

[0268] 图 15B 是描述作为关于根据图 15A 所示第二实施例的像素电路 P 的驱动定时实例的在使用线顺序系统在存储电容器 120 中写入信号电位 V_{in} 的信息时的操作的时序图。

[0269] 对于根据第二实施例的像素电路 P,对于驱动定时,首先,采样晶体管 125 响应于从写驱动扫描线 104WS 提供的写驱动脉冲 WS 而电导通,对由画面信号线 106HS 提供的画面信号 V_{sig} 进行采样以将其保持在存储电容器 120 中。这一点与驱动根据第五实施例的像素电路 P 的情况基本相同。注意,对于根据第二实施例的像素电路 P 的驱动定时,当在存储电容器 120 中写入画面信号 V_{sig} 的信号电位 V_{in} 的信息时,从顺序扫描的观点来看,执行线顺序驱动,这同时向画面信号线 106HS 的每列传播一行的画面信号。

[0270] 根据接收由作为第一电位(高电位侧)的电源供给线 105DS 提供的电流和保持在

存储电容器 120 中的信号电位（与画面信号 V_{sig} 的有效周期的电位相对应的电位），驱动晶体管 121 将驱动电流 I_{ds} 流向有机 EL 元件 127。

[0271] 垂直驱动单元 103 在电源供给线 105DSL 处于第一电位以及画面信号 106HS 在画面信号 V_{sig} 的非有效周期内处于基准电位 V_0 的时间区内 (time zone) 输出作为用于电导通采样晶体管 125 的控制信号的写驱动脉冲 WS，并在存储电容器 120 中保持等效于驱动晶体管 121 的阈值电压 V_{th} 的电压。该操作实现了阈值校正功能。根据该阈值校正功能，可以消除对每个像素电路 P 波动的驱动晶体管 121 的阈值电压 V_{th} 的影响。

[0272] 具体地，对于根据第二实施例的像素电路 P 的驱动定时，写驱动脉冲 WS 在电源供给线 105DSL 处于高电位侧的第一电位以及画面信号 V_{sig} 在有效周期内的时间区内被激活。也就是说，结果，通过画面信号线 106HS 的电位处于画面信号 V_{sig} 的有效周期的电位（信号线电位）的时间宽度以及重叠写驱动脉冲 WS 的激活周期的范围确定迁移率校正周期（以及采样周期）。具体地，对于本实施例，写驱动脉冲 WS 的激活周期宽度被设置得较短，以包括在画面信号线 106HS 处于信号电位的时间宽度内，因此，通过驱动脉冲 WS 自身确定迁移率校正周期。更精确地，迁移率校正周期（以及采样周期）是写驱动脉冲 WS 上升到电导通采样晶体管 125 直到写驱动脉冲 WS 下降到截止采样晶体管 125 之后的周期。

[0273] 以下将进行具体描述。首先，基本上，对写扫描线 104WS 或电源供给线 105DSL 的每行执行一个水平扫描周期延迟的类似驱动。图 15B 中的每个定时和信号都用与第一行的定时和信号相同的定时和信号表示，而无论那一行被处理。当说明时需要区别行时，通过使用具有下划线的参考标识符表示被处理的一行来进行区别。

[0274] 对于特定行（这里，第一行），在定时 t_{11} 之前的先前场的发光周期 B 时，写驱动脉冲 WS 处于无效低状态，以及采样晶体管 125 处于非导电状态，但另一方面，电源驱动脉冲 DSL 处于作为高电位的电源电压侧的第一电位 V_{cc_H} 。因此，不管画面信号线 106HS 的电位如何，根据先前场的操作保持在存储电容器 120 中的电压状态（驱动晶体管 121 的栅极和源极之间的电压 V_{gs} ）将驱动电流 I_{ds} 从驱动晶体管 121 提供给有机 EL 元件 127，并施加给对于所有像素通用的接地配线 $V_{cath}(GND)$ ，从而有机 EL 元件 127 处于发光状态。

[0275] 随后，时序图进入对于线顺序扫描的新场，首先，在写扫描脉冲 WS 处于无效低状态的状态下，驱动扫描单元 105 将第一行的电源供给线 105DS_1 给定的电源驱动脉冲 DSL_1 从高电位侧的第一电位 V_{cc_H} 切换到低电位侧的第二电位 V_{cc_L} 。假设这个定时 (t_{11_1}) 在具有图 15B 所示配置的画面信号 V_{sig} 处于有效周期的信号电位 V_{in} 的周期内。例如，第一行在定时 $t_{15V} \sim t_{13V}$ 的范围内。然而，注意，这不是必不可少的，当画面信号 V_{sig} 处于有效周期的基准电位 V_0 时可执行上述切换。第一行可在定时 $t_{15V} \sim t_{13V}$ 的范围内。

[0276] 接下来，写扫描单元 104 将写驱动脉冲 WS 切换到有效高状态，同时保持电源供给线 105DSL_1 处于第二电位 V_{cc_L} 的状态 (t_{13W})。在紧前的水平周期中将画面信号 V_{sig} 从无效周期的基准电位 V_0 切换为有效周期的信号电位 $V_{in}(t_{15V})$ 之后，将该定时 (t_{13W}) 设置为相同的定时 (t_{13V}) 或者稍晚于画面信号 V_{sig} 从有效周期的信号电位 V_{in} 切换为无效周期的基准电位 V_0 的定时。随后，用于将写驱动脉冲 WS 切换为无效低状态的定时 (t_{15W}) 被设置为相同的定时 (t_{15V}) 或者稍早于画面信号 V_{sig} 从无效周期的基准电位 V_0 切换到有效周期的信号电位 V_{in} 的定时。

[0277] 即，期望用于将写驱动脉冲 WS 保持为有效高状态的周期 ($t_{15W} \sim t_{13W}$) 在画面信

号 V_{sig} 处于有效周期 ($t_{15V} \sim t_{13V}$) 的基准电位 V_o 的时间区内。这是因为当电源供给线 DSL 处于第一电位 V_{cc_H} 时,以及画面信号 V_{sig} 处于信号电位 V_{in} 时,如果将写驱动脉冲 WS 设置为有效高状态,则执行对存储电容器 120 的信号电位 V_{in} 的采样操作,因此,引起阈值校正操作的不便。

[0278] 在定时 $t_{11_1} \sim t_{13W}$ (称为放电周期) 期间,电源供给线 105DSL 的电位被放电直到第二电位 V_{cc_L} ,此外,驱动晶体管 121 的源极电位 V_s 进行到接近第二电位 V_{cc_L} 的电位的转换。此外,存储电容器 120 连接在驱动晶体管 121 的栅极端 G 和源极端 S 之间,并且根据通过其存储电容器 120 的影响,栅极电位 V_g 与驱动晶体管 121 的源极电位 V_s 的波动联动。期望在电源供给线 105DSL 的配线电容很大的情况下,电源供给线 105DSL 在相对较早的定时处从高电位 V_{cc_H} 切换为低电位 V_{cc_L} 。充分确保该放电周期 C ($t_{11_1} \sim t_{13W}$) 防止了配线电容或其他像素寄生电容的影响。

[0279] 一旦写驱动脉冲 WS 切换到有效高状态同时保持电源驱动脉冲 DSL 处于低电位侧的第二电位 V_{cc_L} (t_{13W}),采样晶体管 125 变为电导通状态。此时,画面信号线 106HS 处于参考电位 V_o 。因此,驱动晶体管 121 的栅极电位 V_g 通过采样晶体管 125 的电导通而变为画面信号线 106HS 的基准电位 V_o 。与此同时,一旦驱动晶体管 121 导通,驱动晶体管 121 的源极电位 V_s 就立刻固定为低电位侧的第二电位 V_{cc_L} 。

[0280] 也就是说,电源供给线 105DSL 的电位从高电位侧的第一电位 V_{cc_H} 切换为充分低于画面信号线 106HS 的基准电位 V_o 的第二电位 V_{cc_L} ,从而驱动晶体管 121 的源极电位 V_s 被初始化(复位)为充分低于画面信号线 106HS 的基准电位 V_o 的第二电位 V_{cc_L} 。因此,驱动晶体管的栅极电位 V_g 和源极电位 V_s 被初始化,从而完成阈值校正操作的准备。直到电源驱动脉冲 DSL 再次被切换为高电位侧的第一电位 V_{cc_H} 的周期 ($t_{13W} \sim t_{14_1}$) 变成初始化周期 D。注意,放电周期 C 和初始化周期 D 的联合也被称为用于初始化驱动晶体管 121 的栅极电压 V_g 和源极电压 V_s 的阈值校正准备周期。

[0281] 接下来,对电源供给线 105DSL 给定的电源驱动脉冲 DSL 切换为第一电位 V_{cc_H} ,同时保持写驱动脉冲 WS 处于有效高状态 (t_{14_1})。此后,驱动扫描单元 105 将电源供给线 105DSL 的电位保持为第一电位 V_{cc_H} 直到下一帧(或场)。因此,时序图进入漏电流流入存储电容器 120 以及驱动晶体管 121 的阈值电压 V_{th} 被校正(消除)的阈值校正周期 E。该阈值校正周期 E 持续直到用于将写驱动脉冲 WS 设置为无效低状态的定时 (t_{15W})。

[0282] 对于定时 (t_{14_1}) 处及此后的阈值校正周期 E,电源供给线 105DSL 的电位进行从低电位侧的第二电位 V_{cc_L} 到高电位侧的第一电位 V_{cc_H} 的转换,从而驱动晶体管 121 的源极电位 V_s 开始增加。也就是说,驱动晶体管 121 的栅极端 G 保持在画面信号 V_{sig} 的基准电位 V_o ,以及漏极电流试图流动,直到驱动晶体管 121 通过源极端 S 的电位 V_s 增大而被切断。一旦被切断,驱动晶体管 121 的源极电位 V_s 就变成“ $V_o - V_{th}$ ”。

[0283] 注意,在阈值校正周期 E 处,为了完全将漏极电流施加给存储电容器 120 侧(在 $C_s \ll C_{e1}$ 时),以及防止漏极电流流向有机 EL 元件 127 侧,通用接地配线 cath 的电位 V_{cath} 被设置为使有机 EL 元件 127 被切断。有机 EL 元件 127 的等效电路以二极管和寄生电容 C_{e1} 的并联电路表示,所以只要保持“ $V_{e1} \leq V_{cath} + V_{thEL}$ ”,即,只要有有机 EL 元件 127 的漏电流显著小于驱动晶体管 121 的电流,驱动晶体管 121 的电流被用于对存储电容器 120 和寄生电容器 C_{e1} 充电。

[0284] 结果,一旦流向驱动晶体管 121 的漏极电流的电流路径被切断,有机 EL 元件 127 的阳极端 A 的电位 V_{e1} ,即,节点 ND121 的电位就随时间增加。随后,一旦节点 ND121 的电位(源极电位 V_s)和节点 ND122 的电压(栅极电位 V_g)之间电位差正好变成阈值电压 V_{th} ,驱动晶体管 121 就从导通状态转换为截止状态,防止漏极电流流动,阈值校正周期结束。即,在特定的时间段之后,驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 取阈值电压 V_{th} 的值。

[0285] 这里,实际上,将等于阈值电压 V_{th} 的电压写入连接在驱动晶体管 121 的栅极端 G 和源极端 S 之间的存储电容器 120。然而,注意,阈值校正周期 E 是从写驱动脉冲 WS 设置为有效高状态 (t_{13W}) (具体地,随后,电源驱动脉冲 DSL 返回到第一电位 V_{cc_H} 的时间点 t_{14}) 的定时到写驱动脉冲 WS 返回到无效低状态的定时 (t_{15W}),以及当这个周期不能充分被保证时,在那之前阈值校正操作结束。为了解除该问题,期望多次重复阈值校正操作。附图省略了其定时。

[0286] 接下来,驱动扫描单元 105 在一个水平周期的后半部分将写驱动脉冲 WS 切换为无效低状态 (t_{15W}),进一步,水平驱动单元 106 将画面信号线 106HS 的电位从基准电位 V_o 切换为信号电位 V_{in} (t_{15V})。因此,在定时 $t_{15W} \sim$ 定时 t_{15V} 处,在画面信号线 106HS 处于基准电位 V_o 的状态下,写扫描线 WS 的电位(写驱动脉冲 WS)变为低电平状态。随后,实际上通过水平驱动单元 106 将画面信号 V_{sig} 的信号电位 V_{in} 提供给画面信号线 106HS 以将写驱动脉冲 WS 设置为有效高状态的周期被看作存储电容器 120 的信号电位 V_{in} 的写周期(也称为采样周期)。该信号电位 V_{in} 以与驱动晶体管 121 的阈值电压 V_{th} 相加的形式被保持。

[0287] 结果,驱动晶体管 121 的阈值电压 V_{th} 的波动恒定地被消除,这相当于执行阈值校正。根据这个阈值校正,保持在存储电容器 120 中的栅极和源极之间的电压 V_{gs} 变成“ $V_{sig}+V_{th}$ ”=“ $V_{in}+V_{th}$ ”。此外,同时在该采样周期处执行迁移率校正。即,在根据第二实施例的像素电路 P 的驱动定时处,采样周期也用作迁移率校正周期。

[0288] 具体地,首先,跟随写驱动脉冲 WS 被切换为无效低状态 (t_{15W}),水平驱动单元 106 进一步将画面信号线 106HS 的电位从基准电位 V_o 切换为信号电位 V_{in} (t_{15V})。因此,在采样晶体管 125 被设置为非电导通 (OFF) 状态的状态下,完成用于下一次采样操作和迁移率校正操作的准备。直到写驱动脉冲 WS 再次设置为有效高状态 (t_{16_1}) 的定时的周期被称为写和迁移率校正准备周期 G。

[0289] 接下来,当电源供给线 105DSL 的电位被保持在第一电位 V_{cc_H} 以及画面信号线 106HS 的电位被保持在信号电位 V_{in} 时,写扫描单元 104 将写驱动脉冲 WS 切换为有效高状态 (t_{16_1}),以及在直到水平驱动单元 106 将画面信号线 106HS 的电位从信号电位 V_{in} 切换为基准电位 V_o (t_{18_1}) 的适当定时,即,在画面信号线 106HS 处于信号电位 V_{in} (t_{17_1}) 的时间区内的适当定时处将写驱动脉冲 WS 切换为无效低状态。写驱动脉冲 WS 处于有效高状态的周期 ($t_{16_1} \sim t_{17_1}$) 被称为采样周期和迁移率校正周期 H。因此,在驱动晶体管 121 的栅极电位 V_g 处于信号电位 V_{in} 的状态下,采样晶体管 125 变为电导通 (ON) 状态。因此,在采样周期和迁移率校正周期 H 处,在驱动晶体管 121 的栅极端 G 固定为画面信号 V_{sig} 的信号电位 V_{in} 的状态下,驱动电流 I_{ds} 流向驱动晶体管 121。

[0290] 这里,当有机 EL 元件 127 的阈值电压为 V_{thEL} ,一旦设置为“ $V_o-V_{th} < V_{thEL}$ ”,有机 EL 元件 127 就被设置为反向偏置状态,并处于切断状态(高阻态),所以不发光,以及展现的不是二极管特性而是简单电容特性。因此,流向驱动晶体管 121 的漏极电流(驱动电

流 I_{ds}) 被写入电容器“ $C = C_s + C_{el}$ ”,其中,组合存储电容器 120 的电容值 C_s 和有机 EL 元件 127 的电容器 C_{el} (等效电容器) 的电容值 C_{el} 。因此,驱动晶体管 121 的漏极电流流入寄生电容器 C_{el} ,并且充电开始。结果,驱动晶体管 121 的源极电位 V_s 上升。

[0291] 对于图 15B 中的时序图,用 ΔV 表示这个上升。这个上升,即,作为迁移率校正参数的负反馈量 ΔV 将从通过阈值校正保持在存储电容器 120 中的栅极和源极之间的电压“ $V_{gs} = V_{in} + V_{th}$ ”中减去,因此,保持“ $V_{gs} = V_{in} - \Delta V + V_{th}$ ”,这相当于使其经受负反馈。此时,驱动晶体管 121 的源极电压 V_s 变成通过从栅极电位 $V_g (= V_{in})$ 中减去保持在存储电容器中的“ $V_{gs} = V_{in} - \Delta V + V_{th}$ ”而获得的值“ $-V_{th} + \Delta V$ ”。

[0292] 因此,对于根据第二实施例的像素电路 P 的驱动定时,在采样周期和迁移率校正周期 H($t_{16} \sim t_{17}$) 处,同时执行信号电位 V_{in} 的采样以及用于校正迁移率 μ 偏差的负反馈量 ΔV 的调整。写扫描单元 104 通过调整写驱动脉冲 WS 的导通 / 截止周期来调整采样周期和迁移率校正周期 H 的时间宽度,以及还可以将倾斜添加到画面信号 V_{in} 的变化特性,因此,可以使关于存储电容器 120 的驱动电流 I_{ds} 的负反馈量 ΔV 最优化。

[0293] 接下来,在画面信号线 106HS 的电位处于信号电位 V_{in} 的状态下,写扫描单元 104 将写驱动脉冲 WS 切换为无效低状态 (t_{17_1})。因此,采样晶体管 125 变为非导通 (OFF) 状态,时序图进行到发光周期 I。水平扫描单元 106 在此后的适当的时间点处停止向画面信号线 106HS 提供画面信号 V_{sig} 的信号电位 V_{in} ,并将画面信号线 106HS 返回到基准电位 $V_o(t_{18_1})$ 。随后,进程进行到下一帧 (或场),其中,再次重复阈值校正准备操作、阈值校正操作、迁移率校正操作以及发光操作。

[0294] 结果,驱动晶体管 121 的栅极端 G 与画面信号线 106HS 隔离。取消将信号电位 V_{in} 施加给驱动晶体管 121 的栅极端 G,使得驱动晶体管 121 的栅极电位 V_g 可以增加。此时,流向驱动晶体管 121 的驱动电流 I_{ds} 流向有机 EL 元件 127,并且有机 EL 元件 127 的阳极电位根据驱动电流 I_{ds} 而增大。假设这个增大是 V_{el} 。最终,有机 EL 元件 127 的反相偏置状态随着源极电位 V_s 的增大而取消,所以有机 EL 元件 127 实际上根据驱动电流 I_{ds} 的流入开始发光。此时有机 EL 元件 127 阳极电位的增加 (V_{el}) 恰好是驱动晶体管 121 源极电位 V_s 的增加,且驱动晶体管 121 的源极电位 V_s 变为“ $-V_{th} + \Delta V + V_{el}$ ”。

[0295] 驱动电流 I_{ds} 和栅极电压 V_{gs} 之间的关系可以表示为例如在上述表达式 (2) 所示,阈值电压 V_{th} 项被删去,并且施加给有机 EL 元件 127 的驱动电流 I_{ds} 不依赖于驱动晶体管 121 的阈值电压 V_{th} 。驱动电流 I_{ds} 基本上以信号电压 V_{sig} 的信号电位 V_{in} 来确定。换句话说,有机 EL 元件 127 以对应于信号电位 V_{in} 的亮度发光。

[0296] 此时,通过反馈量 ΔV 校正信号电位 V_{in} 。该校正量 ΔV 适合以消除位于表达式 (2) 系数部的迁移率 μ 的影响。因此,驱动电流 I_{ds} 充分地仅依赖于信号电位 V_{in} 。驱动电流 I_{ds} 不依赖于阈值电压 V_{th} ,使得即使由于制作过程而使阈值电压 V_{th} 变化,漏极和源极之间的驱动电流 I_{ds} 也不波动,且有机 EL 元件 127 的发光亮度不波动。

[0297] 此外,存储电容器 120 连接在驱动晶体管 121 的栅极端 G 和源极端 S 之间,由于其存储电容器 120 的影响而使得发光周期的开始执行自举功能,当驱动晶体管 121 的栅极和源极之间的电压 V_{gs} 保持稳定时,驱动晶体管 121 的栅极电位 V_g 和源极电位 V_s 增加。驱动晶体管 121 作为恒定电流源运行,所以有机 EL 元件 127 的 I-V 特性随时间变化,并且即使驱动晶体管 121 的源极电位 V_s 随之变化,驱动晶体管 121 的栅极和源极之间的电位 V_{gs}

也通过存储电容器 120 保持稳定 (通常等于 $V_{in} - \Delta V + V_{th}$), 所以流向有机 EL 元件 127 的电流不变化, 因此, 有机 EL 元件 127 的发光亮度也保持稳定。根据自举操作, 即使有机 EL 元件 127 的 I-V 特性随时间变化, 也可以实现不具有与之伴随的亮度劣化的图像显示。

[0298] 现在, 如从以上描述可以理解的, 对于用于驱动根据第二实施例的像素电路 P 的定时, 写驱动脉冲 WS 的有效高周期不仅作为画面信号 VSig(信号电位 V_{in}) 的采样周期而且作为迁移率校正周期。其有效高周期的偏差引起类似于根据第一实施例的像素电路 P 的阈值校正效果和迁移率校正效果的偏差。因此, 类似于第一实施例, 为了防止由写扫描单元 104 的输出电路 400 提供的写驱动脉冲 WS 的波形钝化对于每行都波动, 期望将与上述改善技术的第一至第三实施例中的一个的相同概念应用于输出电路 400 的缓冲晶体管的布局。

[0299] 到此为止已经通过实施例描述了本发明, 但本发明的技术范围不限于在上述实施例中描述的范围。在不背离本发明范围的情况下, 各种类型的修改或改善可被添加到上述实施例中, 已经添加有修改和改善的实施例也已经包含在本发明的技术范围内。

[0300] 此外, 所要求的发明不限于上述实施例, 并且不是所有在实施例中描述的特征组合都是执行本发明所绝对必要的。本发明包含各阶段中的上述实施例, 且本发明的各种表现形式可以以公开的多个元件的适当组合而选取。即使从实施例所示的所有元件中除去多个元件, 则从中除去多个元件的配置可被选取作为在本发明的范围之内, 只要可以获得其优点即可。

[0301] 例如, 对于上述实施例, 在图 4 所示的驱动定时的实例中, 通过考虑通过写驱动脉冲 WS 和扫描驱动脉冲 NDS 之间的相位差确定的迁移率校正周期绝对短以及其脉冲定时的偏差 (ON/OFF 定时或变化特性) 大大影响迁移率的特性的事实, 已经描述布局实例, 从而可以减少用于输出将提供给扫描线 104WS 和 105DS 的每一条的写驱动脉冲 WS 和扫描驱动脉冲 NDS 的输出电路 400 和 500 的特性偏差, 但相同的概念可以应用于其他功能目的的驱动脉冲。

[0302] 此外, 对于上述实施例, 已经具体描述了在使用具有 5 晶体管结构或 2 晶体管结构的各个像素电路实现阈值校正和迁移率校正的驱动系统的情况下的缓冲晶体管的布局实例, 但对于可应用实现阈值校正和迁移率校正的驱动系统的其他像素电路, 除这些电路之外, 像素电路可被设计具有 5 晶体管到 2 晶体管之间的 4 晶体管结构或 3 晶体管结构。同样在这些情况下, 也可以应用将用于确定操作周期的缓冲晶体管的尺寸设置为等于或远远大于激光束扫描方向上的像素间距的配置。

[0303] 此外, 对于其尺寸被设置为等于或远远大于激光束扫描方向上的像素间距的缓冲晶体管设置在与激光束照射的长度方向上的一列中的上述布局实例, 被处理的缓冲晶体管根据阈值校正和迁移率校正用于垂直扫描系统的晶体管, 但是可以是用于水平扫描系统的晶体管。在用于输出对每条信号线采样输入视频信号的脉冲信号的缓冲晶体管的任一情况下, 期望选择用于调准驱动脉冲波形的特性偏差水平的所需的晶体管。

[0304] 本领域的技术人员应该理解, 根据设计要求和其它因素, 可以有多种修改、组合、再组合和改进, 均应包含在本发明的权利要求或等同物的范围之内。

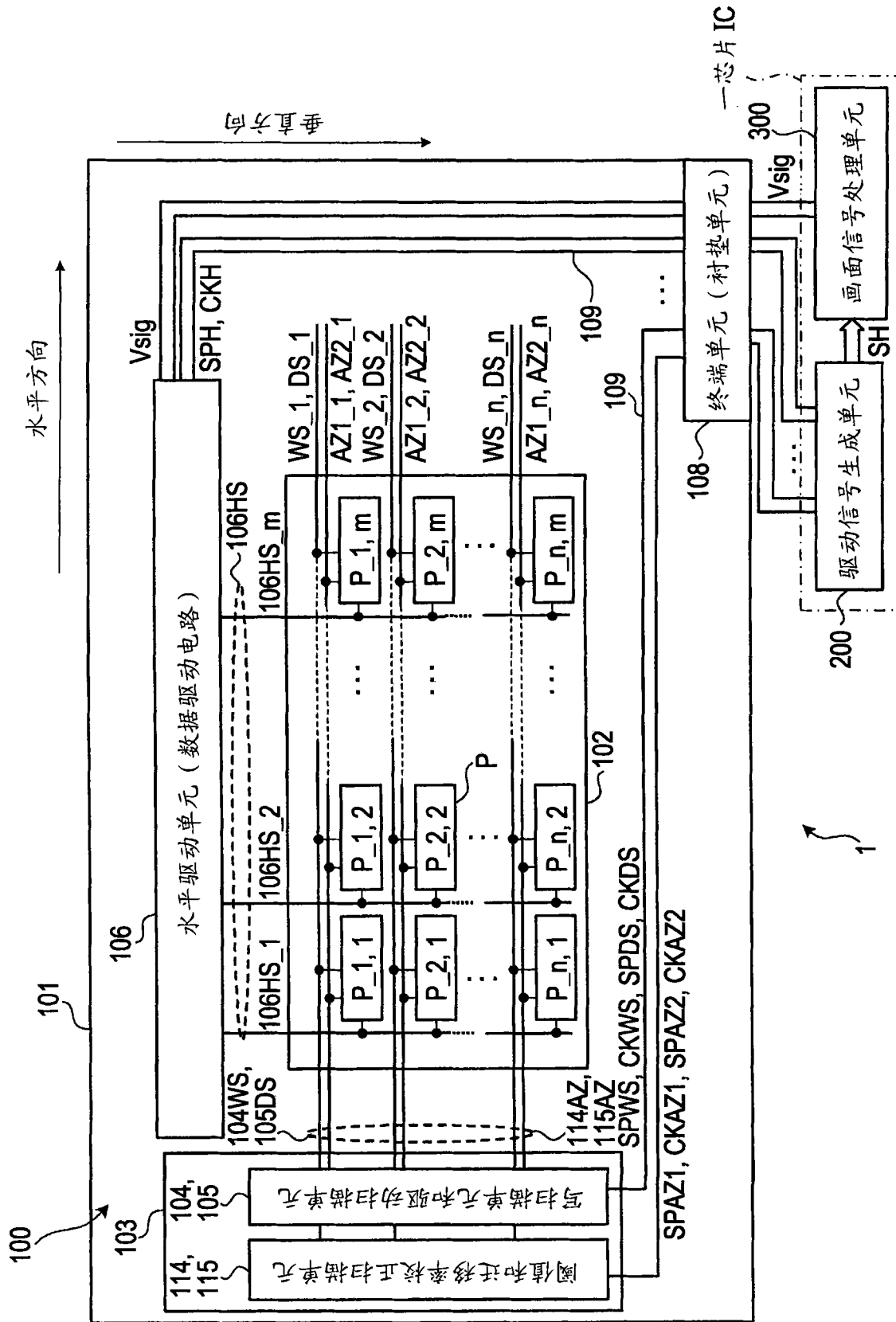


图 1A

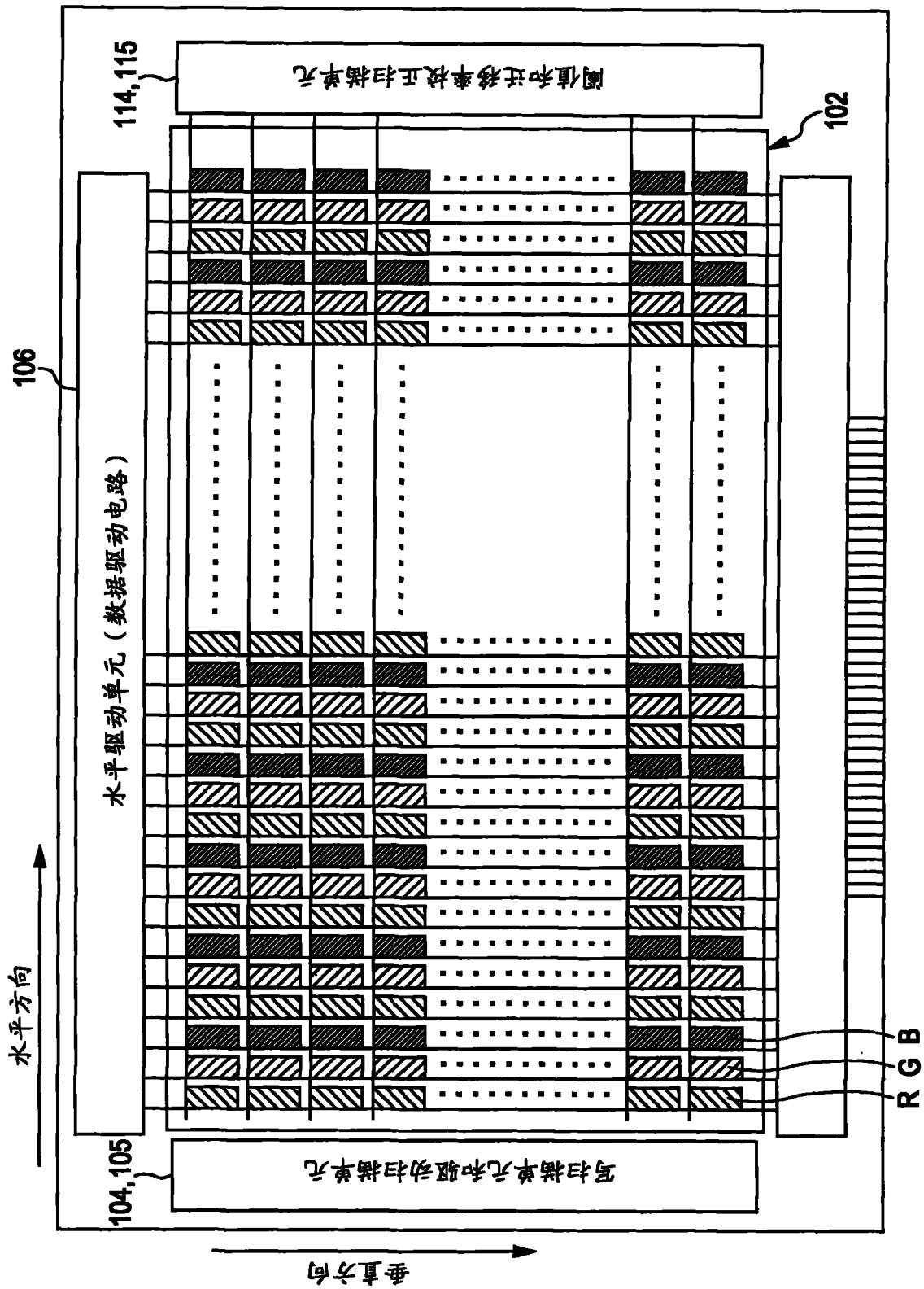


图 1B

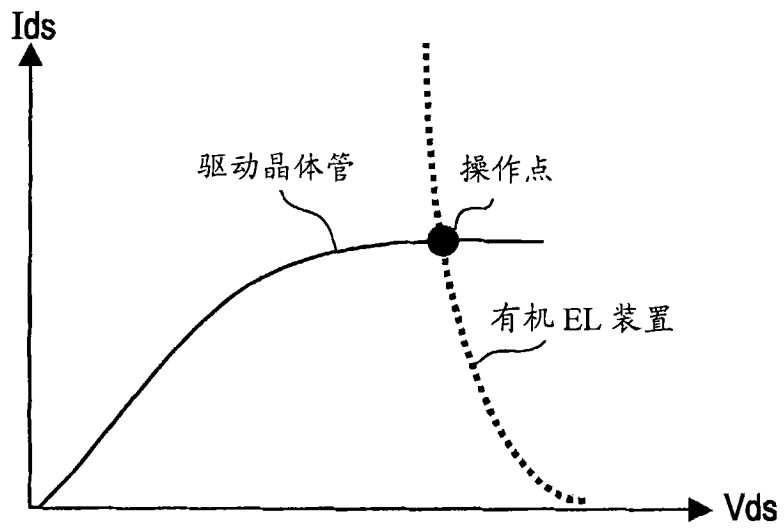


图 3A

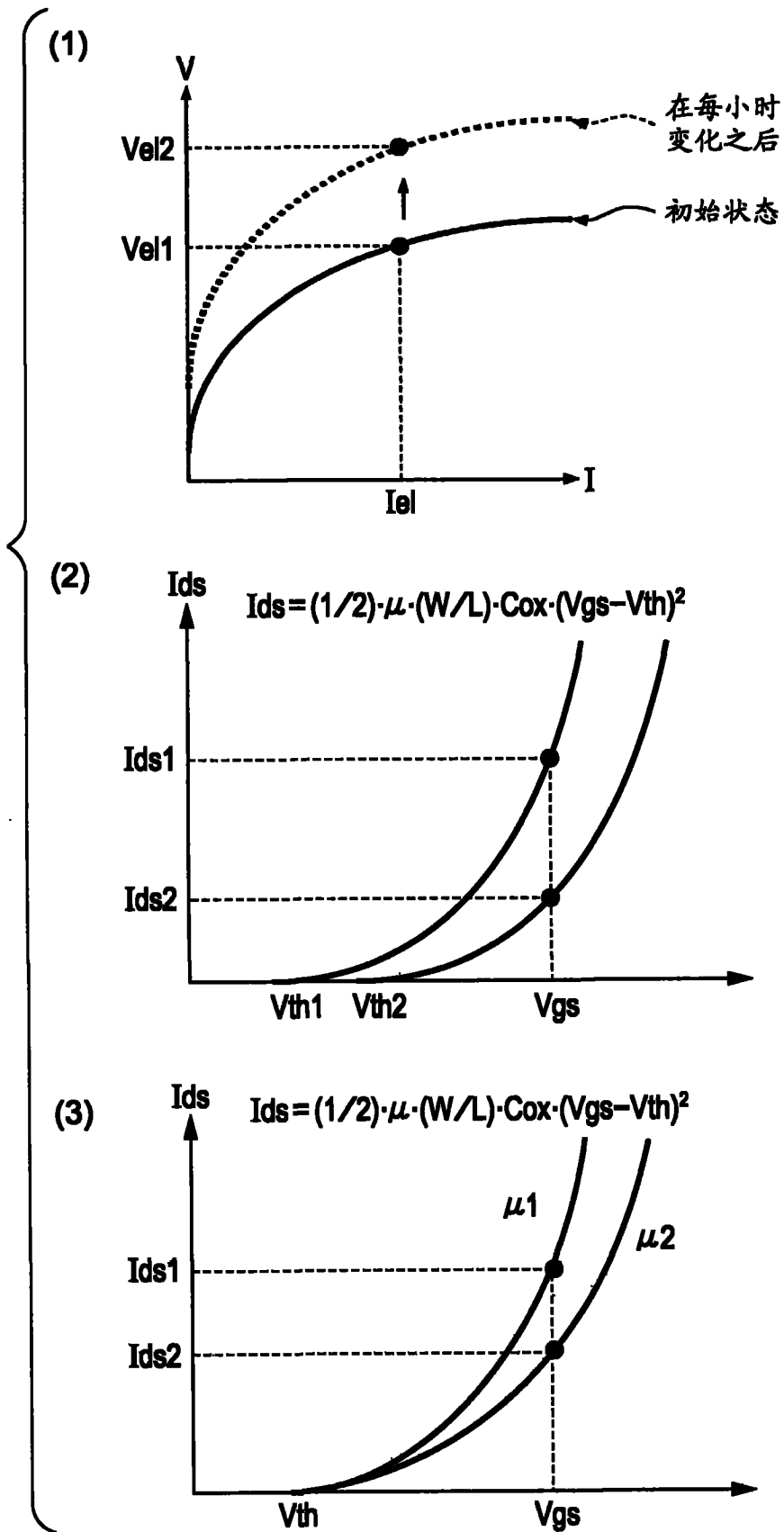


图 3B

$$I_{ds} = (1/2) \cdot \mu \cdot (W/L) \cdot C_{ox} \cdot (V_{gs} - V_{th})^2$$

阈值校正和迁移率校正: $V_{in} + V_{th} - \Delta V$

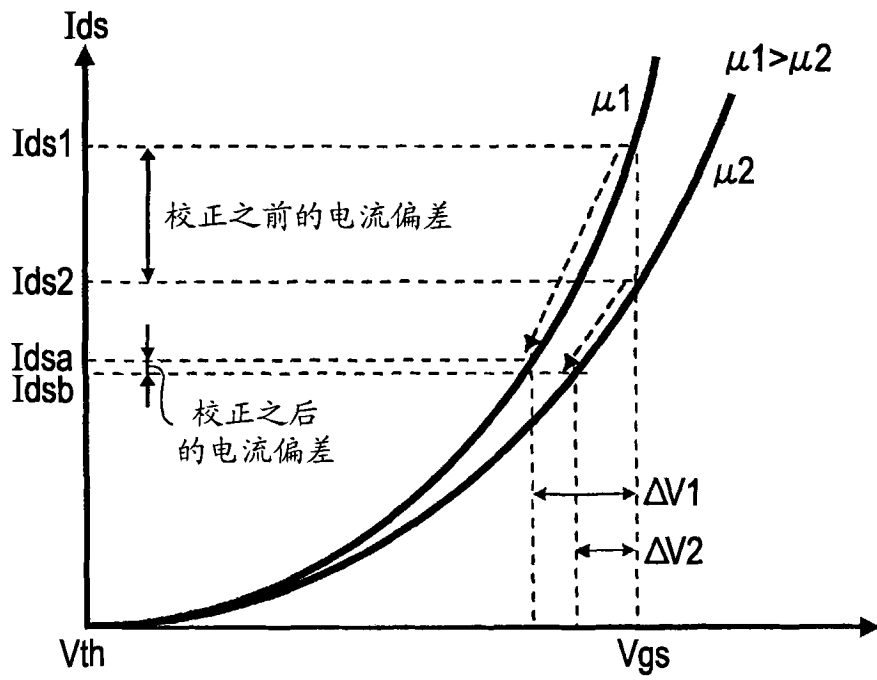


图 3C

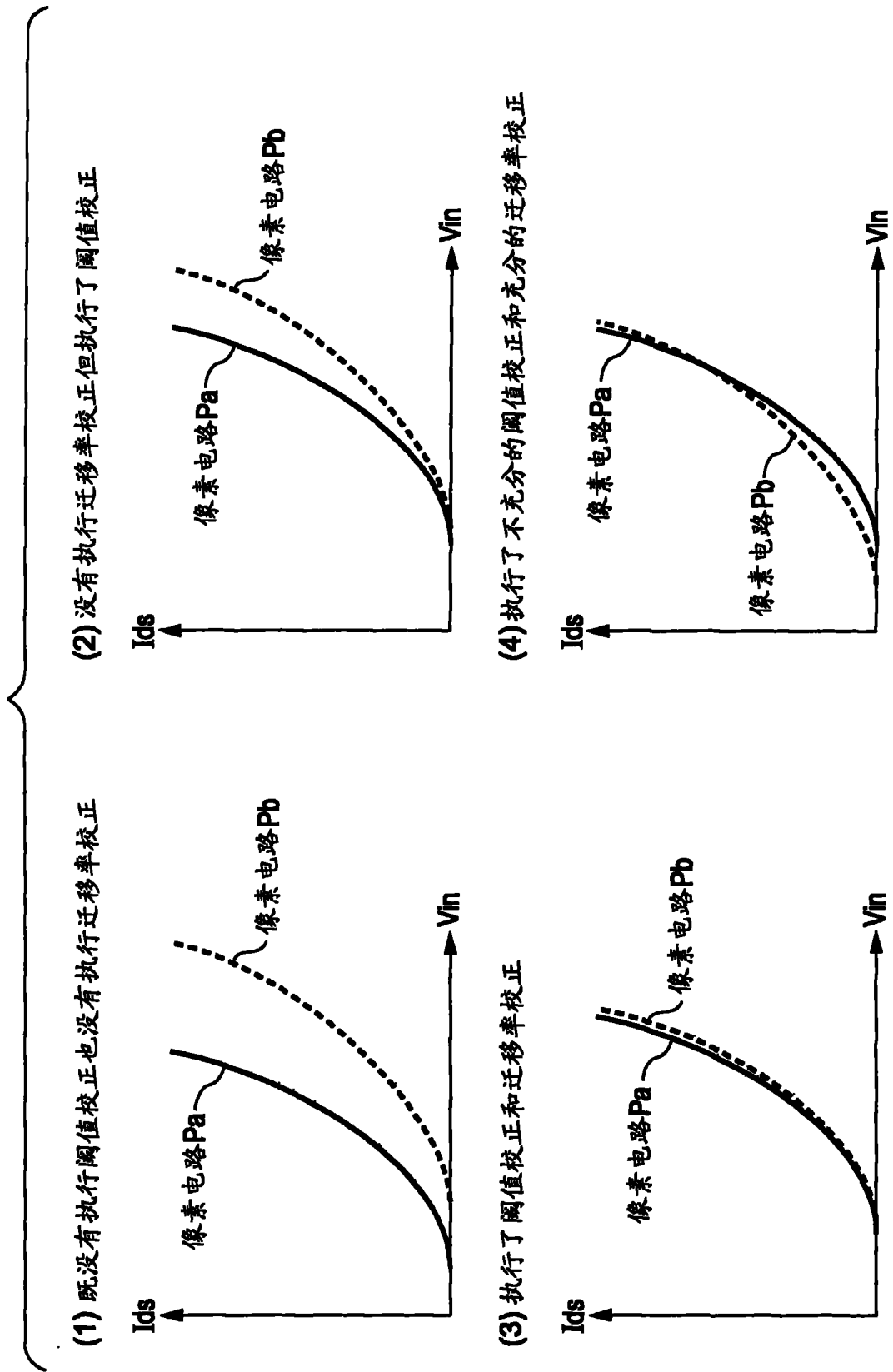


图 3D

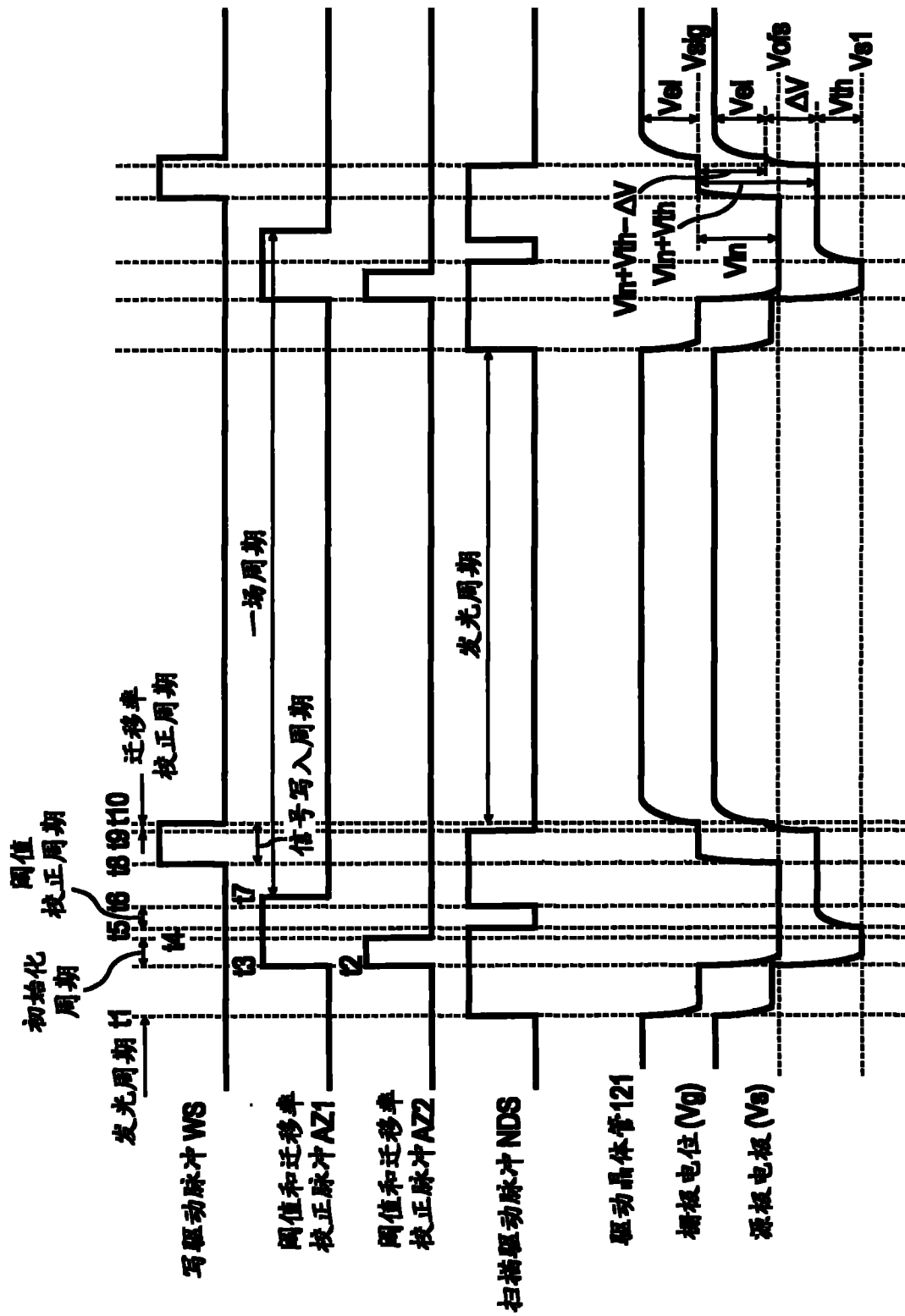


图 4

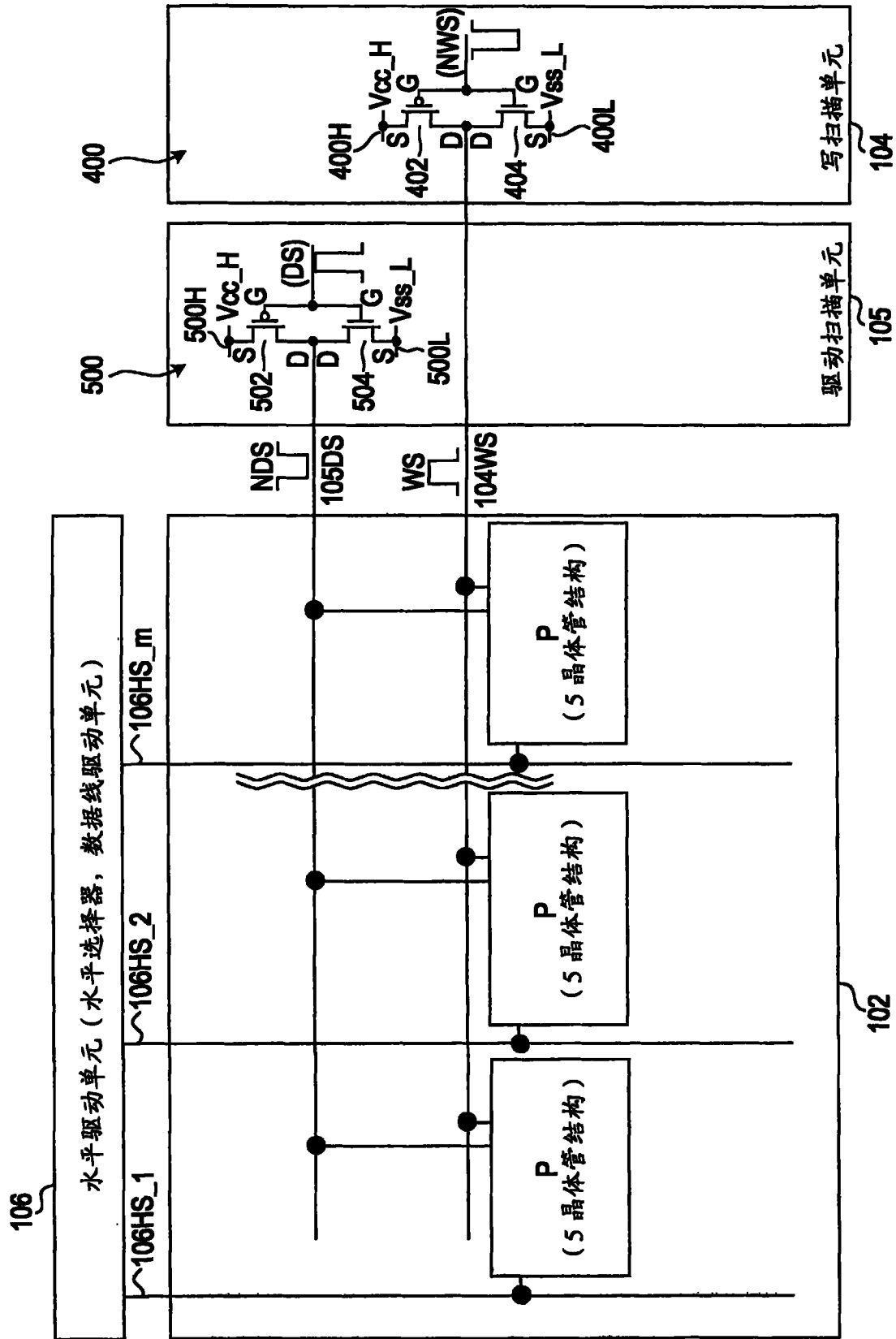


图 5

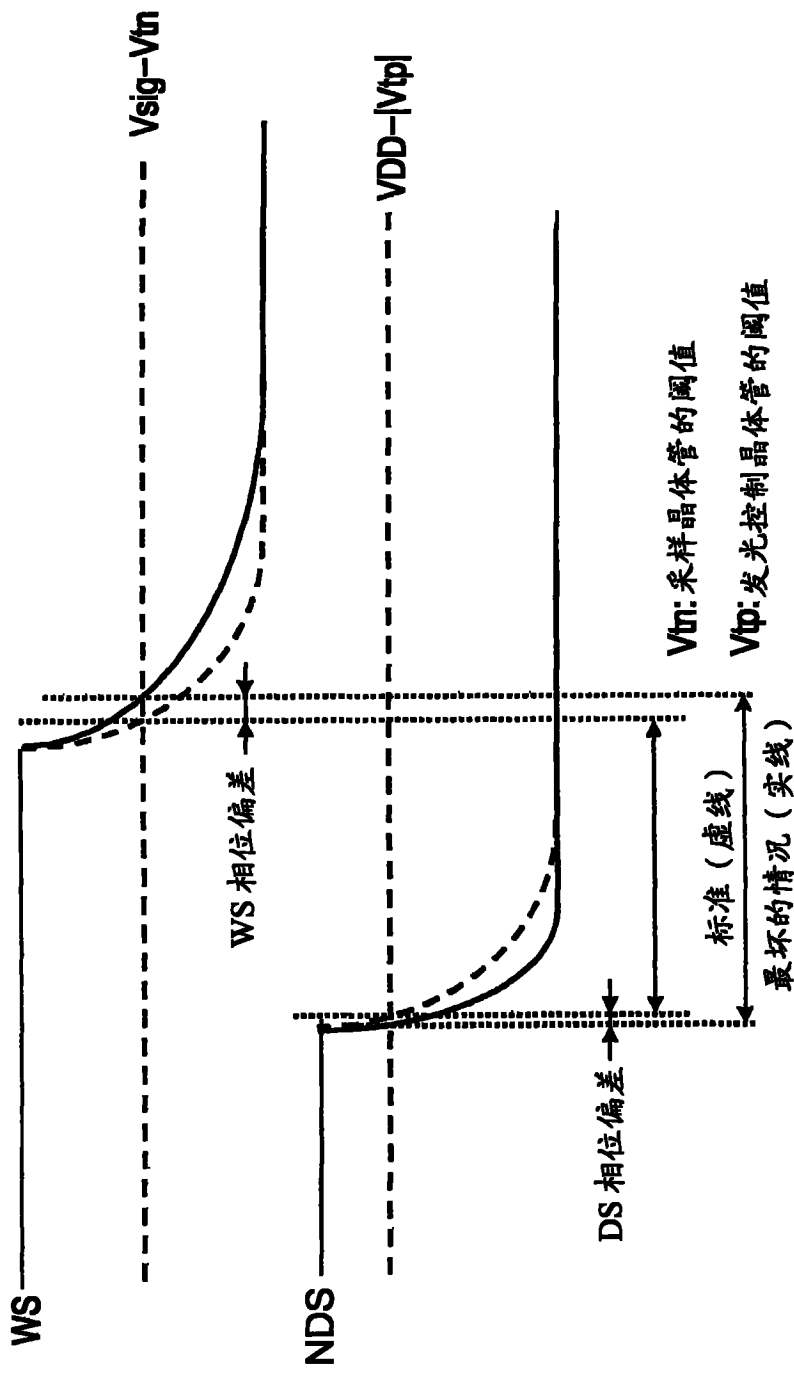


图 6

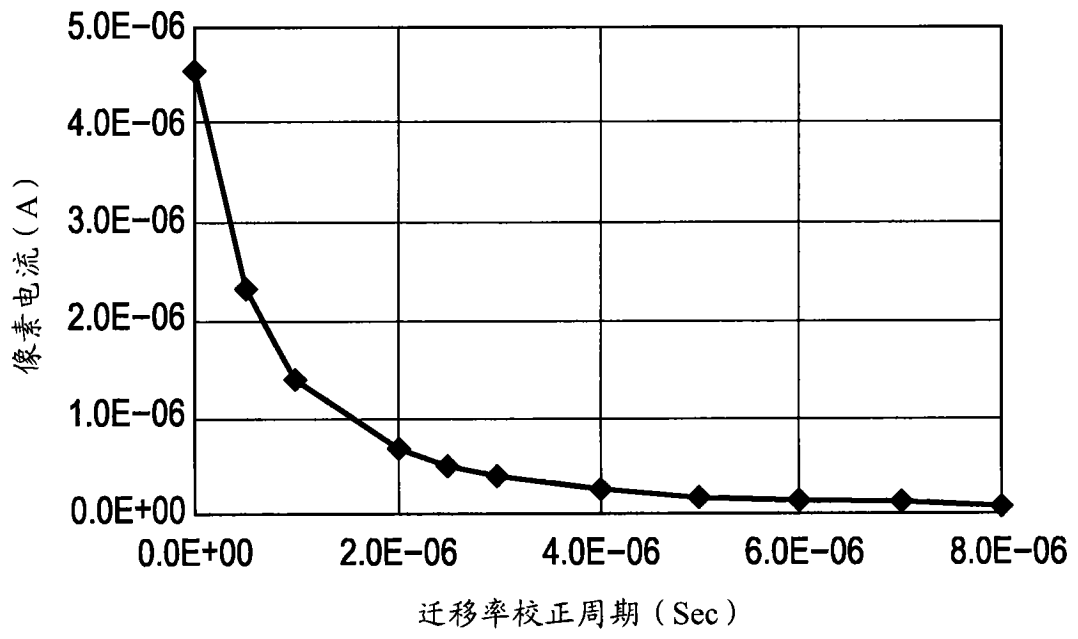
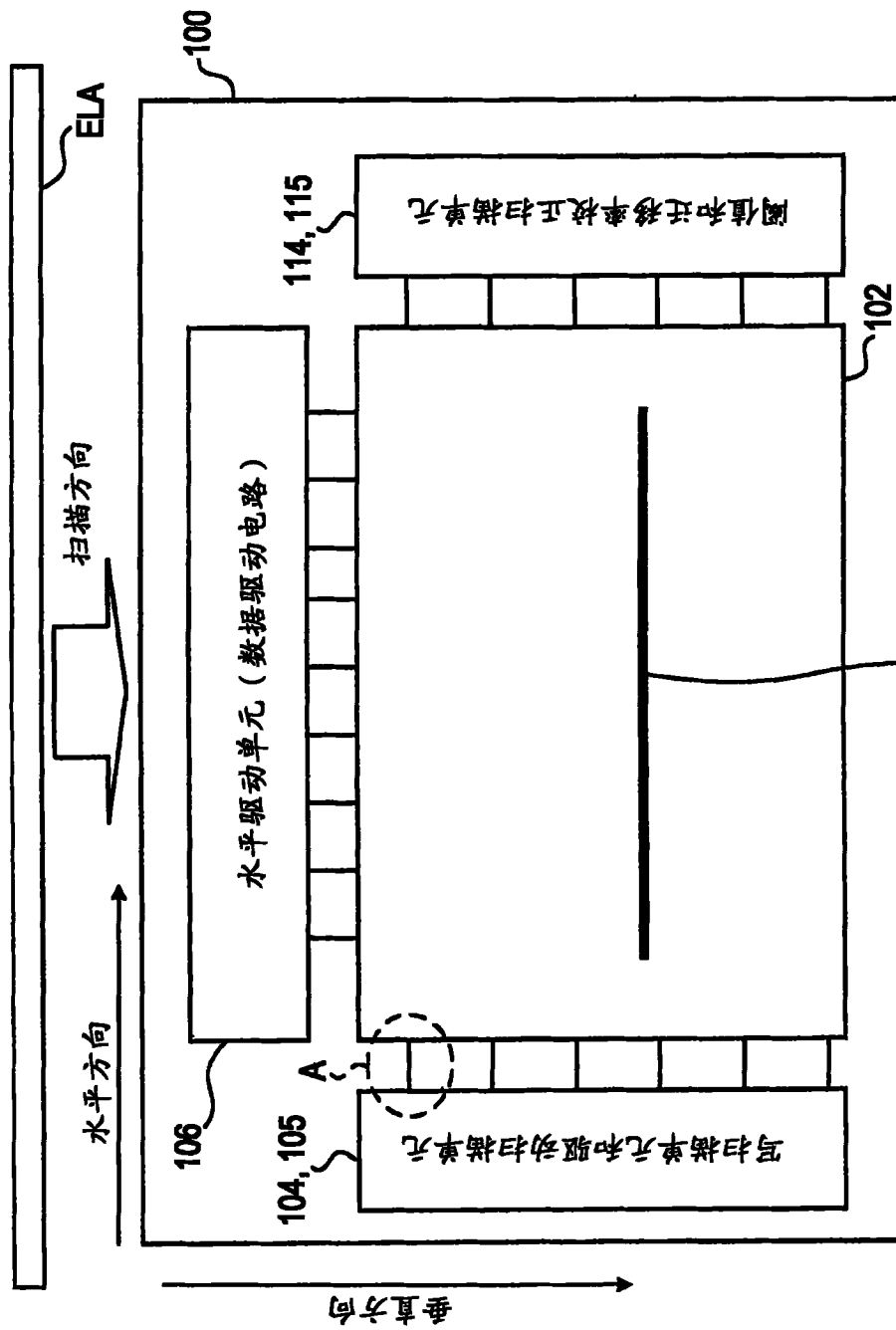


图 7



由于迁移率校正脉冲的
波形钝化所引起的奈状噪声

图 8

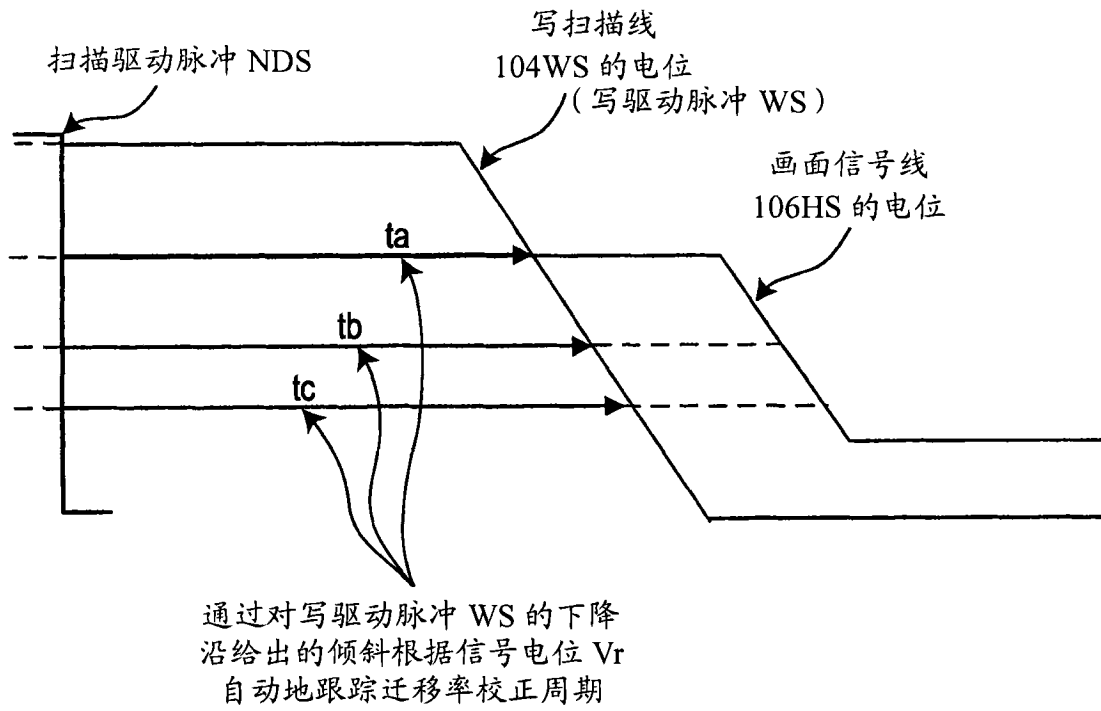


图 9

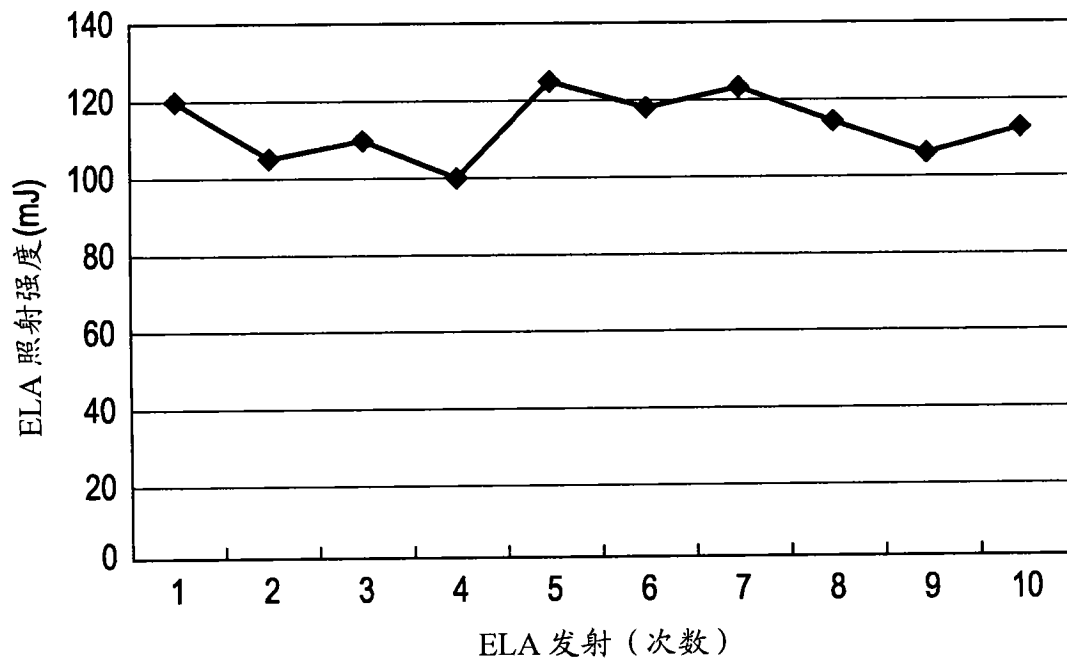


图 10

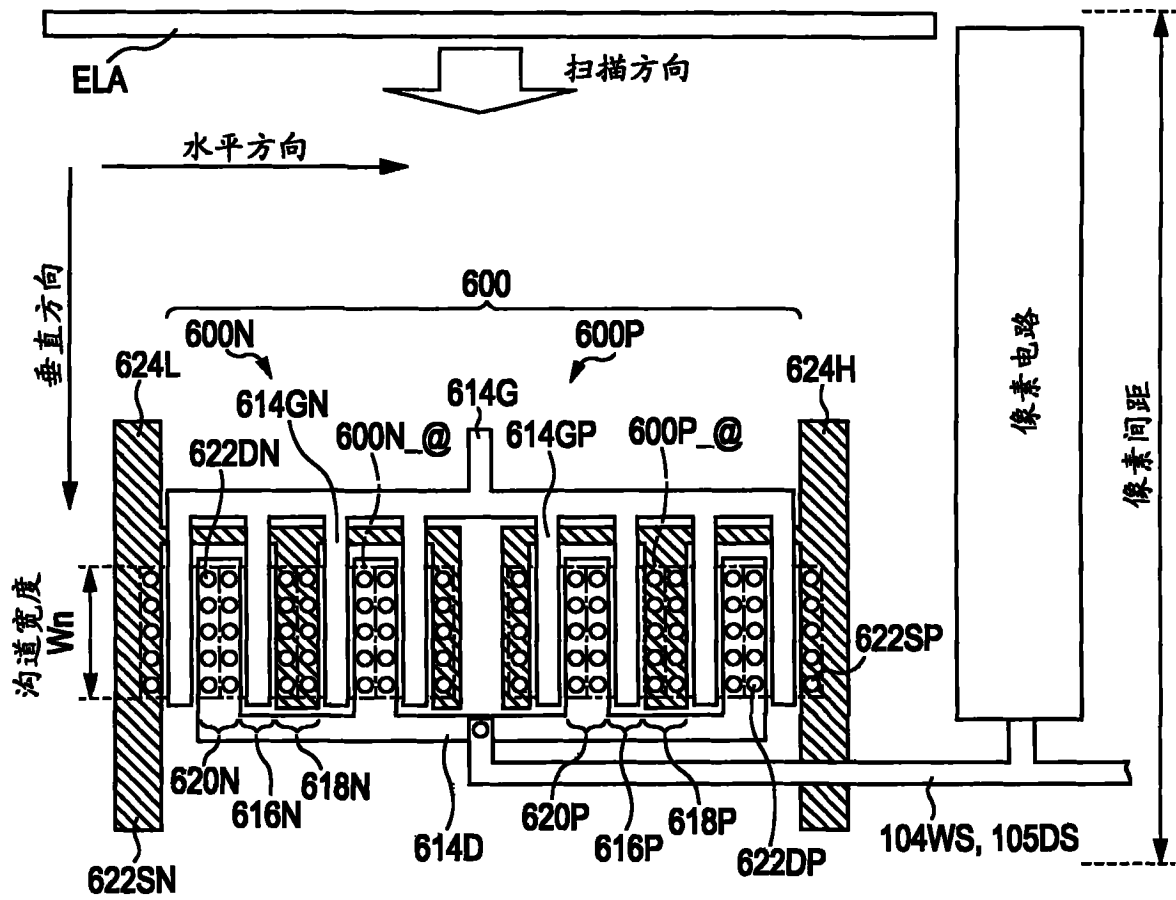


图 11

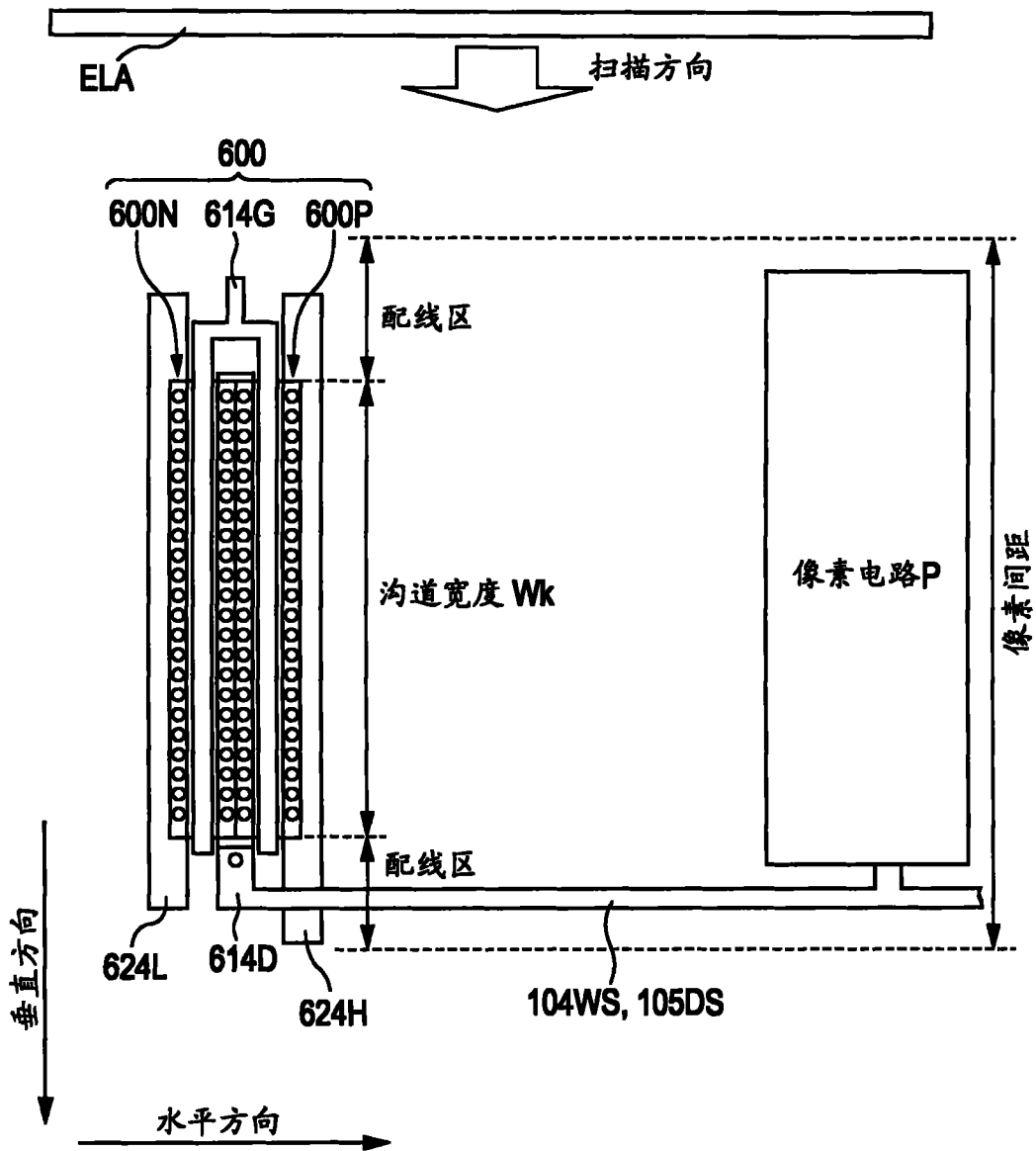


图 12

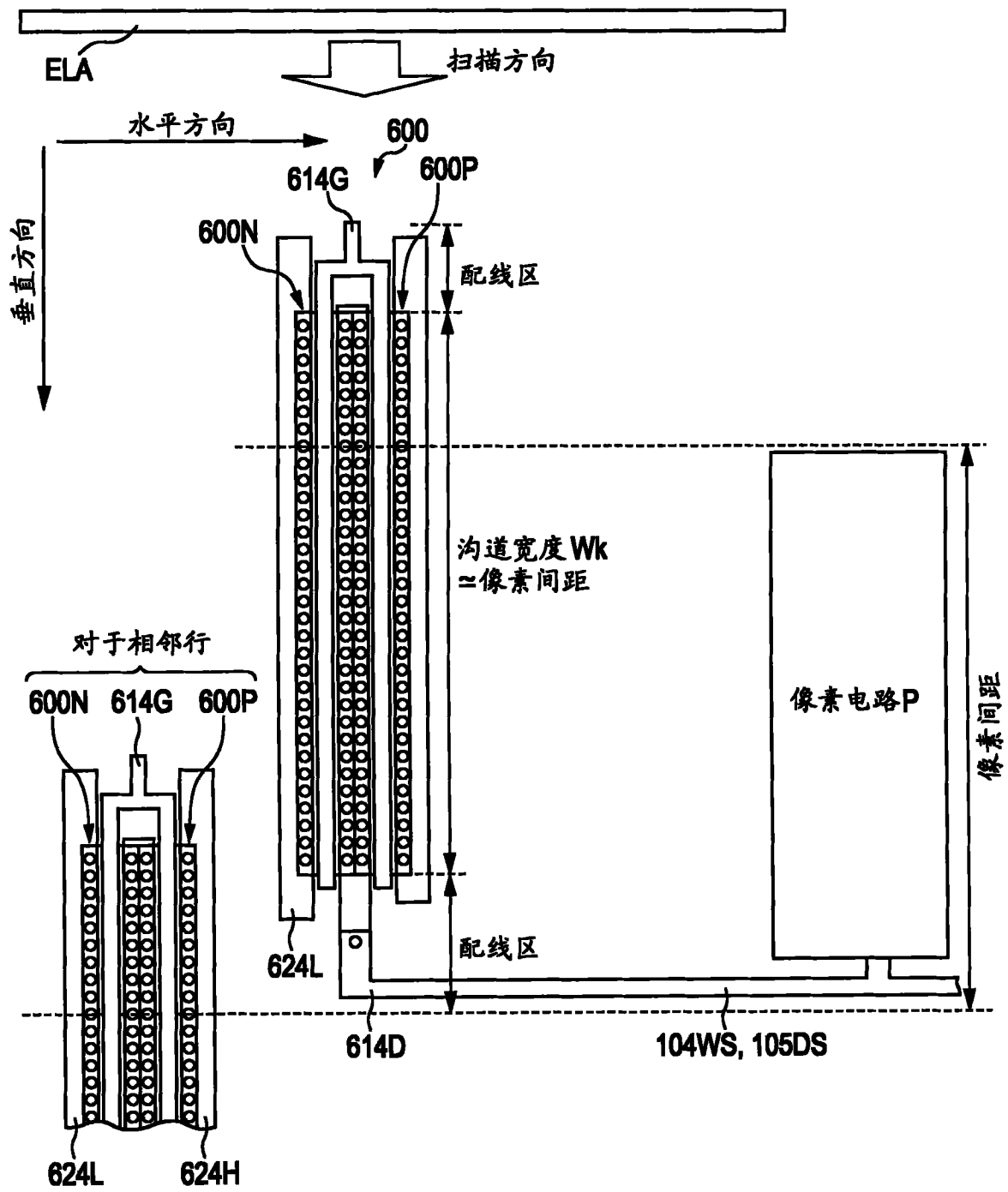


图 13A

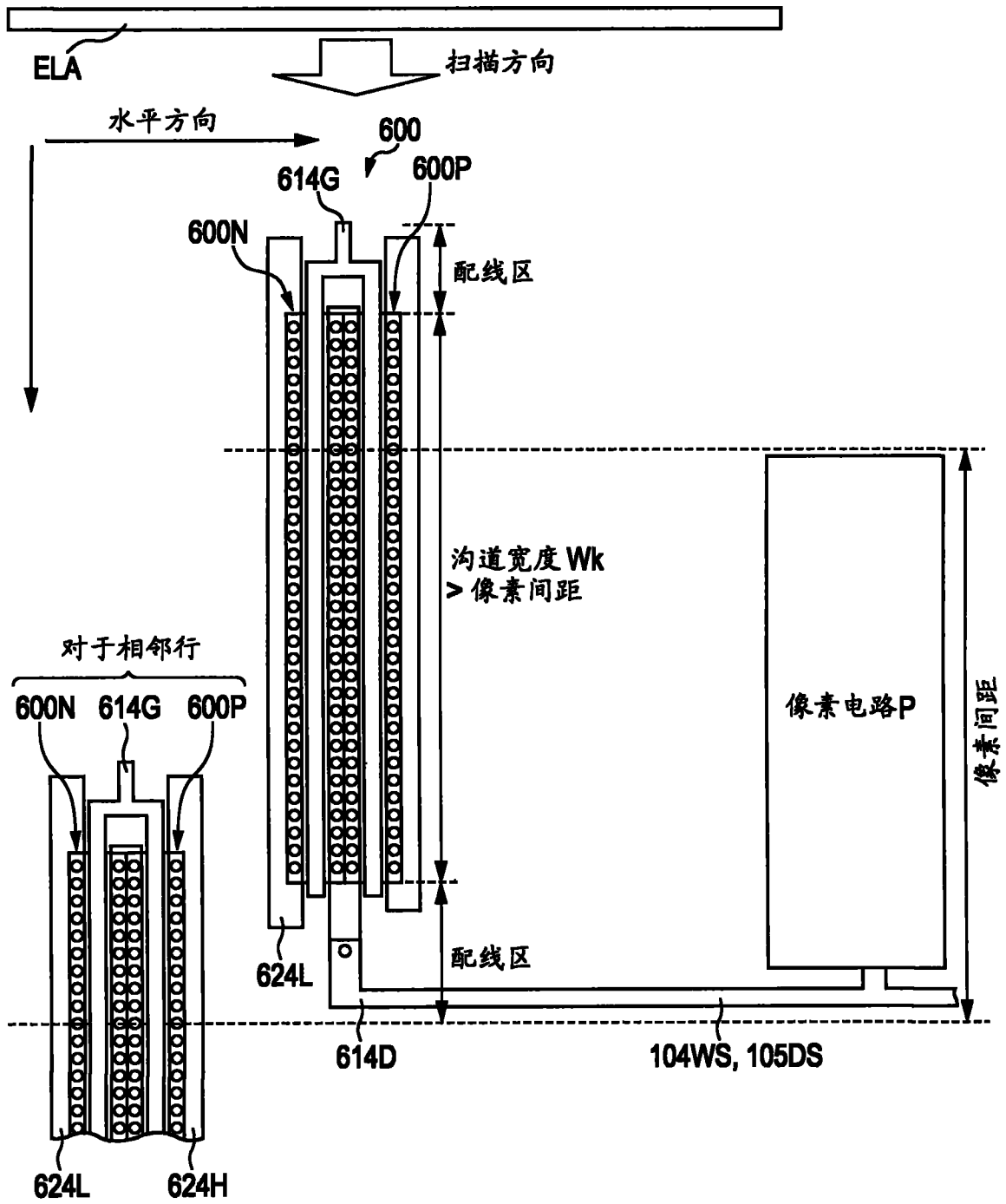


图 13B

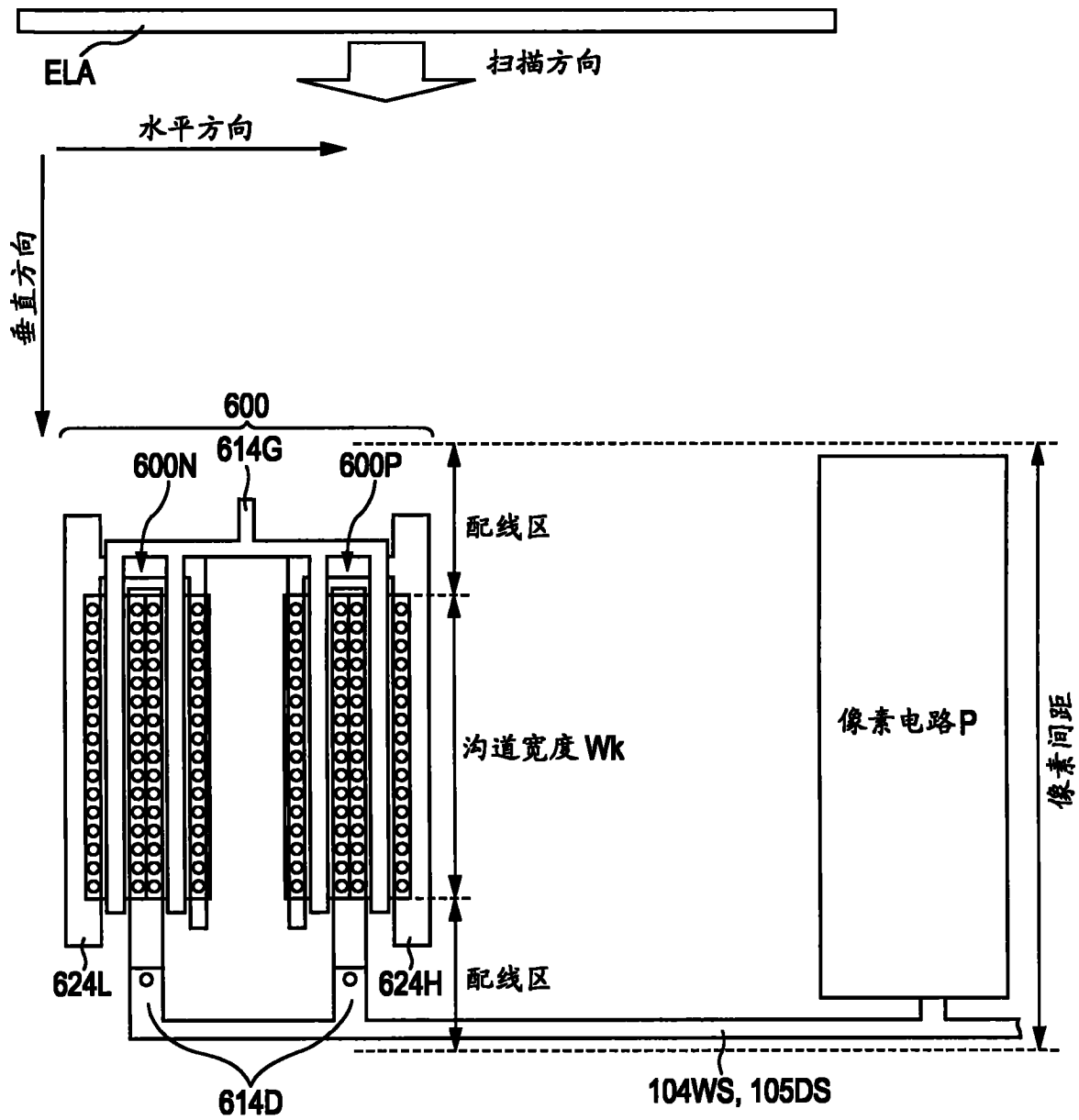


图 14

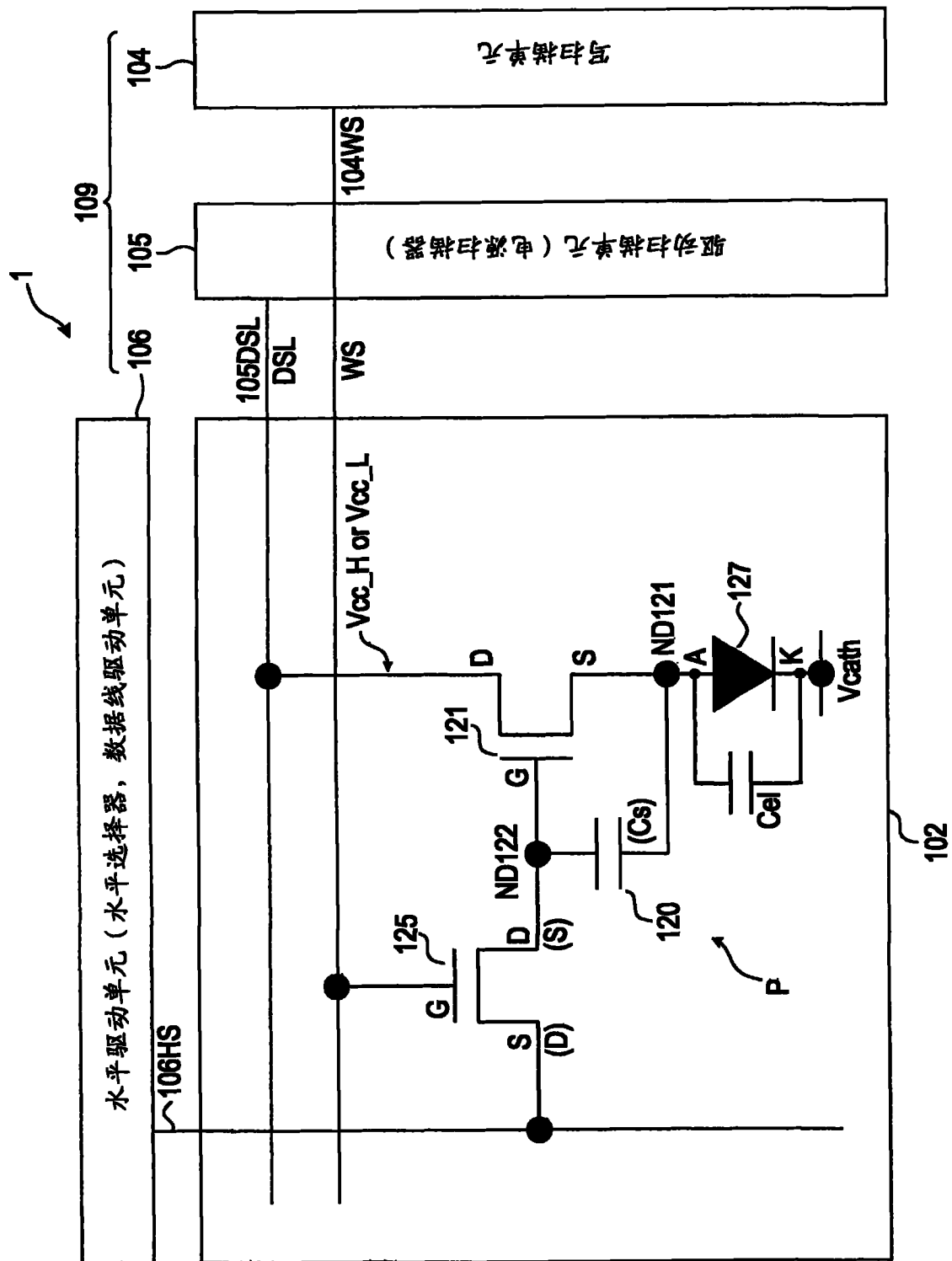


图 15A

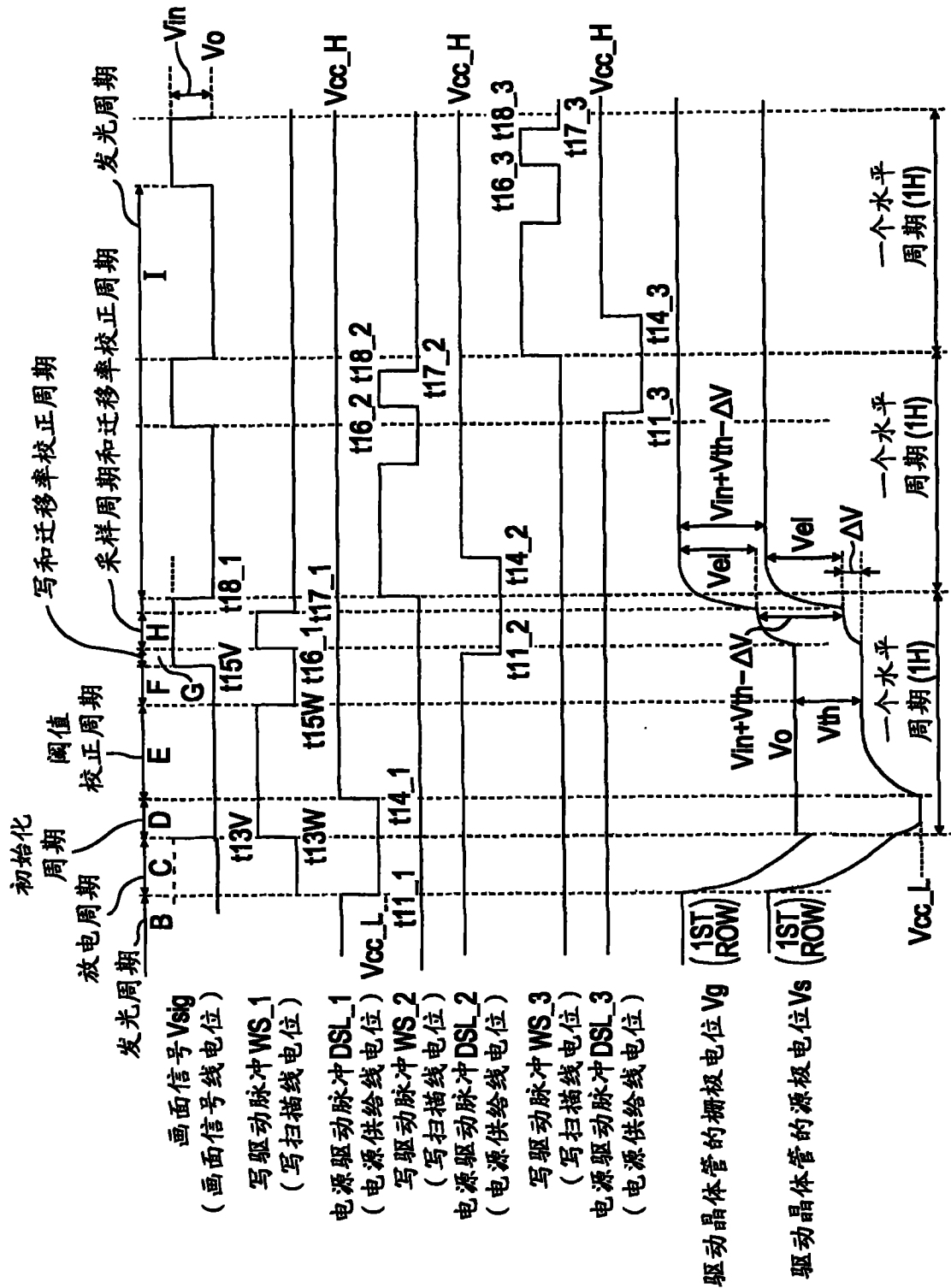


图 15B