



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I831765 B

(45) 公告日：中華民國 113 (2024) 年 02 月 11 日

(21) 申請案號：108104834

(22) 申請日：中華民國 108 (2019) 年 02 月 13 日

(51) Int. Cl. : H02M1/42 (2007.01)

H02M1/44 (2007.01)

G05F1/56 (2006.01)

(30) 優先權：2018/02/14 美國

62/630,639

2019/02/07 美國

16/269,931

(71) 申請人：加拿大商推動力股份有限公司 (加拿大) APPULSE POWER INC. (CA)

加拿大

(72) 發明人：瑞迪克 亞歷山大 RADIC, ALEKSANDAR (CA)

(74) 代理人：劉法正；尹重君

(56) 參考文獻：

TW M292840U

TW 201424240A

CN 102655369B

US 7876085B2

審查人員：黃釗田

申請專利範圍項數：21 項 圖式數：10 共 37 頁

(54) 名稱

功率轉換器控制器及功率轉換器

(57) 摘要

一種功率轉換器控制器包括：一分數谷值控制器，其經組態以確定在一主開關之一汲極節點處的一共振波形之一目標谷值數，該目標谷值數對應於該主開關之一期望斷開時間，該分數谷值控制器在兩個或兩個以上經調製之斷開時間之間調製該主開關之一斷開時間。該目標谷值數對應於在該主開關之該汲極節點處的該共振波形之一非整數谷值數。該主開關之該等經調製之斷開時間中之每一者對應於一整數谷值數，且該主開關之該兩個或兩個以上經調製之斷開時間具有一對應於該期望斷開時間之平均值。

A power converter controller includes a fractional valley controller configured to determine a target number of valleys of a resonant waveform at a drain node of a main switch, the target number of valleys corresponding to a desired off-time of the main switch, the fractional valley controller modulating an off-time of the main switch between two or more modulated off-times. The target number of valleys corresponds to a non-integer number of valleys of the resonant waveform at the drain node of the main switch. Each of the modulated off-times of the main switch corresponds to an integer number of valleys, and the two or more modulated off-times of the main switch has an average value that corresponds to the desired off-time.

指定代表圖：



I831765

【發明摘要】

公告本

【中文發明名稱】功率轉換器控制器及功率轉換器

【英文發明名稱】Power Converter Controller and Power Converter

【中文】

一種功率轉換器控制器包括：一分數谷值控制器，其經組態以確定在一主開關之一汲極節點處的一共振波形之一目標谷值數，該目標谷值數對應於該主開關之一期望斷開時間，該分數谷值控制器在兩個或兩個以上經調製之斷開時間之間調製該主開關之一斷開時間。該目標谷值數對應於在該主開關之該汲極節點處的該共振波形之一非整數谷值數。該主開關之該等經調製之斷開時間中之每一者對應於一整數谷值數，且該主開關之該兩個或兩個以上經調製之斷開時間具有一對應於該期望斷開時間之平均值。

【英文】

A power converter controller includes a fractional valley controller configured to determine a target number of valleys of a resonant waveform at a drain node of a main switch, the target number of valleys corresponding to a desired off-time of the main switch, the fractional valley controller modulating an off-time of the main switch between two or more modulated off-times. The target number of valleys corresponds to a non-integer number of valleys of the resonant waveform at the drain node of the main switch. Each of the modulated off-times of the main switch corresponds to an integer number of valleys, and the two or more modulated off-times of the main switch has an average value that corresponds to the desired off-time.

【指定代表圖】圖 5**【代表圖之符號簡單說明】**

- 408 分數谷值控制器
- 502 或閘
- 504 谷值計數器
- 506 可聽雜訊過濾器
- 508 第一訊號比較區塊
- 510 第二訊號比較區塊
- 512 谷值整數調製器
- 514 目標谷值發生器
- 516 第三訊號比較區塊

【發明說明書】

【中文發明名稱】 功率轉換器控制器及功率轉換器

【英文發明名稱】 Power Converter Controller and Power Converter

【技術領域】

相關申請案

【0001】 本申請案主張 2019 年 2 月 7 日申請之題為「分數谷值切換控制器 (Fractional Valley Switching Controller)」之美國非臨時專利申請案第 16/269,931 號之益處，美國非臨時專利申請案第 16/269,931 號主張 2018 年 2 月 14 號申請之題為「分數谷值切換控制器(Fractional Valley Switching Controller)」之美國臨時專利申請案第 62/630,639 號之益處，且與 2018 年 6 月 27 號申請之題為「切換模式功率供應器控制器(Switch-Mode Power Supply Controller)」之美國專利申請案第 16/020,496 號有關；所有該等申請案之全文以引用的方式併入本文中用於所有目的。

【0002】 本發明係有關於分數谷值切換控制器。

【先前技術】

【0003】 切換模式功率供應器(SMPS) (「功率轉換器」)廣泛用於消費者、工業及醫學應用中，以提供良好調整的功率，同時維持高功率處理效率、嚴格輸出電壓調整率及減少之導電及輻射電磁干擾(EMI)。

【0004】 為了滿足此等相矛盾的目標，最新技術功率轉換器(返馳轉換器、順向轉換器、升壓轉換器、降壓轉換器等等)通常利用準共振控制方法。準共振控制方法誘發在功率轉換器之一或多個半導體開關之汲極處具有正弦電壓振動的共振波形。通過良好定時之控制動作，半導體開關在汲極電壓最小之瞬時接通(亦即，谷值切換)，因此最小化半導體切換損耗及汲極-源極 dv/dt 斜率，從而得到增加之功率處理效率及減少之電磁干擾(EMI)。

【0005】 為了維持跨過功率轉換器之整個操作範圍之此等益處，常常需要在共振波形之谷值之間「跳躍」，由此最小化傳導及切換損耗之總和(該兩者通常彼此成反比例)。然而，在谷值跳躍轉變期間，帶來輸出電壓干擾。此外，若存在頻繁及/或重複的低頻模式轉變，功率轉換器之磁性及/或電容性元件可產生可聽雜訊。

【0006】 通常，此問題藉由引入大谷值跳躍磁滯抑制來部分地解決。然而，此類方法不利地影響功率處理效率，且消除來自較頻繁谷值跳躍的任何潛在擴展頻譜益處。另外，由於此類谷值模式轉變，仍帶來大輸出電壓干擾。

【發明內容】

【0007】 本文中描述之一些實施例提供一種功率轉換器控制器，該功率轉換器控制器包括：一分數谷值控制器，其經組態以確定在一主開關之一汲極節點處的一共振波形之一目標谷值數，該目標谷值數對應於該主開關之一期望斷開時間，該分數谷值控制器在兩個或兩個以上經調製之斷開時間之間調製該主開關之一斷開時間。該目標谷值數對應於在該主開關之該汲極節點處的該共振波形之一非整數谷值數。該主開關之該等經調製之斷開時間中之每一者對應於一整數谷值數，且該主開關之該兩個或兩個以上經調製之斷開時間具有一對應於該期望斷開時間之平均值。

【0008】 本文中描述之一些實施例提供一種包括一變壓器之功率轉換器，該變壓器具有一經組態以接收一輸入電壓之初級繞組及一經組態以將一輸出電壓提供至一負載之次級繞組。一主開關耦接至該初級繞組且經組態以控制通過該初級繞組之一電流以產生該輸出電壓。在該主開關之一汲極節點處之一共振波形包括在該主開關之一斷開時間期間的一或多個谷值。該功率轉換器包括一經組態以控制該主開關之初級側控制器。該初級側控制器包括一經組態以控制該主開關之該斷開時間的分數谷值控制器。該分數谷值控制器經組態以確定對應

於該主開關之一期望斷開時間之一目標谷值數，該目標谷值數對應於一非整數谷值數。該分數谷值控制器經組態以在兩個或兩個以上經調製之斷開時間之間調製該主開關之該斷開時間，該主開關之該等經調製之斷開時間中之每一者對應於該共振波形之一各別整數谷值數；且該主開關之該兩個或兩個以上經調製之斷開時間具有一對應於該期望斷開時間之平均值。

【圖式簡單說明】

【0009】 圖 1 是根據一些實施例之實施分數谷值切換之功率轉換器的簡化示意圖。

【0010】 圖 2 是根據一些實施例之經組態為返馳轉換器的圖 1 之功率轉換器的簡化示意圖。

【0011】 圖 3 是根據一些實施例之與圖 2 中所示之功率轉換器有關的訊號的簡化曲線圖。

【0012】 圖 4 是根據一些實施例的圖 2 中所示之功率轉換器之初級側控制器的簡化示意圖。

【0013】 圖 5 是根據一些實施例的圖 4 中所示之初級側控制器之分數谷值控制器的簡化示意圖。

【0014】 圖 6 至圖 7 是根據一些實施例的圖 5 中所示之分數谷值控制器之谷值整數調製器的簡化示意圖。

【0015】 圖 8 是根據一些實施例之與圖 2 中所示之功率轉換器有關的訊號的簡化曲線圖。

【0016】 圖 9 至圖 10 是根據一些實施例的類似於圖 2 中所示之功率轉換器的測試功率轉換器之實驗結果之屏幕單幅。

【實施方式】

【0017】本文中描述之一些實施例提供切換模式功率供應器(「功率轉換器」)之分數谷值切換控制器，該分數谷值切換控制器在功率轉換器之準共振操作模式期間實施分數谷值切換。在一些實施例中，分數谷值切換控制器(「分數谷值控制器」)是功率轉換器之初級側控制器之部分。一般而言，功率轉換器藉由使用初級側開關(「主開關」)來控制通過變壓器之初級繞組的電流，而將變壓器之初級側上之輸入電壓轉換成變壓器之次級側上之輸出電壓。在主開關之斷開時間期間，在主開關之汲極節點處顯現共振波形。基於主開關之斷開時間，共振波形包括一或多個峰值(局部最大值)及一或多個谷值(局部最小值)。功率轉換器之初級側控制器經組態以控制主開關之斷開時間，使得主開關通常僅在主開關之汲極-源極電壓在局部最小值時(亦即，在共振波形之谷值處)切換。不幸的是，在某些情況下，將要由功率轉換器輸送之總功率可對應於非整數谷值數。因為非整數谷值數不對應於共振波形之局部最小值，所以在非整數谷值數處切換主開關將導致切換損耗比在汲極-源極電壓在局部最小值(亦即，對應於整數谷值數)時切換主開關的情況下大。在本文中揭露之分數谷值切換控制器藉由分數谷值切換有利地控制主開關之斷開時間，使得主開關通常僅在整數谷值處切換，但使功率轉換器能夠仍然輸送對應於非整數谷值數之總功率。如本文中揭露，此類分數谷值切換藉由分數谷值控制器調製主開關之一系列斷開時間來實現，經調製之斷開時間中之每一者對應於各別整數谷值數。經調製之斷開時間之平均值收斂至對應於非整數(亦即，分數)谷值之斷開時間。因此，有利地，由功率轉換器輸送精確量之功率，且切換損耗仍得以最小化。另外，本文中揭露之分數谷值控制器基於主開關之切換週期頻率來有利地啟用或停用分數谷值切換，以避免不希望的可聽音調。更進一步地，相比由典型谷值激振技術所提供的，本文中揭露之分數谷值控制器提供的非整數谷值數之分數解析度更大。

【0018】 圖 1 是根據一些實施例之功率轉換器 100 之簡化電路示意圖。功率轉換器 100 之一些元件已自圖 1 省略以簡化功率轉換器 100 之描述，但被理解為是存在的。一般而言，功率轉換器 100 包括輸入電壓過濾器區塊 102、整流器區塊 104 (在交流(AC)輸入之情況下)、準共振轉換器電路 106、初級側控制器 110 (「功率轉換器控制器」)之分數谷值控制器 108、輸出緩衝電路 111、補償器/隔離器(「反饋網路」)112、訊號差值區塊 114、準共振轉換器電路 106 之變壓器 118 之輔助繞組 116、輸入電壓緩衝電容器 $C1'$ 及主開關 $M1'$ ，如圖所示耦接。亦展示在訊號節點 120 處之主開關 $M1'$ 之汲極-源極電壓 $V_{dsM1'}$ 、輸入電壓 $V_{in'}$ 、在訊號節點 122 處之經調節之輸入電壓 V_{in} 、輔助電壓 V_{aux} 、輸出電壓 V_{out} 、輸出電流 $i_{負載}$ 、反饋訊號 t_{on} 、誤差訊號 e_{out} 及參考電壓 V_{ref} 。

【0019】 功率轉換器 100 經組態以接收輸入電壓 $V_{in'}$ ，且基於主開關 $M1'$ 之接通時間及斷開時間將輸出電壓 V_{out} 及輸出電流 $i_{負載}$ 提供至負載 R_L' 。主開關 $M1'$ 之接通時間及斷開時間由初級側控制器 110 控制。初級側控制器 110 經組態以接收輸入電壓 V_{in} 、輔助電壓 V_{aux} 及反饋訊號(例如，磁化電感充電時間 t_{on} 或其他反饋訊號)，且產生主開關控制訊號 $PWM_{M1'}$ 以控制主開關 $M1'$ 之接通時間及斷開時間。在一些實施例中，將準共振轉換器電路 106 實施為返馳、順向、升壓或降壓功率轉換器。

【0020】 圖 2 是根據一些實施例之功率轉換器 200 之簡化電路示意圖。當將準共振轉換器電路 106 實施為返馳轉換器時，功率轉換器 200 是功率轉換器 100 之實例實施例。功率轉換器 200 之一些元件已自圖 2 省略以簡化功率轉換器 200 之描述，但被理解為是存在的。一般而言，功率轉換器 200 包括輸入電壓過濾器區塊 202、整流器區塊 204 (在 AC 輸入之情況下)、初級側控制器 210 之(「功率轉換器控制器」)分數谷值控制器 208、輸出緩衝電路 211、補償器/隔離器(「反饋網路」)212、訊號差值區塊 214、變壓器 218 之輔助繞組 216、箝位電路 232、

在功率轉換器 200 之輸入側上的變壓器 218 之初級繞組 234、在功率轉換器 200 之輸出側上的變壓器 218 之次級繞組 236、同步開關控制器 238、輸入電壓緩衝電容器 C1、主開關 M1 及同步開關 M2，如圖所示耦接。亦展示在訊號節點 220 處之主開關 M1 之汲極-源極電壓 V_{dsM1} 、輸入電壓 $V_{in'}$ 、在訊號節點 222 處之經調節之輸入電壓 V_{in} 、可選活動箝位控制訊號 AC_{ctl} 、輔助電壓 V_{aux} 、輸出電壓 V_{out} 、輸出電流 $i_{負載}$ 、反饋訊號(例如，磁化電感充電時間 t_{on} 或其他反饋訊號)、誤差訊號 e_{out} 及參考電壓 V_{ref} 。

【0021】 功率轉換器 200 經組態以接收輸入電壓 $V_{in'}$ ，且基於主開關 M1 之接通時間及斷開時間將輸出電壓 V_{out} 及輸出電流 $i_{負載}$ 提供至負載 R_L 。主開關 M1 之接通時間及斷開時間由初級側控制器 210 控制。初級側控制器 210 經組態以接收輸入電壓 V_{in} 、輔助電壓 V_{aux} 及磁化電感充電時間 t_{on} (或其他反饋訊號)，且產生主開關控制訊號 PWM_{M1} 以控制主開關 M1 之接通時間及斷開時間。

【0022】 主開關 M1 耦接至初級繞組 234，且經組態以控制通過初級繞組 234 之電流，以在功率轉換器 200 之切換週期之第一部分期間(亦即，在主開關 M1 接通時)使用輸入電壓 V_{in} 來對變壓器 218 之磁化電感充電。同步整流器開關 M2 控制通過次級繞組 236 之電流，以在切換週期之後續部分期間(亦即，在主開關 M1 斷開時)使變壓器 218 放電至輸出緩衝電路 211 及負載 R_L 中。箝位電路 232 將在主開關 M1 之汲極節點處顯現之汲極-源極電壓 V_{dsM1} 限制至比主開關 M1 之最大安全操作電壓小的電壓。在一些實施例中，箝位電路 232 是自驅動之活動箝位電路(例如，箝位電路 232 不需要由初級側控制器 210 提供之控制訊號)。在其他實施例中，箝位電路 232 是由初級側控制器 210 使用可選活動箝位控制訊號 AC_{ctl} 控制之活動箝位電路。在其他實施例中，箝位電路 232 是電阻-電容器-二極體(RCD)吸收器電路。

【0023】 反饋網路 212 產生代表功率轉換器 200 之輸出處之輸出電壓 V_{out} 與參考電壓 V_{ref} 之間的差值的內部誤差訊號。在一些實施例中，反饋網路 212 通過內部比例積分(PI)或比例積分微分(PID)補償器來處理差值。在一些實施例中，來自反饋網路 212 之輸出使用隔離器自功率轉換器 200 之輸出側鏡射至功率轉換器 200 之輸入側。反饋網路 212 將反饋訊號提供至初級側控制器 210，該初級側控制器 210 基於反饋訊號調整主開關控制訊號 PWM_{M1} 。舉例而言，在一些實施例中，反饋訊號對應於用於主開關 M1 之期望接通時間 t_{on} 以對變壓器 218 之磁化電感充電。

【0024】 初級側控制器 210 經組態以接收來自反饋網路 212 之反饋訊號、輸入電壓 V_{in} 及輔助電壓 V_{aux} ，且基於此等接收到之訊號產生主開關控制訊號 PWM_{M1} 。主開關控制訊號 PWM_{M1} 使主開關 M1 根據主開關 M1 之接通時間及斷開時間 t_{off} 來接通及斷開。在功率轉換器 200 之準共振操作期間，當主開關 M1 斷開時，在主開關 M1 之汲極節點處顯現共振波形。共振波形包括一系列電壓峰值(局部最大值)及谷值(局部最小值)。初級側控制器 210 使用主開關 M1 控制訊號 PWM_{M1} 有利地控制主開關 M1，使得當電壓 V_{dsM1} 在局部最小值處時(亦即，在共振波形之谷值處)接通。在主開關 M1 之一系列切換週期期間，分數谷值控制器 208 調製主開關 M1 接通時之谷值，使得經調製之谷值之序列的平均值收斂至非整數谷值數。舉例而言，整數谷值數之整數谷值序列 {2, 2, 2, 1} 具有非整數(亦即，分數)平均值 1.75。

【0025】 在圖 3 中展示在主開關 M1 之汲極節點處之汲極-源極電壓 V_{dsM1} 的簡化曲線圖 300 (亦即，共振波形)，其具有在第一切換週期 306 期間之整數谷值 304a 至 304c 及在第二切換週期 310 期間之整數谷值 308a 至 308b。藉由調整主開關 M1 之斷開時間，初級側控制器 210 調整輸送至負載 R_L 之總功率($i_{負載}$, V_{out})。舉例而言，藉由調整主開關 M1 在第一切換週期 306 之第三谷值 304c 上切換的斷

開時間，初級側控制器 210 將引起比在第二切換週期 310 期間少的功率輸送至負載 R_L ，在該第二切換週期 310 期間主開關 M1 在第二谷值 308b 上接通。

【0026】 不幸的是，在某些情況下，將要輸送至負載 R_L 之總功率將對應於非整數谷值數(例如，點 312)。如先前所述，在主開關 M1 之汲極-源極電壓 V_{dsM1} 不為最小值時切換主開關 M1 導致比僅在汲極-源極電壓 V_{dsM1} 在最小值(亦即，對應於整數谷值數)時切換主開關 M1 的情況下大的切換損耗。因此，若主開關 M1 在非整數谷值數(例如，點 312)處頻繁地切換，則功率轉換器 200 之切換損耗將比主開關 M1 在任何整數谷值數(例如，304a 至 304c)處切換時大。

【0027】 如本文中揭露之分數谷值控制器 208 藉由分數谷值切換有利地控制主開關 M1 之斷開時間，使得主開關 M1 僅在整數谷值處(亦即，在谷值中之一者之中間)切換，但使功率轉換器 200 仍能夠將對應於非整數谷值數之總功率輸送至負載 R_L 。另外，如本文中揭露之分數谷值切換使此等非整數谷值數能夠具有較大典型分數範圍。舉例而言，在兩個相鄰谷值之間激振或跳躍之典型谷值激振方法可輸送對應於在兩個相鄰谷值之間的平均值的總功率。亦即，在谷值 1 (304a)與谷值 2 (304b)之間的跳躍或激振將收斂至對應於谷值 1.5 之平均值。然而，此類典型谷值激振方法不能輸送對應於整數谷值之間的小數值之較大解析度(例如，對應於谷值 1.25、谷值 1.3、谷值 1.4、谷值 1.45、谷值 1.55 等等)的總功率。

【0028】 根據一些實施例，在圖 4 中展示初級側控制器 210 之細節。初級側控制器 210 之一些元件及訊號已自圖 4 省略以簡化初級側控制器 210 之描述，但被理解為是存在的。一般而言，初級側控制器 210 包括 PWM 斜坡發生器("PWM Ramp Gen.")402、類比數位轉換器(ADC)模組 404、功率最佳化控制器 406、分數谷值控制器 408、跨零檢測器(ZCD)410 及其他模組 412，如圖所示耦接。在一些實施例中，其他模組 412 包括初級側控制器 210 之其他數位及/或類比模組，

諸如額外控制電路、一或多個處理器(例如，微控制器、微處理器、DSP、ASIC、FPGA)、揮發性資料儲存器、非揮發性資料儲存器、通訊模組或其他組件，在一些實施例中，其他模組 412 之一或多個組件可與初級側控制器 210 之所描述組件中之一或多者及/或與功率轉換器 200 之其他組件訊號通訊。

【0029】 ADC 模組 404 經組態以基於反饋訊號 t_{on} (主開關 M1 之期望接通時間)產生數位化反饋訊號 $t_{on}(n)$ 。ADC 模組 404 經進一步組態以基於經調節之輸入電壓 V_{in} 產生數位化輸入電壓 $V_{in}(n)$ 。在一些實施例中，功率最佳化控制器 406 產生主開關 M1 之期望斷開時間 $t_{off}^*(n)$ ，如在美國專利申請案第 16/020,496 號之相關申請案中描述。ZCD 410 產生用於每一檢測到之谷值(例如，谷值 304a 至 304c)之谷值檢測訊號 $valley_{det}$ 。在一些實施例中，ZCD 410 使用輔助電壓 V_{aux} 檢測主開關 M1 之汲極節點處之共振波形的谷值中之每一者，該輔助電壓 V_{aux} 係使用輔助繞組 216 產生。在其他實施例中，ZCD 410 使用自主開關 M1 之汲極節點接收之電壓或基於在主開關 M1 之汲極節點處之電壓來檢測主開關 M1 之汲極節點處之共振波形的谷值中之每一者。分數谷值控制器 408 經組態以接收谷值檢測訊號 $valley_{det}$ 、主開關 M1 之量測到之斷開時間 $t_{off}(n)$ 、切換週期頻率訊號 $t_{sw}(n)$ (代表主開關 M1 之切換週期或切換頻率之值)及來自功率最佳化控制器 406 之用於主開關 M1 之期望斷開時間 $t_{off}^*(n)$ 。期望斷開時間 $t_{off}^*(n)$ 是主開關 M1 之對應於將要輸送至負載 R_L 之總功率的主開關 M1 之計算出的斷開時間。如之前所述，在某些情況下，主開關 M1 之期望斷開時間 $t_{off}^*(n)$ 對應於非整數谷值數。分數谷值控制器 408 經組態以在一系列經調製之斷開時間之間調製主開關 M1 之斷開時間 $t_{off}(n)$ 。經調製之斷開時間是主開關 M1 之與在該系列之經調製之斷開時間中的一或多個其他斷開時間相比在時間上不同的斷開時間。亦即，在該系列之經調製之斷開時間中，第一經調製之斷開時間可具有持續時間 t ，第二經

調製之斷開時間可具有持續時間 $t+\tau$ ，第三經調製之斷開時間亦可具有持續時間 $t+\tau$ ，第四經調製之斷開時間可具有持續時間 t ，...，諸如此類，其中 τ 是延遲。

【0030】 經調製之斷開時間中之每一者對應於在主開關 M1 之汲極節點處的共振波形之整數谷值數。然而，主開關 M1 之經調製之斷開時間的平均值收斂至主開關 M1 之對應於非整數谷值數之平均斷開時間。因此，分數谷值控制器 408 在主開關 M1 之汲極-源極電壓 V_{dsM1} 最小化，但輸送至負載 R_L 之總功率等於對應於非整數谷值數之總功率的點處有利地切換主開關 M1。當使用 ZCD 410 檢測之谷值數超過由分數谷值控制器 408 確定之目標谷值數時，分數谷值控制器 408 藉由將重設訊號 PWM_{reset} 傳輸至 PWM 斜坡發生器 402 而使主開關 M1 根據主開關 M1 之經調製之斷開時間切換。

【0031】 圖 5 展示根據一些實施例之分數谷值控制器 408 之簡化示意圖。分數谷值控制器 408 之一些元件已自圖 5 省略以簡化分數谷值控制器 408 之描述，但被理解為是存在的。一般而言，分數谷值控制器 408 包括或閘(OR gate) 502、谷值計數器 504、可聽雜訊過濾器 506、第一訊號比較區塊 508、第二訊號比較區塊 510、谷值整數調製器 512 及目標谷值發生器 514。可聽雜訊過濾器 506 通常包括第三訊號比較區塊 516。

【0032】 第一訊號比較區塊 508 經組態以接收主開關 M1 之量測到之斷開時間 $t_{off}(n)$ 及主開關 M1 之期望斷開時間 $t_{off}^*(n)$ ，且產生斷開時間調整訊號 ("Incr./Dec.")。第一訊號比較區塊 508 比較量測到之斷開時間 $t_{off}(n)$ 與期望斷開時間 $t_{off}^*(n)$ 。若量測到之斷開時間 $t_{off}(n)$ 大於期望斷開時間 $t_{off}^*(n)$ ，則第一訊號比較區塊 508 產生 *遞減* 斷開時間調整訊號，其指示主開關 M1 應在對應於比當前切換主開關 M1 之谷值早之谷值的時間點切換。若量測到之斷開時間 $t_{off}(n)$ 不大於期望斷開時間 $t_{off}^*(n)$ ，則第一訊號比較區塊 508 產生 *遞增* 斷開時間調整訊號，其

指示主開關 M1 應在對應於比當前切換主開關 M1 之谷值晚之谷值的時間點切換。

【0033】 目標谷值發生器 514 自第一訊號比較區塊 508 接收斷開時間調整訊號("Incr./Dec.")，且產生具有整數部分(亦即， n_{int})及小數部分(亦即， n_{dec})之目標谷值數 $valley^*(n_{int}, n_{dec})$ 。例如，若目標谷值數是 2.65，則整數部分對應於整數值 2，且小數部分對應於小數值 0.65。然而，目標谷值數不限於僅對應於非整數個谷值。舉例而言，關於主開關 M1 之某些期望斷開時間 $t_{off}^*(n)$ ，目標谷值數可具有等於零之小數部分。

【0034】 谷值整數調製器 512 經組態以接收目標谷值數 $valley^*(n_{int}, n_{dec})$ ，且產生一系列經調製之整數谷值數 $valley^*(n)$ 。經調製之整數谷值數是與在該系列之經調製之整數谷值數中的一或多個其他谷值數相比在個數上不同的谷值數。亦即，在該系列之經調製之整數谷值數中，第一經調製之整數谷值數可為 1，第二經調製之整數谷值數可為 2，第三經調製之整數谷值數亦可為 2，第四經調製之谷值整數數可為 1，...，諸如此類。有利地，在一些實施例中，谷值整數調製器 512 經組態以產生經調製之整數谷值數之非交替序列。整數谷值數之交替序列之實例是 {1, 2, 1, 2, 1, 2, ...}。整數谷值數之非交替序列之實例是 {1, 2, 2, 2, 1, 2, 2, 2, ...}。亦即，分數谷值控制器 208 經組態以產生成系列之一或多個第一整數谷值數之第一序列，隨後緊接著成系列之一或多個第二整數谷值數之第二序列，其中第一序列之長度不同於第二序列之長度，且一或多個第一整數谷值數不等於一或多個第二整數谷值數。

【0035】 經調製之整數谷值數 $valley^*(n)$ 中之每一者對應於主開關 M1 之調製之斷開時間。因此，該系列之經調製之整數谷值數 $valley^*(n)$ 收斂至等於或接近於等於(亦即，「約」)為非整數谷值數之目標谷值數的平均谷值數。

【0036】 谷值計數器 504 自 ZCD 410 接收 $\text{valley}_{\text{det}}$ 訊號，且使內部計數器遞增以產生檢測到之谷值計數 $\text{valley}(n)$ 。第二訊號比較區塊 510 比較最近檢測到之谷值計數 $\text{valley}(n)$ 與最近經調製之整數谷值數 $\text{valley}^*(n)$ 。在確定最近檢測到之谷值計數 $\text{valley}(n)$ 大於最近經調製之整數谷值數 $\text{valley}^*(n)$ 之後，第二訊號比較區塊 510 將 $\text{PWM}_{\text{reset}}$ 訊號傳輸至 OR 閘 502 且至 PWM 斜坡發生器 402。在接收 $\text{PWM}_{\text{reset}}$ 訊號之後，PWM 斜坡發生器 402 在啟用主開關 M1 之位準處傳輸主開關控制訊號 PWM_{M1} 。因此，主開關 M1 在對應於整數谷值數之時間點有利地切換，即使功率轉換器 200 之輸出功率收斂至對應於非整數谷值數之功率。

【0037】 OR 閘 502 在接收 $\text{PWM}_{\text{reset}}$ 訊號之後將重設訊號傳輸至谷值計數器 504。在接收重設訊號之後，谷值計數器 504 將內部谷值計數值重設至初始值(例如，0)。另外，OR 閘 502 在接收遮沒訊號之後將重設訊號傳輸至谷值計數器 504(例如，在主開關 M1 之時間未停用期間)。

【0038】 谷值整數調製器 512 經有利地組態以在主開關 M1 之切換頻率高於最小頻率閾值時僅執行分數谷值切換，使得主開關 M1 之經調製之斷開時間將不產生在可聽雜訊(例如，等於或小於 30 kHz)之範圍中之頻率。可聽雜訊過濾器 506 自 PWM 斜坡發生器 402 接收量測到之切換週期頻率訊號 $t_{\text{sw}}(n)$ ，且(例如，自處理器或其他模組 412 之其他組件，或自諸如功率轉換器 200 之組態組件之另一來源)接收最小切換週期頻率閾值 $t_{\text{min}}(n)$ 。在確定量測到之切換週期頻率訊號 $t_{\text{sw}}(n)$ 小於最小切換週期頻率閾值 $t_{\text{min}}(n)$ 之後，第三訊號比較區塊 516 將經解除宣告之 $\text{fractional}_{\text{en}}$ 訊號發送至谷值整數調製器 512 以停用分數谷值切換。在確定量測到之切換週期頻率訊號 $t_{\text{sw}}(n)$ 不小於最小切換週期頻率閾值 $t_{\text{min}}(n)$ 之後，第三訊號比較區塊 516 將經宣告之 $\text{fractional}_{\text{en}}$ 訊號發送至谷值整數調製器 512 以啟用分數谷值切換。因此，若分數谷值切換將導致不希望的可聽音調，則有利地停用分數谷值切換。

【0039】 圖 6 是根據一些實施例的實施谷值整數調製器 512 之實例谷值整數調製器 612 之簡化示意圖。谷值整數調製器 612 適用於大於 60 kHz 之切換週期頻率 $t_{sw}(n)$ ，該大於 60 kHz 之切換週期頻率 $t_{sw}(n)$ 係歸因於在某些情況下為切換週期頻率 $t_{sw}(n)$ 之一半的所產生之音調。谷值整數調製器 612 之一些元件已自圖 6 省略以簡化谷值整數調製器 612 之描述，但被理解為是存在的。谷值整數調製器 612 通常包括多路複用器(mux) 602 (亦即，接收兩個或兩個以上輸入訊號且將該兩個或兩個以上輸入訊號中之一者選擇性地傳遞至多路複用器之輸出的組件)、第一調製器 604、第二調製器 606 及訊號加法器區塊 608。多路複用器 602 自可聽雜訊過濾器 506 接收 $fractional_{en}$ 訊號。若 $fractional_{en}$ 訊號被解除宣告，則多路複用器 602 將來自第一調製器 604 之輸出傳遞至訊號加法器區塊 608。若宣告 $fractional_{en}$ 訊號，則多路複用器 602 將來自第二調製器 606 之輸出傳遞至訊號加法器區塊 608。在一些實施例中，第一調製器 604 產生具有遲滯之輸出，使得針對給定初始輸出 0，若小數部分 $valley^*(n_{dec})$ 大於或等於 0.75，則多路複用器 602 之輸出 inc 轉變成 1。在此類實施例中，第一調製器 604 通常產生具有遲滯之輸出，使得針對給定初始輸出 1，若小數部分 $valley^*(n_{dec})$ 小於或等於 0.25，則多路複用器 602 之輸出 inc 轉變成 0。當分數谷值切換停用時，與在分數谷值切換啟用時之輸出波動相比較，功率轉換器 200 之輸出波動可增加。

【0040】 在一些實施例中，第二調製器 606 使用與第一調製器 604 不同之遲滯產生輸出。在此類實施例中，第二調製器 606 產生基於目標谷值數 $valley^*(n_{int}, n_{dec})$ 之小數部分 $valley^*(n_{dec})$ 在 1 與 0 之間調製的輸出。亦即，針對相反地對應於第一調製器 604 之無感帶的小數值之範圍，第二調製器 606 產生在 0 與 1 之間調製之串值。

【0041】 藉由訊號加法器區塊 608 使多路複用器 602 之輸出 inc 與目標谷值數 $valley^*(n_{int}, n_{dec})$ 之整數部分 $valley^*(n_{int})$ 相加，藉此產生該串經調製之輸出谷值數 $valley^*(n)$ 。

【0042】 圖 7 是根據一些實施例的實施谷值整數調製器 512 之另一實例谷值整數調製器 712 之簡化示意圖。谷值整數調製器 712 適用於大於 250 kHz 之切換週期頻率 $t_{sw}(n)$ ，該大於 250 kHz 之切換週期頻率 $t_{sw}(n)$ 係歸因於在某些情況下由通過第二調製器 706 實施之第 k 次 $\Sigma\Delta$ (sigma-delta) 調製器產生的低頻率音調。谷值整數調製器 712 之一些元件已自圖 7 省略以簡化谷值整數調製器 712 之描述，但被理解為是存在的。谷值整數調製器 712 通常包括多路複用器 702、第一調製器 704、第二調製器 706 及訊號加法器區塊 708。多路複用器 702 自可聽雜訊過濾濾器 506 接收 $fractional_{en}$ 訊號。若 $fractional_{en}$ 訊號被解除宣告，則多路複用器 702 使用來自第一調製器 704 之輸出產生輸出 inc 。藉由訊號加法器區塊 708 接收用於多路複用器 702 之輸出 inc 。若宣告 $fractional_{en}$ 訊號，則多路複用器 702 使用來自第二調製器 706 之輸出產生輸出 inc 。在一些實施例中，第一調製器 704 產生如參看圖 6 之第一調製器 604 描述之輸出。

【0043】 由第二調製器 706 實施之第 k 次 $\Sigma\Delta$ 調製器經組態以接收目標谷值數 $valley^*(n_{int}, n_{dec})$ 之小數部分 $valley^*(n_{dec})$ ，且基於該小數部分 $valley^*(n_{dec})$ 產生「高」及「低」(亦即，1 及 0)之輸出串。第二調製器 706 之 $\Sigma\Delta$ 調製器產生值之輸出串，使得值之輸出串中的 1 之數目隨著小數部分 $valley^*(n_{dec})$ 之值增加而增加。類似地，第二調製器 706 之 $\Sigma\Delta$ 調製器產生值之輸出串，使得值之輸出串中的 0 之數目隨著小數部分 $valley^*(n_{dec})$ 之值減少而增加。第二調製器 706 之 $\Sigma\Delta$ 調製器之次數指定所利用之積分之數目(亦即，反饋環路之數目)。次數愈高，可達成之分數谷值解析度愈高。第二調製器 706 之 $\Sigma\Delta$ 調製器有利地產生輸出串作為雜訊成形之訊號，以達成與基於遲滯之方法相比較較高的使用預測頻率內容之分數谷值

切換的解析度。舉例而言，由谷值整數調製器 712 產生之經調製之整數谷值數 $\text{valley}^*(n)$ 之實例序列可包括諸如 $\{4, 2, 1, 2, \dots\}$ 之序列，其收斂至非整數谷值數 2.25。

【0044】 圖 8 展示根據一些實施例之與功率轉換器 200 有關的訊號(指示其操作)的簡化曲線圖 800。簡化曲線圖 800 包括主開關 M1 之汲極-源極電壓 V_{dsM1} 之曲線圖 802 (亦即，共振波形)、目標谷值數 $\text{valley}^*(n_{int}, n_{dec})$ 之整數部分 $\text{valley}^*(n_{int})$ 之曲線圖 804、多路複用器 602 或 702 之輸出 inc 之曲線圖 806，及所得經調製之谷值數 $\text{valley}^*(n)$ 之曲線圖 808。在簡化曲線圖 800 中所示之實例中，在主開關 M1 之汲極節點處之共振波形之平均谷值數收斂至非整數谷值數 2.5。

【0045】 圖 9 展示根據一些實施例的類似於功率轉換器 200 的測試功率轉換器之實驗結果之屏幕單幅 902、904。屏幕單幅 902、904 中之每一者展示隨著時間流逝測試功率轉換器之主開關之汲極-源極電壓 V_{dsM1} 量測。屏幕單幅 902 說明在第一谷值與第二谷值之間的分數谷值切換，以達成 1.5A 輸出至測試功率轉換器之負載。屏幕單幅 904 說明在第四谷值與第五谷值之間的分數谷值切換，以達成 0.75A 輸出至測試功率轉換器之負載。

【0046】 圖 10 展示根據一些實施例的類似於功率轉換器 200 的測試功率轉換器之實驗結果之屏幕單幅 1002、1004。屏幕單幅 1002、1004 中之每一者展示測試功率轉換器之主開關之汲極-源極電壓 V_{dsM1} 的時間(1002a/1004a)及頻域(1002b/1004b)量測。屏幕單幅 1002 說明當分數谷值切換(亦即， $\text{fractional}_{en} = 1$)啟用時 V_{dsM1} 之時間及頻域量測，且屏幕單幅 1004 說明當分數谷值切換(亦即， $\text{fractional}_{en} = 0$)停用時 V_{dsM1} 之時間和頻域量測(針對測試功率轉換器之 90Vac/5.1Vdc 1.5A 運行條件)。如所示，當分數谷值切換啟用時，測試功率轉換器之輸出電壓波動自 340 mV 有利地減少至 260 mV。當分數谷值切換啟用時，

測試功率轉換器產生 60 kHz 之頻率分量，然而，該 60 kHz 頻率分量在可聽雜訊範圍外部。

【0047】 已詳細地參考本發明之實施例，其一或多個實例已在隨附圖式中說明。每一實例已經由解釋本發明而非限制本發明之方式提供。事實上，雖然已關於本發明之特定實施例詳細地描述了本發明，但應瞭解，本發明所屬領域熟習此項技術者在獲得對前述之理解之後，可容易地構思此等實施例之變更、變化及等效者。例如，說明或描述為一實施例之部分的特徵可與另一實施例一起使用以產生又一實施例。因此，想要本標的涵蓋在所附申請專利範圍及其等效者之範疇內的所有此類修改及變化。本發明之此等及其他修改及變化可由本發明所屬領域一般熟習此項技術者在不脫離本發明之範疇的情況下實踐，本發明之範疇在所附申請專利範圍中更具體地闡述。此外，本發明所屬領域一般熟習此項技術者將瞭解，以上描述是僅作為實例，且並不意欲限制本發明。

【符號說明】

【0048】

100	功率轉換器
102	輸入電壓過濾器區塊
104	整流器區塊
106	準共振轉換器電路
108	分數谷值控制器
110	初級側控制器
111	輸出緩衝電路
112	補償器/隔離器(「反饋網路」)
114	訊號差值區塊
116	輔助繞組

118	變壓器
120	訊號節點
122	訊號節點
200	功率轉換器
202	輸入電壓過濾器區塊
204	整流器區塊
208	分數谷值控制器/功率轉換器控制器
210	初級側控制器
211	輸出緩衝電路
212	補償器/隔離器(「反饋網路」)
214	訊號差值區塊
216	輔助繞組
218	變壓器
220	訊號節點
222	訊號節點
232	箝位電路
234	初級繞組
236	次級繞組
238	同步開關控制器
300	簡化曲線圖
304a	整數谷值/谷值 1
304b	谷值 2
304c	整數谷值/第三谷值
306	第一切換週期

308a	整數谷值
308b	整數谷值/第二谷值
310	第二切換週期
312	點
402	PWM 斜坡發生器
404	類比數位轉換器(ADC)模組
406	功率最佳化控制器
408	分數谷值控制器
410	跨零檢測器(ZCD)
412	其他模組
502	或閘
504	谷值計數器
506	可聽雜訊過濾器
508	第一訊號比較區塊
510	第二訊號比較區塊
512	谷值整數調製器
514	目標谷值發生器
516	第三訊號比較區塊
602	多路複用器
604	第一調製器
606	第二調製器
608	訊號加法器區塊
612	谷值整數調製器
702	多路複用器

704	第一調製器
706	第二調製器
708	訊號加法器區塊
712	谷值整數調製器
800	簡化曲線圖
802	曲線圖
804	曲線圖
806	曲線圖
808	曲線圖
902	屏幕單幅
904	屏幕單幅
1002	屏幕單幅
1002a	時間
1002b	時間
1004	實驗結果之屏幕單幅
1004a	頻域
1004b	頻域
C1	輸入電壓緩衝電容器
C1'	輸入電壓緩衝電容器
M1	主開關
M1'	主開關
M2	同步開關/同步整流器開關
R _L	負載
R _L '	負載

【發明申請專利範圍】

【第 1 項】一種功率轉換器控制器，其包含：

一分數谷值控制器，其經組態以確定在一主開關之一汲極節點處的一共振波形之一目標谷值數，該目標谷值數對應於該主開關之一期望斷開時間，該分數谷值控制器在複數個經調製之斷開時間之間調製該主開關之一斷開時間；

其中：

該目標谷值數對應於在該主開關之該汲極節點處的該共振波形之一非整數谷值數；

該主開關之該等經調製之斷開時間中之每一者對應於一整數谷值數；且

該主開關之該複數個經調製之斷開時間具有一對應於該期望斷開時間之平均值。

【第 2 項】如請求項 1 之功率轉換器控制器，其中：

該複數個經調製之斷開時間之每一經調製之斷開時間對應於複數個經調製之整數谷值數之一各別經調製之整數谷值數；

該複數個經調製之整數谷值數包含成系列之一或多個第一整數谷值數之一第一序列，隨後緊接著成系列之一或多個第二整數谷值數之一第二序列；

該第一序列之一長度不同於該第二序列之一長度；且

該一或多個第一整數谷值數不等於該一或多個第二整數谷值數。

【第 3 項】如請求項 1 之功率轉換器控制器，其進一步包含：

該分數谷值控制器之一目標谷值發生器，其經組態以基於該主開關之該期望斷開時間與該主開關之一量測到之斷開時間之間的一差值來產生該目標谷值數。

【第 4 項】如請求項 1 之功率轉換器控制器，其進一步包含：

一 PWM 斜坡發生器，其經組態以控制該主開關；

一功率最佳化控制器；

該分數谷值控制器之一斷開時間比較模組，其經組態以 i)自該 PWM 斜坡發生器接收該主開關之該斷開時間之一量測，及 ii)自該功率最佳化控制器接收該主開關之該期望斷開時間，且基於該斷開時間之該量測與該期望斷開時間之間的一差值發出一斷開時間調整訊號；及

該分數谷值控制器之一目標谷值確定模組，其經組態以接收該斷開時間調整訊號且基於該斷開時間調整訊號產生該目標谷值數。

【第 5 項】 如請求項 1 之功率轉換器控制器，其進一步包含：

該分數谷值控制器之一可聽雜訊過濾器，其經組態以 i)在該主開關之一切換頻率大於一閾值切換頻率之情況下產生一分數模式啟用訊號，及 ii)在該主開關之該切換頻率不大於該閾值切換頻率之情況下產生一分數模式停用訊號。

【第 6 項】 如請求項 5 之功率轉換器控制器，其進一步包含：

該分數谷值控制器之一谷值整數調製器，其經組態以基於該目標谷值數而產生複數個經調製之整數谷值數，該谷值整數調製器經組態以接收該分數模式啟用訊號及該分數模式停用訊號。

【第 7 項】 如請求項 6 之功率轉換器控制器，其中：

該谷值整數調製器經組態以在接收該分數模式停用訊號之後使用一第一調製器產生該複數個經調製之整數谷值數；且

該谷值整數調製器經組態以在接收該分數模式啟用訊號之後使用一第二調製器產生該複數個經調製之整數谷值數。

【第 8 項】 如請求項 7 之功率轉換器控制器，其中：

該第一調製器使用一具有兩個固定位準之遲滯控制器來產生該複數個經調製之整數谷值數。

【第 9 項】 如請求項 7 之功率轉換器控制器，其中：

該第二調製器使用一具有一變化第一位準及一固定第二位準之遲滯控制器來產生該複數個經調製之整數谷值數。

【第 10 項】 如請求項 7 之功率轉換器控制器，其中：

該第二調製器使用一 $\Sigma\Delta$ (sigma-delta) 調製器來產生該複數個經調製之整數谷值數。

【第 11 項】 一種功率轉換器，其包含：

一變壓器，其具有一經組態以接收一輸入電壓之初級繞組及一經組態以將一輸出電壓提供至一負載之次級繞組；

一主開關，其耦接至該初級繞組且經組態以控制通過該初級繞組之一電流以產生該輸出電壓，在該主開關之一汲極節點處之一共振波形包含在該主開關之一斷開時間期間的一或多個谷值；及

一初級側控制器，其經組態以控制該主開關，該初級側控制器包含一經組態以控制該主開關之該斷開時間的分數谷值控制器；

其中：

該分數谷值控制器經組態以確定對應於該主開關之一期望斷開時間的一目標谷值數，該目標谷值數對應於一非整數谷值數；

該分數谷值控制器經組態以在複數個經調製之斷開時間之間調製該主開關之該斷開時間，該主開關之該等經調製之斷開時間中之每一者對應於該共振波形之一各別整數谷值數；且

該主開關之該複數個經調製之斷開時間具有一對應於該期望斷開時間之平均值。

【第 12 項】 如請求項 11 之功率轉換器，其中：

該複數個經調製之斷開時間之每一經調製之斷開時間對應於複數個經調製之整數谷值數之一各別經調製之整數谷值數；

該複數個經調製之整數谷值數包含成系列之一或多個第一整數谷值數之一第一序列，隨後緊接著成系列之一或多個第二整數谷值數之一第二序列；

該第一序列之一長度不同於該第二序列之一長度；且

該一或多個第一整數谷值數不等於該一或多個第二整數谷值數。

【第 13 項】 如請求項 11 之功率轉換器，其進一步包含：

該初級側控制器之一谷值檢測電路，其經組態以產生用於該一個或多個谷值中之每一谷值的一谷值檢測訊號；及

該變壓器之一輔助繞組，其耦接至該谷值檢測電路且經組態以提供對應於在該主開關之該斷開時間期間的該共振波形之該一或多個谷值的一輔助電壓，該谷值檢測訊號係基於該輔助電壓產生。

【第 14 項】 如請求項 11 之功率轉換器，其進一步包含：

該分數谷值控制器之一斷開時間比較模組，其經組態以 i)接收該主開關之該斷開時間之一量測，及 ii)接收該主開關之該期望斷開時間，且基於該斷開時間之該量測與該期望斷開時間之間的一差值發出一斷開時間調整訊號；及

該分數谷值控制器之一目標谷值確定模組，其經組態以接收該斷開時間調整訊號且基於該斷開時間調整訊號產生該目標谷值數。

【第 15 項】 如請求項 11 之功率轉換器，其進一步包含：

該分數谷值控制器之一谷值整數調製器，其經組態以接收該目標谷值數且基於該目標谷值數產生複數個經調製之整數谷值數，該等經調製之整數谷值數中之每一者對應於該複數個經調製之斷開時間之一各別經調製之斷開時間。

【第 16 項】 如請求項 15 之功率轉換器，其進一步包含：

該初級側控制器之一谷值檢測電路，其經組態以產生用於該一個或多個谷值中之每一谷值的一谷值檢測訊號；

該分數谷值控制器之一谷值計數器，其經組態以接收該等谷值檢測訊號中之每一者，且在接收該等谷值檢測訊號中之每一者之後使一谷值計數遞增；及

該分數谷值控制器之一谷值計數比較區塊，其經組態以比較一最近谷值計數與該複數個經調製之整數谷值數之一最近經調製之谷值數，且在確定該最近谷值計數超過該最近經調製之谷值數之後發出一 PWM 重設訊號，該 PWM 重設訊號控制該主開關之該斷開時間。

【第 17 項】 如請求項 15 之功率轉換器，其進一步包含：

該分數谷值控制器之一可聽雜訊過濾器，其經組態以 i)在該主開關之一切換頻率大於一閾值切換頻率之情況下產生一分數模式啟用訊號，及 ii)在該主開關之該切換頻率不大於該閾值切換頻率之情況下產生一分數模式停用訊號。

【第 18 項】 如請求項 17 之功率轉換器，其進一步包含：

該谷值整數調製器之一第一調製器；及

該谷值整數調製器之一第二調製器；

其中：

該谷值整數調製器經組態以在接收該分數模式停用訊號之後使用該第一調製器產生該複數個經調製之整數谷值數；且

該谷值整數調製器經組態以在接收該分數模式啟用訊號之後使用該第二調製器產生該複數個經調製之整數谷值數。

【第 19 項】 如請求項 18 之功率轉換器，其中：

該第一調製器使用一具有兩個固定位準之遲滯控制器來產生該複數個經調製之整數谷值數。

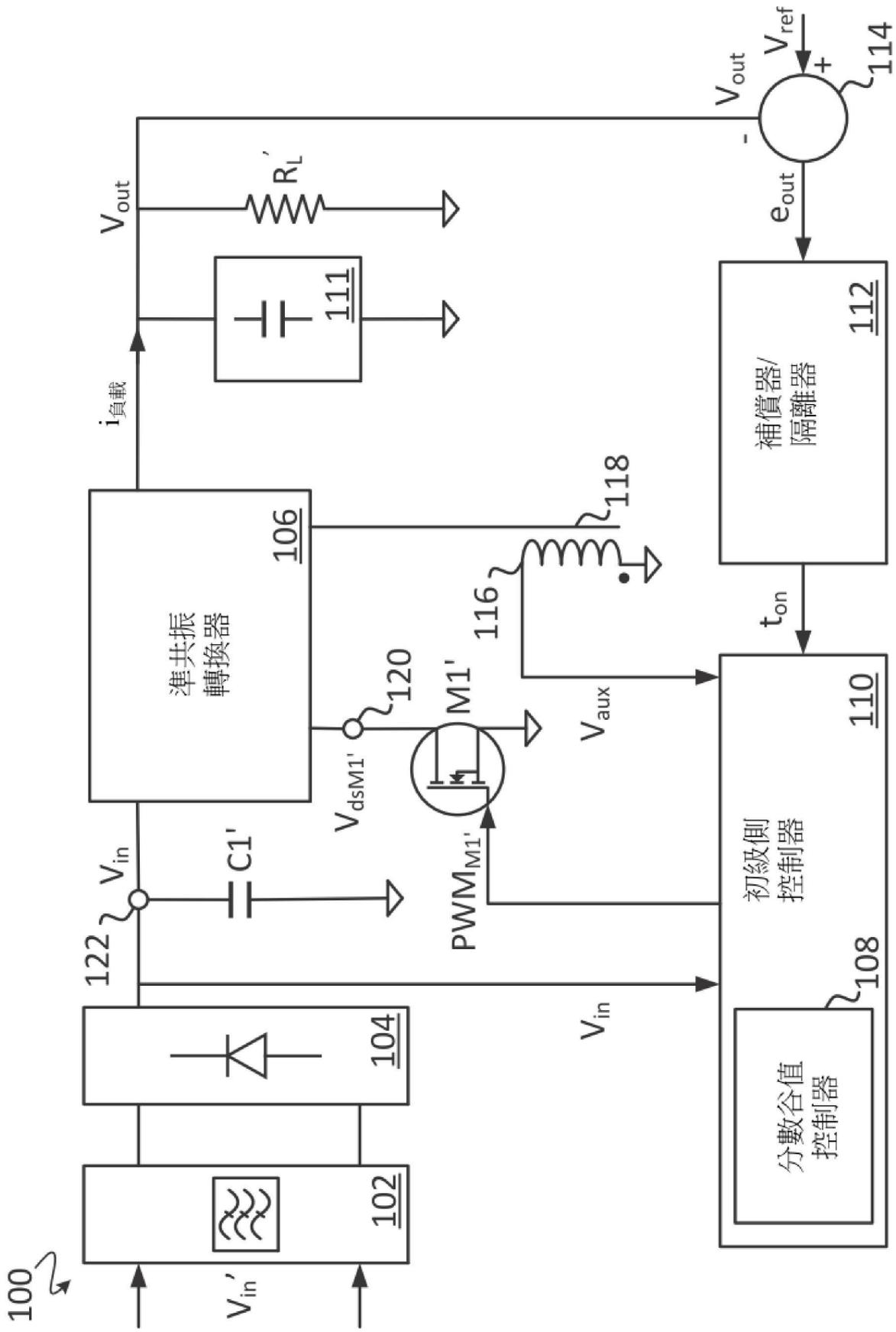
【第 20 項】 如請求項 18 之功率轉換器，其中：

該第二調製器使用一具有一變化第一位準及一固定第二位準之遲滯控制器來產生該複數個經調製之整數谷值數。

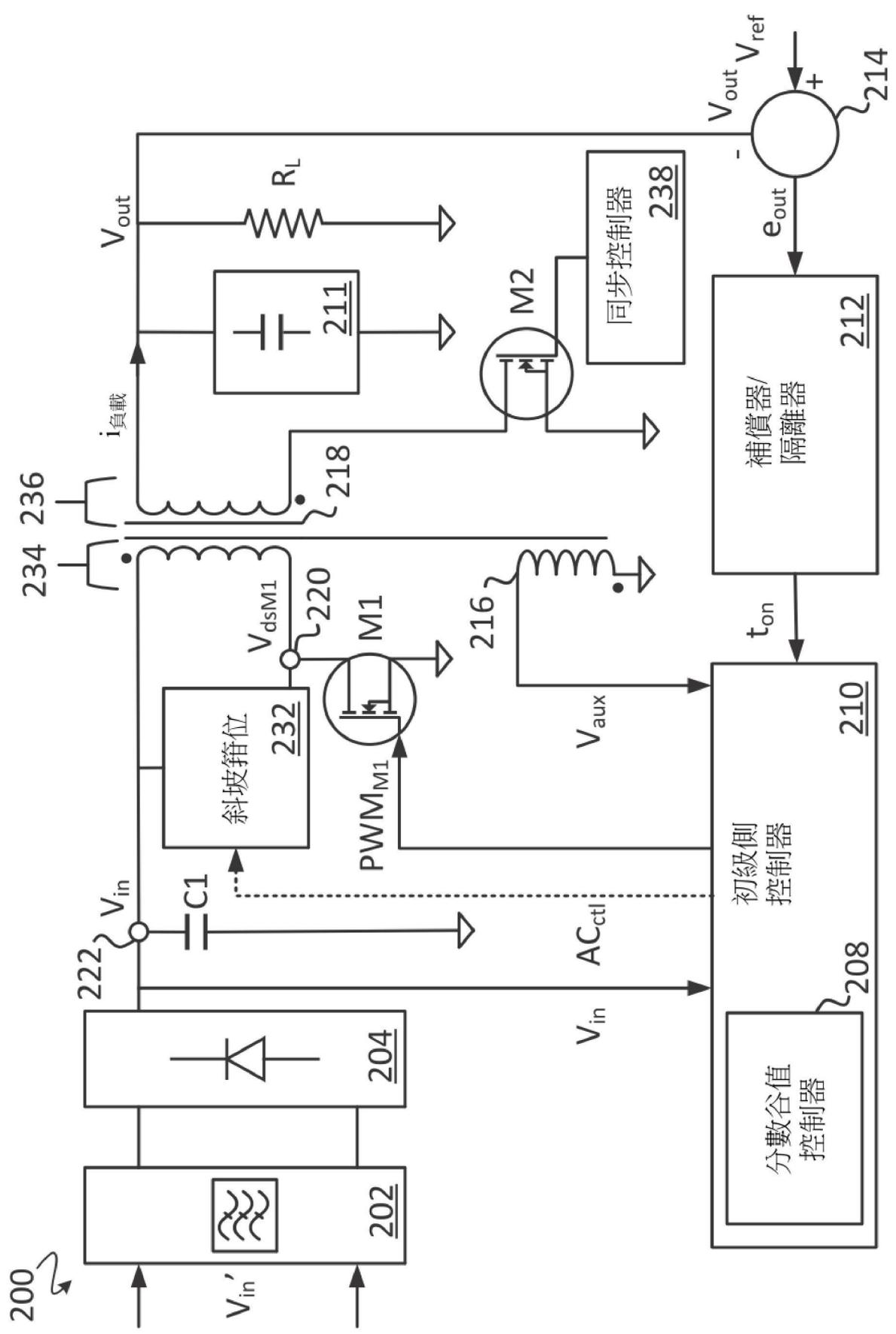
【第 21 項】 如請求項 18 之功率轉換器，其中：

該第二調製器使用一 $\Sigma\Delta$ (sigma-delta)調製器來產生該複數個經調製之整數谷值數。

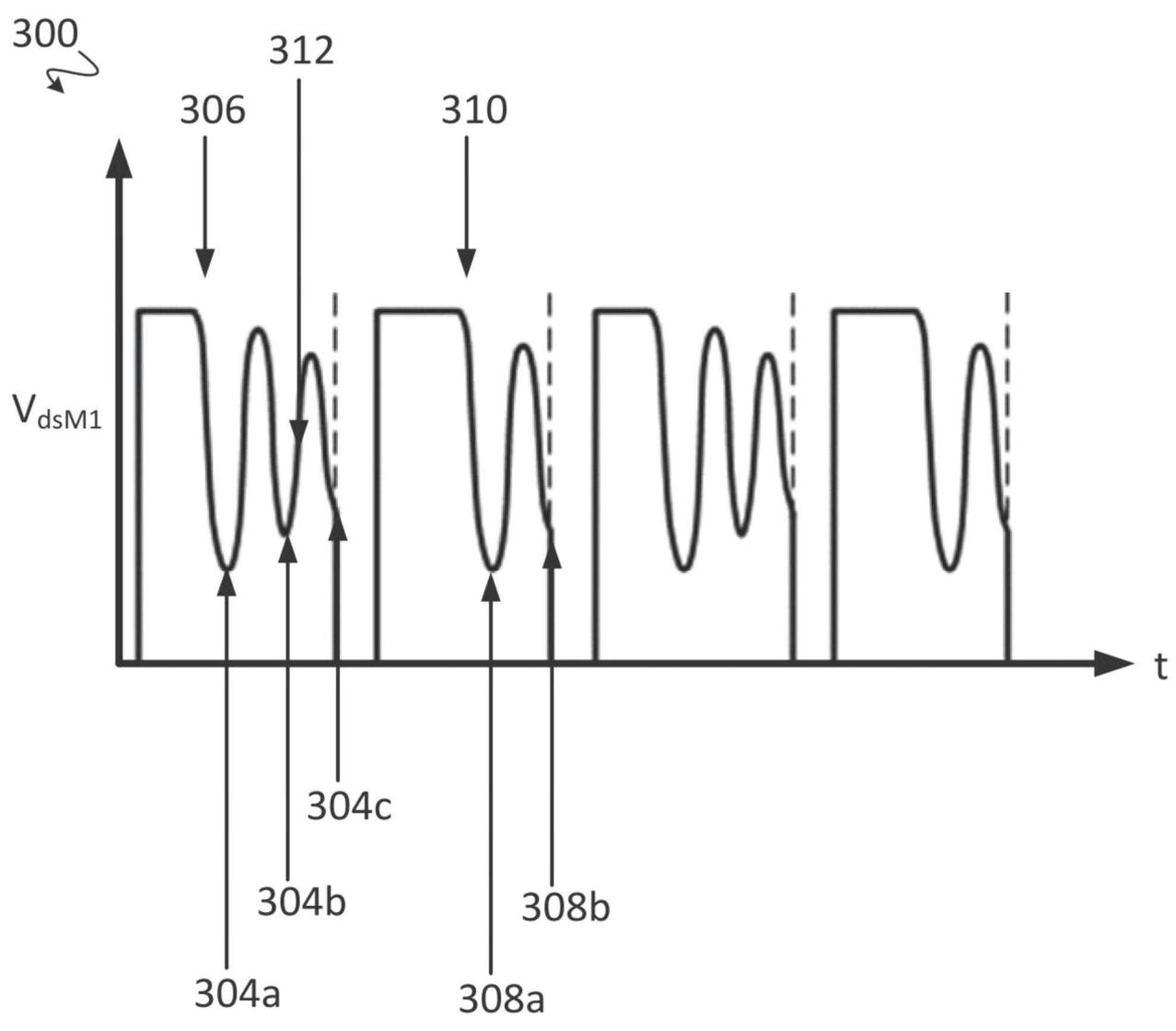
【發明圖式】



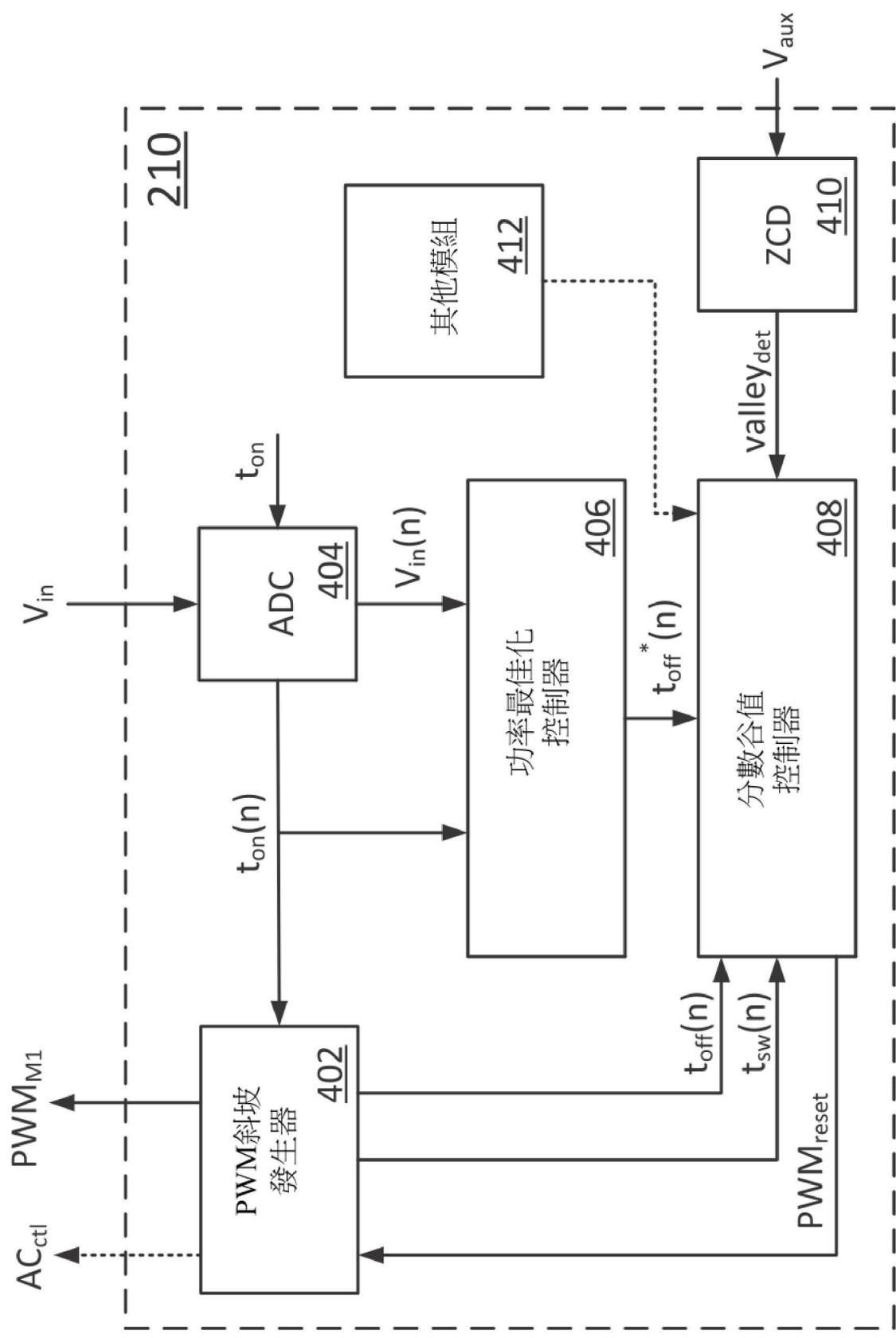
【圖 1】



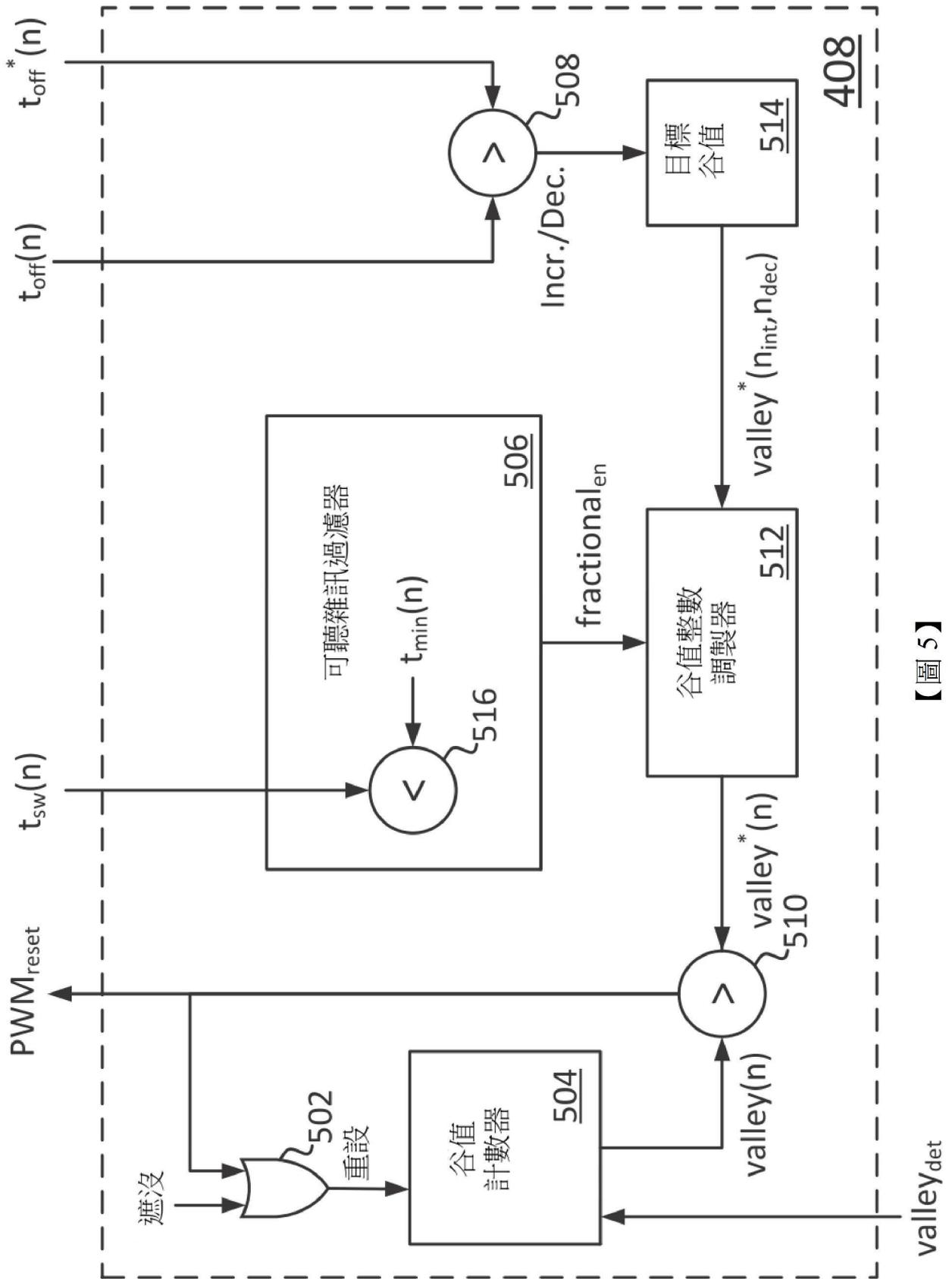
【圖 2】



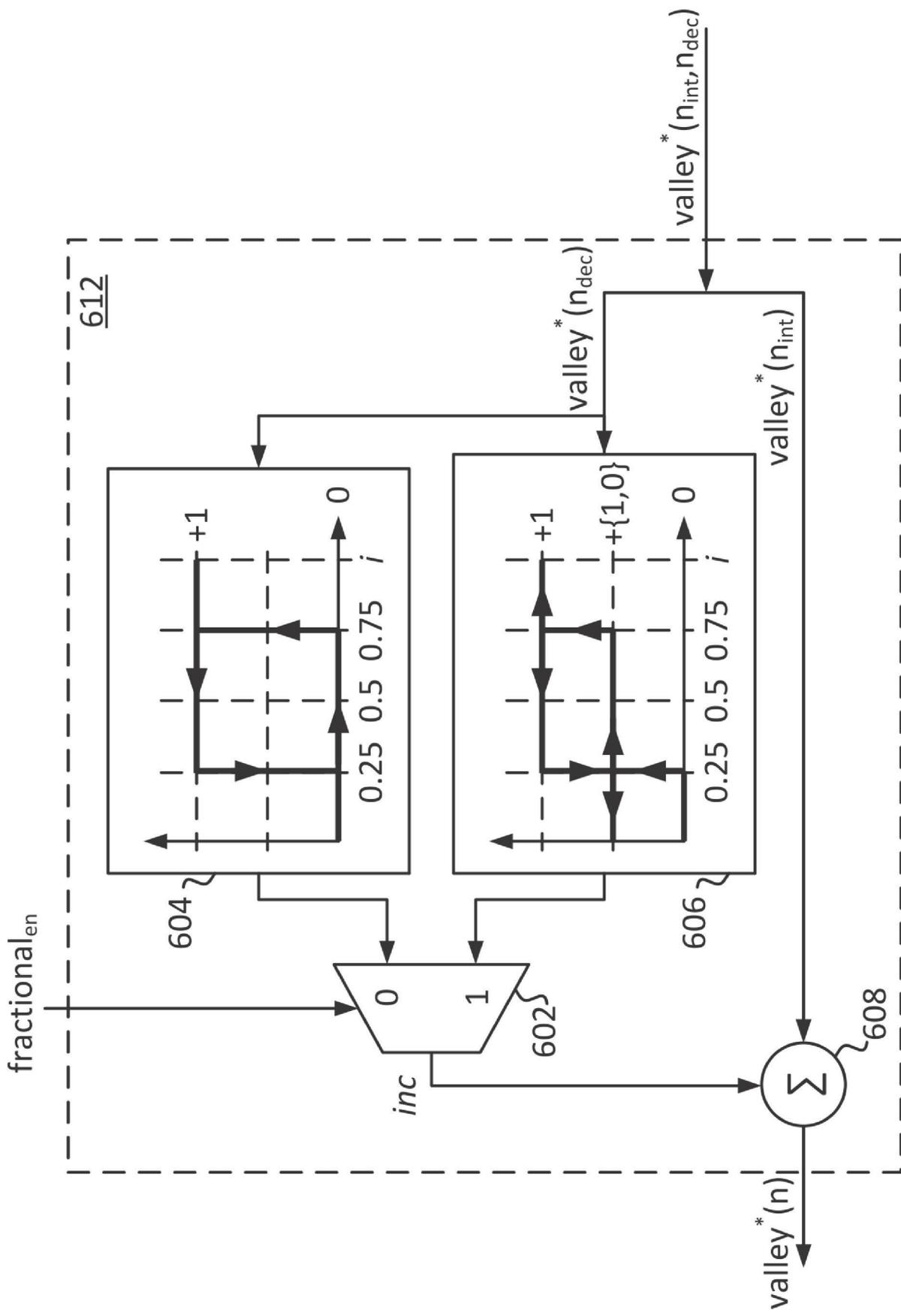
【圖 3】



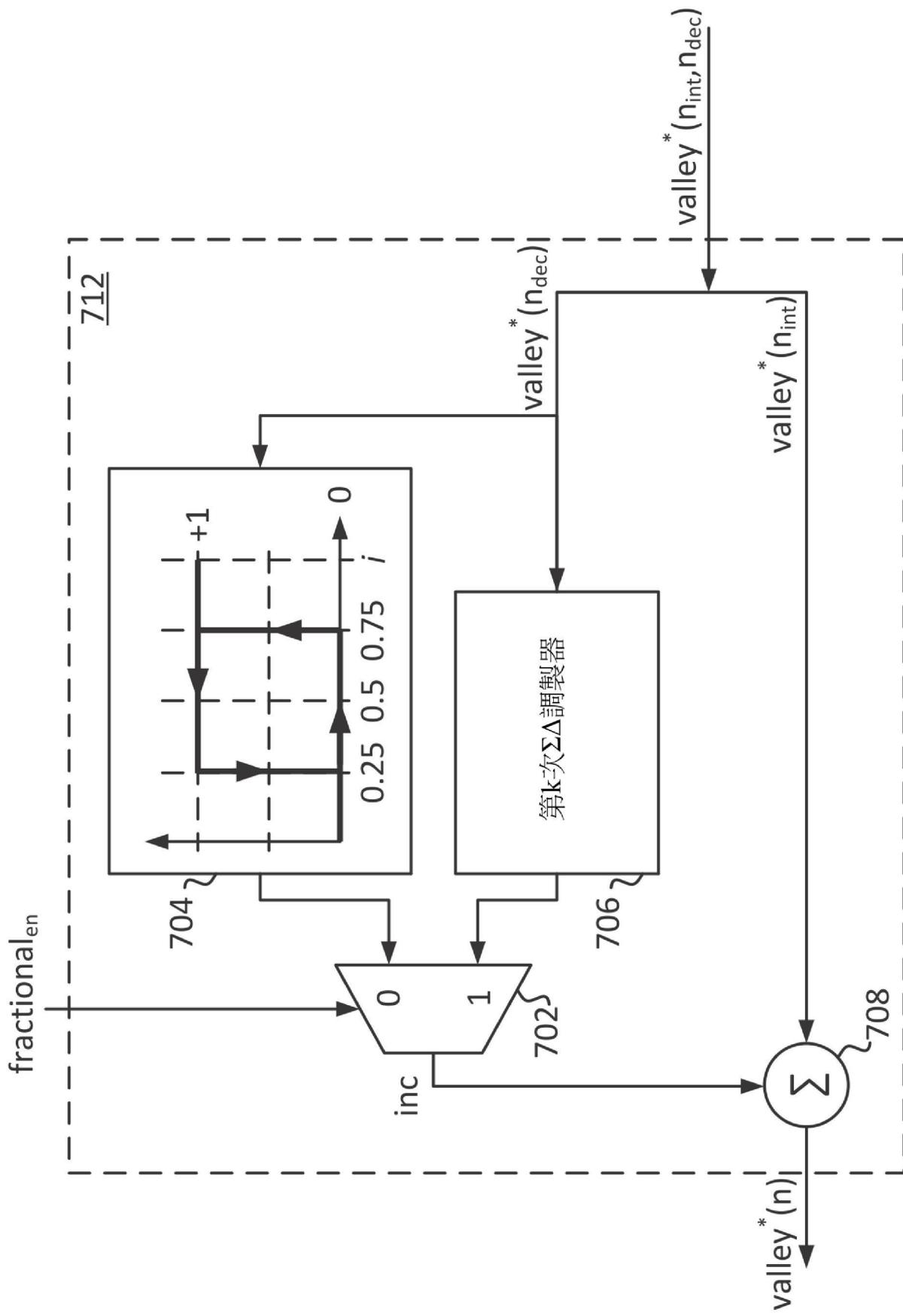
【圖 4】



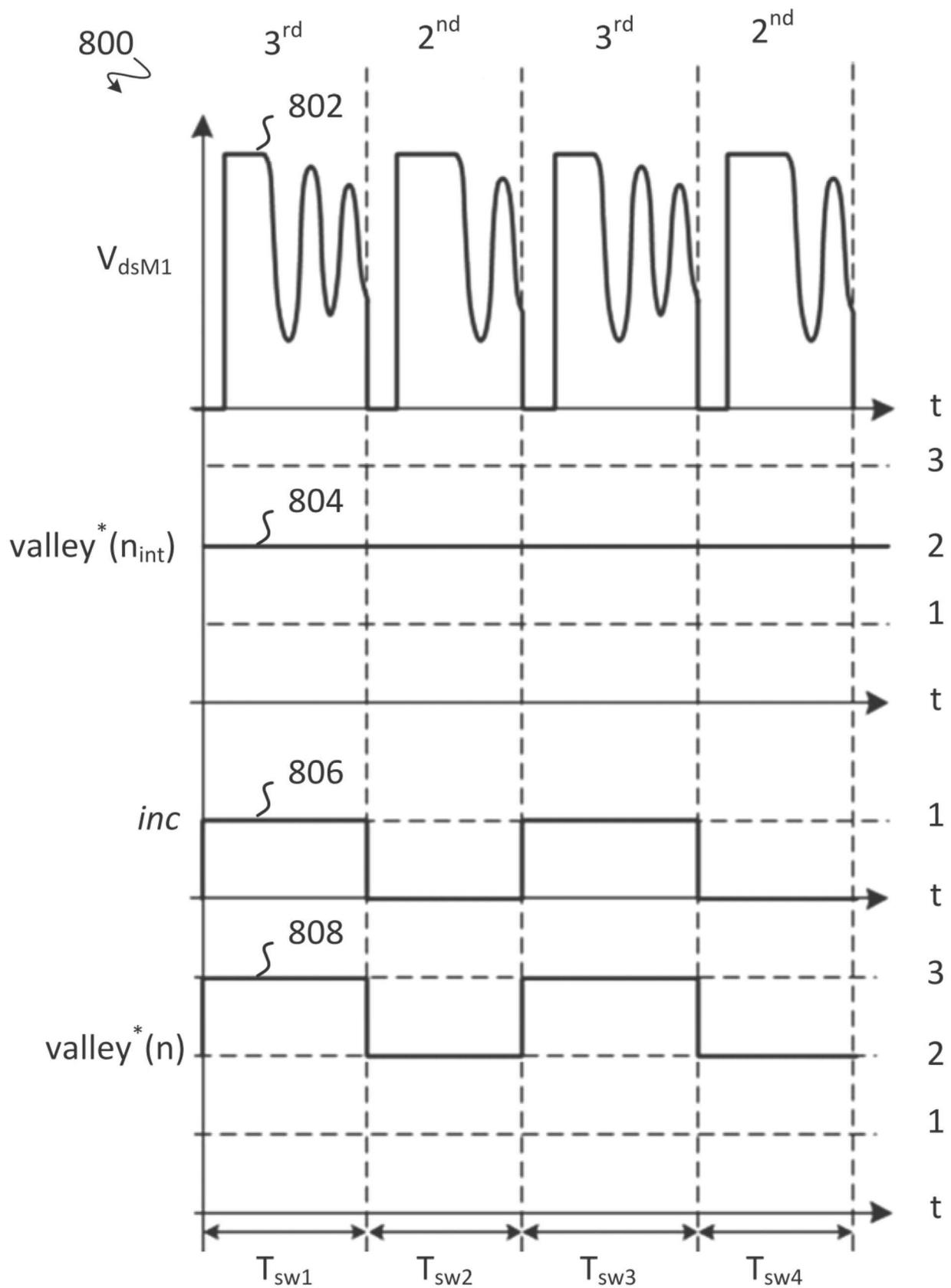
【圖 5】



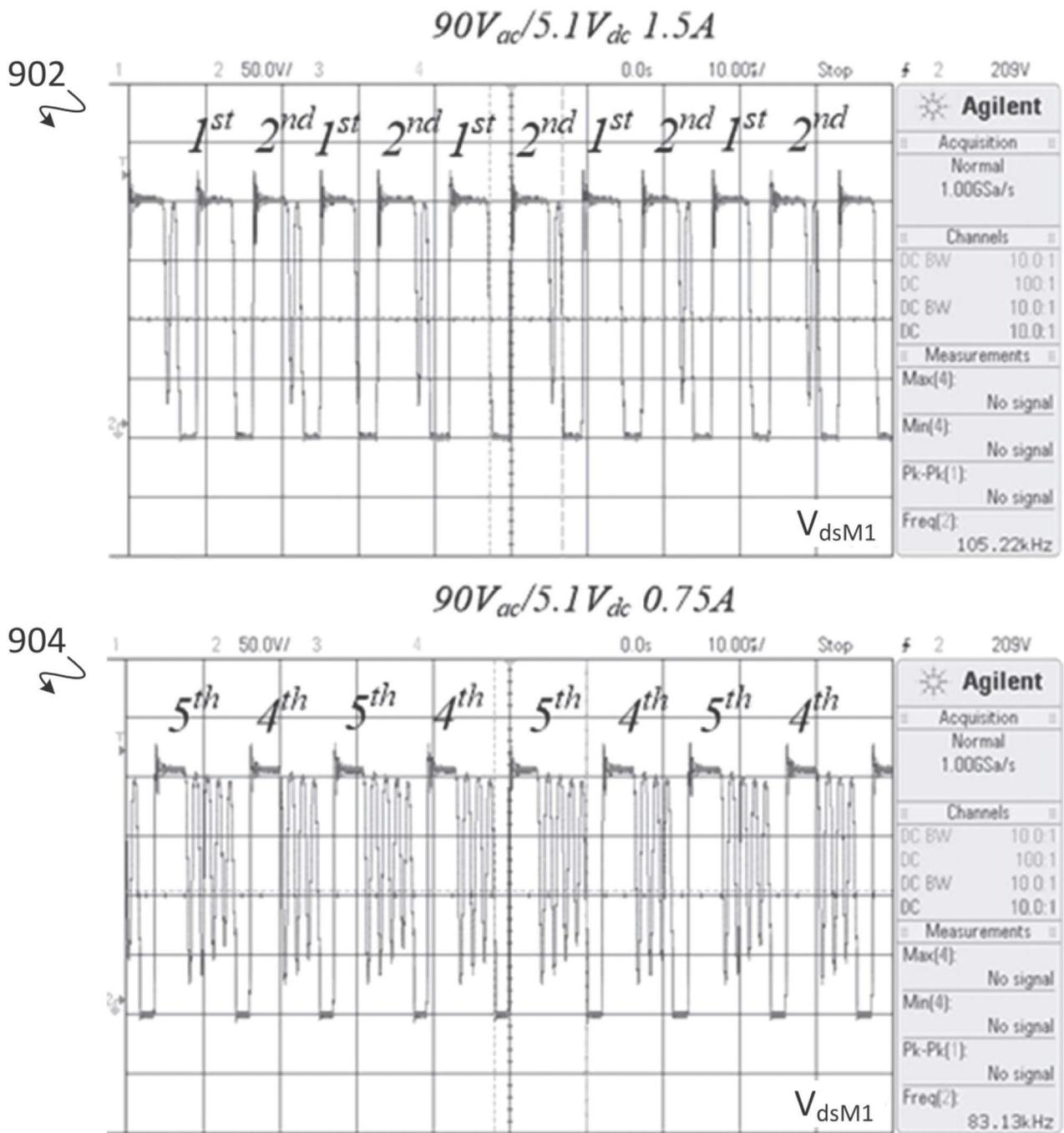
【圖 6】



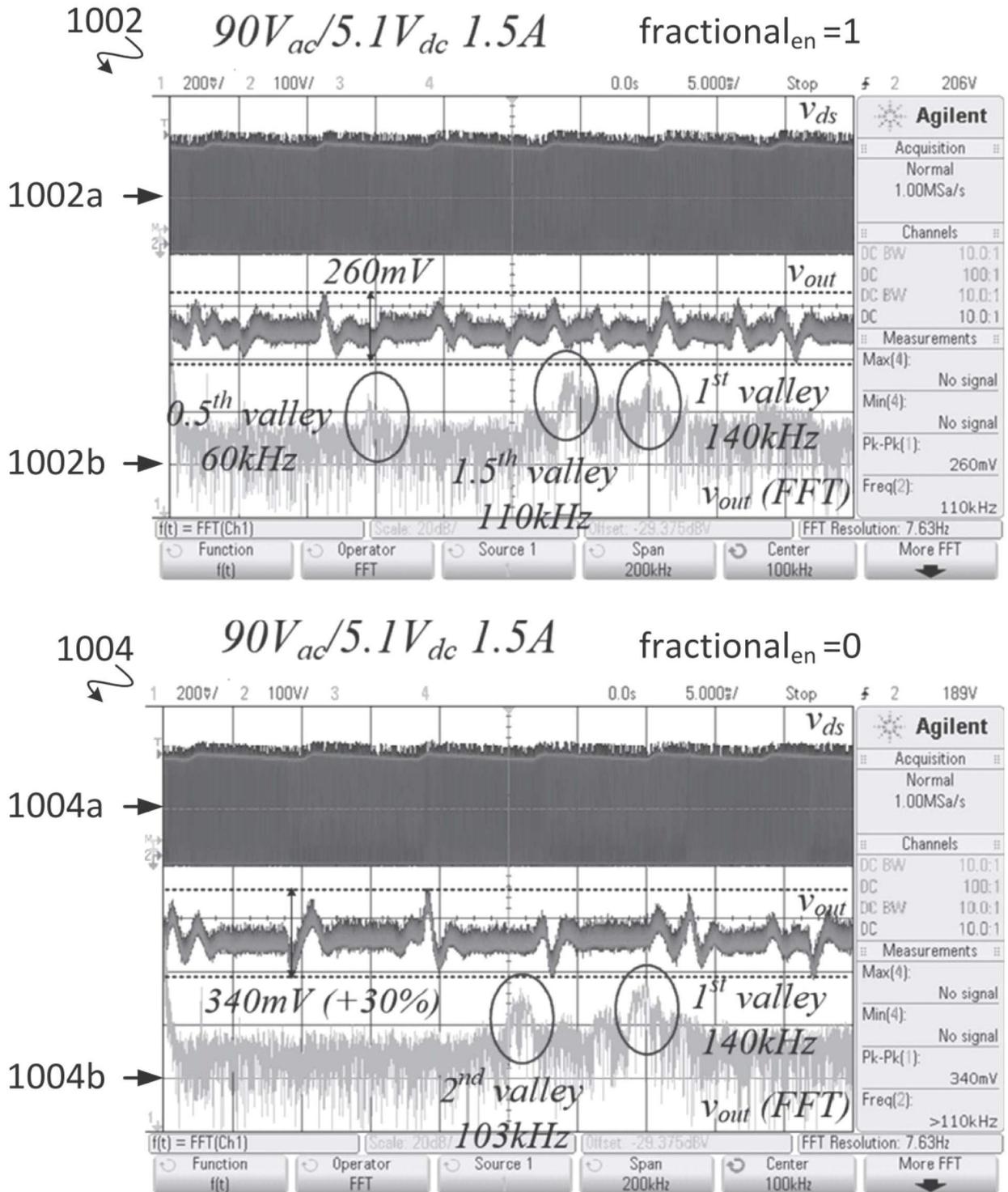
【圖 7】



【圖 8】



【圖 9】



【圖 10】