(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년05월27일
(11) 등록번호 10-2812038
(24) 등록일자 2025년05월20일

(51) 국제특허분류(Int. Cl.)
H02M 3/335 (2006.01) *H02M 1/00* (2007.01)
(52) CPC특허분류
H02M 3/33576 (2013.01)
H02M 1/0058 (2021.05)
(21) 출원번호 10-2024-0048618
(22) 출원일자 2024년04월11일
심사청구일자 2024년04월11일
(56) 선행기술조사문헌
A Single-Stage Power Factor Correction AC/DC Converter Based on Zero Voltage Switching Full Bridge Topology With Two Series-Connected Transformers, IEEE, VOL. 21, NO. 1, JANUARY 2006
New Zero-Voltage-Switching Phase-Shift Full-Bridge Converter With Low Conduction Losses, IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 52, NO. 1, FEBRUARY 2005

(73) 특허권자
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
(72) 발명자
김재국
인천광역시 연수구 송도과학로27번길 70, 102동 1402호 (송도동, 롯데캐슬)
정석우
인천광역시 미추홀구 용오로 82, 3동 513호 (용현동, 동아아파트)
(74) 대리인
네이트특허법인

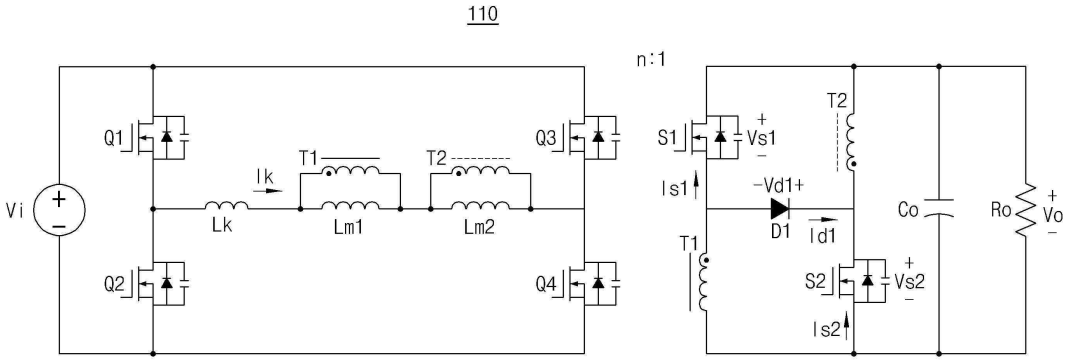
전체 청구항 수 : 총 7 항 심사관 : 윤시영

(54) 발명의 명칭 **2 변압기 위상천이 풀브리지 컨버터**

(57) 요 약

본 발명은, 제1 및 제2변압기와; 입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와; 상기 제1변압기의 2차측의 제1단자에 연결되는 제1정류스위치와; 상기 제2변압기의 2차측의 제1단자에 연결되는 제2정류스위치와; 상기 제1 및 제2정류스위치 사이에 연결되는 제1다이오드와; 상기 제1정류스위치 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항을 포함하는 2 변압기 위상천이 풀브리지 컨버터를 제공한다.

대 표 도 - 도3



(52) CPC특허분류
H02M 3/33573 (2023.05)

명 세 서

청구범위

청구항 1

제1 및 제2변압기와;

입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와;

상기 제1변압기의 2차측의 제1단자에 연결되는 제1정류스위치와;

상기 제2변압기의 2차측의 제1단자에 연결되는 제2정류스위치와;

상기 제1 및 제2정류스위치 사이에 연결되는 제1다이오드와;

상기 제1정류스위치 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항

을 포함하는 2 변압기 위상천이 풀브리지 컨버터.

청구항 2

제 1 항에 있어서,

상기 제1정류스위치의 게이트는 제1정류게이트전압에 연결되고, 상기 제1정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고, 상기 제1정류스위치의 소스는 상기 제1변압기의 2차측의 제1단자, 상기 제1다이오드의 양극에 연결되고,

상기 제2정류스위치의 게이트는 제2정류게이트전압에 연결되고, 상기 제2정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 제1다이오드의 음극에 연결되고, 상기 제2정류스위치의 소스는 상기 제1변압기의 2차측의 제2단자, 상기 출력커패시터의 제2전극, 상기 출력저항의 제2전극에 연결되고,

상기 제1다이오드의 양극은 상기 제1변압기의 2차측의 제1단자, 상기 제1정류스위치의 소스에 연결되고, 상기 제1다이오드의 음극은 상기 제2변압기의 2차측의 제1단자, 상기 제2정류스위치의 드레인에 연결되는 2 변압기 위상천이 풀브리지 컨버터.

청구항 3

제 2 항에 있어서,

상기 누설인덕터의 제2단자는 상기 제1자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제1단자에 연결되고,

상기 제1자화인덕터의 제1단자는 상기 누설인덕터의 제2단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제2단자는 상기 제2자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고,

상기 제2자화인덕터의 제1단자는 상기 제1자화인덕터의 제2단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제2단자는 상기 제2변압기의 1차측의 제2단자에 연결되는 2 변압기 위상천이 풀브리지 컨버터.

청구항 4

제 3 항에 있어서,

상기 1차측 회로는 제1 내지 제4스위치를 더 포함하고,

상기 제1스위치의 게이트는 제1게이트전압에 연결되고, 상기 제1스위치의 드레인은 상기 입력전압의 고전위단자, 상기 제3스위치의 드레인에 연결되고, 상기 제1스위치의 소스는 상기 제2스위치의 드레인, 상기 누설인덕터의 제1단자에 연결되고,

상기 제2스위치의 게이트는 제2게이트전압에 연결되고, 상기 제2스위치의 드레인은 상기 제1스위치의 소스, 상기 누설인덕터의 제1단자에 연결되고, 상기 제2스위치의 소스는 상기 입력전압의 저전위단자, 상기 제4스위치의 소스에 연결되고,

상기 제3스위치의 게이트는 제3게이트전압에 연결되고, 상기 제3스위치의 드레인은 상기 입력전압의 고전위단자, 상기 제1스위치의 드레인에 연결되고, 상기 제3스위치의 소스는 상기 제4스위치의 드레인, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고,

상기 제4스위치의 게이트는 제4게이트전압에 연결되고, 상기 제4스위치의 드레인은 상기 제3스위치의 소스, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 소스는 상기 입력전압의 저전위단자, 상기 제2스위치의 소스에 연결되는 2 변압기 위상천이 풀브리지 컨버터.

청구항 5

제 4 항에 있어서,

상기 제1 및 제2스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 상기 제3 및 제4스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하는 2 변압기 위상천이 풀브리지 컨버터.

청구항 6

제 5 항에 있어서,

제1구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고,

제2구간 동안, 하이레벨의 상기 제1 및 제3게이트전압에 의하여 상기 제1 및 제3스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고,

제3구간 동안, 하이레벨의 상기 제1 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고,

제4구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고,

제5구간 동안, 하이레벨의 상기 제2 및 제4게이트전압에 의하여 상기 제2 및 제4스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고,

제6구간 동안, 하이레벨의 상기 제2 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제2정류스위치가 턴-오프 되는 2 변압기 위상천이 풀브리지 컨버터.

청구항 7

제 6 항에 있어서,

상기 제1 및 제4구간 동안, 파워링 동작에 의하여 출력전압이 전달되는 2 변압기 위상천이 풀브리지 컨버터.

발명의 설명

기 술 분 야

[0001] 본 발명은 위상천이 풀브리지 컨버터에 관한 것으로, 특히 변압기의 2차측 회로를 2개의 트랜지스터와 1개의 다이오드로 구성함으로써, 변압기의 1차측 회로의 모든 스위치가 영전압 스위칭 동작을 수행하고 전도손실이 감소되는 2 변압기 위상천이 풀브리지 컨버터에 관한 것이다.

배 경 기 술

[0002] 위상천이 풀브리지 컨버터(phase shift full bridge converter)는 네트워크와 전기통신서버를 위한 서버 파워 서플라이, 전기차 충전을 위한 충전기, 발광 다이오드 구동을 위한 드라이버 등 다양한 응용분야에 사용되고 있다.

[0003] 이러한 위상천이 풀브리지 컨버터는 누설전류가 작고 변압기의 1차측 회로의 스위치의 전압스트레스가 입력전압으로 클램핑(clamping)(고정, 제한) 되고, 영전압 스위칭(zero voltage switching: ZVS)이 가능하다는 장점을 갖는다. 그리고, 변압기의 2차측 회로를 인덕터 없이 구성할 수 있다.

[0004] 도 1은 종래의 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도이다.

[0005] 도 1에 도시한 바와 같이, 종래의 2 변압기 위상천이 풀브리지 컨버터(10)는 입력전압(Vi)을 이용하여 출력전압(Vo)을 생성한다.

[0006] 종래의 2 변압기 위상천이 풀브리지 컨버터(10)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2), 제1 및 제2다이오드(D1, D2), 출력커패시터(Co), 출력저항(Ro)을 포함하는데, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)는 제1 및 제2변압기(T1, T2)의 1차측 회로를 구성하고, 제1 및 제2다이오드(D1, D2), 출력커패시터(Co), 출력저항(Ro)은 제1 및 제2변압기(T1, T2)의 2차측 회로를 구성한다.

[0007] 제1 및 제2스위치(Q1, Q2)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 병렬로 연결된다.

[0008] 누설인덕터(Lk)는 제1 및 제2스위치(Q1, Q2)의 연결노드와 제1자화인덕터(Lm1) 사이에 연결되고, 제1자화인덕터(Lm1)는 누설인덕터(Lk)와 제2자화인덕터(Lm2) 사이에 연결되고, 제2자화인덕터(Lm2)는 제1자화인덕터(Lm1)와 제3 및 제4스위치(Q3, Q4)의 연결노드 사이에 연결되는데, 제1 및 제2자화인턱터(Lm1, Lm2)는 각각 제1 및 제2변압기(T1, T2)의 1차측에 연결된다.

[0009] 제1 및 제2변압기(T1, T2)는 제1 내지 제4스위치(Q1 내지 Q4)와 제1 및 제2다이오드(D1, D2) 사이에 연결된다.

[0010] 제1다이오드(D1)는 제1변압기(T1)와 출력전압(Vo)의 저전위단자 사이에 연결되고, 제2다이오드(D2)는 제2변압기(T2)와 출력전압(Vo)의 저전위단자 사이에 연결된다.

[0011] 이러한 종래의 2 변압기 위상천이 풀브리지 컨버터(10)에서는, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)가 각각 스위칭 주기의 1/2 동안 턴-온(turn-on) 되도록 상보적으로 동작하여 입력전압(Vi)으로부터 출력전압(Vo)을 생성하는데, 이를 도면을 참조하여 설명한다.

[0012] 도 2는 종래의 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면으로, 도 1을 함께 참조하여 설명한다.

[0013] 도 2에 도시한 바와 같이, 종래의 2 변압기 위상천이 풀브리지 컨버터(10)에서, 입력전압(Vi)은 약 400V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(Vo)은 약 12V이고, 누설인덕터(Lk)는 약 20㎲이고, 제1 및 제2자화인덕터(Lm1, Lm2)는 각각 약 500㎲이고, 출력커패시터(Co)는 약 100㎌이고, 권선비는 약 10:1(n=10)이다.

[0014] 제1구간(TP1) 동안, 하이레벨의 제2 및 제4게이트전압(Gq2, Gq4)이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(Gq1, Gq3)이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-오프 된다.

[0015] 이에 따라, 누설인덕터(Lk)에는 약 -3A 내지 약 -2.5A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 -0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 47.5A 내지 약 37.5A의 제2다이오드전류(Id2)가 흐르고 약 0V의 제2다이오드전압(Vd2)이 인가된다.

[0016] 제2구간(TP2) 동안, 하이레벨의 제1 및 제4게이트전압(Gq1, Gq4)이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-온 되고, 로우레벨의 제2 및 제3게이트전압(Gq2, Gq3)이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q1, Q3)가 턴-오프 된다.

[0017] 이에 따라, 누설인덕터(Lk)에는 약 1.5A 내지 약 3A(이차평균(RMS) 약 2.3A)의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 -0.5A 내지 약 0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1다이오드(D1)에는 약 37.5A 내지 약 47.5A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 0A의 제2다이오드전류(Id2)가 흐르고 약 38V의 제2다이오드전압(Vd2)이 인가된다.

[0018] 제3구간(TP3) 동안, 하이레벨의 제1 및 제3게이트전압(Gq1, Gq3)이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-온 되고, 로우레벨의 제2 및 제4게이트전압(Gq2, Gq4)이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-오프 된다.

[0019] 이에 따라, 누설인덕터(Lk)에는 약 3A 내지 약 2.5A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1다이오드(D1)에는 약 47.5A 내지 약 37.5A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 0A의 제2다이오드전류(Id2)가 흐르고 약 0V의 제2다이오드전압(Vd2)이 인가된다.

[0020] 제4구간(TP4) 동안, 하이레벨의 제2 및 제3게이트전압(Gq2, Gq3)이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(Gq1, Gq4)이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-오프 된다.

[0021] 이에 따라, 누설인덕터(Lk)에는 약 -1.5A 내지 약 -3A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 0.5A 내지 약 -0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(Id1)가 흐르고 약 38V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 37.5A 내지 약 47.5A의 제2다이오드전류(Id2)가 흐르고 약 0V의 제2다이오드전압(Vd2)이 인가된다.

[0022] 여기서, 제1 및 제4스위치(Q1, Q4) 또는 제2 및 제3스위치(Q2, Q3)가 턴-온 되는 제2 및 제4구간(TP2, TP4) 동안 입력전압(Vi)으로부터 출력전압(Vo)으로 전력이 전달되고(powering), 제1 및 제3스위치(Q1, Q3) 또는 제2 및 제4스위치(Q2, Q4)가 턴-온 되는 제1 및 제3구간(TP1, TP3) 동안 입력전압(Vi)으로부터 출력전압(Vo)으로 전력이 전달되지 않는데(freewheeling), 제1 및 제2다이오드(D1, D2)의 전압스트레스는 약 38.3V이다.

[0023] 이와 같이, 종래의 2 변압기 위상천이 풀브리지 컨버터(10)의 제1 및 제2변압기(T1, T2)의 1차측 회로의 전류의 최대 이차평균값은 약 2.3A이고, 2차측 회로의 제1 및 제2다이오드(D1, D2)의 최대 전압스트레스는 약 38.3V인데, 상대적으로 큰 순환전류(circulating current)에 의하여 전도손실(conduction loss)이 증가하는 문제가 있다.

[0024] 그리고, 제1변압기(T1)의 2차측의 제1 및 제2다이오드(D1, D2)가 상대적으로 높은 전압 스트레스를 가져서, 정격전압이 높은 소자의 사용에 의하여 제조비용이 증가하는 문제가 있다.

발명의 내용

해결하려는 과제

[0025] 본 발명은, 상기한 문제점을 해결하고자 안출된 것으로, 변압기의 2차측 회로를 2개의 트랜지스터와 1개의 다이오드로 구성함으로써, 변압기의 1차측 회로의 모든 스위치가 영전압 스위칭 동작을 수행하고 전도손실이 감소되는 2 변압기 위상천이 풀브리지 컨버터를 제공하는 것을 목적으로 한다.

[0026] 그리고, 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 1개의 다이오드로 구성함으로써, 순환전류가 감소되고 전압스트레스가 감소되는 2 변압기 위상천이 풀브리지 컨버터를 제공하는 것을 다른 목적으로 한다.

과제의 해결 수단

[0027] 상기 목적을 달성하기 위하여, 본 발명은, 제1 및 제2변압기와; 입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와; 상기 제1변압기의 2차측의 제1단자에 연결되는 제1정류스위치와; 상기 제2변압기의 2차측의 제1단자에 연결되는 제2정류스위치와; 상기 제1 및 제2정류스위치 사이에 연결되는 제1다이오드와; 상기 제1정류스위치 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항을 포함하는 2 변압기 위상천이 풀브리지 컨버터를 제공한다.

[0028] 그리고, 상기 제1정류스위치의 게이트는 제1정류게이트전압에 연결되고, 상기 제1정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고, 상기 제1정류스위치의 소스는 상기 제1변압기의 2차측의 제1단자, 상기 제1다이오드의 양극에 연결되고, 상기 제2정류스위치의 게이트는 제2정류게이트전압에 연결되고, 상기 제2정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 제1다이오드의 음극에 연결되고, 상기 제2정류스위치의 소스는 상기 제1변압기의 2차측의 제2단자, 상기 출력커패시터의 제2전극, 상기 출력저항의 제2전극에 연결되고, 상기 제1다이오드의 양극은 상기 제1변압기의 2차측의 제1단자, 상기 제1정류스위치의 소스에 연결되고, 상기 제1다이오드의 음극은 상기 제2변압기의 2차측의 제1단자, 상기 제2정류스위치의 드레인에 연결될 수 있다.

[0029] 또한, 상기 누설인덕터의 제2단자는 상기 제1자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제1단자는 상기 누설인덕터의 제2단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제2단자는 상기 제2자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제1단자는 상기 제1자화인덕터의 제2단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제2단자는 상기 제2변압기의 1차측의 제2단자에 연결될 수 있다.

[0030] 그리고, 상기 1차측 회로는 제1 내지 제4스위치를 더 포함하고, 상기 제1스위치의 게이트는 제1게이트전압에 연결되고, 상기 제1스위치의 드레인은 상기 입력전압의 고전위단자, 상기 제3스위치의 드레인에 연결되고, 상기 제1스위치의 소스는 상기 제2스위치의 드레인, 상기 누설인덕터의 제1단자에 연결되고, 상기 제2스위치의 게이트는 제2게이트전압에 연결되고, 상기 제2스위치의 드레인은 상기 제1스위치의 소스, 상기 누설인덕터의 제1단자에 연결되고, 상기 제2스위치의 소스는 상기 입력전압의 저전위단자, 상기 제4스위치의 소스에 연결되고, 상기 제3스위치의 게이트는 제3게이트전압에 연결되고, 상기 제3스위치의 드레인은 상기 입력전압의 고전위단자, 상기 제1스위치의 드레인에 연결되고, 상기 제3스위치의 소스는 상기 제4스위치의 드레인, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 게이트는 제4게이트전압에 연결되고, 상기 제4스위치의 드레인은 상기 제3스위치의 소스, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 소스는 상기 입력전압의 저전위단자, 상기 제2스위치의 소스에 연결될 수 있다.

[0031] 또한, 상기 제1 및 제2스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 상기 제3 및 제4스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작할 수 있다.

[0032] 그리고, 제1구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고, 제2구간 동안, 하이레벨의 상기 제1 및 제3게이트전압에 의하여 상기 제1 및 제3스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고, 제3구간 동안, 하이레벨의 상기 제1 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고, 제4구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고, 제5구간 동안, 하이레벨의 상기 제2 및 제4게이트전압에 의하여 상기 제2 및 제4스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고, 제6구간 동안, 하이레벨의 상기 제2 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제2정류스위치가 턴-오프 될 수 있다.

[0033] 또한, 상기 제1 및 제4구간 동안, 파워링 동작에 의하여 출력전압이 전달될 수 있다.

발명의 효과

[0034] 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 1개의 다이오드로 구성함으로써, 변압기의 1차측 회로의 모든 스위치가 영전압 스위칭 동작을 수행하고 전도손실이 감소되는 효과를 갖는다.

[0035] 그리고, 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 1개의 다이오드로 구성함으로써, 순환전류가 감소되고 전압스트레스가 감소되는 효과를 갖는다.

도면의 간단한 설명

[0036] 도 1은 종래의 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도.

도 2는 종래의 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면.

도 3은 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도.

도 4는 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 게이트전압 및 누설전류를 도시한 도면.

도 5는 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면.

도 6은 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 누설전류, 영전압스위칭 전류 및 전압스트레스를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

[0037] 이하, 본 발명의 구체적인 내용을 첨부된 도면을 참조하여 상세하게 설명한다.

[0038] 도 3은 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도이다.

[0039] 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는 입력전압(Vi)을 이용하여 출력전압(Vo)을 생성한다.

[0040] 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2), 제1 및 제2정류스위치(S1, S2), 제1다이오드(D1), 출력커패시터(Co), 출력저항(Ro)을 포함하는데, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)는 제1 및 제2변압기(T1, T2)의 1차측 회로를 구성하고, 제1 및 제2정류스위치(S1, S2), 제1다이오드(D1), 출력커패시터(Co), 출력저항(Ro)은 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기(full bridge rectifier)를 구성한다.

[0041] 제1 내지 제4스위치(Q1 내지 Q4)는, 각각 제1 내지 제4게이트전압(Gq1 내지 Gq4)에 따라 턴-온(turn-on) 및 턴-오프(turn-off) 되는데, 입력전압(Vi)과 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2)의 1차측 사이에 연결되어 입력전압(Vi)을 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2)에 전달한다.

[0042] 제1 및 제2스위치(Q1, Q2)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 병렬로 연결된다.

[0043] 예를 들어, 제1 내지 제4스위치(Q1 내지 Q4)는 네거티브(n) 타입 트랜지스터 일 수 있다.

[0044] 구체적으로, 제1스위치(Q1)의 게이트는 제1게이트전압(Gq1)에 연결되고, 제1스위치(Q1)의 드레인은 입력전압(Vi)의 고전위단자, 제3스위치(Q3)의 드레인에 연결되고, 제1스위치(Q1)의 소스는 제2스위치(Q2)의 드레인, 누설인덕터(Lk)의 제1단자에 연결될 수 있다.

[0045] 제2스위치(Q2)의 게이트는 제2게이트전압(Gq2)에 연결되고, 제2스위치(Q2)의 드레인은 제1스위치(Q1)의 소스, 누설인덕터(Lk)의 제1단자에 연결되고, 제2스위치(Q2)의 소스는 입력전압(Vi)의 저전위단자, 제4스위치(Q4)의 소스에 연결될 수 있다.

[0046] 제3스위치(Q3)의 게이트는 제3게이트전압(Gq3)에 연결되고, 제3스위치(Q3)의 드레인은 입력전압(Vi)의 고전위단

자, 제1스위치(Q1)의 드레인에 연결되고, 제3스위치(Q3)의 소스는 제4스위치(Q4)의 드레인, 제2자화인덕터(Lm2)의 제2단자, 제2변압기(T2)의 1차측의 제2단자에 연결될 수 있다.

[0047] 제4스위치(Q4)의 게이트는 제4게이트전압(Gq4)에 연결되고, 제4스위치(Q4)의 드레인은 제3스위치(Q3)의 소스, 제2자화인덕터(Lm2)의 제2단자, 제2변압기(T2)의 1차측의 제2단자에 연결되고, 제4스위치(Q4)의 소스는 입력전압(Vi)의 저전위단자, 제2스위치(Q2)의 소스에 연결될 수 있다.

[0048] 누설인덕터(Lk)는, 제1 및 제2스위치(Q1, Q2)의 연결노드와 제1자화인덕터(Lm1) 사이에 연결되는데, 제1변압기(T1)의 1차측에 연결되어 제1 및 제2변압기(T1, T2)의 누설(leakage) 자속에 따른 누설 에너지를 저장하거나 출력한다.

[0049] 구체적으로, 누설인덕터(Lk)의 제1단자는 제1스위치(Q1)의 소스, 제2스위치(Q2)의 드레인에 연결되고, 누설인덕터(Lk)의 제2단자는 제1자화인덕터(Lm1)의 제1단자, 제1변압기(T1)의 1차측의 제1단자에 연결될 수 있다.

[0050] 제1자화인덕터(Lm1)는, 누설인덕터(Lk)와 제2자화인덕터(Lm2) 사이에 연결되는데, 제1변압기(T1)의 1차측에 연결되어 제1변압기(T1)의 상호(mutual) 자속에 따른 자화 에너지를 저장하거나 출력한다.

[0051] 구체적으로, 제1자화인덕터(Lm1)의 제1단자는 누설인덕터(Lk)의 제2단자, 제1변압기(T1)의 1차측의 제1단자에 연결되고, 제1자화인덕터(Lm1)의 제2단자는 제2자화인덕터(Lm2)의 제1단자, 제1변압기(T1)의 1차측의 제2단자, 제2변압기(T2)의 1차측의 제1단자에 연결될 수 있다.

[0052] 제2자화인덕터(Lm2)는, 제1자화인덕터(Lm1)와 제3 및 제4스위치(Q3, Q4)의 연결노드 사이에 연결되는데, 제2변압기(T2)의 1차측에 연결되어 제2변압기(T2)의 상호 자속에 따른 자화 에너지를 저장하거나 출력한다.

[0053] 구체적으로, 제2자화인덕터(Lm2)의 제1단자는 제1자화인덕터(Lm1)의 제2단자, 제1변압기(T1)의 1차측의 제2단자, 제2변압기(T)의 1차측의 제1단자에 연결되고, 제2자화인덕터(Lm2)의 제2단자는 제3스위치(Q3)의 소스, 제4스위치(Q2)의 드레인, 제2변압기(T2)의 1차측의 제2단자에 연결될 수 있다.

[0054] 제1 및 제2변압기(T1, T2)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)와 제1 내지 제4다이오드(D1 내지 D4) 사이에 연결되는데, 각각 제1 및 제2자화인덕터(Lm1, Lm2)에 저장된 자화 에너지를 변압기전압으로 변환하여 출력한다.

[0055] 구체적으로, 제1변압기(T1)의 1차측의 제1단자는 누설인덕터(Lk)의 제2단자, 제1자화인덕터(Lm1)의 제1단자에 연결되고, 제1변압기(T1)의 1차측의 제2단자는 제1자화인덕터(Lm1)의 제2단자, 제2자화인덕터(Lm2)의 제1단자, 제2변압기(T2)의 1차측의 제1단자에 연결되고, 제1변압기(T1)의 2차측의 제1단자는 제1정류스위치(S1)의 소스, 제1다이오드(D1)의 양극에 연결되고, 제1변압기(T1)의 2차측의 제2단자는 제2정류스위치(S2)의 소스, 출력커패시터(Co)의 제2전극, 출력저항(Ro)의 제2전극에 연결될 수 있다.

[0056] 제2변압기(T2)의 1차측의 제1단자는 제1자화인덕터(Lm1)의 제2단자, 제2자화인덕터(Lm2)의 제1단자, 제1변압기(T1)의 1차측의 제2단자에 연결되고, 제2변압기(T2)의 1차측의 제2단자는 제2자화인덕터(Lm2)의 제2단자, 제3스위치(Q3)의 소스, 제4스위치(Q4)의 드레인에 연결되고, 제2변압기(T2)의 2차측의 제1단자는 제1다이오드(D1)의 음극, 제2정류스위치(S2)의 드레인에 연결되고, 제2변압기(T2)의 2차측의 제2단자는 제1정류스위치(S1)의 드레인, 출력커패시터(Co)의 제1전극, 출력저항(Ro)의 제1전극에 연결될 수 있다.

[0057] 제1 및 제2정류스위치(S1, S2)는, 제1 및 제2변압기(T1, T2)에 연결되는데, 제1 및 제2변압기(T1, T2)의 2차측과 출력커패시터(Co) 및 출력저항(Ro) 사이에 연결되어 제1 및 제2변압기(T1, T2)의 변압기 출력전압을 출력커패시터(Co) 및 출력저항(Ro)에 전달한다.

[0058] 예를 들어, 제1 및 제2정류스위치(S1, S2)는 네거티브(n) 타입 트랜지스터(transistor) 일 수 있다.

[0059] 구체적으로, 제1정류스위치(S1)의 게이트는 제1정류게이트전압(Gs1)에 연결되고, 제1정류스위치(S1)의 드레인은 제2변압기(T2)의 2차측의 제1단자, 출력커패시터(Co)의 제1전극, 출력저항(Ro)의 제1전극에 연결되고, 제1정류스위치(S1)의 소스는 제1변압기(T1)의 2차측의 제1단자, 제1다이오드(D1)의 양극에 연결될 수 있다.

[0060] 제2정류스위치(S2)의 게이트는 제2정류게이트전압(Gs2)에 연결되고, 제2정류스위치(S2)의 드레인은 제2변압기(T2)의 2차측의 제1단자, 제1다이오드(D1)의 음극에 연결되고, 제2정류스위치(S2)의 소스는 제1변압기(T1)의 2차측의 제2단자, 출력커패시터(Co)의 제2전극, 출력저항(Ro)의 제2전극에 연결될 수 있다.

[0061] 제1다이오드(D1)는, 제1 및 제2변압기(T1, T2)에 연결되는데, 제1 및 제2변압기(T1, T2)의 2차측과 출력커패시

터(Co) 및 출력저항(Ro) 사이에 연결되어 제1 및 제2변압기(T1, T2)의 변압기 출력전압을 출력커패시터(Co) 및 출력저항(Ro)에 전달한다.

[0062] 구체적으로, 제1다이오드(D1)의 양극은 제1변압기(T1)의 2차측의 제1단자, 제1정류스위치(S1)의 소스에 연결되고, 제1다이오드(D1)의 음극은 제2변압기(T2)의 2차측의 제1단자, 제2정류스위치(S2)의 드레인에 연결될 수 있다.

[0063] 출력커패시터(Co)의 제1전극과 출력저항(Ro)의 제1전극은 제1정류스위치(S1)의 드레인, 제2변압기(T2)의 2차측의 제2단자에 연결되고, 출력커패시터(Co)의 제2전극과 출력저항(Ro)의 제2전극은 제1변압기(T1)의 2차측의 제2단자, 제2정류스위치(S2)의 소스에 연결될 수 있다.

[0064] 이러한 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2스위치(Q1, Q2)가 교대로 턴-온(turn-on) 및 턴-오프(turn-off) 되도록 상보적으로 동작하고, 제3 및 제4스위치(Q3, Q4)가 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 제1 및 제2정류스위치(S1, S2)가 제1 및 제2스위치(Q1, Q2) 각각에 중첩되도록 동작할 수 있는데, 이를 도면을 참조하여 설명한다.

[0065] 도 4는 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 게이트전압 및 누설전류를 도시한 도면으로, 도 3을 함께 참조하여 설명한다.

[0066] 도 4에 도시한 바와 같이, 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기를 제1 및 제2다이오드(D1, D2)로 구성하는 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터와 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기를 제1 및 제2정류스위치(S1, S2)와 제1다이오드(D1)로 구성하는 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2스위치(Q1, Q2)가 서로 상보적으로 동작하고, 제3 및 제4스위치(Q3, Q4)가 서로 상보적으로 동작하고, 제3스위치(S3)가 제2스위치(S2)보다 선행하고 제4스위치(Q4)가 제1스위치(Q1)보다 선행하여 동작한다.

[0067] 그리고, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1정류스위치(S1)가 제4스위치(Q4)에 중첩되고, 제2정류스위치(S2)가 제3스위치(Q3)에 중첩되는데, 제1 및 제2정류스위치(S1, S2)가 제1스위치(Q1)에 중첩되고, 제2 및 제1정류스위치(S2, S1)가 제2스위치(Q2)에 중첩되도록 동작한다.

[0068] 구체적으로, 제1구간(TP1) 동안, 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 하이레벨을 갖고 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 로우레벨을 가져서, 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온 되고 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-오프 된다.

[0069] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터와 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1구간(TP1) 동안, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 점점 증가하여 누설전류(Ik)가 축적된다.

[0070] 제2구간(TP2) 동안, 제1 및 제3게이트전압(Gq1, Gq3)이 하이레벨을 갖고 제2 및 제4게이트전압(Gq2, Gq4)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 로우레벨을 가져서, 제1 및 제3스위치(Q1, Q3)가 턴-온 되고 제2 및 제4스위치(Q2, Q4)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.

[0071] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서는, 제2구간(TP2) 동안, 제1 및 제3스위치(Q1, Q3)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 미소하게 감소하거나 일정하게 유지되어, 상대적으로 큰 순환전류(circulating current)가 생성되고, 제1 및 제3스위치(Q1, Q3)의 전도손실(conduction loss)이 증가한다.

[0072] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제2구간(TP2) 동안, 제1 및 제3스위치(Q1, Q3)가 턴-온 되지만, 제1 및 제2정류스위치(S1, S2)가 턴-오프 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 감소하여, 순환전류가 생성되지 않거나 순환전류 생성이 최소화 되어, 제1 및 제3스위치(Q1, Q3)의 전도손실이 최소화 된다.

[0073] 제3구간(TP3) 동안, 제1 및 제3게이트전압(Gq1, Gq3)과 제2정류게이트전압(Gs2)이 하이레벨을 갖고 제2 및 제4게이트전압(Gq2, Gq4)과 제1정류게이트전압(Gs1)이 로우레벨을 가져서, 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)가 턴-온 되고 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

[0074] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서는, 제3구간(TP3) 동안, 제1 및 제3스위치(Q1, Q3)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)가 미소하게 감소하거나 일정하게 유지된다.

[0075] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제3구간(TP3) 동안, 제1 및 제3스위치(Q1, Q3)가 턴-온 되지만, 제2정류스위치(S2)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)가 급격히 증가하여, 순환전류가 리빌드업(rebuild-up)되어, 제2스위치(Q2)의 영전압스위칭(zero voltage switching: ZVS) 동작이 향상된다.

[0076] 제4구간(TP4) 동안, 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 하이레벨을 갖고 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 로우레벨을 가져서, 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-온 되고 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

[0077] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터와 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제4구간(TP4) 동안, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 점점 증가하여 누설전류(Ik)가 축적된다.

[0078] 제5구간(TP5) 동안, 제2 및 제4게이트전압(Gq2, Gq4)이 하이레벨을 갖고 제1 및 제3게이트전압(Gq1, Gq3)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 로우레벨을 가져서, 제2 및 제4스위치(Q2, Q4)가 턴-온 되고 제1 및 제3스위치(Q1, Q3)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.

[0079] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서는, 제5구간(TP5) 동안, 제2 및 제4스위치(Q2, Q4)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 미소하게 감소하거나 일정하게 유지되어, 상대적으로 큰 순환전류가 생성되고, 제2 및 제4스위치(Q2, Q4)의 전도손실이 증가한다.

[0080] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제5구간(TP5) 동안, 제2 및 제4스위치(Q2, Q4)가 턴-온 되지만, 제1 및 제2정류스위치(S1, S2)가 턴-오프 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 감소하여, 순환전류가 생성되지 않거나 순환전류 생성이 최소화 되어, 제2 및 제4스위치(Q2, Q4)의 전도손실이 최소화 된다.

[0081] 제6구간(TP6) 동안, 제2 및 제4게이트전압(Gq2, Gq4)과 제1정류게이트전압(Gs1)이 하이레벨을 갖고 제1 및 제3게이트전압(Gq1, Gq3)과 제2정류게이트전압(Gs2)이 로우레벨을 가져서, 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)가 턴-온 되고 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)가 턴-오프 된다.

[0082] 이에 따라, 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서는, 제6구간(TP6) 동안, 제2 및 제4스위치(Q2, Q4)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 미소하게 감소하거나 일정하게 유지된다.

[0083] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제6구간(TP6) 동안, 제2 및 제4스위치(Q2, Q4)가 턴-온 되지만, 제1정류스위치(S1)가 턴-온 되어, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 증가하여, 순환전류가 리빌드업되어, 제1스위치(Q1)의 영전압스위칭 동작이 향상된다.

[0084] 즉, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온 되는 제1구간(TP1)과 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-온 되는 제4구간(TP4) 동안, 파워링(powering)동작을 수행하여 출력전압(Vo)을 전달한다.

[0085] 그리고, 제1 및 제3스위치(Q1, Q3)가 턴-온 되고 제1 및 제2정류스위치(S1, S2)가 턴-오프 되는 제2구간(TP2)과 제2 및 제4스위치(Q2, Q4)가 턴-온 되고 제1 및 제2정류스위치(S1, S2)가 턴-오프 되는 제5구간(TP5) 동안, 누설전류(Ik)의 절대값이 급격히 감소되어 순환전류 생성이 최소화 되고 제1 및 제3스위치(Q1, Q3)와 제2 및 제4스위치(Q2, Q4)의 전도손실이 감소된다.

[0086] 또한, 제1 및 제3스위치(Q1, Q3)가 턴-온 되고 제2정류스위치(S2)가 턴-온 되는 제3구간(TP3)과 제2 및 제4스위치(Q2, Q4)가 턴-온 되고 제1정류스위치(S1)가 턴-온 되는 제6구간(TP6) 동안, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 증가하여 순환전류가 리빌드업 되고 제2 및 제1스위치(Q2, Q1)의 영전압스위칭 동작이 향상된다.

[0087] 이러한 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2스위치(Q1, Q2)가 서로 상보적으로 동작하고, 와 제3 및 제4스위치(Q3, Q4)가 서로 상보적으로 동작하고, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 중첩되도록 동작하고, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 중첩되도록 동작하여 입력전압(Vi)으로부터 출력전압(Vo)을 생성하는데, 이를 도면을 참조하여 설명한다.

[0088] 도 5는 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면으로, 도 3 및 도 4를 함께 참조하여 설명한다.

[0089] 도 5에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서, 입력전압(Vi)은 약 400V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(Vo)은 약 12V이고, 누설인덕터(Lk)는 약 20㎛H이고, 제1 및 제2자화인덕터(Lm1, Lm2)는 각각 약 500㎛H이고, 출력커패시터(Co)는 약 100㎛F이고, 권선비는 약 10:1(n=10)이다.

[0090] 제1구간(TP1) 동안, 하이레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 각각 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온(turn-on) 되고, 로우레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 각각 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-오프(turn-off) 된다.

[0091] 이에 따라, 누설인덕터(Lk)에는 약 2.5A 내지 약 3.5A(이차평균(RMS) 약 2.0A)의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 -0.5A 내지 약 0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 55A 내지 약 60A의 제1정류전류(Is1)가 흐르고 약 0V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 40V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(Id1)가 흐르고 약 28V의 제1다이오드전압(Vd1)이 인가된다.

[0092] 제2구간(TP2) 동안, 하이레벨의 제1 및 제3게이트전압(Gq1, Gq3)이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-온 되고, 로우레벨의 제2 및 제4게이트전압(Gq2, Gq4)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 각각 제2 및 제4스위치(Q2, Q4)와 제1 및 제2정류스위치(S1, S2)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.

[0093] 이에 따라, 누설인덕터(Lk)에는 약 0.5A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 5V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 5V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 25A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가된다.

[0094] 제3구간(TP3) 동안, 하이레벨의 제1 및 제3게이트전압(Gq1, Gq3)과 제2정류게이트전압(Gs2)이 각각 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)가 턴-온 되고, 로우레벨의 제2 및 제4게이트전압(Gq2, Gq4)과 제1정류게이트전압(Gs1)이 각각 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

[0095] 이에 따라, 누설인덕터(Lk)에는 약 0.5A 내지 약 2.0A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 12V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A 내지 약 -35A의 제2정류전류(Is2)가 흐르고 약 0V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 25A 내지 약 45A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가된다.

[0096] 제4구간(TP4) 동안, 하이레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 각각 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 각각 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

[0097] 이에 따라, 누설인덕터(Lk)에는 약 -2.5A 내지 약 -3.5A(이차평균(RMS) 약 -2.0A)의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 0.5A 내지 약 -0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 40V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 55A 내지 약 60A의 제2정류전류(Is2)가 흐르고 약 0V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(Id1)가 흐르고 약 28V의 제1다이오드전압(Vd1)이 인가된다.

[0098] 제5구간(TP5) 동안, 하이레벨의 제2 및 제4게이트전압(Gq2, Gq4)이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(Gq1, Gq3)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 각각 제1 및 제3스위치(Q1, Q3)와 제1 및 제2정류스위치(S1, S2)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.

[0099] 이에 따라, 누설인덕터(Lk)에는 약 -0.5A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약

-0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 5V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 5V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 25A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가된다.

[0100] 제6구간(TP6) 동안, 하이레벨의 제2 및 제4게이트전압(Gq2, Gq4)과 제1정류게이트전압(Gs1)이 각각 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)와 제1정류스위치(S1)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(Gq1, Gq3)과 제2정류게이트전압(Gs2)이 각각 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)와 제2정류스위치(S2)가 턴-오프 된다.

[0101] 이에 따라, 누설인덕터(Lk)에는 약 -0.5A 내지 약 -2.0A의 누설전류(Ik)가 흐르고, 제1 및 제2자화인덕터(Lm1, Lm2)에는 약 -0.5A의 평균자화전류((Im1+Im2)/2)가 흐르고, 제1정류스위치(S1)에는 약 0A 내지 약 -35A의 제1정류전류(Is1)가 흐르고 약 0V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 12V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 25A 내지 약 45A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가된다.

[0102] 예를 들어, 제1 및 제2정류스위치(S1, S2) 각각의 전압스트레스는 약 38.3V이고, 제1다이오드(D1)의 전압스트레스는 약 26.4V 일 수 있다.

[0103] 이와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2스위치(Q1, Q2)가 서로 상보적으로 동작하고, 와 제3 및 제4스위치(Q3, Q4)가 서로 상보적으로 동작하고, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 중첩되도록 동작하고, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 중첩되도록 동작하여, 입력전압(Vi)으로부터 출력전압(Vo)을 생성한다.

[0104] 여기서, 제1 및 제4구간(TP1, TP4) 동안, 파워링(powering)동작을 수행하여 출력전압(Vo)을 전달한다.

[0105] 그리고, 제2 및 제5구간(TP2, TP5) 동안, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 감소되어 순환전류 생성이 최소화 되고 제1 및 제3스위치(Q1, Q3)와 제2 및 제4스위치(Q2, Q4)의 전도손실이 감소된다.

[0106] 또한, 제3 및 제6구간(TP3, TP6) 동안, 누설인덕터(Lk)의 누설전류(Ik)의 절대값이 급격히 증가하여 순환전류가 리빌드업 되고 제2 및 제1스위치(Q2, Q1)의 영전압스위칭 동작이 향상된다.

[0107] 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)의 전압스트레스를 도면을 참조하여 설명한다.

[0108] 도 6은 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 누설전류, 영전압스위칭 전류 및 전압스트레스를 도시한 도면으로, 도 3 내지 도 5를 함께 참조하여 설명한다.

[0109] 도 6에 도시한 바와 같이, 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기를 제1 및 제2다이오드(D1, D2)로 구성하는 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서, 입력전압(Vi)이 약 400V인 경우, 누설인덕터(Lk)의 누설전류(Ik)는 약 2.3A이고, 제1 내지 제4스위치(Q1 내지 Q4)의 영전압스위칭 전류(Iq1 내지 Iq4) 각각은 약 2.5A이고, 제1 및 제2다이오드(D1, D2)의 전압스트레스(Vd1, Vd2) 각각은 약 38.3V이다.

[0110] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서, 입력전압(Vi)이 약 400V인 경우, 누설인덕터(Lk)의 누설전류(Ik)는 약 2.0A이고, 제1 내지 제4스위치(Q1 내지 Q4)의 영전압스위칭 전류(Iq1 내지 Iq4) 각각은 약 2.0A이고, 제1 및 제2정류스위치(S1, S2)의 전압스트레스(Vs1, Vs2) 각각은 약 38.3V이고, 제1다이오드(D1)의 전압스트레스(Vd1)는 약 26.4V이다.

[0111] 즉, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제3스위치(Q3)를 제2구간(TP2)에서 제1스위치(Q1)와 중첩하도록 동작하고, 제4스위치(Q4)를 제5구간(TP5)에서 제2스위치(Q2)와 중첩하도록 동작함으로써, 누설전류(Ik)의 절대값이 급격히 감소되어 순환전류 생성을 최소화 하고 제1 및 제3스위치(Q1, Q3)와 제2 및 제4스위치(Q2, Q4)의 전도손실을 감소시킬 수 있다.

[0112] 그리고, 제2정류스위치(S2)를 제3구간(TP3)에서 제1스위치(Q1)와 중첩하도록 동작하고, 제1정류스위치(S1)를 제6구간(TP6)에서 제2스위치(Q2)와 중첩하도록 동작함으로써, 누설전류(Ik)의 절대값이 급격히 증가하여 순환전류를 리빌드업 하고 제2 및 제1스위치(Q2, Q1)의 영전압스위칭 동작을 향상시킬 수 있다.

[0113] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게

수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0114] 110: 2 변압기 위상천이 풀브리지 컨버터

Vi: 입력전압 Q1 내지 Q4: 제1 내지 제4스위치

Lk: 누설인덕터 Lm1, Lm2: 제1 및 제2자화인덕터

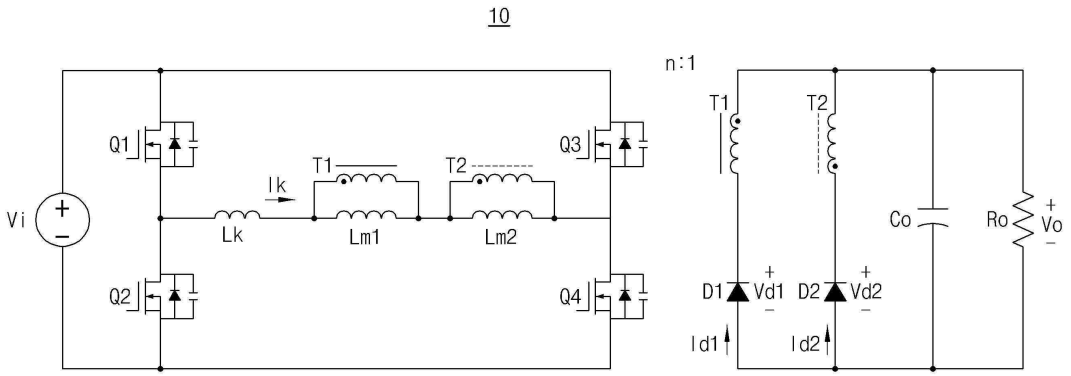
T1, T2: 제1 및 제2변압기 S1, S2: 제1 및 제2정류스위치

D1: 제1다이오드 Co: 출력커패시터

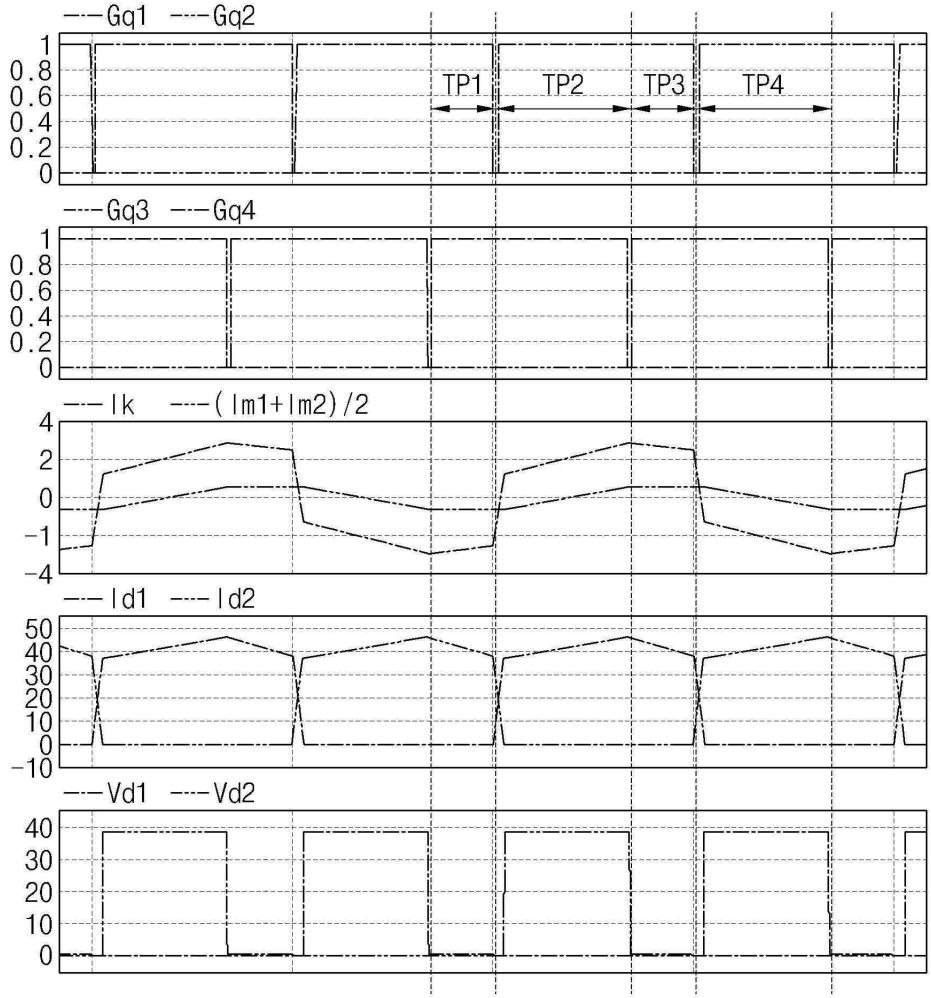
Ro: 출력저항 Vo: 출력전압

도면

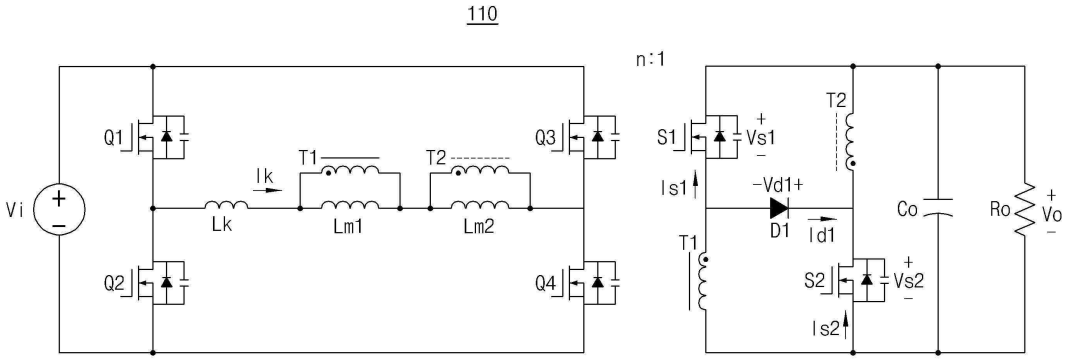
도면1



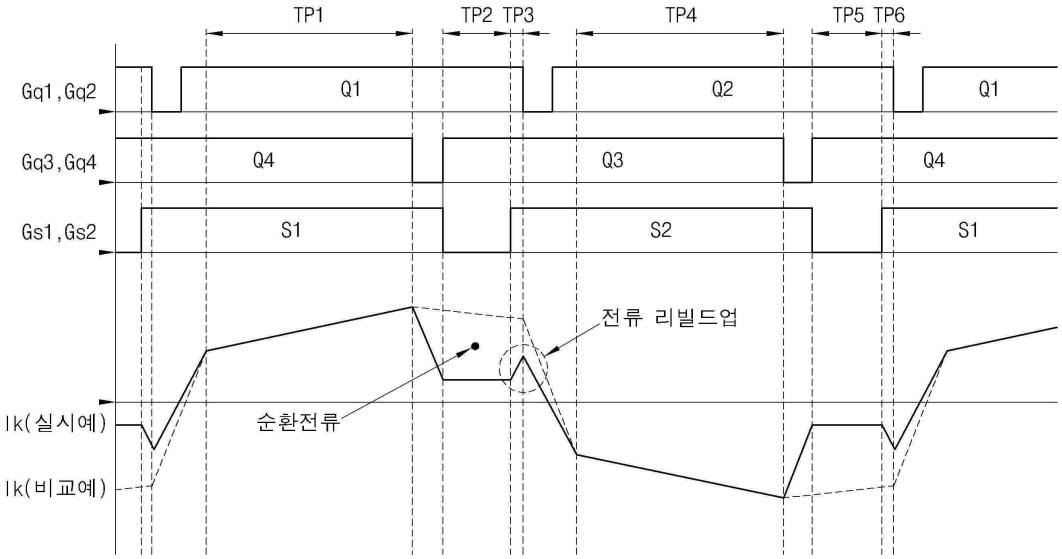
도면2


Gq1
Gq2
Gq3
Gq4
TP1
TP2
TP3
TP4
Ik
(Im1+Im2)/2
Id1
Id2
Vd1
Vd2

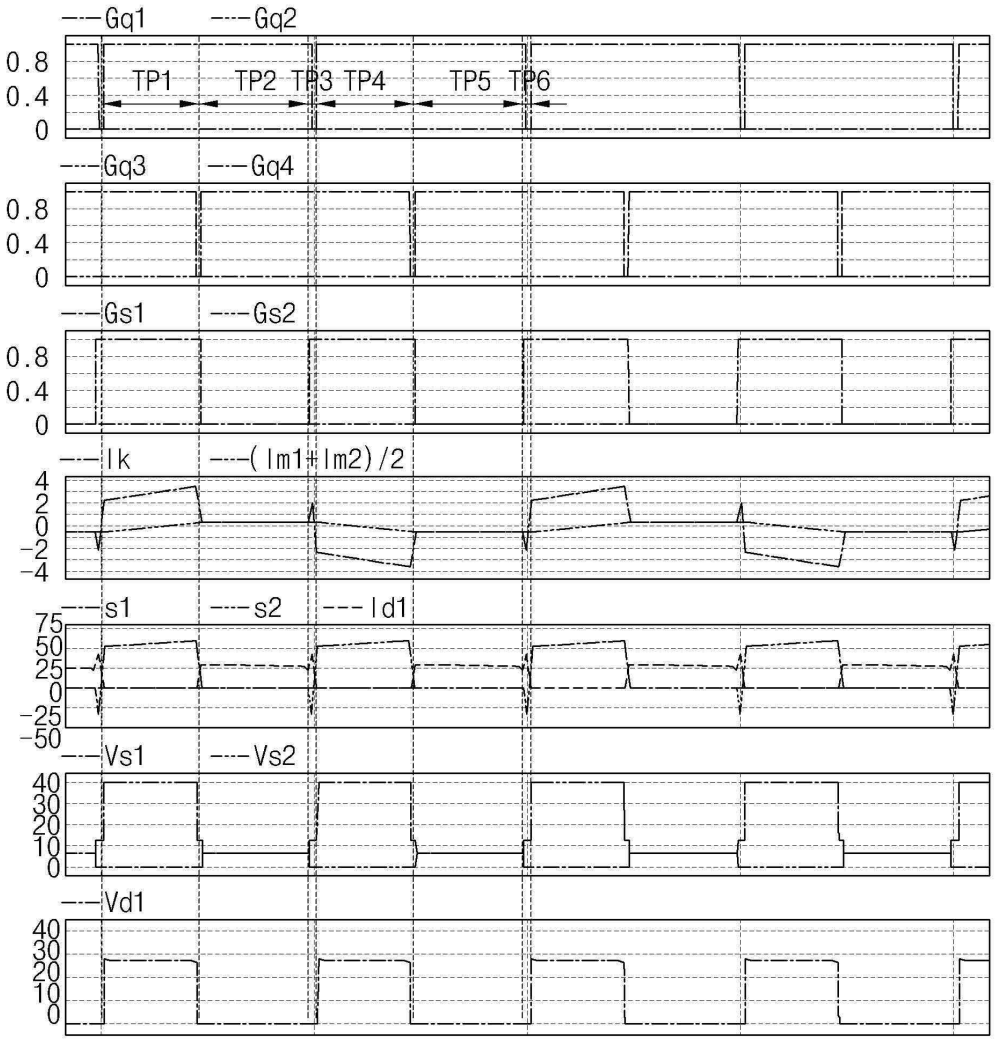
도면3


110
n:1
Vi
Q1
Q2
Q3
Q4
Ik
Lk
T1
Lm1
T2
Lm2
S1
Vs1
Is1
-Vd1+
D1
Id1
T1
T2
S2
Vs2
Is2
Co
Ro
Vo

도면4


TP1
TP2 TP3
TP4
TP5 TP6
Gq1,Gq2
Q1
Q2
Q1
Gq3,Gq4
Q4
Q3
Q4
Gs1,Gs2
S1
S2
S1
전류 리빌드업
순환전류
Ik(실시예)
Ik(비교예)

도면5


Gq1
Gq2
0.8
0.4
0
TP1
TP2 TP3 TP4
TP5 TP6
Gq3
Gq4
Gs1
Gs2
Ik
(Im1+Im2)/2
4
2
0
-2
-4
s1
s2
Id1
75
50
25
0
-25
-50
Vs1
Vs2
40
30
20
10
0
Vd1

도면6

	비교예	실시예
누설전류(k)	2.3A	2.0A
영전압스위칭 전류(Iq1-Iq4)	2.5A	2.0A
전압스트레스(Vd1,Vd2)(Vs1,Vs2)	38.3V	38.3V
전압스트레스(-)(Vd1)	-	26.4V