

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/20 (2006.01)

G09G 5/00 (2006.01)

H04N 5/202 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410059378.5

[45] 授权公告日 2008年6月25日

[11] 授权公告号 CN 100397443C

[22] 申请日 2004.6.18

[21] 申请号 200410059378.5

[73] 专利权人 点晶科技股份有限公司

地址 台湾新竹市

[72] 发明人 庄又春 邱瀚辉 谢政翰 秦旭沅

[56] 参考文献

US5929835A 1999.7.27

CN1356828A 2002.7.3

JP2001195031A 2001.7.19

CN1432988A 2003.7.30

US5196924A 1993.3.23

JP2003108110A 2003.4.11

审查员 刘士奎

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 陈肖梅 文琦

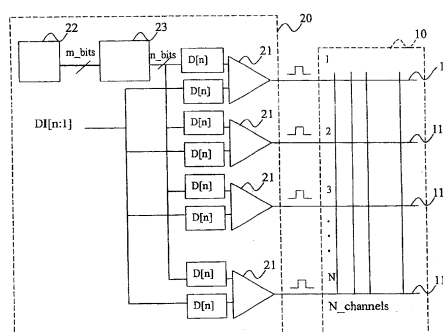
权利要求书 2 页 说明书 6 页 附图 4 页

[54] 发明名称

应用于显示器的多通道驱动器的伽玛调校方法及其装置

[57] 摘要

本发明涉及一种应用于显示器的多通道驱动器的伽玛(GAMMA)调校方法及其装置,先将一对应至以 m 位模拟的 GAMMA 曲线的 m 位输入信号,转换为 n 位输入信号后,再与另一 n 位输入信号一起输入至驱动元件,由驱动元件比较两信号后,输出一 PWM 驱动信号至特定的信息通道;由于该驱动元件两组输入信号皆为 n 位,故驱动器可选用低位数的 n 位数字驱动元件,以确实可减少大的布局面积,进而缩减制作成本。



1. 一种应用于显示器的多通道驱动器，其特征在于，包含有：

— m 位计数器，用以输出一 m 位计数信号；

— GAMMA 校正单元，连接至该 m 位计数器，将 m 位计数信号对映至 GAMMA 曲线的特定范围，以输出 m 位计数信号所映对的 n 位的信号；

数个 PWM 驱动元件，各 PWM 驱动元件包含有两个输入端及一输出端，其中一输入端通过一 n 位缓存器连接至 GAMMA 校正单元输出端，另一输入端亦通过一 n 位缓存器与 n 位输入信号连接，将两 n 位输入信号予以比较，以输出一个 PWM 驱动信号至显示器的对应信息通道；其中 $m > n$ 。

2. 如权利要求 1 所述应用于显示器的多通道驱动器，其中，该 PWM 驱动元件为一 n 位的数字比较器。

3. 如权利要求 1 或 2 所述应用于显示器的多通道驱动器，其中，该 GAMMA 校正单元为一除法器。

4. 如权利要求 1 或 2 所述应用于显示器的多通道驱动器，其中，该 GAMMA 校正单元为一上查表。

5. 一种应用于显示器的多通道驱动器的 GAMMA 调校方法，其特征在于，包含步骤：

判断输入信号座落的曲线范围，包含有一个 m 位输入信号对 n 位表示的电压范围的近似 GAMMA 曲线，该近似 GAMMA 曲线由数个不同斜率及长度的线段所组成，故可判断 m 位输入信号落于那一线段上，并将该线段对应的最小电压值以 n 位表示之而输出；

— 计算 m 位输入信号对应 n 位表示的电压值，将 m 位信号减去该线段对应 m 位输入信号的最小值 (X_{a-1})，再除以该线段的斜率，即可

求对应该线段的 n 位的电压数值；及

加入校正值，上一步骤计算得到 m 位信号所对应该线段的相对电压值，故需加入校正值才能得到该 m 位信号对应的实际电压值，即将第二步骤的结果加上第一步骤输出的电压值，予以调整后即为实际对应 n 位电压值。

6. 如权利要求 5 所述应用于显示器的多通道驱动器的 GAMMA 调校方法，其中，该 GAMMA 校正单元由一除法器构成，该除法器的表达式为：
$$G' = \frac{CNT - X_{a-1}}{\frac{X_a - X_{a-1}}{2^n / (a+1)}}$$
；其中：

G' ：为 m 位信号转换为 n 位信号；

CNT ： m 位信号；

X_a ：该线段的最大值；

X_{a-1} ：该线段的最小值；及

$a+1$ ：线段数量。

7. 如权利要求 5 所述应用于显示器的多通道驱动器的 GAMMA 调校方法，其中，可使用一上查表，该上查表储存内建有 n 位转 m 位的映对信息，以供依据 m 位输入信号查看上查表的数值，而转换出 n 位电压信号。

应用于显示器的多通道驱动器的伽玛调校方法及其装置

技术领域

本发明涉及一种应用于显示器的多通道驱动器的伽玛（GAMMA）调校方法及其装置，尤指一种能够有效缩减驱动器实际布局面积的伽玛（GAMMA）调校方法及其装置。

背景技术

目前数字显示器所采用的多通道的驱动电路，其中一种即为 GAMMA 调校方法或电路装置。因显示器具有不同通道数量，故而驱动电路会有布局面积大小的分。

请参阅图 5 所示，为一种现有的信息通道驱动器 60 电路，其包含有：

数个 m 位数字比较器 61，各数字比较器 61 具有两 m 位的输入端及一 PWM 输出端，其中两 m 位输入端分别连接有一 m 位的缓存器（ $D[m]$ ）；

一 m 位计数器 62，连接至各数字比较器 61 其中一输入端的缓存器（ $D[m]$ ）；

一上查表 63，内建有 n 位转 m 位的映对信息，而其输出端分别连接至各 m 位数字比较器 62 的另一输入端的缓存器（ $D[m]$ ）；当驱动器 60 的 n 位输入信号输入后，先经由上查表 63 将 n 位输入信号转换对应的 m 位信号后，再通过缓存器（ $D[m]$ ）输出至各 m 位数字比较器 62 输入端。

上述驱动器 60 使用数字比较器 61 主要功能，用以比较计数器输出信号及驱动器的输入信号，而能够输出一驱动信号至对应的显示器 50 信息通道 51。由于计数信号的 m 位数大于输入信号的 n 位数，故该

数字比较器 61 需选用高位数的 m 位数字比较器，才能进行信号比较。如此一来，该 n 位输入信号则需先通过上查表 63 进行转换为 m 位输入信号，才能输入至数字比较器 61 与 m 位数输入信号相比较，顺利输出一驱动信号。

由于驱动器 60 所使用数字比较器 61 的数量乃对应显示器的信息通道数量，加上各数字比较器的两输入端分别连接有一缓存器 ($D[m]$)，作为保持输入信号之用。由此可知，若此一驱动器 60 应用在显示器的多信息通道驱动器，其使所使用的数字比较器 61 及缓存器 ($D[m]$) 数量将呈倍数增加。又，目前显示器产品对于高分辨率及像素要求更高，所以，就整个显示器的控制电路所使用的驱动器元件数量自然会随之增加。如此，即会造成驱动器电路布局的复杂化及成本的提升。为避免驱动电路成为未来显示器发展的障碍，具有小电路布局及低成本的驱动电路设计，在未来显示器发上有着相当的必要性及重要性。

发明内容

本发明的主要目的在于克服现有技术的不足与缺陷，提供一种应用在具有多通道驱动器显示器的伽玛 (GAMMA) 调校方法，主要通过 GAMMA 信号的调校，令较多位数的 m 位输入信号可转换为低位数的 n 位信号 ($m > n$)，令该驱动器应用在多数信息通道的显示器时，能使用少位阶的数字驱动元件，进而降低整体显示器驱动器的布局面积。

欲达上述目的所使用的主要技术手段是令该 GAMMA 调校方法应用于一显示器的多信息通道驱动器上，且该驱动器主要包含有一模拟 GAMMA 曲线的 GAMMA 校正单元及数个 PWM 驱动元件。该 GAMMA 校正单元用以将计数器所输出的高位 m 位计数信号，转换为低位 n 位计数信号后，输入至 n 位 PWM 驱动元件的一输入端。由于该 n 位驱动元件的另一输入端供 n 位输入信号输入，故该 PWM 驱动元件比较输入信号及计数信号后，会输出一 PWM 驱动信号至特定的信息通道。

由上述可知，该 PWM 驱动元件的两组输入信号皆为 n 位，因此，驱动器可选用低位数的 n 位 PWM 驱动元件，相较使用较多位（m 位）驱动元件的现有驱动器来说，确实可减少非常多的布局面积，特别是具有较多信息通道的显示器。

本发明次一目的是可应用于平面、圆形等数字化显示器，由于本发明的驱动器使用低位的驱动元件，故可应用于任何具有多信息通道的显示器，除不会占用较大布局面积外，亦可相对地缩减成本。

附图说明

图 1 为应用本发明的驱动器配合一具多信息通道的显示器的电路方块图；

图 2 为本发明 GAMMA 校正单元的流程图；

图 3 为本发明 m 位信号对应一特定电压范围的 GAMMA 曲线图；

图 4 为图 3 的部份曲线图；

图 5 为现有驱动器配合一具多信息通道的显示器的电路方块图。

图中符号说明

10	显示器	11	信息通道
20	驱动器	21	驱动元件
22	m 位计数器	23	GAMMA 校正单元
50	显示器	51	信息通道
60	驱动器	61	驱动元件
62	m 位计数器	63	上查表

具体实施方式

本发明为一种显示器的伽玛（GAMMA）调校方法及装置，能应用于任何具有多信息通道显示器的驱动器，并可减少各信息通道的驱动元件的面积（使用少位的驱动元），避免占用过大的电路布局面积，进而缩减制作的成本。

首先请参阅图 1 所示，为本发明应用于一具有多信息通道的显示器的电路示意图，该电路示意图由一显示器 10 及一通道驱动器 20 部份电路所组成，而该显示器 10 的信息通道 11 分别对应通道驱动器 20 的输出端；其中该通道驱动器 20 至少包含有：

— m 位计数器 22，用以计数出 m 位输出信号 ($m_Bits DI$)；

— GAMMA 校正单元 23，设于该 m 位计数器的输出端上，用以将 m 位输出信号 ($m_Bits DI$) 映对至 GAMMA 曲线的特定范围后，输出该该等定范围所映对 n 位信号 ($n_Bits DI$)，再将 n 位信号 ($n_Bits DI$) 予以输出；

数个 PWM 驱动元件 21，各 PWM 驱动元件 21 包含有两个输入端及一输出端，其中一输入端通过一缓存器 ($D[n]$) 连接至 GAMMA 校正单元 23 的输出端，而另一输入端同样通过一缓存器 ($D[n]$) 供驱动器 20 的 n 位输入信号 ($DI[n:1]$) 输入，再将两 n 位输入信号相比较后，输出一个 PWM 驱动信号至显示器 10 的对应的信息通道 11；其中该驱动元件 21 为一 n 位的数字比较器。

上述 m 位计数器 22 输出的计数信号位数高于 n 位输入信号的位数 ($m > n$)。上述 GAMMA 校正单元 23 提供有一 m 位转换 n 位的 GAMMA 模拟曲线，当 m 位计数器 22 输出一 m 位计数信号，会先经由 GAMMA 校正单元 23 转换出一 n 位计数信号，再与 n 位输入信号 ($DI[n:1]$) 一起输入至驱动元件 21，由驱动元件 21 比较后输出一 PWM 驱动信号至对应其连接的信息通道 11。

请参阅图 2、图 3 及图 4 所示，为前述 GAMMA 校正单元 23 的调校方法流程，其包含有：

判断输入信号座落的曲线范围 231，包含有一个 m 位输入信号对 n 位表示的电压范围 ($V_{min} \sim V_{max}$) 的近似 GAMMA 曲线 ($C1'$)，该近似 GAMMA 曲线 ($C1'$) 以数个不同斜率及长度的线段 ($L1$ 、 $L2$ 、 $L3$) 加以描述，故可判断 m 位输入信号落于那一线段 ($L1$ 、 $L2$ 、 $L3$) 上，

并选择该线段对应的最小电压值（n 位表示的偏移值）输出；

一计算 m 位输入信号所对应 n 位电压值（G'）²³²，将 m 位信号减去该线段对应 m 位输入信号的最小值（ X_{a-1} ），再除以该线段的斜率 $\frac{X_a - X_{a-1}}{2^n / (a+1)}$ ，即可求对应该线段的 n 位的电压数值；

加入校正值²³³，上一步骤计算得到 m 位信号所对应该段线的相对电压值（G'），故需加入偏移值予以校正，才能得到该 m 位信号对应的实际电压值，即，将第二步骤的结果加上第一步骤输出的偏移值，予以调整后即为实际对应 n 位电压值。

由前述可知，该 GAMMA 校正单元²³储存有一近似 GAMMA 曲线（C1'），该近似 GAMMA 曲线（C1'）的组成线段数目，端视使用者模拟 GAMMA 曲线（C1）的细致程度，又，近似 GAMMA 曲线（C1'）对应的电压范围以 n 位数值表示之，故当 m 位计数器输入一 m 位信号，即可计算得到对应的 n 位信号。

请参阅图 4 所示，为实施前述方法的实际电路方块图，令该 GAMMA 校正单元由一除法器构成，该除法器的表达式为：

$$G' = \frac{CNT - X_{a-1}}{\frac{X_a - X_{a-1}}{2^n / (a+1)}}; \text{ 其中:}$$

G'：为 m 位计数信号转换为 n 位信号；

CNT：m 位信号；

X_a ：该线段的最大值；

X_{a-1} ：该线段的最小值；及

a+1：线段数量。

又，可以一上查表（Look Up Table）储存上述表达式已出来的数值，若有 m 位计数信号输入则直接查表转换出 n 位电压信号。

由于本发明通过 GAMMA 校正单元将高位输入信号转换为对应的

低位信号，并与驱动器输入的低位输入信号一起输入至驱动元件，由于两输入端皆为低位信号，故该驱动元件较现有驱动器能够使用低位的数字比较器及缓存器，由于各信息通道对应连接一数字比较器，故就该驱动器的整体电路元件来说，因为使用低位数字比较器，故可缩减电路布局的面积，进而减少驱动器的成本。

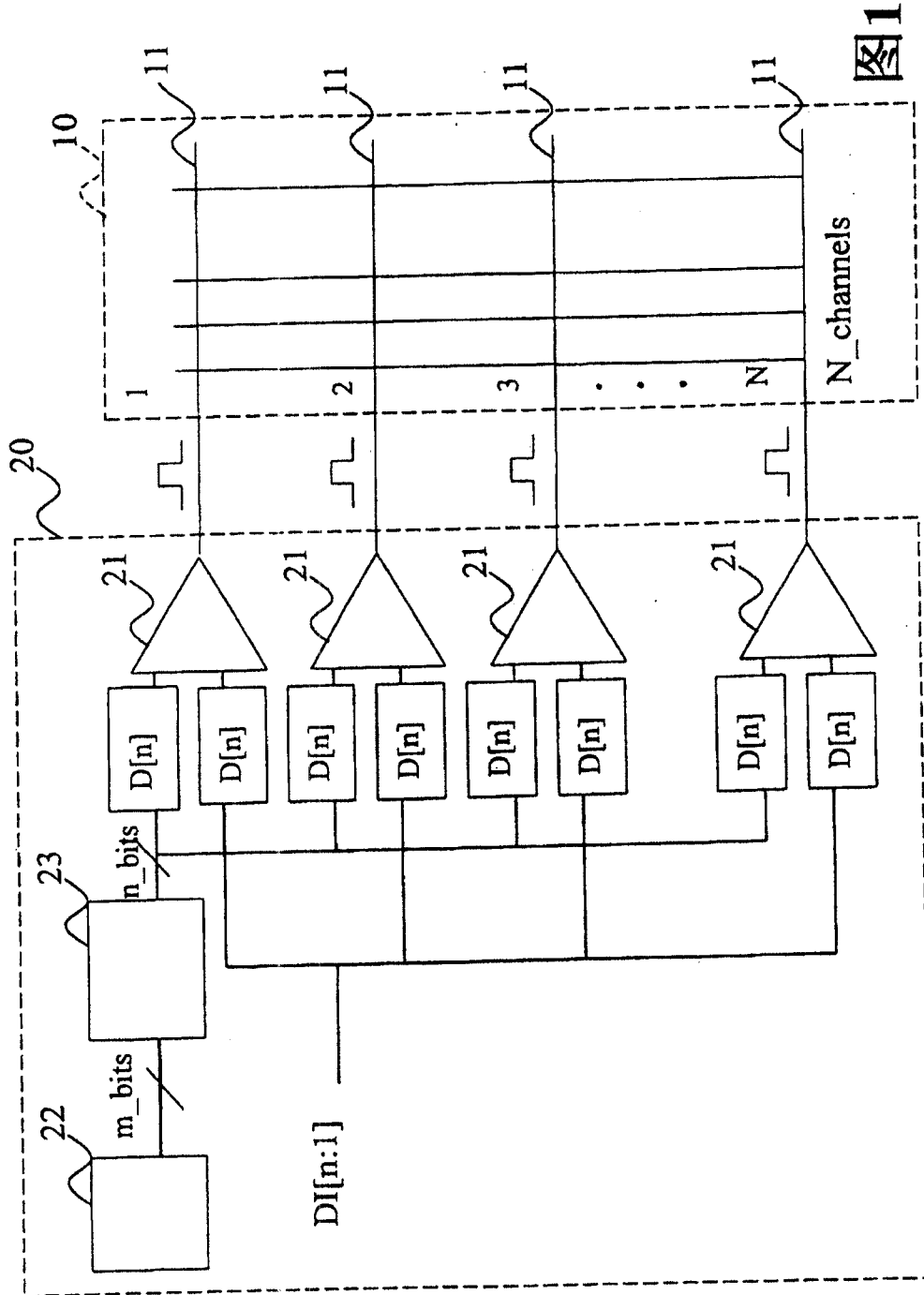


图 1

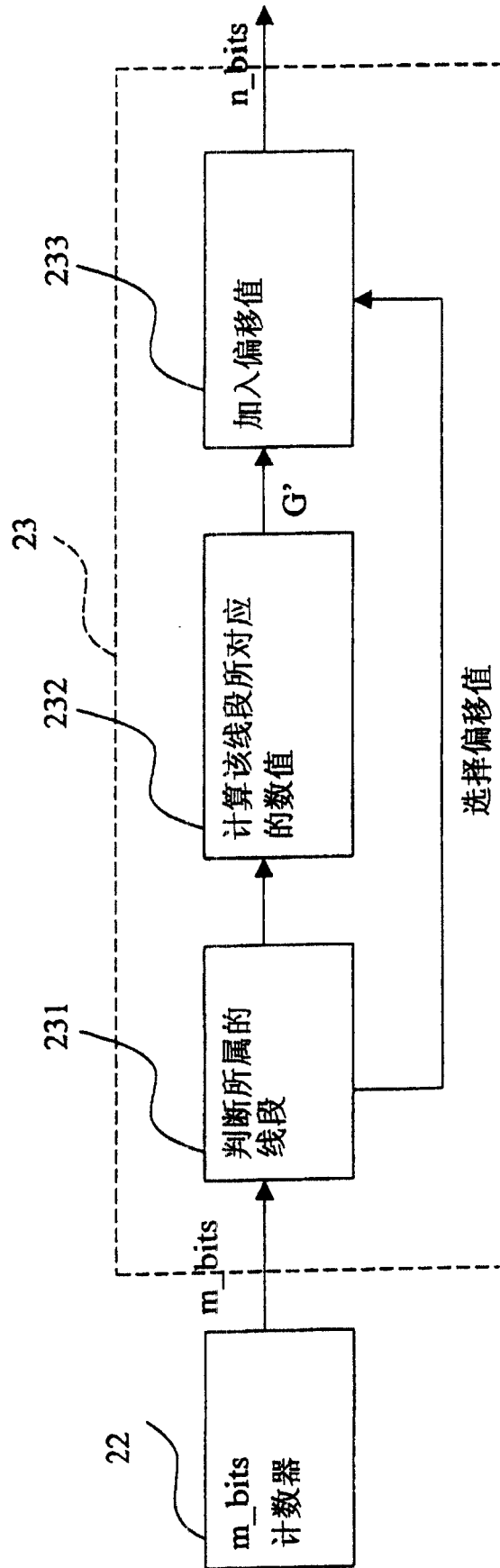


图2

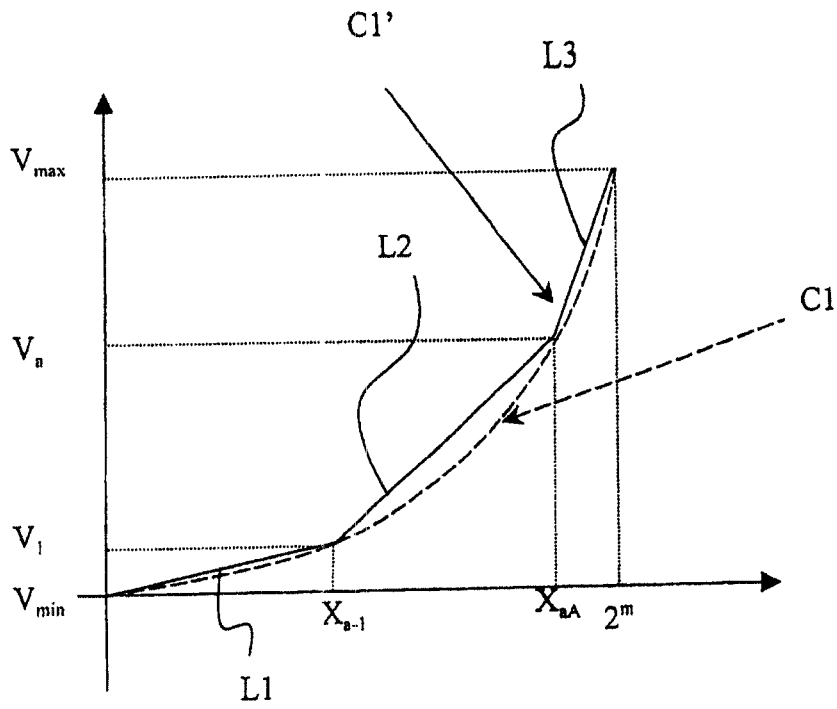


图3

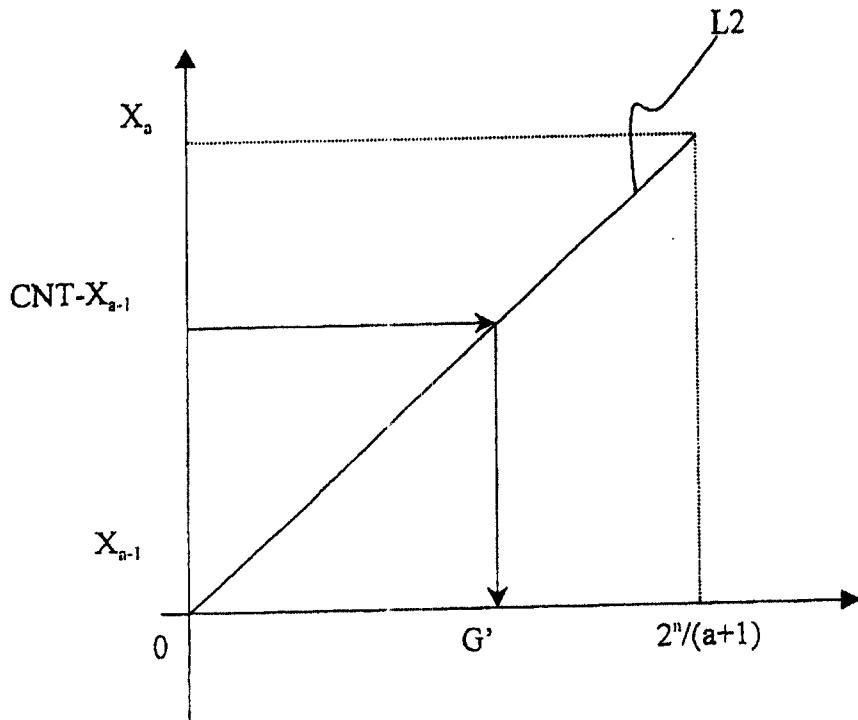


图4

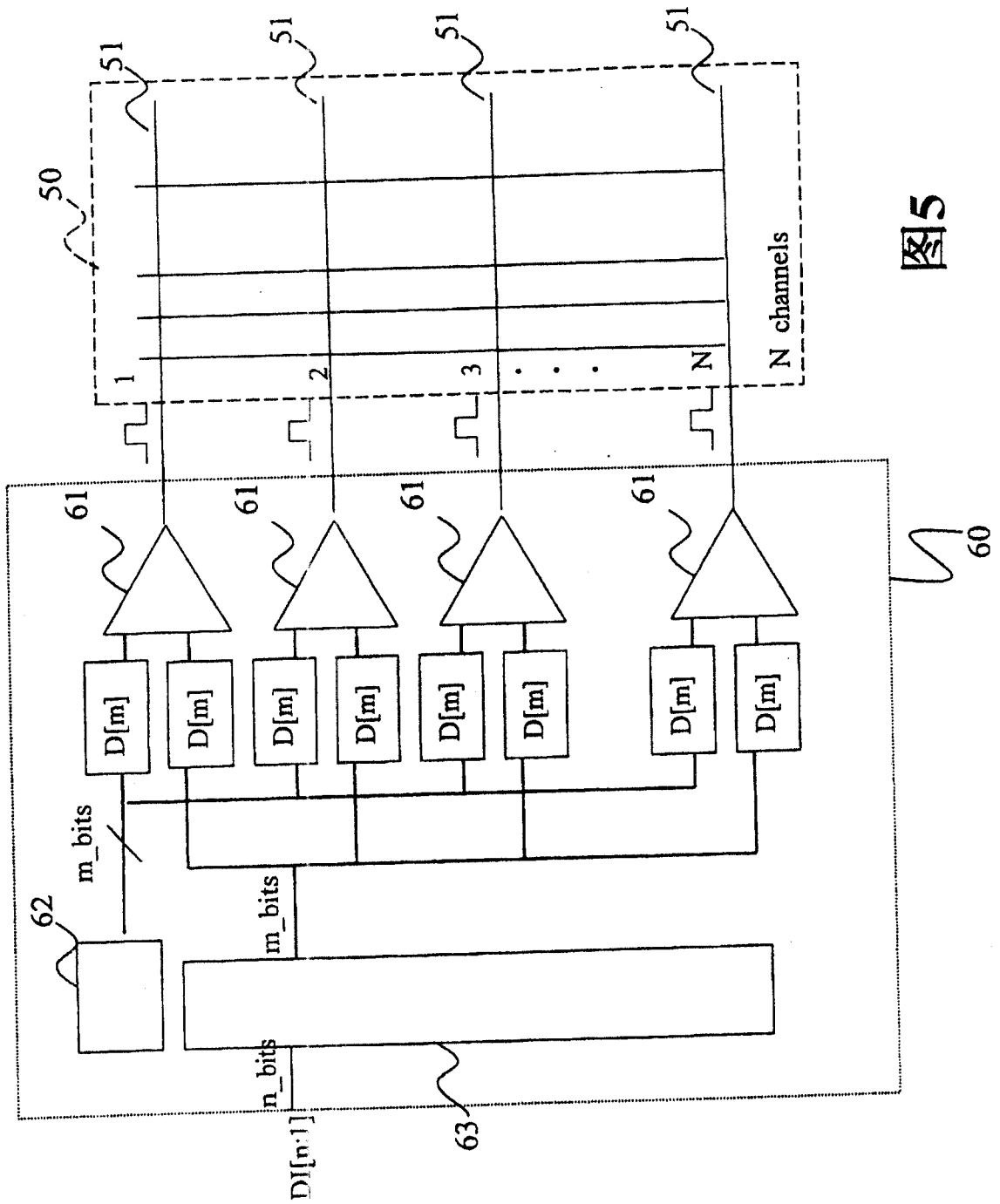


图5