

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04N 5/225

H01L 27/146



[12] 发明专利说明书

专利号 ZL 01102883.1

[45] 授权公告日 2005 年 7 月 20 日

[11] 授权公告号 CN 1212003C

[22] 申请日 2001.2.21 [21] 申请号 01102883.1

[30] 优先权

[32] 2000. 2. 22 [33] CH [31] 0340/2000

[71] 专利权人 阿苏拉布股份有限公司

地址 瑞士比安

[72] 发明人 S·劳克斯特尔曼 S·谭纳

J·格鲁普

审查员 刘圆圆

[74] 专利代理机构 中国专利代理(香港)有限公司

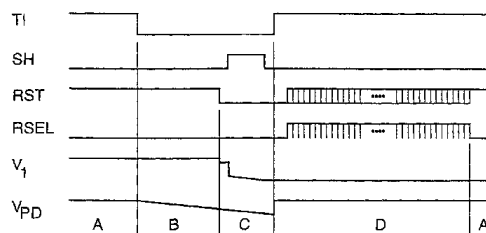
代理人 陈 霁 梁 永

权利要求书 3 页 说明书 7 页 附图 2 页

[54] 发明名称 用于操作 CMOS 图像传感器的方法

[57] 摘要

本发明涉及一种用于操作 CMOS 图像传感器的方法，所述图像传感器包括被设置在多个行和列中的像素阵列(50)，所述每个像素(50)包括和其照度成比例地积聚电荷载体的光传感器元件(PD)和能够在确定的时刻和所述光传感器元件(PD)相连以便产生代表由所述光传感器(PD)积聚的所述电荷载体的采样信号的存储装置(C1, 55)，所述存储装置(C1, 55)旨在保证为了读出所述采样信号而进行存储。



ISSN 1008-4274

1. 一种用于操作 CMOS 图像传感器的方法，所述图像传感器包括被设置在多个行和列中的像素阵列（50），所述每个像素（50）包括和其照度成比例地积聚电荷载体的光传感器元件（PD）、耦合装置（A1，M2）和能够在确定的时刻通过所述耦合装置（A1，M2）耦合到所述光传感器元件（PD）以便产生代表由所述光传感器（PD）积聚的所述电荷载体的采样信号的存储装置（C1，55），所述存储装置（C1，55）旨在保证为了读出所述采样信号而进行存储，

10 其特征在于所述方法包括：

第一阶段（A）或初始化阶段，在此阶段期间所述光传感器元件（PD）和所述存储装置（C1，55）以确定的初始化电压被初始化；

第二阶段（B）或曝光阶段，在此阶段期间所述光传感器元件（PD）被从所述初始化电压释放，并产生和其照度成比例的电荷载体，所述光传感器元件（PD）和所述存储装置（C1，55）通过所述耦合装置（A1，M2）彼此解除连接；

15 第三阶段（C）或采样阶段，在此阶段期间，通过所述耦合装置（A1，M2）将所述光传感器元件（PD）耦合到所述存储装置（C1，55）来产生所述采样信号并且将所述采样信号存储在所述存储装置（C1，55）中；

20 第四阶段（D）或读出阶段，在此阶段期间，读出存储在所述存储装置（C1，55）中的所述采样信号，所述光传感器元件（PD）和所述存储装置（C1，55）通过所述耦合装置（A1，M2）彼此解除连接；

25 并且，其中在第四阶段（D）期间，所述光传感器元件（PD）被保持在这样一个电压下，使得由所述光传感器元件（PD）产生的任何电荷载体被耗尽，因而不会干扰被存储在所述存储装置（C1）上的所述采样信号。

2. 如权利要求 1 所述的方法，其特征在于：

30 在所述第一阶段（A）期间，所述光传感器元件（PD）和所述存储装置（C1，55）通过所述耦合装置彼此解除连接；

在所述第三阶段（C）期间所述存储装置在第一级被从所述初始化电压释放，然后在第二级被短暂地耦合到所述光传感器元件（PD），

因而使得能够产生所述采样信号，并被存储在所述存储装置（C1，55）中，以及

5 在所述第四阶段（D）期间，所述光传感器元件（PD）在第一级以所述确定的初始化电压被再次初始化，然后在第二级，读出被存储在所述存储装置（C1，55）上的采样信号。

3. 如权利要求 2 所述的方法，其中每个像素（50）包括形成所述光传感器元件的反向极化的光二极管（PD）和至少第一、第二和第三 MOS 晶体管（M1，M2，M3），所述光二极管（PD）在一方面和第一电源电压相连，在另一方面，和所述第一、第二晶体管（M1，M2）的源极相连，所述第一和第三晶体管（M1，M3）的漏极和第二电源电压相连，所述第二晶体管（M2）的漏极以及所述第三晶体管（M3）的源极彼此相连并形成所述存储装置（C1）的存储节点（55），

其特征在于：

15 在第一阶段（A）期间，被分别施加于每个像素的所述第一和第三晶体管（M1，M3）的栅极的第一初始化信号（T1）和第二初始化信号（RST）分别被变为这样的电平，使得所述光二极管（PD）和所述存储节点（55）以确定的初始化电压被初始化，被提供给每个像素的所述第二晶体管（M2）的栅极的控制信号（SH）变为这样的电平，使得所述光二极管（PD）和所述存储节点（55）解除连接；

20 在所述第二阶段（B）期间，所述第一初始化信号（T1）被变为这样的电平，使得所述光二极管（PD）被从所述初始化电压释放，并和其照度成比例地积聚电荷载体；

25 在所述第三阶段（C）期间，所述第二初始化信号（RST）在第一级被变为这样的电平，使得所述存储节点（55）被从所述初始化电压释放，并且在第二级所述控制信号（SH）被短暂地变为这样的电平，使得所述光二极管和所述存储节点相连，因而使得能够产生采样信号，并且被存储在所述存储节点（55）上，以及

30 在所述第四阶段（D）期间，所述第一初始化信号（T1）首先被变为这样的电平，使得所述光二极管（PD）以所述确定的初始化电压再次被初始化，并且被存储在所述存储节点（55）上的所述采样信号被读出。

4. 如权利要求 3 所述的方法，其中每个像素（50）还包括第四和

第五 MOS 晶体管 (M4, M5), 所述第四晶体管 (M4) 的栅极、漏极和源极分别和所述存储节点 (55)、所述第二电源电压以及所述第五晶体管 (M5) 的漏极相连, 因而当行选择信号 (RSEL) 被施加于所述第五晶体管 (M5) 的栅极时, 所述第五晶体管 (M5) 的源极提供代表在
5 所述存储节点 (55) 上存在的采样信号的信号,

其特征在于, 在所述第四阶段 (D) 期间, 每行像素被连续地寻址, 从而使得在一行中的所有像素的存储节点 (55) 上存在的采样信号能够被读出。

5. 如权利要求 4 所述的方法, 其特征在于, 在所述第四阶段期间
10 读出每行像素之后, 被施加于所述像素行中的每个第三晶体管 (M3) 的所述第二初始化信号 (RST) 被变为这样一个电平, 使得在所述像素行中的每个存储节点 (55) 再次以所述确定的初始化电压被初始化, 从而使得在像素行中的每个存储节点 (55) 上存在的信号被用于产生
15 代表在初始化前后在每个存储节点 (55) 上存在的信号之间的差的信号。

6. 如权利要求 3 到 5 任何一个所述的方法, 其特征在于, 光二极管 (PD) 在 n 型阱中被形成, 并且所述晶体管 (M1 - M3; M1 - M5) 是 n-MOS 晶体管。

7. 如权利要求 1 到 5 任何一个所述的方法, 其特征在于, 所述存
20 储装置 (C1) 由用金属层保护免受光照射的电容器构成。

用于操作 CMOS 图像传感器的方法

技术领域

- 5 本发明一般涉及用于操作集成图像传感器的方法。更具体地说，本发明涉及用于操作使用 CMOS 技术的集成的图像传感器的方法。这种 CMOS 图像传感器旨在用于制造集成的图片和视频装置。

背景技术

- 当前的集成技术使得能够制造集成形式的操作的图像捕捉装置。
10 这种集成的图像捕捉装置包括在同一芯片上的光传感器部件，其一般由被组织成阵列形式的光传感器元件组成的组件构成，还包括旨在用于捕捉图像并读取由光传感器部件拾取的数据的处理部件。

- 一般地说，集成的图像捕捉装置依赖于电荷传递技术。按照这些技术，由光产生的电荷被收集并以确定的方式被传递。最通常使用的
15 电荷传递技术使用 CCD（电荷耦合器件）或 CID（电荷注入器件）部件。虽然使用这些部件的这些这种具有许多工业应用，但是他们仍然具有严重的缺点。尤其是，这些部件依赖于非标准的制造技术，特别是依赖于和标准的 CMOS 制造工艺不兼容的标准。因而就成本和容易制造而言，这种部件构成了制造完全集成的图像传感器的障碍。

- 20 作为上述技术的补充，提出了关于使用 p-n 半导体结作为光传感器元件的概念，这些结一般被称为光二极管。这种元件的主要优点在于，其具有和标准的 CMOS 制造工艺的完好的兼容性。因而依赖于光二极管作为光传感器元件的技术方案由现有技术公知了，具体地说，可以参见文件“A Random Access Photodiode Array for Intelligent
25 Image Capture（智能图像捕获的随机存取光电二极管阵列）”，Orl Yadid-Pecht, Ran Ginosar and Yosi Diamand, IEEE Transactions on Electron Devices, Vol. 38, no. 8, August 1991, pp 1772-1780, 该文件列于此处作为参考。

- 30 这一文件披露了一种使用 CMOS 技术的呈单片芯片的形式的集成的图像传感器。所述传感器的结构如图 1 所示，其类似于 RAM 存储器的结构。这种传感器在总体上由标号 1 表示，其包括呈 M 行和 N 列排列的像素阵列 10。所述阵列 10 占据了传感器表面的大部分面积。阵

列 10 的特定像素的读取通过寻址相应的行和列来实现。为此，所述传感器还包括和阵列 10 相连的行寻址电路 20，以及和阵列 10 的列相连的输出总线 30，二者都被控制电路 40 控制。

阵列 10 的每个像素具有如图 2A 所示的结构。所述像素在图 2A 5 中在总体上由标号 50 表示，其包括光传感器元件 PD，第一级 A1，存储装置 C1，和第二级 A2。光传感器元件 PD 由反向极化的光二极管构成，其在一个积分周期内收集由光产生的电子。第一级 A1 是采样与保持电路，用于在确定的时刻采样在光二极管 PD 的端子上存在的电压值。所述采样值被存储在存储装置 C1 中，其一般由电容器构成。10 注意存储在存储电容 C1 中的电压值将取决于第一级 A1 的传递函数，尤其是取决于光二极管 PD 的电容值和存储装置 C1 的电容之间的比。第二级 A2 用于读取在存储装置 C1 中存储的采样电压。因而，在图 2A 中示意地表示的这种结构使得检测处理和读取处理能够分离。

在上述的现有技术文件中设想并提供了许多实施例。图 2B 具体15 表示其中的一个实施例，其中像素 50 包括 (n 型) 反向极化光二极管 PD 和 5 个 n-MOS 型晶体管 M1 到 M5。每个像素 50 包括由电容器 (电容器 C1) 构成的并例如由保护金属层保护免受光照的存储节点 55。

晶体管 M1 用于在每个积分周期之前以确定的电压使光二极管 PD 初始化。晶体管 M2 用于采样由光二极管 PD 积累的电荷，并在存储节点 20 55 存储通过采样形成的信号。所述晶体管 M2 还用于使光二极管 PD 和存储节点 55 隔离或去耦合。晶体管 M3 用于以确定的电压使存储节点 55 初始化。晶体管 M4 是一个源极跟随器晶体管，晶体管 M5 是行选择晶体管，并在读处理期间用于把晶体管 M4 的电压传递给一系列中的所有像素共用的输出总线。施加于这种结构中的信号包括高的电源电压 V_{DD} 和形成地的低的电源电压 V_{SS} ，第一初始化信号 T1，采样信号 SH，第二初始化信号 RST，和行选择信号 RSEL。25

光二极管 PD 的第一端和地 V_{SS} 相连，另一端和晶体管 M1、M2 的源极相连，晶体管 M1、M2 的栅极分别由信号 T1 和 SH 控制。晶体管 M1、M3 和 M4 的漏极和高的电源电压 V_{DD} 相连。第二初始化信号 RST 30 被施加于晶体管 M3 的栅极上。晶体管 M3 的源极，晶体管 M2 的漏极，以及晶体管 M4 的栅极都和像素存储节点 55 相连。晶体管 M4 的源极通过选择晶体管 M5 和一系列中的所有像素的公共输出总线相连。行选

择信号 RSEL 被施加于晶体管 M5 的栅极。

按照性能，图 2B 所示的像素 50 的结构存在的一个问题在于，在存储节点 55 上存储的采样的电荷在读处理期间不能保持恒定。的确，如上述的文件中所述，存储节点 55 的电容被相当快地放电，这是因为在光二极管 PD 下面光产生的电荷具有足够长的寿命，从而在衬底上扩散，并使存储节点 55 的电容器放电，尽管存储节点被保护免受光照。据说在传感器的光敏区光的强度越高，这种电荷载体扩散问题越大。因而一直认为这种扩散问题极大地限制了使得能够读出在像素电容器上存储的采样电压的可利用时间。

10 这一问题限制了传感器的性能。具体地说，需要完全地使传感器曝光，即需要使传感器阵列的每个像素同时曝光，以便获得动态场景的快拍。实际上，上述的电荷载体扩散现象使得不能够读出存储的采样电压，因为这些电压在读像素阵列的第一行的时刻和读最后一行的时刻之间已经发生了大的改变。

15 发明内容

本发明的一个目的在于提供一种用于操作所述类型的 CMOS 图像传感器的方法，所述方法解决了这种传感器具有的电荷载体扩散的问题。

20 本发明的另一个目的在于提供一种用于操作所述类型的 CMOS 图像传感器的方法，所述方法使得所述传感器能够被用于曝光时间非常短因而曝光时间是一个决定因素的情况。

本发明的另一个目的在于提供一种用于操作所述类型的 CMOS 图像传感器的方法，所述方法使得不需要使用机械快门。

25 按照本发明，这些目的是利用一种用于操作 CMOS 图像传感器的方法实现的，所述图像传感器包括被设置在多个行和列中的像素阵列，所述每个像素包括和其照度成比例地积聚电荷载体的光传感器元件，耦合装置和能够在确定的时刻通过所述耦合装置耦合到所述光传感器元件以便产生代表由所述光传感器积聚的所述电荷载体的采样信号的存储装置，所述存储装置旨在保证为了读出所述采样信号而进行
30 存储，所述方法包括：(i) 第一阶段或初始化阶段，在此阶段期间所述光传感器元件和所述存储装置以确定的初始化电压被初始化；
(ii) 第二阶段或曝光阶段，在此阶段期间所述光传感器元件被从所

述初始化电压释放，并产生和其照度成比例的电荷载体，所述光传感器元件和所述存储装置通过所述耦合装置彼此解除连接；(iii) 第三阶段或采样阶段，在此阶段期间，通过所述耦合装置将所述光传感器元件耦合到所述存储装置来产生所述采样信号并且将所述采样信号存储5 存储在所述存储装置中；(iv) 第四阶段或读出阶段，在此阶段期间，读出存储在所述存储装置中的所述采样信号，所述光传感器元件和所述存储装置通过所述耦合装置彼此解除连接，其中在第四阶段期间，所述光传感器元件被保持在这样一个电压下，使得由所述光传感器元件产生的任何电荷载体被耗尽，因而不会干扰被存储在所述存储装置上的所述采样信号。

按照本发明的方法的改型形成了从属权利要求的主题。

按照本发明的方法的一个优点在于，一旦在积分期间由光二极管积累的电荷被采样并被存储在每个像素的存储电容器上，光二极管的电压被直接地被改变为其初始化电压，以便进行下一次采集。因而，15 每个光产生的电荷都被捕获或汲取，因而不会在衬底内扩散到达存储节点。因而在传感器的每个像素上采样的信号保持恒定。因而，逐行地读每个像素的处理可以按照常规方式进行，不需要任何附加的曝光时间。

按照本发明，可以在要求曝光时间非常短的场所应用这种图像传感器。用于曝光和用于图像处理所需的总的持续时间也被大大减少。因而可以称为球形快门(global shutter)。

本发明的另一个优点在于，其可以使曝光和读操作是完全独立的。因而可以有效地实现电子快门，使得不再需要机械快门装置，这使得图像捕捉装置能够正确地操作。因而也减少这些装置的制造成本。25 本。

附图说明

此外，本发明的这些目的特点和优点在阅读下面结合附图以非限制性的例子进行的本发明的说明，可以更加清楚地看出，其中：

图 1 示意地表示 CMOS 图像传感器的常规结构，该图已经讨论过；
30 图 2A 和 2B 分别说明图 1 的信号流图和图 1 的 CMOS 图像传感器像素的已知结构，这些图在上文已经出现过；以及

图 3 是用于说明按照本发明的施加于图 2B 所示的像素结构的信

号序列的定时图。

具体实施方式

下面借助于图 3 说明用于操作图 2B 的像素 50 的按照本发明的方法。图 3 表示用于操作图 2B 的像素结构的控制信号 T1, SH, RST 和 RSEL 的进展的定时图。在该图中也示意地示出了光二极管 PD 的电压 V_{PD} 的变化以及像素存储节点 55 的电压 V_1 的变化。

应当理解, 按照本发明的方法不限于例如图 2B 所示的结构的操作, 而是可以以类似的方式应用于具有图 2A 所示的结构形式的任何类型的结构, 即这样的结构, 其包括光传感器元件和能够在确定的时刻和光传感器元件耦联的存储装置, 用于产生和存储代表在积分期间由光传感器元件积聚的电荷载体的采样信号。尽管如此, 图 2B 的结构仍然是一种简单的特别有利的结构。

首先回忆的是, 在每个积分周期之前, 晶体管 M1 的第一初始化信号 T1 用于以确定的初始化电压保证光二极管 PD 的初始化。第一初始化信号 T1 被全局地施加于传感器像素, 即所有传感器像素的光二极管 PD 在每个积分周期开始以初始化电压被同时初始化。

同样, 采样信号 SH 被全局地施加于传感器像素, 使得光二极管电压同时被采样并被存储在像素存储节点 55 中。

第二初始化信号 RST 或者全局地或者逐行地被施加。正如下面要详细看到的, 所述第二初始化信号首先要全局地施加, 以便以确定的初始化电压初始化每个像素的存储节点, 然后, 接着, 在读处理期间, 其被逐行地施加。

行选择信号 RSEL 在读处理期间被逐行地施加。

按照本发明的方法可以被分成若干个连续的阶段, 下面说明每个阶段。在被称为初始化阶段的第一阶段 A 期间, 第一和第二初始化信号 T1 和 RST 都为高的正电压值, 使得以确定的初始化电压分别初始化每个像素的光二极管 PD 和存储节点 55。

在所述第一阶段 A 期间, 采样信号 SH 处于低电平, 使得晶体管 M2 不导通, 因而不连接光二极管 PD 和存储节点 55。同样, 行选择信号 RSEL 处于低电平, 使得选择晶体管 M5 不导通。

因而, 在光二极管 PD 和存储节点 55 两端的合成电压 V_{PD} 和 V_1 分别等于基本上等于确定的初始化电压的电平。

在第二阶段 B 期间，第一初始化信号 T1 成为低电平，从而使晶体管 M1 截止。通过照射作用，光二极管 PD 开始以和其每个接收的光量成正比的方式放电，如图 3 的电压 V_{PD} 的进展所示。应当理解，初始化信号 T1 从高电平的转变使传感器开始曝光。这便是积分周期的开始。

在整个第二阶段 B 期间，第二初始化信号 RST 被保持在这样一个电平，使得每个像素的存储节点 55 的电压被保持为基本上等于确定的初始化电压的恒定的值。

在第二阶段 B 结束时，第二初始化信号 RST 变为低的值，因而释放存储节点 55。然后，第三阶段 C 完全保持从高电平变为低电平的初始化信号 RST。在这个阶段期间，采样信号 SH 短暂地变为高电平，从而使晶体管 M2 能够导通，因而使得光二极管 PD 两端的电压值能够通过采样晶体管 M2 被采样并在存储节点 55 上被存储。因而，存储节点 55 上的电压 V1 如图 3 所示变化。因而第三阶段 C 的结束确定了传感器曝光时间的结束。的确，在该阶段，每个像素 55 的存储节点存储了代表在传感器曝光期间在光二极管 PD 下方产生的电荷量的电压值。

在采样信号变为低电平之后经一段短暂的时间，第一初始化信号 T1 再次变为使每个光二极管再次在一个基本上等于初始化电压的电压下被初始化的值。因而，通过照射到光二极管上的光的效应产生的任何电荷都通过晶体管 M1 被耗尽。因而，被存储在传感器的每个像素的存储节点上的采样电压不会受到电荷载体扩散现象的干扰，从而使在所述存储节点上的电压保持恒定。

在第四阶段或读阶段 D 期间，传感器的每行像素因而可以连续地被读出，而没有使存储节点的电容器通过光产生的在衬底上扩散的电荷的效应而被放电的危险。在第四阶段 D 期间，每行被连续地寻址，以便使得每行像素的采样电压能够通过每列的输出总线被读出。在所述第四阶段结束时，以和第一初始化阶段 A 相同的方式提供信号，并且可以开始下一个获取操作。

最好是，所述的读操作按照本领域技术人员熟知的技术实现，例如一种被称为相关的双重采样技术或 CDS 技术。按照这种公知技术，读出每行的操作被分成第一阶段，和随后的第二阶段，在第一阶段读

出在一行中的像素的存储节点上的电压，在第二阶段在所述行内的像素的存储节点被再次初始化。然后，对于每个像素产生由在测量的采样电压和存储节点的初始化电压之间的差形成的信号。这种技术使得能够消除固定的图形噪声，即由于在像素之间可能存在的灵敏度的微小的差别而在传感器的每个像素存在的噪声。如图3所示，因而在第四阶段D期间逐行地施加行选择信号RSEL和第二初始化信号RST。

因而应当理解，按照本发明，所有像素都被同时曝光，因而读操作可以逐行地进行而没有由于电荷载体扩散现象导致采样数据被破坏的危险。因而，按照本发明操作的CMOS图像传感器的操作类似于使用机械快门的照相机。在某种程度上，采样晶体管M2同时完成电子快门的功

能。借助于对电荷载体扩散现象的改进，最好依赖于n阱型光二极管，即在n型阱中形成的光二极管。

和常规的光二极管的结构例如n型扩散的简单区域的结构相比，这种结构的优点在于，其能够较好地阻挡电荷载体的扩散。

不脱离由所附权利要求限定的构思，可以设想出本发明的若干改型或改进。具体地说，为了说明本发明的方法，以举例方式给出的像素的结构在理论上可以利用互补的p-MOS技术来实现，或者如果需要，可以包括附加的晶体管。应当理解，例如，采样晶体管M2的主要作用在于解除像素的光二极管和存储节点的连接，为了完成这个功能，也可以使用其它的结构。

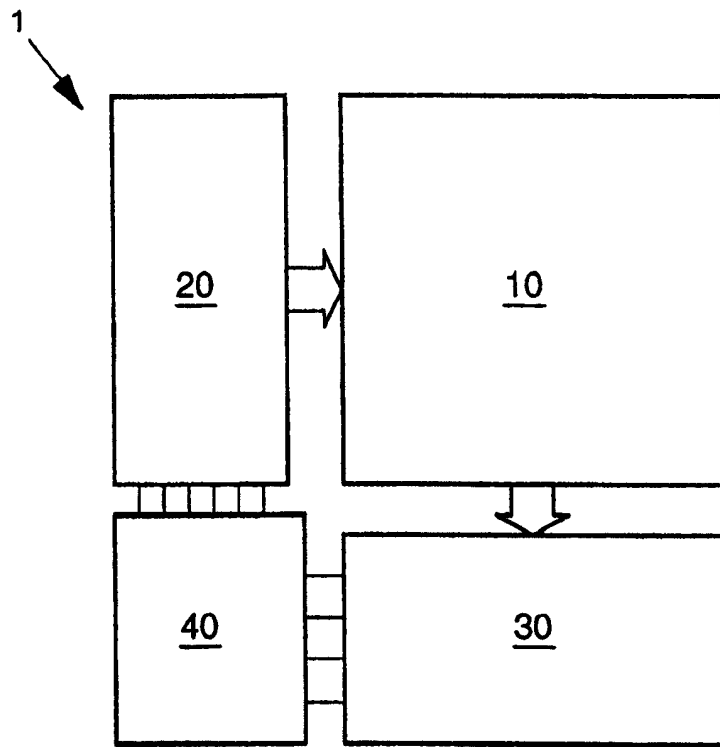


图 1

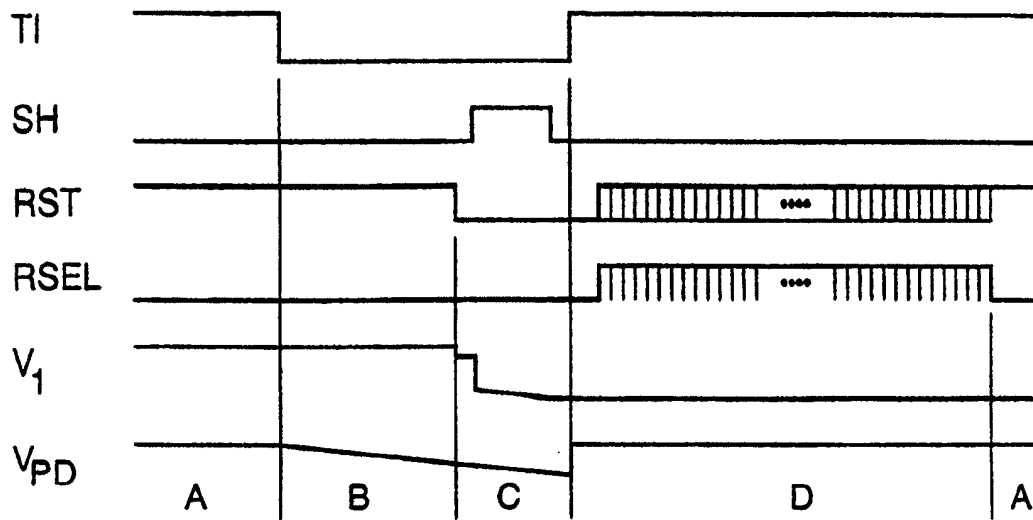


图 3

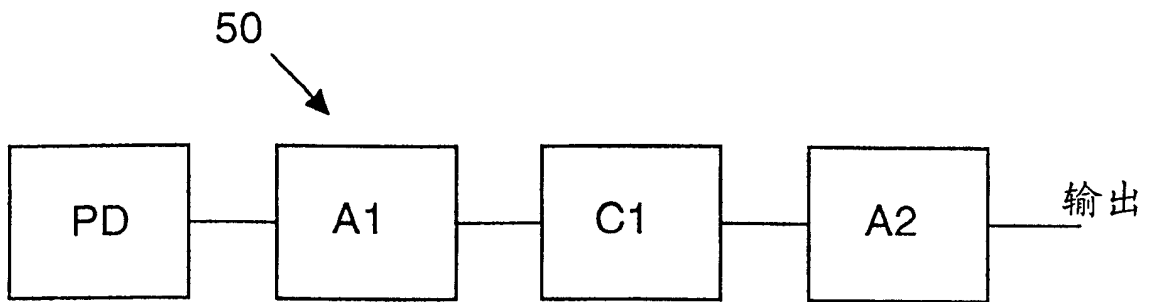


图 2A

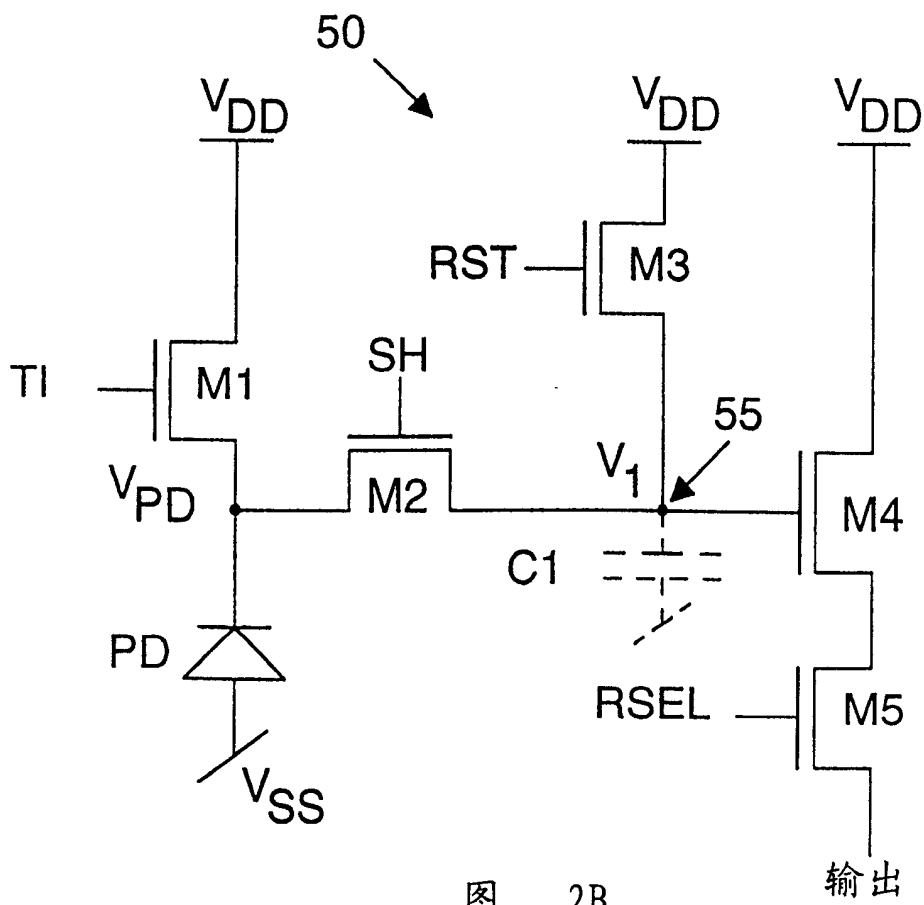


图 2B