(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 102077350 A
(43)申请公布日 2011.05.25

(21)申请号 200980124904.2
(22)申请日 2009.06.25
(30)优先权数据
12/169,723 2008.07.09 US
(85)PCT申请进入国家阶段日
2010.12.28
(86)PCT申请的申请数据
PCT/US2009/003794 2009.06.25
(87)PCT申请的公布数据
WO2010/005490 EN 2010.01.14
(71)申请人 柯达公司
地址 美国纽约州
(72)发明人 弗雷德里克·T·布雷迪
约翰·P·麦卡滕
(74)专利代理机构 北京律盟知识产权代理有限责任公司 11287
代理人 刘国伟
(51)Int.Cl.
H01L 27/146(2006.01)

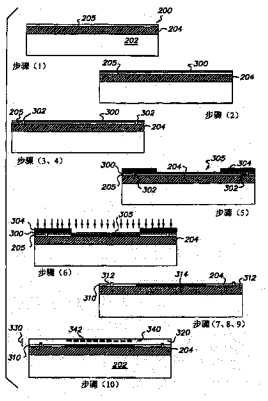
权利要求书 2 页 说明书 8 页 附图 4 页

(54)发明名称

具有减小的暗电流的背侧照明式图像传感器

(57)摘要

本发明涉及一种背侧照明式图像传感器，其包括：传感器层，其实施像素阵列的多个光敏元件；及氧化物层，其邻近所述传感器层的背侧表面。所述传感器层包括籽晶层及形成于所述籽晶层上方的外延层，其中所述籽晶层具有其中指定的掺杂剂大致局限于所述传感器层的像素阵列区域的横截面掺杂轮廓。所述掺杂轮廓有利地减小在所述传感器层与所述氧化物层之间的界面处产生的暗电流。所述图像传感器可实施于数码相机或其它类型的数字成像装置中。



CN 102077350 A

1. 一种用于形成多个图像传感器的晶片级处理方法，所述多个图像传感器中的每一者具有经配置以用于背侧照明的像素阵列，利用图像传感器晶片来形成所述图像传感器，所述图像传感器晶片包括衬底、形成于所述衬底上方的隐埋氧化物层及形成于所述隐埋氧化物层上方的籽晶层，所述方法包括以下步骤：

在所述籽晶层上方形成牺牲氧化物层；

暴露所述图像传感器晶片的像素阵列区域；

在所述经暴露像素阵列区域中将掺杂剂植入到所述籽晶层中；

移除所述牺牲氧化物层；及

在所述经掺杂籽晶层上方形成外延层；及

进一步处理所述图像传感器晶片以形成所述多个图像传感器。

2. 根据权利要求 1 所述的方法，其中所述暴露所述图像传感器晶片的像素阵列区域的步骤进一步包括以下步骤：

在所述牺牲氧化物层上方沉积光致抗蚀剂；及

对所述光致抗蚀剂进行图案化以暴露所述图像传感器晶片的所述像素阵列区域；

其中在所述将所述掺杂剂植入到所述籽晶层中之后移除所述光致抗蚀剂的剩余部分。

3. 根据权利要求 1 所述的方法，其进一步包括形成经由所述牺牲氧化物层及所述籽晶层延伸到所述隐埋氧化物层的前侧表面的对准标记的步骤。

4. 根据权利要求 1 所述的方法，其中所述掺杂剂为包括砷及磷中的一者的 n 型掺杂剂。

5. 根据权利要求 1 所述的方法，其中所述掺杂剂为包括硼及铟中的一者的 p 型掺杂剂。

6. 根据权利要求 1 所述的方法，其中所述在所述经暴露像素阵列区域中将掺杂剂植入到所述籽晶层中的步骤进一步包括在所述经暴露像素阵列区域中经由所述牺牲氧化物层植入所述掺杂剂且将其植入到所述籽晶层中。

7. 根据权利要求 1 所述的方法，其中所述在所述经暴露像素阵列区域中将掺杂剂植入到所述籽晶层中的步骤进一步包括在所述经暴露像素阵列区域中的相应区域中于所述牺牲氧化物层中蚀刻开口并经由所述经蚀刻开口将所述掺杂剂植入到所述籽晶层中。

8. 根据权利要求 1 所述的方法，其进一步包括在移除所述牺牲氧化物层之前对所述图像传感器晶片进行退火的步骤。

9. 根据权利要求 1 所述的方法，其进一步包括在所述外延层中形成所述像素阵列的光敏元件的步骤。

10. 根据权利要求 1 所述的方法，其进一步包括移除所述衬底以暴露所述隐埋氧化物层的背侧表面的步骤。

11. 根据权利要求 1 所述的方法，其进一步包括将所述图像传感器晶片分离成所述多个图像传感器的步骤。

12. 根据权利要求 1 所述的方法，其中所述图像传感器晶片包括绝缘体上硅 (SOI) 晶片。

13. 一种具有经配置以用于背侧照明的像素阵列的图像传感器，其包括：

传感器层，其包括所述像素阵列的多个光敏元件；及

氧化物层，其邻近所述传感器层的背侧表面；

其中所述传感器层包括籽晶层及形成于所述籽晶层上方的外延层，所述籽晶层具有其

中指定的掺杂剂大致局限于所述传感器层的像素阵列区域的横截面掺杂轮廓。

14. 根据权利要求 13 所述的图像传感器，其中所述掺杂剂为包括砷及磷中的一者的 n 型掺杂剂。

15. 根据权利要求 13 所述的图像传感器，其中所述掺杂剂为包括硼及铟中的一者的 p 型掺杂剂。

16. 根据权利要求 13 所述的图像传感器，其中所述掺杂剂是经由牺牲氧化物层植入到所述籽晶层中的，所述牺牲氧化物层形成于所述籽晶层上方且在于所述籽晶层上方形成所述外延层之前被移除。

17. 根据权利要求 13 所述的图像传感器，其中所述掺杂剂是经由在所述像素阵列区域中于牺牲氧化物层中蚀刻的开口植入到所述籽晶层中的，且其中所述牺牲氧化物层是在于所述籽晶层上方形成所述外延层之前被移除。

18. 根据权利要求 13 所述的图像传感器，其中所述图像传感器包括 CMOS 图像传感器。

19. 一种数字成像装置，其包括 ：

图像传感器，其具有经配置以用于背侧照明的像素阵列 ；及

一个或一个以上处理元件，其经配置以处理所述图像传感器的输出来产生数字图像 ；

其中所述图像传感器包括 ；

传感器层，其包括所述像素阵列的多个光敏元件 ；及

氧化物层，其邻近所述传感器层的背侧表面 ；

其中所述传感器层包括籽晶层及形成于所述籽晶层上方的外延层，所述籽晶层具有其中指定的掺杂剂大致局限于所述传感器层的像素阵列区域的横截面掺杂轮廓。

20. 根据权利要求 19 所述的数字成像装置，其中所述成像装置包括数码相机。

具有减小的暗电流的背侧照明式图像传感器

技术领域

[0001] 本发明大体来说涉及供在数码相机及其它类型的成像装置中使用的电子图像传感器，且更明确地说，涉及供在形成背侧照明式图像传感器中使用的处理技术。

背景技术

[0002] 典型的电子图像传感器包括布置成二维阵列的若干个光敏感像元（“像素”）。此图像传感器可经配置以通过在所述像素上方形成适当滤色器阵列 (CFA) 来产生彩色图像。标题为“具有经改进光敏感度的图像传感器（图像传感器 with Improved LightSensitivity)”的第 2007/0024931 号美国专利申请公开案中揭示此类型的图像传感器的实例，所述公开案以引用的方式并入本文中。

[0003] 众所周知，可使用互补金属氧化物半导体 (CMOS) 电路来实施图像传感器。在此布置中，每一像素通常包括形成于硅衬底上的硅传感器层中的光电二极管及其它电路元件。一个或一个以上电介质层通常形成于所述硅传感器层上面且可并入有额外电路元件以及用以形成互连件的多个金属化物层级。所述图像传感器的其上形成有所述电介质层及相关联金属化物层级的侧通常称为前侧，而具有所述硅衬底的侧称为背侧。

[0004] 在前侧照明式图像传感器中，来自被摄体场景的光入射于所述图像传感器的前侧上，且所述硅衬底相对较厚。然而，金属化物层级互连件及所述图像传感器的前侧上的与所述电介质层相关联的各种其它特征的存在可不利地影响所述图像传感器的填充因数及量子效率。

[0005] 背侧照明式图像传感器通过使厚硅衬底变薄或移除厚硅衬底且布置所述图像传感器以使得来自被摄体场景的光入射于所述图像传感器的背侧上来解决与前侧电介质层相关联的填充因数及量子效率问题。因此，所述入射光不再受金属化物层级互连件及所述电介质层的其它特征的影响，且填充因数及量子效率得到改进。

[0006] 背侧照明式图像传感器可由于硅衬底的变薄或移除而难以处理。常规处理技术可导致增加的裸片大小或较高成本，举例来说，例如标题为“具有背侧照明的光电传感器及像素阵列以及形成光电传感器的方法”的第 2007/0194397 号美国专利申请公开案中所揭示的那些常规处理技术。

[0007] 背侧照明式图像传感器中出现的另一问题与所谓的“暗”电流（即，甚至在完全不存在入射光的情况下传感器中也产生的电流）有关。暗电流因使传感器较难以检测入射光而不利地影响传感器性能。此电流在利用绝缘体上硅 (SOI) 图像传感器晶片形成的背侧照明式图像传感器中可尤其成问题，因为暗电流往往在传感器层与隐埋氧化物层之间的界面处产生。举例来说，参见 T. 乔伊 (T. Joy) 等人的“具有小像素的生产就绪背照式 CMOS 图像传感器的开发 (Development of a Production-Ready, Back-Illuminated CMOS 图像传感器 with Small Pixels)”，2007IEDM 技术文摘，第 1007 到 1009 页。

[0008] 因此，存在对用于形成具有减小的暗电流的背侧照明式图像传感器的处理技术的需要，尤其是在使用 SOI 图像传感器晶片时。

发明内容

[0009] 本发明的说明性实施例提供具有减小的暗电流的背侧照明式图像传感器。

[0010] 根据本发明的一个方面，提供一种形成背侧照明式图像传感器的工艺。所述工艺为用于形成多个图像传感器的晶片级工艺，所述多个图像传感器中的每一者具有经配置以用于背侧照明的像素阵列，其中利用图像传感器晶片来形成所述图像传感器。所述图像传感器晶片包括衬底、形成于所述衬底上方的隐埋氧化物层及形成于所述隐埋氧化物层上方的籽晶层。所述工艺包含以下步骤：在所述籽晶层上方形成牺牲氧化物层；暴露所述图像传感器晶片的像素阵列区域；在所述经暴露像素阵列区域中将掺杂剂植入到所述籽晶层中；移除所述牺牲氧化物层；在所述经掺杂籽晶层上方形成外延层；及进一步处理所述图像传感器晶片以形成所述多个图像传感器。

[0011] 举例来说，可通过以下操作暴露所述图像传感器晶片的所述像素阵列区域：在所述牺牲氧化物层上方沉积光致抗蚀剂；及对所述光致抗蚀剂进行图案化以暴露所述图像传感器晶片的所述像素阵列区域。在所述将所述掺杂剂植入到所述籽晶层中之后移除所述光致抗蚀剂的剩余部分。

[0012] 举例来说，可通过在所述经暴露像素阵列区域中经由所述牺牲氧化物层植入所述掺杂剂并将其植入到所述籽晶层中而将所述掺杂剂植入到所述籽晶层中。作为另一实例，可通过在所述经暴露像素阵列区域中的相应区域中于所述牺牲氧化物层中蚀刻开口并经由所述经蚀刻开口将所述掺杂剂植入到所述籽晶层中而将所述掺杂剂植入到所述籽晶层中。

[0013] 根据本发明的另一方面，一种背侧照明式图像传感器包括：传感器层，其实施像素阵列的多个光敏元件；及氧化物层，其邻近所述传感器层的背侧表面。所述传感器层包括籽晶层及形成于所述籽晶层上方的外延层，其中所述籽晶层具有其中指定的掺杂剂大致局限于所述传感器层的像素阵列区域的横截面掺杂轮廓。

[0014] 根据本发明的背侧照明式图像传感器可有利地实施于数码相机或其它类型的成像装置中且在不显著增加图像传感器裸片大小或成本的情况下在此装置中提供经改进性能。

附图说明

[0015] 当结合以下说明及图式阅读时，本发明的上述及其它目标、特征及优点将变得更为显而易见，其中在可能的情况下使用相同参考编号来指定各图共有的相同特征，且其中：

[0016] 图 1 为具有根据本发明的说明性实施例配置的背侧照明式图像传感器的数码相机的框图；

[0017] 图 2 显示背侧照明式图像传感器的部分在用于形成此图像传感器的实例性工艺中的各种步骤处的横截面图，其图解说明用于形成经掺杂硅籽晶层的技术；

[0018] 图 3 显示根据本发明的说明性实施例的背侧照明式图像传感器的部分在用于形成此图像传感器的实例性工艺中的各种步骤处的横截面图；且

[0019] 图 4 为包括使用图 3 的实例性工艺形成的多个图像传感器的图像传感器晶片的平

面图。

具体实施方式

[0020] 本文中将结合数码相机、背侧照明式图像传感器及用于形成此类图像传感器的处理技术的特定实施例来图解说明本发明。然而，应理解，这些说明性布置仅以实例方式呈现，且决不应视为限定本发明的范围。所属领域的技术人员将认识到，所揭示的布置可适于以简单方式与各种各样的其它类型的成像装置及图像传感器一起使用。

[0021] 图 1 显示本发明的说明性实施例中的数码相机 10。在所述数码相机中，来自被摄体场景的光输入到成像级 12。所述成像级可包括例如透镜、中性密度滤光器、光圈及快门的常规元件。所述光由成像级 12 聚焦以在图像传感器 14 上形成图像，所述图像传感器将入射光转换成电信号。数码相机 10 进一步包含处理器 16、存储器 18、显示器 20 及一个或一个以上额外输入 / 输出 (I/O) 元件 22。

[0022] 虽然在图 1 的实施例中显示为单独的元件，但成像级 12 可与图像传感器 14 及 (可能地) 数码相机 10 的一个或一个以上额外元件集成在一起以形成紧致型相机模块。

[0023] 在本实施例中假定图像传感器 14 为 CMOS 图像传感器，但可使用其它类型的图像传感器来实施本发明。更明确地说，图像传感器 14 包括背侧照明式图像传感器，其以下文将结合图 3 描述的方式形成。所述图像传感器大体来说包括具有布置成若干行及若干列的多个像素的像素阵列且可包含与所述像素阵列的取样与读出相关联的额外电路，例如信号产生电路、信号处理电路、行及列选择电路等。举例来说，此取样与读出电路可包括 :模拟信号处理器，其用于处理从所述像素阵列读出的模拟信号 ;及模 / 数转换器，其用于将此类信号转换成数字形式。这些类型的及适于在数码相机 10 中使用的其它类型的电路为所属领域的技术人员所熟知且因此将不在本文中加以详细描述。所述取样与读出电路的若干部分可布置在所述图像传感器的外部，或与所述像素阵列整体地形成 (举例来说) 于具有光电二极管及所述像素阵列的其它元件的共用集成电路上。

[0024] 图像传感器 14 通常将实施为具有相关联 CFA 图案的彩色图像传感器。可与图像传感器 14 一起使用的 CFA 图案的实例包含上文引用的第 2007/0024931 号美国专利申请公开案中所描述的那些 CFA 图案，但在本发明的其它实施例中可使用其它 CFA 图案。作为另一实例，可使用常规拜耳图案，如标题为“彩色成像阵列 (Color ImagingArray)”、以引用方式并入本文中的第 3,971,065 号美国专利中所揭示。

[0025] 举例来说，处理器 16 可包括微处理器、中央处理单元 (CPU)、专用集成电路 (ASIC)、数字信号处理器 (DSP) 或其它处理装置或者多个此类装置的组合。成像级 12 及图像传感器 14 的各种元件可由时序信号或从处理器 16 供应的其它信号来控制。

[0026] 存储器 18 可包括任一类型的存储器，例如随机存取存储器 (RAM)、只读存储器 (ROM)、快闪存储器、基于磁盘的存储器、可装卸存储器或其它类型的存储元件 (以任一组合方式)。

[0027] 与所述像素阵列的取样与读出以及对应图像数据的处理相关联的功能性可至少部分地以存储于存储器 18 中且由处理器 16 执行的软件的形式实施。

[0028] 由图像传感器 14 捕获的给定图像可由处理器 16 存储于存储器 18 中且呈现于显示器 20 上。显示器 20 通常为有源矩阵彩色液晶显示器 (LCD)，但可使用其它类型的显示

器。举例来说，额外 I/O 元件 22 可包括各种屏幕上控制件、按钮或其它用户接口、网络接口、存储器卡接口等。

[0029] 举例来说，可在上文引用的第 2007/0024931 号美国专利申请公开案中找到关于图 1 中所示类型的数码相机的操作的额外细节。

[0030] 应了解，如图 1 中所示的数码相机可包括为所属领域的技术人员所熟知的类型的额外或替代元件。本文中未具体显示或描述的元件可选自此项技术中已知的那些元件。如先前所陈述，本发明可实施于各种各样其它类型的数码相机或成像装置中。此外，如上文所提及，本文所描述的实施例的某些方面可至少部分地以由成像装置的一个或一个以上处理元件执行的软件的形式实施。如所属领域的技术人员将了解，鉴于本文中所提供的教示内容，可以简单方式实施此软件。

[0031] 图像传感器 14 可制造于硅衬底或其它类型的衬底上。在典型的 CMOS 图像传感器中，所述像素阵列的每一像素包含光电二极管及用于测量所述像素处的光级的相关联电路。举例来说，此电路可包括传送栅极、复位晶体管、选择晶体管、输出晶体管及以众所周知的常规方式配置的其它元件。

[0032] 如先前所指示，在由 SOI 图像传感器晶片形成的背侧照明式图像传感器中出现的问题与往往在传感器层与隐埋氧化物层之间的界面处产生的暗电流有关。现在将参考图 2 及 3 描述用于解决此问题的技术。应注意，这些图中所示的横截面经简化以清晰地图解说明本发明的各种方面且未必是按比例绘制。给定实施例可包含未明确地图解说明但因通常与所描述的一般类型的图像传感器相关联而为所属领域的技术人员所熟悉的多种其它特征或元件。

[0033] 图 2 及 3 中所图解说明的技术通常涉及处理图像传感器晶片以形成多个图像传感器，所述多个图像传感器中的每一者具有经配置以用于背侧照明的像素阵列。图 2 及 3 中所示的图像传感器晶片 200 的部分通常对应于所述图像传感器中的特定图像传感器且可视为包含由外围区域环绕的像素阵列区域。所述外围区域可包含接合垫区域或所述图像传感器的其它部分或者与接合垫区域或所述图像传感器的其它部分相关联。单独的像素阵列区域通常将与使用图像传感器晶片形成的图像传感器中的每一者相关联。

[0034] 图像传感器晶片 200 还具有前侧及背侧。如本文中先前所描述，所述前侧通常是指图像传感器的其上形成有电介质层及相关联金属化物层级的侧，而具有硅衬底的侧称为背侧。术语“前侧”及“背侧”在本文中将用以表示图像传感器晶片或由此晶片形成的图像传感器的特定侧，以及所述图像传感器晶片或对应图像传感器的特定层的侧。

[0035] 如上文所提及，说明性实施例涉及背侧照明式图像传感器，即，其中来自被摄体场景的光从所述传感器的背侧入射于光电二极管或像素阵列的其它光敏元件上的图像传感器。

[0036] 应注意，当结合图像传感器晶片或对应图像传感器的层使用时例如“在…上 (on)”或“在…上方 (over)”等术语既定被广泛地理解，且因此不应解释为排除一个或一个以上介入层或者其它介入图像传感器特征或元件的存在。因此，可通过一个或一个以上额外层将本文中描述为形成于另一层上或形成于另一层上方的给定层与所述另一层分离。

[0037] 图 2 及 3 中所示的图像传感器晶片 200 为绝缘体上硅 (SOI) 晶片的实例。本发明的替代实施例可利用其它类型的晶片（例如不包含隐埋氧化物层的外延晶片或体半导体

晶片）来形成背侧照明式图像传感器，但 SOI 晶片通常提供用于背侧处理的较平滑表面。

[0038] 图 2 显示用于在图像传感器晶片 200 的隐埋氧化物层的前侧表面上形成经掺杂硅籽晶层的一种可能晶片级工艺。所述工艺包含表示为 (1)、(2) 及 (3) 的步骤。

[0039] 步骤 (1) 显示开始 SOI 图像传感器晶片 200，其包括硅衬底 202、形成于所述衬底上的隐埋氧化物 (BOX) 层 204 及形成于所述隐埋氧化物层上的硅籽晶层 205。如上文所指示，本文中可将所述图像传感器晶片的各种层描述为具有前侧及背侧表面。举例来说，隐埋氧化物层 204 具有前侧表面 204F 及背侧表面 204B

[0040] 在步骤 (2) 中，执行对硅籽晶层 205 的原位掺杂以形成如所示的 N+ 硅籽晶层 205′。如果像素阵列是基于 p 型金属氧化物半导体 (PMOS) 电路，那么使用 N+ 硅籽晶层，而如果像素阵列是基于 n 型金属氧化物半导体 (NMOS) 电路，那么使用 P+ 硅籽晶层。对于此实例，假定 PMOS 电路，且因此经掺杂硅籽晶层为如先前所提及的 N+ 硅籽晶层。

[0041] 在步骤 (3) 中，在 N+ 硅籽晶层 205′ 上方生长硅外延层 210 且在所述硅外延层中形成若干个阱 212。阱 212 通常形成于所述图像传感器晶片的对应于给定图像传感器的外围区域的部分中而非所述传感器的像素阵列区域中。

[0042] 图 2 中所图解说明的工艺可提供背侧照明式图像传感器中的传感器层与隐埋氧化物层之间的界面处的暗电流的减小。然而，已发现此特定技术可导致外围阱 212 与 N+ 硅籽晶层 205′ 及彼此的短接，如所述图的步骤 (3) 中所图解说明。虽然可通过增加硅外延层 210 的厚度来防止外围阱的此短接，但此可不合意地增加将形成于外延层 210 中的像素阵列的邻近光电二极管之间的串扰。

[0043] 图 3 显示用于形成减小暗电流但也在不大致增加外延层厚度的情况下避免外围阱的短接的背侧照明式图像传感器的晶片级工艺。所述工艺包含表示为 (1) 到 (10) 的步骤。

[0044] 应注意，将要描述的图像传感器形成工艺将集中于在图像传感器晶片上形成经掺杂硅籽晶层。可使用为所属领域的技术人员所熟悉的常规技术来实施图像传感器形成的其它方面，例如图像传感器晶片的传感器层中的像素阵列的光电二极管及相关联电路的形成以及额外特征（例如电路、导体、接合垫等等）的形成。

[0045] 步骤 (1) 同样显示开始 SOI 图像传感器晶片 200，其包括硅衬底 202、形成于所述衬底上的隐埋氧化物层 204 及形成于所述隐埋氧化物层上的硅籽晶层 205。此实施例中的硅籽晶层可具有约 50 埃到约 0.2 微米（μm）的厚度。

[0046] 在步骤 (2) 中，在硅籽晶层 205 上方形成牺牲氧化物层 300。此实施例中的牺牲氧化物层可具有约 50 埃到约 200 埃的厚度。

[0047] 在步骤 (3) 中，图案化并形成对准标记 302，此通常将涉及光刻操作，例如进行光致抗蚀剂沉积，随后进行曝光、显影及蚀刻。根据所要的对准标记图案来对所述对准标记进行图案化，所述对准标记图案通常将取决于正用以处理所述图像传感器晶片的光刻设备的特定类型。在此实例中，对准标记 302 经由牺牲氧化物层 300 及籽晶层 205 延伸到隐埋氧化物层 204 的下伏前侧表面。

[0048] 所述对准标记可包括多晶硅。上文引用的柯达档案号 94870 的美国专利申请案中揭示用于在背侧照明式图像传感器中形成此类型的多晶硅对准标记的有利技术。在本文中所揭示的一个实施例中，蚀刻对准标记开口以暴露隐埋氧化物层的下伏前侧表面，且通过

经由所述开口在所述隐埋氧化物层的经暴露表面上进行外延生长来形成多晶硅对准标记。

[0049] 在步骤 (4) 中，从牺牲氧化物层 300 剥除来自对准标记 302 的图案化的任何剩余光致抗蚀剂。

[0050] 在步骤 (5) 中，在牺牲氧化物层 300 上方沉积光致抗蚀剂 304 并与对准标记 302 对准地对其进行图案化以暴露像素阵列区域 305。像素阵列区域 305 与将由所述图像传感器晶片形成的给定图像传感器相关联，而所述给定图像传感器的外围区域保持不暴露且由所述光致抗蚀剂覆盖。替代实施例可利用除了光致抗蚀剂的沉积及图案化以外的技术来暴露所述图像传感器晶片的像素阵列区域。

[0051] 在步骤 (6) 中，在经暴露像素阵列区域 305 中将掺杂剂植入到籽晶层 205 中。此实例中的掺杂剂为 n 型掺杂剂（即砷），但在其它实施例中可使用例如磷的其它 n 型掺杂剂。如上文所指示，n 型掺杂剂用于基于 PMOS 电路的像素阵列，而 p 型掺杂剂将用于基于 NMOS 电路的像素阵列。实例性 p 型掺杂剂包含硼及铟。同样，对于此实例，假定 PMOS 电路且因此掺杂剂为 n 型掺杂剂。用于籽晶层植入的掺杂剂浓度可大于或等于约 $5x10^{14}$ 原子 / cm^3，但在其它实施例中可使用其它掺杂剂浓度。

[0052] 在所述图中所图解说明的布置中，步骤 (6) 涉及在经暴露像素阵列区域 305 中经由牺牲氧化物层 300 植入掺杂剂并将其植入到籽晶层 205 中。举例来说，其它实施例可涉及在所述经暴露像素阵列区域中于所述牺牲氧化物层中蚀刻开口并经由所述经蚀刻开口将掺杂剂植入到所述籽晶层中。后一经蚀刻开口方法可用于提供比可通过经由所述牺牲氧化物层植入而实现的植入深度大的植入深度。在完成掺杂操作之后，硅籽晶层 205 在本文中将表示为经掺杂硅籽晶层 310。

[0053] 在步骤 (7) 中，从牺牲氧化物层 300 剥除光致抗蚀剂 304 的任何剩余部分。

[0054] 在步骤 (8) 中，清洁所述晶片的上表面，且接着对其进行退火以修复任何损坏。

[0055] 在步骤 (9) 中，移除牺牲氧化物层 300。

[0056] 从所述图可看出，在完成这些步骤时，经掺杂硅籽晶层 310 具有其中 n 型掺杂剂（在此实例中为砷）大致局限于像素阵列区域 305 的横截面掺杂轮廓。因此，经掺杂硅籽晶层 310 包括给定图像传感器的外围区域中的未经掺杂部分 312 及给定图像传感器的像素阵列区域中的 N+ 经掺杂部分 314。此背侧掺杂轮廓用于减小与隐埋氧化物层 204 的界面处的暗电流，同时避免先前结合图 2 所描述的类型的外围阱短接。

[0057] 在步骤 (10) 中，在包含未经掺杂部分 312 及 N+ 经掺杂部分 314 的经掺杂硅籽晶层 310 上方生长硅外延层 320。所得图像传感器晶片包含包括经掺杂硅籽晶层 310 及硅外延层 320 的传感器层 330。可使所述外延层生长到约 1 μm 到 20 μm 的厚度。

[0058] 举例来说，后续处理操作可涉及在外延层 320 中形成像素阵列 340 的部分，包括光电二极管或其它光敏元件 342。与对准标记 302 直接或间接对准地形成此类元件。

[0059] 虽然未显示于所述图中，但其它处理操作应用于所述图像传感器晶片以产生包含数码相机 10 的图像传感器 14 的多个背侧照明式图像传感器。借助说明性实例，这些额外操作可包含在外延层 320 的前侧表面上形成至少一个电介质层。此实施例中的电介质层可包括多个电介质材料层且可包含（举例来说）层间电介质 (ILD) 及分离多个金属化物层级的金属间电介质 (IMD)。可使用常规技术在电介质层内形成各种图像传感器特征，例如互连件、栅极或其它电路元件。其它实施例可包括可能通过一个或一个以上介入层彼此分离的

多个电介质层。所述电介质层及在所述其它处理操作中形成的其它层也与对准标记 302 直接或间接对准。

[0060] 在形成所述电介质层之后，将处置晶片附接到所述电介质层的前侧表面。举例来说，可使用低温氧化物到氧化物接合来附接所述处置晶片。

[0061] 接着，移除衬底 202 以暴露隐埋氧化物层 204 的背侧表面。举例来说，可以任一组合方式使用研磨、抛光或蚀刻技术来移除所述衬底。通常，将所述衬底全部移除，从而在所述晶片的背侧处暴露隐埋氧化物层 204。在替代实施例（例如涉及外延晶片或体半导体晶片的实施例）中，可使所述衬底变薄而非完全地移除。

[0062] 在移除所述衬底之后，将所述结构翻转且在隐埋氧化物层 204 的背侧表面上的 CFA 层中形成 CFA 及相关联微透镜。所述处置晶片充当衬底，从而在移除原始衬底 202 之后提供对所述结构的支撑。通常，所述图像传感器晶片的像素阵列中的每一者具有对应 CFA，其包含布置于传感器层 330 的相应光敏元件 342 上方的滤色器元件。

[0063] 接着将所得的经处理图像传感器晶片切割成经配置以用于背侧照明的多个图像传感器，所述多个图像传感器中的一者为数码相机 10 中的图像传感器 14。下文将结合图 4 更详细地描述所述晶片切割操作。此实施例中的处置晶片在切割之前不被移除，而是充当永久性处置晶片，其部分保持为所述图像传感器的在所述切割操作中彼此分离的相应图像传感器的一部分。

[0064] 在替代实施例中，可使用暂时载体晶片代替所述处置晶片。可使用环氧树脂或另一适合粘合剂来附接所述暂时载体晶片。在附接所述暂时载体晶片之后，移除衬底 202，如上文所描述。接着，可在移除所述暂时载体晶片之前将透明盖板附接到所述图像传感器晶片的背侧表面，所述透明盖板包括上覆于所述 CFA 中的相应 CFA 上的透明盖。每一此类玻璃盖可包括布置于其对应 CFA 上方的中心腔且进一步包括经由环氧树脂紧固到氧化物层 204 的背侧表面的外围支撑件。所述透明盖板可由玻璃或另一透明材料形成。可将此盖板作为单个板附接到所述晶片，所述单个板在从所述晶片切割出所述图像传感器时被分割成单独盖。可在上文引用的柯达档案号为 94872 的美国专利申请案中找到关于暂时载体晶片及透明盖板的使用的另外细节。然而，应了解，此类元件及相关联处理操作的使用并非为本发明的要求。

[0065] 举例来说，可在本发明的给定实施例中执行的其它说明性操作包含重分布层 (RDL) 导体的形成、钝化层的形成及接触金属化物的形成。

[0066] 如上文所指示，在图 3 中所图解说明的处理操作为应用于图像传感器晶片的晶片级处理操作。图 4 显示包括多个图像传感器 402 的图像传感器晶片 400 的平面图。通过对图像传感器晶片 400 的晶片级处理来形成图像传感器 402，如结合图 3 所描述。接着，通过沿切割线 404 切割所述晶片来将所述图像传感器彼此分离。图像传感器 402 中的给定一者对应于图 1 的数码相机 10 中的图像传感器 14。

[0067] 上文描述的说明性实施例有利地提供用于形成背侧照明式图像传感器的经改进处理布置。举例来说，图 3 工艺产生其中经掺杂籽晶层 310 经配置以在不短接外围阱或不过度加厚外延层 320 的情况下减小传感器层 330 与隐埋氧化物层 204 之间的界面处的暗侧电流的布置。此提供在检测入射光的增强的能力方面展示出经改进性能的背侧照明式图像传感器。

[0068] 虽然已特别参考本发明的某些说明性实施例详细地描述了本发明，但将理解，可在如所附权利要求书中所阐述的本发明范围内实现若干变化及修改。举例来说，可使用替代材料、晶片、层、工艺步骤等以其它类型的图像传感器及数字成像装置来实施本发明。所属领域的技术人员将易于明了这些及其它替代实施例。所属领域的技术人员将易于明了这些及其它替代实施例。

[0069] 部件列表

[0070]	10	数码相机
[0071]	12	成像级
[0072]	14	背侧照明式图像传感器
[0073]	16	处理器
[0074]	18	存储器
[0075]	20	显示器
[0076]	22	输入 / 输出 (I/O) 元件
[0077]	200	图像传感器晶片
[0078]	202	衬底
[0079]	204	隐埋氧化物 (BOX) 层
[0080]	204B	隐埋氧化物层背侧表面
[0081]	204F	隐埋氧化物层前侧表面
[0082]	205	籽晶层
[0083]	205′	经掺杂籽晶层
[0084]	210	外延层
[0085]	212	阱
[0086]	300	牺牲氧化物层
[0087]	302	对准标记
[0088]	304	光致抗蚀剂
[0089]	305	像素阵列区域
[0090]	310	经掺杂籽晶层
[0091]	312	籽晶层的未经掺杂部分
[0092]	314	籽晶层的经掺杂部分
[0093]	320	外延层
[0094]	330	传感器层
[0095]	340	像素阵列
[0096]	342	光敏元件
[0097]	400	图像传感器晶片
[0098]	402	图像传感器
[0099]	404	切割线

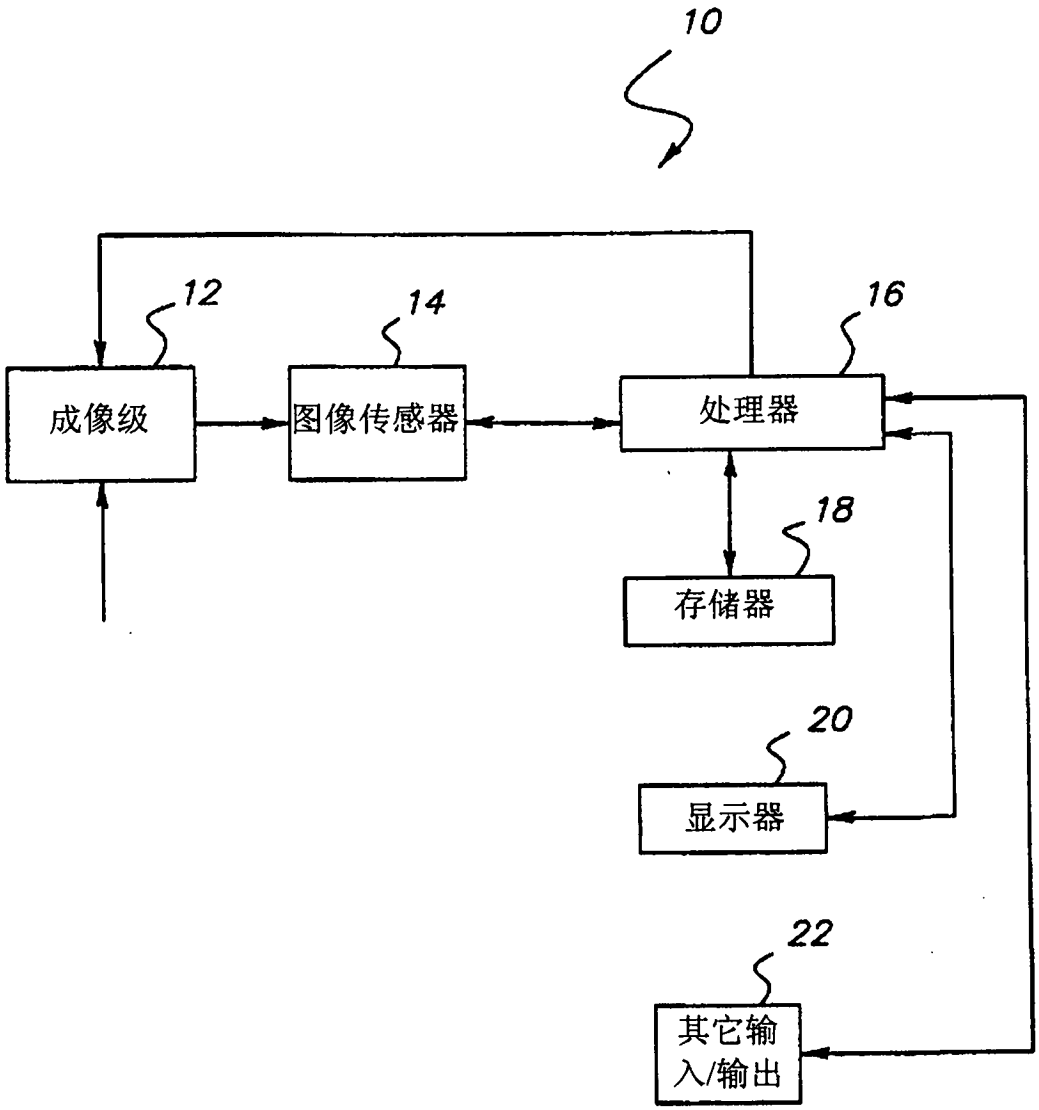


图 1

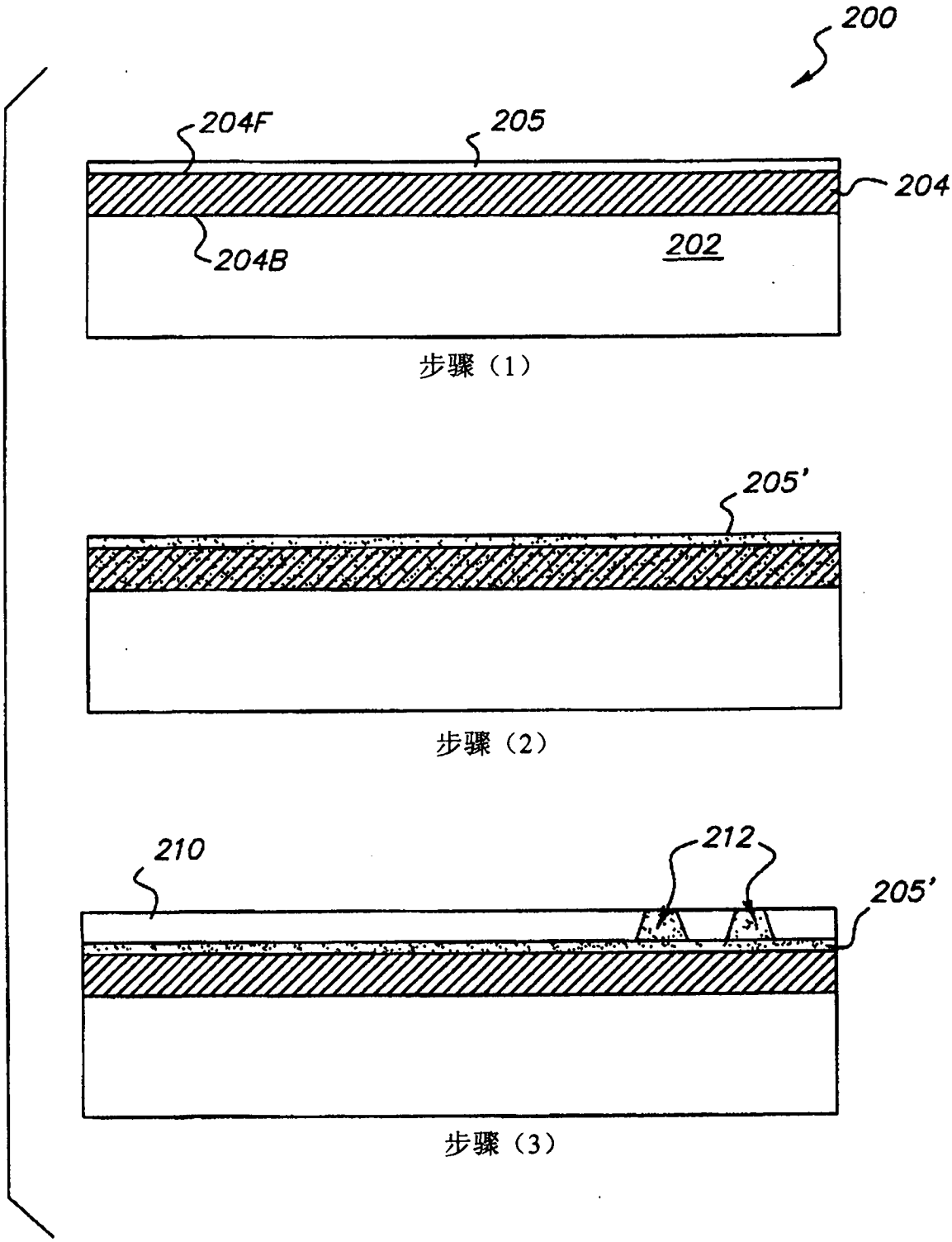


图 2

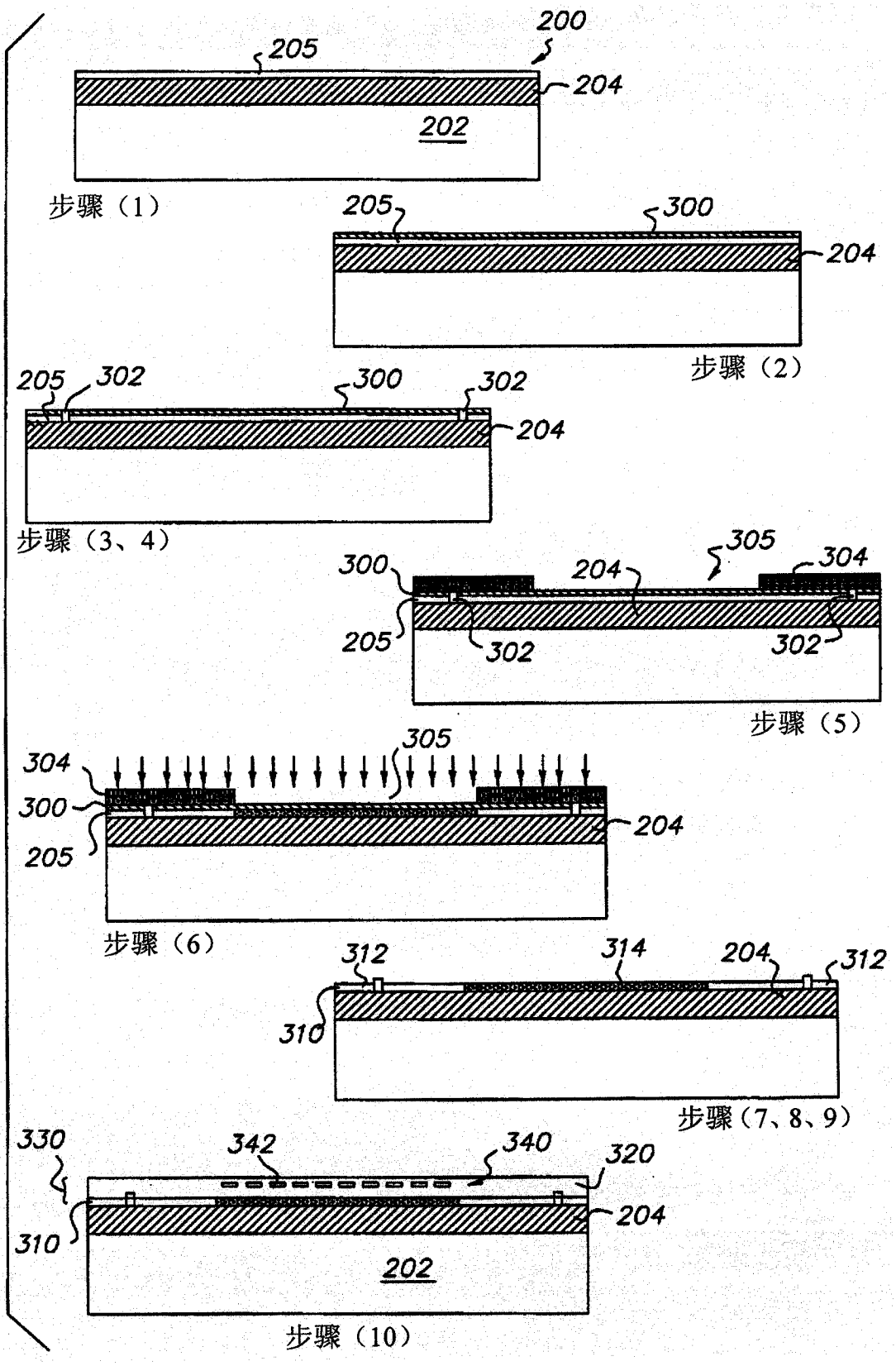

200
205
204
202
步骤（1）
205
300
204
步骤（2）
205
302
300
302
204
步骤（3、4）
305
304
300
204
205
302
302
步骤（5）
304
305
300
204
205
步骤（6）
312
314
204
312
310
步骤（7、8、9）
330
342
340
320
204
310
202
步骤（10）

图 3

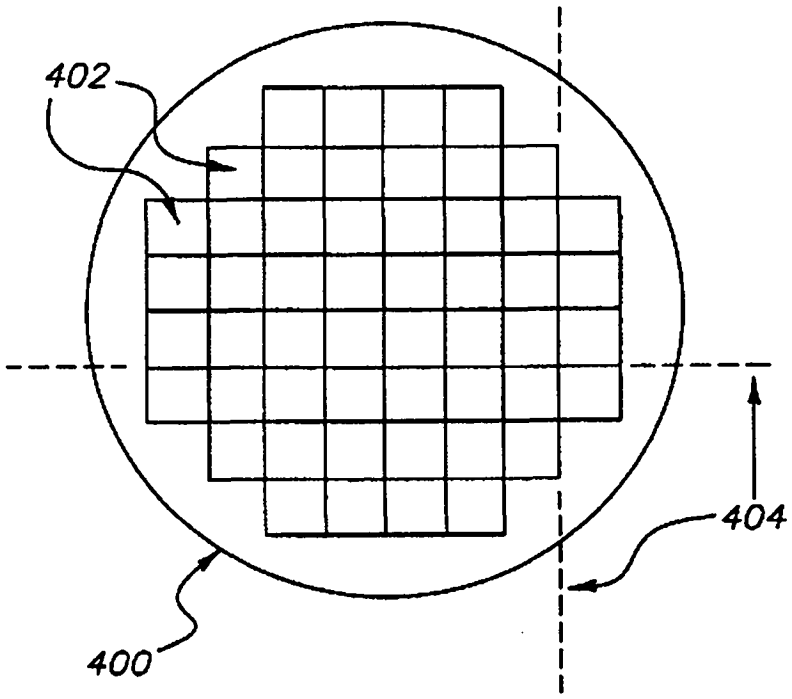


图 4