(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2024 年 3 月 7 日 (07.03.2024)

WIPO | PCT

(10) 国际公布号
WO 2024/045467 A1

(51) 国际专利分类号:
H01L 21/28 (2006.01) *H01L 29/49* (2006.01)

(21) 国际申请号: PCT/CN2023/070311

(22) 国际申请日: 2023 年 1 月 4 日 (04.01.2023)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202211056556.3 2022年8月31日 (31.08.2022) CN

(71) 申请人: 长鑫存储技术有限公司 **(CHANGXIN MEMORY TECHNOLOGIES, INC.)** [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 吴从军 **(WU, Congjun)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 北京名华博信知识产权代理有限公司 **(BOXIN CHINA INTELLECTUAL PROPERTY)**; 中国北京市海淀区黑泉路 8 号 1 幢 4 层 101-10号, Beijing 100192 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: METHOD FOR MANUFACTURING SEMICONDUCTOR STRUCTURE AND SEMICONDUCTOR STRUCTURE

(54) 发明名称: 半导体结构的制造方法及半导体结构

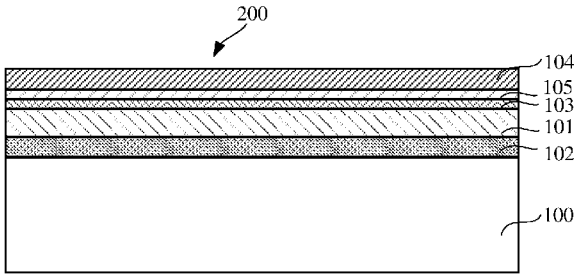


图 8

(57) Abstract: The present disclosure relates to the field of semiconductors, and provides a method for manufacturing a semiconductor structure and a semiconductor structure. The method for manufacturing a semiconductor structure comprises: forming a first thin film layer having an oxyphilic element on the surface of a provided substrate by using a first thin film deposition process; performing surface treatment on the first thin film layer to inhibit oxidation of the first thin film layer; and by using a second thin film deposition process different from the first thin film deposition process, forming a second thin film layer on the surface of the first thin film layer having undergone the surface treatment.

(57) 摘要: 本公开提供了一种半导体结构的制造方法及半导体结构，涉及半导体领域，半导体结构的制造方法包括：采用第一薄膜沉积工艺，在提供的基底表面形成具有亲氧元素的第一薄膜层；对第一薄膜层进行表面处理，以抑制第一薄膜层的氧化；采用不同于第一薄膜沉积工艺的第二薄膜沉积工艺，在进行表面处理后的第一薄膜层的表面形成第二薄膜层。

WO 2024/045467 A1

半导体结构的制造方法及半导体结构

本公开基于申请号为202211056556.3、申请日为2022年08月31日、申请名称为“半导体结构的制造方法及半导体结构”的中国专利申请提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本公开作为参考。

技术领域

本公开实施例涉及但不限于一种半导体结构的制造方法及半导体结构。

背景技术

随着半导体制造技术的飞速发展，半导体器件向更高集成度方向发展，半导体器件的性能也越来越优异，具有更快的运算速度、更大的资料存储量以及更多的功能，在半导体器件结构中，往往通过不同的沉积工艺分别形成多种堆叠的材料层，因此，如何在半导体制作工艺中控制材料层之间接触界面性能，以及控制膜层不易变形，从而保证半导体器件的电学性能和良率，是本领域技术人员亟需解决的问题。

发明内容

以下是对本公开详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

本公开实施例提供一种半导体结构的制造方法及半导体结构。

根据本公开的第一方面，本公开实施例提供了一种半导体结构的制造方法，包括：提供基底；采用第一薄膜沉积工艺，在所述基底表面形成第一薄膜层，其中，所述第一薄膜层具有亲氧元素；对所述第一薄膜层进行表面处理，以抑制所述第一薄膜层的氧化；采用不同于所述第一薄膜沉积工艺的第二薄膜沉积工艺，在所述表面处理后的第一薄膜层表面形成第二薄膜层。

在一些实施例中，在进行第二薄膜沉积工艺之前，在对所述第一薄膜层进行表面处理之后，至少将形成有第一薄膜层的半导体结构置于氮气氛围中。

在一些实施例中，所述亲氧元素包括硅，和/或铝。

在一些实施例中，所述第一薄膜层的材料为TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC中的至少一种。

在一些实施例中，对所述第一薄膜层进行表面处理的步骤包括：回刻蚀去除部分厚度的所述第一薄膜层，降低所述第一薄膜层表面的所述亲氧元素含量，以抑制所述第一薄膜层的氧化。

在一些实施例中，所述回刻蚀过程的刻蚀液为NH_4OH、H_2O_2以及H_2O的混合液，其中，NH_4OH、H_2O_2以及H_2O的体积比为1：（1~10）：（20~50）。

在一些实施例中，对所述第一薄膜层进行表面处理的步骤包括：采用氨气对所述第一薄膜层表面进行氮化处理，以抑制所述第一薄膜层的氧化，其中，所述氮化处理的处理温度为300℃~450℃，氨气的流量为2000sccm~3000sccm。

在一些实施例中，对所述第一薄膜进行表面处理的步骤包括：采用浓度小于等于1%的酸性溶液对所述第一薄膜层表面进行清洗处理，以抑制所述第一薄膜层的氧化。

在一些实施例中，所述第二薄膜层为金属层，所述金属层的沉积温度大于等于500℃。

在一些实施例中，所述第一薄膜沉积工艺为化学气相沉积工艺、物理气相沉积工艺、物理化学气相沉积或原子层沉积工艺中的一种；所述第二薄膜沉积工艺为化学气相沉积工

艺、物理气相沉积工艺、物理化学气相沉积或原子层沉积工艺中的一种。

在一些实施例中，所述第二薄膜层具有金属元素；在形成所述第二薄膜层之前，还包括：在所述第一薄膜层表面形成过渡层，所述过渡层含有所述亲氧元素以及所述金属元素。

根据本公开的第二方面，本公开实施例还提供了一种半导体结构，所述半导体结构由本公开第一方面所述的制造方法制造得到，所述半导体结构包括：基底；第一薄膜层，位于所述基底的表面，所述第一薄膜层具有亲氧元素；第二薄膜层，所述第二薄膜层位于所述第一薄膜层表面。

在一些实施例中，所述第一薄膜层的材料为 TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC 中的至少一种。

在一些实施例中，所述基底和所述第一薄膜层之间具有多晶硅层，所述第一薄膜层包括 TiSiN 层，所述第二薄膜层包括金属层，其中，所述多晶硅层、TiSiN 层、以及所述金属层共同构成栅极结构的一部分。

在一些实施例中，所述基底和所述第一薄膜层之间具有多晶硅层，所述第一薄膜层包括 TiAlN 层，所述第二薄膜层包括金属层，其中，所述多晶硅层、所述 TiAlN 层以及所述金属层共同构成栅极结构的一部分。本公开实施例提供的技术方案至少具有以下优点：

本公开实施例提供的半导体结构的制造方法中，采用第一薄膜沉积工艺形成第一薄膜层，第一薄膜层具有亲氧元素，亲氧元素易被氧化形成氧化物；对形成的第一薄膜层进行表面处理，能够去除由于亲氧元素被氧化而形成于第一薄膜层表面的氧化物，降低第一薄膜层表面的氧含量，并抑制第一薄膜层被继续氧化，通过不同于第一薄膜沉积工艺的第二薄膜沉积工艺形成第二薄膜层时，能够有效地改善第一薄膜层和第二薄膜氧化层之间的界面性能，避免出现界面层，以及避免引起第二薄膜层的变形，进而改善堆叠层的性能，保证半导体器件的性能。例如，在本公开实施例提供的半导体结构中，半导体第一薄膜层以及第二薄膜层用作栅极结构的一部分时，栅极结构各层之间的界面性能良好，保证栅极结构的性能，栅极结构侧壁的侧墙能够对栅极结构侧壁提供良好的保护作用。

在阅读并理解了附图和详细描述后，可以明白其他方面。

附图说明

并入到说明书中并且构成说明书的一部分的附图示出了本公开的实施例，并且与描述一起用于解释本公开实施例的原理。在这些附图中，类似的附图标记用于表示类似的要素。下面描述中的附图是本公开的一些实施例，而不是全部实施例。对于本领域技术人员来讲，在不付出创造性劳动的前提下，可以根据这些附图获得其他的附图。

图 1 为一种半导体结构的制造方法对应的结构示意图；

图 2 至图 7 为本公开一示例性实施例提供的一种半导体结构的制造方法各步骤对应的结构示意图；

图 8 为本公开一示例性实施例提供的一种半导体结构的结构示意图。

附图标记说明：

100、基底；101、多晶硅层；102、氧化层；103、第一薄膜层；104、第二薄膜层；105、过渡层；21、第一薄膜沉积工艺；22、回刻蚀；23、氮化处理；24、清洗处理；25、第二薄膜沉积工艺；200、半导体结构。

具体实施方式

下面将结合本公开实施例中的附图，对公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。需要说明的是，在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互任意组合。

由背景技术可知，目前通过不同种沉积工艺形成堆叠膜层时，第一薄膜层与第二薄膜层具有界面层，且接触界面性能不理想，第二薄膜层变形的现象。

图 1 为一种半导体结构的制造方法对应的结构示意图。参考图 1，提供基底 10；在基底 10 上依次形成多晶硅层 11、第一薄膜层 12 以及第二薄膜层 13，其中，第一薄膜层 12 以及第二薄膜层 13 采用不同的沉积工艺形成，第一薄膜层 12 具有亲氧元素。形成第一薄膜层 12 的沉积工艺可以为化学气相沉积（CVD，Chemical Vapor Deposition），形成第二薄膜层 13 的沉积工艺可以为物理气相沉积工艺（PVD，Physical Vapor Deposition）。

第一薄膜层 12 具有亲氧元素，且第一薄膜层 12 与第二薄膜层 13 采用的沉积工艺不同，从而形成第一薄膜层 12 与第二薄膜层 13 的腔室不同，易导致在将形成的第一薄膜层 12 转移至形成第二薄膜层 13 的腔室过程中，第一薄膜层 12 与空气接触而被氧化，从而在第一薄膜层 12 表面形成氧化物，进而导致第一薄膜层 12 与第二薄膜层 13 之间存在界面层，第一薄膜层 12 与第二薄膜层 13 之间的接触界面性能不理想，粘附性不足，第二薄膜层 13 变形。例如，当第一薄膜层 12 为 TiSiN 层时，亲氧元素为硅，TiSiN 层与空气接触后，TiSiN 层表面会形成硅氧化物，会致使 TiSiN 层与第二薄膜层 13 接触不紧密，第二薄膜层 13 变形。在一些实施例中，第二薄膜层 13 可以为金属层，金属层的沉积温度大于等于 500℃，例如，金属层的沉积温度可以为 500℃、510℃或者 520℃，由于金属层的沉积工艺相对较高，较高的温度会促使第一薄膜层 12 与金属层接触界面的硅元素被氧化，从而影响第一薄膜层 12 与金属层的界面性能，致使金属层变形。

本公开实施提供一种半导体结构的制造方法，采用第一薄膜沉积工艺形成第一薄膜层，第一薄膜具有亲氧元素，亲氧元素易被氧化形成氧化物；对形成的第一薄膜层进行表面处理，如此，能够改善第一薄膜层表面的氧化物，并抑制第一薄膜氧化层的氧化；采用区别于第一薄膜沉积工艺的第二薄膜沉积工艺形成第二薄膜层，即第一薄膜层与第二薄膜层不在一个制程中进行，以便于控制第一薄膜层的生长情况，并在形成第二薄膜层之前对第一薄膜层进行表面处理。以改善膜层之间的界面性能，降低第一薄膜层的氧含量，并抑制第一薄膜氧化层的氧化，第二薄膜层不易变形，以改善形成的半导体结构的电学性能和良率。

图 2 至图 7 为本公开一实施例提供的一种半导体结构的制造方法各步骤对应的结构示意图。

参考图 2，提供基底 100。

基底 100 可以为硅基底、锗基底、硅锗基底、碳化硅基底、绝缘体上的硅（SOI，Silicon-On-Insulator）或者绝缘体上的锗（GOI，Germanium-On-Insulator）等，基底 100 可以为包括其他元素半导体或化合物半导体的基底 100，例如砷化镓（GaAs）、磷化铟（InP）或碳化硅（SiC）等。在一些实施例中，基底 100 的材料可以为硅，基底 100 上可以形成有多晶硅层 101，多晶硅层 101 的材料可以为多晶硅。在一些实施例中，多晶硅层 101 的材料可以为掺杂有 N 型离子的多晶硅，N 型离子可以为 P 离子、As 离子或者 Sb 离子。在另一些实施例中，多晶硅层 101 的材料也可以为掺杂有 P 型离子的多晶硅，P 型离子可以为 B 离子、Ga 离子或者 In 离子。

在一些实施例中，基底 100 与多晶硅层 101 之间还可以形成有氧化层 102。其中，氧化层 102 的材料可以为二氧化硅（SiO_2），氧化层 102 可以通过化学气相沉积、物理气相沉积、涂覆（plating）等工艺形成，氧化层 102 可以覆盖整个基底 100 的表面。在另一些实施例中，氧化层 102 的材料也可以为氮氧化硅。此外，氧化层 102 表面还可以形成高 k 介质层，高 k 介质层的材料为相对介电常数大于氧化硅的相对介电常数的材料，在形成栅极结构时，氧化层 102 可以作为栅极氧化层。

参考图 3，采用第一薄膜沉积工艺 21，在基底 100 表面形成第一薄膜层 103，第一薄膜层 103 具有亲氧元素。

在一些实施例中，第一薄膜沉积工艺 21 可以为化学气相沉积工艺、物理气相沉积工艺、物理化学气相沉积（HPCVD，Hybrid Physical Chemical Vapor Deposition）或原子层沉积工艺中的一种。

在一些实施例中，第一薄膜沉积工艺 21 例如为化学气相沉积工艺，采用化学气相沉积形成第一薄膜层 103，能够使生成的第一薄膜层 103 较为致密、厚度均匀且膜层的质量比较稳定。

可以理解的是，在一些实施例中，亲氧元素可以包括硅，和/或铝，第一薄膜层 103 易与空气中的氧气以及水蒸气反应，形成含硅的氧化物和/或铝的氧化物，该氧化物会使得后续形成的第二薄膜层与第一薄膜层 103 之间存在界面层，影响第二薄膜层与第一薄膜层 103 之间的界面性能。在一些实施例中，第一薄膜层 103 的材料例如可以包括 TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC 中的至少一种。

在一些实施例中，第一薄膜层 103 为 TiSiN 层，TiSiN 层作为扩散阻挡层，第一薄膜层 103 能够阻挡多晶硅层 101 内的掺杂离子扩散至后续形成的金属层内，另一方面，还能够阻挡后续形成的第二薄膜层内的金属离子扩散至多晶硅层 101 内。采用化学气相沉积工艺 21 形成的 TiSiN 层还具有以下优势：TiSiN 层的硬度相对较大，不容易发生变形。可以理解的是，在后续通过另外的制程工艺在 TiSiN 层的表面形成其他薄膜层时，TiSiN 层具有亲氧元素硅，从而 TiSiN 层在由一个制程工艺转向另一个制程工艺时，TiSiN 层表面在接触空气中的氧气以及水蒸气时，TiSiN 层被氧化以使 TiSiN 层表面易形成含硅的氧化物等其他化合物，这些化合物会影响 TiSiN 层与后续形成的第二薄膜层之间界面性能，因此后续会对 TiSiN 层表面进行处理。

在一些实施例中，形成 TiSiN 层的工艺步骤可以包括：进行至少 2 个循环步骤，以形成 TiSiN 层；其中，每个循环步骤包括：依次形成层叠的 TiN 层（未图示）以及 SiN 层（未图示），在每一循环步骤中，TiN 层与 SiN 层发生化学反应，以形成 TiSiN。

在完成一次循环步骤形成层叠的 TiN 层以及 SiN 层之后，重复此循环步骤 1~4 次，以使多层层叠形成的 TiN 层和 SiN 层充分反应以形成 TiSiN 层。

后续步骤包括：对第一薄膜层 103 进行表面处理，以抑制第一薄膜层 103 的氧化。对第一薄膜层 103 进行表面处理的方法可以包括：回刻蚀、采用氨气进行氮化处理或者采用浓度小于等于 1%的酸性溶液进行清洗处理。以下将对第一薄膜层 103 的处理方式进行详细描述。

参考图 4，在一些实施例中，对第一薄膜层 103 进行表面处理的步骤可以包括：回刻蚀 22 去除部分厚度的第一薄膜层 103，降低第一薄膜层 103 表面的亲氧元素含量，以抑制第一薄膜层 103 的氧化。

回刻蚀 22 过程的刻蚀液为 NH_4OH、H_2O_2 以及 H_2O 的混合液，其中，NH_4OH、H_2O_2

以及 H_2O 的体积比为 1：（1~10）：（20~50），例如，NH_4OH、H_2O_2 以及 H_2O 的体积比可以为 1：2：20、1：4：40 或者 1：5：50。在上述范围内的刻蚀液时，通过回刻蚀一定厚度的第一薄膜层 103，腐蚀第一薄膜层 103 表面的氧化物，并与第一薄膜层 103 表面的亲氧元素反应，使附着在第一薄膜层 103 表面的氧化物颗粒落入刻蚀液中，从而能够降低第一薄膜层 103 表面的亲氧元素的含量，进而达到抑制第一薄膜层 103 氧化的目的。

参考图 5，在另一些实施例中，对第一薄膜层 103 进行表面处理的步骤还可以包括：采用氨气对第一薄膜层 103 表面进行氮化处理 23，以抑制第一薄膜层 103 的氧化。

在一些实施例中，氮化处理 23 的处理温度可以为 300℃~450℃，处理温度可以为 320℃、350℃、400℃或者 450℃；氨气的流量为 2000sccm~3000sccm，例如，氨气的流量可以为 2000sccm、2500sccm 或者 3000sccm。氮化处理 23 的工艺参数还可以包括：电源功率为 450W~550W，例如，电源功率可以为 450W、500W 或者 550W；处理时间为 25s~35s，例如，处理时间可以为 25s、30s 或者 35s。

氨气（NH_3）为具有还原性的气体，可以氮化第一薄膜层 103 表面的亲氧元素，在采用上述范围内的氨气对第一薄膜层 103 进行处理时，其可以与亲氧元素反应后转化为气态的氮化物以去除，另一方面，氨气能够抑制氧原子基团继续氧化亲氧元素，如此，能够充分抑制第一薄膜层 103 的氧化。

在一些实施例中，第一薄膜层 103 为 TiSiN 层，采用氨气对 TiSiN 层进行氮化处理 23 还具有如下优点：氨气可以携带前述形成 TiSiN 层的步骤中未能去除的氯离子离开腔室，并抑制氯离子穿过 TiSiN 层与多晶硅层 101 反应形成氯化硅。

参考图 6，对第一薄膜层 103 进行表面处理的步骤还可以包括：采用浓度小于等于 1% 的酸性溶液对第一薄膜层 103 表面进行清洗处理 24，以抑制第一薄膜层 103 的氧化。

在一些实施例中，当第一薄膜层 103 为 TiSiN 层时，亲氧元素为硅元素，第一薄膜层 103 被氧化后生成的氧化物为 SiO_2；浓度小于等于 1%的酸性溶液可以为 DHF 清洗液，DHF 清洗液的材料包括：HF 和水， DHF 清洗液对 TiSiN 层以及硅氧化物的清洗选择比可以为 200：1，HF 通过与氧化物反应溶解附着在 TiSiN 层表面的氧化物，并抑制氧化物的再生成。具体反应式如下：

$$SiO_2+4HF=SiF_4\uparrow+2H_2O \quad (1)$$

可以理解的是，通过本公开实施例提供的制备方法，在对第一薄膜层 103 进行表面处理之后，第一薄膜层 103 表面的含氧量小于 0.01%，相应的，第一薄膜层 103 为 TiSiN 层、TiAlN 层、TiSiAl 层、TiAlC 层、TaSiN 层、TaAlN 层、TaAlC 层，这些层表面的含氧量小于 0.01%，而不会形成多余的界面层。能够在后续步骤形成第二薄膜层之后，第二薄膜层与第一薄膜层 103 间的接触界面性能理想，第二薄膜层与第一薄膜层 103 接触紧密，第二薄膜层不易变形。

可以理解的是，对第一薄膜层 103 进行表面处理的方法，可以包括上述的回刻蚀 22、进行氮化处理 23 或者清洗处理 24 中的任一者或者多种组合。

在一些实施例中，如图 7 所示，后续步骤包括采用不同于第一薄膜沉积工艺 21 的第二薄膜沉积工艺 25，在第一薄膜层 103 表面形成第二薄膜层 104，其中，第一薄膜层 103 与第二薄膜层 104 的形成工艺不同，从而形成第一薄膜层 103 与第二薄膜层 104 的腔室也不同，为抑制转移形成有第一薄膜层 103 的半导体结构至形成第二薄膜层 104 的腔室过程中，第一薄膜层 103 接触空气从而表面形成氧化物，导致第一薄膜氧化层 103 与第二薄膜层 104 之间形成界面层，在一些实施例中，在进行第二薄膜沉积工艺 25 之前，在对第一

薄膜层 103 进行表面处理之后，至少可以将形成有第一薄膜层 103 的半导体结构置于氮气氛围中，以抑制第一薄膜层 103 被氧化生成氧化物，从而影响第一薄膜层 103 与后续生成的第二薄膜层 104 之间接触界面的质量。

参考图 7，采用不同于第一薄膜沉积工艺 21 的第二薄膜沉积工艺 25，在表面处理后的第一薄膜层 103 表面形成第二薄膜层 104。

采用不同于第一薄膜沉积工艺 21 的第二薄膜沉积工艺 25，在一些实施例中，第二薄膜沉积工艺 25 可以为化学气相沉积工艺、物理气相沉积工艺、物理化学气相沉积或原子层沉积工艺中的一种。在一些实施例中，第二薄膜层 104 为金属层，金属层的沉积温度大于等于 500℃，例如，金属层的沉积温度可以为 500℃、510℃或者 520℃。采用较高的金属层的沉积工艺相对较高，较高的温度会促使第一薄膜层 103 与金属层接触界面的硅元素被氧化，从而影响第一薄膜层 103 与金属层的界面性能，致使金属层变形，通过本公开实施例提供的方法，可以适应采用较高的温度沉积金属层，并有效地抑制第一薄膜层 103 和第二薄膜层 104 界面的氧化，改善二者之间的界面性能。

第二薄膜层 104 的材料可以包括铜(Cu)、钨（W）、铝（Al）、银（Ag）、金（Au）、铂（Pt）、铁（Fe）、钴（Co）、镍（Ni）、钼（Mo）、钛（Ti）、钒（V）、铬（Cr）、氮化钨（WN）、氮碳化钨（WCN）、钌（Ru）、氮化钛（TiN）中的至少一种。

可以理解的是，第二薄膜层 104 具有金属元素，在形成第二薄膜层 104 之前，还可以包括：在第一薄膜层 103 表面形成过渡层 105，过渡层 105 含有亲氧元素以及金属元素。在一些实施例中，当第一薄膜层为 TiSiN 层，第二薄膜层 104 为钨层时，过渡层 105 含有硅元素和钨元素。由于含亲氧元素以及金属元素的存在，过渡层 105 连接第一薄膜层 103 以及第二薄膜层 104 时，过渡层 105 具有更好的界面改善作用，从而形成的第二薄膜层 104 更不易变形。

本公开实施例提供的半导体结构的制造方法，采用第一薄膜沉积工艺 21 形成第一薄膜层 103，并在形成第二薄膜层 104 之前，采用回刻蚀 22、氮化处理 23 或者清洗处理 24 的方式处理第一薄膜层 103 表面，以降低第一薄膜层 103 表面的氧含量，并抑制第一薄膜层 103 的氧化，消除界面层，之后通过第二薄膜沉积工艺 25 形成第二薄膜层 104，第一薄膜层 103 与第二薄膜层 104 之间具有较好的接触界面，第二薄膜层 104 更不易变形，从而提高半导体结构的电学性能和良率。

本公开一示例性实施例还提供了一种半导体结构，该半导体结构可由前述实施例提供的半导体结构的制造方法形成。以下将结合附图对本公开另一实施例提供的半导体结构进行详细说明，与前一实施例相同或者相应的部分，可参考前述实施例的相应说明，以下将不做详细赘述。图 8 为本公开另一实施例提供的一种半导体结构对应的结构示意图。

参考图 8，半导体结构 200 包括：基底 100、第一薄膜层 103 和第二薄膜层 104，其中，第一薄膜层 103 位于基底 100 的表面，第一薄膜层 103 具有亲氧元素。第二薄膜层 104 位于第一薄膜层 103 表面。第一薄膜层 103 的氧含量小于 0.01%，第一薄膜层 103 的厚度为 2~50nm，例如为 5nm、10nm、15nm、20nm。其中，第一薄膜层 103 氧化物相对较少，第一薄膜层 103 与第二薄膜层 104 之间接触界面理想。

在一些实施例中，基底 100 上设置有多晶硅层 101，多晶硅层 101 位于基底 100 与第一薄膜层 103 之间。

在一些实施例中，基底 100 与多晶硅层 101 之间还可以设置有氧化层 102。

第一薄膜层 103 的材料可以为 TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC

中的至少一种。

在一些实施例中，第一薄膜层 103 包括 TiSiN 层，第二薄膜层 104 包括金属层，多晶硅层 101、TiSiN 层、以及金属层共同构成栅极结构的一部分。TiSiN 层具有阻止多晶硅层 101 中离子与金属层中金属离子相互扩散的作用，采用前述实施例提供的方法形成的 TiSiN 层的表面与金属层的表面具有较好的界面性能，金属层不易变形，降低栅极与栅极接触插塞之间的接触不良的可能，提高形成外围栅极的电学性能和良率。

在一些实施例中，第一薄膜层 103 可以为 TiAlN 层，第二薄膜层 104 可以为金属层，多晶硅层 101、TiAlN 层和金属层共同构成栅极结构的一部分，由于 TiNAl 层具有铝元素，调节 TiAlN 层中铝元素的含量能够调节栅极结构的功函数。

在一些实施例中，第一薄膜层 103 的材料还可以为 TiSiAl、TiAlC、TiAlN、TaAlN、TaAlC 中的至少一种，第二薄膜层 104 可以为金属层，相应的，该第一薄膜层 103 与金属层共同构成栅极结构的一部分。该第一薄膜层 103 具有铝元素，从而通过调节该第一薄膜层 103 中铝元素的含量能够调节栅极结构的功函数。

在另一些实施例中，多晶硅层 101、第一薄膜层 103 以及第二薄膜层 104 作为栅极，第二薄膜层 104 表面还具有保护层（未图示），以在采用刻蚀工艺处理半导体结构 200 以形成栅极结构的步骤中，保护层能够保护半导体结构 200 中不期望被刻蚀的部分。

在一些实施例中，第一薄膜层 103 与第二薄膜层 104 之间还可以设置有过渡层 105，过渡层 105 含有亲氧元素以及金属元素，亲氧元素的设置辅助过渡层 105 与第一薄膜层 103 的结合，金属元素的设置辅助过渡层 105 与第二薄膜层 104 的结合，使得过渡层 105 与第一薄膜层 103 以及第二薄膜层 104 的接触界面相对较好。

在另一些实施例中，多晶硅层 101 可以包括 N 型掺杂区、P 型掺杂区以及本征区，本征区位于 N 型掺杂区以及 P 型掺杂区之间，N 型掺杂区可以掺杂有 P 离子，P 型掺杂区可以掺杂有 B 离子，多晶硅层 101 的材料可以为多晶硅。由于半导体结构 200 尺寸微缩，氧化层 102 的厚度也较薄，从而氧化层 102 靠近多晶硅层 101 一侧界面附近处电子易被吸引至多晶硅层 101 一侧，导致氧化层 102 与多晶硅层 101 之间界面处形成耗尽层（多晶硅耗尽效应），通过在在 N 型掺杂区与 P 型掺杂区分别掺杂有 P 离子、B 离子可以抑制耗尽层的形成；当第一薄膜层 103 为 TiSiN 层时，TiSiN 层可以阻止 P 型掺杂区的 B 离子通过 TiSiN 层扩散至 N 型掺杂区，以及阻止 N 型掺杂区的 P 离子通过 TiSiN 层扩散至 P 型掺杂区。

本公开实施例提供的半导体结构 200，包括：基底 100、位于基底 100 表面的第一薄膜层 103 以及位于第一薄膜层 103 表面的第二薄膜层 104，其中，基底 100 与第一薄膜层 103 之间还形成有多晶硅层 101，第一薄膜层 103 能够阻止多晶硅层 101 内的掺杂离子扩散至第二薄膜层 104 内，以及阻止第二薄膜层 104 内的金属离子扩散至多晶硅层 101 内，且第一薄膜层 103 的氧含量小于 0.01%，而不会产生多余的界面层，第一薄膜层 103 与第二薄膜层 104 之间接触界面的质量较好，第二薄膜层 104 不易变形，继而半导体结构 200 具有更好的电学性能和良率。例如，多晶硅层 101、第一薄膜层 103 以及第二薄膜层 104 作为栅极结构时，第一薄膜层 103 与第二薄膜层 104 之间的界面性能良好，降低栅极结构与栅极导电插塞接触不良的可能，提高栅极结构的良率。

本说明书中各实施例或实施方式采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似部分相互参见即可。

在本说明书的描述中，参考术语“实施例”、“示例性的实施例”、“一些实施方式”、“示意性实施方式”、“示例”等的描述意指结合实施方式或示例描述的具体特征、结构、材

料或者特点包含于本公开的至少一个实施方式或示例中。

在本说明书中，对上述术语的示意性表述不一定指的是相同的实施方式或示例。而且，描述的具体特征、结构、材料或者特点可以在任何的一个或多个实施方式或示例中以合适的方式结合。

在本公开的描述中，需要说明的是，术语“中心”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本公开和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。

可以理解的是，本公开所使用的术语“第一”、“第二”等可在本公开中用于描述各种结构，但这些结构不受这些术语的限制。这些术语仅用于将第一个结构与另一个结构区分。

在一个或多个附图中，相同的元件采用类似的附图标记来表示。为了清楚起见，附图中的多个部分没有按比例绘制。此外，可能未示出某些公知的部分。为了简明起见，可以在一幅图中描述经过数个步骤后获得的结构。在下文中描述了本公开的许多特定的细节，例如器件的结构、材料、尺寸、处理工艺和技术，以便更清楚地理解本公开。但正如本领域技术人员能够理解的那样，可以不按照这些特定的细节来实现本公开。

最后应说明的是：以上各实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述各实施例对本公开进行了详细的说明，本领域技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本公开各实施例技术方案的范围。

工业实用性

本公开实施例提供的半导体结构的制造方法中，采用第一薄膜沉积工艺形成第一薄膜层，第一薄膜层具有亲氧元素，亲氧元素易被氧化形成氧化物；对形成的第一薄膜层进行表面处理，能够去除由于亲氧元素被氧化而形成于第一薄膜层表面的氧化物，降低第一薄膜层表面的氧含量，并抑制第一薄膜层被继续氧化，通过不同于第一薄膜沉积工艺的第二薄膜沉积工艺形成第二薄膜层时，能够有效地改善第一薄膜层和第二薄膜氧化层之间的界面性能，避免出现界面层，以及避免引起第二薄膜层的变形，进而改善堆叠层的性能，保证半导体器件的性能。在本公开实施例提供的半导体结构中，半导体第一薄膜层以及第二薄膜层用作栅极结构的一部分时，栅极结构各层之间的界面性能良好，保证栅极结构的性能，栅极结构侧壁的侧墙能够对栅极结构侧壁提供良好的保护作用。

权利要求

1、一种半导体结构的制造方法，所述制造方法包括：

提供基底；

采用第一薄膜沉积工艺，在所述基底表面形成第一薄膜层，其中，所述第一薄膜层具有亲氧元素；

对所述第一薄膜层进行表面处理，以抑制所述第一薄膜层的氧化；

采用不同于所述第一薄膜沉积工艺的第二薄膜沉积工艺，在所述表面处理后的第一薄膜层表面形成第二薄膜层。

2、根据权利要求 1 所述的半导体结构的制造方法，其中，在进行第二薄膜沉积工艺之前，在对所述第一薄膜层进行表面处理之后，至少将形成有第一薄膜层的半导体结构置于氮气氛围中。

3、根据权利要求 1 或 2 所述的半导体结构的制造方法，其中，所述亲氧元素包括硅，和/或铝。

4、根据权利要求 3 所述的半导体结构的制造方法，其中，所述第一薄膜层的材料为 TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC 中的至少一种。

5、根据权利要求 4 所述的半导体结构的制造方法，其中，对所述第一薄膜层进行表面处理的步骤包括：回刻蚀去除部分厚度的所述第一薄膜层，降低所述第一薄膜层表面的所述亲氧元素含量，以抑制所述第一薄膜层的氧化。

6、根据权利要求 5 所述的半导体结构的制造方法，其中，所述回刻蚀过程的刻蚀液为 NH_4OH、H_2O_2 以及 H_2O 的混合液，其中，NH_4OH、H_2O_2 以及 H_2O 的体积比为 1:（1~10）:（20~50）。

7、根据权利要求 4 所述的半导体结构的制造方法，其中，对所述第一薄膜层进行表面处理的步骤包括：采用氨气对所述第一薄膜层表面进行氮化处理，以抑制所述第一薄膜层的氧化，其中，所述氮化处理的处理温度为 300℃~450℃，氨气的流量为 2000sccm~3000sccm。

8、根据权利要求 4 所述的半导体结构的制造方法，其中，对所述第一薄膜层进行表面处理的步骤包括：采用浓度小于等于 1%的酸性溶液对所述第一薄膜层表面进行清洗处理，以抑制所述第一薄膜层的氧化。

9、根据权利要求 1 所述的半导体结构的制造方法，其中，所述第二薄膜层为金属层，所述金属层的沉积温度大于等于 500℃。

10、根据权利要求 1 所述的半导体结构的制造方法，其中，所述第一薄膜沉积工艺为化学气相沉积工艺、物理气相沉积工艺、物理化学气相沉积或原子层沉积工艺中的一种；

所述第二薄膜沉积工艺为化学气相沉积工艺、物理气相沉积工艺、物理化学气相沉积或原子层沉积工艺中的一种。

11、根据权利要求 1 所述的半导体结构的制造方法，其中，所述第二薄膜层具有金属元素；在形成所述第二薄膜层之前，还包括：在所述第一薄膜层表面形成过渡层，所述过渡层含有所述亲氧元素以及所述金属元素。

12、一种半导体结构，采用权利要求 1 至 11 任意一项所述的制造方法制造得到，所

述半导体结构包括：

基底；

第一薄膜层，位于所述基底的表面，所述第一薄膜层具有亲氧元素；

第二薄膜层，所述第二薄膜层位于所述第一薄膜层表面。

13、根据权利要求 12 所述的半导体结构，其中，所述第一薄膜层的材料为 TiSiN、TiAlN、TiSiAl、TiAlC、TaSiN、TaAlN、TaAlC 中的至少一种。

14、根据权利要求 13 所述的半导体结构，其中，所述基底和所述第一薄膜层之间具有多晶硅层，所述第一薄膜层包括 TiSiN 层，所述第二薄膜层包括金属层，其中，所述多晶硅层、所述 TiSiN 层以及所述金属层共同构成栅极结构的一部分。

15、根据权利要求 13 所述的半导体结构的半导体，其中，所述基底和所述第一薄膜层之间具有多晶硅层，所述第一薄膜层包括 TiAlN 层，所述第二薄膜层包括金属层，其中，所述多晶硅层、所述 TiAlN 层以及所述金属层共同构成栅极结构的一部分。

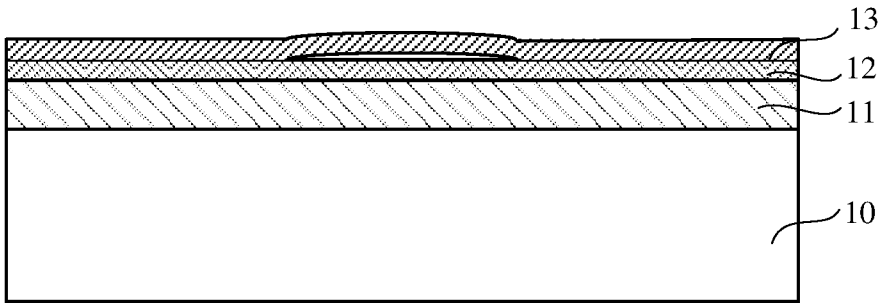


图 1

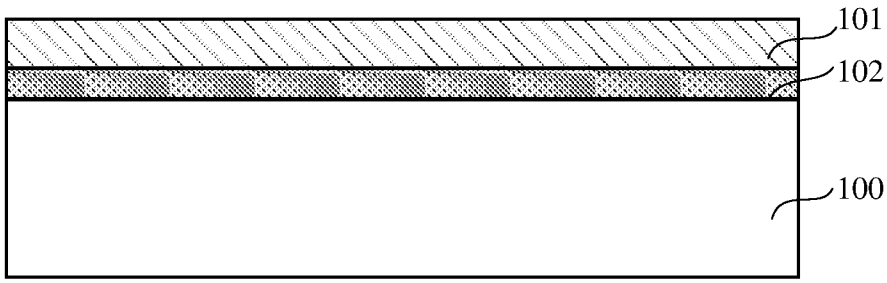


图 2

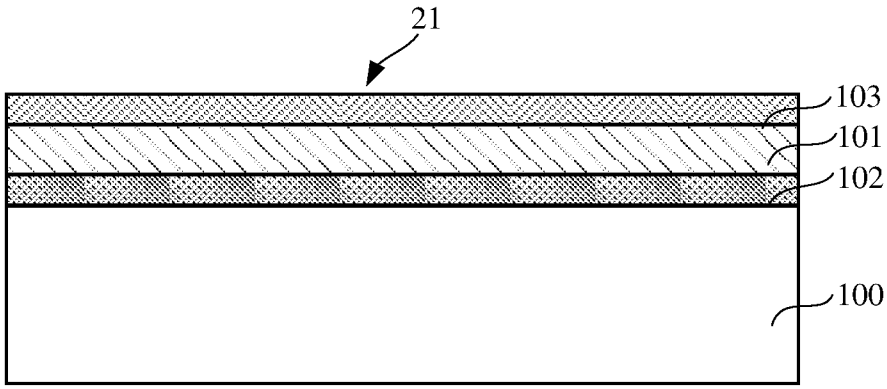


图 3

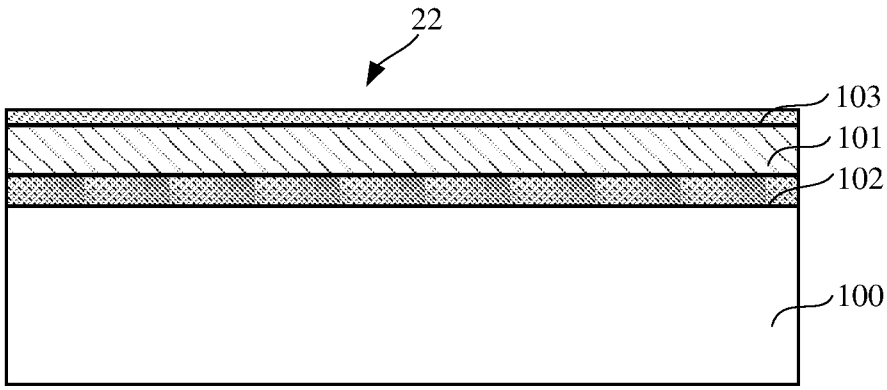


图 4

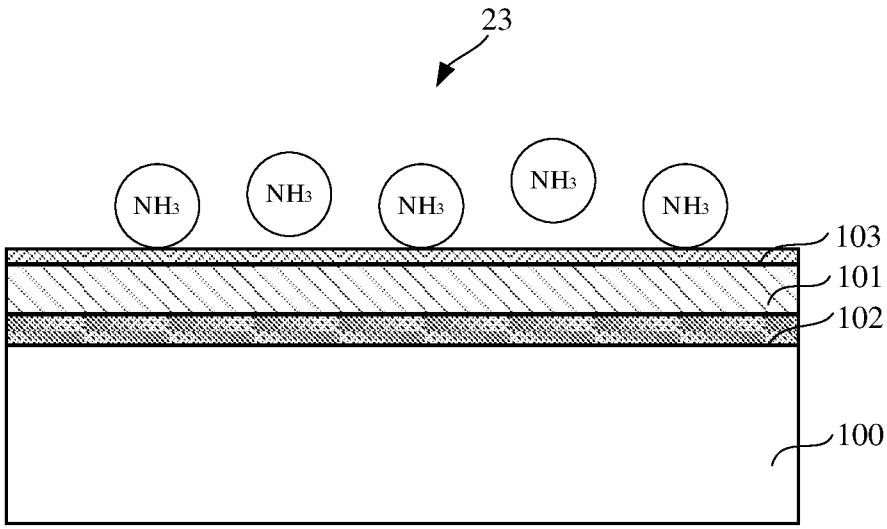


图 5

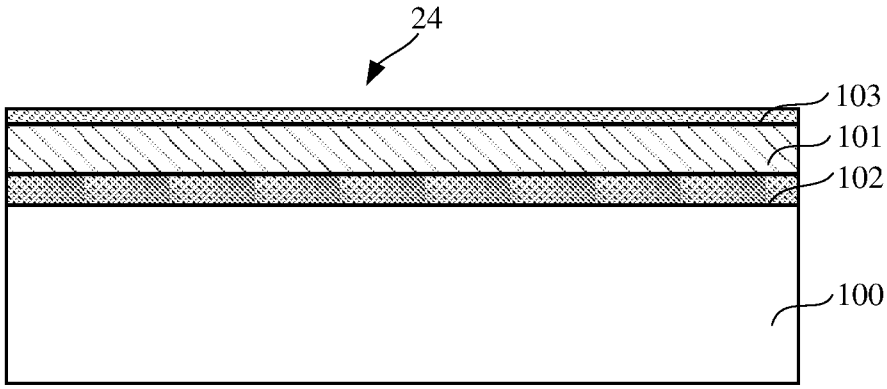

24
103
101
102
100

图 6

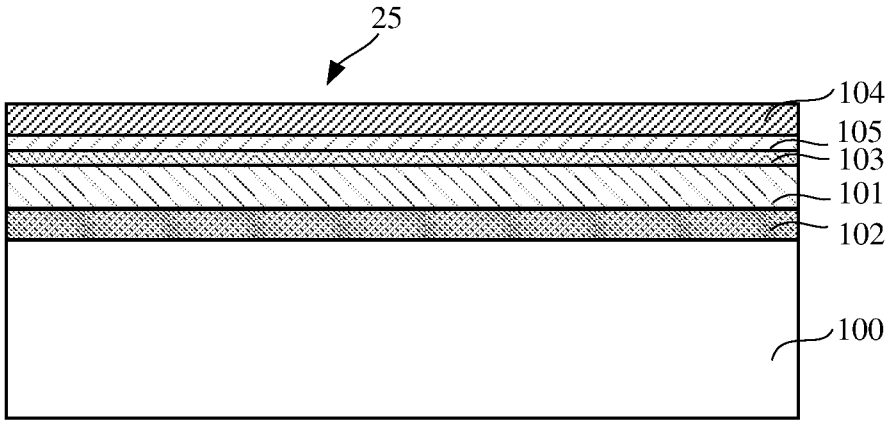

25
104
105
103
101
102
100

图 7

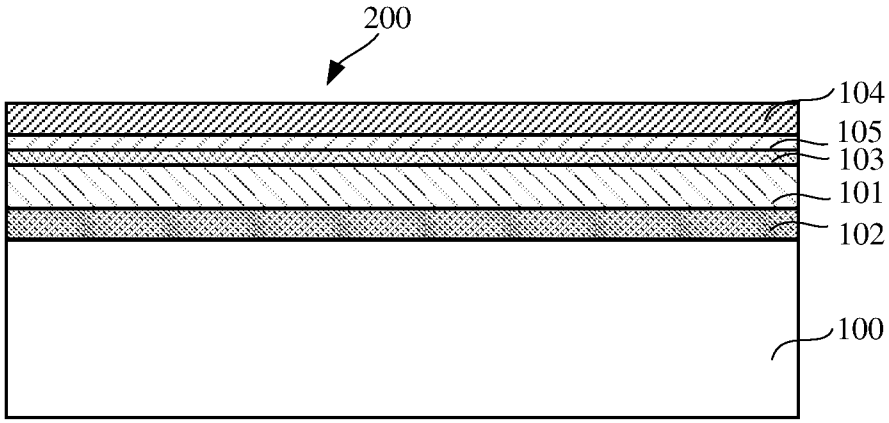

200
104
105
103
101
102
100

图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2023/070311

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/28(2006.01)i;H01L 29/49(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; WOTXT; EPTXT: 长鑫存储, 台湾积体电路, 产生, 生成, 形成, 氧化, 亲氧, 抑制, 去除, 除去, 移除, 阻挡层, produc+, generat+, form+, oxid+, oxophilic, inhibit+, remov+, barrier, block+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 115312379 A (CHANGXIN MEMORY TECHNOLOGIES, INC.) 08 November 2022 (2022-11-08) description, paragraphs [0003]-[0070], and figures 1-8	1-15
X	US 5741725 A (NEC CORP.) 21 April 1998 (1998-04-21) description, column 5, line 60 to column 7, line 56, and figures 3A-3E	1-15
X	US 6432801 B1 (HYUNDAI ELECTRONICS INDUSTRIES CO., LTD.) 13 August 2002 (2002-08-13) description, column 2, line 66 to column 4, line 34, and figures 2a-2i	1-15
X	US 10720431 B1 (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 21 July 2020 (2020-07-21) description, column 3, line 36 to column 12, line 27, and figures 1-3M	1-15
X	CN 107017156 A (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 04 August 2017 (2017-08-04) description, paragraphs [0020]-[0048], and figures 1A-4A	1-15

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 March 2023	**06 April 2023**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2023/070311

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN 115312379 A	08 November 2022	None	
US 5741725 A	21 April 1998	JPH 08236761 A	13 September 1996
		JP 2630292 B2	16 July 1997
		KR 0183490 B1	15 April 1999
US 6432801 B1	13 August 2002	KR 20000067046 A	15 November 2000
		KR 100313943 B1	15 November 2001
US 10720431 B1	21 July 2020	US 2020328213 A1	15 October 2020
		US 10879246 B2	29 December 2020
		US 2020243522 A1	30 July 2020
CN 107017156 A	04 August 2017	KR 20170046085 A	28 April 2017
		KR 101919203 B1	15 November 2018
		US 2017110551 A1	20 April 2017
		US 9799745 B2	24 October 2017
		US 2018061957 A1	01 March 2018
		US 10854725 B2	01 December 2020
		TW 201715589 A	01 May 2017
		TWI 601190 B	01 October 2017
		DE 102016116310 A1	20 April 2017
		CN 107017156 B	23 July 2021

国际检索报告

国际申请号
PCT/CN2023/070311

A. 主题的分类

H01L 21/28(2006.01)i;H01L 29/49(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC：H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS;CNTXT;CNKI;VEN;USTXT;WOTXT;EPTXT：长鑫存储，台湾积体电路，产生，生成，形成，氧化，亲氧，抑制，去除，除去，移除，阻挡层，produc+，generat+，form+，oxid+，oxophilic，inhibit+，remov+，barrier，block+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 115312379 A (长鑫存储技术有限公司) 2022年11月8日 (2022-11-08) 说明书第[0003]-[0070]段，图1-8	1-15
X	US 5741725 A (NEC CORP) 1998年4月21日 (1998-04-21) 说明书第5栏第60行到第7栏第56行，图3A-3E	1-15
X	US 6432801 B1 (HYUNDAI ELECTRONICS IND) 2002年8月13日 (2002-08-13) 说明书第2栏第66行到第4栏第34行，图2a-2i	1-15
X	US 10720431 B1 (TAIWAN SEMICONDUCTOR MFG CO LTD) 2020年7月21日 (2020-07-21) 说明书第3栏第36行到第12栏第27行，图1-3M	1-15
X	CN 107017156 A (台湾积体电路制造股份有限公司) 2017年8月4日 (2017-08-04) 说明书第[0020]-[0048]段，图1A-4A	1-15

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2023年3月12日	2023年4月6日
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 王雪梅 电话号码 (+86) 0512-88995945

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2023/070311

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	115312379	A	2022年11月8日	无			
US	5741725	A	1998年4月21日	JPH	08236761	A	1996年9月13日
				JP	2630292	B2	1997年7月16日
				KR	0183490	B1	1999年4月15日
US	6432801	B1	2002年8月13日	KR	20000067046	A	2000年11月15日
				KR	100313943	B1	2001年11月15日
US	10720431	B1	2020年7月21日	US	2020328213	A1	2020年10月15日
				US	10879246	B2	2020年12月29日
				US	2020243522	A1	2020年7月30日
CN	107017156	A	2017年8月4日	KR	20170046085	A	2017年4月28日
				KR	101919203	B1	2018年11月15日
				US	2017110551	A1	2017年4月20日
				US	9799745	B2	2017年10月24日
				US	2018061957	A1	2018年3月1日
				US	10854725	B2	2020年12月1日
				TW	201715589	A	2017年5月1日
				TWI	601190	B	2017年10月1日
				DE	102016116310	A1	2017年4月20日
				CN	107017156	B	2021年7月23日