



Patent dodatkowy
do patentu nr _____

Zgłoszono: 26.06.76 (P. 190766)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 02.01.78

Opis patentowy opublikowano: 15.01.1980

CZYTELNIKA

Biuro Patentowe
ul. ... 100-000 Warszawa

Int. Cl.² G06F 7/39

Twórcy wynalazku: Marian Kalus, Andrzej Szumiński, Grzegorz Świerzy

Uprawniony z patentu: Politechnika Śląska im. Wincentego Pstrowskiego, Gliwice (Polska)

Układ dzielący cyfrowy

1

Przedmiotem wynalazku jest układ dzielący cyfrowy. Znane są układy dzielące cyfrowe posiadające w swojej strukturze obok bloku dzielnej, blok dzielnika, który składa się z rejestru podstawowego i pomocniczego, oraz komparatora cyfrowego.

Zasada dzielenia cyfrowego w takim układzie polega na wpisywaniu impulsów do rejestru rewersyjnego dzielnej, oraz rejestru pomocniczego w bloku dzielnika, w którym to następuje porównywanie impulsów rejestrów podstawowego i pomocniczego przez komparator cyfrowy.

Działanie układu powtarzane jest aż do chwili w której rejestr rewersyjny dzielnej osiągnie stan zerowy. Ilorazem jest liczba impulsów wytworzonych przez komparator cyfrowy w bloku dzielnika. Wadą takiego układu jest długi czas trwania procesu dzielenia cyfrowego spowodowanego szeregowym wpisywaniem impulsów do rejestru rewersyjnego dzielnej i rejestru pomocniczego w bloku dzielnika.

Celem wynalazku jest usunięcie wymienionych wad. Osiągnięto go przez zastosowanie w układzie dzielącym sumatora akumulującego cyfrowego.

Układ według wynalazku ma włączony sumator akumulujący, którego wejście równoległe połączone jest z wyjściem rejestru dzielnika, a jego wyjście połączone jest z jednym z dwóch wejść komparatora cyfrowego a drugie wejście komparatora połączone jest z wyjściem rejestru dzielnej, przy czym

2

z wejściem taktującym sumatora akumulującego i jednocześnie z wejściem szeregowym rejestru wynikowego połączone jest wyjście bramki.

Przykład wykonania układu dzielącego według wynalazku jest przedstawiony schematycznie na rysunku.

Układ składa się z rejestru dzielnej 1, rejestru dzielnika 4, sumatora akumulującego 3, komparatora cyfrowego 2, bramki 5, generatora pomocniczego 6 oraz z rejestru wynikowego 7. Informacje cyfrowe, na których ma być wykonana operacja dzielenia są wpisywane wejściami szeregowymi lub równoległymi do rejestrów 1 i 4. W momencie podawania impulsu start zostaje otwarta bramka 5, przez którą impulsy z generatora pomocniczego 6 są wpisywane do rejestru wynikowego 7 oraz podawane są na wejście taktujące sumatora akumulującego 3. Jednocześnie na wejście równoległe sumatora akumulującego 3 podawana jest informacja z wyjścia rejestru dzielnika 4. Na wyjściu sumatora akumulującego 3 otrzymujemy iloczyn impulsów z generatora pomocniczego 6 i informacji z rejestru dzielnika 4.

W chwili gdy wartość iloczynu na wyjściu sumatora akumulującego 3 osiągnie wartość większą lub równą od wartości informacji przechowywanej w rejestrze dzielnej 1, to wówczas na wyjściu komparatora 2 pojawi się impuls, który zamyka układ bramkujący 5, kończąc tym samym proces dzielenia cyfrowego w układzie według wynalazku.

Ilorazem jest liczba impulsów z generatora 6 wpisanym bezpośrednio do rejestru wynikowego 7.

Układ według wynalazku może być zastosowany w systemie centralnej rejestracji i przetwarzania danych, zwłaszcza w maszynach cyfrowych i w prostych układach kalkulatorów liczących.

Zastrzeżenie patentowe

Układ dzielący cyfrowy, znamienny tym, że ma

włączony sumator akumulujący (3), którego wejście równoległe połączone jest z wyjściem rejestru dzielnika (4), a wyjście połączone jest z jednym z dwóch wejść komparatora cyfrowego (2) a drugie wejście komparatora (2) połączone jest z wyjściem rejestru dzielnej (1), przy czym z wejściem taktującym sumatora akumulującego (3) i jednocześnie z wejściem szeregowym rejestru wynikowego (7) połączone jest wyjście bramki (5).

